



合众达电子

SEED ELECTRONIC TECHNOLOGY



## SEED-DSK5509 用户指南



# SEED-DSK5509 用户指南

TMS320VC5509 入门模板

版本号: A  
2004.3

<http://www.seeddsp.com>

## 声明

北京合众达电子技术有限责任公司保留随时对其产品进行修正、改进和完善的权利，同时也保留在不作任何通告的情况下，终止其任何一款产品的供应和服务的权利。用户在下订单前应获取相关信息的最新版本，并验证这些信息是当前的和完整的。

版权© 2004，北京合众达电子技术有限责任公司

# 阅前必读

---

### 简介:

本用户指南是 TMS320VC5509 入门模板的硬件使用说明书, 详细描述了 SEED-DDSK5509 的硬件构成、原理, 以及它的使用方法和编程指导。

### 保修:

所有由北京合众达电子技术有限责任公司生产制造的硬件和软件产品, 保修期为从发货之日起壹年。在保修期内由于产品质量原因引起的损坏, 北京合众达电子技术有限责任公司负责免费维修或更换。当在保修期内软件进行了升级, 北京合众达电子技术有限责任公司将免费提供。

### 参考资料:

**TMS320C55x Technical Overview** (文献号 SPRU393): 简要介绍 TMS320C55x 系列 DSP 的 CPU 结构、低功耗、和内嵌的仿真接口的特点。

**TMS320C55x DSP CPU Reference Guide** (文献号 SPRU371F): 介绍 TMS320C55x 系列 DSP 的 CPU 结构、寄存器、寻址方式、流水线及中断。

**TMS320C55x DSP Peripherals Overview Reference Guide** (文献号 SPRU317G): 介绍 TMS320C55x 系列 DSP 的片内外设、接口等。

**TMS320C55x DSP Mnemonic Instruction Set Reference Guide** (文献号 SPRU374G): 介绍 TMS320C55x 系列 DSP 的助记符指令集, 包括指令集的分类和指令周期。

**TMS320C55x DSP Algebraic Instruction Set Reference Guide** (文献号 SPRU375G): 介绍 TMS320C55x 系列 DSP 的代数指令集, 包括指令集的分类和指令周期。

**TMS320C55x Assembly Language Tools User's Guide** (文献号 SPRU280G): 描述 TMS320C55x 系列 DSP 的汇编语言工具 (汇编器、链接器和其他开发汇编语言程序的工具), 汇编器命令、宏命令、通用目标文件格式 (COFF) 和符号调试命令等。

**TMS320C55x Optimizing C / C++ Compiler User's Guide** (文献号 SPRU281E) : 描述 TMS320C55x 系列 DSP 的 C / C++编译器和汇编优化器。此 C / C++编译器将标准的 ANSI C / C++源程序编译为 TMS320C55x 系列 DSP 的汇编源程序, 汇编优化器则帮助你优化你的汇编源程序。

**TMS320C55x DSP Programmer's Guide** (文献号 SPRU376A) : 介绍如何对 TMS320C55x 系列 DSP 的 C 和汇编程序进行优化, 以及如何利用 TMS320C55x 的特点和特殊的指令来编写程序代码。

**TMS320VC5509 Digital Signal Processor Data Manual** (文献号 SPRS163F) : 描述 TMS320VC5509 16-位定点 DSP 特点、电气指标、时序, 以及引脚封装等。

**TMS320C5509 / C5509A Bootloader** (文献号 SPRA375C) : 描述 TMS320VC5509 片上 ROM 中的 Bootloader 程序的特点和操作。

**TMS320C55x Chip Support Library API Reference Guide** (文献号 SPRU433G) : 描述对 TMS320C55x 系列 DSP 片上外设支持库的函数和宏命令的内容, 相应的函数和宏以头文件和字母顺序二种方式进行排序列表, 并进行详细描述, 同时给出如何使用它们的程序例子。

**TLV320AIC23B**: 描述 TLV320AIC23B 带耳机放大器的 96KHz 立体声 Codec 芯片的特点、电气指标、时序, 以及引脚封装等。

**CY7C68001**: 描述 CY7C68001 智能 USB2.0 引擎芯片的特点、电气指标、时序, 以及引脚封装等。

商标:

SEED 是北京合众达电子技术有限责任公司的注册商标。

TI、XDS510 是 Texas Instruments 的注册商标。

## 更多帮助:

- 网址: <http://www.seeddsp.com>
  
- 北京总部  
地址: 北京海淀区知春路 106 号太平洋国际大厦 912 室 (100086)  
电话: (010) 51518855  
传真: (010) 51518866  
E-mail: [Beijing@seeddsp.com](mailto:Beijing@seeddsp.com)
  
- 上海办事处  
地址: 上海市成都北路 500 号峻岭广场 2205 室 (200003)  
电话: (021) 63270945  
传真: (021) 63270962  
E-mail: [shanghai@seeddsp.com](mailto:shanghai@seeddsp.com)
  
- 成都办事处  
地址: 人民南路 3 段林荫街华西大厦 A 座 602 室 (610041)  
电话: (028) 85458130 85441353  
传真: (028) 85441353  
E-mail: [chengdu@seeddsp.com](mailto:chengdu@seeddsp.com)
  
- 深圳办事处  
地址: 深圳市深圳中路 2 号新闻大厦 1 号楼 1905 室 (518027)  
电话: (0755) 25951610/20/30  
传真: (0755) 25951660  
E-mail: [shenzhen@seeddsp.com](mailto:shenzhen@seeddsp.com)
  
- 西安办事处  
地址: 陕西西安市长安中路 239 号通瑞大厦 476 室 (710061)  
电话: (029) 5248062 8562762 5361239  
传真: (029) 5248062  
E-mail: [xian@seeddsp.com](mailto:xian@seeddsp.com)
  
- 南京办事处  
地址: 南京市中山东路 402 号新时代大厦 1808 室 (210002)  
电话: (025) 86641584 84419860  
传真: (025) 84419860  
E-mail: [nanjing@seeddsp.com](mailto:nanjing@seeddsp.com)
  
- 武汉办事处  
地址: 湖北省武汉市武昌街道口珞珈山路一号珞珈山大厦 B 座 1509 室

(430070)  
电话: (027) 87660475  
传真: (027) 87660480  
E-mail: [wuhan@seeddsp.com](mailto:wuhan@seeddsp.com)

□ 香港办事处

地址: 香港九龍觀塘駿業街 44 號中航科技大廈 3 字樓 302 室  
Rm 302, 3/F, CATIC Building, No. 44 Tsun Yip Street, Kwun Tong,  
Kowloon, H.K.  
Tel: (852) 34268098 34268099  
Fax: (852) 34264806  
E-mail: [seedhk@seeddsp.com](mailto:seedhk@seeddsp.com)

# 目录

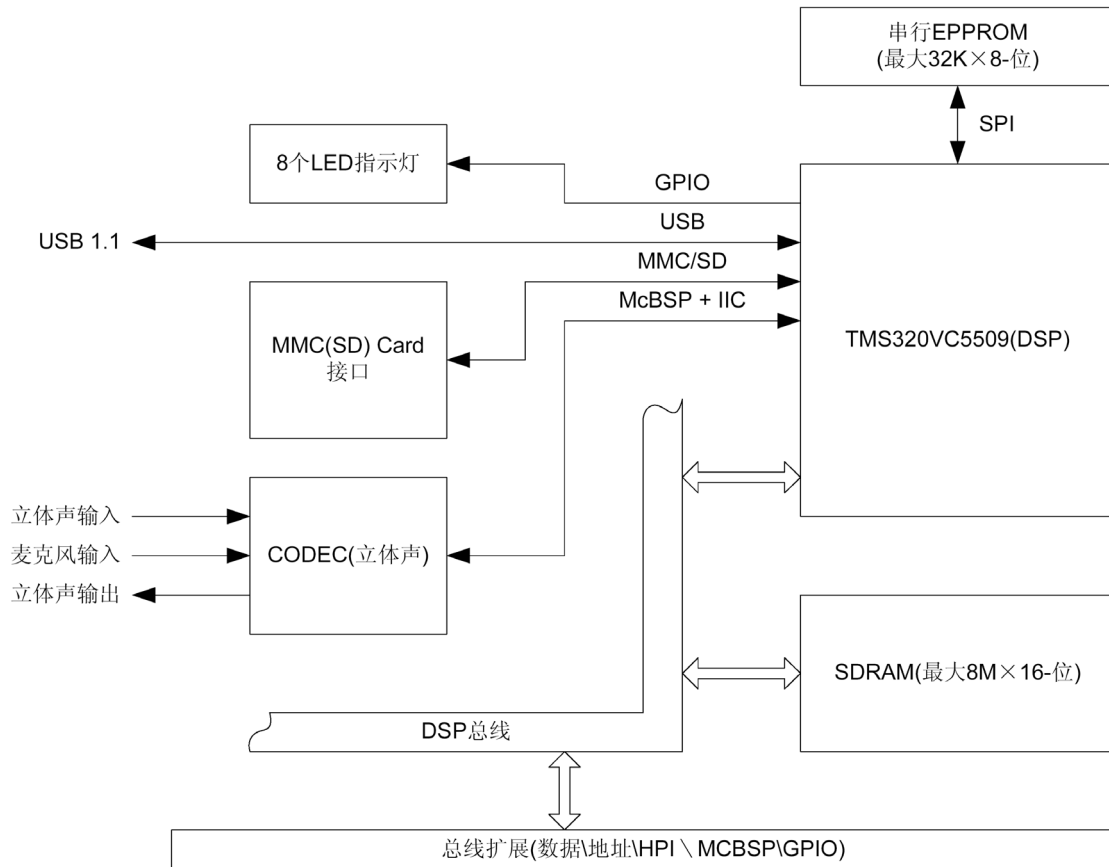
|              |                               |           |
|--------------|-------------------------------|-----------|
| <b>第 1 章</b> | <b>入门.....</b>                | <b>1</b>  |
| 1.1          | 特点: .....                     | 1         |
| 1.2          | 功能框图.....                     | 2         |
| 1.3          | 概述 .....                      | 2         |
| 1.4          | 技术指标 .....                    | 3         |
| <b>第 2 章</b> | <b>TMS320VC5509 基本系统.....</b> | <b>4</b>  |
| 2.1          | TMS320VC5509 .....            | 4         |
| 2.2          | 时钟 .....                      | 4         |
| 2.2.1        | 系统时钟: .....                   | 4         |
| 2.2.2        | RTC 时钟: .....                 | 7         |
| 2.3          | 'VC5509 的存储空间: .....          | 8         |
| 2.3.1        | 片上存储体.....                    | 8         |
| 2.3.2        | 片外的存储空间: .....                | 8         |
| 2.4          | 增强 HPI 与 GPIOA .....          | 10        |
| 2.5          | 系统复位与中断.....                  | 12        |
| 2.5.1        | 系统复位.....                     | 12        |
| 2.5.2        | 中断 .....                      | 12        |
| 2.6          | 'VC5509 BootLoader.....       | 14        |
| 2.7          | 'VC5509 的片上外设 .....           | 15        |
| 2.7.1        | 定时器: .....                    | 15        |
| 2.7.2        | DMA .....                     | 15        |
| 2.7.3        | USB1.1 接口 .....               | 16        |
| 2.7.4        | IIC 总线 .....                  | 16        |
| 2.7.5        | 实时时钟 RTC .....                | 16        |
| 2.7.6        | 2 通路、10-位 A / D。 .....        | 17        |
| 2.7.7        | McBSP 和 MMC/SD 接口 .....       | 17        |
| 2.7.8        | GPIO .....                    | 17        |
| <b>第 3 章</b> | <b>外扩 SDRAM 存储器.....</b>      | <b>18</b> |
| <b>第 4 章</b> | <b>音频输入与输出 .....</b>          | <b>19</b> |
| 4.1          | TLV320AIC23B .....            | 19        |
| 4.2          | TLV320AIC23B 与微处理器的接口 .....   | 20        |

|              |                                                   |           |
|--------------|---------------------------------------------------|-----------|
| 4.2.1        | ‘AIC23B 的数据口 .....                                | 21        |
| 4.2.2        | ‘AIC23B 的控制口 .....                                | 22        |
| 4.3          | TLV320AIC23B 的模拟接口 .....                          | 23        |
| 4.3.1        | 音频输入.....                                         | 23        |
| 4.3.2        | 音频输出.....                                         | 24        |
| 4.4          | 主时钟 .....                                         | 25        |
| <b>第 5 章</b> | <b>测试程序 .....</b>                                 | <b>26</b> |
| <b>第 6 章</b> | <b>连接器、跳针、机械尺寸.....</b>                           | <b>27</b> |
| 6.1          | 物理布局.....                                         | 27        |
| 6.2          | 连接器与跳针.....                                       | 28        |
| 6.2.1        | J1: JTAG 仿真器接口 .....                              | 28        |
| 6.2.2        | J4: USB 接口 .....                                  | 29        |
| 6.2.3        | J3: ‘VC5509 片上外设总线扩展.....                         | 29        |
| 6.2.4        | J4: MMC/SD 卡座.....                                | 30        |
| 6.2.5        | J5: 音频输入口 .....                                   | 30        |
| 6.2.6        | J6: 音频输出口 .....                                   | 31        |
| 6.2.7        | J8: ‘VC5509 EMIF 总线扩展 .....                       | 31        |
| 6.2.8        | P1: +5V 电源输入口 .....                               | 32        |
| 6.2.9        | JP1: 复位时, ‘VC5509 外部总线选择, 及 BootLoader 方式选择 ..... | 32        |
| 6.2.10       | JP2: GPIO7 用途选择.....                              | 32        |
| 6.2.11       | JP3: GPIO6 用途选择.....                              | 32        |
| 6.2.12       | JP4: AVDD 源选择 .....                               | 33        |
| 6.2.13       | JP5: AVSS 源选择.....                                | 33        |
| 6.2.14       | JP6: BootLoader 方式选择.....                         | 33        |
| 6.2.15       | JP7: 音频输入源选择.....                                 | 33        |
| 6.2.16       | JP8、JP9: 音频输出源选择.....                             | 33        |
| 6.2.17       | JP10: BootLoader 方式选择.....                        | 34        |
| 6.2.18       | JP11: ‘VC5509 的 CLKX1 引脚的连接选择.....                | 34        |
| <b>附录 A</b>  | <b>工程调试环境的建立.....</b>                             | <b>35</b> |

## 1.1 特点:

- 采用 TMS320VC5509@144MHz
  - ◆ 片上存储器:
    - SRAM: 128K×16-位
    - ROM: 32K×16-位
  - ◆ 片上外设:
    - 20-位定时器: 2 路
    - McBSP: 最多 3 通道
    - MMC/SD 接口: 最多 2 通道
    - ADC: 2 通道、10-位分辨率、21.5KHz 采样率  
0~3.3V 量程
    - 实时时钟 RTC
    - 看门狗电路
    - IIC 总线
- 外扩 SDRAM, 最大容量为 8M x 16-位, 基本配置为 4M x 16-位
- SPI 接口的串行 EEPROM, 最大容量为 32K X 8-位, 基本配置为 16K x 8-位
- 外扩 MMC/SD 多媒体卡与 SD 数据卡接口
- AC97 标准的 Audio 音频接口
- 外扩符合 USB1.1 标准的 USB 接口
- 由 VC5509 的 GPIO 驱动的 8 个 LED 指示灯
- 完备的总线扩展

## 1.2 功能框图



## 1.3 概述

SEED-DSK5509 DSP 模板是为学习、评估 TI 的 TMS320VC5509 而开发的，主要包含两部分，分别为 SEED-DSK5509 的硬件模板和相应的测试软件。

在 SEED-DSK5509 上主要集成了 DSP、SDRAM、Codec、USB、MMC/SD 卡接口等外设以及开放给用户的 DSP 总线扩展。这样使其能够应用在语音的处理及其相关的领域。

相应的测试软件包括以下几个部分：

- ☐ DSP 对 Codec 的操作的示例程序；
- ☐ DSP 对 SDRAM 的操作示例；
- ☐ DSP 对 RTC 的操作示例；
- ☐ DSP 对定时器的操作示例；
- ☐ DSP 的 Bootloader 示例程序；

## 1.4 技术指标

- 主处理器: TMS320VC5509, 主频 144MHz;
- SDRAM: 4M x 16 位, 72MHz (可扩展至 8M x 16 位);
- Codec: 双声道、立体声输入 / 输出, 最高采样速率 96KHz;
- USB: 符合 USB1.1 规范, 最高速度为 12Mb/s;
- 工作温度: 0~70℃。

## TMS320VC5509 基本系统

---

### 2.1 TMS320VC5509

- ☐ 数据位数: 16-位定点 DSP
- ☐ 主频: 144MHz
- ☐ 供电: 1.6V 核, 3.3V I/O
- ☐ 结构: 哈佛结构 (程序和数据空间分开)

### 2.2 时钟

TMS320VC5416 上共有三个多通道缓冲型同步串口, 分别为 McBSP2、McSP1、McSP0。

'VC5509 有两个外部时钟输入:

- ☐ 系统时钟: 为 CPU 以及除了 RTC 以外的片上外设提供时钟信号
- ☐ RTC 时钟: 为 RTC 提供时钟信号

#### 2.2.1 系统时钟:

'VC5509 内含振荡电路, 当使用内部振荡电路时, 外部晶体的频率范围为 5MHz~20MHz; 而当使用外部时钟输入时, 注意 X2/CLKIN 为时钟输入, 而 X1 悬空。

详细说明如下:

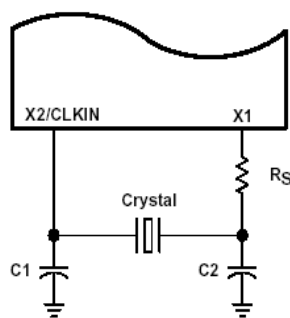


Figure 5-2. Internal System Oscillator With External Crystal

Table 5-2. Recommended Crystal Parameters

| FREQUENCY RANGE (MHz) | MAX ESR ( $\Omega$ ) | C <sub>LOAD</sub> (pF) | MAX C <sub>SHUNT</sub> (pF) | R <sub>S</sub> (k $\Omega$ ) |
|-----------------------|----------------------|------------------------|-----------------------------|------------------------------|
| 20-15                 | 40                   | 10                     | 5                           | 0                            |
| 15-12                 | 40                   | 16                     | 5                           | 0                            |
| 12-10                 | 40                   | 16                     | 5                           | 1.8                          |
| 10-8                  | 60                   | 18                     | 5                           | 1.8                          |
| 8-6                   | 60                   | 18                     | 5                           | 4.7                          |
| 6-5                   | 80                   | 18                     | 5                           | 8.2                          |

由于'VC5509 内部的 USB 接口需要一个 48MHz 的时钟输入,因而在应选时钟输入或晶体的频率为 48 的倍数,这样通过 DPLL 可以实现 48MHz 时钟输出给 USB 使用。

SEED-DSK5509 采用 16MHz 晶体为系统提供时钟,对其进行 9 倍频产生 144MHz CPU 主时钟, 3 倍频产生 USB 所需的 48MHz 时钟, 4.5 倍频产生 EMIF 所需的 72MHz 时钟。

'VC5509 内部包含一个数字锁相环 (DPLL), 它可以通过时钟模式寄存器 CLKMD 的 PLL ENABLE 位来使能与禁用。

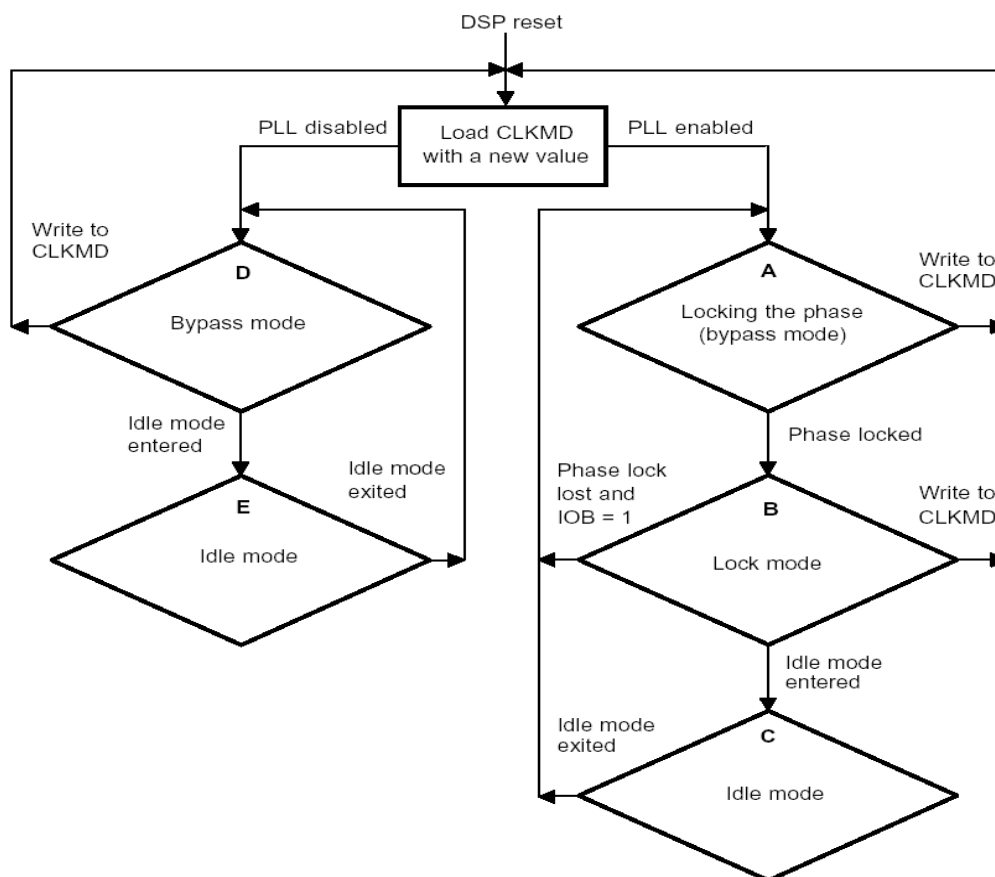
- 当 PLL 被禁用时,时钟输出可以为时钟输入或是其的二分频或四分频。这种工作方式可以降低功耗。
- 当 PLL 使能时,可以对输入时钟进行适当倍频或分频,就可以获得合适的时钟频率输出。当设置 PLL ENABLE 位, 并且当上一个锁相过程已经结束时, 'VC5509 进入锁相过程。

数字锁相环工作过程如下:

下图说明了'VC5509 数字锁相环工作的几个过程状态(A-E)。当时钟模式寄存器 CLKMD 被软件装入或是系统复位时, 当 CLKMD 使能 PLL, 锁相过程从 A 状态开始; 当禁止 PLL 时, 时钟产生器进入 D 状态。

- A : 已锁相状态。时钟发生器进入屏蔽 PLL 状态。此时输出信号已经与输入信号已经稳定锁相; 时钟输出是由 PLL DIV 与 PLL MULT 两位来决定的。此时若重新写入 CLKMD, 可以进入下一次锁相过程, 即进入 B 状态。
- B : 锁相状态。如果 CLKMD 寄存器的 IOB 位为 1, 锁相过程结束, 进入 C 状态; 如果 IOB 为 0, 则进入 A 状态, 重新进行锁定。

- C : 空闲状态。如果 IDLE 状态存在, IDLE 指令可以将时钟发生器置为 IDLE 状态。当时钟产生器正确从 IDLE 状态退出时, 时钟发生器重新启动。
- D : PLL 被禁止, 时钟输出由 BYPASS DIV 位来控制, 通过写 CLKMD 可以改变时钟发生器的状态。
- E : 空闲状态 (从 PLL 禁止状态进入)。



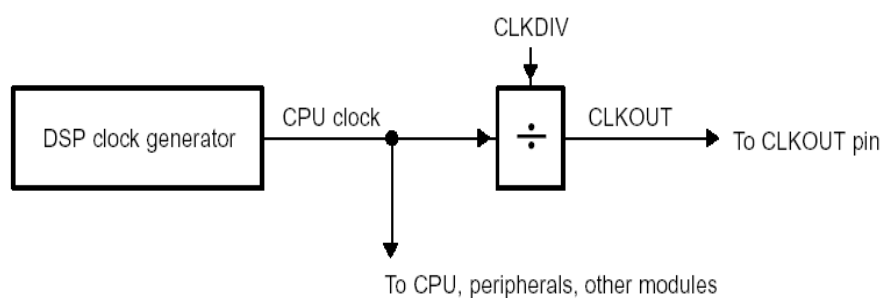
系统时钟控制寄存器 CLKMD 的说明如下:

| CLKMD Bit Field(s)   | Role In The Lock Mode                                                                                                          |
|----------------------|--------------------------------------------------------------------------------------------------------------------------------|
| PLL ENABLE           | Allows you to switch to the bypass mode (disable the PLL)                                                                      |
| PLL MULT and PLL DIV | Determine how the input clock frequency is modified (if at all) to produce the output clock frequency                          |
| IAI                  | Determines whether the PLL returns to the beginning of the phase-locking sequence when the clock generator exits its idle mode |
| BREAKLN              | Indicates when the phase lock has been broken                                                                                  |
| IOB                  | Determines whether the PLL will reacquire a lost phase lock                                                                    |
| LOCK                 | Is 1 in the lock mode                                                                                                          |

系统时钟输出时钟频率的计算如下：

$$\text{Output frequency} = \frac{\text{PLL MULT}}{(\text{PLL DIV} + 1)} \times \text{Input frequency}$$

系统时钟与外设及 CLKOUT 的关系如下：



CLKDIV 的设置如下：

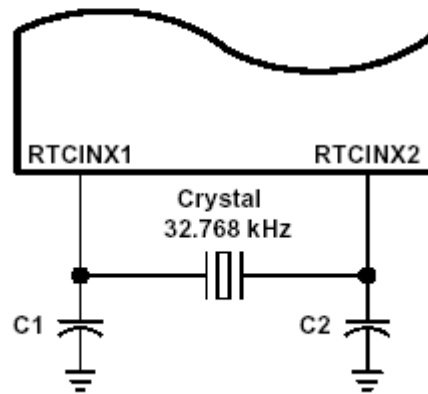
| CLKDIV | Frequency of CLKOUT       |
|--------|---------------------------|
| 000b   | 1/1 × CPU clock frequency |
| 001b   | 1/2 × CPU clock frequency |
| 010b   | 1/3 × CPU clock frequency |
| 011b   | 1/4 × CPU clock frequency |
| 100b   | 1/5 × CPU clock frequency |
| 101b   | 1/6 × CPU clock frequency |
| 110b   | 1/7 × CPU clock frequency |
| 111b   | 1/8 × CPU clock frequency |

### 2.2.2 RTC 时钟：

RTC 需要 32.768kHz 的晶体连接到 RTCINX1 与 RTCINX2 的输入管脚上。当使用晶振输入时，实钟输入连接到 RTCINX1 上，而 RTCINX2 悬空。当此功能未用时，RTCINX1 接低，RTCINX2 悬空，可以用来降低功耗。

SEED-DSK5509 采用 32.768KHz 晶体为 RTC 提供时钟信号，具体电路如下：

$$C_L = \frac{C_1 C_2}{(C_1 + C_2)}$$



## 2.3 'VC5509 的存贮空间：

'VC5509 支持统一编址的存贮空间，但其 PGE 与 GHH 两种封装所能访问的空间是不同的，区别主要是 GHH 封装共有 21 个地址线，所以它每个片选所能访问的异步空间为  $1M \times 16$ -位，而 PGE 封装外部只有 14 个地址线，所以它每个片选所能访问的异步空间为  $8K \times 16$ -位。

### 2.3.1 片上存贮体

- ☐  $32K \times 16$ -位单周期双访问 DARAM，程序 / 数据均可访问  
分为 8 块，每块大小为  $4K \times 16$ -位
- ☐  $96K \times 16$ -位单周期单访问 SARAM，程序 / 数据均可访问  
分为 24 块，每块大小为  $4K \times 16$ -位
- ☐  $32K \times 16$ -位 1 等待 ROM，已经固化了 BootLoader 程序，用于上电程序引导之用，用户无法使用

### 2.3.2 片外的存贮空间：

片外存贮空间的访问通过 EMIF（External Memory Interface）接口来完成，'VC5509 片外有 4 个空间（对应 4 个片选信号），支持的存贮体类型包括异步的 SRAM、FLASH、

和 SDRAM。当采用 SDRAM 时，最大可访问空间为  $8\text{M} \times 16\text{-位}$ （片外 4 个空间全用），而当连接 SRAM、FLASH 时，PGE 封装每个片选信号可访问的空间为  $8\text{K} \times 16\text{-位}$ ，总共为  $32\text{K} \times 16\text{-位}$ ；GHH 封装每个片选信号可访问的空间为  $1\text{M} \times 16\text{-位}$ ，总共为  $4\text{M} \times 16\text{-位}$ 。

关于 EMIF 的详细说明，参看文档《*TMS320VC5509 DSP External Memory Interface (EMIF) Reference Guide (SPRU670)*》。

下面给出 PGE 封装的存储空间的分配图（GHH 参见'VC5509 数据手册）：

| Byte Address<br>(Hex) <sup>†</sup> | Memory Blocks                                                                                                                                         | Block Size                                                                                                            |
|------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------|
| 000000                             | MMR (Reserved)                                                                                                                                        |                                                                                                                       |
| 0000C0                             | DARAM / HPI Access                                                                                                                                    | (32K – 192) Bytes                                                                                                     |
| 008000                             | DARAM <sup>‡</sup>                                                                                                                                    | 32K Bytes                                                                                                             |
| 010000                             | SARAM <sup>§</sup>                                                                                                                                    | 192K Bytes                                                                                                            |
| 040000                             | External <sup>  </sup> – $\overline{\text{CE0}}$                                                                                                      | 16K Bytes – Asynchronous<br>4M Bytes – 256K Bytes SDRAM <sup>#</sup>                                                  |
| 400000                             | External <sup>  </sup> – $\overline{\text{CE1}}$                                                                                                      | 16K Bytes – Asynchronous<br>4M Bytes – SDRAM                                                                          |
| 800000                             | External <sup>  </sup> – $\overline{\text{CE2}}$                                                                                                      | 16K Bytes – Asynchronous<br>4M Bytes – SDRAM                                                                          |
| C00000                             | External <sup>  </sup> – $\overline{\text{CE3}}$                                                                                                      | 16K Bytes – Asynchronous<br>4M Bytes – SDRAM (MPNMC = 1)<br>4M Bytes – 64K Bytes if internal ROM selected (MPNMC = 0) |
| FF0000                             | <div>ROM<sup>  </sup><br/>(if MPNMC=0)</div> <div>External<sup>  </sup> – <math>\overline{\text{CE3}}</math><br/>(if MPNMC=1)</div>                   | 32K Bytes                                                                                                             |
| FF8000                             | <div>ROM<sup>  </sup><br/>(if MPNMC=0)</div> <div>External<sup>  </sup> – <math>\overline{\text{CE3}}</math><br/>(if MPNMC=1)</div>                   | 16K Bytes                                                                                                             |
| FFC000                             | <div>SROM<sup>  </sup><br/>(if SROM=0 &amp;<br/>MPNMC=0)</div> <div>External<sup>  </sup> – <math>\overline{\text{CE3}}</math><br/>(if MPNMC=1)</div> | 16K Bytes                                                                                                             |
| FFFFFF                             |                                                                                                                                                       |                                                                                                                       |

SEED-DSK5509 外扩一片 16-位的 SDRAM，用 $\overline{\text{CE0}}$ 选通，基本配置容量为  $4\text{M} \times 16\text{-位}$ ，占用 $\overline{\text{CE0}}$ 和 $\overline{\text{CE1}}$ 二个片外存储空间。最大可配置为  $8\text{M} \times 16\text{-位}$ ，占用 $\overline{\text{CE0}} \sim \overline{\text{CE3}}$ 全部四个片外存储空间。

片选 $\overline{\text{CE1}} \sim \overline{\text{CE3}}$ 引至总线扩展连接器上，提供外部使用。

## 2.4 增强 HPI 与 GPIOA

在 VC5509 DSP 中 EMIF、EHPI 与 GPIOA 是复用 A、C 组管脚的。它们的转换受复位时 GPIO0 管脚的状态与外部总线选择寄存器 EBSR（External Bus Selection Register）的 Parallel Port Mode 位决定的。其转换关系如下：

- 在复位时：
  - 当 GPIO0 为高时，A 为 EMIF 的地址输出，C 为 EMIF 的控制总线；
  - 当 GPIO0 为低时，A 为 HPI 的地址输出，C 为 HPI 的控制总线输出；
 SEED-DSK5509 通过跳针 JP1 对 GPIO0 引脚进行上拉和下拉，以实现不同的配置。
- 在复位后：其选择是由 EBSR 的 Parallel Port Mode 位决定
  - 当 Parallel Port Mode = 00 时：
    - 数据 EMIF 方式，D 为的数据总线，C 为 EMIF 的控制总线；A 为 GPIO
  - 当 Parallel Port Mode = 01 时：
    - 全 EMIF 方式，D 为的数据总线，C 为 EMIF 的控制总线，A 为 EMIF 的地址输出；
  - 当 Parallel Port Mode = 10 时：
    - 非复用型 HPI 方式，D 为的数据总线，C 的一部分为 HPI 的控制总线；一部分为 GPIO，A 为 HPI 的地址输出；
  - 当 Parallel Port Mode = 11 时：
    - 复用型 HPI 方式，D 为的数据总线，C 的一部分为 HPI 的控制总线；一部分为 GPIO，A 为 GPIO；

外部总线选择寄存器 EBSR（External Bus Selection Register）详细说明如下：

|                |             |                   |        |                   |        |                                         |          |
|----------------|-------------|-------------------|--------|-------------------|--------|-----------------------------------------|----------|
| 15             | 14          | 13                | 12     | 11                | 10     | 9                                       | 8        |
| CLKOUT Disable | OSC Disable | HIDL              | BKE    | EMIF X2           | HOLD   | HOLDA                                   | Reserved |
| R/W, 0         | R/W, 0      | R/W, 0            | R/W, 0 | R/W, 0            | R/W, 0 | R/W, 1                                  | R, 0     |
| 7              | 6           | 5                 | 4      | 3                 | 2      | 1                                       | 0        |
| Reserved       |             | Serial Port2 Mode |        | Serial Port1 Mode |        | Parallel Port Mode                      |          |
| R/W, 00        |             | R/W, 00           |        | R/W, 00           |        | R/W, 01 if GPIO0 = 1<br>11 if GPIO0 = 0 |          |

| BITS | DESCRIPTION                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |
|------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 15   | CLKOUT disable.<br>CLKOUT disable = 0: CLKOUT enabled<br>CLKOUT disable = 1: CLKOUT disabled                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |
| 14   | Oscillator disable. Works with IDLE instruction to put the clock generation domain into IDLE mode.<br>OSC disable = 0: Oscillator enabled<br>OSC disable = 1: Oscillator disabled                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |
| 13   | Host mode idle bit. (Applicable <b>only</b> if the parallel bus is configured as EHPI.)<br><br>When the parallel bus is set to EHPI mode, the clock domain is not allowed to go to idle, so a host processor can access the DSP internal memory. The HIDL bit works around this restriction and allows the DSP to idle the clock domain and the EHPI. When the clock domain is in idle, a host processor will not be able to access the DSP memory.<br><br>HIDL = 0: Host access to DSP enabled. Idling EHPI and clock domain is not allowed.<br>HIDL = 1: Idles the HPI and the clock domain upon execution of the IDLE instruction when the parallel port mode is set to 10 or 11 selecting HPI mode. In addition, bit 4 of the Idle Control Register must be set to 1 prior to the execution of the IDLE instruction. |

| BITS                    | DESCRIPTION                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |
|-------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 12<br>(PG3.0 or later)  | Bus keep enable. <sup>†</sup><br>BKE = 0: Bus keeper, pullups/pulldowns, and the USB I/O cells are enabled.<br>BKE = 1: Bus keeper, pullups/pulldowns, and the USB I/O cells are disabled.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           |
| 11                      | EMIFX2 mode. EMIF SDRAM divide-by-two mode at 144 MHz. Use this feature when SDRAM CLKMEM = 1/2 CPU clock.<br>EMIFX2 = 0: For any other EMIF mode<br>EMIFX2 = 1: Only used for EMIF SDRAM divide-by-two mode at 144 MHz CPU operation.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |
| 10<br>(PG 3.0 or later) | EMIF hold<br>HOLD = 0: DSP drives the external memory bus<br>HOLD = 1: Request the external memory bus to be placed in high-impedance so that another device can drive the memory bus                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |
| 9<br>(PG 3.0 or later)  | EMIF hold acknowledge.<br>HOLDA = 0: DSP indicates that a hold request on the external memory bus has occurred, the EMIF completed any pending external bus activity, and placed the external memory bus signals in high-impedance state (address bus, data bus, CE[3:0], AOE, AWE, ARE, SDRAS, SDCAS, SDWE, SDA10, CLKMEM). Once this bit is cleared, an external device can drive the bus.<br>HOLDA = 1: No hold acknowledge                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |
| 8-6                     | Reserved. These bits should always be written with 0.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |
| 5-4                     | Serial port2 mode. McBSP2 or MMC/SD2 Mode. Determines the mode of Serial Port2.<br>Serial Port2 Mode = 00: McBSP2 mode. The McBSP2 signals are routed to the six pins of Seral Port2.<br>Serial Port2 Mode = 01: MMC/SD2 mode. The MMC/SD2 signals are routed to the six pins of Seral Port2.<br>Serial Port2 Mode = 10: Reserved<br>Serial Port2 Mode = 11: Reserved.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |
| 3-2                     | Serial port1 mode. McBSP1 or MMC/SD1 Mode. Determines the mode of Serial Port1.<br>Serial Port1 Mode = 00: McBSP1 mode. The McBSP1 signals are routed to the six pins of Seral Port1.<br>Serial Port1 Mode = 01: MMC/SD1 mode. The MMC/SD1 signals are routed to the six pins of Seral Port1.<br>Serial Port1 Mode = 10: Reserved<br>Serial Port1 Mode = 11: Reserved.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |
| 1-0                     | Parallel port mode. EMIF/HPI/GPIO Mode. Determines the mode of the parallel port.<br><br>Parallel Port Mode = 00: Data EMIF mode. The 16 EMIF data signals and 13 EMIF control signals are routed to the corresponding external parallel bus data and control signals, but the 14 (LQFP) or 16 (BGA) address bus signals are used as general-purpose I/O.<br>Parallel Port Mode = 01: Full EMIF mode. The 14 (LQFP) or 21 (BGA) address signals, 16 data signals, and 15 control signals are routed to the corresponding external parallel bus address, data, and control signals.<br>Parallel Port Mode = 10: Non-multiplexed HPI mode. The HPI is enabled an its 14 address signals, 16 data signals, and 7 control signals are routed to the corresponding address, data, control signals of the external parallel bus. Moreover, 8 control signals of the external parallel bus are used as general-purpose I/O.<br>Parallel Port Mode = 11: Multiplexed HPI mode. The HPI is enabled and its 16 data signals and 10 control signals are routed to the external parallel bus. In addition, 3 control signals of the external parallel bus are used as general-purpose I/O. The 14 (LQFP) or 16 (BGA) external parallel port address bus signals are used as general-purpose I/O. |

注: 详细说明参看文档《**TMS320VC5509 DSP Host Port Interface (HPI) Reference Guide (SPRU619)**》和《**TMS320VC5509 Data Sheet (SPRS163)**》

2.5 系统复位与中断

2.5.1 系统复位

系统复位为低电平有效，从上电到 DSP 脱离复位，一般需要 30ns + 3 个 COCLKOUT 的输出。设计时复位管脚要加上接电阻。其时序图如下：

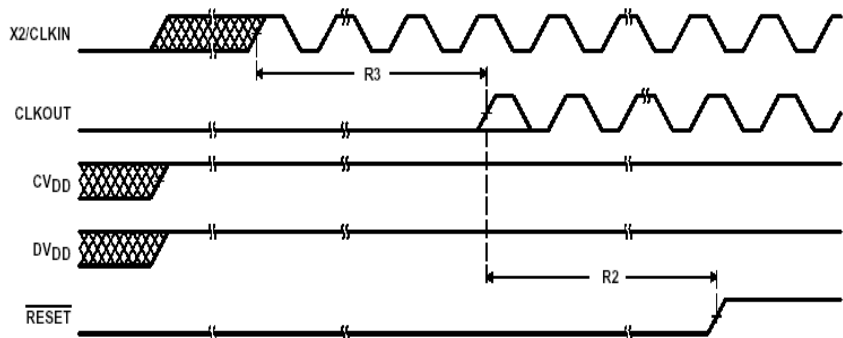


Figure 5-15. Power-Up Reset (On-Chip Oscillator Inactive) Timings

其中 R3 最大为 30ns，R2 为 3 个 COCLKOUT。

SEED-DSK5509 提供上电复位和电源监视，无手动复位功能。

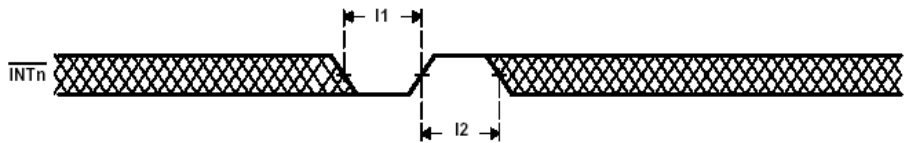
2.5.2 中断

'VC5509 一共有五个外部中断输入，为  $\overline{\text{INT}}[4:0]$ ，SEED-DSK5509 板内未使用任何一个外部中断，全部引至总线扩展连接器，供外部使用。中断时序如下：

Table 5-18. External Interrupt Timing Requirements†

| NO. |                                                               | MIN | MAX | UNIT |
|-----|---------------------------------------------------------------|-----|-----|------|
| I1  | $t_{w(\text{INTL})A}$ Pulse width, interrupt low, CPU active  | 3P  |     | ns   |
| I2  | $t_{w(\text{INTH})A}$ Pulse width, interrupt high, CPU active | 2P  |     | ns   |

† P = 1/CPU clock frequency in ns. For example, when running parts at 144 MHz, use P = 6.94 ns.



关于中断的处理方法：'VC5509 通过以下的寄存器来管理中断的。

| Register(s)    | Function                                                                          |
|----------------|-----------------------------------------------------------------------------------|
| IVPD           | Points to interrupt vectors 0–15 and 24–31                                        |
| IVPH           | Points to interrupt vectors 16–23                                                 |
| IFR0, IFR1     | Indicate which maskable interrupts have been requested                            |
| IER0, IER1     | Enable or disable maskable interrupts                                             |
| DBIER0, DBIER1 | Configure select maskable interrupts as time-critical interrupts during debugging |

其中：

- ☐ IVPD 与 IVPH 是中断入口的定位寄存器，也就是说'VC5509 的中断向量也是可以重定位的。
- ☐ IFR0、IFR1 是中断状态寄存器。
- ☐ IER0、IER1 是中断使能寄存器。
- ☐ DBIER0、DBIER1 是用来确定在调试时是否将可屏蔽的中断作为时间敏感的中断处理。

在设置与修改中断向量表时应注意：

- ☐ 在修改中断向量表寄存器 IVPD 与 IVPH 之前，设置 INTM 为 1，阻止外来的中断使程序跑飞。
- ☐ 对于不可蔽的中断，应有新旧两个中断向量表，来保证在修改其间，不会执行错误的指令使程序跑飞。

中断向量表的安排如下表：

| Vector(s) | Interrupt(s)                                             | Vector Address |                      |          |
|-----------|----------------------------------------------------------|----------------|----------------------|----------|
|           |                                                          | Bits 23–8      | Bits 7–3             | Bits 2–0 |
| IV0       | Reset                                                    | IVPD           | 00000                | 000      |
| IV1       | Nonmaskable hardware interrupt, $\overline{\text{NMI}}$  | IVPD           | 00001                | 000      |
| IV2–IV15  | Maskable interrupts                                      | IVPD           | 00010<br>to<br>01111 | 000      |
| IV16–IV23 | Maskable interrupts                                      | IVPH           | 10000<br>to<br>10111 | 000      |
| IV24      | Bus error interrupt (maskable), BERRINT                  | IVPD           | 11000                | 000      |
| IV25      | Data log interrupt (maskable), DLOGINT                   | IVPD           | 11001                | 000      |
| IV26      | Real-time operating system interrupt (maskable), RTOSINT | IVPD           | 11010                | 000      |
| IV27–IV31 | General-purpose software-only interrupts<br>INT27–INT31  | IVPD           | 11011<br>to<br>11111 | 000      |

注：详细说明请参看文档《*TMS320C55x DSP CPU Reference Guide (DPRU371)*》。

## 2.6 'VC5509 BootLoader

'VC5509 的 BootLoader 总共有六种方式，如下：

- ☐ 通过 EHPI BootLoader，在这种方式下，复用型 HPI 和非复用型 HPI 均可。
- ☐ 通过 EMIF 外部异步存储体 BootLoader。
- ☐ 通过 McBSP0 串口 BootLoader，支持 8 位与 16 位方式。
- ☐ 通过 McBSP0 串行 EEPROM BootLoader，支持 16 与 24 位方式。
- ☐ 通过 USB BootLoader。
- ☐ 无 BootLoader，直接从片外异步 FLASH 上执行程序。

BootLoader 引导方式的选择是通过 GPIO[3:0]在复位时的状态来完成的。其说明如下表：

| GPIO0 | GPIO3 | GPIO2 | GPIO1 | BOOT MODE PROCESS                                                        |
|-------|-------|-------|-------|--------------------------------------------------------------------------|
| 0     | 0     | 0     | 0     | Reserved                                                                 |
| 0     | 0     | 0     | 1     | Serial (SPI) EPROM Boot (24-bit address) via McBSP0                      |
| 0     | 0     | 1     | 0     | USB                                                                      |
| 0     | 0     | 1     | 1     | Reserved                                                                 |
| 0     | 1     | 0     | 0     | Reserved                                                                 |
| 0     | 1     | 0     | 1     | HPI – multiplexed mode                                                   |
| 0     | 1     | 1     | 0     | HPI – nonmultiplexed mode                                                |
| 0     | 1     | 1     | 1     | Reserved                                                                 |
| 1     | 0     | 0     | 0     | Execute from 16-bit-wide asynchronous memory (on $\overline{CE1}$ space) |
| 1     | 0     | 0     | 1     | Serial (SPI) EPROM Boot (16-bit address) via McBSP0                      |
| 1     | 0     | 1     | 0     | Reserved                                                                 |
| 1     | 0     | 1     | 1     | 16-bit asynchronous memory (on $\overline{CE1}$ space)                   |
| 1     | 1     | 0     | 0     | Reserved                                                                 |
| 1     | 1     | 0     | 1     | Reserved                                                                 |
| 1     | 1     | 1     | 0     | Standard serial boot via McBSP0 (16-bit data)                            |
| 1     | 1     | 1     | 1     | Standard serial boot via McBSP0 (8-bit data)                             |

SEED-DSK5509 板上 GPIO0 通过跳针 JP1 来选择上拉 / 下拉，GPIO1 通过跳针 JP6 来选择上拉 / 下拉，GPIO2 通过跳针 JP7 来选择上拉 / 下拉，GPIO3 直接下拉到地。所以 SEED-DSK5509 的 BootLoader 方式可以通过跳针 JP1、JP6 和 JP7 来选择。缺省配置为通过 McBSP0 接口串行（SPI）EEPROM 来进行 BootLoader。

注：详细说明请参看文档《*TMS320C5509/C5509A Bootloader (SPRA375)*》。

## 2.7 'VC5509 的片上外设

### 2.7.1 定时器：

'VC5509 有 2 个 20-位的通用定时器和 1 个看门狗定时器，在 SEED-DSK5509 上这些定时器均未占用，用户可根据需要使用它们。

定时器的详细说明参看文档《*TMS320VC5509/5510 DSP Timers Reference Guide (SPRU595)*》。

### 2.7.2 DMA

'VC5509 共有六个可编程的 DMA 通路，SEED-DSK5509 上未占用，用户可以根据需要使用它们。

DMA 的详细说明参看文档《*TMS320VC5509 Direct Memory Access (DMA) Controller Reference Guide (SPRU587A)*》。

### 2.7.3 USB1.1 接口

'VC5509 片上有 1 个符合 USB1.1 标准的接口，但只支持 Full-speed 从方式一种模式，支持的传输类型包括：

- ☐ 块传输；
- ☐ 中断传输；
- ☐ 同步流传输；

SEED-DSK5509 已将其连接到 B 型迷你 USB 连接器 J2 上。

USB 的详细说明请参看文档《*TMS320VC5509 DSP Universal Serial Bus (USB) Module Reference Guide (SPRU596)*》

### 2.7.4 IIC 总线

'VC5509 上有 1 个主从两种模式均可的 IIC，SEED-DSK5509 上将 IIC 总线用作 Codec 的控制接口。

IIC 总线的详细说明参看文档《*MS320C55x DSP IIC Module Reference Guide (SPRU146)*》

### 2.7.5 实时时钟 RTC

'VC5509 上内含 1 个实时时钟 RTC 模块，提供年、月、日，时、分、秒等实时时钟信息。SEED-DSK5509 为'VC5509 的 RTC 模块提供 32.768KHz 晶体作为时基用，还采用 0.33F 超级电容 C24 为 RTC 提供后备电能，在 SEED-DSK5509 掉电时，继续为 RTC 提供电源，以保证 RTC 实时时钟的正确。

RTC 的详细说明参看文档《*TMS320VC5509 DSP Real-Time Clock (RTC) Reference Guide (SPRU594)*》。

## 2.7.6 2 通路、10-位 A / D。

PGE 封装的'VC5509 上有 2 个通道（GHH 封装有 4 个通道）、10-位分辨率的 A/D 模拟输入。SEED-DSK5509 采用 PGE 封装的'VC5509，并将 A/D 的高基准电压接+3.3V，低基准电压接 0V，所以 2 通道模拟输入量程为 0~+3.3V，2 通道模拟输入引至总线扩展连接器上，供外部使用。

A/D 的详细说明参看文档《*TMS320VC5509 DSP Analog-to-Digital Converter (ADC) Reference Guide (SPRU586)*》。

## 2.7.7 McBSP 和 MMC/SD 接口

'VC5509 片内有 3 个 McBSP 接口和 2 个 MMC/SD 接口,3 个 McBSP 分别为 McBSP0、McBSP1 和 McBSP2，2 个 MMC/SD 接口分别为 MMC/SD1 和 MMC/SD2。其中 McBSP1 与 MMC/SD1 复用外部引脚，McBSP2 与 MMC/SD2 复用外部引脚。McBSP0 单独使用外部引脚。

在 SEED-DSK5509 模板中，McBSP 和 MMC/SD 接口的使用情况如下：

- ☐ McBSP0 配置作 SPI 接口，用其来接口 SPI 接口的串行 EEPROM，并通过此 EEPROM 进行 BootLoader；
- ☐ McBSP1 / MMC/SD1 与外扩的 Codec 器件的数据口接口，实现 Codec 数据的输入 / 输出；
- ☐ McBSP2 / MMC/SD2 配置作 MMC/SD 接口，引至 MMC/SD 连接器上，以访问外部 MMC/SD 卡。

有关 McBSP 和 MMC/SD 接口的详细说明参看文档《*TMS320C55x DSP Multichannel Buffered Serial Port (McBSP) Reference Guide (SPRU592)*》和《*TMS320VC5509 DSP MultiMediaCard / SD Card Controller Reference Guide (SPRU593)*》

## 2.7.8 GPIO

'VC5509 上有 8 个通用 I/O 的专用引脚 GPIO0~GPIO7，在 PGE 封装的'VC5509 上没有 GPIO5 引脚。SEED-DSK5509 将 GPIO0~GPIO4、GPIO6、GPIO7、和 XF 配置为输出，当输出为“1”时，对应点亮相应的 LED 指示灯。输出信号与 LED 指示灯之间的对应关系如下表所示：

|       |       |    |       |       |       |       |       |
|-------|-------|----|-------|-------|-------|-------|-------|
| GPIO7 | GPIO6 | XF | GPIO4 | GPIO3 | GPIO2 | GPIO1 | GPIO0 |
| D4    | D3    | D1 | D8    | D7    | D5    | D6    | D9    |

# 外扩 SDRAM 存储器

---

SEED-DSK5509 板上已通过'VC5509 的 EMIF 总线扩展了一片 SDRAM，在标准配置时，板上安装一片 64M 位（4M×16-位）的 SDRAM，它将占用'VC5509 的 $\overline{CE0}$ 和 $\overline{CE1}$ 二个片外存储空间，可寻址范围为 0x040000~0x7FFFFFFF；最大配置时，板上可安装一片 128M 位（8M×16-位）的 SDRAM，它将占用'VC5509 的 $\overline{CE0}$ ~ $\overline{CE3}$ 全部四个片外存储空间，可寻址范围为 0x040000~0xFEFFFF（'VC5509 状态寄存器 ST3 中的 MPNMC = 0 时），或 0x040000~0xFFFFFFFF（MPNMC = 1 时），上电复位时，MPNMC 被清为 0。根据'VC5509 的 EMIF 接口的特点，SDRAM 的工作频率为 CPU 主时钟的一半，主时钟 144MHz 时，SDRAM 的工作频率为 72MHz。

在使用 SDRAM 之前，'VC5509 还需要对 EMIF 进行配置，其配置过程如下：

- ☐ 设置寄存器 EBSR，将外部总线为全 EMIF 工作模式。
- ☐ 设置寄存器 CEx，选择 SDRAM 容量的大小，数据的宽度，刷新的方式。
- ☐ 设置有关时序的相关寄存器。包括 SDC1、SDPER、SDCNT、SDC2。

EMIF 的相关设置，一般采用 CLS 库中所提供的函数比较方便。详细的情况请参看程序 EMIF 的例程。

EMIF 的详细说明参看文档《*TMS320VC5509 DSP External Memory Interface(EMIF) Reference Guide (SPRU670)*》。

## 音频输入与输出

---

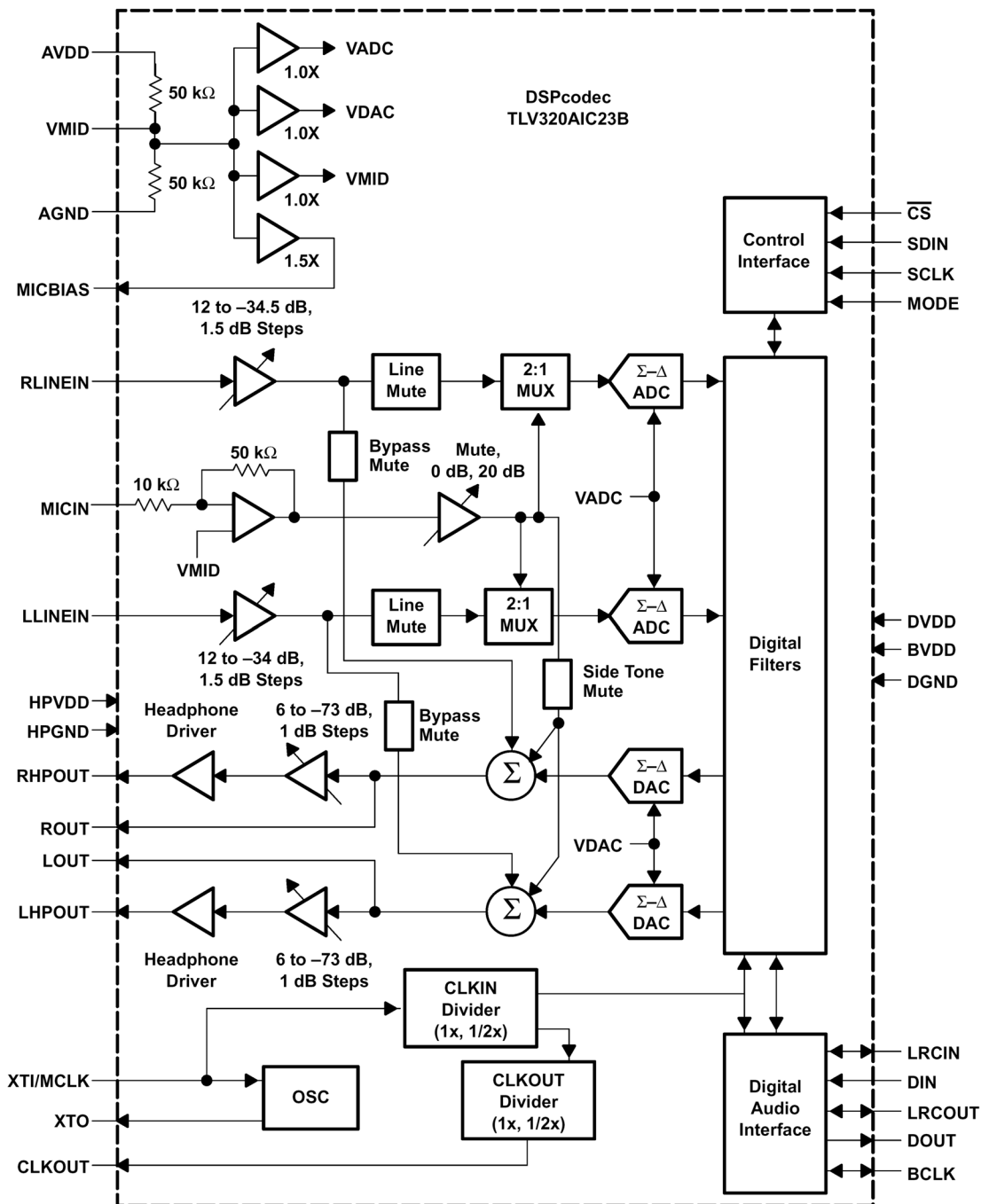
SEED-DSK5509 采用 TLV320AIC23B 实现音频输入与输出, TLV320AIC23B 是一颗音频 Codec 器件, 他的基本功能为: 48KHz 带宽、96KHz 采样率, 双声道立体声 A/D、D/A, 音频输入包括: 麦克风输入 (提供麦克风偏置输出和前置放大器) 和立体声输入 (提供可编程放大器), 音频输出包括: 立体声输出 (提供耳机功率放大器, 能提供 30mW 输出功率, 驱动 32  $\Omega$  负载)。

TLV320AIC23B 与微处理器的接口有二个, 一个是控制口, 用于设置 TLV320AIC23B 的工作参数; 另一个是数据口, 用于传输 TLV320AIC23B 的 A/D、D/A 数据。

'VC5509 用 IIC 总线接口 TLV320AIC23B 的控制口与, 实现对 TLV320AIC23B 各寄存器的设置。'VC5509 还将片上外设 McBSP1 / MMC/SD1 配置为 McBSP 接口的 IIS 工作方式, 接口 TLV320AIC23B 的数据口, 实现音频数据的输入 / 输出。

### 4.1 TLV320AIC23B

TLV320AIC23B (以下简称'AIC23B') 是 TI 推出的一款高性能的立体声音频 Codec 芯片, 内置耳机输出功率放大, 支持 MIC 和 LINE IN 两种输入方式 (二选一), 并且输入和输出都具有可编程增益调节。'AIC23B 的模数转换 (ADC) 和数模转换 (DAC) 部件高度集成在芯片内部, 采用了先进的 Sigma-Delta 过采样技术, 可以在 8K 到 96K 采样率范围内提供 16-位、20-位、24-位和 32-位采样, ADC 和 DAC 的信噪比分别可以达到 90dB 和 100dB。同时, 'AIC23B 还具有很低的能耗, 回放模式下功率仅为 23mW, 省电模式下更是小于 15uW。'AIC23B 的管脚和内部结构框图如下:



## 4.2 TLV320AIC23B 与微处理器的接口

TLV320AIC23B 与微处理器的接口有二个，一个是控制口，用于设置 TLV320AIC23B 的工作参数；另一个是数据口，用于输入 / 输出 TLV320AIC23B 的 A/D、D/A 数据。

SEED-DSK5509 板上用'VC5509 的 IIC 总线接口'AIC23B 的控制口，用'VC5509 的片上外设 McBSP1 / MMC/SD1 配置成 McBSP 的 IIS 工作方式接口'AIC23B 的数据口。

### 4.2.1 ‘AIC23B 的数据口

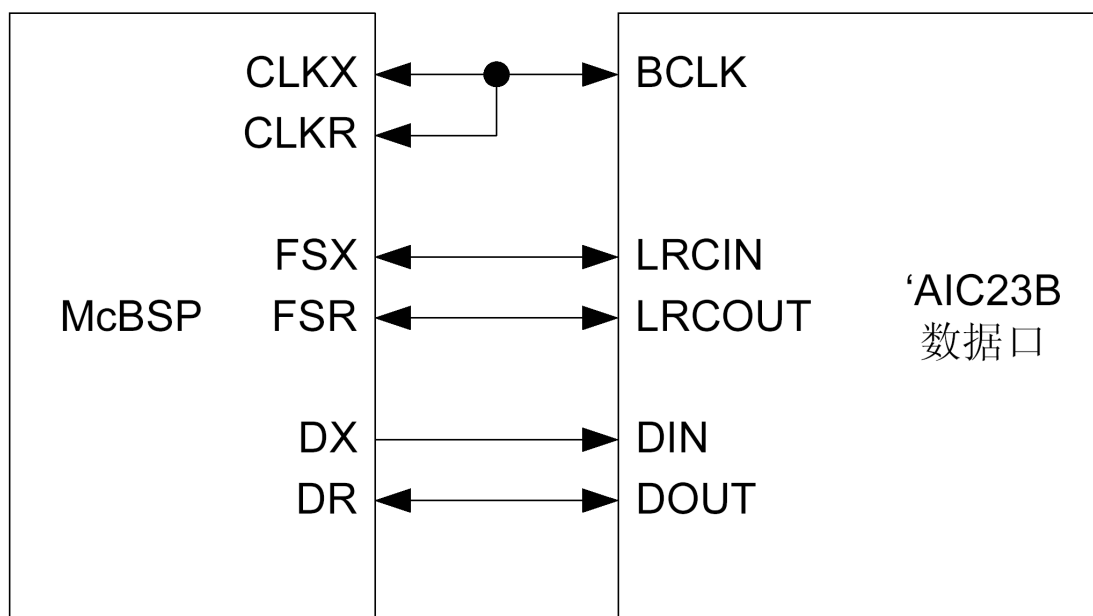
TLV320AIC23B 的数据口有四种工作方式，分别为：

- ☐ Right justified
- ☐ Left justified
- ☐ IIS Mode
- ☐ DSP Mode

其中后两种可以很方便的与 DSP 的 McBSP 串口相连接。下面我们以 DSP Mode 模式说明数据口的连接。其硬件上的管脚说明如下：

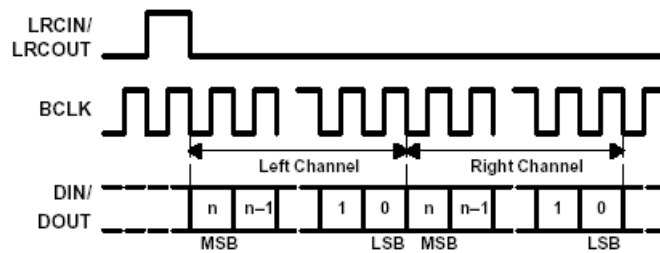
- ☐ BCLK: 数据口位-时钟信号。‘AIC23B 为从模式时（通常情况），该时钟由 DSP 产生；‘AIC23B 为主模式时，该时钟由‘AIC23B 产生
- ☐ LRCIN: 数据口 DAC 输出的帧同步信号或 IIS 模式下的左 / 右声道时钟
- ☐ LRCOUT: 数据口 ADC 输入的帧同步信号或 IIS 模式下的左 / 右声道时钟
- ☐ DIN: 数据口 DAC 输出的串行数据输入
- ☐ DOUT: 数据口 ADC 输入的串行数据输出

这部分可以和 DSP 的 McBSP（Multi-channel buffered serial port，多通道缓存串口）无缝连接，唯一要注意的地方是 McBSP 的接收时钟和‘AIC23B 的 BCLK 都由 McBSP 的发送时钟提供；当‘AIC23B 做主设备时，McBSP 的发送与接收时钟均由‘AIC23B 来提供。连接示意图如下：



DSP 与‘AIC23B 的连接既可采用 DSP 模式，也可采用 IIS 模式，区别仅在于 DSP 的 McBSP 帧同步信号的宽度。后者的帧同步信号宽度必须为一个字（16 位）长，而前者的帧宽度可以为一个位长，比如在字长 16 位（即左右声道的采样各为 16 位），帧长为 32 位的

情况下，如果采用 IIS，帧同步信号宽度应为 16 位；而采用 DSP Mode 帧信号宽度 1 位即可。DSP 模式时，'AIC23 数据口的时序如下图所示：



'AIC23B 不用时，其数据口可配置为高阻态，这时'VC5509 的 McBSP1 可被外部使用。

McBSP 的具体配置请参看文档《*TMS320C55x DSP Multichannel Buffered Serial Port (McBSP) Reference Guide (SPRU592)*》

#### 4.2.2 'AIC23B 的控制口

TLV320AIC23B 的控制接口有两种工作方式，分别为：

- ☐ 2 线制的 IIC 方式；
- ☐ 3 线制的 SPI 方式。

'VC5509 片上内含 IIC 模块，所以 SEED-DSK5509 直接用'VC5509 的 IIC 总线来接口'AIC23B 的控制口。'VC5509 配置为 IIC 的主设备，'AIC23B 作为 IIC 的从设备，'VC5509 通过 IIC 总线，对'AIC23B 进行配置。

'AIC23B 中可配置的控制寄存器如下表所示：

| 地址      | 需要初始化的寄存器     |
|---------|---------------|
| 0000000 | 左声道的音量控制寄存器   |
| 0000001 | 右声道的音量控制寄存器   |
| 0000010 | 左声道耳机的音量控制寄存器 |
| 0000011 | 右声道耳机的音量控制寄存器 |
| 0000100 | 模拟音频的路径控制寄存器  |
| 0000101 | 数字音频的路径控制寄存器  |
| 0000110 | 省电方式控制寄存器     |
| 0000111 | 数字音频的接口格式寄存器  |
| 0001000 | 采样率的设置寄存器     |
| 0001001 | 数字接口设置寄存器     |
| 0001111 | 复位寄存器         |

## 4.3 TLV320AIC23B 的模拟接口

TLV320AIC23B 的模拟接口主要包括以下四个部分：

- ☐ 立体声输入；
- ☐ MIC 输入；
- ☐ 立体声输出；
- ☐ 耳机输出。

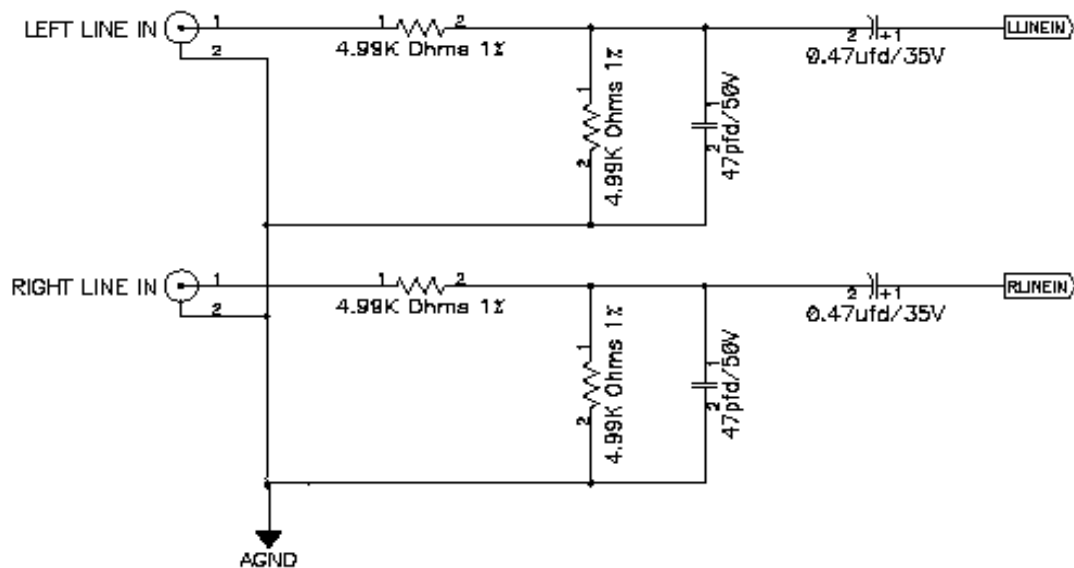
### 4.3.1 音频输入

#### 4.3.1.1 立体声输入

立体声输入口包括左右声道的输入，其管脚为：

- ☐ LLINEIN: 左声道 LINE IN 输入；
- ☐ RLINEIN: 右声道 LINE IN 输入。

连接示意图如下：



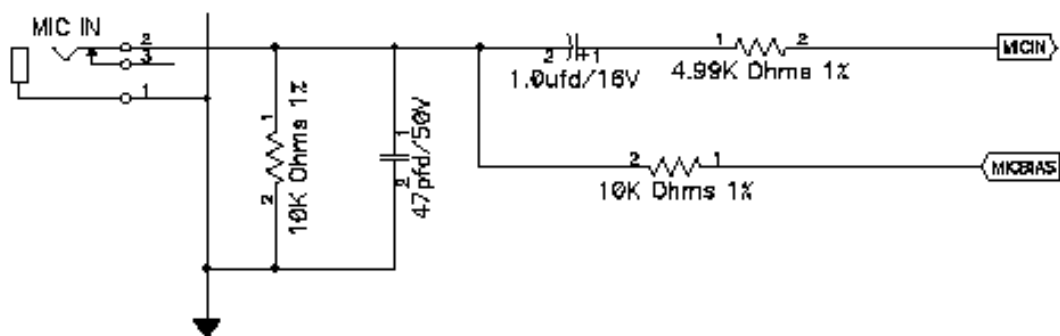
#### 4.3.1.2 麦克风输入

麦克风输入主要是用来通过无源的麦克进行现场声音的采集。其中由于麦克是无源元器件，所以要为其提供偏置电源。其主要管脚如下：

- ☐ MICBIAS: 提供麦克风偏压，通常是  $3/4 AVDD$ ；

□ MICIN: 麦克风输入，由 AIC 结构框图可以看出放大器默认是 5 倍增益

连接示意图如下：



SEED-DSK5509 采用标准的 3.5mm 音频插座 J5 来作音频输入，立体声输入和麦克风输入硬件上通过跳针 JP7 来选择，短接跳针 JP7 的引脚 1 和引脚 2 选择立体声输入，短接跳针 JP7 的引脚 2 和引脚 3 选择麦克风输入。

## 4.3.2 音频输出

### 4.3.2.1 立体声输出

‘AIC23B 音频输出分为 2 路，其中 1 路为无功率驱动的立体声输出，其输出引脚为：

- LOUT: 左声道输出
- ROUT: 右声道输出

### 4.3.2.2 耳机输出

‘AIC23B 内含耳机功率放大驱动电路，可以直接驱动普通的耳机，不需要外部再进行驱动了。其输出管脚为：

- LHPOUT: 左声道耳机放大输出
- RHPOUT: 右声道耳机放大输出

SEED-DSK5509 采用标准的 3.5mm 音频插座 J6 来作音频输出，立体声输出和耳机输出通过跳针 JP8 和 JP9 来选择，分别短接跳针 JP8、JP9 的引脚 1 和引脚 2 选择立体声输出，分别短接跳针 JP8、JP9 的引脚 2 和引脚 3 选择耳机输出。

## 4.4 主时钟

SEED-DSK5509 采用 12MHz 时钟信号为 AIC23B 提供主时钟 MCLK，主时钟 MCLK 与采样率之间的关系请参考文档《*TLV320AIC23B Data Manual (SLWS106G)*》

# 测试程序

---

SEED-DSK5509 的测试程序包括以下几个方面：

- ☐ 定时器部分的测试。
- ☐ EMIF 部分的测试。
- ☐ RTC 部分的测试。
- ☐ CODEC 部分的测试。
- ☐ GPIO 部分的测试。
- ☐ 看门狗部分的测试。

以上这几部分，在光盘中的 **example** 目录下每一项均有一个同名的文件目录与之对应。测试时，将这些目录拷贝到你所安装的 CCS 的 **myprojects** 的目录下就可以使用了。详细的说明，参看每一部分的 **readme.txt**。

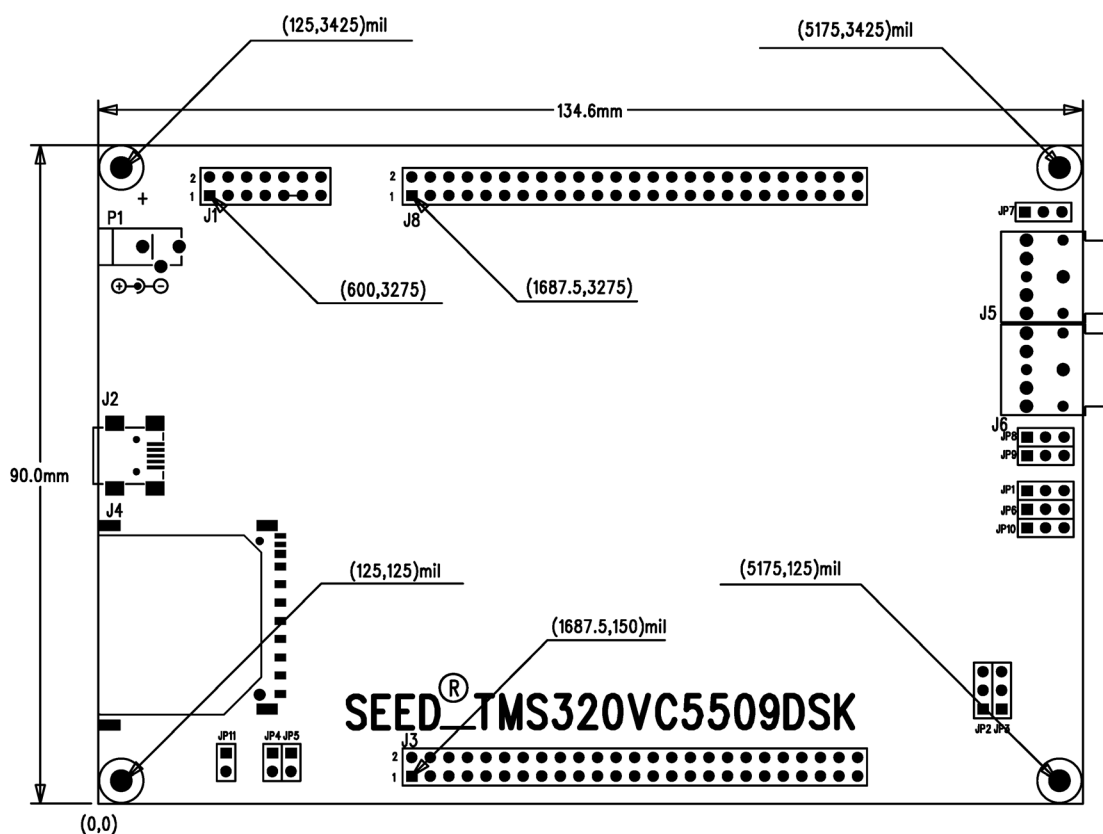
注：测试程序的工程调试环境是以合众达公司的并口仿真器建立的，为了方便起见，推荐用户使用合众达公司并口仿真器进行测试。如果使用其它类型的仿真器，请参考附录 A 创建相应的工程调试环境。

# 连接器、跳针、机械尺寸

本章描述 SEED-DSK5509 模板的物理布局，说明各连接器的定义、跳针的设置，以及它们在模板上的位置。

## 6.1 物理布局

SEED-DSK5509 为长 134.6mm×宽 90mm，其布局如下图所示：



## 6.2 连接器与跳针

SEED-DSK5509 模板上有 8 个连接器和 11 个跳针，如下表所示：

| 连接器  | 引脚数 | 功能                                   |
|------|-----|--------------------------------------|
| J1   | 14  | JTAG 仿真器接口                           |
| J2   | 5   | USB 接口，B 型 Mini USB 连接器              |
| J3   | 50  | 'VC5509 片上外设总线扩展，50-芯、100mil 间距双排插针  |
| J4   | 16  | MMC/SD 卡座                            |
| J5   | 5   | 音频输入口，标准的 3.5mm 通孔型音频插座              |
| J6   | 5   | 音频输出口，标准的 3.5mm 通孔型音频插座              |
| J8   | 50  | 'VC5509 EMIF 总线扩展，50-芯 2.54mm 间距双排插针 |
| P1   | 2   | +5V 电源输入口，通孔型 1.0mm 直流电源连接器          |
| JP1  | 3   | GPIO0 上拉 / 下拉选择，配置'VC5509 外部总线类型     |
| JP2  | 3   | GPIO7 用途选择                           |
| JP3  | 3   | GPIO6 用途选择                           |
| JP4  | 2   | AVDD 源选择                             |
| JP5  | 2   | AVSS 源选择                             |
| JP6  | 3   | GPIO1 上拉 / 下拉选择，配置 BootLoader 方式     |
| JP7  | 3   | 音频输入源选择                              |
| JP8  | 3   | 音频左声道输出源选择                           |
| JP9  | 3   | 音频右声道输出源选择                           |
| JP10 | 3   | GPIO2 上拉 / 下拉选择，配置 BootLoader 方式     |
| JP11 | 2   | 'VC5509 的 CLKX1 引脚的连接选择              |

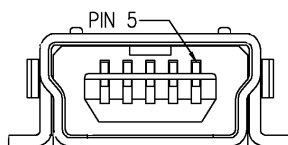
### 6.2.1 J1: JTAG 仿真器接口

SEED-DSK5509 板上有一个 14-芯、100mil 间距的双排插针 J1，它是一个 JTAG 仿真器标准接口，通过此接口对'VC5509 进行硬件仿真调试。其定义如下：

|                       |    |    |                     |                                                                                                                                      |
|-----------------------|----|----|---------------------|--------------------------------------------------------------------------------------------------------------------------------------|
| TMS                   | 1  | 2  | TRST-               | <b>Header Dimensions</b><br>Pin-to-Pin spacing, 0.100 in. (X,Y)<br>Pin width, 0.025-in. square post<br>Pin length, 0.235-in. nominal |
| TDI                   | 3  | 4  | GND                 |                                                                                                                                      |
| PD (+5V)              | 5  | 6  | <b>no pin (key)</b> |                                                                                                                                      |
| TDO                   | 7  | 8  | GND                 |                                                                                                                                      |
| TCK                   | 9  | 10 | GND                 |                                                                                                                                      |
| TCK                   | 11 | 12 | GND                 |                                                                                                                                      |
| EMU0                  | 13 | 14 | EMU1                |                                                                                                                                      |
| <b>JTAG INTERFACE</b> |    |    |                     |                                                                                                                                      |

### 6.2.2 J4: USB 接口

采用标准的 B 型 Mini USB 插座，SEED-DSK5509 未用 USB 接口提供的电源，故 1 脚未接，其管脚排列及定义如下：



| 引脚号 | 信号     | 方向      |
|-----|--------|---------|
| 1   | NC     | —       |
| 2   | USB D- | 输入 / 输出 |
| 3   | USB D+ | 输入 / 输出 |
| 4   | GND    | —       |
| 5   | NC     | —       |

### 6.2.3 J3: 'VC5509 片上外设总线扩展

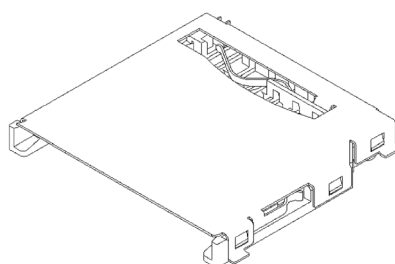
'VC5509 片上外设总线扩展 J3 采用 50-芯、100mil 间距双列直插型插针，其管脚排列及定义如下：

|                           |    |    |                          |
|---------------------------|----|----|--------------------------|
| +5V                       | 1  | 2  | +5V                      |
| AVSS                      | 3  | 4  | AVDD                     |
| AIN1                      | 5  | 6  | AIN0                     |
| GND                       | 7  | 8  | GND                      |
| XF                        | 9  | 10 | $\overline{\text{INT4}}$ |
| $\overline{\text{INT3}}$  | 11 | 12 | $\overline{\text{INT2}}$ |
| $\overline{\text{INT1}}$  | 13 | 14 | $\overline{\text{INT0}}$ |
| GND                       | 15 | 16 | GND                      |
| $\overline{\text{RESET}}$ | 17 | 18 | SD_CMD                   |
| SD_DAT2                   | 19 | 20 | SD_DAT1                  |
| SD_DAT0                   | 21 | 22 | SD_DAT3                  |
| SD_CLK                    | 23 | 24 | DIN_AIC                  |
| LRCIN_AIC                 | 25 | 26 | BCLK_AIC                 |
| DOUT_AIC                  | 27 | 28 | LRCOUT_AIC               |
| BCLK_AIC                  | 29 | 30 | SDA                      |
| SCL                       | 31 | 32 | DR0                      |
| FSX0                      | 33 | 34 | CLKX0                    |
| DX0                       | 35 | 36 | FSR0                     |
| CLKR0                     | 37 | 38 | CLKOUT                   |

|       |    |    |       |
|-------|----|----|-------|
| GPIO0 | 39 | 40 | GPIO1 |
| GPIO2 | 41 | 52 | GPIO7 |
| GPIO3 | 43 | 54 | GPIO4 |
| GPIO6 | 45 | 56 | TOUT0 |
| GND   | 47 | 58 | GND   |
| +3.3V | 49 | 50 | +3.3V |

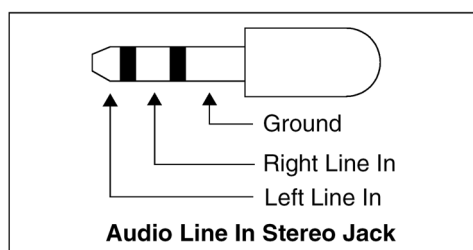
#### 6.2.4 J4: MMC/SD 卡座

它是一个 9-芯的 MMC/SD 卡座，连接器示意图如下：

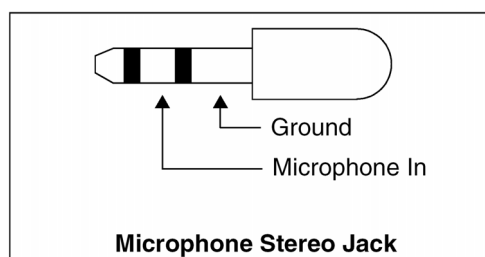


#### 6.2.5 J5: 音频输入口

音频输入口 J5 采用工业标准的 3.5mm 音频插座，与其对应的立体声音频插头的信号分配如下：

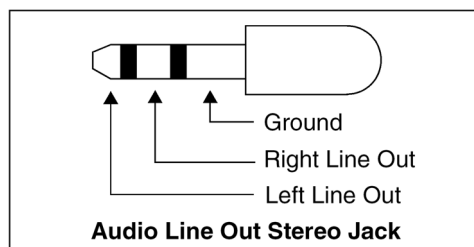


与其对应的麦克风插头的信号分配如下：



## 6.2.6 J6: 音频输出口

音频输出口 J6 采用工业标准的 3.5mm 音频插座，与其对应的插头的信号分配如下：



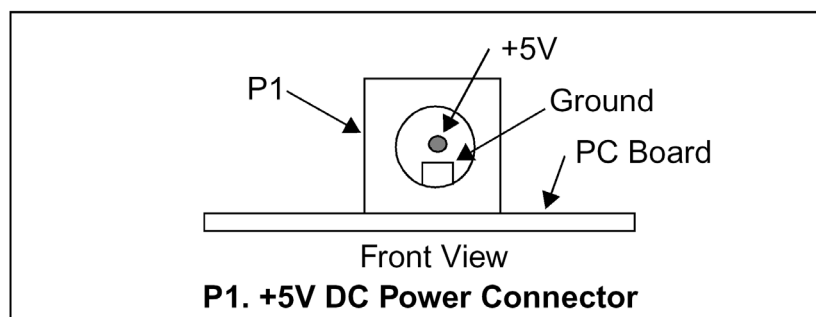
## 6.2.7 J8: 'VC5509 EMIF 总线扩展

'VC5509 EMIF 总线扩展 J8 采用 50-芯、100mil 间距双排插针，其管脚排列及定义如下：

|        |    |    |       |
|--------|----|----|-------|
| +5V    | 1  | 2  | GND   |
| D01    | 3  | 4  | D00   |
| D03    | 5  | 6  | D02   |
| D05    | 7  | 8  | D04   |
| D07    | 9  | 10 | D06   |
| D14    | 11 | 12 | D15   |
| D12    | 13 | 14 | D13   |
| D10    | 15 | 16 | D11   |
| D08    | 17 | 18 | D09   |
| CLKMEM | 19 | 20 | BE1   |
| GND    | 21 | 22 | GND   |
| A10    | 23 | 24 | A12   |
| A08    | 25 | 26 | A09   |
| A06    | 27 | 28 | A07   |
| BE0    | 29 | 30 | A05   |
| SDCAS  | 31 | 32 | SDWE  |
| BA0    | 33 | 34 | SDRAS |
| SDA10  | 35 | 36 | BA1   |
| A02    | 37 | 38 | A01   |
| A04    | 39 | 40 | A03   |
| CE3    | 41 | 42 | A11   |
| CE1    | 43 | 44 | CE2   |
| AWE    | 45 | 46 | ARDY  |
| ARE    | 47 | 48 | AOE   |
| GND    | 49 | 50 | +3.3V |

### 6.2.8 P1: +5V 电源输入口

+5V 电源输入口 P1 采用通孔型 1.0mm 直流电源插座，其示意图如下：



### 6.2.9 JP1: 复位时，'VC5509 外部总线选择，及 BootLoader 方式选择

当 JP1 的引脚 1 和 2 短接时，GPIO0 上拉为高电平（缺省状态）。此时，上电复位后，'VC5509 的外部总线配置为 EMIF。

当 JP1 的引脚 2 和 3 短接时，GPIO0 下拉为低电平。此时，上电复位后，'VC5509 的外部总线配置为 HPI。

BootLoader 方式的选择见 6.2.17。

### 6.2.10 JP2: GPIO7 用途选择

当 JP2 的引脚 1 和 2 短接时，GPIO7 连接到 USB 的电源监测上

当 JP2 的引脚 2 和 3 短接时，GPIO7 连接到 LED 指示灯 D4 上（缺省状态）

### 6.2.11 JP3: GPIO6 用途选择

当 JP3 的引脚 1 和 2 短接时，GPIO6 连接到 MMC / SD 卡的有无信号上

当 JP3 的引脚 2 和 3 短接时，GPIO6 连接到 LED 指示灯 D4 上（缺省状态）

### 6.2.12 JP4: AVDD 源选择

当 JP4 短路时，'VC5509 片上 A/D 的 AVDD 来自板内的+3.3V 电源（缺省状态）

当 JP4 开路时，'VC5509 片上 A/D 的 AVDD 提供片上外设总线扩展 J3 的引脚 3 来自板外

### 6.2.13 JP5: AVSS 源选择

当 JP5 短路时，'VC5509 片上 A/D 的 AVSS 来自板内的地（缺省状态）

当 JP5 开路时，'VC5509 片上 A/D 的 AVSS 提供片上外设总线扩展 J3 的引脚 4 来自板外

### 6.2.14 JP6: BootLoader 方式选择

当 JP6 的引脚 1 和 2 短接时，GPIO1 上拉为高电平（缺省状态）。

当 JP6 的引脚 2 和 3 短接时，GPIO1 下拉为低电平。

BootLoader 方式的选择见 6.2.17。

### 6.2.15 JP7: 音频输入源选择

当 JP7 的引脚 1 和 2 短接时，音频插座 J5 为立体声输入（缺省状态）

当 JP7 的引脚 2 和 3 短接时，音频插座 J5 为麦克风输入

### 6.2.16 JP8、JP9: 音频输出源选择

当 JP8、JP9 的引脚 1 和 2 短接时，音频插座 J6 为带功率驱动的耳机输出（缺省状态）

当 JP8、JP9 的引脚 2 和 3 短接时，音频插座 J6 为无功率驱动的立体声输出

### 6.2.17 JP10: BootLoader 方式选择

当 JP10 的引脚 1 和 2 短接时，GPIO2 上拉为高电平。

当 JP10 的引脚 2 和 3 短接时，GPIO2 下拉为低电平（缺省状态）。

GPIO3 直接下拉为低电平。所以，缺省配置时，BootLoader 方式为通过 McBSP0 接口串行（SPI）EEPROM 来进行。具体的 BootLoader 方式选择见下表：

| GPIO0 | GPIO3 | GPIO2 | GPIO1 | BOOT MODE PROCESS                                                        |
|-------|-------|-------|-------|--------------------------------------------------------------------------|
| 0     | 0     | 0     | 0     | Reserved                                                                 |
| 0     | 0     | 0     | 1     | Serial (SPI) EPROM Boot (24-bit address) via McBSP0                      |
| 0     | 0     | 1     | 0     | USB                                                                      |
| 0     | 0     | 1     | 1     | Reserved                                                                 |
| 0     | 1     | 0     | 0     | Reserved                                                                 |
| 0     | 1     | 0     | 1     | HPI – multiplexed mode                                                   |
| 0     | 1     | 1     | 0     | HPI – nonmultiplexed mode                                                |
| 0     | 1     | 1     | 1     | Reserved                                                                 |
| 1     | 0     | 0     | 0     | Execute from 16-bit-wide asynchronous memory (on $\overline{CE1}$ space) |
| 1     | 0     | 0     | 1     | Serial (SPI) EPROM Boot (16-bit address) via McBSP0                      |
| 1     | 0     | 1     | 0     | Reserved                                                                 |
| 1     | 0     | 1     | 1     | 16-bit asynchronous memory (on $\overline{CE1}$ space)                   |
| 1     | 1     | 0     | 0     | Reserved                                                                 |
| 1     | 1     | 0     | 1     | Reserved                                                                 |
| 1     | 1     | 1     | 0     | Standard serial boot via McBSP0 (16-bit data)                            |
| 1     | 1     | 1     | 1     | Standard serial boot via McBSP0 (8-bit data)                             |

### 6.2.18 JP11: 'VC5509 的 CLKX1 引脚的连接选择

当 JP11 短路时，'VC5509 的 CLKX1 引脚连接'AIC23B 的 BCLK 引脚（缺省状态）

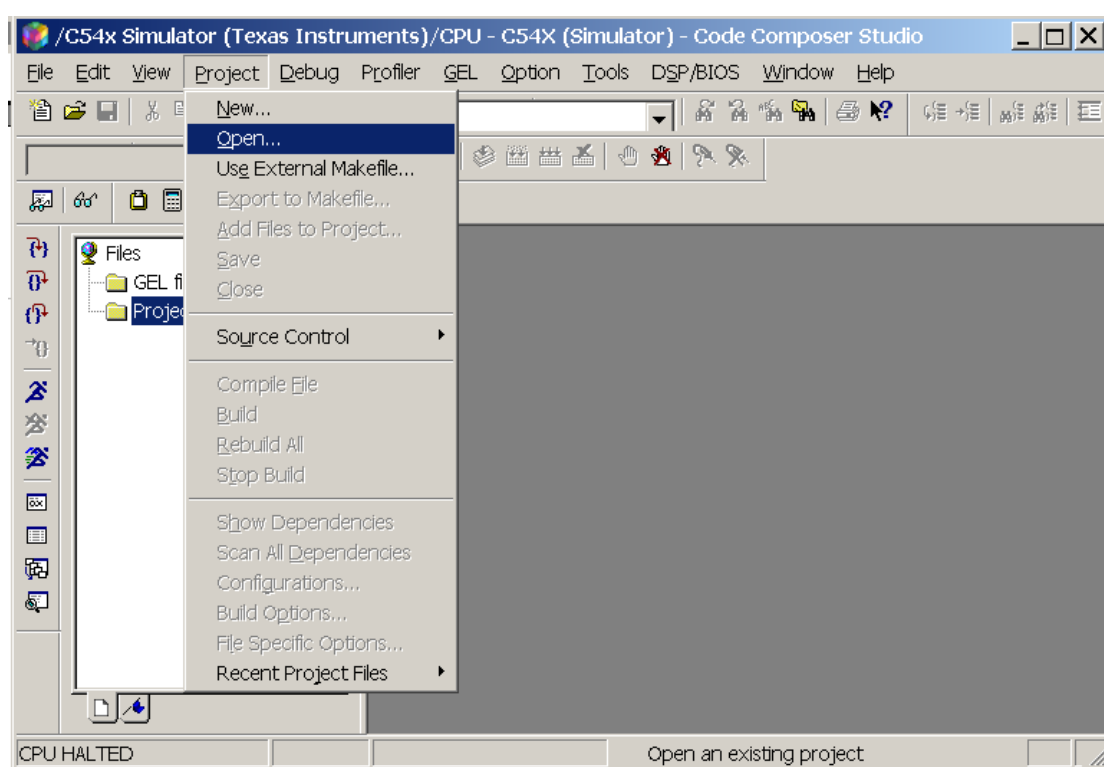
当 JP11 开路时，'VC5509 的 CLKX1 引脚不连接'AIC23B 的 BCLK 引脚，只连接到'VC5509 片上外设总线扩展 J3 的引脚 26 上，供外部使用。

当要'AIC23B 音频 Codec 工作时，JP11 必须短路。当要通过'VC5509 片上外设总线扩展 J3 由外部使用'VC5509 的 McBSP1 时，必须禁止'AIC23B 工作，并且使 JP11 开路。

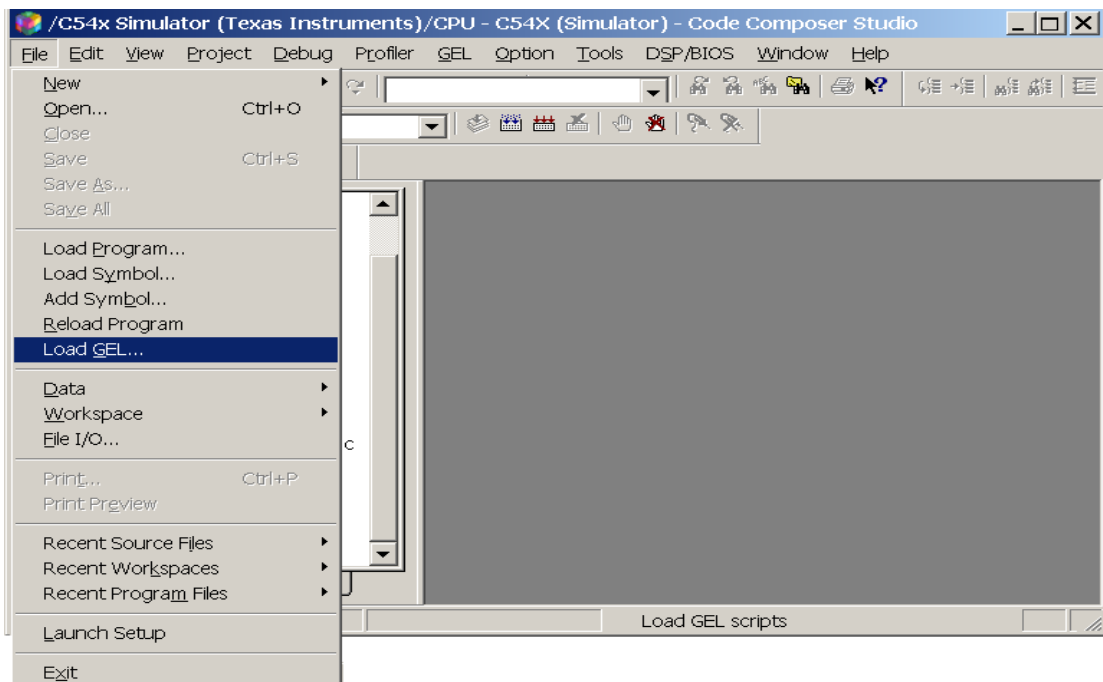
## 工程调试环境的建立

下面简要说明如何建立工程调试环境。

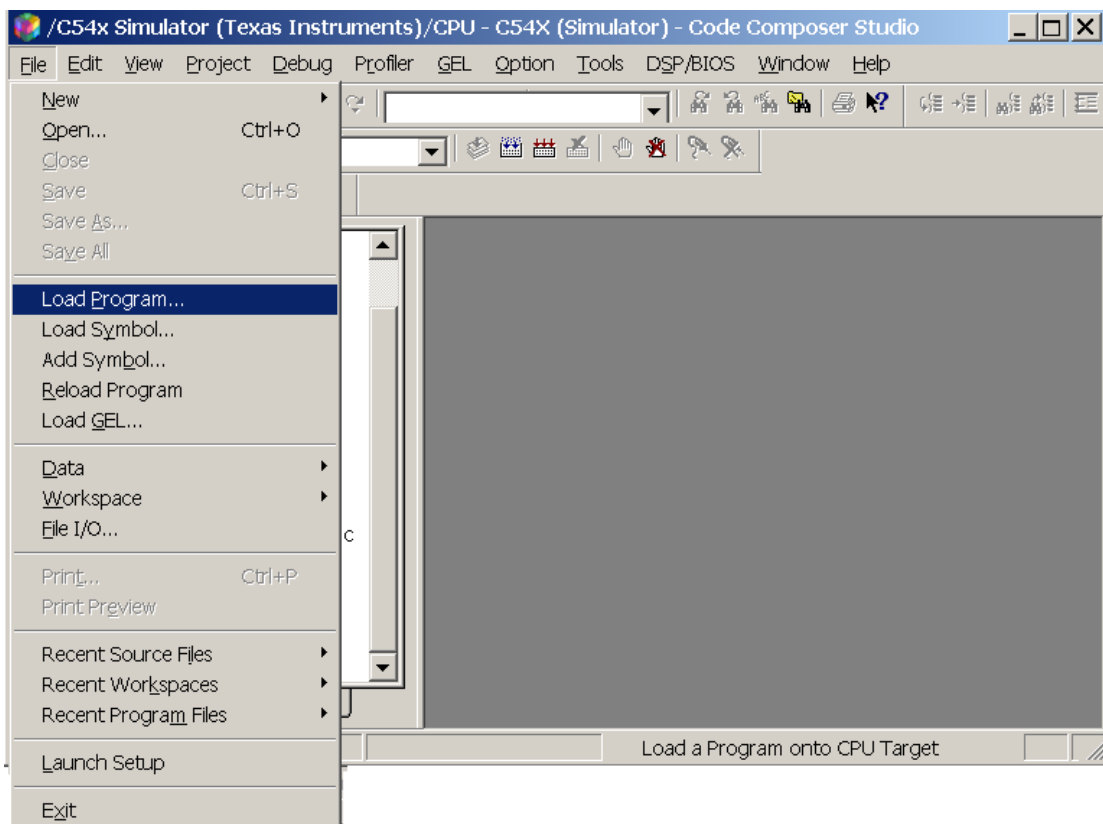
### 1. 打开工程\*.prj



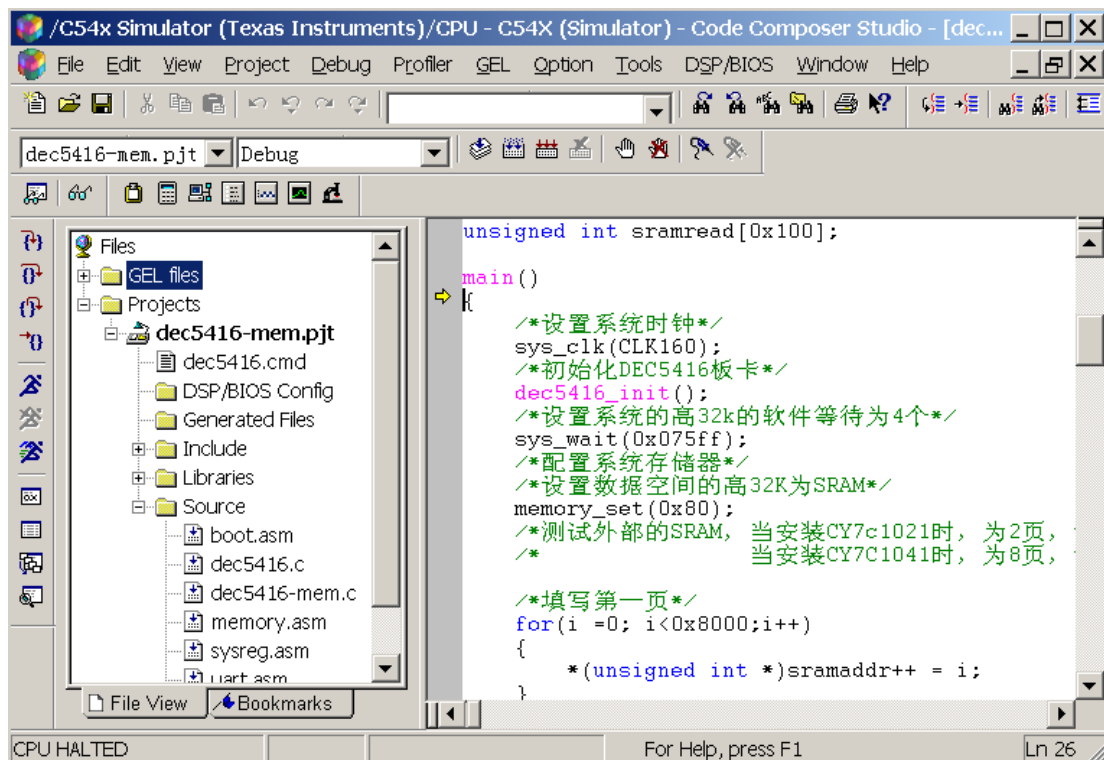
## 2. 装入 GEL 文件\*.GEL



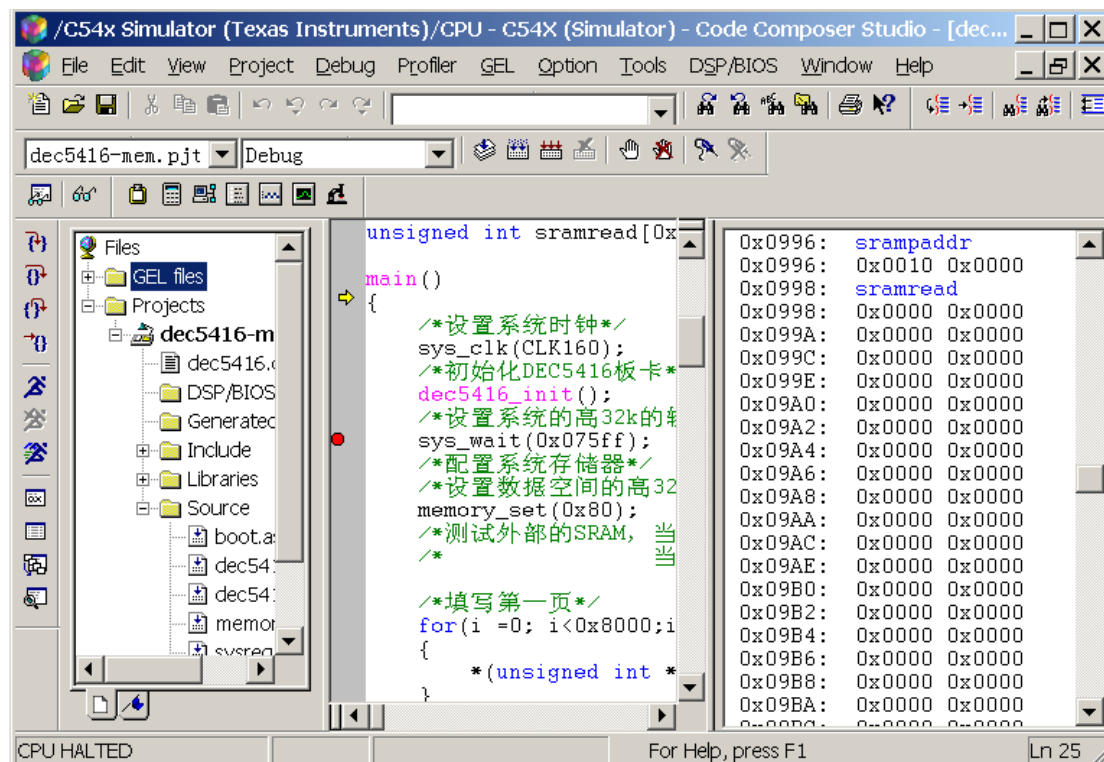
## 3. 装入可执行的文件\*.out



4. 用 Debug→Go Main 命令，执行程序到 C 程序的主函数 main()。



5. 然后即可设置观察窗与断点等调试信息。



6. 将上述这些设置保存到 **Workspace** 工程调试环境文件.wks 中，下次直接 Load **Workspace** 就可见到与这次相同的工程调试环境了。

