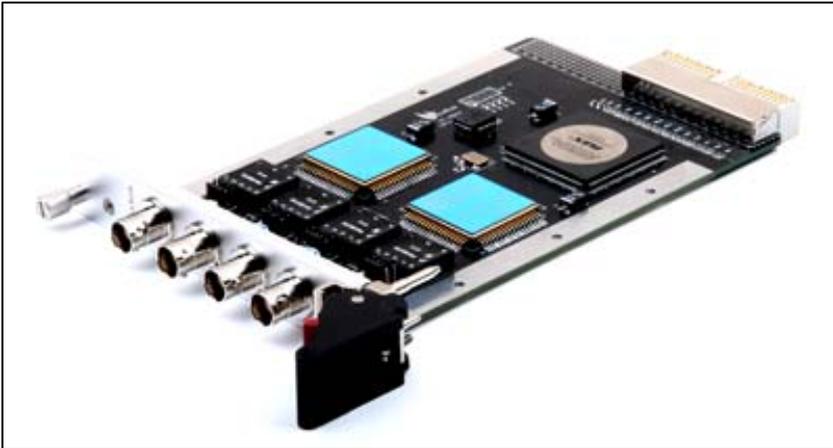


## HT-1553B-CPCI-S2 产品手册

### Horntech MIL-STD-1553 CPCI INTERFACE CARD



#### 简介

豪恩科技公司的HT-1553B-CPCI-S2 CPCI双通道、全功能1553B卡为测试和仿真标准的1553B系统而设计，提供全面、智能、双通道、双冗余度的1553B通讯总线的仿真功能。通过软件控制，每个通道可以运行于总线控制（BC）、远程终端（TR）或监控终端（MT）3种工作模式下。

该板卡使用强大的多功能芯片BU-61688，应用DDC公司提供的上层标准接口ADVANCED COMMUNICATION ENGINE (ACE)库。因此，对于3种工作模式，每个通道都包括双收发器以及编码解码器，完整的1553B协议、64K字共享RAM以及内存管理逻辑。

后台运行模式可以避免在带电自检时发生错误访问。板载的中断屏蔽和中断状态寄存器对中断和恢复操作提供灵活的操作方案。

RT模式下的内存管理方案提供广播数据分离功能以及循环缓存功能。

此外，它的特性还包括全覆盖的内置检测、寄存器可编程中断级别、软件可编程RT地址选择，以及免费C软件库。它全面兼容MIL-STD-1553A与MIL-STD-1553B协议，因此该板卡是进行实时仿真、测试和系统集成应用的绝佳选择。

#### 特性

- CPCI接口卡
- 1553B Notice 2 双冗余度BC/TR/MT模式（兼容STANAG 3838）
- 2路双冗余通道
- 每个通道64K×16共享RAM
- 免费的C语言Runtime库，可运行于Windows 9x/2000/XP，NT和Linux操作系统
- 免费的图形化用户界面，可运行于Windows 9x / 2000 / XP
- BC间隔时间可编程
- BC帧自动重发
- 灵活的RT数据缓冲
- 监控命令过滤
- RT/MT同时运行模式
- 灵活的中断生成
- 可编程的非法化
- 两种总线耦合方式
- 支持5V标准CPCI总线
- 尺寸：100mm×160mm



#### 北京豪恩科技有限责任公司

地址：北京市海淀区太阳园4号楼1006

邮编：100098

电话：010-82110175, 010-82110176

传真：010-82110176

网址：<http://www.horntech.cn>

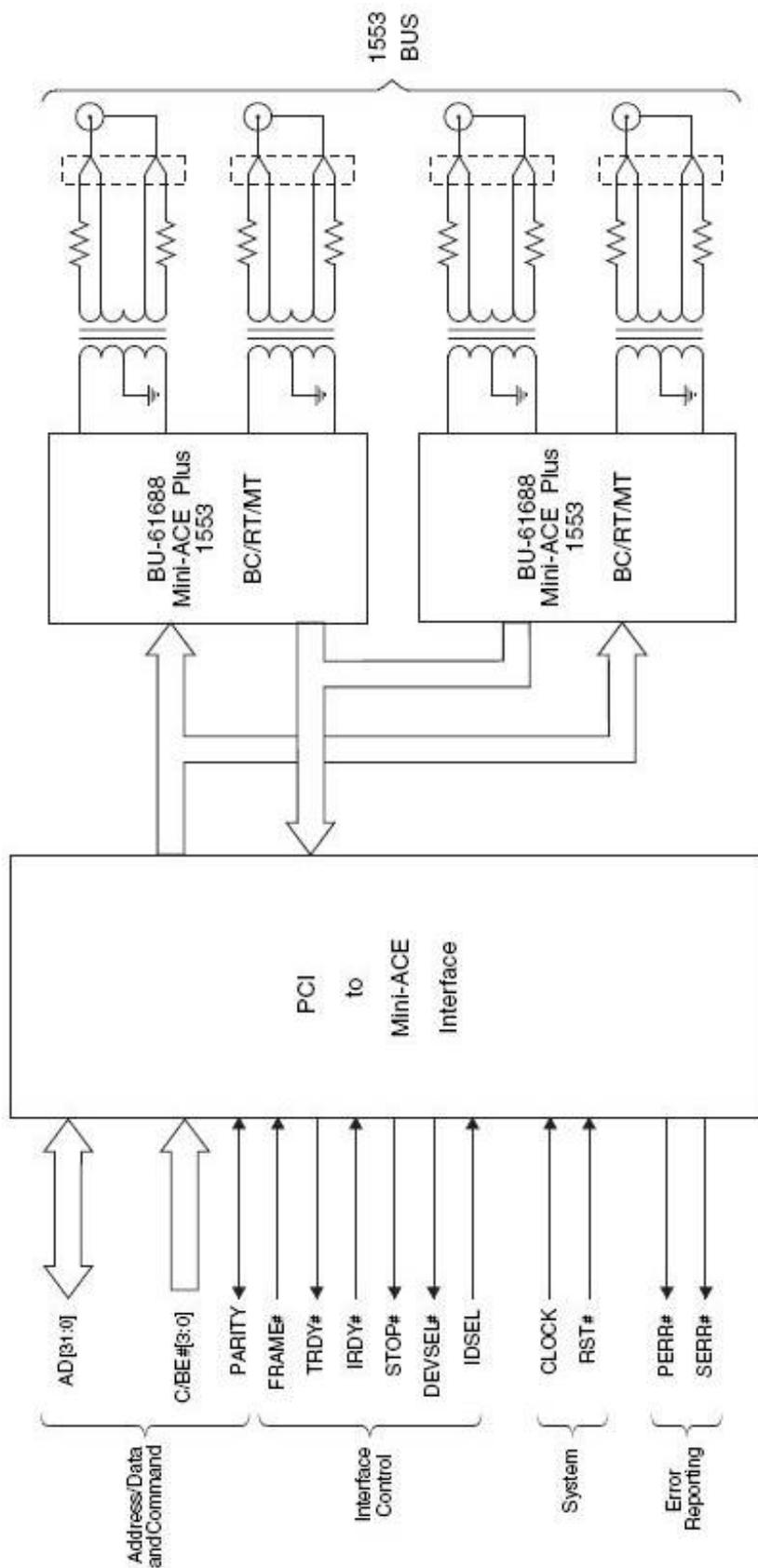


图 1. HT-1553B-CPCI-S2 结构图

表 1. HT-1553B-CPCI技术特性详述

PARAMETER	MIN	TYP	MAX	UNITS
<b>ABSOLUTE MAXIMUM RATINGS</b>				
+5 V Supply Voltage	-0.3		6.0	V
<b>RECEIVER</b>				
Threshold Voltage, Transformer Coupled, Measured on Stub Common-Mode Voltage	0.2		0.860	V <sub>P-P</sub>
			10	V <sub>PEAK</sub>
<b>TRANSMITTER</b>				
Differential Output Voltage				
Direct Coupled Across 35 ohms, Measured on Bus	6	7	9	V <sub>P-P</sub>
Transformer Coupled, Measured on Stub	18	21	27	V <sub>P-P</sub>
Output Noise, Differential (Direct Coupled)			10	mV <sub>P-P, diff</sub>
Output Offset Voltage, Direct Coupled Across 35 ohms	-90		90	mV
Rise/Fall Time	100		300	nsec
<b>POWER SUPPLY REQUIREMENTS</b>				
Voltages/Tolerances				
+ 5 V	4.75	5.0	5.5	V
Current Drain				
HT-1553B-CPCI-S1				
Idle		0.30	0.5	A
25% Transmitter Duty Cycle		0.43	0.65	A
50% Transmitter Duty Cycle		0.55	0.80	A
100% Transmitter Duty Cycle		0.80	1.10	A
HT-1553B-CPCI-S2				
Idle		0.48	0.8	A
25% Transmitter Duty Cycle		0.73	1.10	A
50% Transmitter Duty Cycle		0.98	1.40	A
100% Transmitter Duty Cycle		1.48	2.00	A
<b>POWER DISSIPATION</b>				
HT-1553B-CPCI-S1				
Idle		1.50	2.80	W
25% Duty Cycle		1.80	3.29	W
50% Transmitter Duty Cycle		2.10	3.78	W
100% Transmitter Duty Cycle		2.70	4.75	W
HT-1553B-CPCI-S2				
Idle		2.40	4.40	W
25% Duty Cycle		3.00	5.40	W
50% Transmitter Duty Cycle		3.60	6.40	W
100% Transmitter Duty Cycle		4.80	8.40	W
<b>1553 MESSAGE TIMING</b>				
RT Response Time	4		7	μsec
Completion of CPU Write (BC Start-to Start of FIRST BC Message)		2.5		μsec
BC Intermessage Gap (See Note 1)		9.5		μsec
BC/RT/MT Response Timeout (See Note 2)				
18.5 nominal	17.5	18.5	19.5	μsec
22.5 nominal	21.5	22.5	23.5	μsec
50.5 nominal	49.5	50.5	51.5	μsec
128.0 nominal	127	128	129	μsec
Transmitter Watchdog Timeout			668	μsec
<b>THERMAL</b>				
Operating Temperature	0		55	°C
Storage Temperature	-20		65	°C
<b>PHYSICAL CHARACTERISTICS</b>				
Size	6.80 x 4.50 (172.7 x 114.3)			in (mm)
Weight	6.0 (170)			oz (g)

表1说明:

- 通过软件控制, 最小内部消息间隔时间可以延长到 (65535 ms减去消息时间), 变增量间隔1μs。
- 软件可编程 (4个选项)。包括RT-to-RT暂停 (发送命令的中位奇偶到发送RT状态的中位同步)。

## 功能介绍

### 一般功能

该板卡在MIL-STD-1553B Notice 2总线和PCI总线之间提供用户友好的接口。用户通过24个板上的寄存器控制其运行模式。1553消息队列通过共享的、内存映射的板载64K字RAM进行存储和检索。通过多种寄存器控制和操纵HT-1553B-CPCI-S2板卡, 其包括设置寄存器、开始/复位寄存器、时间戳寄存器、中断屏蔽寄存器、中断状态寄存器、子地址控制字寄存器、内存基地址寄存器以及控制/RT地址寄存器。设置寄存器定义了操作模式以及内存管理特征。开始/复位寄存器提供多种复位以及BC/MT开始功能。中断屏蔽寄存器通过控制中断优先级, 得到所需的中断。中断的原因可以通过一个简单的读中断状态寄存器操作进行识别。控制/RT地址寄存器用于编程RT地址和混合功能。时间戳寄存器具有分辨率可编程的特性, 在BC或RT模式下用于时间戳消息。内存基地址寄存器支持软件可编程的内存基地址, 并控制后台模式运行。

MIL-STD-1553B每个通道的64K×16静态RAM由PC主机与1553总线共享, 通过板卡的内存裁定机制自动分配。

除了存储1553消息数据, RAM根据不同的操作模式, 执行堆栈和查询表的请求。对于RT模式, 通过一个可编程选项来从非广播消息中区分广播消息, 以兼容MIL-STD-1553B Notice 2协议。此外, 对于RT模式, 对每一个发送或接收的子地址, 可以选择存储单消息、双缓冲数据结构或者循环缓冲数据结构。循环缓存的大小可编程, 在Tx/Rx/Bcst子地址的基础上最大能达到8192字。全局双缓存机制可以防止在接入或登出1553总线时, 更新信息不完整。

HT-1553B-CPCI-S2板卡支持RT模式下可编程命令无效化。它允许单独的命令字无效, 因而可以作为 $T/\bar{R}$ 位、子地址、命令字计数或者模式代码。因为这种无效机制是基于RAM的, 因此它是固有自检测的。

在BC、RT、MT模式下设有一个描述符堆栈, 它记录每个消息的状态、消息发送或接收的时间, 以及接收的1553命令和数据块指针 (RT或MT模式), 或者1553信息块的实际地址 (BC模式)。对于RT模式, 在发送或接收信息时, 检索表为每个单独的子地址定义数据块的地址。

HT-1553B-CPCI-S2的RT模式支持多种协议, 包括MIL-STD-1553A、MIL-STD-1553B Notice 2、STANAG 3838、McAir A3818、A5232, 以及A5690协议。

HT-1553B-CPCI-S2支持三种监控模式：字监控、选择消息监控、混合的RT/选择消息监控。

## 内存管理

HT-1553B-CPCI-S2板卡结合了完整的内存管理和处理器界面逻辑。软件和主机处理器之间的接口采用板载寄存器和64K字RAM。对三种工作模式，定义了RAM中的一段堆栈。在BC模式下，堆栈允许规划多消息帧。对三种模式，堆栈对所有处理的消息，都提供了实时时间表。除了堆栈处理之外，内存管理逻辑还执行了针对指针和消息数据结构的存储、检索、处理功能。

对于RT模式的内存管理，HT-1553B-CPCI-S2板卡提供了一系列可编程选项。为了兼容MIL-STD-1553B Notice 2协议，可以选择将从广播消息中接收数据与从非广播消息中接收数据区分开。对于收发或广播子地址，将分配一个单消息数据块、一个子地址双缓存设置或者一个变长度（从128到8192字）循环缓存用于数据存储。除了保证数据一致性，在大块数据传输应用中，循环缓存还可以大大减轻主机处理器的运算负载。在Tx/Rx/Bcst子地址的基础上，接着错误消息，或者当某一个特定的Tx/Rx/Bcst子地址循环缓存达到它的最小阈值时，消息末尾中断生效。

## 中断

每个事件可以通过中断屏蔽寄存器设置生效。主机处理器通过读取中断状态寄存器，可以轻易地识别中断发生的原因。中断状态寄存器提供中断条件的当前状况。中断状态寄存器可以通过两种方式进行更新。对于标准中断处理模式，中断状态寄存器中的特定bit位，只有在条件存在并且中断屏蔽寄存器中的相关位设置为有效时，才会进行更新。对于增强中断处理模式，只要中断条件存在，不管中断屏蔽寄存器的相关位的内容，中断状态寄存器中的特定bit位都会进行更新。任何情况下，对于中断条件，中断屏蔽寄存器的相关位都可以使中断发生。

HT-1553B-CPCI-S2提供了可屏蔽中断和15位中断状态寄存器，用于消息末尾、BC消息列表末尾、错误消息、状态位（BC模式）、时间戳寄存器循环、RT地址校验错误条件、BC重试、数据堆栈循环、命令堆栈循环、发送监控计数器或者RAM校验错误，中断状态寄存器允许主机处理器通过简单的读操作，判断发生中断的原因。

## 中断命令无效

在RT模式下，HT-1553B-CPCI-S2提供选项，可以使命令无效化。无效的结构允许设置以下内容的任一子集无效，包括4096广播地址或者私有地址、 $T/\bar{R}$ 位、子地址、命令字计数或者模式代码。HT-1553B-CPCI-S2的无效化方案是基于主机处理器的软件控制的，因此它是固有自检测的。

## 内部时间戳

HT-1553B-CPCI-S2含有一个内部可读、可写时间戳寄存器。该寄存器可以编程为分辨率为2、4、8、16、32、64 $\mu$ s/LSB的可读、可写16位CPU计数器。在BC和RT模式下，对于处理的每个消息，时间戳寄存器的值被装载在相应的描述堆栈入口（TIME TAG WORD）的第二位。

此外，还可以选择通过同步（不含数据）模式命令清空时间戳寄存器，或通过同步（含数据）模式命令载入时间戳寄存器。任一选项都可以生成一个中断请求，并且当时间戳寄存器从FFFF回滚到0000（hex）时，设置中断状态寄存器中的一bit位。如果时间戳寄存器未被装载或者复位，以上步骤当分辨率为64 $\mu$ s/LSB时，将产生大约4秒的时间间隔，当分辨率为2 $\mu$ s/LSB时，将产生131毫秒时间间隔。对于RT模式，另一个可编程选项是服务请求状态字位，当HT-1553B-CPCI-S2响应发送矢量字模式命令后，该位将被自动清空。

## 编址、内部寄存器、内存管理与中断

### HT-1553B-CPCI-S2编址

HT-1553B-CPCI-S2使用2个内存映射I/O空间。一个用于ACE寄存器，另一个用于ACE共享内存。在HT-1553B-CPCI-S2的PCI设备设置头中的基址寄存器指定了这些I/O空间的内存基址。这些寄存器可以通过PCI总线计数器编程操作，计数器是主机上运行的操作系统的一部分。

ACE寄存器的内存基址通过HT-1553B-CPCI-S2的PCI设备设置头中的基址寄存器0指定。双通道HT-1553B-CPCI-S2执行一个基址0寄存器，用来指定一个256字节（每个通道128字节）的内存映射空间。表2描述了HT-1553B-CPCI-S2内存映射寄存器空间的地址图。

### 内存地址图

HT-1553B-CPCI-S2的PCI设备设置头中的基址寄存器1里指定了ACE共享RAM的内存基址。双通道HT-1553B-CPCI-S2指定一个256字节（64K字）的共享RAM。表3描述了HT-1553B-CPCI-S2内存映射共享RAM空间的地址图。

读写ACE共享RAM采用字（16bit）或双字（32bit）传输模式。不允许采用字节（8bit）写传输方式。字节（8bit）读传输会返回相同的数据，形成一个字（16bit）。

### 寄存器地图

HT-1553B-CPCI-S2与主机处理器的软件接口由17个用于普通操作的内部操作寄存器、8个测试寄存器、以及每个通道64K×16的共享内存所构成。寄存器与共享内存都放置在ISA内存空间中。

每个ACE寄存器都是16位。寄存器必须采用字（16bit）传输模式访问。ACE寄存器不能采用双字（32bit）传输模式访问。不允许采用字节（8bit）写传输方式。字节（8bit）读传输会返回相同的数据，形成一个字（16bit）。

在PCI总线偏移地址0800有一个额外的寄存器，它用来指定卡的设置（ACE内存大小）以及哪个ACE通道用来发布中断请求。

	PCI BUS	ACE OFFSET	
CHANNEL 1	0000	0000	Interrupt Mask Register (RD/WR)
	0002	0001	Configuration Register #1 (RD/WR)
	0004	0002	Configuration Register #2 (RD/WR)
	0006	0003	Start/Reset Register (WR)
	0006	0003	BC/RT Command Stack Pointer Register (RD)
	0008	0005	BC Control Word/RT Subaddress Control Word Register (RD/WR)
	000A	0005	Time Tag Register (RD/WR)
	000C	0006	Interrupt Status Register (RD)
	000E	0007	Configuration Register #3 (RD/WR)
	0010	0008	Configuration Register #4 (RD/WR)
	0012	0009	Configuration Register #5 (RD/WR)
	0014	000A	Data Stack Address Register (RD/WR)
	0016	000B	BC Frame Time Remaining Register (RD)*
	0018	000C	BC Frame Time Remaining to Next Message Register (RD)*
	001A	000D	BC Frame Time*/RT Last Command/MT Trigger Word* Register (RD/WR)
	001C	000E	RT Status Word Register (RD)
	001E	000F	RT BIT Word Register (RD)
CHANNEL 2	0080	0000	Interrupt Mask Register (RD/WR)
	0082	0001	Configuration Register #1 (RD/WR)
	0084	0002	Configuration Register #2 (RD/WR)
	0086	0003	Start/Reset Register (WR)
	0086	0003	BC/RT Command Stack Pointer Register (RD)
	0088	0004	BC Control Word/RT Subaddress Control Word
	⋮	⋮	
	009C	000F	RT Status Word Register (RD)
009E	000F	RT BIT Word Register (RD)	
CHANNEL 1&2	0800		Configuration / Master Interrupt Register

说明：

PCI地址通过HT-1553B-CPCI-S2的寄存器空间的“字节”偏移进行指定。

表 2. 寄存器地址图

ADDRESS	DESCRIPTION
---------	-------------

表 3. 共享RAM空间地址图

PCI ADDRESS	DESCRIPTION
00000	ACE Channel #1 RAM Location 0000
00002	ACE Channel #1 RAM Location 0001
00004	ACE Channel #1 RAM Location 0002
⋮	
⋮	
1FFFE	ACE Channel #1 RAM Location FFFF
20000	ACE Channel #2 RAM Location 0000
20002	ACE Channel #2 RAM Location 0001
20004	ACE Channel #2 RAM Location 0002
⋮	
⋮	
3FFFE	ACE Channel #2 RAM Location FFFF

说明:

1. PCI地址通过HT-1553B-CPCI-S2的共享RAM空间的“字节”偏移进行指定。
2. ACE地址通过ACE的内部共享RAM的“字”偏移进行指定。

ACE内存传输可以采用32位或16位方式。写传输达到32个字。

HT-1553B-CPCI-S2的17个非测试ACE寄存器，以及ACE测试寄存器的地址映射和可访问性定义如下:

**中断屏蔽寄存器:** 用于使各种条件的中断请求有效或无效。

**#1和#2设置寄存器:** 用于选择HT-1553B-CPCI-S2的运行模式，以及RT状态字位的软件控制、活动内存区、BC遇错停止、RT内存管理模式选择，以及时间戳操作的控制。

**开始/复位寄存器:** 用于“命令”类型功能，例如软件复位、BC/MT开始、中断复位、时间戳复位以及时间戳寄存器测试。开始/复位寄存器包含在BC的自重复模式下的停止条件，即在当前消息的末尾或在当前BC帧的末尾。

**BC/RT命令堆栈指针寄存器:** 当HT-1553B-CPCI-S2运行于BC或RT模式时，允许CPU对当前或最近的消息，判断指针的位置。

**BC控制字/RT子地址控制字寄存器:** 对于BC模式，允许主机访问当前或最近的BC控制字。BC控制字包括以下位: 选择活动总线 and 消息格式、使能离线自测、屏蔽状态字位、使能重试与中断、指明MIL-STD-1553A或1553B错误处理。对于RT模式，该寄存器允许主机访问当前或最近的子地址控制字。子地址控制字用于选择内存管理方案，并且对当前消息使能中断。

**时间戳寄存器:** 记录实时时钟的值。这个寄存器可以编程为分辨率2、4、8、16、32、64 $\mu$ s/LSB。在BC、RT或消息监控模式下，消息头(SOM)和消息尾(EOM)序列将把时间戳寄存器的当前值写入RAM的堆栈区。

**中断状态寄存器:** 反映中断屏蔽寄存器，包含一位主中断位。它允许主机处理器通过简单的读取操作，判断中断请求的原因。

**#3、#4和#5设置寄存器:** 用于实现HT-1553B-CPCI-S2的增强功能。它们包含全部的增强模式特性。在全部三种模式(BC、RT、MT)下，使用增强模式也会使能#1设置寄存器的众多只读位。

在BC模式下，增强模式特性包括扩展BC控制字和BC块状态字、增加遇错停止和状态停止设定功能、帧自重复、内部消息间隔时间可编程、自动重试、扩展状态字屏蔽，以及根据任意选定消息的完成生成中断的能力。

在RT模式下，增强模式特性包括扩展RT块状态字、RT/选择消息监控混合模式、内部RTFAIL信号内部覆盖RTFLAG RT状态字位、对单独接收(广播)的子地址采用双缓存方案，以及改变(完全软件可编程)RT状态字。在MT模式下，使用增强模式将使能选择消息监控、RT/选择消息监控混合模式，以及监控触发能力。

**MT数据堆栈地址寄存器:** 用于在选择消息监控模式下，指出消息字(第二命令字、数据字、RT状态字)存储在共享RAM中的当前地址位置。

**剩余帧时间寄存器:** 为当前BC帧下剩余时间，提供一个只读的指示。该寄存器的分辨率为100 $\mu$ s/LSB。

**剩余消息时间寄存器:** 为一个BC帧下，到下个消息开始前的剩余时间，提供一个只读的指示。该寄存器分辨率为1 $\mu$ s/LSB。

**BC帧时间/前一个RT命令/MT触发字寄存器:** 在BC模式下，该寄存器用于对帧自重复模式编程BC帧时间。该寄存器分辨率为100 $\mu$ s/LSB，范围6.55秒;在RT模式下，该寄存器存储ACE RT当前(或最近)处理的1553命令字;在字监控模式下，该寄存器指定一个16位触发(命令)字。这个触发字用于开始或停止监控，或生成中断。

**状态字寄存器与BIT寄存器:** 为HT-1553B-CPCI-S2的RT状态和BIT(内置检测)字提供一个只读的指示器。

**测试模式寄存器0-7:** 这些寄存器用于HT-1553B-CPCI-S2的自检。

## 测试软件

HT-1553B-PCI-S2板卡采用DDC公司的协议芯片BU-61688，并且应用DDC公司提供的上层标准接口ADVANCED COMMUNICATION ENGINE (ACE)库，该运行时库可运行于Windows 9x/2000/XP、NT和Linux操作系统。随板卡附带的GUI可以运行于Windows 9x/2000/XP、NT环境，该测试软件随卡附赠，不额外收取用户费用。

### 测试软件界面介绍

在测试程序主界面，可以通过点击BC、RT、MT这三个按钮，快速选择相应的运行模式，如图2所示。每种模式又有其各自的运行界面。

测试软件通过BC模式提供用户创建消息和组成帧的功能，并且可以对每条消息设定参数，包括命令字、数据字、响应间隔、自动重发等。同时，软件允许用户根据帧的结构创建BC帧。当帧创建完成后，可以通过RUN界面

执行通信。堆栈文件(\*.asf)保存了通信信息，在RUN界面（见图3）里可以设置堆栈文件的存储位置。当板卡运行之后，可以在STACK界面浏览存储的堆栈文件。

远程终端（RT）模式允许通过设置硬件去响应指定的RT地址。RT模式的设置与BC模式十分接近，基于消息命令字中的子地址指定返回的数据。在RT模式的RUN界面（见图4）中，可以设置RT地址和堆栈文件。

MT模式允许用户监控1553总线通信、解码消息并将信息存储在帧文件中。通过设置RT地址、子地址以及发送接收标志，设定监控的RT终端。监控动作可以通过命令字位或者RT状态字中的错误位触发（见图5）。

对每种（BC、RT、MT）模式，测试软件都提供了显示堆栈的功能。点击Stack按钮，选择一个堆栈文件，将其显示在屏幕上，如图6所示。堆栈文件包含以下信息：消息序号、消息类型、块状态、通道、数据个数和字长相同、命令字等。同时，它也包含错误类型描述。



图2. 测试程序主界面

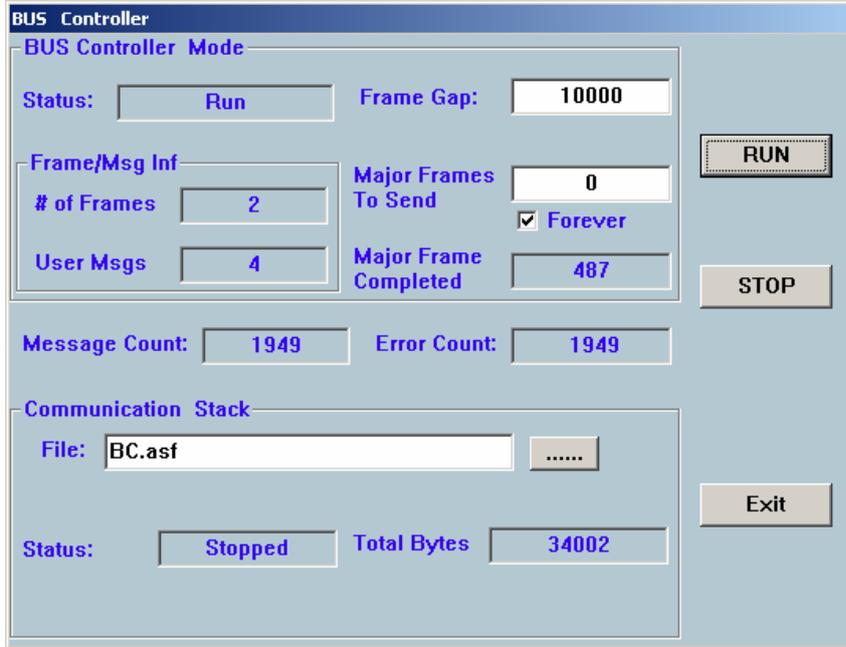


图3. BC RUN运行界面

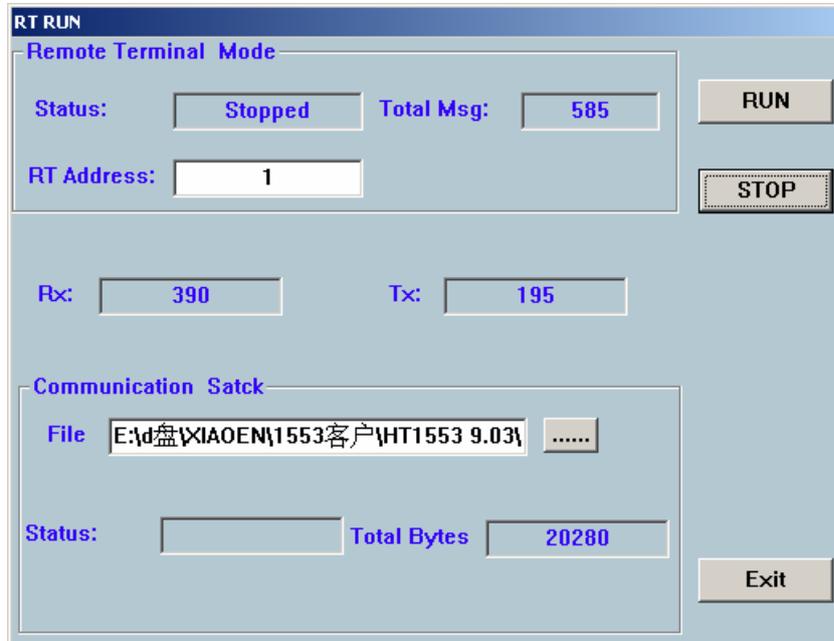


图4. RT RUN运行界面

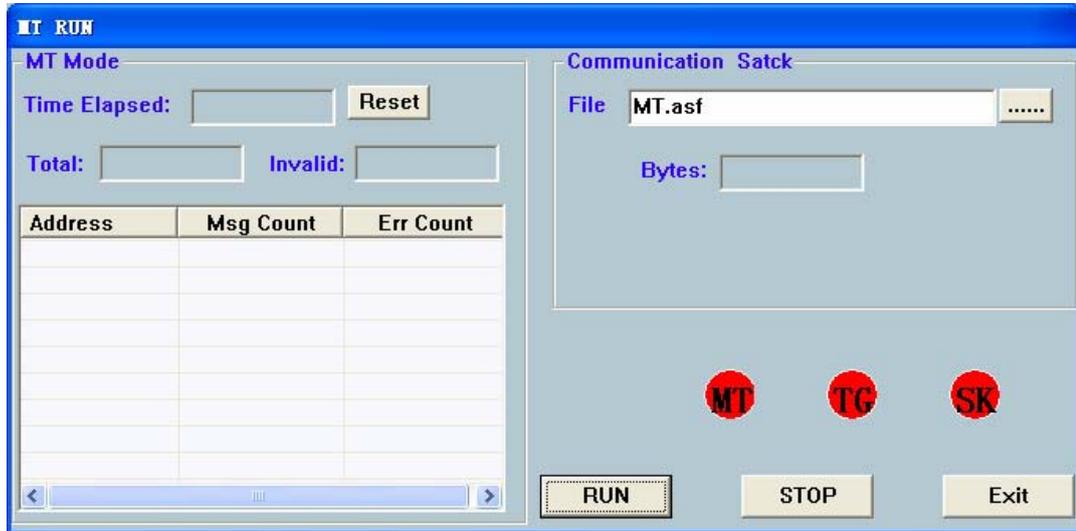


图5. MT RUN 运行界面

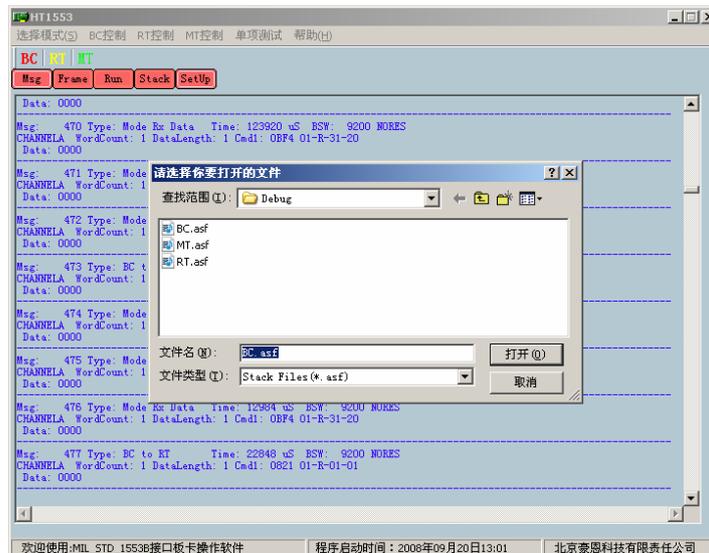


图6. BC模式堆栈显示界面

## ACE运行时库

HT-1553B-CPCI-S2兼容的DDC ACE运行时库支持32位Windows系统。用户使用该库函数，可以便捷地创建满足自己需要的应用程序。我们随卡附赠了简单的实例程序，分别针对BC、RT、MT模式的简单应用。用户可以参照该实例程序的源代码，开发出自己的控制程序。

以下源代码的功能是测试板卡是否能通信。Success表示可以通信。No Response表示不可以通信。默认测试RT Address有 1, 6, 8, 7, 子地址分别为1, 1, 4, 2。

该程序运用函数BuBCSendData向RT地址1子地址1发送10字长数据，向RT地址6子地址1发送32字长数据，再运用函数BuBCGetData从RT地址8子地址4接收5字长数据，RT地址7子地址2接收32字长数据，所用通道均为A通道，用以测试板卡是否可以通信。实例的具体功能，请参看源代码。

北京豪恩科技有限责任公司

```
#include "stdafx.h"
#include <AFXWIN.H>

#include "HT1553BDLL.h"
#include <conio.h>
#define RTaddress 1

void main ()
{
    BuConf_t Conf; /* ACE library configuration type */
    BuError_t Err; /* ACE library error status type */
    U16BIT data[32]={ 0X0000,0x1111,0x2222,0x3333,0x4444,0x5555,0x6666,0x7777,
                    0x8888,0x9999,0xAAAA,0xBBBB,0xCCCC,0xDDDD,0xEEEE,0xFFFF,
                    0x0001,0x0002,0x0004,0x0008,0x0010,0x0020,0x0040,0x0080,
                    0x0100,0x0200,0x0400,0x0800,0x1000,0x2000,0x4000,0x8000};

    Conf.slot=-1;//默认板卡,如果是多块办卡, Conf.slot 为 pci 插槽号
    if(!BuOpen(&Conf))
    {
        printf("打开板卡失败!");
        return;
    }
    BuBCOpen(&Conf);

    /* send 10 words to rt 1 sa 1 on channel A */
    Err=BuBCSendData(&Conf,CW_CHANNELA,1,1,data,10);
    printf("%s\n",BuErrorStr(Err));

    /* send 32 words to rt 6 sa 1 on channel A
       added this [01-SEP-1995] to test 32 word case */

    Err=BuBCSendData(&Conf,CW_CHANNELA,6,1,data,32);
    printf("%s\n",BuErrorStr(Err));

    /* receive 5 words from rt 8 sa 4 on channel A */

    Err=BuBCGetData(&Conf,CW_CHANNELA,8,4,data,5);
    printf("%s\n",BuErrorStr(Err));

    /* display data */

    if(!Err){int x;for(x=0;x<5;x++)printf("%04x ",data[x]);printf("\n");}

    /* receive 32 words from rt 7 sa 2 on channel A
       added this [01-SEP-1995] to test 32 word case */

    Err=BuBCGetData(&Conf,CW_CHANNELA,7,2,data,32);
    printf("%s\n",BuErrorStr(Err));

    /* display data */

    if(!Err){int x;for(x=0;x<32;x++)printf("%04x ",data[x]);}

    /* closes bus controller mode */
    BuBCClose(&Conf);

    /* must call at end of ACE library use */

    BuClose(&Conf);
    system("pause");
}
```

## MINI-ACE 寄存器位图

表 4. 中断屏蔽寄存器(读/写 00H)

BIT	DESCRIPTION
15 (MSB)	RESERVED
14	LOGIC "0"
13	TRANSMITTER TIMEOUT
12	BC/RT COMMAND STACK ROLLOVER
11	MT COMMAND STACK ROLLOVER
10	MT DATA STACK ROLLOVER
9	RT MODE CODE/MT PATTERN TRIGGER
8	BC RETRY
7	RT ADDRESS PARITY ERROR
6	TIME TAG ROLLOVER
5	RT CIRCULAR BUFFER ROLLOVER
4	RT SUBADDRESS CONTROL WORD EOM
3	BC END OF FRAME
2	FORMAT ERROR
1	STATUS SET
0 (LSB)	END OF MESSAGE

表 5. 设置寄存器#1 (读/写 01H)

BIT	BC FUNCTION (Enhanced Mode Only Bits 11-0)	RT WITHOUT ALTERNATE STATUS	RT WITH ALTERNATE STATUS (Enhanced Only)	
				MONITOR FUNCTION (Enhanced mode only bits 12-0)
15 (MSB)	$RT / \overline{BC-MT}$ (logic 0)	(logic 1)	(logic 1)	(logic 0)
14	$MT / \overline{BC-RT}$ (logic 0)	(logic 0)	(logic 0)	(logic 1)
13	CURRENT AREA B/A	CURRENT AREA B/A	CURRENT AREA A/B	CURRENT AREA B/A
12	MESSAGE STOP-ON-ERROR	MESSAGE MONITOR ENABLED (MMT)	MESSAGE MONITOR ENABLED (MMT)	MESSAGE MONITOR ENABLED (MMT)
11	FRAME STOP-ON-ERROR	$\overline{DYNAMIC\ BUS\ CONTROL}$ $\overline{ACCEPTANCE}$	S10	TRIGGER ENABLED WORD
10	STATUS SET STOP-ON-MESSAGE	$\overline{BUSY}$	S09	START-ON-TRIGGER
9	STATUS SET STOP-ON-FRAME	$\overline{SERVICE\ REQUEST}$	S08	STOP-ON-TRIGGER
8	FRAME AUTO-REPEAT	$\overline{SUBSYSTEM\ FLAG}$	S07	NOT USED
7	EXTERNAL TRIGGER ENABLED	$\overline{RTFLAG}$ (Enhanced Mode Only)	S06	EXTERNAL TRIGGER ENABLED
6	INTERNAL TRIGGER ENABLED	NOT USED	S05	NOT USED
5	INTERMESSAGE GAP TIMER ENABLED	NOT USED	S04	NOT USED
4	RETRY ENABLED	NOT USED	S03	NOT USED
3	DOUBLED/SINGLE RETRY	NOT USED	S02	NOT USED
2	BC ENABLED	NOT USED	S01	MONITOR ENABLED(Read Only)
1	BC FRAME IN PROGRESS (Read Only)	NOT USED	S00	MONITOR TRIGGERED (Read Only)
0 (LSB)	BC MESSAGE IN PROGRESS (Read Only)	RT MESSAGE IN PROGRESS (Enhanced mode only, Read Only)	RT MESSAGE IN PROGRESS (Read Only)	MONITOR ACTIVE (Read Only)

表 6. 设置寄存器#2 (读/写02H)

BIT	DESCRIPTION
15 (MSB)	ENHANCED INTERRUPTS
14	LOGIC "0"
13	BUSY LOOKUP TABLE ENABLE
12	RX SA DOUBLE BUFFER ENABLE
11	OVERWRITE INVALID DATA
10	256-WORD BOUNDARY DISABLE
9	TIME TAG RESOLUTION 2 (TTR2)
8	TIME TAG RESOLUTION 1 (TTR1)
7	TIME TAG RESOLUTION 0 (TTR0)
6	CLEAR TIME TAG ON SYNCHRONIZE
5	LOAD TIME TAG ON SYNCHRONIZE
4	INTERRUPT STATUS AUTO CLEAR
3	LEVEL/PULSE INTERRUPT REQUEST
2	CLEAR SERVICE REQUEST
1	ENHANCED RT MEMORY MANAGEMENT
0 (LSB)	SEPARATE BROADCAST DATA

表 9. BC控制字寄存器 (读/写04H)

BIT	DESCRIPTION
15 (MSB)	RESERVED
14	M.E.MASK
13	SERVICE UEST BIT MASK
12	SUBSYS BUSY BIT MASK
11	SUBSYS FLAG BIT MASK
10	TERMINAL FLAG BIT MASK
9	RESERVED BITS MASK
8	RETRY ENABLED
7	BUSCHANNEL $A/\bar{B}$
6	OFF LINE SELF TEST
5	MASK BROADCAST BIT
4	EOM INTERRUPT ENABLE
3	1553A/B SELECT
2	MODE CODE FORMAT
1	BROADCAST FORMAT
0 (LSB)	RT-RT FORMAT

表 7. 开始/复位寄存器 (写03H)

BIT	DESCRIPTION
15 (MSB)	RESERVED
•	•
•	•
•	•
7	RESERVED
6	BC/MT STOP-ON-MESSAGE
5	BC STOP-ON-FRAME
4	TIME TAG TEST CLOCK
3	TIME TAG RESET
2	INTERRUPT RESET
1	BC/MT START
0 (LSB)	RESET

表 10. RT字地址控制字寄存器 (读/写04H)

BIT	DESCRIPTION
15 (MSB)	RX: DOUBLE BUFFER ENABLE
14	TX: EOM INT
13	TX: CIRC BUF INT
12	TX: MEMORY MANAEMENT 2 (MM2)
11	TX: MEMORY MANAEMENT 1 (MM1)
10	TX: MEMORY MANAEMENT 0 (MM0)
9	RX: EOM INT
8	RX: CIRC BUF INT
7	RX: MEMORY MANAEMENT 2 (MM2)
6	RX: MEMORY MANAEMENT 1 (MM1)
5	RX: MEMORY MANAEMENT 0 (MM0)
4	BCST: EOM INT
3	BCST: CIRC BUF INT
2	BCST: MEMORY MANAEMENT 2 (MM2)
1	BCST: MEMORY MANAEMENT 1 (MM1)
0 (LSB)	BCST: MEMORY MANAEMENT 0 (MM0)

表 8. BC/RT 命令堆栈指针寄存器 (读03H)

BIT	DESCRIPTION
15 (MSB)	COMMAND STACK POINTER 15
•	•
•	•
•	•
0 (LSB)	COMMAND STACK POINTER 0

表 11. 时间戳编号 (读/写05H)

BIT	DESCRIPTION
15 (MSB)	TIME TAG 15
•	•
•	•
•	•
0 (LSB)	TIME TAG 0

表 12. 中断状态寄存器 (读/写 06H)

BIT	DESCRIPTION
15 (MSB)	MASTER INTERRUPT
14	RESERVED
13	TRANSMITTER TIMEOUT
12	BC/RT COMMAND STACK ROLLOVER
11	MT COMMAND STACK ROLLOVER
10	MT DATA STACK ROLLOVER
9	RT MODE/MT PATTERN TRIGGER
8	BC RETRY
7	RT ADDRESS PARITY ERROR
6	TIME TAG ROLLOVER
5	RT CIRCULAR BUFFER ROLLOVER
4	RT SUBADDRESS CONTROL WORD EOM
3	BC END OF FRAME
2	FORMAT ERROR
1	STATUS SET
0 (LSB)	END OF MESSAGE

表 14. 设置寄存器#3 (读/写08H)

BIT	DESCRIPTION
15 (MSB)	ENHANCED MODE ENABLE
14	INHIBIT BIT WORD IF BUSY
13	MODE COMMAND OVERRIDE BUSY
12	EXPANDED BC CONTROL WORDENABLE
11	BROADCAST MASK $ENABLE / \overline{XOR}$
10	RETRY IF -A AND M.E.
9	RETRY IF STATUS SET
8	1ST RETRY $ALT / \overline{SAME}$ BUS
7	2ND RETRY $ALT / \overline{SAME}$ BUS
6	VALID M.E./NO DATA
5	VALID BUSY/NO DATA
4	MT TAG GAP OPTION
3	LATCH RT ADDRESS WITH CONFIG #5
2	TEST MODE 2
1	TEST MODE 1
0 (LSB)	TEST MODE 0

表 13. 设置寄存器#3 (读/写07H)

BIT	DESCRIPTION
15 (MSB)	ENHANCED MODE ENABLE
14	BC/RT COMMAND STACK SIZE 1
13	BC/RT COMMAND STACK SIZE 0
12	MT COMMAND STACK SIZE 1
11	MT COMMAND STACK SIZE 0
10	MT DATA STACK SIZE 2
9	MT DATA STACK SIZE 1
8	MT DATA STACK SIZE 0
7	ILLEGALIZATION DISABLED
6	OVERRIDE MODE $T / \overline{R}$ ERROR
5	ALTERNATE STATUS WORD ENABLE
4	ILLEGAL RX TRANSFER DISABLE
3	BUSY RX TRANSFER DISABLE
2	FAIL-FLAG WRAP ENABLE
1	1553A MODE CODES ENABLE
0 (LSB)	ENHANCED MODE CODE HANDLING

表 15. 设置寄存器#5 (读/写09H)

BIT	DESCRIPTION
15 (MSB)	12MHZ CLOCK SELECT
14	LOGIC "0"
13	EXTERNAL TX INHIBIT A, read only
12	EXTERNAL TX INHIBIT B, read only
11	EXPANDED CROSSING ENABLE
10	RESPONSE TIMEOUT SELECT 1
9	RESPONSE TIMEOUT SELECT 0
8	GAP CHECK ENABLED
7	BROADCAST DISABLED
6	LOGIC "1"
5	RT ADDRESS 4
4	RT ADDRESS 3
3	RT ADDRESS 2
2	RT ADDRESS 1
1	RT ADDRESS 0
0 (LSB)	RT ADDRESS PARITY

表 16. 监控数据堆栈地址寄存器 (读/写0AH)

BIT	DESCRIPTION
15 (MSB)	MONITOR DATA STACK ADDRESS 15
•	•
•	•
•	•
0 (LSB)	MONITOR DATA STACK ADDRESS 0

表 17. BC剩余帧时间寄存器 (读/写0BH)

BIT	DESCRIPTION
15 (MSB)	BC FRAME TIME REMAINING 15
•	•
•	•
•	•
0 (LSB)	BC FRAME TIME REMAINING 0
<b>Note: resolution = 100 <math>\mu</math>s per LSB</b>	

表 18. BC剩余消息时间寄存器 (读/写0CH)

BIT	DESCRIPTION
15 (MSB)	BC MESSAGE TIME REMAINING 15
•	•
•	•
•	•
0 (LSB)	BC MESSAGE TIME REMAINING 0
<b>Note: resolution = 1 <math>\mu</math>s per LSB</b>	

表 19. BC帧时间/RT 前一命令/MT触发寄存器  
(READ/WRITE 0DH)

BIT	DESCRIPTION
15 (MSB)	BIT 15
•	•
•	•
•	•
0 (LSB)	BIT 0

表 20. RT状态寄存器 (读0EH)

BIT	DESCRIPTION
15 (MSB)	LOGIC "0"
14	LOGIC "0"
13	LOGIC "0"
12	LOGIC "0"
11	LOGIC "0"
10	MESSAGE ERROR
9	INSTRUMENTATION
8	SERVICE REQUEST
7	RESERVED
6	RESERVED
5	RESERVED
4	BROADCAST COMMAND ERCEIVED
3	BUSY
2	SUBSYSTEM FLAG
1	DYNAMIC BUS CONTROL ACCEPT
0 (LSB)	TERMINAL FLAG

表 21. RT BIT位寄存器 (读0FH)

BIT	DESCRIPTION
15 (MSB)	TRANSMITTER TIMEOUT
14	LOOP TEST FAILURE B
13	LOOP TEST FAILURE A
12	HANDSHAKE FAILURE
11	TRANSMITTER SHUTDOWN B
10	TRANSMITTER SHUTDOWN A
9	TERMINAL FLAG INHIBITED
8	CHANNEL $B/\bar{A}$
7	HIGH WORD COUNT
6	LOW WORD COUNT
5	INCORRECT SYNC RECEIVED
4	PARITY/MANCHESTER ERROR RECEIVED
3	RT-RT GAP/SYNCH/ADDRESS ERROR
2	RT-RT NO RESPONSE ERROR
1	RT-RT 2ND COMMAND WORD ERROR
0 (LSB)	COMMAND WORD CONTENTS ERROR

表22到表25不是寄存器，但是它们是存储在RAM中的字：

表 22. BC模式块状态字

BIT	DESCRIPTION
15 (MSB)	EOM
14	SOM
13	CHANNEL B/A
12	ERROR FLAG
11	STATUS SET
10	FORMAT ERROR
9	NO RESPONSE TIMEOUT
8	LOOP TEST FAIL
7	MASKED STATUS SET
6	RETRY COUNT 1
5	RETRY COUNT 0
4	GOOD DATA BLOCK TRANSFER
3	WRONG STATUS ADDRESS/NO GAP
2	WORD COUNT ERROR
1	INCORRECT SYNC TYPE
0 (LSB)	INVALID WORD

表 24. 字监控标识符字

BIT	DESCRIPTION
15 (MSB)	GAP TIME (MSB)
•	•
•	•
•	•
8	GAP TIME (LSB)
7	WORD FLAG
6	$\overline{THIS RT}$
5	$\overline{BROADCAST}$
4	ERROR
3	$\overline{COMMAND / DATA}$
2	$\overline{CHANNEL B / A}$
1	$\overline{CONTIGUOUS DATA / GAP}$
0 (LSB)	$\overline{MODE CODE}$

表 23. RT模式块状态字

BIT	DESCRIPTION
15 (MSB)	EOM
14	SOM
13	CHANNEL B/A
12	ERROR FLAG
11	RT-RT FORMAT
10	FORMAT ERROR
9	NO RESPONSE TIMEOUT
8	LOOP TEST FAIL
7	DATA STACK ROLLOVER
6	ILLEGAL COMMAND WORD
5	WORD COUNT ERROR
4	INCORRECT SYNC
3	INVALID WORD
2	RT-RT GAP/SYNC/ADDRESS ERROR
1	RT-RT 2ND COMMAND ERROR
0 (LSB)	COMMAND WORD CONTENTS ERROR

表 25. 消息监控模式块状态字

BIT	DESCRIPTION
15 (MSB)	EOM
14	SOM
13	CHANNEL B/A
12	ERROR FLAG
11	RT-RT TRANSFER
10	FORMAT ERROR
9	NO RESPONSE TIMEOUT
8	GOOD DATA BLOCK TRANSFER
7	DATA STACK ROLLOVER
6	RESEVED
5	WORD COUNT ERROR
4	INCORRECT SYNC
3	INVALID WORD
2	RT-RT GAP/SYNC/ADDRESS ERROR
1	RT-RT 2ND COMMAND ERROR
0 (LSB)	COMMAND WORD CONTENTS ERROR

## 总线控制（BC）模式体系架构

HT-1553B-CPCI-S2板卡的BC协议兼容全部MIL-STD-1553B消息格式。消息格式依靠BC控制字的各位以及命令字中的 $T/\bar{R}$ 位，基于消息到消息的基础，是可编程的。BC控制字可以对于每条单独的消息，指定1553消息格式、1553A/B类型RT、总线通道、自检测和状态字。此外，可以针对每条消息控制自动重发以及中断请求是否有效。BC模式能执行MIL-STD-1553B所需的全部错误查询功能，这包括验证响应时间、同步类型与同步编码、曼彻斯特II码、奇偶校验、位校验、字校验、状态字RT地址域，以及多种RT-to-RT传输错误。本板卡的BC响应时间可通过编程设定为18、2、50或130 $\mu$ s。越长的响应时间值允许操作经过更长的总线或者使用中继电器。

图7描述了BC内部消息间隔和帧时序。HT-1553B-CPCI-S2板可以在没有处理器干预的条件下，通过编程处理长达512条消息的BC帧。也可以对每一帧或帧自动重发进行编程。在自动重发模式下，帧的循环速率由一个可编程BC帧计数器控制。内部BC帧时间范围6.55秒，变化幅度100 $\mu$ s。除了BC帧时间之外，消息间隔时间，即当前消息开始到下条消息开始的时间，也可以对每条消息分别编程设定。每条成功的消息之间的时间间隔，可以通过编程设定，范围最大65.5ms，变化幅度1 $\mu$ s。

### BC内存结构

表26描述了BC模式的典型内存图。需要注意的是，在HT-1553B-CPCI-S2的标准（非框架自动重发）BC模式下，唯一固定位置的是两个堆栈指针（地址0100（hex）和0104），以及两个消息计数位置（0101和0105）。当设定框架自动重发模式有效时，会额外保留四个内存位置用于扩展BC模式，其中两个用于初始堆栈指针（102(hex)和106），另两个用于初始消息计数位置（103和107）。用户可以将堆栈和BC消息块放置在64K共享RAM的除此之外的任意位置。

为了简单描述，假设每个消息块的一条BC消息的最大长度的分配，如表26的典型BC内存图所示。一个BC消息块的最大长度是38个字，因此一个RT-to-RT最大传输32个数据字（1字控制+2字命令+1字回送+2状态字+32数据字）。

**注意：这个例子的假设是256字边界设为无效的。**

表 26. 典型BC内存结构(以64K RAM为例)

ADDRESS (note 2)	DESCRIPTION
0000-00FF	Stack A
0100	Stack Pointer A (fixed location)
0101	Message Count A (fixed location)
0102	Initial Stack Pointer A (see note 1) (Auto-Frame Repeat Mode)
0103	Initial Message Count A (see note 1) (Auto-Frame Repeat Mode)
0104	Stack Pointer B
0105	Message Count B
0106	Initial Stack Pointer B (see note 1) (Auto-Frame Repeat Mode)
0107	Initial Message Count B (see note 1) (Auto-Frame Repeat Mode)
0108-012D	Message Block 0
012E-0153	Message Block 1
0154-0179	Message Block 2
•	•
•	•
•	•
238-25D	Message Block 8
25E-25F	Not Used
260-27F	Registers
280-2A5	Message Block 9
2A6-2CB	Message Block 10
2CC-2F2	Message Block 11
•	•
•	•
•	•
FED8-FEFD	Message Block 1709
FEFE-FEFF	Not Used
FF00-FFFF	Stack B

注意：

1. 此图只用于帧自动重发有效的增强BC模式；
2. 地址表示共享RAM地址空间中，相对内存基地址的字偏移。

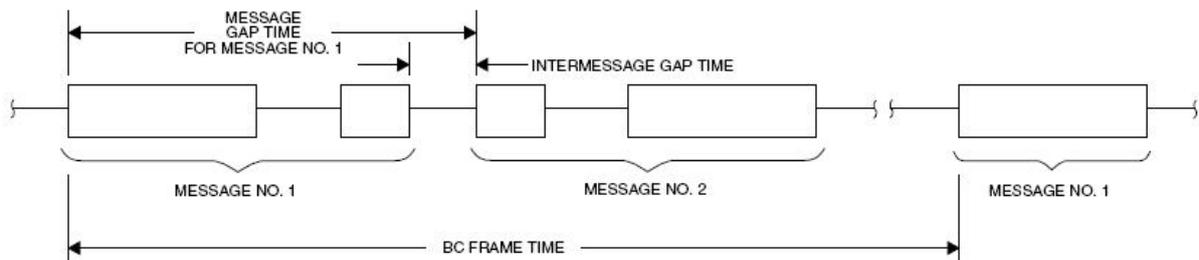


图7. BC消息间隔与帧时序

## BC内存管理

图8描述了HT-1553B-CPCI-S2的BC模式内存管理方案。BC内存管理的一个特点是全局双缓存机制。它规定了两套BC模式数据结构：堆栈指针与消息计数位置、描述符堆栈区，以及BC消息块。设置寄存器#1的第13位选择当前活动区。任何时候，HT-1553B-CPCI-S2的内部1553内存管理逻辑只可以访问活动区中的数据结构；它在重启之前不能更改为预备区。图8用白色与阴影分别描绘了活动区与非活动区；但是，任何时间，**主机处理器都可以访问活动区和非活动区**。在很多应用中，主机处理器会访问非活动区，与此同时1553总线处理活动区的消息。

BC可以通过编程，传输多达512条消息的多消息帧。主机处理器初始化的共享RAM中，活动区消息计数位置可以编程设定处理的消息数目。此外主机处理器必须初始化另一个位置，活动区堆栈指针。这个堆栈指针为每个处理的消息，在共享RAM中的堆栈区定位了四字数据块描述符。BC堆栈的大小可以通过编程设定为256、512、1024或2048个字。

在BC帧自动重发模式，初始堆栈指针和初始消息计数器位置，必须由主机在处理第一个帧之前装载。单帧模式不需要使用这两个位置。

BC块描述符的第三和第四个字是相关消息的内部消息间隔时间和消息块地址。这两个内存位置必须由主机处理器在处理第一个消息之前写入。使用内部消息间隔时间是可选项。块地址指针指定了每个消息块的开始位置。每个BC消息块的第一个字是BC控制字。在每个消息的开始和结尾，块状态和时间戳字将写入堆栈中的消息块描述符。块状态字包括了消息处理中或处理完成的标志、总线通道、状态位、响应间隔、重试计数器、状态地址错配、循环检测（在线自检）失败，以及其他错误条件。表22描述了BC块状态字的位图。16位时间戳字可以反应内部时间戳寄存器的当前内容。这个可读可写寄存器，在三种模式下都有效，可以编程为分辨率2 $\mu$ s到64 $\mu$ s/LSB。

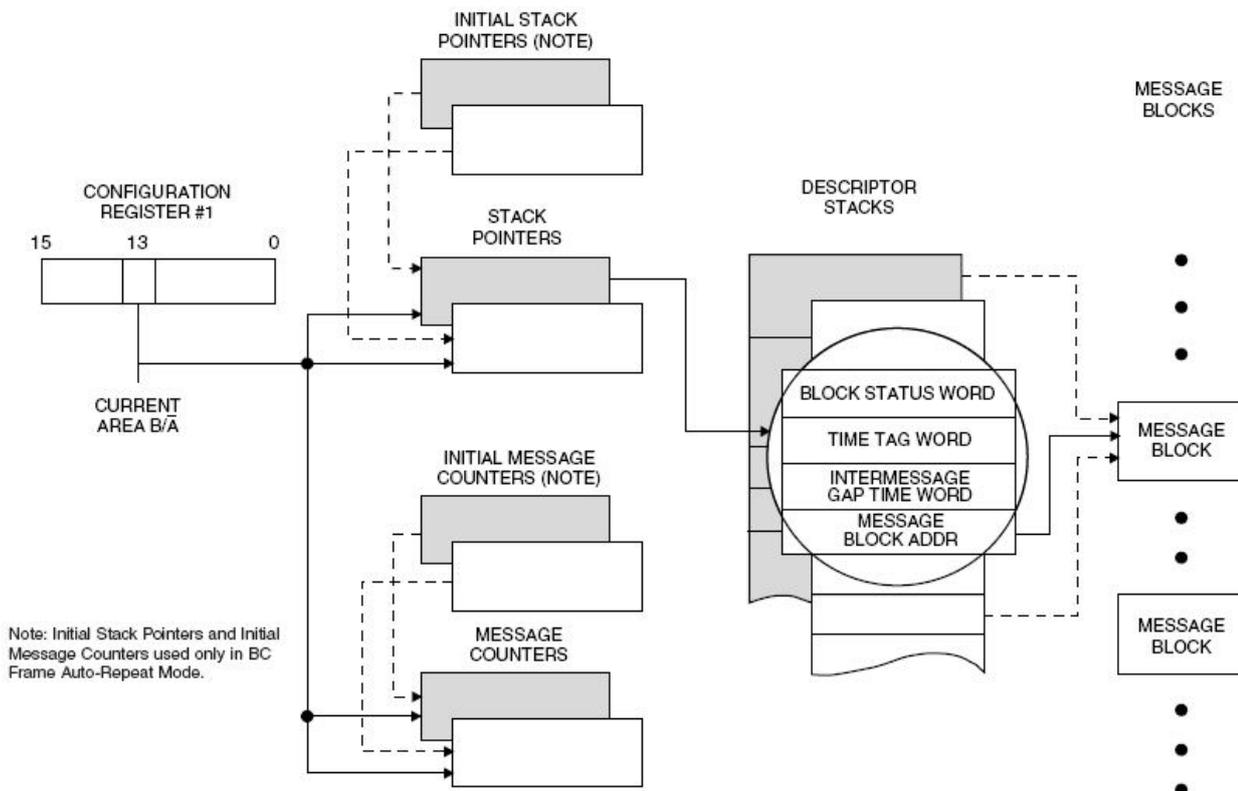


图8. BC模式内存管理

## BC消息块格式与BC控制字

对于BC模式，HT-1553B-CPCI-S2支持所有的MIL-STD-1553消息格式。对每种1553消息格式，HT-1553B-CPCI-S2在BC消息块中规定了一个特定的字序列，它包含通过BC协议逻辑从RAM中读取的控制字、命令字、（发送的）数据字的位置。此外，接下来的位置必须分配用于存储接收的回送、RT状态字与数据字的。图9描述了各种MIL-STD-1553消息格式的BC消息块结构。

**注意：对于所有消息格式，BC控制字都存储于消息块的首地址。**

对每种BC消息块格式，块中的第一个字是BC控制字。BC控制字不通过1553总线发送，它包含以下位：选择活动总线与消息格式、使能离线自检、屏蔽状态字位、使能重发与中断，以及指定MIL-STD-1553A或-1553B错误处理。BC控制字的位图与定义，见表9。

两字的BC命令字在BC控制字后面发送（对RT-to-RT传输），后面是传输的数据字。最后一个字传输之后，跟着是回送字。回送字具有在线自检的特性。回送字后面的位置留给接收状态字和数据字（对于发送命令）。

### 自动重发

HT-1553B-CPCI-S2的BC可以设置自动消息重发。当该功能设定为有效时，作为暂停或者格式错误条件的响应，消息将重发。作为附加选项，也可以设定当消息错误状态字位被设置为1553A RT或者跟着一个状态位条件时，消息重发。对一个失败的消息，会重发一次或两次消息，并可以对每次重试总线通道（同一个或替代的）分别编程。可以针对每个单独的消息，设置使有效或使无效重发。

### BC中断

BC中断可以通过中断屏蔽寄存器设置为遇到下列条件有效：堆栈环绕、重试、消息结尾（全局）、消息结尾（与个别消息的BC控制一起）、暂停响应、消息错误、BC帧结尾、状态位条件。依靠BC消息控制字，“状态位”的定义可基于个别的消息进行编程。这样允许对接收到的每个RT状态字位设置屏蔽（“care/don't care”）。

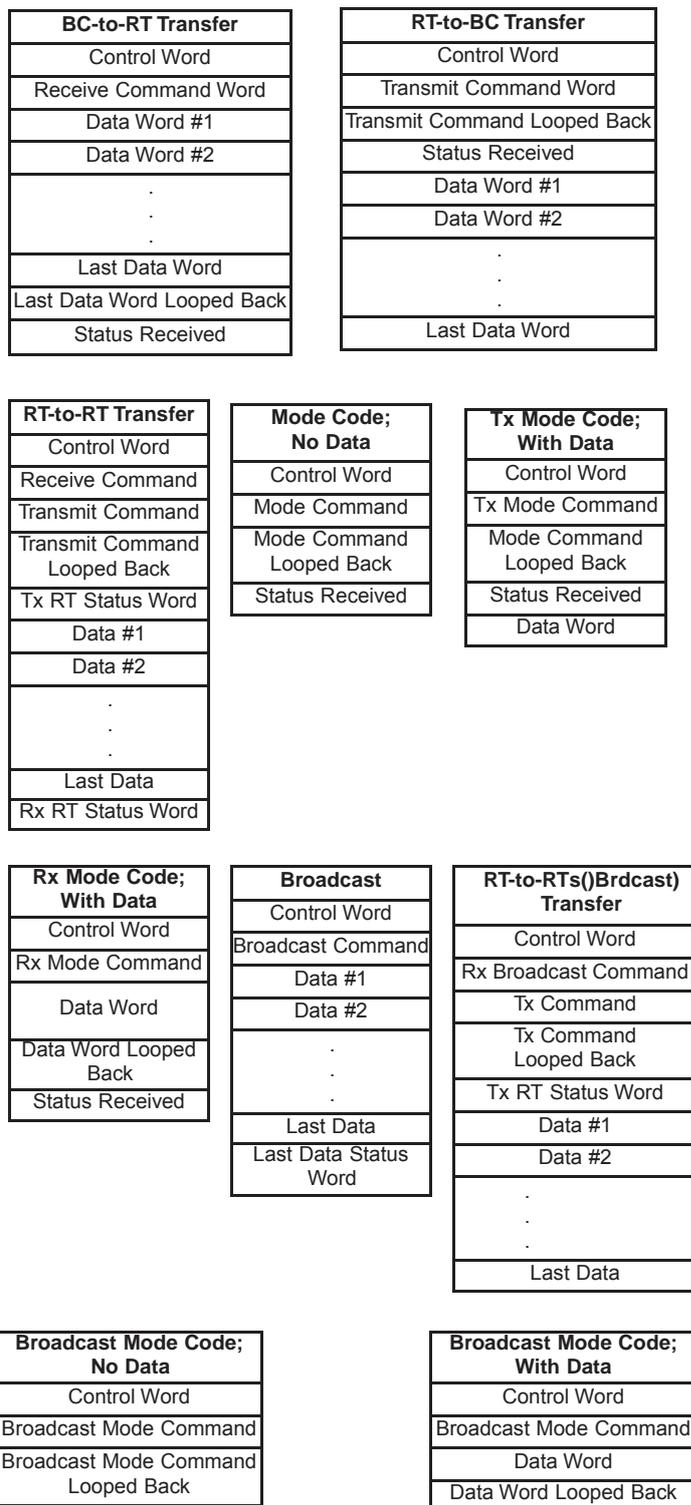


图9. BC消息块格式

### 远程终端（RT）模式体系架构

RT模式的突出特点是它的多协议功能，它可以通过编程支持MIL-STD-1553A、各种McAir协议，以及MIL-STD-1553B Notice 2。HT-1553B-CPCI-S2的RT响应时间为2到5μs（对1553B为4到7μs），兼容所有1553协议。

HT-1553B-CPCI-S2的多协议特点包括可以选择RT状态和内置检测（BIT）字完全软件控制，与之相对，对于1553B应用，这些字可以通过HT-1553B-CPCI-S2的协议逻辑实时处理。HT-1553B-CPCI-S2协议设计兼容全部MIL-STD-1553B消息格式以及双冗余模式编码。RT模式实现全面等错误监测、字符与格式核对、以及各种RT-to-RT传输错误的检验。HT-1553B-CPCI-S2的另一个重要特点是它包括一系列中断条件、内部命令无效、以及可编程临时占用子地址。

### RT内存结构

表27描述了RT模式下HT-1553B-CPCI-S2的典型内存图。与BC模式相同，有两个堆栈指针在共享RAM地址空间固定位置：地址0100（hex）用于A区堆栈指针，0104用于B区堆栈指针。此外，RT模式下ACE地址空间设计了一些固定位置的其他区域。所有RT运行模式都需要区域A（可能需要用区域B）的检索表。RT同样为可选特性规定了固定位置：命令无效检索表、模式码选择中断表、模式码数据表、忙位检索表。需要注意，任何未被设置为有效的可选固定位置，可以用于一般的存储功能（如数据块）。

RT检索表提供了将每个Tx/Rx/Bcst子地址在RAM中的位置映射到数据块的机制，它占用区域A的从0140到01BF自己的地址（以及区域B的从01C0到023F）。RT检索表包括子地址控制字以及单独的数据块指针。如果使用RT检索表，0300到03FF的地址区间将指定为RAM的无效区域。实际的堆栈RAM区域和单独的数据块将被放置在共享RAM地址空间中的任意非固定区域。

### RT内存管理

HT-1553B-CPCI-S2的另一大显著特点，是它的RT模式内存管理的灵活性。基于子地址的特点，RT架构允许为每个发送、接收、广播子地址规划内存管理。同样，为了兼容MIL-STD-1553B Notice 2，HT-1553B-CPCI-S2提供选项，可以将广播中接收的数据从非广播接收的数据分离。

除了提供全局双缓冲方案（如同BC模式）以外，基于子地址机制，RT模式提供了一对128字检索表用于内存管理的控制和编程（见表28）。这个128字的表包括32字的发送消息指针与接收消息指针。此外，为了兼容Notice 2应用，如果需要，第三列还提供了一个可选的广播消息指针检索表。对大多数应用，子地址表比全局方案提供更灵活

的缓冲，此时B区域表为被使用。

表 27. 典型RT内存图（64K RAM）

ADDRESS (HEX)	DESCRIPTION
0000-00FF	Stack A
0100	Stack Pointer A (fixed location)
0101-0103	RESERVED
0104	Stack Pointer B (fixed location)
0105-0107	RESERVED
0108-010F	Mode Code Selective Interrupt Table (fixed area)
0110-013F	Mode Code Data (fixed area)
0140-01BF	Lookup Table A (fixed area)
01C0-023F	Lookup Table B (fixed area)
0240-0247	Busy Bit Lookup Table (fixed area)
0248-025F	(not used)
0260-027F	Registers
0280-02FF	Data Block 0-3
0300-03FF	Command Illegalizing Table (fixed area)
0400-041F	Data Block 4
0420-043F	Data Block 5
•	•
•	•
•	•
2FE0-2FFF	Data Block 255
3000-FFFF	Approximately 1600 more data blocks(or monitor stacks)

注意：地址表示共享RAM地址空间中，相对内存基地址的字偏移。

表 28. RT检索表

AREA A	AREA B	DESCRIPTION	COMMENT
0140	01C0	Rx(/Bcst)_SA0	Receive (/Broadcast) Lookup Table
•	•	•	•
•	•	•	•
015F	01DF	Rx(/Bcst)_SA31	
0160	01E0	Tx_SA0	Transmit Lookup Table
•	•	•	•
•	•	•	•
017F	01FF	Tx_SA31	
0180	0200	Bcst_SA0	Broadcast Lookup Table (Optional)
•	•	•	•
•	•	•	•
019F	021F	Bcst_SA31	
01A0	0220	SACW_SA0	Subaddress Control Word Lookup Table (Optional)
•	•	•	•
•	•	•	•
01BF	023F	SACW_SA31	

注意：地址表示在普通内存地址空间中，相对内存基地址的字偏移。

每个RT检索表的第四列存储了32位子地址控制字（参见表10和表29）。每个子地址控制字可以用于为每个发送、接收、广播（可选）子地址选择RT内存管理选项和中断方案。

对于每个发送子地址，有两种可能的内存管理方案：单消息、循环缓冲。发送消息建议选择单缓冲方式。对每个接收（以及广播）子地址，有三种可能的内存管理方案：单消息、双缓冲、循环缓冲。对每个发送、接收、广播子地址，通过编程相关子地址控制字，可以实现两种中断条件：每个消息结束之后、循环缓冲回滚之后。可以用RAM中的一个额外表，在所选模式代码消息后面使能中断。

当对给定子地址使用循环缓冲方案时，循环缓冲区的大小可以通过3位子地址控制字（见表29）进行编程。可选的循环缓冲区大小为128、256、512、1024、2048、4096、8192个数据字。

### 单消息模式

图10描述了RT单消息模式的内存管理方案。当在默认设置下运行HT-1553B-CPCI-S2时，所有发送、接收和广播子地址都执行单消息方案。在单消息模式（与双缓冲、循环缓冲模式相同）下，设置寄存器#1的13位控制着一个全局双缓冲方案。它从图中的各个数据结构选择2组：堆栈指针（固定地址）、描述符对阵（用户定义地址）、RT检索表（固定地址）、RT数据字块（用户定义地址）。图10、11、12用白色与阴影分别描绘了活动区与非活动区。

如图所示，上层标准接口（ACE）在第四个位置为每个接收到的消息存储命令字和消息描述符（在堆栈中）。位、子地址区域、广播/私有地址（可选）索引到活动区域检索表，为当前消息定位数据块指针。接着，HT-1553B-CPCI-S2的RT内存管理逻辑访问数据块指针，为当前消息的数据字块定义开始地址。一个RT数据字块的最大长度为32个字。

为了实现数据环绕子地址，兼容MIL-STD-1553B Notice 2，单消息方案用于将环绕子地址的发送与接收的指针定义到相同的数据块。Notice 2建议子地址30作为环绕子地址。

### 循环缓冲模式

图11描述了RT循环缓冲内存管理方案。循环缓冲模式便于大批量数据传输。RT循环缓冲的大小，如图中右侧所示，可以通过相关子地址控制字，编程为128个字到8192个字（2的幂）。与单消息模式相同，主机处理器初始载入每个检索表入口。在每个消息开头，ACE在RAM的堆栈区的相关消息块描述符的第三个位置，存储检索表入

口。ACE传输从循环缓冲中收发数据字，从检索表指针的相对位置开始。

在一条有效（也可同时选上无效）的消息结尾，当前消息访问上一个地址之后，检索表入口更新为下一个地址。因此，指向同一个Tx/Rx(/Bcst)子地址的下一条消息的数据字，将被循环缓冲中位置紧接着的下一个块访问。建议检索表指针不要被编程为在一条无效的接收（或广播）消息之后更新。这将允许1553总线控制器重试错误消息，导致重试的有效数据覆盖无效数据。这个消除机制高于PC主机处理器。当指针达到循环缓冲的下沿（定位在HT-1553B-CPCI-S2的地址空间的128、256、...、8192字边界）时，指针将移动到循环缓冲的上沿，如图11所示。

表 29. 内存管理子地址缓冲方案：子地址控制字

MM2	MM1	MM0	DESCRIPTION	COMMENT
0	0	0	Single Message or Double Buffered	
0	0	1	128-Word	Circular Buffer of Specified Size
0	1	0	256-Word	
0	1	1	512-Word	
1	0	0	1024-Word	
1	0	1	2048-Word	
1	1	0	4096-Word	
1	1	1	8192-Word	

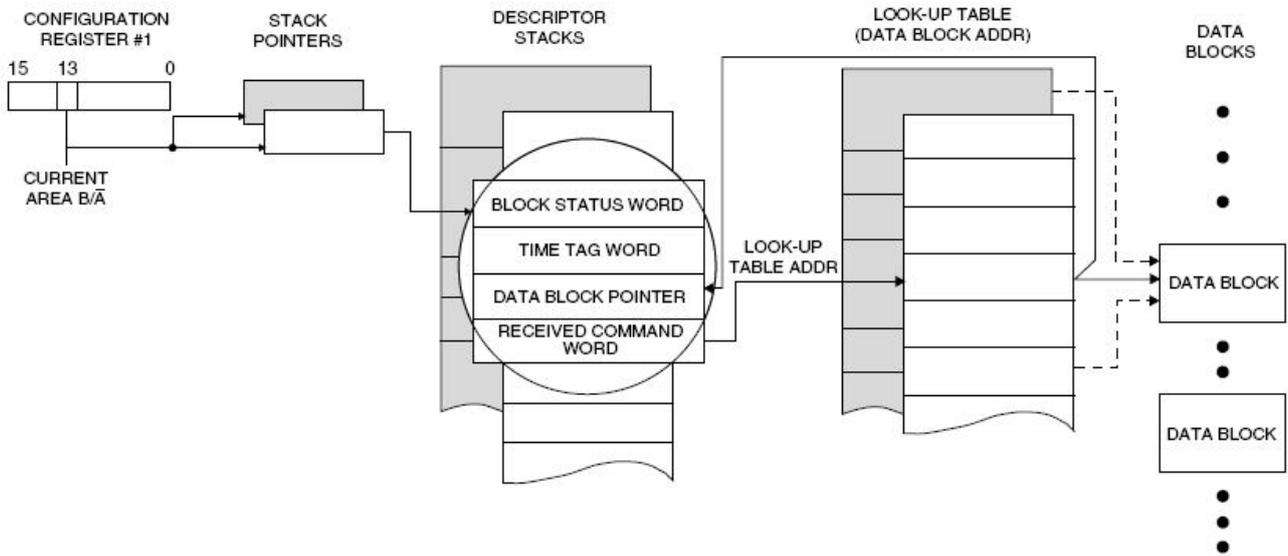


图10. RT内存管理：单消息模式

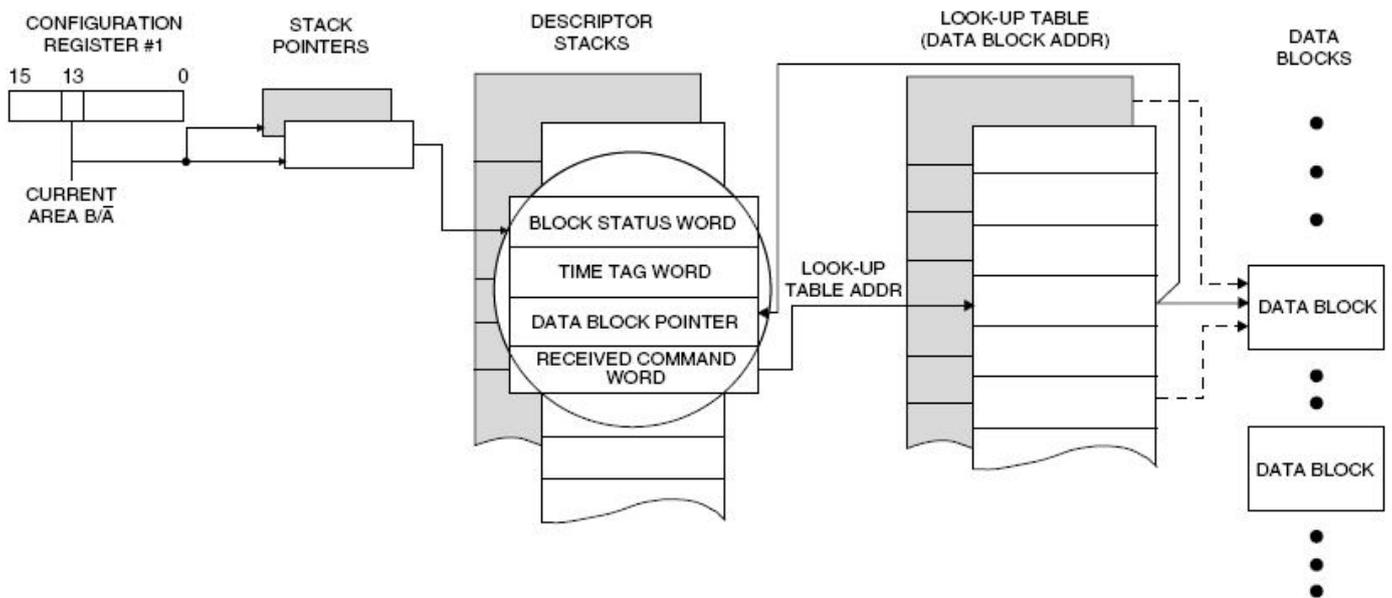


图11. RT内存管理：循环缓冲模式

## 子地址双缓冲模式

对于接收（或广播）子地址，HT-1553B-CPCI-S2的RT模式提供了第三种内存管理方式：子地址双缓冲模式。子地址双缓冲目的是确保数据一致性。图12描述了RT子地址双缓冲模式。与单消息模式和循环缓冲模式相同，双缓冲模式可以在基于子地址控制字的子地址基础上选择。双缓冲模式的目的是，使主机处理器可以便利地访问给定子地址接收到的最近的、有效的数据。这种模式通过为每个接收（和/或广播）的子地址指定32位数据字块，以最大限度地确保数据样本的一致性。

在某一时间点，2个块之一将被指定为“活动的”1553数据块，另一个将被指定为“非活动的”块。该子地址下一个接收到的数据字，将被存储在“活动块”中。在消息完成后，消息是有效的并且子地址双缓冲设置为有效，则HT-1553B-CPCI-S2会自动将相应子地址的“活动块”与“非活动块”相互转换。ACE通过拨动子地址检索表指针的第5位并且改写该指针，实现以上功能。因此，接收到的数据字的最近的有效块将做好被主机处理器访问的准备。

通过确保数据样本的一致性，主机处理器将可以通过以下动作，可靠地访问接收到的数据字的最近的有效块：

(1) 通过子地址控制字，禁止相关子地址的双缓冲，即暂时地将子地址管理方案，设置为单消息模式。

(2) 读取接收（或广播）的子地址检索表指针的当前值。该指针指向当前“活动的”数据字块。通过改变这个指针的第5位的值，将可以定位“非活动”的数据块的首地址。这个块包括该子地址接收到的最近的有效的消息的数据字。

(3) 从“非活动”（最近）的数据字块中读取内容。

(4) 通过子地址控制字，重新开启相应子地址的双缓冲模式。

## RT中断

与BC模式相同，HT-1553B-CPCI-S2的RT模式提供了一系列可屏蔽中断条件。RT中断条件包括每个消息的结尾、消息错误、选定子地址（子地址控制字）中断、循环缓冲回滚、选定模式码中断、描述符堆栈回滚。

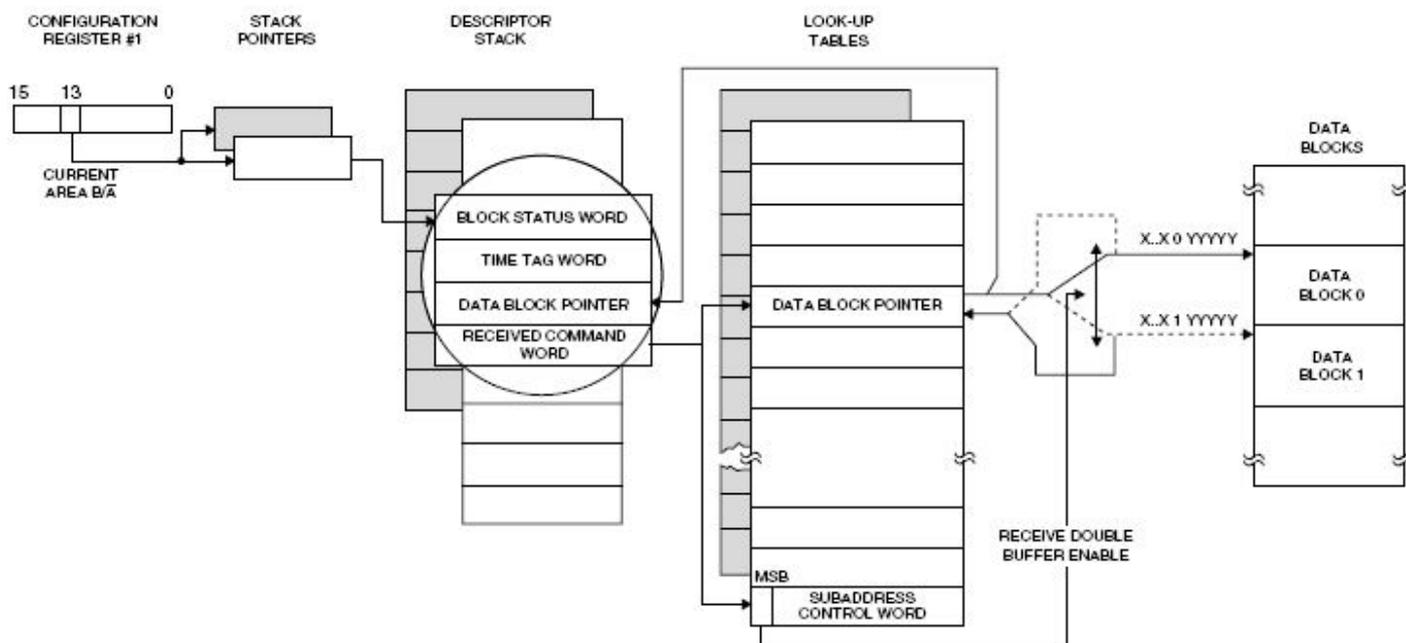


图12. RT内存管理：子地址双缓冲模式

## 描述符堆栈

在每个消息的开始与结尾，HT-1553B-CPCI-S2的RT模式在活动区域堆栈更新4字数据描述符。RT堆栈大小可编程为256、512、1024或2048个字。图10、11、12显示了以下四个字：块状态字、时间戳字、数据块指针，以及1553接收命令字。RT块状态字包括消息处理中或处理完成的标志、总线通道、RT-to-RT传输与RT-to-RT传输错误、消息格式错误、循环检测（自检）失败、循环缓冲回滚、非法命令以及其他错误条件。表23显示了RT块状态字的位图。

与BC模式相同，时间戳字存储HT-1553B-CPCI-S2可读可写时间戳寄存器的当前值。时间戳寄存器的分辨率可编程为分辨率2、4、8、16、32或64 $\mu$ s/LSB。时间戳计数器可以通过外部时钟源或者软件命令进行增加。

ACE存储了当前消息访问的检索表位置的内容，指示了数据字块的开始位置，以及数据块指针。这种方式便于定位存储消息的数据块。第三个字包含数据块指针，或可以选择为模式码数据。ACE在RT消息描述符的第四个位置，存储了全部的16位1553命令字。

## RT命令无效

HT-1553B-CPCI-S2提供一种使RT命令无效的内部机制（通过设定状态响应中的消息错误位）。此外，允许只为发送、接收、广播子地址的可编程子集设定忙状态位。

这种无效的方​​案利用HT-1553B-CPCI-S2的地址空间中的256字区域。HT-1553B-CPCI-S2的无效方案提供了极大的灵活性，允许广播/私有地址、 $T/\bar{R}$ 位、子地址和字计数/模式码的4096种可能的组合的任意子集，设定为无效。

## 可编程忙标志

HT-1553B-CPCI-S2使用子地址的一种功能，通过设定忙状态位，提供了一种软件可控性。依靠HT-1553B-CPCI-S2地址空间的忙检索表，可以基于命令为广播/私有地址、 $T/\bar{R}$ 位、子地址设置忙位。另一个可编程选项允许当忙位被设置时，可以选择是否让接收的数据字存储接收的消息。

## 其他RT功能

HT-1553B-CPCI-S2允许主机存储器读取每个通道的可编程RT地址。此外，可以选择当回送自检失败时，通过软件控制和/或自动设定RT FLAG的状态字位。其他软件控制的RTX选项：包括软件可编程RT状态和RT内置测试（BIT）字；发送矢量字模式命令后，自动清空服务请求状态字位；同步模式命令回执之后，清空和/或载入时间戳寄存器；关于忙和/或消息错误（非法）状态字位的数

## 监控终端 (MT) 模式体系架构

HT-1553B-CPCI-S2提供三种总线监控模式：

- (1) 字监控模式；
- (2) 选定消息监控模式；
- (3) RT/选定消息监控同时操作模式。

强烈建议新应用选择选定消息监控模式。除了提供基于RT地址、 $T/\bar{R}$ 位和子地址的过滤监控之外，消息监控模式可以避免通过软件判断消息开头与结尾。这种判断软件会很大程度地增加CPU负荷。

### 字监控

对于字监控模式，HT-1553B-CPCI-S2监控全部1553总线。在初始化学字监控并上线之后，HT-1553B-CPCI-S2存储两条总线接收的全部命令、状态和数据字。对每条总线接收到的每个字，HT-1553B-CPCI-S2在RAM中存储一对字。第一个字是从接收字中提取的16位数据，第二个字是监控编号 (ID)，或者说“标签”字。ID字包括关于总线通道同步类型、字有效性和字内时间间隔的信息。HT-1553B-CPCI-S2在共享RAM地址空间中采用循环缓冲存储数据和ID字。表24显示监控ID字的位图。存储的开始位置需要载入到0100h位置。随后，这个值将被覆盖，同时监控将填充到可用RAM，并回滚到0000h。

### 监控触发字

触发字寄存器为字监控模式提供了更多的灵活性。HT-1553B-CPCI-S2在MT触发字寄存器中存储16位触发字的内容。这个寄存器的内容显示了触发命令字的值。HT-1553B-CPCI-S2有可编程选项以开始或停止字监控，和/或在1553总线触发命令字回执后面，发布一个中断请求。

### 选定消息监控模式

HT-1553B-CPCI-S2选定消息监控模式具有大幅减小软件和CPU处理负荷的特点。选定消息监控通过双工1553总线实现对消息的监控。它提供基于接收到的1553命令字的RT地址、 $T/\bar{R}$ 位和子地址域的过滤监控。选定消息监控模式通过区分命令和状态字，大大简化了主机处理器软件。选定消息监控模式维护HT-1553B-CPCI-S2的RAM中的两个堆栈：一个命令堆栈和一个数据堆栈。

### RT/消息监控同时操作模式

选定消息监控可以作为纯粹的主动监控，也可以编程为RT/监控同时操作模式。RT/监控模式对HT-1553B-CPCI-S2的可编程RT地址提供完整的RT模式操作，对其他30个非广播RT地址提供总线监控功能。这允许HT-1553B-CPCI-S2一边作为一个全功能的RT，同时监控其他全部

或部分RT的总线活动。这种操作有时需要执行一个备用总线控制器。混合RT/消息监控维护HT-1553B-CPCI-S2的地址空间中的三个堆栈：一个RT命令堆栈、一个监控命令堆栈、一个监控数据堆栈。这三个堆栈的指针存放在HT-1553B-CPCI-S2的地址空间中的固定位置。

### 选定消息监控模式内存体系架构

表30描述了选定消息监控模式下，ACE的一个典型内存图。这个运行模式定义了RAM中的许多固定位置。这些位置的分配与混合RT/选定消息监控同时操作模式相兼容。内存图中的固定位置包括两个监控命令堆栈指针（位置102H和106H），两个监控数据堆栈指针（位置103H和10H），一个选定消息监控检索表（位置0280H到02FFH）。监控检索表提供了基于RT地址、 $T/\bar{R}$ 位和子地址的消息过滤。表30假定了一个1K字的监控命令堆栈和一个2K字的监控数据堆栈。

图13描述了选定消息监控模式运行方式。根据有效命令字的回执，HT-1553B-CPCI-S2参考选定消息监控检索表（一个固定的地址块），监测当前命令的选定状态（有效/无效）。如果是无效，HT-1553B-CPCI-S2会忽略（不存储）当前消息；如果是有效，HT-1553B-CPCI-S2会在监控命令堆栈中，基于监控命令堆栈指针的相对地址，创建一个入口。

与RT模式类似，HT-1553B-CPCI-S2在消息描述符存储一个块状态字、16位时间戳字、数据块指针，连同在一个有效的选定命令字的回执之后，接收到的1553命令字。HT-1553B-CPCI-S2在消息的开始和结尾写入块状态和时间戳字。监控块状态字包括消息处理中或处理完成的标志、总线通道、监控数据堆栈回滚、RT-to-RT传输与RT-to-RT传输错误、消息格式错误，以及其他错误条件。

表25显示了消息监控块状态字，数据块指针相对于当前消息的存储在监控数据堆栈中的第一个字（命令字后面的第一个字）。接着，HT-1553B-CPCI-S2会从消息中处理并在监控数据堆栈的后续位置，存储接下来的字（可能是第二个命令字、数据字、状态字）。

注意：如果监控检索表设定为只捕捉一个RT的子地址的子集，那么当一系列命令和数据字被拒绝，并且接下来的状态字具有一条有效命令字的片段时，会产生混乱的结果。

监控命令堆栈的大小可以编程为256、1K、4K或16K字。  
 监控数据堆栈的大小可以编程为512、1K、2K、4K、8K、16K、32K或64K字。

监控命令堆栈回滚、监控数据堆栈回滚、和/或消息结束条件都可以使能监控中断。此外，在字监控模式，监控触发条件可以使能中断。

**表 30. 典型选定消息监控模式内存图 (64K RAM)**

ADDRESS (HEX)	DESCRIPTION
0000-0101	Not Used
0102	Monitor Command Stack Pointer A (fixed location)
0103	Monitor Data Stack Pointer A (fixed location)
0104-0105	Not Used
0106	Monitor Command Stack Pointer B (fixed location)
0107	Monitor Data Stack Pointer B (fixed location)
0260-027F	Registers
0280-02FF	Selective Monitor Lookup Table (fixed area)
0300-03FF	Not Used
0400-07FF	Monitor Command Stack A
0800-0BFF	Monitor Command Stack B
0C00-0FFF	Not Used
1000-1FFF	Monitor Data Stack A
2000-FFFF	Available for more or larger stacks

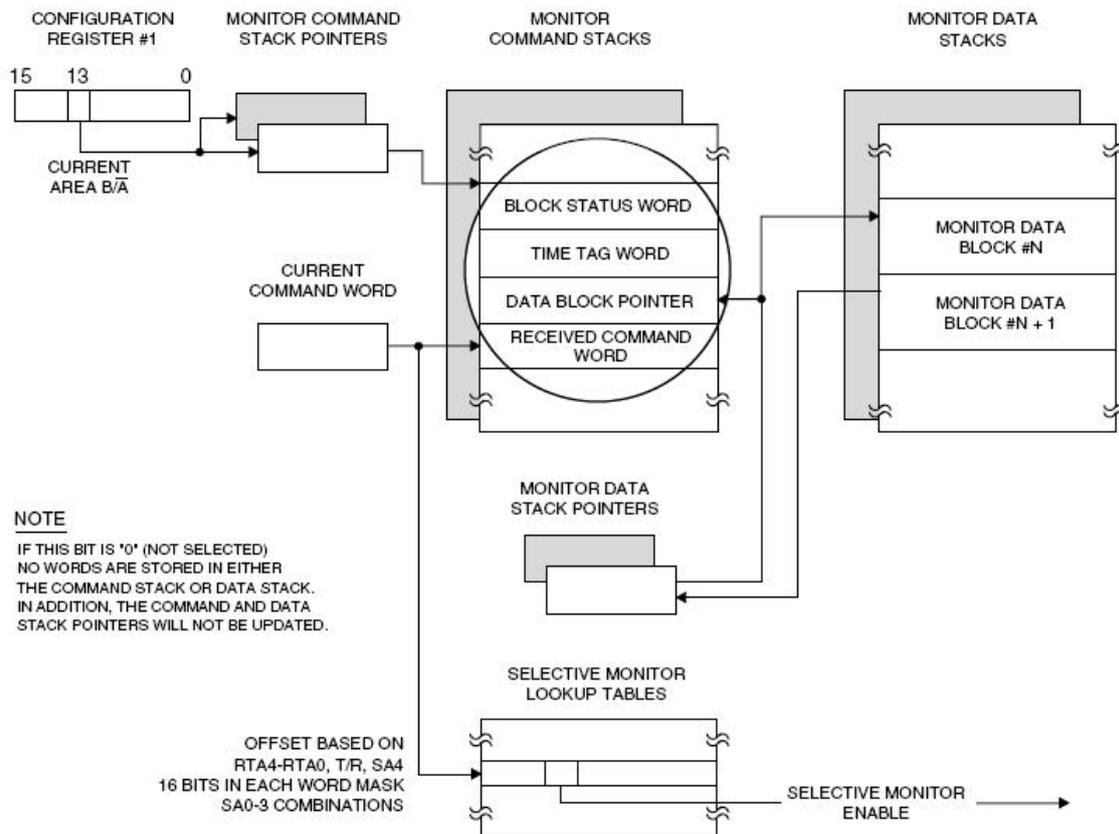


图13. 选定消息监控内存管理

## 与MIL-STD-1553总线的接口

图14描述了HT-1553B-CPCI-S2与MIL-STD-1553总线的接口，包括变压器耦合（长端口）和直接耦合（短端口），同时各个接点标注了发送信息时的峰峰电压。

可以通过设置跳线，选择两种耦合方式。

在连接到板卡上时，两种耦合设置都需要用到一个绝缘变压器。对于变压器（长端口）耦合方式，还需要另一个变压器，作为耦合变压器。为了兼容MIL-STD-1553B协议，耦合变压器的转换比例应为1.0到1.4。

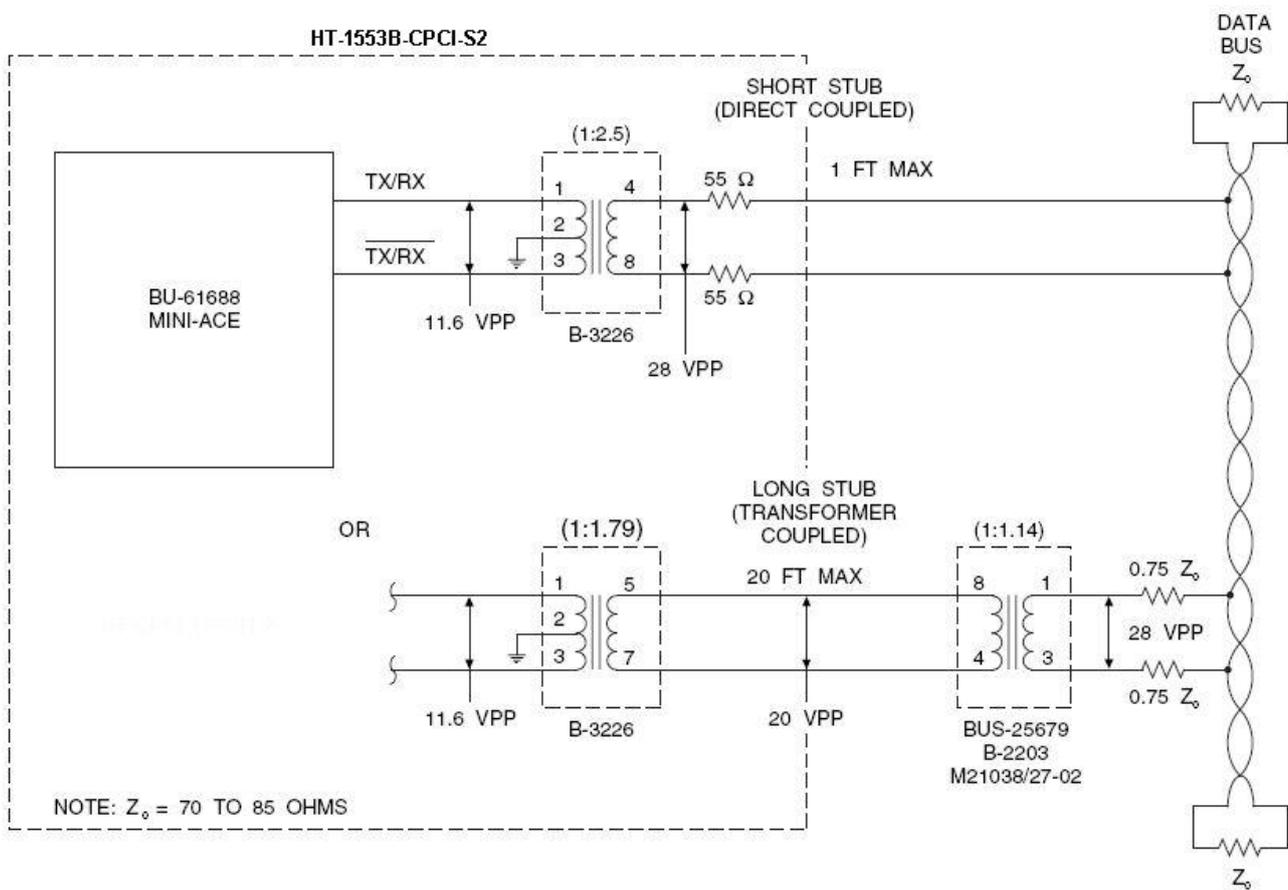


图14. HT-1553B-CPCI-S2与MIL-STD-1553总线的接口（单通道）