



带RTC和LCD驱动功能的增强型8051微控制器

1. 特性

- 基于8051指令流水线结构的8位单片机
- Flash ROM: 32K字节
- RAM: 内部256字节, 外部512字节
- 工作电压:
 - $f_{OSC} = 32.768\text{kHz} - 8.192\text{MHz}$, $V_{DD} = 3.0\text{V} - 5.5\text{V}$
 - $f_{OSC} = 32.768\text{kHz} - 4.096\text{MHz}$, $V_{DD} = 2.4\text{V} - 3.6\text{V}$
 - (当 $V_{DD} = 2.4 - 3.6\text{V}$ 时, V_{DD} 与VP3管脚短接)
- 振荡器(代码选项):
 - 晶体谐振器: 32.768kHz, 内建PLL
 - (提供1, 2, 4, 8 X 1024kHz内部时钟, 仅限选择32.768kHz晶体谐振器时有效)
 - 晶体谐振器: 400kHz - 8MHz
 - 陶瓷谐振器: 400kHz - 8MHz
 - 外部时钟: 400kHz - 8MHz
- 40个CMOS双向I/O管脚
- 内建输入上拉电阻
- 3个16位定时器/计数器: T0, T1和T2
- 中断源:
 - Timer0, Timer1, Timer2,
 - INT0, INT1, INT2
 - EUART0, EUART1, SPI, TWI
 - HSEC
 - ADC
 - PWM
- 一个12位PWM定时器
- LCD驱动器:
 - 4 X 32段(1/4占空比, 1/3偏置)
 - 5 X 31段(1/5占空比, 1/3偏置)
 - 6 X 30段(1/6占空比, 1/3偏置)
- 实时时钟(5 ppm = 0.5 s/d)
- EUART0和EUART1(内建IR)
- SPI接口(主/从模式)
- 两线串行接口(主模式)
- 6通道10位模数转换器(ADC), 内建数字比较器
- 内建低电压检测功能(LPD)
- 内建低电压复位功能(LVR)(代码选项)
 - LVR电压1: 3.1V
 - LVR电压2: 2.3V
- CPU机器周期:
 - 1个振荡周期
- 看门狗定时器(WDT)
- 内带振荡器预热计数器
- 支持省电运行模式:
 - 空闲(Idle)模式
 - 掉电(Power-down)模式
- 低功耗
- Flash型
- 封装64-PIN LQFP

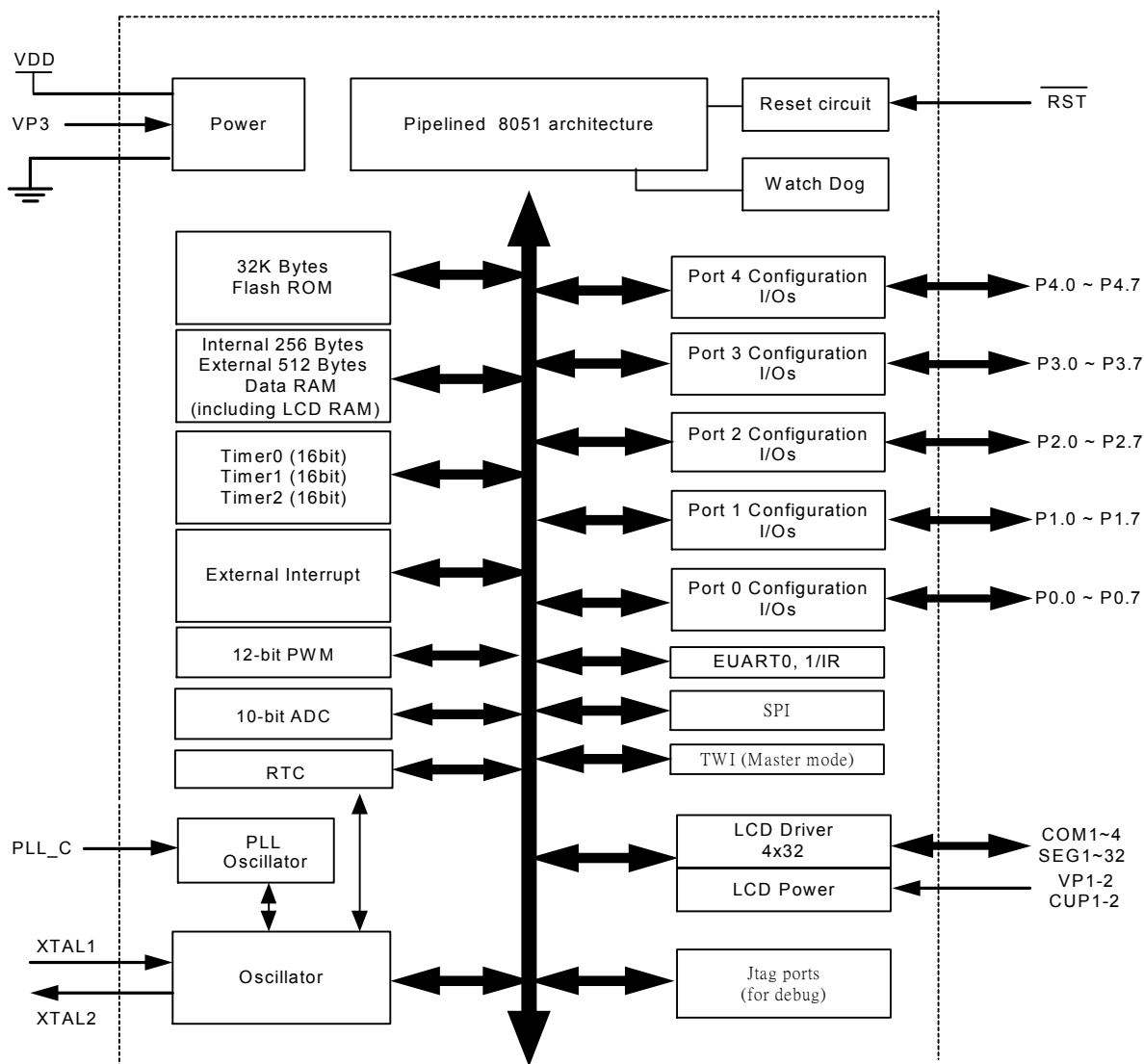
2. 概述

SH79F32是一颗整合了低功耗时钟和存储周期的高速8051可兼容单片机。在同样振荡频率下, 较之传统的8051芯片它有着运行更快速的优越特性。

SH79F32保留了标准8051芯片的大部分特性。这些特性包括内置256字节RAM和2个16位定时器/计数器, 1个UART和外部中断INT0和INT1。此外, SH79F32还集成了512字节外部RAM, 可兼容8052芯片的16位定时器/计数器(Timer2)。该单片机还包括适合于程序和数据的32K字节Flash块。

SH79F32不仅集成了如EUART, IR, TWI和SPI等标准通讯模块, 还集成了LCD驱动器、ADC、比较器、PWM定时器和实时时钟等模块。

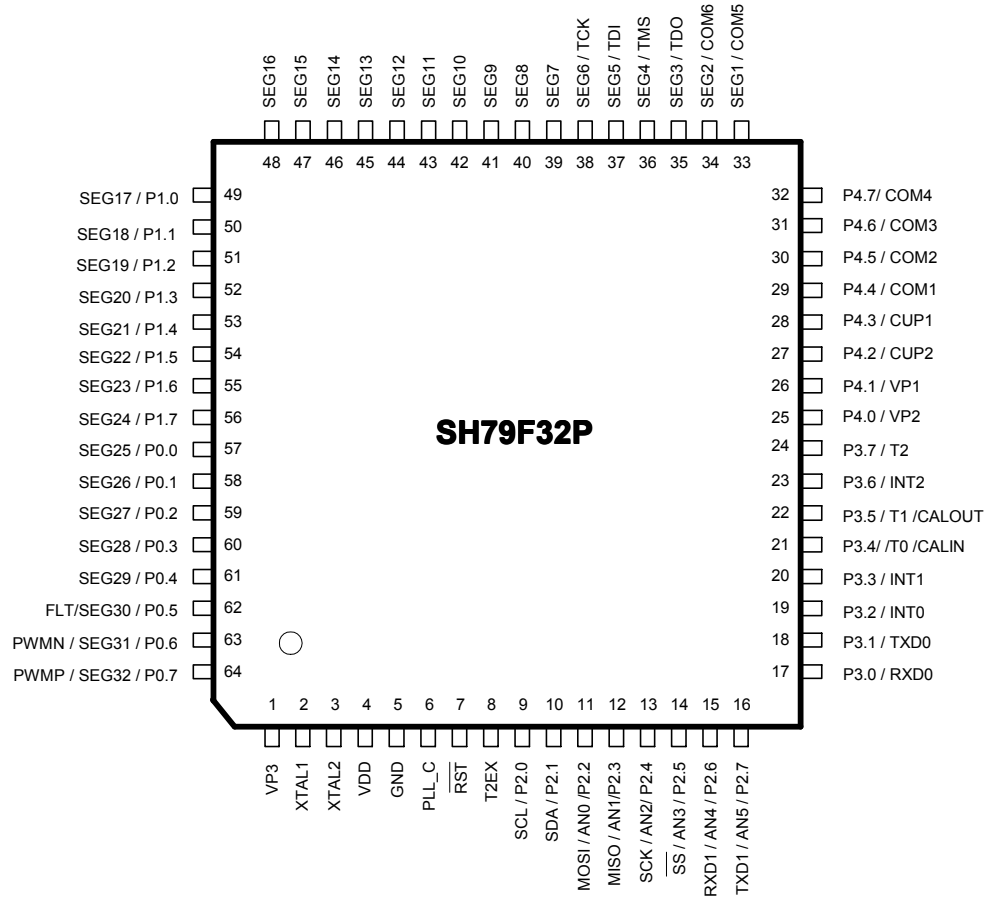
为了达到高可靠性和低功耗, SH79F32内建PLL时钟, SLP(Super Low Power) LCD驱动器, 看门狗定时器, 低电压复位功能, 低电压检测功能。此外SH79F32还提供了2种低功耗省电模式。

**3. 方框图**



4. 引脚配置

LQFP64



引脚配置图

注意:

引脚命名中，写在最外侧的引脚功能具有最高优先级，最内侧的引脚功能具有最低优先级（参见引脚配置图，例如**CALOUT** / **T1** / **P3.5**，**CALOUT**优先级最高，**T1**次之，**P3.5**最低）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。

**Table 4.1** 引脚功能

引脚编号	引脚命名	默认功能	引脚编号	引脚命名	默认功能
1	VP3	-----	33	SEG1/COM5	SEG1
2	XTAL1	-----	34	SEG2/COM6	SEG2
3	XTAL2	-----	35	SEG3	-----
4	V _{DD}	-----	36	SEG4	-----
5	GND	-----	37	SEG5	-----
6	PLL_C	-----	38	SEG6	-----
7	RST	-----	39	SEG7	-----
8	T2EX	-----	40	SEG8	-----
9	SCL/P2.0	P2.0	41	SEG9	-----
10	SDA/P2.1	P2.1	42	SEG10	-----
11	MOSI/AN0/P2.2	P2.2	43	SEG11	-----
12	MISO/AN1/P2.3	P2.3	44	SEG12	-----
13	SCK/AN2/P2.4	P2.4	45	SEG13	-----
14	SS/AN3/P2.5	P2.5	46	SEG14	-----
15	RXD1/AN4/P2.6	P2.6	47	SEG15	-----
16	TXD1/AN5/P2.7	P2.7	48	SEG16	-----
17	RXD0/P3.0	P3.0	49	SEG17/P1.0	P1.0
18	TXD0/P3.1	P3.1	50	SEG18/P1.1	P1.1
19	INT0/P3.2	P3.2	51	SEG19/P1.2	P1.2
20	INT1/P3.3	P3.3	52	SEG20/P1.3	P1.3
21	CALIN/T0/P3.4	P3.4	53	SEG21/P1.4	P1.4
22	CALOUT/T1/P3.5	P3.5	54	SEG22/P1.5	P1.5
23	INT2/P3.6	P3.6	55	SEG23/P1.6	P1.6
24	T2/P3.7	P3.7	56	SEG24/P1.7	P1.7
25	VP2/P4.0	VP2	57	SEG25/P0.0	P0.0
26	VP1/P4.1	VP1	58	SEG26/P0.1	P0.1
27	CUP2/P4.2	CUP2	59	SEG27/P0.2	P0.2
28	CUP1/P4.3	CUP1	60	SEG28/P0.3	P0.3
29	COM1/P4.4	COM1	61	SEG29/P0.4	P0.4
30	COM2/P4.5	COM2	62	FLT/SEG30/P0.5	P0.5
31	COM3/P4.6	COM3	63	PWMP/SEG31/P0.6	P0.6
32	COM4/P4.7	COM4	64	PWMN/SEG32/P0.7	P0.7



5. 引脚描述

引脚编号	类型	说明
PORT		
P4.0 - P4.7	I/O	8位双向I/O端口
P3.0 - P3.7	I/O	8位双向I/O端口
P2.0 - P2.7	I/O	8位双向I/O端口（P2.0和P2.1是开漏输出端口）
P1.0 - P1.7	I/O	8位双向I/O端口
P0.0 - P0.7	I/O	8位双向I/O端口
Timer		
T0	I/O	Timer0外部输入
T1	I/O	Timer1外部输入
T2	I/O	Timer2外部输入/波特率时钟输出
T2EX	I	Timer2重载/捕捉/方向控制
PWM控制器		
PWMP	O	12位PWM定时器输出引脚
PWMN	O	与PWMP有固定相位关系的12位PWM定时器输出引脚
FLT	I	PWM故障输入引脚
EUART		
RXD0	I/O	EUART0数据输入/输出引脚
TXD0	O	EUART0数据输出引脚
RXD1	I/O	EUART1或IR数据输入/输出引脚
TXD1	O	EUART1或IR 数据输出引脚
SPI		
MOSI	I/O	SPI主输出从输入引脚
MISO	I/O	SPI主输入从输出引脚
SCK	I/O	SPI串行时钟引脚
$\overline{SS}$	I	SPI从属选择引脚
ADC		
AN0 - AN5	I	ADC输入信道
TWI		
SDA	I/O	TWI串行数据线（开漏）
SCL	O	TWI串行时钟线（开漏）
LCD控制器		
COM1 - COM4	O	LCD Com信号输出脚
SEG3 - SEG32	O	LCD Segment信号输出脚
SEG1/COM5	O	LCD Segment1信号输出或Com5信号输出脚
SEG2/COM6	O	LCD Segment2信号输出或Com6信号输出脚
VP1 - VP2	P	LCD电源引脚
CUP1-2	P	LCD偏置电容连接



续上表

引脚编号	类型	说明
RTC		
CALIN	I	RTC校准输入脚
CALOUT	O	RTC校准输出脚
中断&复位&时钟&电源		
INT0 - INT2	I	外部中断0 - 2
$\overline{\text{RST}}$	I	该引脚上保持10 μs 以上的低电平，CPU将复位。由于有内建200k Ω 上拉电阻连接到V _{DD} ，所以仅接一个外部电容即可实现上电复位。
XTAL1	I	振荡器输入
XTAL2	O	振荡器输出
PLL_C	P	内建PLL外部电容连接脚
GND	P	接地
VP3	P	内建2.9V电源输出（连接47 μF 电容）
V _{DD}	P	电源
编程接口		
TDO (SEG3)	O	调试接口：测试数据输出
TMS (SEG4)	I	调试接口：测试模式选择
TDI (SEG5)	I	调试接口：测试数据输入
TCK (SEG6)	I	调试接口：测试时钟输入
注意： 当SEG3-SEG6作为调试接口时，SEG3-SEG6的原有功能被限制。		



6. SFR映像

SH79F32内置256字节的直接寻址寄存器，包括通用数据存储器 and 特殊功能存储器（SFR），SH79F32的SFR有以下几种：

CPU内核寄存器：	ACC, B, PSW, SP, DPL, DPH
CPU内核增强寄存器：	AUXC, DPL1, DPH1, INSCON, XPAGE
电源和时钟控制寄存器：	PCON, SUSLO
LPD寄存器：	LPDCON
Flash寄存器：	IB_CLK0, IB_CLK1, IB_OFFSET, XPAGE, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5
数据存储页寄存器：	XPAGE
硬件看门狗定时器寄存器：	RSTSTAT
系统时钟控制寄存器：	CLKCON
中断系统寄存器：	IEN0, IEN1, IPH0, IPL0, IPH1, IPL1
I/O端口寄存器：	P0, P1, P2, P3, P4, P0CR, P1CR, P2CR, P3CR, P4CR, P0PCR, P1PCR, P2PCR, P3PCR, P4PCR, P0SS, P1SS
定时器寄存器：	TCON, TMOD, TL0, TH0, TL1, TH1, T2CON, T2MOD, EXF0, TL2, TH2, RCAP2L, RCAP2H
EUART0寄存器：	SCON, SBUF, SADEN, SADDR, PCON
EUART1寄存器：	SCON1, SBUF1, SADEN1, SADDR1
IR寄存器：	IRCON, IRF
TWI寄存器：	TWICON, TWIDAT
SPI寄存器：	SPCON, SPSTA, SPDAT
ADC寄存器：	ADCON, ADT, ADCH, ADDL, ADDH
LCD寄存器：	LCDCON, PUMPCON, LCDCLK, PLCON, P1SS, P0SS
PLL寄存器：	CLKCON
RTC寄存器：	RTCCON, RTCDAT, SEC, MIN, HR, DAY, MTH, YR, DOW
PWM寄存器：	PWMEN, PWMDT, PWMC, PWMPL, PWMPH, PWMDL, PWMDL



SH79F32

Table 6.1 CPU核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83H	数据指针高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84H	数据指针1低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针1高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	---00-0	-	-	-	-	DIV	MUL	-	DPS

Table 6.2 数据存储页SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	F7H	flash页寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0

Table 6.3 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	000-0000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
SUSLO	8EH	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

Table 6.4 LPD控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	00--0000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL



SH79F32

Table 6.5 Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CLK0	F9H	flash编程时钟寄存器0	00000000	IB_CLK0.7	IB_CLK0.6	IB_CLK0.5	IB_CLK0.4	IB_CLK0.3	IB_CLK0.2	IB_CLK0.1	IB_CLK0.0
IB_CLK1	FAH	flash编程时钟寄存器1	00000000	IB_CLK1.7	IB_CLK1.6	IB_CLK1.5	IB_CLK1.4	IB_CLK1.3	IB_CLK1.2	IB_CLK1.1	IB_CLK1.0
IB_OFF SET	FBH	可编程flash低位字节偏移	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH	可编程flash数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H	flash控制寄存器1	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H	flash控制寄存器2	---00000	-	-	-	IB_CON2.4	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H	flash控制寄存器3	----0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H	flash控制寄存器4	----0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H	flash控制寄存器5	----0000	-	-	-	-	IB_ON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0

Table 6.6 WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H	看门狗定时器控制寄存器	*-***000	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

注意: *RSTSTAT初始值根据不同类型的复位而不同。

Table 6.7 时钟控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H	系统时钟选择	100-0000	32K _SPDUP	CLKS1	CLKS0	-	PLLON	FS2	FS1	FS0



SH79F32

Table 6.8 中断 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H	中断允许控制0	00000000	EA	EADC	ET2	ES	ET1	EX1	ET0	EX0
IEN1	A9H	中断允许控制1	-00-0000	-	ETWI	EPWM	-	ERTC	ES1	EX2	ESPI
IPL0	B8H	中断优先权控制低位0	-0000000	-	PADCL	PT2L	PSL	PT1L	PX1L	PT0L	PX0L
IPH0	B4H	中断优先权控制高位0	-0000000	-	PADCH	PT2H	PSH	PT1H	PX1H	PT0H	PX0H
IPL1	B9H	中断优先权控制低位1	-00-0000	-	PTWIL	PPWML	-	PRTCL	PS1L	PX2L	PSPIL
IPH1	B5H	中断优先权控制高位1	-00-0000	-	PTWIH	PPWMH	-	PRTCH	PS1H	PX2H	PSPIH

Table 6.9 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H	8位端口0	00000000	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H	8位端口1	00000000	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0H	8位端口2	00000000	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	B0H	8位端口3	00000000	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4	C0H	8位端口4	00000000	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P0CR	E1H	端口0输入/输出方向控制	00000000	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2H	端口1输入/输出方向控制	00000000	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3H	端口2输入/输出方向控制	00000000	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR	E4H	端口3输入/输出方向控制	00000000	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR	E5H	端口4输入/输出方向控制	00000000	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P0PCR	E9H	端口0内部上拉允许	00000000	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAH	端口1内部上拉允许	00000000	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBH	端口2内部上拉允许	000000--	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	-	-
P3PCR	ECH	端口3内部上拉允许	00000000	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR	EDH	端口4内部上拉允许	00000000	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0



SH79F32

Table 6.10 定时器 SFRs

符号	地址	名称	POR/WDTR/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	88H	定时器/计数器0和1控制	00000000	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
TMOD	89H	定时器/计数器0和1模式	00000000	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
TL0	8AH	定时器/计数器0低位字节	00000000	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0	8CH	定时器/计数器0高位字节	00000000	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1	8BH	定时器/计数器1低位字节	00000000	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1	8DH	定时器/计数器1高位字节	00000000	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
T2CON	C8H	定时器/计数器2控制	00000000	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
T2MOD	C9H	定时器/计数器2模式	-----00	-	-	-	-	-	-	T2OE	DCEN
RCAP2L	CAH	定时器/计数器2重载/截获低位字节	00000000	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	CBH	定时器/计数器2重载/截获高位字节	00000000	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	CCH	定时器/计数器2低位字节	00000000	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	CDH	定时器/计数器2高位字节	00000000	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0

Table 6.11 EUART0 SFRs

符号	地址	名称	POR/WDTR/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	98H	串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	99H	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADDR	9AH	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN	9BH	从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
PCON	87H	电源和串行控制	00-00000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL



SH79F32

Table 6.12 EUART1 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON1	D8H	串行1控制	00000000	SM10/FE1	SM11 /RXOV1	SM12 /TXCOL1	REN1	TB18	RB18	TI1	RI1
SBUF1	D9H	串行1数据缓冲器	00000000	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
SADDR1	DAH	从属地址1	00000000	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1	DBH	从属地址1掩码	00000000	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
PCON	87H	电源和串行控制	00000000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL

Table 6.13 IR SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IRCON	A1H	IR 控制	00000000	IRON	IRF6	IRF5	IRF4	IRF3	IRF2	IRF1	IRF0

Table 6.14 SPI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPSTA	F8H	SPI状态寄存器	00000---	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
SPCON	A2H	SPI控制寄存器	00000000	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
SPDAT	A3H	SPI 数据寄存器	00000000	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0

Table 6.15 TWI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWICON	A6H	TWI控制寄存器	00000000	TWIEN	TWIIF	STA	STO	RXDOV	ACK	BR1	BR0
TWIDAT	A7H	TWI数据寄存器	00000000	TWID7	TWID6	TWID5	TWID4	TWID3	TWID2	TWID1	TWID0



SH79F32

Table 6.16 ADC和比较器SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	93H	ADC控制	000-0000	ADON	ADCIF	EC	-	SCH2	SCH1	SCH0	GO/DONE
ADT	94H	ADC时间配置	00--0000	TADC1	TADC0	-	-	TS3	TS2	TS1	TS0
ADCH	95H	ADC通道选择	000000--	CH5	CH4	CH3	CH2	CH1	CH0	-	-
ADDL	96H	ADC数据低位字节	-----00	-	-	-	-	-	-	A1	A0
ADDH	97H	ADC数据高位字节	00000000	A9	A8	A7	A6	A5	A4	A3	A2

Table 6.17 LCD SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LCDCON	ABH	LCD控制	0-000000	LCDON	-	PUMPF	PUMPON	COMS	VPS	DUTY1	DUTY0
LCDCLK	ACH	LCD 时钟	00000000	LCK7	LCK6	LCK5	LCK4	LCK3	LCK2	LCK1	LCK0
P1SS	ADH	P1功能选择	00000000	P1S7	P1S6	P1S5	P1S4	P1S3	P1S2	P1S1	P1S0
P0SS	AEH	P0功能选择	00000000	P0S7	P0S6	P0S5	P0S4	P0S3	P0S2	P0S1	P0S0
PLCON	AFH	SLP LCD控制	---00000	-	-	-	PLD4	PLD3	PLD2	PLD1	PLD0

Table 6.18 RTC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RTCCON	BEH	RTC控制	00u00000	RTCEN	HSECIF	COMEN	CAL	AUTOCAL	OUTF1	OUTF0	EOVL
RTCDAT	BFH	RTC校准数据	uuuuuuuuu	E7	E6	E5	E4	E3	E2	E1	E0
SEC	C1H	秒和半秒	uuuuuuuuu	HSEC	SEC6	SEC5	SEC4	SEC3	SEC2	SEC1	SEC0
MIN	C2H	分钟	-uuuuuuuu	-	MIN6	MIN5	MIN4	MIN3	MIN2	MIN1	MIN0
HR	C3H	小时	--uuuuuuu	-	-	HR5	HR4	HR3	HR2	HR1	HR0
DAY	C4H	日	--uuuuuuu	-	-	DAY5	DAY4	DAY3	DAY2	DAY1	DAY0
MTH	C5H	月	---uuuuuu	-	-	-	MTH4	MTH3	MTH2	MTH1	MTH0
YR	C6H	年	-----uu	-	-	-	-	-	-	YR1	YR0
DOW	C7H	周	-----uuu	-	-	-	-	-	DOW2	DOW1	DOW0



SH79F32

Table 6.19 PWM SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMEN	CFH	PWM定时器允许	-0--0--0	-	EFLT	-	-	EPWMN	-	-	EPWM
PWMLO	E7H	PWM锁定	00000000	PWMLO.7	PWMLO.6	PWMLO.5	PWMLO.4	PWMLO.3	PWMLO.2	PWMLO.1	PWMLO.0
PWMC	D2H	12位PWM控制	-0-0000	-	PWMIF	-	FLTS	FLTC	PWMS	TnCLK1	TnCLK0
PWMPL	D3H	12位PWM周期控制低位	00000000	PP.7	PP.6	PP.5	PP.4	PP.3	PP.2	PP.1	PP.0
PWMPH	D4H	12位PWM周期控制高位	----0000	-	-	-	-	PP.11	PP.10	PP.9	PP.8
PWMDL	D5H	12位PWM占空比控制低位	00000000	PD.7	PD.6	PD.5	PD.4	PD.3	PD.2	PD.1	PD.0
PWMDH	D6H	12位PWM占空比控制高位	----0000	-	-	-	-	PD.11	PD.10	PD.9	PD.8
PWMDT	D1H	PWM死区时间控制	00000000	DT7	DT6	DT5	DT4	DT3	DT2	DT1	DT0

Table 6.20 外部中断SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	E8H	外部中断2控制	-----00	-	-	-	-	-	-	IE2	IT2
TCON	88H	定时器/计数器0和1控制 外部中断0, 1控制	00000000	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

注意: -:保留位。

u: 复位不影响当前值。


SFR映像图

	可位寻址	不可位寻址							
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8H	SPSTA	IB_CLK0	IB_CLK1	IB_OFFSET	IB_DATA	-	-	-	FFH
F0H	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7H
E8H	EXF0	P0PCR	P1PCR	P2PCR	P3PCR	P4PCR	-	-	EFH
E0H	ACC	P0CR	P1CR	P2CR	P3CR	P4CR	-	PWMLO	E7H
D8H	SCON1	SBUF1	SADDR1	SADEN1	-	-	-	-	DFH
D0H	PSW	PWMDT	PWMC	PWMPL	PWMPH	PWMDL	PWMDH	-	D7H
C8H	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2	-	PWMEN	CFH
C0H	P4	SEC	MIN	HR	DAY	MTH	YR	DOW	C7H
B8H	IPL0	IPL1	-	-	-	-	RTCCON	RTCDAT	BFH
B0H	P3	RSTSTAT	CLKCON	LPDCON	IPH0	IPH1	-	-	B7H
A8H	IEN0	IEN1	-	LCDCON	LCDCLK	P1SS	P0SS	PLCON	AFH
A0H	P2	IRCON	SPCON	SPDAT	-	-	TWICON	TWIDAT	A7H
98H	SCON	SBUF	SADDR	SADEN	-	-	-	-	9FH
90H	P1	-	-	ADCON	ADT	ADCH	ADDL	ADDH	97H
88H	TCON	TMOD	TL0	TL1	TH0	TH1	SUSLO	-	8FH
80H	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

注意：未使用的SFR地址禁止读写。



7. 标准功能

7.1 CPU

7.1.1 CPU内核特殊功能寄存器

特性

- CPU内核寄存器：ACC, B, PSW, SP, DPL, DPH

累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

B寄存器

在乘法除法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

栈指针（SP）

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM（00H-FFH）的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

程序状态字（PSW）寄存器

程序状态字（PSW）寄存器包含了程序状态信息。

Table 7.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	C	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	C	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	辅助进位标志位 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	F0标志位 用户自定义标志位
4-3	RS[1:0]	R0-R7寄存器页选择位 00: 页0 (映射到00H-07H) 01: 页1 (映射到08H-0FH) 10: 页2 (映射到10H-17H) 11: 页3 (映射到18H-1FH)
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生
1	F1	F1标志位 用户自定义标志位
0	P	奇偶校验位 0: 累加器A中值为1的位数为偶数 1: 累加器A中值为1的位数为奇数

数据指针（DPTR）

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。



7.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令: 16位*8位, 16位/8位
- 双数据指针
- CPU增强内核寄存器: AUXC, DPL1, DPH1, INSCON

SH79F32扩展了'MUL'和'DIV'的指令, 使用一个新寄存器-AUXC寄存器保存运算数据的高8位, 以实现16位运算。在16位乘法指令中, 会用到AUXC寄存器。在其它指令中, AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式, 'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后, 'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0; 8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0; 8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1; 16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似, 是一个16位专用寄存器, 其高位字节寄存器用DPH1表示, 低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理, 也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

寄存器

Table 7.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	-	-	-	-	DIV	MUL	-	DPS
读/写	-	-	-	-	读/写	读/写	-	读/写
复位值 (POR/WDI/LVR/PIN)	-	-	-	-	0	0	-	0

位编号	位符号	说明
3	DIV	16位/8位除法选择位 0: 8位除法 1: 16位除法
2	MUL	16位/8位乘法选择位 0: 8位乘法 1: 16位乘法
0	DPS	数据指针选择位 0: 数据指针 1: 数据指针1



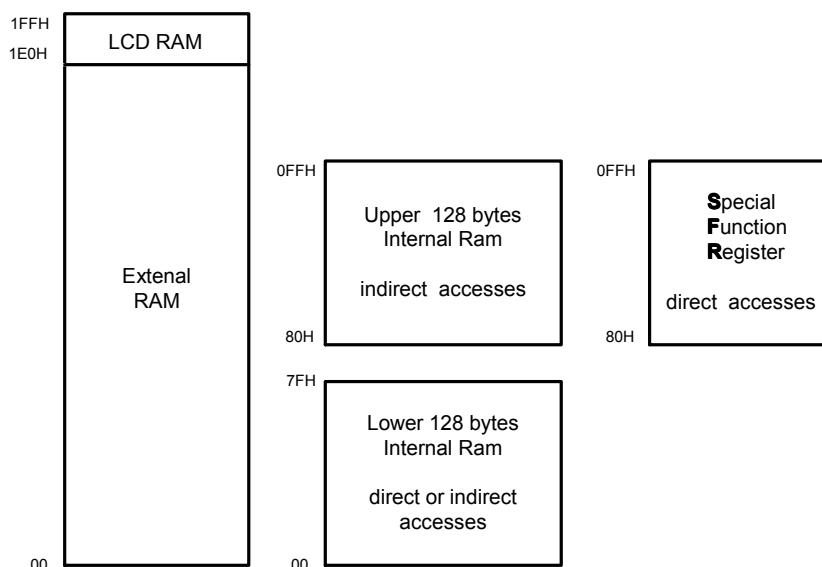
7.2 RAM

SH79F32为随机数据存储提供了内部RAM和外部RAM。内部RAM分为以下四个的部分：

- 低位128字节的RAM (地址从00H到7FH) 可直接或间接寻址。
- 高位128字节的RAM (地址从80H到FFH) 只能间接寻址。
- 特殊功能寄存器 (SFR, 地址从80H到FFH) 只能直接寻址。
- 外部512字节的RAM (地址从00H到1FFH, 其中1E0H-1FFH为LCD RAM地址) 可通过MOVX指令间接访问。

高位128字节的RAM占用的地址空间和SFR相同,但在物理上与SFR的空间是分离的。当一个指令访问高于地址7FH的内部位置时,CPU可以根据访问的指令类型来区分是访问高位128字节数据RAM还是访问SFR。

注意：未使用的SFR地址禁止读写。



内部和外部RAM配置

SH79F32支持传统的访问外部RAM方法。使用MOVXA, @Ri或MOVX@Ri, A来访问外部低位256字节RAM; 用MOVX A, @DPTR或MOVX@DPTR, A来访问外部512字节RAM。

用户也能用XPAGE寄存器来访问外部RAM, 使用MOVXA, @Ri或MOVX@Ri, A指令即可。此时用XPAGE来表示高于256字节的RAM地址。

在Flash SSP模式下, XPAGE也能用作分段选择器(详见SSP部分)。

Table 7.3 数据存储页寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	XPAGE[7:0]	RAM页选择控制位



7.3 Flash程序存储器

7.3.1 特性

- Flash 存储器包括 16 X 2KB 区块，总共 32KB
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程 ICP 操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：至少 10000 次
- 数据保存年限：至少 10 年
- 低功耗

SH79F32为存储程序代码内置32K可编程Flash，可以通过在线编程（ICP）模式和扇区自编程（SSP）模式对Flash存储器操作。

注意：最后64字节（7FC0H~7FFFH）将被保留，不能作为程序存储器使用。

在ICP模式中，编程器能操作所有Flash，例如擦除或写入。Flash的读取或写入操作以字节为单位，但擦除只能以扇区（2K）为单位，或者整体擦除。

在ICP模式中，扇区擦除操作能擦除除了最后一个扇区（扇区15）以外任何扇区。在SSP模式中，除了最后一个扇区（扇区15）和包含擦除代码的扇区不能擦除以外，其余扇区都可以擦除。

在ICP模式下还可以进行整体擦除，这个操作会擦除包括最后一个扇区（扇区15）在内的整个Flash存储器。整体擦除操作仅能在ICP模式下使用，SSP模式下不支持整体擦除操作。

7.3.2 ICP模式下的Flash操作

ICP模式即在线编程模式，可以在CPU焊在用户板上以后编程。ICP模式下，用户系统必须关机后编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6个引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）。

编程器使用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入4个引脚后，CPU才能进入编程模式。如需详细说明请参考**Flash编程器用户指南**。

ICP模式支持以下操作：

(1) 代码保护控制模式编程

SH79F32的代码保护功能为用户代码提供了高性能的安全措施。每个分区有两种模式可用。

代码保护模式0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式1：允许/禁止在其他分区中通过MOVC指令进行读取操作，或通过SSP模式进行擦除/写入操作。

用户必须应用**Flash编程器**设置相应的保护位，以进入所需的保护模式。

(2) 整体擦除

无论代码保护控制模式的状态如何，整体擦除操作都将会擦除所有程序，代码选项，代码保护位和自定义ID码的内容。（Flash编程器为用户提供自定义ID码设置功能以区别他们的产品）。

整体擦除只能由Flash编程器操作。

(3) 扇区擦除

扇区擦除操作将会擦除所选扇区中内容。用户程式和Flash编程都能执行该操作。

若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

注意：最后一个扇区15（7800H - 7FFFH）无法执行扇区擦除功能。

(4) 写/读代码

读/写代码操作可以将代码、数据从Flash存储器中读出或写入Flash存储器。编程器或用户程式都能执行该操作。

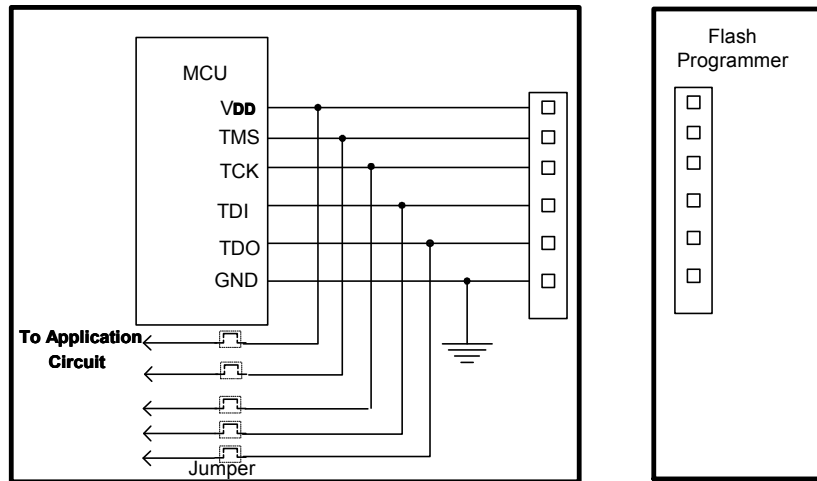
若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1。不管安全位设置与否，用户程序都能读/写程式自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。



操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持（无安全位）	支持（无安全位）
整体擦除	支持	不支持
写/读	支持（无安全位）	支持（无安全位或自身扇区）

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时用户需要先用5个跳线将芯片的编程引脚（V_{DD}，TCK，TDI，TMS，TDO）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

- (1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
- (2) 将芯片编程引脚连接至编程器编程接口，开始编程；
- (3) 编程结束后断开编程器接口，连接跳线恢复应用电路。



7.3.3 扇区自编程 (SSP) 功能

SH79F32支持SSP功能, 如果所选的扇区未保护, 用户代码可以擦除最后一个扇区 (扇区15) 外的所有扇区或对任何扇区执行编程操作。一旦该扇区被编程, 则在该扇区被擦除之前不能再次编程。

SH79F32内建一个复杂控制流程以避免误入SSP模式导致代码被误修改。为进入SSP模式, IB_CON2 - 5必须满足特定条件。若IB_CON2 - 5不满足特定条件, 则无法进入SSP模式。

寄存器

Table 7.4 编程用定时控制寄存器

F9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CLK0	IB_CLK0.7	IB_CLK0.6	IB_CLK0.5	IB_CLK0.4	IB_CLK0.3	IB_CLK0.2	IB_CLK0.1	IB_CLK0.0
FAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CLK1	IB_CLK1.7	IB_CLK1.6	IB_CLK1.5	IB_CLK1.4	IB_CLK1.3	IB_CLK1.2	IB_CLK1.1	IB_CLK1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CLKx[7:0] X = 0, 1	Flash烧写时钟选择 IB_CLK1: IB_CLK0中的值按下列方法计算: 编程: $65536 - \frac{T_{\text{PROG}}}{8 \times T_{\text{SYSCK}}}, \quad 20\mu\text{s} \leq T_{\text{PROG}} \leq 40\mu\text{s} \quad F_{\text{SYS}} \geq 1\text{MHz}$ $65536 - \frac{T_{\text{PROG}}}{T_{\text{SYSCK}}}, \quad 20\mu\text{s} \leq T_{\text{PROG}} \leq 40\mu\text{s} \quad F_{\text{SYS}} < 1\text{MHz}$ 典型值 $T_{\text{PROG}} = 30\mu\text{s}$ 扇区擦除: $65536 - \frac{T_{\text{ERASE}}}{8 \times T_{\text{SYSCK}}}, \quad 50\text{ms} \leq T_{\text{ERASE}} \leq 90\text{ms} \quad F_{\text{SYS}} \geq 1\text{MHz}$ $65536 - \frac{T_{\text{ERASE}}}{T_{\text{SYSCK}}}, \quad 50\text{ms} \leq T_{\text{ERASE}} \leq 90\text{ms} \quad F_{\text{SYS}} < 1\text{MHz}$ 典型值 $T_{\text{ERASE}} = 60\text{ms}$

Table 7.5 编程用地址选择寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-3	XPAGE[7:3]	被编程的存储单元扇区号, 00000代表扇区0, 以此类推
2-0	XPAGE[2:0]	被编程的存储单元高3位地址



Table 7.6 编程用地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被编程的存储单元低8位地址

Table 7.7 编程用数据寄存器

FCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	待编程数据

Table 7.8 操作选择寄存器

F2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	SSP操作选择 0xE6: 扇区擦除 0x6E: 存储单元编程

Table 7.9 SSP流程控制寄存器1

F3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	IB_CON2.4	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

位编号	位符号	说明
4	IB_CON2[4]	系统时钟确认 0: $f_{\text{SYS}} > 1\text{MHz}$ 1: $f_{\text{SYS}} < 1\text{MHz}$
3-0	IB_CON2[3:0]	必须为05H, 否则Flash编程将会终止

**Table 7.10** SSP流程控制寄存器2

F4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH，否则Flash编程将会终止

Table 7.11 SSP流程控制寄存器3

F5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON4[3:0]	必须为09H，否则Flash编程将会终止

Table 7.12 SSP流程控制寄存器4

F6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5[3:0]	必须为06H，否则Flash编程将会终止



```

graph TD
    S0((S0)) -- "Set IB_CLK0,1  
Set IB_OFFSET  
Set XPAGE  
Set IB_DATA  
Set IB_CON1" --> S0
    S0 -- "IB_CON2[3:0] ≠ 5H" --> S1((S1))
    S1 -- "Set IB_CON2[3:0]=5H" --> S1
    S1 -- "IB_CON3 ≠ AH" --> S2((S2))
    S2 -- "Set IB_CON3=AH" --> S2
    S2 -- "IB_CON4 ≠ 9H" --> S3((S3))
    S3 -- "Set IB_CON4=9H" --> S3
    S3 -- "IB_CON5 ≠ 6H" --> S4((S4))
    S4 -- "Set IB_CON5=6H" --> S4
    S4 -- "IB_CON1=E6H & IB_CON2[3:0]=5H & IB_CON3=AH & IB_CON4=9H & IB_CON5=6H" --> S4
    S4 -- "Sector Erase" --> S4
    S4 -- "Reset IB_CON1-5" --> S0
    S4 -- "Programming" --> P[Programming]
    P -- "IB_CON1=6EH & IB_CON2[3:0]=5H & IB_CON3=AH & IB_CON4=9H & IB_CON5=6H" --> S4
    S4 -- "ELSE" --> S0
  
```

The flowchart illustrates the sequence for Sector Erase and Programming. It begins at state S0, where initial setup is performed. The process then enters a loop to verify and set configuration bits (IB_CON2, IB_CON3, IB_CON4, IB_CON5). If any bit is not in the expected state, it is set, and the process loops back to the verification step. Once all bits are correctly set, the Sector Erase operation is performed. Following the erase, the process proceeds to Programming. If the programming fails (indicated by the 'ELSE' path from the final state), the process resets the configuration bits and loops back to the initial setup at S0. If programming is successful, the process ends at the 'Programming' block.



7.3.5 SSP编程注意事项

为确保顺利进入SSP模式，完成编程或者擦除操作，用户软件必须按以下步骤设置：

(1) 用于代码/数据编程：

1. 关闭中断；
2. 设置IB_CLK1，IB_CLK0；
3. 根据所选扇区设置XPAGE，IB_OFFSET；
4. 如需编程填写IB_DATA；
5. 按照顺序设置IB_CON1 - 5；
6. 添加4个NOP指令；
7. 代码/数据编程，CPU将进入Idle模式，编程完成后自动退出Idle模式；
8. 如需在相同扇区的顺序寻址中写入数据，跳转至第3步；
9. 清除XPAGE，恢复中断设置。

(2) 用于扇区擦除：

1. 关闭中断；
2. 设置IB_CLK1，IB_CLK0；
3. 根据所选扇区设置XPAGE；
4. 按照顺序设置IB_CON1 - 5；
5. 添加4个NOP指令；
6. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
7. 更多擦除扇区擦除操作跳转至第3步；
8. 清除XPAGE，恢复中断设置。

(3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”。

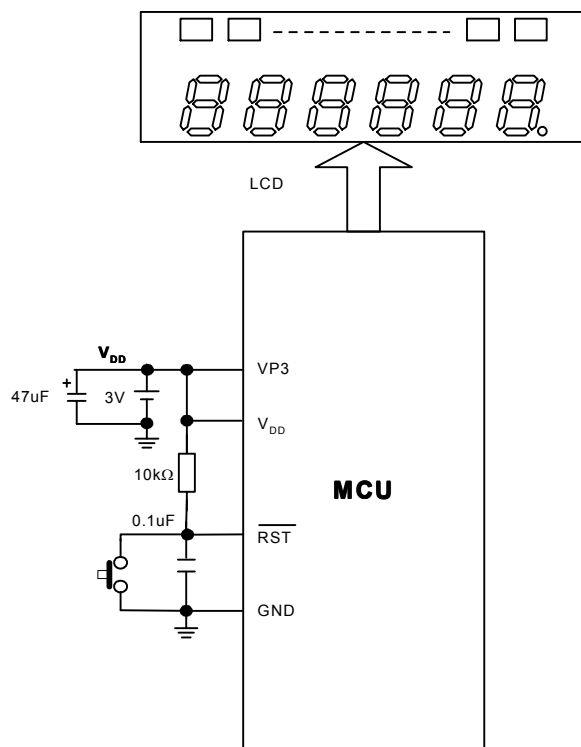


7.4 低电压运行

SH79F32可以在高电压模式（3.0V - 5.5V）和低电压模式（2.4V - 3.6V）下运行。在高电压模式下，接通内建稳压源能为CPU以及包括LCD驱动器在内的外部设备建立稳定的3V电源。 V_{DD} 作为稳压源输入引脚，VP3作为稳压源输出引脚。

对于低电压的应用（2.4V - 3.6V），要求短接 V_{DD} 和VP3。

当电源电压低于3V时，在低电模式下LCD的性能会有所降低，因为大部分LCD面板为3V应用，所以LCD的性能会有所降低。



应用图

注意：在低电压模式下， V_{DD} 不能超过3.6V，否则会对芯片造成永久损坏。



7.5 系统时钟和振荡器

7.5.1 特性

- 支持4种振荡器类型: 32.768kHz晶体谐振器、晶体谐振器、陶瓷谐振器和外部时钟
- 内建8.192MHz锁相环（PLL）振荡器
- 内建32.768kHz加速电路
- 内建系统时钟分频器

7.5.2 时钟定义

SH79F32几个内部时钟定义如下:

OSCCLK: 从4个可选振荡器类型中（从XTAL1输入的32.768kHz晶体谐振器、晶体谐振器、陶瓷谐振器和外部时钟）选中的那个振荡器的时钟。 f_{OSC} 定义为OSCCLK的频率。 t_{OSC} 定义为OSCCLK的周期。

PLLCLK: PLL振荡器时钟。 f_{PLL} 定义为PLLCLK的频率。 t_{PLL} 定义为PLLCLK的周期。

WDTCLK: 内部的32kHz 看门狗RC振荡器时钟。 f_{WDT} 定义为WDTCLK的频率。 t_{WDT} 定义为WDTCLK的周期。

OSCSCLK: 系统时钟频率分频器的输入时钟。这个时钟可能为OSCCLK或者PLLCLK。 f_{OSCS} 定义为OSCSCLK的频率。 t_{OSCS} 定义为OSCSCLK的周期。

SYSCLK: 系统时钟，系统频率分频器的输出时钟。这个时钟为CPU指令周期的时钟。 f_{SYS} 定义为SYSCLK的频率。 t_{SYS} 定义为SYSCLK的周期。

概述

SH79F32支持4种振荡器类型: 32.768kHz晶体谐振器、晶体谐振器（400kHz-8MHz）、陶瓷谐振器（400kHz-8MHz）、外部时钟（400kHz-8MHz）。振荡器类型的选择由代码选项OP_OSC决定（详见代码选项章节）。由振荡器产生的基本时钟脉冲提供系统时钟支持CPU及片上外围设备。

SH79F32内建一个锁相环（PLL）振荡器，当代码选项OP_OSC为011时（选择32.768kHz晶体振荡器，详见代码选项章节），PLL振荡器能提供高达8.192MHz振荡频率。PLLCON控制位能禁止或使能PLL振荡器。当代码选项OP_OSC不为011时（选中其他振荡器类型，详见代码选项章节），PLL功能不起作用。



Table 7.13 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	32K_SPDUP	CLKS1	CLKS0	-	PLLCON	FS	FS1	FS0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	1	0	0	-	0	0	0	0

位编号	位符号	说明
7	32K_SPDUP	32.768kHz振荡器加速模式控制位 0: 32.768kHz振荡器常规模式，由软件清0。 1: 32.768kHz振荡器加速模式，由软件或硬件置1。 此位在系统发生任何形式的复位，如上电复位、看门狗复位等时，自动由硬件设置1，用以加速32.768kHz振荡器起振，缩短32.768kHz振荡器的起振时间。 如果有需要，本位也可以由软件置1或清0。比如进入掉电模式（Power-Down mode）前，可以将此位置1，掉电模式唤醒后再由软件清0。 应该需要注意的是关闭32.768kHz加速模式（此位清0），可以节省系统的耗电。 只有代码选项OP_OSC为011时（选择32.768kHz晶体振荡器，详见代码选项章节），此控制位才有效。
6-5	CLKS[1:0]	系统时钟预分频器（对FS[2:0]选择的时钟源分频） 00: $f_{SYS} = f_{OSCS}$ 01: $f_{SYS} = f_{OSCS}/2$ 10: $f_{SYS} = f_{OSCS}/4$ 11: $f_{SYS} = f_{OSCS}/12$ 如果选择32.768kHz振荡器为OSCSCLK，此控制位仍然有效。
3	PLLCON	PLL振荡器开启控制位 0: 关闭PLL锁相环 1: 打开PLL锁相环（仅选择32.768kHz晶振时有效） 只有代码选项OP_OSC为011时，此控制位才有效。（选择32.768kHz晶体振荡器，详见代码选项章节）
2-0	FS[2:0]	系统时钟源选择 0xx: 选择32.768kHz作为OSCSCLK 100: PLL提供8.192MHz作为OSCSCLK 101: PLL提供4.096MHz作为OSCSCLK 110: PLL提供2.048MHz作为OSCSCLK 111: PLL提供1.024MHz作为OSCSCLK 只有代码选项OP_OSC为011时，此控制位才有效。（选择32.768kHz晶体振荡器，详见代码选项章节）

注意：选择PLLCLK作为OSCSCLK，必须按以下步骤依次设置：

1. 在PLL控制寄存器中设置FS1和FS0；
2. 设置PLLCON = 1，打开PLL；
3. 至少等待2ms；
4. 设置FS2 = 1，选择PLL作为OSCSCLK。

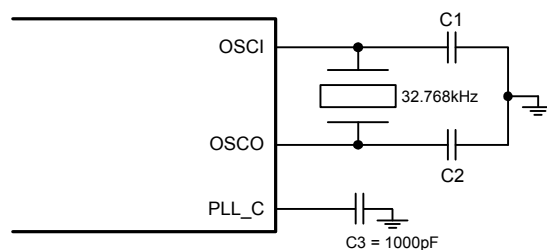
选择PLLCLK切换到32.768kHz作为OSCSCLK，必须按以下步骤依次设置：

1. 设置FS[2:0] = 0xx，选择32.768kHz作为系统时钟源；
2. 执行一个NOP指令；
3. 设置PLLCON = 0，关闭PLL；

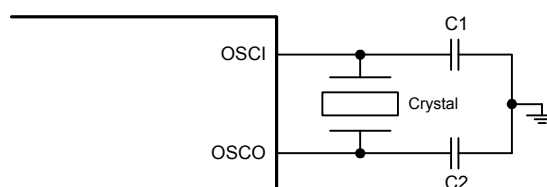
注意：不要同时执行关PLL和切换到32.768kHz的操作。

**7.5.3 振荡器类型**

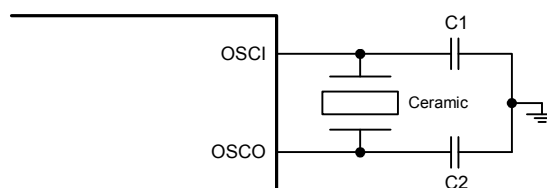
32.768kHz晶体振荡器/PLL振荡器



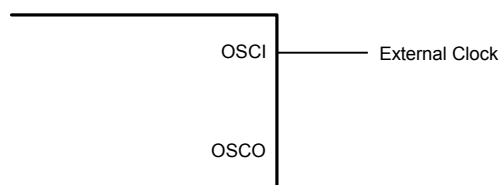
400kHz - 8MHz晶体振荡器



400kHz - 8MHz陶瓷振荡器



400kHz - 8MHz外部时钟





7.5.4 谐振器负载电容选择

陶瓷谐振器			推荐型号	生产厂
频率	C1	C2		
455kHz	47 - 100pF	47 - 100pF	ZTB 455kHz	威克创通讯器材有限公司
			ZT 455E	深圳东光晶博电子有限公司
3.58MHz	-	-	ZTT 3.580M	威克创通讯器材有限公司
			ZT 3.58M*	深圳东光晶博电子有限公司
4MHz	-	-	ZTT 4.000M	威克创通讯器材有限公司
			ZT 4M*	深圳东光晶博电子有限公司

* 已经内建有负载电容

晶体谐振器			推荐型号	生产厂
频率	C1	C2		
32.768kHz	5 - 12.5pF	5 - 12.5pF	DT 38 (ϕ 3x8)	KDS
			ϕ 3x8 - 32.768kHz	威克创通讯器材有限公司
4MHz	8 - 15pF	8 - 15pF	HC-49U/S 4.000MHz	威克创通讯器材有限公司
			49S-4.000M-F16E	深圳东光晶博电子有限公司
8MHz	8 - 15pF	8 - 15pF	HC-49U/S 8.000MHz	威克创通讯器材有限公司
			49S-8.000M-F16E	深圳东光晶博电子有限公司

注意:

(1) 表中负载电容仅供参考!

(2) 以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。

(3) 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆<http://www.sinowealth.com>以取得更多的推荐谐振器生产厂。



7.6 I/O端口

7.6.1 特性

- 5组8位双向I/O端口
- I/O端口可与其他选择功能共用

SH79F32提供5组8位可编程双向I/O端口。端口数据在寄存器Px中。端口控制寄存器（PxCRy）控制端口是作为输入或者输出。当端口作为输入时，每个I/O端口带有由PxPCRY控制的内部上拉电阻（x = 0-4, y = 0-7）。

SH79F32的有些I/O引脚能与选择功能共用。当所有功能都允许时，在CPU中存在优先权以避免功能冲突。（详见端口共用章节）。

7.6.2 寄存器

Table 7.14 端口控制寄存器

E1H - E5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CR (E1H)	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR (E2H)	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR (E3H)	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR (E4H)	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR (E5H)	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxCR.y x = 0-4, y = 0-7	端口输入/输出控制寄存器 0: 输入模式 1: 输出模式

Table 7.15 端口上拉电阻控制寄存器

E9H- EDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0PCR (E9H)	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR (EAH)	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR (EBH)	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	-	-
P3PCR (ECH)	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR (EDH)	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxPCR.y x = 0-4, y = 0-7	输入端口内部上拉电阻控制 0: 内部上拉电阻关闭 1: 内部上拉电阻开启



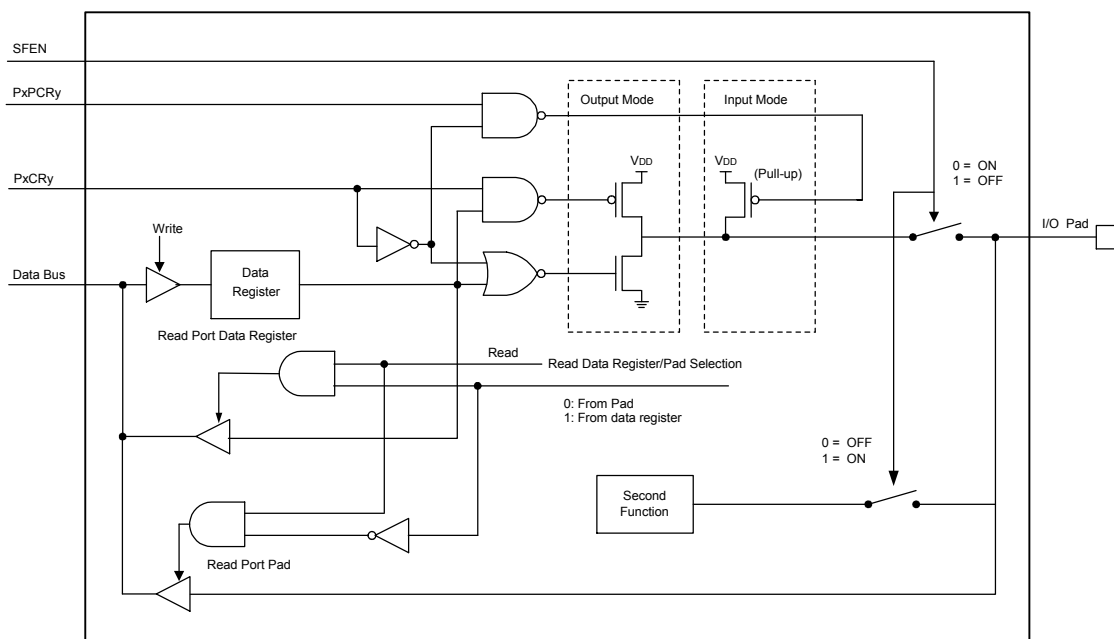
Table 7.16 端口数据寄存器

80H - C0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0 (80H)	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1 (90H)	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2 (A0H)	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1*	P2.0*
P3 (B0H)	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4 (C0H)	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	$Px.y$ $x = 0-4, y = 0-7$	端口数据寄存器

注意: P2.0、P2.1端口作为N-沟道的开漏I/O, 但是此时端口电压不得超过5.5V。

7.6.3 端口模块图



注意

- (1) 输入端口读操作直接读引脚电平。
- (2) 输出端口读操作的输入源有两种, 一种是从端口数据寄存器读取, 另一种是直接读引脚电平。用读取指令来区分: 读-改-写指令是读寄存器, 而其它指令读引脚电平。
- (3) 不管端口是否共用为其他功能, 对端口写操作都是针对端口数据寄存器。



7.6.4 端口共用

40个双向I/O端口也能共用作为第二或第三种特殊功能。共用优先级按照外部最高内部最低的规则：

在**引脚配置图**中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR（x = 0-4），但在复用功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何对端口的读写操作只会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。

PORT0:

- LCD Segment 25-32（P0.0 - P0.7）

- PWMN: PWM 负输出（P0.6）

- PWMP: PWM 正输出（P0.7）

Table 7.17 PORT0共用列表

引脚编号	优先级	功能	允许位
64	1	PWMP	PWMEN寄存器的EPWM位置1
	2	SEG32	P0SS寄存器的P0S7位置1
	3	P0.7	EPWM位和P0S7位清0
63	1	PWMN	PWMEN寄存器的EPWMN位置1
	2	SEG31	P0SS寄存器的P0S6位置1
	3	P0.6	EPWMN位和P0S6位清0
62	1	Flt	PWMEN寄存器的EFLT位置1
	2	SEG30	P0SS寄存器的P0S5位置1
	3	P0.5	EFLT位和P0S5位都清0
57 - 61	1	SEG25 - SEG29	P0SS寄存器的相应位（P0S0-P0S4）置1
	2	P0.0 - P0.4	P0SS寄存器的相应位（P0S0-P0S4）清0

PORT1:

- LCD Segment 17-24（P1.0 - P1.7）

Table 7.18 PORT1共用列表

引脚编号	优先级	功能	允许位
49 - 56	1	SEG17 - SEG24	P1SS寄存器的相应位（P1S0-P1S7）置1
	2	P1.0 - P1.7	P1SS寄存器的相应位（P1S0-P1S7）清0


PORT2:

- SCL (P2.0): TWI串行时钟线（开漏）
- SDA (P2.1): TWI串行数据线（开漏）
- MOSI (P2.2): SPI主输出从属输入
- MISO (P2.3): SPI主输入从属输出
- SCK (P2.4): SPI串行时钟
- $\overline{SS}$ (P2.5): SPI从属选择
- RXD1 (P2.6): EUART1数据输入
- TXD1 (P2.7): EUART1数据输出
- AN0 - AN5 (P2.2 - P2.7): ADC输入通道

Table 7.19 PORT2共用列表

引脚编号	优先级	功能	允许位
9	1	SCL	TWICON寄存器的TWIEN位置1
	2	P2.0	TWICON寄存器的TWIEN位清0
10	1	SDA	TWICON寄存器的TWIEN位置1
	2	P2.1	TWICON寄存器的TWIEN位清0
11	1	MOSI	在从属模式下将SPSTA寄存器的SPEN位置1 (当SPEN, CPHA, SSDIS位在从属模式下都置1时, 自动上拉)
	2	AN0	ADCH寄存器的CH0位和ADCON寄存器的ADON位都置1, 并且SCH [2:0] = 000
	3	P2.2	SPSTA寄存器的SPEN位和ADCH寄存器的CH0位都清0
12	1	MISO	将SPSTA寄存器的SPEN位置1 (在主模式下将SPSTA寄存器的SPEN位置1时, 自动上拉)
	2	AN1	ADCH寄存器的CH1位和ADCON寄存器的ADON位都置1, 并且SCH [2:0] = 001
	3	P2.3	SPSTA寄存器的SPEN位和ADCH寄存器的CH1位都清0
13	1	SCK	SPSTA寄存器的SPEN位置1 (当SPEN, CPHA, SSDIS位在从属模式下都置1时, 自动上拉)
	2	AN2	ADCH寄存器的CH2位和ADCON寄存器的ADON位都置1, 并且SCH [2:0] = 010
	3	P2.4	SPSTA寄存器的SPEN位和ADCH寄存器的CH2位都清0
14	1	$\overline{SS}$	当SPEN = 1时, 在SPI主模式下将SPCON寄存器的SSDIS位清0, 或者在SPI从模式下当CPHA = 1时将SPCON寄存器的SSDIS位清0, 或者在SPI从模式下将SPCON寄存器的CPHA位清0 (当SPEN=1 & Master=1 & SSDIS=0时, 或当SPEN=1 & Master=0时, 自动上拉)
	2	AN3	ADCH寄存器的CH3位和ADCON寄存器的ADON位都置1, 并且SCH [2:0] = 011
	3	P2.5	无上述情况
15	1	RXD1	SCON1寄存器的REN1位置1 (当REN1 = 1时, 自动上拉)
	2	AN4	ADCH寄存器的CH4位和ADCON寄存器的ADON位都置1, 并且SCH [2:0] = 100
	3	P2.6	SCON1寄存器的REN1位和ADCH寄存器的CH4位都清0
16	1	TXD1	对SBUF1寄存器写操作
	2	AN5	ADCH寄存器的CH5位和ADCON寄存器的ADON位都置1, 并且SCH [2:0] = 101
	3	P2.7	不对SBUF1寄存器写操作, 并且ADCH寄存器的CH5位清0

**PORT3:**

- RXD0 (P3.0): EUART 0数据输入
- TXD0 (P3.1): EUART 0数据输出
- INT0 (P3.2): 外部中断0
- INT1 (P3.3): 外部中断1
- T0 (P3.4): 定时器0外部输入
- T1 (P3.5): 定时器1外部输入
- INT2 (P3.6): 外部中断2
- T2 (P3.7): 定时器2外部输入/波特率时钟输出
- CALIN (P3.4): RTC校准输入
- CALOUT (P3.5): RTC校准输出

Table 7.20 PORT3共用列表

引脚编号	优先级	功能	允许位
17	1	RXD0	SCON寄存器的REN位置1（自动上拉）
	2	P3.0	SCON寄存器的REN位清0
18	1	TXD0	对SBUF寄存器写操作
	2	P3.1	无上述情况
19	1	INT0	IEN0寄存器的EX0位置1，并且Port3.2置为输入模式（自动上拉）
	2	P3.2	始终作为I/O
20	1	INT1	IEN0寄存器的EX1位置1，并且Port3.3置为输入模式（自动上拉）
	2	P3.3	始终作为I/O
21	1	CALIN	当RTCCON寄存器的RTCEN和CAL位均为1时，将AUTOCAL位置1
	2	T0	TCON寄存器的TR0位和TMOD寄存器的C/T0位都置1（自动上拉）
22	1	CALOUT	RTCCON寄存器的RTCEN位和COMEN位置1，并且OUTF [1:0]不等于00
	2	T1	TCON寄存器的TR1位和TMOD寄存器中的C/T1位都置1（自动上拉）
23	1	INT2	IEN1寄存器的EX2位置1，并且Port3.6置为输入模式（自动上拉）
	2	P3.6	始终作为I/O
24	1	T2	T2CON寄存器的TR2位和C/T2位都置1（自动上拉）
	2	P3.7	无上述情况

**PORT4:**

- VP2 (P4.0): LCD电源引脚
- VP1 (P4.1): LCD电源引脚
- CUP2 (P4.2): LCD偏置电容器连接引脚
- CUP1 (P4.3): LCD偏置电容器连接引脚
- COM0 (P4.4): Common信号输出
- COM1 (P4.5): Common信号输出
- COM2 (P4.6): Common信号输出
- COM3 (P4.7): Common信号输出

Table 7.21 PORT4共用列表

引脚编号	优先级	功能	允许位
25	1	VP2	LCDCON寄存器的VPS位清0
	2	P4.0	LCDCON寄存器的VPS位置1
26	1	VP1	LCDCON寄存器的VPS位清0
	2	P4.1	LCDCON寄存器的VPS位置1
27	1	CUP2	LCDCON寄存器的VPS位清0
	2	P4.2	LCDCON寄存器的VPS位置1
28	1	CUP1	LCDCON寄存器的VPS位清0
	2	P4.3	LCDCON寄存器的VPS位置1
29	1	COM1	LCDCON寄存器的COMS位清0
	2	P4.4	LCDCON寄存器的COMS位置1
30	1	COM2	LCDCON寄存器的COMS位清0
	2	P4.5	LCDCON寄存器的COMS位置1
31	1	COM3	LCDCON寄存器的COMS位清0
	2	P4.6	LCDCON寄存器的COMS位置1
32	1	COM4	LCDCON寄存器的COMS位清0
	2	P4.7	LCDCON寄存器的COMS位置1



7.7 定时器

7.7.1 特性

- SH79F32有3个定时器（定时器0，1，2），兼容标准的8052
- 三个都可被设置为定时器或计数器
- 用作定时器功能时，每经过一个系统时钟，寄存器加1
- 用作计数器功能时，外部输入脚Tx（x = 0，1，2）每产生一次1到0的跳变时，寄存器加1

7.7.2 定时器0和定时器1

每个定时器的两个数据寄存器（THx & TLx（x = 0，1））可作为一个16位寄存器来访问。它们由寄存器TCON和TMOD控制。IEN0寄存器的ET0和ET1位置1能允许定时器0和定时器1中断。（详见中断章节）

定时器x的方式（x = 0, 1）

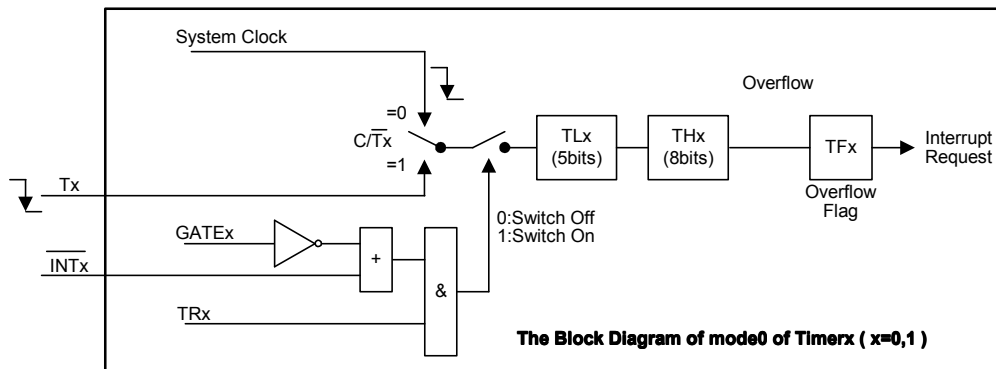
通过计数器/定时器方式寄存器（TMOD）的方式选择位Mx1-Mx0，选择定时器工作方式。

方式0: 13位计数器/定时器

在方式0中，定时器x为13位计数器/定时器。THx寄存器存放13位计数器/定时器的高8位，TLx存放低5位（TLx.4-TLx.0）。TLx的高三位（TLx.7-TLx.5）是不确定的，在读取时应该被忽略。当13位定时器寄存器递增，溢出时，系统置起定时器溢出标志TFx。如果定时器x中断被允许，将会产生一个中断。C/Tx位选择计数器/定时器的时钟源。

如果C/Tx = 1，定时器x输入引脚（Tx）的电平从高到低跳变，使定时器x数据寄存器加1。如果C/Tx = 0，选择系统时钟为定时器x的时钟源。

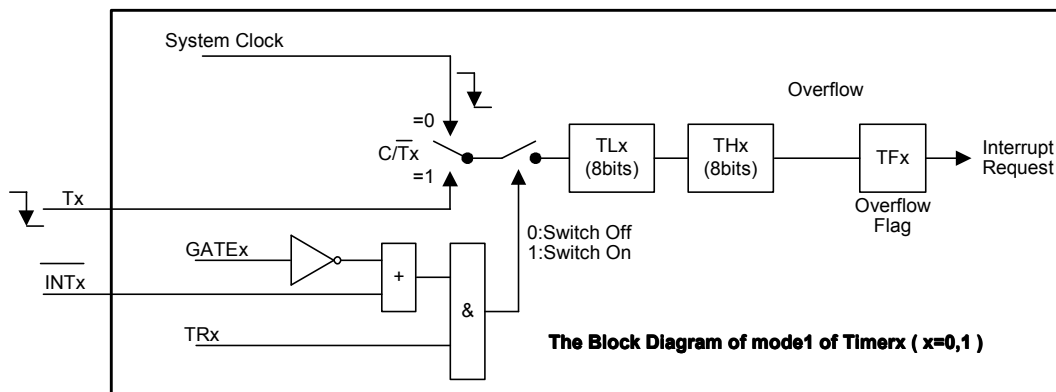
当GATEx = 0或GATEx = 1且输入信号INTx有效时，TRx置1打开定时器。GATEx置1允许定时器由外部输入信号INTx控制，便于测量INTx的正脉冲宽度。TRx位置1不强行复位定时器，这意味着如果TRx置1，定时器寄存器将从上次TRx清0时的值开始计数。所以在允许定时器之前，应该设定定时器寄存器的初始值。





方式1: 16位计数器/定时器

除了使用**16**位定时器/计数器之外，方式**1**的运行与方式**0**一致。打开和配置计数器/定时器也如同方式**0**。

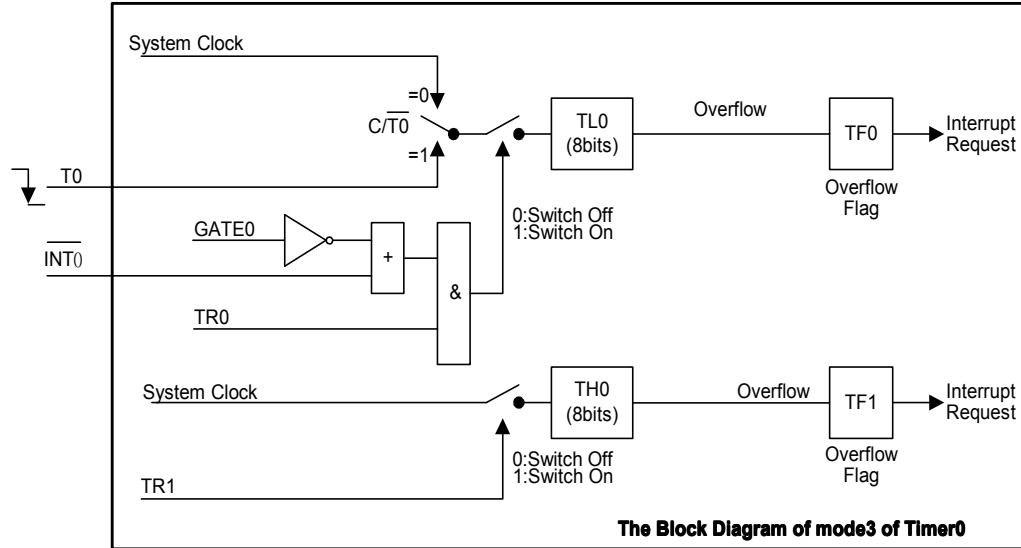


**方式3: 两个8位计数器/定时器 (仅限定时器0)**

在方式3中, 定时器0用作两个独立的8位计数器/定时器, 分别由TL0和TH0控制。TL0使用定时器0的控制(在TCON中)和状态(在TMOD中)位: TR0, C/ $\overline{T0}$, GATE0和TF0。TL0能用系统时钟或外部输入信号作为时钟源。

TH0只能用作定时器功能, 时钟源来自系统时钟。TH0由定时器1的控制位TR1控制使能, 溢出时定时器1溢出标志TF1置1, 控制定时器1中断。

定时器0工作在方式3时, 定时器1可以工作在方式0、1或2, 但是不能置1 TF1标志和产生中断, 可以用来产生串口的波特率。TH1和TL1只能用作定时器功能, 时钟源来自系统时钟, GATE1位无效。T1输入脚的上拉电阻也无效。定时器1由方式控制使能与否, 因为TR1被定时器0占用。定时器1在方式0、1或2时使能, 在方式3时被关闭。



注意: 当定时器1作为波特率发生器时, 读取或写入 TH1/TL1 会影响波特率的准确性, 因此也会引起通信出错。



寄存器

Table 7.22 定时器/计数器x控制寄存器 (x = 0,1)

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7. 5	TFx x = 0, 1	定时器x溢出标志位 0: 定时器x无溢出, 可由软件清0 1: 定时器x溢出, 由硬件置1; 若由软件置1将会引起定时器中断
6. 4	TRx x = 0, 1	定时器x启动, 停止控制位 0: 禁止定时器x 1: 使能定时器x
3. 1	IEx x = 0, 1	外部中断x请求标志位
2. 0	ITx x = 0, 1	外部中断x触发方式选择位

Table 7.23 定时器/计数器x方式寄存器 (x = 0, 1)

89H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TMOD	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7. 3	GATEx x = 0, 1	定时器x门控位 0: TRx置1, 定时器x即被允许 1: 只有INTx在高电平期间TRx置1, 定时器x才被允许
6. 2	C/Tx x = 0, 1	定时器/计数器方式选择位 0: 定时器方式, 如果RTC功能被禁止, T0或T1引脚用作I/O端口; 如果RTC模块允许CALIN或CALOUT, 作为CALIN或CALOUT 1: 计数器方式
5 - 4 1 - 0	Mx [1:0] x = 0, 1	定时器x 定时器方式选择位 00: 方式0, 13位向上计数计数器/定时器, 忽略TLx的第7-5位 01: 方式1, 16位向上计数计数器/定时器 10: 方式2, 8位自动重载向上计数计数器/定时器 11: 方式3 (只用于定时器0), 两个8位向上计数定时器

**Table 7.24** 定时器/计数器x数据寄存器1 (x = 0, 1)

8AH-8DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL0 (8AH)	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0 (8CH)	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1 (8BH)	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1 (8DH)	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TLx.y, THx.y x = 0-1, y = 0-7	定时器x低及高字节计数器

7.7.3 定时器2

两个数据寄存器 (TH2和TL2) 串联后可作为一个16位寄存器来访问, 由寄存器TCON2和TMOD2控制。设置IEN0寄存器中的ET2位能允许定时器2中断。(详见中断章节)

定时器2的工作模式与定时器0和定时器1相似。C/T2选择系统时钟 (定时器) 或外部引脚T2 (计数器) 作为定时器时钟输入。通过所选的引脚设置TR2允许定时器2/计数器2数据寄存器计数。

定时器2方式

定时器2有4种工作方式: 捕获/重载, 带递增或递减计数器的自动重载方式, 波特率发生器和可编程时钟输出。RCLK, TCLK和CP/RL2的组合能选择这些方式。

Table 7.25 定时器2方式选择

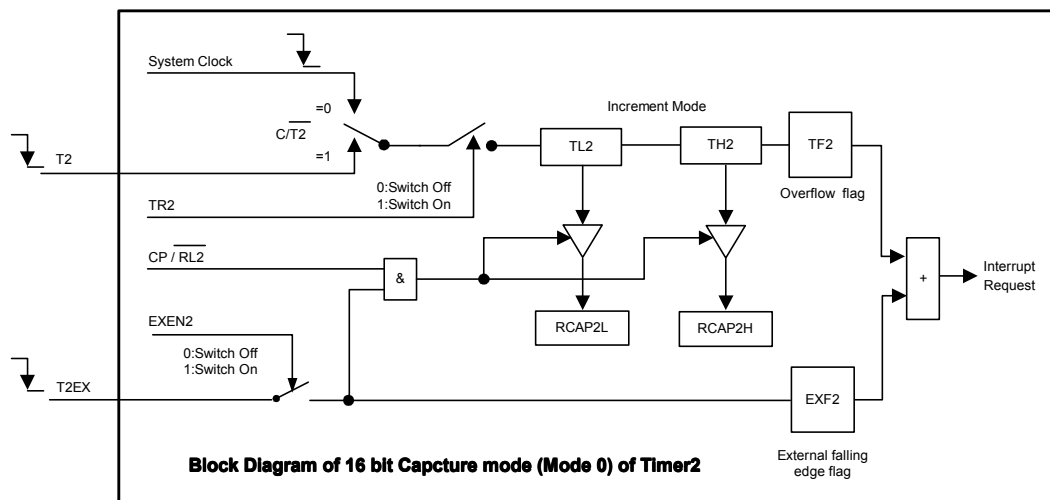
C/T2	T2OE	DCEN	TR2	CP/RL2	RCLK	TCLK	方式	
X	0	X	1	1	0	0	0	16位捕获
X	0	0	1	0	0	0	1	16位自动重载定时器
X	0	1	1	0	0	0		
X	0	X	1	X	1	X	2	波特率发生器
					X	1		
0	1	X	1	X	0	0	3	只用于可编程时钟
					1	X	3	带波特率发生器的可编程时钟输出
					X	1		
X	X	X	0	X	X	X	X	定时器2停止, T2EX通路仍旧允许

**方式0: 16位捕获**

在捕获方式中，T2CON的EXEN2位有两个选项。

如果EXEN2 = 0，定时器2作为16位定时器或计数器，如果IET2被允许的话，定时器2能设置TF2溢出产生一个中断。

如果EXEN2 = 1，定时器2执行相同操作，但是在外部输入T2EX上的下降沿也能引起在TH2和TL2中的当前值分别被捕获到RCAP2H和RCAP2L中，此外，在T2EX上的下降沿也能引起在T2CON中的EXF2被设置。如果IET2被允许，EXF2位也像TF2一样也产生一个中断。

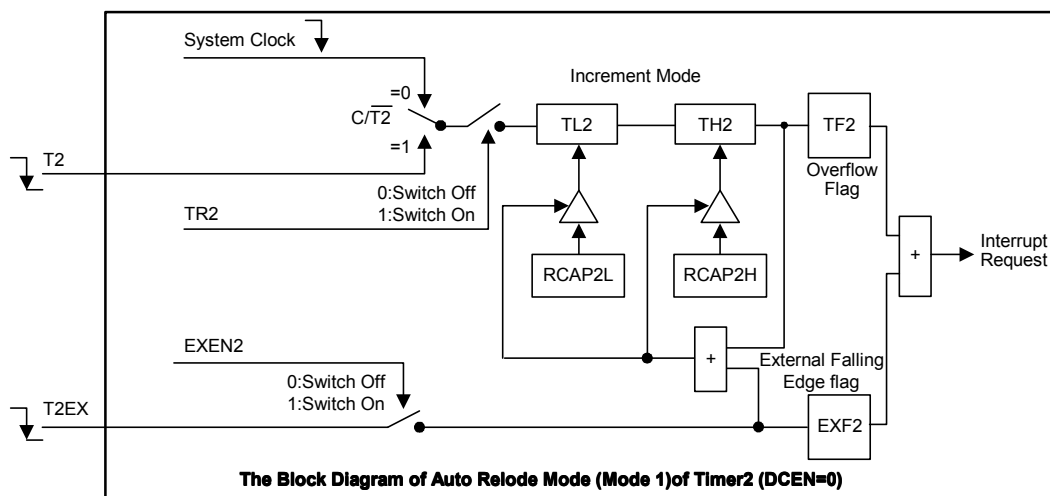
**方式1: 16位自动重载定时器**

在16位自动重载方式下，定时器2可以被选为递增计数或递减计数。这个功能通过T2MOD中的DCEN位（递减计数允许）选择。系统复位后，DCEN位复位值为0，定时器2默认递增计数。当设置DCEN时，定时器2递增计数或递减计数取决于T2EX引脚上的电平。

当DCEN = 0，通过在T2CON中的EXEN2位选择两个选项。

如果EXEN2 = 0，定时器2递增到0FFFFH，在溢出后置起TF2位，同时定时器自动将用户软件写好的寄存器RCAP2H和RCAP2L的16位值装入TH2和TL2寄存器。

如果EXEN2 = 1，溢出或在外部输入T2EX上的下降沿都能触发一个16位重载，置起EXF2位。如果IET2被使能，TF2和EXF2位都能产生一个中断。



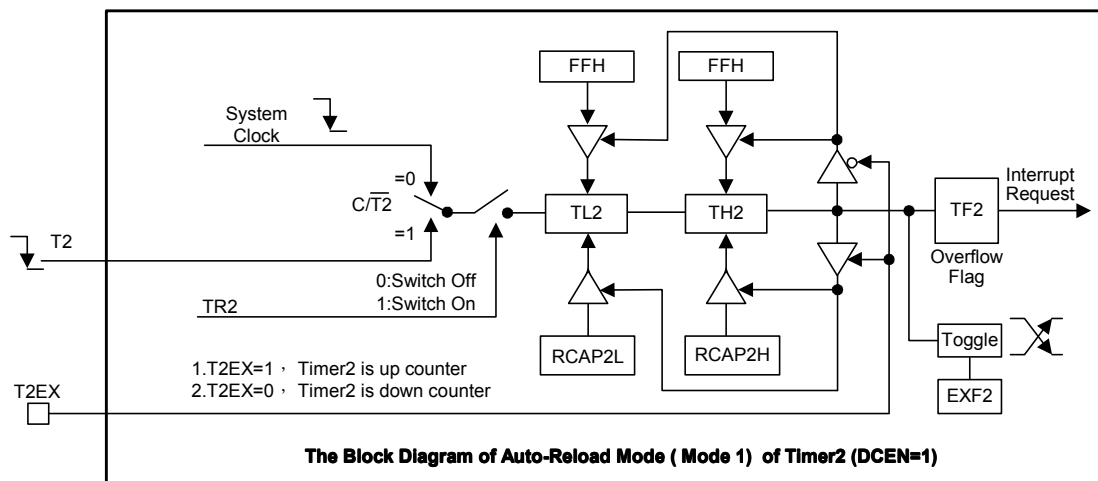


设置DCEN位允许定时器2递增计数或递减计数。当DCEN = 1时，T2EX引脚控制计数的方向，而EXEN2控制无效。

T2EX置1可使定时器2递增计数。定时器向0FFFFH溢出，然后设置TF2位。溢出也能分别引起RCAP2H和RCAP2L上的16位值重载入定时器寄存器。

T2EX清0可使定时器2递减计数。当TH2和TL2的值等于RCAP2H和RCAP2L的值时，定时器溢出。置起TF2位，同时0FFFFH重载入定时器寄存器。

无论定时器2溢出，EXF2位都被用作结果的第17位。在此工作方式下，EXF2不作为中断标志。



**方式2: 波特率发生器**

通过设置T2CON寄存器中的TCLK和/或RCLK选择定时器2作为波特率发生器。接收器和发送器的波特率可以不同，如果定时器2作为接收器或发送器则定时器1相应的作为另一种的波特率发生器。

设置RCLK和/或TCLK使定时器2进入波特率发生器方式，该方式与自动重载方式相似。

定时器2的溢出会使RCAP2H和RCAP2L寄存器中的值重载入定时器2计数器，但不会产生中断。

如果EXEN2被置1，在T2EX脚上的下降沿会置起EXF2，但不会引起重载。因此当定时器2作为波特率发生器时，T2EX可作为一个额外的外部中断。

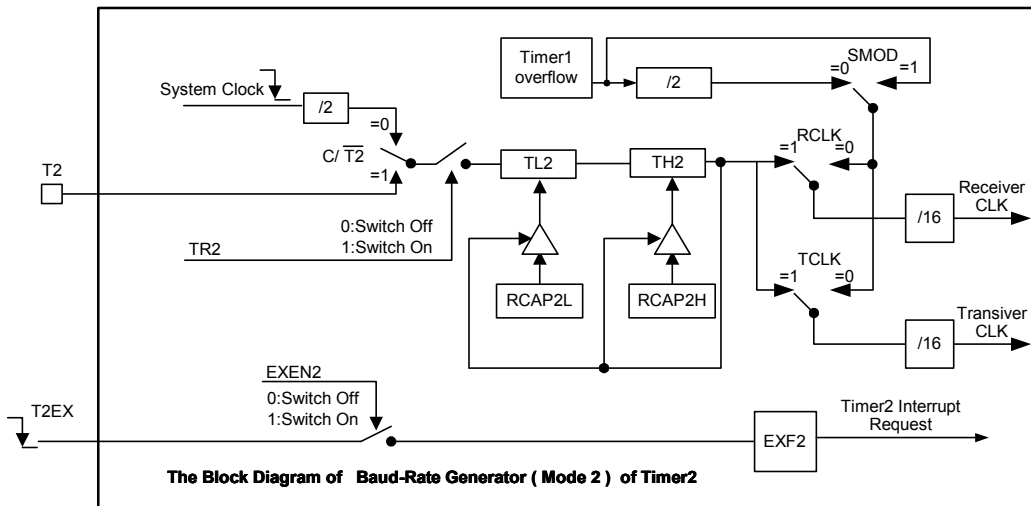
在EUART方式1和3中的波特率由定时器2的溢出率根据下列方程式决定。

$$\text{BaudRate} = \frac{1}{2 \times 16} \times \frac{f_{\text{SYS}}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]} ; \quad \text{C}/\overline{\text{T2}} = 0$$

$$\text{BaudRate} = \frac{1}{16} \times \frac{f_{\text{T2}}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]} ; \quad \text{C}/\overline{\text{T2}} = 1$$

如果T2CON中的TCLK = 0且RCLK = 0: $\text{BaudRate} = \frac{1}{16} \times \frac{f_{\text{SYS}}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}$

如果T2CON中的TCLK = 1或RCLK = 1: $\text{BaudRate} = \frac{1}{2 \times 16} \times \frac{f_{\text{SYS}}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}$





寄存器

Table 7.26 定时器2控制寄存器

C8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2CON	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TF2	定时器2溢出标志位 0: 无溢出（必须由软件清0） 1: 溢出（如果RCLK = 0和TCLK = 0，由硬件设置）
6	EXF2	T2EX引脚外部事件输入（下降沿）被检测到的标志位 0: 无外部事件输入（必须由软件清0） 1: 检测到外部输入（如果EXEN2 = 1，由硬件设置）
5	RCLK	EUART0接收时钟控制位 0: 定时器1产生接收波特率 1: 定时器2产生接收波特率
4	TCLK	EUART0发送时钟控制位 0: 定时器1产生发送波特率 1: 定时器2产生发送波特率
3	EXEN2	T2EX引脚上的外部事件输入（下降沿）用作重载/捕获触发器允许/禁止控制位 0: 忽略T2EX引脚上的事件 1: 当定时器2不做为EUART时钟（T2EX始终包括上拉电阻）时，检测到T2EX引脚上一个下降沿，产生一个捕获或重载
2	TR2	定时器2开始/停止控制位 0: 停止定时器2 1: 开始定时器2
1	C/T2	定时器2定时器/计数器方式选定位 0: 定时器方式，T2引脚用作I/O端口 1: 计数器方式，内部上拉电阻被打开
0	CP/RL2	捕获/重载方式选定位 0: 16位带重载功能的定时器/计数器 1: 16位带捕获功能的定时器/计数器



Table 7.27 定时器2方式控制寄存器

C9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2MOD	-	-	-	-	-	-	T2OE	DCEN
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	T2OE	定时器2输出允许位 0: 设置Px.x/T2作为时钟输入或I/O端口 1: 设置Px.x/T2作为时钟输出 (波特率发生器方式)
0	DCEN	递减计数允许位 0: 禁止定时器2作为递增/递减计数器, 定时器2仅作为递增计数器 1: 允许定时器2作为递增/递减计数器

Table 7.28 定时器2重载/捕获和数据寄存器

CAH-CDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RCAP2L (CAH)	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H (CBH)	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2 (CCH)	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2 (CDH)	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	EADC	ADC中断允许位 0: 禁止ADC中断 1: 允许ADC中断

位编号	位符号	说明
7-0	RCAP2L.x RCAP2H.x	定时器2重载/捕获数据, x = 0-7
7-0	TL2.x TH2.x	定时器2高位低位计数器, x = 0-7



7.8 中断

7.8.1 特性

- 14个中断源
- 4层中断优先级
- 程序超范围中断

SH79F32有14个中断源：1个OVL NMI中断，3个外部中断（INT0，INT1和INT2），3个定时器中断（timer 0，1和2），2个EUART中断，ADC中断，TWI中断，SPI中断，HSEC中断和PWM中断。

7.8.2 程序超范围中断（OVL）

SH79F32有一个不可屏蔽中断（NMI）源——程序超范围中断（OVL），其向量定位在0x007B中，不可屏蔽中断用以防止CPU超出有效程序范围。为应用这个特性，用户应该用常量0xA5填满未使用的Flash ROM，如果PC超过了用户的有效程序范围，则运算代码为不存在在8051指令集中的0xA5，CPU因此获知PC已经超出了有效的程序范围，同时OVL中断发生。如果PC超过32K Flash ROM范围，不可屏蔽中断OVL同样会发生。

不可屏蔽中断OVL享有最高优先级（除复位外），不会被其它中断源中断。同样不可屏蔽中断OVL能自身嵌套，但堆栈不会因此增加。当OVL中断发生后，其它中断仍旧被允许，如果满足设定的条件，其它中断的标志将置1。

由于OVL中断是不可屏蔽中断并且具有最高中断优先级，当产生OVL中断时，其它任何中断都被屏蔽掉，不能响应，所以用户必须处理OVL中断以保护系统免受不必要的影响。用户可以用OVL中断服务程序末端的RETI指令来修改压入栈顶的地址（因为进入OVL中断时，压入堆栈顶端的地址是无用的），这样跳出中断服务程序后，程序可以跳转到用户指定的代码，诸如复位入口或保护程序入口。

OVL_NMI_SERVICE:

```
.....  
MOV    SP, #Initial_value  
MOV    DPTR, #Start_or_Initial_address  
PUSH   DPL  
PUSH   DPH  
RETI
```

特别提示：

由于OVL中断是不可屏蔽中断并且具有最高中断优先级，当产生OVL中断时，其它任何中断都被屏蔽掉，不能响应，所以用户必须处理OVL中断以保护系统免受不必要的影响。



7.8.3 中断允许

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置1或清0，实现单独允许或禁止。IEN0寄存器中还包含了一个全局允许位EA，它是所有中断的总开关。一般在复位后，所有中断允许位设置为0，所有中断被禁止。

Table 7.29 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EADC	ET2	ES0	ET1	EX1	ET0	EX0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	EADC	ADC中断允许位 0: 禁止ADC中断 1: 允许ADC中断
5	ET2	定时器2溢出中断允许位 0: 禁止定时器2溢出中断 1: 允许定时器2溢出中断
4	ES0	EUART0中断允许位 0: 禁止EUART0中断 1: 允许EUART0中断
3	ET1	定时器1溢出中断允许位 0: 禁止定时器1溢出中断 1: 允许定时器1溢出中断
2	EX1	外部中断1允许位 0: 禁止外部中断1 1: 允许外部中断1
1	ET0	定时器0溢出中断允许位 0: 禁止定时器0溢出中断 1: 允许定时器0溢出中断
0	EX0	外部中断0允许位 0: 禁止外部中断0 1: 允许外部中断0



Table 7.30 次级中断允许寄存器

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	-	ETWI	EPWM	-	EHSEC	ES1	EX2	ESPI
读/写	-	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	-	0	0	0	0

位编号	位符号	说明
6	ETWI	TWI溢出中断允许位 0: 禁止TWI中断 1: 允许TWI中断
5	EPWM	PWM中断允许位 0: 禁止PWM中断 1: 允许PWM中断
3	ESEC	半秒中断允许位 0: 禁止半秒中断 1: 允许半秒中断
2	ES1	EUART1中断允许位 0: 禁止EUART1中断 1: 允许EUART1中断
1	EX2	外部中断2允许位 0: 禁止外部中断2 1: 允许外部中断2
0	ESPI	SPI中断允许位 0: 禁止SPI中断 1: 允许SPI中断

7.8.4 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断摘要表中会列出中断标志位。

外部中断源产生外部中断INTx (x = 0/1/2) 时，如果中断为边沿触发，CPU在响应中断后，各中断标志位 (TCON寄存器的IE0/1位，EXF0寄存器的IE2位) 被硬件清0；如果中断是低电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

定时器0/1的计数器溢出时，TCON寄存器的TFx (x = 0, 1) 中断标志位置1，产生**定时器0/1**中断，CPU在响应中断后，标志被硬件自动清0。

T2CON寄存器的TF2或EXF2标志位置1时，产生**定时器2**中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须决定是由TF2或是EXF2产生中断，标志必须由软件清0。

SCON寄存器的标志RI或TI置1时，产生**EUARTx (x = 0, 1)**中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清0。

ADCON寄存器的ADCIF标志位置1时，产生**ADC**中断。如果中断产生，ADCDH/ADC DL中的转换结果是有效的。如果ADC模块的连续比较功能打开，在每次转换中，如果转换结果小于比较值时，ADCIF标志位为0；如果转换结果大于比较值时，ADCIF标志位置1，ADCIF中断标志必须由软件清除。

SPSTA寄存器的SPIF标志位置1时，产生**SPI**中断，标志必须由软件清0。

RTCCON寄存器的HSECIF标志位置1时，产生**半秒**中断，标志必须由软件清0。

PWMC寄存器的PWMIF标志位置1时，产生**PWM**中断，标志必须由软件清0。

TWICON寄存器的TWIIF标志位置1时，产生**TWI**中断，标志必须由软件清0。



Table 7.31 定时器x/计数器x控制寄存器 (x = 0, 1)

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 5	TFx (x = 0, 1)	定时器x溢出标志 0: 定时器x无溢出 1: 定时器x溢出
6, 4	TRx (x = 0, 1)	定时器 x启动, 停止控制 0: 停止定时器x 1: 启动定时器x
3, 1	IEx (x = 0, 1)	外部中断x请求标志 0: 无中断挂起 1: 中断挂起
2, 0	ITx (x = 0, 1)	外部中断x触发方式 0: 低电平触发 1: 下降沿边触发

Table 7.32 外部中断标志寄存器0

E8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	-	-	-	-	-	-	IE2	IT2
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	IE2	外部中断2请求标志 0: 无中断挂起 1: 中断挂起
0	IT2	外部中断2触发方式 0: 低电平触发 1: 下降沿触发



7.8.5 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在**中断汇总表**中详细列出。

7.8.6 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0, IPH0, IPL1, IPH1中相应位来实现。但OVL不可屏蔽中断无需IPH/IPL控制，在所有中断源中享有最高优先级（除复位外）。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 7.33 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0 (B8H)	-	PADCL	PT2L	PS0L	PT1L	PX1L	PT0L	PX0L
IPH0 (B4H)	-	PADCH	PT2H	PS0H	PT1H	PX1H	PT0H	PX0H
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

B9H, B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1 (B9H)	-	PTWIL	PPWML	-	PHSECL	PS1L	PX2L	PSPIL
IPH1 (B5H)	-	PTWIH	PPWMH	-	PHSECH	PS1H	PX2H	PSPIH
读/写	-	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	-	0	0	0	0

位编号	位符号	说明
7-0	PxxxL/H	相应中断源xxx优先级选择



7.8.7 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

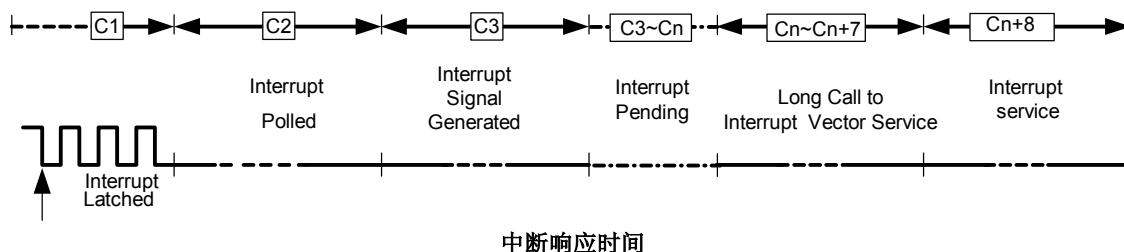
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RETI或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RETI或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

注意：因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模式状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL次序如下图所示：



由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RETI指令结束。RETI指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

7.8.8 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第三个机器周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序至少需要3+7个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。



7.8.9 外部中断输入

SH79F32有三个外部中断输入。外部中断0-2分别有一个中断源，这些外部中断可以通过设置TCON寄存器的IT1，IT0位和EXF0寄存器的IT2位来选择是电平触发或是边沿触发。当 $ITx = 0$ ($x = 0, 1, 2$) 时，外部中断 $INTx$ ($x = 0, 1, 2$) 引脚为低电平触发。当 ITx ($x = 0, 1, 2$) = 1，外部中断 $INTx$ ($x = 0, 1, 2$) 为沿触发。在这个方式中，一个周期内 $INTx$ ($x = 0, 1, 2$) 引脚上连续采样为高电平而下个周期为低电平，TCON寄存器的中断请求标志位置1，发出一个中断请求。

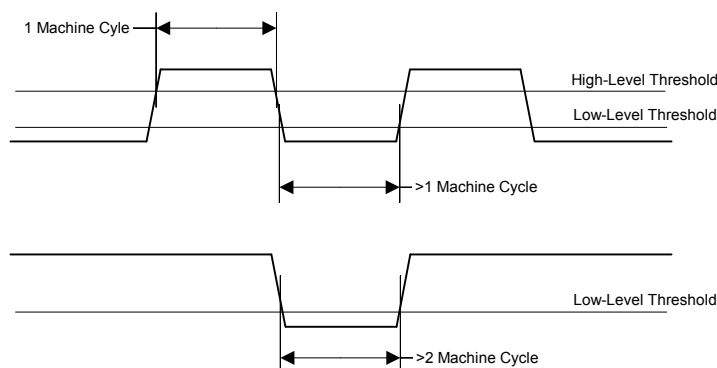
由于外部中断脚每个机器周期采样一次，输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

如果外部中断为下降沿触发，外部中断源应当将中断脚至少保持1个机器周期高电平，然后至少保持1个机器周期低电平。这样就确保了边沿能够被检测到以使 IEx 置1。当调用中断服务程序后，CPU自动将 IEx 清零。

如果外部中断为电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2个系统时钟周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志 $INTx$ ($x = 0, 1, 2$)，因为中断只与输入口电平有关。

当SH79F32进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见电源管理章节。

注意：外部中断0-2的中断标志位在执行中断服务程序时被自动硬件清0。



外部中断检测

7.8.10 中断汇总

中断源	向量地址	允许位	标志位	轮询优先级
复位	0000h	-	-	0 (最高级)
INT0	0003h	EX0	IE0	2
Timer0	000Bh	ET0	TF0	3
INT1	0013h	EX1	IE1	4
Timer1	001Bh	ET1	TF1	5
EUART0	0023h	ES	RI+TI	6
Timer2	002Bh	ET2	TF2+EXF2	7
ADC	0033h	EADC	ADCIF	8
SPI	003Bh	ESPI	SPIF	9
INT2	0043h	EX2	IE2	10
EUART1	004Bh	ES1	RI1+TI1	11
HESC	0053h	EHSEC	HSECIF	12
PWM	0063h	EPWM	PWMIF	14
TWI	006Bh	ETWI	TWIIF	15
OVL NMI	007Bh	-	-	1



8. 增强功能

8.1 LCD驱动器

SH79F32提供两种LCD工作模式：电容型LCD和SLP（Super Low Power）型LCD。

8.1.1 传统电容型LCD驱动器

特性

- 32 个 segment 输出（S0-S31）和 6 个 common 输出（COM0-COM5）
- 三种显示模式：
 - 1/4占空比和1/3偏置电压
 - 1/5占空比和1/3偏置电压
 - 1/6占空比和1/3偏置电压
- LCD 工作时钟和帧频都可以用软件选择
- 当 V_{DD} 电压高于 3.2V 时，LCD 工作电压为 2.9V，否则工作电压低于 2.9V

LCD驱动器包含一个控制器，一个电压发生器，一个占空比发生器及4/5/6个COM驱动管脚和32/31/30个SEG驱动管脚。驱动器可编程为三种驱动模式：1/4占空比和1/3偏置电压，1/5占空比和1/3偏置电压，1/6占空比和1/3偏置电压。驱动模式可通过LCDCON寄存器的DUTY[1:0]控制。LCD显示数据存放于1E0H - 1FFH的32字节RAM中，如果需要，它也可用作普通的数据寄存器。LCD Segment 17-32可以共用为P1和P0，通过P0SS和P1SS寄存器来选择。

当MCU进入省电模式后，LCD被关闭，但LCD RAM仍然会保持数据。当LCD被关闭时，common和segment都输出低电平。

为更有效的使用LCD驱动器，用户必须先设置LCDCON寄存器中除PUMPON和LCDON位之外的所有控制位，然后设置PUMPON位，在延迟之后打开LCDON位（延迟时间由应用决定），点亮LCD面板。

寄存器

Table 8.1 LCD控制寄存器

ABH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LCDCON	LCDON	-	PUMPF	PUMPON	COMS	VPS	DUTY1	DUTY0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	0	0	0	0

位编号	位符号	说明
7	LCDON	LCD开/关控制位 0: 禁止LCD驱动器 1: 允许LCD驱动器
5	PUMPF	PUMP频率控制位 0: LCDCLK/8 1: LCDCLK/4
4	PUMPON	PUMP打开/关闭控制位 0: 禁止LCD PUMP 1: 允许LCD PUMP
3	COMS	端口4 COM配置选择 0: P4.4-P4.7作为COM1-4 1: P4.4-P4.7作为I/O
2	VPS	端口4电源配置选择 0: P4.0-P4.3作为VP2-1, CUP2-1 1: P4.0-P4.3作为I/O
1-0	DUTY [1:0]	占空比选择位 00: 1/4占空比, 帧频 = LCD Clock/512 01: 1/5占空比, 帧频 = LCD Clock/510 1x: 1/6占空比, 帧频 = LCD Clock/510


Table 8.2 LCD时钟控制寄存器

ACH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LCDCLK	LCK7	LCK6	LCK5	LCK4	LCK3	LCK2	LCK1	LCK0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	LCK[7:0]	LCD时钟 0x00: LCD时钟 = 通过代码选择的振荡器频率 其他: LCD时钟 = 通过代码选择的振荡器频率/LCDCLK

Table 8.3 P0模式选择寄存器

AEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0SS	P0S7	P0S6	P0S5	P0S4	P0S3	P0S2	P0S1	P0S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P0S[7:0]	P0口模式选择 0: P0.0-P0.7作为I/O端口 1: P0.0-P0.7作为Segment (SEG25 - SEG32)

Table 8.4 P1模式选择寄存器

ADH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P1SS	P1S7	P1S6	P1S5	P1S4	P1S3	P1S2	P1S1	P1S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P1Sx (x = 0-7)	P1模式选择位 0: P1.0-P1.7作为I/O端口 1: P1.0-P1.7作为Segment (SEG17 - SEG24)



8.1.2 低功耗（SLP）LCD模式

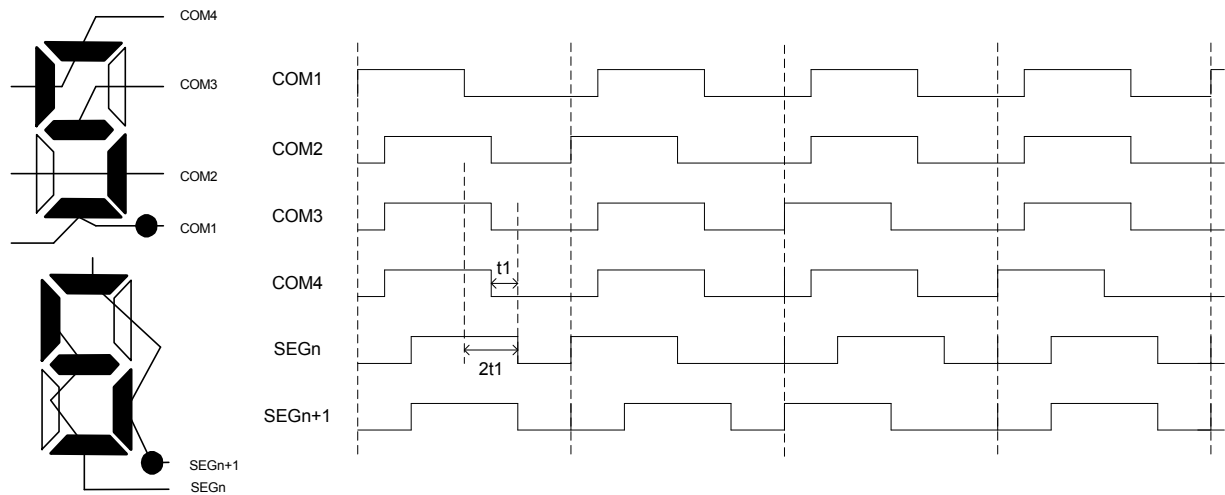
LCD的SLP显示模式通过代码选项设置（详见代码选项章节）。

SLP LCD显示模式的特性见下表。例如，当外部振荡器为32.768kHz时，SLP LCD的工作时钟为256Hz，帧频为64Hz，改变PLD[4:0]的值可以调节LCD的显示效果。

Table 8.5 SLP LCD控制寄存器

AFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PLCON	-	-	-	PLD4	PLD3	PLD2	PLD1	PLD0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

位编号	位符号	说明
4-0	PLD [4:0]	SLP LCD占空比选择 SLP LCD时钟源 $F_{pl} = \frac{LCDCLOCK}{128}$ 帧频: $F_{frame} = \frac{LCDCLOCK}{128 \times 4}$ $t1 = \frac{PLD[4:0] + 1}{F_{pl} \times 2 \times 2 \times 32}$



SLP LCD模式波形



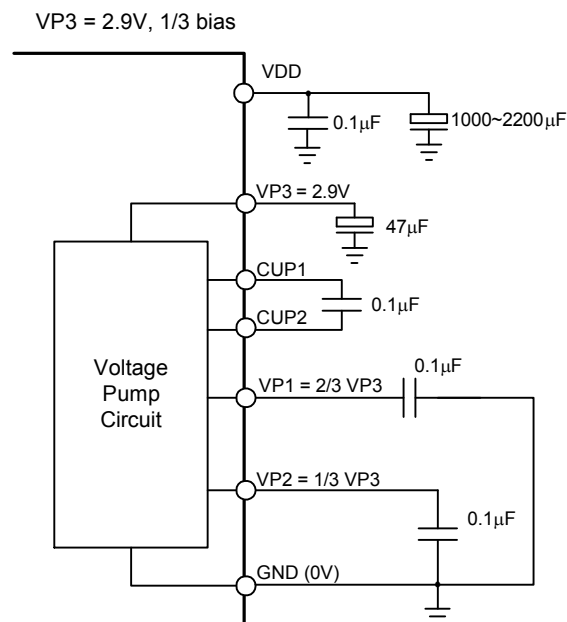
8.1.3 LCD电源

SH79F32内建一个稳压源给LCD供电。

如果 V_{DD} 超过3.2V，内部稳压源会产生稳定电压（2.9V）。

如果 V_{DD} 低于3.2V，内部稳压源输出低于2.9V，此时LCD不能显示在最佳状态。

下图所示即为LCD电源电路在传统布局下的应用电路图。



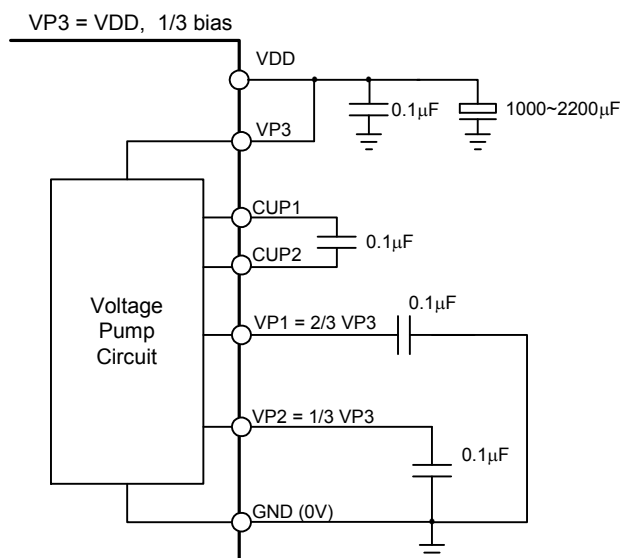
$V_{DD} = 3.0V - 5.5V$ application

a. Set code option:

Set OP_LVREN, OP_LVRLE = 00 or 01 or 11
(Refer to **code option** sector)

b. Disconnect VP3 pin and V_{DD} pin

c. LCD power = 2.9V



$V_{DD} < 3.6V$ application

a. Set code option:

set OP_LVREN/LVRLE = 10
(Refer to **code option** sector)

b. Connect VP3 pin and V_{DD} pin

c. LCD power = V_{DD}

**8.1.4 LCD RAM配置****LCD 1/4占空比, 1/3偏置 (COM1 - 4, SEG1 - 32)**

地址	7	6	5	4	3	2	1	0
	-	-	-	-	COM4	COM3	COM2	COM1
\$1E0h	-	-	-	-	SEG1	SEG1	SEG1	SEG1
\$1E1h	-	-	-	-	SEG2	SEG2	SEG2	SEG2
\$1E2h	-	-	-	-	SEG3	SEG3	SEG3	SEG3
\$1E3h	-	-	-	-	SEG4	SEG4	SEG4	SEG4
\$1E4h	-	-	-	-	SEG5	SEG5	SEG5	SEG5
\$1E5h	-	-	-	-	SEG6	SEG6	SEG6	SEG6
\$1E6h	-	-	-	-	SEG7	SEG7	SEG7	SEG7
\$1E7h	-	-	-	-	SEG8	SEG8	SEG8	SEG8
\$1E8h	-	-	-	-	SEG9	SEG9	SEG9	SEG9
\$1E9h	-	-	-	-	SEG10	SEG10	SEG10	SEG10
\$1EAh	-	-	-	-	SEG11	SEG11	SEG11	SEG11
\$1EBh	-	-	-	-	SEG12	SEG12	SEG12	SEG12
\$1ECh	-	-	-	-	SEG13	SEG13	SEG13	SEG13
\$1EDh	-	-	-	-	SEG14	SEG14	SEG14	SEG14
\$1EEh	-	-	-	-	SEG15	SEG15	SEG15	SEG15
\$1EFh	-	-	-	-	SEG16	SEG16	SEG16	SEG16
\$1F0h	-	-	-	-	SEG17	SEG17	SEG17	SEG17
\$1F1h	-	-	-	-	SEG18	SEG18	SEG18	SEG18
\$1F2h	-	-	-	-	SEG19	SEG19	SEG19	SEG19
\$1F3h	-	-	-	-	SEG20	SEG20	SEG20	SEG20
\$1F4h	-	-	-	-	SEG21	SEG21	SEG21	SEG21
\$1F5h	-	-	-	-	SEG22	SEG22	SEG22	SEG22
\$1F6h	-	-	-	-	SEG23	SEG23	SEG23	SEG23
\$1F7h	-	-	-	-	SEG24	SEG24	SEG24	SEG24
\$1F8h	-	-	-	-	SEG25	SEG25	SEG25	SEG25
\$1F9h	-	-	-	-	SEG26	SEG26	SEG26	SEG26
\$1FAh	-	-	-	-	SEG27	SEG27	SEG27	SEG27
\$1FBh	-	-	-	-	SEG28	SEG28	SEG28	SEG28
\$1FCh	-	-	-	-	SEG29	SEG29	SEG29	SEG29
\$1FDh	-	-	-	-	SEG30	SEG30	SEG30	SEG30
\$1FEh	-	-	-	-	SEG31	SEG31	SEG31	SEG31
\$1FFh	-	-	-	-	SEG32	SEG32	SEG32	SEG32

**LCD 1/5占空比, 1/3偏置 (COM1 - 5, SEG2 - 32)**

地址	7	6	5	4	3	2	1	0
	-	-	-	COM5	COM4	COM3	COM2	COM1
\$1E0h	-	-	-	-	-	-	-	-
\$1E1h	-	-	-	SEG2	SEG2	SEG2	SEG2	SEG2
\$1E2h	-	-	-	SEG3	SEG3	SEG3	SEG3	SEG3
\$1E3h	-	-	-	SEG4	SEG4	SEG4	SEG4	SEG4
\$1E4h	-	-	-	SEG5	SEG5	SEG5	SEG5	SEG5
\$1E5h	-	-	-	SEG6	SEG6	SEG6	SEG6	SEG6
\$1E6h	-	-	-	SEG7	SEG7	SEG7	SEG7	SEG7
\$1E7h	-	-	-	SEG8	SEG8	SEG8	SEG8	SEG8
\$1E8h	-	-	-	SEG9	SEG9	SEG9	SEG9	SEG9
\$1E9h	-	-	-	SEG10	SEG10	SEG10	SEG10	SEG10
\$1EAh	-	-	-	SEG11	SEG11	SEG11	SEG11	SEG11
\$1EBh	-	-	-	SEG12	SEG12	SEG12	SEG12	SEG12
\$1ECh	-	-	-	SEG13	SEG13	SEG13	SEG13	SEG13
\$1EDh	-	-	-	SEG14	SEG14	SEG14	SEG14	SEG14
\$1EEh	-	-	-	SEG15	SEG15	SEG15	SEG15	SEG15
\$1EFh	-	-	-	SEG16	SEG16	SEG16	SEG16	SEG16
\$1F0h	-	-	-	SEG17	SEG17	SEG17	SEG17	SEG17
\$1F1h	-	-	-	SEG18	SEG18	SEG18	SEG18	SEG18
\$1F2h	-	-	-	SEG19	SEG19	SEG19	SEG19	SEG19
\$1F3h	-	-	-	SEG20	SEG20	SEG20	SEG20	SEG20
\$1F4h	-	-	-	SEG21	SEG21	SEG21	SEG21	SEG21
\$1F5h	-	-	-	SEG22	SEG22	SEG22	SEG22	SEG22
\$1F6h	-	-	-	SEG23	SEG23	SEG23	SEG23	SEG23
\$1F7h	-	-	-	SEG24	SEG24	SEG24	SEG24	SEG24
\$1F8h	-	-	-	SEG25	SEG25	SEG25	SEG25	SEG25
\$1F9h	-	-	-	SEG26	SEG26	SEG26	SEG26	SEG26
\$1FAh	-	-	-	SEG27	SEG27	SEG27	SEG27	SEG27
\$1FBh	-	-	-	SEG28	SEG28	SEG28	SEG28	SEG28
\$1FCh	-	-	-	SEG29	SEG29	SEG29	SEG29	SEG29
\$1FDh	-	-	-	SEG30	SEG30	SEG30	SEG30	SEG30
\$1FEh	-	-	-	SEG31	SEG31	SEG31	SEG31	SEG31
\$1FFh	-	-	-	SEG32	SEG32	SEG32	SEG32	SEG32

**LCD 1/6 占空比, 1/3 偏置 (COM1 - 6, SEG3 - 32)**

地址	7	6	5	4	3	2	1	0
	-	-	COM6	COM5	COM4	COM3	COM2	COM1
\$1E0h	-	-	-	-	-	-	-	-
\$1E1h	-	-	-	-	-	-	-	-
\$1E2h	-	-	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3
\$1E3h	-	-	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4
\$1E4h	-	-	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5
\$1E5h	-	-	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6
\$1E6h	-	-	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7
\$1E7h	-	-	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8
\$1E8h	-	-	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9
\$1E9h	-	-	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10
\$1EAh	-	-	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11
\$1EBh	-	-	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12
\$1ECh	-	-	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13
\$1EDh	-	-	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14
\$1EEh	-	-	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15
\$1EFh	-	-	SEG16	SEG16	SEG16	SEG16	SEG16	SEG16
\$1F0h	-	-	SEG17	SEG17	SEG17	SEG17	SEG17	SEG17
\$1F1h	-	-	SEG18	SEG18	SEG18	SEG18	SEG18	SEG18
\$1F2h	-	-	SEG19	SEG19	SEG19	SEG19	SEG19	SEG19
\$1F3h	-	-	SEG20	SEG20	SEG20	SEG20	SEG20	SEG20
\$1F4h	-	-	SEG21	SEG21	SEG21	SEG21	SEG21	SEG21
\$1F5h	-	-	SEG22	SEG22	SEG22	SEG22	SEG22	SEG22
\$1F6h	-	-	SEG23	SEG23	SEG23	SEG23	SEG23	SEG23
\$1F7h	-	-	SEG24	SEG24	SEG24	SEG24	SEG24	SEG24
\$1F8h	-	-	SEG25	SEG25	SEG25	SEG25	SEG25	SEG25
\$1F9h	-	-	SEG26	SEG26	SEG26	SEG26	SEG26	SEG26
\$1FAh	-	-	SEG27	SEG27	SEG27	SEG27	SEG27	SEG27
\$1FBh	-	-	SEG28	SEG28	SEG28	SEG28	SEG28	SEG28
\$1FCh	-	-	SEG29	SEG29	SEG29	SEG29	SEG29	SEG29
\$1FDh	-	-	SEG30	SEG30	SEG30	SEG30	SEG30	SEG30
\$1FEh	-	-	SEG31	SEG31	SEG31	SEG31	SEG31	SEG31
\$1FFh	-	-	SEG32	SEG32	SEG32	SEG32	SEG32	SEG32



8.2 串行外部设备接口 (SPI)

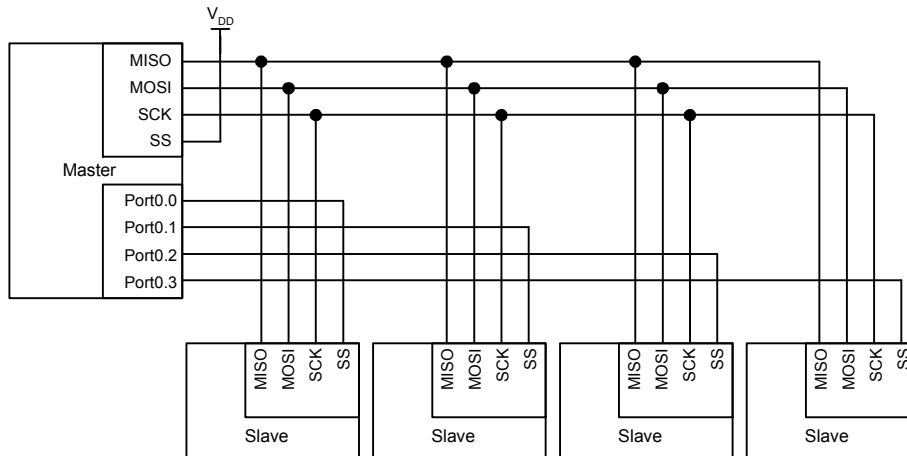
串行外部设备接口 (简称SPI) 是一种高速串行通信接口, 允许MCU与外围设备包括其它MCU进行全双工, 同步串行通讯。

8.2.1 特性

- 全双工, 三线同步传输
- 主从机操作
- 6 个可编程主时钟频率
- 极性相位可编程的串行时钟
- 带 MCU 中断的主模式故障出错标志
- 写入冲突标志保护
- 可选择 LSB 或 MSB 传输

串行外部设备接口 (SPI) 是一种高速串行通信接口, 允许MCU与外围设备 (包括其它MCU) 进行全双工, 同步串行通讯。

下图所示即为典型的由一个主设备和若干从属外部设备组成的SPI总线网络, 主设备通过3条线连接所有从设备, 主设备控制连接从属设备SS引脚的4个并行端口来选中其中一个从属设备进行通讯。



8.2.2 信号描述

(1) 主输出从输入 (MOSI)

该路信号连接主设备和一个从设备。数据通过MOSI从主设备串行传送到从设备, 主设备输出, 从设备输入。

(2) 主输入从输出 (MISO)

该路信号连接从设备和主设备。数据通过MISO从从设备串行传送到主设备, 从设备输出, 主设备输入。当SPI配置为从设备并未被选中 (SS引脚为高电平), 从设备的MISO引脚处于高阻状态。

(3) SPI串行时钟 (SCK)

SCK信号用作控制MOSI和MISO线上输入输出数据的同步移动。每8时钟周期线上传送一个字节。如果从设备未被选中 (SS引脚为高电平), SCK信号被此从设备忽略。

(4) 从设备选择引脚 (SS)

每个从属外围设备由一个从选择引脚 (SS引脚) 选择, 当引脚信号为低电平时, 表明该从设备被选中。主设备可以通过软件控制连接于从设备SS引脚的端口电平选择每个从设备, 很明显, 只有一个主设备可以驱动通讯网络。为了防止MISO总线冲突, 同一时间只允许一个从设备与主设备通讯。在主设备模式中, SS引脚状态关联SPI状态寄存器SPSTA中MODF标志位以防止多个主设备驱动MOSI和SCK。

下列情况, SS引脚可以作为普通端口或其它功能使用:

(a) 设备作为主设备, SPI控制寄存器SPCON寄存器的SSDIS位置1。这种配置仅仅存在于通讯网络中只有一个主设备的情况, 因此, SPI状态寄存器SPSTA中MODF标志位不会被置1。

(b) 设备配置为从设备, SPI控制寄存器SPCON的CPHA位和SSDIS位置1。这种配置情况存在于只有一个主设备一个从设备的通讯网络中, 因此, 设备总是被选中的, 主设备也不需要控制从设备的SS引脚选择其作为通讯目标。

注意: 当CPHA = 0时, SS引脚电平被拉低表示启动发送。

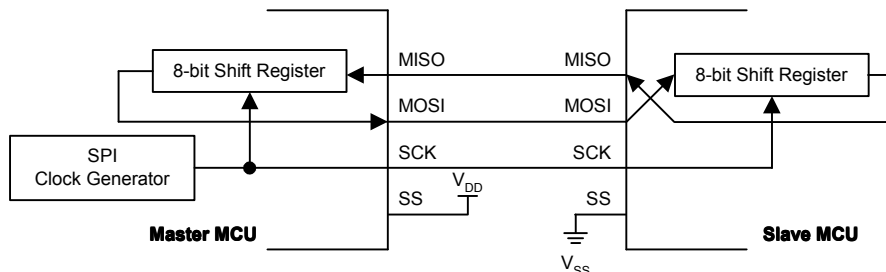


8.2.5 工作模式

SPI可配置为主模式或从属模式中的一种。SPI模块的配置和初始化通过设置SPCON寄存器（串行外围设备控制寄存器）和SPSTA（串行外围设备状态寄存器）来完成。配置完成后，通过设置SPCON，SPSTA，SPDAT（串行外围设备数据寄存器）来完成数据传送。

在SPI通讯期间，数据同步地被串行的移进移出。串行时钟线（SCK）使两条串行数据线（MOSI和MISO）上数据的移动和采样保持同步。从设备选择线（ $\overline{SS}$ ）可以独立地选择SPI从属设备；如果从设备没有被选中，则不能参与SPI总线上的活动。

当SPI主设备通过MOSI线传送数据到从设备时，从设备通过MISO线发送数据到主设备作为响应，这就实现了在同一时钟下数据发送和接收的同步全双工传输。发送移位寄存器和接收移位寄存器使用相同的特殊功能器地址，对SPI数据寄存器SPDAT进行写操作将写入发送移位寄存器，对SPDAT寄存器进行读操作将获得接收移位寄存器的数据。



全双工主从互联图

主模式

(1) 模式启动

SPI主设备控制SPI总线上所有数据传送的启动。当SPCON寄存器中的MSTR位置1时，SPI在主模式下运行，只有一个主设备可以启动传送。

(2) 发送

在SPI主模式下，写一个字节数据到SPI数据寄存器SPDAT，数据将会写入发送移位缓冲器。如果发送移位寄存器已经存在一个数据，那么主SPI产生一个WCOL信号以表明写入太快。但是在发送移位寄存器中的数据不会受到影响，发送也不会中断。另外如果发送移位寄存器为空，那么主设备立即按照SCK上的SPI时钟频率串行地移出发送移位寄存器中的数据到MOSI线上。当传送完毕，SPSTA寄存器中的SPIF位被置1。如果SPI中断被允许，当SPIF位置1时，也会产生一个中断。

(3) 接收

当主设备通过MOSI线传送数据给从设备时，相对应的从设备同时也通过MISO线将其发送移位寄存器的内容传送给主设备的接收移位寄存器，实现全双工操作。因此，SPIF标志位置1即表示传送完成也表示接收数据完毕。从设备接收的数据按照MSB或LSB优先的传送方向存入主设备的接收移位寄存器。当一个字节的数据完全被移入接收寄存器时，处理器可以通过读SPDAT寄存器获得该数据。如果发生超限（SPIF标志未被清0，就试图开始下一次传送），RXOV位置1，表示发生数据超限，此时接收移位寄存器保持原有数据并且SPIF位置1，这样直到SPIF位被清0，SPI主设备将不会接收任何数据。

从模式

(1) 模式启动

当SPCON寄存器中的MSTR位清0，SPI在从模式下运行。在数据传送之前，从设备的 $\overline{SS}$ 引脚必须被置低，而且必须保持低电平直到一个字节数据传送完毕。

(2) 发送与接收

从属模式下，按照主设备控制的SCK信号，数据通过MOSI引脚移入，MISO引脚移出。一个位计数器记录SCK的边沿数，当接收移位寄存器移入8位数据（一个字节）同时发送移位寄存器移出8位数据（一个字节），SPIF标志位被置1。数据可以通过读取SPDAT寄存器获得。如果SPI中断被允许，当SPIF置1时，也会产生一个中断。

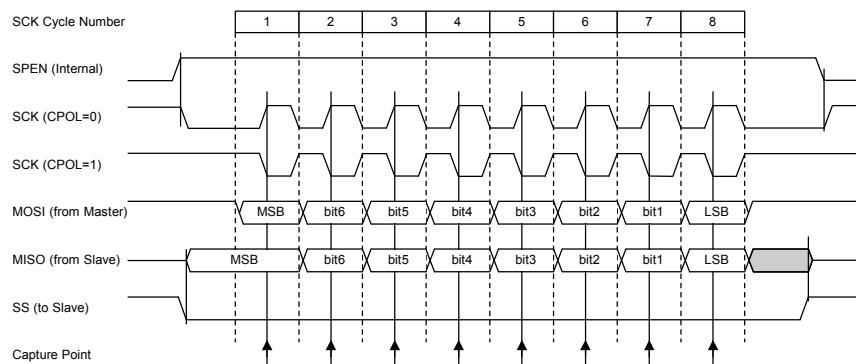
为防止超限，SPI从设备在向接收移位寄存器移入数据之前也必须软件清零SPIF标志位，否则RXOV位置1，表示发生数据超限。此时接收移位寄存器保持原有数据并且SPIF位置1，这样SPI从设备将不会接收任何数据直到SPIF清0。

SPI从设备不能启动数据传送，所以SPI从设备必须在主设备开始一次新的数据传送之前将要传送的数据写入发送移位寄存器。如果在开始发送之前未写入数据，从设备将传送“0x00”字节给主设备。如果写SPDAT操作发生在传送过程中，那么SPI从设备的WCOL标志位置1，即如果传送移位寄存器已经含有数据，SPI从设备的WCOL位置1，表示写SPDAT冲突。但是移位寄存器的数据不受影响，传送也不会被中断。



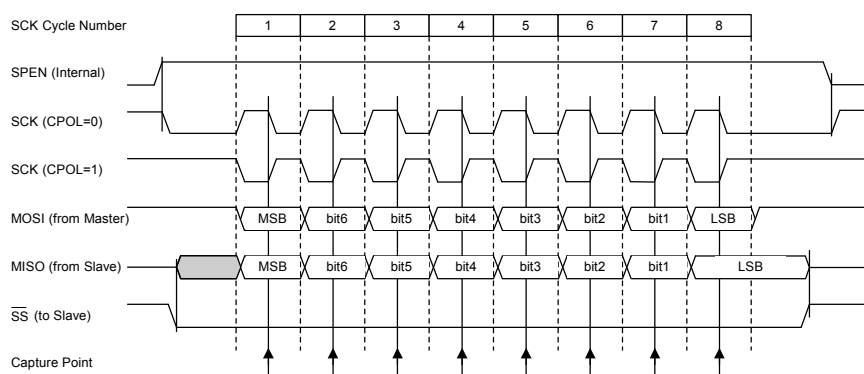
传送形式

通过软件设置SPCON寄存器的CPOL位和CPHA位，用户可以选择SPI时钟极性和相位的四种组合方式。CPOL位定义时钟的极性，即空闲时的电平状态，它对SPI传输格式影响不大。CPHA位定义时钟的相位，即定义允许数据采样移位的时钟边沿。在主从通讯的两个设备中，时钟极性相位的设置应一致。



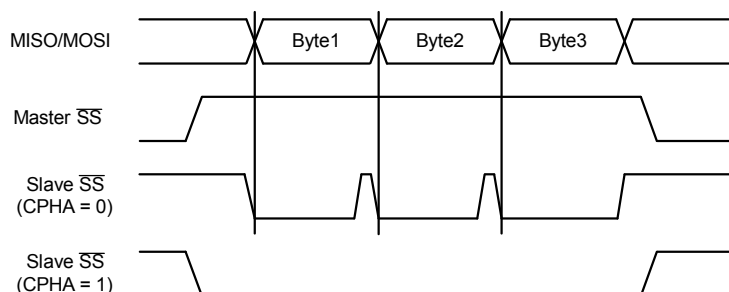
数据传送形式 (CPHA = 0)

如果CPHA = 0，SCK的第一个沿捕获数据，从设备必须在SCK的第一个沿之前将数据准备好，因此， $\overline{SS}$ 引脚的下降沿从设备开始发送数据。 $\overline{SS}$ 引脚在每次传送完一个字节之后必须被拉高，在发送下一个字节之前重新设置为低电平，因此当CPHA = 0，SSDIS不起作用。



数据发送形式 (CPHA = 1)

如果CPHA = 1，主设备在SCK的第一个沿将数据输出到MOSI线上，从设备把SCK的第一个沿作为开始发送信号。用户必须在第一个SCK的两个沿内完成写SPDAT的操作。 $\overline{SS}$ 引脚在每个字节数据的传送过程始终保持低电平。这种数据传输形式是一个主设备一个从设备之间通信的首选形式。



CPHA/ $\overline{SS}$ 时序

注意：当SPI用作从设备模式，且SPCON寄存器的CPOL位清0，SCK/P2.4端口必须设置为输入模式，并在SPEN位置1前打开上拉电阻。



8.2.6 出错检测

SPSTA寄存器中的标志位表示在SPI通讯中的出错情况：

(1) 模式故障 (MODF)

SPI主模式下的模式故障出错表明 $\overline{SS}$ 引脚上的电平状态与实际的设备模式不一致。SPSTA寄存器中MODF位置1后，表明系统控制存在多主设备冲突的问题。这种情况下，SPI系统受到如下影响：

- 产生 SPI 接收/错误 CPU 中断请求；
- SPSTA 寄存器的 SPEN 位清 0，SPI 被禁止；
- SPCON 寄存器的 MSTR 位清 0。

当SPCON寄存器的 $\overline{SS}$ 引脚禁止位 (SSDIS) 清0， $\overline{SS}$ 引脚信号为低时，MODF标志位置1。然而，对于只有一个主设备的系统来说，主设备的 $\overline{SS}$ 引脚被拉低，那决不是另外一个主设备试图驱动网络。这种情况下，为防止MODF置1，可使SPCON寄存器中的SSDIS位置1， $\overline{SS}$ 引脚作为普通I/O口或是其它功能引脚。

重新启动串行通信时，用户必须将MODF位软件清0，将SPCON寄存器中的MSTR位和SPSTA寄存器的SPEN位置1，重新启动主模式。

(2) 写冲突 (WCOL)

在发送数据序列期间写入SPDAT寄存器会引起的写冲突，SPSTA寄存器中的WCOL位置1。WCOL位置1不会引起中断，发送也不会中止。WCOL 位需由软件清0。

(3) 超限情况 (RXOV)

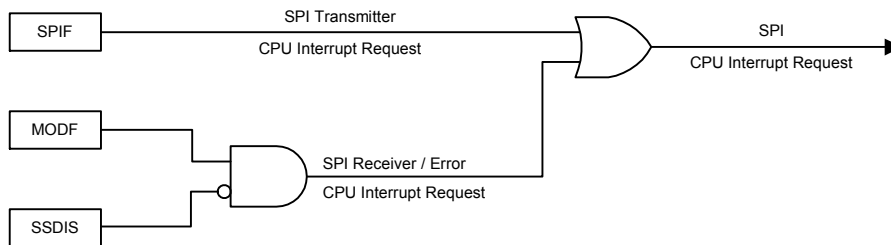
主设备或从设备尚未清除SPIF位，主或从设备又试图发送几个数据字节时，超限情况发生。在这种情况下，接收移位寄存器保持原有数据，SPIF置1，同样SPI设备直到SPIF被清除后才会再接收数据。在SPIF位被清除之前继续调用中断，发送也不会中止。RXOV位置1不会引起中断，RXOV位需由软件清0。

8.2.7 中断

两种SPI状态标志SPIF & MODF能产生一个CPU中断请求。

串行外围设备数据发送标志，SPIF：完成一个字节发送后由硬件置1。

模式故障标志，MODF：该位被置1表示 $\overline{SS}$ 引脚上的电平与SPI模式不一致的。SSDIS位为0并且MODF置1将产生SPI接收器/出错CPU中断请求。当SSDIS置1时，无MODF中断请求产生。



SPI中断请求的产生



8.2.8 寄存器

Table 8.6 SPI控制寄存器

A2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	DIR	传送方向选择位 0: MSB优先发送 1: LSB优先发送
6	MSTR	SP设备选择位 0: 配置SPI作为从属设备 1: 配置SPI作为主设备
5	CPHA	时钟相位控制位 0: SCK周期的第一沿采集数据 1: SCK周期的第二沿采集数据
4	CPOL	时钟极性控制位 0: 在Idle状态下SCK处于低电平 1: 在Idle状态下SCK处于高电平
3	SSDIS	SS引脚控制位 0: 在主和从属模式下, 打开SS引脚 1: 在主和从属模式下, 关闭SS引脚 如果SSDIS置1, 不产生MODF中断请求。 在从属模式下, 如果CPHA = 0, 该位不起作用。
2-0	SPR [2:0]	串行外部设备时钟速率选择位 000: $f_{SYS}/4$ 001: $f_{SYS}/8$ 010: $f_{SYS}/16$ 011: $f_{SYS}/32$ 100: $f_{SYS}/64$ 其他: $f_{SYS}/128$



Table 8.7 SPI状态寄存器

F8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPSTA	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	SPEN	SPI控制位 0: 关闭SPI 1: 打开SPI接口
6	SPIF	串行外部设备数据传送标志位 0: 由软件清0 1: 表明已完成数据传输, 由硬件置1
5	MODF	模式故障位 0: 由软件清0 1: 表明 $\overline{SS}$ 引脚电平与SPI模式不一致, 由硬件置1
4	WCOL	写入冲突标志位 0: 有软件清0, 表明已处理写入冲突 1: 由硬件置1, 表明检测到一个冲突
3	RXOV	接收超限位 0: 表明已处理接收超限, 由软件清0 1: 表明已检测到接收超限, 由硬件置1

Table 8.8 SPI数据寄存器

A4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPDAT	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SPD7-0	写入SPDAT的数据被放置到发送移位寄存器中。 读取SPDAT时将获得接收移位寄存器的数据。

注意: 当关闭SPI功能后, 读取SPI数据寄存器SPDAT的数据无效。



8.3 两线串行接口 (TWI)

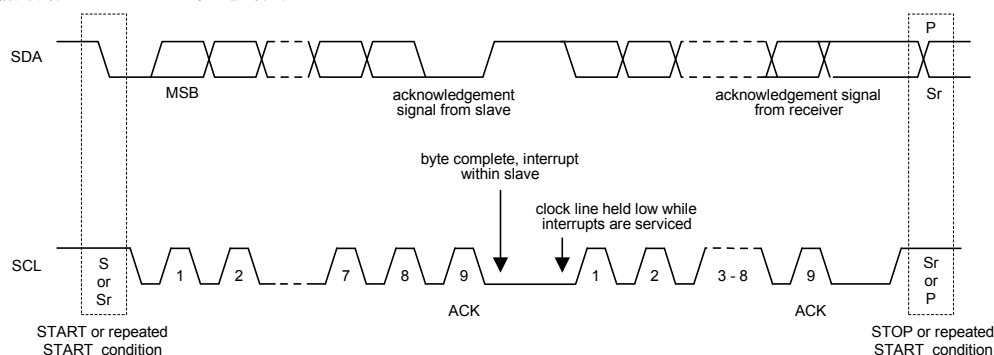
8.3.1 特性

- 只支持主模式
- 数据传输速率可选择

主机到从机的数据传输：首先主机发送一个控制字节，从机返回一个“应答位 (ACK)”。接着数据字节由主机传输到从机中，从机在每一个字节接收完毕后返回一个“应答位”。

从机到主机的数据传输：首先主机发送一个控制字节，从机返回一个“应答位”。接着数据字节由从机传输到主机中，主机在每一个字节接收完毕后返回一个“应答位”。主机在最后一个字节接收完毕后返回一个“负应答位 (NACK)”。“ACK”或“NACK”信号由TWICON寄存器中的ACK位控制。

START和STOP信号由主机产生，一次数据传输以一个STOP信号或一个重复START信号中止，一个重复START信号也是从下一次数据传输开始的，TWI总线不被释放。



TWI总线上的数据传输

8.3.2 TWI工作模式

SH79F32的TWI仅支持主模式，主模式又包括主发送模式和主接收模式。TWI数据传输速率可以从 $f_{SYS}/160$, $f_{SYS}/80$, $f_{SYS}/40$, $f_{SYS}/20$ 这几档中进行选择。

主发送模式

在主发送模式中，数据传输由主机到从机，流程如下：

(1) 初始化TWI

- 通过设置BR[1:0]，设置TWI波特率
- 通过置1 ETWI位，使能TWI中断。并且清0 TWIIF位
- 通过置1 TWIEN位，使能TWI
- 置1 STA位来启动TWI，产生一个START信号

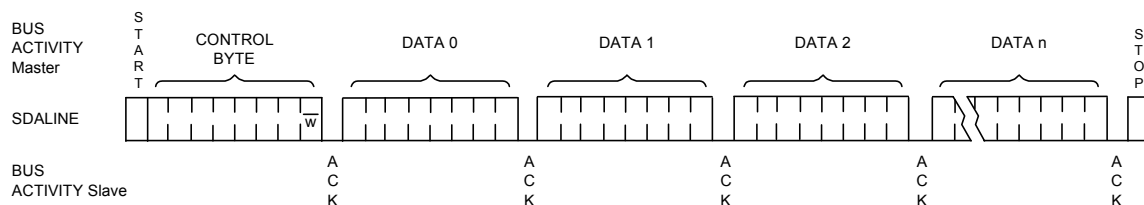
(2) 当发送一个START信号时，TWIIF置1且产生TWI中断，软件必须首先写控制字节到TWIDAT中，然后清0 TWIIF标志位以允许下一次中断。在控制字节发送之后，STA位会清0。

(3) 当从机收到控制字节后会返回ACK或NACK信号，第2个中断产生。

如果ACK = 0，表明通信出错，软件必须置1 STA位以开始第二次通信，或置1 STO 位以中止通信。

如果ACK = 1，表明通信成功，软件必须为下一次发送新字节到TWIDAT寄存器做准备。然后退出中断服务程序，同时TWIIF被清除。

通信重复上述3个步骤直到所有字节都被发送完毕，然后主发送器必须置1 STO位来中止发送。如果总线中止，硬件清0 STO位。



主发送模式的数据传输



主接收模式

在主接收模式中，由从发送器接收到数据字节的数字。在重复START信号后，TWI引擎转换到主发送器模式。流程如下：

(1) 初始TWI

- 通过设置BR[1:0]，设置TWI波特率
- 通过置1 ETWI位，使能TWI中断。并且清0 TWIIF位
- 通过置1 TWIEN位，使能TWI
- 置1 STA位来启动TWI，产生一个START信号

(2) 当发送一个START信号时，TWIIF被设置且产生TWI中断，软件必须首先写控制字节到TWIDAT中，然后清除TWIIF标志以允许下一次中断。在控制字节发送之后，STA会被清除。

(3) 从机接收到控制字节发出ACK信号，主机产生第2个中断。

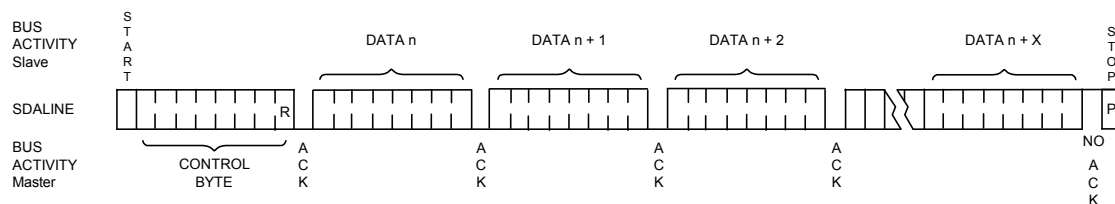
如果ACK = 0，表明通信出错，软件必须置1 STA位以开始第二次通信，或置1 STO位以中止通信。

如果ACK = 1，表明通信成功，软件必须为再一次发送新的字节到TWIDAT寄存器做准备。然后退出中断服务程序，同时TWIIF被清除。

(4) 当接收到新的数据时，会产生中断

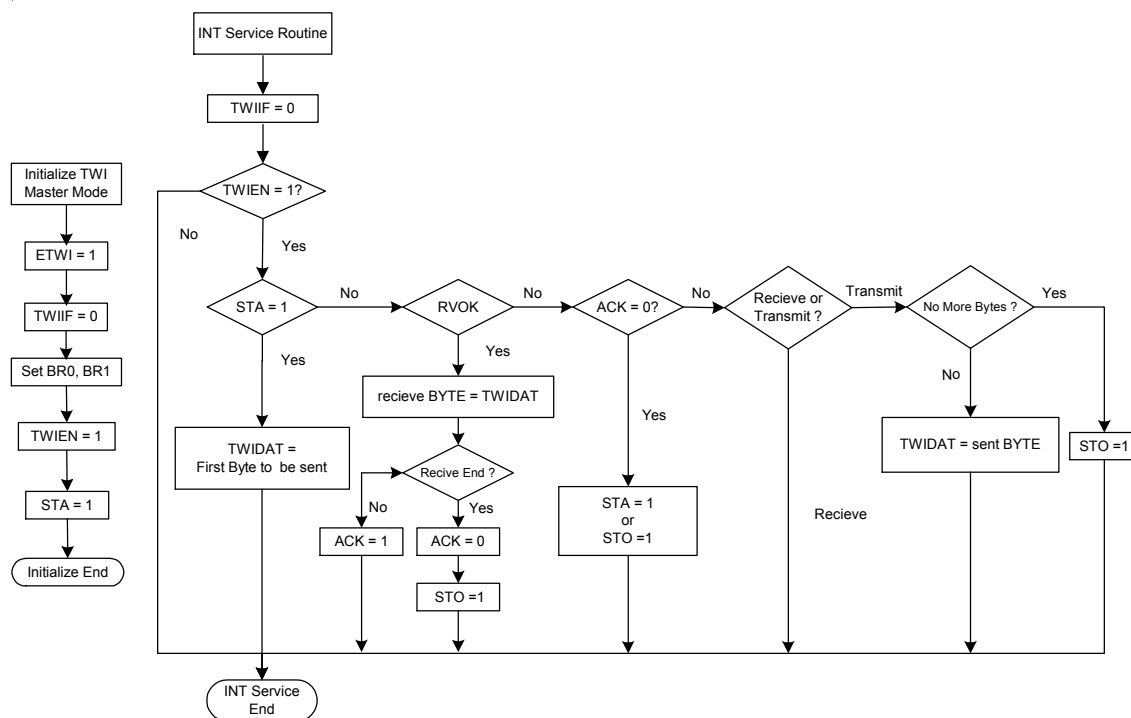
如果RVOK = 0，表明没有接收到数据

如果RVOK = 1，表明接收到数据，软件从TWIDAT寄存器中得到数据，然后置1 ACK位接收下一字节；清ACK位和置1 STO位中止通信。如果总线中止，硬件清0 STO。



主接收模式的数据传输

软件流程图





8.3.3 寄存器

Table 8.9 TWI状态和控制寄存器

A6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWICON	TWIEN	TWIIF	STA	STO	RXOK	ACK	BR1	BR0
读/写	读/写	读/写	读/写	读/写	只读	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TWIEN	TWI允许位 0: 禁止TWI接口 1: 允许TWI接口
6	TWIIF	TWI中断标志位 0: 中断没有发生 1: 由硬件置1表示TWI中断产生
5	STA	开始标志位 0: 在传送第一个字节后由硬件清0, 或错误发生 1: 当总线闲置时, 由软件置1产生一个START或RESTART信号 如果同时置1 STA位和STO位, 传送START信号后再传送STOP信号
4	STO	停止标志位 0: 在传送STOP信号后由硬件清除 1: 由软件设置产生一个STOP信号, TWI引擎进入Idle状态 如果设置STA和STO, 传送START信号后再传送STOP信号
3	RXOK	收到新字节标志位 0: 未收到新字节, 当如去TWIDAT时由硬件清除 1: 收到新字节, 准备读取新的字节, 由硬件设置
2	ACK	确认标志位 0: 在主接收模式下: 由软件清0使SDA线路上产生NAK信号 在主传输模式下: 由硬件清0表示SDA线路上收到NAK信号 1: 在主接收模式下: 由软件置1使SDA线路上产生ACK信号 在主传输模式下: 由硬件置1表示SDA线路上收到ACK信号
1-0	BR[1:0]	波特率控制位 00: 波特率 = 系统时钟/160 01: 波特率 = 系统时钟/80 10: 波特率 = 系统时钟/40 11: 波特率 = 系统时钟/20

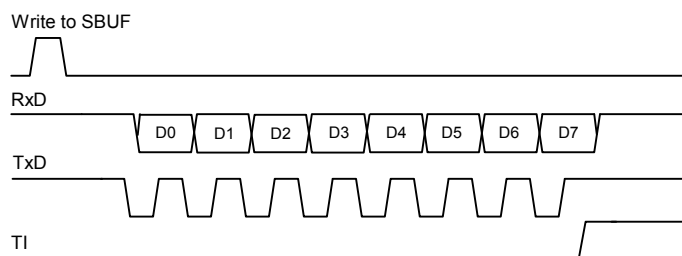
**Table 8.10** TWI数据寄存器

A7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWIDAT	TWID7	TWID6	TWID5	TWID4	TWID3	TWID2	TWID1	TWID0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TWID[7:0]	TWI数据存储器 TWI数据寄存器是读/写移位寄存器的缓冲器。 当移位寄存器为空时，写入TWI数据寄存器的数据将直接写入移位寄存器。 当移位寄存器不为空时，直到移位寄存器为空，才将写入TWI数据寄存器的数据写入移位寄存器。 接收完数据后，移位寄存器的数据会写入TWI数据寄存器，此时读取TWI数据寄存器返回接收到的数据。 如果接收仍在进行中，读取TWI数据寄存器将返回上一次存储在TWI数据寄存器中的值（无论该数据是接收到的还是软件写入的）。

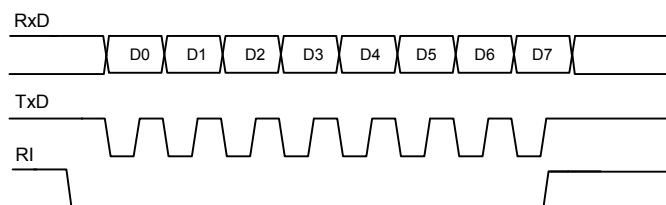


任何将SBUF作为目标寄存器的写操作都会启动发送。下一个系统时钟Tx控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，Tx控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置1，并且RxD引脚保持高电平。



Send Timing of Mode 0

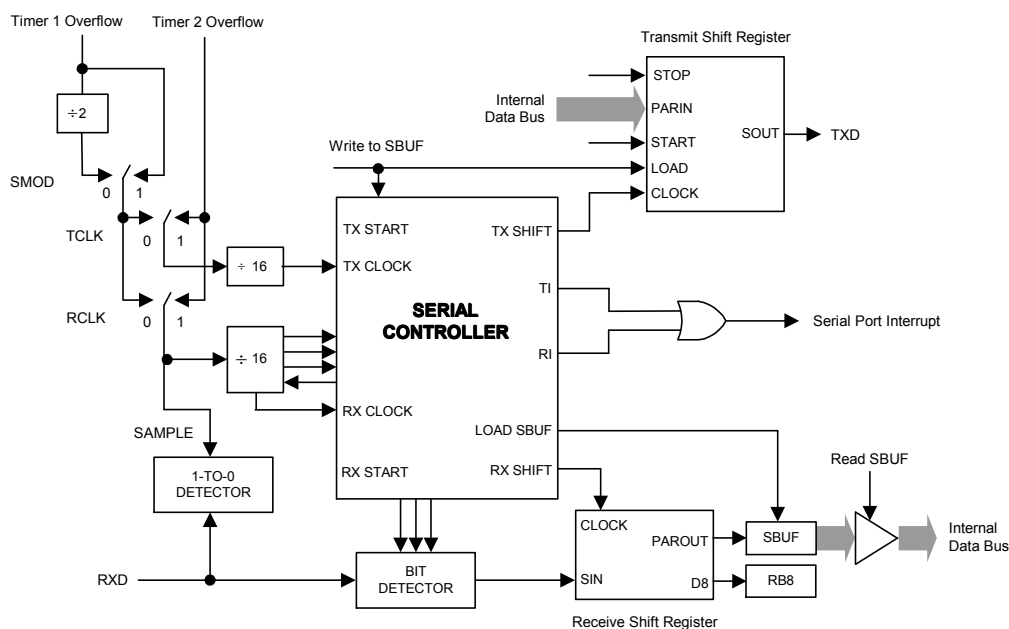
REN (SCON.4) 置1和RI (SCON.0) 清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位都接收到接收移位寄存器中后，Rx控制块停止接收，然后在下一个系统时钟的上升沿上RI置1，直到被软件清0才允许接收。



Receive Timing of Mode 0

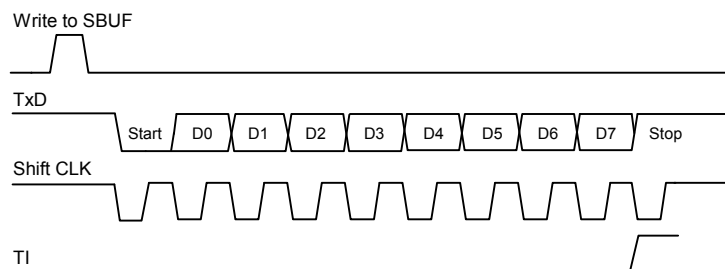
方式1: 8位EUART, 可变波特率, 异步全双工

方式1提供10位全双工异步通信，10位由一个起始位（逻辑0），8个数据位（低位为第一位），和一个停止位（逻辑1）组成。在接收时，这8个数据位存储在SBUF中而停止位储存在RB8 (SCON.2) 中。方式1中的波特率是可变的，串行收发波特率可被设置为定时器1溢出率的1/16或1/32，或是定时器2溢出率的1/16（详见波特率章节）。功能块框图如下图所示：





任何将SBUF作为目标寄存器的写操作都会启动发送，实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TxD引脚上移出，然后是8位数据位。在发送移位寄存器中的所有8位数据都发送完后，停止位在TxD引脚上移出，在停止位发出的同时TI标志置1。

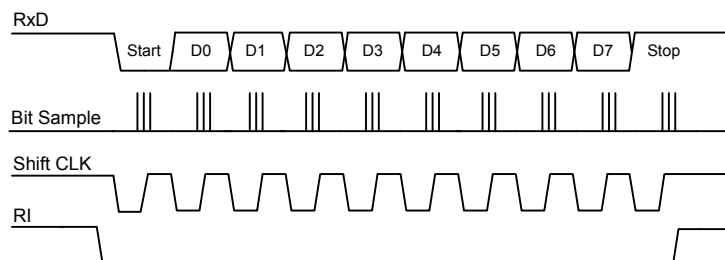


Send Timing of Mode 1

只有REN位置1时才允许接收。当RxD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的停止位 = 1

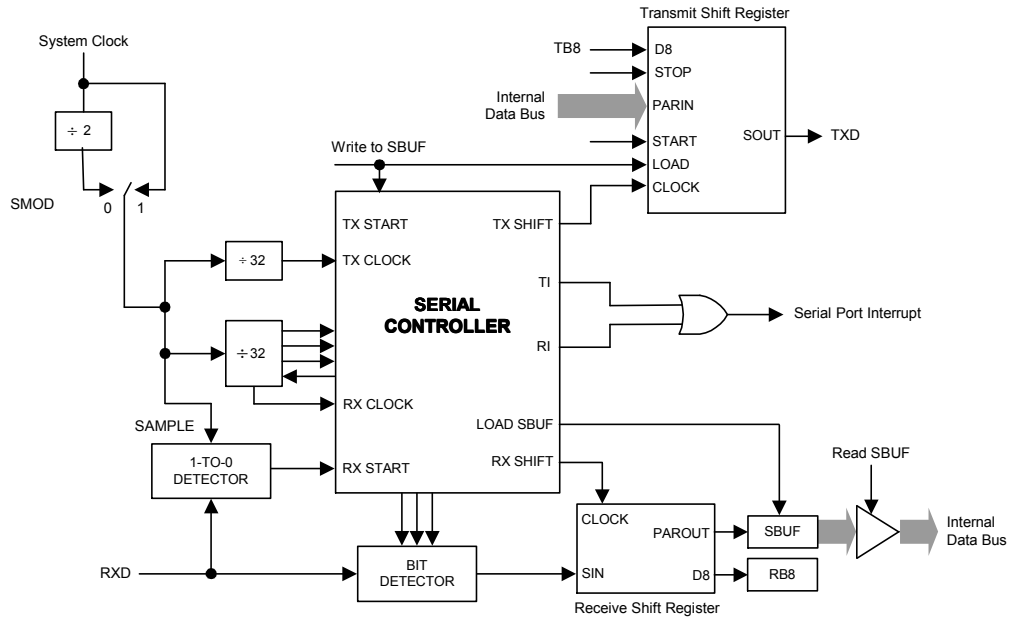
如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUF，RI被置1。否则接收的帧会丢失。这时，接收器将重新去探测RxD端是否另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



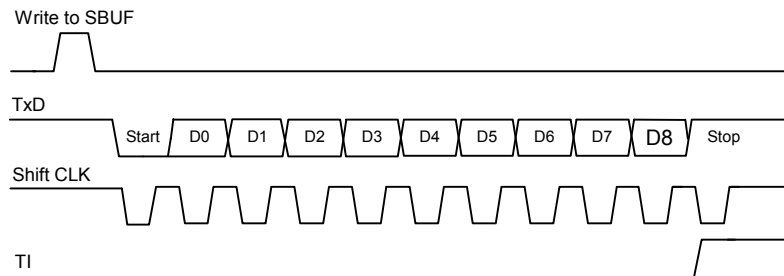
Receive Timing of Mode 1

**方式2: 9位EUART, 固定波特率, 异步全双工**

这个方式使用异步全双工通信中的11位。一帧由一个起始位（逻辑0），8个数据位（低位为第一位），一个可编程的第9数据位（SCON中的TB8）可以写0或1，例如，可写入PSW中的奇偶位P，或用作多机通信中的数据/地址标志位。当接收到数据时，第9数据位进入RB8而停止位不保存。PCON中的SMOD位选择波特率为系统工作频率的1/32或1/64。功能块框图如下所示：



任何将SBUF作为目标寄存器的写操作都会启动发送，同时也将TB8载入到发送移位寄存器的第9位中。实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TxD引脚上移出，然后是的第9数据位。在发送转换寄存器中的所有9位数据都发送完后，停止位在TxD引脚上移出，在停止位发送后TI标志置1。

**Send Timing of Mode 2**

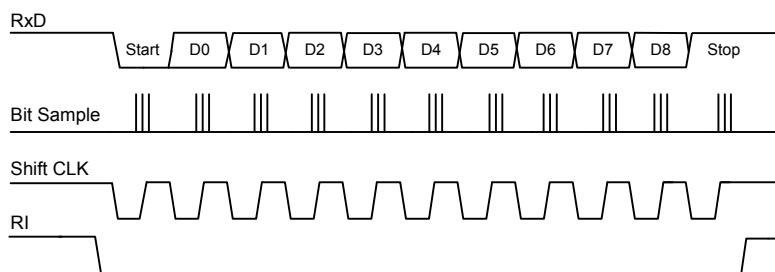


只有REN位置1时才允许接收。当RxD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的第9位 = 1，且接收的字节符合实际从机地址

如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUF，RI被置1。否则接收的数据帧会丢失。

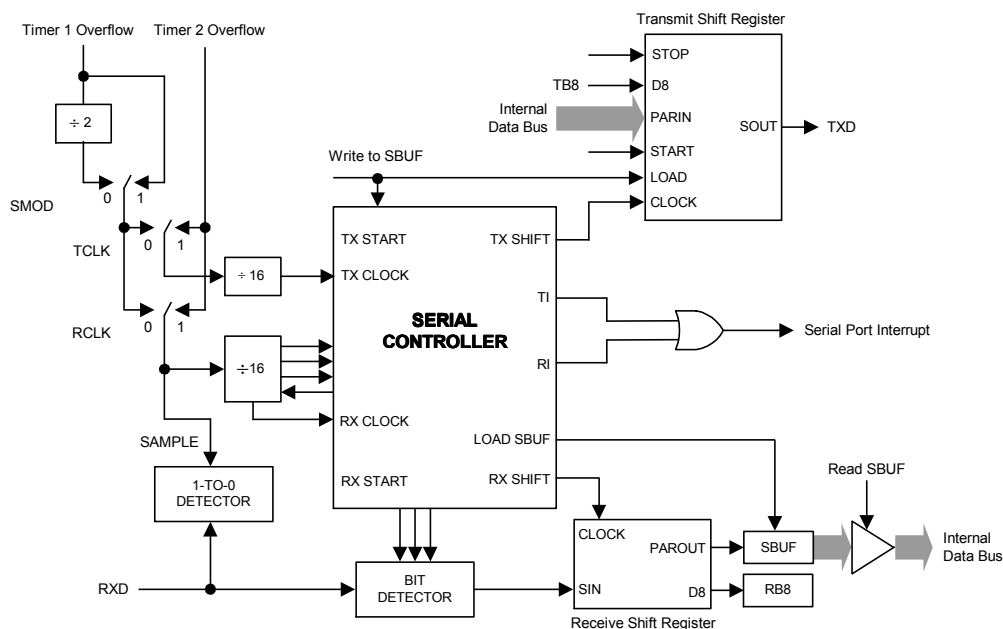
在停止位的当中，接收器回到寻找RxD引脚上的另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 2

方式3: 9位EUART，可变波特率，异步全双工

方式3使用方式2的传输协议以及方式1的波特率产生方式。





8.4.3 波特率

在方式0中，波特率可编程为系统时钟的1/12或1/4，由SM2位决定。当SM2为0时，串行端口在系统时钟的1/12下运行。当SM2为1时，串行端口在系统时钟的1/4下运行。

在方式1和方式3中，波特率可选择来至定时器1或定时器2的溢出率。

分别置TCLK（T2CON.4）和RCLK（T2CON.5）位为1来选择定时器2作为TX和RX的波特时钟源（详见定时器章节）。无论TCLK还是RCLK为逻辑1，定时器2都为波特率发生器方式。如果TCLK和RCLK为逻辑0，定时器1作为Tx和Rx的波特时钟源。

方式1和方式3波特率公式如下所示，其中TH1是定时器1的8位自动重载寄存器，SMOD为EUSART的波特率二倍频器（PCON.7），[RCAP2H, RCAP2L]是定时器2的16位重载寄存器。T1CLK是定时器1的时钟源，T2CLK是定时器2的时钟源。

$$\text{BaudRate} = \frac{2\text{SMOD}}{32} \times \frac{f_{T1}}{256 - \text{TH1}}, \text{ 用定时器1作为波特率发生器, 定时器1工作在方式2}$$

$$\text{BaudRate} = \frac{1}{2 \times 16} \times \frac{f_{T2}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}, \text{ 用定时器2作为波特率发生器, 定时器2时钟源为系统时钟}$$

$$\text{BaudRate} = \frac{1}{16} \times \frac{f_{T2}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}, \text{ 用定时器2作为波特率发生器, 定时器2时钟源为T2引脚输入时钟}$$

在方式2中，波特率固定为系统时钟的1/32或1/64，由SMOD位（PCON.7）决定。当SMOD位为0时，EUSART以系统时钟的1/64运行。当SMOD位为1时，EUSART以系统时钟的1/32运行。

$$\text{BaudRate} = 2\text{SMOD} \times \left(\frac{f_{\text{SYS}}}{64}\right)$$

8.4.4 多机通讯

软件地址识别

方式2和方式3有一个专门的适用于多机通讯的功能。在这两种方式下，接收的是9位数据，第9位移入RB8中，然后再来一位停止位。EUSART可以这样来设定：当接收到停止位时，只有在RB8 = 1的条件下，串行口中断才会有效（请求标志RI置1）。可以通过将SCON寄存器的SM2位置1使EUSART具有这个功能。

在多机通讯系统中，以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时，它先送出一地址字节，以辨认目标从机。地址字节与数据字节可用第9数据位来区别，地址字节的第9位为1，数据字节的第9位为0。

如果从机SM2为1，则不会响应数据字节中断。地址字节可以中断所有从机，这样，每一个从机都检查所接收到的地址字节，以判别自己是不是目标从机。被寻到的从机清0 SM2位，并准备接收即将到来的数据字节，当接收完毕时，从机再一次将SM2置1。没有被寻址的从机，则维持它们的SM2位为1，忽略到来的数据字节，继续做自己的事情。

注意：在方式0中，SM2用来选择波特率加倍。在方式1中，SM2用来检测停止位是否有效，如果SM2 = 1，接收中断不会响应直到接收到一个有效的停止位。

自动(硬件)地址识别

在方式2和方式3中，SM2置1将使EUSART在如下状态下运行：当1个停止位被接收时，如果载入RB8的第9数据位为1（地址字节）并且接收到的数据字节符合EUSART的从机地址，EUSART产生一个中断。接着，从机应该将SM2清零，以接收后续的数据字节。

在9位方式下要求第9位为1以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机的地址。所有从机在等待接收地址字节时，为了确保仅在接收地址字节时产生中断，SM2位必须置1。自动地址识别的特点是只有地址匹配的从机才能产生中断，地址比较通过硬件完成而不是软件。

中断产生后，地址相匹配的从机清零SM2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕，地址匹配的从机应该再次把SM2置1，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址（SADDR）和地址屏蔽（SADEN）。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR内位的有效与否，如果SADEN中某一位为0，则SADDR中相应位的被忽略，如果SADEN中某一位置1，则SADDR中相应位的将用于得到给定的从机地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其他的从机。



记忆码	从机1	从机2
SADDR	10100100	10100111
SADEN (为0的位被忽略)	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址 (SADDR或SADEN)	1111111x	11111111

从机1和从机2给定地址的最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机希望同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，此时有两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的逻辑或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了给定地址和广播地址为XXXXXXXX（所有位都被忽略）。这有效地去除了多处机通讯的特性，禁止了自动寻址方式。这样的EUART将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。

8.4.5 帧出错检测

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置1后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

注意：SSTAT位必须为逻辑1是访问状态位（FE，RXOVR和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SM0，SM1和SM2）。

发送冲突

如果在一个发送正在进行时，用户软件写数据到SBUF寄存器时，发送冲突位（SCON寄存器中的TXCOL位）置1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

接收溢出

如果在接收缓冲器中的数据未被读取之前，又有新的数据存入接收缓冲器，那么接收溢出位（SCON寄存器中的RXOVR位）置1。如果发生了接收溢出，接收缓冲器中原来的数据将丢失。

帧出错

如果检测到一个无效（低）停止位，那么帧出错位（寄存器SCON中的FE）置1。

暂停检测

当连续检测到11个位都为低电平位时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART将进入空闲状态并一直保持，直至接收到有效停止位（RxD引脚上出现上升沿）。

8.4.6 EUART1

EUART1的控制和工作方式与EUART相同，但只使用定时器2作为波特率发生器不管在T2CON寄存器中的TCK和RCK位是1还是0。EUART1包含IR接口（详见IR章节）。

$$\text{如果T2CON中的TCLK和RCLK为0, EUART1波特率为: } \text{BaudRate} = \frac{1}{16} \times \frac{f_{\text{SYS}}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}$$

$$\text{如果T2CON中的TCLK和RCLK为1, EUART1波特率为: } \text{BaudRate} = \frac{1}{16 \times 2} \times \frac{f_{\text{SYS}}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}$$

注意：在发送之前TxD和TXD1引脚必须被设置为输出高电平。

**8.4.7 寄存器****Table 8.11** 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	SMOD	波特率加倍器位 若使用定时器1作为波特率发生器，在方式1和3中置1，EUART的波特率会加倍，如果在方式2中置1，EUART的波特率会加倍
6	SSTAT	SCON [7:5]功能选择位 0: SCON [7:5]工作方式作为SM0, SM1, SM2 1: SCON [7:5]工作方式作为FE, RXOV, TXCOL
5	SSTAT1	SCON1 [7:5]功能选择位 0: SCON1 [7:5]工作方式如同SM10, SM11, SM12 1: SCON1 [7:5]工作方式如同FE1, RXOV1, TXCOL1
3-2	GF [1:0]	用于软件的通用标志位
1	PD	掉电模式控制位
0	IDL	空闲模式控制位



EUART相关SFR

Table 8.12 EUART控制及状态寄存器

98H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM [0:1]	EUART串行方式控制位, SSTAT = 0 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
7	FE	EUART帧出错标志位, 当FE位被读时, SSTAT位必须被设置为1 0: 无帧出错, 由软件清0 1: 发生帧出错, 由硬件置1
6	RXOV	EUART接收溢出标志位, 当RXOV位被读时, SSTAT位必须被设置为1 0: 没有接收溢出, 由软件清0 1: 接收溢出, 由硬件置1
5	SM2	EUART多处理机通讯允许位 (第9位“1”校验器), SSTAT = 0 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 停止位将置RI为1产生中断 在方式2和3下, 任何字节都会置RI为1产生中断 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位 (1) 才能置RI为1产生中断 在方式2和3下, 只有寻址字节 (第9位 = 1) 能置RI为1产生中断
5	TXCOL	EUART发送冲突标志位, 当TXCOL位被读时, SSTAT位必须被设置为1 0: 无发送冲突, 由软件清0 1: 有发送冲突, 由硬件置1
4	REN	EUART接收器允许位 0: 接收禁止 1: 接收允许
3	TB8	第9位在EUART的方式2和3下发送, 由软件置1或清0
2	RB8	发送器, EUART的第8位 在方式0下, 不使用RB8 在方式1下, 如果接收中断发生, RB8的停止位会收到信号 在方式2和3下, 由第9位接收
1	TI	EUART的传送中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其他方式下的停止位开始
0	RI	EUART的接收中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其他方式下的停止位开始



Table 8.13 EUART数据缓冲器寄存器

99H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF.7-0	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回接收锁存器中的内容

Table 8.14 EUART从属地址及地址掩码寄存器

9AH-9BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR (9AH)	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN (9BH)	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR.7-0	SFR SADDR 定义EUART0的从机地址
7-0	SADEN.7-0	SFR SADEN 是一个位屏蔽寄存器，决定检验 SADDR 的哪个位地址 0: 不检验SADDR中的相应位 1: 检验在SADDR中的相应位



EUART1相关SFR

Table 8.15 EUART1控制及状态寄存器

D8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON1	SM10 /FE1	SM11 /RXOV1	SM12 /TXCOL1	REN1	TB18	RB18	TI1	RI1
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM1 [0:1]	EUART1串行方式控制位, SSTAT1 = 0 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
7	FE1	EUART1帧出错标志位, 当FE1位被读时, SSTAT1位必须被设置为1 0: 无帧出错, 由软件清0 1: 发生帧出错, 由硬件置1
6	RXOV1	EUART1接收完毕标志位, 当RXOV1位被读时, SSTAT1位必须被设置为1 0: 无接收溢出, 由软件清0 1: 接收溢出, 由硬件置1
5	SM12	EUART1多处理机通讯允许位 (第9位“1”校验器), SSTAT1 = 0 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 停止位将置RI为1产生中断 在方式2和3下, 任何字节都会置RI为1产生中断 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位 (1) 才能置RI为1产生中断 在方式2和3下, 只有地址字节 (第9位 = 1) 能置RI为1产生中断
5	TXCOL1	EUART1发送冲突标志位, 当TXCOL1位被读时, SSTAT1位必须被设置为1 0: 无发送冲突, 由软件清0 1: 有发送冲突, 由硬件置1
4	REN1	EUART1接收器允许位 0: 接收禁止 1: 接收允许
3	TB18	第9位在EUART1的方式2和3下发送, 由软件置1或清0
2	RB18	发送器, EUART1的第8位 在方式0下, 不使用RB18 在方式1下, 如果接收中断发生, RB18是接收到的停止位 在方式2和3下, RB18是接收到的第9位
1	TI1	EUART1的传送中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其他方式下的停止位开始
0	RI1	EUART1的接收中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其他方式下的停止位开始



Table 8.16 EUART1数据缓冲器寄存器

D9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF1	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF1.7-0	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF1的写入将发送字节到移位寄存器中，然后开始传输 SBUF1的读取返回接收锁存器中的内容

Table 8.17 EUART1从属地址及地址掩码寄存器

DAH-DBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR1 (DAH)	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1 (DBH)	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

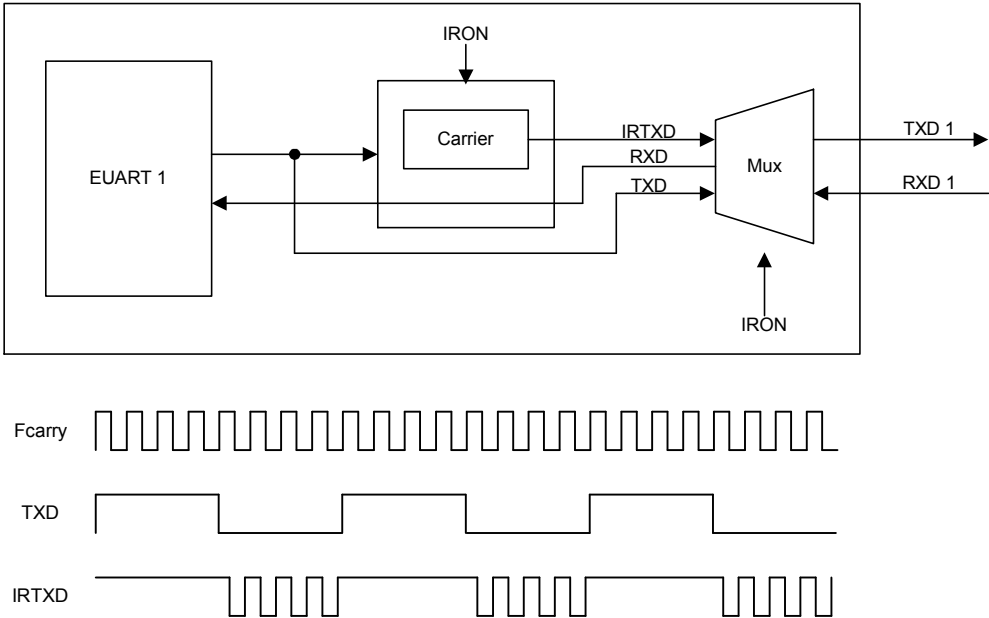
位编号	位符号	说明
7-0	SADDR1.7-0	SFR SADDR1 定义EUART的从机地址
7-0	SADEN1.7-0	SFR SADEN1 是一个位屏蔽寄存器，决定检验 SADDR1 的哪些位对应接收地址 0: 在 SADDR1 中的相应位被忽略 1: SADDR1 中的相应位被检验是否对应接收地址



8.5 IR

SH79F32提供一个内建在EUART1内部的IR接口。除了EUART1波形内的高频载波信号外，其他与EUART1完全一致。EUART1和IR不能同时工作。IRF寄存器决定载波频率，且每个载波都与TXD信号的下降沿同步。

当增加IR载波时，为了将EUART1误差减到最小，要求波特率低于9600bps。



8.5.1 寄存器

Table 8.18 IR控制寄存器

A1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IRCON	IRON	IRF6	IRF5	IRF4	IRF3	IRF2	IRF1	IRF0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	IRON	IR允许/禁止控制位 0: 禁止IR, EUART1作为普通串行端口 1: 允许IR, IR频率载入EUART1的TxD信号
6-0	IRF[6:0]	IR载波频率选择位 $F_{\text{carrier}} = \frac{\text{SYSCLK}}{2 \times (\text{IRF} + 1)}$



8.6 实时时间时钟（RTC）

8.6.1 特性

- 32.768kHz时钟输入，内部校准电路，精度 $\pm 5\text{ppm}$ （ ± 0.5 秒/天）
- 半秒/秒、分钟、时、日、星期、月、年寄存器
- 对RTC模块所涉及的寄存器的写操作，要等待2个32.768kHz时钟（大于61 μs ）才能真正写入寄存器
- 对RTC模块所涉及的寄存器的写操作，要等待2个32K时钟（大于61 μs ）才能真正写入寄存器
- RTC模块仅在选择使用32.768kHz晶体振荡器时适用

8.6.2 I/O引脚

RTC功能使用2个I/O引脚：CALIN和CALOUT。在校准期间，CALIN作为输入引脚用于精度为1ppm的1Hz时钟输入。在校准之后，CALOUT用于校准后的补偿时钟输出管脚，可以输出补偿后的60秒时钟或原始的32KHz时钟。

8.6.3 功能说明

时间和日历功能

RTC模块以秒、分钟和小时提供时钟指示；以星期、日、月和年（4进制）提供日历指示，并能对月和闰年进行自动调节。读取相关日历的各寄存器返回当前时间和日期。写入这些寄存器可设置时间和日期，而计数器会从新的设置开始重新计数。

日、星期、月、年寄存器提供日历功能，日寄存器数据的循环会根据月和闰年自动调整，4进制年寄存器的数据设置范围为0-3。

RTC 时间循环长度

寄存器	计数范围	计数溢出及自动数据重置	备注
SEC	00-59	59→00	-
MIN	00-59	59→00	-
HR	00-23	23→00	-
DAY	01-31	31→01	MTH = 1, 3, 5, 7, 8, 10, 12
	01-30	30→01	MTH = 4, 6, 9, 11
	01-29	29→01	MTH = 2, YR = 0（闰年）
	01-28	28→01	MTH = 2, YR = 1, 2, 3（平年）
MTH	01-12	12→01	-
YR	0-3	3→0	YR = 0 代表闰年
DOW	0-6	6→0	-

补偿

内建的频率补偿机制允许RTC模块可以使用非高精度32.768kHz晶振为其提供RTC计数时钟。有了补偿机制，系统可以得到精度高于驱动晶振精度的实时时钟。补偿值可以通过RTC模块校准功能由硬件完成，也可以由应用软件设置。

实时时钟功能

半秒/秒、分钟和小时寄存器提供了系统的实时时钟功能。半秒寄存器每次加1均会产生一个半秒中断请求信号，如果半秒中断允许（EHSEC = 1），CPU将响应半秒中断。

日历功能

日、星期、月和年计数寄存器提供日历功能。日计数器的计数范围会根据月和年（闰年）自动调节。4进制年计数器的范围为0-3，其中0代表闰年。



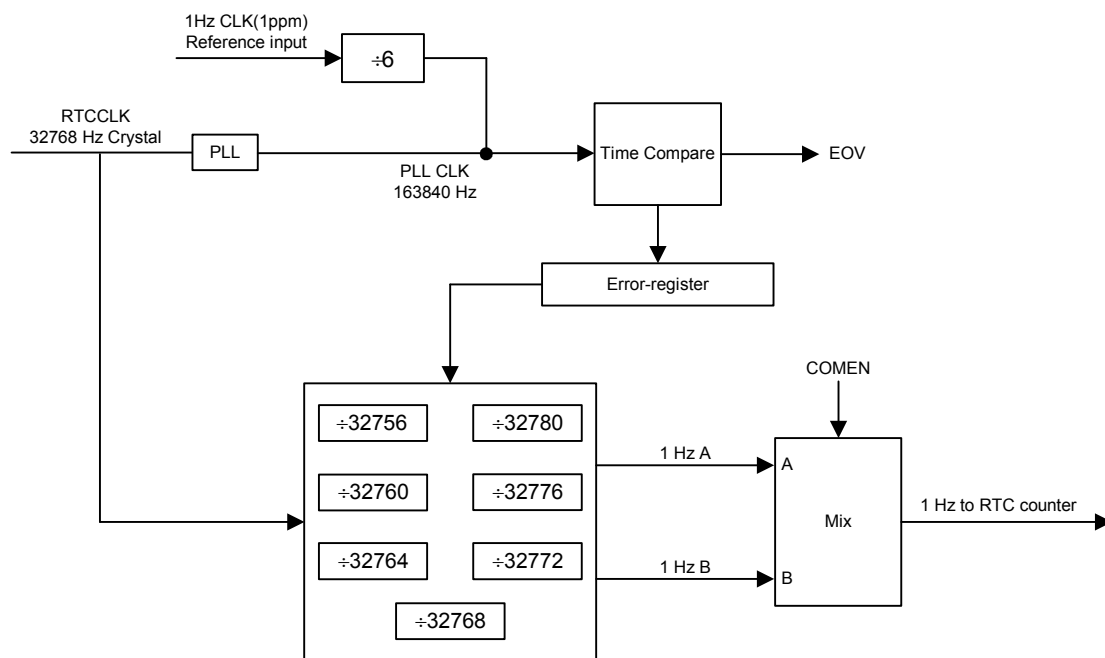
8.6.4 RTC时钟校准和补偿（方式A）

概述

RTC模块内建针对RTCCLK的校准和补偿电路。电路采用补偿32.768kHz晶体振荡器频率偏差的方法以得到更加精准的RTC时钟。利用这个方法可以降低晶振的成本。

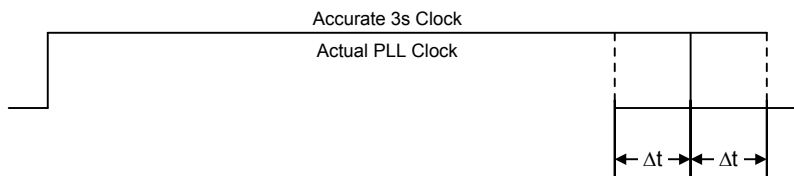
如果知道晶振的温度曲线特性及当前的温度，校准电路可以根据周围温度对晶振的频率偏差作出补偿。

电路提供最大 $\pm 258\text{ppm}$ 的补偿范围（-127~127），适用于普通30ppm的晶振，也可以降低PCB成本。使用这种运算规则，RTC模块能达到精确度在 $\pm 5\text{ppm}$ 内的RTC补偿时钟。



RTC时钟校准和补偿（模式A）

自动校准电路通过32.768kHz晶体振荡器驱动的RTCCLK信号与从CALIN引脚输入的1Hz（1ppm）信号进行比较，通过设置RTCCON寄存器的CAL位和AUTOCAL位来启动校准。在3秒的校准期间，“时间比较”模块比较两个时钟源的时间差异。



3秒内1HzCLK和PLLCLK之间的时差

校准误差

在1HzCLK开始之后，RTCCLK开始计数，在1HzCLK停止之后，RTCCLK停止计数。在3秒之内1HzCLK和RTCCLK之间的差异可以用PLLCLK时钟表示如下：

$$E = \text{PLLCLK cycles in } 3\text{s} - 32768 \times 5 \times 3$$



同步误差

因为PLLCLK和1HzCLK不能同步进行，导致的最大误差为 $\pm 1 \times \text{PLLCLK}$ 。相应的误差为：

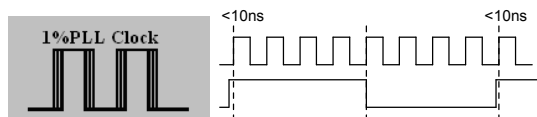
$$\frac{\pm 1}{32768 \times 5 \times 3} \times 10^6 \approx \pm 2 \text{ppm}$$



同步误差

其次为PLL电路产生的误差。由于PLL电路的限制，存在PLL误差，每个PLL时钟有1%的误差。累计到每个基础时钟，导致在每个基础时钟（32KHz）的上升沿有大约10ns的误差。因此最大PLL误差可如下计算出：

$$\pm \left(\frac{2 \times 0.07}{32768 \times 5 \times 3} + \frac{10 \times 10^{-9}}{32768 \times 5 \times 3} \right) \times 10^6 < \pm 1 \text{ppm}$$

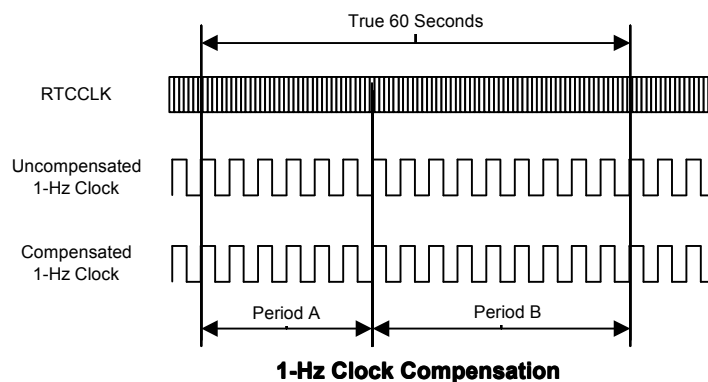


PLL误差

因此总误差在 $\pm 3 \text{ppm}$ 左右。

校准误差E储存在8位误差寄存器中（RTC校准数据寄存器RTCDAT）。负E值表示PLLCLK周期数要减去E值，因为RTCCLK比理想值32.768kHz慢，32768个RTCCLK时钟周期比1秒长。正E值表示PLLCLK周期数要加上E值，因为RTCCLK比理想值32.768kHz快，32768个RTCCLK时钟周期比1秒短。

如果时间差超过127个 RTCCLK周期，E寄存器溢出，EVOL标记被置1。超出127的余数被记录在E寄存器中。



1-Hz Clock Compensation

校准运算法则

在校准之后，E值存储在校准数据寄存器RTCDAT中，只有当RTCCON寄存器的COMEN位置1时，系统补偿功能才能启动。补偿时钟以每60秒为周期调整一次。

用户首先要在RTC可运行的每个温度点进行校准操作，然后将相应的校准值E存储在“校准表”（软件）中。当温度改变时，用户应该查询这个“校准表”，并将相应E值写入寄存器RTCDAT中。

	周期A		周期B	
	计数	分配器	计数	分配器
$-127 \leq E \leq -121$	$ E -120$	32756	$180- E $	32760
$-120 \leq E \leq -61$	$ E -60$	32760	$120- E $	32764
$-60 \leq E \leq -1$	$ E $	32764	$60- E $	32768
$E = 0$	无补偿，分配器是32768			
$1 \leq E \leq 60$	$ E $	32772	$60- E $	32768
$61 \leq E \leq 120$	$ E -60$	32776	$120- E $	32772
$121 \leq E \leq 127$	$ E -120$	32780	$180- E $	32776
补偿时钟：每60秒调整一次				
补偿范围： $\pm 258 \text{ppm}$				



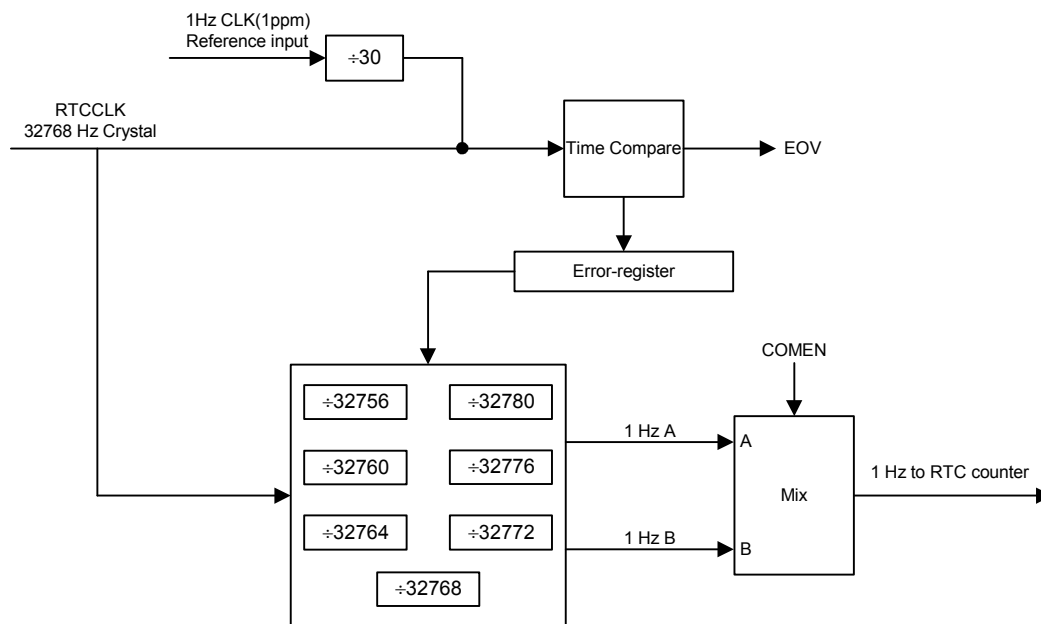
8.6.5 RTC时钟校准和补偿（方式B）

概述

RTC模块内建针对RTCCLK的校准和补偿电路。电路采用补偿32.768kHz晶体振荡器频率偏差的方法以得到更加精准的RTC时钟。利用这个方法可以降低晶振的成本。

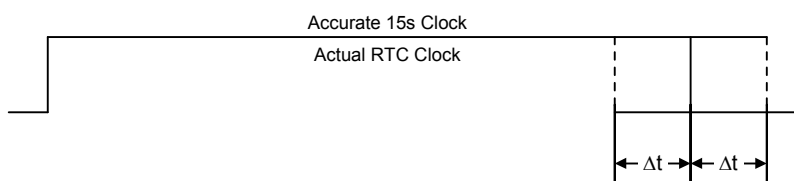
如果知道晶振的温度曲线特性及当前的温度，校准电路可以根据周围温度对晶振的频率偏差作出补偿。

电路提供最大 $\pm 258\text{ppm}$ 的补偿范围（ $-127\sim 127$ ），适用于普通 30ppm 的晶振，也可以降低PCB成本。使用这种运算规则，RTC模块能达到精确度在 $\pm 5\text{ppm}$ 内的补偿RTC时钟。



RTC时钟校准和补偿(模式B)

自动校准电路通过32.768kHz 晶体振荡器驱动的RTCCLK信号与从CALIN引脚输入的1Hz（1ppm）信号进行比较，通过设置RTCCON寄存器的CAL位和AUTOCAL位来启动校准。在15秒的校准期间，“时间比较”模块比较两个时钟源的时间差异。



15秒内1HzCLK和RTCCLK时差

校准误差

在1HzCLK 开始之后，RTCCLK开始计数，在1HzCLK停止之后，RTCCLK停止计数。在15秒之内1HzCLK和RTCCLK之间的差异可以用PLLCLK 时钟表示如下：

$$E = \text{RTCCLK cycles in } 15\text{s} - 32768 \times 15$$



同步误差

因为PLLCLK和1HzCLK不能同步进行，导致的最大误差为 $\pm 1 \times \text{PLLCLK}$ 。相应的误差为：

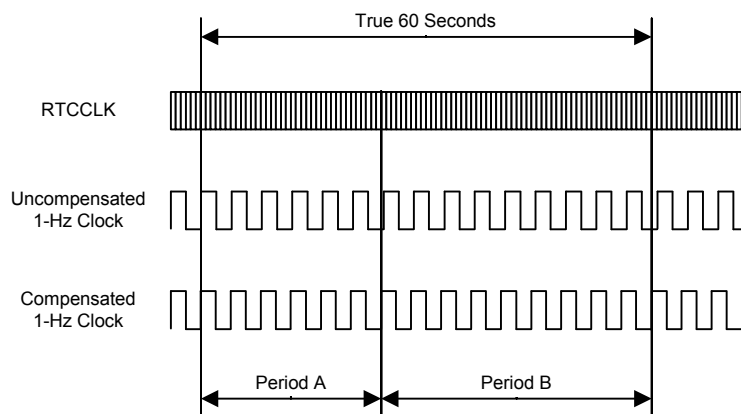
$$\frac{\pm 1}{32768 \times 15} \times 10^6 \approx \pm 2 \text{ppm}$$



同步误差

校准误差E储存在8位误差寄存器中（RTC校准数据寄存器RTCDAT）。负E值表示PLLCLK周期数要减去E值，因为RTCCLK比理想值32.768kHz慢，32768个RTCCLK时钟周期比1秒长。正E值表示PLLCLK周期数要加上E值，因为RTCCLK比理想值32.768kHz快，32768个RTCCLK时钟周期比1秒短。

如果时间差超过127 RTCCLK个周期，E寄存器溢出，EVOL标记被置1。超出127的余数被记录在E寄存器中。



1-Hz Clock Compensation

校准运算法则

在校准之后，E值存储在校准数据寄存器RTCDAT中，只有当RTCCON寄存器中的COMEN位置1时，系统补偿功能才能启动。补偿时钟以每60秒为周期调整一次。

用户首先要在RTC可运行的每个温度点进行校准操作，然后将相应的校准值E存储在“校准表”（软件）中。当温度改变时，用户应该查询这个“校准表”，并将相应E值写入寄存器RTCDAT中。

	周期A		周期B	
	计数	分配器	计数	分配器
$-127 \leq E \leq -121$	$ E -120$	32756	$180- E $	32760
$-120 < E \leq -61$	$ E -60$	32760	$120- E $	32764
$-60 \leq E \leq -1$	$ E $	32764	$60- E $	32768
$E = 0$	无补偿，分配器是32768			
$1 \leq E \leq 60$	$ E $	32772	$60- E $	32768
$61 \leq E \leq 120$	$ E -60$	32776	$120- E $	32772
$121 \leq E \leq 127$	$ E -120$	32780	$180- E $	32776
补偿时钟：每60秒调整一次				
补偿范围： $\pm 258 \text{ppm}$				



8.6.6 寄存器

Table 8.19 RTC校准控制寄存器

BEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RTCCON	RTCEN	HSECIF	COMEN	CAL	AUTOCAL	OUTF1	OUTF0	EOVL
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	只读
复位值 (POR/WDT/LVR/PIN)	0	0	u	0	0	0	0	0

位编号	位符号	说明
7	RTCEN	实时时钟允许位 0: RTC模块禁止 1: RTC模块允许
6	HSECIF	半秒中断标志位 0: 无半秒计数器增加 1: 半秒计数器增加
5	COMEN	RTC补偿允许位 0: 禁止补偿机制 1: 允许补偿机制 注意: 复位不改变COMEN位值
4	CAL	RTC校准模式允许位 0: 禁止RTC校准模式, 在自动校准完成后自动置0 1: 允许RTC校准模式
3	AUTOCAL	RTC自动校准允许位 0: 禁止RTC自动校准 1: 允许RTC自动校准, P3.4用作CALIN引脚来接收外灌的1Hz信号由RTC自动校准。校准完成后, CAL和AUTOCAL位被自动清0。
2-1	OUTF [1:0]	校准模式下的CALOUT引脚输出频率选择位 00: 断开CALOUT引脚 01: CALOUT引脚输出周期为60s的时钟 当COMMEN = 1时, 输出经补偿过的周期为60s的时钟; 当COMMEN = 0时, 输出未经补偿过的周期为60s的时钟; 10: CALOUT引脚输出原始的(外接的)32.768kHz晶振时钟 11: CALOUT引脚输出周期为1s的时钟 当COMMEN = 1时, 输出周期为1s的时钟, 在每60个周期内补偿一次, 即每60个周期的时间为经过补偿的准确的60s 当COMMEN = 0时, 输出未经补偿过的周期为1s的时钟
0	EOVL	误差溢出标志位 0: 最后一次自动校准无误差溢出 1: 最后一次自动校准有误差溢出, 即频率偏差超出范围无法校准

注意:

CAL和AUTOCAL的相互关系如下:

CAL, AUTOCAL:

0x: 禁止写入E寄存器RTCDAT寄存器

10: E寄存器RTCDAT仅可由软件写入, 与RTCEN位状态无关。

11: E寄存器仅可由RTC校准电路写入, 即: 仅当RTCEN位为1, 且CAL、AUTOCAL两位均置1时, E寄存器RTCDAT可由RTC校准电路将补偿数据写入。之后, CAL、AUTOCAL两位由硬件自动清0。



Table 8.20 RTC补偿值 (E) 寄存器

BFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RTCDAT	E7	E6	E5	E4	E3	E2	E1	E0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
7-0	E[7:0]	RTC补偿值 (E寄存器) E[7:0]补偿数值用来表示RTC工作时需要进行补偿的时钟个数。E[7]位表示符号，0代表正数，1代表负数。E[6:0]存储补偿值。如果补偿值超过 ± 127 ，EOVL标记被置起，超出127的余数被记录在E寄存器中。 当允许补偿时 (COMEN = 1)：如果E是负，表示每一个调整周期中要减去E值；如果E是正，表示每一个调整周期中要加上E值。 在自动校准之后，RTC补偿电路将补偿值写入E[7:0]。 当CAL = 1, AUTOCAL = 0时，只能由用户写入E[7:0]。 注意： 复位不改变E[7:0]值

注意：当允许校准时，RTC 时钟和日历功能不受影响。

Table 8.21 秒和半秒寄存器

C1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SEC	HSEC	SEC6	SEC5	SEC4	SEC3	SEC2	SEC1	SEC0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
7	HSEC	半秒指示位，按半秒的频率交替置0和1。
6-0	SEC[6:0]	寄存器（第0位 - 第6位）存秒计数器的当前值（BCD）。可以在任何时候读取寄存器（第0位 - 第6位）而不影响计数器计数。写入寄存器会载入值到秒计数器，计数器继续从新值开始计数。秒计数器的值在到达59之后滚动至0。 0-59之外的数据无法写入。 注意 不要写入0x、1x、2x、3x、4x (x = A - FH) 非法数据。

Table 8.22 分钟寄存器

C2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
MIN	-	MIN6	MIN5	MIN4	MIN3	MIN2	MIN1	MIN0
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	u	u	u	u	u	u	u

位编号	位符号	说明
6-0	MIN[6:0]	寄存器存储分钟计数器的当前值（BCD）。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到分钟计数器，计数器继续从新值开始计数。分钟计数器的值在到达59之后滚动至0。 0-59之外的数据无法写入。 注意 不要写入0x、1x、2x、3x、4x (x = A - FH) 非法数据。



Table 8.23 小时寄存器

C3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
HR	-	-	HR5	HR4	HR3	HR2	HR1	HR0
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	u	u	u	u	u	u

位编号	位符号	说明
5-0	HR[5:0]	寄存器存储小时计数器的当前值（BCD）。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到小时计数器，计数器继续从新值开始计数。小时计数器的值在到达23之后滚动至0。 0-23之外的数据无法写入。 注意不要写入0x、1x（x = A - FH）非法数据。

Table 8.24 日寄存器

C4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DAY	-	-	DAY5	DAY4	DAY3	DAY2	DAY1	DAY0
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	u	u	u	u	u	u

位编号	位符号	说明
5-0	DAY[5:0]	寄存器存储日计数器的当前值（BCD）。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到日计数器，计数器继续从新值开始计数。日计数器的值根据月和年寄存器的值在到达28, 29, 30或31之后滚动至1。 1-31之外的数据无法写入。 注意不要写入1x、2x（x = A - FH）非法数据。

Table 8.25 月校准控制寄存器

C5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
MTH	-	-	-	MTH4	MTH3	MTH2	MTH1	MTH0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	u	u	u	u	u

位编号	位符号	说明
4-0	MTH[4:0]	寄存器存储月计数器的当前值（BCD）。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到月计数器，计数器继续从新值开始计数。月计数器的值在到达12之后滚动至1。 1-12之外的数据无法写入。 注意不要写入0x（x = A - FH）非法数据。

**Table 8.26** 年寄存器

C6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
YR	-	-	-	-	-	-	YR1	YR0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	u	u

位编号	位符号	说明
7-0	YR[1:0]	寄存器存储年计数器的当前值（BCD）。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到年计数器，计数器继续从新值开始计数。年计数器的值在到达3之后滚动至0。0表示闰年，1-3表示平年（硬件自动识别），0-3之外的数据无法写入。

Table 8.27 星期寄存器

C7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DOW	-	-	-	-	-	DOW2	DOW1	DOW0
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	u	u	u

位编号	位符号	说明
2-0	DOW[2:0]	寄存器存储星期计数器的当前值（BCD）。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到星期计数器，计数器继续从新值开始计数。星期计数器的值在到达6之后滚动至0。0-6之外的数据无法写入。



8.7 模/数转换器 (ADC)

8.7.1 特性

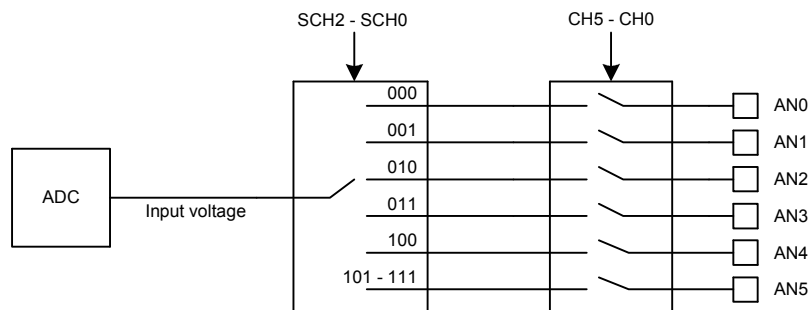
- 10位分辨率
- 内建基准电压
- 6模拟通道输入
- 数字比较器功能

包含一个单端型、10位逐次逼近型模数转换器（ADC）。ADC内建的基准电压V_{ref}和V_{DD}相连，6个ADC通道都可以独立输入模拟信号，但是每次转换只能使用一个通道。GO/DONE信号控制开始转换，提示转换结束。当转换完成时，更新ADC数据寄存器与此同时，设置ADCON寄存器中的ADCIF位并且产生一个中断（如果允许ADC中断）。

ADC模块整合数字比较功能可以比较AD转换器中的模拟输入的值与数字值。如果允许数字比较功能（在ADCON寄存器中的EC = 1），并且ADC模块使能（ADON = 1在ADCCON寄存器），只有当相应的模拟输入的数字值大于寄存器中的比较值（ADDH/L）时，才会产生ADC中断。当GO/DONE置1时，数字比较功能会持续工作，直到GO/DONE清0。这一点与数模转换工作方式不同。

带数字比较功能的ADC模块能在Idle模式下工作，并且ADC中断能够唤醒Idle模式。但是，在Power-Down模式下，ADC模块被禁止。

8.7.2 ADC模块图



ADC模块框图



8.7.3 寄存器

Table 8.28 ADC控制寄存器

93H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	ADON	ADCIF	EC	-	SCH2	SCH1	SCH0	GO/DONE
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	ADCON	ADC允许位 0: 禁止ADC模块 1: 允许ADC模块
6	ADCIF	ADC中断标志位 0: 无ADC中断 1: 由硬件置1表示已完成AD转换, 或者模拟输入大于ADDH/ADDL (如果允许数字比较模块)
5	EC	比较功能允许位 0: 禁止数字比较功能 1: 允许数字比较功能
3-1	SCH [2:0]	ADC通道选择位 000: ADC通道AN0 001: ADC通道AN1 010: ADC通道AN2 011: ADC通道AN3 100: ADC通道AN4 其他: ADC通道AN5
0	GO/DONE	ADC状态标志位 0: 当完成AD转换时, 由硬件自动清0。在转换期间清0这个位会中止AD转换。 如果允许数字比较功能, 该位不会由硬件清0只能由软件清0。 1: 设置开始AD转换或者启动数字比较功能。



Table 8.29 ADC定时控制寄存器

94H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADT	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7-5	TADC[2:0]	TADC [2:0] - ADC时钟周期选择位 000: ADC时钟周期 $t_{AD} = 2 t_{SYS}$ 001: ADC时钟周期 $t_{AD} = 4 t_{SYS}$ 010: ADC时钟周期 $t_{AD} = 6 t_{SYS}$ 011: ADC时钟周期 $t_{AD} = 8 t_{SYS}$ 100: ADC时钟周期 $t_{AD} = 12 t_{SYS}$ 101: ADC时钟周期 $t_{AD} = 16 t_{SYS}$ 110: ADC时钟周期 $t_{AD} = 24 t_{SYS}$ 111: ADC时钟周期 $t_{AD} = 32 t_{SYS}$
3-0	TS[3:0]	采样时间选择位 $2 t_{AD} \leq \text{采样时间} = (TS [3:0]+1) * t_{AD} \leq 15 t_{AD}$

注意:

- (1) 请确保 $t_{AD} \geq 1\mu s$;
- (2) 即使 $TS[3:0] = 0000$, 最小采样时间为 $2t_{AD}$;
- (3) 即使 $TS[3:0] = 1111$, 最大采样时间为 $15t_{AD}$;
- (4) 在设置 $TS[3:0]$ 前, 请估算连接到ADC输入引脚的串联电阻;
- (5) 选择 $2t_{AD}$ 为采样时间时, 请确保连接到ADC输入引脚的串联电阻小于 $10k\Omega$;
- (6) 总共转换时间 = $12t_{AD} + \text{采样时间}$ 。

Table 8.30 ADC信道配置寄存器

95H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCH	CH5	CH4	CH3	CH2	CH1	CH0	-	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	-	-
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	-	-

位编号	位符号	说明
7-2	CH [5:0]	信道配置位 0: P2.7-P2.2作为I/O端口 1: P2.7-P2.2作为ADC输入口

**Table 8.31** AD转换数据寄存器（比较值寄存器）

96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDL	-	-	-	-	-	-	A1	A0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0
97H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDH	A9	A8	A7	A6	A5	A4	A3	A2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
1-0 7-0	A9-A0	ADC数据寄存器 采样模拟电压的数字值。当完成转换后，这个值会更新。 如果ADC数字比较功能使能(EC = 1)，这个值将与模拟输入进行比较。



8.8 脉冲宽度调制 (PWM)

8.8.1 特性

- 12位精度
- 2路带死区控制的互补输出
- 提供每个PWM周期溢出中断
- 输出极性可选择
- 提供故障检测功能可紧急关闭PWM输出
- 提供保护寄存器可使重要寄存器免受干扰出错

SH79P32包含一个12位PWM模块。可以产生周期和占空比分别可以调整的脉宽调制波形，PWM模块提供2路带死区时间控制的互补输出PWMP和PWMN，这项功能在大部分推挽输出功率系统中十分必要。如果设置EFLT，故障检测功能开启，如果检测输入脚检测到一个有效信号，PWM输出会立即输出无效电平。PWM模块还提供中断功能，用户可以在每个PWM周期更改占空比来实现SPWM波形。

8.8.2 PWM允许寄存器

Table 8.32 PWM控制寄存器1

CFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMEN	-	EFLT	-	-	EPWMN	-	-	EPWM
读/写	-	读/写	-	-	读/写	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	-	-	0	-	-	0

位编号	位符号	说明
6	EFLT	故障检测功能控制位 0 = 禁止故障检测功能，FLT用作I/O 1 = 打开故障检测功能
3	EPWMN	PWMN输出控制位 0 = PWMN输出禁止，用作I/O功能 1 = PWMN输出允许
0	EPWM	PWMP输出控制位 0 = PWMP输出禁止，用作I/O功能 1 = PWMP输出允许

无论是EPWMN置1还是EPWMP置1，PWM模块都将被开启。

如果故障引脚中检测到一个有效的事件，（由FLTC选择低电平或高电平），PWM输出将立即进入无效状态。FLT引脚没有内部上拉电阻。

如果EFLT清0，FLT引脚上的电平对PWM没影响。



8.8.3 PWM锁定寄存器

这个寄存器用来控制PWM控制寄存器1、PWM控制寄存器2、PWM周期寄存器、PWM占空比寄存器和PWM死区时间控制寄存器的更改。只有当锁定寄存器内容为0x55时，才能更改这些寄存器，否则不能更改。

同时注意，只有禁止PWM模块时（EPWMN和EPWMP都为0），才能更改PWM死区控制寄存器。

这个寄存器能增强PWM模块的抗干扰能力。

Table 8.33 PWM定时控制寄存器

E7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMLO	PWMLO.7	PWMLO.6	PWMLO.5	PWMLO.4	PWMLO.3	PWMLO.2	PWMLO.1	PWMLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

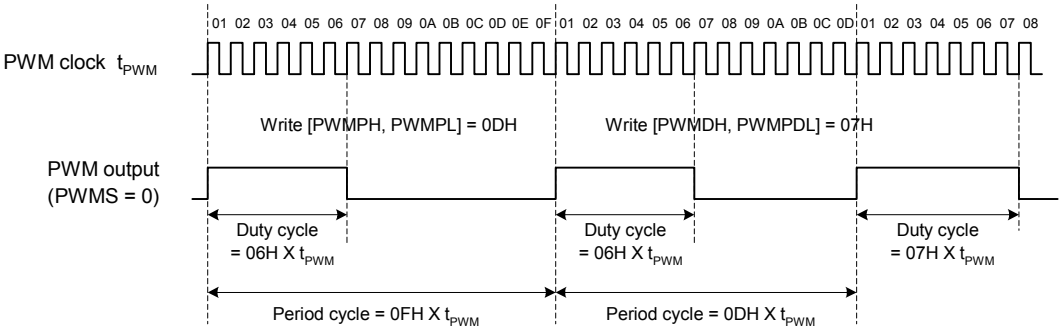
位编号	位符号	说明
7-0	PWMLO [7:0]	PWM锁定位 只有当PWMLO = 0x55，才能允许修改其他PWM寄存器

8.8.4 PWM定时器

下列寄存器控制PWM波形：PWMC，PWMPH/L和PWMDH/L。PWMC用来控制PWM时钟源；PWMPH/L用来控制PWM周期，PWMDH/L用来控制PWM占空比。

在PWM输出允许期间能更改这三个寄存器。所有更改在下一个PWM周期才会生效。

注意：对于PWMPH/L，PWMDH/L，只有在写入高字节寄存器后才能更改PWM定时器，只写入低位字节不起作用。



PWM输出周期或占空比更改示例



Table 8.34 PWM控制寄存器2

D2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMC	-	PWMIF	-	FLTS	FLTC	PWMS	PWMCK1	PWMCK0
读/写	-	读/写	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	-	0	0	0	0	0

位编号	位符号	说明
6	PWMIF	PWM中断标志位 0: 无PWM周期溢出 1: PWM周期计数器溢出
4	FLTS	FLT状态位 0: PWM在正常状态 1: PWM在无效状态
3	FLTC	FLT引脚配置位 0: 当FLT为低电平时, 阻止PWM输出 1: 当FLT为高电平时, 阻止PWM输出
2	PWMS	PWM输出优先级选择位 0: 高有效 1: 低有效
1-0	PWMCK [1:0]	PWM时钟选择位 00: 振荡器或PLL时钟/2 01: 振荡器或PLL时钟/4 10: 振荡器或PLL时钟/8 11: 振荡器或PLL时钟/16

注意:

- (1) 如果选择频率为32KHz并且允许PLL, 时钟源为PLL时钟, 否则, 时钟源是振荡器时钟。
- (2) 禁止PWM输出是指将PWM输出保持低电平 ($PWMS = 0$) 或高电平 ($PWMS = 1$)。
- (3) 一旦检测到FLT引脚的高/低电平, PWM输出会禁止。
- (4) 当FAULT输入为有效电平时, 软件无法清除FLTS位。
- (5) 当用户程序成功清除FLT状态位 (FLTS) 后, PWM输出立即有效。
- (6) 如果需要产生PWM中断, 必须保证系统时钟没有分频, 也即CLKCON寄存器必须清零; 否则, PWM中断会丢失。



Table 8.35 PWM周期控制寄存器

D3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMPL	PP.7	PP.6	PP.5	PP.4	PP.3	PP.2	PP.1	PP.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
D4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMPH	-	-	-	-	PP.11	PP.10	PP.9	PP.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
11-0	PP[11:0]	PWM周期控制寄存器

PWM 输出周期 = [PP.11, PP.0] * PWM时钟

当[PP11, PP0] = 0x000时，如果PWMS = 0，PWMP引脚输出低电平，如果PWMS = 1，PWMP引脚输出高电平，和占空比寄存器内容无关。

Table 8.36 PWM周期控制寄存器

D5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMDL	PD.7	PD.6	PD.5	PD.4	PD.3	PD.2	PD.1	PD.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
D6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMDH	-	-	-	-	PD.11	PD.10	PD.9	PD.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
11-0	PD [11:0]	PWM占空比控制，控制PWM波形的占空比

PWM 输出占空比 = [PD.11, PD.0] * PWM时钟

如果[PWMPH, PWMPL] ≤ [PWMDH, PWMDL]，PWMS为0，PWMP引脚输出高电平，PWMS为1，PWMP引脚输出低电平。

当[PWMDH, PWMDL] = 0x000，如果PWMS “0”，PWMP引脚输出低电平，如果PWMS “1”，PWMP引脚输出高电平。

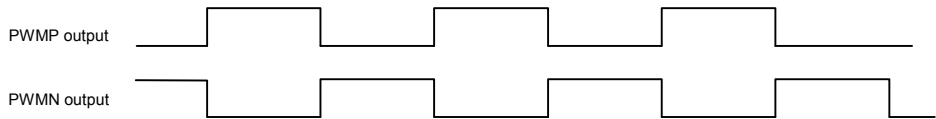
编程注意事项：

- (1) 设置PWMLO寄存器地址位为0x55，选择PWM模块系统时钟。
- (2) 通过写适当的值到PWM周期控制寄存器（PWMP）和PWM占空比寄存器（PWMD）设置PWM周期：首先设置低位，然后设置高位。
- (3) 写适当的值到PWM控制寄存器（PWMC）的PWMS位选择PWM输出模式。
- (4) 写PWM控制寄存器（PWMC）中的EPWMP或EPWMP位为1，打开PWM模块。
- (5) 最后将PWMLO寄存器中的数据修改为0xAA，以增强抗干扰功能。



8.8.5 PWM负极输出（PWMN）

SH79F32的PWM模块提供另外一个互补的输出：PWMN，输出由PWMDEN寄存器中的EPWMN位控制。若EPWMN位置1，在一个PWM时钟过后，PWMN引脚将会产生一个与PWMP互补的输出波形。



PWMP和PWMN引脚输出波形

注意：在某些特殊条件下，PWMN与PWMP可能会输出相同的电平，如FLT输入有效信号时，PWM模块会将PWMP和PWMN同时强制输出高电平或GND（和PWMS设置有关）。

8.8.6 PWM死区时间控制

在PWM模块中，PWMP和PWMN输出波形插入了死区时间控制，主要用于挽推输出功率系统应用。

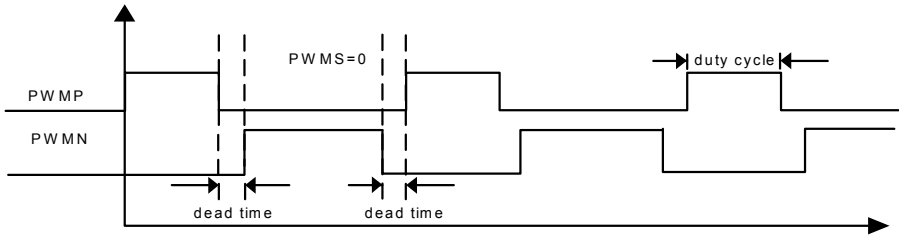
死区时间由PWM死区时间控制寄存器控制。

Table 8.37 PWM停滞时间控制寄存器

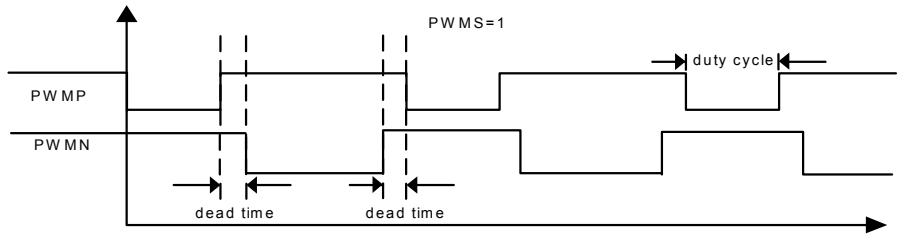
D1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMDT	DT.7	DT.6	DT.5	DT.4	DT.3	DT.2	DT.1	DT.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	DT [7:0]	以PWMDT * T _{osc} 计算死区时间周期

PWMS = 0时,带死区时间的波形如下:



PWMS = 1时,带死区时间的波形如下:



注意：

- (1) 必须在PWM输出允许位为0时设置死区时间，否则死区时间不会更改。如需更改死区时间，请先禁止PWM输出（当PWML0为0x55时），然后再更改死区时间，再打开PWM。最后修改PWML0寄存器为不等于0x55的值，以避免PWM控制寄存器发生意料之外的修改。
- (2) 如果需要死区时间控制，而且PWM模块需要频繁开关时，每次当PWM模块关闭后，在再次打开之前，必须先将死区控制寄存器清零然后重新设置。
- (3) 要产生死区时间，请确保（周期-占空比）> 2*死区时间。否则PWMN固定输出为高电平（PWMS=1）或GND（PWMS=0）。
- (4) PWMDT用来控制死区时间，是以振荡器时钟为基准，而周期和占空比的时钟基准与PWMCK1~0有关。



8.9 低电压检测 (LPD)

8.9.1 特性

- 低电压检测并产生中断
- 可选的 LPD 检测电压

低电压检测 (LPD) 功能用来监测电源电压，如果电压低于指定值时产生内部标志。LPD 功能用来通知 CPU 电源是否被切断或电池是否用尽，因此在电压低于最小工作电压之前，软件可以采取一些保护措施。

8.9.2 寄存器

Table 8.38 低电压检测控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	LPDEN	LPDF	-	-	LPDS3	LPDS2	LPDS1	LPDS0
读/写	读/写	R	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	LPDEN	LPD允许位 0: 禁止低电压检测 1: 允许低电压检测
6	LPDF	LPD标志位 0: 无LPD发生，由硬件清0，即当前电压高于在LPDS [3:0]中设置的LPD电压 1: LPD发生，由硬件置1，即当前电压低于在LPDS [3:0]中设置的LPD电压
3-0	LPDS [3:0]	LPD 电压设置位 0000: 2.4V 0001: 2.4V 0010: 2.4V 0011: 2.6V 0100: 2.8V 0101: 3.0V 0110: 3.2V 0111: 3.4V 1000: 3.6V 1001: 3.8V 1010: 4.0V 1011: 4.2V 1100: 4.4V 1101: 4.6V 1110: 4.8V 1111: 5.0V



8.10 电压复位 (LVR)

8.10.1 特性

- 通过代码选项选择，LVR 设定电压 V_{LVR} 可为 2.3V 或 3.1V
- LVR 去抖动时间 T_{LVR} 为 30-60 μ s
- 当供电电压低于设定电压 V_{LVR} 时，将产生内部复位

低电压复位 (LVR) 功能是为了监测供电电压，当供电电压低于设定电压 V_{LVR} 时，MCU 将产生内部复位。LVR 去抖动时间 T_{LVR} 大约为 30-60 μ s。

LVR 功能打开后，具有以下特性 (t 表示电压低于设定电压 V_{LVR} 的时间)：

当 $V_{DD} \leq V_{LVR}$ 且 $t \geq T_{LVR}$ 时产生系统复位。

当 $V_{DD} > V_{LVR}$ 或 $V_{DD} < V_{LVR}$ ，但 $t < T_{LVR}$ 时不会产生系统复位。

通过代码选项，可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致 MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。



8.11 看门狗定时器（WDT）及复位状态

8.11.1 特性

- 看门狗可以工作在掉电模式下
- 看门狗溢出频率可选

看门狗定时器是一个递减计数器，独立内建RC振荡器作为其时钟源，因此在掉电模式下仍会持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读写RSTSTAT寄存器，看门狗定时器在溢出前重新开始计数。

其它一些复位标志列举如下：

8.11.2 寄存器

Table 8.39 RSTSTAT控制寄存器

B1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	看门狗溢出标志位 溢出时由硬件置1，可由软件或上电复位清0 0: 未发生WDT溢出 1: 发生WDT溢出
5	PORF	上电复位标志位 上电复位后硬件置1，只能由软件清0 0: 没有发生上电复位 1: 发生过上电复位
4	LVRF	低压复位标志位 低压复位后置1，可由软件或上电复位清0 0: 没有发生低压复位 1: 发生过低压复位
3	CLRF	Reset引脚复位标志位 引脚复位后置1，由软件或上电复位清0 0: 没有发生引脚复位 1: 发生过引脚复位
2-0	WDT [2:0]	WDT溢出周期控制位 000: 2^{17} /WDT RC Clock (典型值 = 4096ms) 001: 2^{15} /WDT RC Clock (典型值 = 1024ms) 010: 2^{13} /WDT RC Clock (典型值 = 256ms) 011: 2^{12} /WDT RC Clock (典型值 = 128ms) 100: 2^{11} /WDT RC Clock (典型值 = 64ms) 101: 2^9 /WDT RC Clock (典型值 = 16ms) 110: 2^7 /WD TRC Clock (典型值 = 4ms) 111: 2^5 /WDT RC Clock (典型值 = 1ms) 注意： 内建WDT RC的频率不是很精确，RC频率的极限变化特性，详见电气特性章节



8.12 电源管理

8.12.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲（Idle）、掉电（Power-Down）模式

为减少功耗，SH79F32提供两种低功耗省电模式：空闲（Idle）模式和掉电（Power-Down）模式，这两种模式都由PCON和SUSLO两个寄存器控制。

8.12.2 空闲模式（Idle）

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的IDL位置1，使SH79F32进入空闲模式。如果不满足上述的两条连续指令，CPU在下一个机器周期清除SUSLO寄存器或IDL位，CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 中断产生。在预热定时结束后，恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现低电平，WDT复位，LVR复位）。在预热定时结束后，CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清除，最后SH79F32复位，程序从地址位0000H开始执行。此时，RAM保持不变而SFR的值根据不同功能模块改变。

8.12.3 掉电模式（Power-Down）

掉电模式可以使SH79F32进入功耗非常低的状态。掉电模式将停止CPU和外围设备的所有时钟信号。如果WDT使能，WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的PD位置1，使SH79F32进入掉电模式。如果不满足上述的两条连续指令CPU在下一个机器周期清除SUSLO寄存器或PD位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

注意：如果同时设置IDL位和PD位，SH79F32进入掉电模式。退出掉电模式后，CPU也不会掉电进入空闲模式，从掉电模式退出后硬件清0 IDL及PD位。

有两种方式可以退出掉电模式：

(1) 有效外部中断（如INT0、INT1&INT2）使SH79F32退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后程序运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 复位信号（复位引脚上出现低电平，WDT复位如果被允许，LVR复位如果被允许）。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后SH79F32会被复位，程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

注意：如要进入这两种低功耗模式，必须在置位PCON中的IDL/PD位后增加3个空操作指令（NOP）。



8.12.4 寄存器

Table 8.40 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	SMOD	UART波特率加倍器
6	SSTAT	SCON[7:5]功能选择位
5	SSTAT1	SCON1[7:5]功能选择位
3-2	GF[1:0]	用于软件的通用标志
1	PD	掉电模式控制位 0: 当一个中断或复位产生时由硬件清除 1: 由软件置1激活掉电模式
0	IDL	空闲模式控制位 0: 当一个中断或复位产生时由硬件清除 1: 由软件置1激活空闲模式

Table 8.41 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SUSLO[7:0]	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO，IDL或PD位将被硬件清0。

程序举例:

```
IDLE_MODE:
    MOV     SUSLO, #55H
    ORL     PCON, #01H
    NOP
    NOP
    NOP

POWERDOWN_MODE:
    MOV     SUSLO, #55H
    ORL     PCON, #02H
    NOP
    NOP
    NOP
```



8.13 预热计数器

8.13.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH79F32内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH79F32内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH79F32会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程式。

电源上电预热计数时间

上电复位/ 引脚复位/低电压复位		看门狗复位 (不包含掉电模式)		看门狗复位 (唤醒掉电模式)		掉电模式下中断唤醒	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
6ms	有	2ms	无	2ms	有	2ms	有

振荡器上电预热计数时间

振荡器类型	预热计数时间
陶瓷振荡器	$2^{12} \times T_{OSC}$
晶振振荡器	$2^{12} \times T_{OSC}$

8.14 代码选项

OP_OSC [2:0]:

- 010: 外部时钟 (400kHz - 8MHz)
- 011: 32.768kHz晶体谐振器 (PLL只在此模式下有效)
- 101: 晶体谐振器/陶瓷谐振器 (400kHz - 8MHz)

OP_WDT [7]:

- 0: 禁止WDT功能 (默认)
- 1: 允许WDT功能

OP_RTC [4]:

- 0: 方式A (默认)
- 1: 方式B

OP_LCD [3]:

- 0: 传统电容型LCD模式 (默认)
- 1: SLP (Super Low Power) LCD模式

OP_LVREN [6]和OP_REG [5]

OP_LVREN[6] /OP_LVRLE[5]	内部稳压源	VP3 - V _{DD}	LVR (2.3V)	LVR (3.1V)	LCD 驱动电压	应用场合
00	开	断开	开	关	2.9V	V _{DD} = 3.6V - 5.5V
01	开	断开	开	关	2.9V	V _{DD} = 3.6V - 5.5V
10	关 (当V _{DD} < 3.6V) 开 (当V _{DD} > 3.6V)	短接 断开	开	关	V _{DD} 2.9V	V _{DD} < 3.6V
11	开	断开	开	开	2.9V	V _{DD} = 3.6V - 5.5V



9. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A, direct	累加器加直接寻址字节	0x25	2	2
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2
ADD A, #data	累加器加立即数	0x24	2	2
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data	累加器加立即数和进位位	0x34	2	2
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加1	0x04	1	1
INC Rn	寄存器加1	0x08-0x0F	1	2
INC direct	直接寻址字节加1	0x05	2	3
INC @Ri	内部RAM加1	0x06-0x07	1	3
DEC A	累加器减1	0x14	1	1
DEC Rn	寄存器减1	0x18-0x1F	1	2
DEC direct	直接寻址字节减1	0x15	2	3
DEC @Ri	内部RAM减1	0x16-0x17	1	3
INC DPTR	数据指针加1	0xA3	1	4
MUL AB 8 X 8 16 X 8	累加器乘寄存器B	0xA4	1	11 20
DIV AB 8 / 8 16 / 8	累加器除以寄存器B	0x84	1	11 20
DA A	十进制调整	0xD4	1	1



逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4

**数据传送指令**

指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4



控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit,rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit,rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn,rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1



位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3



10. 电气特性

极限参数*

直流供电电压.....-0.3V to +6.0V
 输入/输出电压.....GND-0.3V to $V_{DD}+0.3V$
 工作环境温度.....-40°C to +85°C
 存储温度.....-55°C to +125°C
 Flash存储器写/擦除操作.....0°C to +85°C

直流电气特性1 ($V_{DD} = 3.0 - 5.5V$, GND = 0V, $T_A = +25^\circ C$, 除非另有说明)

*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V_{DD}	3.0	5.0	5.5	V	$32.768kHz \leq f_{OSC} \leq 8.192MHz$
工作电流	I_{OP}	-	5	10	mA	PLL开, $f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU打开(执行NOP指令), LPD打开, WDT打开 关闭其他所有功能
待机电流 (空闲模式:Idle)	I_{SB1}	-	15	20	μA	PLL关, 系统时钟 = $f_{OSC}/12$ $f_{OSC} = 32.768kHz$, $V_{DD} = 5.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 LCD开 (不包括LCD面板), RTC开, WDT关, LVR开 关闭其他所有功能
	I_{SB2}	-	2	3.5	mA	$f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 LCD开 (不包括LCD面板), RTC开, WDT关, LVR开 关闭其他所有功能
待机电流 (掉电模式:Power-Down)	I_{SB3}	-	5	10	μA	PLL关, f_{OSC} 关, $V_{DD} = 5.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 LCD关, RTC关, WDT关, LVR开 关闭其他所有功能
WDT电流	I_{WDT}	-	1	3	μA	所有输出引脚无负载; 看门狗打开 $V_{DD} = 5.0V$
LPD电流	I_{LPD}	-	5	8	μA	
输入低电压1	V_{IL1}	GND	-	$0.3 \times V_{DD}$	V	I/O端口
输入高电压1	V_{IH1}	$0.7 \times V_{DD}$	-	V_{DD}	V	I/O端口
输入低电压2	V_{IL2}	GND	-	$0.2 \times V_{DD}$	V	RST, T0, T1, T2, T2EX, INT0, INT1, INT2, SCK, CALIN (施密特触发器)
输入高电压2	V_{IH2}	$0.8 \times V_{DD}$	-	V_{DD}	V	RST, T0, T1, T2, T2EX, INT0, INT1, INT2, SCK, CALIN (施密特触发器)
输入漏电流	I_{IL}	-1	-	1	μA	输入无上拉, $V_{IN} = V_{DD}$ 或者GND
上拉电阻	R_{PH}	-	20	-	k	$V_{DD} = 5.0V$, $V_{IN} = GND$
输出高电压	V_{OH}	$V_{DD} - 0.7$	-	-	V	I/O端口, $I_{OH} = -10mA$, $V_{DD} = 5.0V$
输出低电压	V_{OL1}	-	-	GND + 0.6	V	I/O端口, $I_{OL} = 15mA$, $V_{DD} = 5.0V$
LCD输出内阻	R_{ON}	-	5	-	k	SEG1 - 32, COM1 - 4 V1, V2, V3的电压变化小于0.2V $V_{DD} = 3.0V - 5.0V$

注意: “*”表示典型值下的数据是在5.0V, 25°C下测得的, 除非另有说明。



直流电气特性1 ($V_{DD} = 2.4 - 3.6V$, $GND = 0V$, $T_A = +25^{\circ}C$, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V_{DD}	2.4	3.0	3.6	V	$32.768kHz \leq f_{OSC} \leq 4.096MHz$
工作电流	I_{OP}	-	5	10	mA	PLL开, $f_{OSC} = 4.096MHz$, $V_{DD} = 3.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU打开(执行NOP指令), LPD打开, WDT打开 关闭其他所有功能
待机电流 (空闲模式:Idle)	I_{SB1}	-	11	15	μA	PLL关, 系统时钟 = $f_{OSC}/12$ $f_{OSC} = 32.768kHz$, $V_{DD} = 3.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 LCD开 (不包括LCD面板), RTC开, WDT关, LVR开 关闭其他所有功能
	I_{SB2}	-	2	3.5	mA	$f_{OSC} = 4.096MHz$, $V_{DD} = 3.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 LCD开 (不包括LCD面板), RTC开, WDT关, LVR开 关闭其他所有功能
待机电流 (掉电模式:Power-Down)	I_{SB3}	-	3	4	μA	PLL关, f_{OSC} 关, $V_{DD} = 3.0V$ 所有输出引脚无负载, 所有数字输入引脚不浮动 LCD关, RTC关, WDT关, LVR开 关闭其他所有功能
WDT电流	I_{WDT}	-	1	3	μA	所有输出引脚无负载; 看门狗打开 $V_{DD} = 3.0V$
LPD电流	I_{LPD}	-	5	8	μA	
输入低电压1	V_{IL1}	GND	-	$0.3 \times V_{DD}$	V	I/O端口
输入高电压1	V_{IH1}	$0.7 \times V_{DD}$	-	V_{DD}	V	I/O端口
输入低电压2	V_{IL2}	GND	-	$0.2 \times V_{DD}$	V	$\overline{RST}$, T0, T1, T2, T2EX, INT0, INT1, INT2, SCK, CALIN (施密特触发器)
输入高电压2	V_{IH2}	$0.8 \times V_{DD}$	-	V_{DD}	V	$\overline{RST}$, T0, T1, T2, T2EX, INT0, INT1, INT2, SCK, CALIN (施密特触发器)
输出高电压	V_{OH}	$V_{DD} - 0.4$	-	-	V	I/O端口, $I_{OH} = -3mA$, $V_{DD} = 3.0V$
输出低电压	V_{OL1}	-	-	$GND + 0.6$	V	I/O端口, $I_{OL} = 8mA$, $V_{DD} = 3.0V$

注意: “*”表示典型值下的数据是在3.0V, 25°C下测得的, 除非另有说明。



5V模/数转换器电气特性

参数	符号	最小值	典型值*	最大值	单位	条件
供电电压	V_{AD}	4.5	5.0	5.5	V	
精度	N_R	-	10	-	bit	$GND \leq V_{AIN} \leq V_{REF}$
A/D输入电压	V_{AIN}	GND	-	V_{REF}	V	
A/D输入电阻	R_{AIN}	2	-	-	$M\Omega$	$V_{IN} = 5.0V$
A/D转换电流	I_{AD}	-	1	3	mA	ADC模块工作, $V_{DD} = 5.0V$
A/D输入电流	I_{ADIN}	-	-	10	μA	$V_{DD} = 5.0V$
模拟电压源推荐阻抗	Z_{AIN}	-	-	10	$k\Omega$	
微分非线性误差	D_{LE}	-	-	± 1	LSB	$f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$
积分非线性误差	I_{LE}	-	-	± 2	LSB	$f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$
满刻度误差	E_F	-	± 1	± 3	LSB	$f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$
偏移误差	E_Z	-	± 0.5	± 2	LSB	$f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$
总绝对误差	E_{AD}	-	-	± 3	LSB	$f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$
总转换时间	T_{CON}	14	-	-	μs	10位精度和 $f_{OSC} = 8.192MHz$, $V_{DD} = 5.0V$

注意：“*”表示典型值下的数据是在5.0V, 25°C下测得的, 除非另有说明。

交流电气特性 ($V_{DD} = 3.0V - 5.5V$, $GND = 0V$, $T_A = +25^\circ C$, $f_{OSC} = 32.768kHz$, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间	T_{OSC}	-	1	2	s	振荡器 = 32.768kHz
PLL开始时间	T_{PLL}	-	2	-	ms	不包括振荡器起振时间
PLL频率变化	$ \Delta F /F$	-	-	0.5	%	不间断256个时钟的平均频率
复位脉冲宽度	t_{RESET}	10	-	-	μs	低电平有效
复位引脚上拉电阻	R_{RPH}	-	100	-	k	$V_{DD} = 5.0V$, $V_{IN} = GND$
WDT RC频率	T_{WDT}	16	32	48	kHz	

低电压复位电气特性 ($V_{DD} = 3.0V - 5.5V$ 或 $2.4V - 3.6V$, $GND = 0V$, $T_A = +25^\circ C$, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
LVR电压1	V_{LVR1}	3.0	3.1	3.2	V	LVR允许 $V_{DD} = 3.0V - 5.5V$
LVR电压2	V_{LVR2}	2.2	2.3	2.4	V	LVR允许 $V_{DD} = 2.4V - 3.6V$

32.768kHz晶体谐振器电气特性

参数	符号	最小值	典型值	最大值	单位	条件
频率	F_{32K}	-	32768	-	Hz	
负载电容	C_L	-	12.5	-	pF	

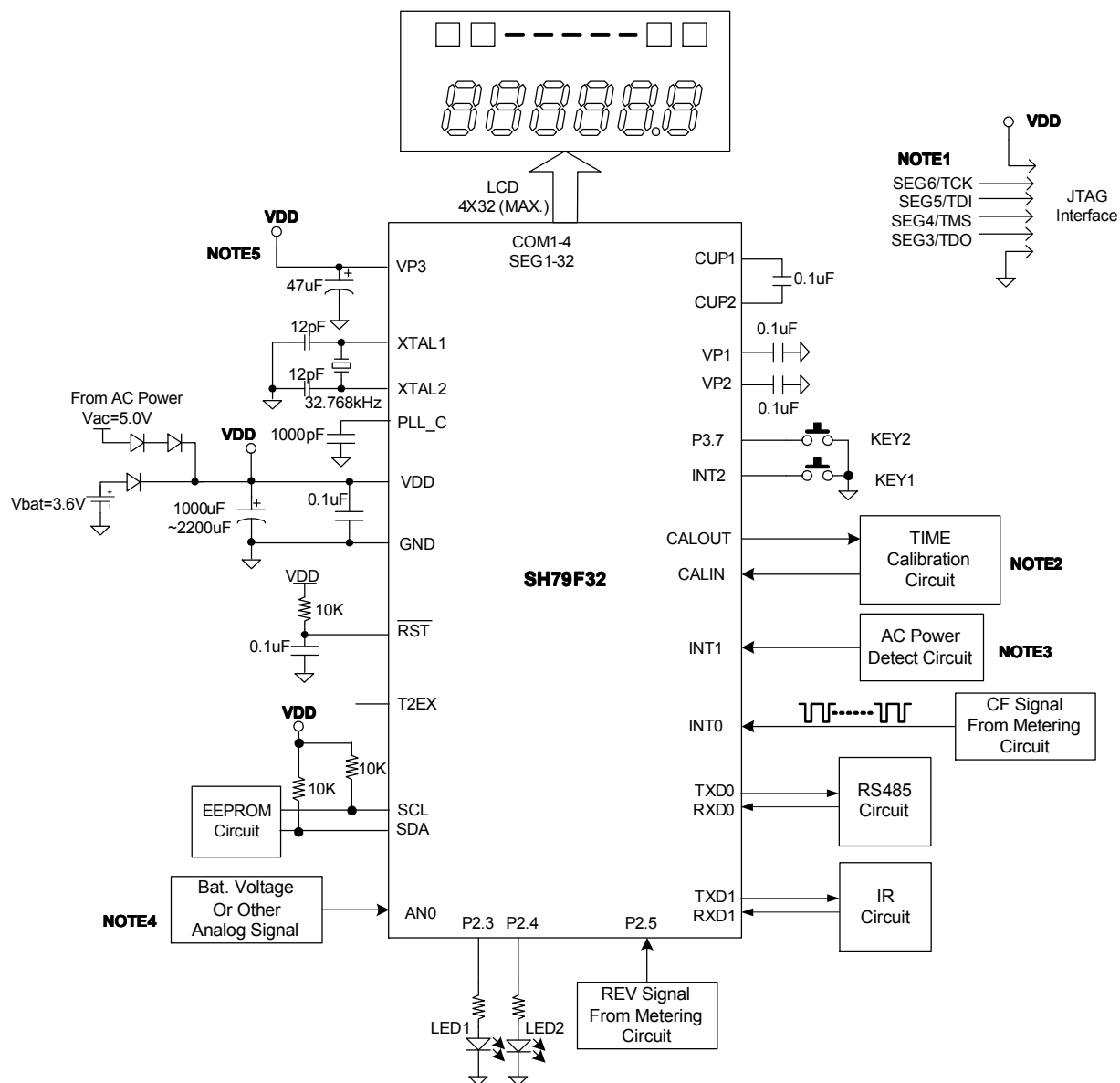


11. 应用电路

单相电表

- 4 X 32 LCD显示

- RS232/485, IR, E²PROM (TWI), 内建RTC



注意:

(1) 请参考7.3.2章节JTAG管脚连接图。

(2) 可选电路, 用于高精度时钟应用。

(3) 也可用LPD功能实现AC电源检测。

(4) 可选电路, 用于电池电压检测。

(5) 在应用时如果电源电压在 3.0V - 5.5V 范围内, 断开 VP3 和 V_{DD} 管脚, 同时 LCD 驱动电压固定为 2.9V。



12. 订购信息

产品编号	封装
SH79F32P/064PR	LQFP64



单位: 英寸/毫米



**14. 规格更改记录**

版本	记录	日期
1.0	初始版本	2009年1月



目录

1.	特性.....	1
2.	概述.....	1
3.	方框图.....	2
4.	引脚配置.....	3
5.	引脚描述.....	5
6.	SFR映像.....	7
7.	标准功能.....	16
7.1	CPU.....	16
7.1.1	CPU内核特殊功能寄存器.....	16
7.1.2	CPU增强内核特殊功能寄存器.....	17
7.2	RAM.....	18
7.3	FLASH程序存储器.....	19
7.3.1	特性.....	19
7.3.2	ICP模式下的Flash操作.....	19
7.3.3	扇区自编程 (SSP) 功能.....	21
7.3.4	Flash控制流程图.....	24
7.3.5	SSP编程注意事项.....	25
7.4	低电压运行.....	26
7.5	系统时钟和振荡器.....	27
7.5.1	特性.....	27
7.5.2	时钟定义.....	27
7.5.3	振荡器类型.....	29
7.5.4	谐振器负载电容选择.....	30
7.6	I/O端口.....	31
7.6.1	特性.....	31
7.6.2	寄存器.....	31
7.6.3	端口模块图.....	32
7.6.4	端口共用.....	33
7.7	定时器.....	37
7.7.1	特性.....	37
7.7.2	定时器0和定时器1.....	37
7.7.3	定时器2.....	41
7.8	中断.....	48
7.8.1	特性.....	48
7.8.2	程序超范围中断 (OVL).....	48
7.8.3	中断允许.....	49
7.8.4	中断标志.....	50
7.8.5	中断向量.....	52
7.8.6	中断优先级.....	52
7.8.7	中断处理.....	53
7.8.8	中断响应时间.....	53
7.8.9	外部中断输入.....	54
7.8.10	中断汇总.....	54
8.	增强功能.....	55
8.1	LCD驱动器.....	55
8.1.1	传统电容型LCD驱动器.....	55
8.1.2	低功耗 (SLP) LCD模式.....	57
8.1.3	LCD电源.....	58
8.1.4	LCD RAM配置.....	59
8.2	串行外部设备接口 (SPI).....	62
8.2.1	特性.....	62
8.2.2	信号描述.....	62
8.2.3	波特率.....	63
8.2.4	功能描述.....	63



8.2.5 工作模式.....	64
8.2.6 出错检测.....	66
8.2.7 中断.....	66
8.2.8 寄存器.....	67
8.3 两线串行接口 (TWI)	69
8.3.1 特性.....	69
8.3.2 TWI工作模式.....	69
8.3.3 寄存器.....	71
8.4 增强型通用异步收发器 (EUSART)	73
8.4.1 特性.....	73
8.4.2 EUSART工作方式.....	73
8.4.3 波特率.....	78
8.4.4 多机通讯.....	78
8.4.5 帧出错检测.....	79
8.4.6 EUSARTI.....	79
8.4.7 寄存器.....	80
8.5 IR.....	85
8.5.1 寄存器.....	85
8.6 实时时间时钟 (RTC)	86
8.6.1 特性.....	86
8.6.2 I/O引脚.....	86
8.6.3 功能说明.....	86
8.6.4 RTC时钟校准和补偿 (方式A)	87
8.6.5 RTC时钟校准和补偿 (方式B)	89
8.6.6 寄存器.....	91
8.7 模/数转换器 (ADC).....	95
8.7.1 特性.....	95
8.7.2 ADC模块图.....	95
8.7.3 寄存器.....	96
8.8 脉冲宽度调制 (PWM)	99
8.8.1 特性.....	99
8.8.2 PWM允许寄存器.....	99
8.8.3 PWM锁定寄存器.....	100
8.8.4 PWM定时器.....	100
8.8.5 PWM负极输出 (PWMN)	103
8.8.6 PWM死区时间控制.....	103
8.9 低电压检测 (LPD)	104
8.9.1 特性.....	104
8.9.2 寄存器.....	104
8.10 电压复位 (LVR).....	105
8.10.1 特性.....	105
8.11 看门狗定时器 (WDT) 及复位状态.....	106
8.11.1 特性.....	106
8.11.2 寄存器.....	106
8.12 电源管理.....	107
8.12.1 特性.....	107
8.12.2 空闲模式 (Idle)	107
8.12.3 掉电模式 (Power-Down)	107
8.12.4 寄存器.....	108
8.13 预热计数器.....	109
8.13.1 特性.....	109
8.14 代码选项.....	109
9. 指令集.....	110
10. 电气特性.....	115
11. 应用电路.....	118



SH79F32

12.	订购信息.....	119
13.	封装信息.....	120
14.	规格更改记录.....	121