

RAiO

RA8825

128x33

LCD 驱动控制器

规格书

Version 1.3

July 1, 2006

RAiO Technology Inc.

@Copyright RAiO Technology Inc. 2005, 2006

规格书改版说明		
版 本	日 期	说 明
1.0	October 12, 2005	初版。
1.1	January 3, 2006	修正第 6-4-2 节: 电压调整器电路 修正表 6-2: 电源供应电路设定 修正表 6-4: V_{REF} 选择
1.2	March 2, 2006	修正第 4-4 节测试接角脚 TEST[2:0]的说明 修正图 A-2、A-3、A-4 、A-5
1.3	July 1, 2006	修正表 8-1: Bump 尺寸及间距

章 节	内 容	页 数
1.	简介	5
2.	特性	5
3.	系统方块图	6
4.	脚位定义	7
4-1	MPU 界面	7
4-2	LCD Panel 界面	8
4-3	Clock 与 Power 界面	9
4-4	其它接口	9
5.	缓存器描述	11
5-1	缓存器总表	11
5-2	缓存器内容描述	12
6.	功能描述	25
6-1	微控制器接口	25
6-1-1	并行接口	25
6-1-2	串行接口	26
6-1-3	缓存器读写	27
6-1-4	内存读写	29
6-2	内存	31
6-3	系统频率	31
6-4	LCD驱动器与电压供应电路	32
6-4-1	步阶升压电路	33
6-4-2	电压调整器电路	34
6-4-3	电压随耦器	35
6-4-4	LCD驱动器	36
6-5	中断	37
6-6	键盘扫描	37
6-7	I/O埠	38
6-8	冷光信号	39

6-9 电源控制(Power Control)	39
7. 显示功能	41
7-1 数据写入模式	41
7-2 光标设定	42
7-2-1 光标位置与移位	42
7-2-2 光标显示与闪烁	42
7-3 显示窗口	42
7-4 水平卷动	44
7-5 垂直卷动	46
8. 脚位图	47
8-1 COG Pad	47
8-2 Pad X/Y 坐标	48
9. 电气特性	52
9-1 Absolute Maximum Ratings	52
9-2 DC 特性	52
9-3 Timing 特性	53
9-3-1 并行接口	53
9-3-2 串行接口	54
9-3-3 Reset 界面	56
附件 A.	58
A-1 COG应用	58
A-1-1 串联接口的基本接线	58
A-1-2 并联接口的基本接线	59
A-1-3 其它应用的FPC接线	60
A-2 ITO 阻值	62

1. 简介

RA8825 是一个点矩阵液晶显示(LCD) 驱动控制器，内建 528Byte 的显示内存，可支持到 128 x 33 的 LCD Panel，同时支持上下左右的旋转功能，另外并提供 354Byte 的卷动 Buffer，达到卷动时画面不断平移更新的效果，可以节省许多微处理器时间，提升液晶显示之处理效率。

在 MPU 接口方面，RA8825 支持 8080/6800 系列之 MPU，提供 4-Bit 或 8-Bit 的数据总线接口，另外也支持 3 线或 4 线共三种的串行接口，除此之外，RA8825 并整合了多项的实用接口，包含内建的液晶亮度调整、4x5 的键盘扫描接口(Key Scan)、8 根 General I/O，以及冷光片驱动充放电讯号电路。因此在系统开发时，可选用成本较低的 MPU 作为搭配，不仅在快速、便捷、好用，更能节省许多的开发成本。

2. 特性

- 支持 8080/6800 8/4-bit MPU 接口和 3-wire 或 4-wire 同步串行接口
- 最大可支持 128Seg x 33Com LCD 面板
- 内建 528 Bytes 显示内存(Display RAM)以及 354Byte 的卷动 Buffer
- 内建升压电路 2X~3X(Voltage Booster)、电压调整电路(Voltage Regulator)、电压随耦电路(Voltage Follower)
- 支援 1/33 Duty, 1/6~1/4 Bias 的 Panel
- 8 根通用 I/O 脚位
- 内建 4x5 键盘扫描接口(Key Scan)
- 支持水平及垂直卷动功能
- 内建冷光片驱动充放电讯号电路
- 内建 32-Steps 亮度调整控制
- 内建 RC 振荡器
- 电源操作范围: 2.6~3.6V
- 包装: Gold Bump Die

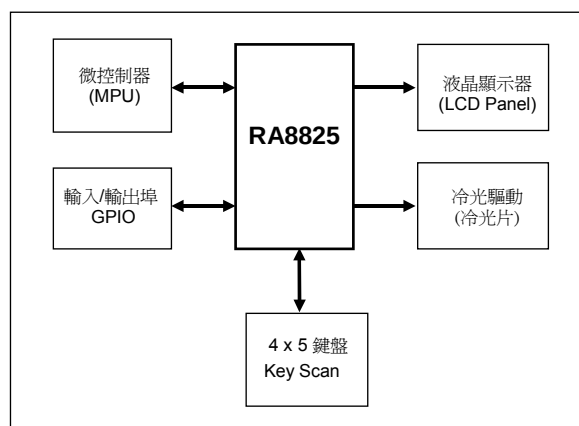


图 2-1: 系统方块图

3. 系统方块图

图 3-1 是 RA8825 的内部方块图，RA8825 内部主要是由显示内存、缓存器(Command Registers)、LCD 控制器、LCD 驱动器(Driver)、升压电路、分压电路、微控制器接口(MPU I/F)及键盘扫描电路等所组成。图 3-2 则是以 RA8825 为核心的系统方块图。

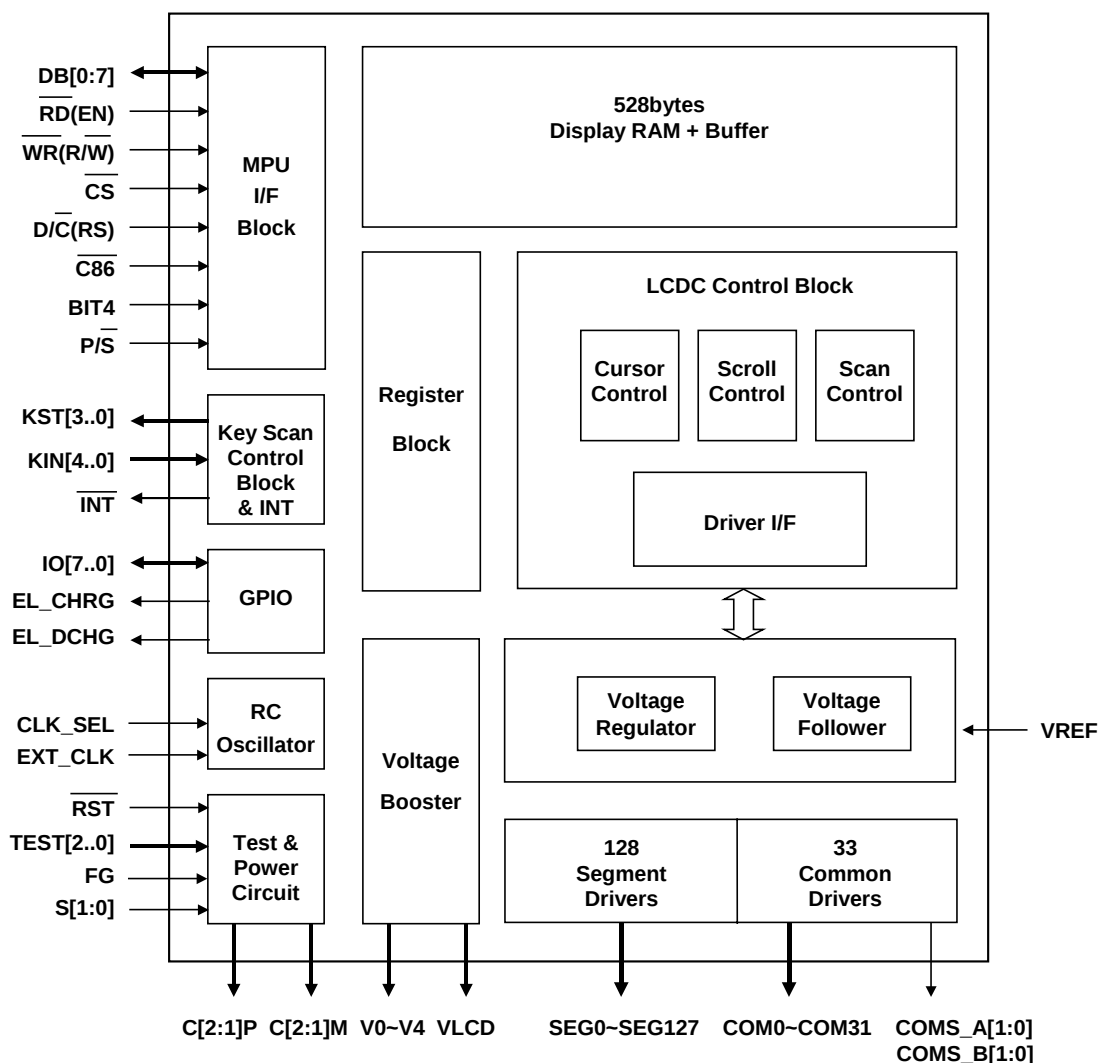


图 3-1: 内部方块图

4. 脚位定义

4-1 MPU 界面

Pin Name	I/O	Description
DB[7:0] DB0: SCK DB1: SDA/SDO DB2: RS/SDI DB3: $\overline{CS}$ DB[7:6]: SMOD	I/O	数据总线(Data Bus) 负责在 RA8825 及微处理器(MPU)之间做数据传送与接收。 当 MPU 为 8 位模式下, DB[7:0]全部有效, 当 MPU 为 4 位模式下, 只有 DB[3:0]为有效, 高字节 DB[7:4]无效需浮接。 当脚位 $P/\overline{S} = 1$ 时, 此时为平行并列接口, DB[7:0] 为地址/数据传输线, 当脚位 $P/\overline{S} = 0$ 时, MPU 与 RA8825 之接口为串行模式(Serial Mode), 此时 DB[7:6](SMOD[1:0])为输入脚位用来决定哪一种串行模式设定。 SMOD : 串行接口模式 0 X : 三线式传输(3-Wire) , 使用到 SCK, SDA, $\overline{CS}$ 1 0 : 四线式传输(4-Wire, A-Type) , 使用到 SCK, SDA, RS, $\overline{CS}$ 1 1 : 四线式传输(4-Wire, B-Type) , 使用到 SCK, SDO, SDI, $\overline{CS}$ 在串行模式下, 信号皆由 DB[3:0]来定义, 说明如下: SCK(DB0) : 串行频率 -- Serial Clock。 SDA(DB1) : 双向串行数据 -- Bi-direction Mode Serial Data。 SDO(DB1) : 串行数据输出 -- Data Out。 RS(DB2) : 内存/缓存器周期选择 -- Memory/Register Cycle Select。 SDI(DB2) : 串行数据输入-- Serial Data In。 $\overline{CS}$(DB3) : 芯片选取 -- Chip Select, 低电位时动作。 在串行模式, 没使用到的数据线请保持浮接(NC)。
$\overline{RD}$ EN	I	控制讯号(Read Control or Enable) 当使用 8080 系列的 MPU 时, $\overline{RD}$ 为数据读取讯号, 在低电位动作。 当使用 6800 系列的 MPU 时, EN 为 Enable 讯号, 在高电位动作。 在串行模式此脚位不被使用, 请接到 VDD。
$\overline{WR}$ R/$\overline{W}$	I	控制讯号(Write Control or Read-Write Control) 当 MPU 为 8080 系列时, 此脚位为数据写入讯号($\overline{WR}$), 于低电位动作。 当 MPU 为 6800 系列时, 此脚位为读取/写入讯号(R/$\overline{W}$), 高电位时表示为读取的动作, 低电位时表示为写入的动作。 在串行模式此脚位不被使用, 请接到 VDD。

D/ $\overline{C}$ RS	I	控制讯号(Data/Command Select or Register Select) 当 MPU 为 8080 系列时, 此脚位为 Data 与 Command 的选择信号, $\overline{D/\overline{C}}$ 为 0 时表示缓存器存取周期(Command Cycle), 为 1 表示数据存取周期(Data Cycle)。 当 MPU 为 6800 系列时, 此脚位为 RS 信号, RS 为 0 时表示缓存器存取周期, 为 1 表示数据存取周期。 在串行模式此脚位不被使用, 请接到 VDD。
$\overline{CS}$	I	芯片选取(Chip Select) 当 $\overline{CS}$ 是 Low 时, RA8825 会处于致能, 可接受指令, 反之, 则不可接受指令。在串行模式此脚位不被使用, 请接到 VDD。
$\overline{INT}$	O	中断讯号(Interrupt Signal) 中断信号, 连接 MPU 端以回报 RA8825 的状况。平时为 High, 设定中断发生时为 Low。
$\overline{C86}$	I	MPU 选择(MPU Select) 当 MPU 接口为并列模式时, 此脚位用来选择 MPU 接口是 8080 系列或 6800 系列。 $\overline{C86} = 0 \rightarrow$ 8080 系列 MPU 接口。 $\overline{C86} = 1 \rightarrow$ 6800 系列 MPU 接口(Default)。 在串行模式此脚位不被使用, 请接到 VDD。
BIT4	I	数据位选择(Data Bit Select) 当 MPU 接口为并列模式时, 此脚位用来选择 MPU 接口的数据传输是 8 位或 4 位。 BIT4 = 0 $\rightarrow$ 8 位数据传输接口。 BIT4 = 1 $\rightarrow$ 4 位数据传输接口(Default)。 在串行模式此脚位不被使用, 请接到 VDD。
P/ $\overline{S}$	I	串并列选择(Parallel/Serial Select) $P/\overline{S} = 0 \rightarrow$ MPU 接口为串行模式(Default), 请参考 DB[7:6]的设定。 $P/\overline{S} = 1 \rightarrow$ MPU 接口为并列模式。

4-2 LCD Panel 界面

Pin Name	I/O	Description
SEG0 ~ SEG127	O	驱动的 Segment 信号
COM0 ~ COM31	O	驱动的 Common 信号

COMS_A[1:0] COMS_B[1:0]	O	Icon Common 信号 连接 Icon 的 Common 可以选择 COMS_A 或 COMS_B 信号。
----------------------------	---	--

4-3 Clock 与 Power 界面

Pin Name	I/O	Description
V0~V4	O	LCD 驱动电压源 其电压之间的关系为 $V_{LCD} > V_0 \geq V_1 \geq V_2 \geq V_3 \geq V_4 \geq V_{SS}$ 。使用时请各外加 0.1uF~1uF 电容到 GND。
C1P, C1M	I	升压电路(Booster)外接电容接脚
C2P, C2M	I	升压电路外接电容接脚
VLCD	O	升压电路的输出电压 使用时请外加 0.1uF 电容到 GND。
VREF	I	电压调整器(Regulator)的输入参考电压 当选择外部参考电压输入时电压调整器的参考电压。若选择内部参考电压，此脚位可以不用接出，但如果接出来请外加 0.1uF 电容到 GND。
CLK_SEL	I	频率选择(Clock Select) CLK_SEL = 1 → 选择内部频率(Default)，由内部 RC 电路自行产生。 CLK_SEL = 0 → 选择外部频率，频率由 EXT_CLK 输入。
EXT_CLK	I	外部频率输入(External Clock) 当 CLK_SEL = 0 时，选择外部频率，频率由此脚位输入。当 CLK_SEL = 1 时，此脚位不被使用，应接到 VDD 或 GND。
VDD VDDP	P	电源输入
GND GNDP	P	电源接地

4-4 其它接口

Pin Name	I/O	Description
KST[3:0]	O	键盘输出信号(Key Strobe Output)
KIN[4:0]	I	键盘输入信号(Key Data Input)

		这些脚位不被使用到的，请接到 VDD。
IO[7:0]	I/O	通用 I/O 信号(General Purpose I/O)
EL_CHRG	O	EL 充电信号(EL Charge Signal)
EL_DCHG	O	EL 放电信号(EL Discharge Signal)
$\overline{\text{RST}}$	I	外部重置信号(Reset) $\overline{\text{RST}} = 0 \rightarrow$ RA8825 将被初始化。 $\overline{\text{RST}} = 1 \rightarrow$ 正常状态，RA8825 已内建 Pull-Hi 电阻。
TEST[2..0]	I	测试接脚 此为测试专用脚位，请直接连接到 GND。
S[1:0], FG	I	测试接脚 此为测试专用脚位，不需连接使用，请保持浮接(NC)。

表 4-1: MPU 串、并列模式之使用脚位定义

Pin Name	I/O	并列模式				串行模式		
		8080		6800		三线式	四线式 (A-Typ)	四线式 (B-Typ)
		8Bit	4Bit	8Bit	4Bit			
DB7	I/O	DB7	--* ¹	DB7	--	0	1	1
DB6	I/O	DB6	--	DB6	--	0	0	1
DB5	I/O	DB5	--	DB5	--	--	--	--
DB4	I/O	DB4	--	DB4	--	--	--	--
DB3	I/O	DB3	DB3	DB3	DB3	$\overline{\text{CS}}$	$\overline{\text{CS}}$	$\overline{\text{CS}}$
DB2	I/O	DB2	DB2	DB2	DB2	--	RS	SDI
DB1	I/O	DB1	DB1	DB1	DB1	SDA	SDA	SDO
DB0	I/O	DB0	DB0	DB0	DB0	SCK	SCK	SCK
$\overline{\text{RD}}$, EN	I	$\overline{\text{RD}}$	$\overline{\text{RD}}$	EN	EN	1* ²	1	1
$\overline{\text{WR}}$, R/ $\overline{\text{W}}$	I	$\overline{\text{WR}}$	$\overline{\text{WR}}$	R/ $\overline{\text{W}}$	R/ $\overline{\text{W}}$	1	1	1
D/ $\overline{\text{C}}$, RS	I	D/ $\overline{\text{C}}$	D/ $\overline{\text{C}}$	RS	RS	1	1	1
$\overline{\text{CS}}$	I	$\overline{\text{CS}}$	$\overline{\text{CS}}$	$\overline{\text{CS}}$	$\overline{\text{CS}}$	1	1	1
$\overline{\text{C86}}$	I	0	0	1	1	1	1	1
BIT4	I	0	1	0	1	1	1	1
P/ $\overline{\text{S}}$	I	1	1	1	1	0	0	0

注 1: "--" 表示此脚位不被使用，请保持浮接(NC)。

注 2: 串行模式时，没用到的并联接口信号要接到 1 或 VDD。

5. 缓存器描述

5-1 缓存器总表

表 5-1: 缓存器总表

ID	缓存器简称	D7	D6	D5	D4	D3	D2	D1	D0	暂 存 器 说 明
0	DWFR	B/C	--	NW5	NW4	NW3	NW2	NW1	NW0	驱动波形设定
1	PWRR	SRST	MCLR	--	--	KWK	IOWK	DOFF_Z	SLP	电源控制
2	SYSR	LS3	LS2	LS1	LS0	--	--	RS1	RS0	系统设定
3	MWMR	BMOD1	BMOD0	BIEN	--	--	--	--	--	内存输入模式
4	CURCR	--	H2	H1	H0	--	BLK	CR	CUR_EN	光标控制
5	X-CUR	--	--	X5	X4	X3	X2	X1	X0	光标 X 位置
6	Y-CUR	--	Y6	Y5	Y4	Y3	Y2	Y1	Y0	光标 Y 位置
7	KEYR	KSB	KDB1	KDB0	KSTB_SEL	K_AUTO	IRE	KF1/KSTB1	KF0/KSTB0	键盘扫描控制
	KSDR	SIRQ	KSTB1	KSTB0	KSD4	KSD3	KSD2	KSD1	KSD0	键盘扫描数据
		SIRQ	AKD6	AKD5	AKD4	AKD3	AKD2	AKD1	AKD0	
8	SWSXR	--	--	--	SSX4	SSX3	SSX2	SSX1	SSX0	X 轴卷动起始点
9	SWSYR	--	--	SSY5	SSY4	SSY3	SSY2	SSY1	SSY0	Y 轴卷动起始点
A	SWRXR	--	--	--	SRX4	SRX3	SRX2	SRX1	SRX0	X 轴卷动范围
B	SWRYR	--	--	SRY5	SRY4	SRY3	SRY2	SRY1	SRY0	Y 轴卷动范围
C	SCOR	SL7	SL6	SL5/SR5	SL4/SR4	SL3/SR3	SL2/SR2	SL1/SR1	SL0/SR0	卷动位移量
D	ASCR	SPD3	SPD2	SPD1	SPD0	STP3	STP2	STP1	STP0	自动卷动控制
E	SCCR	SCR_IMD1	SCR_IMD0	SCR_MD	SBUF	SCR_DIR1	SCR_DIR0	SCR_INTEN	AUTO_SCROLL	卷动控制
F	ISR	--	--	--	--	--	SCR_INT	KI	--	中断状态显示
10	CSTR	BR2	BR1	BR0	CT4	CT3	CT2	CT1	CT0	对比调整
11	DRCR_A	BOFF	EN_R	EN_G	ROFF	IDIR	--	CDIR	SDIR	驱动控制
12	DRCR_B	CK_BS1	CK_BS0	RR2	RR1	RR0	HD2	HD1	HD0	驱动控制
13	BLTR	BLK_EN	PBK_EN	--	GINV	BLT3	BLT2	BLT1	BLT0	闪烁设定
14	IODR	OE7	OE6	OE5	OE4	OE3	OE2	OE1	OE0	IO 埠方向设定
15	IODAR	IOD7	IOD6	IOD5	IOD4	IOD3	IOD2	IOD1	IOD0	IO 端口资料
16	ELCR	EL_EN	--	--	--	ELT3	ELT2	ELT1	ELT0	冷光控制

5-2 缓存器内容描述

MPU 对 RA8825 有两种命令周期(Command Cycle)，一为缓存器读写周期(Register Cycle, RS = 0)，另一为内存读写周期(Memory Cycle, RS = 1)。在进行缓存器读写周期时，MPU 必须先告之 RA8825 要对的哪一个缓存器进行读或写，因此 MPU 会将第一笔数据(Data)传给 RA8825，RA8825 收到后会将此数据存入索引缓存器，同时认定下一笔数据就是要对索引缓存器内所指定的缓存器进行读或写。

IR (Index Register)，索引缓存器

RW	RS	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	ID4	ID3	ID2	ID1	ID0

ID[4:0]：此为 RA8825 的索引缓存器，固定在进行缓存器读写的第一个周期被用到，用来设定 MPU 在缓存器读写的第二周期是对 RA8825 的哪一个缓存器进行读写。

由索引缓存器可以看出它可以指定到 32 个缓存器(00H~1Fh)，但是 RA8825 只有用到 23 个缓存器(00h~16h)，这些缓存器在 RESET 后的起始数据(Initial Data)都是 00h。

Memory Data (RAMD)，内存

RW	RS	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0/1	1	D7	D6	D5	D4	D3	D2	D1	D0

当 RS = 1，表示 MPU 对 RA8825 进行内存读写周期(Memory Cycle)，内存包含 Display RAM 及 ICON RAM。

[00h] Driver Waveform Register (DWFR)，驱动波形设定缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	B/C	--	NW5	NW4	NW3	NW2	NW1	NW0

B/C：选择驱动输出的波形。0 → B-Type 波型，1 → C-Type 波型。

NW[5:0]：用来设定内部 FRAME 信号在扫描到第几个 Segment(Row)时转态，只适用于 B/C = 1 (C-Type 波型)时。

[01h] Power Control Register (PWRR)，电源控制缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	SRST	MCLR	--	--	KWK	IOWK	DOFF_Z	SLP

SRST：软件重置(Reset)。1 → 全部缓存器将被设成起始状态，显示内存数据不变，0 → 无作用。

在执行软件重置的指令后，请等待 2 个系统频率后，再执行其它指令。

MCLR：清除内存。1 → 显示内存将被全部写入"00h"，0 → 无作用。如果 MCLR 与 SRST 同时被设

成"1", RA8825 将先写入"00h" 到显示内存, 然后再进行软件重置。

KWK : 键盘扫描 Wake Up 设定。0 → 键盘扫描 Wake Up 关闭, 1 → 键盘扫描 Wake Up 功能开启。

IOWK : I/O 埠 Wake Up 设定。0 → IO 埠 Wake Up 关闭, 1 → IO 端口 Wake Up 功能开启。

DOFF_Z : 显示关闭(Display Off)。0 → RA8825 LCD 驱动功能将关闭, 同时显示器(Panel)画面将被关闭, 1 → LCD 驱动功能与显示器(Panel)画面将被开启。

SLP : 睡眠模式设定。1 → RA8825 进入睡眠模式, 此时频率与显示器将被关闭。0 → RA8825 Wake Up。

如果由键盘扫描或 IO 端口 Wake Up, SLP 会被清为 0。注意, 当 SLP 设成 1 时, 内部的驱动控制电路并未被关闭, 因此在进入睡眠模式前请先将缓存器[11h], 也就是 驱动控制缓存器 A 的 DB[7:4] 设成 0, 这样才能达到省电的效果。

[02h] System Register (SYSR), 系统设定缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	LS3	LS2	LS1	LS0	--	--	RS1	RS0

LS[3:0] : 设定 Panel 的显示行数(Segment), RA8825 最大的 Segment 为 128。

LS3	LS2	LS1	LS0	Line No.
0	0	0	0	16
0	0	0	1	32
0	0	1	0	48
0	0	1	1	64
0	1	0	0	80
0	1	0	1	96
0	1	1	0	112
0	1	1	1	128
1	0	0	0	Reserved
		⋮		Reserved
1	1	1	1	Reserved

RS[1:0] : 设定 Panel 的显示列数(Common), RA8825 最大的 Common 为 32 (不包括 Icon 的 Common)。

RS1	RS0	Row No.
0	0	16
0	1	32

1	0	Reserved
1	1	Reserved

[03h] Memory Write Mode Register (MWMR), 内存输入模式缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	BMOD1	BMOD0	BIEN	--	--	--	--	--

BMOD[1:0] : 设定写入内存的范围。

BMOD1	BMOD0	写入记忆体范围
0	0	正常显示范围
0	1	显示范围 + 卷动 Buffer 区域
1	x	卷动 Buffer 区域

BIEN : 忙碌中断控制。1 → 允许忙碌(内部写入内存之动作)后发生中断, 0 → 不允许忙碌中断发生。

[04h] Cursor Control Register (CURCR), 光标控制缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	--	H2	H1	H0	--	BLK	CR	CUR_EN

H[2:0] : 光标高度设定。

H2	H1	H0	高度 (Pixel)
0	0	0	1
0	0	1	2
0	1	0	3
0	1	1	4
1	0	0	5
1	0	1	6
1	1	0	7
1	1	1	8

BLK : 光标闪烁选择。0 → 游标不闪烁, 1 → 游标闪烁。

CR : 光标归位设定。0 → 无动作, 1 → 光标归位, 光标会回到最左上方。

CUR_EN : 光标显示设定。0 → 光标不显示, 1 → 光标显示。

[05h] Cursor Position Register of X (X-CUR), 光标 X 位置缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	--	--	X5	X4	X3	X2	X1	X0

X[5:0] : 以 8 Pixel 为单位, 设定光标于 Segment (X 轴)的位置。因为 RA8825 的 Segment 有 128Pixel, 因此 X[5:0] 的设定范围为 0~Fh, 当 X[5:0] = 20h 及 21h 时光标是指到水平卷动 Buffer 的位置。

[06h] Cursor Position Register of Y (Y-CUR), 光标 Y 位置缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	--	Y6	Y5	Y4	Y3	Y2	Y1	Y0

Y[6:0] : 以像素高度(Pixel)为单位, 设定光标于 Common (Y 轴)的位置。因为 RA8825 的 Common 有 32Pixel, 因此 Y[6:0] 的设定范围为 0~1Fh, 当 Y[6:0] = 40h~4Fh 时光标是指到垂直卷动 Buffer 的位置。如果 Y[6:0] = 50h, 光标将定在 COMS(Icon)的位置。

[07h] Key Scan Control Register (KEYR), 键盘扫描控制缓存器 → 只能写(Write Only)

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	KSB	KDB1	KDB0	KSTB_SEL	K_AUTO	IRE	KF1/ KSTB1	KF0/ KSTB0

KSB : 键盘扫描功能设定。0 → 键盘扫描功能关闭, 1 → 键盘扫描功能开启。

KDB[1:0] : 键盘扫描为自动模式(Auto-Mode)时, 设定消除弹跳电路(De-bounce)的扫描次数。(每次代表键盘扫描一次的时间)

KDB1	KDB0	扫描次数
0	0	8
0	1	16
1	0	32
1	1	64

KSTB_SEL : 当键盘扫描为非自动模式时, 0 → 此缓存器的 DB[1:0]定义为 KF[1:0], 1 → 此缓存器的 DB[1:0]定义为 KSTB[1:0]。当键盘扫描为自动模式时, 此缓存器的 DB[1:0]定义为 KF[1:0]。

K_AUTO : 键盘扫描模式设定, 1 → 选择自动模式(Auto-Mode), RA8825 会自动判断被按下的键, 并存在 AKD[6:0]以供 MPU 读取。0 → 选择非自动模式(Non-Auto-Mode), RA8825 不会自动判断按下的键, 但软件可经由 KSTB[1:0]与 KSD[4:0]判断目前所按下的键, 可处理多键同时按的功能。

IRE : 键盘扫描之硬件中断设定。0 → 当键盘被按下时不会产生硬件中断, 1 → 当键盘被按下时会产生硬件中断。

KF[1:0] : 键盘扫描频率设定。

KF1	KF0	键盘扫描脉波宽度	键盘扫描周期 (4x5)
0	0	256us	1.024ms
0	1	512us	2.048ms
1	0	1.024ms	4.096ms
1	1	2.048ms	9.182ms

KSTB[1:0] : 当非自动模式时, 设定欲读回按键数据(KSD[4:0])所相对应的列数。此 2 个 Bit 也可以由下面的键盘扫描数据缓存器(KSDR)Bit[6:5] 读出。

[07h] Key Scan Data Register (KSDR), 键盘扫描数据缓存器→ 只能读(Read Only)

K_AUTO = 0 时定义如下:

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	SIRQ	KSTB1	KSTB0	KSD4	KSD3	KSD2	KSD1	KSD0

SIRQ : 键盘扫描之软件中断指示设定, 将缓存器[0Fh] 的 bit 1 写 “0” 时才会被清除。

KSTB[1:0] : 用来表示脚位 KST[3:0]是哪一个在动作。

KSD[4:0] : 键盘扫描的侦测数据(KIN Return Data), 只有非自动模式(Non-Auto-Mode)时被使用, 可以由 MPU 读取 KSD[4:0] 与 KSTB[1:0] 来判断哪一个键被按下。

K_AUTO = 1 时定义如下:

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	SIRQ	AKD6	AKD5	AKD4	AKD3	AKD2	AKD1	AKD0

SIRQ : 键盘扫描之软件中断指示设定, 将缓存器[0Fh] 的 bit 1 写 “0” 时才会被清除。

AKD[6:0] : 键盘扫描的指示数据, 在自动模式时由此缓存器可以知道键盘的状况。RA8825 可以外接 4x5 的键盘矩阵, 也就是 20 个键(Key), 0~19h 用 BCD 数值表示可以代表 20 个号码, 也就可以知道哪一个键被按下。

AKD[6:0]	扫描资料说明
0~19h	Key No. Input
20~39h	Long Key No. Input
42	Key Release
Other	Reserved

[08h] Scroll Window Start X Register (SWSXR), X 轴卷动起始点缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	--	--	--	SSX4	SSX3	SSX2	SSX1	SSX0

SSX[4:0] : 设定卷动窗口的范围其 Segment (X 轴)的起始点, 以 8 Pixel 为单位。

[09h] Scroll Window Start Y Register (SWSYR), Y 轴卷动起始点缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	--	--	SSY5	SSY4	SSY3	SSY2	SSY1	SSY0

SSY[5:0] : 设定卷动窗口的范围其 Common (Y 轴)的起始点, 以 Pixel 为单位。

[0Ah] Scroll Window Rang X Register (SWRXR), X 轴卷动范围缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	--	--	--	SRX4	SRX3	SRX2	SRX1	SRX0

SRX[4:0] : 设定要卷动的窗口范围其 Segment (X 轴)的 Offset, 以 8 Pixel 为单位。

Note:

1. SRX 必须大于等于 1, 也就是最小卷动范围的 X 区域为 16 个 Pixel。
2. SSX+SRX 不可以超过屏幕 X 轴的范围, 例如屏幕大小为 96 x 32, 则 SSX+SRX 必须小于 96/8=12, 也就是最大为 11。

[0Bh] Scroll Window Rang Y Register (SWRYR), Y 轴卷动范围缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	--	--	SRY5	SRY4	SRY3	SRY2	SRY1	SRY0

SRY[5:0] : 设定要卷动的窗口范围其 Common (Y 轴)的 Offset, 以 Pixel 为单位。

Note:

1. SRY 必须大于等于 1, 也就是最小卷动范围的 Y 区域为 2 个 Pixel。
2. SSY+SRY 不可以超过屏幕 Y 轴的范围, 例如屏幕大小为 96 x 32, 则 SSY+SRY 必须小于 32, 也就是最大为 31。

[0Ch] Scroll Offset Register (SCOR), 卷动位移量缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	SL7	SL6	SL5/SR5	SL4/SR4	SL3/SR3	SL2/SR2	SL1/SR1	SL0/SR0

SL[7:0] : 水平方向卷动的位移量(以 Pixel 为单位), 当 SCR_DIR1 (REG[0Eh]bit 3) 为 0 时动作。

SR[5:0] : 垂直方向卷动的位移量(以 Pixel 为单位), 当 SCR_DIR1 (REG[0Eh]bit 3) 为 1 时动作。

当设定为自动卷动时, 此缓存器可以用来设定 Common 或 Segment 的卷动起始位置。

[0Dh] Auto-Scroll Control Register (ASCR), 自动卷动控制寄存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	SPD3	SPD2	SPD1	SPD0	STP3	STP2	STP1	STP0

SPD[3:0] : 设定自动卷动的速度。

SPD3	SPD2	SPD1	SPD0	卷动时间
0	0	0	0	1 Unit
0	0	0	1	3 Units
0	0	1	0	5 Units
0	0	1	1	7 Units
0	1	0	0	17 Units
0	1	0	1	19 Units
0	1	1	0	21 Units
0	1	1	1	23 Units
1	0	0	0	129 Units
1	0	0	1	131 Units
1	0	1	0	133 Units
1	0	1	1	135 Units
1	1	0	0	145 Units
1	1	0	1	147 Units
1	1	1	0	149 Units
1	1	1	1	151 Units

1 Unit = 1 Frame Times

STP[3:0] : 设定自动卷动时，每次的位移像素。

SPD3	SPD2	SPD1	SPD0	位移像素 (Pixel)
0	0	0	0	1
0	0	0	1	2
0	0	1	0	3
0	0	1	1	4
0	1	0	0	5
0	1	0	1	6

0	1	1	0	7
0	1	1	1	8
1	0	0	0	9
1	0	0	1	10
1	0	1	0	11
1	0	1	1	12
1	1	0	0	13
1	1	0	1	14
1	1	1	0	15
1	1	1	1	16

[0Eh] Scroll Control Register (SCCR), 卷动控制缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	SCR_IM D1	SCR_IM D0	SCR_MD	SBUF	SCR_DI R1	SCR_DI R0	SCR_INT EN	AUTO_S CR

SCR_IMD[1:0] :

0X: 自动卷动启动时, 设定每卷动 1 像素后发出中断(SCR_INTEN 必须为 1)。

10: 自动卷动启动时, 设定每卷动 8 像素后发出中断(SCR_INTEN 必须为 1)。

11: 自动卷动启动时, 设定每卷动 16 像素后发出中断(SCR_INTEN 必须为 1)。

SCR_MD :卷动模式设定。0 → 选择手动卷动模式, 并且将卷动的 Offset 值归 0, 1→选择自动卷动模式。

SBUF : 卷动 Buffer 设定。0 → 卷动 Buffer 禁能, 卷动时不包含卷动 Buffer, 仅包含屏幕显示所及的部分。

1→ 卷动 Buffer 致能, 卷动时包含卷动 Buffer。

SCR_DIR[1:0] : 卷动方向设定。

SCR_DIR1	SCR_DIR0	卷动方向
0	0	由左至右(水平)
0	1	由右至左(水平)
1	0	由上至下(垂直)
1	1	由下至上(垂直)

SCR_INTEN: 卷动中断设定。0 → 不发动卷动中断, 1 → 自动卷动时, 当卷动 1、8 或 16 个像素后, 会发出中断通知 MPU(非自动卷动时, 此功能无效)。

AUTO_SCR : 自动卷动模式设定。0 → 停止自动卷动模式。若要跳出自动卷动模式, 或是进行新的显示数据写入, 则 Bit5 的 SCR_MD 必须先清除为 0, 以免影响之后进行的画面显示。1 → 进行自动卷动模式。

[0Fh] Interrupt Status Register (ISR), 中断状态缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	--	--	--	--	--	SCR_I	KI	--

SCR_I : 卷动中断, 1 → 卷动完成后中断发生, 0 → 无卷动中断发生。

KI : 键盘扫描中断, 1 → 键盘扫描中断发生, 0 → 无键盘扫描中断发生。

[10h] Contrast Adjust Register (CSTR), 对比调整缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	BR2	BR1	BR0	CT4	CT3	CT2	CT1	CT0

BR[2:0] : 设定 LCD Bias(以 128x33 做计算标准)。

BR2	BR1	BR0	Bias
0	0	0	1/4
0	0	1	1/4.5
0	1	0	1/5
0	1	1	1/5.5
1	0	0	1/6
1	0	1	1/6.5
1	1	X	1/7

CT[4:0] : 设定显示对比度(Contrast), 共 32 阶, 为避免显示质量不佳或显示画面较淡, 通常依据液晶玻璃材质、电源电压及尺寸大小设定 CT[4:0], 调整出最佳的显示质量。

CT4	CT3	CT2	CT1	CT0	对比度 Contrast
0	0	0	0	0	弱
0	0	0	0	1	↓
:					
:					
1	1	1	1	1	强

[11h] Driver Control Register1 (DRCR_A), 驱动控制缓存器 A

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	BOFF	EN_R	EN_G	ROFF	IDIR	--	CDIR	SDIR

BOFF : 升压电路(Booster)功能设定。1 → 使用内部 Booster, 0 → 关闭内部 Booster, 使用外部电压输入 (供给内部高压电路用)。

EN_R : 参考电压设定。1 → 使用内部产生的参考电压给内部电压调整器(Regulator)用, 0 → 关闭内部参考电压产生电路, 内部 Regulator 用的参考电压由外部输入。

EN_G : V0 电压选择。1 → 使用内部 Regulator 产生 V0, 0 → 由外部输入 V0。若使用外部输入 V0, 请将此缓存器的 EN_R 及 BOFF 设为 0 (关闭), 以免产生多余的耗电。

ROFF : 分压电路选择。1 → 使用内部分压电路及 Voltage Follower 产生 LCD Bias 电压, 0 → 关闭内部 Voltage Follower, 使用外部分压电路来产生 LCD Bias 电压。若使用外部分压电路, 请将此缓存器的 EN_G、EN_R 及 BOFF 设为 0 (关闭), 以免产生多余的耗电。

IDIR : Icon 顺序排列选择, 0 → Icon 顺序排列固定不变, 1 → Icon 顺序排列随 SDIR 而变。

CDIR : Common 顺序排列选择。0 → 接脚 COM0~31 代表 Common 0 ~ 31, 1 → 接脚 COM0~31 代表 Common 31~0。

SDIR : Segment 顺序排列选择。0 → 接脚 SEG0~127 代表 Segment 0 ~ 127, 1 → 接脚 SEG0~127 代表 Segment 127~0。

Note: 当 SDIR 与 CDIR 均为 1 时, IDIR 必须设定为 1。

[12h] Driver Control Register (DRCR_B), 驱动控制缓存器 B

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	CK_BS1	CK_BS0	RR2	RR1	RR0	HD2	HD1	HD0

CK_BS[1:0] : 升压电路(Booster)频率设定。假设系统 RC 振荡频率 = 45KHz。

CK_BS1	CK_BS0	升压电路(Booster)频率
0	0	SYS_CLK/2 → 22.5KHz
0	1	SYS_CLK/4 → 11.25KHz
1	0	SYS_CLK/6 → 7.5KHz
1	1	SYS_CLK/8 → 5.625KHz

RR[2:0] : 电压调整器(Regulator) 阻值比, 也就是参考电压 V_{REF} (注)与 V_0 的比值。

RR2	RR1	RR0	电压调整器 阻值比 (Resistor Ratio)
0	0	0	X2
0	0	1	X2.5

0	1	0	X3
0	1	1	X3.5
1	0	0	X4
1	0	1	X4.5
1	1	0	X5
1	1	1	--

注: 请参考第 6-4-2 节的电压调整器电路。

HD[2:0] : LCD 驱动器的驱动电流设定, 通常液晶玻璃尺寸大时需设定较大的驱动电流, 避免显示质量不佳或显示画面较淡。

HD2	HD1	HD0	驱 动 电 流
0	0	0	小(Min) ↓ 大(Max)
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

[13h] Blink Timer Register (BLTR), 闪烁设定缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	BLK_EN	PBK_EN	--	GINV	BLT3	BLT2	BLT1	BLT0

BLK_EN : 闪烁功能设定。0 → 闪烁功能关闭, 1 → 闪烁功能开启。

PBK_EN : 区域闪烁功能设定。0 → 区域闪烁功能关闭, 1 → 区域闪烁功能开启, 闪烁的区域是根据滚动窗口(Scroll Window)来决定, 若 BLK_EN= 1 时, 则全屏幕闪烁。

GINV : 屏幕显示反向设定。0 → 屏幕显示正常, 1 → 屏幕显示反向。

BLT[3:0] : 闪烁时间设定, 以 Frame 为单位。

BLT3	BLT2	BLT1	BLT0	闪烁时间 (Frames)
0	0	0	0	8
0	0	0	1	16
0	0	1	0	24

0	0	1	1	32
0	1	0	0	40
0	1	0	1	48
0	1	1	0	56
0	1	1	1	64
1	0	0	0	72
1	0	0	1	80
1	0	1	0	88
1	0	1	1	96
1	1	0	0	104
1	1	0	1	112
1	1	1	0	120
1	1	1	1	128

[14h] IO Direction Control Register (IODR), IO 端口方向设定缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	OE7	OE6	OE5	OE4	OE3	OE2	OE1	OE0

OE[7:0] : 设定 IO 埠的输出或输入。0 → 相对应之 IO 埠为输入(Input), 1 → 相对应之 IO 埠为输出(Output)。

[15h] IO Data Register (IODAR), IO 端口数据缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	IOD7	IOD6	IOD5	IOD4	IOD3	IOD2	IOD1	IOD0

IO[7:0] : IO 端口为输入时, 此缓存器储存输入的数据。

[16h] EL Control Register (ELCR), 冷光控制缓存器

RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	EL_EN	--	--	--	ELT3	ELT2	ELT1	ELT0

EL_EN : 冷光信号输出致能设定。0 → 关闭, 1 → 开启。

ELT[3:0] : 冷光信号输出时间设定。下表输出时间是以 RC 振荡(系统频率)为 45KHz 时为标准, RC 振荡频率愈高则输出时间愈短。

ELT3	ELT2	ELT1	ELT0	输出时间 (Sec)
0	0	0	0	1
0	0	0	1	2
0	0	1	0	4
0	0	1	1	6
0	1	0	0	8
0	1	0	1	10
0	1	1	0	12
0	1	1	1	14
1	0	0	0	16
1	0	0	1	18
1	0	1	0	20
1	0	1	1	22
1	1	0	0	24
1	1	0	1	26
1	1	1	0	28
1	1	1	1	30

6. 功能描述

6-1 微控制器接口

6-1-1 并行接口

RA8825 的 MPU 接口可支持 Intel 8080 系列与 Motorola 6800 系列的 4 位或 8 位微处理器，使用者可以透过 C86 这根脚位去选择 RA8825 的 MPU 界面是 8080 或者是 6800 的兼容系统，如果 C86 接到 GND，则 RA8825 的 MPU 接口将定义成与 8080 兼容的接口，如图 6-1 所示。反之，如果 C86 接到 VDD，则将定义成与 6800 兼容的接口，如图 6-2 所示。而 BIT4 脚位可用来选择所连接的 MPU 为 4/8 位，如果 BIT4 接到 GND，则表示 MPU 选用 8 位接口，BIT4 接到 VDD，则表示 MPU 选用 4 位接口，在 4 位接口时，数据总线(Data Bus)只有用到 DB[3:0]。

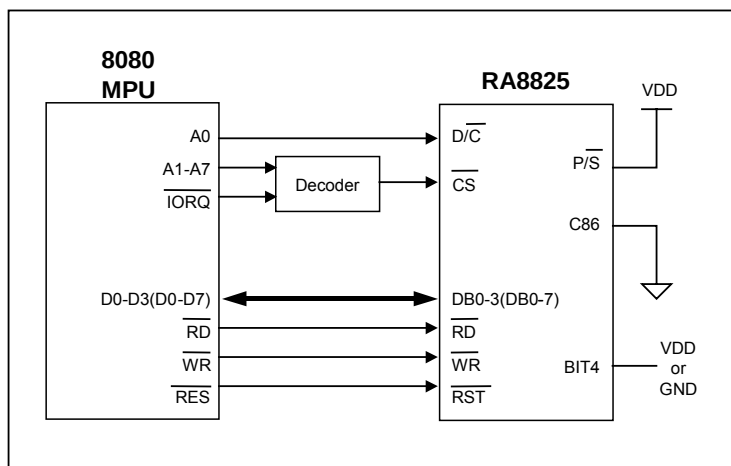


图 6-1: 8080 (4/8-Bit) MPU 的界面图

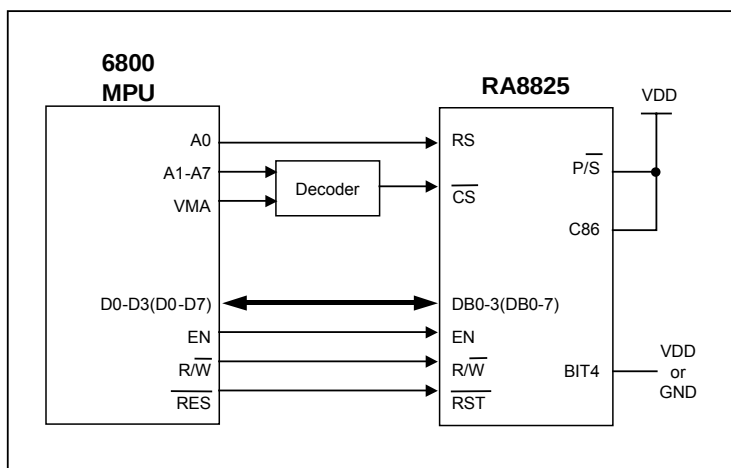


图 6-2: 6800 (4/8-Bit) MPU 的界面图

6-1-2 串行接口

RA8825 除了支持上述的并行接口外，也可以支持一种 3 线串行接口或两种 4 线(A-Type, B-Type)串行接口，使用者可以透过 $\overline{P/S}$ 这根脚位去选择 RA8825 的 MPU 接口是并行或者是串行接口，当脚位 $\overline{P/S} = 1$ 时，此时为平行并行接口，DB[7:0] 为地址/数据传输线，而当脚位 $\overline{P/S} = 0$ 时，MPU 与 RA8825 之接口为串行模式(Serial Mode)，此时数据总线的 DB[7:6]被当成 SMOD[1:0] 的输入设定脚位用，来决定哪一种串行模式设定，如表 6-1 所示。在串行接口时许多数据传输线(Data Bus)被用来当作串行控制信号，请参考前面 4-1 节的说明。而图 6-3 ~ 6-5 是 MPU 与 RA8825 之间的串行接口接口图，150pF 的电容用来减少噪声干扰，避免串行接口发生误动作。

表 6-1

SMOD	串 列 界 面 模 式
0 X	三线式传输(3-Wire)，使用到 SCK, SDA, $\overline{CS}$
1 0	四线式传输(4-Wire, A-Type)，使用到 SCK, SDA, RS, $\overline{CS}$
1 1	四线式传输(4-Wire, B-Type)，使用到 SCK, SDO, SDI, $\overline{CS}$

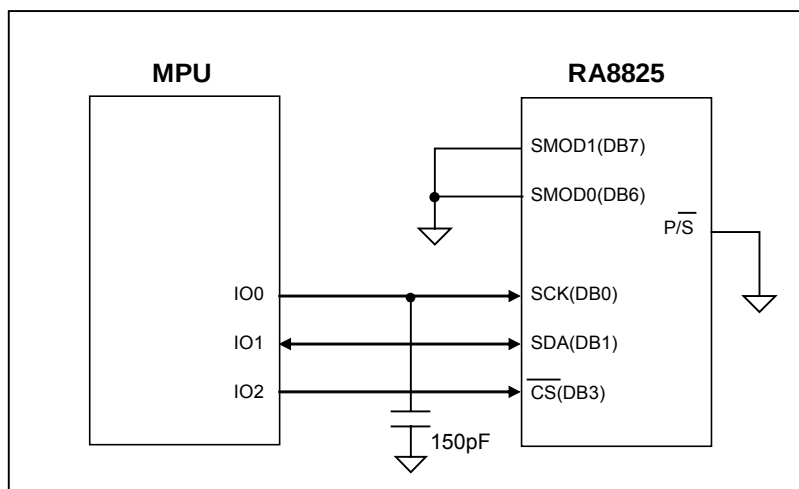


图 6-3: 3 线式的 MPU 界面图

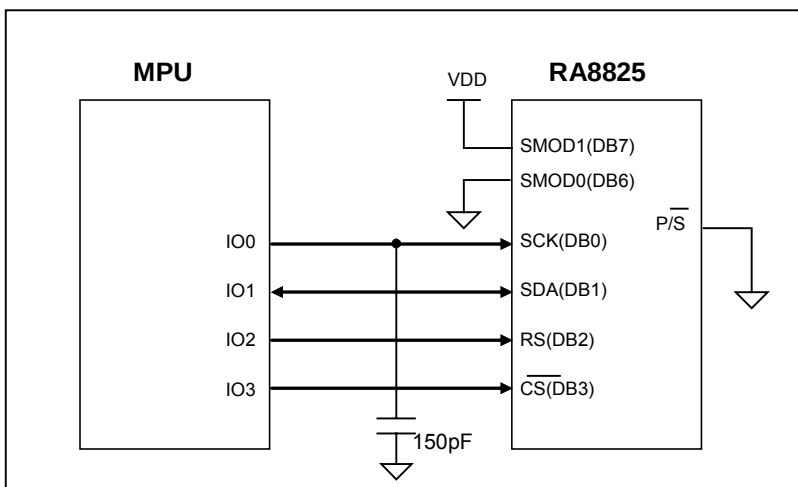


图 6-4: 4 线式(A-Type)的 MPU 界面图

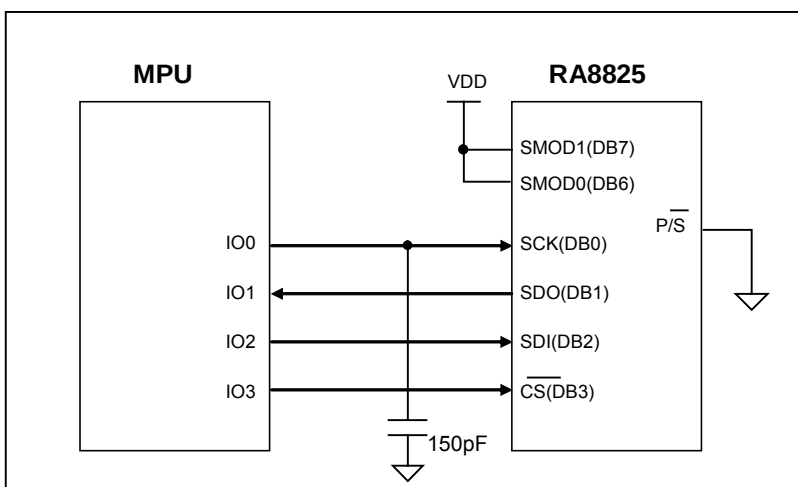


图 6-5: 4 线式(B-Type)的 MPU 界面图

6-1-3 缓存器读写

MPU 对 RA8825 只有两种控制时序，一为 MPU 对缓存器的读写，另一为 MPU 对内存的读写。如前面 5-2 节所述，在进行缓存器读写周期时，MPU 必须先告之 RA8825 要读的哪一个缓存器进行读或写，因此 MPU 传给 RA8825 的第一笔数据(Data)代表要对 RA8825 的哪一个缓存器进行读或写，第二笔数据才是真正代表写入该缓存器的数据，或是代表由缓存器读出的数据。

由于缓存器内容控制着所有 RA8825 的动作，因此对缓存器的读写就如同对 RA8825 下命令(Command)一样，所以也可以说缓存器的读写周期就是命令周期(Command Cycle)。

图 6-6 与 6-7 为以 8080 MPU(8-Bit) 对 RA8825 缓存器进行读写的时序图，图 6-8 与 6-9 为以 6800

MPU(8-Bit) 对 RA8825 缓存器进行读写的时序图，图 6-10 到 6-12 为以串行模式对 RA8825 缓存器进行读写的时序图。

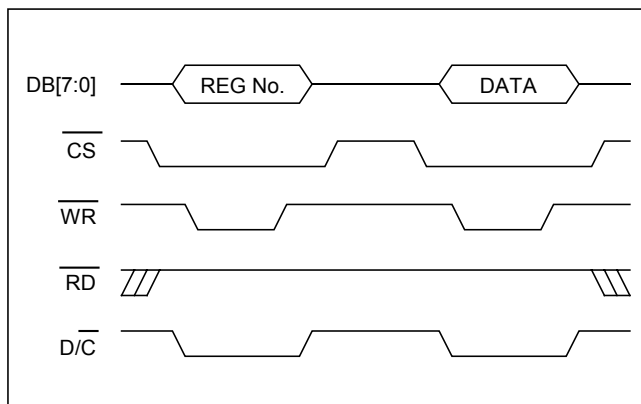


图 6-6: 以 8080 8-Bit 对缓存器写入的时序图

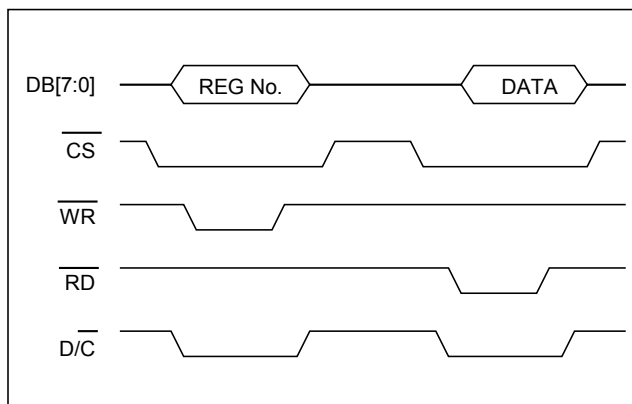


图 6-7: 以 8080 8-Bit 对缓存器读取的时序图

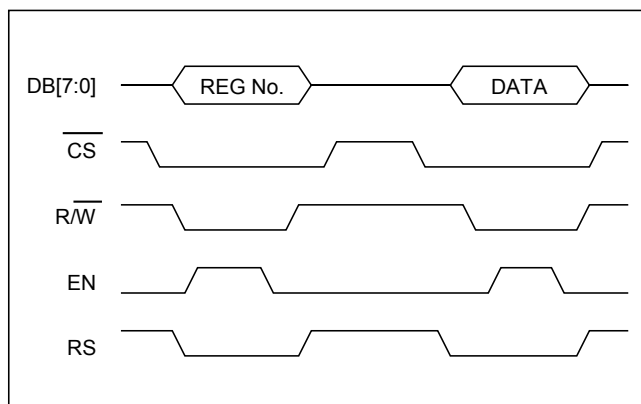


图 6-8: 以 6800 8-Bit 对缓存器写入的时序图

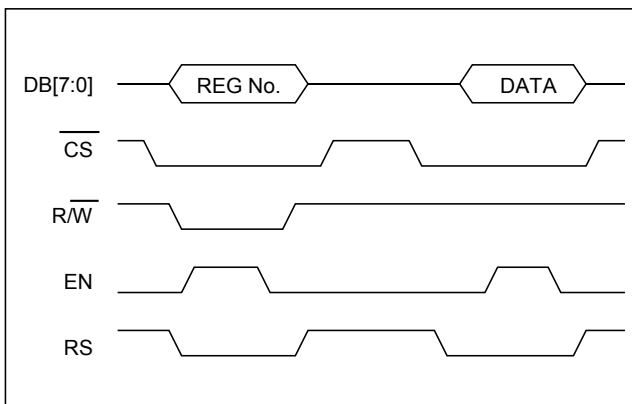


图 6-9: 以 6800 8-Bit 对缓存器读取的时序图

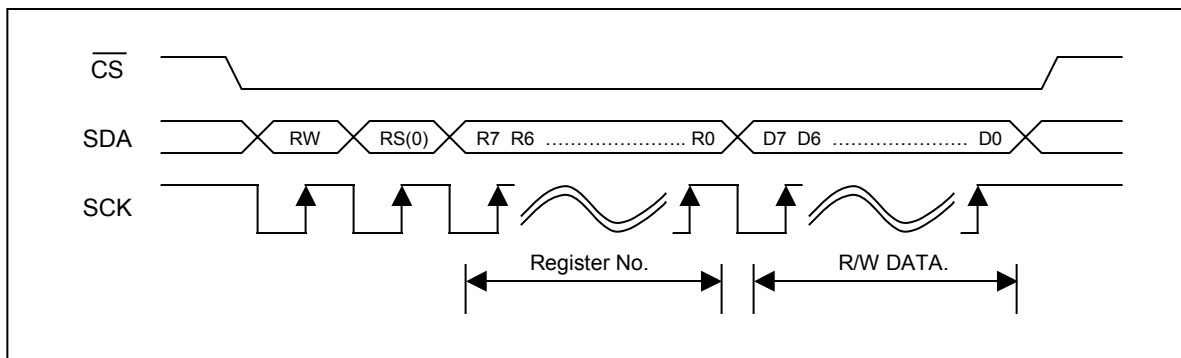


图 6-10: 3 线串行接口对缓存器读写的时序图

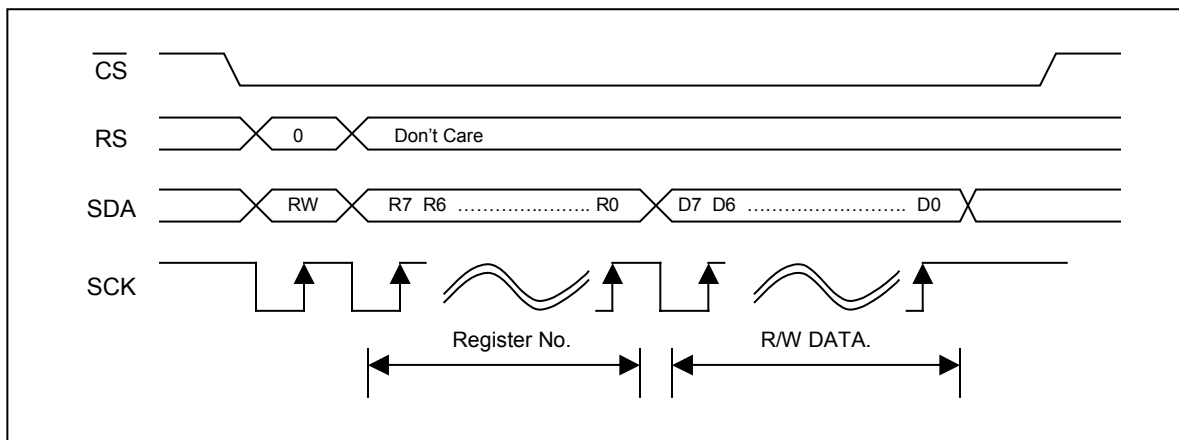


图 6-11: 4 线串行接口(A-Type)对缓存器读写的时序图

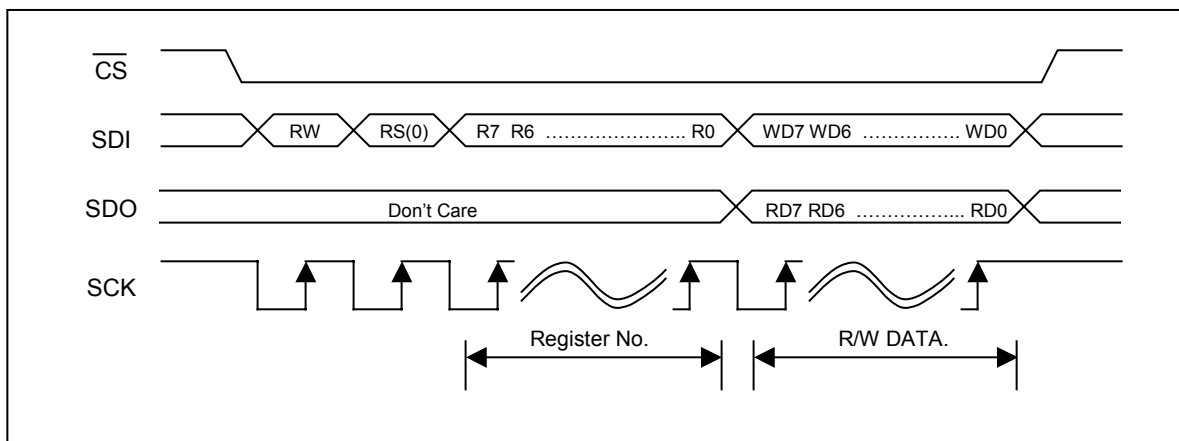


图 6-12: 4 线串行接口(B-Type)对缓存器读写的时序图

6-1-4 内存读写

MPU 对 RA8825 的另一时序为对内存的读写(Memory Write)，通常代表对显示内存做数据的传递，一个 Memory Write 代表写入 Data 到目前光标所对映的显示内存地址，之后光标地址会自动加一，再一个 Memory Write 动作，Data 将被写入到新光标所对映的显示内存地址。由于都是资料的读写的动作，因此对内存的读写周期也可以解释为数据周期(Data Cycle)。

图 6-13 与 6-14 为以 8080 MPU(8-Bit) 对 RA8825 内存进行读写的时序图，图 6-15 与 6-16 为以 6800 MPU(8-Bit) 对 RA8825 内存进行读写的时序图，图 6-17 到 6-19 为以串行模式对 RA8825 内存进行读写的时序图。

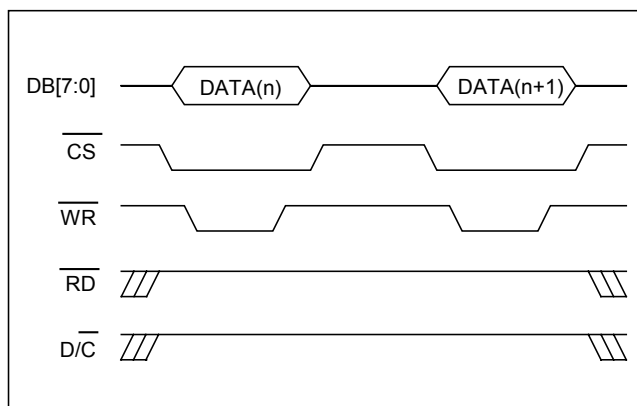


图 6-13: 以 8080 8-Bit 对内存写入的时序图

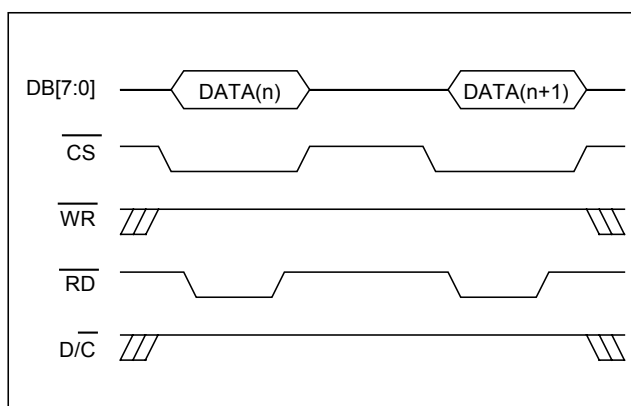


图 6-14: 以 8080 8-Bit 对内存读取的时序图

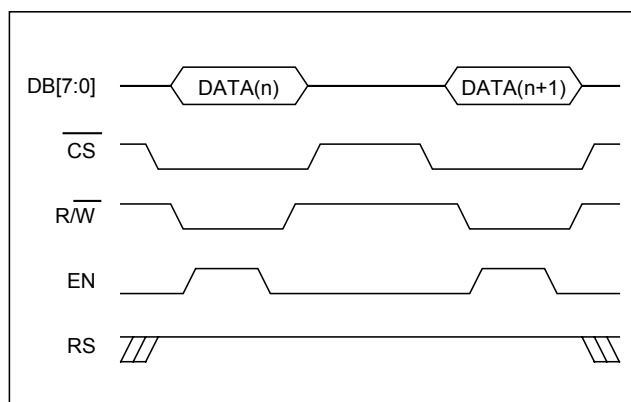


图 6-15: 以 6800 8-Bit 对内存写入的时序图

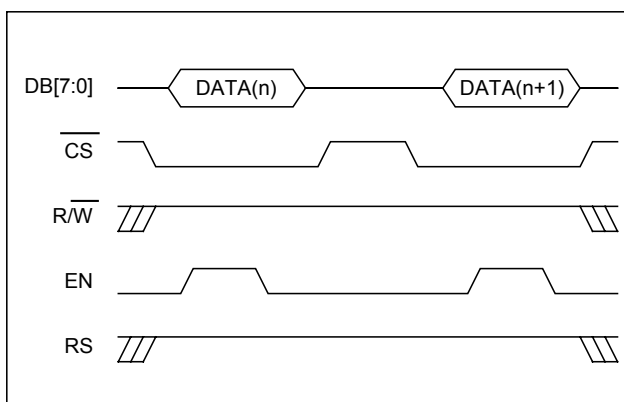


图 6-16: 以 6800 8-Bit 对内存读取的时序图

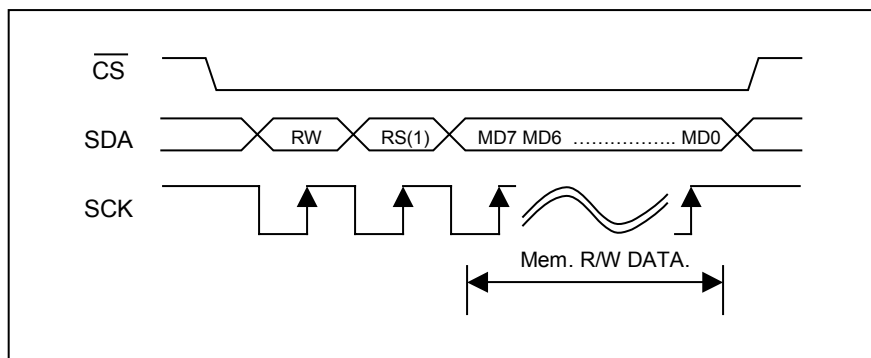


图 6-17: 3 线串行接口对内存读写的时序图

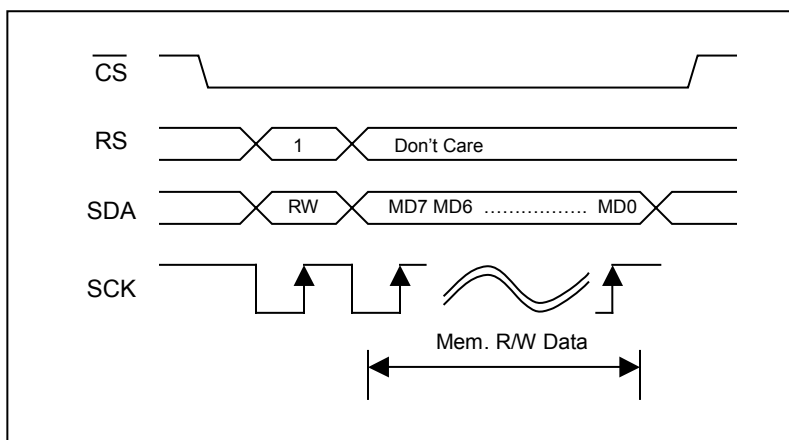


图 6-18: 4 线串行接口(A-Type)对内存读写的时序图

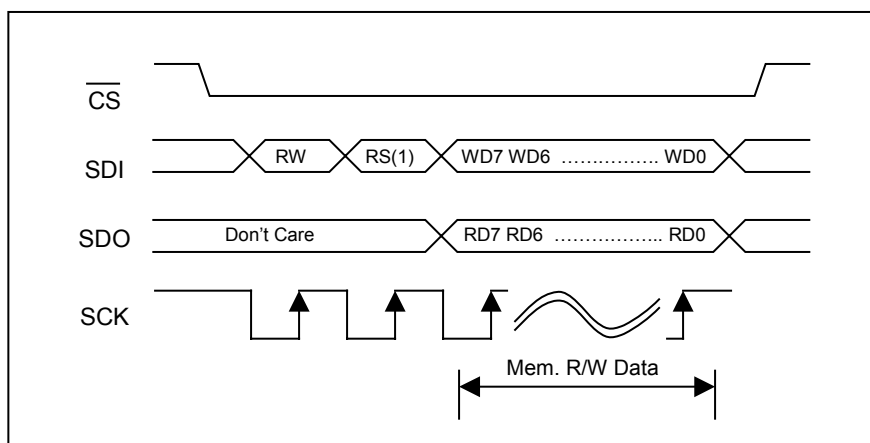


图 6-19: 4 线串行接口(B-Type)对内存读写的时序图

6-2 内存

RA8825 内含一个 528Byte 的显示内存(Display RAM)，因为 LCD 的显示范围为 128x33 点，因此需要 $(128 * 33) / 8 = 528\text{Byte}$ 的显示内存，同时为了达到显示画面移动的效果，RA8825 的显示内存还增加了卷动 Buffer，让显示画面在左右移动或上下移动时不会有迟钝的感觉。

6-3 系统频率

系统频率由内部 RC 电路自行产生，频率约为 55KHz，当电源控制缓存器(PWRR)的 Bit0 – SLP 被设定为 1 时，RA8825 将进入睡眠模式，此时系统频率将被关闭。

系统频率也可以由外部直接输入，当频率选择脚位 CLK_SEL = 0 时，系统频率由 EXT_CLK 输入。

6-4 LCD 驱动器与电压供应电路

RA8825 的驱动器电压供应电路是一个低功率、省电的设计，它可产生适当的电压准位，供给 LCD 所需的电压。驱动器电压供应电路包含有步阶升压电路(Booster)、电压调整器(Regulator)和电压随耦器(Voltage Follower)，针对不同的需求目的，驱动控制缓存器(缓存器[11h]) 可各自独立的对电源供应电路内的这些相关电路作开或关的选择设定。

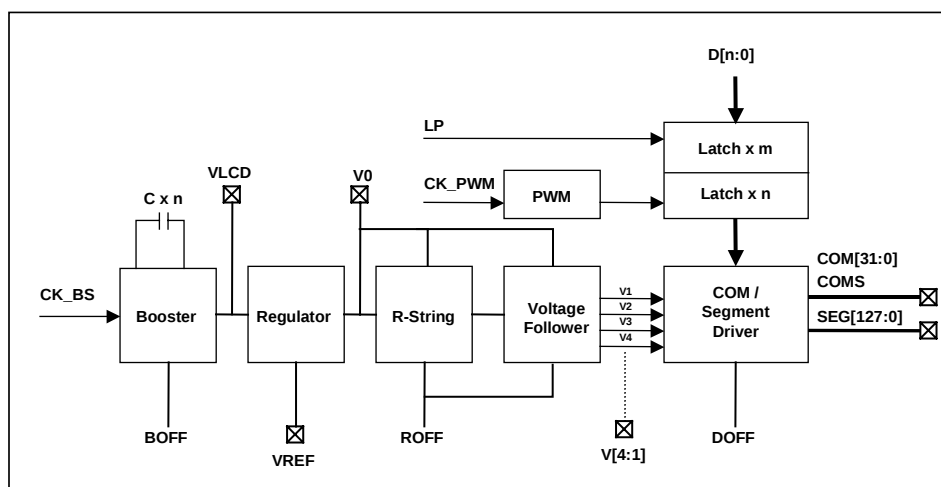


图 6-20: LCD 驱动器与电压供应电路方块图

RA8825 不仅有内部的电源供应电路来提供所需的电源，并且可利用驱动控制缓存器(缓存器[11h])的设定，来使用外部所提供的电源供应电路。表 6-2 和表 6-3 就是说明各项功能的状态设定。

表 6-2: 电源供应电路设定

驱动控制缓存器 (DRCR_A)	功 能	状 态 '1' '0'
Bit7	步阶升压电路(Booster Circuit)控制位	ON OFF
Bit6	参考电压电路 (Reference Voltage Circuit)控制位。	ON OFF
Bit5	电压调整电路((Voltage Regulator Circuit)控制位	ON OFF
Bit4	电压随耦器 (Voltage Follower Circuit)控制位	ON OFF

表 6-3: 电源供应电路状态设定表

驱动控制缓存器 (DRCR_A)				步阶升压 电路	电压调整 电路	电压调整 电路之 VREF	电压随耦 电路	外部所需电压
D7	D6	D5	D4					
1	1	1	1	ON	ON	Internal	ON	VDD
0	1	1	1	OFF	ON	Internal	ON	VLCD, VDD
1	0	1	1	ON	ON	External	ON	V _{REF} , VDD
0	0	1	1	OFF	ON	External	ON	VLCD, V _{REF} , VDD
0	0	0	1	OFF	OFF	不需要	ON	V0, VDD
0	0	0	0	OFF	OFF	不需要	OFF	V0~V4, VDD

6-4-1 步阶升压电路

在 RA8825 的芯片内建有步阶升压电路(Booster)，可以产生 2X、3X 于 $V_{DD}-V_{SS}$ 电压准位的步阶电压-VLCD，供给下一级的电压调整器(Regulator)及内部 LCD 驱动电路使用，C1P 与 C1M 跨接一约 1uF 的电容器则产生 2 倍 VLCD 电压，若 C2P 与 C2M 也跨接一 1uF 的电容器则产生 3 倍 VLCD 电压，其连接方式如图 6-21，左边是假设 $VDD = 2.4V$ ，3 倍升压的结果让 VLCD 电压达到 7.2V，右边是假设 $VDD = 3V$ ，2 倍升压的结果让 VLCD 电压达到 6V。

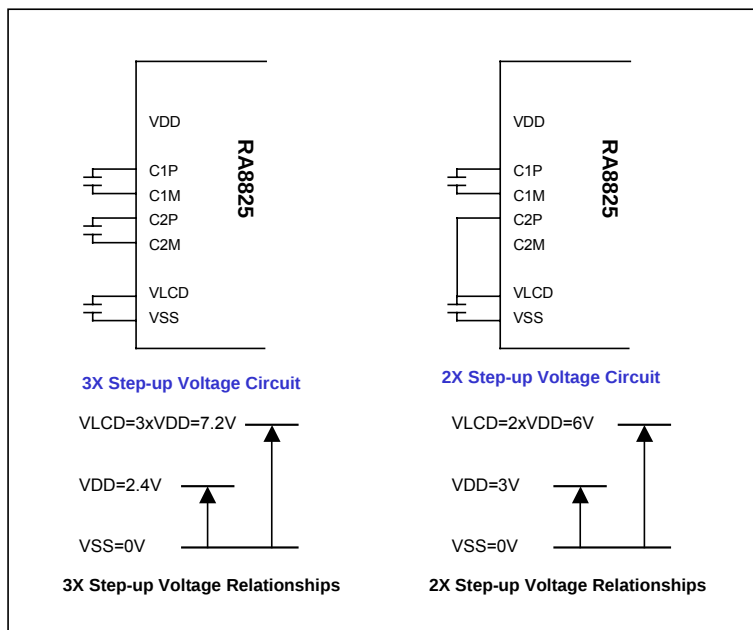


图 6-21: 步阶升压应用电路

由于 RA8825 支持的 LCD Panel 为 128x33，因此 VLCD 电压一般须需求不高，大部份至 5V 就可以得到良好显示质量，在此情况下可以将 5V VDD 直接接到 VLCD、C1P 与 C2P，C1P、C1M 与 C2P、C2M 不用跨接电容。

RA8825 升压电路的频率可以由驱动控制缓存器 B(DRCR_B)来设定，请参考缓存器[12h]的说明。此外前面提到，驱动器电压供应电路包含有步阶升压电路、电压调整器和电压随耦器，如果全部使用 RA8825 内部的这些驱动器电压供应电路，则其外部连接方式如图 6-22 所示，如果 VLCD 电压要由外部供应，也就是不使用内部步阶升压电路(Booster)，其外部连接方式如图 6-23 所示。若选择内部参考电压，图 6-22 及 6-23 的 VREF 脚可以不用接出，但如果接出来请外加 0.1uF 电容到 GND。

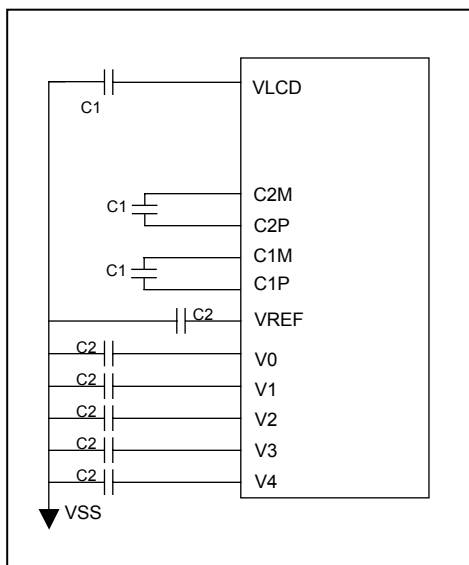


图 6-22: 使用内部 VLCD 电源电路(3 倍压)

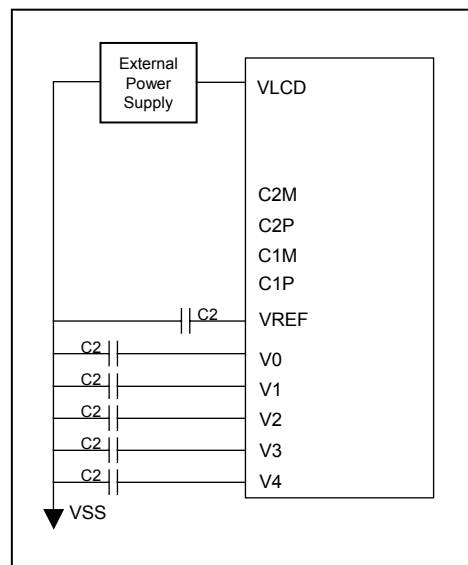


图 6-23: 使用外部 VLCD 电源电路

注: 外接的电容值 C1 = 1uF, C2 = 0.1uF。

6-4-2 电压调整器电路

电压调整器电路(Voltage Regulator) 主要由 Band-Gap 与 OP-Amp 组成，其目的为接受步阶升压电路 (Booster)产生的 VLCD 驱动电压，然后产生一稳定的 V₀ 电压源供给电压随耦器(Voltage Follower)。RA8825 内部已经包含有一个精密的 32 阶调整电路，配合内部固定电源电压(V_{IREF})产生一参考电压 (V_{REF})，利用电阻分压来调整 V₀ 的准位，V₀ 产生的基本公式如下：

$$V_0 = (1+R1/R2) * V_{REF} = (1+R1/R2) * (0.096 * (\alpha-31)+V_{IREF})$$

其中 α 即为 CT[4:0]的设定值，当 CT[4:0]=1Fh 时，V_{REF}=V_{IREF}。

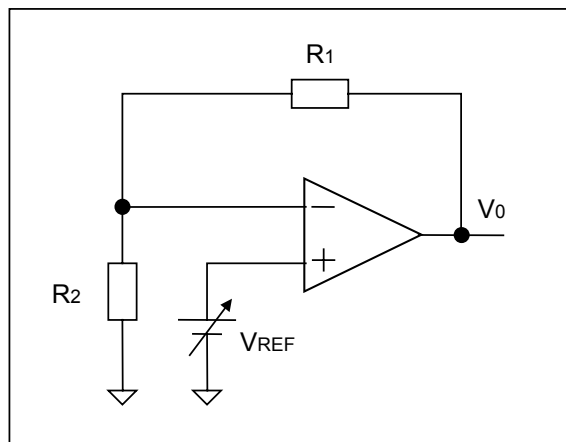


图 6-24 电压随耦器

RA8825 对电压调整器阻值比，也就是参考电压 V_{REF} 与 V_0 的比值，可以由驱动控制缓存器 B(DRCR_B)来设定，其调整倍率共有 2/2.5/3/3.5/4/4.5/5X 7 种组合，请参考缓存器 DRCR_B 的 Bit[5:3]。此外电压调整器也内建 -0.05% 的温度补偿。

V_{REF} 可为 RA8825 内部产生或由外部输入，在 25°C 时操作时请参考表 6-4:

表 6-4: V_{REF} 选择

参考电压形式	DRCR-A Bit6 (EN_R)	DRCR-A Bit5 (EN_G)	温度梯度	单位	V_{REF}
内部提供	1	1	-0.05	%/°C	$0.096 * (\alpha - 31) + V_{IREF}$
外部输入	0	1	-	-	V_{REF} Pin
	X	0	-	-	

内部固定电源电压(V_{IREF})通常为 1.6V。当电压调整器电路关闭时($EN_G=0$)，不论 EN_R 设定为 1 或 0，参考电压电路都会一起被关闭。

6-4-3 电压随耦器

电压随耦器(Voltage Follower) 提供 $V_0 \sim V_4$ 电压给 LCD 驱动电路，使用者可以单独使用内部电压随耦器，也可以独立用外部的分压电源， $V_0 \sim V_4$ 电压与 VLCD 之相对关系为:

$$VLCD > V_0 > V_1 > V_2 > V_3 > V_4 > GND$$

RA8825 可以透过对比调整缓存器(CSTR)控制 LCD Bias 由 1/4 到 1/7。同时为了符合不同 LCD 面板

(Panel)大小及配合适当的驱动电流，RA8825 可以由驱动控制缓存器 B(DRCR_B) 来设定电压随耦器提供的驱动电流大小，及设定对比调整缓存器(CSTR)去调整液晶显示质量。

如图 6-25A 所示为单独使用内部电压随耦器，如果独立用外部的分压电源，其连接方式如图 6-25B 所示。

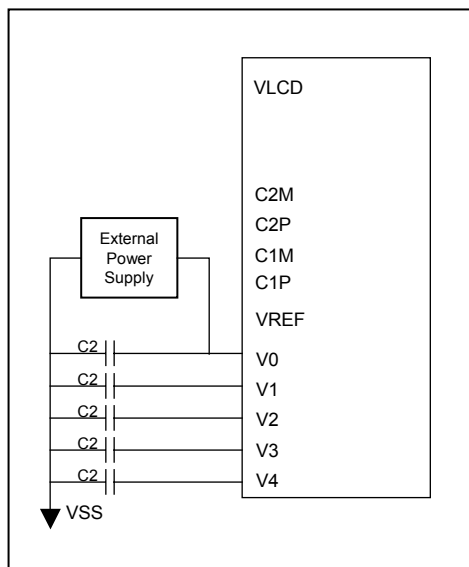


图 6-25A: 使用内部电压随耦器

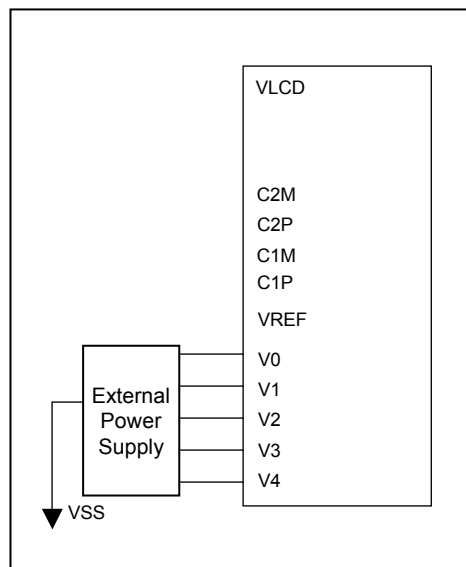


图 6-25B: 使用外部分压电源

6-4-4 LCD 驱动器

RA8825 的 LCD 驱动器(Segment/Common Driver) 负责将显示数据由前一级的 Latch 取出，同时配合 Level Shifter，将组合成的信号各别送到对映的 Common 或 Segment，Level Shift 基本上由许多模拟开关组成，它会依照时序产生器(Timing Generator)产生的控制信号，切换这些开关，将 V0~V4 传送到 Common 与 Segment。

如图 6-26 所示，RA8825 提供 128 个 Segment 信号，33 个 Common 信号，其中 Common 信号中的 COMS 为提供给 LCD Panel 上的 Icon 使用，COMS_A[1:0]与 COMS_B[1:0]的脚位分别位于 RA8825 芯片的左右两侧，方便使用者对 COG 玻璃上的 Icon 进行布局。COMS_A[1:0]与 COMS_B[1:0]各有不同的驱动 Buffer，如果 Icon 面积比较大，可将 COMS_A0 与 COMS_A1 拼接使用，或是将 COMS_B0 与 COMS_B1 拼接使用。

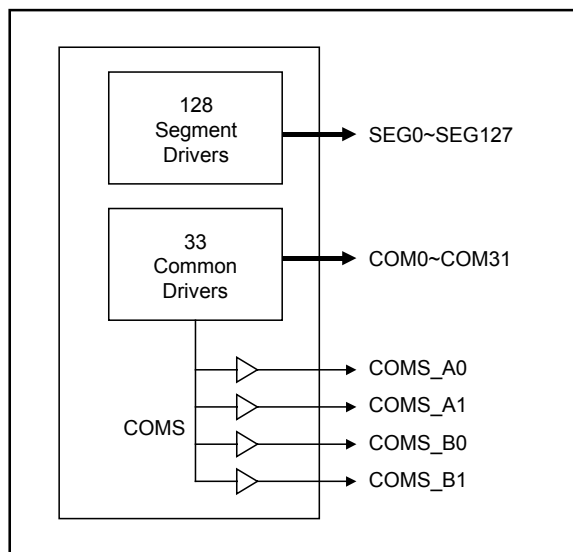


图 6-26: Segment 与 Common 的 Driver

电源控制缓存器(PWRR) 的 DOFF_Z 被用来做显示关闭(Display Off)的控制。当 DOFF_Z = 0 时 LCD 驱动功能将关闭, COM0~COM31 与 SEG0~SEG127 会被连接到 GND, 同时显示器(Panel)画面将被关闭。

6-5 中断

RA8825 提供一中断信号线($\overline{\text{INT}}$)用来表示有二种中断讯息可能发生:

- ◆ 卷动中断, 当卷动 1、8 或 16 个像素完成后, 会发出中断。
- ◆ 键盘扫描之硬件中断, 当键盘被按下时发生中断。

这二种中断都可以单独被致能或禁能, 而中断的设定与中断讯息可有由缓存器来控制与读取。中断信号线平时为 High, 设定中断发生时为 Low, MPU 侦测到此中断后必须清除中断状态缓存器, 中断信号线才会回到 High。如果不使用硬件中断信号线, MPU 可以用询问的方式读取中断状态缓存器, 以得到中断讯息。

6-6 键盘扫描

RA8825 内建有 4x5 的键盘扫描电路, 可用来作为 Keyboard 的功能, 帮助系统发展者可轻易整合开发含有 Keyboard 的周边电路。键盘扫描的方式有自动与非自动两种, 在自动模式甚至可以判断键盘被长按或短按, 让 MPU 读取对应的键盘码, 此模式也可以传递释放码(Release Key)。RA8825 的键盘扫描

的周期可以调整，也包含了消除弹跳电路，使用上非常实用。如图 6-27 就是键盘扫描的简单应用电路，表 6-5 为键盘扫描在自动模式下的键盘码，对应图 6-27 的应用电路，由 MPU 读取键盘扫描数据缓存器 (KSDR)，就可以知道那一个键被按下，使用时请将 KIN[4:0]加上 Pull-Hi 电阻。

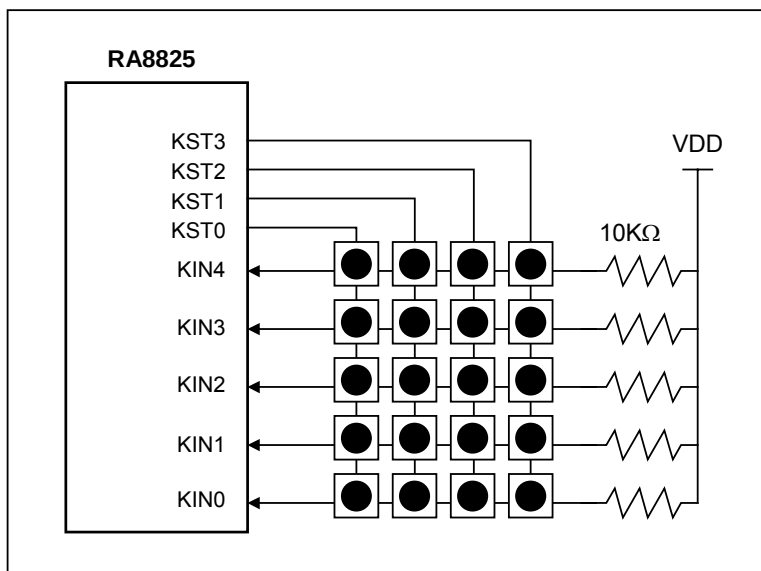


图 6-27: 4x5 的键盘扫描应用电路图

表 6-5: 键盘扫描在自动模式下的键盘码

	短按				长按			
	KST3	KST2	KST1	KST0	KST3	KST2	KST1	KST0
KIN0	15h	10h	05h	00h	35h	30h	25h	20h
KIN1	16h	11h	06h	01h	36h	31h	26h	21h
KIN2	17h	12h	07h	02h	37h	32h	27h	22h
KIN3	18h	13h	08h	03h	38h	33h	28h	23h
KIN4	19h	14h	09h	04h	39h	34h	29h	24h

表 6-5 为 RA8825 键盘扫描在自动模式下的键盘码，在自动模式下如果同一按键按下超过一秒钟，则 RA8825 会发出第二次中断，同时键盘扫描数据缓存器(KSDR)的 Data 会由短按键盘码改成长按键盘码，MPU 读取键盘扫描数据缓存器后可以知道那一个键被按下超过一秒钟。

6-7 I/O 埠

RA8825 提供 8 根一般用途的 I/O 埠，每根 I/O 埠可以独立用来作为输出或输入，并且透过 MPU 来使

用，当 RA8825 进入 Sleep Mode 后，可以由 I/O 埠来叫醒(Wake Up)。RA8825 的 8 根 I/O 埠也可以用来推动 LED，当作讯息显示或提供 LCD 面板的背光源。

6-8 冷光信号

RA8825 提供 2 根冷光控制信号，可以用来推动冷光驱动电路，减轻 MPU 使用冷光的困扰。冷光信号输出时间设定由冷光控制缓存器(ELCR)来决定。其输出波形与应用电路如图 6-28、6-29 所示：

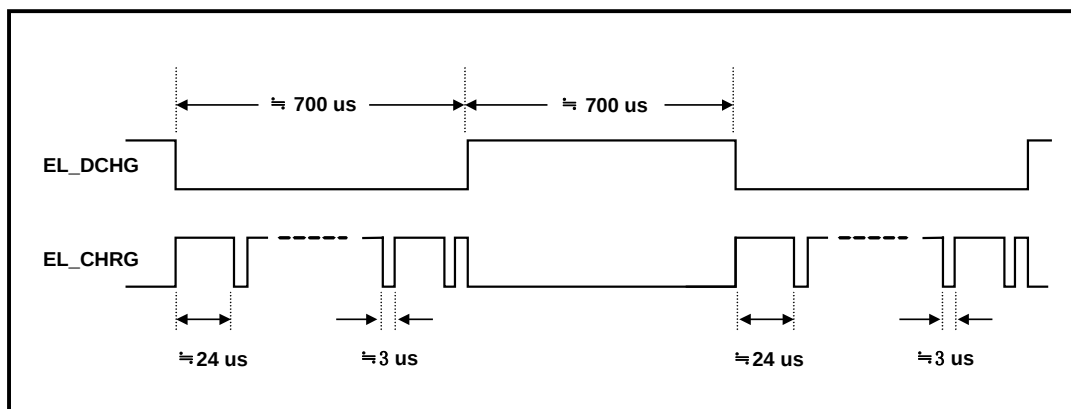


图 6-28: EL 冷光控制信号

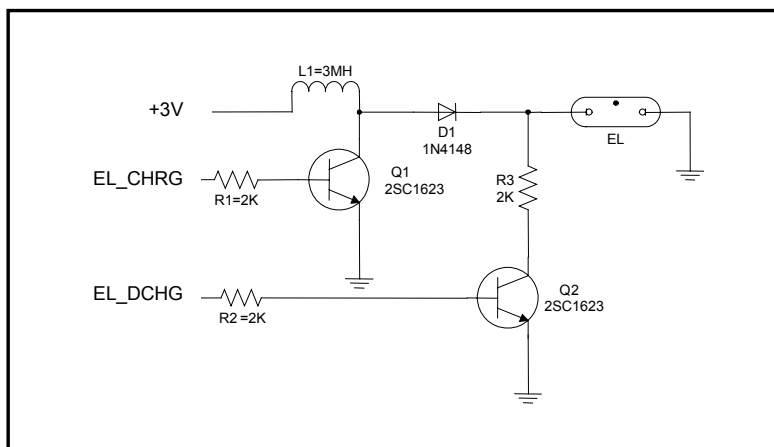


图 6-29: EL 冷光驱动电路图

6-9 电源控制(Power Control)

RA8825 提供两种电源模式(Power Mode)，一种为工作时的正常模式(Normal Mode)，一种为睡眠模式(Sleep Mode)，在正常模式时，可写入"0" 到电源控制缓存器(PWRR)的 Bit 0，让 RA8825 进入睡眠模式，睡眠模式启动时，会关闭 LCD 显示功能以及所有 LCD Driver 的动作，全部的 COM 与 SEG 信号会

维持在 Low，全部的 Key Strobe 信号被设为 High，全部的 I/O 信号维持原来的设定，最后将 RC 振荡器关闭，因此整个 IC 仅耗损静态电流。

RA8825 提供三种方式唤醒(Wake-UP)，第一种是透过 MPU 写入“1”到电源控制缓存器(PWRR)的 Bit 0，让 RA8825 进入正常模式，第二种是利用 Key Scan 的方式唤醒，第三种是利用 I/O 埠唤醒，当唤醒 RA8825 时，RA8825 先将 RC 振荡器起振，因此必须要等待一段起振时间(约 250ms)，之后 MPU 才能正常的进行数据存取，LCD Driver 也才能动作。

7. 显示功能

7-1 数据写入模式

RA8825 是以字符映像(bit map)方式填入图形数据在显示内存(Display RAM)上，当进行内存的写入动作，数据将会被写入到目前光标所对映的显示内存地址。

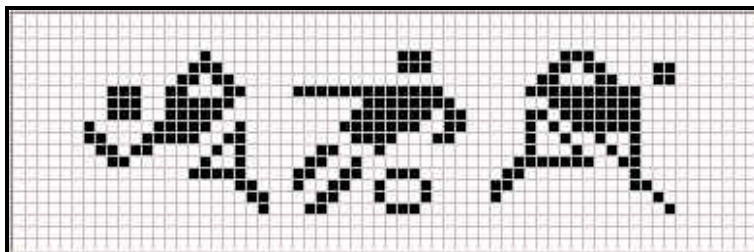


图 7-1: 绘图模式的显示

RA8825 支持之最大显示像素(Pixel)范围为 128 点 x 33 点，因此需要约 528 Byte 的 Display Data RAM (DDRAM)来储存欲显示的每个像素点，在 DDRAM 里，只有在显示范围内的对应数据会被显示于 LCD 面板上，不在显示范围内的则会被忽略掉。当 RA8825 在显示图形的时候，是以字符映像(Bit Map)的方式写入 DDRAM，若 DDRAM 的某个位置被填满为 '1' 时，相对于 LCD 面板的位置会被显示出亮点，由图 7-2 可看出，在 DDRAM 上所储存之像素数据，会对应到显示屏幕(LCD)上，而构成文字、符号或图形之显示效果。

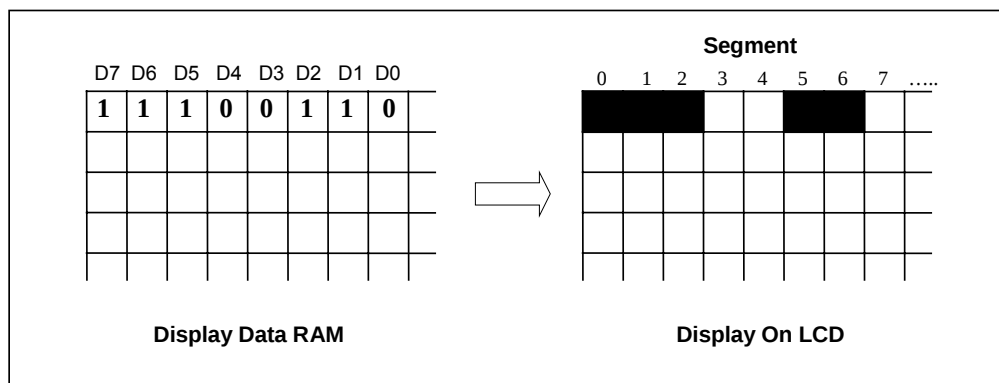


图 7-2: 显示数据到 LCD 显示的映像

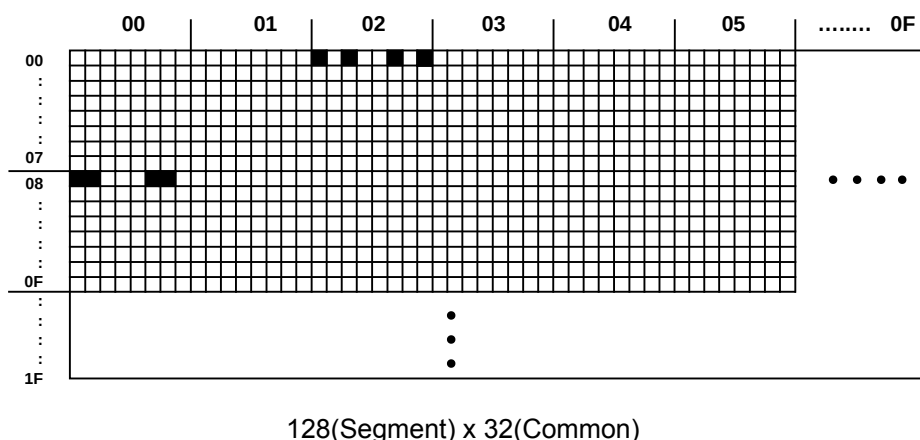
RA8825 提供自动清除 DDRAM 的功能，只要将电源控制缓存器(PWRR)的 MCLR 设成 1，RA8825 将于极短的时间内将数据"00"全部写入 DDRAM 内。此外，RA8825 透过闪烁设定缓存器(BLTR)，也可以设定闪烁功能及屏幕显示反向功能，闪烁的范围可以根据滚动窗口(Scroll Window)的大小来决定。

7-2 光标设定

7-2-1 光标位置与移位

RA8825 可以支持最大至 128(Segment) x 33(Common)的 Panel Size，但是光标的 Segment 地址是以每 8-Bit 为单位，例如想在 Panel 的左上角第 17 个位置起秀出“A5h”的相对图像，则必须设定光标位置缓存器 X-CUR = 02h，Y-CUR = 00h，同理，想在 Panel 的第 9 行第一个位置秀出“C6h”的相对图像，则必须设定光标缓存器 X-CUR= 00h，Y-CUR = 08h，请参考图 7-3。

RA8825 使用缓存器 X-CUR 与 Y-CUR 来设定光标的地址，一旦光标地址设定，写入 Data 光标都会自动移位，而光标的移位是以显示窗口为边界。



128(Segment) x 32(Common)
图 7-3: RA8825 光标位置设定的显示范例

7-2-2 光标显示与闪烁

RA8825 可以透过光标控制缓存器(CURCR)来控制光标显示的开(光标显示)或关(光标不显示)、光标闪烁与否，光标闪烁周期时间则由闪烁设定缓存器(BLTR)来决定，可以由 8 个 Frames 到 128 个 Frames。

7-3 显示窗口

RA8825 的显示窗口(Display Window)就是实际 LCD 面板的大小，可以由系统设定缓存器(SYSR)来设定，其最大的显示范围为 128(Segment)x32(Common)，另外提供一 Common(Com S)当作 Icon 使用，因此可以有 128 个 Icon，在读写 Com S 时，游标 Y 位置缓存器(Y-CUR)须要设定成 50h，再由游标 X 位置缓存器(X-CUR)决定选择的 Icon。

为了方便使用 COM-S, RA8825 提供两种出 Pin 位置, 可以让使用者选择 Icon 的位置在 LCD Panel(玻璃) 的上面或下面, 如图 7-4 所示。

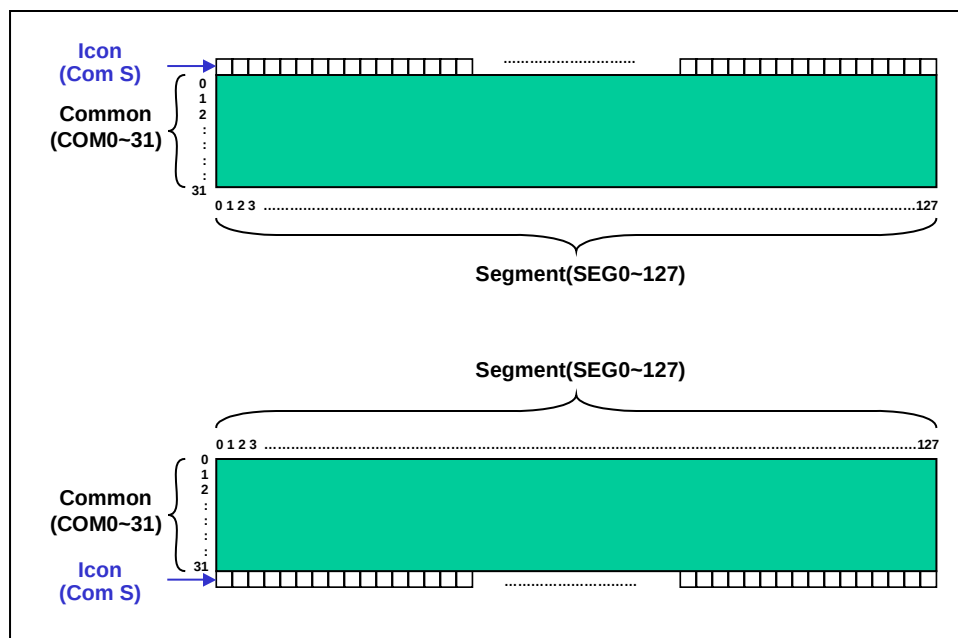


图 7-4: 显示窗口与 Icon

7-4 水平卷动

RA8825 针对某些显示画面的需求，提供了水平卷动(Scroll)的功能，透过缓存器的设定，它可以允许使用者指定水平卷动的范围，同时也可以指定每次卷动的位移量是多少 Pixel 及卷动的速度。如图 7-5 所示，为向左作水平卷动每次 2 Pixel 的效果。

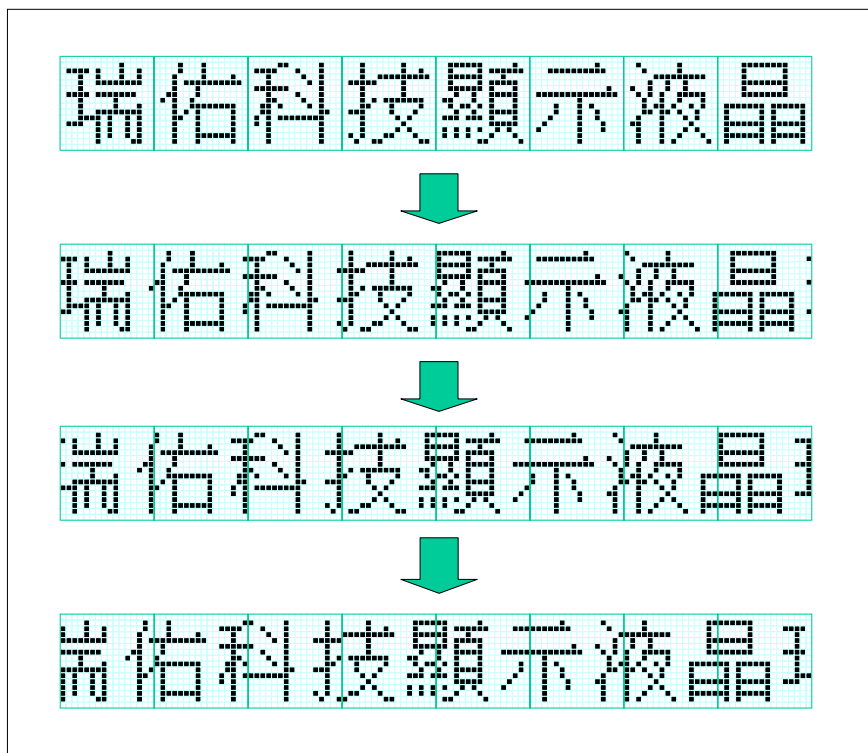


图 7-5: 水平卷动

RA8825 除了允许向左或向右作水平卷动，也可以利用水平卷动 Buffer，达到向左或向右作水平移动(Shift)的效果，例如向左作水平移动时，可以先将 Data 存入在水平卷动 Buffer，然后 Buffer 内的数据就会随着水平移动陆续移出，在水平移动 16 个 Pixel 后，藉由 MPU 软件再将 Data 存入在水平卷动 Buffer，如此循环动作，可以让 LCD Panel 显示出向左移动的效果，如图 7-6 所示，为向左作水平移动每次 8 Pixel 的效果，其中右边的灰色区域代表水平卷动 Buffer，不会在 LCD Panel 的显示范围内。

有关卷动的详细使用方式及缓存器设定，请参考应用手册。

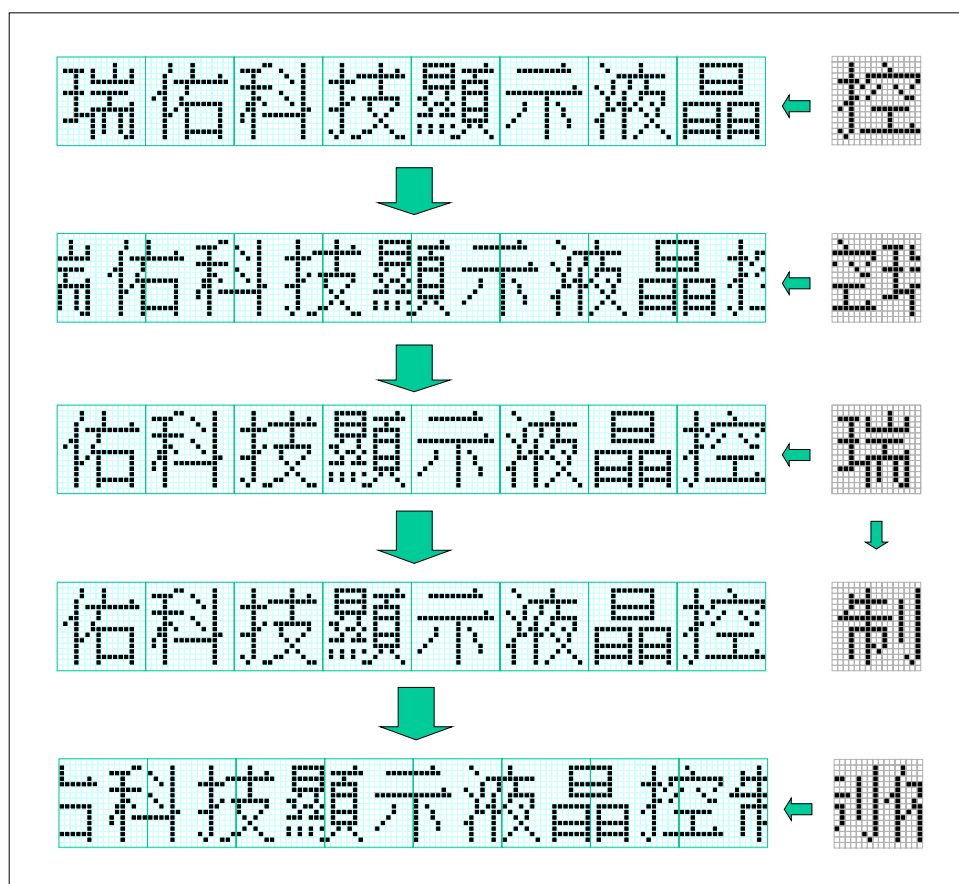


图 7-6: 水平移动

7-5 垂直卷动

RA8825 也提供了垂直卷动(Scroll) 与垂直移动(Shift)的功能，同样的透过缓存器的设定，它可以允许使用者指定垂直卷动的范围、每次卷动的位移量是多少 Pixel 及卷动的的速度。如图 7-7 所示，为向上作垂直卷动每次 2 Pixel 的效果。

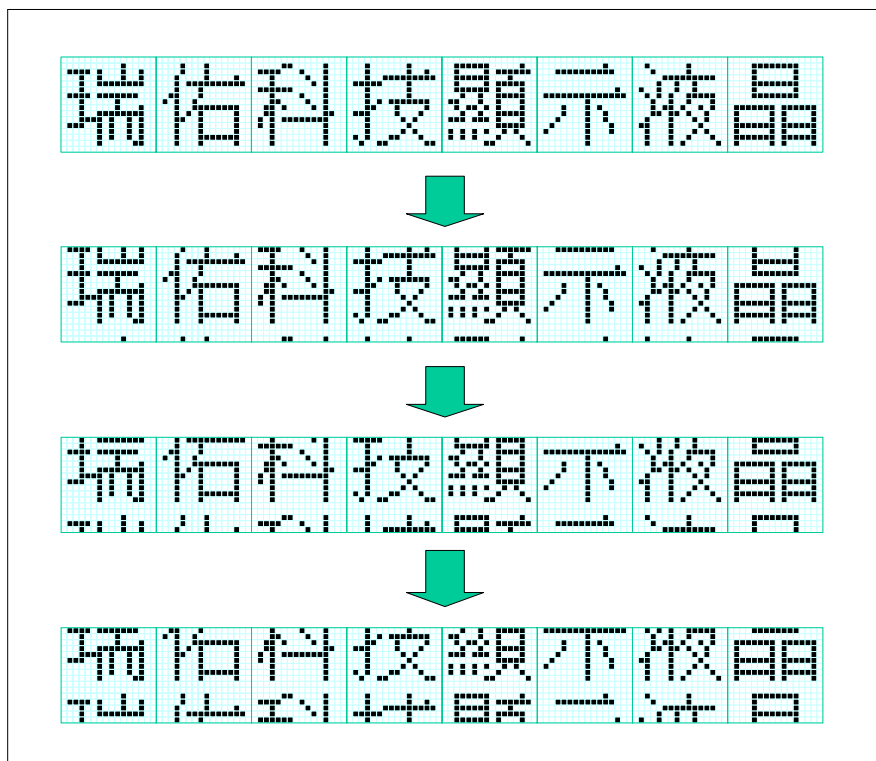


图 7-7：垂直卷动

RA8825 也有垂直卷动 Buffer，因此也达到向下或向上作垂直移动(Shift)的效果，例如向上作垂直移动时，可以先将 Data 存入在垂直卷动 Buffer，然后 Buffer 内的数据就会随着垂直移动陆续移出，在垂直移动 16 个 Pixel 后，藉由 MPU 软件再将 Data 存入在垂直卷动 Buffer，如此循环动作，可以让 LCD Panel 显示出向上移动的效果。

8. 脚位图

8-1 COG Pad

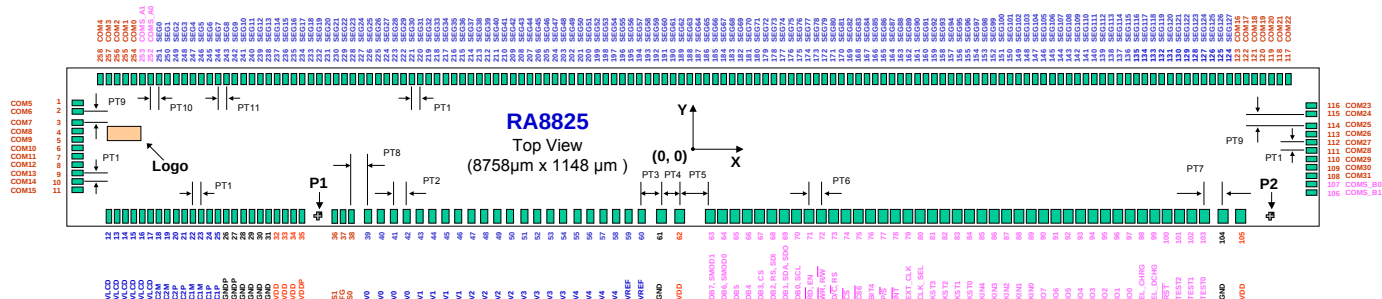


图 8-1: 脚位图

表 8-1: Bump 尺寸及间距

Chip Size	8758 μ m x 1148 μ m	
Bump Size	Pad 1~11, PAD 106~116 (COM Pads)	74 μ m x 38 μ m
	Pad 117~258 (SEG Pads, COM Pads), Pad 12~60 (Power Pads)	38 μ m x 74 μ m
	Pad 61~105 (MCU Pads)	67.4 μ m x 84 μ m
Bump Pitch	PT1: Pad 1~2, 3~11, 12~35, 36~38, 106~114, 115 to 116, 117~258	57 μ m
	PT2: Pad 39~60	100 μ m
	PT3: Pad 60 to 61	148.5 μ m
	PT4: Pad 61 to 62	100 μ m
	PT5: Pad 62 to 63	300 μ m
	PT6: Pad 63~103	80 μ m
	PT7: Pad 103 to 105	120 μ m
	PT8: Pad 38 to 39	78.5 μ m
	PT9: Pad 2 to 3, 114 to 115	80.6 μ m
	PT10: Pad 123 to 124, 251 to 252	74.1 μ m
	PT11: Pad 131 to 132, 147 to 148, 163 to 164, 179 to 180, 195 to 196, 211 to 212, 227 to 228, 243 to 244	74.6 μ m
Bump Height	15 $\pm$ 3 μ m	

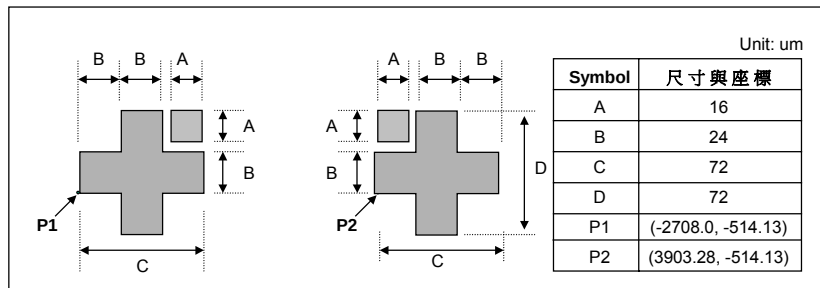


图 8-2: 定位点尺寸

8-2 Pad X/Y 坐标

Pad No.	Pad 名称	X 坐标	Y 坐标
1	COM5	-4313	293.3
2	COM6	-4313	236.3
3	COM7	-4313	155.7
4	COM8	-4313	98.7
5	COM9	-4313	41.7
6	COM10	-4313	-15.3
7	COM11	-4313	-72.3
8	COM12	-4313	-129.3
9	COM13	-4313	-186.3
10	COM14	-4313	-243.3
11	COM15	-4313	-300.3
12	VLCD	-4088	-507.3
13	VLCD	-4031	-507.3
14	VLCD	-3974	-507.3
15	VLCD	-3917	-507.3
16	VLCD	-3860	-507.3
17	VLCD	-3803	-507.3
18	C2M	-3746	-507.3
19	C2M	-3689	-507.3
20	C2P	-3632	-507.3
21	C2P	-3575	-507.3
22	C1M	-3518	-507.3
23	C1M	-3461	-507.3
24	C1P	-3404	-507.3
25	C1P	-3347	-507.3
26	GNDP	-3283.7	-507.3
27	GNDP	-3226.7	-507.3
28	GND	-3169.7	-507.3
29	GND	-3112.7	-507.3
30	GND	-3055.7	-507.3
31	GND	-2998.7	-507.3
32	VDD	-2941.7	-507.3

Pad No.	Pad 名称	X 坐标	Y 坐标
33	VDD	-2884.7	-507.3
34	VDD	-2827.7	-507.3
35	VDDP	-2770.7	-507.3
36	S1	-2575	-507.1
37	FG	-2520	-507.1
38	S0	-2465	-507.1
39	V0	-2386.5	-507.3
40	V0	-2286.5	-507.3
41	V0	-2186.5	-507.3
42	V0	-2086.5	-507.3
43	V1	-1986.5	-507.3
44	V1	-1886.5	-507.3
45	V1	-1786.5	-507.3
46	V1	-1686.5	-507.3
47	V2	-1586.5	-507.3
48	V2	-1486.5	-507.3
49	V2	-1386.5	-507.3
50	V2	-1286.5	-507.3
51	V3	-1186.5	-507.3
52	V3	-1086.5	-507.3
53	V3	-986.5	-507.3
54	V3	-886.5	-507.3
55	V4	-786.5	-507.3
56	V4	-686.5	-507.3
57	V4	-586.5	-507.3
58	V4	-486.5	-507.3
59	VREF	-386.5	-507.3
60	VREF	-286.5	-507.3
61	GND	-138	-507.3
62	VDD	-38	-507.3
63	DB7	262	-507.3
64	DB6	342	-507.3

Pad No.	Pad 名称	X 坐标	Y 坐标
65	DB5	422	-507.3
66	DB4	502	-507.3
67	DB3	582	-507.3
68	DB2	662	-507.3
69	DB1	742	-507.3
70	DB0	822	-507.3
71	$\overline{\text{RD}}$	902	-507.3
72	$\overline{\text{WR}}$	982	-507.3
73	$\text{D}/\overline{\text{C}}$	1062	-507.3
74	$\overline{\text{CS}}$	1142	-507.3
75	$\overline{\text{C86}}$	1222	-507.3
76	BIT4	1302	-507.3
77	$\text{P}/\overline{\text{S}}$	1382	-507.3
78	$\overline{\text{INT}}$	1462	-507.3
79	EXT_CLK	1542	-507.3
80	CLK_SEL	1622	-507.3
81	KST3	1702	-507.3
82	KST2	1782	-507.3
83	KST1	1862	-507.3
84	KST0	1942	-507.3
85	KIN4	2022	-507.3
86	KIN3	2102	-507.3
87	KIN2	2182	-507.3
88	KIN1	2262	-507.3
89	KIN0	2342	-507.3
90	IO7	2422	-507.3
91	IO6	2502	-507.3
92	IO5	2582	-507.3
93	IO4	2662	-507.3
94	IO3	2742	-507.3
95	IO2	2822	-507.3
96	IO1	2902	-507.3
97	IO0	2982	-507.3
98	EL_CHRG	3062	-507.3

Pad No.	Pad 名称	X 坐标	Y 坐标
99	EL_DCHG	3142	-507.3
100	$\overline{\text{RST}}$	3222	-507.3
101	TEST2	3302	-507.3
102	TEST1	3382	-507.3
103	TEST0	3462	-507.3
104	GND	3582	-507.3
105	VDD	3702	-507.3
106	COMS_B1	4313	-300.3
107	COMS_B0	4313	-243.3
108	COM31	4313	-186.3
109	COM30	4313	-129.3
110	COM29	4313	-72.3
111	COM28	4313	-15.3
112	COM27	4313	41.7
113	COM26	4313	98.7
114	COM25	4313	155.7
115	COM24	4313	236.3
116	COM23	4313	293.3
117	COM22	4106	507.3
118	COM21	4049	507.3
119	COM20	3992	507.3
120	COM19	3935	507.3
121	COM18	3878	507.3
122	COM17	3821	507.3
123	COM16	3764	507.3
124	SEG127	3689.9	507.3
125	SEG126	3632.9	507.3
126	SEG125	3575.9	507.3
127	SEG124	3518.9	507.3
128	SEG123	3461.9	507.3
129	SEG122	3404.9	507.3
130	SEG121	3347.9	507.3
131	SEG120	3290.9	507.3
132	SEG119	3216.3	507.3

Pad No.	Pad 名称	X 坐标	Y 坐标
133	SEG118	3159.3	507.3
134	SEG117	3102.3	507.3
135	SEG116	3045.3	507.3
136	SEG115	2988.3	507.3
137	SEG114	2931.3	507.3
138	SEG113	2874.3	507.3
139	SEG112	2817.3	507.3
140	SEG111	2760.3	507.3
141	SEG110	2703.3	507.3
142	SEG109	2646.3	507.3
143	SEG108	2589.3	507.3
144	SEG107	2532.3	507.3
145	SEG106	2475.3	507.3
146	SEG105	2418.3	507.3
147	SEG104	2361.3	507.3
148	SEG103	2286.7	507.3
149	SEG102	2229.7	507.3
150	SEG101	2172.7	507.3
151	SEG100	2115.7	507.3
152	SEG99	2058.7	507.3
153	SEG98	2001.7	507.3
154	SEG97	1944.7	507.3
155	SEG96	1887.7	507.3
156	SEG95	1830.7	507.3
157	SEG94	1773.7	507.3
158	SEG93	1716.7	507.3
159	SEG92	1659.7	507.3
160	SEG91	1602.7	507.3
161	SEG90	1545.7	507.3
162	SEG89	1488.7	507.3
163	SEG88	1431.7	507.3
164	SEG87	1357.1	507.3
165	SEG86	1300.1	507.3
166	SEG85	1243.1	507.3

Pad No.	Pad 名称	X 坐标	Y 坐标
167	SEG84	1186.1	507.3
168	SEG83	1129.1	507.3
169	SEG82	1072.1	507.3
170	SEG81	1015.1	507.3
171	SEG80	958.1	507.3
172	SEG79	901.1	507.3
173	SEG78	844.1	507.3
174	SEG77	787.1	507.3
175	SEG76	730.1	507.3
176	SEG75	673.1	507.3
177	SEG74	616.1	507.3
178	SEG73	559.1	507.3
179	SEG72	502.1	507.3
180	SEG71	427.5	507.3
181	SEG70	370.5	507.3
182	SEG69	313.5	507.3
183	SEG68	256.5	507.3
184	SEG67	199.5	507.3
185	SEG66	142.5	507.3
186	SEG65	85.5	507.3
187	SEG64	28.5	507.3
188	SEG63	-28.5	507.3
189	SEG62	-85.5	507.3
190	SEG61	-142.5	507.3
191	SEG60	-199.5	507.3
192	SEG59	-256.5	507.3
193	SEG58	-313.5	507.3
194	SEG57	-370.5	507.3
195	SEG56	-427.5	507.3
196	SEG55	-502.1	507.3
197	SEG54	-559.1	507.3
198	SEG53	-616.1	507.3
199	SEG52	-673.1	507.3
200	SEG51	-730.1	507.3

Pad No.	Pad 名称	X 坐标	Y 坐标
201	SEG50	-787.1	507.3
202	SEG49	-844.1	507.3
203	SEG48	-901.1	507.3
204	SEG47	-958.1	507.3
205	SEG46	-1015.1	507.3
206	SEG45	-1072.1	507.3
207	SEG44	-1129.1	507.3
208	SEG43	-1186.1	507.3
209	SEG42	-1243.1	507.3
210	SEG41	-1300.1	507.3
211	SEG40	-1357.1	507.3
212	SEG39	-1431.7	507.3
213	SEG38	-1488.7	507.3
214	SEG37	-1545.7	507.3
215	SEG36	-1602.7	507.3
216	SEG35	-1659.7	507.3
217	SEG34	-1716.7	507.3
218	SEG33	-1773.7	507.3
219	SEG32	-1830.7	507.3
220	SEG31	-1887.7	507.3
221	SEG30	-1944.7	507.3
222	SEG29	-2001.7	507.3
223	SEG28	-2058.7	507.3
224	SEG27	-2115.7	507.3
225	SEG26	-2172.7	507.3
226	SEG25	-2229.7	507.3
227	SEG24	-2286.7	507.3
228	SEG23	-2361.3	507.3
229	SEG22	-2418.3	507.3
230	SEG21	-2475.3	507.3
231	SEG20	-2532.3	507.3
232	SEG19	-2589.3	507.3
233	SEG18	-2646.3	507.3
234	SEG17	-2703.3	507.3

Pad No.	Pad 名称	X 坐标	Y 坐标
235	SEG16	-2760.3	507.3
236	SEG15	-2817.3	507.3
237	SEG14	-2874.3	507.3
238	SEG13	-2931.3	507.3
239	SEG12	-2988.3	507.3
240	SEG11	-3045.3	507.3
241	SEG10	-3102.3	507.3
242	SEG9	-3159.3	507.3
243	SEG8	-3216.3	507.3
244	SEG7	-3290.9	507.3
245	SEG6	-3347.9	507.3
246	SEG5	-3404.9	507.3
247	SEG4	-3461.9	507.3
248	SEG3	-3518.9	507.3
249	SEG2	-3575.9	507.3
250	SEG1	-3632.9	507.3
251	SEG0	-3689.9	507.3
252	COMS_A0	-3764	507.3
253	COMS_A1	-3821	507.3
254	COM0	-3878	507.3
255	COM1	-3935	507.3
256	COM2	-3992	507.3
257	COM3	-4049	507.3
258	COM4	-4106	507.3

9. 电气特性

9-1 Absolute Maximum Ratings

表 9-1

Parameter	Symbol	Rating	Unit
Supply Voltage Range	V_{DD}	-0.3 to 6.5	V
Input Voltage Range	V_{IN}	-0.3 to $V_{DD}+0.3$	V
External VLCD Voltage Range	V_{LCD}	-0.3 to 8.0	V
Operation Temperature Range	T_{OPR}	-20 to 80	°C
Storage Temperature Range	T_{ST}	-45 to 125	°C

9-2 DC 特性

表 9-2

Parameter	Symbol	Min.	Typ.	Max.	Unit	Condition
Operating Voltage	V_{DD}	2.6	3.3	3.6	V	
VLCD Voltage	V_{LCD}	--	5~7	7.8	V	
Input High Voltage	V_{IH}	$0.8 \times V_{DD}$	--	V_{DD}	V	
Input Low Voltage	V_{IL}	Gnd	--	$0.2 \times V_{DD}$	V	
Output High Voltage	V_{OH}	$0.8 \times V_{DD}$	--	V_{DD}	V	
Output Low Voltage	V_{OL}	Gnd	--	$0.2 \times V_{DD}$	V	
Input Leakage Current	I_{IL}	-1	--	+1	μA	$V_{IN} = V_{DD} \text{ to } V_{SS}$
Output Leakage Current	I_{OL}	-3	--	+2	μA	$V_{IN} = V_{DD} \text{ to } V_{SS}$
Oscillator Frequency	F_{CL}	--	54	--	Khz	$V_{DD}=3.3V$
		--	45	--		$V_{DD}=3.0V$
		--	36	--		$V_{DD}=2.6V$
Standby Mode Current (Normal Mode Current)	I_{SB}	--	70	--	μA	No MPU I/F Access $V_{DD}=3.3V$, $F_{CL} = 45KHz$ Segment=128, Common=32 FRM = 60Hz $T_A=25^\circ C$
Display Off Current	$I_{DISPLAY}$	--	25	--	μA	The same as above
Sleep Mode Current	I_{SLEEP}	--	0.2	0.5	μA	The same as above

$V_{DD} = 2.6 \text{ to } 3.6V$, Gnd = 0V, $T_a = -20 \text{ to } 80^\circ C$

9-3 Timing 特性

9-3-1 并列接口

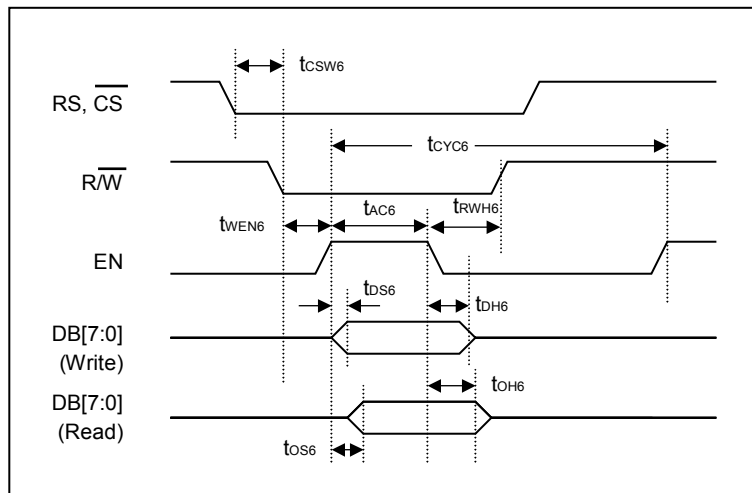


图 9-1: 6800 MPU 时序

6800 MPU Interface

Item	Signal	Symbol	Condition	Rating		Unit
				Min.	Max.	
Address Setup Time	RS, $\overline{CS}$	t_{CSW6}		0	--	ns
Read/Write Setup Time	R/ $\overline{W}$	t_{WEN6}		10	--	
Read/Write Hold Time		t_{RWH6}		10	--	
Enable Access Time	EN	t_{AC6}		90	--	
Access Cycle Time		t_{CYC6}	Command Cycle	200	--	
			Data Cycle	400	--	
Write Data Setup Time	DB[7:0]	t_{DS6}		0	--	
Write Data Hold Time		t_{DH6}		10	--	
Read Data Access Time		t_{OS6}		30	50	
Read Data Hold Time		t_{OH6}		10	--	

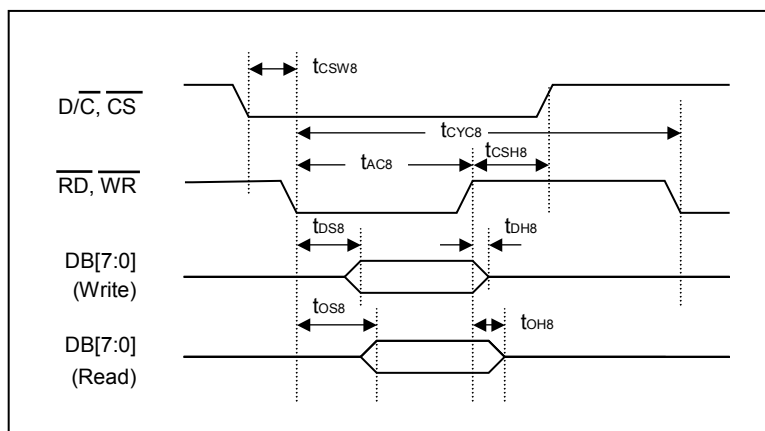


图 9-2: 8080 MPU 时序

8080 MPU Interface

Item	Signal	Symbol	Condition	Rating		Unit
				Min.	Max.	
Address Setup Time	RS, $\overline{CS}$	T _{CSW8}		10	--	ns
Address Hold Time		T _{CSH8}		10	--	
Read/Write Access Time	$\overline{RD}$, $\overline{WR}$	t _{AC8}		90	--	
Access Cycle Time		T _{CYC8}	Command Cycle	200	--	
			Data Cycle	400	--	
Write Data Setup Time	DB[7:0]	t _{DS6}		0	--	
Write Data Hold Time		t _{DH6}		10	--	
Read Data Setup Time		t _{OS6}		30	50	
Read Data Setup Time		t _{OH6}		10	--	

9-3-2 串行接口

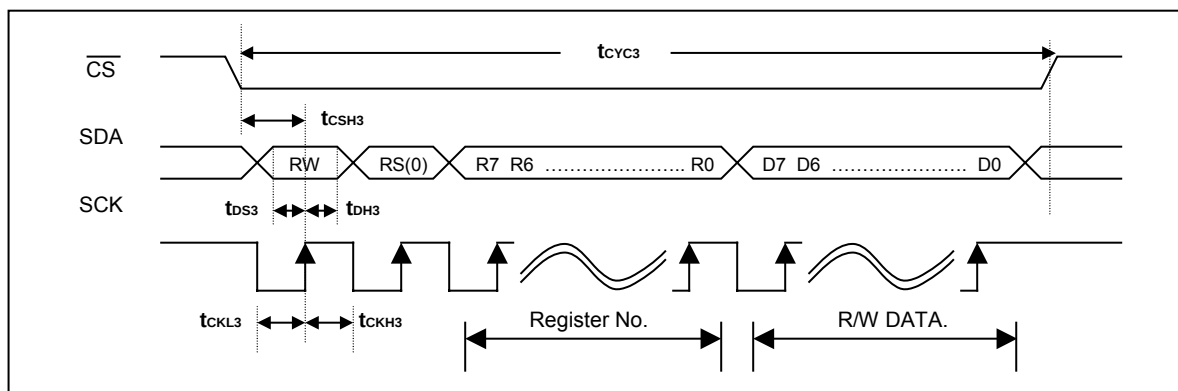


图 9-3: 3-Wire 时序

3-Wire Serial Interface

Item	Signal	Symbol	Condition	Rating		Unit
				Min.	Max.	
Access Time	$\overline{\text{CS}}$	t_{CYC3}		3.6	--	ms
$\overline{\text{CS}}$ Setup Time		t_{CSH3}		20	--	ns
Clock Low Pulse Width	SCK	t_{CKL3}		100	--	
Clock High Pulse Width		t_{CKH3}		100	--	
Data Setup Time	SDA	t_{DS3}		20	--	
Data Hold Time		t_{DH3}		10	--	

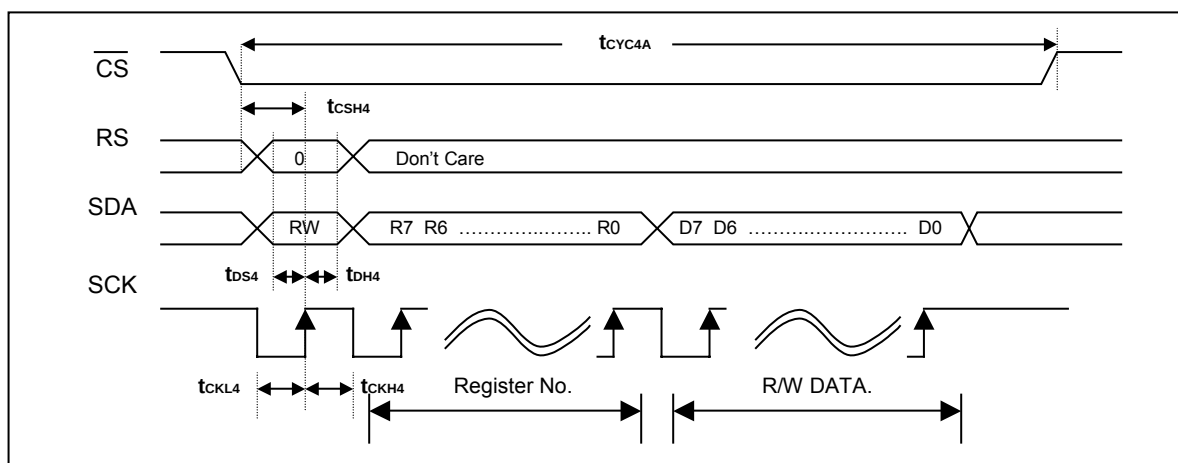


图 9-4: 4-Wire(A-Type) 时序

4-Wire(A-Type) Serial Interface

Item	Signal	Symbol	Condition	Rating		Unit
				Min.	Max.	
Access Time	$\overline{\text{CS}}$	t_{CYC4A}		3.4	--	ms
$\overline{\text{CS}}$ Setup Time		t_{CSH4}		20	--	ns
Clock Low Pulse Width	SCK	t_{CKL4}		100	--	
Clock High Pulse Width		t_{CKH4}		100	--	
Data Setup Time	SDA, RS	t_{DS4}		20	--	
Data Hold Time		t_{DH4}		10	--	

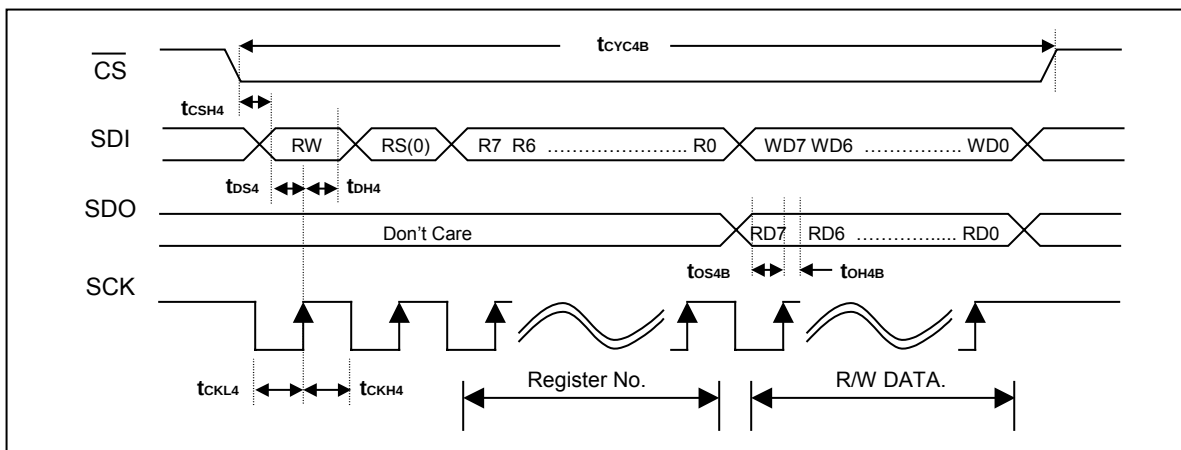


图 9-5: 4-Wire(B Type) 时序

4-Wire(B-Type) Serial Interface

Item	Signal	Symbol	Condition	Rating		Unit
				Min.	Max.	
Access Time	$\overline{CS}$	t_{CYC4A}		3.6	--	ms
$\overline{CS}$ Setup Time		t_{CSH4}		20	--	ns
Clock Low Pulse Width	SCK	t_{CKL4}		100	--	
Clock High Pulse Width		t_{CKH4}		100	--	
Data Write Setup Time	SDI	t_{DS4}		20	--	
Data Write Hold Time		t_{DH4}		10	--	
Data Read Setup Time	SDO	t_{OS4B}		20	--	
Data Read Hold Time		t_{OH4B}		10	--	

9-3-3 Reset 界面

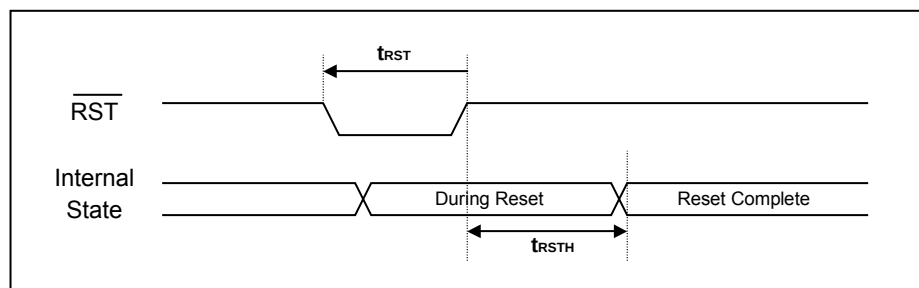


图 9-6 : Reset 时序

Item	Signal	Symbol	Condition	Rating		Unit
				Min.	Max.	
Reset Pulse Width	$\overline{\text{RST}}$	t_{RST}		100	--	ns
Reset Complete Hold Time	$\overline{\text{RST}}$	t_{RSTH}	$F_{\text{CL}} = 55\text{KHz}$	150	250	ms

附件 A.

A-1 COG 应用

A-1-1 串联接口的基本接线

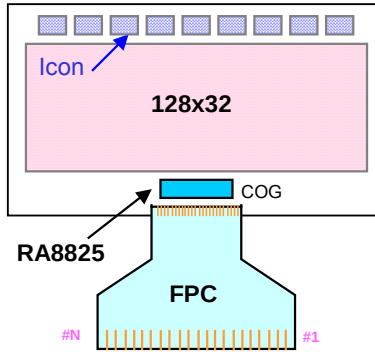


图 A-1: COG 模块

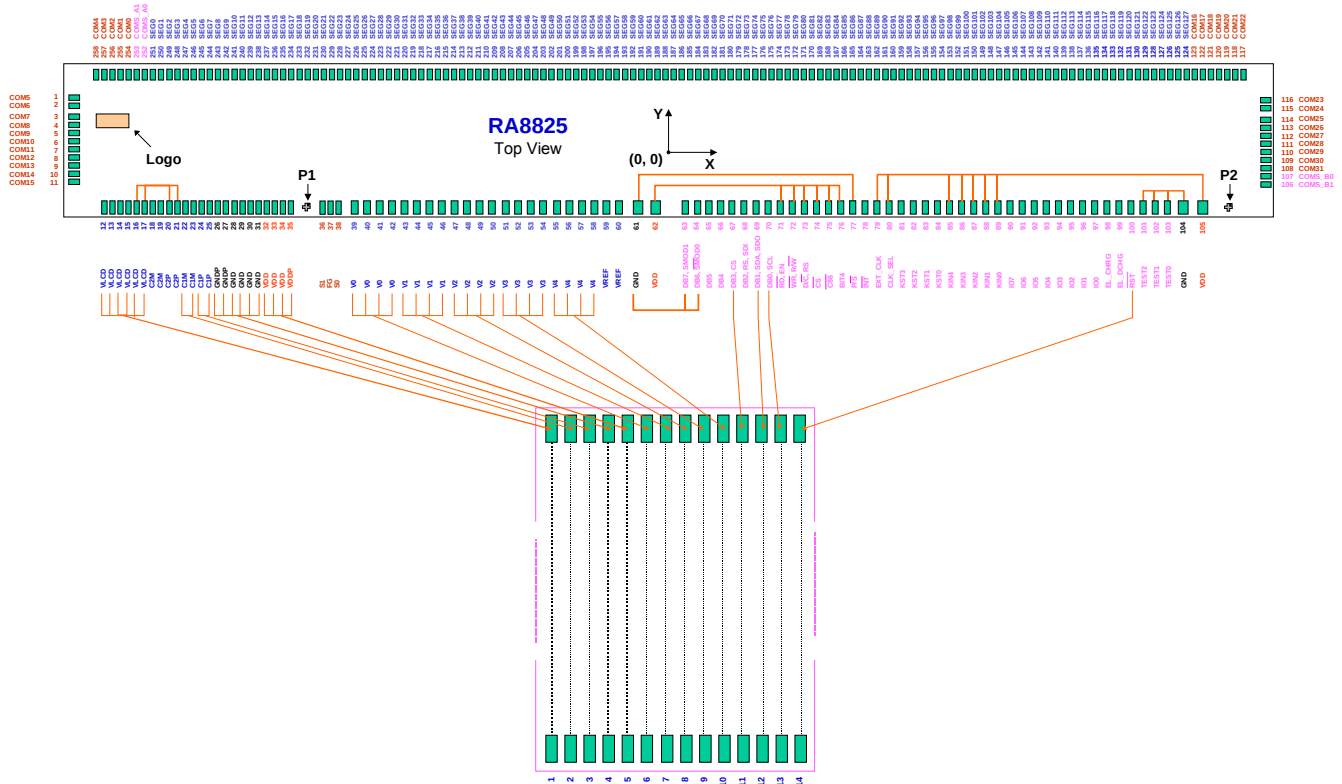


图 A-2: 串联接口的 FPC 基本接线

RA8825 的 MPU 接口方式有许多种，包括串并、3-Wire 或 4-Wire，也提供许多应用接口如键盘扫描、I/O 等，因此要以 COG 与软性 PCB (FPC) 连接成如图 A-1 的 COG 模块可以有多种组合，图 A-2 的 COG 模块连接方式是串联接口时的最基本方式，在 MPU 为串联接口时这些接线都是必须接到 FPC 的，同时注意没用到的并联接口信号要接到 VDD。

A-1-2 并联接口的基本接线

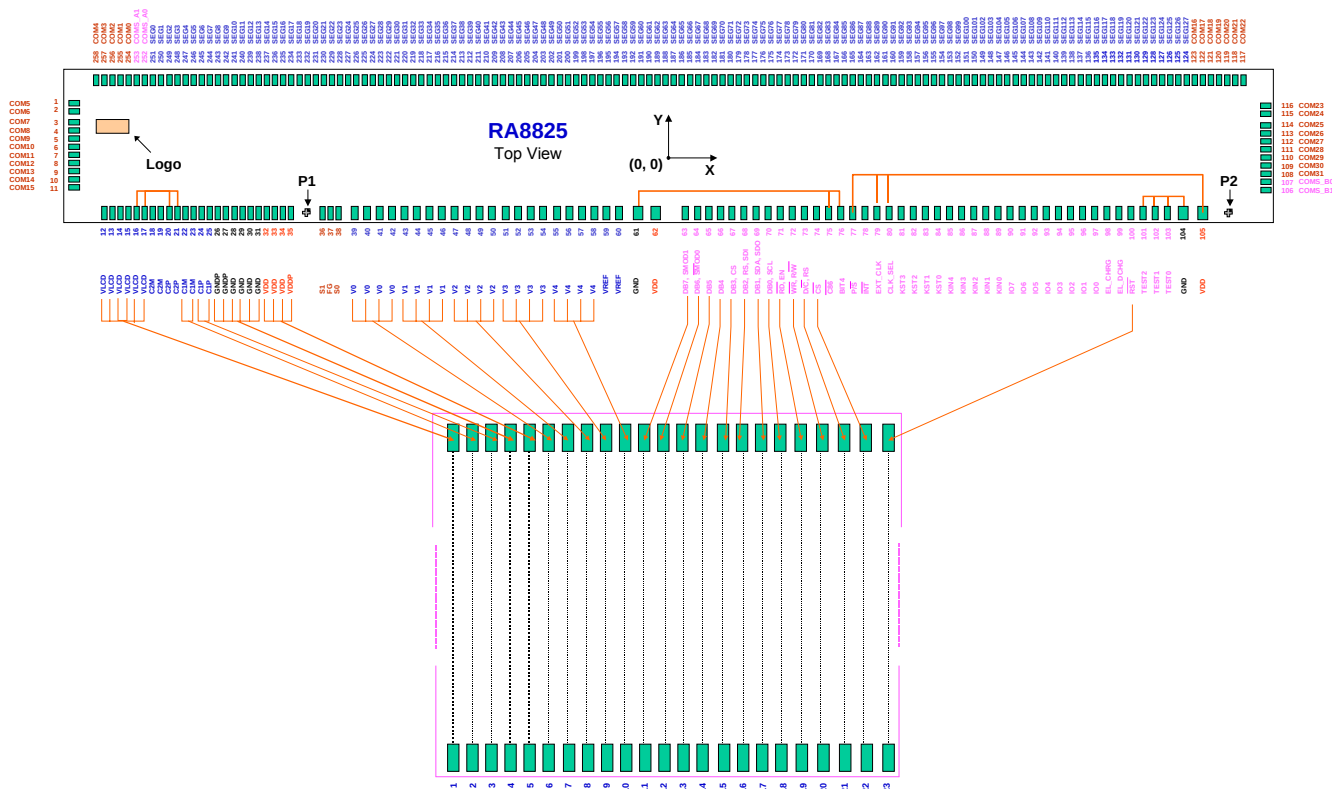


图 A-3: 并联接口的 FPC 基本接线

图 A-3 则是并联接口时的最基本方式，在 MPU 为并联接口时这些接线也都是必须接到 FPC 的。

A-1-3 其它应用的FPC接线

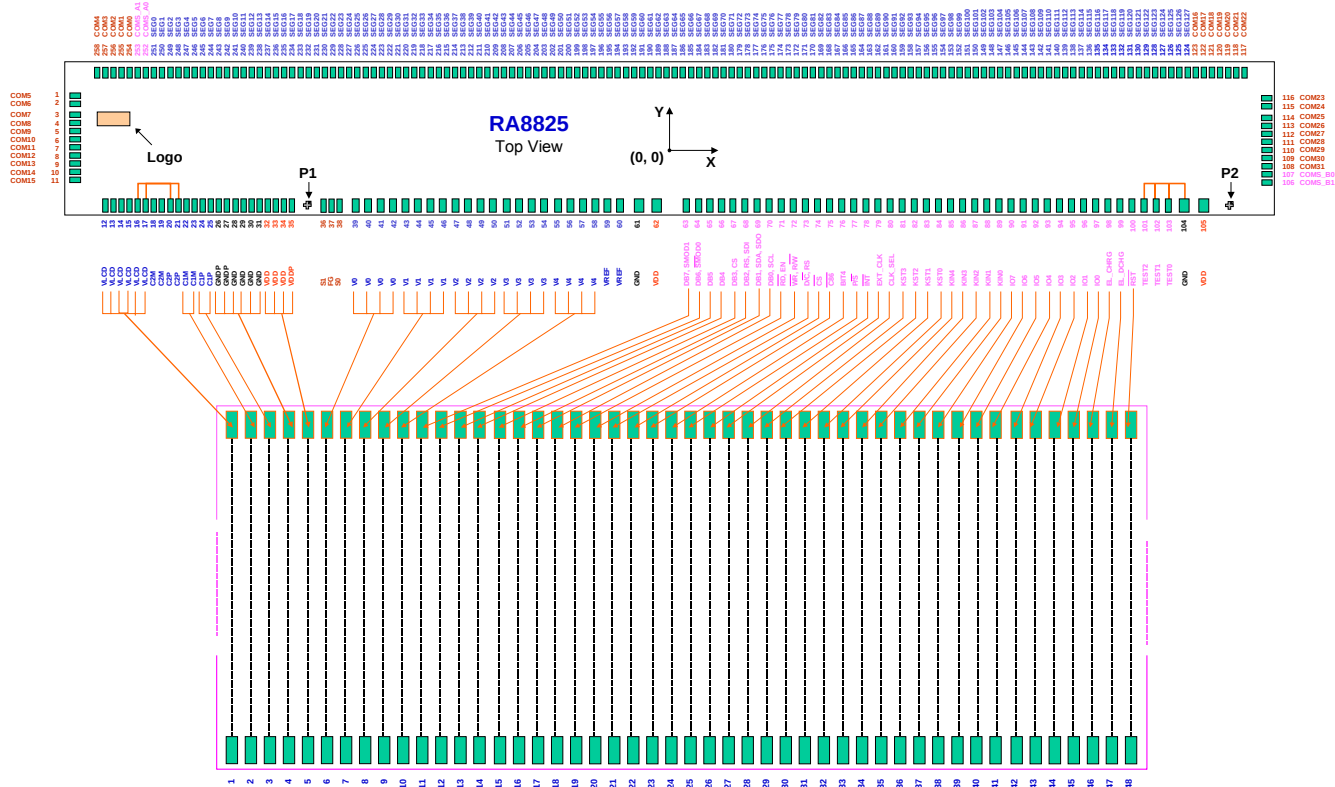


图 A-4: COG 模块之 FPC 接线(A)

如前面所述, RA8825 的 MPU 接口方式有许多种, 包括串并联、3-Wire 或 4-Wire, 也提供许多应用接口如键盘扫描、I/O 等, 如图 A-4 的 COG 模块连接方式是将 RA8825 所有功能由 Gold Bump PAD 接出, 连接到 FPC, 再由 FPC 的另一端(系统端)进行设定, 虽然 FPC 接线比较复杂, 但应用比较广泛, 系统端可以随时修改功能设定。

此外连接 Icon 的 Common 可以选择 COMS_A 或 COMS_B 信号, 让玻璃(Panel)在布局的时候容易将 Icon 放置在上下两端。

图 A-5 的 COG 模块连接例题则是使用 3-Wire 串联接口、2 倍压、内部 RC 振荡、冷光片驱动与中断信号及 3x4 的键盘扫描与 2 根 I/O, 因此 FPC 用到 23 根脚, 同样在 COG 布局时, 有些信号要在玻璃(Panel)上直接由 ITO 接到 VDD 或 GND, 如 $P/\bar{S}$ 、CLK_SEL、EXT_CLK 等, 而没用到的并联接口信号及 KIN 要接到 VDD。Pad Number 61, 62, 104, 105 为 VDD 或 GND, 主要是给一些信号要在玻璃(Panel)上直接由 ITO 连接设定用, 因此在 FPC 上不用接出来。

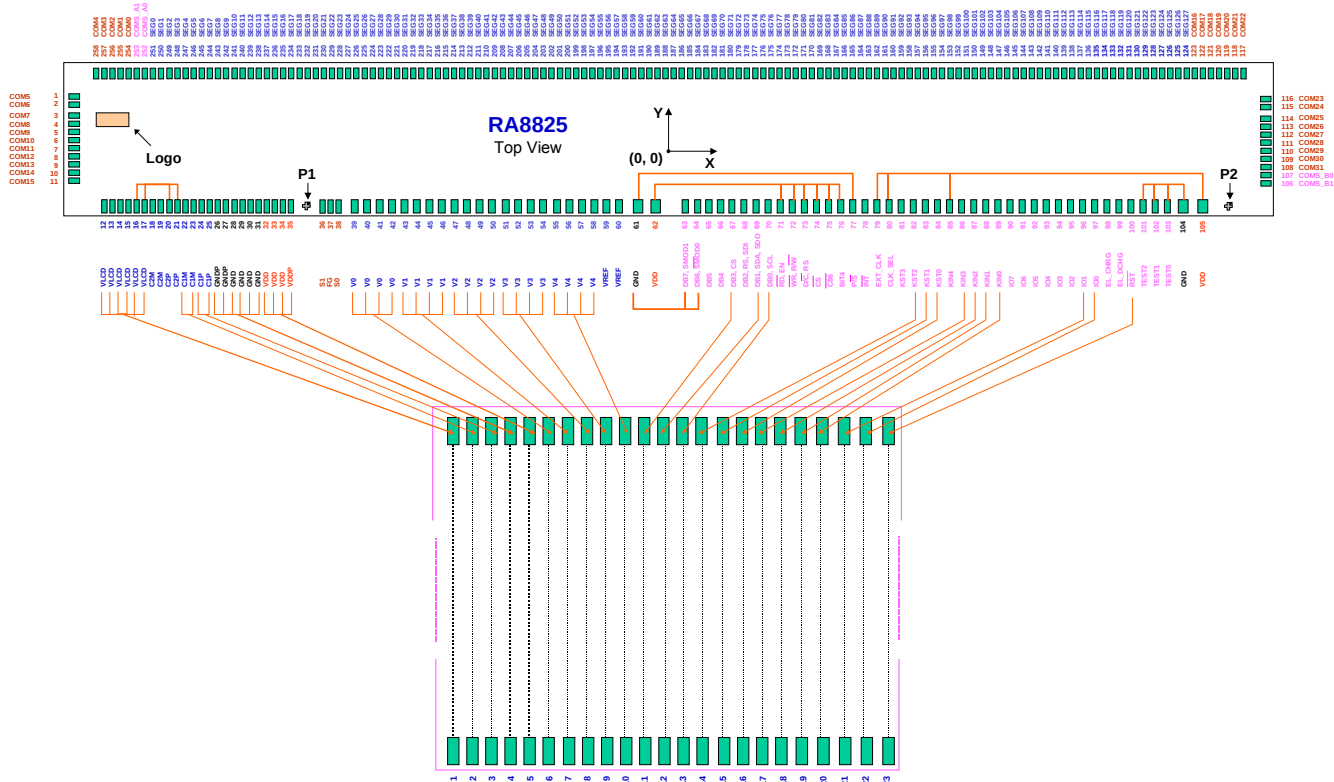


图 A-5: COG 模块之 FPC 接线(B)

图 A-6 是 LCD 玻璃为 128x32 的范例，因为 COG 倒装的关系，因此 COM0、SEG0 是在最右下脚的位置。而图 A-7 是 LCD 玻璃为 96x24 的范例。

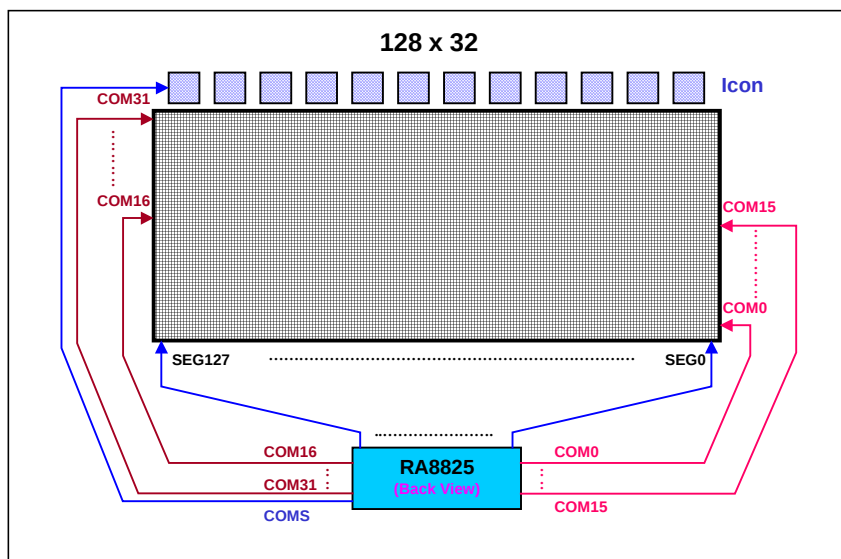


图 A-6: COG 模块之 LCD 玻璃接线(128x32)

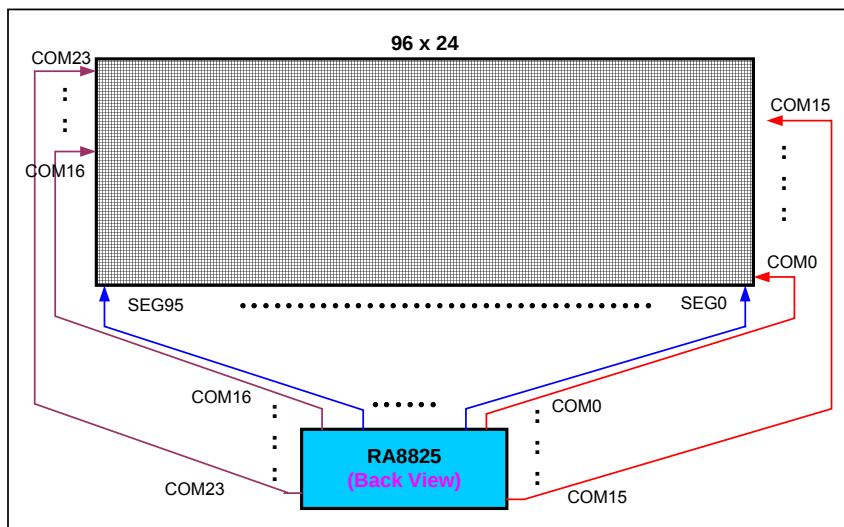


图 A-7: COG 模块之 LCD 玻璃接线(96x24)

A-2 ITO 阻值

表 A-1: COG 之 ITO 最大阻值建议表

PAD Name	ITO(Ohm)	PAD Name	ITO(Ohm)	PAD Name	ITO(Ohm)
VDD , VDDP	150	C2P	200	CLK_SEL	600
GND , GNDP	150	C2M	200	EXT_CLK	600
VREF	200	DB[7:0]	600	KST[3:0]	600
VLCD	200	$\overline{RD}$, EN	600	KIN[4:0]	600
V4	200	$\overline{WR}$, R/ $\overline{W}$	600	IO[7:0]	600
V3	200	D/ $\overline{C}$, RS	600	EL_CHRG	600
V2	200	$\overline{CS}$	600	EL_DCHG	600
V1	200	$\overline{INT}$	600	$\overline{RST}$	600
V0	200	$\overline{C86}$	600	TEST[2:0]	600
C1P	200	BIT4	600		
C1M	200	P/ $\overline{S}$	600		

在 COG 开模时，有关 Power 信号(如 VDD, GND, VLCD, V[4:0], C1P, C1M 等)的 ITO 阻值愈小愈好，建议在玻璃布局时，ITO 走线尽可能粗一些，才能降低 ITO 阻值。图 A-8 是 VLCD 在玻璃 ITO 走线的范例，因为 VLCD 有 6 根 PAD，建议全部拉出成一出粗的走线往软性 PC 板(FPC)的相对映接点，也因为是一两倍压(C2P 要接到 VLCD)的范例，C2P 的 2 根 PAD 用粗的走线与 VLCD 的 6 根 PAD 全部连接。

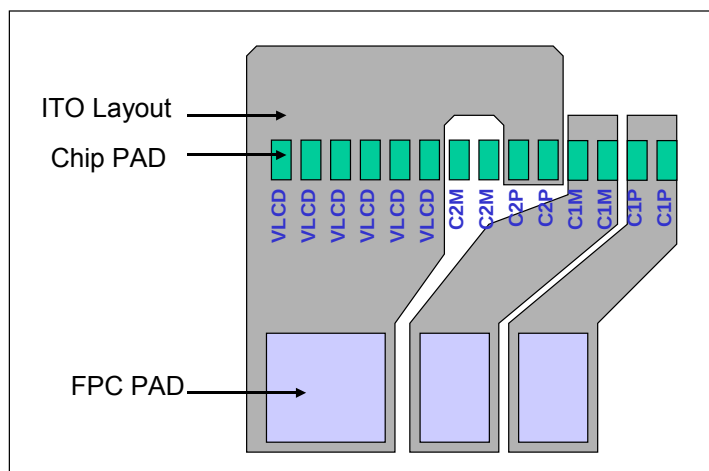


图 A-8: ITO 走线范例 - VLCD(两倍压)

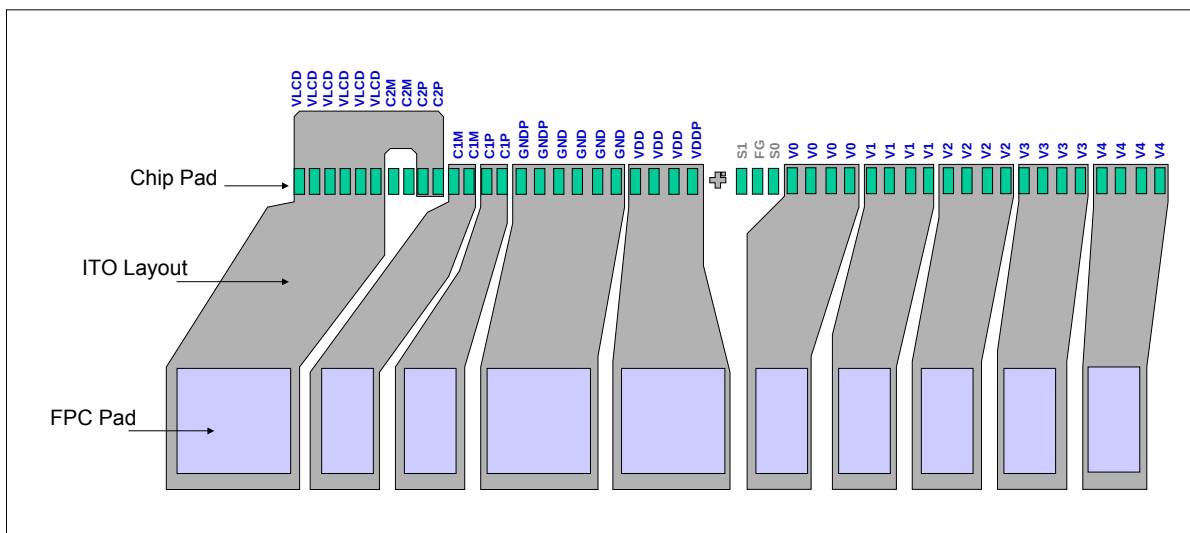


图 A-9: ITO 走线范例

图 A-9 是在玻璃 ITO 走线的范例，FPC 的 VDD 与 GND 要与 RA8825 的 VDD 与 GND 采取最近的距离，避免弯曲走线，如 RA8825 的 GND 有 6 根 PAD，全部拉出成一出粗的走线往软性 PC 板的相对映 GND 接点，同时建议 FPC 的 VDD、GND 与 VLCD 线宽要比一般信号宽，FPC 贴在玻璃端的 VDD、GND 与 VLCD 接点也比一般信号宽，因此在 FPC 开模时要特别留意，这样就能降低电源损耗，让 RA8825 在 COG 玻璃维持良好的特性。