

深圳市粤原点科技有限公司
(Microchip Authorized Design Partner)指定授权
总部地址：深圳市福田区福虹路世贸广场C座1103座
Add：Room 1103,Block C,World Trade Plaza,
9Fuhong Road,Futian District Shen Zhen City
电话(tel)：86-755-83666321,83666320,83666325
传真(fax)：86-755-83666329
Web: WWW.ORIGIN-GD.COM
E-mail：01@LZmcu.com abc85185@163.com
联系人：马先生,王小姐,汤小姐
在线咨询：QQ:42513912 MSN:action_tech@hotmail.com
7x24小时在线产品咨询:13509674380 13798484366



PIC16F684

数据手册

采用纳瓦技术的
14 引脚 8 位
CMOS 闪存单片机

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信: 在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前, 仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知, 所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下, 能访问您的软件或其他受版权保护的成果, 您有权依据该法案提起诉讼, 从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原本文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利, 它们可能由更新之信息所替代。确保应用符合技术规范, 是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任, 并加以赔偿。在 Microchip 知识产权保护下, 不得暗中以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、KEELOQ 徽标、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、rPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Linear Active Thermistor、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Mindī、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、PICKit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rLAB、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2007, Microchip Technology Inc. 版权所有。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外, Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

采用纳瓦技术的 14 引脚 8 位 CMOS 闪存单片机

高性能的 RISC CPU:

- 仅需学习 35 条指令
 - 除跳转指令外的所有指令都是单周期的
- 工作速度:
 - 振荡器 / 时钟的输入频率为 DC~20 MHz
 - 指令周期为 DC~200 ns
- 中断功能
- 8 级深硬件堆栈
- 直接、间接和相对寻址模式

特殊单片机特性:

- 高精度内部振荡器:
 - 出厂时精度校准为 $\pm 1\%$ (典型值)
 - 可用软件选择的频率范围为 125 kHz 到 8 MHz
 - 可用软件调节
 - 双速启动模式
 - 适用于关键应用的晶振故障检测
 - 在节能模式下工作时可进行时钟模式切换
- 软件可选的 31 kHz 内部振荡器
- 节能的休眠模式
- 宽工作电压范围 (2.0V 到 5.5V)
- 工业级和扩展级温度范围
- 上电复位 (Power-on Reset, POR)
- 上电延时定时器 (Power-up Timer, PWRT) 和振荡器起振定时器 (Oscillator Start-up Timer, OST)
- 带软件控制选择的欠压复位 (Brown-out Reset, BOR)
- 带片上振荡器 (振荡器频率可由软件选择, 当预分频比最大时其标称值为 268 秒) 并且可软件使用的增强型低电流看门狗定时器 (Watchdog Timer, WDT)
- 带上拉的主复位, 可复用为输入引脚
- 可编程代码保护
- 高耐用性闪存 / EEPROM 单元:
 - 闪存可经受 10 万次写操作
 - EEPROM 可经受 100 万次写操作
 - 闪存 / 数据 EEPROM 保存时间: >40 年

低功耗特性:

- 待机电流:
 - 电压为 2.0V 时, 典型值 50 nA
- 工作电流:
 - 频率为 32 kHz、电压为 2.0V 时, 典型值为 11 μ A
 - 频率为 1 MHz、电压为 2.0V 时, 典型值为 220 μ A
- 看门狗定时器电流:
 - 电压为 2.0V 时, 典型值为 1 μ A

外设特性:

- 具有独立方向控制的 12 个 I/O 引脚:
 - 高灌 / 拉电流可直接驱动 LED
 - 引脚电平变化中断
 - 独立的可编程弱上拉
 - 超低功耗唤醒 (Ultra Low-power Wake-up, ULPWU)
- 模拟比较器模块, 带有:
 - 两个模拟比较器
 - 可编程的片上参考电压 (CVREF) 模块 (为 VDD 的百分比)
 - 可从外部访问的比较器输入和输出
- A/D 转换器:
 - 10 位分辨率和 8 路通道
- Timer0: 带 8 位可编程预分频器的 8 位定时器 / 计数器
- 增强型 Timer1:
 - 带有预分频器的 16 位定时器 / 计数器
 - 外部 Timer1 门控 (计数使能)
 - 如果选择了 INTOSC 模式, 在 LP 模式下可选择使用 OSC1 和 OSC2 作为 Timer1 的振荡器
- Timer2: 带 8 位周期寄存器、预分频器和后分频器的 8 位定时器 / 计数器
- 增强型捕捉、比较和 PWM 模块:
 - 16 位捕捉模块, 最大分辨率为 12.5 ns
 - 16 位比较模块, 最大分辨率为 200 ns
 - 带有 1、2 或 4 路输出通道, 可编程“死区时间”的 10 位 PWM 模块, 输出信号的最大频率为 20 kHz
- 通过两个引脚实现的在线串行编程 (In-Circuit Serial Programming™, ICSP™)

器件	程序存储器	数据存储器		I/O	10 位 A/D 转换器 (通道数)	比较器	8/16 位 定时器
	闪存 (字数)	SRAM (字节数)	EEPROM (字节数)				
PIC16F684	2048	128	256	12	8	2	2/1

PIC16F684

14 引脚图（PDIP、SOIC 和 TSSOP）

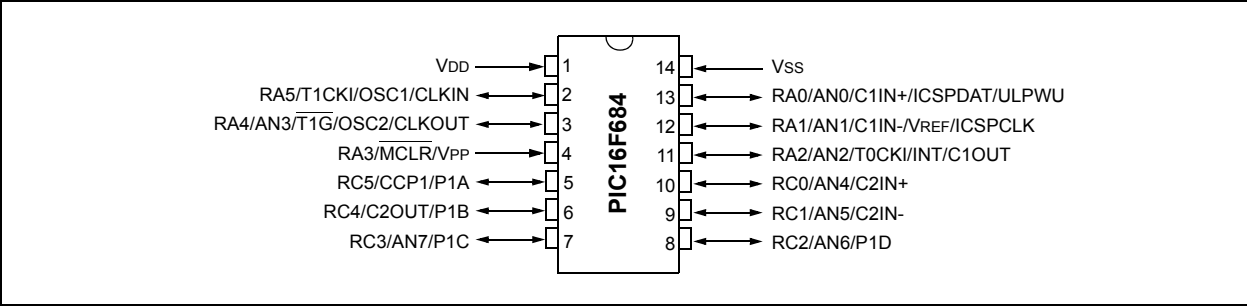


表 1: 双列直插引脚汇总

I/O	引脚	模拟	比较器	定时器	CCP	中断	上拉	基本
RA0	13	AN0	C1IN+	—	—	IOC	Y	ICSPDAT/ULPWU
RA1	12	AN1/VREF	C1IN-	—	—	IOC	Y	ICSPCLK
RA2	11	AN2	C1OUT	T0CKI	—	INT/IOC	Y	—
RA3 ⁽¹⁾	4	—	—	—	—	IOC	Y ⁽²⁾	MCLR/VPP
RA4	3	AN3	—	T1G	—	IOC	Y	OSC2/CLKOUT
RA5	2	—	—	T1CKI	—	IOC	Y	OSC1/CLKIN
RC0	10	AN4	C2IN+	—	—	—	—	—
RC1	9	AN5	C2IN-	—	—	—	—	—
RC2	8	AN6	—	—	P1D	—	—	—
RC3	7	AN7	—	—	P1C	—	—	—
RC4	6	—	C2OUT	—	P1B	—	—	—
RC5	5	—	—	—	CCP1/P1A	—	—	—
—	1	—	—	—	—	—	—	VDD
—	14	—	—	—	—	—	—	VSS

注 1: 仅限输入。
2: 只在引脚配置为外部 MCLR 时。

16 引脚图 (QFN)

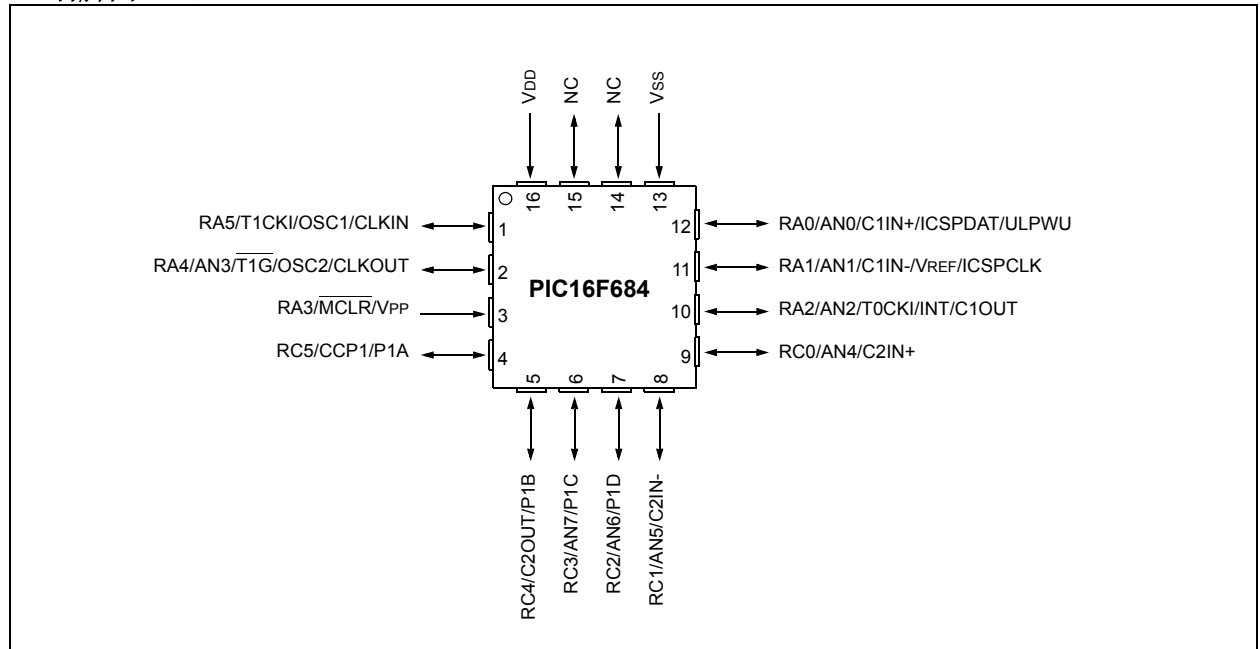


表 2: QFN 引脚汇总

I/O	引脚	模拟	比较器	定时器	CCP	中断	上拉	基本
RA0	12	AN0	C1IN+	—	—	IOC	Y	ICSPDAT/ULPWU
RA1	11	AN1/VREF	C1IN-	—	—	IOC	Y	ICSPCLK
RA2	10	AN2	C1OUT	T0CKI	—	INT/IOC	Y	—
RA3 ⁽¹⁾	3	—	—	—	—	IOC	Y ⁽²⁾	MCLR/VPP
RA4	2	AN3	—	T1G	—	IOC	Y	OSC2/CLKOUT
RA5	1	—	—	T1CKI	—	IOC	Y	OSC1/CLKIN
RC0	9	AN4	C2IN+	—	—	—	—	—
RC1	8	AN5	C2IN-	—	—	—	—	—
RC2	7	AN6	—	—	P1D	—	—	—
RC3	6	AN7	—	—	P1C	—	—	—
RC4	5	—	C2OUT	—	P1B	—	—	—
RC5	4	—	—	—	CCP1/P1A	—	—	—
—	16	—	—	—	—	—	—	VDD
—	13	—	—	—	—	—	—	VSS

注 1: 仅限输入。

2: 只在引脚配置为外部 MCLR 时。

PIC16F684

目录

1.0 器件概述	5
2.0 存储器构成	7
3.0 振荡器模块（带故障保护时钟监视器）	19
4.0 I/O 端口	31
5.0 Timer0 模块	43
6.0 带门控的 Timer1 模块	47
7.0 Timer2 模块	53
8.0 比较器模块	55
9.0 模拟数字转换器（ADC）模块	65
10.0 数据 EEPROM 存储器	75
11.0 增强型捕捉 / 比较 / PWM+（带自动关闭和死区）模块	79
12.0 CPU 的特殊功能	97
13.0 指令集汇总	115
14.0 开发支持	125
15.0 电气特性	129
16.0 直流和交流特性图表	151
17.0 封装信息	173
附录 A: 数据手册版本历史	179
附录 B: 从其他 PIC® 器件移植	179
索引	181
Microchip 网站	187
变更通知客户服务	187
客户支持	187
读者反馈表	188
产品标识体系	189

致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 CTRC@microchip.com，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A 是 DS30000 的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 www.microchip.com 上注册。

PIC16F684

表 1-1: PIC16F684 引脚排列说明

名称	功能	输入类型	输出类型	说明
RA0/AN0/C1IN+/ICSPDAT/ULPWU	RA0	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN0	AN	—	A/D 通道 0 输入
	C1IN+	AN	—	比较器 1 的正相输入
	ICSPDAT	TTL	CMOS	串行编程数据 I/O
	ULPWU	AN	—	超低功耗唤醒输入
RA1/AN1/C1IN-/VREF/ICSPCLK	RA1	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN1	AN	—	A/D 通道 1 输入
	C1IN-	AN	—	比较器 1 的反相输入
	VREF	AN	—	A/D 外部参考电压
	ICSPCLK	ST	—	串行编程时钟
RA2/AN2/T0CKI/INT/C1OUT	RA2	ST	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN2	AN	—	A/D 通道 2 输入
	T0CKI	ST	—	Timer0 时钟输入
	INT	ST	—	外部中断
	C1OUT	—	CMOS	比较器 1 输出
RA3/MCLR/VPP	RA3	TTL	—	带电平变化中断的 PORTA 输入
	MCLR	ST	—	带有内部上拉的主复位
	VPP	HV	—	编程电压
RA4/AN3/T1G/OSC2/CLKOUT	RA4	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN3	AN	—	A/D 通道 3 输入
	T1G	ST	—	Timer1 门控（计数使能）
	OSC2	—	XTAL	晶振 / 谐振器
	CLKOUT	—	CMOS	Fosc/4 输出
RA5/T1CKI/OSC1/CLKIN	RA5	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	T1CKI	ST	—	Timer1 时钟
	OSC1	XTAL	—	晶振 / 谐振器
	CLKIN	ST	—	外部时钟输入 /RC 振荡器连接
RC0/AN4/C2IN+	RC0	TTL	CMOS	PORTC I/O
	AN4	AN	—	A/D 通道 4 输入
	C2IN+	AN	—	比较器 2 的正相输入
RC1/AN5/C2IN-	RC1	TTL	CMOS	PORTC I/O
	AN5	AN	—	A/D 通道 5 输入
	C2IN-	AN	—	比较器 2 的反相输入
RC2/AN6/P1D	RC2	TTL	CMOS	PORTC I/O
	AN6	AN	—	A/D 通道 6 输入
	P1D	—	CMOS	PWM 输出
RC3/AN7/P1C	RC3	TTL	CMOS	PORTC I/O
	AN7	AN	—	A/D 通道 7 输入
	P1C	—	CMOS	PWM 输出
RC4/C2OUT/P1B	RC4	TTL	CMOS	PORTC I/O
	C2OUT	—	CMOS	比较器 2 输出
	P1B	—	CMOS	PWM 输出
RC5/CCP1/P1A	RC5	TTL	CMOS	PORTC I/O
	CCP1	ST	CMOS	捕捉输入 / 比较输出
	P1A	—	CMOS	PWM 输出
VDD	VDD	电源	—	正电源端
VSS	VSS	电源	—	接地参考端

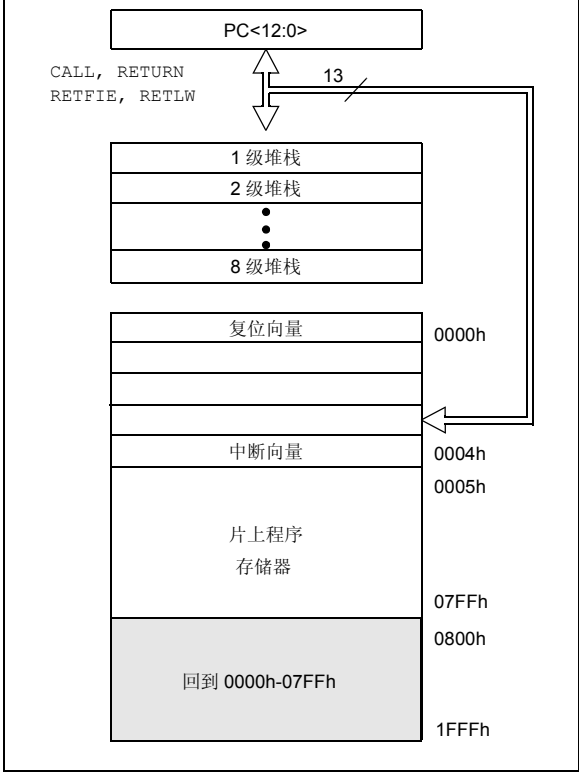
图注: AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 HV = 高压
ST = 带 CMOS 电平的施密特触发器输入 TTL = TTL 兼容输出 XTAL = 晶体

2.0 存储器构成

2.1 程序存储器构成

PIC16F684 具有一个 13 位程序计数器，可以对 8K x 14 的程序存储空间进行寻址。而 PIC16F684 仅在物理上实现了第一个 2K x 14（0000h-07FFh）的存储空间。访问该边界以外的单元将导致实际访问存储器的第一个 2K x 14 存储空间。复位向量地址为 0000h，中断向量地址为 0004h（见图 2-1）。

图 2-1: PIC16F684 程序存储器映射和堆栈



2.2 数据存储器构成

数据存储器（见图 2-2）被分为两个存储区（bank），其中包含通用寄存器（General Purpose Register, GPR）和特殊功能寄存器（Special Function Register, SFR）。特殊功能寄存器位于每个存储区开头的 32 个单元。通用寄存器位于 Bank 0 中的 20h-7Fh 和 Bank 1 中的 A0h-BFh 寄存器单元中，它们以静态 RAM 的方式实现。Bank 1 中的寄存器单元 F0h-FFh 指向 Bank 0 中的地址单元 70h-7Fh。所有其他的 RAM 均未实现，读取它们时将返回 0。STATUS 寄存器的 RP0 位为存储区选择位。

- 0 → 选定 Bank 0
- 1 → 选定 Bank 1

注： STATUS 寄存器中的 IRP 和 RP1 位为保留位并应始终保持为 0。

特殊功能寄存器可分为两类：内核与外设。本章仅讲述与“内核”有关的特殊功能寄存器。那些与外设功能部件的操作有关的特殊功能寄存器将在相应的外设功能部件章节中讲述。

图 2-2: PIC16F684 的数据存储器映射

寄存器地址		寄存器地址	
间接寻址 ⁽¹⁾	00h	间接寻址 ⁽¹⁾	80h
TMR0	01h	OPTION_REG	81h
PCL	02h	PCL	82h
STATUS	03h	STATUS	83h
FSR	04h	FSR	84h
PORTA	05h	TRISA	85h
	06h		86h
PORTC	07h	TRISC	87h
	08h		88h
	09h		89h
PCLATH	0Ah	PCLATH	8Ah
INTCON	0Bh	INTCON	8Bh
PIR1	0Ch	PIE1	8Ch
	0Dh		8Dh
TMR1L	0Eh	PCON	8Eh
TMR1H	0Fh	OSCCON	8Fh
T1CON	10h	OSCTUNE	90h
TMR2	11h	ANSEL	91h
T2CON	12h	PR2	92h
CCPR1L	13h		93h
CCPR1H	14h		94h
CCP1CON	15h	WPUA	95h
PWM1CON	16h	IOCA	96h
ECCPAS	17h		97h
WDTCON	18h		98h
CMCON0	19h	VRCON	99h
CMCON1	1Ah	EEDAT	9Ah
	1Bh	EEADR	9Bh
	1Ch	EECON1	9Ch
	1Dh	EECON2 ⁽¹⁾	9Dh
ADRESH	1Eh	ADRESL	9Eh
ADCON0	1Fh	ADCON1	9Fh
通用寄存器 96 字节	20h	通用寄存器 32 字节	A0h
			BFh
	6Fh		F0h
	70h	访问 70h-7Fh	FFh
	7Fh		

Bank 0
Bank 1

未实现的数据存储单元，读为 0。

注 1: 这不是物理寄存器。

表 2-1: PIC16F684 特殊功能寄存器汇总, BANK 0

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 的值	页
Bank 0											
00h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (不是物理寄存器)								xxxx xxxx	17, 104
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	43, 104
02h	PCL	程序计数器 (PC) 的低字节								0000 0000	17, 104
03h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	$\overline{TO}$	PD	Z	DC	C	0001 1xxx	11, 104
04h	FSR	间接数据存储器地址指针								xxxx xxxx	17, 104
05h	PORTA ⁽²⁾	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--x0 x000	31, 104
06h	—	未实现								—	—
07h	PORTC ⁽²⁾	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx 0000	40, 104
08h	—	未实现								—	—
09h	—	未实现								—	—
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	17, 104
0Bh	INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF	0000 0000	13, 104
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	15, 104
0Dh	—	未实现								—	—
0Eh	TMR1L	16 位 TMR1 低字节的保持寄存器								xxxx xxxx	47, 104
0Fh	TMR1H	16 位 TMR1 高字节的保持寄存器								xxxx xxxx	47, 104
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	50, 104
11h	TMR2	Timer2 模块寄存器								0000 0000	53, 104
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	54, 104
13h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxx xxxx	80, 104
14h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxx xxxx	80, 104
15h	CCP1CON	P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0000 0000	79, 104
16h	PWM1CON	PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0	0000 0000	96, 104
17h	ECCPAS	ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0	0000 0000	93, 104
18h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	111, 104
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	61, 104
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	62, 104
1Bh	—	未实现								—	—
1Ch	—	未实现								—	—
1Dh	—	未实现								—	—
1Eh	ADRESH	左对齐格式下 A/D 结果的高 8 位或右对齐格式下 A/D 结果的高 2 位								xxxx xxxx	71, 104
1Fh	ADCON0	ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON	00-0 0000	70, 104

图注: — = 未实现单元读为 0, u = 不变, x = 未知, q = 取视情况而定, 阴影 = 未实现

注 1: IRP 和 RP1 位被保留, 应始终保持这两个位清零。

2: 由 ANSEL 寄存器控制的具有模拟功能的端口引脚在复位后立即读为 0, 尽管数据锁存器未定义 (POR) 或不变 (其他复位) 也是如此。

PIC16F684

表 2-2: PIC16F684 特殊功能寄存器汇总, BANK 1

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Page
Bank 1											
80h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (不是物理寄存器)								xxxx xxxx	17, 104
81h	OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	12, 104
82h	PCL	程序计数器 (PC) 的低字节								0000 0000	17, 104
83h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	T0	PD	Z	DC	C	0001 1xxx	11, 104
84h	FSR	间接数据存储器地址指针								xxxx xxxx	17, 104
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	31, 104
86h	—	未实现								—	—
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	40, 104
88h	—	未实现								—	—
89h	—	未实现								—	—
8Ah	PCLATH	—	—	—	Write Buffer for upper 5 bits of Program Counter				---	0 0000	17, 104
8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	13, 104
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	14, 104
8Dh	—	未实现								—	—
8Eh	PCON	—	—	ULPWUE	SBOREN	—	—	POR	BOR	--01 --qq	16, 104
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS ⁽²⁾	HTS	LTS	SCS	-110 x000	20, 104
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	24, 105
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	32, 105
92h	PR2	Timer2 模块周期寄存器								1111 1111	53, 105
93h	—	未实现								—	—
94h	—	未实现								—	—
95h	WPUA ⁽³⁾	—	—	WPUA5	WPUA4	—	WPUA2	WPUA1	WPUA0	--11 -111	33, 105
96h	IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	33, 105
97h	—	未实现								—	—
98h	—	未实现								—	—
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	63, 105
9Ah	EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	75, 105
9Bh	EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000 0000	75, 105
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	76, 105
9Dh	EECON2	EEPROM 控制寄存器 2 (非物理寄存器)								---- ----	76, 105
9Eh	ADRESL	左对齐格式下 A/D 结果的低 2 位或右对齐格式下 A/D 结果的低 8 位								xxxx xxxx	71, 105
9Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	70, 105

图注: — = 未实现单元读为 0, u = 不变, x = 未知, q = 取值视情况而定, 阴影 = 未实现
 注 1: IRP 和 RP1 位被保留, 应始终保持这两个位清零。
 2: OSCCON 寄存器的 OSTS 位复位为 0, 带双速启动且 LP、HS 或 XT 被选定为振荡器。
 3: 配置字寄存器中的 MCLRE 为 1 时 RA3 上拉使能。

2.2.2.1 状态寄存器

如寄存器 2-1 所示，状态（STATUS）寄存器包含：

- ALU 的算术运算状态
- 复位状态
- 数据存储（SRAM）的存储区选择位

和其他寄存器一样，状态寄存器也可以作为任何指令的目标寄存器。如果一条影响 Z、DC 或 C 位的指令以状态寄存器作为目标寄存器，将禁止写这三位。根据器件逻辑，这些位会被置 1 或清零。此外，也不能写 $\overline{TO}$ 和 PD 位。因此，当执行一条把状态寄存器作为目标寄存器的指令后，状态寄存器的结果可能和预想的不一樣。

例如，执行 **CLRF STATUS** 指令会清零该寄存器的高 3 位并将 Z 位置 1。从而使状态寄存器的值为 “000u u1uu”（其中 u 表示不变）。

因此，建议仅使用 **BCF**、**BSF**、**SWAPF** 和 **MOVWF** 指令来改变状态寄存器，因为这些指令不影响任何状态位。欲知其他不会影响任何状态位的指令，请参见第 13.0 节“指令集汇总”。

- 注 1:** PIC16F684 不使用 STATUS 寄存器的 IRP 和 RP1 位，并且应该保持这两位清零。建议不要使用这些位，因为这可能会影响未来产品的向上兼容性。
- 2:** 在减法运算中，C 和 DC 位分别作为借位和半借位标志位。具体示例请参见 **SUBLW** 和 **SUBWF** 指令。

寄存器 2-1: STATUS: 状态寄存器

保留	保留	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	$\overline{TO}$	PD	Z	DC	C
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **IRP:** 此位保留，并且应保持为 0
- bit 6 **RP1:** 此位保留，并且应保持为 0
- bit 5 **RP0:** 寄存器存储区选择位（用于直接寻址）
 1 = Bank 1（80h - FFh）
 0 = Bank 0（00h - 7Fh）
- bit 4 **$\overline{TO}$:** 超时状态位
 1 = 上电后，执行了 **CLRWDT** 指令或 **SLEEP** 指令
 0 = 发生 WDT 超时溢出
- bit 3 **PD:** 掉电标志位
 1 = 上电复位后或执行了 **CLRWDT** 指令
 0 = 执行了 **SLEEP** 指令
- bit 2 **Z:** 零标志位
 1 = 算术运算或逻辑运算的结果为零
 0 = 算术运算或逻辑运算的结果不为零
- bit 1 **DC:** 半进位 / 借位位（**ADDWF**、**ADDLW**、**UBLW** 和 **SUBWF** 指令）。对于借位，极性是相反的。
 1 = 结果的第 4 低位向高位发生了进位
 0 = 结果的第 4 低位未向高位发生进位
- bit 0 **C:** 进位 / 借位位⁽¹⁾（**ADDWF**、**ADDLW**、**SUBLW** 和 **SUBWF** 指令）
 1 = 结果的最高位发生了进位
 0 = 结果的最高位未发生进位

注 1: 借位的极性是相反的。减法是通过加上第二个操作数的二进制补码（Two's Complement）来实现的。对于移位指令（**RRF** 和 **RLF**），此位的值来自源寄存器的最高位或最低位。

PIC16F684

2.2.2.2 选项寄存器

选项（OPTION）寄存器是可读写的寄存器，包含可对以下各项进行配置的各种配置位：

- Timer0/WDT 预分频器
- 外部 RA2/INT 中断
- Timer0
- PORTA 上的弱上拉

注： 要为 Timer0 指定 1:1 的预分频比，应将 OPTION 寄存器的 PSA 位置 1，以将预分频器分配给 WDT。请参见第 5.1.3 节“软件可编程预分频器”。

寄存器 2-2: **OPTION_REG: 选项寄存器**

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **RAPU:** PORTA 上拉使能位
1 = 禁止 PORTA 上拉
0 = 由各个端口锁存值使能 PORTA 上拉
- bit 6 **INTEDG:** 中断边沿选择位
1 = 由 RA2/INT 引脚的上升沿触发中断
0 = 由 RA2/INT 引脚的下降沿触发中断
- bit 5 **T0CS:** TMR0 时钟源选择位
1 = RA2/T0CKI 引脚上信号的跳变
0 = 内部指令周期时钟（Fosc/4）
- bit 4 **T0SE:** TMR0 时钟源边沿选择位
1 = 在 RA2/T0CKI 引脚电平发生由高到低的跳变时递增
0 = 在 RA2/T0CKI 引脚电平发生由低到高的跳变时递增
- bit 3 **PSA:** 预分频器分配位
1 = 将预分频器分配给 WDT
0 = 将预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>:** 预分频比选择位

位值	TIMER0 分频比	WDT 分频比
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

2.2.2.3 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，包含 TMR0 寄存器溢出、PORTA 电平变化和外部 RA2/INT 引脚中断的各种允许和标志位。

注： 当有中断条件产生时，不管相应的中断允许位或 INTCON 寄存器的全局允许位 GIE 状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-3: INTCON: 中断控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **GIE:** 全局中断允许位
 1 = 允许所有未屏蔽的中断
 0 = 禁止所有中断
- bit 6 **PEIE:** 外设中断允许位
 1 = 允许所有未屏蔽的外设中断
 0 = 禁止所有外设中断
- bit 5 **T0IE:** Timer0 溢出中断允许位
 1 = 允许 Timer0 中断
 0 = 禁止 Timer0 中断
- bit 4 **INTE:** RA2/INT 外部中断允许位
 1 = 允许 RA2/INT 外部中断
 0 = 禁止 RA2/INT 外部中断
- bit 3 **RAIE:** PORTA 电平变化中断允许位 ⁽¹⁾
 1 = 允许 PORTA 电平变化中断
 0 = 禁止 PORTA 电平变化中断
- bit 2 **T0IF:** Timer0 溢出中断标志位 ⁽²⁾
 1 = Timer0 寄存器已经溢出（必须用软件清零）
 0 = Timer0 寄存器没有溢出
- bit 1 **INTF:** RA2/INT 外部中断标志位
 1 = 发生了 RA2/INT 外部中断（必须用软件清零）
 0 = 未发生 RA2/INT 外部中断
- bit 0 **RAIF:** PORTA 电平变化中断标志位
 1 = 至少一个 PORTA <5:0> 引脚的电平状态发生了改变（必须用软件清零）
 0 = 没有一个 PORTA <5:0> 引脚的电平状态发生改变

- 注 1:** 必须同时使能 IOCA 寄存器。
- 2:** 当 TMR0 计满回零时，T0IF 位置 1。复位时 TMR0 的状态不变，它应该在清零 T0IF 位之前被初始化。

PIC16F684

2.2.2.4 PIE1 寄存器

PIE1 寄存器包含外设中断允许位，如寄存器 2-4 所示。

注： 要允许任何一个外设中断，必须将 INTCON 寄存器的 PEIE 位置 1。

寄存器 2-4: **PIE1: 外设中断允许寄存器 1**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 7	EEIE: EE 写完成中断允许位 1 = 允许 EE 写完成中断 0 = 禁止 EE 写完成中断
bit 6	ADIE: A/D 转换器中断允许位 1 = 允许 A/D 转换器中断 0 = 禁止 A/D 转换器中断
bit 5	CCP1IE: CCP1 中断允许位 1 = 允许 CCP1 中断 0 = 禁止 CCP1 中断
bit 4	C2IE: 比较器 2 中断允许位 1 = 允许比较器 2 中断 0 = 禁止比较器 2 中断
bit 3	C1IE: 比较器 1 中断允许位 1 = 允许比较器 1 中断 0 = 禁止比较器 1 中断
bit 2	OSFIE: 振荡器故障中断允许位 1 = 允许振荡器故障中断 0 = 禁止振荡器故障中断
bit 1	TMR2IE: Timer2 与 PR2 匹配中断允许位 1 = 允许 Timer2 与 PR2 匹配中断 0 = 禁止 Timer2 与 PR2 匹配中断
bit 0	TMR1IE: Timer1 溢出中断允许位 1 = 允许 Timer1 溢出中断 0 = 禁止 Timer1 溢出中断

2.2.2.5 PIR1 寄存器

PIR1 寄存器包含外设中断标志位，如寄存器 2-5 所示。

注： 当有中断条件产生时，不管相应的中断允许位或 INTCON 寄存器的全局允许位 GIE 状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-5: PIR1: 外设中断请求寄存器 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF
bit 7							bit 0

图注：

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零 x = 未知

- bit 7 EEIF:** EEPROM 写操作中中断标志位
 1 = 写操作完成（必须用软件清零）
 0 = 写操作尚未完成或尚未启动
- bit 6 ADIF:** A/D 中断标志位
 1 = A/D 转换完成
 0 = A/D 转换尚未完成或尚未启动
- bit 5 CCP1IF:** CCP1 中断标志位
捕捉模式:
 1 = 发生了 TMR1 寄存器捕捉（必须用软件清零）
 0 = 未发生 TMR1 寄存器捕捉
比较模式:
 1 = 发生了 TMR1 寄存器比较匹配（必须用软件清零）
 0 = 未发生 TMR1 寄存器比较匹配
PWM 模式:
 在此模式下未使用
- bit 4 C2IF:** 比较器 2 中断标志位
 1 = 比较器 2 输出发生了改变（必须用软件清零）
 0 = 比较器 2 输出未发生改变
- bit 3 C1IF:** 比较器 1 中断标志位
 1 = 比较器 1 输出发生了改变（必须用软件清零）
 0 = 比较器 1 输出未发生改变
- bit 2 OSFIF:** 振荡器故障中断标志位
 1 = 系统振荡器发生故障，时钟输入切换为 INTOSC（必须用软件清零）
 0 = 系统时钟正常运行
- bit 1 TMR2IF:** Timer2 与 PR2 匹配中断标志位
 1 = 发生了 Timer2 和 PR2 的比较匹配（必须用软件清零）
 0 = 未发生 Timer2 与 PR2 的比较匹配
- bit 0 TMR1IF:** Timer1 溢出中断标志位
 1 = Timer1 寄存器已经溢出（必须用软件清零）
 0 = Timer1 寄存器未溢出

PIC16F684

2.2.2.6 PCON 寄存器

电源控制（PCON）寄存器（见表 12-2）包含区分以下复位的标志位：

- 上电复位（ $\overline{\text{POR}}$ ）
- 欠压复位（ $\overline{\text{BOR}}$ ）
- 看门狗定时器复位（WDT）
- 外部 $\overline{\text{MCLR}}$ 复位

PCON 寄存器也用于控制超低功耗唤醒和 $\overline{\text{BOR}}$ 的软件使能。

PCON 寄存器中的位如寄存器 2-6 所示。

寄存器 2-6: PCON: 电源控制寄存器

U-0	U-0	R/W-0	R/W-1	U-0	U-0	R/W-0	R/W-x
—	—	ULPWUE	SBOREN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = $\overline{\text{POR}}$ 时的值	1 = 置 1	0 = 清零
		x = 未知

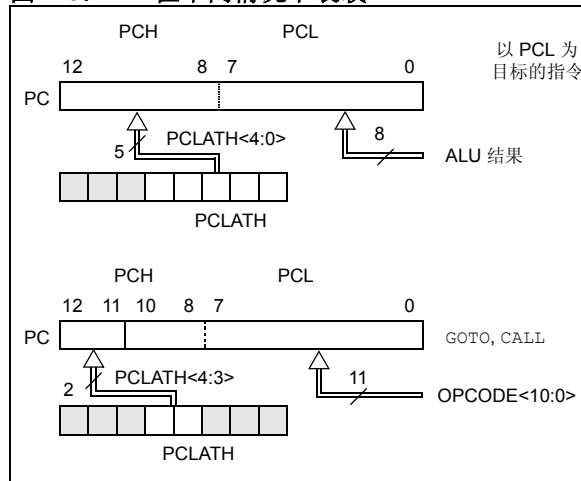
bit 7-6	未实现: 读为 0
bit 5	ULPWUE: 超低功耗唤醒使能位 1 = 使能超低功耗唤醒 0 = 禁止超低功耗唤醒
bit 4	SBOREN: 软件欠压检测使能位 ⁽¹⁾ 1 = 使能欠压检测 0 = 禁止欠压检测
bit 3-2	未实现: 读为 0
bit 1	$\overline{\text{POR}}$: 上电复位状态位 1 = 未发生上电复位 0 = 发生了上电复位（必须在上电复位发生后用软件清零）
bit 0	$\overline{\text{BOR}}$: 欠压复位状态位 1 = 未发生欠压复位 0 = 已发生欠压复位（必须在发生欠压复位后用软件置 1）

注 1: 当配置字寄存器中的 $\text{BODEN}<1:0> = 01$ 时允许使用该位对 $\overline{\text{BOR}}$ 进行控制。

2.3 PCL 和 PCLATH

程序计数器（PC）为 13 位宽。其低 8 位来自可读写的 PCL 寄存器，高 5 位（PC<12:8>）来自 PCLATH，不能直接读写。只要发生复位，PC 就将被清零。图 2-3 显示了装载 PC 值的两种情形。图 2-3 上方的例子说明在写 PCL（PCLATH<4:0> → PCH）时是如何装载 PC 的。图 2-3 下方的例子说明了在执行 CALL 或 GOTO 指令期间（PCLATH<4:3> → PCH），是如何装载 PC 的。

图 2-3: 在不同情况下装载 PC



2.3.1 修改 PCL

执行任何以 PCL 寄存器为目标寄存器的指令将同时使程序计数器的 PC<12:8> 位（PCH）被 PCLATH 寄存器的内容所取代。这样可通过将所需的高 5 位写入 PCLATH 寄存器来改变程序计数器的所有内容。当低 8 位写入 PCL 寄存器时，程序计数器的所有 13 位将变为 PCLATH 寄存器中所包含的值以及写入 PCL 寄存器中的值。

计算 GOTO 指令是通过向程序计数器加入偏移量（ADDWF PCL）来实现的。通过修改 PCL 寄存器跳转到查找表或程序分支表（计算 GOTO 时应特别谨慎。假定 PCLATH 设置为表的起始地址，如果表长度大于 255 条指令，或如果存储器地址的低 8 位在表的中间从 0xFF 计满返回到 0x00，那么在每次表起始地址与表内的目标地址之间发生计满返回时，PCLATH 必须均必须递增。

更多信息请参见应用笔记 AN556，“Implementing a Table Read”（DS00556）。

2.3.2 堆栈

PIC16F684 器件具有 8 级深 x 13 位宽的硬件堆栈（见图 2-2 和图 2-3）。堆栈空间既不占用程序存储区空间，也不占用数据存储区空间，而且堆栈指针是不可读写的。当执行 CALL 指令或当中断导致程序跳转时，PC 值将被压入（PUSH）堆栈。而在执行 RETURN、RETLW 或 RETFIE 指令时，堆栈中的断点地址将从堆栈中弹出（POP）到 PC 中。PCLATH 不受 PUSH 或 POP 操作的影响。

堆栈的工作原理犹如循环缓冲区。这意味着当堆栈压栈 8 次后，第 9 次压栈的数值将会覆盖第一次压栈时所保存的数值，而第十次压栈数值将覆盖第二次压栈时保存的数值，以后依次类推。

- 注 1:** 不存在指明堆栈是否上溢或下溢的状态标志位。
- 2:** 不存在被称为 PUSH 或 POP 的指令 / 助记符。堆栈的压入或弹出是源于执行了 CALL、RETURN、RETLW 和 RETFIE 指令，或源于指向中断向量地址。

2.4 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是实际存在的寄存器，对 INDF 寄存器进行寻址将产生间接寻址。

使用 INDF 寄存器可进行间接寻址。任何使用 INDF 寄存器的指令，实际上是对文件选择寄存器（FSR）所指向的数据进行存取。间接对 INDF 进行读操作将返回 00h。间接对 INDF 寄存器进行写操作将导致空操作（尽管可能会影响状态标志位）。通过将 8 位的 FSR 寄存器与 STATUS 寄存器的 IRP 位进行组合可得到一个有效的 9 位地址，如图 2-4 所示。

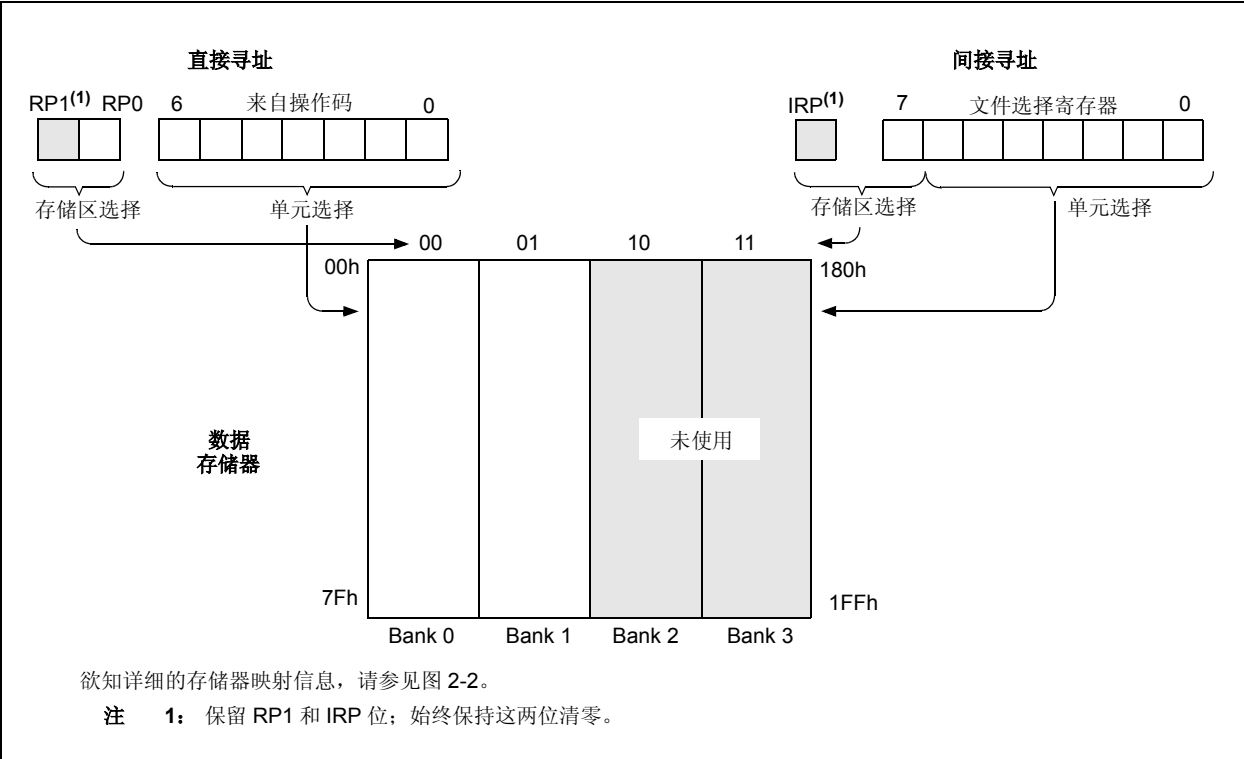
例 2-1 给出了一个使用间接寻址将 RAM 地址单元 20h-2Fh 清零的简单程序。

例 2-1: 间接寻址

	MOVLW	0x20	; initialize pointer
	MOVWF	FSR	; to RAM
NEXT	CLRF	INDF	; clear INDF register
	INCF	FSR	; inc pointer
	BTFSS	FSR, 4	; all done?
	GOTO	NEXT	; no clear next
CONTINUE			; yes continue

PIC16F684

图 2-4: PIC16F684 的直接 / 间接寻址



3.0 振荡器模块（带故障保护时钟监视器）

3.1 概述

振荡器有多种时钟源和选择功能，从而使其应用非常广泛，并可最大限度地提高性能和降低功耗。图 3-1 给出了振荡器模块的框图。

时钟源可以配置为由外部振荡器、石英晶体谐振器、陶瓷谐振器以及阻容（RC）电路提供。此外，系统时钟源可以配置为由两个内部振荡器中的一个提供，并可以通过软件选择速度。其他时钟功能包括：

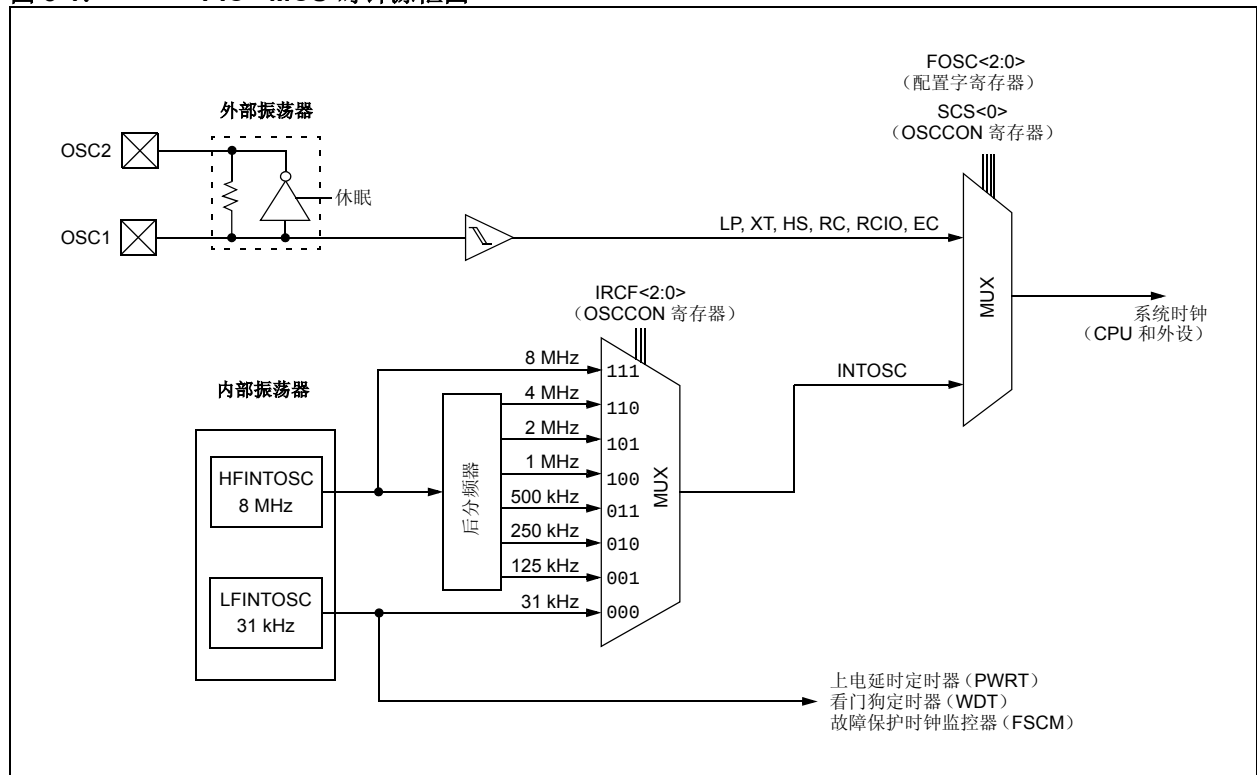
- 通过软件选择外部或内部系统时钟源。
- 双速启动模式，使外部振荡器从启动到代码执行间的延时达到最小。
- 故障保护时钟监视器（FSCM）旨在检测外部时钟源的故障（LP、XT、HS、EC 或 RC 模式）并自动切换到内部振荡器。

振荡器模块可配置为以下 8 种时钟模式之一。

1. EC——外部时钟，I/O 在 OSC2/CLKOUT 上。
2. LP——32 kHz 低功耗晶振模式。
3. XT——中等增益晶振或陶瓷谐振振荡器模式。
4. HS——高增益晶振或陶瓷谐振器模式。
5. RC——外部阻容（RC），Fosc/4 输出到 OSC2/CLKOUT。
6. RCIO——外部阻容，I/O 在 OSC2/CLKOUT 上。
7. INTOSC——内部振荡器，Fosc/4 输出到 OSC2 且 I/O 在 OSC1/CLKIN 上。
8. INTOSCIO——内部振荡器，I/O 在 OSC2/CLKOUT 和 OSC1/CLKIN 上。

通过配置字寄存器（CONFIG）的 FOSC<2:0> 位来配置时钟源模式。内部时钟可用两个内部振荡器产生。HFINTOSC 是经过校准的高频振荡器。LFINTOSC 是未经校准的低频振荡器。

图 3-1: PIC® MCU 时钟源框图



PIC16F684

3.2 振荡器控制

振荡器控制（OSCCON）寄存器（图 3-1）控制系统时钟和频率选择等选项。OSCCON 寄存器包含以下位：

- 频率选择位（IRCF）
- 频率状态位（HTS 和 LTS）
- 系统时钟控制位（OSTS 和 SCS）

寄存器 3-1: **OSCCON: 振荡器控制寄存器**

U-0	R/W-1	R/W-1	R/W-0	R-1	R-0	R-0	R/W-0
—	IRCF2	IRCF1	IRCF0	OSTS ⁽¹⁾	HTS	LTS	SCS
bit 7							bit 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 7	未实现: 读为 0
bit 6-4	IRCF<2:0>: 内部振荡器频率选择位 000 = 31 kHz 001 = 125 kHz 010 = 250 kHz 011 = 500 kHz 100 = 1 MHz 101 = 2 MHz 110 = 4 MHz（缺省值） 111 = 8 MHz
bit 3	OSTS: 振荡器起振超时状态位 ⁽¹⁾ 1 = 器件运行在 FOSC<2:0> 定义的外部时钟之下 0 = 器件运行在内部振荡器之下（HFINTOSC 或 LFINTOSC）
bit 2	HTS: HFINTOSC（高频——8 MHz 到 125 kHz）状态位 1 = HFINTOSC 稳定 0 = HFINTOSC 不稳定
bit 1	LTS: LFINTOSC（低频——31 kHz）状态位 1 = LFINTOSC 稳定 0 = LFINTOSC 不稳定
bit 0	SCS: 系统时钟选择位 1 = 内部振荡器用于系统时钟 0 = 时钟源由 FOSC<2:0> 决定

注 1: 双速启动且选取 LP、XT 或 HS 为振荡器模式时，或者故障保护模式使能时，该位将复位为 0。

3.3 时钟源模式

时钟源模式可分为外部和内部模式。

- 外部时钟模式依靠外部电路提供时钟源。例子有：振荡器模块（EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、XT 和 HS 模式）以及阻容（RC）模式电路。
- 内部时钟源内置于振荡器模块中。振荡器模块有两个内部振荡器，一个是 8 MHz 高频内部振荡器（HFINTOSC），另一个是 31 kHz 低频内部振荡器（LFINTOSC）。

可通过 OSCCON 寄存器的系统时钟选择（SCS）位，在外部或内部时钟源之间选择系统时钟。欲了解更多信息，请参见第 3.6 节“时钟切换”。

3.4 外部时钟模式

3.4.1 振荡器起振定时器（OST）

如果振荡器模块配置为 LP、XT 或 HS 模式，振荡器起振定时器（OST）对来自 OSC1 的振荡计数 1024 次。这发生在上电复位（POR）之后以及上电延时定时器（PWRT）延时结束（如果配置了）时，或从休眠中唤醒后。在此期间，程序计数器不递增，程序执行暂停。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡器电路已经启动并向振荡器模块提供稳定的系统时钟信号。当在时钟源之间切换时，需要一定的延时以使新时钟稳定。表 3-1 给出了振荡器延时的例子。

为了使外部振荡器起振和代码执行之间的延时最小，可选择双速时钟启动模式（见第 3.7 节“双速时钟启动模式”）。

表 3-1: 振荡器延时示例

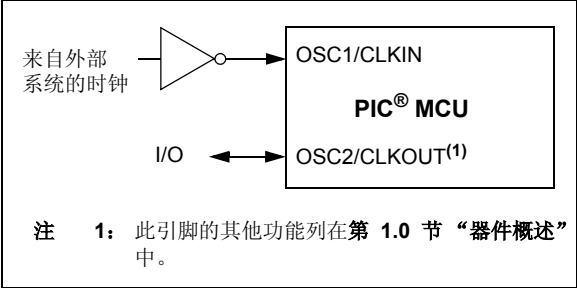
切换自	切换到	频率	振荡器延时
休眠 /POR	LFINTOSC HFINTOSC	31 kHz 125 kHz 到 8 MHz	振荡器预热延时（TWARM）
休眠 /POR	EC, RC	DC — 20 MHz	双周期
LFINTOSC（31 kHz）	EC, RC	DC — 20 MHz	每次一周期
休眠 /POR	LP, XT, HS	32 kHz 到 20 MHz	1024 个时钟周期（OST）
LFINTOSC（31 kHz）	HFINTOSC	125 kHz 到 8 MHz	1 μs（近似值）

3.4.2 EC 模式

外部时钟（EC）模式允许外部产生的逻辑电平作为系统时钟源。工作在此模式下时，外部时钟源连接到 OSC1 输入，OSC2 引脚可用作通用 I/O。图 3-2 给出了 EC 模式的引脚连接。

当选取 EC 模式时，振荡器起振定时器（OST）被禁止。因此，上电复位（POR）后或者从休眠中唤醒后的操作不存在延时。因为 PIC® MCU 的设计是完全静态的，停止外部时钟输入将使器件暂停工作并保持所有数据完整。当再次启动外部时钟时，器件恢复工作，就好像没有停止过一样。

图 3-2: 外部时钟（EC）模式的工作原理



3.4.3 LP、XT 和 HS 模式

LP、XT 和 HS 模式支持连接到 OSC1 和 OSC2 的石英晶体谐振器或陶瓷谐振器的使用（图 3-3）。模式选择内部反相放大器的低、中或高增益设定，以支持各种谐振器类型及速度。

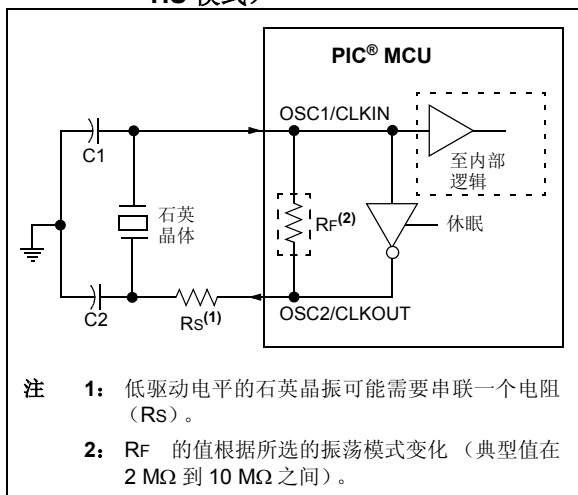
LP 振荡器模式选择内部反相放大器的最低增益设定。LP 模式的电流消耗在三种模式中最小。该模式设计仅用于驱动 32.768 kHz 音叉（Tuning Fork）式晶振（钟表晶振）。

XT 振荡器模式选择内部反相放大器的中等增益设定。XT 模式的电流消耗在三种模式中居中。该模式最适用于驱动具备中等驱动电平规格要求的谐振器。

HS 振荡器模式选择内部反相放大器的最高增益设定。HS 模式的电流消耗在三种模式中最大。该模式最适用于驱动需要高驱动设定的谐振器。

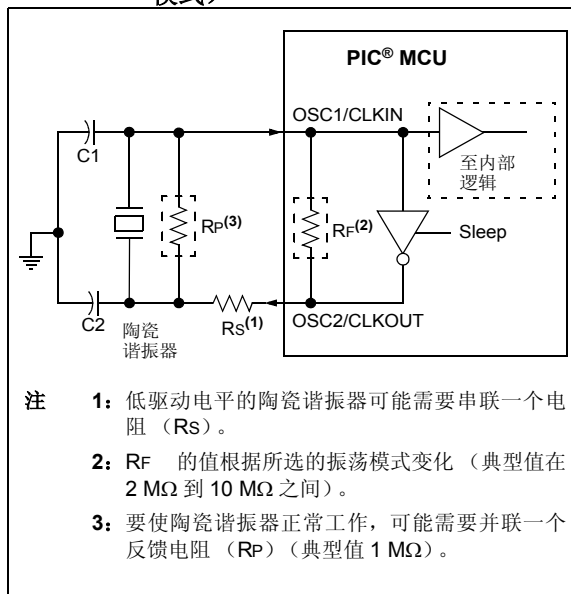
图 3-3 和图 3-4 分别给出了石英晶体谐振器和陶瓷谐振器的典型电路。

图 3-3: 石英晶振的工作原理（LP、XT 或 HS 模式）



- 注**
- 1: 石英晶振的特性随类型、封装和制造商而变化。要了解规格说明和推荐应用，应查阅制造商提供的数据手册。
 - 2: 应始终验证振荡器在应用预期的 V_{DD} 和温度范围内的性能。
 - 3: 如需振荡器设计的帮助，请参见以下 Microchip 应用笔记：
 - AN826, “Crystal Oscillator Basics and Crystal Selection for rPIC[®] and PIC[®] Devices” (DS00826)
 - AN849, “Basic PIC[®] Oscillator Design” (DS00849)
 - AN943, “Practical PIC[®] Oscillator Analysis and Design” (DS00943)
 - AN949, “Making Your Oscillator Work” (DS00949)

图 3-4: 陶瓷谐振器的工作原理（XT 或 HS 模式）

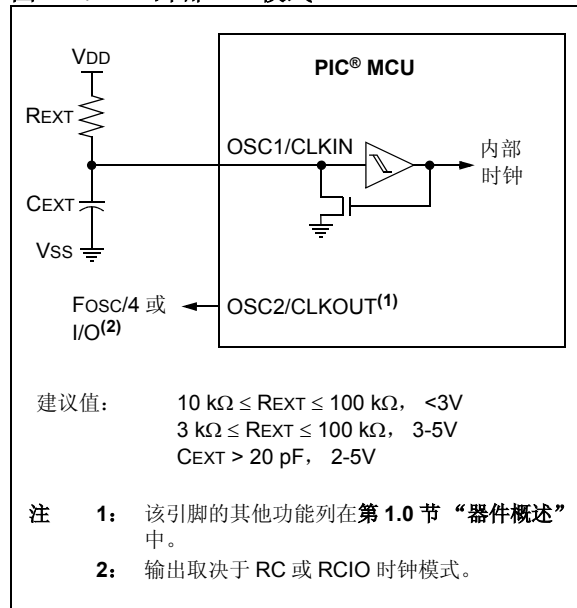


3.4.4 外部 RC 模式

外部阻容（RC）模式支持使用外部 RC 电路。对时钟精度要求不高时，这使设计人员有了很大的频率选择空间，且保持成本最低。有 RC 和 RCIO 两种模式。

在 RC 模式下，RC 电路连接到 OSC1。OSC2/CLKOUT 输出 RC 振荡频率的 4 分频。该信号可用来为外部电路、同步、校准、测试或其他应用需求提供时钟。图 3-5 给出了外部 RC 模式的连接图。

图 3-5： 外部 RC 模式



在 RCIO 模式下，RC 电路连接到 OSC1。OSC2 成为额外的通用 I/O 引脚。I/O 引脚成为 PORTA 的 bit 4（RA4）。图 3-6 给出了 RCIO 模式的连接图。

RC 振荡器频率是供电电压、电阻（REXT）和电容（CEXT）值以及工作温度的函数。影响振荡器频率的其他因素有：

- 电压门限值变化
- 元件容差
- 不同封装的电容

用户还应考虑因所使用的外部 RC 元件的容差而导致的差异。

3.5 内部时钟模式

振荡器模块有两个独立的内部振荡器，可配置或选取为系统时钟源。

1. **HFINTOSC**（高频内部振荡器）出厂时已校准，工作频率为 8 MHz。使用 **OSCTUNE** 寄存器（寄存器 3-1），用户可通过软件调整 HFINTOSC 的频率，调整范围为 $\pm 12\%$ 。
2. **LFINTOSC**（低频内部振荡器）未经校准，工作频率为 31 kHz。

通过软件对 **OSCCON** 寄存器的内部振荡器频率选择位 **IRCF<2:0>** 进行操作，可选择系统时钟速度。

可通过 **OSCCON** 寄存器的系统时钟选择（SCS）位，在外部或内部时钟源之间选择系统时钟（见第 3.6 节“时钟切换”）。

3.5.1 INTOSC 和 INTOSCIO 模式

当在配置字寄存器（CONFIG）中使用振荡器选择位 **FOSC<2:0>** 设置器件时，在 **INTOSC** 和 **INTOSCIO** 模式下将内部振荡器配置为系统时钟源。

在 **INTOSC** 模式下，OSC1/CLKIN 可用作通用 I/O。OSC2/CLKOUT 输出所选内部振荡器频率的 4 分频。CLKOUT 信号可用来为外部电路、同步、校准、测试或其他应用需求提供时钟。

在 **INTOSCIO** 模式下，OSC1/CLKIN 和 OSC2/CLKOUT 引脚可用作通用 I/O。

3.5.2 HFINTOSC

高频内部振荡器（HFINTOSC）是出厂时已校准的 8 MHz 内部时钟源。使用 **OSCTUNE** 寄存器（寄存器 3-2），可通过软件调整 HFINTOSC 的频率。

HFINTOSC 的输出连接到后分频器和多路复用器（见图 3-1）。使用 **OSCCON** 寄存器的 **IRCF<2:0>** 位，可通过软件选择七个频率之一。更多信息，请参见第 3.5.4 节“频率选择位（IRCF）”。

将 **OSCCON** 寄存器的 **IRCF<2:0>** 位设置为 $\neq 000$ 选择 8 MHz 到 125 kHz 之间的任一频率，可使能 HFINTOSC。然后将 **OSCCON** 寄存器的系统时钟源（SCS）位置 1，或通过配置字寄存器（CONFIG）中的 **IESO** 置 1 使能双速启动。

OSCCON 寄存器的 **HF** 内部振荡器（HTS）位用于显示 HFINTOSC 是否稳定。

PIC16F684

3.5.2.1 OSCTUNE 寄存器

HFINTOSC 在出厂时已校准，但可通过在软件中写入 OSCTUNE 寄存器（寄存器 3-2）来进行调节。

OSCTUNE 寄存器的调节范围为 $\pm 12\%$ 。OSCTUNE 寄存器的缺省值为 0。该值是一个 5 位的二进制补码。

当 OSCTUNE 寄存器被修改时，HFINTOSC 频率将开始转变为新频率。转变期间，代码将继续执行。是否已发生频率转变并无明确的指示。

OSCTUNE 不影响 LFINTOSC 频率。依赖于 LFINTOSC 时钟源频率的功能，如上电延时定时器（PWRT）、看门狗定时器（WDT）、故障保护时钟监控器（FSCM）以及外设等，其工作不受频率改变的影响。

寄存器 3-2: OSCTUNE: 振荡器调节寄存器

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0
bit 7							bit 0

图注:			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 7-5 未实现：读为 0

bit 4-0 **UN<4:0>**: 频率调节位

01111 = 最大频率

01110 =

•

•

•

00001 =

00000 = 振荡器模块运行在经过校准的频率上。

11111 =

•

•

•

10000 = 最小频率

3.5.3 LFINTOSC

低频内部振荡器（LFINTOSC）是未经校准的 31 kHz 内部时钟源。

LFINTOSC 的输出连接到后分频器和多路复用器（见图 3-1）。通过软件对 OSCCON 寄存器的 IRCF<2:0> 位进行操作，选取 31 kHz。更多信息，请参见第 3.5.4 节“频率选择位（IRCF）”。LFINTOSC 还是上电延时定时器（PWRT）、看门狗定时器（WDT）以及故障保护时钟监控器（FSCM）的时钟源。

选取 31 kHz（将 OSCCON 寄存器的 IRCF<2:0> 位设置为 000）为系统时钟源（OSCCON 寄存器的位 SCS = 1），或者使能以下任一项时，LFINTOSC 将被使能：

- 双速启动（配置字寄存器的位 IESO = 1 且 OSCCON 寄存器的位 IRCF = 000）
- 上电延时定时器（PWRT）
- 看门狗定时器（WDT）
- 故障保护时钟监控器（FSCM）

OSCCON 寄存器的 LF 内部振荡器（LTS）位用于指示 LFINTOSC 是否稳定。

3.5.4 频率选择位（IRCF）

8 MHz HFINTOSC 和 31 kHz LFINTOSC 的输出连接到后分频器和多路复用器（见图 3-1）。OSCCON 寄存器的内部振荡器频率选择位 IRCF<2:0> 用于选择内部振荡器的频率输出。可通过软件选择以下 8 个频率之一：

- 8 MHz
- 4 MHz（复位后的缺省值）
- 2 MHz
- 1 MHz
- 500 kHz
- 250 kHz
- 125 kHz
- 31 kHz

注： 任何复位后，OSCCON 寄存器的 IRCF<2:0> 位将被置为 110 且频率选择置为 4 MHz。用户可修改 IRCF 位来选择其他频率。

3.5.5 HFINTOSC 和 LFINTOSC 时钟切换时序

当在 LFINTOSC 和 HFINTOSC 之间切换时，新的振荡器可能为了省电已经关闭（见图 3-6）。在这种情况下，OSCCON 寄存器的 IRCF 位被修改之后、频率选择生效之前，存在一个延时。OSCCON 寄存器的 LTS 和 HTS 位将反映 LFINTOSC 和 HFINTOSC 振荡器的当前活动状态。频率选择时序如下：

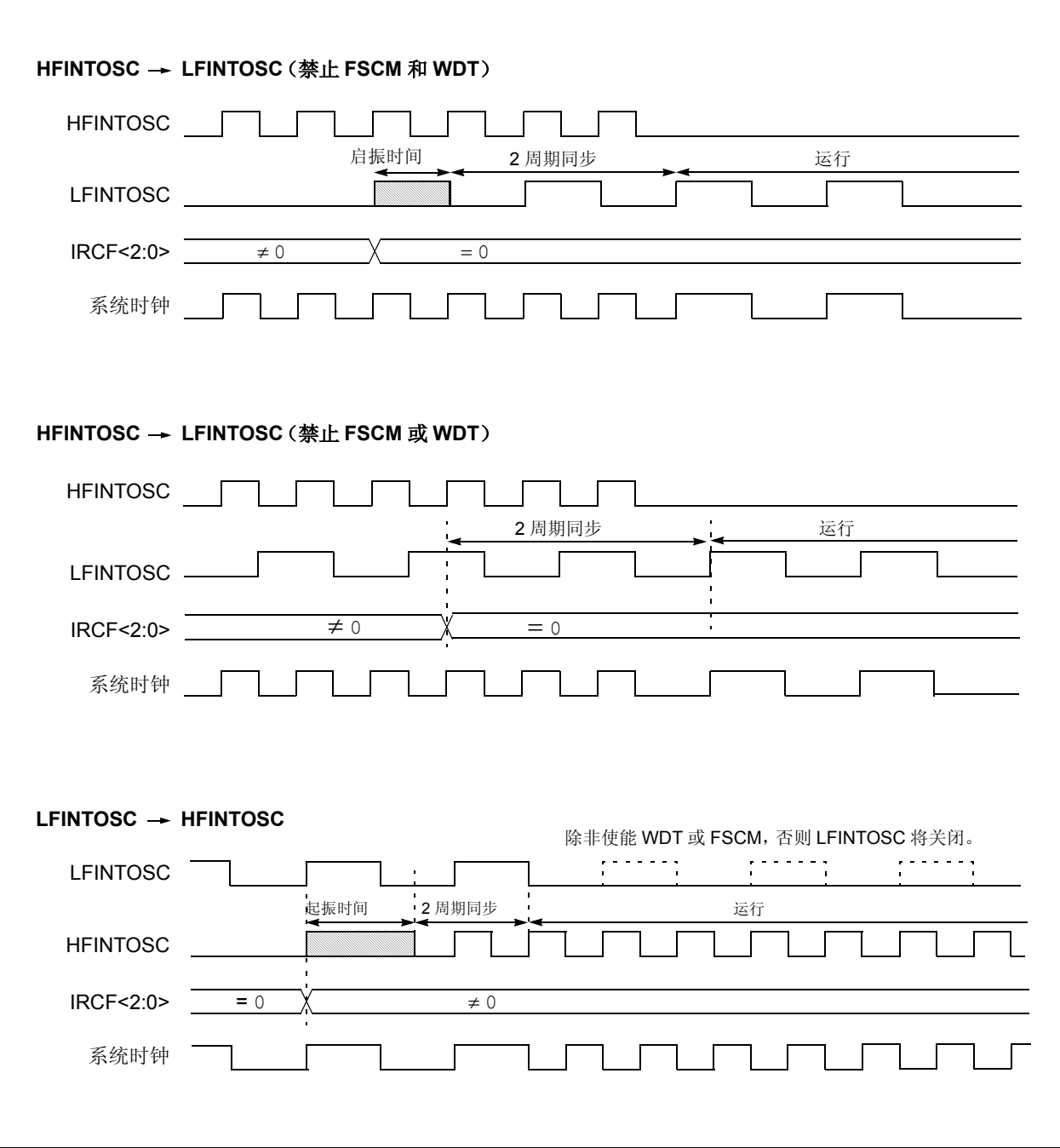
1. OSCCON 寄存器的 IRCF<2:0> 位被修改。
2. 如果新时钟是关闭的，开始一个时钟启动延时。
3. 时钟切换电路等待当前时钟下降沿的到来。
4. CLKOUT 保持为低，时钟切换电路等待新时钟上升沿的到来。
5. 现在 CLKOUT 连接到新时钟。OSCCON 寄存器的 HTS 和 LTS 位按要求被更新。
6. 时钟切换完成。

更多信息请参见图 3-1。

如果选取的内部振荡器速度在 8 MHz 到 125 kHz 之间，选取新频率不存在启动延时。这是因为新旧频率都来自经过后分频器和多路复用器的 HFINTOSC。

启动延时规范在第 15.0 节“电气特性”中与振荡器相关的表格中。

图 3-6: 内部振荡器切换时序



3.6 时钟切换

通过软件对 OSCCON 寄存器的系统时钟选择 (SCS) 位进行操作, 可将系统时钟源在外部和内部时钟源之间切换。

3.6.1 系统时钟选择 (SCS) 位

OSCCON 寄存器的系统时钟选择 (SCS) 位选择用于 CPU 和外设的系统时钟源。

- OSCCON 寄存器的位 SCS = 0 时, 系统时钟源由配置字寄存器 (CONFIG) 中 FOSC<2:0> 位的配置决定。
- OSCCON 寄存器的位 SCS = 1 时, 根据 OSCCON 寄存器的 IRCF<2:0> 位所选的内部振荡器频率选取系统时钟源。复位后, OSCCON 寄存器的 SCS 总是被清零。

注: 任何自动时钟切换 (可能产生自双速启动或故障保护时钟监控器) 都不更新 OSCCON 寄存器的 SCS 位。用户可监控 OSCCON 寄存器的 OST 位以确定当前的系统时钟源。

3.6.2 振荡器起振超时状态 (OSTS) 位

OSCCON 寄存器的振荡器起振超时状态 (OSTS) 位用于指示系统时钟是来自外部时钟源, 还是来自内部时钟源。外部时钟源由配置字寄存器 (CONFIG) 的 FOSC<2:0> 定义。OSTS 还特别指明在 LP、XT 或 HS 模式下, 振荡器起振定时器 (OST) 是否已超时。

3.7 双速时钟启动模式

双速启动模式通过最大限度地缩短外部振荡器起振与代码执行之间的延时, 进一步节省了功耗。对于频繁使用休眠模式的应用, 双速启动模式将在器件唤醒后除去外部振荡器的起振时间, 从而可降低器件的总体功耗。

该模式使得应用能够从休眠中唤醒, 将 INTOSC 用作时钟源执行数条指令, 然后再返回休眠状态而无需等待主振荡器的稳定。

注: 执行 SLEEP 指令将中止振荡器起振时间, 并使 OSCCON 寄存器的 OST 位保持清零。

当振荡器模块配置为 LP、XT 或 HS 模式时, 振荡器起振定时器 (OST) 使能 (见第 3.4.1 节 “振荡器起振定时器 (OST)”)。OST 将暂停程序执行, 直到完成 1024 次振荡计数。双速启动模式在 OST 计数时使用内部振荡器进行工作, 使代码执行的延时最大限度地缩短。当 OST 计数到 1024 且 OSCCON 寄存器的 OST 位置 1 时, 程序执行切换至外部振荡器。

3.7.1 双速启动模式配置

通过以下设定来配置双速启动模式:

- 配置字寄存器 (CONFIG) 中的位 IESO = 1 ; 内部 / 外部切换位 (使能双速启动模式)。
- OSCCON 寄存器的位 SCS = 0。
- 配置字寄存器 (CONFIG) 中的 FOSC<2:0> 配置为 LP、XT 或 HS 模式。

在下列操作之后, 进入双速启动模式:

- 上电复位 (POR) 且上电延时定时器 (PWRT) 延时结束 (使能时) 后, 或者
- 从休眠状态唤醒。

如果外部时钟振荡器配置为除 LP、XT 或 HS 模式以外的任一模式, 那么双速启动将被禁止。这是因为 POR 后或从休眠中退出时, 外部时钟振荡器不需要稳定时间。

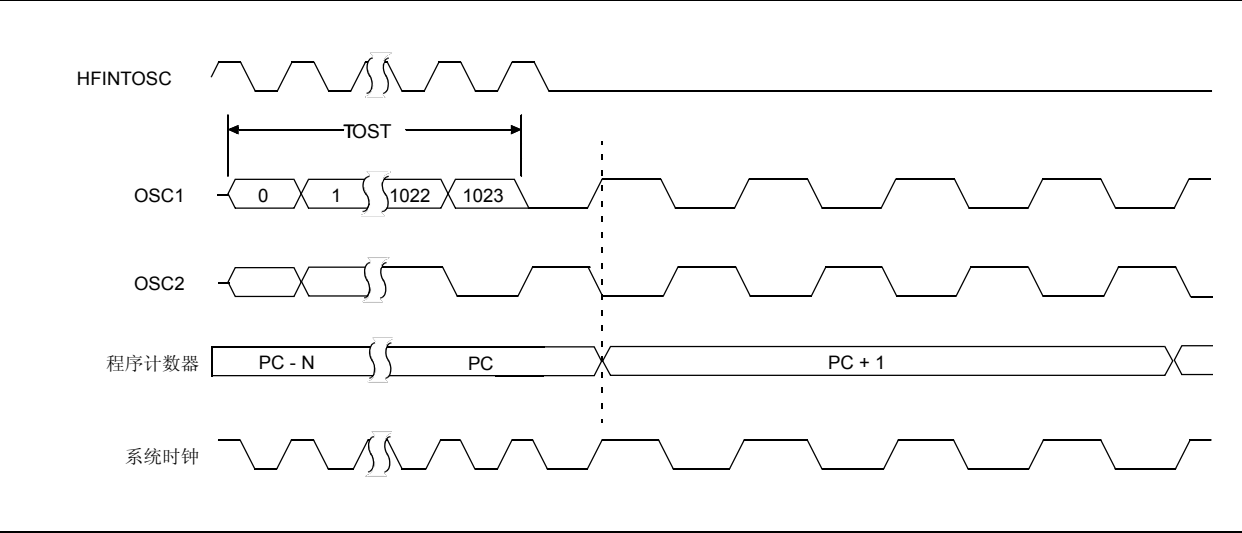
3.7.2 双速启动顺序

1. 从上电复位或休眠中唤醒。
2. 使用内部振荡器以 OSCCON 寄存器的 IRCF<2:0> 位设置的频率开始执行指令。
3. OST 使能, 计数 1024 个时钟周期。
4. OST 超时, 等待内部振荡器下降沿的到来。
5. OST 置 1。
6. 系统时钟保持为低, 直到新时钟下一个下降沿的到来 (LP、XT 或 HS 模式)。
7. 系统时钟切换到外部时钟源。

3.7.3 检查双速时钟状态

通过检查 `OSCCON` 寄存器的 `OSTS` 位的状态，可以确定单片机是否如配置字寄存器 (`CONFIG`) 中 `FOSC<2:0>` 位定义的那样运行于外部时钟源，抑或是运行于内部振荡器。

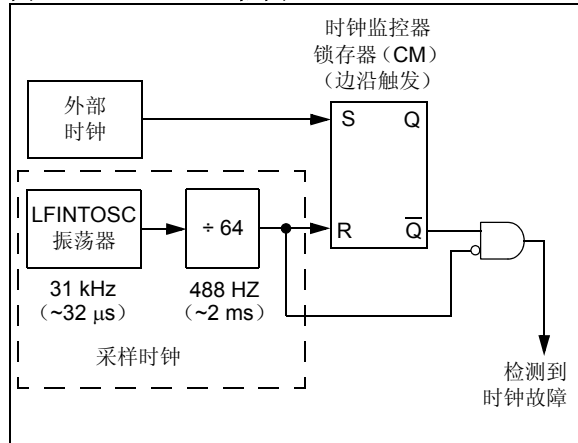
图 3-7: 双速启动



3.8 故障保护时钟监控器

故障保护时钟监控器（FSCM）使得器件在出现外部振荡器故障时仍能继续工作。FSCM 能在振荡器起振延时定时器（OST）到期后的任一时刻检测振荡器故障。FSCM 通过将配置字寄存器（CONFIG）中的 FCMEN 位置 1 来使能。FSCM 可用于所有外部振荡模式（LP、XT、HS、EC、RC 和 RCIO）。

图 3-8: FSCM 框图



3.8.1 故障保护检测

FSCM 模块通过将外部振荡器与 FSCM 采样时钟比较来检测振荡器故障。LFINTOSC 除以 64，就产生了采样时钟。请参见图 3-8。故障检测器内部有一个锁存器。在外部时钟的每个下降沿，锁存器被置 1。在采样时钟的每个上升沿，锁存器被清零。如果采样时钟的整个半周期流逝而主时钟依然未进入低电平，就检测到故障。

3.8.2 故障保护操作

当外部时钟出现故障时，FSCM 将器件时钟切换到内部时钟源，并将 PIR2 寄存器的 OSFIF 标志位置 1。如果在 PIR2 寄存器的 OSFIE 位置 1 的同时将该标志位置 1，将产生中断。器件固件随后会采取措施减轻可能由故障时钟所产生的问题。系统时钟将继续来自内部时钟源，直到器件固件成功重启外部振荡器并切换回外部操作。

FSCM 所选的内部时钟源由 OSCCON 寄存器的 IRCF<2:0> 位决定。这使内部振荡器可以在故障发生前就得以配置。

3.8.3 故障保护条件清除

复位、执行 SLEEP 指令或翻转 OSCCON 寄存器的 SCS 位后，故障保护条件被清除。OSCCON 寄存器的 SCS 位被修改后，OST 将重新启动。OST 运行时，器件继续从 OSCCON 中选定的 INTOSC 进行操作。OST 超时后，故障保护条件被清除，器件将从外部时钟源进行操作。必须先清除故障保护条件，才能清零 OSFIF 标志位。

3.8.4 复位或从休眠中唤醒

FSCM 设计为能在振荡器起振延时定时器（OST）到期后的任一时刻检测振荡器故障。OST 的使用场合为从休眠状态唤醒后以及任何类型的复位后。OST 不能在 EC 或 RC 时钟模式下使用，所以一旦复位或唤醒完成，FSCM 就处于激活状态。当 FSCM 被使能时，双速启动也被使能。因此，当 OST 运行时，器件总是处于代码执行阶段。

注： 由于振荡器起振时间的范围变化较大，在振荡器起振期间（即，从复位或休眠中退出时），故障保护电路不处于激活状态。经过一段适当的时间后，用户应检查 OSCCON 寄存器的 OSTS 位，以验证振荡器是否已成功起振以及系统时钟是否切换成功。

PIC16F684

图 3-9: FSCM 时序图

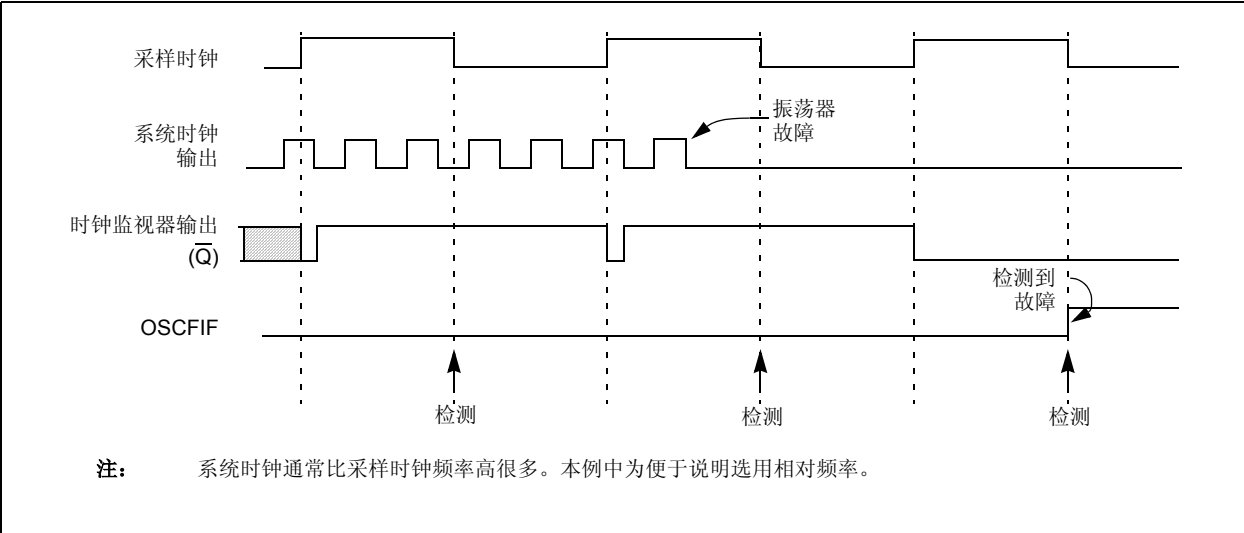


表 3-2: 与时钟源相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值 ⁽¹⁾
CONFIG ⁽²⁾	CPD	CP	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0	—	—
OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 x000	-110 x000
OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
PIE1	—	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	-000 0000	-000 0000
PIR1	—	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	-000 0000	-000 0000

图注: x = 未知, u = 不变, - = 未实现单元读为 0。振荡器不使用阴影单元。

注 1: 其他 (非上电) 复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。

注 2: 所有寄存器位的操作请参见配置字寄存器 (寄存器 12-1)。

4.0 I/O 端口

此系列器件共有 12 个通用 I/O 引脚。根据使能的外设不同，有些（或全部）引脚不能用作通用 I/O。通常使能了一个外设后，相关的引脚就不能用作通用 I/O 引脚了。

4.1 PORTA 和 TRISA 寄存器

PORTA 是 6 位宽的双向端口。PORTA 对应的数据方向寄存器是 TRISA（寄存器 4-2）。将 TRISA 位置 1（= 1）可以使对应的 PORTA 引脚作为输入引脚（即禁止相应的输出驱动器）。将 TRISA 位清零（= 0）将使对应的 PORTA 引脚作为输出引脚（即使能输出驱动器并将输出锁存器的内容置于所选的引脚上）。RA3 是个例外，它只能作为输入引脚，TRIS 位始终读为 1。例 4-1 给出了初始化 PORTA 的方法。

读 PORTA 寄存器（寄存器 4-1）将读取引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读—修改—写操作。因此，写一个端口就意味着读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。当 MCLR = 1 时，RA3 读为 0。

寄存器 4-1: PORTA: PORTA 寄存器

U-0	U-0	R/W-x	R/W-0	R-x	R/W-0	R/W-0	R/W-0
—	—	RA5	RA4	RA3	RA2	RA1	RA0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现：读为 0
 bit 5-0 **RA<5:0>**: PORTA I/O 引脚位
 1 = PORTA 引脚电平 > V_{IH}
 0 = PORTA 引脚电平 < V_{IL}

寄存器 4-2: TRISA: PORTA 三态寄存器

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现：读为 0
 bit 5-0 **TRISA<5:0>**: PORTA 三态控制位
 1 = PORTA 引脚配置为输入（三态）
 0 = PORTA 引脚配置为输出

- 注 1:** TRISA<3> 始终读为 1。
2: 在 XT、HS 和 LP 振荡模式下，TRISA<5:4> 始终读为 1。

即使在 PORTA 引脚被用作模拟输入的时候，TRISA 寄存器仍然控制 PORTA 引脚的方向。在将它们用作模拟输入时，用户必须确保 TRISA 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚始终读为 0。

注: 必须对 ANSEL 和 CMCON0 寄存器进行初始化以将模拟通道配置为数字输入通道。配置为模拟输入的引脚读为 0。

例 4-1: 初始化 PORTA

```
BCF    STATUS,RP0 ;Bank 0
CLRF   PORTA      ;Init PORTA
MOVLW  07h        ;Set RA<2:0> to
MOVWF  CMCON0     ;digital I/O
BSF    STATUS,RP0 ;Bank 1
CLRF   ANSEL      ;digital I/O
MOVLW  0Ch        ;Set RA<3:2> as inputs
MOVWF  TRISA      ;and set RA<5:4,1:0>
                     ;as outputs
BCF    STATUS,RP0 ;Bank 0
```

PIC16F684

4.2 其他引脚功能

PIC18F1220/1320 上的每一个 PORTA 引脚都具有电平变化中断和弱上拉功能。RA0 具有超低功耗唤醒功能。下面三个小节将介绍这些功能。

4.2.1 ANSEL 寄存器

ANSEL 寄存器用于将 I/O 引脚的输入模式配置为模拟。将相应的 ANSEL 位置为高电平将使对该引脚的所有读操作结果为 0，并使该引脚的模拟功能正常进行。

ANSEL 位的状态对数字输出功能没有影响。TRIS 清零且 ANSEL 置 1 的引脚仍将作为数字输出工作，但其输出模式将为模拟。在对受影响端口执行读 - 修改 - 写指令时，这将导致意外的操作。

4.2.2 弱上拉

每一个 PORTA 引脚（除 RA3）具有各自的可配置内部弱上拉。控制位 WPUAx 使能或禁止每一个弱上拉。请参见寄存器 4-5。当将端口引脚配置为输出时，其弱上拉电路会自动切断。在上电复位时，由 RAPU 位（OPTION_REG<7>）禁止上拉功能。在 RA3 为 I/O 且配置为 MCLR 并禁止时，自动启动 RA3 的弱上拉功能。MCLR 上拉不受软件控制。

4.2.3 电平变化中断

每一个 PORTA 引脚均可分别配置为电平变化中断引脚。控制位 IOCAx 使能或禁止每个引脚的中断功能。请参见寄存器 4-4。在上电复位时禁止电平变化中断。

对于已允许电平变化中断的引脚，则将该引脚上的值同上一次读 PORTA 时锁存的值进行比较。将上一次“不匹配”的输出一起作逻辑或运算，以便将 INTCON 寄存器（寄存器 2-3）中 PORTA 电平变化中断标志位（RAIF）置 1。

该中断能唤醒休眠下的器件。用户在中断服务程序中通过以下方式清除中断：

- 对 PORTA 进行读或写操作。这将结束引脚电平不匹配条件。
- 将标志位 RAIF 清零。

电平不匹配条件会继续将 RAIF 标志位置 1。而读 PORTA 将结束不匹配条件并允许将 RAIF 标志位清零。锁存器将保持最后一次读取的值不受 MCLR 和欠压复位的影响。在这些复位之后，如果出现电平不匹配，RAIF 标志位将继续被置 1。

注： 在执行任何 PORTA 操作时如果 I/O 引脚的电平发生变化，则 RAIF 中断标志位可能不会被置 1。

寄存器 4-3: ANSEL: 模拟选择寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ANS<7:0>:** 模拟选择位
在 AN<7:0> 引脚上分别进行模拟或数字功能的模拟选择。
1 = 模拟输入。引脚被分配为模拟输入 ⁽¹⁾。
0 = 数字 I/O。引脚被分配给端口或特殊功能。

注 1: 将某引脚设置为模拟输入将自动禁止数字输入电路、弱上拉以及电平变化中断（如果有的话）。相应 TRIS 位必须设置为输入模式以允许对该引脚的电压进行外部控制。

寄存器 4-4: WPUA: 弱上拉 PORTA 寄存器

U-0	U-0	R/W-1	R/W-1	U-0	R/W-1	R/W-1	R/W-1
—	—	WPUA5	WPUA4	—	WPUA2	WPUA1	WPUA0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0

寄存器 4-4: WPUA: 弱上拉 PORTA 寄存器

-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知
--------------	---------	--------	--------

bit 7-6 未实现: 读为 0

bit 5-4 **WPUA<5:4>**: 弱上拉控制位
 1 = 使能上拉
 0 = 禁止上拉

bit 3 未实现: 读为 0

bit 2-0 **WPUA<2:0>**: 弱上拉控制位
 1 = 使能上拉
 0 = 禁止上拉

- 注 1: 必须使能 OPTION 寄存器的全局 $\overline{\text{RABPU}}$ 位以使能各个上拉。
 2: 如果引脚处于输出模式 ($\text{TRISA} = 0$)，则弱上拉器件被自动禁止。
 3: 在配置字寄存器中配置为 $\overline{\text{MCLR}}$ 时 RA3 上拉被使能，配置为 I/O 时上拉被禁止。
 4: 在 XT、HS 和 LP 振荡模式下 WPUA<5:4> 始终读为 1。

寄存器 4-5: IOCA: 电平变化中断 PORTA 寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现: 读为 0

bit 5-0 **IOCA<5:0>**: 电平变化中断 PORTA 控制位
 1 = 允许电平变化中断
 0 = 禁止电平变化中断

- 注 1: 必须允许全局中断允许 (GIE) 以使各中断被识别。
 2: 在 XT、HS 和 LP 振荡模式下 IOCA<5:4> 始终读为 1。

PIC16F684

4.2.4 超低功耗唤醒

RA0 上的超低功耗唤醒允许电压缓慢跌落，从而可在不消耗额外电流的情况下，产生 RA0 电平变化中断。通过将 ULPWUE 位 (PCON<5>) 置 1 选择该模式。这将产生一个很小的灌电流，可用于将 RA0 上的电容放电。

要使用该功能，RA0 引脚应先被配置为输出高电平以对电容充电，允许 RA0 的电平变化中断并且 RA0 要配置为输入引脚。将 ULPWUE 置 1 开始放电，执行 SLEEP 指令。当 RA0 上的电压下降到 V_{IL} 后，器件将被唤醒并执行下一条指令。如果 INTCON 寄存器的 GIE 位置 1，器件将调用中断服务程序 (0004h)。更多信息，请参见第 4.2.3 节“电平变化中断”和第 12.4.3 节“PORTA 电平变化中断”。

该功能提供了低功耗技术，可周期性地唤醒休眠下的器件。延时取决于 RA0 上 RC 电路的放电时间。要了解如何初始化超低功耗唤醒模块，请参见例 4-2。

串联电阻提供了 RA0 引脚的过电流保护功能，允许在软件中对延时进行校准（见图 4-1）。可用定时器测量电容的充放电时间。然后调整充电时间以提供所需的中断延时。该技术可补偿温度、电压和元件精度所带来的影响。超低功耗唤醒外设还可以配置为简单可编程低压检测设备或温度传感器。

注： 要了解更多信息，请参见应用笔记 AN879 “Using the Microchip Ultra Low-Power Wake-up Module” (DS00879)。

例 4-2: 超低功耗唤醒的初始化

```
BANKSEL CMCON0      ;
MOVLW  H'7'          ;Turn off
MOVWF  CMCON0        ;comparators
BANKSEL ANSEL        ;
BCF     ANSEL,0       ;RA0 to digital I/O
BCF     TRISA,0       ;Output high to
BANKSEL PORTA        ;
BSF     PORTA,0       ;charge capacitor
CALL   CapDelay      ;
BANKSEL PCON         ;
BSF     PCON,ULPWUE   ;Enable ULP Wake-up
BSF     IOCA,0        ;Select RA0 IOC
BSF     TRISA,0       ;RA0 to input
MOVLW  B'10001000'   ;Enable interrupt
MOVWF  INTCON         ; and clear flag
SLEEP                ;Wait for IOC
```

4.2.5 引脚说明和引脚图

每个 PORTA 引脚都与其他功能复用。这里将简要说明引脚及其复合功能。各功能如比较器或 A/D 转换器 (A/D Converter, ADC) 的具体信息, 请参见本数据手册中的相关章节。

4.2.5.1 RA0/AN0/C1IN+/ICSPDAT/ULPWU

图 4-1 给出了此引脚的引脚图。RA0/AN0/C1IN+/ICSPDAT/ULPWU 引脚可配置为下列功能之一:

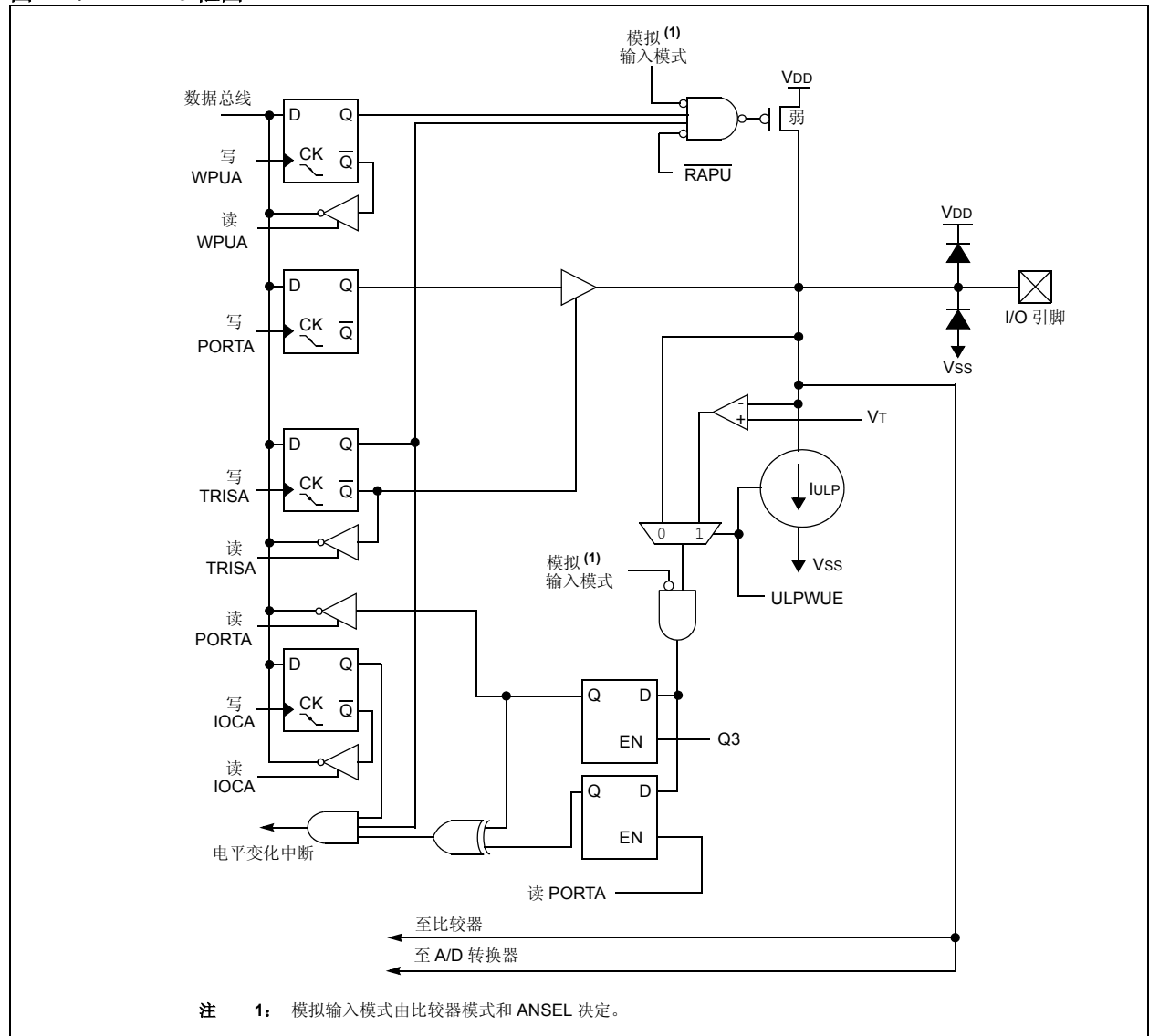
- 通用 I/O
- 连接至 ADC 的模拟输入
- 连接至比较器的模拟输入
- 在线串行编程 (In-Circuit Serial Programming™) 数据
- 超低功耗唤醒的模拟输入

4.2.5.2 RA1/AN1/C1IN-/VREF/ICSPCLK

图 4-2 给出了此引脚的引脚图。RA1/AN1/C1IN-/VREF/ICSPCLK 引脚可配置为下列功能之一:

- 通用 I/O
- 连接至 ADC 的模拟输入
- 连接至比较器的模拟输入
- ADC 的参考电压输入
- 在线串行编程时钟

图 4-1: RA0 框图



数据总线

写 WPUA

读 WPUA

模拟(1) 输入模式

VDD

弱

RAPU

VDD

I/O 引脚

VSS

模拟(1) 输入模式

Q3

读 PORTA

至比较器

至 A/D 转换器

注 1: 模拟输入模式由比较器模式和 ANSEL 决定。

注 1: 模拟输入模式由比较器模式和 ANSEL 决定。

图 4-3 给出了此引脚的引脚图。RA2/AN2/T0CKI/INT/C1OUT 引脚可配置为下列功能之一:

- 通用 I/O
- 连接至 ADC 的模拟输入
- TMR0 的时钟输入
- 外部边沿触发的中断
- 来自比较器 1 的数字输出

- 图 4-3: RA2 框图

[illegible]

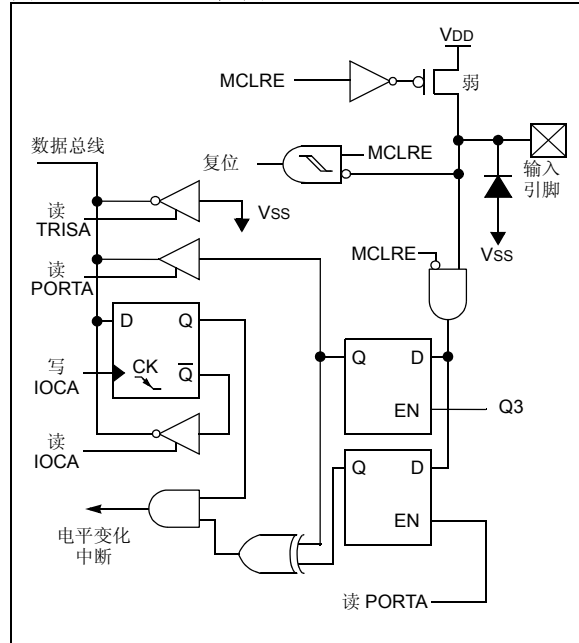
注 1: 模拟输入模式由 ANSEL 产生。

4.2.5.4 RA3/MCLR/VPP

图 4-4 给出了此引脚的引脚图。RA3/MCLR/VPP 引脚可配置为下列功能之一：

- 通用输入
- 带弱上拉的主清零复位

图 4-4: RA3 框图

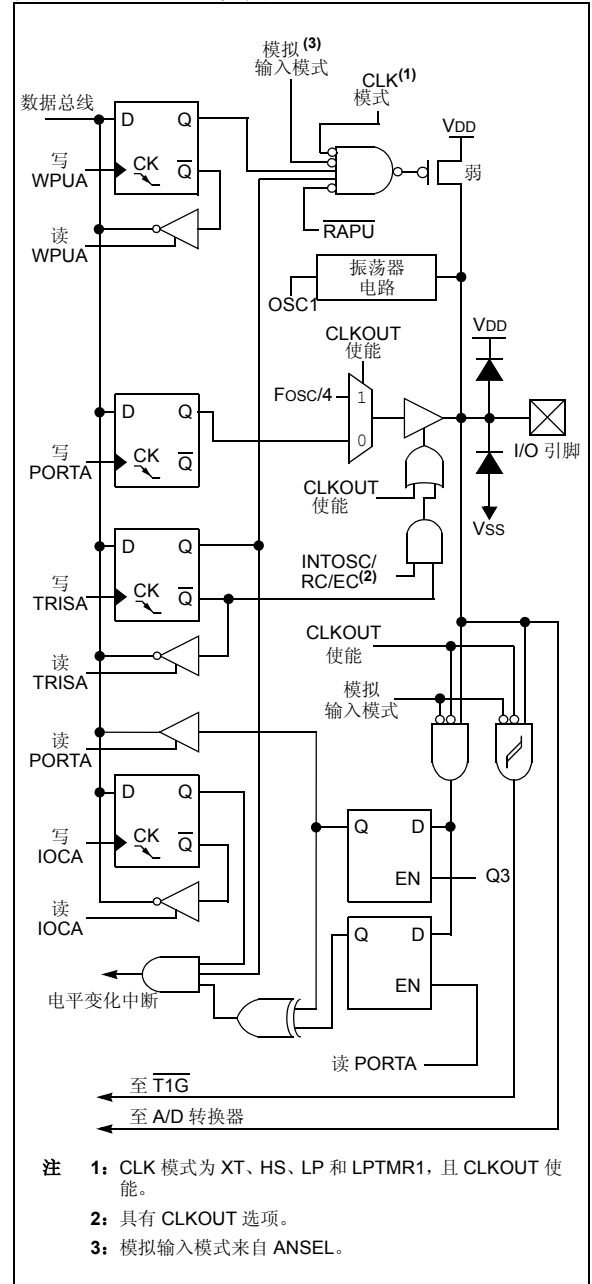


4.2.5.5 RA4/AN3/T1G/OSC2/CLKOUT

图 4-5 给出了此引脚的引脚图。RA4/AN3/T1G/OSC2/CLKOUT 引脚可配置为下列功能之一：

- 通用 I/O
- 连接至 ADC 的模拟输入
- Timer1 门控（计数使能）
- 晶振 / 谐振器连接
- 时钟输出

图 4-5: RA4 框图



PIC16F684

4.2.5.6 RA5/T1CKI/OSC1/CLKIN

图 4-6 给出了此引脚的引脚图。RA5/T1CKI/OSC1/CLKIN 引脚可配置为下列功能之一：

- 通用 I/O
- TMR1 时钟输入
- 晶振 / 谐振器连接
- 时钟输入

图 4-6: RA5 框图

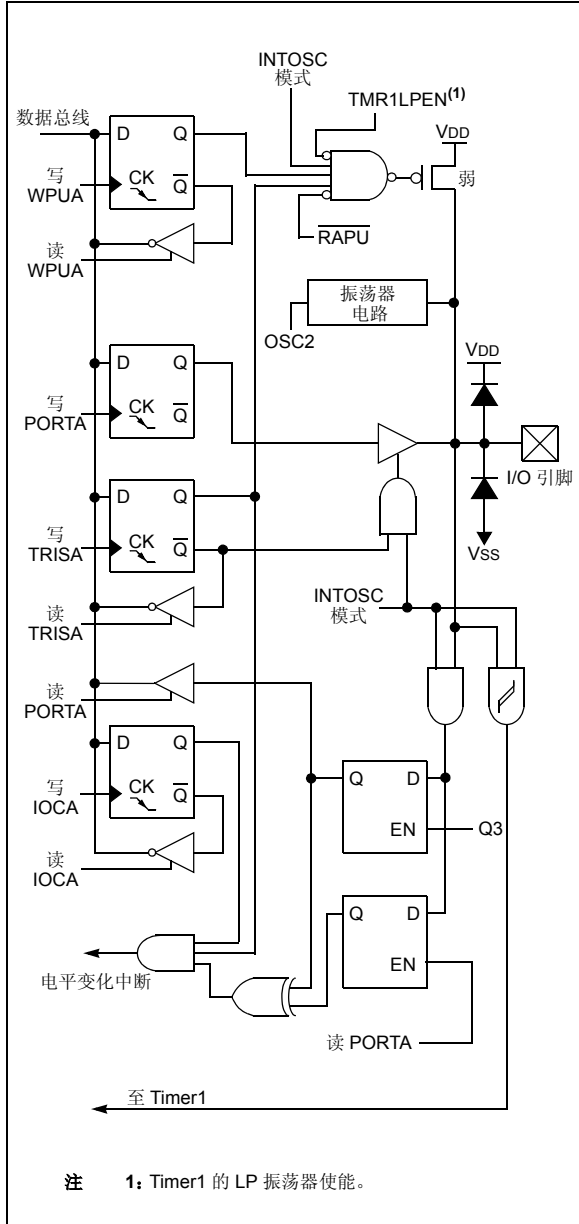


表 4-1: 与 PORTA 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
PCON	—	—	ULPWUE	SBOREN	—	—	POR	BOR	--01 --qq	--0u --uu
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	--00 0000
OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--x0 x000	--uu uu00
TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
WPUA	—	—	WPUA5	WPUA4	—	WPUA2	WPUA1	WPUA0	--11 -111	--11 -111

图注: x = 未知, u = 不变, -- = 未实现单元读为 0。PORTA 不使用阴影单元。

PIC16F684

4.3 PORTC

PORTC 是由 6 个双向引脚组成的通用 I/O。引脚可以配置为 I/O 或接到 A/D 转换器 (ADC) 或比较器的模拟输入。要了解各个功能的特定信息 (如 CCP 或 ADC)，请参见本数据手册的相应章节。

注： 必须对 ANSEL 和 CMCON0 寄存器进行初始化以将模拟通道配置为数字输入通道。配置为模拟输入的引脚读为 0。

例 4-3: 初始化 PORTC

```
BANKSEL PORTC      ;
CLRF   PORTC        ;Init PORTC
MOVLW  07h          ;Set RC<4,1:0> to
MOVWF  CMCON0        ;digital I/O
BANKSEL ANSEL        ;
CLRF   ANSEL         ;digital I/O
MOVLW  0Ch          ;Set RC<3:2> as inputs
MOVWF  TRISC         ;and set RC<5:4,1:0>
                          ;as outputs
BCF    STATUS,RP0    ;Bank 0
```

寄存器 4-6: PORTC: PORTC 寄存器

U-0	U-0	R/W-x	R/W-x	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RC5	RC4	RC3	RC2	RC1	RC0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现: 读为 0
bit 5-0 **RC<5:0>**: PORTC I/O 引脚位
 1 = PORTC 引脚电平 > V_{IH}
 0 = PORTC 引脚电平 < V_{IL}

寄存器 4-7: TRISC: PORTC 三态寄存器

U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现: 读为 0
bit 5-0 **TRISC<5:0>**: PORTC 三态控制位
 1 = PORTC 引脚配置为输入 (三态)
 0 = PORTC 引脚配置为输出

4.3.1 RC0/AN4/C2IN+

RC0 引脚可以配置为下列功能之一：

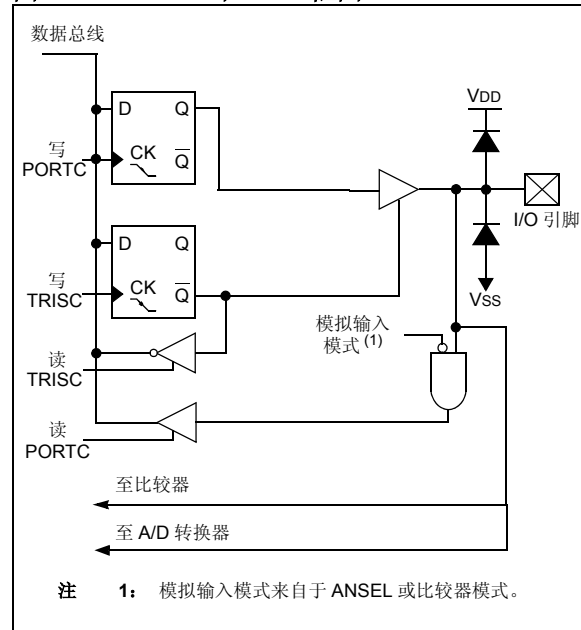
- 通用 I/O
- ADC 的模拟输入
- 比较器的模拟输入

4.3.2 RC1/AN5/C2IN-

RC1 引脚可以配置为下列功能之一：

- 通用 I/O
- ADC 的模拟输入
- 比较器的模拟输入

图 4-7: RC0 和 RC1 框图



4.3.3 RC2/AN6/P1D

RC2 引脚可以配置为下列功能之一：

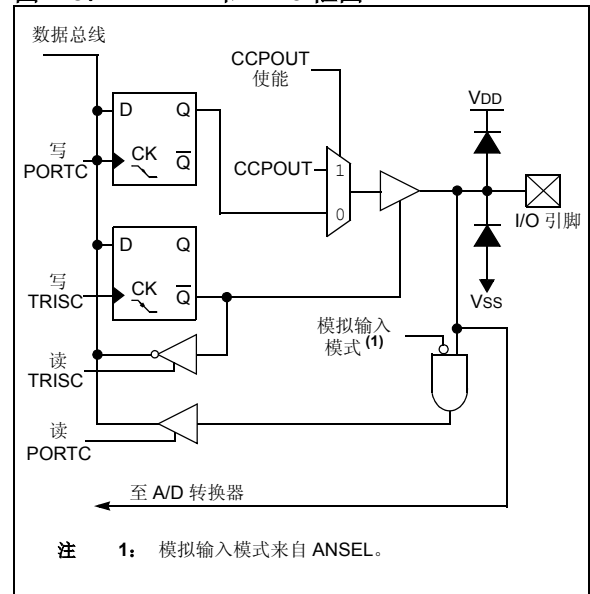
- 通用 I/O
- ADC 的模拟输入
- 来自增强型 CCP 的数字输出

4.3.4 RC3/AN7/P1C

RC3 引脚可以配置为下列功能之一：

- 通用 I/O
- ADC 的模拟输入
- 来自增强型 CCP 的数字输出

图 4-8: RC2 和 RC3 框图



PIC16F684

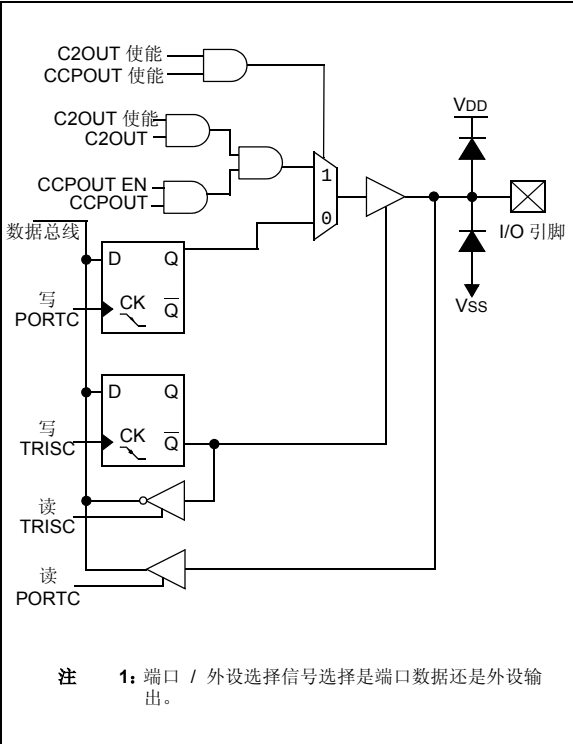
4.3.5 RC4/C2OUT/P1B

RC4 引脚可以配置为下列功能之一：

- 通用 I/O
- 来自比较器的数字输出
- 来自增强型 CCP 的数字输出

注： 使能 C2OUT 和 P1B 将在 RC4 上引发冲突，造成不可预期的结果。所以，如果使能了 C2OUT，则不能将 ECCP 用于半桥或全桥模式，反之亦然。

图 4-9: RC4 框图



注 1： 端口 / 外设选择信号选择是端口数据还是外设输出。

4.3.6 RC5/CCP1/P1A

RC5 引脚可以配置为下列功能之一：

- 通用 I/O
- 来自增强型 CCP 的数字输入 / 输出

图 4-10: RC5 引脚框图

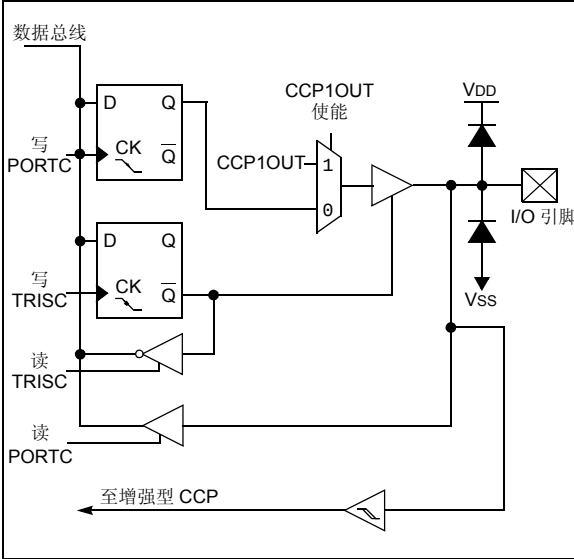


表 4-2: 与 PORTC 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx 0000	--uu uu00
TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111

图注： x = 未知，u = 不变，- = 未实现单元读为 0。PORTC 不使用阴影单元。

5.0 TIMER0 模块

Timer0 模块是 8 位定时器 / 计数器，具备以下特性：

- 8 位定时器 / 计数器寄存器（TMR0）
- 8 位预分频器（与看门狗定时器共用）
- 可编程内部或外部时钟源
- 可编程外部时钟边沿选择
- 溢出中断

图 5-1 是 Timer0 模块的框图。

5.1 Timer0 的工作原理

作为定时器使用时，Timer0 模块可用作 8 位定时器或 8 位计数器。

5.1.1 8 位定时器模式

作为定时器使用时，Timer0 模块将在每个指令周期递增（无预分频器）。将 OPTION 寄存器的 T0CS 位清零选择定时器模式。

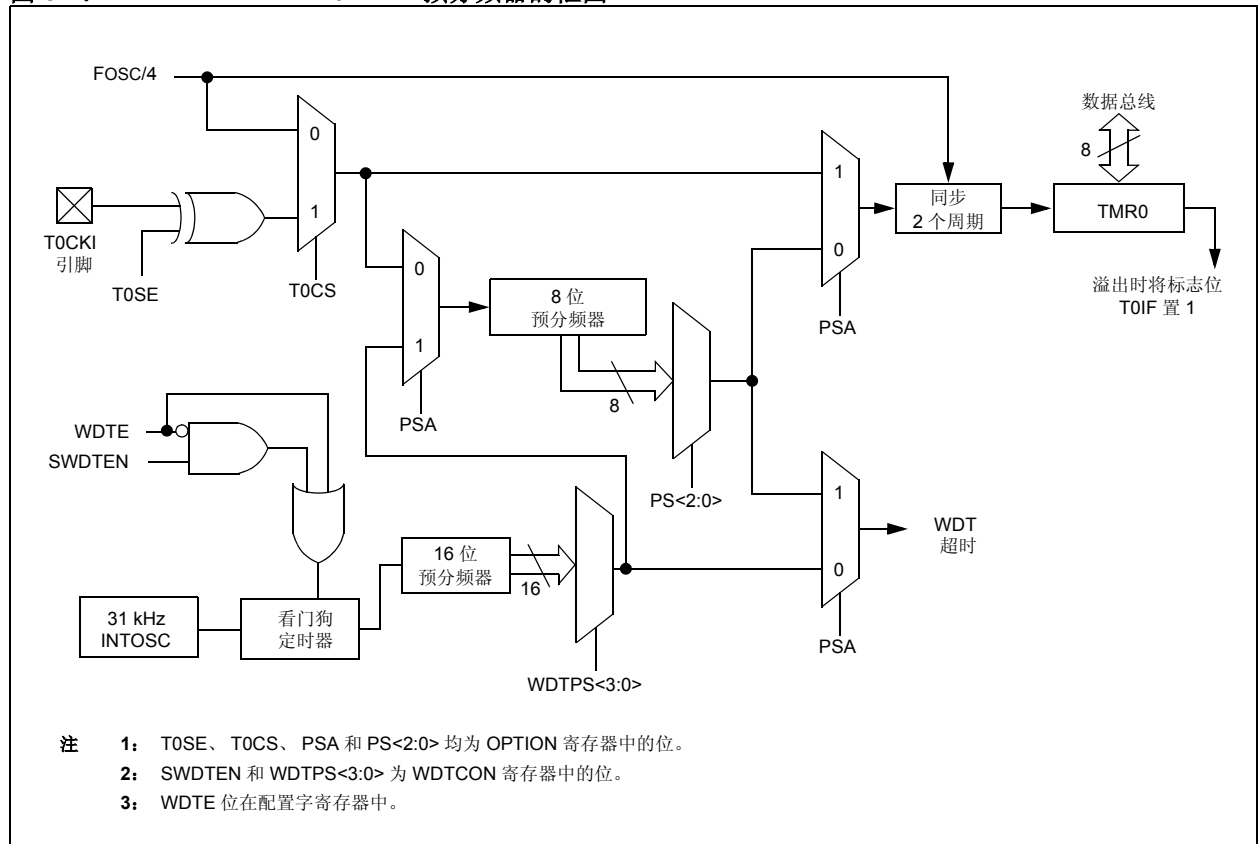
当 TMR0 被写入时，写入后将立即禁止 2 周期递增。

注： 在 TMR0 被写入时，为了计入两个指令周期的延时，可以调整写入 TMR0 寄存器的值。

5.1.2 8 位计数器模式

作为计数器使用时，Timer0 模块将在 T0CKI 引脚的每个上升沿递增。递增边沿由 OPTION 寄存器的 T0SE 位决定。将 OPTION 寄存器的 T0CS 位置 1 选择计数器模式。

图 5-1: TIMER0/WDT 预分频器的框图



5.1.3 软件可编程预分频器

Timer0 或看门狗定时器 (WDT) 之一可使用一个软件可编程预分频器, 但两者不能同时使用。预分频器的分配由 OPTION 寄存器的 PSA 位控制。要将预分频器分配给 Timer0, 必须将 PSA 位清零。

Timer0 模块的预分频比有 8 种选项, 从 1:2 至 1:256。预分频比可通过 OPTION 寄存器的 PS<2:0> 位进行选择。要使 Timer0 模块得到 1:1 的预分频比, 必须将预分频器分配给 WDT 模块。

预分频器不可读写。当预分频器被分配给 Timer0 模块时, 所有写入 TMR0 寄存器的指令均会将预分频器清零。

当预分频器被分配给 WDT 时, 一条 CLRWD T 指令将同时清零预分频器和 WDT。

5.1.3.1 在 Timer0 和 WDT 模块间切换预分频器

由于预分频器可分配给 Timer0 或 WDT, 因此在切换预分频比时可能产生不想要的器件复位。当把预分频器从 Timer0 切换到 WDT 模块时, 必须执行例 5-1 所示的指令序列。

例 5-1: 更改预分频器 (TIMER0 → WDT)

BANKSEL	TMR0	;
CLRWD T		;Clear WDT
CLRF	TMR0	;Clear TMR0 and
		;prescaler
BANKSEL	OPTION_REG	;
BSF	OPTION_REG,PSA	;Select WDT
CLRWD T		;
		;
MOVLW	b'11111000'	;Mask prescaler
ANDWF	OPTION_REG,W	;bits
IORLW	b'00000101'	;Set WDT prescaler
MOVWF	OPTION_REG	;to 1:32

当将预分频器从 WDT 切换到 Timer0 模块时, 必须执行以下指令序列 (见例 5-2)。

例 5-2: 更改预分频器 (WDT → TIMER0)

CLRWD T		;Clear WDT and
		;prescaler
BANKSEL	OPTION_REG	;
MOVLW	b'11110000'	;Mask TMR0 select and
ANDWF	OPTION_REG,W	; prescaler bits
IORLW	b'00000011'	;Set prescale to 1:16
MOVWF	OPTION_REG	;

5.1.4 TIMER0 中断

TM0 寄存器从 FFh 溢出到 00h 时, Timer0 将产生中断。INTCON 寄存器的 T0IF 中断标志位将在每次 TMR0 寄存器溢出时被置 1, 无论是否允许了 Timer0 中断。必须用软件将 T0IF 位清零。Timer0 中断允许位是 INTCON 寄存器的 T0IE 位。

注:	由于定时器在休眠时被冻结, 因此 Timer0 中断无法将处理器从休眠中唤醒。
----	---

5.1.5 TIMER0 与外部时钟配合使用

Timer0 处理计数器模式时, T0CKI 输入和 Timer0 寄存器的同步是通过采样内部相位时钟的 Q2 和 Q4 周期实现的。因此, 外部时钟源的高低周期必须满足第 15.0 节“电气特性”中所列的时序要求。

寄存器 5-1: OPTION_REG: 选项寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 7 **RABPU**: PORTA/PORTB 上拉使能位
1 = 使能 PORTA/PORTB 上拉
0 = PORTA/PORTB 上拉由各端口锁存器值使能
- bit 6 **INTEDG**: 中断沿选择位
1 = 在 INT 引脚的上升沿中断
0 = 在 INT 引脚的下降沿中断
- bit 5 **T0CS**: TMR0 时钟源选择位
1 = T0CKI 引脚的跳变
0 = 内部指令周期时钟 (Fosc/4)
- bit 4 **T0SE**: TMR0 时钟源边沿选择位
1 = 在 T0CKI 引脚的下降沿递增
0 = 在 T0CKI 引脚的上升沿递增
- bit 3 **PSA**: 预分频器分配位
1 = 预分频器分配给 WDT
0 = 预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>**: 预分频比选择位

位值	TMR0 分频比	WDT 分频比
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

注 1: 有一个专用的 16 位 WDT 后分频器。更多信息请参见第 12.6 节“看门狗定时器 (WDT)”。

表 5-1: 与 TIMER0 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111

图注: -- = 未实现单元, 读为 0, u = 不变, x = 未知。Timer0 模块不使用阴影单元。

PIC16F684

注:

6.0 带门控的 TIMER1 模块

Timer1 模块是 16 位定时器 / 计数器，具备以下特性：

- 一对 16 位定时器 / 计数器寄存器 (TMR1H:TMR1L)
- 可编程内部或外部时钟源
- 3 位预分频器
- 可选 LP 振荡器
- 同步或异步操作
- 通过比较器或 T1G 引脚的 Timer1 门控（计数使能）
- 溢出中断
- 溢出时唤醒（仅限外部时钟且异步模式时）
- 捕捉 / 比较功能的时基
- 特殊事件触发（带 ECCP）
- 比较器输出与 Timer1 时钟同步

图 6-1 是 Timer1 模块的框图。

6.1 Timer1 的工作原理

Timer1 模块是 16 位递增计数器，通过一对寄存器 TMR1H:TMR1L 访问。对 TMR1H 或 TMR1L 的写操作将直接更新计数器。

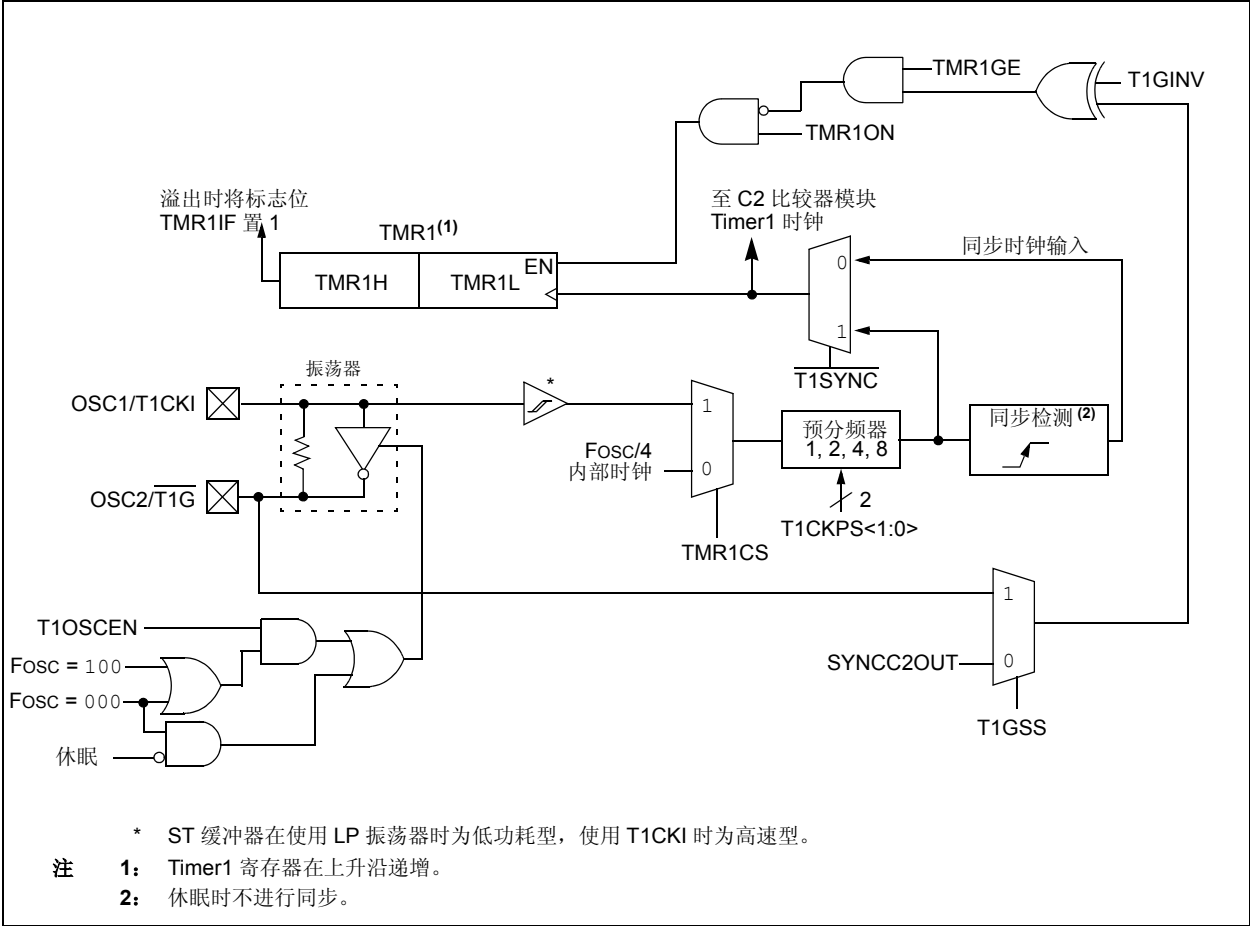
与内部时钟源配合使用时，该模块为定时器。与外部时钟源配合使用时，该模块可用作定时器或计数器。

6.2 选择时钟源

T1CON 寄存器的 TMR1CS 位用于选择时钟源。当 TMR1CS = 0 时，时钟源为 Fosc/4。TMR1CS = 1 时，时钟源由外部提供。

时钟源	TMR1CS
Fosc/4	0
T1CKI 引脚	1

图 6-1: TIMER1 框图



6.2.1 内部时钟源

选择内部时钟源时，TMR1H:TMR1L 这对寄存器将在 Fosc 的某个倍数递增，倍数由 Timer1 预分频器决定。

6.2.2 外部时钟源

选择外部时钟源时，Timer1 模块可作为定时器，也可作为计数器工作。

计数时，Timer1 在外部时钟输入 T1CKI 的上升沿递增。此外，计数器模式时钟可同步到单片机系统时钟，也可异步运行。

若需外部时钟振荡器（且单片机使用不带 CLKOUT 的 INTOSC），则 Timer1 可使用 LP 振荡器作为时钟源。

注： 在计数器模式下，发生以下任何一个或多个情况后，计数器在首个上升沿递增前，必须先经过一个下降沿：

- POR 复位后使能 Timer1
- 写入 TMR1H 或 TMR1L
- Timer1 被禁止
- T1CKI 为高电平时 Timer1 被禁止（TMR1ON = 0），然后在 T1CKI 为低电平时 Timer1 被使能（TMR1ON = 1）。

请参见图 6-2

6.3 Timer1 预分频器

Timer1 有四种预分频选项，可对时钟输入进行 1、2、4 或 8 分频。T1CON 寄存器的 T1CKPS 位控制预分频计数器。预分频计数器不可直接读写；但当发生对 TMR1H 或 TMR1L 的写操作时，预分频计数器被清零。

6.4 Timer1 振荡器

OSC1（输入）引脚与 OSC2（放大器输出）引脚之间内置有一个低功耗 32.768 kHz 晶振。将 T1CON 寄存器的 T1OSCEN 控制位置 1 使能振荡器。休眠时振荡器继续工作。

Timer1 振荡器与系统 LP 振荡器共用。这样，Timer1 就只能在主系统时钟来自内部振荡器或振荡器处于 LP 模式时使用此模式。用户必须提供软件延时以确保振荡器正常起振。

Timer1 振荡器被使能时，TRISA5 和 TRISA4 位置 1。RA5 和 RA4 位读为 0 且 TRISA5 和 TRISA4 位读为 1。

注： 振荡器在使用前需要一段起振和稳定时间。这样，应将 T1OSCEN 置 1 并在使能 Timer1 前应有一段适当的延时。

6.5 Timer1 工作于异步计数器模式下

若 T1CON 寄存器的控制位 T1SYNC 置 1，则外部时钟输入不同步。定时器与内部相位时钟异步递增。若选择了外部时钟源，则定时器将在休眠时继续运行，并可在溢出时产生中断，唤醒处理器。然而，读写定时器时应特别谨慎（见第 6.5.1 节“在异步计数器模式下读写 Timer1”）。

注： 从同步操作切换为异步操作时，有可能错过一次递增从异步操作切换为同步操作时，有可能多产生一次递增。

6.5.1 在异步计数器模式下读写 TIMER1

定时器运行于外部异步时钟时，读取 TMR1H 或 TMR1L 将确保读操作有效（由硬件负责）。然而，应该注意的是，用两个 8 位值来读取 16 位定时器本身就会产生某些问题，这是因为定时器可能在两次读操作之间产生溢出。

对于写操作，建议用户直接停止计数器，然后写入所期望的值。如果寄存器正进行递增计数，对定时器寄存器进行写操作，可能会导致写入竞争，从而可能在 TMR1H:TMR1L 这对寄存器中产生不可预测的值。

6.6 Timer1 门控

Timer1 门控源可软件配置为 $\overline{T1G}$ 引脚或比较器 C2 的输出。这使器件可直接使用 $\overline{T1G}$ 为外部事件定时，或使用比较器 C2 对模拟事件定时。Timer1 门控源的选择请参见 CM2CON1 寄存器（寄存器 8-3）。这个特性可以简化 $\Delta - \Sigma$ A/D 转换器和许多其他应用的程序。有关 $\Delta - \Sigma$ A/D 转换器的更多信息，请参见 Microchip 网站（www.microchip.com）。

注： T1CON 寄存器的 TMR1GE 位必须置 1 以将 $\overline{T1G}$ 或 C2OUT 用作 Timer1 门控源。更多有关选择 Timer1 门控源的信息，请参见 CM2CON1 寄存器（寄存器 8-3）。

使用 T1CON 寄存器的 T1GINV 位可翻转 Timer1 门控，不论其来自 $\overline{T1G}$ 引脚还是比较器 C2 的输出。这将配置 Timer1 以确保事件之间存在低电平有效或高电平有效的的时间。

6.7 Timer1 中断

Timer1 的一对寄存器（TMR1H:TMR1L）递增至 FFFFh 后返回 0000h。Timer1 计满返回时，PIR1 寄存器的 Timer1 中断标志位被置 1。为确保计满返回时产生中断，您必须将以下位置 1：

- T1CON 寄存器的 TMR1ON 位
- PIE1 寄存器的 TMR1IE 位
- INTCON 寄存器的 PEIE 位
- INTCON 寄存器的 GIE 位

在中断服务程序中将 TMR1IF 位清零将清除中断。

注： TMR1H:TMR1L 这对寄存器和 TMR1IF 位应在允许中断前清零。

6.8 Timer1 在休眠模式下的工作原理

只有在设定异步计数器模式时，Timer1 才能在休眠模式下工作。在该模式下，可使用外部晶振或时钟源信号使计数器递增。要设置定时器以唤醒器件：

- 必须将 T1CON 寄存器的 TMR1ON 位置 1
- 必须将 PIE1 寄存器的 TMR1IE 位置 1
- 必须将 INTCON 寄存器的 PEIE 位置 1
- 必须将 T1CON 寄存器的 $\overline{T1SYNC}$ 位置 1
- 必须将 T1CON 寄存器的 TMR1CS 位置 1
- 可将 T1CON 寄存器的 T1OSCEN 位置 1

溢出时器件将被唤醒并执行下一条指令。若 INTCON 寄存器的 GIE 位置 1，器件将调用中断服务程序（0004h）。

6.9 ECCP 捕捉 / 比较时基

工作于捕捉或比较模式时，ECCP 模块使用一对 TMR1H:TMR1L 寄存器作为时基。

在捕捉模式下，TMR1H:TMR1L 这对寄存器的值在发生某个配置好的事件时被复制到 CCPR1H:CCPR1L 这对寄存器中。

在比较模式下，当 CCPR1H:CCPR1L 这对寄存器的值与 TMR1H:TMR1L 的值匹配时，将触发一个事件。该事件可以是特殊事件触发。

更多信息请参见第 11.0 节“增强型捕捉 / 比较 / PWM+（带自动关闭和死区）模块”。

6.10 ECCP 特殊事件触发器

当 ECCP 配置为触发特殊事件时，触发器会将 TMR1H:TMR1L 这对寄存器清零。该特殊事件不会产生 Timer1 中断。ECCP 模块仍可配置为产生 ECCP 中断。

在此工作模式下，CCPR1H:CCPR1L 这对寄存器成为了 Timer1 的周期寄存器。

Timer1 应同步为 Fosc 以充分利用特殊事件触发器。Timer1 异步工作可导致错过特殊事件触发器。

当对 TMR1H 或 TMR1L 的写操作与一个 ECCP 特殊事件触发器同时发生时，写操作具有优先权。

更多信息请参见第 11.2.4 节“特殊事件触发器”。

6.11 比较器同步

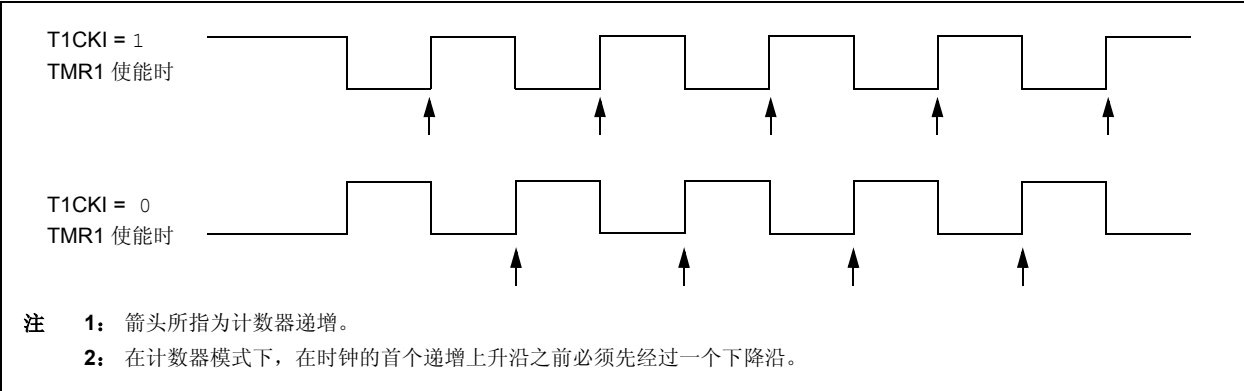
用于使 Timer1 递增的时钟还可用于同步比较器输出。这功能可在比较器模块中使能。

将比较器用于 Timer1 门控时，比较器输出应同步为 Timer1。这将在比较器发生变化时确保 Timer1 不错过递增。

更多信息请参见第 8.9 节“比较器 C2 输出与 Timer1 同步”。

PIC16F684

图 6-2: TIMER1 递增边沿



6.12 Timer1 控制寄存器

如寄存器 6-1 所示, Timer1 控制寄存器 (T1CON) 用于控制 Timer1 并选择 Timer1 模块的各种功能。

寄存器 6-1: T1CON: TIMER1 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
T1GINV ⁽¹⁾	TMR1GE ⁽²⁾	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON
bit 7							bit 0

图注:

R = 可读位
W = 可写位
U = 未实现位, 读为 0
-n = POR 时的值
1 = 置 1
0 = 清零
x = 未知

bit 7 **T1GINV: Timer1 门控翻转位⁽¹⁾**
1 = Timer1 门控为高电平有效 (门控为高电平时 Timer1 计数)
0 = Timer1 门控为低电平有效 (门控为低电平时 Timer1 计数)

bit 6 **TMR1GE: Timer1 门控使能位⁽²⁾**
如果 TMR1ON = 0:
此位被忽略
如果 TMR1ON = 1:
1 = Timer1 在 Timer1 门控不活动时打开
0 = Timer1 打开

bit 5-4 **T1CKPS<1:0>: Timer1 输入时钟预分频比选择位**
11 = 1:8 预分频比
10 = 1:4 预分频比
01 = 1:2 预分频比
00 = 1:1 预分频比

bit 3 **T1OSCEN: LP 振荡器使能控制位**
若无 CLKOUT 振荡器的 INTOSC 处于激活状态:
1 = LP 振荡器被使能用于 Timer1 时钟
0 = LP 振荡器关闭
否则:
此位被忽略

寄存器 6-1: T1CON: TIMER1 控制寄存器 (续)

- bit 2 **T1SYNC:** Timer1 外部时钟输入同步控制位
TMR1CS = 1:
 1 = 不同步外部时钟输入
 0 = 同步外部时钟输入
TMR1CS = 0:
 此位被忽略。Timer1 使用内部时钟
- bit 1 **TMR1CS:** Timer1 时钟源选择位
 1 = 来自 T1CK1 引脚 (上升沿) 的外部时钟
 0 = 内部时钟 (Fosc/4)
- bit 0 **TMR1ON:** Timer1 打开位
 1 = 使能 Timer1
 0 = 停止 Timer1

- 注 1: 无论门控源为何, T1GINV 位均将翻转 Timer1 门控逻辑。
- 2: 必须将 TMR1GE 位置 1 以使用 T1G 引脚或 C2OUT, 使用哪个引脚作为 Timer1 的门控源由 CM2CON1 寄存器的 T1GSS 位选择。

表 6-1: 与 TIMER1 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
TMR1H	16 位 TMR1 寄存器的最高有效位的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1L	16 位 TMR1 寄存器的最低有效位的保持寄存器								xxxx xxxx	uuuu uuuu
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu

图注: x = 未知, u = 不变, — = 未实现, 读为 0。Timer1 模块不使用阴影单元。

PIC16F684

注:

7.0 TIMER2 模块

Timer2 模块是一个 8 位定时器，具备以下功能：

- 8 位定时器寄存器（TMR2）
- 8 位周期寄存器（PR2）
- TMR2 与 PR2 匹配时中断
- 软件可编程预分频比（1:1、1:4 或 1:16）
- 软件可编程后分频比（1:1 至 1:16）

Timer2 的框图请参见图 7-1。

7.1 Timer2 的工作原理

Timer2 模块的时钟输入是系统指令时钟（Fosc/4）。该时钟送入 Timer2 预分频器，其预分频比有 1:1、1:4 或 1:16 三种选择。随后预分频器的输出被用于递增 TMR2 寄存器。

TMR2 和 PR2 的值被不断比较以确定何时匹配。TMR2 将从 00h 开始递增直到与 PR2 的值相同。匹配时将发生以下两种情况：

- TMR2 在下一递增周期复位为 00h。
- Timer2 后分频比递增

Timer2/PR2 比较器的匹配输出送入 Timer2 后分频器。后分频器的选项范围为 1:1 至 1:16。Timer2 后分频器的输出用于将 PIR1 寄存器的 TMR2IF 中断标志置 1。

TMR2 和 PR2 寄存器均完全可读写。任何复位时，TMR2 寄存器置为 00h 且 PR2 寄存器置为 FFh。

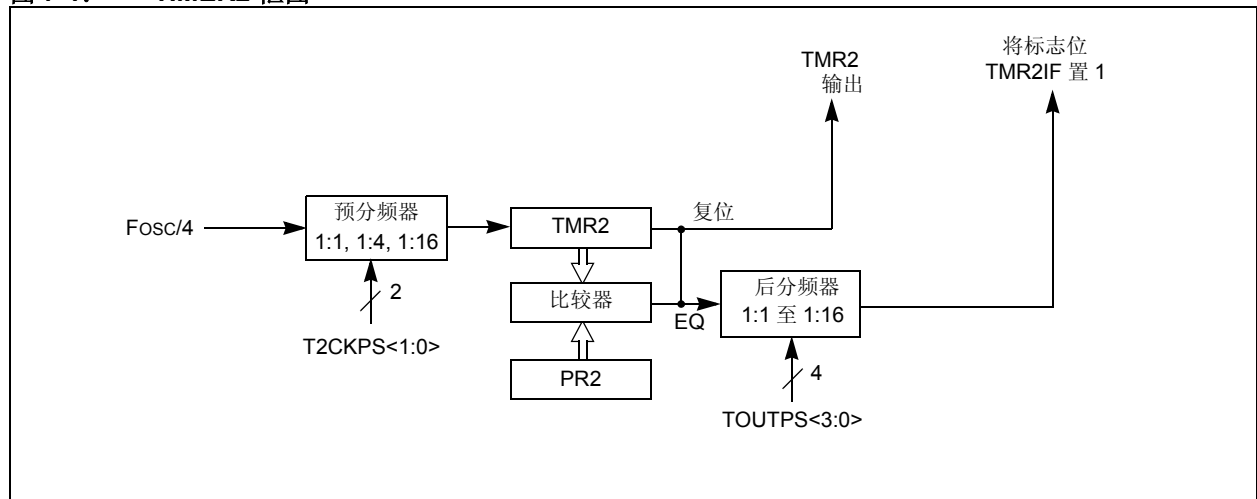
将 T2CON 寄存器中的 TMR2ON 位置 1 可打开 Timer2。将 TMR2ON 位清零可关闭 Timer2。

Timer2 预分频器由 T2CON 寄存器的 T2CKPS 位控制。Timer2 后分频器由 T2CON 寄存器的 TOUTPS 位控制。预分频器和后分频器计数器在以下情况下被清零：

- 发生了向 TMR2 的写入操作。
- 发生了向 T2CON 的写入操作。
- 发生了任一器件复位（上电复位，MCLR 复位，看门狗定时器复位或欠压复位）。

注： T2CON 被写入时 TMR2 不清零。

图 7-1: TIMER2 框图



PIC16F684

寄存器 7-1: **T2CON: TIMER2 控制寄存器**

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 7	未实现: 读为 0
bit 6-3	TOUTPS<3:0>: Timer2 输出后分频比选择位 0000 = 1:1 后分频比 0001 = 1:2 后分频比 0010 = 1:3 后分频比 0011 = 1:4 后分频比 0100 = 1:5 后分频比 0101 = 1:6 后分频比 0110 = 1:7 后分频比 0111 = 1:8 后分频比 1000 = 1:9 后分频比 1001 = 1:10 后分频比 1010 = 1:11 后分频比 1011 = 1:12 后分频比 1100 = 1:13 后分频比 1101 = 1:14 后分频比 1110 = 1:15 后分频比 1111 = 1:16 后分频比
bit 2	TMR2ON: Timer2 打开位 1 = Timer2 打开 0 = Timer2 关闭
bit 1-0	T2CKPS<1:0>: Timer2 时钟预分频比选择位 00 = 预分频比为 1 01 = 预分频比为 4 1x = 预分频比为 16

表 7-1: **与 TIMER2 相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
PR2	Timer2 模块周期寄存器								1111 1111	1111 1111
TMR2	8 位 TMR2 寄存器的保持寄存器								0000 0000	0000 0000
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000

图注: x = 未知, u = 不变, — = 未实现读为 0。Timer2 模块不使用阴影单元。

8.0 比较器模块

比较器用于接口模拟电路与数字电路，它将两个模拟电压相比较并提供一个表示两者相对幅度数字值。比较器由于提供了独立于程序执行以外的模拟功能，因而对于混合信号构建模块是相当有用的。模拟比较器模块包含以下特性：

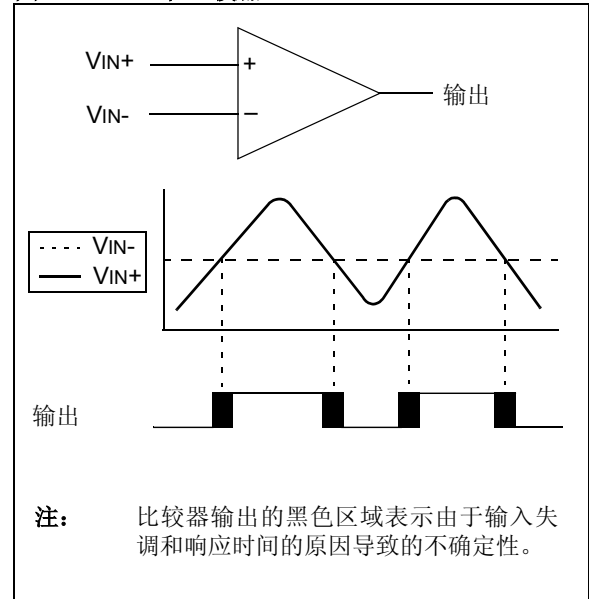
- 独立比较器控制
- 可编程输入选择
- 有内部 / 外部比较器输出
- 可编程输出极性
- 电平变化中断
- 从休眠中唤醒
- PWM 关闭
- Timer1 门控（计数使能）
- 输出与 Timer1 时钟输入同步
- SR 锁存器
- 可编程和固定参考电压

注： 只有比较器 C2 可连接到 Timer1。

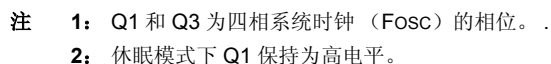
8.1 比较器概述

图 8-1 所示为单比较器及模拟输入电平和数字输出之间的关系。当 V_{IN+} 的模拟电压小于 V_{IN-} 的模拟电压时，比较器输出数字低电平。当 V_{IN+} 的模拟电压大于 V_{IN-} 的模拟电压时，比较器输出数字高电平。

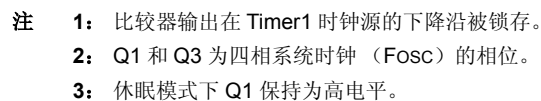
图 8-1： 单比较器



此器件包含两个比较器，如图 8-2 和图 8-3 所示。两个比较器均无法单独配置。

[illegible]

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80	81	82	83	84	85	86	87	88	89	90	91	92	93	94	95	96	97	98	99	100	101	102	103	104	105	106	107	108	109	110	111	112	113	114	115	116	117	118	119	120	121	122	123	124	125	126	127	128	129	130	131	132	133	134	135	136	137	138	139	140	141	142	143	144	145	146	147	148	149	150	151	152	153	154	155	156	157	158	159	160	161	162	163	164	165	166	167	168	169	170	171	172	173	174	175	176	177	178	179	180	181	182	183	184	185	186	187	188	189	190	191	192	193	194	195	196	197	198	199	200	201	202	203	204	205	206	207	208	209	210	211	212	213	214	215	216	217	218	219	220	221	222	223	224	225	226	227	228	229	230	231	232	233	234	235	236	237	238	239	240	241	242	243	244	245	246	247	248	249	250	251	252	253	254	255	256	257	258	259	260	261	262	263	264	265	266	267	268	269	270	271	272	273	274	275	276	277	278	279	280	281	282	283	284	285	286	287	288	289	290	291	292	293	294	295	296	297	298	299	300	301	302	303	304	305	306	307	308	309	310	311	312	313	314	315	316	317	318	319	320	321	322	323	324	325	326	327	328	329	330	331	332	333	334	335	336	337	338	339	340	341	342	343	344	345	346	347	348	349	350	351	352	353	354	355	356	357	358	359	360	361	362	363	364	365	366	367	368	369	370	371	372	373	374	375	376	377	378	379	380	381	382	383	384	385	386	387	388	389	390	391	392	393	394	395	396	397	398	399	400	401	402	403	404	405	406	407	408	409	410	411	412	413	414	415	416	417	418	419	420	421	422	423	424	425	426	427	428	429	430	431	432	433	434	435	436	437	438	439	440	441	442	443	444	445	446	447	448	449	450	451	452	453	454	455	456	457	458	459	460	461	462	463	464	465	466
---	---	---	---	---	---	---	---	---	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----



8.1.1 模拟输入连接考虑事项

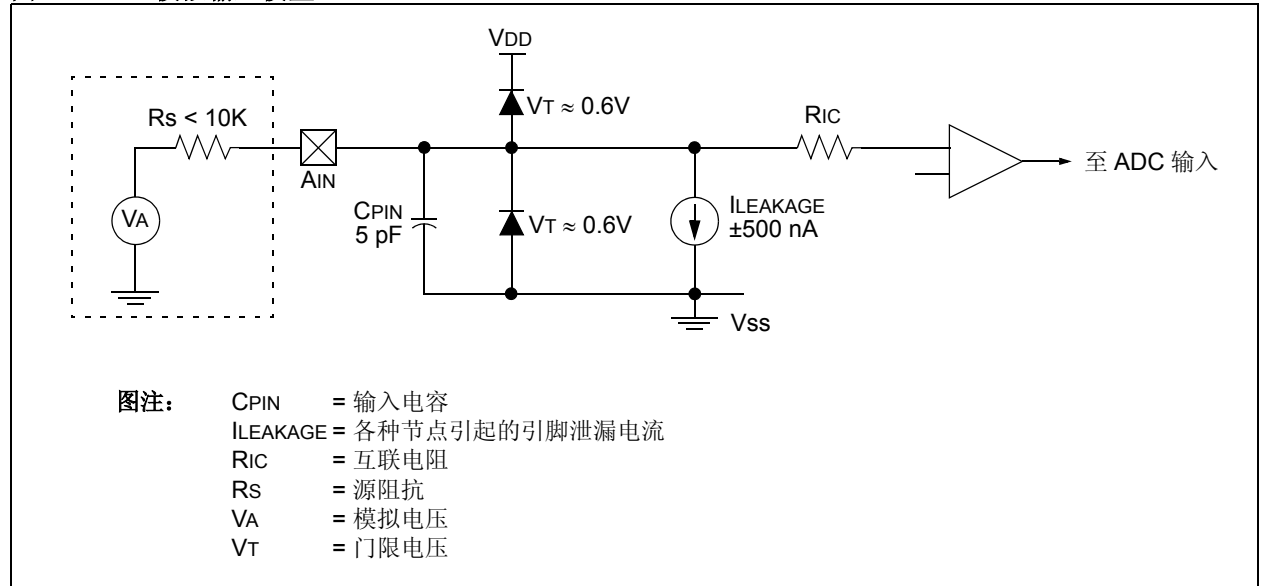
图 8-4 所示为模拟输入的简化电路。由于模拟输入引脚与数字输入共用连接，因此它们具有连接到 V_{DD} 和 V_{SS} 的反向偏置 ESD 保护二极管。因此模拟输入电压必须介于 V_{SS} 和 V_{DD} 之间。如果输入电压与该范围的绝对值偏差超过 $0.6V$ ，其中一个二极管将正向偏置，从而可能发生闭锁。

建议为模拟输入源连接一个最大为 $10\text{ k}\Omega$ 的源阻抗。另外，连接到模拟输入引脚的外部元件，如电容或稳压二极管，应具有极小的泄漏电流以将引入误差减到最小。

注 1: 读取 PORT 寄存器时，所有配置为模拟输入的引脚均将读为 0。根据输入规范，配置为数字输入的引脚将转变成模拟输入。

2: 在任何定义为数字输入的引脚上若有模拟电平，将导致输入缓冲器消耗超出规范的电流。

图 8-4: 模拟输入模型



8.2 比较器的配置

比较器有八种工作模式。CMCON0 寄存器的 CM<2:0> 位用于选择这些模式，如图 8-5 所示。I/O 线随着模式的变化而变化并指定为如下功能：

- 模拟功能 (A)：数字输入缓冲器被禁止
- 数字功能 (D)：比较器数字输出，覆盖端口功能
- 正常端口功能 (I/O)：与比较器无关

表示为“A”的端口引脚将读为 0，无论 I/O 引脚或 I/O 控制 TRIS 位的状态如何。用作模拟输入的引脚还应将其对应的 TRIS 位置 1 以禁止数字输出驱动器。表示为“D”的引脚应将其对应的 TRIS 位清零以使能数字输出驱动器。

注： 在比较器模式改变期间应禁止比较器中断以防止意外中断。

图 8-5： 比较器 I/O 的工作模式

比较器复位 (POR 默认值) CM<2:0> = 000	两个独立比较器 CM<2:0> = 100
三个输入复用到两个比较器 CM<2:0> = 001	一个独立比较器 CM<2:0> = 101
四个输入复用到两个比较器 CM<2:0> = 010	两个带输出的公共参考比较器 CM<2:0> = 110
两个公共参考比较器 CM<2:0> = 011	比较器关闭 (功耗最低) CM<2:0> = 111
图注： A = 模拟输入，端口始终读为 0 I/O = 正常端口 I/O 注 1： 读为 0，除非 CxINV = 1.	CIS = 比较器输入开关 (CMCON0<3>) D = 比较器数字输出

8.3 比较器的控制

CMCON0 寄存器（寄存器 8-1）提供了对比较器以下功能的控制：

- 模式选择
- 输出状态
- 输出极性
- 输入开关

8.3.1 比较器输出状态

每个比较器的状态均可通过 CMCON0 寄存器中相关的 CxOUT 位由内部读取。CM<2:0> = 110 时，比较器输出到 CxOUT 引脚。选定该模式后，相关 CxOUT 引脚的 TRIS 位必须清零以使能输出驱动器。

8.3.2 比较器输出极性

翻转比较器输出与交换比较器输入的效果相同。比较器的输出极性可通过将 CMxCON0 寄存器的 CxPOL 位置 1 翻转。将 CxPOL 位清零将产生同相输出。表 8-1 所示为包括极性控制在内的输出状态与输入条件的比较。

表 8-1: 比较器输出状态—输入条件

输入条件	CxINV	CxOUT
VIN- > VIN+	0	0
VIN- < VIN+	0	1
VIN- > VIN+	1	1
VIN- < VIN+	1	0

注： CxOUT 指寄存器位和输出引脚。

8.3.3 比较器输入开关

在以下模式下，比较器的翻转输入可以在模拟引脚之间切换：

- CM<2:0> = 001（仅限比较器 C1）
- CM<2:0> = 010（比较器 C1 和 C2）

在以上模式下，两个引脚均处于模拟模式下，而无论哪个引脚被选为输入。CMCON0 寄存器的 CIS 位控制比较器的输入开关。

8.4 比较器的响应时间

在比较器的一个输入源发生改变或选择了另一个参考电压后，比较器的输出在一段时间内无法确定。这段时间称为响应时间。比较器的响应时间随参考电压的稳定时间不同而不同。因此，在确定比较器输入改变时的总响应时间时，必须将这两个时间考虑在内。详情请参见第 15.0 节“电气特性”中比较器和参考电压规范。

8.5 比较器中断的工作原理

只要比较器的输出值有所变化，比较器的中断标志就可以被置 1。变化的识别是通过由两个锁存器和一个异或门组成的失配电路（见图 8-2 和图 8-3）来实现的。当读取 CMxCON0 寄存器时，一个锁存器被比较器输出电平更新。该锁存器保存该值直到下次读取 CMxCON0 寄存器或发生复位。失配电路的另一个锁存器被系统时钟的每个 Q1 更新。在 Q1 时钟周期，当比较器输出的变化送达第二个锁存器时，将产生失配条件。此时，失配的两个锁存器中有着相反的输出电平，这两个电平被异或门检测到并输送给中断电路。失配条件将持续到 CMxCON0 寄存器被读取或比较器输出返回到先前的状态为止。

注： 对 CMCON0 寄存器的写操作也将清除不匹配条件，这是因为所有写操作均在写周期的开始包含一个读操作。

软件需保存比较器输出的状态信息以确定所发生的实际变化。

PIR1 寄存器的 CxIF 位是比较器中断标志。该位必须用软件清零以复位。由于可以向该寄存器写入 1，有可能产生一个仿真中断。

必须将 PIE1 寄存器的 CxIE 位和 INTCON 寄存器的 PEIE 和 GIE 位全都置 1 以允许比较器中断。如果以上任一位清零，则中断未被允许，但在中断条件发生时，PIR1 寄存器的 CxIF 位仍将置 1。

用户可在中断服务程序中通过以下方法清除中断：

- 对 CMCON0 的任何读或写操作。这将结束不匹配条件。
- 将中断标志 CxIF 清零。

PIC16F684

如果不匹配条件持续下去，则 CxIF 中断标志不会清零。读 CMCON0 将结束不匹配条件并允许 CxIF 位被清零。

图 8-6: 不读 CMCON0 时的比较器中断时序

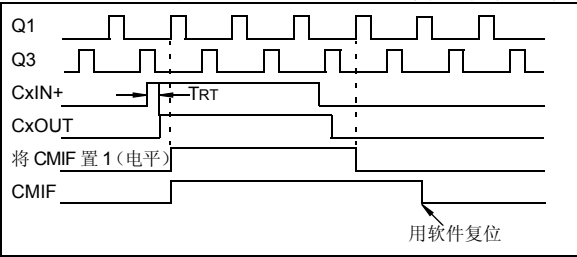
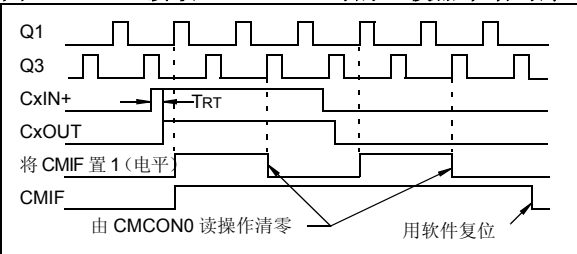


图 8-7: 读取 CMCON0 时的比较器中断时序



注 1: 如果在读操作正在执行时不得不改变 CMxCON0 寄存器 (CxOUT) (Q2 周期的起始)，则 PIR1 寄存器的 CxIF 中断标志不一定会被置 1。

2: 当任一比较器先被使能时，比较器模块中的偏置电路可产生无效的比较器输出，直到偏置电路稳定为止。应留有 1 μs 偏置电路稳定时间，然后在使能比较器中断前清除失配条件，并将中断标志清零。

8.6 休眠时的工作原理

如果在比较器进入休眠模式前将其使能，它将在休眠期间保持激活状态。比较器消耗的额外电流在**第 15.0 节“电气特性”**中单独列出。如果不使用比较器唤醒器件，可将比较器关闭，使其在休眠期间的功耗降至最低。通过选择 CMCON0 寄存器的 CM<2:0> = 000 或 CM<2:0> = 111 模式，可将比较器关闭。

比较器输出变化可将器件从休眠模式唤醒。要使能比较器唤醒休眠的器件的功能，必须将 PIE1 寄存器的 CxIE 位和 INTCON 寄存器的 PEIE 位置 1。器件从休眠唤醒后，将始终执行紧随休眠指令之后的一条指令。如果 INTCON 寄存器的 GIE 位也被置 1，器件将执行中断服务程序。

8.7 复位的影响

器件复位将强制 CMCON0 和 CMCON1 寄存器为其复位状态。这迫使比较器模块处于比较器复位模式 (CM<2:0> = 000)。这样，所有比较器输入均为模拟输入，且比较器被禁止，消耗最少的电流。

寄存器 8-1: CMCON0: 比较器配置寄存器

R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 C2OUT:** 比较器 2 输出位
C2INV = 0 时:
1 = C2 VIN+ > C2 VIN-
0 = C2 VIN+ < C2 VIN-
C2INV = 1 时:
1 = C2 VIN+ < C2 VIN-
0 = C2 VIN+ > C2 VIN-
- bit 6 C1OUT:** 比较器 1 输出位
C1INV = 0 时:
1 = C1 VIN+ > C1 VIN-
0 = C1 VIN+ < C1 VIN-
C1INV = 1 时:
1 = C1 VIN+ < C1 VIN-
0 = C1 VIN+ > C1 VIN-
- bit 5 C2INV:** 比较器 2 输出翻转位
1 = C2 输出翻转
0 = C2 输出不翻转
- bit 4 C1INV:** 比较器 1 输出翻转位
1 = C1 输出翻转
0 = C1 输出不翻转
- bit 3 CIS:** 比较器输入开关位
CM<2:0> = 010 时:
1 = C1IN+ 连接至 C1 VIN-
C2IN+ 连接至 C2 VIN-
0 = C1IN- 连接至 C1 VIN-
C2IN- 连接至 C2 VIN-
CM<2:0> = 001 时:
1 = C1IN+ 连接至 C1 VIN-
0 = C1IN- 连接至 C1 VIN-
- bit 2-0 CM<2:0>:** 比较器模式选择位 (见图 8-5)
000 = 比较器关闭。CxIN 引脚配置为模拟
001 = 三个输入复用到两个比较器
010 = 四个输入复用到两个比较器
011 = 两个公共参考比较器
100 = 两个独立比较器
101 = 一个独立比较器
110 = 两个带输出的公共参考比较器
111 = 比较器关闭。CxIN 引脚配置为数字 I/O

8.8 比较器 C2 门控 Timer1

可使用此功能为模拟事件的持续时间或间隔定时。将 CMCON1 寄存器的 T1GSS 位清零将使 Timer1 根据比较器 C2 的输出递增。这要求 Timer1 打开且门控使能。详情请参见第 6.0 节“带门控的 Timer1 模块”。

当比较器用作 Timer1 门控源时，建议通过将 C2SYNC 位置 1 将比较器 C2 与 Timer1 同步。这将确保 Timer1 在递增时若比较器变化，Timer1 不会错过递增。

8.9 比较器 C2 输出与 Timer1 同步

通过将 CMCON1 寄存器的 C2SYNC 位置 1 可将比较器 C2 的输出与 Timer1 同步。使能时，比较器输出在 Timer1 时钟源的下降沿被锁存。Timer1 使用预分频器时，比较器输出在预分频后被锁存。为了防止竞争情况，比较器输出在 Timer1 时钟源下降沿被锁存，而 Timer1 在时钟源的上升沿递增。更多信息，请参见比较器框图（图 8-2 和图 8-3）以及 Timer1 框图（图 6-1）。

寄存器 8-2: CMCON1: 比较器配置寄存器

U-0	U-0	U-0	U-0	U-0	U-0	R/W-1	R/W-0
—	—	—	—	—	—	T1GSS	C2SYNC
bit 7						bit 0	

图注:

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

bit 7-2	未实现：读为 0
bit 1	T1GSS: Timer1 门控源选择位 ⁽¹⁾ 1 = Timer1 门控源为 T1G 引脚（引脚应配置为数字输入） 0 = Timer1 门控源为比较器 C2 的输出
bit 0	C2SYNC: 比较器 C2 输出同步位 ⁽²⁾ 1 = 输出与 Timer1 时钟的下降沿同步 0 = 异步输出

- 注 1: 请参见第 6.6 节“Timer1 门控”。
2: 请参见图 8-3。

8.10 比较器参考电压

比较器参考电压模块为比较器提供了一个内部产生的参考电压。它有以下特性：

- 独立于比较器操作以外
- 两个 16 级电压范围
- 输出钳位到 VSS
- 与 VDD 成比例
- 固定参考电压（0.6V）

VRCON 寄存器（寄存器 8-3）控制参考电压模块，如图 8-8 所示。

8.10.1 独立工作

比较器参考电压与比较器配置不相关。将 VRCON 寄存器的 VREN 位将使能参考电压。

8.10.2 输出电压的选择

CVREF 参考电压有两种范围，每种均为 16 个电平。范围的选择由 VRCON 寄存器的 VRR 位控制。这 16 个电平由 VRCON 寄存器的 VR<3:0> 位设置。

CVREF 输出电压由以下公式确定：

公式 8-1: CVREF 输出电压

$$\begin{aligned} VRR = 1 \text{ (低电压范围):} \\ CVREF &= (VR<3:0>/24) \times VDD \\ VRR = 0 \text{ (高电压范围):} \\ CVREF &= (VDD/4) + (VR<3:0> \times VDD/32) \end{aligned}$$

由于模块的构造所限，无法实现 VSS 至 VDD 的满量程。请参见图 8-8。

8.10.3 输出钳位至 VSS

通过将 VRCON 按如下配置可将 CVREF 输出电压设置为 VSS，从而不消耗功率：

- VREN = 0
- VRR = 1
- VR<3:0> = 0000

这使比较器可进行过零检测而不消耗额外的 CVREF 模块电流。

8.10.4 输出与 VDD 成比例

比较器的参考电压由 VDD 而来，因此 CVREF 输出随 VDD 的波动而变化。比较器参考电压的绝对准确度在第 15.0 节“电气特性”中列出。

寄存器 8-3: VRCON: 参考电压控制寄存器

R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
VREN	—	VRR	—	VR3	VR2	VR1	VR0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **VREN:** CVREF 使能位
 1 = CVREF 电路通电
 0 = CVREF 电路断电，无泄漏电流 IDD 且 CVREF = VSS。
- bit 6 **未实现:** 读为 0
- bit 5 **VRR:** CVREF 范围选择位
 1 = 低电平范围
 0 = 高电平范围
- bit 4 **未实现:** 读为 0
- bit 3-0 **VR<3:0>:** CVREF 值选择位（ $0 \leq VR<3:0> \leq 15$ ）
 VRR = 1 时: $CVREF = (VR<3:0>/24) \times VDD$
 VRR = 0 时: $CVREF = VDD/4 + (VR<3:0>/32) \times VDD$

PIC16F684

图 8-8: 比较器参考电压框图

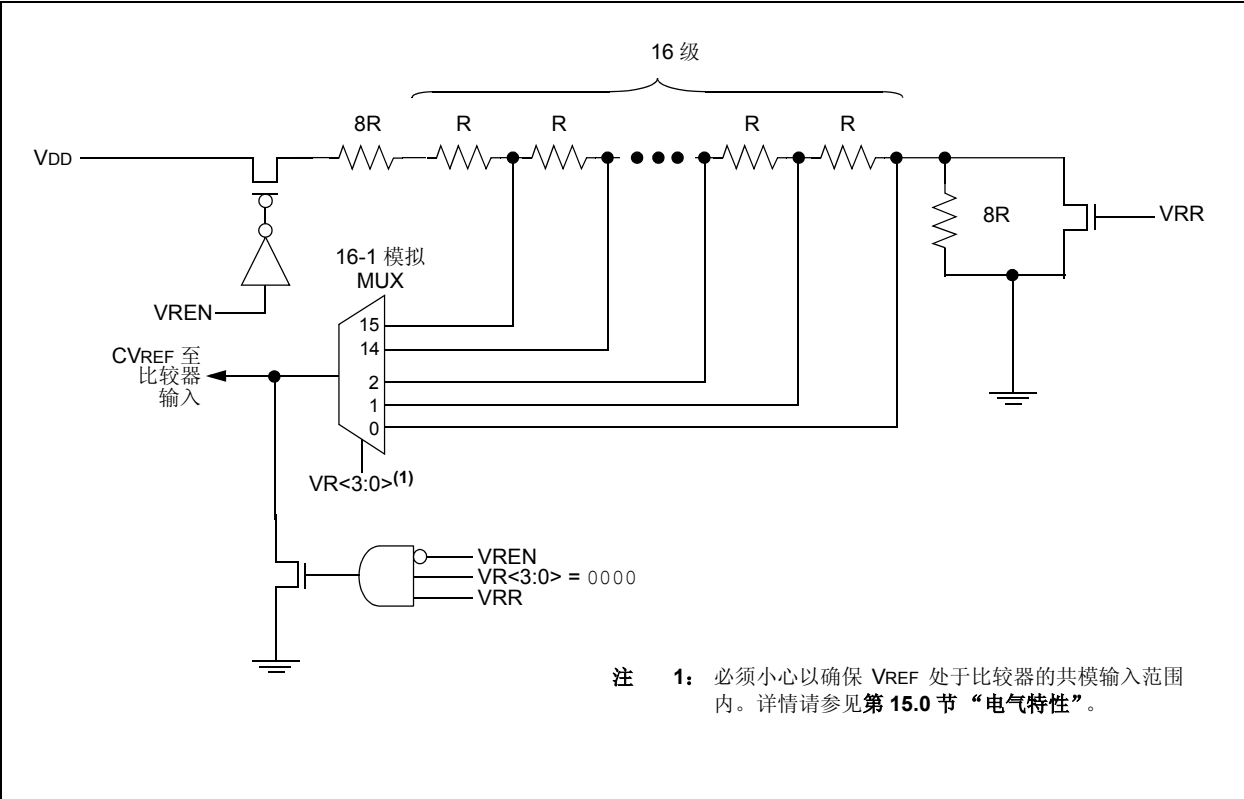


表 8-2: 与比较器和参考电压模块相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--x0 x000	--uu uu00
PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx 0000	--uu uu00
TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111
VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	0-0- 0000

图注: x = 未知, u = 不变, - = 未实现, 读为 0。比较器不使用阴影单元。

9.0 模拟数字转换器（ADC）模块

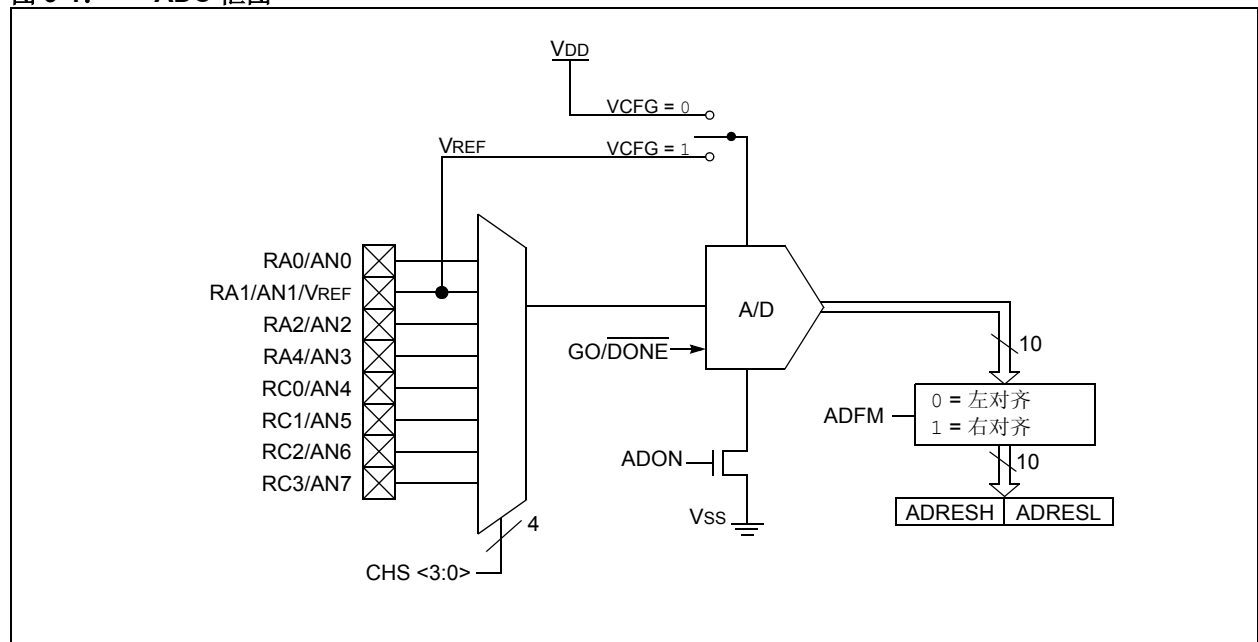
模数转换器（Analog-to-digital Converter, ADC）可将模拟输入信号转换为相应的 10 位二进制表征值。该系列器件采用多个模拟输入复用到一个采样保持电路。采样保持电路的输出与转换器的输入相连接。转换器通过逐次逼近法产生 10 位二进制值，并将转换结果保存在 ADC 结果寄存器（ADRESL:ADRESH）中。

ADC 参考电压可用软件选择为 VDD 或施加在外部参考引脚上的电压。

ADC 可在转换完成时产生中断。该中断可用于将器件从休眠唤醒。

图 9-1 所示为 ADC 的框图。

图 9-1: ADC 框图



9.1 ADC 的配置

配置和使用 ADC 时，必须考虑以下功能：

- 端口配置
- 通道选择
- ADC 参考电压的选择
- ADC 转换时钟源
- 中断控制
- 转换结果的格式

9.1.1 端口配置

ADC 可用于转换模拟和数字信号。转换模拟信号时，应将相关的 TRIS 和 ANSEL 位置 1 将 I/O 引脚应配置为模拟功能。更多信息请参见相应的端口章节。

注： 如果定义为数字输入的引脚上存在模拟电压，可导致输入缓冲器传导过大的电流。

9.1.2 通道选择

ADCON0 寄存器的 CHS 位决定将哪个通道连接到采样保持电路。

改变通道时，开始下一次转换前需要一个延时。更多信息请参见第 9.2 节“ADC 的工作原理”。

9.1.3 ADC 参考电压

ADCON0 寄存器的 VCFG 位提供对正参考电压的控制。正参考电压可以是 VDD，也可以是外部电压源。负参考电压始终连接到参考地。

9.1.4 转换时钟

转换时钟源可通过 ADCON1 寄存器的 ADCS 位用软件选择。有以下七种时钟选项：

- Fosc/2
- Fosc/4
- Fosc/8
- Fosc/16
- Fosc/32
- Fosc/64
- FRC（专用内部振荡器）

完成一位（bit）的转换时间定义为 TAD。完成 10 位转换需要 11 个 TAD 周期，如图 9-2 所示。

进行正确的转换必须满足相应的 TAD 规范。更多信息请参见第 15.0 节“电气特性”中的 A/D 转换要求。表 9-1 所示为正确选择 ADC 时钟的示例。

注： 除非使用的是 FRC，否则任何系统时钟频率的变化均会改变 ADC 时钟频率，这将对 ADC 结果产生负面影响。

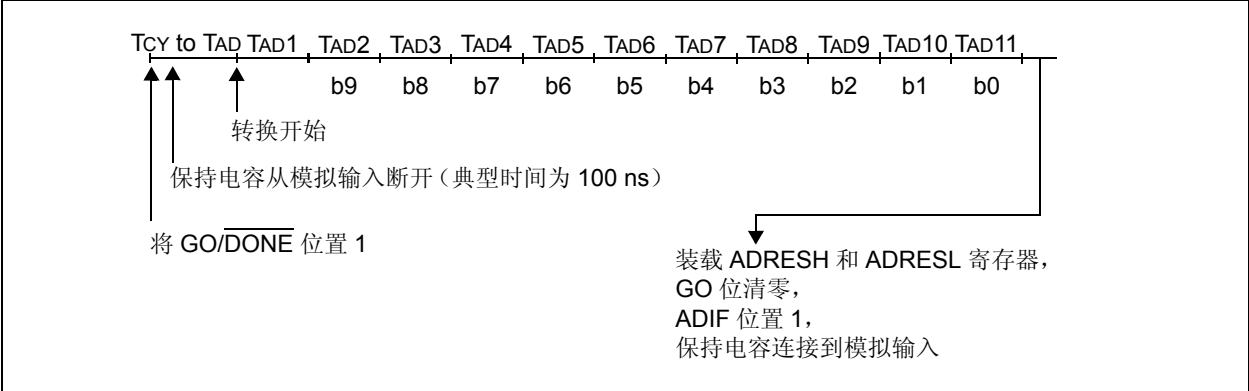
表 9-1: ADC 时钟周期 (TAD) — 器件工作频率 (VDD ≥ 3.0V)

ADC 时钟周期 (TAD)		器件频率 (Fosc)			
ADC 时钟源	ADCS<2:0>	20 MHz	8 MHz	4 MHz	1 MHz
Fosc/2	000	100 ns ⁽²⁾	250 ns ⁽²⁾	500 ns ⁽²⁾	2.0 μs
Fosc/4	100	200 ns ⁽²⁾	500 ns ⁽²⁾	1.0 μs ⁽²⁾	4.0 μs
Fosc/8	001	400 ns ⁽²⁾	1.0 μs ⁽²⁾	2.0 μs	8.0 μs ⁽³⁾
Fosc/16	101	800 ns ⁽²⁾	2.0 μs	4.0 μs	16.0 μs ⁽³⁾
Fosc/32	010	1.6 μs	4.0 μs	8.0 μs ⁽³⁾	32.0 μs ⁽³⁾
Fosc/64	110	3.2 μs	8.0 μs ⁽³⁾	16.0 μs ⁽³⁾	64.0 μs ⁽³⁾
FRC	x11	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)

图注： 阴影单元超出了建议范围。

- 注** 1: 在 VDD > 3.0V 的情况下，FRC 时钟源的典型 TAD 时间为 4 μs。
- 2: 这些值违反了最小 TAD 时间要求。
- 3: 要加快转换，建议选择其他时钟源。
- 4: 当器件频率大于 1 MHz 时，只有在休眠中进行转换才建议使用 FRC 时钟源。

图 9-2: 模数转换 TAD 周期



9.1.5 中断

ADC 模块可使中断在模数转换完成时产生。ADC 中断标志为 PIR1 寄存器中的 ADIF 位。ADC 中断使能为 PIE1 寄存器中的 ADIE 位。ADIF 位必须用软件清零。

注： 无论 ADC 中断是否被允许，ADIF 位在每次转换完成时均置 1。

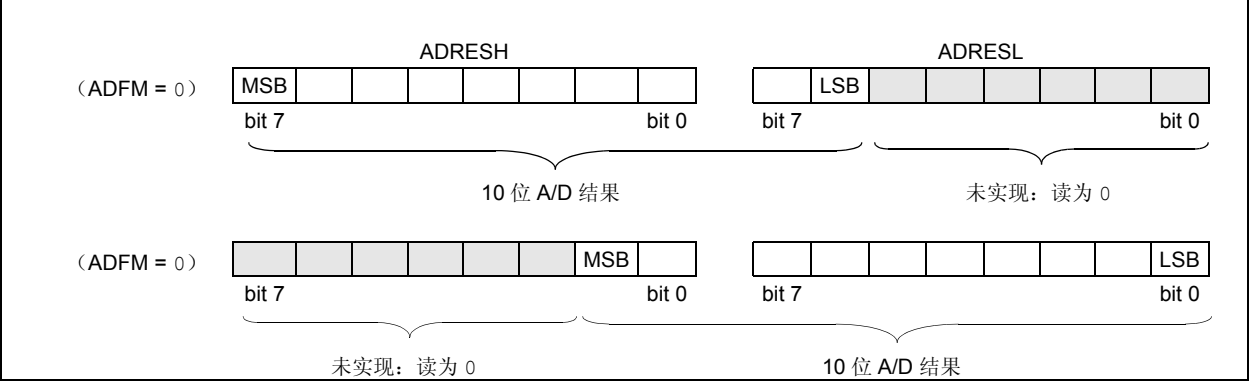
器件工作或处于休眠状态时均可产生中断。如果器件处于休眠状态，中断将唤醒器件。从休眠唤醒时，始终执行 SLEEP 指令后的那条指令。如果用户试图唤醒器件并恢复顺序执行代码，必须禁止全局中断。如果允许全局中断，代码执行将转至中断服务程序。

9.1.6 更多信息请转换结果的格式

10 位 A/D 转换结果有两种格式，即左对齐和右对齐。ADCON0 寄存器的 ADFM 位控制输出格式。

图 9-3 所示为两种输出格式。

图 9-3: 10 位 A/D 转换结果格式



9.2 ADC 的工作原理

9.2.1 启动转换

要使能 ADC 模块，必须将 ADCON0 寄存器的 ADON 位置 1。将 ADCON0 寄存器的 GO/DONE 位置 1 将启动模数转换。

注： 应在打开 ADC 的那条指令中将 GO/DONE 位置 1。请参见第 9.2.6 节“A/D 转换步骤”。

9.2.2 转换完成

转换完成时，ADC 模块将：

- 将 GO/DONE 位清零
- 将 ADIF 标志位置 1
- 用新的转换结果更新 ADRESH:ADRESL 寄存器

9.2.3 终止转换

如果转换必须在完成前被终止，可用软件将 GO/DONE 清零。ADRESH:ADRESL 寄存器不会被未完成的模数转换采样更新。相反，ADRESH:ADRESL 这对寄存器将保持先前转换的值。此外，启动另一次采集前，需等待 2 TAD 的延时。延时后，所选通道的输入采集将自动启动。

注： 器件复位将强制所有寄存器回到其复位状态。这样，ADC 模块就被关闭，并且任何待处理的转换均被终止。

9.2.4 休眠模式下 ADC 的工作

ADC 模块可在休眠期间工作。这要求将 ADC 时钟源置于 FRC 选项。选定 FRC 时钟源后，ADC 将再等待一条指令后才开始转换。这使 SLEEP 指令得以执行，从而降低转换期间的系统噪声。如果允许 ADC 中断，转换完成后器件将从休眠唤醒。如果禁止 ADC 中断，ADC 模块在转换完成后关闭，尽管 ADON 位保持置 1 状态。

如果 ADC 时钟源不是 FRC，执行一条 SLEEP 指令将使当前转换中止，并且 ADC 模块被关闭，尽管 ADON 位保持置 1 状态。

9.2.5 特殊事件触发器

ECCP 特殊事件触发器可在软件不干预的情况下周期性地对 ADC 测量。发生触发事件时，GO/DONE 位由硬件置 1，Timer1 计数器复位为零。

特殊事件触发器的使用并不确保正常 ADC 定时。确保满足 ADC 定时要求是用户的责任。

更多信息请参见第 11.0 节“增强型捕捉 / 比较 / PWM+（带自动关闭和死区）模块”。

9.2.6 A/D 转换步骤

以下是使用 ADC 进行模数转换的步骤示例：

1. 配置端口：
 - 禁止引脚输出驱动器（见 TRIS 寄存器）
 - 将引脚配置为模拟
2. 配置 ADC 模块：
 - 选择 ADC 转换时钟
 - 配置参考电压
 - 选择 ADC 输入通道
 - 选择转换结果的格式
 - 打开 ADC 模块
3. 配置 ADC 中断（可选）：
 - 将 ADC 中断标志清零
 - 允许 ADC 中断
 - 允许外设中断
 - 允许全局中断⁽¹⁾
4. 等待所需的采集时间⁽²⁾
5. 将 GO/DONE 置 1 启动转换
6. 通过以下情况之一等待 ADC 转换完成：
 - 查询 GO/DONE 位
 - 等待 ADC 中断（允许中断时）
7. 读取 ADC 结果
8. 将 ADC 中断标志清零（必允许中断）。

注 1： 如果用户试图将器件从休眠中唤醒并顺序执行代码，则可禁止全局中断。

2： 请参见第 9.3 节“A/D 采集时间要求”。

例 9-1: A/D 转换

```
;This code block configures the ADC
;for polling, Vdd reference, Frc clock
;and AN0 input.
;
;Conversion start & polling for completion
; are included.
;
BANKSEL    ADCON1        ;
MOVLW      B'01110000' ;ADC Frc clock
MOVWF      ADCON1        ;
BANKSEL    TRISA         ;
BSF         TRISA,0      ;Set RA0 to input
BANKSEL    ANSEL         ;
BSF         ANSEL,0      ;Set RA0 to analog
BANKSEL    ADCON0        ;
MOVLW      B'10000001' ;Right justify,
MOVWF      ADCON0        ; Vdd Vref, AN0, On
CALL       SampleTime    ;Acquisiton delay
BSF         ADCON0,GO     ;Start conversion
BTFSC      ADCON0,GO     ;Is conversion done?
GOTO       $-1           ;No, test again
BANKSEL    ADRESH        ;
MOVF        ADRESH,W     ;Read upper 2 bits
MOVWF      RESULTHI      ;store in GPR space
BANKSEL    ADRESL        ;
MOVF        ADRESL,W     ;Read lower 8 bits
MOVWF      RESULTLO      ;Store in GPR space
```

PIC16F684

9.2.7 ADC 寄存器定义

以下寄存器用于控制 ADC 的工作。

寄存器 9-1: ADCON0: A/D 控制寄存器 0

R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7	ADFM: A/D 转换结果格式选择位 1 = 右对齐 0 = 左对齐
bit 6	VCFG: 参考电压位 1 = VREF 引脚 0 = VDD
bit 5	未实现: 读为 0
bit 4-2	CHS<2:0>: 模拟通道选择位 000 = AN0 001 = AN1 010 = AN2 011 = AN3 100 = AN4 101 = AN5 110 = AN6 111 = AN7
bit 1	GO/DONE: A/D 转换状态位 1 = A/D 转换正在进行。将本位置 1 启动一次 A/D 转换。 A/D 转换完成时此位由硬件自动清零。 0 = A/D 转换完成 / 不在进行中
bit 0	ADON: ADC 使能位 1 = 使能 ADC 0 = 禁止 ADC, 不消耗工作电流

寄存器 9-2: ADCON1: A/D 控制寄存器 1

U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
—	ADCS2	ADCS1	ADCS0	—	—	—	—
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7	未实现: 读为 0
bit 6-4	ADCS<2:0>: A/D 转换时钟选择位 000 = Fosc/2 001 = Fosc/8 010 = Fosc/32 x11 = FRC (时钟来自专用内部振荡器 = 500 kHz 最大值) 100 = Fosc/4 101 = Fosc/16 110 = Fosc/64
bit 3-0	未实现: 读为 0

寄存器 9-3: ADRESH: ADC 结果高位寄存器 (ADRESH), ADFM = 0

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES9	ADRES8	ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<9:2>**: ADC 结果寄存器位
10 位转换结果的高 8 位

寄存器 9-4: ADRESL: ADC 结果低位寄存器 (ADRESL), ADFM = 0

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES1	ADRES0	—	—	—	—	—	—
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **ADRES<1:0>**: ADC 结果寄存器位
10 位转换结果的低 2 位

bit 5-0 **保留**: 不要使用

寄存器 9-5: ADRESH: ADC 结果高位寄存器 (ADRESH), ADFM = 1

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	—	—	—	ADRES9	ADRES8
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-2 **保留**: 不要使用

bit 1-0 **ADRES<9:8>**: ADC 结果寄存器位
10 位转换结果的高 2 位

寄存器 9-6: ADRESL: ADC 结果低位寄存器 (ADRESL), ADFM = 1

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2	ADRES1	ADRES0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<7:0>**: ADC 结果寄存器位
10 位转换结果的低 8 位

9.3 A/D 采集时间要求

为了使 ADC 达到规定的精度，必须使充电保持电容（CHOLD）充满至输入通道的电平。模拟输入模型请参见图 9-4。源阻抗（Rs）和内部采样开关（Rss）阻抗直接影响电容 CHOLD 的充电时间。采样开关（Rss）阻抗随器件电压（VDD）的变化而变化，参见图 9-4。**建议模拟信号源的最大阻抗为 10 kΩ。**采集时间随着源阻抗的降低而缩短。在选择（或改变）模拟输入通道后，必须在开始转换前完成采集。可以使用公式 9-1 来计算最小采集时间。该公式假设误差为 1/2 LSb（ADC 转换需要 1024 步）。1/2 LSb 误差是 ADC 达到规定精度所允许的最大误差。

公式 9-1: 采集时间示例

假设 温度 = 50°C, 外部电阻 10 kΩ, 5.0V VDD

$$\begin{aligned} T_{ACQ} &= \text{放大器稳定时间} + \text{保持电容充电时间} + \text{温度系数} \\ &= T_{AMP} + T_C + T_{COFF} \\ &= 5 \mu s + T_C + [(\text{温度} - 25^\circ C)(0.05 \mu s/^\circ C)] \end{aligned}$$

T_C 值可以用以下公式近似计算

$$V_{APPLIED} \left(1 - \frac{1}{2047} \right) = V_{CHOLD} \quad ; [1] \text{ 在 } 1/2 \text{ lsb 误差范围内对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED} \left(1 - e^{\frac{-T_C}{RC}} \right) = V_{CHOLD} \quad ; [2] \text{ 依照 } V_{APPLIED} \text{ 对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED} \left(1 - e^{\frac{-T_C}{RC}} \right) = V_{APPLIED} \left(1 - \frac{1}{2047} \right) \quad ; \text{ 结合 } [1] \text{ 和 } [2]$$

求解 T_C:

$$\begin{aligned} T_C &= -C_{HOLD}(R_{IC} + R_{SS} + R_S) \ln(1/2047) \\ &= -10 \text{ pF}(1 \text{ k}\Omega + 7 \text{ k}\Omega + 10 \text{ k}\Omega) \ln 0.004885 \\ &= 1.37 \mu s \end{aligned}$$

因此

$$\begin{aligned} T_{ACQ} &= 5 \mu s + 1.37 \mu s + [(50^\circ C - 25^\circ C)(0.05 \mu s/^\circ C)] \\ &= 7.67 \mu s \end{aligned}$$

- 注 1:** 由于参考电压（VREF）将自身消去，因此对公式没有影响。
- 2:** 充电保持电容（CHOLD）在每次转换后并不放电。
- 3:** 模拟输入的最大建议源阻抗为 10 kΩ。这是为了满足引脚泄漏规范。

图 9-4: 模拟输入模型

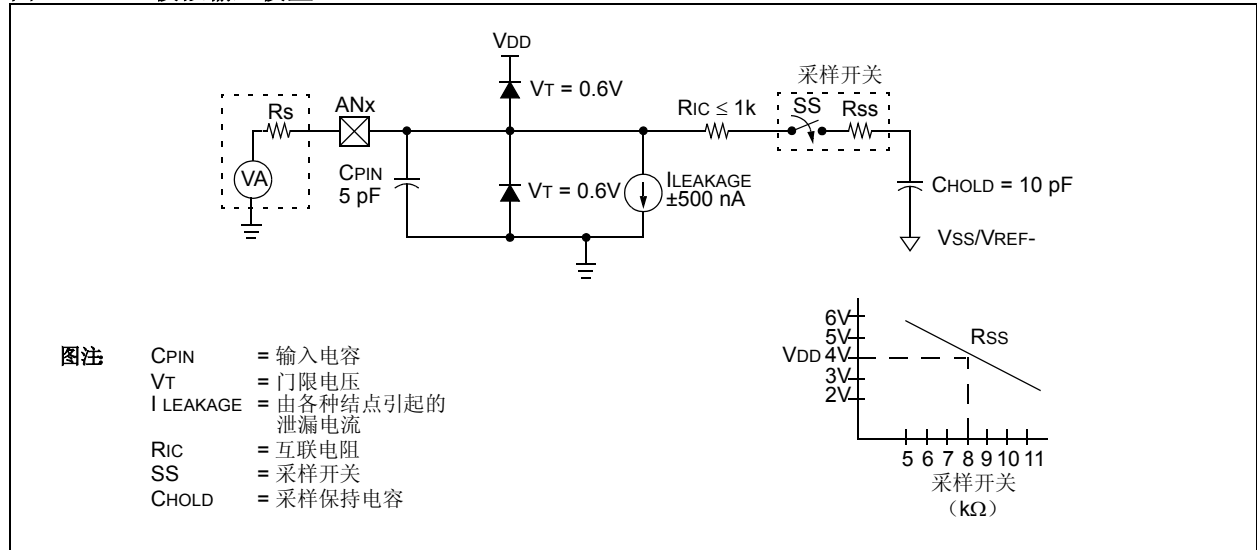
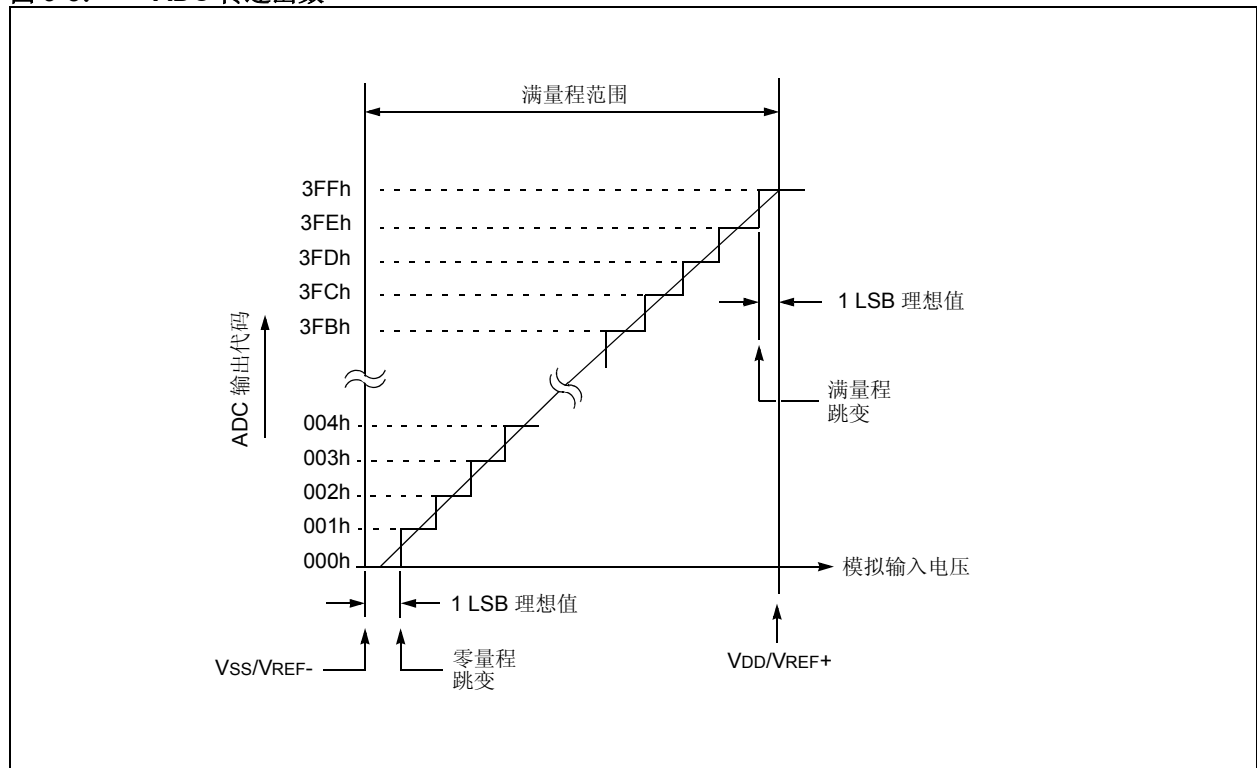


图 9-5: ADC 传递函数



PIC16F684

表 9-2: 与 ADC 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
ADCON0	ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	0000 0000
ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	-000 ----
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
ADRESH	A/D 结果寄存器高字节								xxxx xxxx	uuuu uuuu
ADRESL	A/D 结果寄存器低字节								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF	0000 0000	0000 0000
PIE1	EEIE	ADIE	CCPIE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	CCPIF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--x0 x000	--uu uuuu
PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx 0000	--uu uuuu
TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111

图注: x = 未知, u = 不变, — = 未实现读为 0。ADC 模块不使用阴影单元。

10.0 数据 EEPROM 存储器

数据 EEPROM 在正常工作期间（整个 VDD 范围）是可读写的。该存储器并不直接映射到文件寄存器空间。而是通过特殊功能寄存器来间接寻址。有以下 4 个 SFR 用于读写该存储器：

- EECON1
- EECON2（非物理实现的寄存器）
- EEDAT
- EEADR

EEDAT 寄存器存放 8 位要读写的数据，而 EEADR 寄存器存放要被访问的 EEPROM 单元的地址。PIC18F1220/1320 具有 256 字节的数据 EEPROM，地址范围从 0h 到 FFh。

EEPROM 数据存储器允许以字节为单位进行读写。字节写操作将自动擦除目标存储单元并写入新数据（即先擦后写）。EEPROM 数据存储器可以反复擦写很多次。写入时间由片上定时器控制。写入时间会因为电压、温度及芯片的不同而发生变化。请参见第 15.0 节“电气特性”里的交流规范来了解准确的限制。

如果数据存储器有代码保护，CPU 仍可继续对数据 EEPROM 存储器进行读写操作。器件编程器无法再访问数据 EEPROM 的数据，EEPROM 单元读为零。

寄存器 10-1: EEDAT: EEPROM 数据寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-0

EEDATn，要从数据 EEPROM 读取或向数据 EEPROM 写入的字节值

寄存器 10-2: EEADR: EEPROM 地址寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-0

EEADR: 指定在 256 个单元中要进行 EEPROM 读 / 写操作的一个单元

PIC16F684

10.1 EECON1 和 EECON2 寄存器

EECON1 是控制寄存器，它的低 4 位是物理实现的。高 4 位未实现，读为 0。

控制位 RD 和 WR 分别启动读操作和写操作。用软件只能将这些位置 1 而无法清零。当读操作或写操作完成后，由硬件将其清零。由于不能用软件将 WR 位清零，可有效防止写操作意外或提前终止。

将 WREN 位置 1 将允许一次写操作。上电时将清零 WREN 位。当正常的写操作被 MCLR 复位或 WDT 复位中断时，WRERR 将被置 1。在这些情况下，用户可以

在复位后检查 WRERR 位，将其清零并重写相应的单元。数据和地址将被清空。因此，需要重新对 EEDAT 和 EEADR 寄存器进行初始化。

写操作结束时，PIR 寄存器的中断标志位 EEIF 将被置 1。此标志位必须用软件清零。

EECON2 不是物理寄存器。读 EECON2 得到的是全 0。EECON2 寄存器仅在数据 EEPROM 写入过程中使用。

注： 当对数据 EEPROM 进行写操作（WR = 1）时，不应修改 EECON1、EEDAT 和 EEADR 寄存器。

寄存器 10-3: EECON1: EEPROM 控制寄存器

U-0	U-0	U-0	U-0	R/W-x	R/W-0	R/S-0	R/S-0
—	—	—	—	WRERR	WREN	WR	RD
bit 7				bit 0			

图注：

S = 只可置 1 的位

R = 可读位

-n = POR 时的值

W = 可写位

1 = 置 1

U = 未实现位，读为 0

0 = 清零

x = 未知

bit 7-4 **未实现：** 读为 0

bit 3 **WRERR:** EEPROM 错误标志位

1 = 写操作提前终止（正常工作期间发生的任何 MCLR 复位、WDT 复位或欠压检测）

0 = 写操作完成

bit 2 **WREN:** EEPROM 写使能位

1 = 允许写周期

0 = 禁止对数据 EEPROM 进行写操作

bit 1 **WR:** 写控制位

1 = 启动写周期（一旦完成写操作，硬件会将该位清零。软件只能将 WR 位置 1 而不能清零。）

0 = 写入数据 EEPROM 的周期完成

bit 0 **RD:** 读控制位

1 = 启动EEPROM读操作（读取需要一个周期。RD位由硬件清零。软件只能将RD位置1而不能清零。）

0 = 不启动 EEPROM 读操作

10.2 读数据 EEPROM 存储器

要读取数据存储单元，用户必须将地址写入 EEADR 寄存器，然后将 EECON1 寄存器的控制位 RD 置 1，如例 10-1 所示。在紧接着的下一周期，EEDAT 寄存器就有数据了。因此该数据可由下一条指令读取。EEDATA 将保持这个值直到用户下一次从该单元读取或向该单元写入数据时（在写操作过程中）。

例 10-1: 读数据 EEPROM

BANKSEL	EEADR	;
MOVLW	CONFIG_ADDR	;
MOVWF	EEADR	;Address to read
BSF	EECON1,RD	;EE Read
MOVF	EEDAT,W	;Move data to W

10.3 写数据 EEPROM 存储器

要写入 EEPROM 数据存储单元，用户必须先把该单元的地址写入 EEADR 寄存器并且把数据写入 EEDAT 寄存器。然后用户必须按特定顺序开始写入每个字节。如例 10-2 所示。

例 10-2: 写读数据 EEPROM

BANKSEL	EECON1	;
BSF	EECON1,WREN	;Enable write
BCF	INTCON,GIE	;Disable INTs
BTFSC	INTCON,GIE	;See AN576
GOTO	\$-2	;
MOVLW	55h	;Unlock write
MOVWF	EECON2	;
MOVLW	AAh	;
MOVWF	EECON2	;
BSF	EECON1,WR	;Start the write
BSF	INTCON,GIE	;Enable INTs

如果没有完全按照以上顺序（将 55h 写入 EECON2，将 AAh 写入 EECON2，然后将 WR 位置 1）逐字节写入，写操作将不会开始。在这个代码段执行过程中，强烈建议禁止中断。在必需序列执行过程中会进行周期计数。当计数值与执行必需序列所需的周期不等时，数据无法写入 EEPROM。

此外，必须将 EECON1 中的 WREN 位置 1 以使能写操作。这种机制可防止由于代码执行错误（异常）（即程序失控）导致误写数据 EEPROM。除非更新 EEPROM，用户应始终保持 WREN 位清零。WREN 位无法由硬件清零。

写过程启动后，将 WREN 位清零不会影响该写周期。除非将 WREN 位置 1，否则不能将 WR 位置 1。

写周期完成后，WR 位将由硬件清零，同时 EE 写完成中断标志位（EEIF）被置 1。用户可以允许此中断或查询该位。PIR1 寄存器的 EEIF 位必须用软件清零。

10.4 写校验

根据应用情况，将写入数据 EEPROM 的实际值与要写入的值进行核对（见例 10-3）是一种很好的编程习惯。

例 10-3: 写校验

BANKSEL	EEDAT	;
MOVF	EEDAT,W	;EEDAT not changed
		;from previous write
BSF	EECON1,RD	;YES, Read the
		;value written
XORWF	EEDAT,W	
BTFSS	STATUS,Z	;Is data the same
GOTO	WRITE_ERR	;No, handle error
:		;Yes, continue

10.4.1 使用数据 EEPROM

数据 EEPROM 是高耐久性的并可字节寻址的阵列，已对其进行优化，可存储频繁更改的信息（例如程序变量或其他经常更新的数据）。当一个扇区内的变量频繁变动，而另一个扇区内的变量不变，那么就有可能超出对 EEPROM 的总写入次数（规范 D124）却不出超出单个字节的总写入次数（规范 D120 和 D120A）。如果出现这种情况，就必须对阵列进行刷新。出于这个原因，应将不经常变动的变量（如常数、ID 和校准值等）保存在闪存存储器中。

PIC16F684

10.5 避免误写操作

有些情况下，用户可能不希望向数据 EEPROM 存储器写入数据。EEPROM 存储器有各种机制以防对 EEPROM 误写。上电时，WREN 被清零。而且，上电延时定时器（延时 64 ms）也可以防止误写 EEPROM。

写操作启动序列和 WREN 位可以共同预防在以下情况下发生误写：

- 欠压
- 电源毛刺
- 软件故障

10.6 代码保护时数据 EEPROM 的操作

数据存储器的代码保护功能可通过将配置字寄存器（寄存器 12-1）中的 CPD 位清零来实现。

启用数据存储器的代码保护功能后，CPU 能够将数据从数据 EEPROM 中读出或向其中写入数据。如果启用了数据存储器的代码保护功能，建议同时启用程序存储器的代码保护功能。这将通过将未使用的程序存储单元编程为 0（这将作为 NOP 执行），避免有人通过编写额外的可以输出数据存储器内容的程序来访问数据存储器。将程序存储器中未使用的单元编程为 0 同样有助于避免数据存储器的代码保护被破坏。

表 10-1: 与数据 EEPROM 相关的寄存器 / 位

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	0000 0000
EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000 0000	0000 0000
EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	---- q000
EECON2 ⁽¹⁾	EEPROM 控制寄存器 2								---- ----	---- ----

图注： x = 未知， u = 不变， — = 未实现（读为 0）， q = 取值视情况而定。
数据 EEPROM 模块不使用阴影单元。

注 1： EECON2 不是物理寄存器。

11.0 增强型捕捉 / 比较 / PWM+（带自动关闭和死区）模块

增强型捕捉 / 比较 / PWM 模块是一种用户可用来对不同事件进行定时和控制的外设。在捕捉模式下，此外设可对事件的持续时间定时。比较模式使用户可在一段预定时长后触发外部事件。PWM 模式可生成频率可变的脉宽调制信号和占空比。

表 11-1 所示为 ECCP 模块所需的定时器资源。

表 11-1: ECCP 模式——所需的定时器资源

ECCP 模式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

寄存器 11-1: CCP1CON: 增强型 CCP1 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6

P1M<1:0>: PWM 输出配置位

如果 CCP1M<3:2> = 00、01 或 10:

xx = P1A 配置为捕捉 / 比较输入； P1B、P1C 和 P1D 配置为端口引脚

如果 CCP1M<3:2> = 11:

00 = 单输出； P1A 调制； P1B、P1C 和 P1D 配置为端口引脚

01 = 全桥正向输出； P1D 调制； P1A 有效； P1B 和 P1C 无效

10 = 半桥输出； P1A 和 P1B 调制，带有死区控制； P1C 和 P1D 配置为端口引脚

11 = 全桥反向输出； P1B 调制； P1C 有效； P1A 和 P1D 无效

bit 5-4

DC1B<1:0>: PWM 占空比最低有效位

捕捉模式:

未使用。

比较模式:

未使用。

PWM 模式:

这些位是 PWM 占空比的低 2 位。高 8 位在 CCP1L 中。

bit 3-0

CCP1M<3:0>: ECCP 模式选择位

0000 = 捕捉 / 比较 / PWM 关闭（复位 ECCP 模块）

0001 = 未使用（保留）

0010 = 比较模式，匹配时翻转输出（CCP1IF 位置 1）

0011 = 未使用（保留）

0100 = 捕捉模式，每个下降沿

0101 = 捕捉模式，每个上升沿

0110 = 捕捉模式，每 4 个上升沿

0111 = 捕捉模式，每 16 个上升沿

1000 = 比较模式，匹配时输出置 1（CCP1IF 位置 1）

1001 = 比较模式，匹配时输出清零（CCP1IF 位置 1）

1010 = 比较模式，匹配时产生软件中断（CCP1IF 位置 1，CCP1 引脚不受影响）

1011 = 比较模式，触发特殊事件（CCP1IF 位置 1，CCP1 复位 TMR1 或 TMR2，且如果 A/D 模块被使能，启动一次 A/D 转换）

1100 = PWM 模式； P1A 和 P1C 高电平有效； P1B 和 P1D 高电平有效

1101 = PWM 模式； P1A 和 P1C 高电平有效； P1B 和 P1D 低电平有效

1110 = PWM 模式； P1A 和 P1C 低电平有效； P1B 和 P1D 高电平有效

1111 = PWM 模式； P1A 和 P1C 低电平有效； P1B 和 P1D 低电平有效

11.1 捕捉模式

在捕捉模式下，当在 CCP1 引脚上发生某一事件时，CCPR1H:CCPR1L 捕捉 TMR1 寄存器中的 16 位值。事件定义为以下之一，并由 CCP1CON 寄存器的 CCP1M<3:0> 位进行配置：

- 每个下降沿
- 每个上升沿
- 每 4 个上升沿
- 每 16 个上升沿

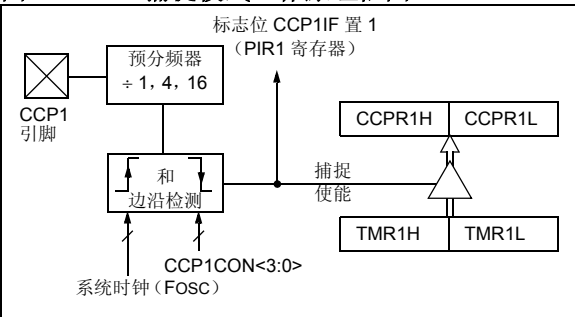
进行捕捉后，PIR1 寄存器中的中断请求标志位 CCP1IF 被置 1。该位必须用软件清零。如果在 CCPR1H 和 CCPR1L 这对寄存器中的值被读出之前又发生另一次捕捉，那么原来的捕捉值会被新捕捉值覆盖（见图 11-1）。

11.1.1 CCP1 引脚配置

在捕捉模式下，应该通过将相关的 TRISC 控制位置 1 将 CCP1 引脚配置为输入。

注： 如果 CCP1 引脚配置为输出，则写端口将产生一次捕捉条件。

图 11-1： 捕捉模式工作原理框图



11.1.2 TIMER1 模式选择

为使 CCP 模块使用捕捉特性，Timer1 必须运行在定时器模式或同步计数器模式。在异步计数器模式下，捕捉操作可能无法进行。

11.1.3 软件中断

当捕捉模式改变时，可能会产生一次误捕捉中断。用户应该保持 PIE1 寄存器的 CCP1IE 位清零以避免误中断。此外，用户还应在任何这种工作模式改变之后清零 PIR1 寄存器的中断标志位 CCP1IF。

11.1.4 CCP 预分频器

CCP1CON 寄存器的 CCP1M<3:0> 位指定了 4 种不同的预分频比。每当关闭 CCP 模块，或 CCP 模块不在捕捉模式时，预分频计数器都将被清零。任何复位都会将预分频计数器清零。

从一个捕捉预分频比切换到另一个不会清零预分频器并可能产生一次中断。要避免意外操作，在改变预分频比前应将 CCP1CON 寄存器清零，以关闭 CCP 模块（见例 11-1）。

例 11-1： 在捕捉预分频比间切换

```
BANKSEL CCP1CON    ;Set Bank bits to point
                    ;to CCP1CON
CLRF    CCP1CON      ;Turn CCP module off
MOVLW   NEW_CAPT_PS ;Load the W reg with
                    ; the new prescaler
MOVWF   CCP1CON      ; move value and CCP ON
MOVWF   CCP1CON      ;Load CCP1CON with this
                    ; value
```

11.2 比较模式

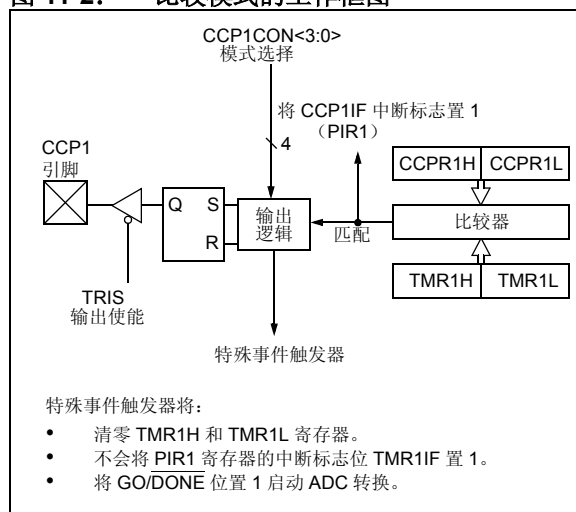
在比较模式下，16 位 CCPR1 寄存器值被不断与 TMR1 的一对寄存器的值相比较。发生匹配时，CCP 模块可能：

- 翻转 CCP1 输出
- 将 CCP1 输出置 1
- 将 CCP1 输出清零
- 触发特殊事件
- 产生软件中断

引脚上的动作取决于 CCP1CON 寄存器的 CCP1M<3:0> 控制位的值。

所有比较模式均可产生中断。

图 11-2: 比较模式的工作框图



11.2.1 CCP1 引脚的配置

用户必须通过清零相关的 TRIS 位将 CCP1 引脚配置为输出。

注： 清零 CCP1CON 寄存器将强制 CCP1 比较输出锁存为缺省低电平。这不是 PORTC 的 I/O 数据锁存。

11.2.2 TIMER1 模式选择

在比较模式下，Timer1 必须运行在定时器模式下或同步计数器模式下。比较操作在异步计数器模式下可能不能正常工作。

11.2.3 软件中断模式

当选择产生软件中断模式 (CCP1M<3:0> = 1010) 时，CCP 模块并不得到 CCP1 引脚的控制权 (见 CCP1CON 寄存器)。

11.2.4 特殊事件触发器

当选定了特殊事件触发模式 (CCP1M<3:0> = 1011) 时，CCP 模式将会：

- 复位 Timer1
- 若 ADC 使能，则启动一次 ADC 转换

在此模式下，CCP 模块不得到 CCP1 引脚的控制权 (见 CCP1CON 寄存器)。

一旦 TMR1H:TMR1L 这对寄存器和 CCPR1H:CCPR1L 这对寄存器之间发生匹配，便会发生 CCP 的特殊事件触发输出。TMR1H:TMR1L 寄存器在 Timer1 时钟的下一个上升沿到来之前不会复位。这使 CCPR1H:CCPR1L 寄存器可作为 Timer1 的 16 位可编程周期寄存器。

- 注**
- 1: CCP 模块的特殊事件触发不会将 PIR1 寄存器的中断标志位 TMR1IF 置 1。
 - 2: 在生成特殊事件触发的时钟边沿和复位 Timer1 的时钟边沿之间，通过更改 CCPR1H 和 CCPR1L 这对寄存器的内容来移除匹配条件，可以预防复位的发生。

PIC16F684

11.3 PWM 模式

PWM 模式将在 CCP1 引脚产生脉宽调制信号。其占空比，周期和分辨率由以下寄存器决定：

- PR2
- T2CON
- CCP1L
- CCP1CON

在脉宽调制 (Pulse-Width Modulation, PWM) 模式下，CCP 模块在 CCP1 引脚上产生高达 10 位分辨率的 PWM 输出。由于 CCP1 引脚与 PORT 数据锁存器复用，必须将该引脚的 TRIS 清零以使能 CCP1 引脚输出驱动器。

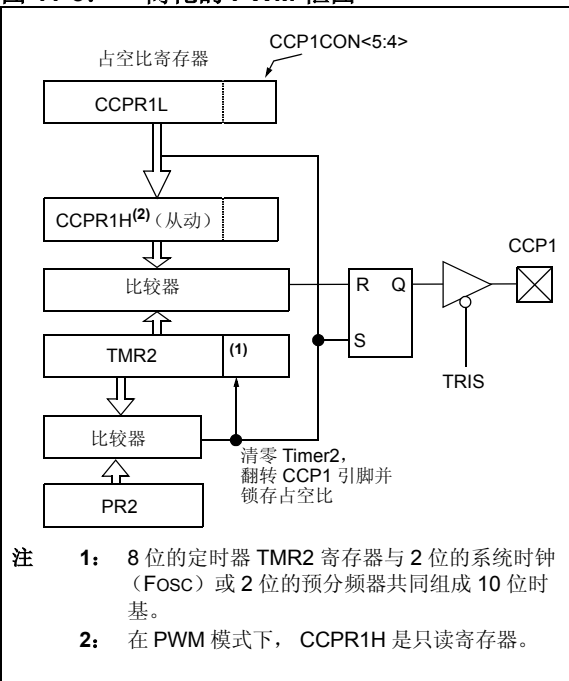
注： 将 CCP1CON 寄存器清零将放弃对 CCP1 引脚的控制。

图 11-3 所示为 PWM 工作的简化框图。

图 11-4 所示为 PWM 信号的典型波形。

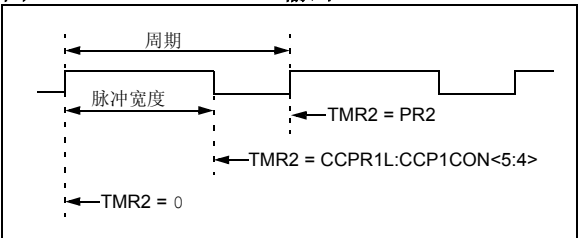
欲了解将 CCP 模块设置为 PWM 操作的详细步骤，请参见第 11.3.7 节 “PWM 工作的设置”。

图 11-3： 简化的 PWM 框图



PWM 输出（图 11-4）由时基（周期）和一段输出保持为高电平（占空比）的时间组成。

图 11-4： CCP PWM 输出



11.3.1 PWM 周期

PWM 周期由 Timer2 的 PR2 寄存器指定。用公式 11-1 可计算 PWM 周期。

公式 11-1: PWM 周期

$$PWM \text{ 周期} = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

当 TMR2 等于 PR2 时，下一次递增周期将发生以下三个事件：。

- TMR2 被清零。
- CCP1 引脚被置 1（例外：若 PWM 占空比 = 0%，引脚不被置 1）。
- PWM 占空比从 CCP1L 锁存到 CCP1H。

注： 确定 PWM 频率时不使用 Timer2 寄存器（见第 7.1 节“Timer2 的工作原理”）。

11.3.2 PWM 占空比

通过对以下几个寄存器写入 10 位值可指定 PWM 占空比：CCPR1L 寄存器和 CCP1CON 寄存器的 DC1B<1:0> 位。CCPR1L 包含八个 MSb，CCP1CON 寄存器的 DC1B<1:0> 位包含两个 LSb。CCP1CON 寄存器的 CCPR1L 和 DC1B<1:0> 可在任何时候被写入。占空比直到周期完成时（即 PR2 和 TMR2 寄存器发生匹配时）才被锁存到 CCP1H 中。使用 PWM 时，CCP1H 寄存器是只读的。

公式 11-2 用于计算 PWM 脉宽。

公式 11-3 用于计算 PWM 占空比。

公式 11-2: 脉冲宽度

$$\text{脉冲宽度} = (CCPR1L:CCP1CON<5:4>) \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

公式 11-3: 占空比

$$\text{占空比} = \frac{(CCPR1L:CCP1CON<5:4>)}{4(PR2 + 1)}$$

CCPR1H 寄存器和 2 位的内部锁存器用于为 PWM 占空比提供双缓冲。双缓冲对 PWM 的无毛刺工作起着非常重要的作用。

8 位定时器 TMR2 寄存器与 2 位的内部系统时钟 (Fosc) 或 2 位的预分频器连接，组成 10 位时基。如果 Timer2 预分频器置为 1:1 则使用系统时钟。

当 10 位时基与 CCPR1H 及 2 位的锁存器匹配时，CCP1 引脚被清零（见图 11-3）。

11.3.3 PWM 分辨率

分辨率决定某个周期的有效占空比。例如，10 位分辨率有 1024 个分立的占空比，而 8 位分辨率则有 256 个分立的占空比。

PR2 为 255 时产生 10 位的最大 PWM 分辨率。分辨率是 PR2 寄存器值的函数，如公式 11-4 所示。

公式 11-4: PWM 分辨率

$$\text{分辨率} = \frac{\log[4(PR2 + 1)]}{\log(2)} \text{ 位}$$

注： 如果脉宽大于周期，那么分配的 PWM 引脚将保持不变。

表 11-2: PWM 频率和分辨率示例 (Fosc = 20 MHz)

PWM 频率	1.22 kHz	4.88 kHz	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
定时器预分频比 (1、4 或 16)	16	4	1	1	1	1
PR2 的值	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最大分辨率 (位)	10	10	10	8	7	6.6

表 11-3: PWM 频率和分辨率示例 (Fosc = 8 MHz)

PWM 频率	1.22 kHz	4.90 kHz	19.61 kHz	76.92 kHz	153.85 kHz	200.0 kHz
定时器预分频比 (1、4 或 16)	16	4	1	1	1	1
PR2 的值	0x65	0x65	0x65	0x19	0x0C	0x09
最大分辨率 (位)	8	8	8	6	5	5

11.3.4 休眠模式下的工作

在休眠模式下，TMR2寄存器不递增，模块的状态不变。如果 CCP1 引脚正在驱动一个值，它将继续驱动该值。器件唤醒时，TMR2 将继续先前的状态。

11.3.5 系统时钟频率的改变

PWM 频率来自系统时钟频率。系统时钟频率的任何改变将导致 PWM 频率的改变。详情请参见第 1.0 节“器件概述”。

11.3.6 复位的影响

任何复位均将强制所有端口为输入模式，并强制 CCP 寄存器为其复位状态。

11.3.7 PWM 工作的设置

应按照以下步骤将 CCP 模块配置为 PWM 工作：

1. 将相关的 TRIS 位置 1 禁止 PWM 引脚（CCP1）的输出驱动器。
2. 装载 PR2 寄存器以设置 PWM 周期。
3. 用适当的值装载 CCP1CON 寄存器将 CCP 模块配置为 PWM 模式。
4. 装载 CCPR1L 寄存器和 CCP1CON 寄存器的 DC1B<1:0> 设置 PWM 占空比。
5. 配置并启动 Timer2：
 - 将 PIR1 寄存器的 TMR2IF 中断标志位清零。
 - 装载 T2CON 寄存器的 T2CKPS 位设置 Timer2 预分频比。
 - 将 T2CON 寄存器的 TMR2ON 位置 1 使能 Timer2。
6. 重新开始一个 PWM 周期后，使能 PWM 输出：
 - 等待 Timer2 溢出（PIR1 寄存器的 TMR2IF 位置 1）。
 - 将相关的 TRIS 位清零使能 CCP1 引脚的输出驱动器。

11.4 PWM（增强模式）

增强型 PWM 模式可在最多四个输出引脚上产生高达 10 位分辨率的 PWM 信号。它通过四种 PWM 输出模式做到

- 单 PWM
- 半桥 PWM
- 全桥 PWM，正向模式
- 全桥 PWM，反向模式

要选择增强型 PWM 模式，CCP1CON 寄存器的 P1M 位必须被正确置 1。

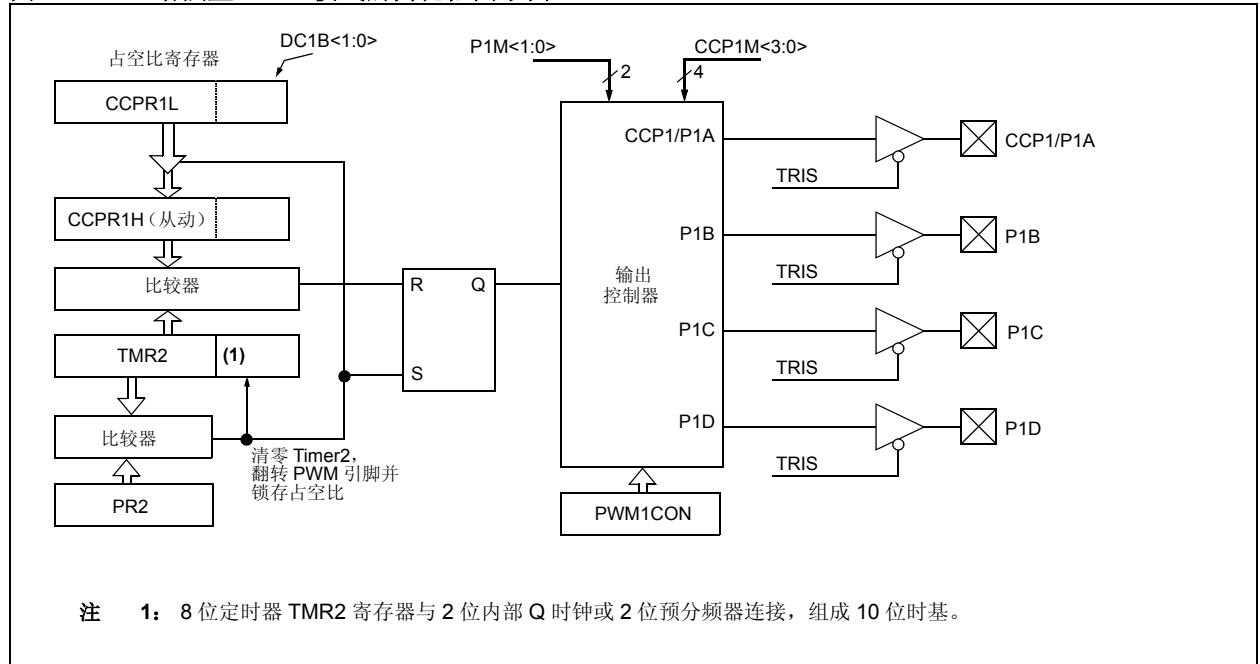
PWM 输出与 I/O 引脚复用，并被指定为 P1A、P1B、P1C 和 P1D。PWM 引脚的极性可配置，可通过将 CCP1CON 寄存器中的 CCP1M 位进行适当置 1 选择极性。

表 11-4 所示为每个增强型 PWM 模式的引脚分配。

图 11-5 所示为增强型 PWM 模块的简化框图。

注：一开始使能 PWM 时，要防止产生不完整的波形，ECCP 模块在产生 PWM 信号前应先等待新的 PWM 周期开始。

图 11-5： 增强型 PWM 模式的简化框图示例



注 1： 必须正确配置每个 PWM 输出的 TRIS 寄存器值。

2： 清零 CCP1CON 寄存器将放弃所有 PWM 输出引脚的 ECCP 控制权。

3： 增强型 PWM 模式所不使用的任何引脚均可用于其他引脚功能。

表 11-4： 不同 PWM 增强模式的引脚分配示例

ECCP 模式	P1M<1:0>	CCP1/P1A	P1B	P1C	P1D
单 PWM	00	是	是	是	是
半桥 PWM	10	是	是	否	否
全桥，正向	01	是	是	是	是
全桥，反向	11	是	是	是	是

图 11-6: PWM（增强模式）输出关系示例（高电平有效状态）

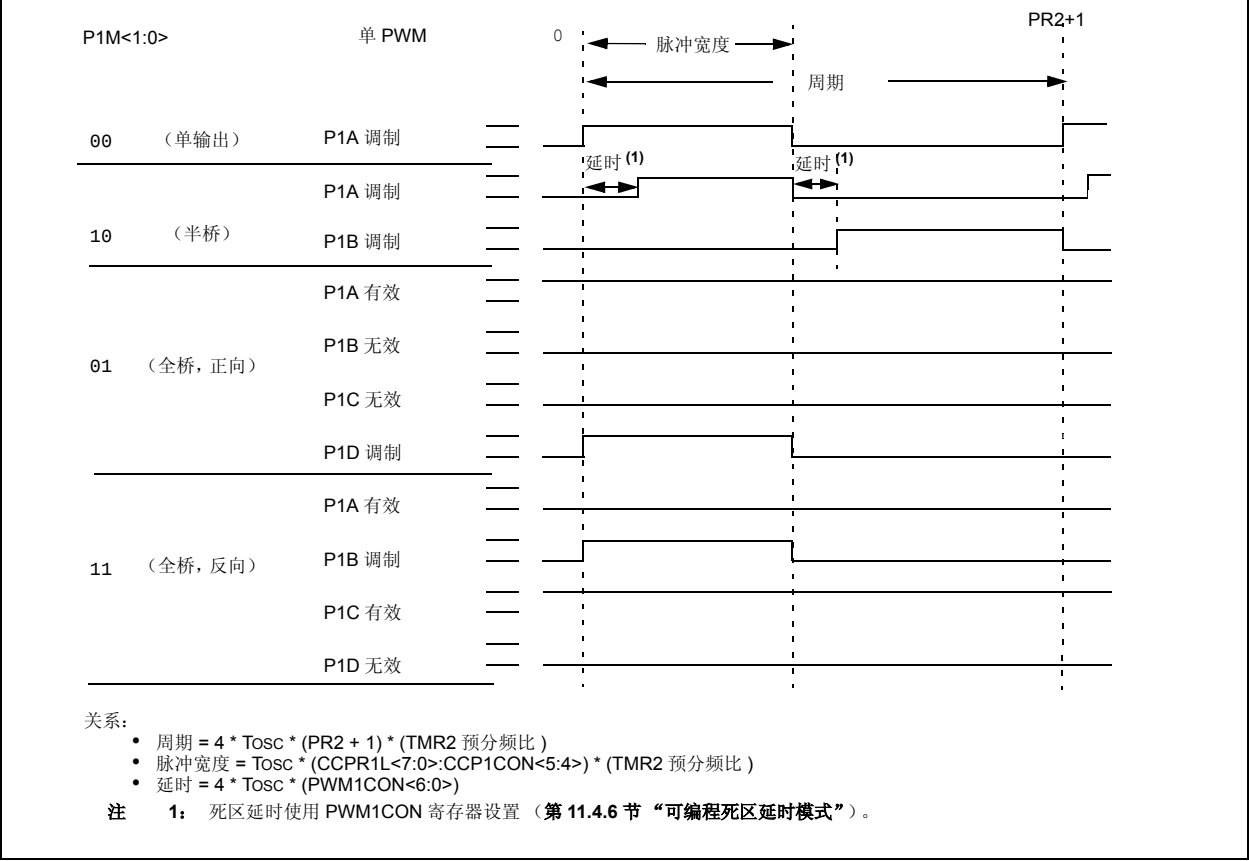
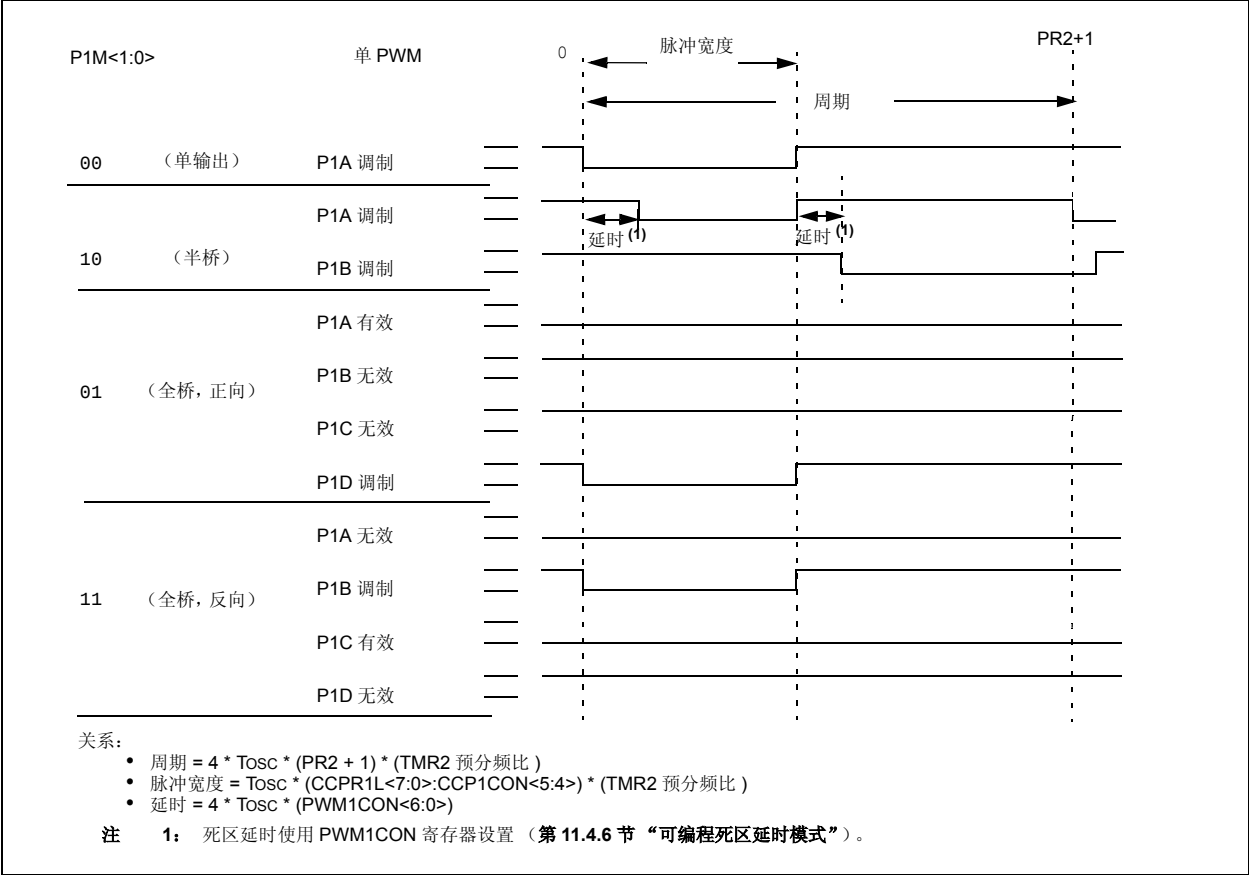


图 11-7: PWM（增强模式）输出关系示例（低电平有效状态）



11.4.1 半桥模式

在半桥模式下，有两个引脚用作输出以驱动推挽负载。PWM 输出信号被输出到 CCP1/P1A 引脚，而互补 PWM 输出信号被输出到 P1B 引脚（见图 11-6）。此模式可用于半桥应用，如图 11-17 所示，或用于全桥应用，此时用两个 PWM 信号调制四个功率开关。

在半桥模式下，可使用编程死区延时防止半桥功率器件中出现穿通电流。PWM1CON 寄存器的 PDC<6:0> 位用于设置将输出驱动为有效前的指令数。如果该值大于占空比，则相应的输出在整个周期中将保持无效状态。死区延时操作的详情请参见第 11.4.6 节“可编程死区延时模式”。

由于 P1A 和 P1B 输出与 PORT 数据锁存器复用，必须清零相关的 TRIS 位以将 P1A 和 P1B 配置为输出。

图 11-8: 半桥 PWM 输出示例

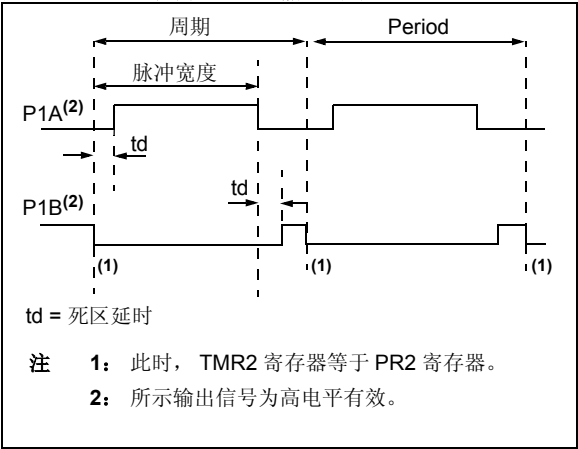
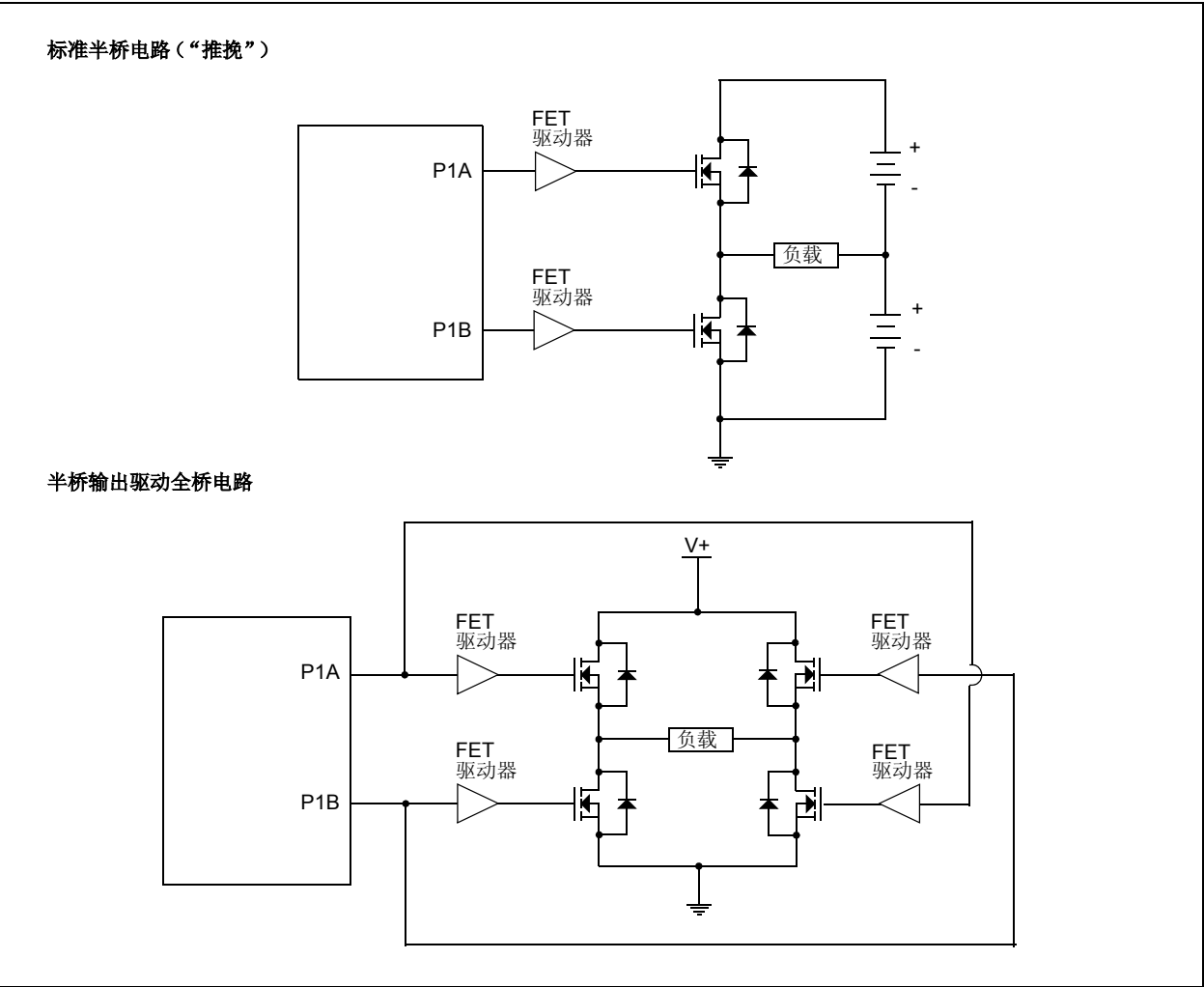


图 11-9: 半桥应用示例



11.4.2 全桥模式

在全桥模式下，所有四个引脚均用作输出。图 11-10 所示为一个全桥应用示例。

在正向模式下，CCP1/P1A 引脚驱动为有效状态，P1D 引脚为调制输出，而 P1B 和 P1C 则被驱动为无效状态，如图 11-11 所示。

在反向模式下，P1C 驱动为有效状态，P1B 引脚为调制输出，而 P1A 和 P1D 则被驱动为无效状态，如图 11-11 所示。

P1A、P1B、P1C 和 P1D 输出与 PORT 数据锁存器复用。必须清零相关 TRIS 位以将 P1A、P1B、P1C 和 P1D 引脚配置为输出。

图 11-10: 全桥应用示例

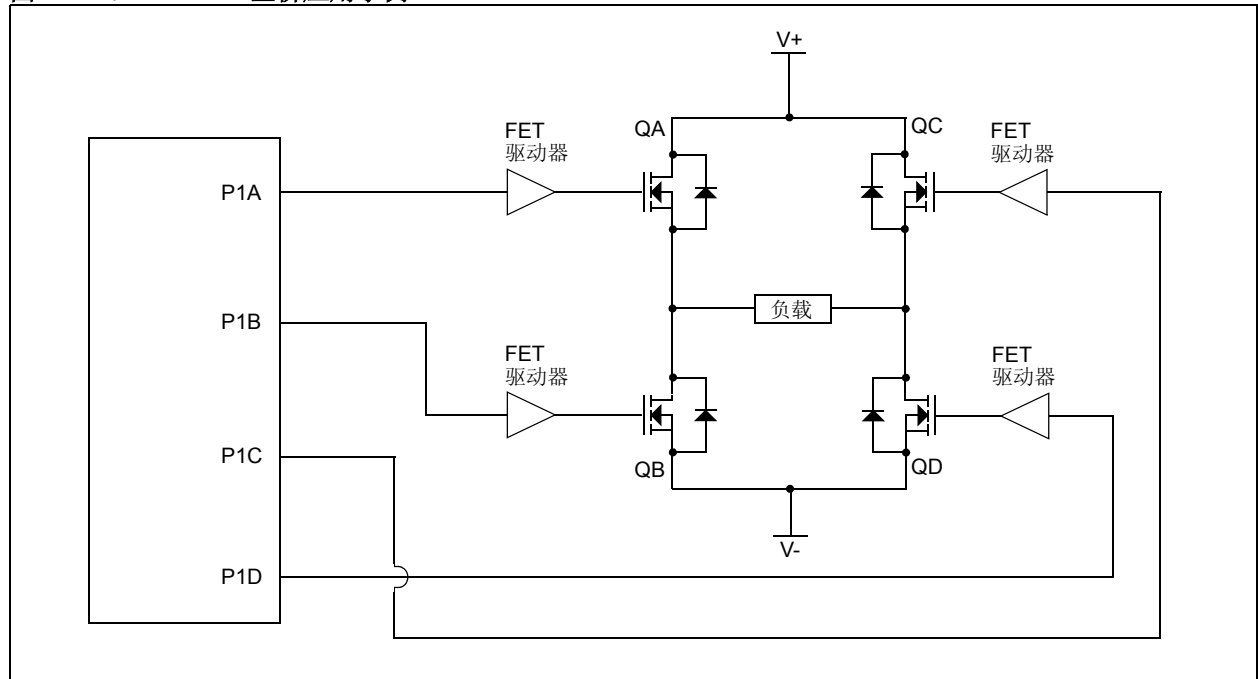
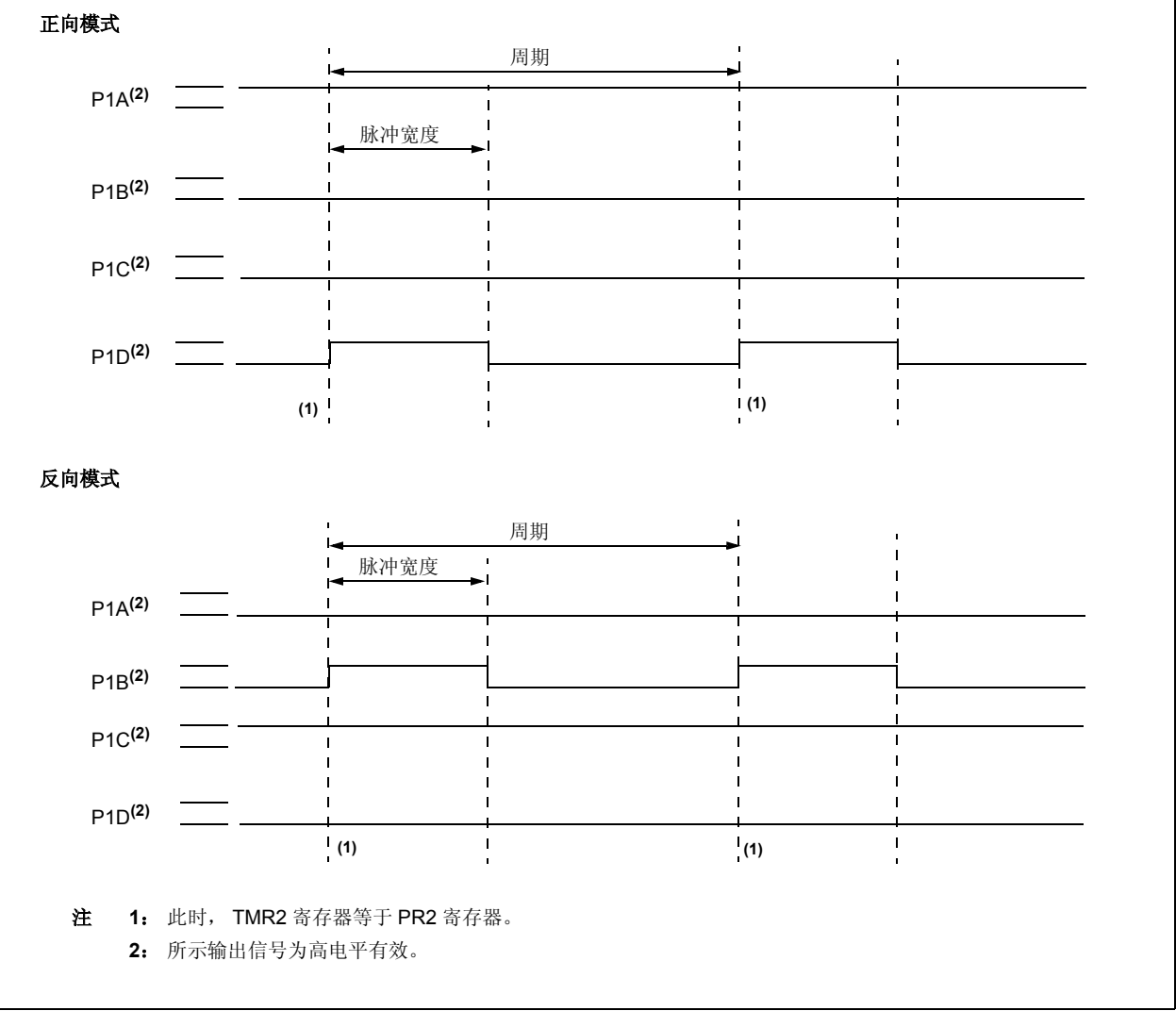


图 11-11： 全桥 PWM 输出示例



11.4.2.1 在全桥模式下改变方向

在全桥模式下，CCP1CON 寄存器的 P1M1 位可供用户控制正 / 反方向。当应用固件改变方向控制位时，模块将在下一个 PWM 周期改变方向。

用软件改变 CCP1CON 寄存器的 P1M1 位可启动方向改变。在当前 PWM 周期前的四个 Timer2 周期，发生以下时序：

- 调制输出（P1B 和 P1D）被置于无效状态。
- 相关的未调制输出（P1A 和 P1C）切换为相反方向驱动。
- 在下一个周期恢复 PWM 调制。

此时序的图示请参见图 11-12。

全桥模式不提供死区延时。在调制一个输出时，一般不需要死区延时。但有一种情况需要死区延时。当以下两个条件同时成立时即发生需要死区延时的情况：

1. 输出占空比达到或接近 100% 时 PWM 输出方向改变。
2. 功率开关（包括功率器件和驱动器电路）的关断时间大于导通时间。

图 11-13 所示为点空比接近 100% 时，PWM 方向从正向变为反向的示例。此示例中，在时间 t1 处，P1A 和 P1D 输出变为无效，而 P1C 输出变为有效。由于功率器件的关断时间大于导通时间，穿通电流将流过功率器件 QC 和 QD（见图 11-10）并持续时间“t”。当 PWM 方向由反向变为正向时，同样的情况将发生在功率器件 QA 和 QB 上。

如果某个应用要求在占空比很高时改变 PWM 方向，以下提供了两种消除穿通电流的方法：

1. 改变方向前将减小 PWM 占空比。
2. 使用能使开关的关断时间快于导通时间的开关驱动器。

其他防止穿通电流的方法也可能存在。

图 11-12: PWM 方向改变示例

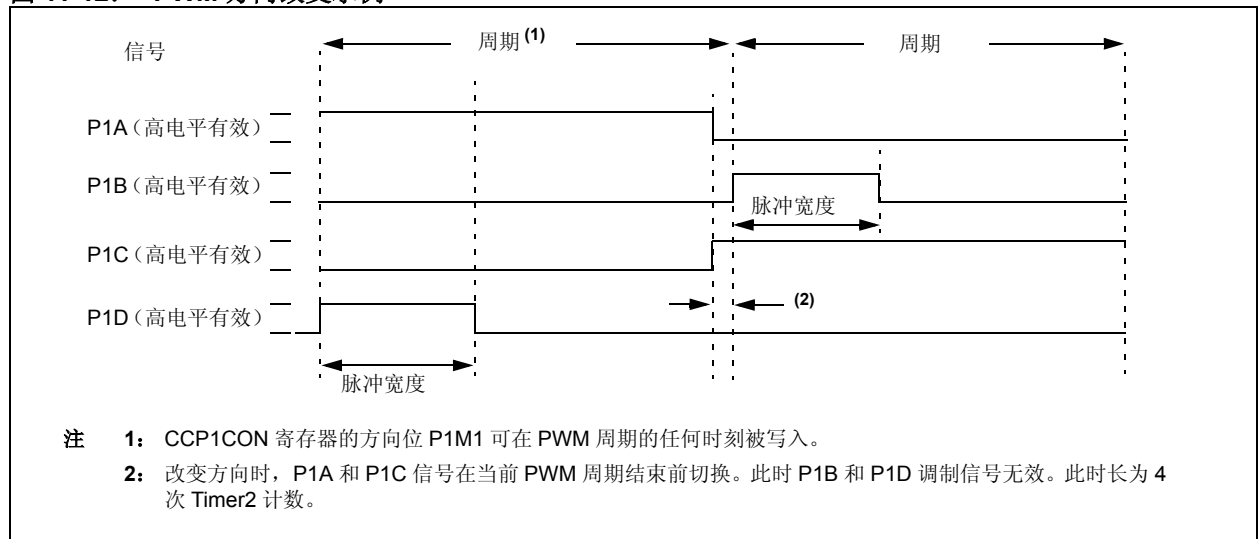
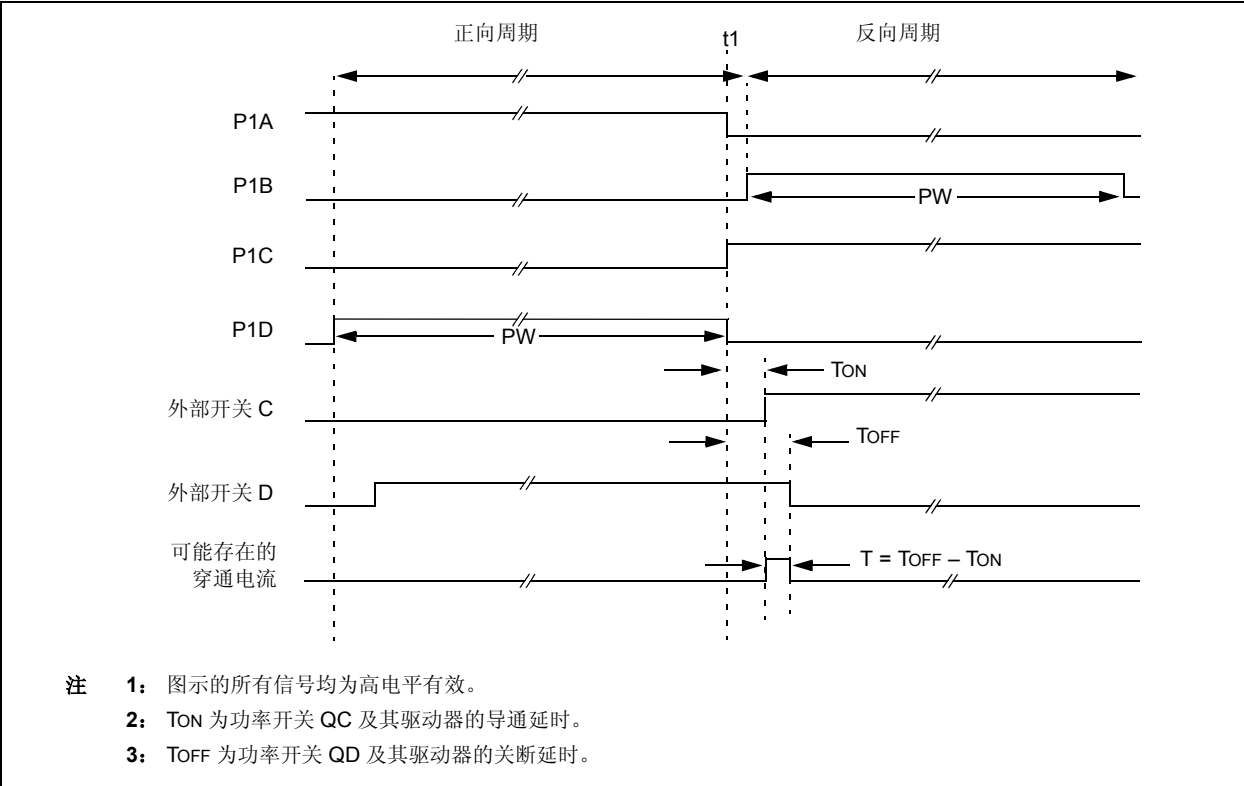


图 11-13: 占空比接近 100% 时 PWM 方向变化示例



11.4.3 启动考虑事项

使用任何 PWM 模式时，应用硬件中必须在 PWM 输出引脚上使用适当的外部上拉 / 下拉电阻。

注: 单片机从复位退出时，所有 I/O 引脚均为高阻态。在单片机以正确的信号电平驱动 I/O 引脚或激活 PWM 输出前，外部电路必须使功率开关置于关断状态。

CCP1CON 寄存器的 CCP1M<1:0> 位可供用户选择每对 PWM 输出引脚（P1A/P1C 和 P1B/P1D）的输出信号为高电平有效还是低电平有效。PWM 输出极性必须在使能 PWM 引脚的输出驱动器前选定。我们不建议在 PWM 引脚的输出驱动器使能时改变极性配置，因为这可能会损坏应用电路。

在 PWM 模块初始化时，P1A、P1B、P1C 和 P1D 输出锁存器可能不在正确的状态下。将 PWM 引脚的输出驱动器与增强型 PWM 模式同时使能可能导致应用电路的损坏。增强型 PWM 模式必须在正确的输出模式下使能，并且在 PWM 引脚的输出驱动器被使能前完成一整个 PWM 周期。一整个 PWM 周期是否完成可通过查看 PIR1 寄存器的 TMR2IF 位在第二个 PWM 周期开始时是否置 1 查看。

11.4.4 E 增强型 PWM 自动关闭模式

PWM 模块支持自动关闭模式，它会在发生外部关闭事件时禁止 PWM 输出。自动关闭模式会将 PWM 输出引脚置于预定状态。该模块用于防止 PWM 损坏应用。

使用 ECCPAS 寄存器的 ECCPASx 位可选择自动关闭源。关闭事件可由以下产生：

- INT 引脚出现逻辑 0
- 比较器 C1
- 比较器 C2
- 在固件中将 ECCPASE 位置 1

关闭状态由 ECCPAS 寄存器的 ECCPASE（自动关闭事件状态）位指示。如果该位为 0，PWM 引脚正常工作。如果该位为 1，PWM 输出处于关闭状态。

发生关闭事件时，将出现两个状况：

ECCPASE 位置 1。ECCPASE 保持置 1 状态直到被固件清零或发生了自动重启（见第 11.4.5 节“自动重启模式”）。

使能的 PWM 引脚被异步置于其关闭状态。PWM 输出引脚被分为两对 [P1A/P1C] 和 [P1B/P1D]。两对引脚的状态由 ECCPAS 寄存器的 PSSAC 和 PSSBD 位决定。每对引脚均可置于以下三种状态之一：

- 驱动为逻辑 1
- 驱动为逻辑 0
- 三态（高阻态）

寄存器 11-2: ECCPAS: 增强型捕捉 / 比较 / PWM 自动关闭控制寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0
bit 7							bit 0

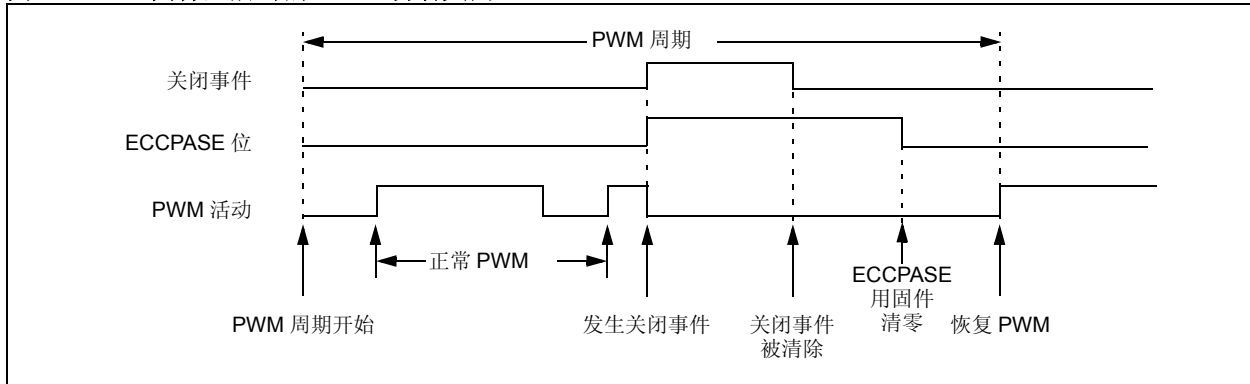
图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **ECCPASE:** ECCP 自动关闭事件状态位
 1 = 发生了自动关闭事件；ECCP 输出处于关闭状态
 0 = ECCP 输出正常工作
- bit 6-4 **ECCPAS<2:0>:** ECCP 自动关闭源选择位
 000 = 禁止自动关闭
 001 = 比较器 1 输出变化
 010 = 比较器 2 输出变化
 011 = 比较器 1 或 2 之一变化
 100 = INT 引脚电压为 V_{IL}
 101 = INT 引脚电压为 V_{IL} 或比较器 1 变化
 110 = INT 引脚电压为 V_{IL} 或比较器 2 变化
 111 = INT 引脚电压为 V_{IL} 或比较器 1/2 之一变化
- bit 3-2 **PSSACn:** P1A 和 P1C 引脚关闭状态控制位
 00 = 驱动引脚 P1A 和 P1C 为 0
 01 = 驱动引脚 P1A 和 P1C 为 1
 1x = P1A 和 P1C 引脚为三态
- bit 1-0 **PSSBDn:** P1B 和 P1D 引脚关闭状态控制位
 00 = 驱动引脚 P1B 和 P1D 为 0
 01 = 驱动引脚 P1B 和 P1D 为 1
 1x = P1B 和 P1D 引脚为三态

- 注 1:** 自动关闭条件是基于电平的信号，而非基于边沿的信号。只要电平不变，自动关闭就不变。
- 2:** 自动关闭条件下禁止写入 ECCPASE 位。
- 3:** 一旦自动关闭条件被清除并且 PWM 重启（通过固件或自动重启），PWM 信号将始终在下一个 PWM 周期开始时重启。

图 11-14: 固件重启时的 PWM 自动关闭 (PRSEN = 0)

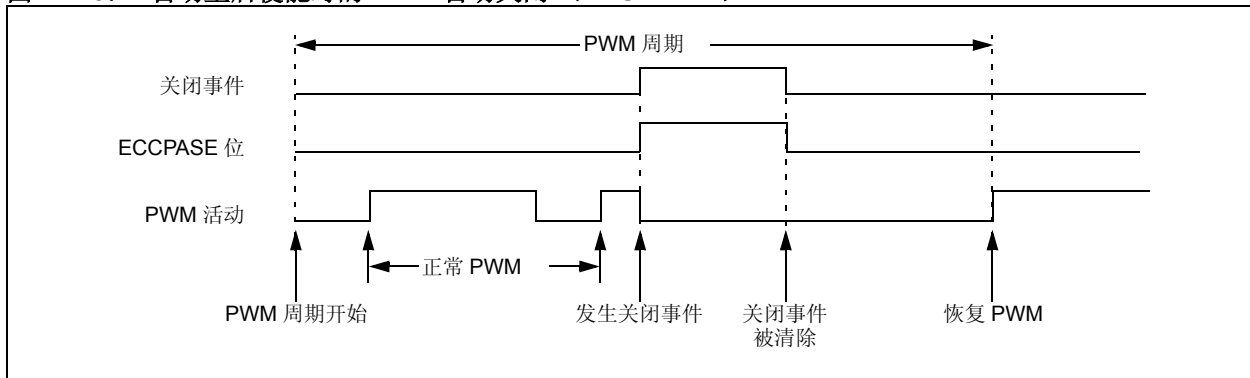


11.4.5 自动重启模式

增强型 PWM 可配置为在自动关闭条件被清除时自动重启 PWM 信号。通过将 PWM1CON 寄存器中的 PRSEN 位置 1 可启用自动重启。

使能自动重启时，只要自动关闭条件有效，ECCPASE 位就保持置 1。当自动关闭条件被清除时，ECCPASE 位将被硬件清零，恢复正常工作。

图 11-15: 自动重启使能时的 PWM 自动关闭 (PRSEN = 1)



11.4.6 可编程死区延时模式

在所有功率开关均调制为 PWM 频率的半桥应用中，功率开关从关断到导通通常需要较长的时间。如果上下两个功率开关同时动作（一个导通另一个关断），在一个开关完全关断前，两个开关可能在一个很短的时间内同时导通。在这段很短的时间内，在两个功率开关中会流过极高的电流（**穿透 (shoot-through) 电流**），使桥路的电源短路。为避免在开关时出现这种极具破坏力的穿透电流，通常使任一功率开关的导通时间延后，以使另一个开关有时间完全关断。

在半桥模式下，使用数字可编程死区延时来避免穿透电流破坏桥路的功率开关。信号从无效状态变为有效状态时发生延时。请参见图 11-17 中的图解说明。相关 PWM1CON 寄存器（寄存器 11-3）的低七位以单片机的指令周期（Tcy，即 4 Tosc）为单位设置延时期限。

图 11-16: 半桥 PWM 输出示例

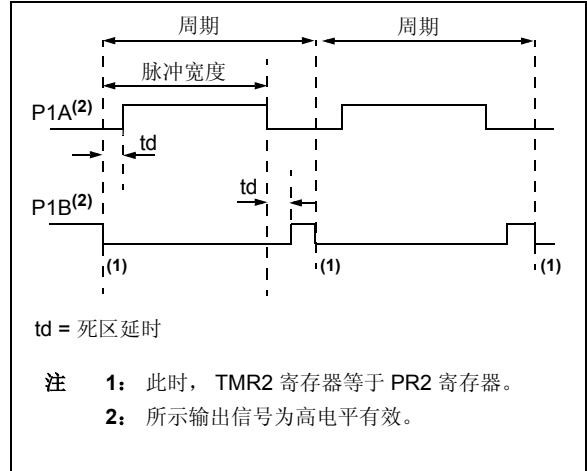
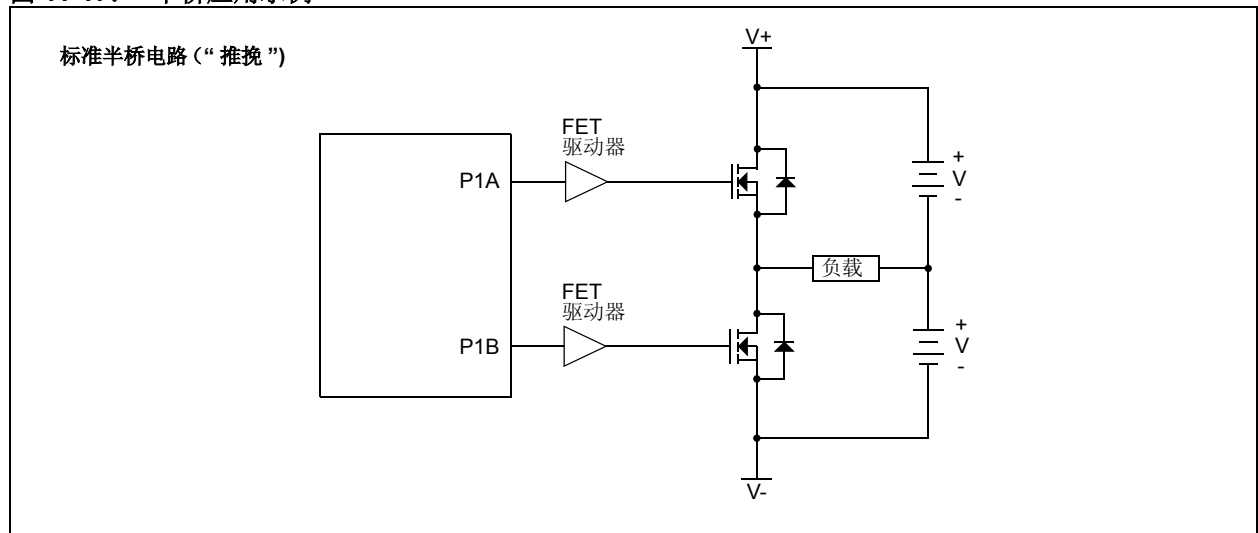


图 11-17: 半桥应用示例



PIC16F684

寄存器 11-3: PWM1CON: 增强型 PWM 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7 **PRSEN:** PWM 重启使能位
 1 = 自动关闭时, ECCPASE 位在退出关闭事件时自动清零) PWM 自动重启
 0 = 自动关闭时, 必须用软件将 ECCPASE 清零以重启 PWM

bit 6-0 **PDC<6:0>:** PWM 延时效计数位
 PDCn = 预定 PWM 信号应转变为有效与 PWM 信号实际转为有效之间的 $F_{osc}/4$ ($4 * T_{osc}$) 周期数

注 1: 双速启动并选择了 LP、XT 或 HS 时, 或使能了故障保护模式时, 该位复位为 0。

表 11-5: 捕捉 / 比较 / PWM 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxx xxxx	uuuu uuuu
CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxx xxxx	uuuu uuuu
CCP1CON	P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0000 0000	0000 0000
CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
ECCPAS	ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0	0000 0000	0000 0000
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
PR2	Timer2 模块周期寄存器								1111 1111	1111 1111
PWM1CON	PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0	0000 0000	0000 0000
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
TMR1L	16 位 TMR1 寄存器最低有效位的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1H	16 位 TMR1 寄存器最高有效位的保持寄存器								xxxx xxxx	uuuu uuuu
TMR2	Timer2 模块寄存器								0000 0000	0000 0000
TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111

图注: — = 未实现单元, 读为 0, u = 不变, x = 未知。捕捉 / 比较 / PWM 不使用阴影单元。

12.0 CPU 的特殊功能

PIC16F684 有许多功能，旨在最大限度地提高系统可靠性，通过减少外部元件将成本降至最低，并提供省电工作模式和代码保护功能。

这些功能包括：

- 复位
 - 上电复位（POR）
 - 上电延时定时器（PWRT）
 - 振荡器起振定时器（OST）
 - 欠压复位（BOR）
- 中断
- 看门狗定时器（WDT）
- 振荡器选择
- 休眠
- 代码保护
- ID 地址单元
- 在线串行编程

PIC16F684 有两个定时器提供必要的上电延时。一个是振荡器起振定时器（OST），旨在确保芯片在晶体振荡器达到稳定之前始终处于复位状态。另一个是上电延时定时器（PWRT），仅在上电时提供 **64 ms**（标称值）的固定延时，用来确保器件在供电电压稳定之前处于复位状态。还有当器件发生欠压时使器件复位的电路，该电路可使用上电延时定时器，提供至少 **64 ms** 的复位延时。有了这三种片上功能，绝大多数应用就无需再外接复位电路了。

休眠模式的设计是为了提供了电流极低的掉电模式。用户可通过以下方法将器件从休眠模式唤醒：

- 外部复位
- 看门狗定时器唤醒
- 中断

有几种振荡器模式可供选择，以使器件适应各种应用。选择 INTOSC 可节约系统成本，而选择 LP 晶振可以节能。通过配置位的设定可选择不同选项（见寄存器 12-1）。

12.1 配置位

可以通过对配置位编程（读为 0）或不编程（读为 1）来选择不同的器件配置，如寄存器 12-1 所示。这些位映射到程序存储器地址单元 2007h 中。

注： 地址 2007h 超出了用户程序存储器空间范围。它属于特殊配置存储器空间（2000h-3FFFh），只能在编程时对其进行访问。更多信息，请参见“*PIC12F6XX/16F6XX Memory Programming Specification*”（DS41204）。

PIC16F684

寄存器 12-1: CONFIG: 配置字寄存器

—	—	—	—	FCMEN	IESO	BOREN1	BOREN0
bit 15				bit 8			

CPD	CP	MCLRE	PWRT	WDTE	FOSC2	FOSC1	FOSC0
bit 7				bit 0			

图注:

R = 可读位	W = 可写位	P = 可编程	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12	未实现: 读为 1
bit 11	FCMEN: 故障保护时钟监视器使能位 1 = 使能故障保护时钟监视器 0 = 禁止故障保护时钟监视器
bit 10	IESO: 内部外部切换位 1 = 使能内部外部切换模式 0 = 禁止内部外部切换模式
bit 9-8	BOREN<1:0>: 欠压复位选择位 ⁽¹⁾ 11 = 使能 BOR 10 = 工作时使能 BOR 且休眠时禁止 BOR 01 = BOR 由 PCON 寄存器的 SBOREN 位控制 00 = 禁止 BOR
bit 7	CPD: 数据代码保护位 ⁽²⁾ 1 = 禁止数据存储器代码保护 0 = 使能数据存储器代码保护
bit 6	CP: 代码保护位 ⁽³⁾ 1 = 禁止程序存储器代码保护 0 = 使能程序存储器代码保护
bit 5	MCLRE: RA3/MCLR 引脚功能选择位 ⁽⁴⁾ 1 = RA3/MCLR 引脚功能为 MCLR 0 = RA3/MCLR 引脚功能为数字输入, MCLR 内部连接到 VDD
bit 4	PWRT: 上电延时定时器使能位 1 = 禁止 PWRT 0 = 使能 PWRT
bit 3	WDTE: 看门狗定时器使能位 1 = 使能 WDT 0 = 禁止 WDT, 同时它通过 WDTCON 寄存器的 SWDTEN 位使能
bit 2-0	FOSC<2:0>: 振荡器选择位 111 = RC 振荡器: RA4/OSC2/CLKOUT 引脚为 CLKOUT 功能, RA5/OSC1/CLKIN 连接 RC 110 = RCIO 振荡器: RA4/OSC2/CLKOUT 引脚为 I/O 功能, RA5/OSC1/CLKIN 连接 RC 101 = INTOSC 振荡器: RA4/OSC2/CLKOUT 引脚为 CLKOUT 功能, RA5/OSC1/CLKIN 为 I/O 功能 100 = INTOSCIO 振荡器: RA4/OSC2/CLKOUT 引脚为 I/O 功能, RA5/OSC1/CLKIN 为 I/O 功能 011 = EC: RA4/OSC2/CLKOUT 引脚为 I/O 功能, RA5/OSC1/CLKIN 连接 CLKIN 010 = HS 振荡器: RA4/OSC2/CLKOUT 和 RA5/OSC1/CLKIN 上连接高速晶体 / 谐振器 001 = XT 振荡器: RA4/OSC2/CLKOUT 和 RA5/OSC1/CLKIN 上连接晶体 / 谐振器 000 = LP 振荡器: RA4/OSC2/CLKOUT 和 RA5/OSC1/CLKIN 上连接低功耗晶体

- 注
- 1: 使能欠压复位不会自动使能上电延时定时器。
 - 2: 关闭代码保护时, 整个数据 EEPROM 都将被擦除。
 - 3: 关闭代码保护时, 整个程序 EEPROM 都将被擦除。
 - 4: 在 INTOSC 或 RC 模式下当 MCLR 有效时, 内部时钟振荡器被禁止。

12.2 校准位

欠压复位（BOR）、上电复位（POR）和 8 MHz 内部振荡器（HFINTOSC）均在出厂时经过校准。其校准值均存储在校准字寄存器（2009h）的熔丝中。利用“PIC12F6XX/16F6XX Memory Programming Specification”（DS41244）中所述的整块擦除序列无法擦除校准字，因此无需重新编程。

12.3 复位

TPIC16F684 有以下几种不同类型的复位：

- 上电复位（POR）
- 正常工作期间的 WDT 复位
- 休眠期间的 WDT 复位
- 正常工作期间的 MCLR 复位
- 休眠期间的 MCLR 复位
- 欠压复位（BOR）

有些寄存器不受任何复位的影响；在上电复位时它们的状态未知，而在其他复位时状态不变。大多数寄存器在以下复位时会复位到各自的“复位状态”：

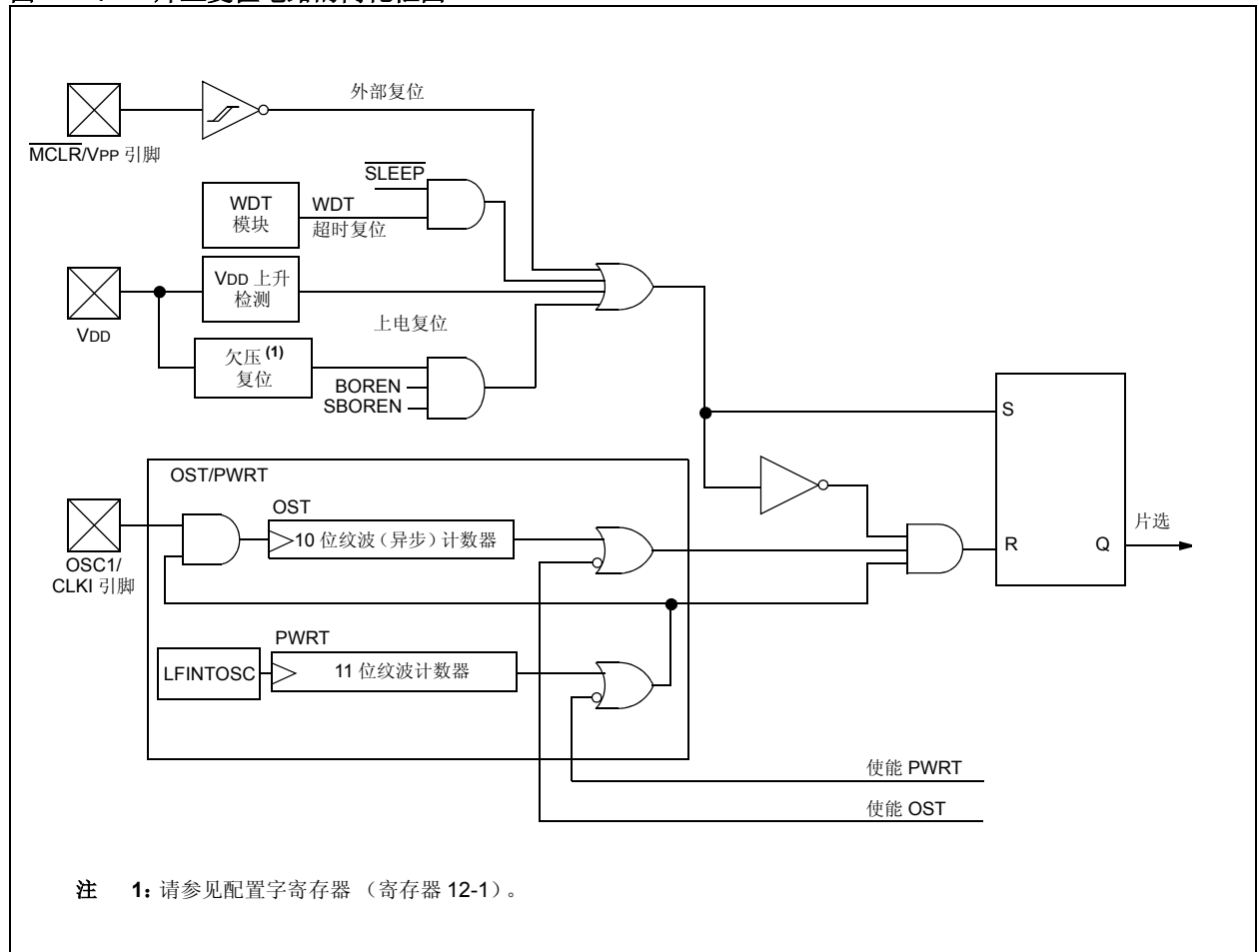
- 上电复位
- MCLR 复位
- 休眠期间的 MCLR 复位
- WDT 复位

WDT 唤醒不会导致寄存器像 WDT 复位那样复位，这是因为唤醒被视为恢复正常工作。 $\overline{TO}$ 和 PD 位在不同的复位情形下会分别被置 1 或清零，如表 12-2 所示。软件可使用这些位判断复位的性质。所有寄存器详细复位状态如表 12-4 所示。

图 12-1 给出了片上复位电路的简化框图。

MCLR 复位路径上有一个噪声滤波器，用来检测并滤除小脉冲。关于脉冲宽度规范，请参见第 15.0 节“电气特性”。

图 12-1： 片上复位电路的简化框图



12.3.1 上电复位（POR）

在 VDD 达到足以使器件正常工作的电平之前，片上上电复位电路将使器件保持在复位状态。要有效利用 POR，只要将 MCLR 引脚通过一个电阻连接到 VDD 即可。需要一个最大上升时间才能达到 VDD。详见第 15.0 节“电气特性”。如果使能了欠压复位，那么该最大上升时间规范将不再适用。欠压复位电路将使器件保持在复位状态，直到 VDD 达到 VBOR（见第 12.3.4 节“欠压复位（BOR）”）。

注： 当 VDD 降低时，上电复位电路不会产生内部复位。要重新使能上电复位，VDD 必须至少保持 100 μ s 的 Vss 电压。

当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN607，“Power-up Trouble Shooting”（DS00607）。

12.3.2 MCLR

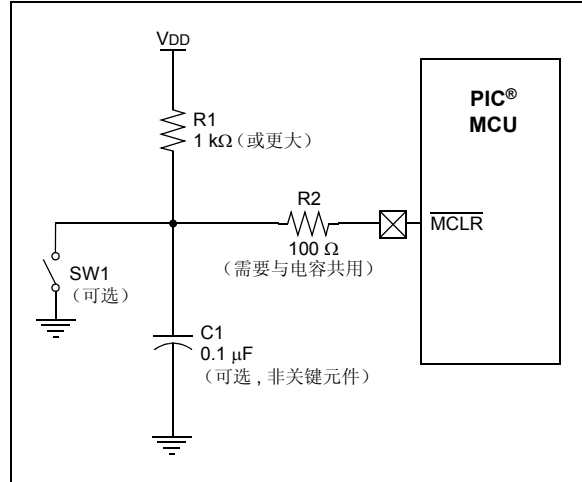
PIC16F684 在 MCLR 复位路径中有一个噪声滤波器。该滤波器检测并滤除小脉冲。

应注意，WDT 复位不会将 MCLR 引脚驱动为低电平。

若施加在 MCLR 引脚上的电压超出规范值，则在 ESD 事件发生期间可导致 MCLR 复位且器件中流过超过规范值的过电流。因此，Microchip 建议不要把 MCLR 引脚直接连接到 VDD。建议使用图 12-2 给出的 RC 网络。

通过清零配置字寄存器中的 MCLRE 位，可使能内部 MCLR 选项。当 MCLRE = 0 时，在内部产生芯片的复位信号。当 MCLRE = 1 时，RA3/MCLR 引脚变成外部复位输入。在这种模式下，RA3/MCLR 引脚具有到 VDD 的弱上拉功能。

图 12-2: 建议的 MCLR 电路



12.3.3 上电延时定时器（PWRT）

上电延时定时器仅在上电时（上电复位或欠压复位）提供一个 64 ms（标称值）的固定延时。上电延时定时器采用 LFINTOSC 振荡器作为时钟源，工作频率为 31 kHz。更多信息，请参见第 3.5 节“内部时钟模式”。只要 PWRT 处于活动状态，芯片就保持在复位状态。PWRT 延时使 VDD 有足够的时间上升到所需的电平。配置位 PWRTE 可以禁止（如果置 1）或使能（如果清零或被编程）上电延时定时器。虽然不是必需的，但是在使能欠压复位时也应使能上电延时定时器。

由于以下原因不同芯片的上电延时定时器的延时也各不相同：

- VDD 差异
- 温度差异
- 制造工艺差异

详见直流参数（第 15.0 节“电气特性”）。

注： 在 MCLR 引脚的低于 Vss 的电压尖峰，包括大于 80 mA 的电流，可导致闭锁。因此，在 MCLR 引脚上施加“低”电平时，应使用阻值在 50-100 Ω 的串联电阻，而不是将该引脚直接拉到 Vss。

12.3.4 欠压复位（BOR）

配置字寄存器中的 BOREN0 和 BOREN1 位用于选择 4 种欠压复位模式中的一种。其中添加了一种允许使用软件或硬件对 BOR 的使能进行控制的模式。当 BOREN<1:0> = 01 时，可由 PCON 寄存器的 SBOREN 位使能 / 禁止 BOR，从而能用软件对其进行控制。通过选择 BOREN<1:0>，可使欠压复位在休眠时被自动禁止，从而节约功耗；而在唤醒后被重新使能。在此模式下，SBOREN 位被禁止。关于配置字的定义，请参见寄存器 12-1。

如果 VDD 下降到 VBOR 以下，且持续时间超过参数值（TBOR）（见第 15.0 节“电气特性”），欠压状况将使器件复位。不管 VDD 的变化速率如何，上述情况都会发生。如果 VDD 低于 VBOR 的时间少于参数值（TBOR），则不一定会发生复位。

任何复位（上电复位、欠压复位或看门狗定时器复位等）都会使芯片保持复位状态，直到 VDD 上升到 VBOR 以上（见图 12-3）。如果使能了上电延时定时器，此时它将启动，并且会使器件保持复位状态的时间延长 64 ms。

注：配置字寄存器中的 PWRTE 位用于使能上电延时定时器。

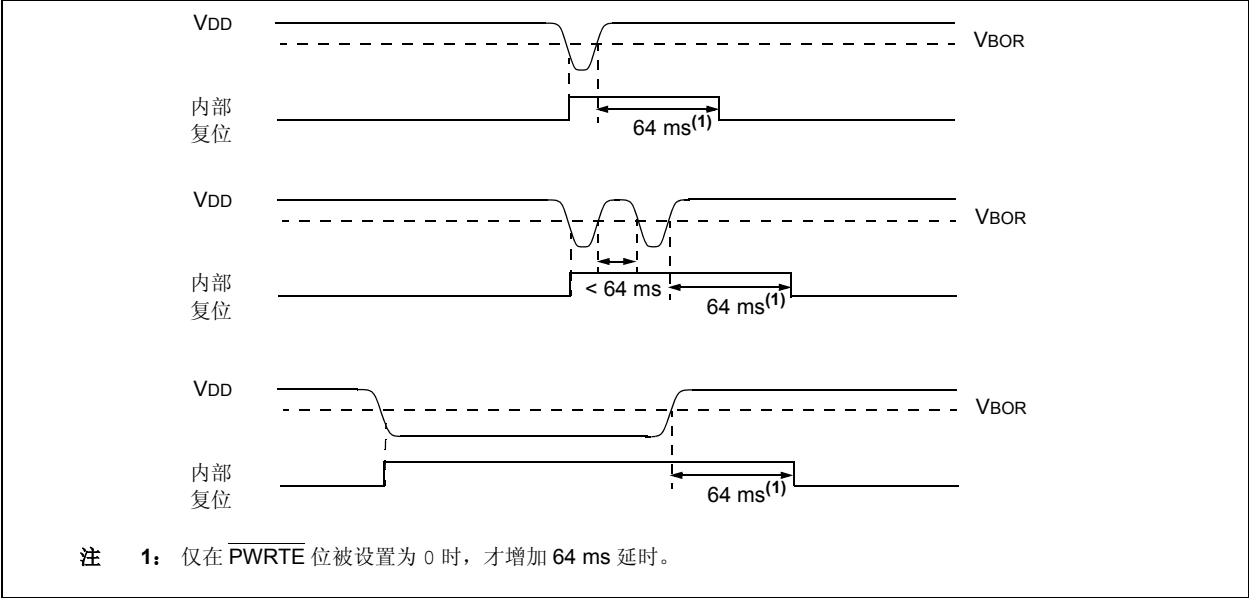
如果在上电延时定时器运行过程中，VDD 降低到 VBOR 以下，芯片将重新回到欠压复位状态并且上电延时定时器会恢复为初始状态。一旦 VDD 上升到 VBOR 以上，上电延时定时器将执行一段 64 ms 的复位。

12.3.5 BOR 校准

DSTEMP 将 BOR 校准值存储在校准字寄存器（2008h）的熔丝中。利用“PIC12F6XX/16F6XX Memory Programming Specification”（DS41244）中所述的整块擦除序列无法擦除校准字，因此无需重新编程。

注：地址 2008h 在用户程序存储器空间以外。它属于特殊配置存储器空间（2000h-3FFFh），只可在编程时访问。更多信息请参见“PIC12F6XX/16F6XX Memory Programming Specification”（DS41204）。

图 12-3： 欠压情形



PIC16F684

12.3.6 延时时序

上电时的延时时序如下：

- 在 POR 延时结束后，施加一段 PWRT 延时。
- PWRT 超时后激活 OST。

总延时时间取决于振荡器配置和 $\overline{\text{PWRT}}\text{E}$ 位的状态。例如，在 EC 模式且 $\overline{\text{PWRT}}\text{E}$ 位被擦除（PWRT 禁止）的情况下，根本不会出现延时。图 12-4、12-5 和 12-6 分别给出了各种情形下的延时时序。当振荡器起振后，通过使能双速启动或故障保护监控器，器件将以 INTOSC 作为时钟源来执行代码（见第 3.7.2 节“双速启动顺序”和第 3.8 节“故障保护时钟监控器”）。

由于延时是由上电复位脉冲触发的，因此如果 $\overline{\text{MCLR}}$ 保持足够长时间的低电平，所有延时都将结束。将 $\overline{\text{MCLR}}$ 电平拉高后，器件将立即开始执行代码（见图 12-5）。这对于测试或同步多个并行工作的 PIC16F684 器件来说是非常有用的。

表 12-5 给出了一些特殊寄存器的复位条件，而表 12-4 给出了所有寄存器的复位条件。

表 12-1: 各种情形下的超时

振荡器配置	上电		欠压复位		从休眠状态唤醒
	$\overline{\text{PWRT}}\text{E} = 0$	$\overline{\text{PWRT}}\text{E} = 1$	$\overline{\text{PWRT}}\text{E} = 0$	$\overline{\text{PWRT}}\text{E} = 1$	
XT, HS, LP	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$
RC, EC, INTOSC	TPWRT	—	TPWRT	—	—

表 12-2: STATUS/PCON 位及其含义

$\overline{\text{POR}}$	$\overline{\text{BOR}}$	$\overline{\text{TO}}$	$\overline{\text{PD}}$	条件
0	x	1	1	上电复位
u	0	1	1	欠压复位
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	正常工作期间的 $\overline{\text{MCLR}}$ 复位
u	u	1	0	休眠期间的 $\overline{\text{MCLR}}$ 复位

图注： u = 不变， x = 未知

表 12-3: 与欠压有关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值 ⁽¹⁾
PCON	—	—	ULPWUE	SBOREN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$	--01 --qq	--0u --uu
STATUS	IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C	0001 1xxx	000q quuu

图注： u = 不变， x = 未知， — = 未实现位，读为 0， q = 取值视具体情况而定。BOR 不使用阴影单元。

注 1： 其他（非上电）复位包括正常工作时的 $\overline{\text{MCLR}}$ 复位和看门狗定时器复位。

12.3.7 电源控制（PCON）寄存器

电源控制寄存器 PCON（地址 8Eh）有两个状态位，用于指示上次发生的复位的类型。

Bit 0 是 $\overline{\text{BOR}}$ （欠压复位）标志位。 $\overline{\text{BOR}}$ 在上电复位时未知。然后，用户必须将该位置 1，并在随后的复位发生时检查 $\overline{\text{BOR}}$ 是否为 0，如果是，则表示已发生欠压复位。当禁止欠压复位电路（配置字寄存器中的 $\text{BOREN}<1:0> = 00$ ）时， $\overline{\text{BOR}}$ 状态位是“无关位”并且不一定预测得到。

Bit 1 是 $\overline{\text{POR}}$ （上电复位）标志位，在上电复位时值为 0，其他情况下不受影响。上电复位后，用户必须对该位写 1。发生后续复位后，如果 $\overline{\text{POR}}$ 为 0，则表示发生了上电复位（即 VDD 可能已经变为了低电平）。

更多信息，请参见第 4.2.4 节“超低功耗唤醒”和第 12.3.4 节“欠压复位（BOR）”。

图 12-4: 上电时的超时时序 ($\overline{\text{MCLR}}$ 延时): 情形 1

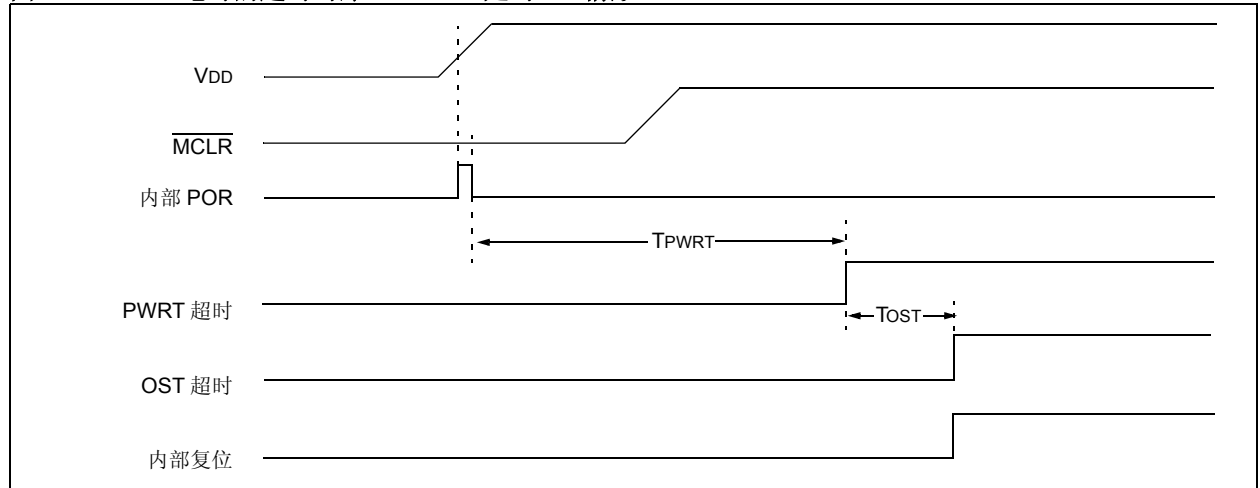


图 12-5: 上电时的超时时序 ($\overline{\text{MCLR}}$ 延时): 情形 2

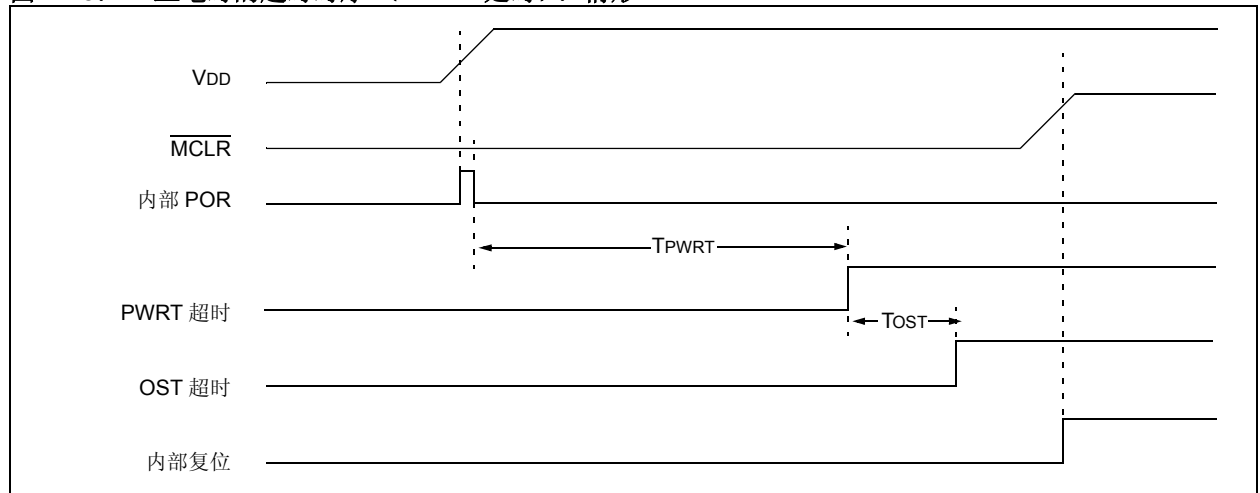
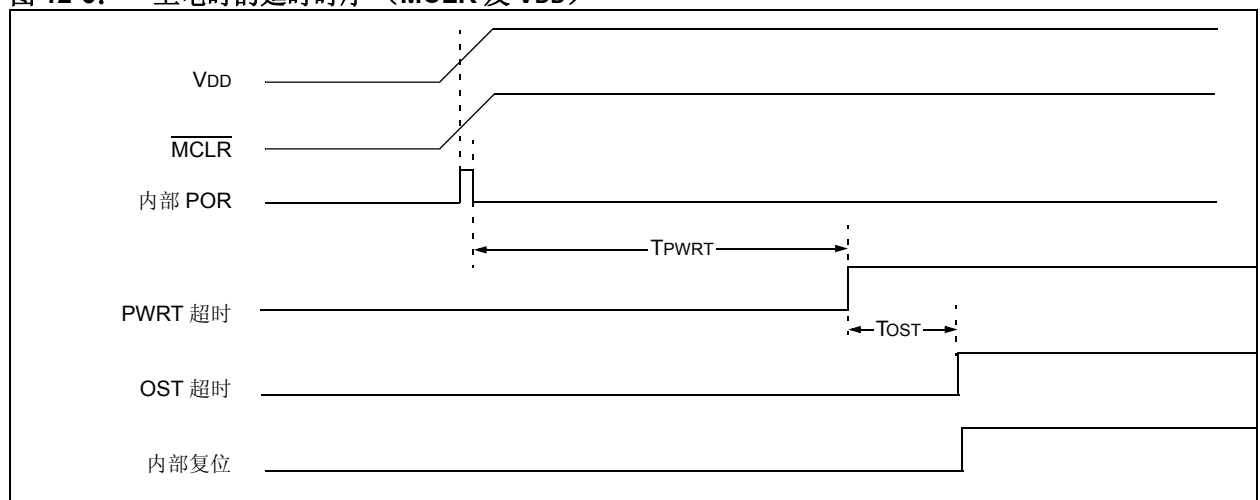


图 12-6: 上电时的延时时序 ($\overline{\text{MCLR}}$ 及 VDD)



PIC16F684

表 12-4: 寄存器的初始状态

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断将器件从休眠状态唤醒 通过 WDT 延时从休眠状态唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h	0000 0000	0000 0000	PC + 1 ⁽³⁾
STATUS	03h/83h	0001 1xxx	000q quuu ⁽⁴⁾	uuuq quuu ⁽⁴⁾
FSR	04h/84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTA ⁽⁶⁾	05h	--x0 x000	--u0 u000	--uu uuuu
PORTC ⁽⁶⁾	07h	--xx 0000	--uu 0000	--uu uuuu
PCLATH	0Ah/8Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
PIR1	0Ch	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 0000	uuuu uuuu	-uuu uuuu
TMR2	11h	0000 0000	0000 0000	uuuu uuuu
T2CON	12h	-000 0000	-000 0000	-uuu uuuu
CCPR1L	13h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCPR1H	14h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCP1CON	15h	0000 0000	0000 0000	uuuu uuuu
PWM1CON	16h	0000 0000	0000 0000	uuuu uuuu
ECCPAS	17h	0000 0000	0000 0000	uuuu uuuu
WDTCON	18h	---0 1000	---0 1000	---u uuuu
CMCON0	19h	0000 0000	0000 0000	uuuu uuuu
CMCON1	1Ah	---- --10	---- --10	---- --uu
ADRESH	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0	1Fh	00-0 0000	00-0 0000	uu-u uuuu
OPTION_REG	81h	1111 1111	1111 1111	uuuu uuuu
TRISA	85h	--11 1111	--11 1111	--uu uuuu
TRISC	87h	--11 1111	--11 1111	--uu uuuu
PIE1	8Ch	0000 0000	0000 0000	uuuu uuuu
PCON	8Eh	--01 --0x	--0u --uq ^(1, 5)	--uu --uu
OSCCON	8Fh	-110 x000	-110 q000	-uuu uuuu

图注: u = 不变, x = 未知, - = 未实现位, 读为 0, q = 取值视具体条件而定。

- 注 1: 如果 VDD 过低, 将激活上电复位, 寄存器将受到不同的影响。
- 2: INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响 (引起唤醒)。
- 3: 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。
- 4: 关于特定条件下的复位值, 请参见表 12-5。
- 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。所有其他复位将导致 bit 0 = u。
- 6: 由 ANSEL 寄存器控制的带有模拟功能的端口引脚在复位后立即读为 0, 即使数据锁存器未定义 (POR) 或不变 (其他复位时)。

表 12-4: 寄存器的初始状态 (续)

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断将器件从休眠状态唤醒 通过 WDT 延时从休眠状态唤醒
OSCTUNE	90h	---0 0000	---u uuuu	---u uuuu
ANSEL	91h	1111 1111	1111 1111	uuuu uuuu
PR2	92h	1111 1111	1111 1111	1111 1111
WPUA	95h	--11 -111	--11 -111	uuuu uuuu
IOCA	96h	--00 0000	--00 0000	--uu uuuu
VRCON	99h	0-0- 0000	0-0- 0000	u-u- uuuu
EEDAT	9Ah	0000 0000	0000 0000	uuuu uuuu
EEADR	9Bh	0000 0000	0000 0000	uuuu uuuu
EECON1	9Ch	---- x000	---- q000	---- uuuu
EECON2	9Dh	---- ----	---- ----	---- ----
ADRESL	9Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON1	9Fh	-000 ----	-000 ----	-uuu ----

图注: u = 不变, x = 未知, - = 未实现位, 读为 0, q = 取值视具体条件而定。

- 注**
- 1: 如果 VDD 过低, 将激活上电复位, 寄存器将受到不同的影响。
 - 2: INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响 (引起唤醒)。
 - 3: 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。
 - 4: 关于特定条件下的复位值, 请参见表 12-5。
 - 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。所有其他复位将导致 bit 0 = u。
 - 6: 由 ANSEL 寄存器控制的带有模拟功能的端口引脚在复位后立即读为 0, 即使数据锁存器未定义 (POR) 或不变 (其他复位时)。

表 12-5: 特殊寄存器的初始状态

条件	程序计数器	状态寄存器	PCON 寄存器
上电复位	000h	0001 1xxx	--01 --0x
正常工作期间的 MCLR 复位	000h	000u uuuu	--0u --uu
休眠期间的 MCLR 复位	000h	0001 0uuu	--0u --uu
WDT 复位	000h	0000 uuuu	--0u --uu
WDT 唤醒	PC + 1	uuu0 0uuu	--uu --uu
欠压复位	000h	0001 1uuu	--01 --u0
通过中断从休眠唤醒	PC + 1 ⁽¹⁾	uuu1 0uuu	--uu --uu

图注: u = 不变, x = 未知, - = 未实现位, 读为 0。

- 注**
- 1: 当器件被中断唤醒且全局中断允许位 GIE 位置 1 时, 执行 PC+1 后, PC 装入中断向是 (0004h)。

12.4 中断

PIC16F684 有以下多种中断源：

- 外部中断 RA2/INT
- Timer0 溢出中断
- PORTA/PORTB 电平变化中断
- 两个比较器中断
- A/D 中断
- Timer1 溢出中断
- Timer2 匹配中断
- EEPROM 数据写中断
- 故障保护时钟监控器中断
- 增强型 CCP 中断

中断控制寄存器（INTCON）和外设中断请求寄存器 1（PIR1）在各自的标志位中记录各种中断请求。INTCON 寄存器还包括各个中断允许位和全局中断允许位。

INTCON 寄存器中的全局中断允许位 GIE 在置 1 时允许所有未屏蔽的中断，而在清零时禁止所有中断。可以通过 INTCON 和 PIE1 寄存器中相应的允许位来禁止各个中断。复位时 GIE 被清零。

响应中断时，自动发生以下动作：

- GIE 被清零以禁止任何其他中断。
- 返回地址被压入堆栈。
- 在 PC 中装入 0004h。

执行“从中断返回”指令 RETFIE 退出中断程序并将 GIE 位置 1，从而重新使能未屏蔽的中断。

INTCON 寄存器包含以下中断标志位：

- INT 引脚中断
- PORTA/PORTB 电平变化中断
- Timer0 溢出中断

外设中断标志位在 PIR1 寄存器中。相应的中断允许位在 PIE1 寄存器中。

PIR1 寄存器包含以下中断标志位：

- EEPROM 数据写中断
- A/D 中断
- 2 个比较器中断
- Timer1 溢出中断
- Timer2 匹配中断
- 故障保护时钟监视器中断
- 增强型 CCP 中断

对于外部中断事件，如 INT 引脚或 PORTA 电平变化中断，中断响应延时将为 3 到 4 个指令周期。确切的延时时间取决于发生中断事件的时间（见图 12-8）。对于单周期或双周期指令，中断响应延时完全相同。进入中断服务程序之后，就可以通过查询中断标志位来确定中断源。在重新允许中断前，必须用软件将中断标志位清零，以避免重复响应该中断。

- | | |
|----------|---|
| 注 | 1: 各中断标志位的置 1 不受相应的中断屏蔽位或 GIE 位状态的影响。
2: 当执行一条清零 GIE 位的指令后，任何等待在下一周期执行的中断都将被忽略。当 GIE 位被再次置 1 后，被忽略的中断仍会继续等待处理。 |
|----------|---|

关于 Timer1、Timer2、比较器、A/D、数据 EEPROM、EUSART、SSP 或增强型 CCP 模块的更多信息，请参见相应的外设章节。

12.4.1 RA2/INT 中断

RA2/INT 引脚上的外部中断是边沿触发的；当 OPTION 寄存器的 INTEDG 位被置 1 时在上升沿触发，而当 INTEDG 位被清零时在下降沿触发。当 RA2/INT 引脚上出现有效边沿时，INTCON 寄存器的 INTF 位置 1。可以通过将 INTCON 寄存器的 INTE 控制位清零来禁止该中断。在重新允许该中断前，必须在中断服务程序中先用软件将 INTF 位清零。如果 INTE 位在进入休眠状态前被置 1，则 RA2/INT 中断能将处理器从休眠状态唤醒。关于休眠的详细信息，请参见第 12.7 节“掉电模式（休眠）”；关于 RA2/INT 中断将处理器从休眠状态唤醒的时序，请参见图 12-10。

- | | |
|-----------|--|
| 注： | 必须对 ANSEL 和 CM2CON0 寄存器进行初始化，以将模拟通道配置为数字输入。配置为模拟输入的引脚总是读为 0。 |
|-----------|--|

12.4.2 TIMER0 中断

TMR0 寄存器溢出 (FFh → 00h) 会将 INTCON 寄存器的 T0IF 位置 1。可以通过置 1/ 清零 INTCON 寄存器的 T0IE 位来使能 / 禁止该中断。关于 Timer0 模块的操作，请参见第 5.0 节 “Timer0 模块”。

12.4.3 PORTA 电平变化中断

PORTA 输入电平的变化会使 INTCON 寄存器的 RABIF 位置 1。可以通过置 1/ 清零 INTCON 寄存器的 RABIE 位来使能 / 禁止该中断。此外，可通过 IOCA 或 IOCB 寄存器对该端口的各个引脚进行配置。

注： 当读操作正在执行时发生了 I/O 引脚电平变化，则 RABIF 中断标志位可能不会被置 1。

图 12-7： 中断逻辑

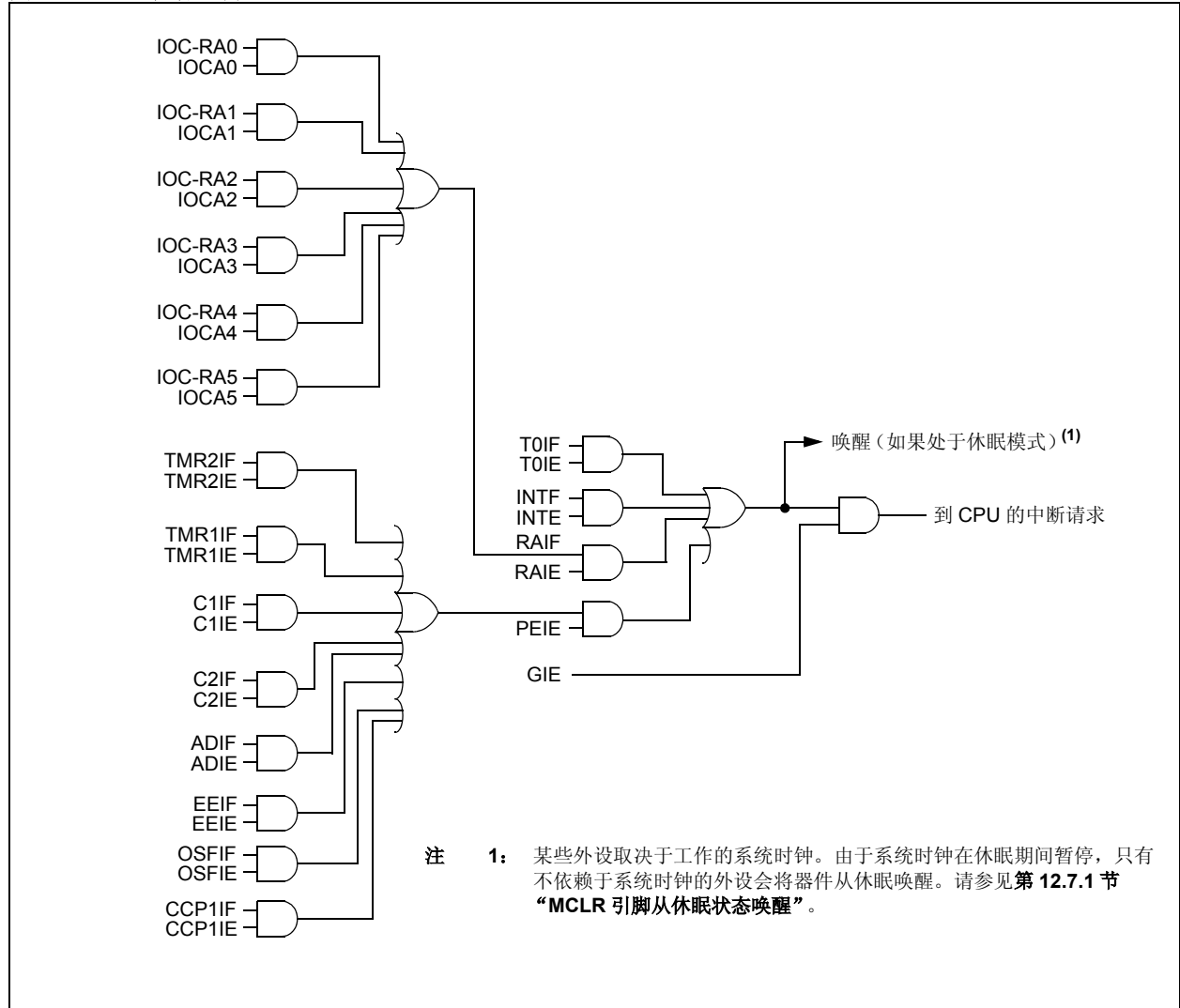


图 12-8: INT 引脚中断时序

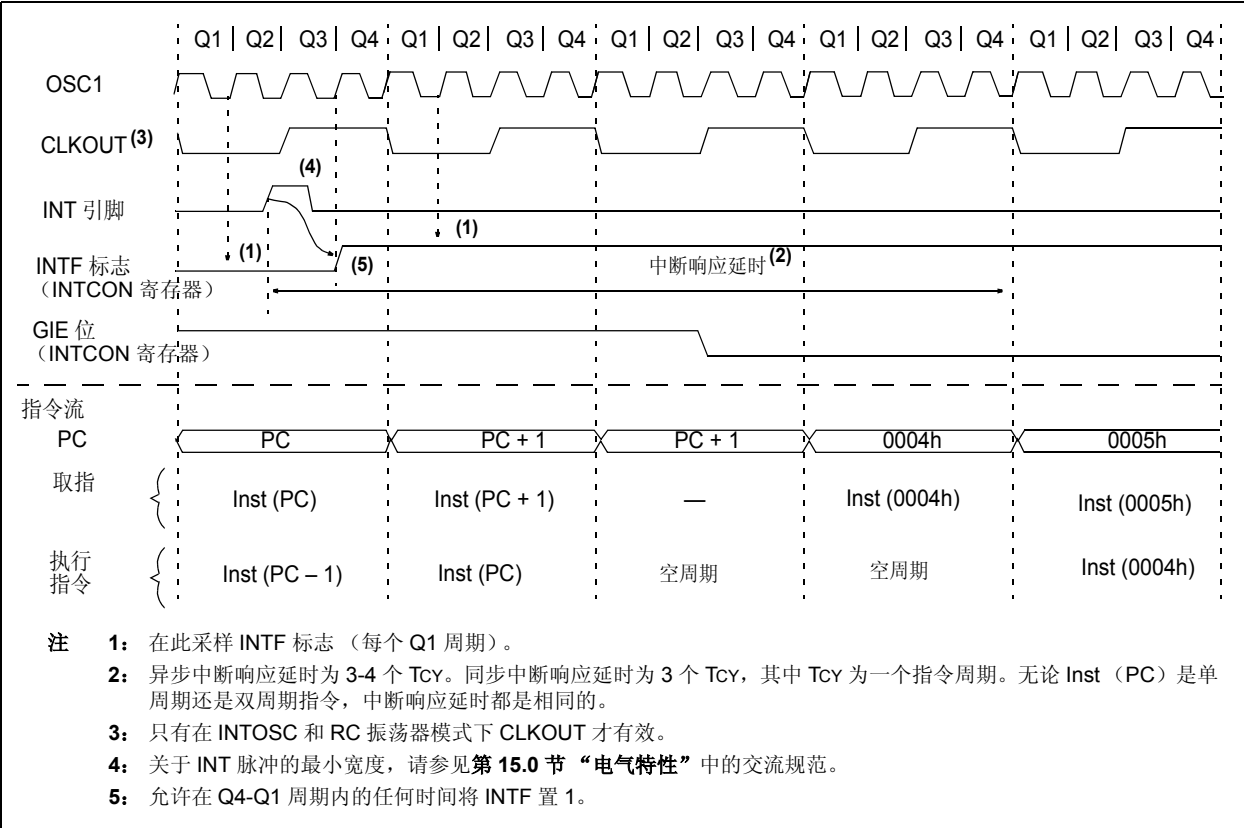


表 12-6: 与中断相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	--00 0000
PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000

图注: x = 未知, u = 不变, -- = 未实现读为 0, q = 取值视具体情况而定。中断模块不使用阴影单元。

12.5 中断的现场保护

在中断期间，仅将返回的 PC 值压入堆栈。通常情况下，用户可能希望在中断期间保存关键寄存器（例如，W 寄存器和状态寄存器）。这必须用软件实现。

应将临时保存寄存器 W_TEMP 和 STATUS_TEMP 置于 GPR 的末 16 字节中（见图 2-2）。这 16 个单元是所有存储区共用的，无需分区。这样就简化了现场保护和恢复操作。例 12-1 中所示的代码可用于：

- 保存 W 寄存器
- 保存状态寄存器
- 执行 ISR 代码
- 恢复状态寄存器（和存储区选择位寄存器）
- 恢复 W 寄存器

注： PIC16F684 通常不需要保存 PCLATH。但是，如果要在 ISR 和主程序中使用计算 GOTO，就必须在 ISR 中保存和恢复 PCLATH。

例 12-1: 将状态寄存器和 W 寄存器保存在 RAM 中

```

MOVWF  W_TEMP      ;Copy W to TEMP register
SWAPF  STATUS,W    ;Swap status to be saved into W
                        ;Swaps are used because they do not affect the status bits
MOVWF  STATUS_TEMP ;Save status to bank zero STATUS_TEMP register
:
:(ISR)              ;Insert user code here
:
SWAPF  STATUS_TEMP,W ;Swap STATUS_TEMP register into W
                        ;(sets bank to original state)
MOVWF  STATUS      ;Move W into STATUS register
SWAPF  W_TEMP,F    ;Swap W_TEMP
SWAPF  W_TEMP,W    ;Swap W_TEMP into W
    
```

PIC16F684

12.6 看门狗定时器（WDT）

WDT 具有以下特性：

- 工作于 LFINTOSC（31 kHz）
- 包含 16 位预分频器
- 与 Timer0 共用 8 位预分频器
- 超时周期从 1 ms 至 268 秒
- 配置位和使用软件控制

WDT 在如表 12-7 所述的情况下清零。

12.6.1 WDT 振荡器

WDT 的时基来源于 31 kHz LFINTOSC。OSCCON 寄存器的 LTS 位不反映 LFINTOSC 是否被使能。

在所有复位时 WDTCON 的值为“---0 1000”。这样标称时基为 17 ms。

注： 当执行振荡器起振定时器（OST）时，WDT 保持复位状态，因为 OST 使用 WDT 纹波计数器来执行振荡器延时计数。OST 计数到期后，WDT 将开始计数（如果使能）。

12.6.2 WDT 控制

WDTE 位在配置字寄存器中。该位置 1 时，WDT 连续运行。

配置字寄存器中的 WDTE 位置 1 时，WDTCON 寄存器中的 SWDTEN 位不起作用。如果 WDTE 清零，那么 SWDTEN 位可用于使能和禁止 WDT。该位置 1 使能 WDT，该位清零禁止 WDT。

OPTION 寄存器的 PSA 和 PS<2:0> 位功能与与 PIC16F684 系列单片机的早期版本相同。更多信息请参见第 5.0 节“Timer0 模块”。

图 12-9: 看门狗定时器框图

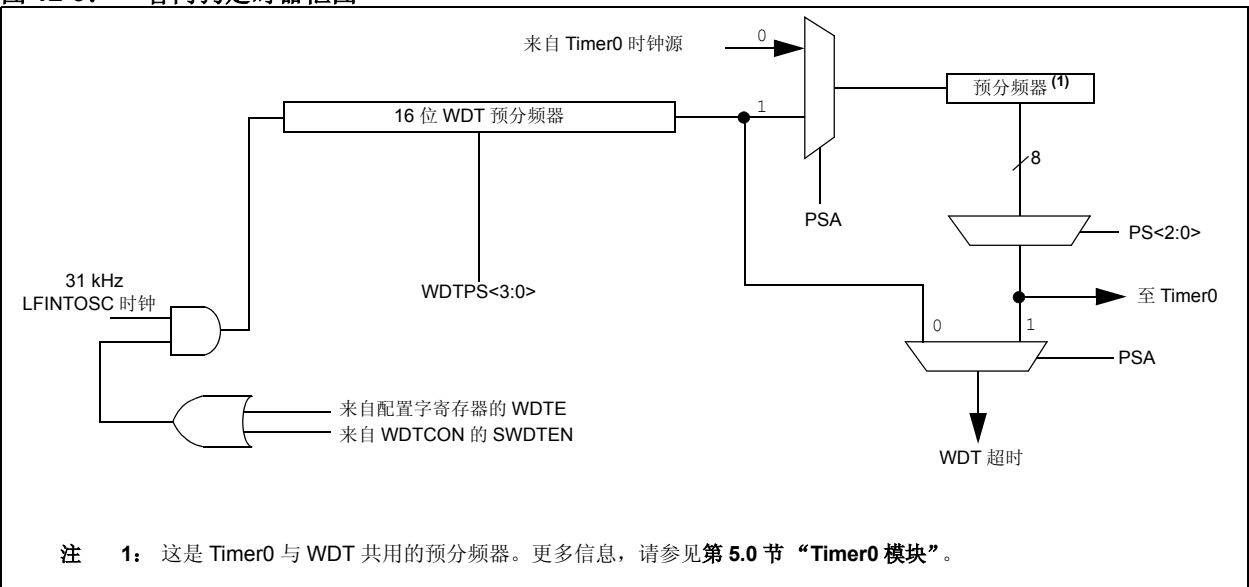


表 12-7: WDT 状态

条件	WDT
WDTE = 0	清零
CLRWDT 命令	
振荡器失效检测	
退出休眠 + 系统时钟 = T1OSC、EXTRC、NTRC 或 EXTCLK	
退出休眠 + 系统时钟 = XT、HS 或 LP	清零直到 OST 结束

寄存器 12-2: WDTCON: 看门狗定时器控制寄存器

U-0	U-0	U-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0
—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN
bit 7							bit 0

图注:

R = 可读位 W = 可写位 P = 可编程 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-5 **未实现:** 读为 0
bit 4-1 **WDTPS<3:0>:** 看门狗定时器周期选择位
 位值 = 预分频比
 0000 = 1:32
 0001 = 1:64
 0010 = 1:128
 0011 = 1:256
 0100 = 1:512 (复位值)
 0101 = 1:1024
 0110 = 1:2048
 0111 = 1:4096
 1000 = 1:8192
 1001 = 1:16384
 1010 = 1:32768
 1011 = 1:65536
 1100 = 保留
 1101 = 保留
 1110 = 保留
 1111 = 保留
bit 0 **SWDTEN:** 软件使能或禁止看门狗定时器位⁽¹⁾
 1 = WDT 开启
 0 = WDT 关闭 (复位值)

注 1: 如果 WDTE 配置位 = 1, 则 WDT 始终被使能, 而与该控制位的状态无关。如果 WDTE 配置位 = 0, 则可以使用该控制位开启 / 关闭 WDT。

表 12-8: 与看门狗定时器相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	所有其他复位值
WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	---0 1000
OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
CONFIG	CPD	CP	MCLRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0	—	—

图注: 看门狗定时器不使用阴影单元。

注 1: 关于配置字寄存器中所有位的操作, 请参见寄存器 12-1。

12.7 掉电模式（休眠）

通过执行 SLEEP 指令可进入掉电模式。

如果使能看门狗定时器：

- WDT 将被清零并保持运行。
- 状态寄存器中的 $\overline{PD}$ 位被清零。
- $\overline{TO}$ 位被置 1。
- 关闭振荡器驱动器。
- I/O 端口保持执行 SLEEP 指令之前的状态（驱动为高电平、低电平或高阻状态）。

为使这种模式下的电流消耗降至最低，所有 I/O 引脚都应保持为 VDD 或 VSS，以确保没有外部电路从 I/O 引脚消耗电流，同时应禁止比较器和 CVREF。为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉为高电平或低电平。为使电流消耗降至最低，T0CKI 输入也应保持为 VDD 或 VSS。还应考虑 PORTA 片上上拉的影响。

$\overline{MCLR}$ 引脚必须为逻辑高电平。

注： 请注意，由于 WDT 超时产生的复位不会将 $\overline{MCLR}$ 引脚驱动为低电平。

12.7.1 $\overline{MCLR}$ 引脚从休眠状态唤醒

可以通过以下任一事件将器件从休眠状态唤醒：

1. $\overline{MCLR}$ 引脚上的外部复位输入。
2. 看门狗定时器唤醒（如果 WDT 使能）。
3. RA2/INT 引脚中断、PORTA 电平变化中断或外设中断。

第一种事件会导致器件复位。后两种事件被认为是程序执行的继续。状态寄存器中的 $\overline{TO}$ 和 $\overline{PD}$ 位用于确定器件复位的原因。 $\overline{PD}$ 位在上电时被置 1，而在执行 SLEEP 指令时被清零。 $\overline{TO}$ 位在发生 WDT 唤醒时被清零。

下列外设中断可以将器件从休眠状态唤醒：

1. TMR1 中断。Timer1 必须用作异步计数器。
2. ECCP 捕捉模式中断。
3. A/D 转换（当 A/D 时钟源为 FRC 时）。
4. EEPROM 写操作完成。
5. 比较器输出状态变化。
6. 电平变化中断。
7. 来自 INT 引脚的外部中断。

由于在休眠期间没有片上时钟处于工作状态，因此其他外设不能产生中断。

当执行 SLEEP 指令时，下一条指令（PC + 1）将预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1（使能）。发生唤醒与 GIE 位的状态无关。如果 GIE 位被清零（禁止），器件将继续执行 SLEEP 指令之后的指令。如果 GIE 位被置 1（使能），器件执行 SLEEP 指令之后的指令，然后跳转到中断地址（0004h）处执行代码。如果不希望执行 SLEEP 指令之后的指令，用户应该在 SLEEP 指令后面放置一条 NOP 指令。

注： 如果禁止了全局中断（GIE 被清零），但有任何一中断源将其中断允许位以及相应的中断标志位置 1，器件将立即从休眠状态唤醒。

器件从休眠状态唤醒时，WDT 都将被清零，而与唤醒原因无关。

12.7.2 使用中断唤醒

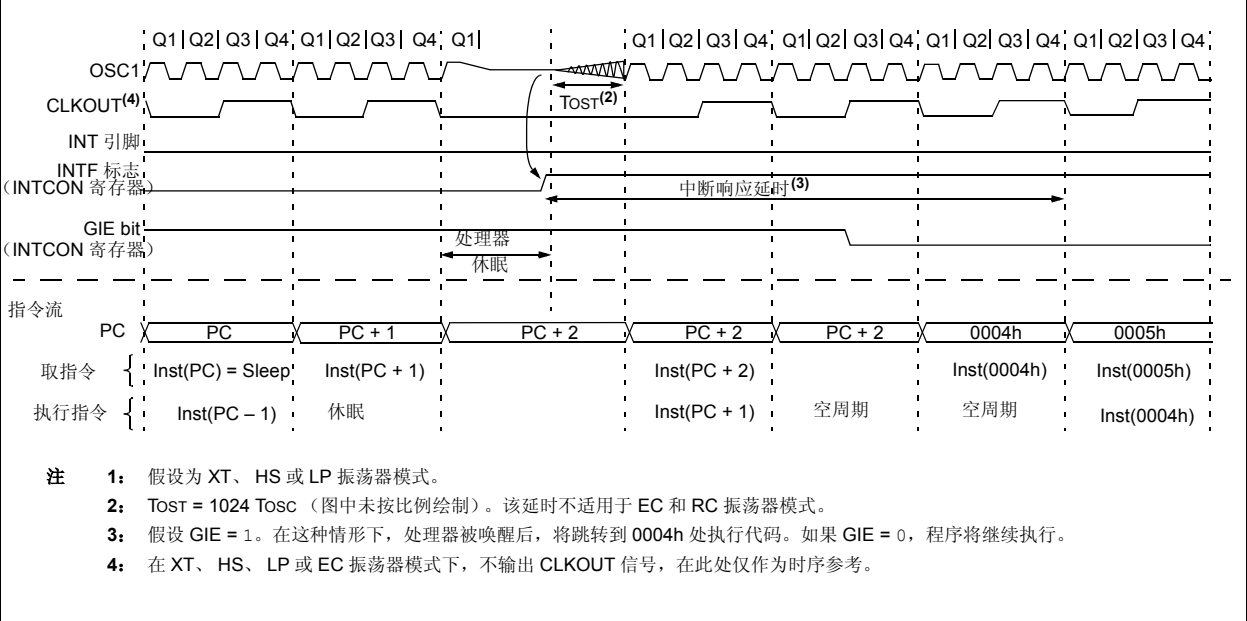
当禁止全局中断（GIE 被清零）时，并且有任何一中断源将其中断允许位和中断标志位置 1，将会发生下列事件之一：

- 如果在执行 SLEEP 之前产生了中断，那么 SLEEP 指令将被作为一条 NOP 指令执行。因此，WDT 及其预分频器和后分频器（如果使能）将不会被清零，并且 $\overline{TO}$ 位将不会被置 1，同时 $\overline{PD}$ 位也不会被清零。
- 如果在执行 SLEEP 指令期间或之后产生了中断，那么器件将被立即从休眠状态唤醒。SLEEP 指令将在唤醒之前执行完毕。因此，WDT 及其预分频器和后分频器（如果使能）将被清零，并且 $\overline{TO}$ 位将被置 1，同时 $\overline{PD}$ 位也将被清零。

即使在执行 SLEEP 指令之前，检测到标志位为 0，它也可能在 SLEEP 指令执行完毕之前被置 1。要确定是否执行了 SLEEP 指令，可测试 $\overline{PD}$ 位。如果 $\overline{PD}$ 位置 1，则说明 SLEEP 指令被当作一条 NOP 指令执行了。

在执行 SLEEP 指令之前，必须先执行一条 CLRWDT 指令，来确保将 WDT 清零。详情请参见图 12-10。

图 12-10： 通过中断将器件从休眠状态唤醒



12.8 代码保护

如果代码保护位未编程, 验证时可以通过使用 ICSP™ 将片上程序存储器读出。

注: 当关闭代码保护功能时, 将擦除整个数据 EEPROM 和闪存程序存储器的内容。更多信息, 请参见 “PIC12F6XX/16F6XX Memory Programming Specification” (DS41204)。

12.9 ID 地址单元

有 4 个存储器单元 (2000h - 2003h) 被指定为 ID 地址单元, 供用户存储校验和或其他代码标识号。在正常执行过程中不能访问这些单元, 但可在编程 / 校验模式下对它们进行读写。只使用了 ID 地址单元的低 7 位。

PIC16F684

12.10 在线串行编程

可在最终应用电路中对 PIC16F684 单片机进行串行编程。通过连接五项即可进行编程：

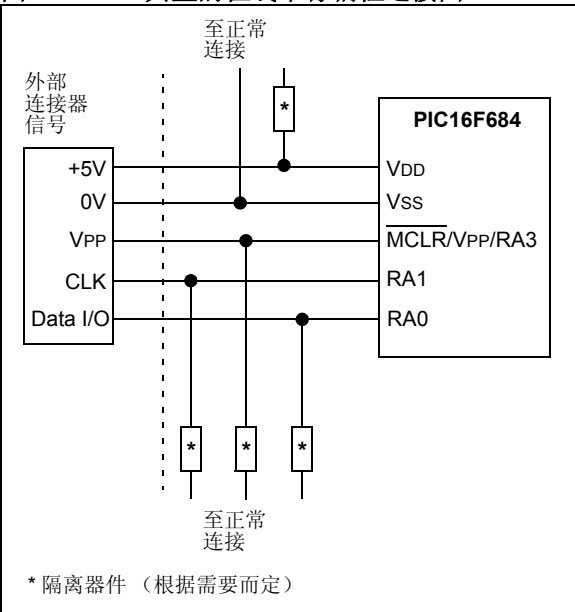
- 时钟
- 数据
- 电源
- 接地
- 编程电压

这使用户可使用未经编程的器件制造电路板，而仅在产品交付前才对单片机进行编程。这样还使最新固件或定制固件得以编程到器件中。

通过将 RA0 和 RA1 引脚同时拉低并将 $\overline{\text{MCLR}}$ (VPP) 引脚的电平从 VIL 升到 VIHh，可将器件置于编程 / 校验模式。更多信息请参见 “PIC12F6XX/16F6XX Memory Programming Specification” (DS41204)。RA0 变成编程数据引脚，而 RA1 变成编程时钟引脚。在此模式下，RA0 和 RA1 均为施密特触发器输入引脚。

图 12-11 给出了典型的在线串行编程连接图。

图 12-11: 典型的在线串行编程连接图



12.11 在线调试

由于在线调试需要使用三个引脚，因此实践中无法利用 14 引脚器件进行 MPLAB® ICD 2 的开发。我们提供了一枚特殊的 20 引脚 DSTEMP ICD 器件与 MPLAB ICD 2 配合使用，提供单独的时钟、数据和 $\overline{\text{MCLR}}$ 引脚，并将通常可用的所有引脚留给用户使用。

使用一个特殊的调试适配器即可用 ICD 器件代替 PIC16F684 器件。该调试适配器是 ICD 器件的惟一输入源。

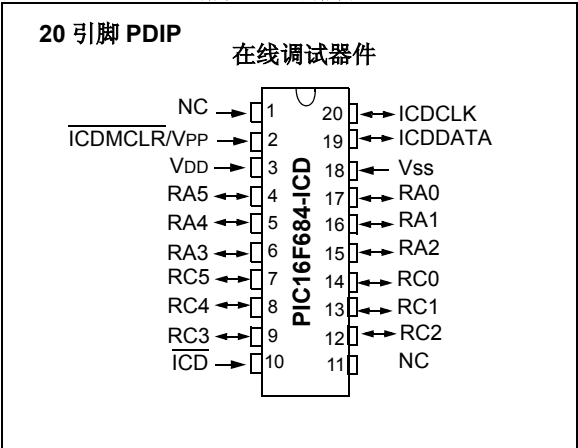
当 PIC16F684 ICD 器件的 $\overline{\text{ICD}}$ 引脚拉低时，其在线调试器的功能就被使能。它与 MPLAB ICD 2 配合使用时可进行简单的调试。单片机的此功能被使能时，有些资源就不能用于一般用途了。表 12-9 所示为后台调试器使用了哪些功能。

表 12-9: 调试器资源

资源	说明
I/O 引脚	ICDCLK 和 ICDDATA
堆栈	1 级
程序存储器	地址 0h 必须为 NOP 700h-7FFh

更多信息请参见《MPLAB® ICD 2 在线调试器用户指南》(DS51331A_CN)。该指南可从 Microchip 网站 (www.microchip.com) 下载。

图 12-12: 20 引脚 ICD 引脚图



13.0 指令集汇总

PIC16F684 指令集具有高度正交性，由以下三种基本类型的指令组成：

- 字节操作类指令
- 位操作类指令
- 立即数和控制操作类指令

每一条 PIC16 指令字长是 14 位，由说明指令类型的操作码和进一步说明指令具体操作的一个或多个操作数组成。图 13-1 给出了上述各种类型的指令格式，表 13-1 给出了不同操作码字段的说明。

表 13-1 列出了 MPASM™ 汇编器可识别的指令。

对于字节操作类指令，“f”表示文件寄存器标识符，“d”表示目标寄存器标识符。文件寄存器标识符指定了指令使用的文件寄存器。

目标标识符指定了操作结果的存放位置。如果“d”为 0，操作结果存入 W 寄存器。如果“d”为 1，操作结果存入指令指定的文件寄存器。

对于位操作类指令，“b”表示位段标识符，它可选择受到操作影响的位，而“f”表示该位所处的文件寄存器地址。

对于立即数和控制操作类指令，“k”表示一个 8 位或 11 位的常数或立即数。

每个指令周期由 4 个振荡器周期组成；因此，对于频率为 4 MHz 的振荡器，正常的指令执行时间为 1 μs。除非条件测试为真或指令的结果改变了程序计数器的值，所有的指令在一个指令周期内执行完成。如果条件测试为真或指令的结果改变了程序计数器的值，指令执行需要两个指令周期，在第二个周期内执行一条 NOP 指令。

所有指令示例均使用“0xhh”来表示一个十六进制数，其中“h”表示一个十六进制数。

13.1 读—修改—写操作

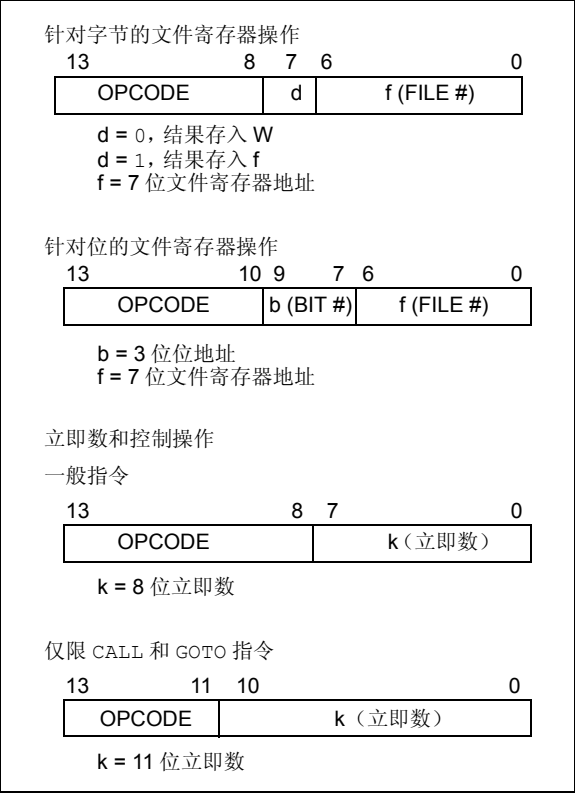
任何一个将文件寄存器指定为指令的一部分的指令都进行读—修改—写（RMW）操作。读寄存器、修改数据并根据指令或目标标识符“d”存储结果。即使指令写入该寄存器，还是会发生对寄存器的读操作。

例如，CLRF PORTA 指令将读取 PORTA，清除所有数据位，然后把结果写回到 PORTA。这个示例中会产生意外后果，即清除将 RABIF 标志位置 1 的条件。

表 13-1: 操作码字段说明

字段	说明
f	寄存器文件地址（0x00 至 0x7F）
w	工作寄存器（累加器）
b	8 位文件寄存器内的位地址
k	立即数、常数或标号
x	无关位（=0 或 1）。 汇编器将在 x = 0 时生成代码。建议使用这种形式，以便与所有 Microchip 软件工具兼容。
d	目标寄存器选择；d = 0：结果存入 W， d = 1：结果存入文件寄存器 f。 缺省值 d = 1。
PC	程序计数器
TO	超时标志位
C	进位位
DC	半进位位
Z	零标志位
PD	掉电标志位

图 13-1: 指令的一般格式



PIC16F684

表 13-2: PIC16F684 指令集

助记符, 操作数		说明	周期	14 位操作码				影响的 状态位	注释
				MSb		LSb			
针对字节的文件寄存器操作									
ADDWF	f, d	W 与 f 相加	1	00	0111	dfff	ffff	C, DC, Z	1, 2
ANDWF	f, d	W 与 f 相与	1	00	0101	dfff	ffff	Z	1, 2
CLRF	f	将 f 清零	1	00	0001	1fff	ffff	Z	2
CLRWF	—	将 W 清零	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	求 f 的补码	1	00	1001	dfff	ffff	Z	1, 2
DECf	f, d	f 减 1 操作	1	00	0011	dfff	ffff	Z	1, 2
DECFSZ	f, d	f 减 1 操作, 若为 0 则跳过	1(2)	00	1011	dfff	ffff		1, 2, 3
INCF	f, d	f 加 1 操作	1	00	1010	dfff	ffff	Z	1, 2
INCFSZ	f, d	f 加 1 操作, 若为 0 则跳过	1(2)	00	1111	dfff	ffff		1, 2, 3
IORWF	f, d	W 与 f 同或	1	00	0100	dfff	ffff	Z	1, 2
MOVF	f, d	传送 f	1	00	1000	dfff	ffff	Z	1, 2
MOVWF	f	将 W 送至 f	1	00	0000	1fff	ffff		
NOP	—	空操作	1	00	0000	0xx0	0000		
RLF	f, d	f 寄存器带进位位左循环	1	00	1101	dfff	ffff	C	1, 2
RRF	f, d	f 寄存器带进位位右循环	1	00	1100	dfff	ffff	C	1, 2
SUBWF	f, d	f 减 W	1	00	0010	dfff	ffff	C, DC, Z	1, 2
SWAPF	f, d	f 半字节交换	1	00	1110	dfff	ffff		1, 2
XORWF	f, d	W 与 f 异或	1	00	0110	dfff	ffff	Z	1, 2
针对位的文件寄存器操作									
BCF	f, b	将 f 位清零	1	01	00bb	bfff	ffff		1, 2
BSF	f, b	将 f 位置 1	1	01	01bb	bfff	ffff		1, 2
BTFSZ	f, b	测试 f 位, 若为 0 则跳过	1 (2)	01	10bb	bfff	ffff		3
BTFSZ	f, b	测试 f 位, 若为 1 则跳过	1 (2)	01	11bb	bfff	ffff		3
立即数和控制操作									
ADDLW	k	立即数与 W 相加	1	11	111x	kkkk	kkkk	C, DC, Z	
ANDLW	k	立即数与 W 相与	1	11	1001	kkkk	kkkk	Z	
CALL	k	调用子程序	2	10	0kkk	kkkk	kkkk		
CLRWDT	—	清零看门狗定时器	1	00	0000	0110	0100	$\overline{TO}$, $\overline{PD}$	
GOTO	k	转移	2	10	1kkk	kkkk	kkkk		
IORLW	k	立即数与 W 同或	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	立即数移至 W	1	11	00xx	kkkk	kkkk		
RETFIE	—	中断返回	2	00	0000	0000	1001		
RETLW	k	立即数送到 W 中返回	2	11	01xx	kkkk	kkkk		
RETURN	—	从子程序返回	2	00	0000	0000	1000		
SLEEP	—	进入待机模式	1	00	0000	0110	0011	$\overline{TO}$, $\overline{PD}$	
SUBLW	k	立即数减 W	1	11	110x	kkkk	kkkk	C, DC, Z	
XORLW	k	立即数与 W 异或	1	11	1010	kkkk	kkkk	Z	

- 注 1: 当 I/O 寄存器作为其自身的函数被修改时 (例如, MOVF GPIO, 1), 所使用的值是引脚的当前值。例如, 如果在配置为输入的引脚上, 数据锁存值为 1, 并被外部器件驱动为低电平, 那么被写回的数据值将为 0。
- 2: 如果指令在 TMR0 寄存器上执行 (且适当时 d = 1), 分配给 Timer0 模块的预分频器将被清零。
- 3: 如果程序计数器 (PC) 被修改或条件测试为真, 则指令的执行需要两个周期。第二个周期执行一条 NOP 指令。

13.2 指令说明

ADDLW 立即数与 W 相加

语法: [标号] ADDLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) + k \rightarrow (W)$
 影响的状态位: C, DC, Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 相加, 结果存入 W 寄存器。

ADDWF W 与 f 相加

语法: [标号] ADDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) + (f) \rightarrow (\text{目标寄存器})$
 影响的状态位: C, DC, Z
 说明: 将 W 寄存器与 f 寄存器的内容相加。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

ANDLW 立即数与 W 相与

语法: [标号] ANDLW k
 操作数: $0 \leq k \leq 255$
 操作: $((W) .AND. (k) \rightarrow (W))$
 影响的状态位: Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 相与。结果存入 W 寄存器。

ANDWF W 与 f 相与

语法: [标号] ANDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) .AND. (f) \rightarrow (\text{目标寄存器})$
 影响的状态位: Z
 说明: 将 W 寄存器与 f 寄存器的内容相与。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

BCF 将 f 位清零

语法: [标号] BCF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $0 \rightarrow (f)$
 影响的状态位: 无
 说明: f 寄存器的第 b 位被清零。

BSF 将 f 位置 1

语法: [标号] BSF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $1 \rightarrow (f)$
 影响的状态位: 无
 说明: f 寄存器的第 b 位被置 1。

BTFSC 测试 f 位, 若为 0 则跳过

语法: [标号] BTFSC f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: 如果 $(f) = 0$, 则跳过
 影响的状态位: 无
 说明: 如果 f 寄存器的第 b 位为 1, 则执行下一条指令。
 如果 f 寄存器的第 b 位为 0, 则放弃下一条指令, 代之执行一条 NOP 指令, 使之成为一条双周期指令。

PIC16F684

BTFSS	测试 f 位，若为 1 则跳过	CLRWDT	清零看门狗定时器
语法:	[标号] BTFSS f,b	语法:	[标号] CLRWDT
操作数:	$0 \leq f \leq 127$ $0 \leq b < 7$	操作数:	无
操作:	如果 $(f < b) = 1$ ，则跳过	操作:	$00h \rightarrow WDT$ $0 \rightarrow WDT$ 预分频器， $1 \rightarrow \overline{TO}$ $1 \rightarrow \overline{PD}$
影响的状态位:	无	影响的状态位:	$\overline{TO}$ ， $\overline{PD}$
说明:	如果 f 寄存器的第 b 位为 0，则执行下一条指令。 如果 f 寄存器的第 b 位为 1，则放弃下一条指令，代之执行一条 NOP 指令，使之成为一条双周期指令。	说明:	CLRWDT 指令将看门狗定时器复位，同时将 WDT 的预分频器复位。 状态位 $\overline{TO}$ 和 $\overline{PD}$ 都被置 1。
CALL	调用子程序	COMF	求 f 的补码
语法:	[标号] CALL k	语法:	[标号] COMF f,d
操作数:	$0 \leq k \leq 2047$	操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(PC)+1 \rightarrow TOS$ ， $k \rightarrow PC<10:0>$ ， $(PCLATH<4:3>) \rightarrow PC<12:11>$	操作:	$(\bar{f}) \rightarrow$ (目标寄存器)
影响的状态位:	无	影响的状态位:	Z
说明:	调用子程序。首先，返回的地址值 ($PC+1$) 被压入堆栈。11 位直接寻址值被载入 PC 的 $<10:0>$ 位。PC 的高位值从 PCLATH 载入。CALL 是一条双周期指令。	说明:	对 f 寄存器的内容求补。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回 f 寄存器。
CLRF	将 f 清零	DECF	f 减 1 操作
语法:	[标号] CLRF f	语法:	[标号] DECF f,d
操作数:	$0 \leq f \leq 127$	操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$00h \rightarrow (f)$ $1 \rightarrow Z$	操作:	$(f) - 1 \rightarrow$ (目标寄存器)
影响的状态位:	Z	影响的状态位:	Z
说明:	f 寄存器的内容被清零，并且 Z 位被置 1。	说明:	对 f 寄存器的内容进行减 1 操作。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回 f 寄存器。
CLRW	将 W 清零		
语法:	[标号] CLRW		
操作数:	无		
操作:	$00h \rightarrow (W)$ $1 \rightarrow Z$		
影响的状态位:	Z		
说明:	W 寄存器清零。零标志位 (Z) 被置 1。		

DECFSZ	f 减 1 操作, 若为 0 则跳过
语法:	[标号] DECFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow (\text{目标寄存器})$ 如果结果 = 0 则跳过
影响的状态位:	无
说明:	对 f 寄存器的内容进行减 1 操作。 如果 d 为 0, 结果存入 W 寄存器。 如果 d 为 1, 结果存回 f 寄存器。 如果结果为 1, 执行下一条指令。 如果结果为 0, 代之执行一条 NOP 指令, 使之成为一条双周期指令。

INCFSZ	f 加 1 操作, 若为 0 则跳过
语法:	[标号] INCFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow (\text{目标寄存器})$, 如果结果 = 0 则跳过
影响的状态位:	无
说明:	对 f 寄存器的内容进行加 1 操作。 如果 d 为 0, 结果存入 W 寄存器。 如果 d 为 1, 结果存回 f 寄存器。 如果结果为 1, 执行下一条指令。 如果结果为 0, 代之执行一条 NOP 指令, 使之成为一条双周期指令。

GOTO	无条件转移
语法:	[标号] GOTO k
操作数:	$0 \leq k \leq 2047$
操作:	$k \rightarrow PC<10:0>$ $PCLATH<4:3> \rightarrow PC<12:11>$
影响的状态位:	无
说明:	GOTO 是一条无条件转移指令。11 位立即值被载入 PC 的 <10:0> 位。PC 的高位从 PCLATH<4:3> 载入。GOTO 是一条双周期指令。

IORLW	立即数与 W 同或
语法:	[标号] IORLW k
操作数:	$0 \leq k \leq 255$
操作:	$(W) .OR. k \rightarrow (W)$
影响的状态位:	Z
说明:	W 寄存器的内容与 8 位立即数 k 进行同或运算。结果存入 W 寄存器。

INCF	f 加 1 操作
语法:	[标号] INCF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow (\text{目标寄存器})$
影响的状态位:	Z
说明:	对 f 寄存器的内容进行加 1 操作。 如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

IORWF	W 与 f 同或
语法:	[标号] IORWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(W) .OR. (f) \rightarrow (\text{目标寄存器})$
影响的状态位:	Z
说明:	W 寄存器与 f 寄存器的内容进行同或运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

PIC16F684

MOVF	传送 f
语法:	[标号] MOVF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	(f) → (目标寄存器)
影响的状态位:	Z
说明:	根据 d 的状态，f 寄存器的内容被传送到目标寄存器。如果 d = 0，目标寄存器为 W 寄存器。如果 d = 1，目标寄存器为文件寄存器 f 本身。由于状态标志位 Z 要受影响，可用 d = 1 对文件寄存器进行检测。
字:	1
周期:	1
示例	<pre>MOVF FSR, 0</pre> 指令执行后 W = FSR 寄存器的 值 Z = 1

MOVLW	立即数移至 W
语法:	[标号] MOVLW k
操作数:	$0 \leq k \leq 255$
操作:	k → (W)
影响的状态位:	无
说明:	将 8 位立即数 k 载入 W 寄存器。其余无关位均为 0。
字:	1
周期:	1
示例	<pre>MOVLW 0x5A</pre> 指令执行后 W = 0x5A

MOVWF	将 W 送至 f
语法:	[标号] MOVWF f
操作数:	$0 \leq f \leq 127$
操作:	(W) → (f)
影响的状态位:	无
说明:	将 W 寄存器的数据送入 f 寄存器。
字:	1
周期:	1
示例	<pre>MOVWF OPTION F</pre> 指令执行前 OPTION = 0xFF W = 0x4F 指令执行后 OPTION = 0x4F W = 0x4F

NOP	空操作
语法:	[标号] NOP
操作数:	无
操作:	空操作
影响的状态位:	无
说明:	空操作。
字:	1
周期:	1
示例	<pre>NOP</pre>

RETFIE	中断返回
语法:	[标号] RETFIE
操作数:	无
操作:	TOS → PC, 1 → GIE
影响的状态位:	无
说明:	从中断返回。进行出栈操作，栈顶（TOS）载入 PC。通过设置全局中断允许位 GIE（INTCON<7>），允许中断。这是一条双周期指令。
字:	1
周期:	2
示例	<pre>RETFIE 中断后 PC = TOS GIE = 1</pre>

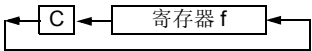
RETLW	立即数送到 W 中返回
语法:	[标号] RETLW k
操作数:	0 ≤ k ≤ 255
操作:	k → (W), TOS → PC
影响的状态位:	无
说明:	W 寄存器装入 8 位立即数 k。堆栈的栈顶地址（返回地址）载入程序计数器。这是一条双周期指令。
字:	1
周期:	2
示例	<pre>CALL TABLE;W contains ;table ;offset value TABLE ;W now has • ;table value • • ADDWF PC;W = offset RETLW k1;Begin table RETLW k2; • • • RETLW kn ;End of table 中断前 W = 0x07 中断后 W = value of k8</pre>

RETURN	从子程序返回
语法:	[标号] RETURN
操作数:	无
操作:	TOS → PC
影响的状态位:	无
说明:	从子程序返回。进行出栈操作，栈顶（TOS）载入程序计数器。这是一条双周期指令。

PIC16F684

RLF 寄存器带进位位左循环

语法: [标号] RLF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: 参见如下说明
影响的状态位: C
说明: f 寄存器的内容带进位标志位向左循环一位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

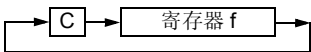


字: 1
周期: 1
示例 RLF REG1,0

中断前
REG1 = 1110 0110
C = 0
中断后
REG1 = 1110 0110
W = 1100 1100
C = 1

RRF f 寄存器带进位位右循环

语法: [标号] RRF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: 参见如下说明
影响的状态位: C
说明: f 寄存器的内容带进位标志位向右循环一位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。



SLEEP 进入休眠模式

语法: [标号] SLEEP
操作数: 无
操作: 00h → WDT,
0 → WDT 预分频器,
1 → $\overline{TO}$,
0 → $\overline{PD}$
影响的状态位: $\overline{TO}$, $\overline{PD}$
说明: 掉电状态位 $\overline{PD}$ 被清零。超时状态位 $\overline{TO}$ 被置 1。看门狗定时器及其预分频器被清零。振荡器停止工作, 处理器进入休眠模式。

SUBLW 立即数减 W

语法: [标号] SUBLW k
操作数: $0 \leq k \leq 255$
操作: $k - (W) \rightarrow (W)$
影响的状态位: C, DC, Z
说明: 8 位立即数 k 减去 W 寄存器的内容 (二进制补码)。结果存入 W 寄存器。

C = 0	$W > k$
C = 1	$W \leq k$
DC = 0	$W<3:0> > k<3:0>$
DC = 1	$W<3:0> \leq k<3:0>$

SUBWF **f 减 W**

语法: [标号] SUBWF f,d

操作数: $0 \leq f \leq 127$
 $d \in [0,1]$

操作: $(f) - (W) \rightarrow (\text{目标寄存器})$

影响的状态位: C, DC, Z

说明: f 寄存器内容减去 W 寄存器 (二进制补码)。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

C = 0	$W > f$
C = 1	$W \leq f$
DC = 0	$W<3:0> > f<3:0>$
DC = 1	$W<3:0> \leq f<3:0>$

SWAPF **f 半字节交换**

语法: [标号] SWAPF f,d

操作数: $0 \leq f \leq 127$
 $d \in [0,1]$

操作: $(f<3:0>) \rightarrow (\text{目标寄存器 } <7:4>),$
 $(f<7:4>) \rightarrow (\text{目标寄存器 } <3:0>)$

影响的状态位: 无

说明: f 寄存器的高半字节和低半字节相互交换。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

XORLW **立即数与 W 异或**

语法: [标号] XORLW k

操作数: $0 \leq k \leq 255$

操作: $(W) .XOR. k \rightarrow (W)$

影响的状态位: Z

说明: W 寄存器的内容与 8 位立即数 k 进行异或运算。结果存入 W 寄存器。

XORWF **W 与 f 异或**

语法: [标号] XORWF f,d

操作数: $0 \leq f \leq 127$
 $d \in [0,1]$

操作: $(W) .XOR. (f) \rightarrow (\text{目标寄存器})$

影响的状态位: Z

说明: W 寄存器与 f 寄存器的内容进行异或运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回 f 寄存器。

PIC16F684

注:

14.0 开发支持

一系列硬件及软件开发工具对 PIC® 单片机提供支持：

- 集成开发环境
 - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
 - MPASM™ 汇编器
 - MPLAB C18 和 MPLAB C30 C 编译器
 - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
 - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
 - MPLAB SIM 软件模拟器
- 仿真器
 - MPLAB ICE 2000 在线仿真器
 - MPLAB REAL ICE™ 在线仿真器
- 在线调试器
 - MPLAB ICD 2
- 器件编程器
 - PICSTART® Plus 开发编程器
 - MPLAB PM3 器件编程器
 - PICKit™ 2 开发编程器
- 低成本演示和开发板及评估工具包

14.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
 - 模拟器
 - 编程器（单独销售）
 - 仿真器（单独销售）
 - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 可视化器件初始化程序，便于进行寄存器的初始化
- 鼠标停留在变量上进行查看的功能
- 通过拖放把变量从源代码窗口拉到观察窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 HI-TECH 软件 C 编译器和 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（汇编语言或 C 语言）
- 点击一次即可完成汇编（或编译）并将代码下载到 PIC MCU 仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
 - 源文件（汇编语言或 C 语言）
 - 混合汇编语言和 C 语言
 - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

14.2 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于所有的 PIC MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

14.3 MPLAB C18 和 MPLAB C30 C 编译器

MPLAB C18 和 MPLAB C30 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC18 和 PIC24 系列单片机及 dsPIC30F 和 dsPIC33 系列数字信号控制器。这些编译器可提供其他编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

14.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

14.5 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。MPLAB C30 C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

14.6 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PIC MCU 和 dsPIC® DSC 进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过各种触发机制来产生激励。可以将各寄存器的情况记录在文件中，以便进行进一步地运行时分析。跟踪缓冲器和逻辑分析器的显示使模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器的状况。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C18 和 MPLAB C30 C 编译器以及 MPASM 和 MPLAB ASM30 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

14.7 MPLAB ICE 2000 高性能在线仿真器

MPLAB ICE 2000 在线仿真器旨在为产品开发工程师提供一整套用于 PIC 单片机的设计工具。MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可插拔，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 2000 在线仿真器的架构允许对其进行扩展以支持新的 PIC 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows® 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

14.8 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件而推出的新一代高速仿真器。结合 MPLAB 集成开发环境 (IDE) 所具有的易于使用且功能强大的图形用户界面，该仿真器可对 PIC® 闪存 MCU 和 dsPIC® DSC 进行调试和编程。IDE 是随每个工具包一起提供的。

MPLAB REAL ICE 探针通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与常用 MPLAB ICD 2 系统兼容的连接器 (RJ11) 或新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB IDE 下载将来版本的固件，对 MPLAB REAL ICE 进行现场升级。在即将推出的 MPLAB IDE 版本中，会支持许多新器件，还将增加一些新特性，如软件断点和汇编代码跟踪等。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：低成本、高速仿真、实时变量监视、跟踪分析、复杂断点、耐用的探针接口及较长（长达 3 米）的互连电缆。

14.9 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PIC MCU，可用于开发本系列及其他 PIC MCU 和 dsPIC DSC。MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程 (In-Circuit Serial Programming™, ICSP™) 协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PIC 器件的开发编程器。

14.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器 (128 x 64)，以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

14.11 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM (RS-232) 端口与 PC 相连。MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持采用 DIP 封装的大部分 PIC 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

14.12 PICKit 2 开发编程器

PICKit™ 2 开发编程器是一个低成本编程器；对于某些选定闪存器件，它也是一个调试器，通过其易于使用的接口可对众多 Microchip 的低档、中档和 PIC18F 系列闪存单片机进行编程。PICKit 2 入门工具包中包含一个有实验布线区的开发板、十二堂系列课程、软件和 HI-TECH 的 PICC™ Lite C 编译器，有助于用户快速掌握 PIC® 单片机的使用。这一工具包为使用 Microchip 功能强大的中档闪存系列单片机进行编程、评估和应用开发，提供了所需的一切。

14.13 演示、开发和评估板

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于测试和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、 Σ - Δ ADC、流速传感器，等等。

有关演示、开发和评估工具包的完整列表，请查阅 Microchip 公司网页 (www.microchip.com)。

15.0 电气特性

绝对极限参数值†)

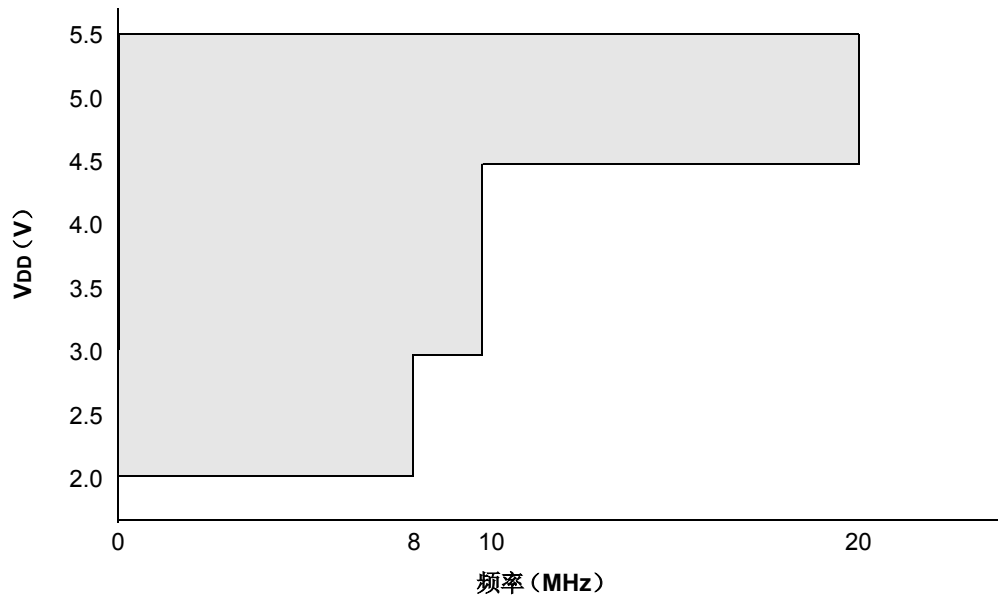
偏置电压下的环境温度	-40°C 至 +125°C
储存温度	-65°C 至 +150°C
VDD 引脚相对于 VSS 的电压	-0.3V 至 +6.5V
MCLR 引脚相对于 VSS 的电压	-0.3V 至 +13.5V
所有其他引脚相对于 VSS 的电压	-0.3V 至 (VDD + 0.3V)
总功耗 †)	800 mW
流出 VSS 引脚的最大电流	95 mA
流入 VDD 引脚的最大电流	95 mA
输入钳位电流, I _{IK} (V _I < 0 或 V _I > VDD)	± 20 mA
输出钳位电流, I _{OK} (V _O < 0 或 V _O > VDD)	± 20 mA
任一 I/O 引脚的最大输出灌电流	25 mA
任一 I/O 引脚的最大输出拉电流	25 mA
PORTA 和 PORTC (联合) 最大灌电流	90 mA
PORTA 和 PORTC (联合) 最大拉电流	90 mA

注 1: 功耗计算公式为: $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$

† 注意: 如果运行条件超过了上述“绝对极限参数值”, 即可能对器件造成永久性损坏。上述值仅为运行条件的极大值, 我们不建议器件运行在该规范范围以外。器件长时间工作在绝对极限参数条件下, 其稳定性可能受到影响。

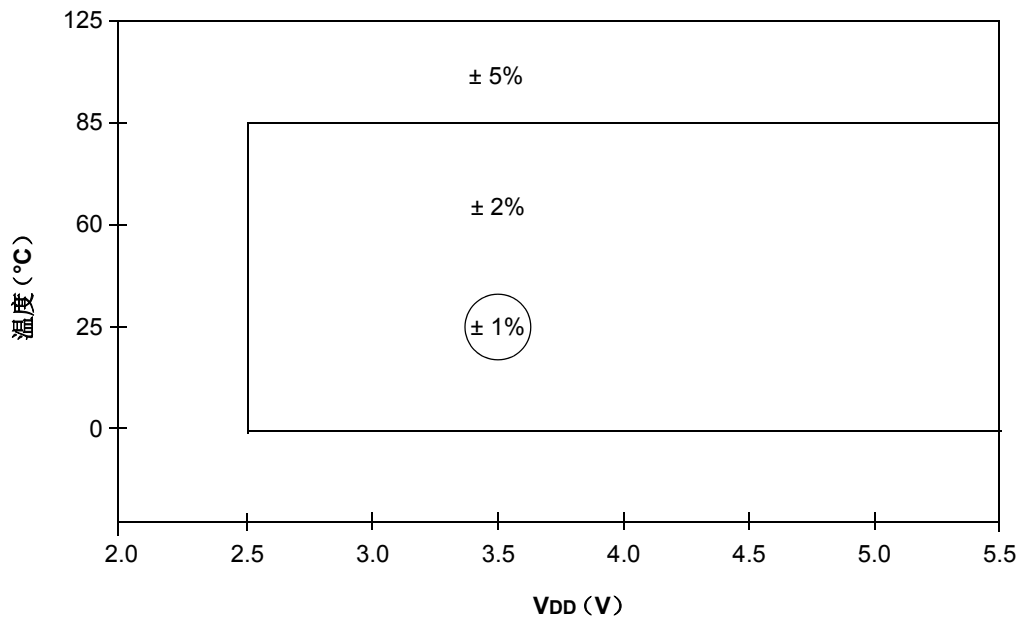
PIC16F684

图 15-1: PIC16F684 电压—频率图, $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$



注 1: 阴影区域表示允许的电压频率组合。

图 15-2: 器件 VDD 和温度范围内 HFINTOSC 的频率准确性



15.1 直流特性: PIC16F684-I (工业级) PIC16F684-E (扩展级)

直流特性			标准运行条件 (除非另外说明)				
			工作温度		工业级为 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级为 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D001 D001C D001D	VDD	供电电压	2.0 2.0 3.0 4.5	— — — —	5.5 5.5 5.5 5.5	V V V V	Fosc ≤ 8 MHz: HFINTOSC 和 EC Fosc ≤ 4 MHz Fosc ≤ 10 MHz Fosc ≤ 20 MHz
D002*	VDR	RAM 数据保持电压 ⁽¹⁾	1.5	—	—	V	器件处于休眠模式
D003	VPOR	确保内部上电复位信号的 VDD 启动电压	—	VSS	—	V	详情请参见第 12.3.1 节 “上电复位 (POR)”。
D004*	SVDD	确保内部上电复位信号的 VDD 上升率	0.05	—	—	V/ms	详情请参见第 12.3.1 节 “上电复位 (POR)”。

* 这些参数为特性值, 未经测试。

† 除非另外说明, 否则 “典型值” 一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

注 1: 这是在不丢失 RAM 数据的前提下, 休眠模式中 VDD 所能降到的最小电压值。

PIC16F684

15.2 直流特性：PIC16F684-I（工业级） PIC16F684-E（扩展级）

直流特性			标准运行条件（除非另外说明）				
			工作温度		工业级为 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级为 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		
参数 编号	器件特性	最小值	典型值†	最大值	单位	条件	
						VDD	注
D010	供电电流 (IDD) (1, 2)	—	11	16	μA	2.0	Fosc = 32 kHz LP 振荡模式
		—	18	28	μA	3.0	
		—	35	54	μA	5.0	
D011*		—	140	240	μA	2.0	Fosc = 1 MHz XT 振荡模式
		—	220	380	μA	3.0	
		—	380	550	μA	5.0	
D012		—	260	360	μA	2.0	Fosc = 4 MHz XT 振荡模式
		—	420	650	μA	3.0	
		—	0.8	1.1	mA	5.0	
D013*		—	130	220	μA	2.0	Fosc = 1 MHz EC 振荡模式
		—	215	360	μA	3.0	
		—	360	520	μA	5.0	
D014		—	220	340	μA	2.0	Fosc = 4 MHz EC 振荡模式
		—	375	550	μA	3.0	
		—	0.65	1.0	mA	5.0	
D015		—	8	20	μA	2.0	Fosc = 31 kHz LFINTOSC 模式
		—	16	40	μA	3.0	
		—	31	65	μA	5.0	
D016*		—	340	450	μA	2.0	Fosc = 4 MHz HFINTOSC 模式
		—	500	700	μA	3.0	
		—	0.8	1.2	mA	5.0	
D017		—	410	650	μA	2.0	Fosc = 8 MHz HFINTOSC 模式
		—	700	950	μA	3.0	
		—	1.30	1.65	mA	5.0	
D018		—	230	400	μA	2.0	Fosc = 4 MHz EXTRC 模式 (3)
		—	400	680	μA	3.0	
		—	0.63	1.1	mA	5.0	
D019		—	2.6	3.25	mA	4.5	Fosc = 20 MHz HS 振荡模式
		—	2.8	3.35	mA	5.0	

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

- 注 1: 正常工作模式下所有 IDD 测量值的测试条件均为：OSC1 = 外部方波，轨到轨摆幅；所有 I/O 引脚均为三态，拉至 VDD；MCLR = VDD；禁止 WDT。
- 2: 供电电流主要受工作电压和频率的影响。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式以及温度等，也会对电流消耗产生影响。
- 3: RC 振荡配置下不包括流经 REXT 的电流。通过该电阻的电流最大值可用以下公式计算：

$$I_R = V_{DD}/2R_{EXT} \text{ (mA)}, \text{ 其中 } R_{EXT} \text{ 的单位为 } k\Omega.$$

15.3 直流特性：PIC16F684-I（工业级）

直流特性			标准运行条件（除非另外说明）					
			工作温度		工业级为 $-40^{\circ}\text{C} \leq T_{\text{A}} \leq +85^{\circ}\text{C}$			
参数 编号	器件特性	最小值	典型值 †	最大值	单位	条件		
						VDD	注	
D020	掉电基电流（IPD） ⁽²⁾	—	0.05	1.2	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 均被禁止	
		—	0.15	1.5	μA	3.0		
		—	0.35	1.8	μA	5.0		
		—	150	500	nA	3.0	$-40^{\circ}\text{C} \leq T_{\text{A}} \leq +25^{\circ}\text{C}$	
D021		—	1.0	2.2	μA	2.0	WDT 电流 ⁽¹⁾	
		—	2.0	4.0	μA	3.0		
		—	3.0	7.0	μA	5.0		
D022		—	42	60	μA	3.0	BOR 电流 ⁽¹⁾	
		—	85	122	μA	5.0		
D023		—	32	45	μA	2.0	比较器电流 ⁽¹⁾ ，两个比较器均使能	
		—	60	78	μA	3.0		
		—	120	160	μA	5.0		
D024		—	30	36	μA	2.0	CVREF 电流 ⁽¹⁾ （高电压范围）	
		—	45	55	μA	3.0		
		—	75	95	μA	5.0		
D025*		—	39	47	μA	2.0	CVREF 电流 ⁽¹⁾ （低电压范围）	
		—	59	72	μA	3.0		
		—	98	124	μA	5.0		
D026		—	4.5	7.0	μA	2.0	T1OSC 电流 ⁽¹⁾ ， 32.768 kHz	
		—	5.0	8.0	μA	3.0		
		—	6.0	12	μA	5.0		
D027		—	0.30	1.6	μA	3.0	A/D 电流 ⁽¹⁾ ，不在转换中	
		—	0.36	1.9	μA	5.0		

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

- 注 1: 外设电流为基本 IDD 或 IPD 与该外设使能时所额外消耗的电流之和。可通过从该极限值中减去基本 IDD 或 IPD，以确定外设 Δ 电流。在计算总电流消耗时应使用最大值。
- 2: 在休眠模式下，掉电电流并不取决于振荡器的类型。掉电电流的测量条件为器件处于休眠模式，且所有 I/O 引脚处于高阻状态并接至 VDD。

PIC16F684

15.4 直流特性：PIC16F684-E（扩展级）

直流特性			标准运行条件（除非另外说明）				
			工作温度		扩展级为 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		
参数编号	器件特性	最小值	典型值†	最大值	单位	条件	
						VDD	注
D020E	掉电基电流 (IPD) (2)	—	0.05	9	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 均被禁止
		—	0.15	11	μA	3.0	
		—	0.35	15	μA	5.0	
D021E		—	1	17.5	μA	2.0	WDT 电流 (1)
		—	2	19	μA	3.0	
		—	3	22	μA	5.0	
D022E		—	42	65	μA	3.0	BOR 电流 (1)
		—	85	127	μA	5.0	
D023E		—	32	45	μA	2.0	比较器电流 (1)，两个比较器均使能
		—	60	78	μA	3.0	
		—	120	160	μA	5.0	
D024E		—	30	70	μA	2.0	CVREF 电流 (1)（高电压范围）
		—	45	90	μA	3.0	
		—	75	120	μA	5.0	
D025E*		—	39	91	μA	2.0	CVREF 电流 (1)（低电压范围）
		—	59	117	μA	3.0	
		—	98	156	μA	5.0	
D026E		—	4.5	25	μA	2.0	T1OSC 电流 (1)，32.768 kHz
		—	5	30	μA	3.0	
		—	6	40	μA	5.0	
D027E		—	0.30	12	μA	3.0	A/D 电流 (1)，不在转换中
		—	0.36	16	μA	5.0	

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

- 注 1: 外设电流为基本 IDD 或 IPD 与该外设使能时所额外消耗的电流之和。可通过从该极限值中减去基本 IDD 或 IPD，以确定外设 Δ 电流。在计算总电流消耗时应使用最大值。
- 2: 在休眠模式下，掉电电流并不取决于振荡器的类型。掉电电流的测量条件为器件处于休眠模式，且所有 I/O 引脚处于高阻状态并接至 VDD。

15.5 直流特性: PIC16F684-I (工业级) PIC16F684-E (扩展级)

直流特性			标准运行条件 (除非另外说明)				
			工作温度		工业级为 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级为 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D030 D030A D031 D032 D033 D033A	V _{IL}	输入低电压 I/O 端口: 带 TTL 缓冲 带施密特触发器缓冲 MCLR 和 OSC1 (RC 模式) OSC1 (XT 和 LP 模式) (1) OSC1 (HS 模式)	V _{SS} V _{SS} V _{SS} V _{SS} V _{SS} V _{SS}	— — — — — —	0.8 0.15 V _{DD} 0.2 V _{DD} 0.2 V _{DD} 0.3 0.3 V _{DD}	V V V V V V	4.5V ≤ V _{DD} ≤ 5.5V 2.0V ≤ V _{DD} ≤ 4.5V 2.0V ≤ V _{DD} ≤ 5.5V
D040 D040A D041 D042 D043 D043A D043B	V _{IH}	输入高电压 I/O 端口: 带 TTL 缓冲 带施密特触发器缓冲 MCLR OSC1 (XT 和 LP 模式) OSC1 (HS 模式) OSC1 (RC 模式)	2.0 0.25 V _{DD} + 0.8 0.8 V _{DD} 0.8 V _{DD} 1.6 0.7 V _{DD} 0.9 V _{DD}	— — — — — — —	V _{DD} V _{DD} V _{DD} V _{DD} V _{DD} V _{DD} V _{DD}	V V V V V V V	4.5V ≤ V _{DD} ≤ 5.5V 2.0V ≤ V _{DD} ≤ 4.5V 2.0V ≤ V _{DD} ≤ 5.5V (注 1)
D060 D061 D063	I _{IL}	输入泄漏电流 (2) I/O 端口 MCLR (3) OSC1	— — —	± 0.1 ± 0.1 ± 0.1	± 1 ± 5 ± 5	μA μA μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态 V _{SS} ≤ V _{PIN} ≤ V _{DD} V _{SS} ≤ V _{PIN} ≤ V _{DD} , XT、HS 和 LP 振荡配置
D070*	I _{PUR}	PORTA 弱上拉电流	50	250	400	μA	V _{DD} = 5.0V, V _{PIN} = V _{SS}
D080	V _{OL}	输出低电压 (5) I/O 端口	—	—	0.6	V	I _{OL} = 8.5 mA, V _{DD} = 4.5V (工业级)
D090	V _{OH}	输出高电压 (5) I/O 端口	V _{DD} - 0.7	—	—	V	I _{OH} = -3.0 mA, V _{DD} = 4.5V (工业级)

* 这些参数为特性值, 未经测试。

† 除非另外说明, 否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

- 注
- 1: 在 RC 振荡器配置中, OSC1/CLKIN 引脚是施密特触发器输入。不推荐在 RC 模式下使用外部时钟。
 - 2: 负电流定义引脚拉电流。
 - 3: MCLR 引脚上泄漏电流主要取决于所施加电平。规定的电压等级表示正常的运行条件。在不同的输入电压条件下, 可能会测得更大的泄漏电流。
 - 4: 更多信息, 请参见 10.4.1 “使用数据 EEPROM”。
 - 5: 包括 CLKOUT 模式下的 OSC2。

PIC16F684

15.5 直流特性: PIC16F684-I (工业级) PIC16F684-E (扩展级) (续)

直流特性			标准运行条件 (除非另外说明)				
			工作温度				
			工业级为 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$				
			扩展级为 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D100	I _{ULP}	超低功耗唤醒电流	—	200	—	nA	请参见应用笔记 AN879, “Using the Microchip Ultra Low-Power Wake-up Module” (DS00879)
D101*	COSC2	输出引脚上容性负载规范 OSC2 引脚	—	—	15	pF	使用外部时钟驱动 OSC1 时处于 XT、HS 和 LP 模式
D101A*	C _{IO}	所有 I/O 引脚	—	—	50	pF	
数据 EEPROM 存储器							
D120	E _D	字节擦写次数	100K	1M	—	E/W	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D120A	E _D	字节擦写次数	10K	100K	—	E/W	$+85^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
D121	V _{DRW}	用于读 / 写的 V _{DD}	V _{MIN}	—	5.5	V	用 EECON1 读写 V _{MIN} = 最小工作电压
D122	T _{DEW}	擦除 / 写周期时间	—	5	6	ms	前提是不违反其他规范
D123	T _{RETD}	特性保存期	40	—	—	Year	
D124	T _{REF}	刷新前的总擦除 / 写周期数 (4)	1M	10M	—	E/W	
程序闪存							
D130	E _P	单元擦写次数	10K	100K	—	E/W	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D130A	E _D	单元擦写次数	1K	10K	—	E/W	$+85^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
D131	V _{PR}	用于读取的 V _{DD}	V _{MIN}	—	5.5	V	V _{MIN} = 最小工作电压
D132	V _{PEW}	用于擦除 / 写的 V _{DD}	4.5	—	5.5	V	前提是不违反其他规范
D133	T _{PEW}	擦除 / 写周期时间	—	2	2.5	ms	
D134	T _{RETD}	特性保存期	40	—	—	Year	

* 这些参数为特性值, 未经测试。

† 除非另外说明, 否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

- 注 1: 在 RC 振荡器配置中, OSC1/CLKIN 引脚是施密特触发器输入。不推荐在 RC 模式下使用外部时钟。
- 2: 负电流定义引脚拉电流。
- 3: MCLR 引脚上泄漏电流主要取决于所施加电平。规定的电压等级表示正常的运行条件。在不同的输入电压条件下, 可能会测得更大的泄漏电流。
- 4: 更多信息, 请参见 10.4.1 “使用数据 EEPROM”。
- 5: 包括 CLKOUT 模式下的 OSC2。

15.6 散热考虑

标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	典型值	单位	条件
TH01	θ_{JA}	结点至周围环境热阻	69.8	C/W	14 引脚 PDIP 封装
			85.0	C/W	14 引脚 SOIC 封装
			100.4	C/W	14 引脚 TSSOP 封装
			46.3	C/W	16 引脚 QFN 4 x 0.9 mm 封装
TH02	θ_{JC}	结点至外壳热阻	32.5	C/W	14 引脚 PDIP 封装
			31.0	C/W	14 引脚 SOIC 封装
			31.7	C/W	14 引脚 TSSOP 封装
			2.6	C/W	16 引脚 QFN 4 x 0.9 mm 封装
TH03	T_J	管芯温度	150	$^{\circ}\text{C}$	用于计算减额功耗
TH04	PD	功耗	—	W	$PD = P_{INTERNAL} + P_{I/O}$
TH05	$P_{INTERNAL}$	内部功耗	—	W	$P_{INTERNAL} = I_{DD} \times V_{DD}$ (注 1)
TH06	$P_{I/O}$	I/O 功耗	—	W	$P_{I/O} = \sum (I_{OL} \times V_{OL}) + \sum (I_{OH} \times (V_{DD} - V_{OH}))$
TH07	P_{DER}	减额功耗	—	W	$P_{DER} = (T_J - T_A) / \theta_{JA}$ (注 2, 3)

- 注 1: I_{DD} 为输出引脚上不连接任何负载时使芯片本身运行的电流。
- 2: T_A = 环境温度。
- 3: 最大允许功耗是绝对最大总功耗和减额功耗 (P_{DER}) 两者中较低的值。

15.7 时序参数符号体系

时序参数符号采用以下格式之一进行创建：

- 1. TppS2ppS
- 2. TppS

T		
F	频率	T 时间

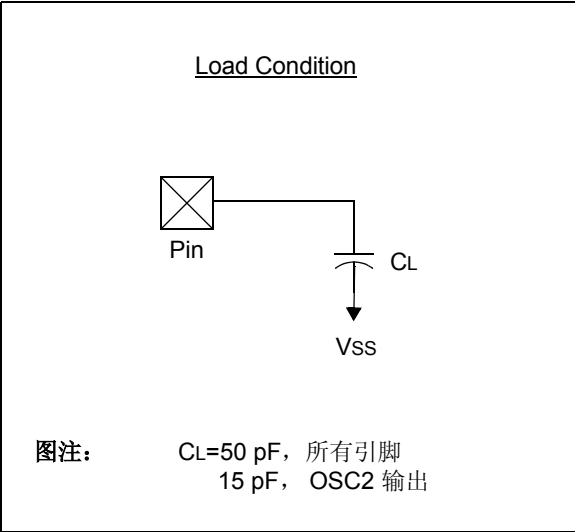
小写字母（pp）及其含义：

pp		
cc	CCP1	osc OSC1
ck	CLKOUT	rd $\overline{RD}$
cs	$\overline{CS}$	rw $\overline{RD}$ or $\overline{WR}$
di	SDI	sc $\overline{SCK}$
do	SDO	ss $\overline{SS}$
dt	Data in	t0 T0CKI
io	I/O PORT	t1 T1CKI
mc	$\overline{MCLR}$	wr $\overline{WR}$

大写字母及其含义：

S		
F	下降	P 周期
H	高	R 上升
I	无效（高阻）	V 有效
L	低	Z 高阻

图 15-3： 负载条件



15.8 交流特性：PIC16F684（工业级，扩展级）

图 15-4： 时钟时序

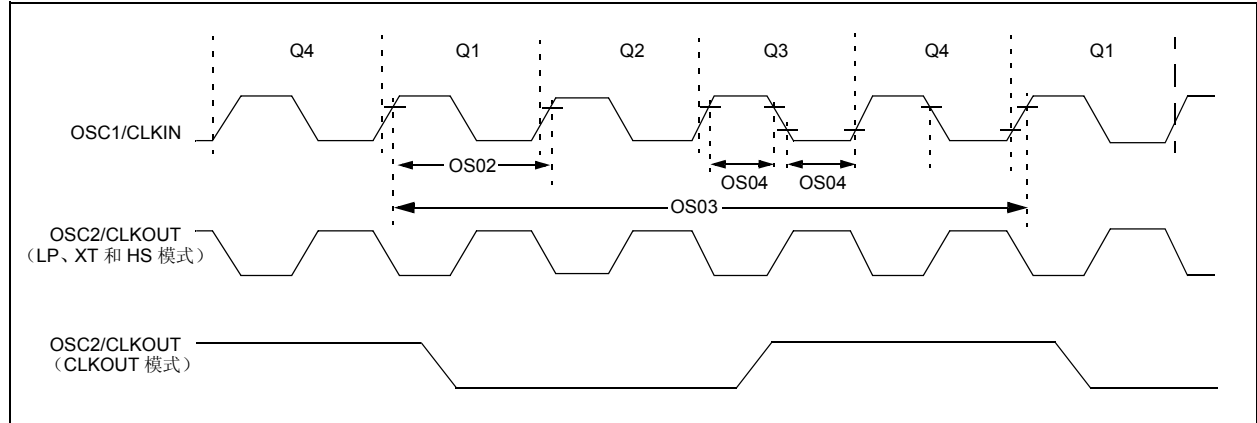


表 15-1： 时钟振荡器时序要求

标准运行条件（除非另外说明）							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
OS01	Fosc	外部 CLKIN 频率 ⁽¹⁾	DC	—	37	kHz	LP 振荡模式
			DC	—	4	MHz	XT 振荡模式
			DC	—	20	MHz	HS 振荡模式
			DC	—	20	MHz	EC 振荡模式
		振荡器频率 ⁽¹⁾	—	32.768	—	kHz	LP 振荡模式
OS02	Tosc	外部 CLKIN 周期 ⁽¹⁾	27	—	•	μs	LP 振荡模式
			250	—	•	ns	XT 振荡模式
			50	—	•	ns	HS 振荡模式
			50	—	•	ns	EC 振荡模式
		振荡器周期 ⁽¹⁾	—	30.5	—	μs	LP 振荡模式
OS03	Tcy	指令周期时间 ⁽¹⁾	200	Tcy	DC	ns	Tcy = 4/Fosc
		外部 CLKIN 高电平	2	—	—	μs	LP 振荡器
		外部 CLKIN 低电平	100	—	—	ns	XT 振荡器
			20	—	—	ns	HS 振荡器
OS05*	TosR, TosF	External CLKIN Rise	0	—	•	ns	LP 振荡器
		External CLKIN Fall	0	—	•	ns	XT 振荡器
			0	—	•	ns	HS 振荡器

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5V 和 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

注 1：指令循环周期（Tcy）等于输入振荡器时钟周期的四倍。所有规定值都是基于特定振荡器类型的特性数据，并在特定振荡器处于标准运行条件下且器件在代码执行阶段。超出这些规定的限定值，可能导致振荡器运行不稳定和/或导致电流消耗超出预期值。所有器件的测试都是在“最小”值条件下进行的，且外部时钟加载在 OSC1 引脚。对于所有器件，当采用外部时钟输入时，“最大”周期时间极限为“DC”（无时钟）。

PIC16F684

表 15-2: 振荡器参数

标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性	频率容差	最小值	典型值†	最大值	单位	条件
OS06	TWARM	运行时内部振荡器开关时间 (3)	—	—	—	2	TOSC	最慢时钟
OS07	Tsc	故障保护采样时钟周期 (1)	—	—	21	—	ms	LFINTOSC/64
OS08	HFOSC	内部校准的 HFINTOSC 频率 (2)	$\pm 1\%$	7.92	8.0	8.08	MHz	$V_{DD} = 3.5\text{V}$, 25°C
			$\pm 2\%$	7.84	8.0	8.16	MHz	$2.5\text{V} \leq V_{DD} \leq 5.5\text{V}$, $0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
			$\pm 5\%$	7.60	8.0	8.40	MHz	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级), $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (扩展级)
OS09*	LFOSC	内部未校准 LFINTOSC 频率	—	15	31	45	kHz	
OS10*	TIOSCST	HFINTOSC 振荡器从休眠唤醒后的起振时间	—	5.5	12	24	μs	$V_{DD} = 2.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			—	3.5	7	14	μs	$V_{DD} = 3.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			—	3	6	11	μs	$V_{DD} = 5.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

- 注 1: 指令循环周期 (Tcy) 等于输入振荡器时基周期的四倍。所有规定值都是基于特定振荡器类型的特性数据，并在特定振荡器处于标准运行条件下且器件在代码执行阶段。超出这些规定的限定值，可能导致振荡器运行不稳定和 / 或导致电流消耗超出预期值。所有器件的测试都是在“最小”值条件下进行的，且外部时钟加载在 OSC1 引脚。对于所有器件，当采用外部时钟输入时，“最大”周期时间极限为“DC”（无时钟）。
- 2: 为确保这些振荡器的频率容差，VDD 和 VSS 必须尽量靠近器件并进行容性解耦。建议使用 0.1 μF 和 0.01 μF 并联电容。
- 3: 设计值。

图 15-5: CLKOUT 和 I/O 时序

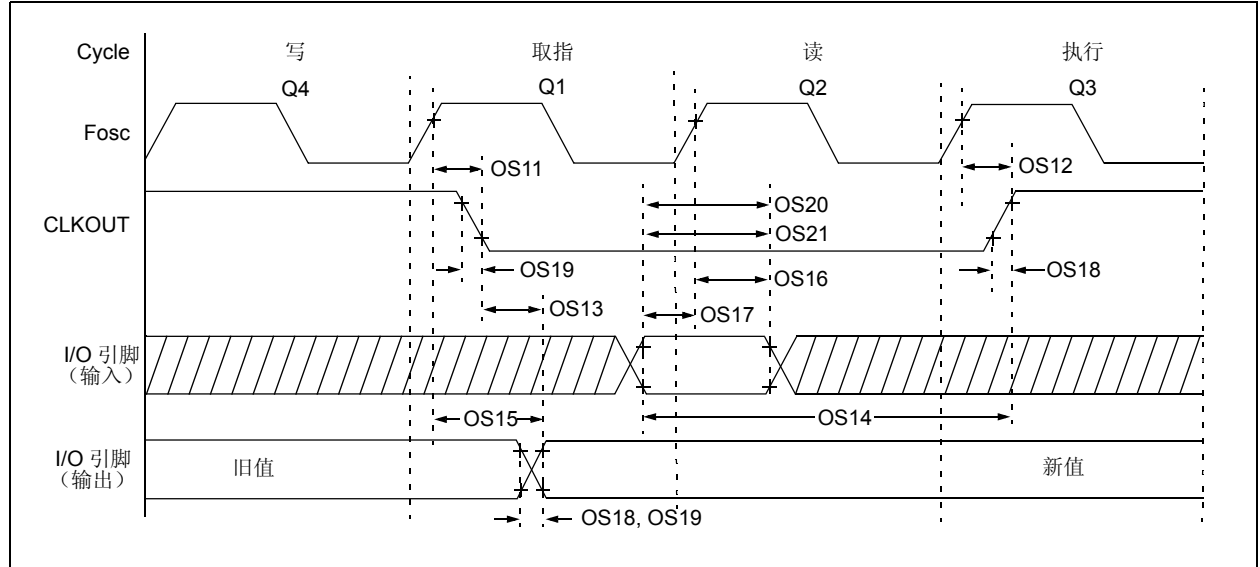


表 15-3: CLKOUT 和 I/O 时序参数

标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
OS11	TosH2ckL	Fosc↑ 至 CLKOUT↓ ⁽¹⁾	—	—	70	ns	VDD = 5.0V
OS12	TosH2ckH	Fosc↑ 至 CLKOUT↑ ⁽¹⁾	—	—	72	ns	VDD = 5.0V
OS13	TckL2ioV	CLKOUT↓ 至端口输出有效 ⁽¹⁾	—	—	20	ns	
OS14	TioV2ckH	CLKOUT↑ 前端口输入有效 ⁽¹⁾	TOSC + 200 ns	—	—	ns	
OS15	TosH2ioV	Fosc↑ (Q1 周期) 至端口输出有效	—	50	70*	ns	VDD = 5.0V
OS16	TosH2ioI	Fosc↑ (Q2 周期) 至端口输入无效 (I/O 保持时间)	50	—	—	ns	VDD = 5.0V
OS17	TioV2osH	端口输入有效至 Fosc↑ (Q2 周期) (I/O 建立时间)	20	—	—	ns	
OS18	TioR	端口输出上升时间 ⁽²⁾	—	15 40	72 32	ns	VDD = 2.0V VDD = 5.0V
OS19	TioF	端口输出下降时间 ⁽²⁾	—	28 15	55 30	ns	VDD = 2.0V VDD = 5.0V
OS20*	TINP	INT 引脚输入高电平或低电平时间	25	—	—	ns	
OS21*	TRAP	PORTA 电平变化中断新输入电平时间	Tcy	—	—	ns	

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

注 1: 测量是在 RC 模式下进行的，此时 CLKOUT 输出 4 x TOSC。

2: 包括 CLKOUT 模式的 OSC2。

图 15-6: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序

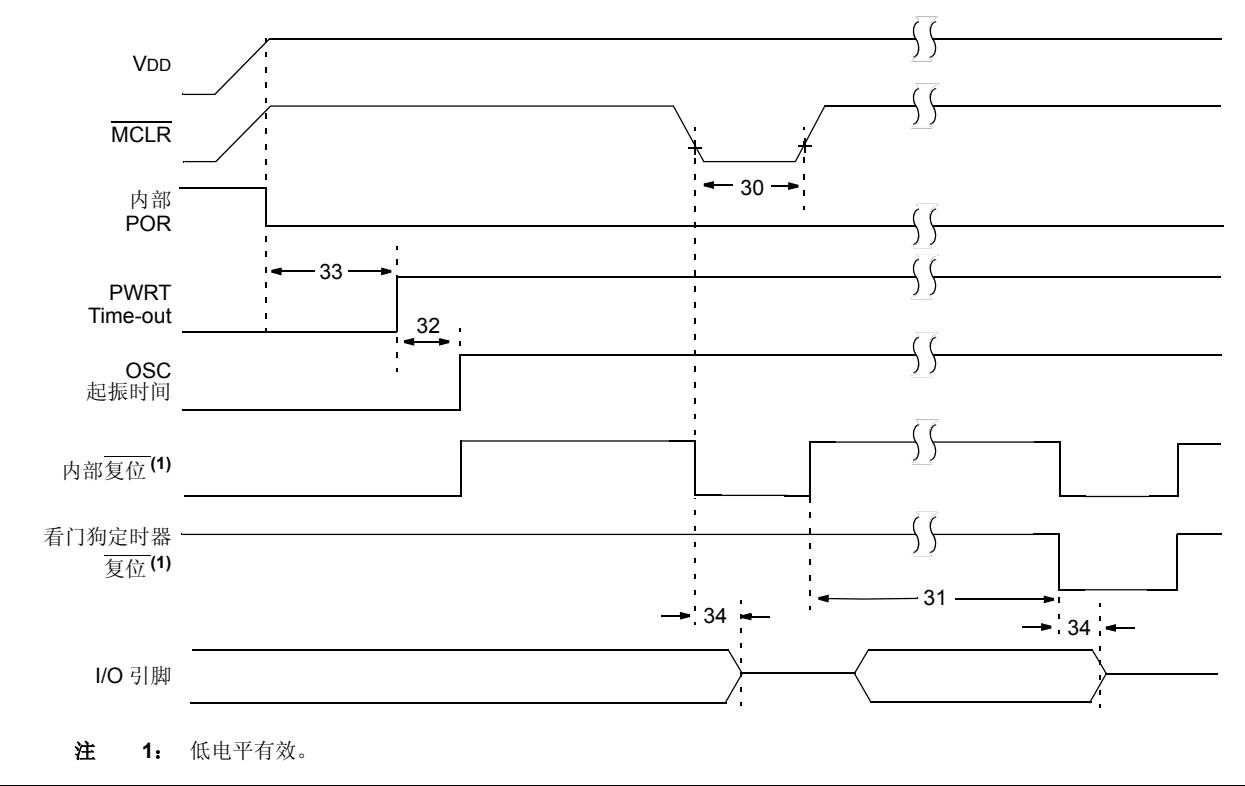


图 15-7: 欠压复位时序和特性

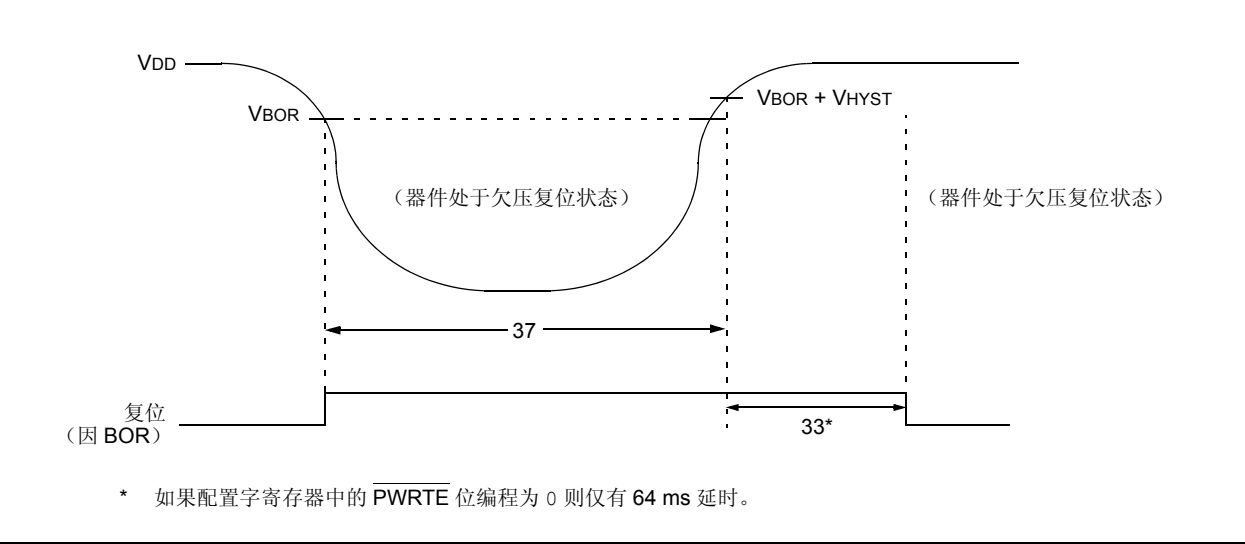


表 15-4: 复位、看门狗定时器、振荡器起振定时器、上电延时定时器和欠压复位参数

标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
30	TMCL	$\overline{\text{MCLR}}$ 脉冲宽度（低电平）	2 5	— —	— —	μs μs	$V_{DD} = 5\text{V}$, -40°C 至 $+85^{\circ}\text{C}$ $V_{DD} = 5\text{V}$
31	TWDT	看门狗定时器超时周期 （无预分频器）	10 10	16 16	29 31	ms ms	$V_{DD} = 5\text{V}$, -40°C 至 $+85^{\circ}\text{C}$ $V_{DD} = 5\text{V}$
32	TOST	振荡器起振定时器周期 (1, 2)	—	1024	—	TOSC	(注 3)
33*	TPWRT	上电延时定时器周期	40	65	140	ms	
34*	TIOZ	$\overline{\text{MCLR}}$ 低电平或看门狗定时器 复位时, I/O 处于高阻状态的时间	—	—	2.0	μs	
35	VBOR	欠压复位电压	2.0	—	2.2	V	(注 4)
36*	VHYST	欠压复位迟滞	—	50	—	mV	
37*	TBOR	欠压复位最小检测周期	100	—	—	μs	$V_{DD} \leq V_{BOR}$

* T 这些参数为特性值, 未经测试。

† 除非另外说明, 否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

- 注 1:** 指令循环周期 (T_{CY}) 等于输入振荡器时基周期的四倍。所有规定值都是基于特定振荡器类型的特性数据, 并在特定振荡器处于标准运行条件下且器件在代码执行阶段。超出这些规定的限定值, 可能导致振荡器运行不稳定和 / 或导致电流消耗超出预期值。所有器件的测试都是在“最小”值条件下进行的, 且外部时钟加载在 OSC1 引脚。对于所有器件, 当采用外部时钟输入时, “最大”周期时间极限为“DC”（无时钟）。
- 2:** 设计值。
- 3:** 较慢时钟的周期。
- 4:** 为确保这些振荡器的频率容差, V_{DD} 和 V_{SS} 必须尽量靠近器件并进行容性解耦。建议使用 $0.1\ \mu\text{F}$ 和 $0.01\ \mu\text{F}$ 并联电容。

PIC16F684

图 15-8: TIMER0 和 TIMER1 外部时钟时序

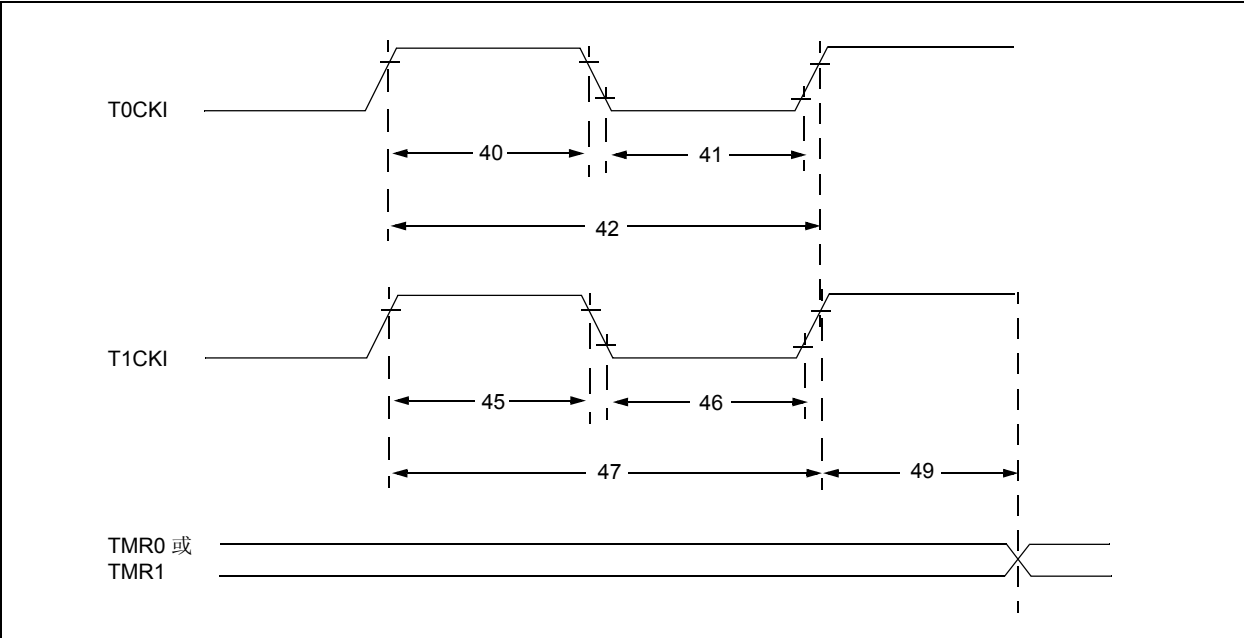


表 15-5: TIMER0 和 TIMER1 外部时钟要求

标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_a \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值†	最大值	单位	条件
40*	Tt0H	T0CKI 高电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
41*	Tt0L	T0CKI 低电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
42*	Tt0P	T0CKI 周期		20 和 $\frac{T_{CY} + 40}{N}$ 中较大者	—	—	ns	N = 预分频值 (2, 4, ..., 256)
45*	Tt1H	T1CKI 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
46*	Tt1L	T1CKI 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
47*	Tt1P	T1CKI 输入周期	同步	30 和 $\frac{T_{CY} + 40}{N}$ 中较大者	—	—	ns	N = 预分频值 (1, 2, 4, 8)
			异步	60	—	—	ns	
48	Ft1	Timer1 振荡器输入频率范围 (通过 T1OSCEN 位使能振荡器)		—	32.768	—	kHz	
49*	TCKEZTMR1	外部时钟边沿至定时器递增的延时		2 TOSC	—	7 TOSC	—	定时器处于同步模式

* 这些参数为特性值, 未经测试。

† 除非另外说明, 否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

图 15-9: 捕捉 / 比较 / PWM 时序 (ECCP)

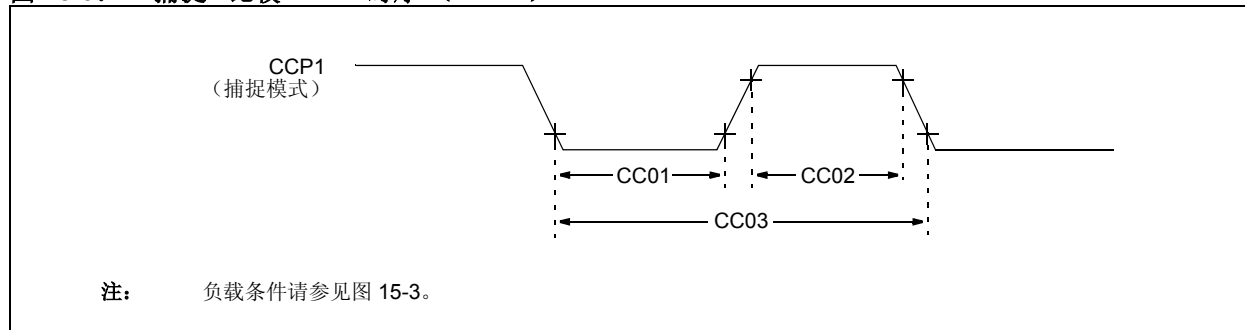


表 15-6: 捕捉 / 比较 / PWM 要求 (ECCP)

标准运行条件 (除非另外说明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值†	最大值	单位	条件
CC01*	TccL	CCP1 输入低电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns	
			有预分频器	20	—	—	ns	
CC02*	TccH	CCP1 输入高电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns	
			有预分频器	20	—	—	ns	
CC03*	TccP	CCP1 输入周期		$\frac{3T_{CY} + 40}{N}$	—	—	ns	N = 预分频值 (1, 4 或 16)

* 这些参数为特性值, 未经测试。

† 除非另外说明, 否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

PIC16F684

表 15-7: 比较器规范

S 标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值	最大值	单位	备注
CM01	VOS	输入失调电压		—	± 5.0	± 10	mV	$(V_{DD} - 1.5)/2$
CM02	VCM	输出共模电压		0	—	$V_{DD} - 1.5$	V	
CM03*	CMRR	共模抑制比		+55	—	—	dB	
CM04*	TRT	响应时间	下降	—	150	600	ns	(注)
			上升	—	200	1000	ns	
CM05*	TMC2COV	比较器模式改变至输出有效的时间		—	—	10	μs	

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

注 1: 响应时间的测量条件是：一个比较器输入为 $(V_{DD} - 1.5)/2 - 100\text{ mV}$ 至 $(V_{DD} - 1.5)/2 + 20\text{ mV}$ 。

表 15-8: 比较器参考电压（CVREF）规范

标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	备注
CV01*	CLSB	步长值 ⁽²⁾	—	$V_{DD}/24$	—	V	低电压范围（VRR = 1）
			—	$V_{DD}/32$	—	V	高电压范围（VRR = 0）
CV02*	CACC	绝对准确度	—	—	$\pm 1/2$	LSb	低电压范围（VRR = 1）
			—	—	$\pm 1/2$	LSb	高电压范围（VRR = 0）
CV03*	CR	单位电阻值（R）	—	2k	—	Ω	
CV04*	CST	稳定时间 ⁽¹⁾	—	—	10	μs	

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

注 1: 稳定时间的测量条件是 $VRR = 1$ 且 $VR<3:0>$ 从 0000 跳变至 1111。

2: 更多信息请参见第 8.10 节“比较器参考电压”。

表 15-9: DSTEMPA/D 转换器 (ADC) 特性

标准运行条件 (除非另外说明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD01	NR	分辨率	—	—	10 bits	bit	
AD02	EIL	积分误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD03	EDL	微分误差	—	—	± 1	LSb	至 10 位无丢失代码 $V_{REF} = 5.12\text{V}$
AD04	EOFF	失调误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD07	EGN	增益误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD06 AD06A	V_{REF}	参考电压 ⁽³⁾	2.2 2.7	—	— V_{DD}	V	绝对最小值以确保准确度为 1 LSb
AD07	V_{AIN}	满量程范围	V_{SS}	—	V_{REF}	V	
AD08	Z_{AIN}	建议的模拟电压源阻抗	—	—	10	k Ω	
AD09*	IREF	V_{REF} 输入电流 ⁽³⁾	10	—	1000	μA	在 V_{AIN} 采集期间。 基于 V_{HOLD} 与 V_{AIN} 之差
			—	—	50	μA	在 A/D 转换期间

* 这些参数为特性值, 未经测试。

† 除非另外说明, 否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

- 注 1:** 总误差的绝对值包括积分、微分、失调和增益误差。
- 2:** 输入电压上升时 A/D 转换结果永远不会下降, 且不丢失代码。
- 3:** ADC V_{REF} 来自外部 V_{REF} 或 V_{DD} 引脚, 根据所选择的参考引脚而定。
- 4:** ADC 关闭时, 除泄漏电流外不消耗任何其他电流。掉电电流规范包括来自 ADC 模式的任何此类泄漏。

PIC16F684

表 15-10: DSTEMP A/D 转换要求

标准运行条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD130*	TAD	A/D 时钟周期	1.6	—	9.0	μs	基于 TOSC, $V_{REF} \geq 3.0\text{V}$
			3.0	—	9.0	μs	基于 TOSC, V_{REF} 整个范围
		A/D 内部 RC 振荡器周期	3.0	6.0	9.0	μs	ADCS<1:0> = 11 (ADRC 模式)
			1.6	4.0	6.0	μs	$V_{DD} = 2.5\text{V}$ 时 $V_{DD} = 5.0\text{V}$ 时
AD131	TCNV	转换时间（不包括采集时间）(1)	—	11	—	TAD	将 GO/DONE 位置为 A/D 结果寄存器中的新数据
AD132*	TACQ	采集时间		11.5	—	μs	
AD133*	TAMP	放大器稳定时间	—	—	5	μs	
AD134	TGO	Q4 至 A/D 时钟开始	—	TOSC/2	—	—	如果选择 A/D 时钟源作为 RC，在 A/D 时钟启动前要加上一个 Tcy 时间，用以执行 SLEEP 指令。
			—	TOSC/2 + Tcy	—	—	

* 这些参数为特性值，未经测试。

† 除非另外说明，否则“典型值”一栏中的数据都是在 5.0V 和 25°C 的条件下给出的。

注 1: 可在下一个 Tcy 周期读取 ADRESH 和 ADRESL 寄存器。

2: 最小条件请参见第 9.3 节“A/D 采集时间要求”。

图 15-10: DSTEMP A/D 转换时序 (正常模式)

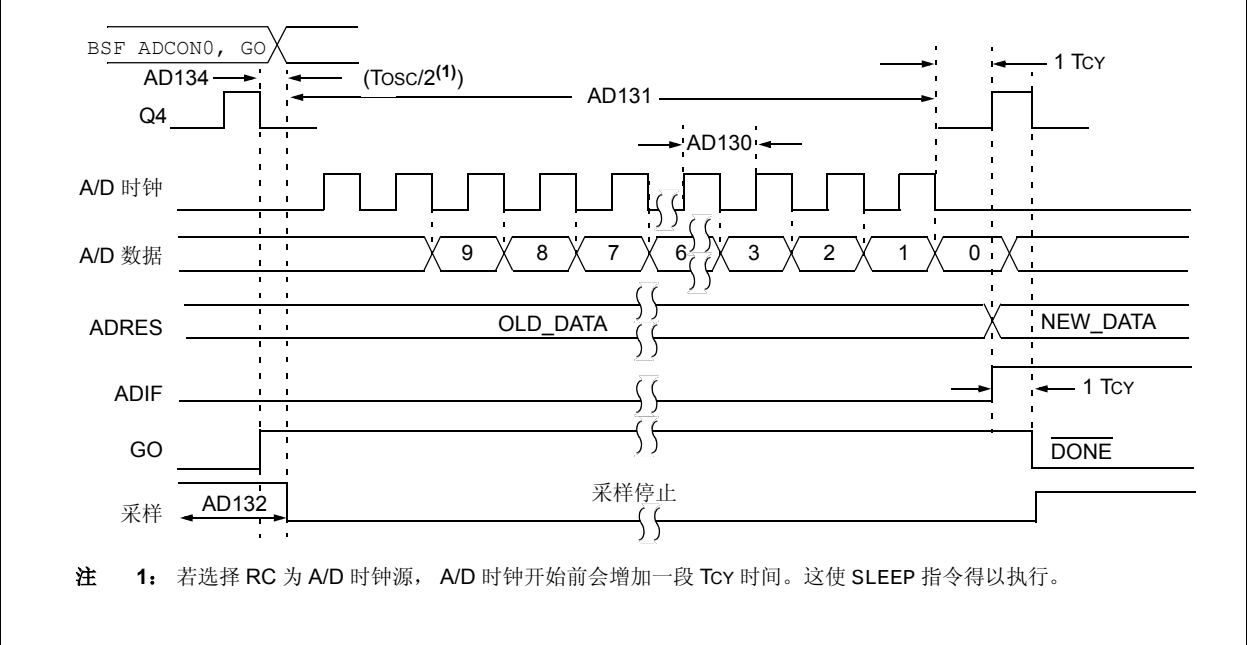
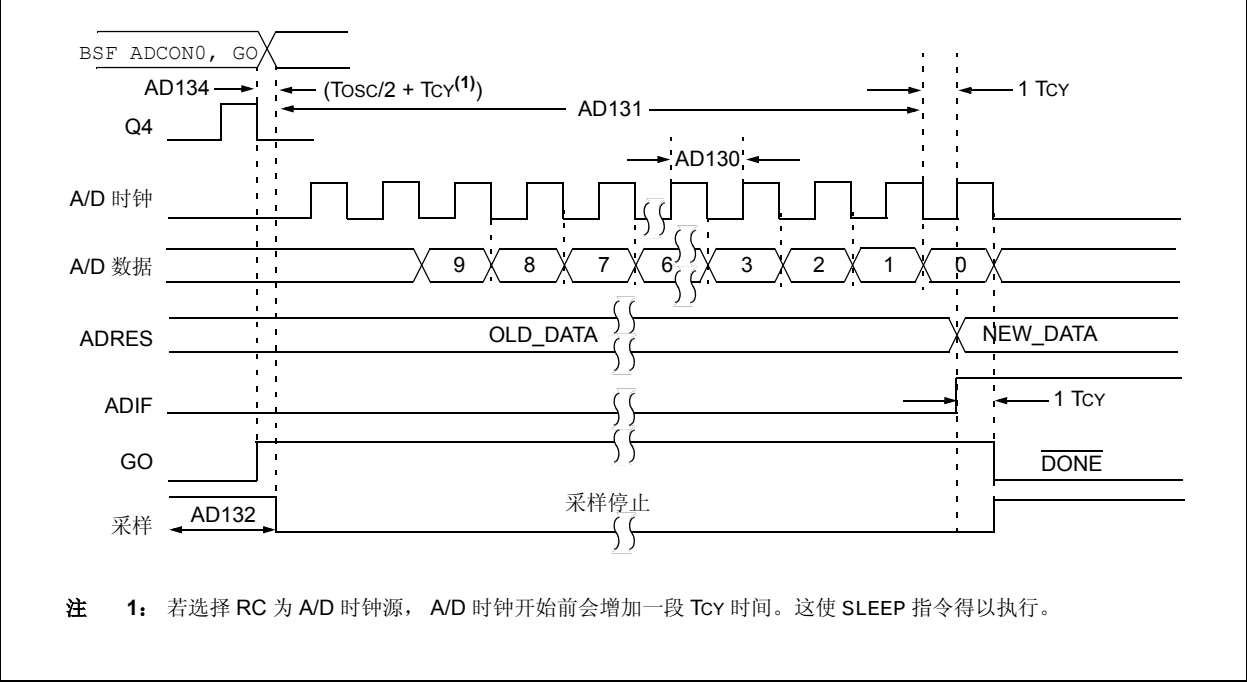


图 15-11: DSTEMP A/D 转换时间 (休眠模式)



PIC16F684

注:

16.0 直流和交流特性图表

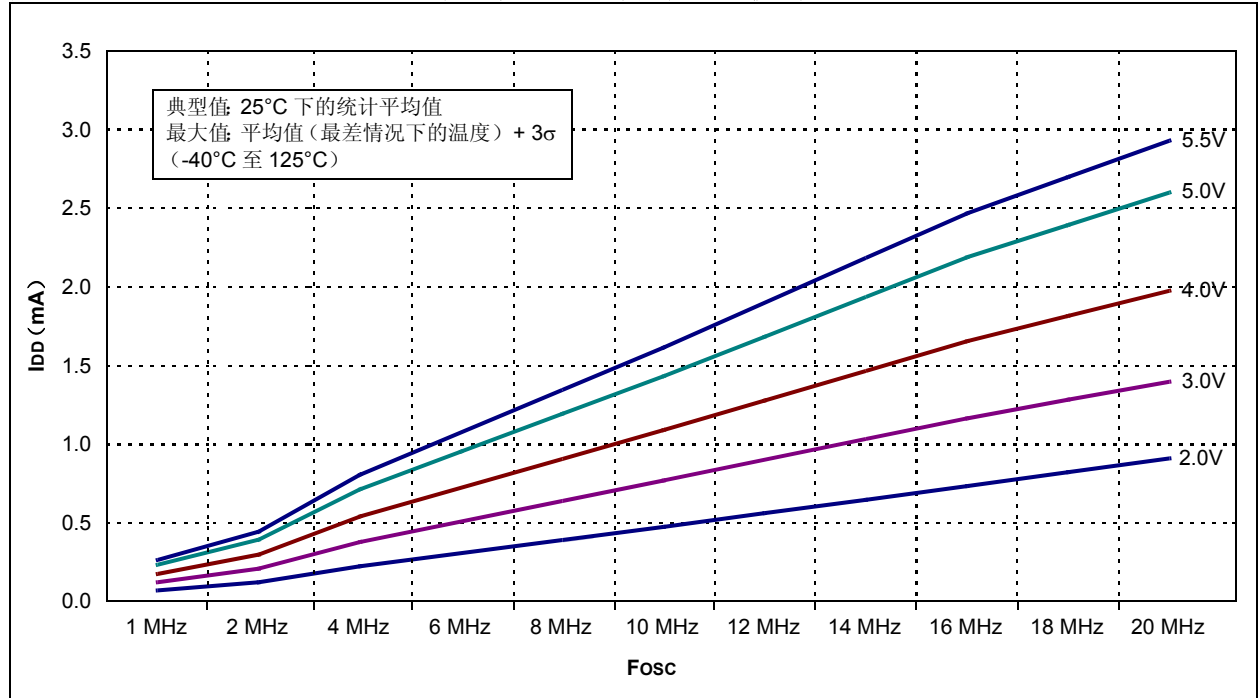
本节提供的图表仅供设计参考并且未经测试。

有些图表中的数据超出了规定的工作范围（例如超出了规定的 V_{DD} 范围）。这些图表仅供参考，器件只有工作在规定范围内才可确保正常工作。

注： 本注释以下所提供的图表均为基于有限数量样本的统计汇总，仅供参考。此处列出的特性未经测试，不作保证。有些图表中的数据超出了规定的工作范围（例如：超出了规定的电源范围），因此不在担保范围。

“典型值”表示 25°C 时的平均分布。“最大值”或“最小值”分别表示 (平均值 + 3σ) 和 (平均值 - 3σ)，其中 σ 为各温度范围内的标准公差。

图 16-1: 不同 V_{DD} 下 I_{DD} 典型值— F_{osc} 曲线 (EC 模式)



PIC16F684

图 16-2: 不同 VDD 下 IDD 最大值—Fosc 曲线 (EC 模式)

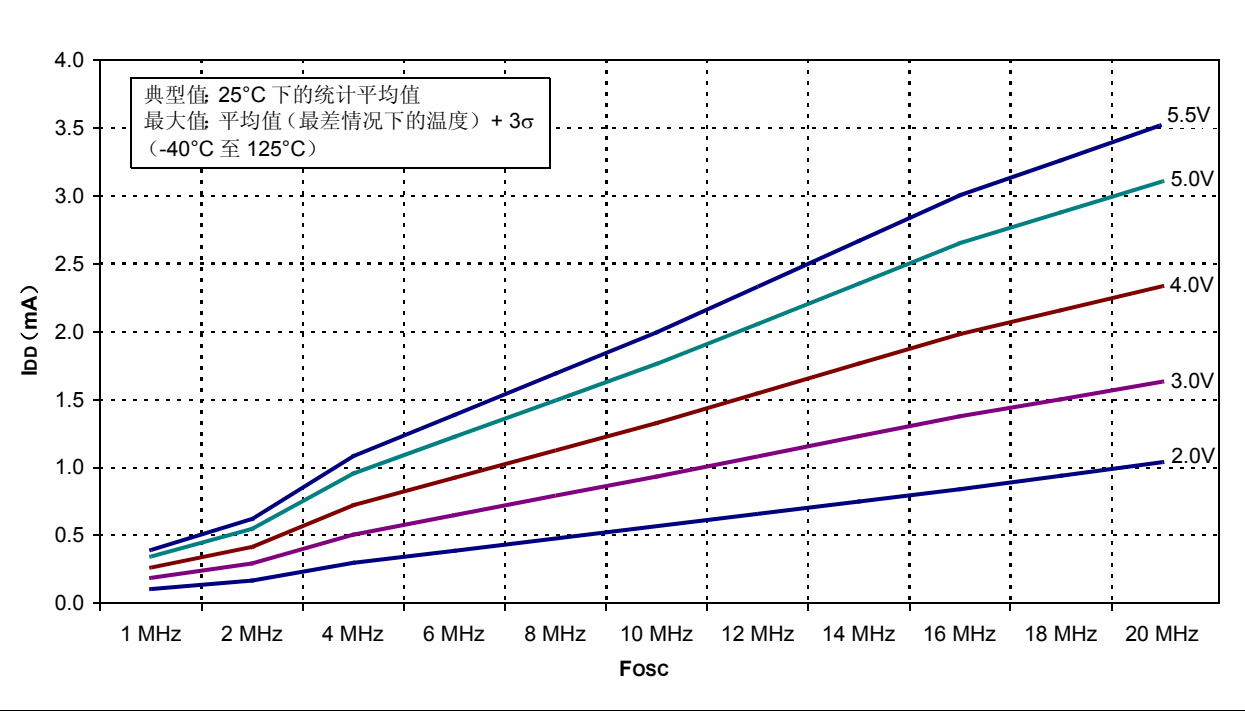


图 16-3: 不同 VDD 下 IDD 典型值—Fosc 曲线 (HS 模式)

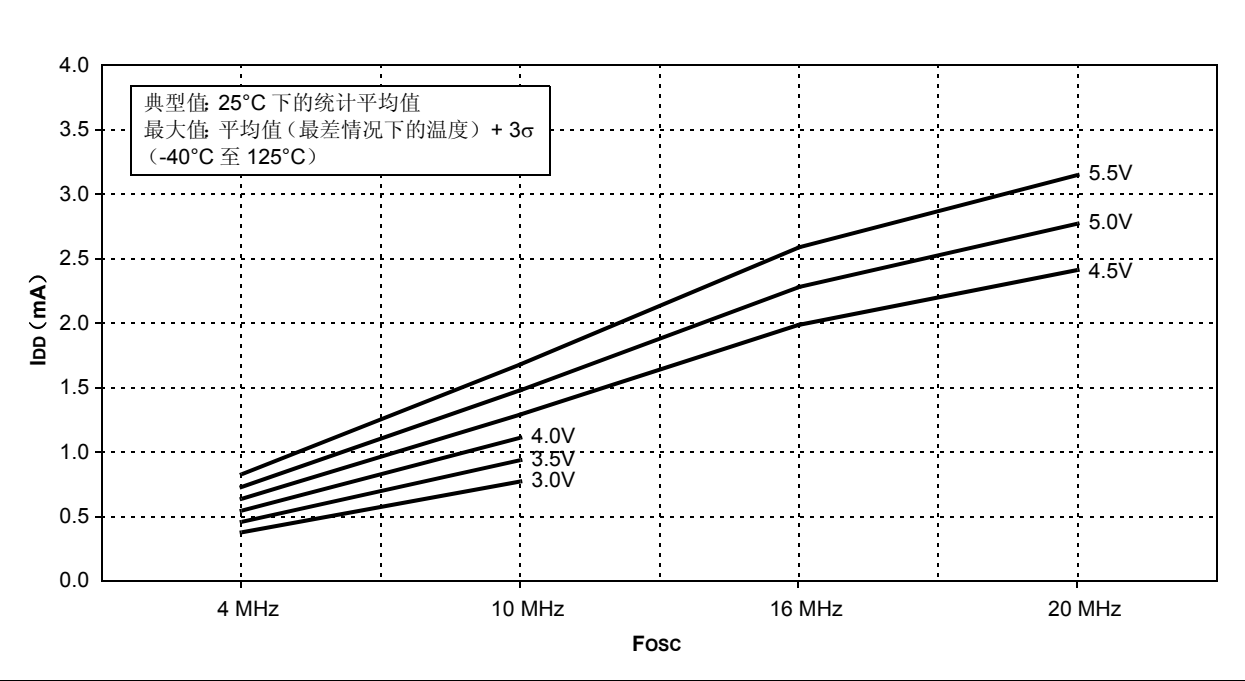


图 16-4: 不同 VDD 下 IDD 最大值—Fosc 曲线 (HS 模式)

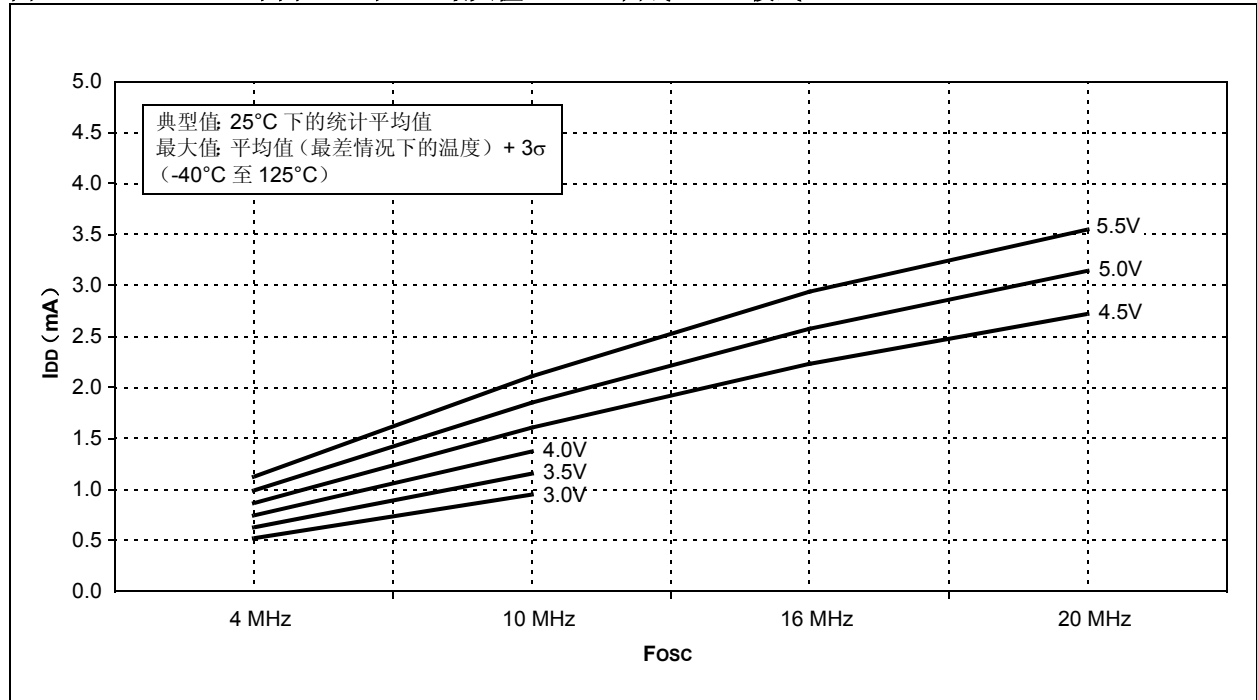


图 16-5: 不同 Fosc 下 IDD 典型值—VDD 曲线 (XT 模式)

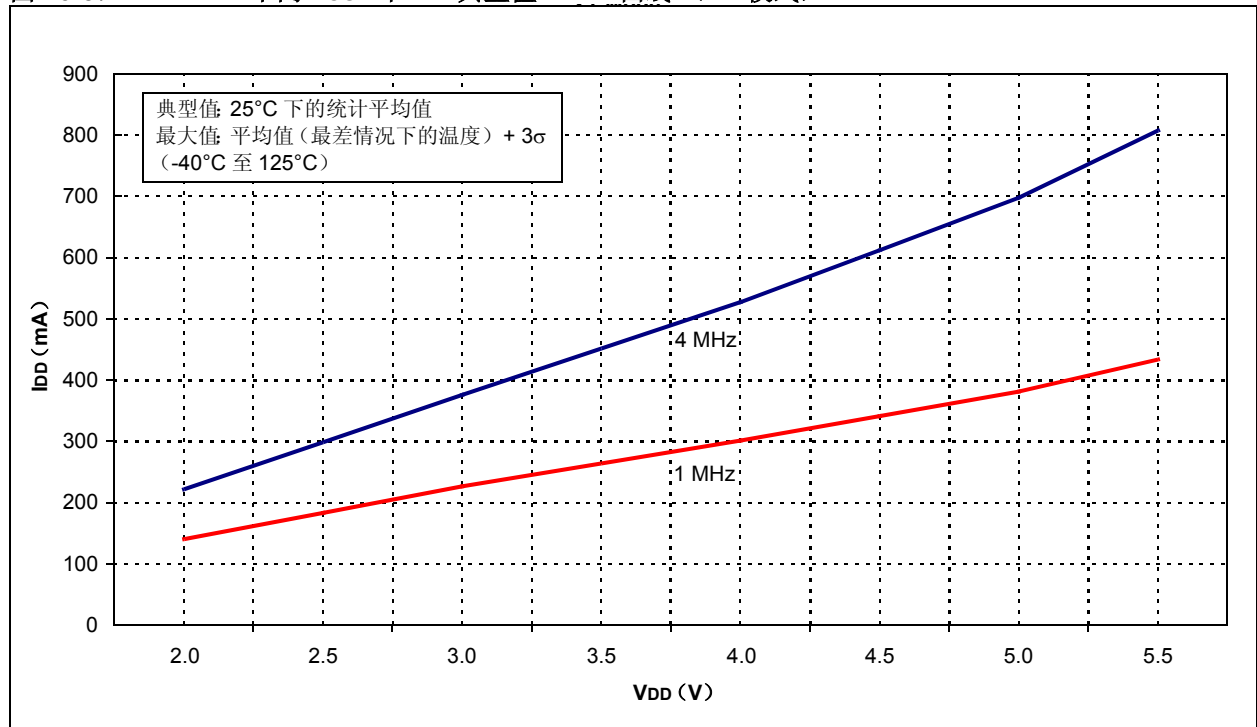


图 16-6: 不同 Fosc 下 IDD 最大值—VDD 曲线 (XT 模式)

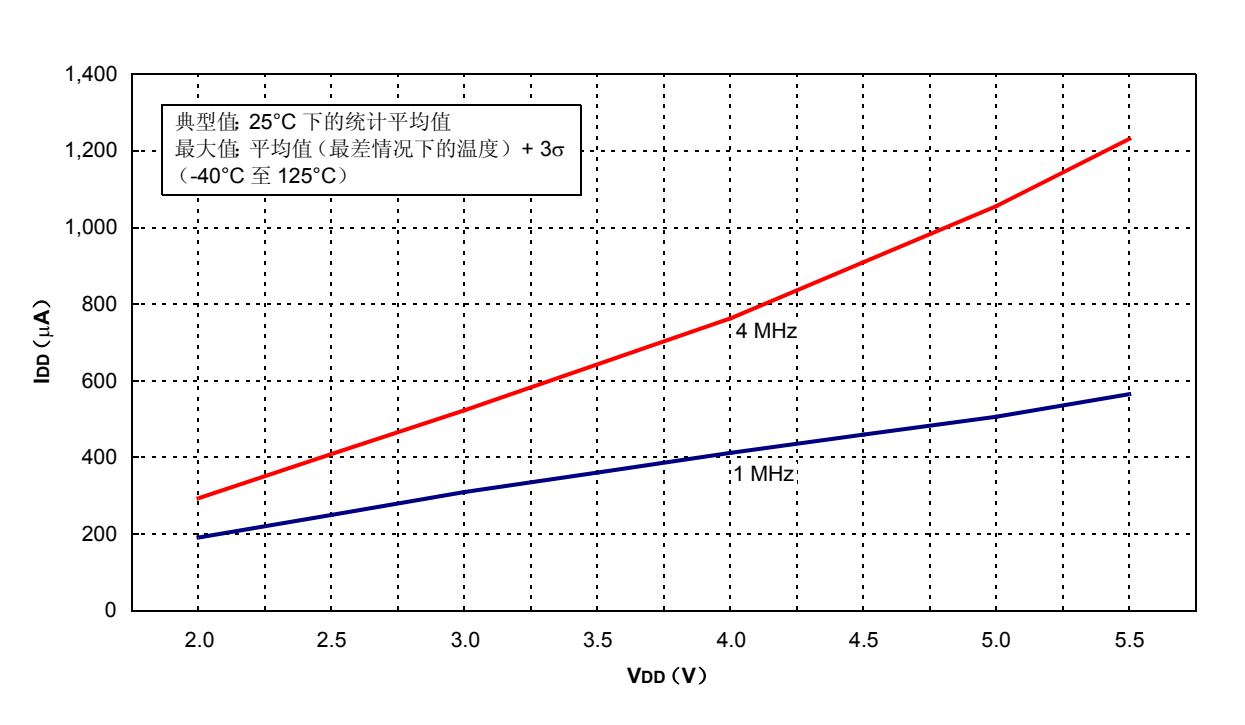


图 16-7: 不同 Fosc 下 IDD 典型值—VDD 曲线 (EXTRC 模式)

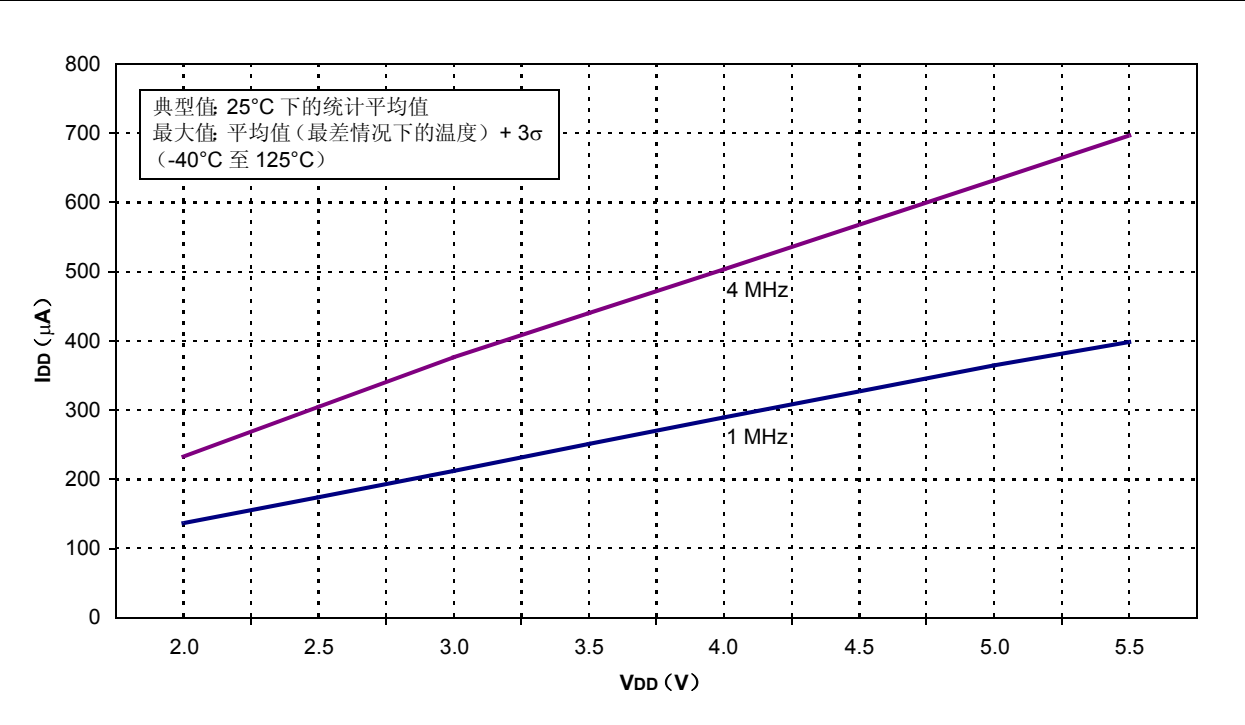


图 16-8: 不同 Fosc 下 I_{DD} 最大值—V_{DD} 曲线 (EXTRC 模式)

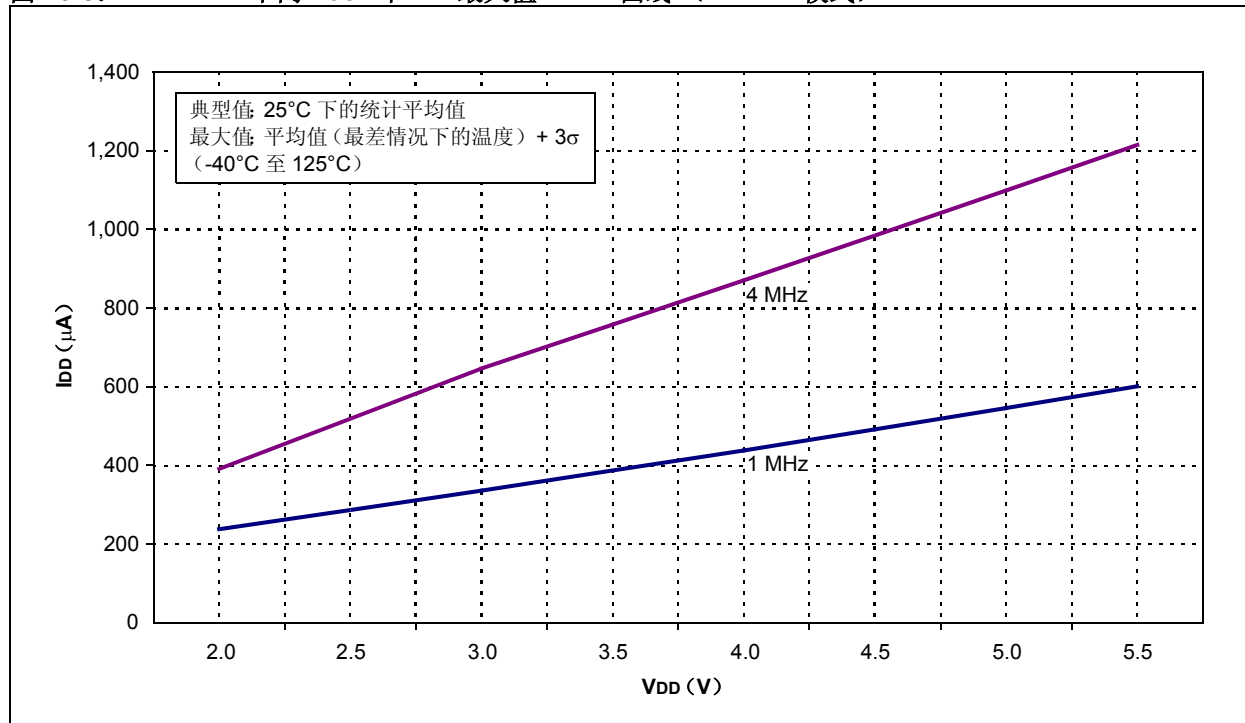


图 16-9: 不同 Fosc 下 I_{DD}—V_{DD} 曲线 (LFINTOSC 模式, 31 kHz)

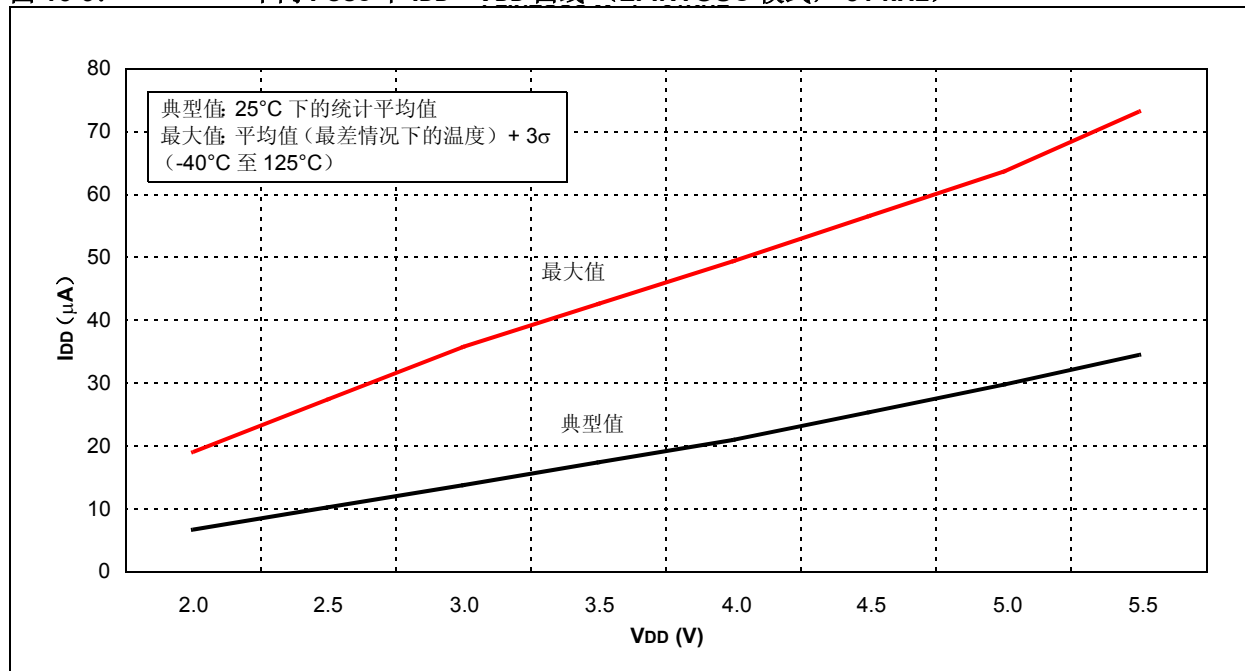


图 16-10: 不同 Fosc 下 IDD—VDD 曲线 (LP 模式)

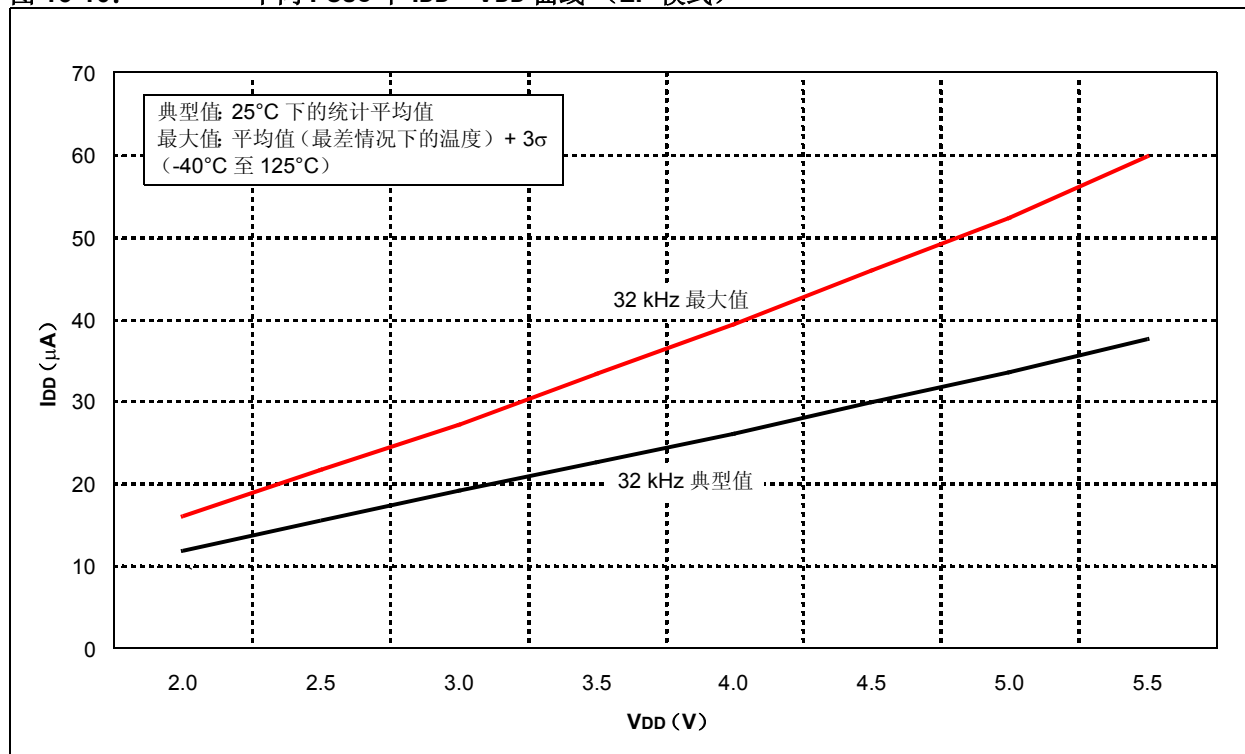


图 16-11: 不同 VDD 下 IDD 典型值—Fosc 曲线 (HFINTOSC 模式)

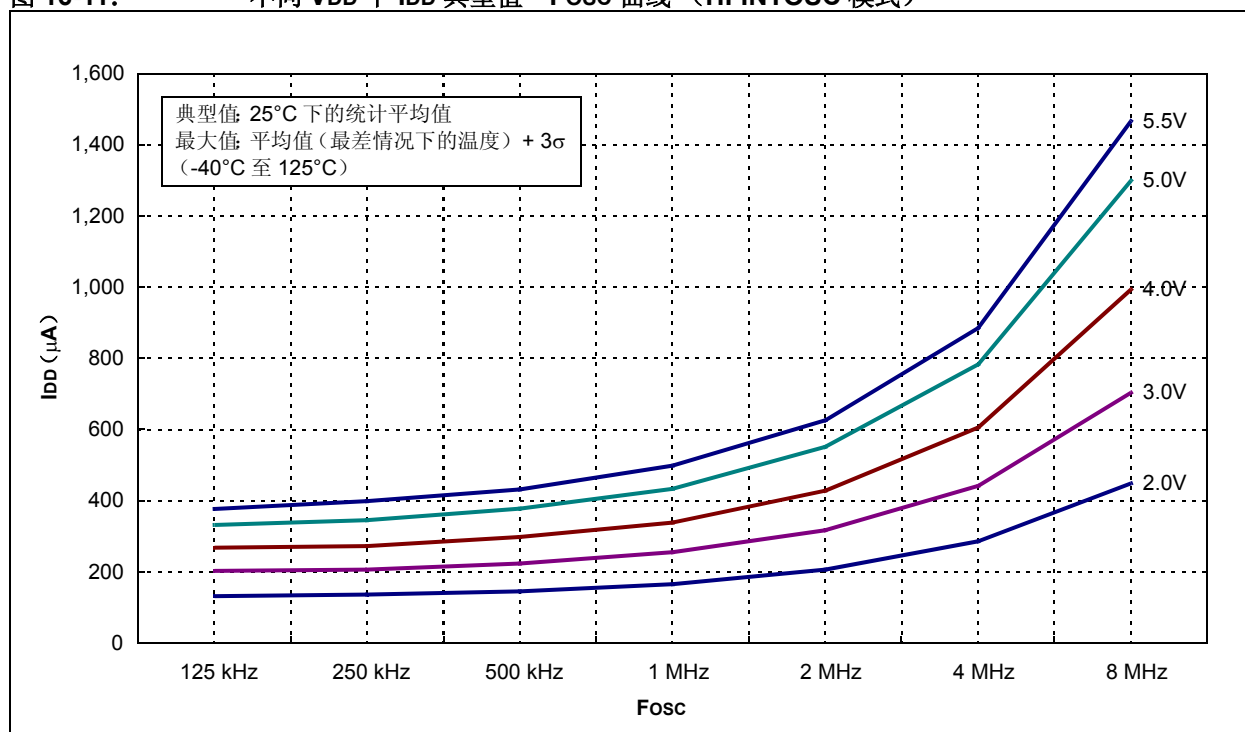


图 16-12: 不同 VDD 下 IDD 最大值—Fosc 曲线 (HFINTOSC 模式)

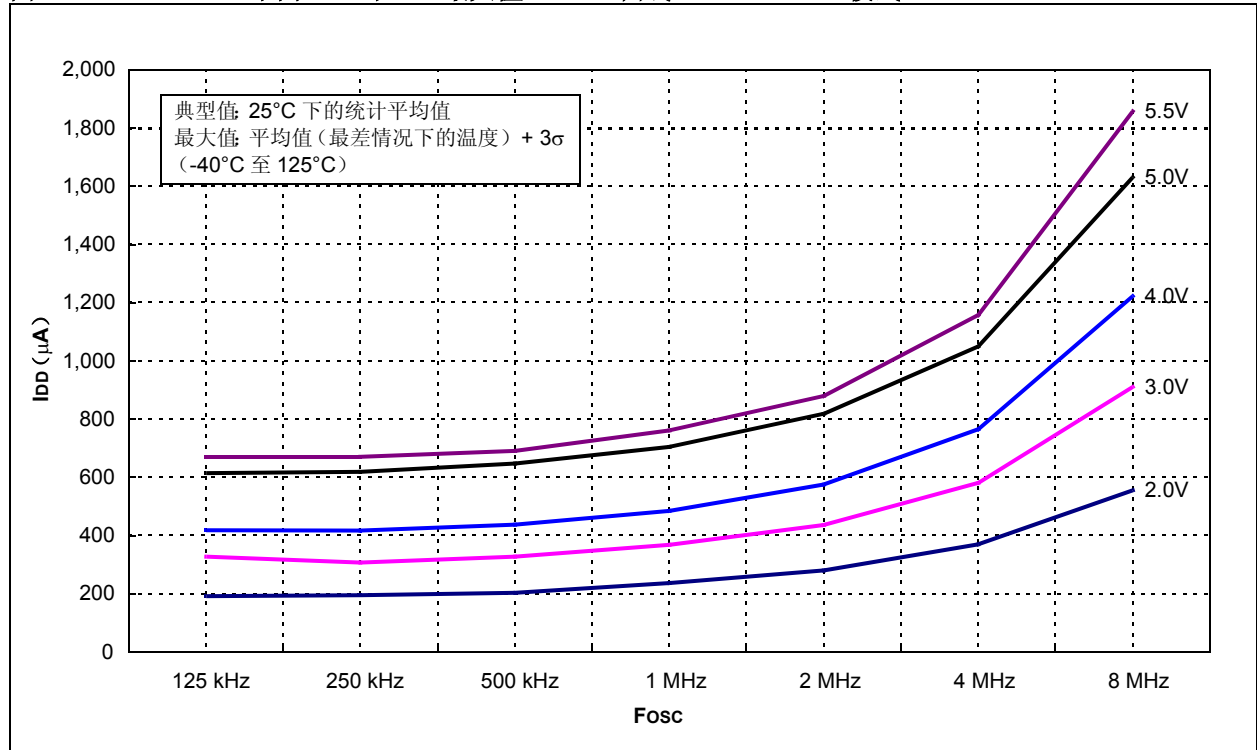


图 16-13: IPD 典型值—VDD 曲线 (休眠模式, 禁止所有外设)

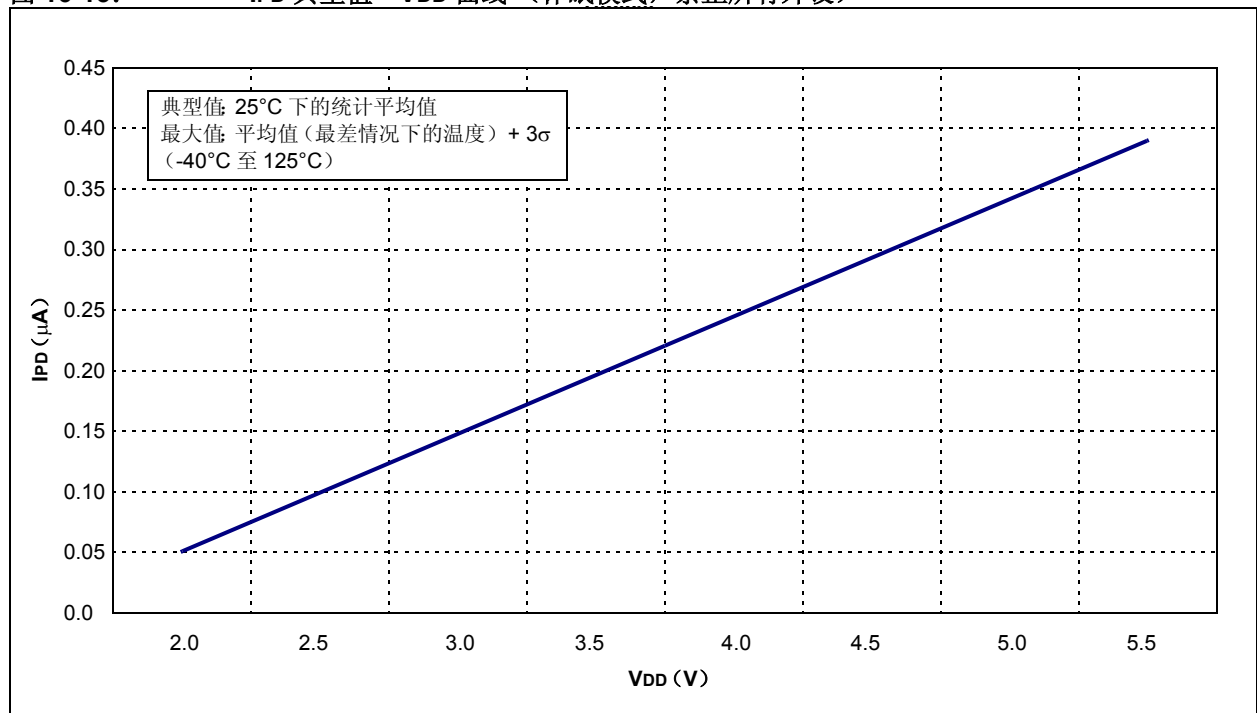


图 16-14: IPD 最大值—VDD 曲线 (休眠模式, 禁止所有外设)

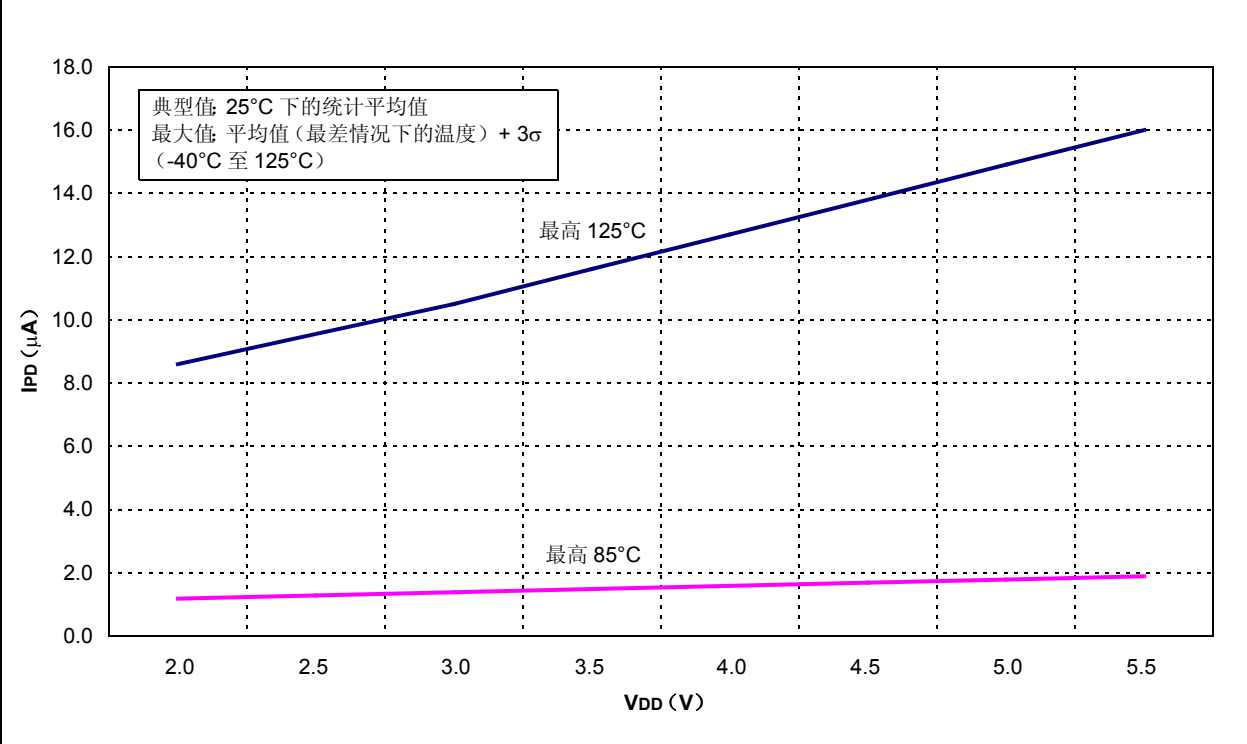


图 16-15: 比较器 IPD—VDD 曲线 (两个比较器均使能)

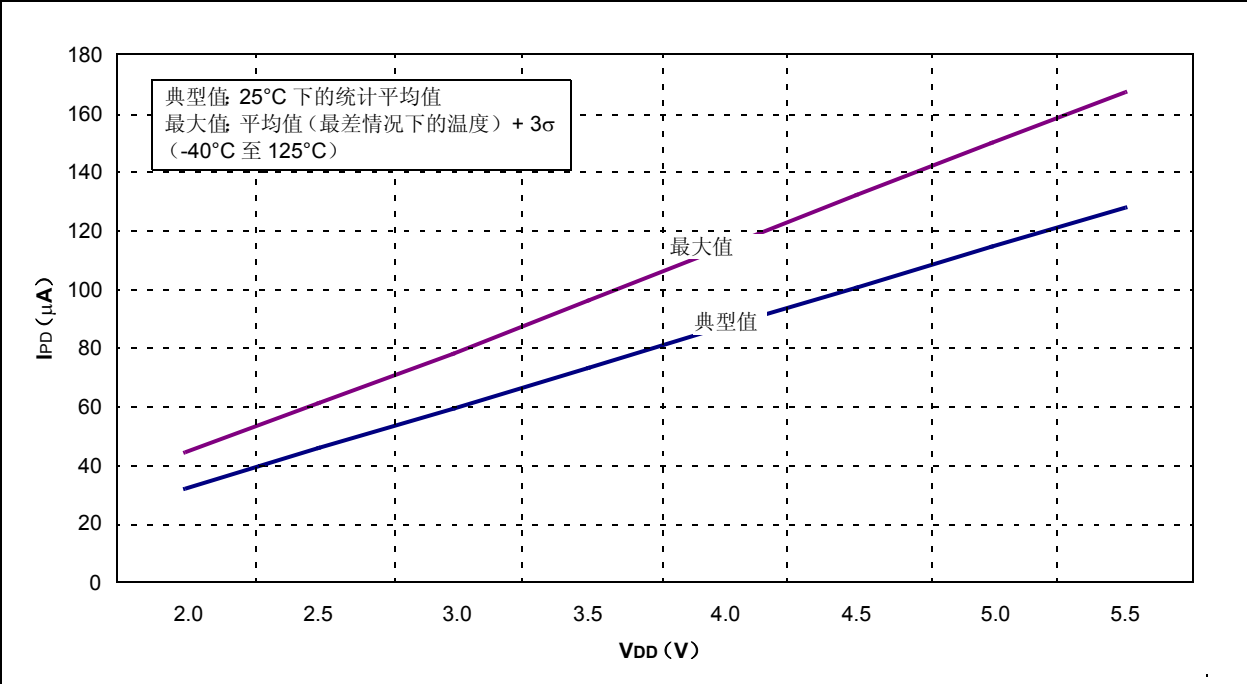


图 16-16: 不同温度下 BOR IPD—VDD 曲线

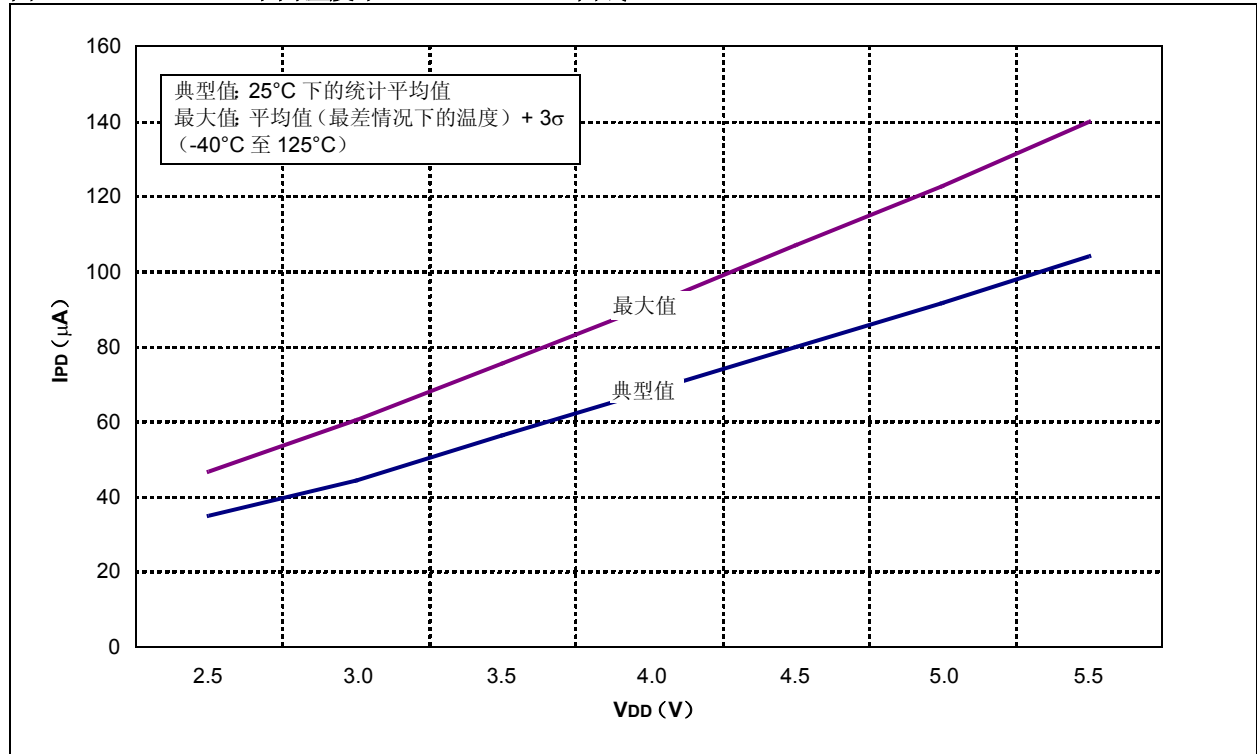
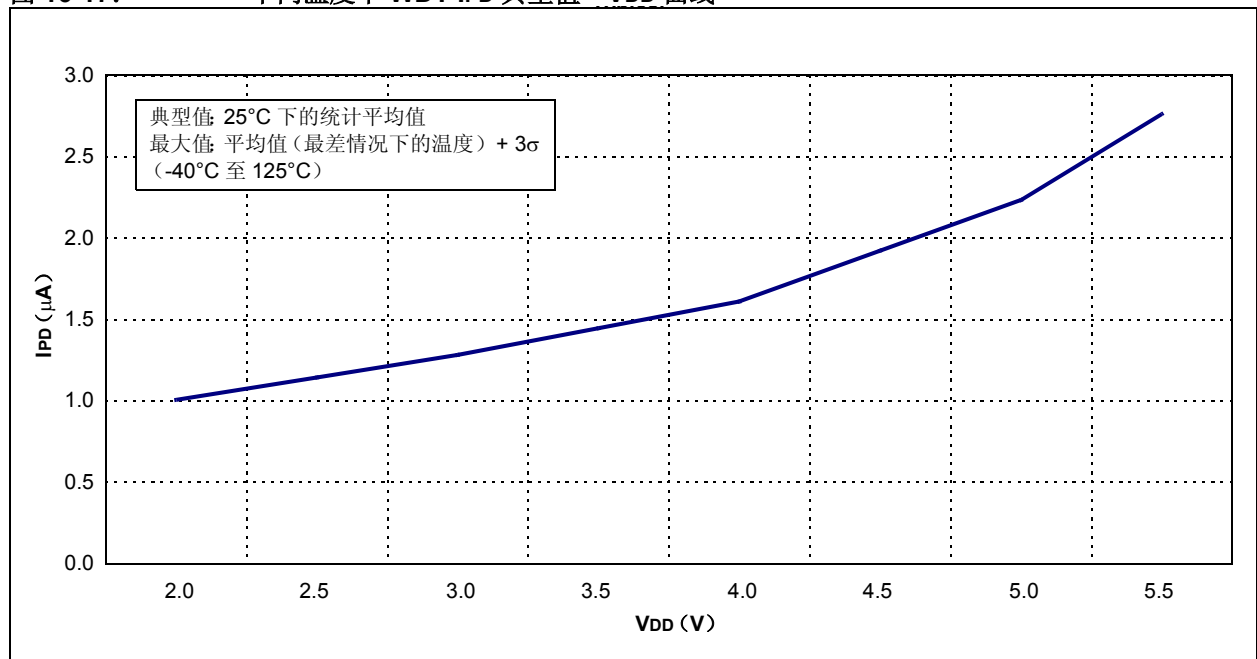


图 16-17: 不同温度下 WDT IPD 典型值—VDD 曲线



PIC16F684

图 16-18: 不同温度下 WDT IPD 最大值—VDD 曲线

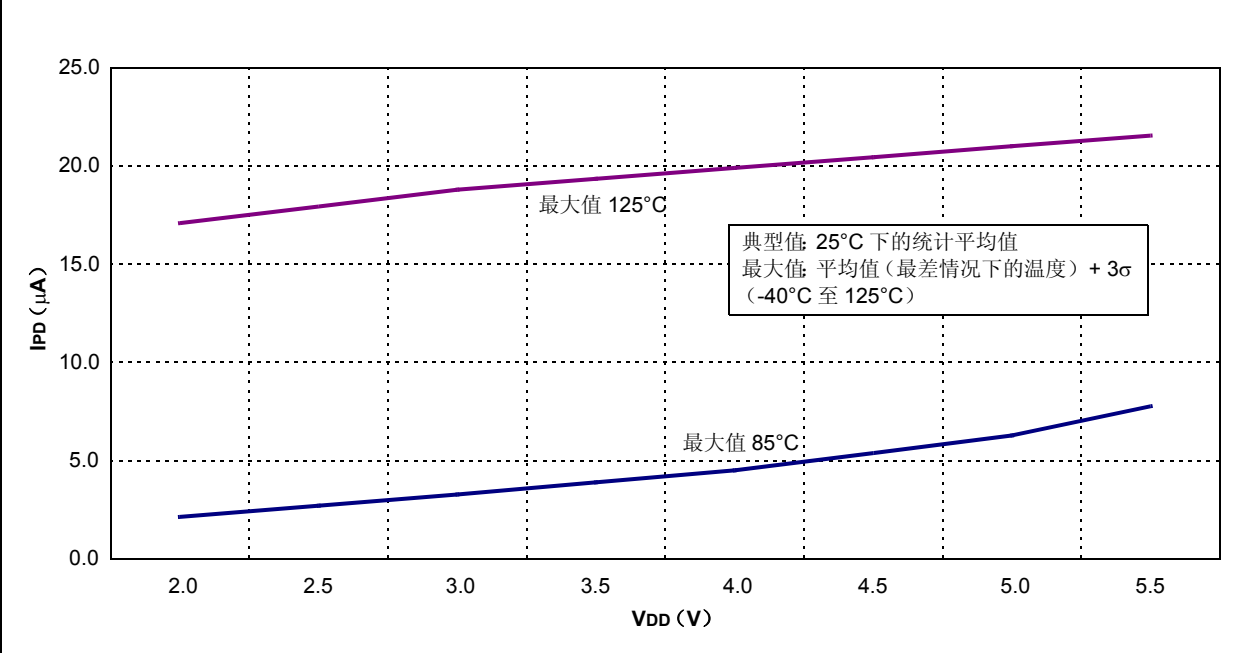


图 16-19: 不同温度下 WDT 周期—VDD 曲线

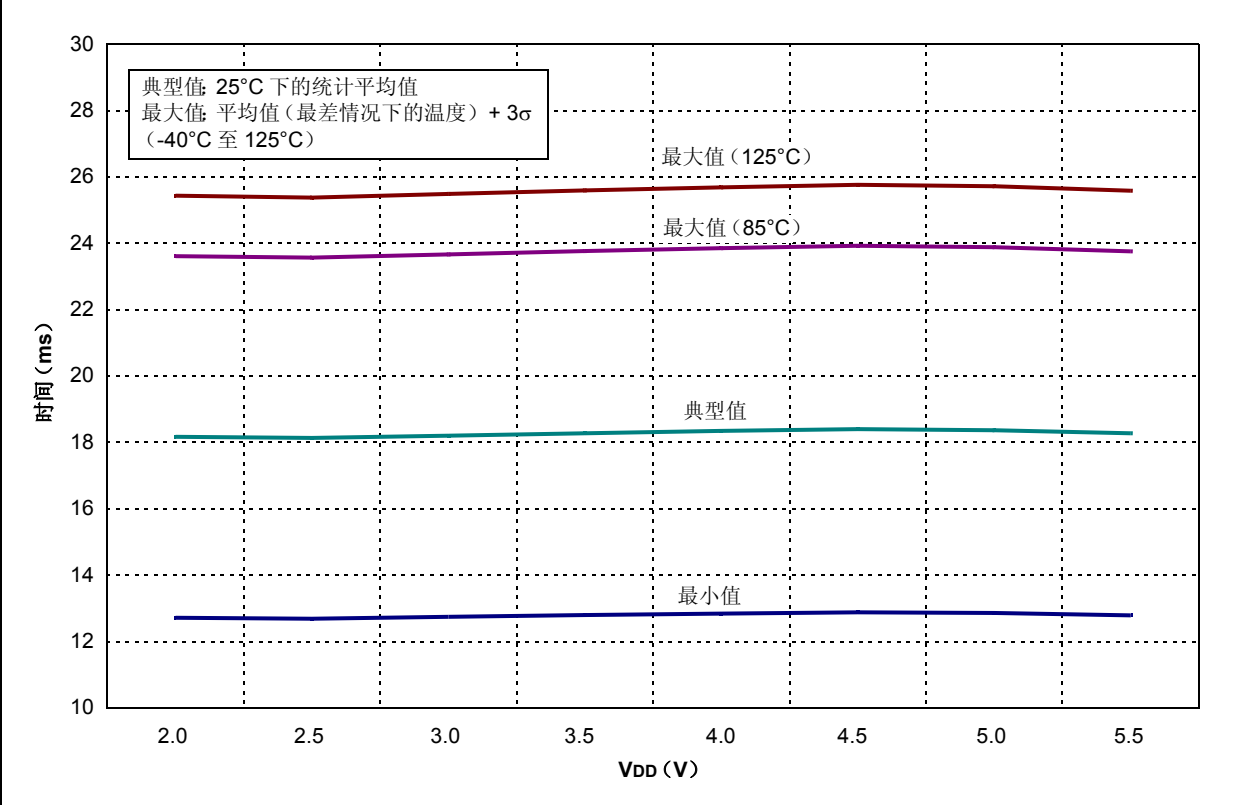


图 16-20: 不同 VDD 下 WDT 周期—温度曲线 (5.0V)

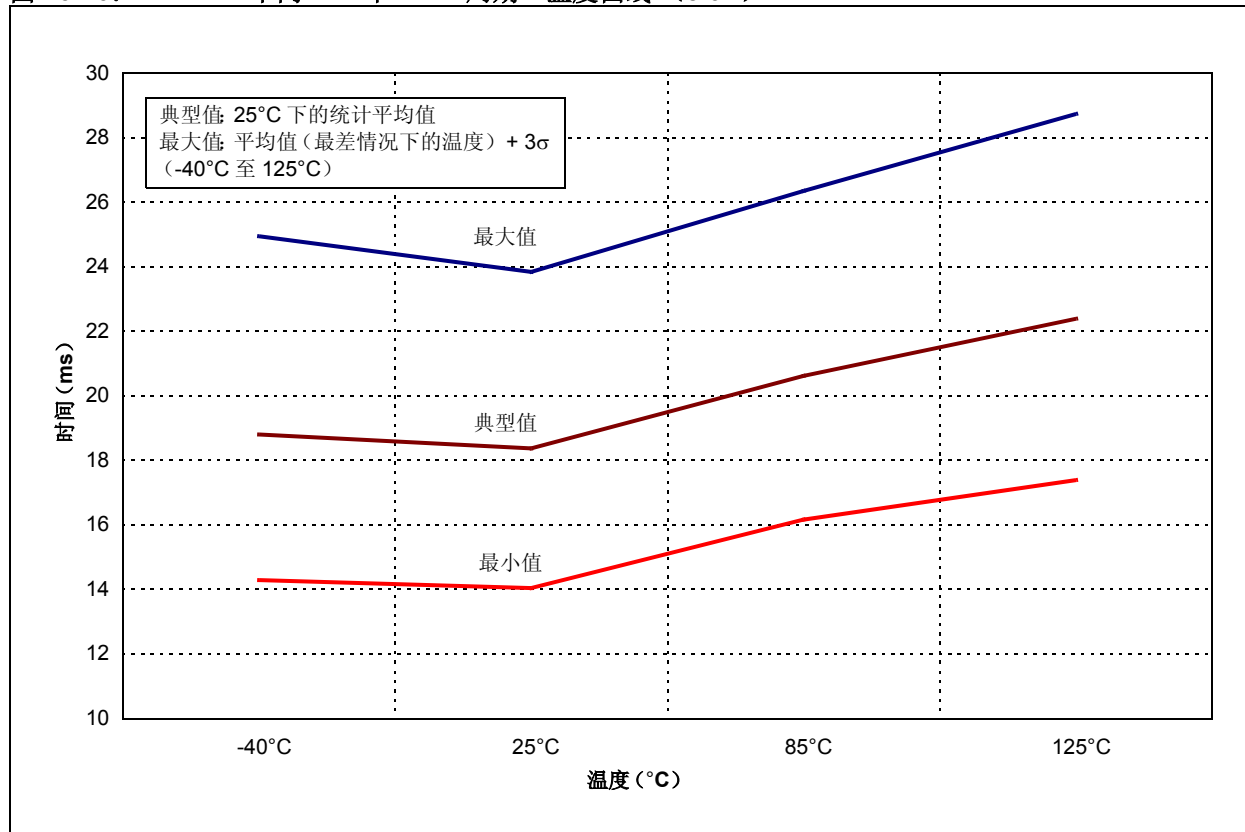


图 16-21: 不同温度下 CVREF IPD—VDD 曲线 (高电压范围)

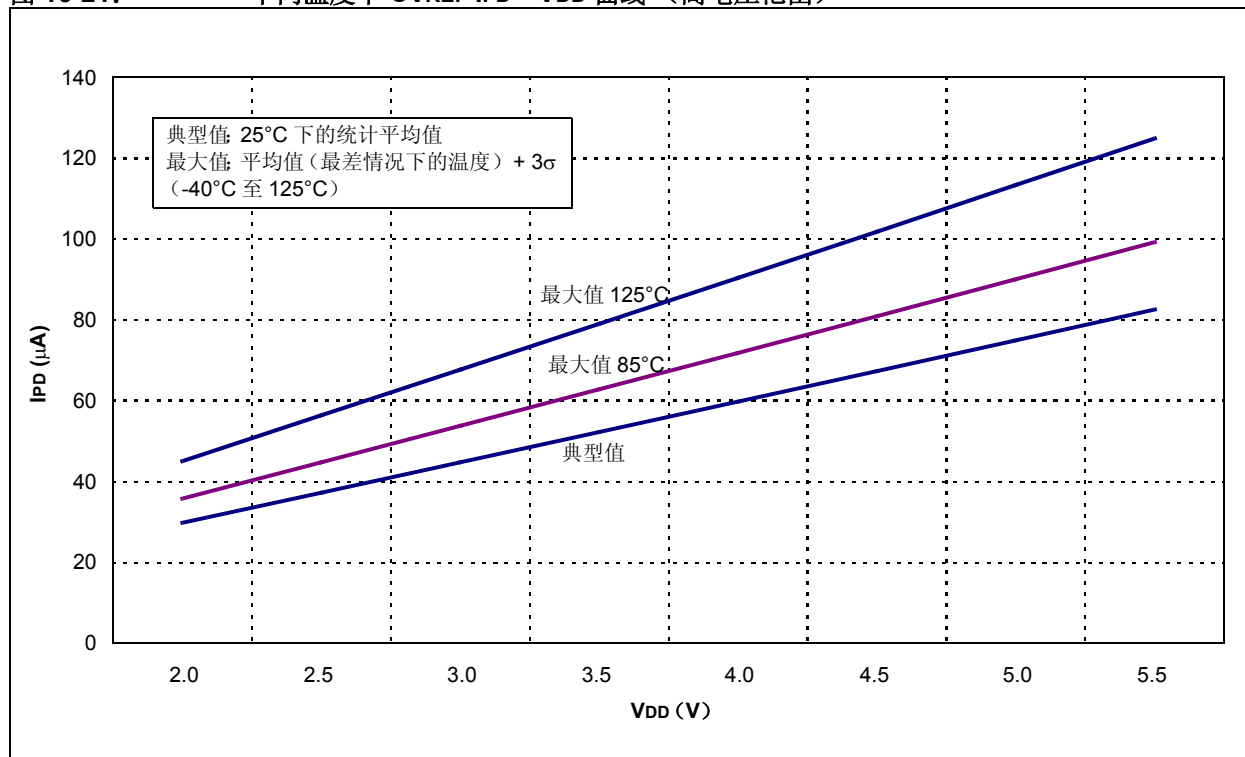


图 16-22: 不同温度下 CVREF IPD—VDD 曲线（低电压范围）

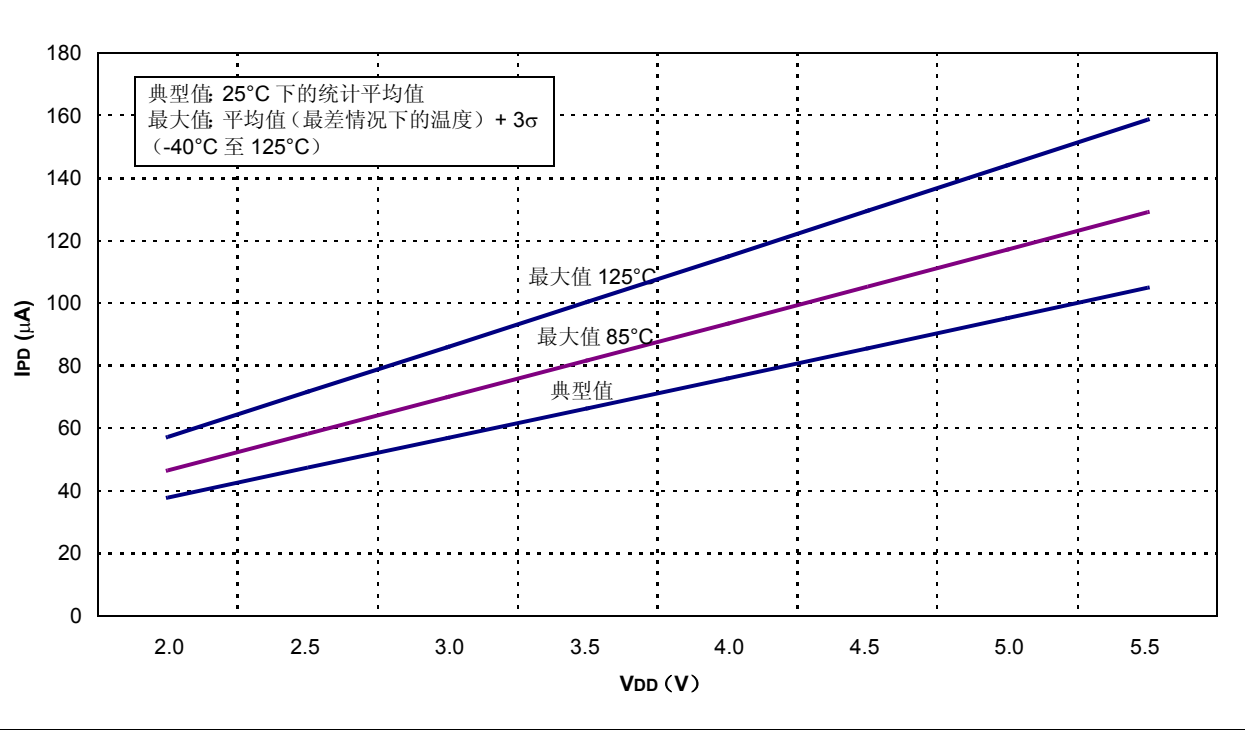


图 16-23: 不同温度下 VOL—IOL 曲线（VDD = 3.0V）

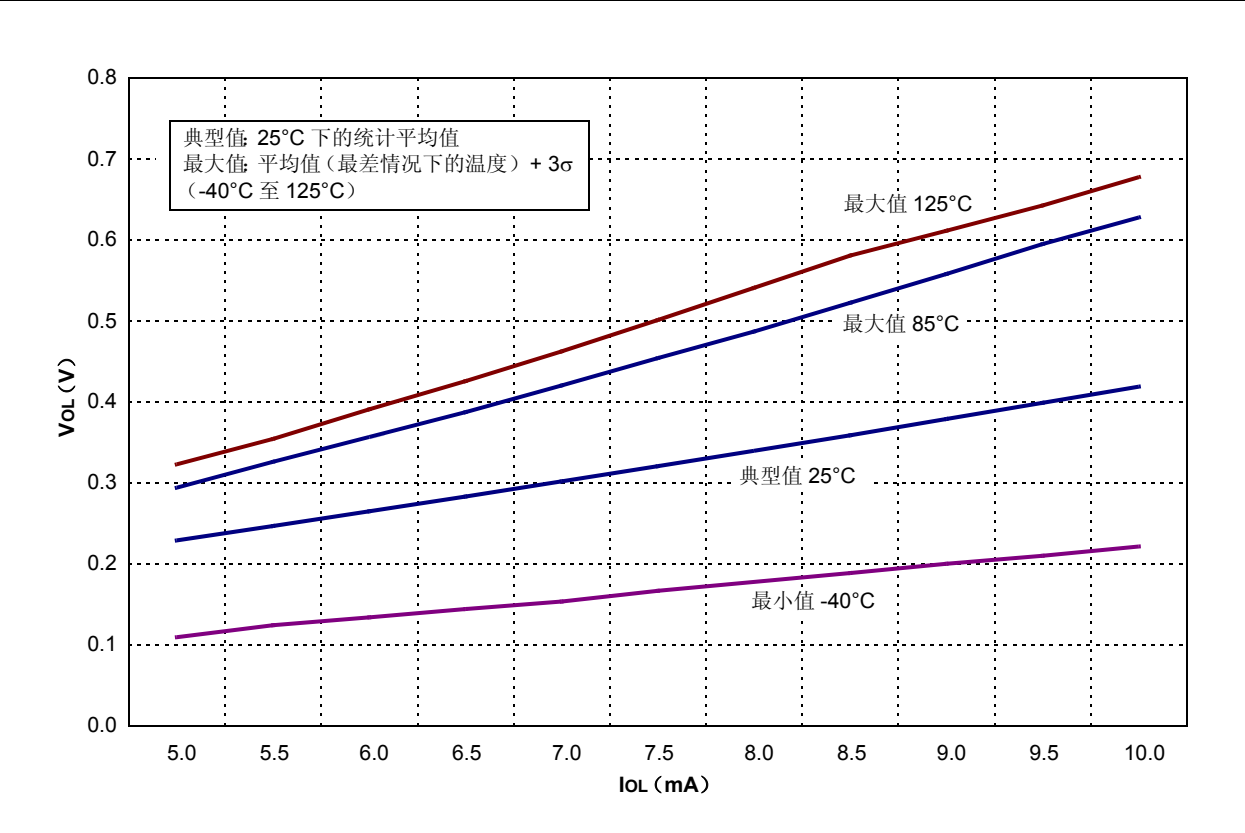


图 16-24: 不同温度下 V_{OL} — I_{OL} 曲线 ($V_{DD} = 5.0V$)

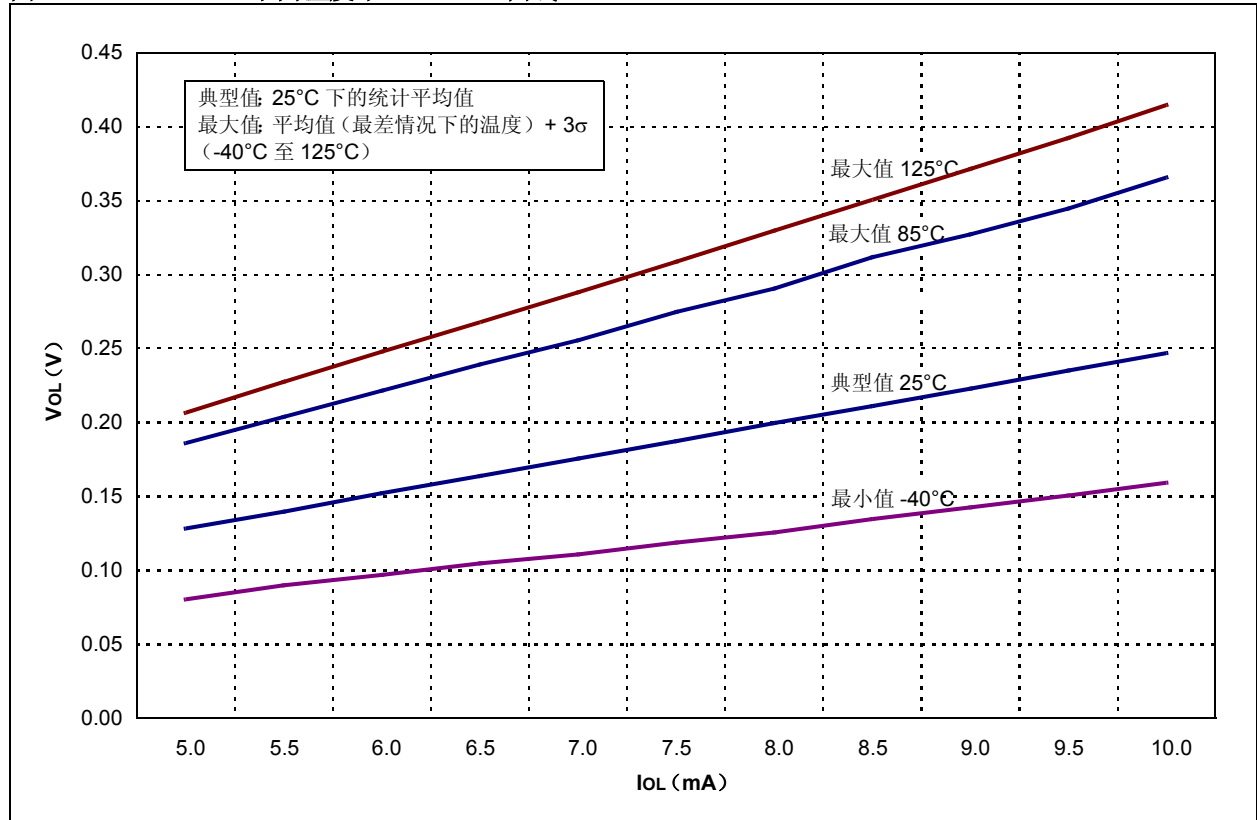
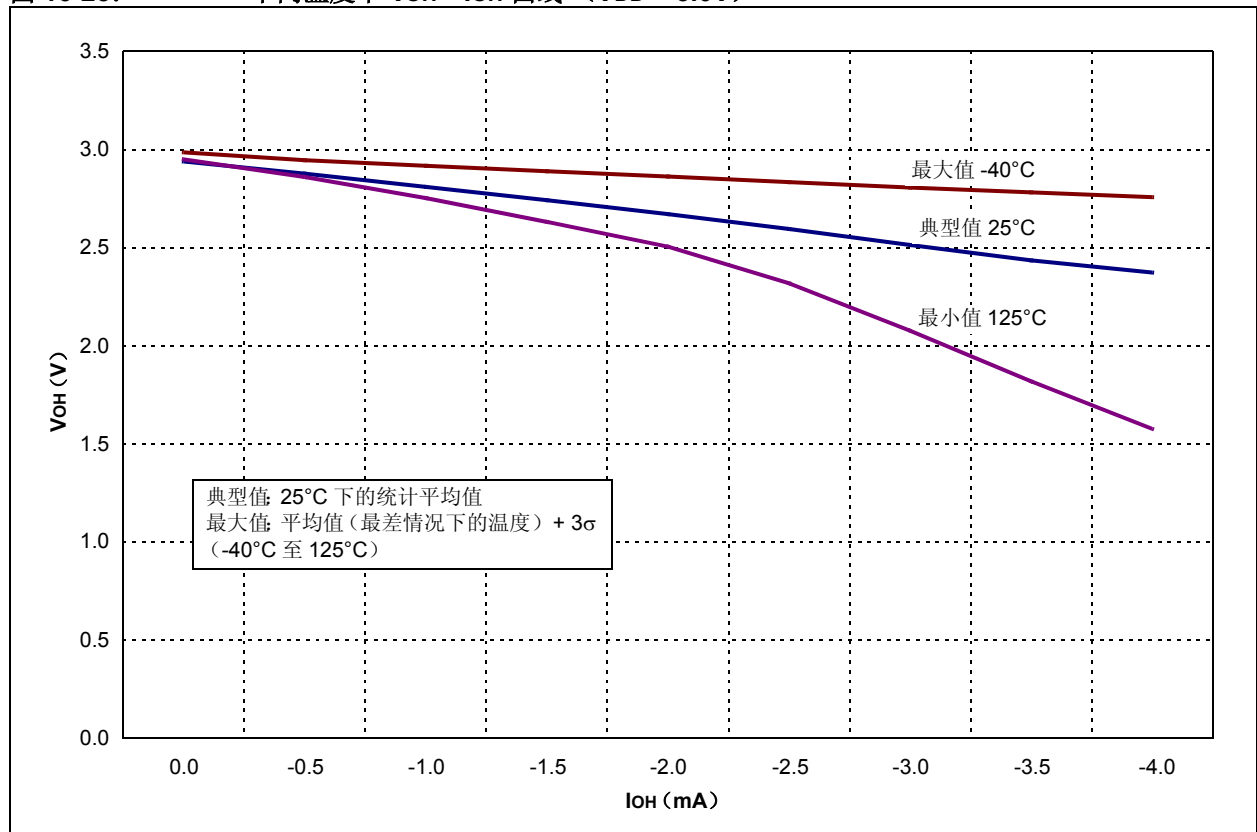


图 16-25: 不同温度下 V_{OH} — I_{OH} 曲线 ($V_{DD} = 3.0V$)



PIC16F684

图 16-26: 不同温度下 V_{OH} — I_{OH} 曲线 ($V_{DD} = 5.0V$)

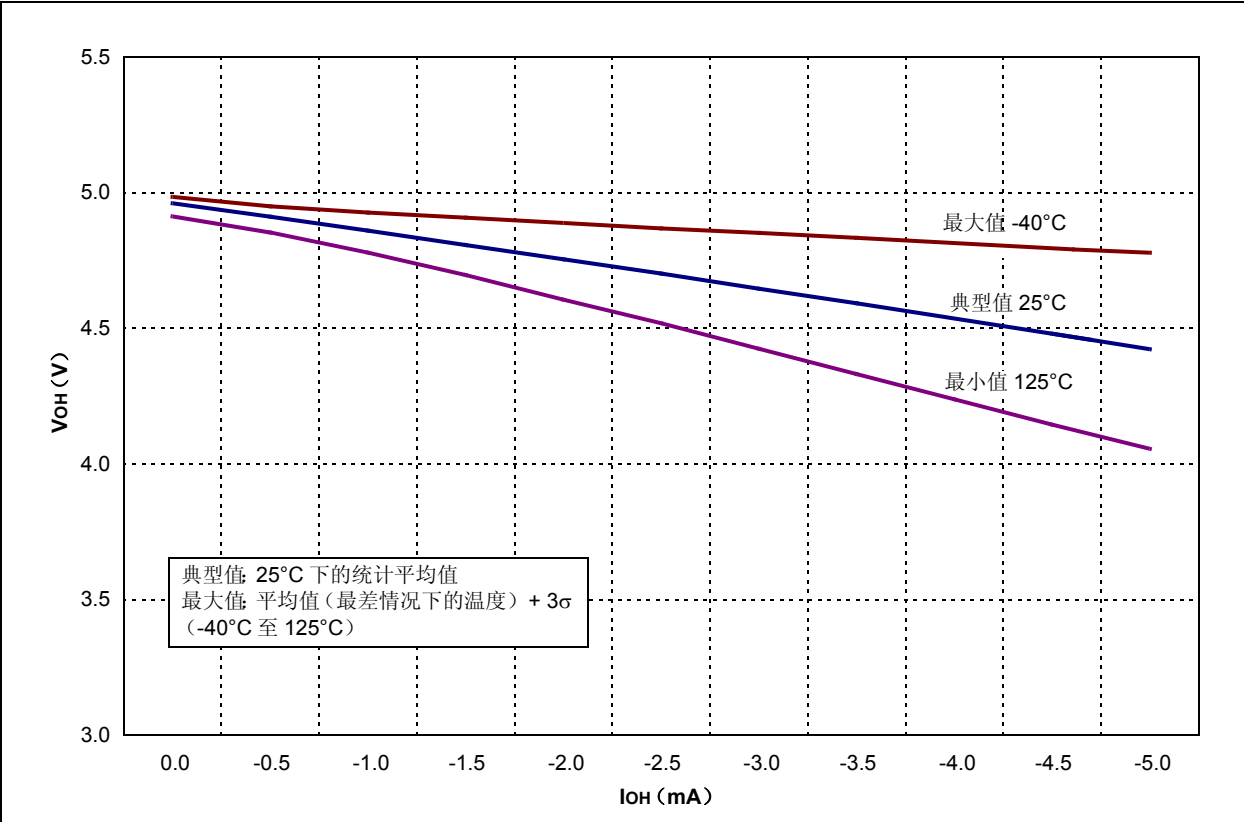


图 16-27: 不同温度下 TTL 输入门限值 V_{IN} — V_{DD} 曲线

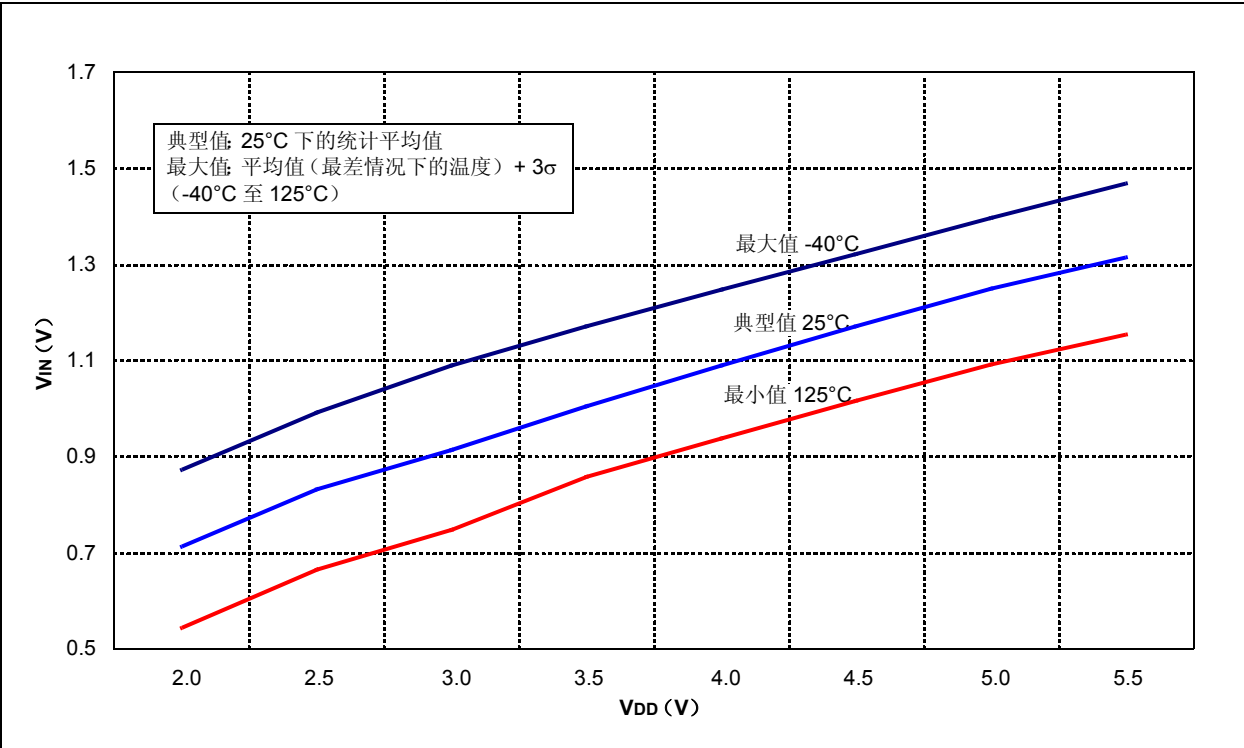


图 16-28: 不同温度下施密特触发器输入门限值 V_{IN} — V_{DD} 曲线

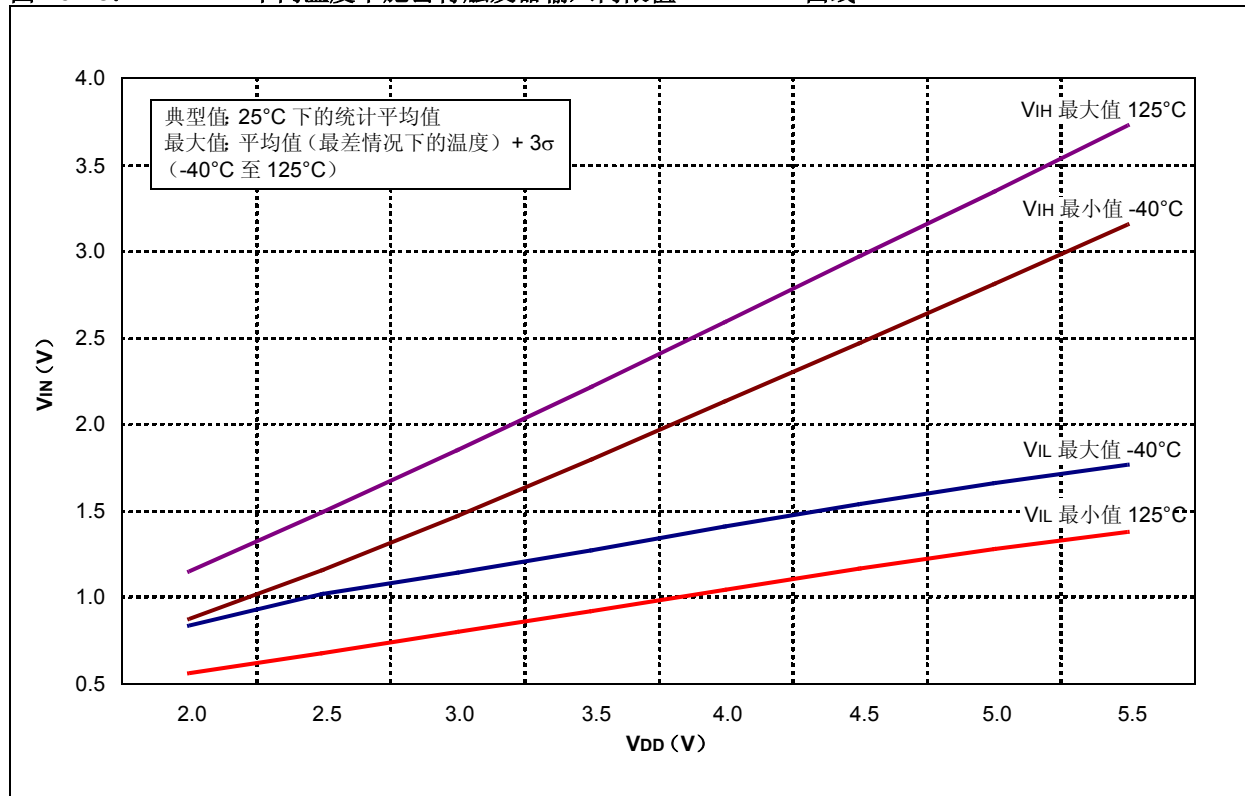
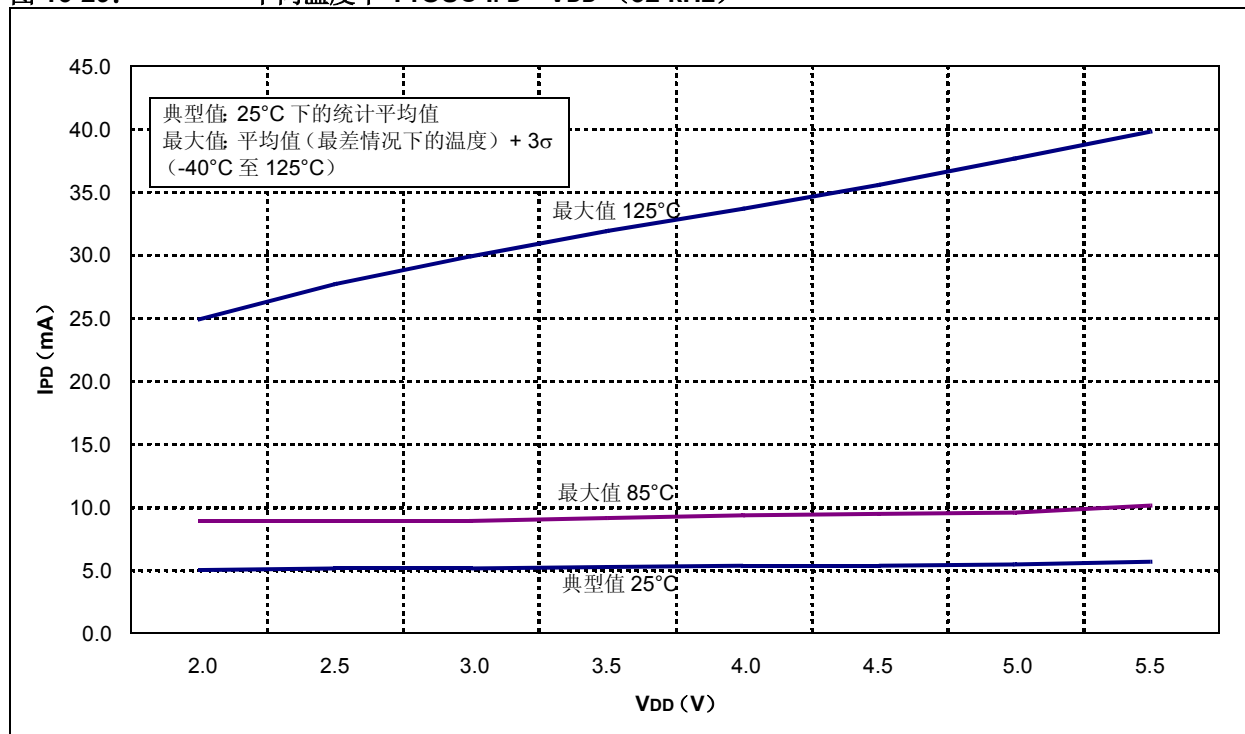


图 16-29: 不同温度下 T1OSC I_{PD} — V_{DD} (32 kHz)



PIC16F684

图 16-30: 比较器响应时间曲线（上升沿）

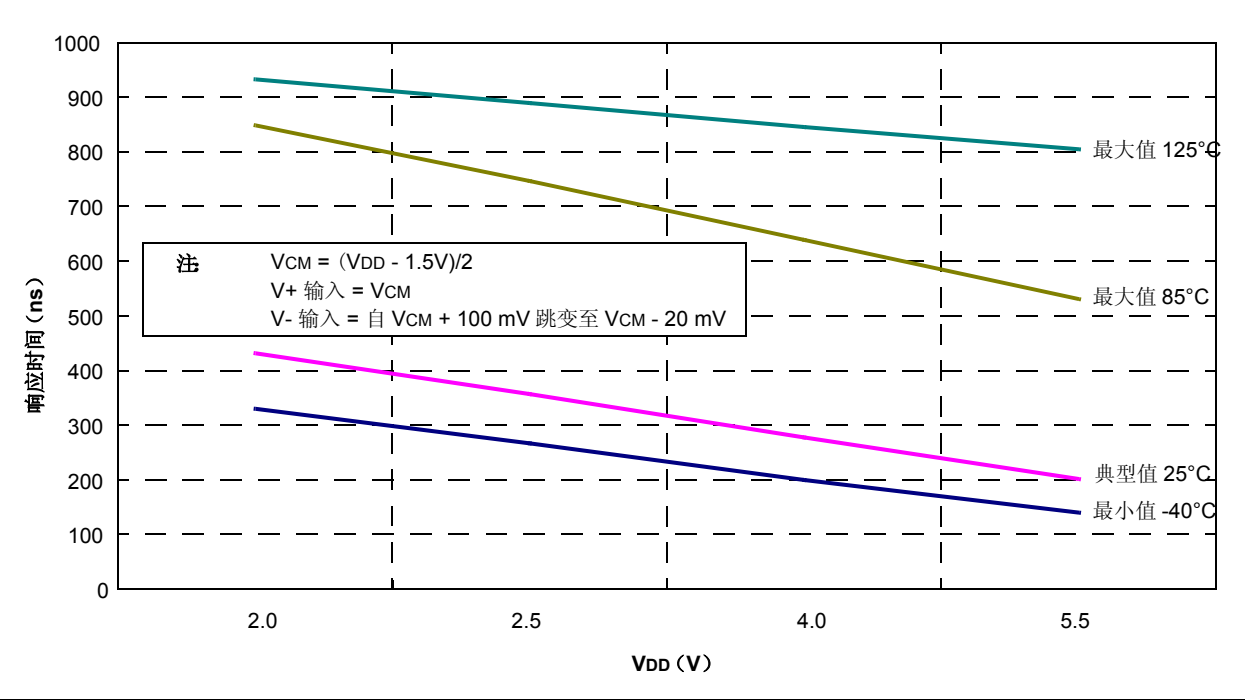


图 16-31: 比较器响应时间曲线（下降沿）

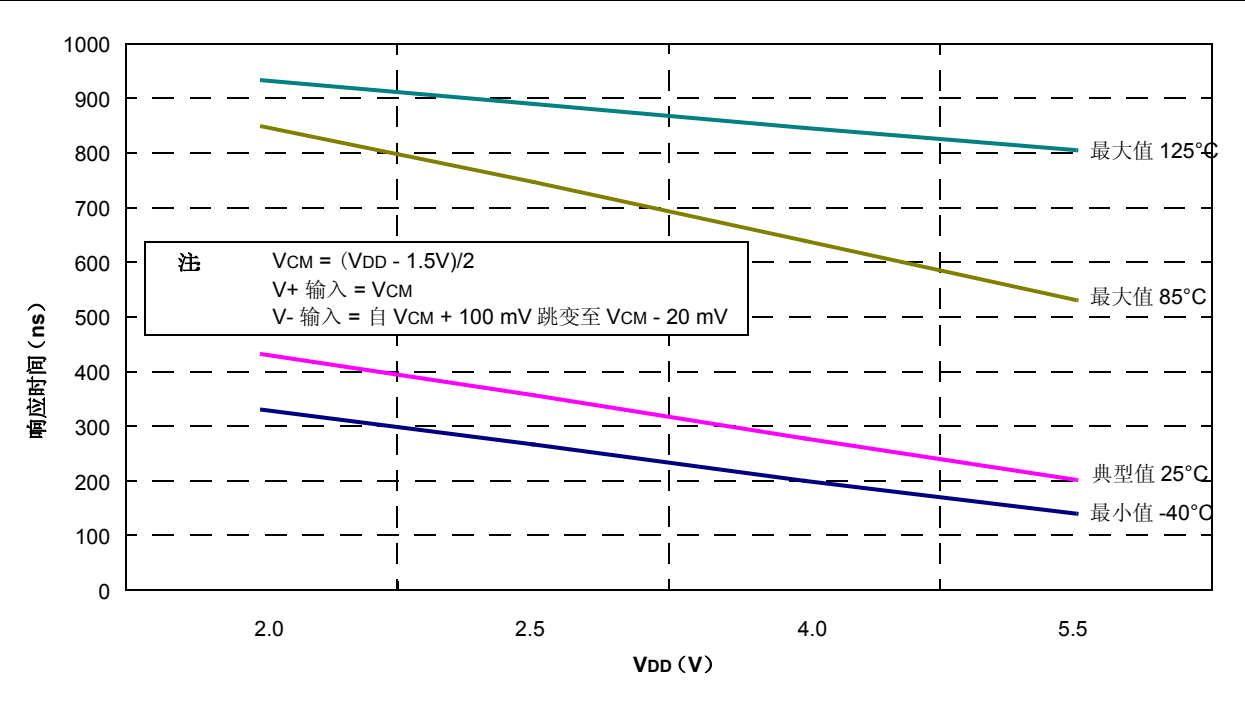


图 16-32: 不同温度下 LFINTOSC 频率—VDD 曲线 (31 kHz)

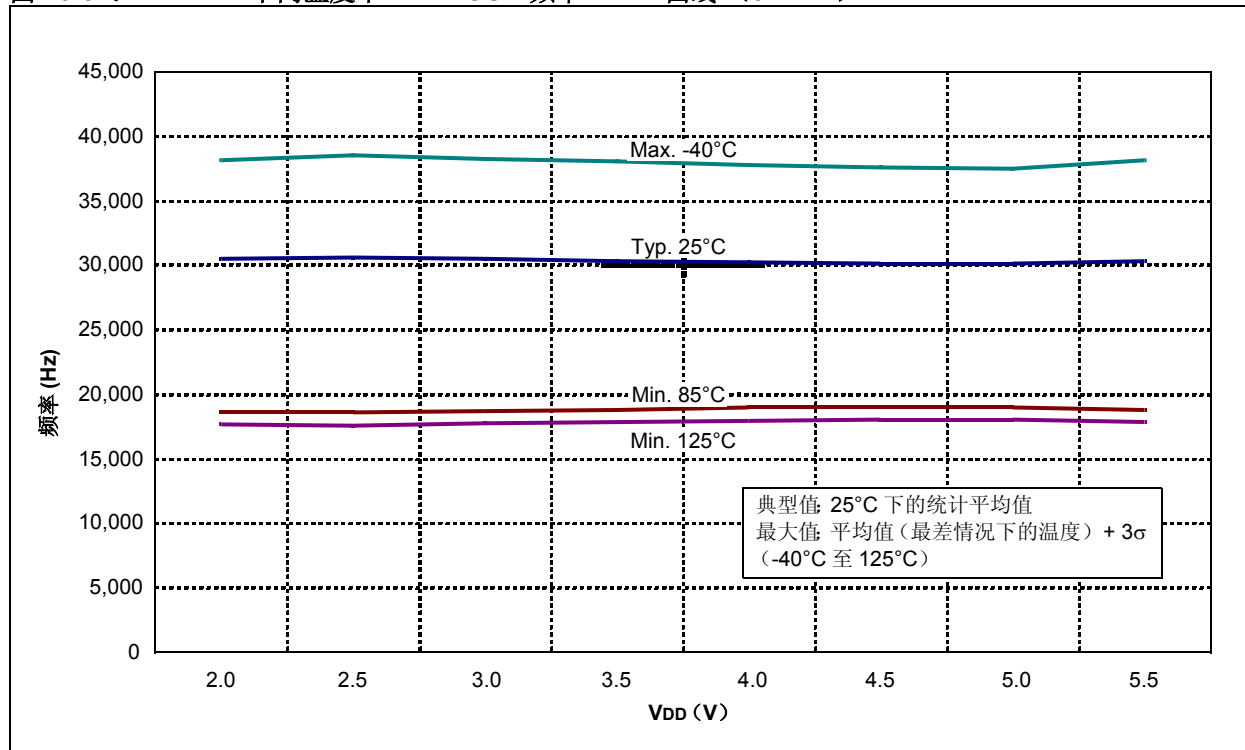


图 16-33: 不同温度下 ADC 时钟周期—VDD 曲线

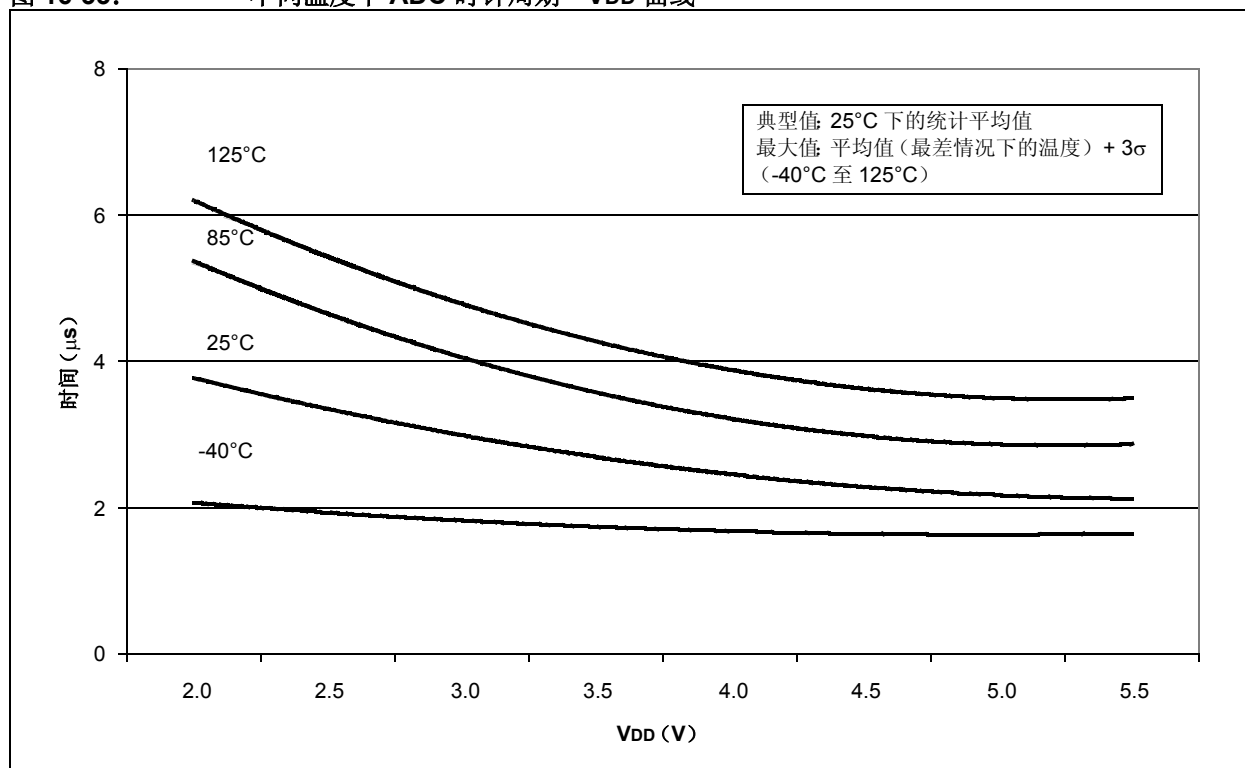


图 16-34: 不同温度下 HFINTOSC 起振时间的典型值—VDD 曲线

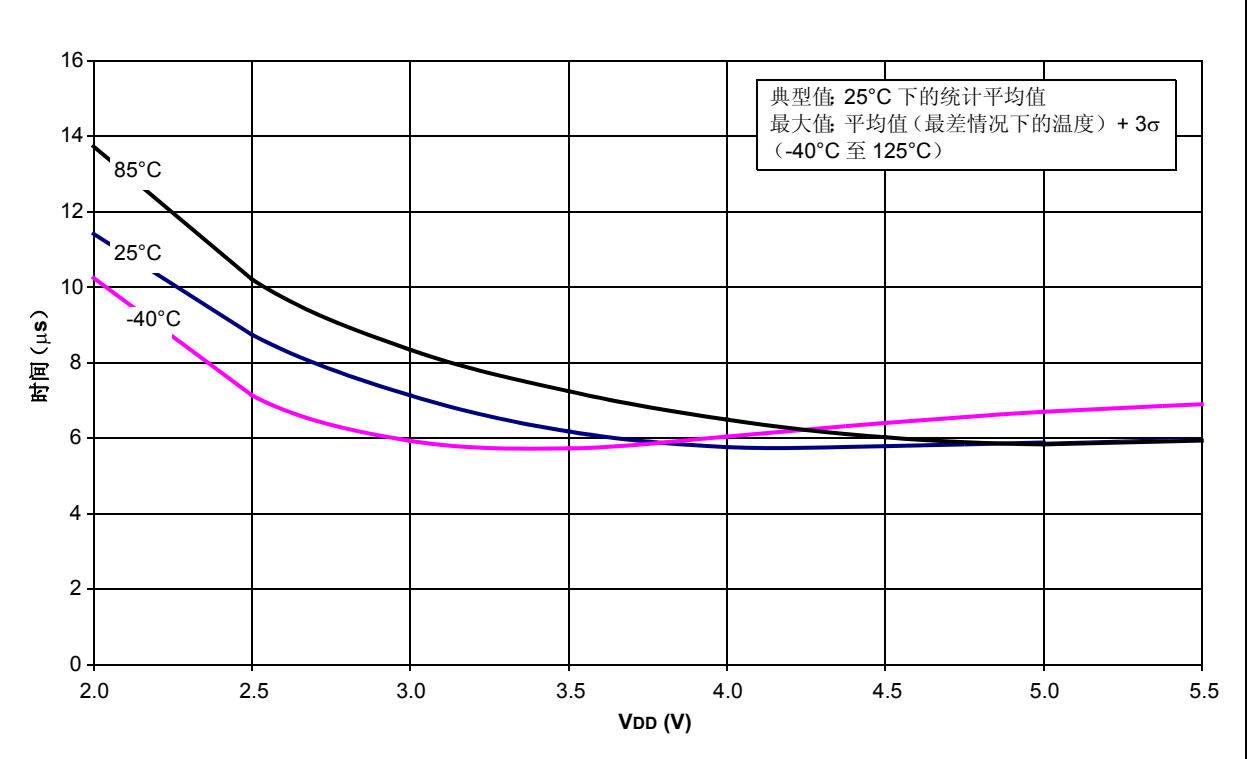


图 16-35: 不同温度下 HFINTOSC 起振时间的最大值—VDD 曲线

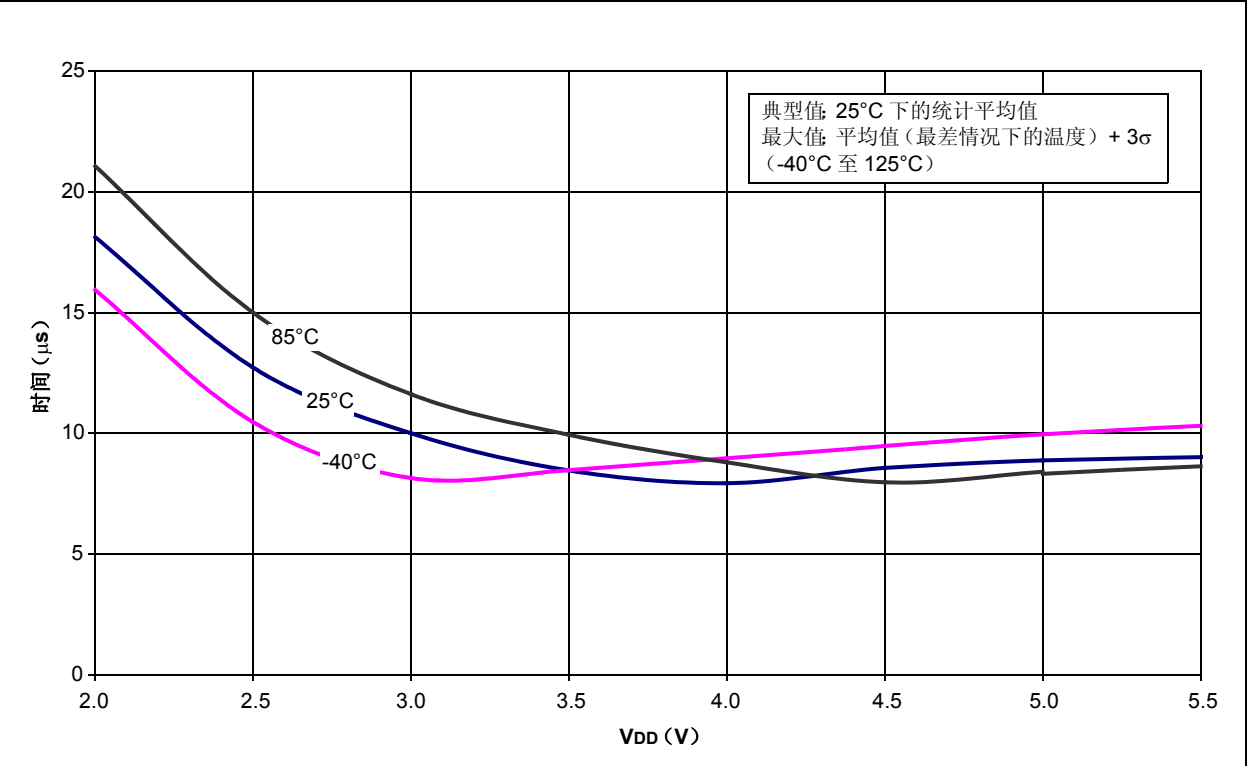


图 16-36: 不同温度下 HFINTOSC 起振时间的最小值—VDD 曲线

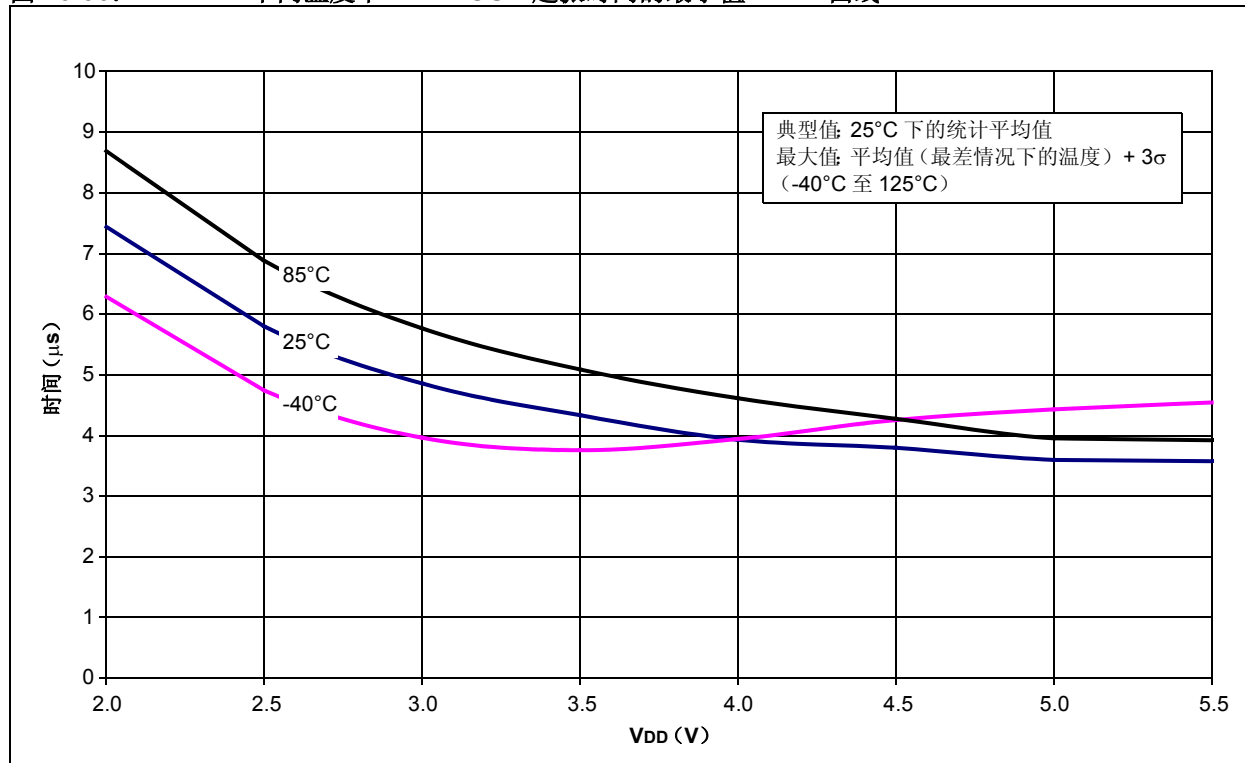


图 16-37: 典型 HFINTOSC 频率变化—VDD 关系曲线 (25°C)

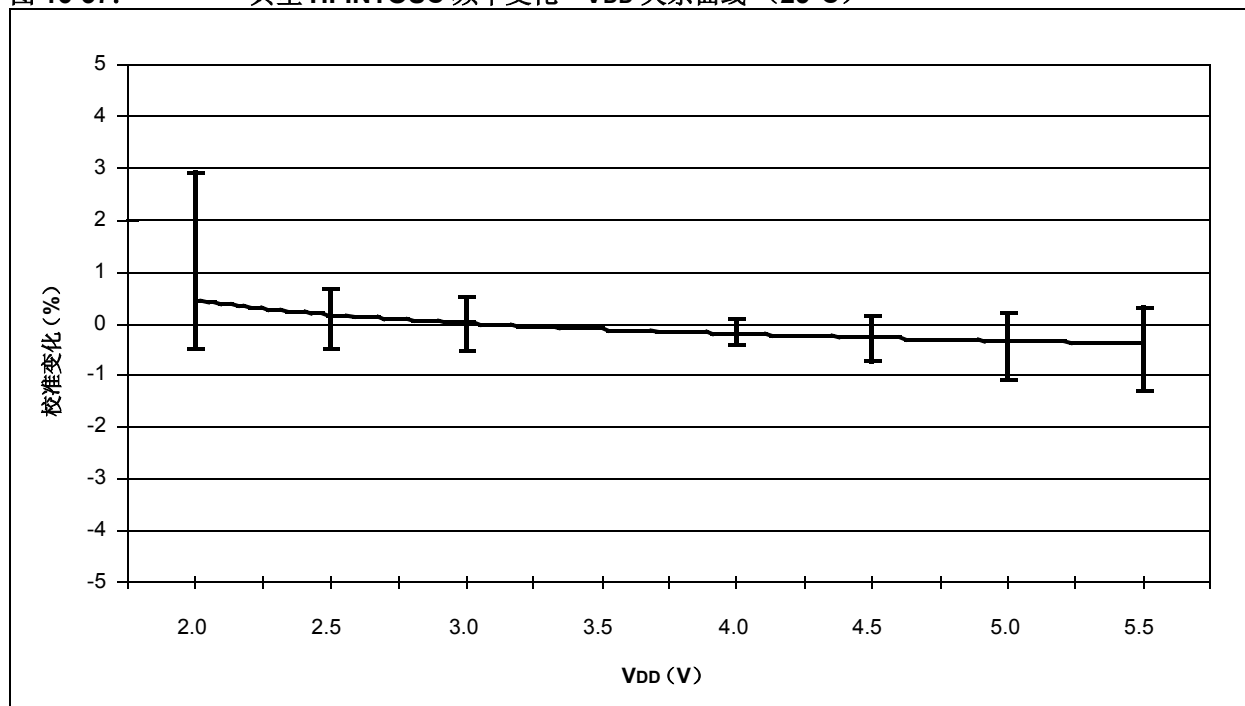


图 16-38: 典型 HFINTOSC 频率变化—VDD 关系曲线 (85°C)

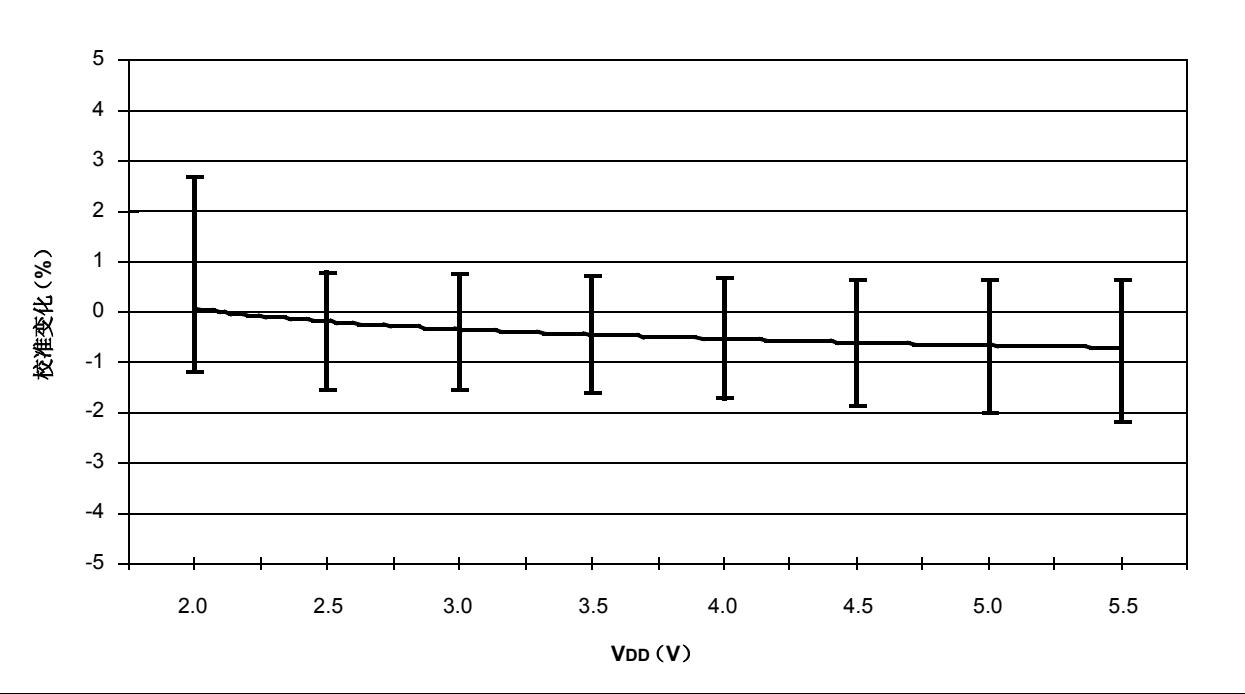


图 16-39: 典型 HFINTOSC 频率变化—VDD 关系曲线 (125°C)

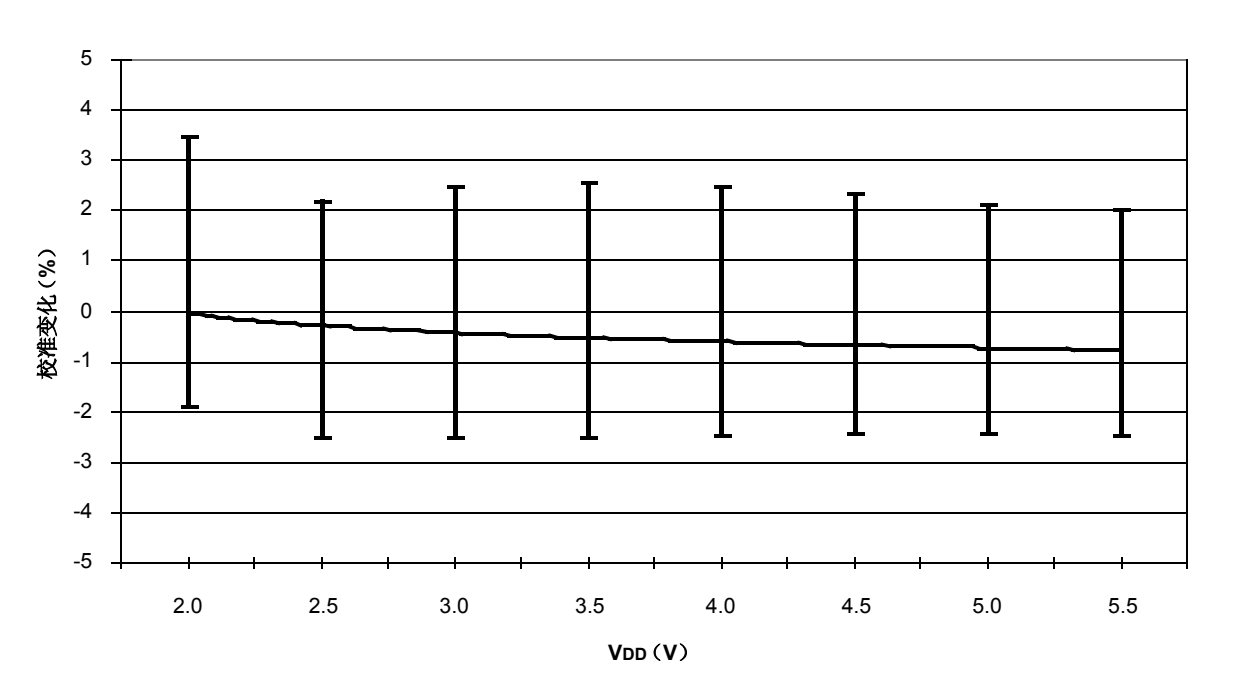
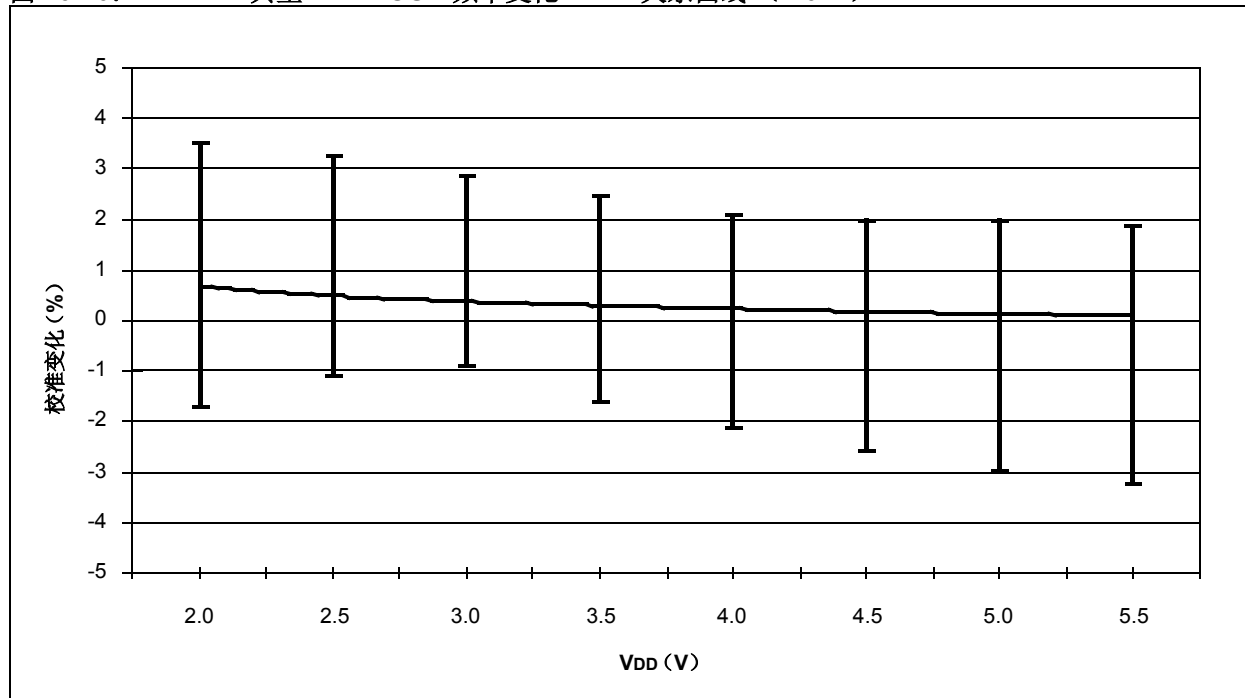


图 16-40: 典型 HFINTOSC 频率变化—VDD 关系曲线 (−40°C)



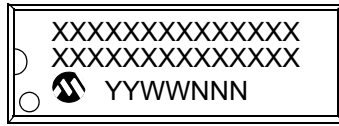
PIC16F684

注:

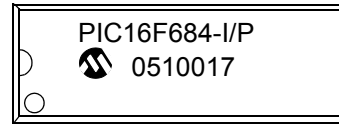
17.0 封装信息

17.1 封装标识信息

14 引脚 PDIP



示例



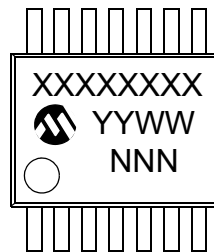
14 引脚 SOIC (.150")



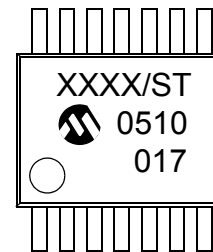
示例



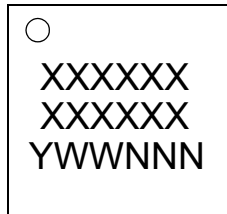
14 引脚 TSSOP



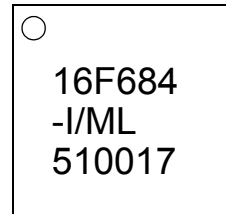
示例



16 引脚 QFN



示例



图注: XX...X 客户指定信息
Y 年代码 (公历年份的最后两位)
YY 年代码 (公历年份的最后两位)
WW 星期代码 (1 月 1 日的星期代码为 "01")
NNN 字母数字的追踪代码
(e3) 雾锡 (Matte Tin, Sn) 的无铅 JEDEC 标志。
* 本封装为无铅封装。无铅 JEDEC 标志 ((e3)) 标志于此种封装的外包装上。

注: 如果 Microchip 部件编号不能在一行中完全标出, 它将换行继续标出。因此限制了用户指定信息的可用字符数。

* 标准 PIC 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PIC 器件标识超出上述内容, 需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件, 任何特殊标记的费用都已包含在 QTP 价格中。

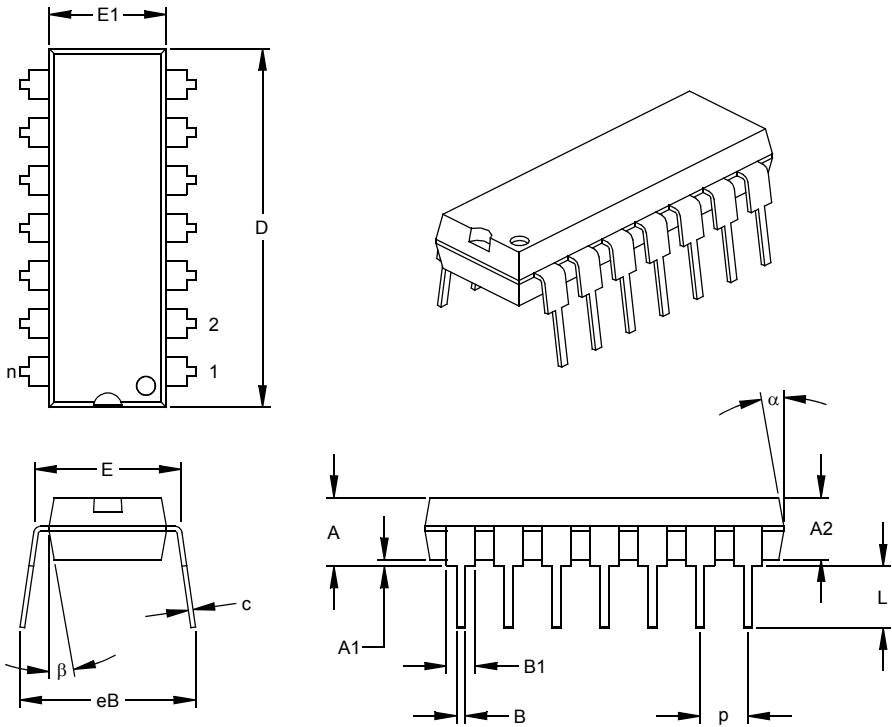
PIC16F684

17.2 详细封装

以下给出了封装的技术细节。

14 引脚塑料双列直插封装 (P) ——300 mil (PDIP)

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



单位	尺寸范围	英寸*			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n	14			14		
引脚间距	p		.100			2.54	
顶部到固定面距离	A	.140	.155	.170	3.56	3.94	4.32
塑模封装厚度	A2	.115	.130	.145	2.92	3.30	3.68
基座到固定面距离	A1	.015			0.38		
肩到肩宽度	E	.300	.313	.325	7.62	7.94	8.26
塑模封装宽度	E1	.240	.250	.260	6.10	6.35	6.60
总长度	D	.740	.750	.760	18.80	19.05	19.30
引脚尖到固定面距离	L	.125	.130	.135	3.18	3.30	3.43
引脚厚度	c	.008	.012	.015	0.20	0.29	0.38
引脚上部宽度	B1	.045	.058	.070	1.14	1.46	1.78
引脚下部宽度	B	.014	.018	.022	0.36	0.46	0.56
总排列间距	§ eB	.310	.370	.430	7.87	9.40	10.92
塑模顶部锥度	α	5	10	15	5	10	15
塑模底部锥度	β	5	10	15	5	10	15

* 控制参数

§ 重要特性

注

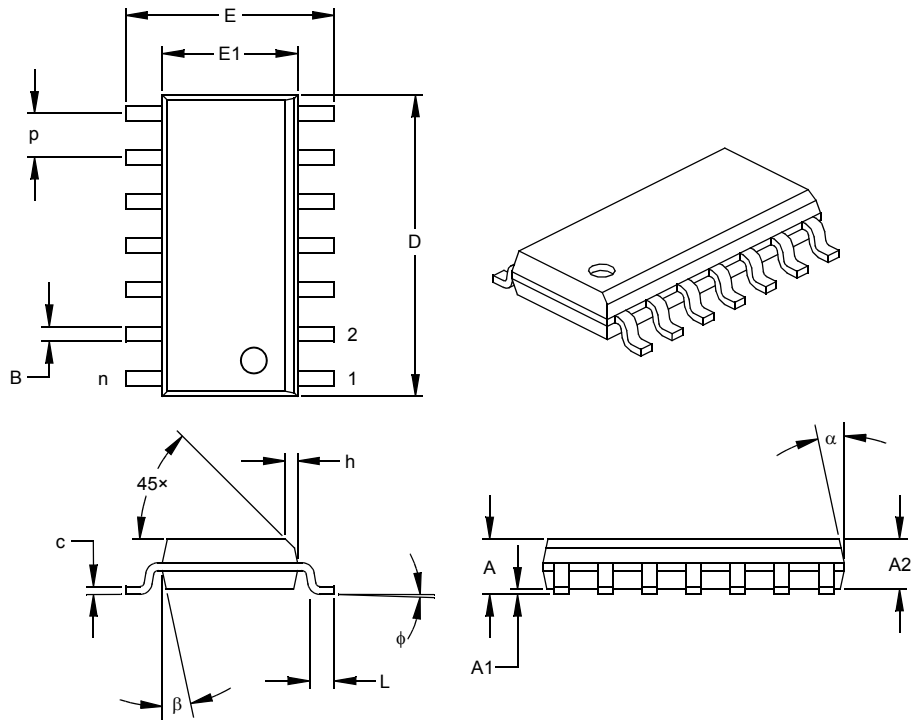
尺寸 D 和 E1 不包括塑模毛边或突起。每侧的塑模毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号 MS-001

图号 C04-005

14 引脚塑料小外型封装（SL）——窄条，150 mil（SOIC）

注： 最新封装图请至 <http://www.microchip.com/packaging>
查看 Microchip 封装规范。



单位		英寸 *			毫米		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n		14			14	
引脚间距	p		.050			1.27	
总高度	A	.053	.061	.069	1.35	1.55	1.75
塑模封装厚度	A2	.052	.056	.061	1.32	1.42	1.55
悬空间隙 §	A1	.004	.007	.010	0.10	0.18	0.25
总宽度	E	.228	.236	.244	5.79	5.99	6.20
塑模封装宽度	E1	.150	.154	.157	3.81	3.90	3.99
总长度	D	.337	.342	.347	8.56	8.69	8.81
斜面投影距离	h	.010	.015	.020	0.25	0.38	0.51
底足长度	L	.016	.033	.050	0.41	0.84	1.27
底足倾斜角	φ	0	4	8	0	4	8
引脚厚度	c	.008	.009	.010	0.20	0.23	0.25
引脚宽度	B	.014	.017	.020	0.36	0.42	0.51
塑模顶部锥度	α	0	12	15	0	12	15
塑模底部锥度	β	0	12	15	0	12	15

* 控制参数

§ 重要特性

注

尺寸 D 和 E1 不包括塑模毛边或突起。每侧的塑模毛边或突起不得超过 .010 英寸（0.254 毫米）。

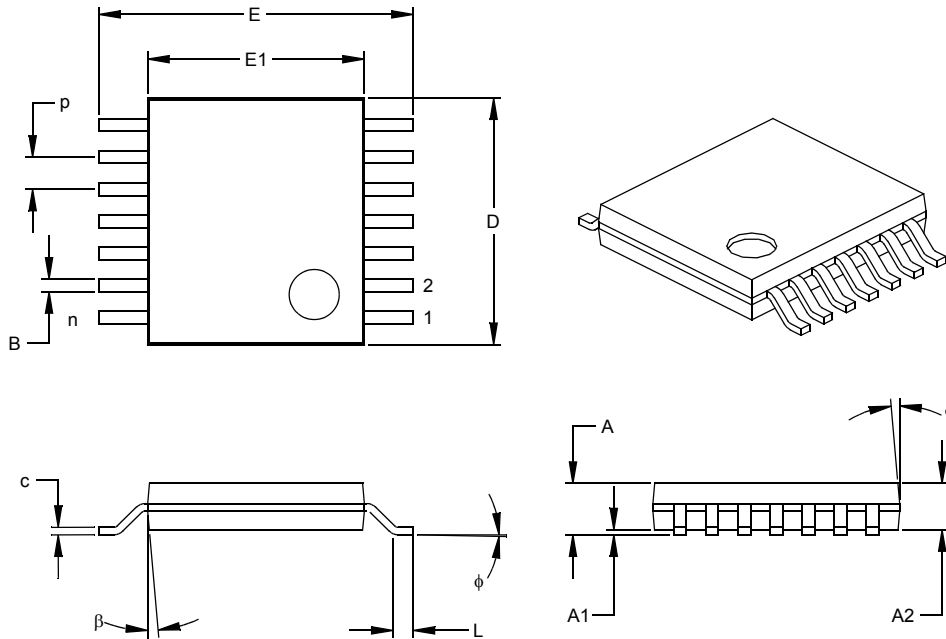
等同于 JEDEC 号： MS-012

图号 C04-065

PIC16F684

14 引脚塑料薄型小外形封装（ST）——4.4 mm 主体（TSSOP）

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



单位		英寸			毫米 *		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n	14			14		
引脚间距	p	.026 BSC			0.65 BSC		
总高度	A	.039	.041	.043			1.10
塑模封装厚度	A2	.033	.035	.037	0.85	0.90	0.95
悬空间隙 §	A1	.002	.004	.006	0.05	0.10	0.15
总宽度	E	.246	.251	.256	6.25	6.38	6.50
塑模封装宽度	E1	.169	.173	.177	4.30	4.40	4.50
塑模封装长度	D	.193	.197	.201	4.90	5.00	5.10
底足长度	L	.020	.024	.028	0.50	0.60	0.70
底足倾斜角	φ	0	4	8	0	4	8
引脚厚度	c	.004	.006	.008	0.09	0.15	0.20
引脚宽度	B	.007	.010	.012	0.19	0.25	0.30
塑模顶部椎度	α	12° REF			12° REF		
塑模底部椎度	β	12° REF			12° REF		

* 控制参数

§ 重要特性

注

尺寸 D 和 E1 不包括塑模毛边或突起。塑模毛边或突起不得超过每侧 0.005 英寸（0.127 毫米）。

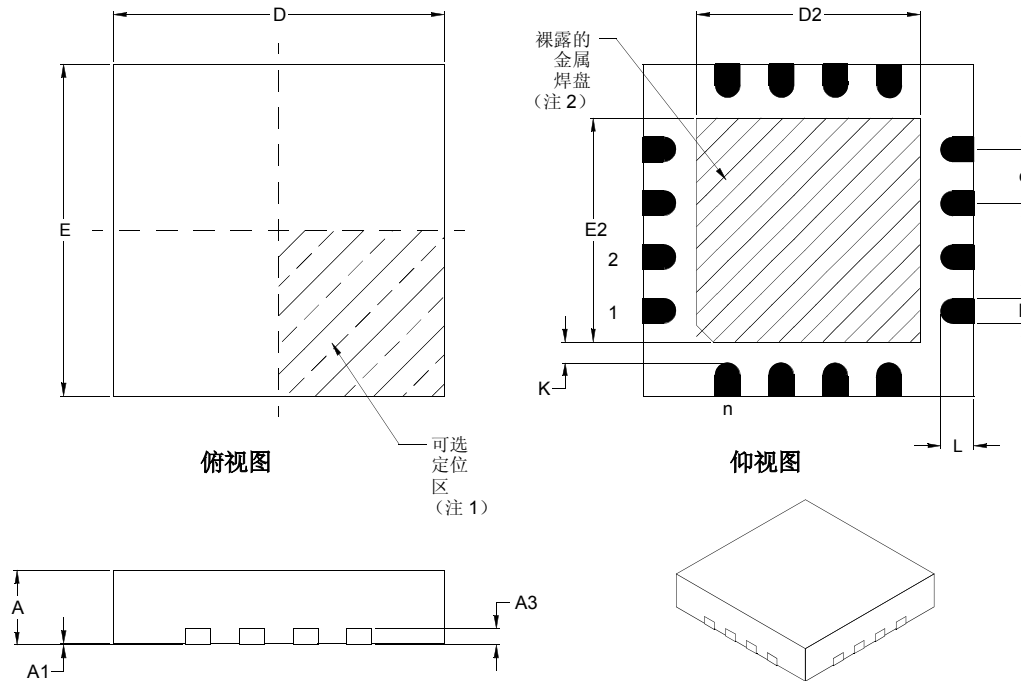
等同于 JEDEC 号 MO-153

图号: C04-087

修订于 08-17-05

16 引脚塑料扁平无引线封装 (ML) —— 4x4x0.9 mm 主体 (QFN) 切割分离

注： 最新封装图请登录 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



单位	尺寸范围	英寸			毫米*		
		最小	正常	最大	最小	正常	最大
引脚数	n	16			16		
引脚间距	e	.026 BSC			0.65 BSC		
总高度	A	.031	.035	.039	0.80	0.90	1.00
悬空间隙	A1	.000	.001	.002	0.00	0.02	0.05
触点厚度	A3	.008 REF			0.20 REF		
总宽度	E	.152	.157	.163	3.85	4.00	4.15
裸露的焊盘宽度	E2	.090**	—	.110	2.29**	—	2.80
总长度	D	.152	.157	.163	3.85	4.00	4.15
裸露的焊盘长度	D2	.090	—	.110	2.29	—	2.80
触点宽度	b	.010	.012	.014	0.25	0.30	0.35
触点长度 §	L	.012	.016	.020	0.30	0.40	0.50
触点至焊盘距离 §	K	.008	—	—	0.20	—	—

* 控制参数

** 超出了 JEDEC 规范

§ 重要特性

注

1. 引脚 1 的直观方位特性可能变化，但必须处于阴影区域内。

2. 裸露的焊盘根据管芯所附着的踏板尺寸而变化。

BSC 基本尺寸。理论精确值，无公差。

请参见 ASME Y14.5M

REF 参考尺寸，通常无公差，仅供参考。

See ASME Y14.5M

等同于 JEDEC 号：M0-220 VGGC-3

图号 C04-127

修订于 09-13-05

PIC16F684

注:

附录 A：数据手册版本历史

版本 A

这是新数据手册。

版本 B

重新撰写了振荡器和 CPU 的特殊功能等章节。对图和排版进行了一般校正。

版本 C

版本 D

增加了特性数据。更新了电气规范。对以下各章节编入了固定内容：

- 第 3.0 节 “振荡器模块（带故障保护时钟监视器）”
- 第 5.0 节 “Timer0 模块”
- 第 6.0 节 “带门控的 Timer1 模块”
- 第 7.0 节 “Timer2 模块”
- 第 8.0 节 “比较器模块”
- 第 9.0 节 “模拟数字转换器（ADC）模块”
- 第 11.0 节 “增强型捕捉 / 比较 / PWM+（带自动关闭和死区）模块”

版本 E

更新了封装图；将 PICmicro 替换为 PIC。

附录 B：从其他 PIC® 器件移植

本节讨论从其他 PIC 器件移植到 PIC16F6XX 系列器件的某些问题。

B.1 PIC16F676 至 PIC16F684

表 B-1：功能比较

功能	PIC16F676	PIC16F684
最大工作速度	20 MHz	20 MHz
最大程序存储器（字）	1024	2048
SRAM（字节）	64	128
A/D 精度	10-bit	10-bit
数据 EEPROM（字节）	128	256
定时器（8/16 位）	1/1	2/1
振荡器模式	8	8
欠压复位	Y	Y
内部上拉	RA0/1/2/4/5	RA0/1/2/4/5, MCLR
电平变化中断	RA0/1/2/3/4/5	RA0/1/2/3/4/5
比较器	1	2
ECCP+	N	Y
超低功耗唤醒	N	Y
扩展 WDT	N	Y
WDT/BOR 的软件控制选项	N	Y
INTOSC 频率	4 MHz	32 kHz-8 MHz
时钟切换	N	Y

注： 该器件设计为按照数据手册上的参数来工作。它已通过电气规范测试，该规范用于确定器件是否符合这些参数。由于存在器件生产工艺上的差异，其工作特性可能与其早期版本的产品有所不同。这些不同可能导致该器件与其早期版本在应用中的性能差异。

PIC16F684

注:

索引

A

A/D	
内部采样开关 (R _{SS}) 阻抗	72
源阻抗	72
ADC	
采集时间要求	72
工作原理	68
规范	147
启动 A/D 转换	67
相关寄存器	74
转换步骤	68
ADCON0 寄存器	70
ADCON1 寄存器	70
ADRESH 寄存器 (ADFM = 0)	71
ADRESH 寄存器 (ADFM = 1)	71
ADRESL 寄存器 (ADFM = 0)	71
ADRESL 寄存器 (ADFM = 1)	71
ANSEL 寄存器	32

B

比较器	
C2OUT 作为 T1 门控	49
操作	55
复位的影响	60
配置	58
相关寄存器	64
响应时间	59
中断	59
比较器参考电压 (CVREF)	
响应时间	59
比较器参考电压 (CVREF)	
复位的影响	60
规范	146
变更通知客户服务	185
捕捉 / 比较 / PWM	
相关寄存器	96
捕捉 / 比较 / PWM (CCP)	
比较模式	
CCPx 引脚配置	81
Timer1 模式选择	81
PWM 模式	82
休眠模式下的工作	84
PWM 周期	83

C

C 编译器	
MPLAB C18	126
MPLAB C30	126
CCP1CON 寄存器	79
CMCON0 寄存器	61
CMCON1 寄存器	62
CONFIG 寄存器	98
参考电压模块	
相关寄存器	64
操作码字段说明	115
超低功耗唤醒	32, 34
超低功耗唤醒输入	6
程序存储器	7
映射和堆栈	7
穿通电流	95
从其他 PIC 器件移植	179
存储器构成	
程序	7

数据	7
数据 EEPROM 存储器	75

D

代码保护	113
代码示例	
A/D 转换	69
超低功耗唤醒初始化	34
初始化 PORTA	31
间接寻址	17
将状态和 W 寄存器保存在 RAM 中	109
在捕捉预分频比间切换	80
电气规范	129
掉电模式 (休眠)	112
定时器	
Timer2	
T2CON	54
Timer1	
T1CON	50
读—写—修改操作	115

E

ECCPAS 寄存器	93
ECCP。请参见增强型捕捉 / 比较 / PWM	
EEADR 寄存器	75
EECON1 寄存器	76
EECON2 寄存器	76
EEDAT 寄存器	75

F

封装	
PDIP 详情	174

G

高精度内部振荡器参数	141
故障保护时钟监控器	29
复位或从休眠中唤醒	29
故障保护操作	29
故障保护检测	29
故障保护条件清除	29

H

汇编器	
MPASM 汇编器	126

I

ID 地址单元	113
INTCON 寄存器	13
INTOSC 规范	140, 141

J

寄存器	
ADCON0 (ADC 控制 0)	70
ADCON1 (ADC 控制 1)	70
ADRESH (ADC 结果高位), ADFM = 0	71
ADRESH (ADC 结果高位), ADFM = 1	71
ADRESL (ADC 结果低位), ADFM = 0	71
ADRESL (ADC 结果低位), ADFM = 1	71
ANSEL (模拟选择)	32
CCP1CON (增强型 CCP 操作)	79
CMCON0 (比较器控制 0)	61
CMCON1 (比较器控制 1)	62
CONFIG (配置字)	98
ECCPAS (增强型 CCP 自动关闭控制)	93

PIC16F684

EEADR (EEPROM 地址)	75
EECON1 (EEPROM 控制 1)	76
EECON2 (EEPROM 控制 2)	76
EEDAT (EEPROM 数据)	75
复位值	104
INTCON (中断控制)	13
OPTION_REG (OPTION)	12, 45
OSCTUNE (振荡器调节)	24
PCON (电源控制寄存器)	16
PCON (电源控制)	102
PIE1 (外设中断允许 1)	14
PIR1 (外设中断寄存器 1)	15
PORTA	31
PORTC	40
STATUS	11
数据存储映射	8
T1CON	50
T2CON	54
TRISC (三态 PORTC)	40
特殊功能寄存器	8
WDTCON (看门狗定时器控制)	111
WPUA (弱上拉 PORTA)	33
VRCON (参考电压控制)	63
间接寻址、 INDF 和 FSR 寄存器	17
交流特性	
工业级和扩展级	139
绝对极限参数值	129

K

开发支持	125
看门狗定时器	
相关寄存器	111
看门狗定时器 (WDT)	110
规范	143
勘误表	4
客户通知服务	185
客户支持	185
框图	
捕捉模式工作原理	80
故障保护时钟监控器 (FSCM)	29
看门狗定时器 (WDT)	110
PIC16F684	5
RC0 和 RC1 引脚	41
RC4 引脚	42
Timer2	53
Timer1	47
系统时钟	19
谐振器的工作原理	22
在线串行编程连接	114

M

MCLR	100
内部	100
Microchip 因特网网站	185
MPLAB ASM30 汇编器、链接器和库管理器	126
MPLAB ICD 2 在线调试器	127
MPLAB ICE 2000 高性能通用在线仿真器	127
MPLAB PM3 器件编程器	127
MPLAB REAL ICE 在线仿真器系统	127
MPLAB 集成开发环境软件	125
MPLINK 目标链接器 /MPLIB 目标库管理器	126

N

内部采样开关 (Rss) 阻抗	72
内部振荡器模块	
INTOSC	

规范	140, 141
----------	----------

O

OPTION 寄存器	12, 45
OSCTUNE 寄存器	24

P

PCL 和 PCLATH	17
堆栈	17
PCON 寄存器	16, 102
PICSTART 2 开发编程器	128
PICSTART Plus 开发编程器	128
PIE1 寄存器	14
PIR1 寄存器	15
PORTA	31
规范	141
其他引脚功能	
ANSEL 寄存器	32
RA0	35
RA1	35
RA2	36
RA3	37
RA4	37
RA5	38
相关寄存器	39
引脚其他功能	32
超低功耗唤醒	32, 34
PORTA 寄存器	31
PORTC	40
规范	141
P1A/P1B/P1C/P1D. 请参见增强型捕捉 / 比较 /PWM (ECCP)	40
相关寄存器	42
PORTC 寄存器	40
配置位	97

Q

欠压复位 (BOR)	
规范	143
相关寄存器	102
校准	101

R

熔丝。请参见配置位	
软件模拟器 (MPLAB SIM)	126

S

STATUS 寄存器	11
上电延时定时器 (PWRT)	100
规范	143
时序参数符号体系	138
时序图	
A/D 转换	149
从中断唤醒	113
PWM 自动关闭	
使能自动重启	94
双速启动	28
外部时钟	139
延时时序	
情形 1	103
情形 2	103
情形 3	103
增强型捕捉 / 比较 /PWM (ECCP)	145
使用中断唤醒	112
时钟源	
相关寄存器	30

数据存储器	7	输出关系（低电平有效）	87
数据 EEPROM		输出关系（高电平有效）	86
相关寄存器	78	在全桥输出模式下改变方向	91
数据 EEPROM 存储器		自动关闭	93
避免误写操作	78	振荡器参数	140
代码保护	75, 78	振荡器起振定时器（OST）	
读	77	规范	143
写校验	77	振荡器切换	
数据 EEPROM 寄存器		故障保护时钟监控器	29
写	77	双速时钟启动	27
双速时钟启动模式	27	指令格式	115
T		指令集	
T1CON 寄存器	50	ADDLW	117
T2CON 寄存器	54	ADDWF	117
Timer0	43	ANDLW	117
规范	144	ANDWF	117
T0CKI	44	BCF	117
相关寄存器	45	BSF	117
中断	45	BTFSC	117
Timer2		BTFSS	118
相关寄存器	54	CALL	118
Timer1	47	CLRf	118
规范	144	CLRw	118
Timer1 门控		CLRWDt	118
选择门控源	49	COMF	118
TMR1H 寄存器	47	DECF	118
TMR1L 寄存器	47	DECFSZ	119
相关寄存器	51	GOTO	119
休眠模式下的工作	49	INCF	119
预分频器	48	INCFSZ	119
TRISC 寄存器	40	IORLW	119
特殊功能寄存器	8	IORWF	119
通用文件寄存器	8	MOVF	120
W		MOVLW	120
WDTCON 寄存器	111	MOVWF	120
WPUA 寄存器	33	NOP	120
WWW 地址	185	RETFIE	121
WWW 在线技术支持	4	RETLW	121
X		RETURN	121
休眠		RLF	122
使用中断唤醒	112	RRF	122
Y		SLEEP	122
引脚排列说明		SWAPF	123
PIC16F684	6	SUBLW	122
因特网址	185	SUBWF	123
预分频器		XORLW	123
切换预分频器	44	XORWF	123
Z		汇总表	116
增强型捕捉 / 比较 / PWM	79	直流特性	
增强型捕捉 / 比较 / PWM+（ECCP+）		工业级和扩展级	131
捕捉模式		扩展级	134
预分频器	80	中断	
CCP1 引脚配置	80	比较器	59
定时器资源	79	捕捉	80
增强型捕捉 / 比较 / PWM（ECCP）		电平变化中断	32
增强型 PWM 模式		PORTA 电平变化中断	107
半桥应用	88	RA2/INT	106
半桥应用示例	95	相关寄存器	108
穿通电流	95	写入数据 EEPROM 存储器	76
启动考虑事项	92		
全桥模式	89		

PIC16F684

注:

注:

PIC16F684

注:

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息：

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 www.microchip.com，点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://support.microchip.com> 获得网上技术支持。

PIC16F684

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 **Microchip** 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。

请填写以下信息，并从下面各方面提出您对本文档的意见。

致: TRC 经理
关于: 读者反馈
总页数 _____
发件: 姓名 _____
公司 _____
地址 _____
国家 / 省份 / 城市 / 邮编 _____
电话 (_____) _____ 传真 (_____) _____

应用 (选填):

您希望收到回复吗? 是____ 否____

器件: PIC16F684 文献编号: DS41202E_CN

问题

1. 本文档中哪些部分最有特色?

2. 本文档是否满足了您的软硬件开发要求? 如何满足的?

3. 您认为本文档的组织结构便于理解吗? 如果不便于理解, 那么问题何在?

4. 您认为本文档应该添加哪些内容以改善其结构和主题?

5. 您认为本文档中可以删减哪些内容, 而又不会影响整体使用效果?

6. 本文档中是否存在错误或误导信息? 如果存在, 请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进?

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

PART NO.		X	XX	XXX
器件		温度范围	封装	模板
器件:		PIC16F684, PIC16F684T ⁽¹⁾ VDD 范围 2.0V 至 5.5V		
温度范围:		I = -40°C 至 +85°C (工业级) E = -40°C 至 +125°C (扩展级)		
封装:		ML = 扁平四方无引脚封装 (QFN) P = 塑料 DIP 封装 SL = 14 引脚小外形封装 (150 mil) ST = 薄型小外形封装 (4.4 mm)		
模板:		QTP、SQTP SM 或 ROM 代码, 特殊要求 (其他情况空白)		
		示例: a) PIC16F684-E/P 301 = 扩展级温度, PDIP 封装, 20 MHz, QTP 模板 #301 b) PIC16F684-I/SO = 工业级温度, SOIC 封装, 20 MHz		
		注 1: T = 仅为卷带式 TSSOP、SOIC 和 QFN 封装。		



MICROCHIP

全球销售及服务网点

深圳市粤原点科技有限公司
(Microchip Authorized Design Partner)指定授权
总部地址：深圳市福田区福虹路世贸广场C座1103座
Add：Room 1103,Block C,World Trade Plaza,
9Fuhong Road,Futian District Shen Zhen City
电话(tel)：86-755-83666321,83666320,83666325
传真(fax)：86-755-83666329
Web: WWW.ORIGIN-GD.COM
E-mail：01@LZmcu.com abc85185@163.com
联系人：马先生,王小姐,汤小姐
在线咨询：QQ:42513912 MSN:action_tech@hotmail.com
7x24小时在线产品咨询:13509674380 13798484366

09/10/07