

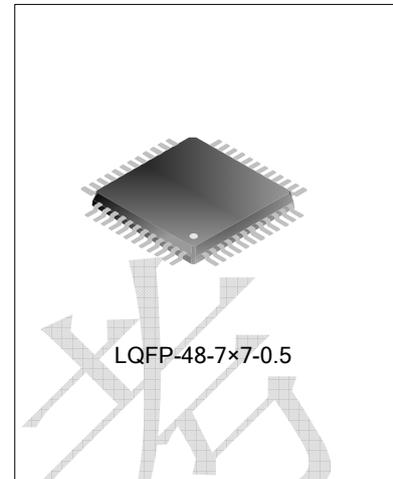
## 集成 LCD 驱动的低功耗 8 位 MCU

### 描述

SC9309P 是一款集成 LCD 驱动的 8 位 MCU。它采用 SC51 核，内嵌 16K 字节 OTP 和 512 字节 RAM。SC9309P 还集成了锁相环，用于从 32768Hz 的低频时钟产生 4.194MHz 的主时钟，既降低了系统成本又避免了噪声敏感应用中外部高振晶振的干扰，使得该电路特别适合低噪声低功耗的应用领域。

### 主要特点

- \* 兼容 MCS51 指令集；双 DPTR；增加软件陷阱指令。
- \* 改进的指令架构，90% 的指令执行时间为两至四个系统时钟周期。
- \* 16K 字节 OTP，支持每次 8K 字节的 MTP。512 字节 RAM。
- \* 支持在系统编程（ISP），仅需 5 个管脚。
- \* 内置上电复位电路（POC）和低压复位电路（LVR）。
- \* 内置低压检测（LVD）模块，8 级电压检测。
- \* 内置一路模拟比较器（ACMP）。
- \* 内置钟表定时器（WT）。
- \* 4COM×32SEG LCD 驱动。LCD 驱动能力 3 级可调；LCD 灰度 7 级可调；1/2、1/3 偏置可选。
- \* 1 路蜂鸣频率信号输出。
- \* 1 路 8 位低频脉宽调制（PWM）输出。
- \* 42 个 I/O 端口。
- \* P1 口（8 个脚）具有键盘中断唤醒功能；中断极性可设。4 路外部中断输入；中断极性可设。
- \* 内置看门狗定时器（WDT）。
- \* 3 个 16 位标准定时器。
- \* 内置载波定时器（CRT），可实现载波调制和解调。
- \* 1 路 UART 接口。
- \* 内置 30KHz 和 6MHz RC 振荡。
- \* 外接高频振荡 1~16MHz，低频振荡 32768Hz。
- \* 内置锁相环（PLL），可从低频时钟产生 4.194MHz 内部主时钟。
- \* 系统时钟预分频设置功能。
- \* 休眠模式和停机模式。
- \* 工作电压 1.8V~3.6V；典型工作电流 2mA@4MHz，显示待机电流典型值 6μA@3V，停机电流不超过 1μA。
- \* 48 脚的 LQFP 封装。



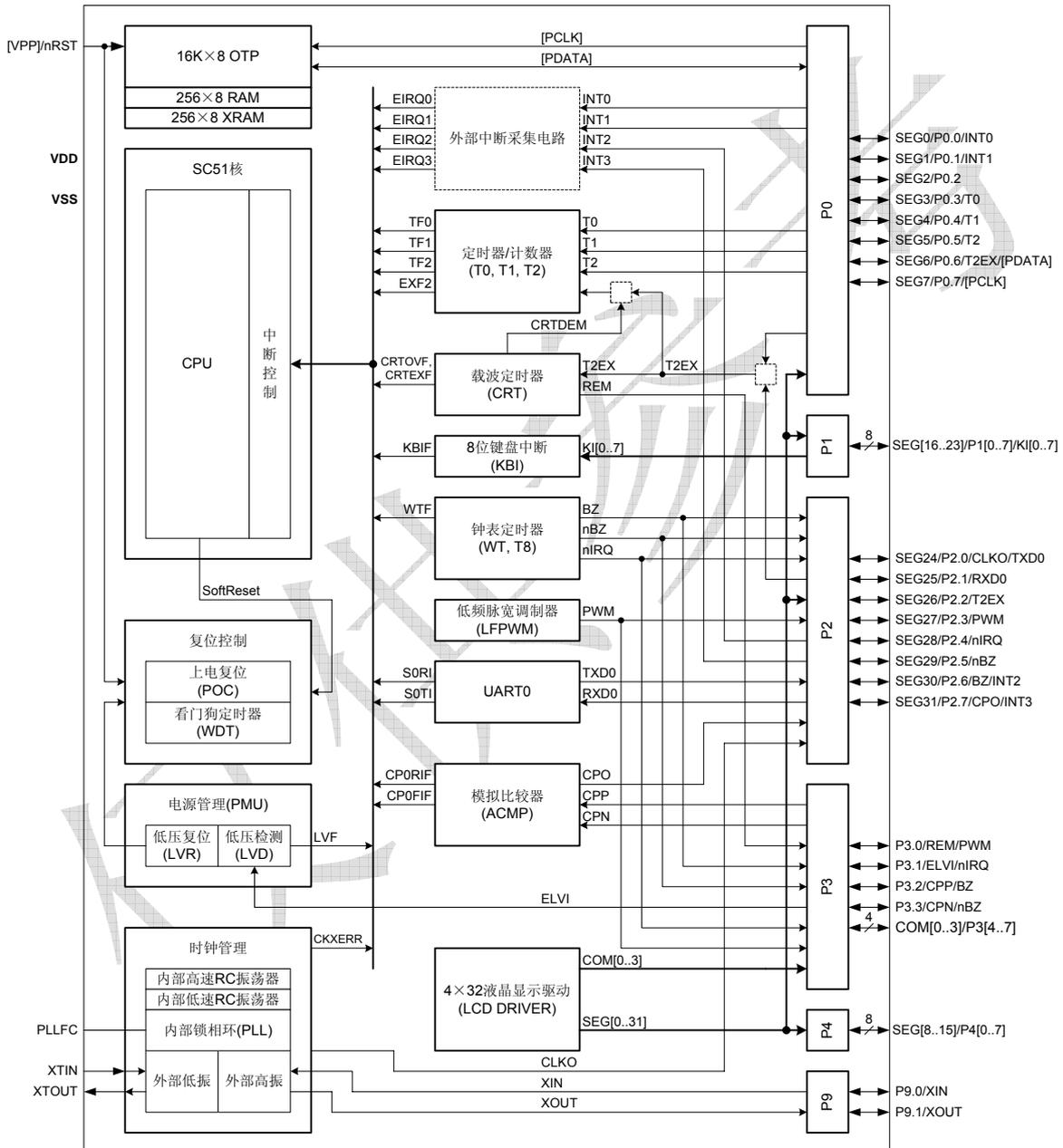
### 应用

- \* 台式音响系统
- \* 车载音响

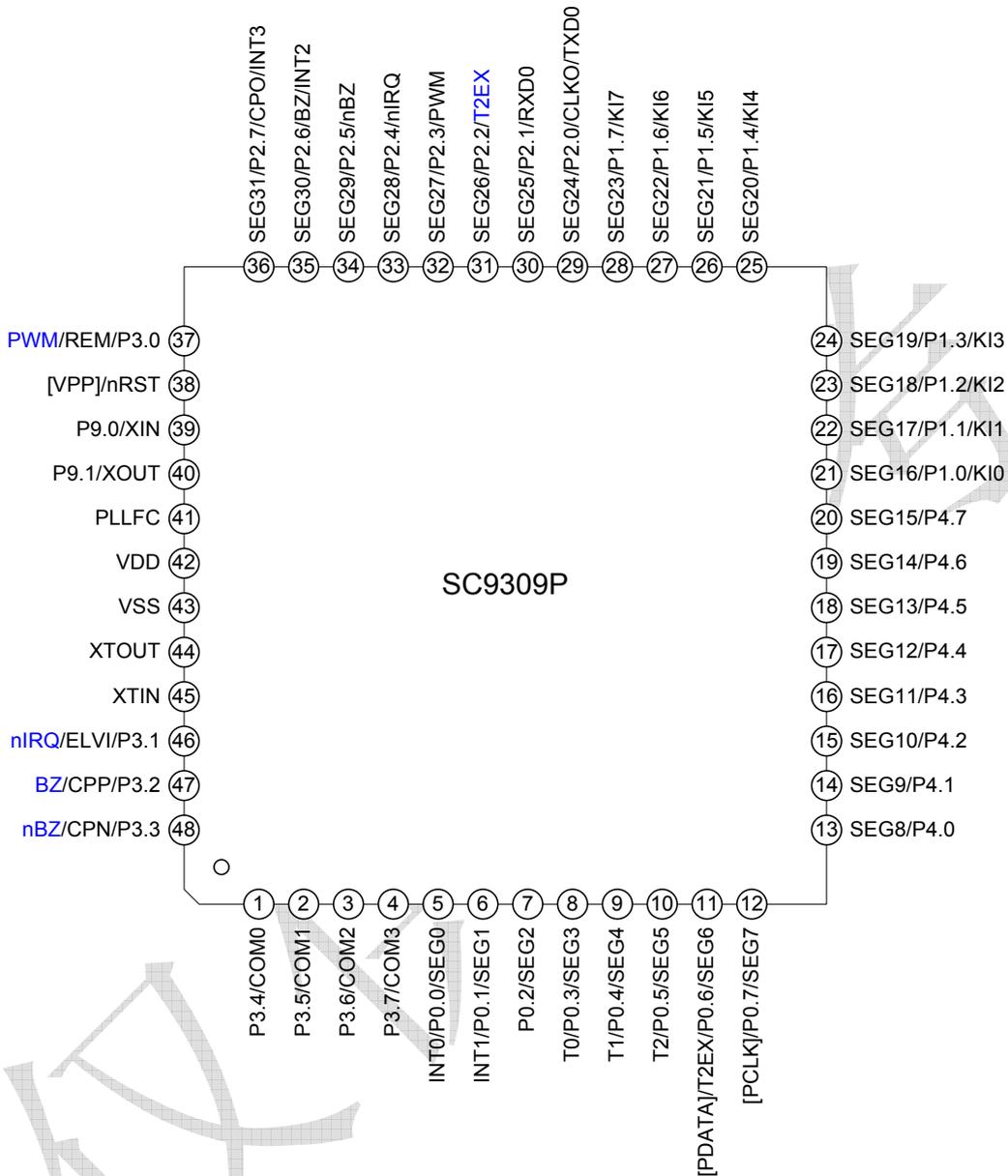
产品规格分类

产品名称	封装形式	打印名称	材料	包装
SC9309P	LQFP-48-7×7-0.5		无铅	料盘

内部框图



管脚分配图



注1: 蓝色字体表示需通过软件重映射实现，如nIRQ默认与P2.4 复用。

注2: [] 内管脚可用于烧录。

**管脚描述**

管脚名称	管脚类型	管脚结构	管脚号	管脚描述
V <sub>DD</sub>	P	P1	42	电源。
V <sub>SS</sub>	P	P0	43	地。
XT <sub>IN</sub>	I	AI	45	外接低频晶振输入脚。
XT <sub>OUT</sub>	O	AI	44	外接低频晶振输出脚。
X <sub>IN</sub>	I	AI	39	外接高频晶振输入脚。
X <sub>OUT</sub>	O	AI	40	外接高频晶振输出脚。
nRST	I	B	38	外部复位脚（低电平有效）。
PLLFC	A	AO	41	锁相环外接滤波电容脚
P0.0~P0.7	I/O	LP0	5~12	输入/输出端口，可位操作。
P1.0~P1.7	I/O	LP0	21~28	
P2.0~P2.7	I/O	LP0	29~36	
P3.0	I/O	AP0	37	
P3.1~P3.3	I/O	AP0	46~48	
P3.4~P3.7	I/O	LP0	1~4	
P4.0~P4.7	I/O	LP0	13~20	输入/输出端口，不可位操作。
P9.0	I/O	CP0	39	输入/输出端口，不可位操作。
P9.1	I/O	CP1	40	输入/输出端口，不可位操作。
COM0~COM3	O	LP0	1~4	LCD 驱动公共输出端。
SEG0~SEG7	O	LP0	5~12	LCD 驱动段输出端。
SEG8~SEG15	O	LP0	13~20	
SEG16~SEG23	O	LP0	21~28	
SEG24~SEG31	O	LP0	29~36	
KI0~KI7	I	LP0	21~28	键盘输入脚，可产生中断唤醒 MCU。
CLKO	O	LP0	29	测试时钟输出
REM	O	AP0	37	载波发生器输出脚。
[VPP]	P	B	38	OTP 编程高压电源引脚。
[PCLK]	I	LP0	12	编程时钟输入脚。
[PDATA]	I/O	LP0	11	编程数据输入输出脚。
ELVI	I	AP0	46	低压检测外部输入脚。
CPP	I	AP0	47	模拟比较器输入正端。
CPN	I	AP0	48	模拟比较器输入负端。
CPO	O	LP0	36	模拟比较器输出端。
INT0	I	LP0	5	外部中断 0 输入脚。
INT1	I	LP0	6	外部中断 1 输入脚。
INT2	I	LP0	35	外部中断 2 输入脚。
INT3	I	LP0	36	外部中断 3 输入脚。

管脚名称	管脚类型	管脚结构	管脚号	管脚描述
T0~T2	I	LP0	8~10	定时器/计数器 0~2 外部计数触发输入端。
T2EX	I	LP0	11, 31	定时器/计数器 2 外部控制输入端，两个管脚可选。
PWM	O	*	32, 37	脉宽调制信号输出。
nIRQ	O	*	33, 46	钟表定时器定时中断信号输出。
BZ	O	*	35, 47	蜂鸣信号输出，两路信号相位相反。
nBZ	O	*	34, 48	

注：上表管脚类型这一列中，P 表示电源管脚；I/O 表示通用输入/输出脚；I 表示输入脚；O 表示输出脚；A 表示模拟管脚；\* 表示该复用管脚类型与映射管脚位置有关。

### 管脚结构

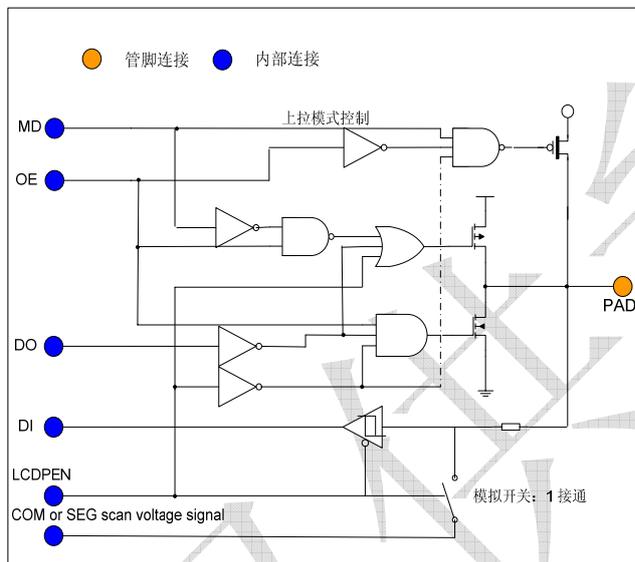


图 1. 管脚结构 LP0

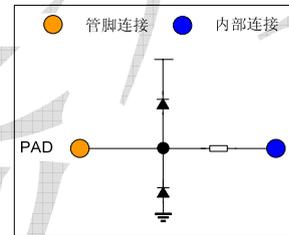


图 2. 管脚结构 AI

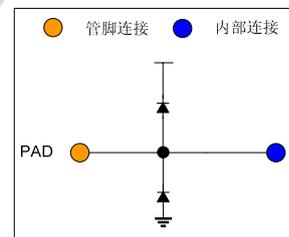


图 3. 管脚结构 AO

管脚结构 (续)

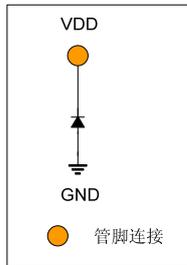


图 4. 管脚结构 P1

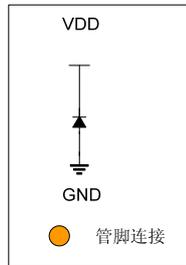


图 5. 管脚结构 P0

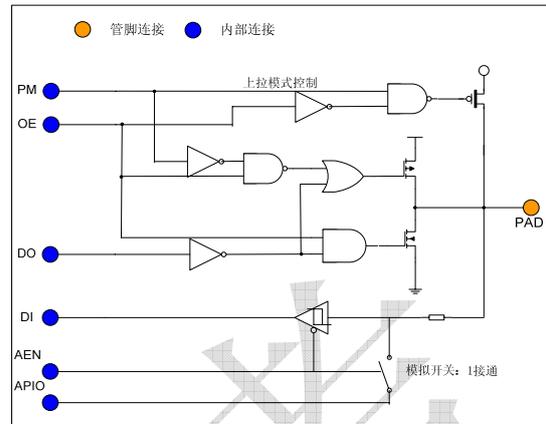


图 6. 管脚结构 AP0

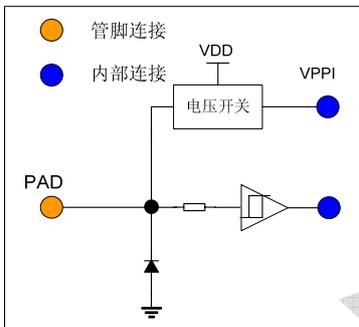


图 7. 管脚结构 B

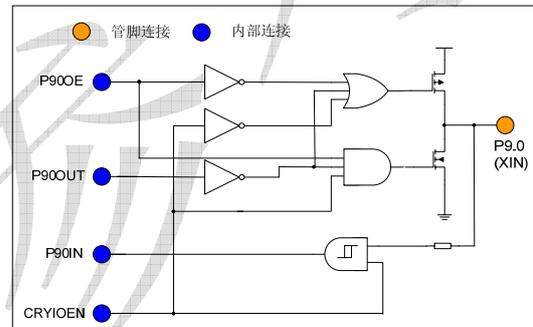


图 8. 管脚结构从 CP0

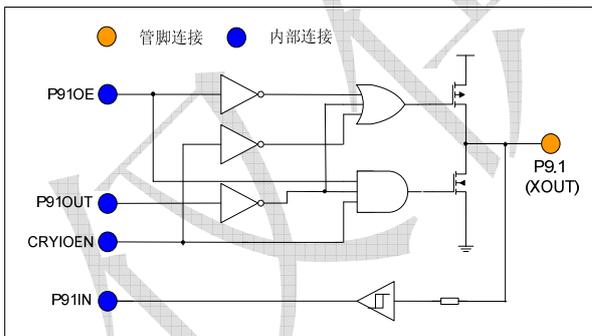


图 9. 管脚结构从 CP1

极限参数

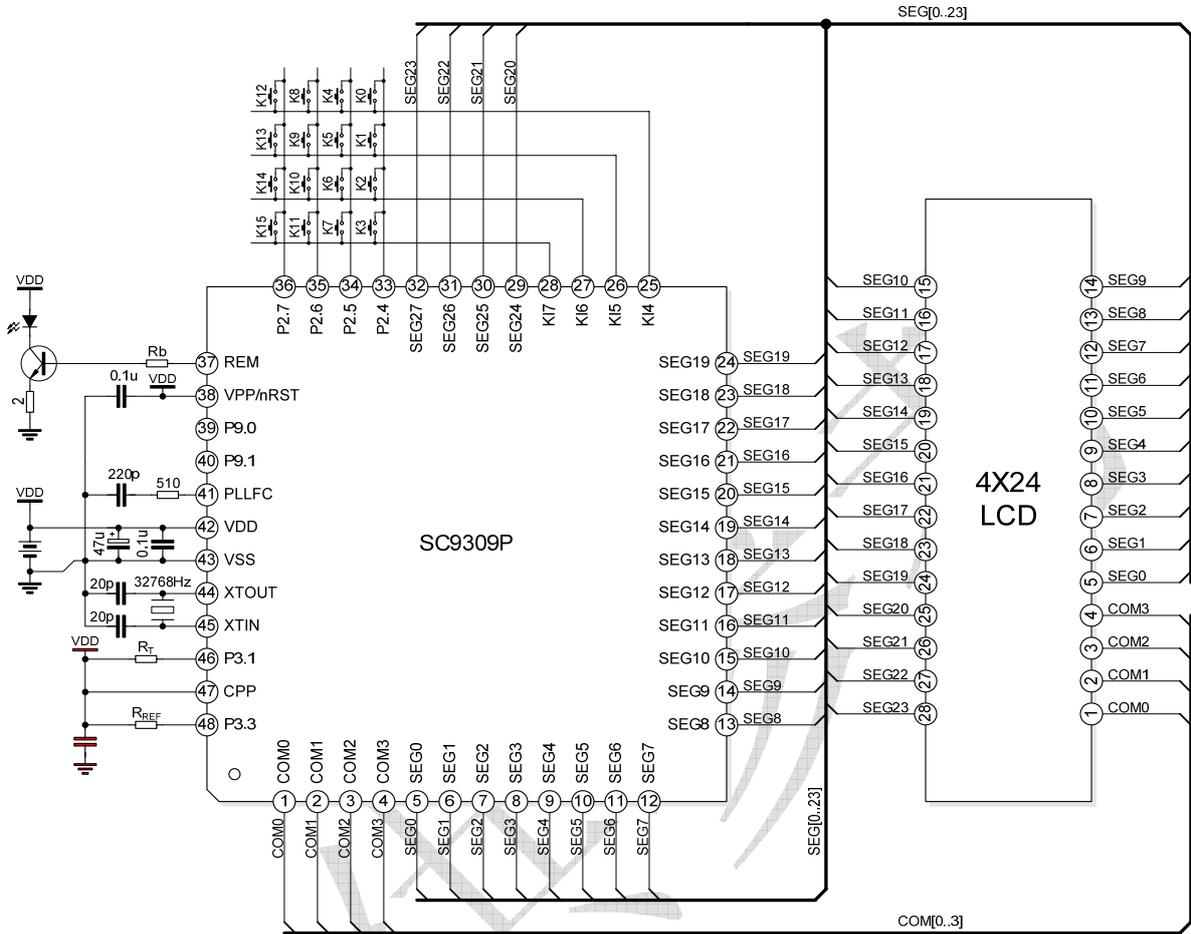
参数	符号	参数范围	单位
电源电压	$V_{DD}$	-0.3 ~ +4.0	V
输入电压	$V_I$	-0.3 ~ $V_{DD}+0.3$	V
储存温度	$T_{STG}$	-55 ~ +125	°C
工作温度	$T_{OPR}$	-45 ~ +85	°C

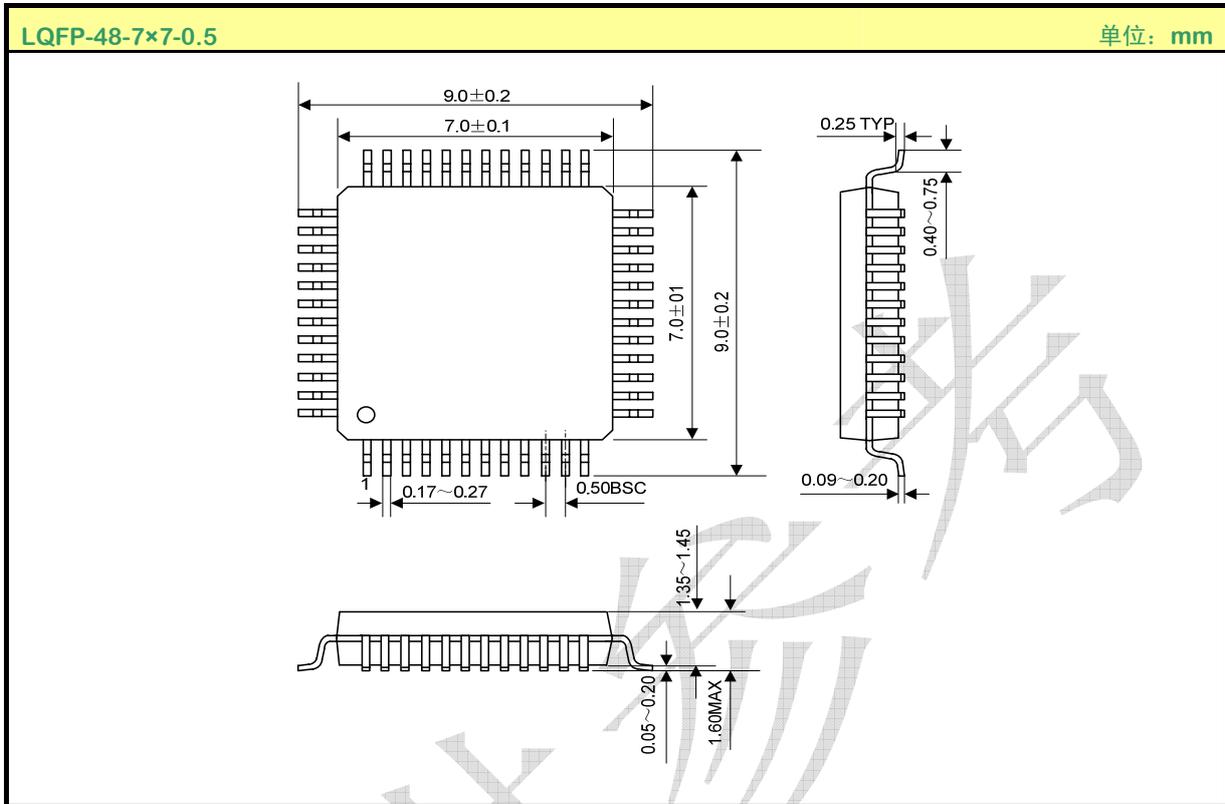
**直流电气参数** (除非特别指定,  $V_{DD}=3V$ ,  $T_{AMB}=25^{\circ}C$ )

参 数	符号	测 试 条 件		最小值	典型值	最大值	单位
工作电压	$V_{DD}$	-		1.8	-	3.6	V
工作电流	$I_{DD}$	工作模式 (未作说明时, 时钟源来自外部晶振, 增益最小)	$V_{DD}=3.3V$ ; MCIk = 8MHz	-	4.0	-	mA
			$V_{DD}=3.0V$ ; MCIk = 4MHz	-	2.0	-	
			$V_{DD}=3.0V$ ; MCIk = 4.194MHz, 时钟源由 PLL 提供	-	2.0	-	
			$V_{DD}=2.0V$ ; $F_{OSC}=4MHz$	-	1.2	-	
			$V_{DD}=3.0V$ ; MCIk =32768Hz	-	70	-	
		待机模式 <sup>①</sup>	-	6	10	$\mu A$	
		停机模式	-	0.1	1	$\mu A$	
外部高频振荡频率	$F_{OSC}$	-		1	-	16	MHz
外部低频振荡频率	$F_{TOSC}$	-		-	32.768	-	KHz
内部高频 RC 振荡频率	$F_{RC}$	$V_{DD}=1.8\sim 3.6V$ , $T_{AMB}=-40\sim 85^{\circ}C$ (典型值条件: $V_{DD}=3V$ , $T_{AMB}=25^{\circ}C$ )		2	6	8.5	MHz
内部低频 RC 振荡频率	$F_{TRC}$	$V_{DD}=1.8\sim 3.6V$ , $T_{AMB}=-40\sim 85^{\circ}C$ (典型值条件: $V_{DD}=3V$ , $T_{AMB}=25^{\circ}C$ )		10	35	70	KHz
高电平输入电压	$V_{IH}$	P0/P1/P2/P3/P4/P9.0/nRST		$0.7V_{DD}$	-	$V_{DD}$	V
		P9.1		$0.8V_{DD}$	-	$V_{DD}$	
低电平输入电压	$V_{IL}$	P0/P1/P2/P3/P4/P9/nRST		0	-	$0.3V_{DD}$	V
输出管脚拉电流	$I_{OH}$	$V_{OH}=2.4V$	P3.0	10	-	-	mA
		$V_{OH}=2.7V$	P0/P1/P2/P3.1~P3.7; P4/P9	3	-	-	
			XOUT	4	-	-	
			XTOUT	15	-	-	$\mu A$
输出管脚灌电流	$I_{OL}$	$V_{OL}=0.3V$	P0/P1/P2/P3/P4/P9	6	-	-	mA
			XOUT	4	-	-	
			XTOUT	15	-	-	$\mu A$
端口内上拉电阻	$R_{PU}$	$V_{IN}=0V$	$V_{DD}=3.6V$	110	-	150	k $\Omega$
			$V_{DD}=3.0V$	150	-	180	
			$V_{DD}=1.8V$	400	-	500	

注①: 所有模拟电路关闭, CPU 停止, 内部 RC 振荡停止; 32K 晶振、WT、LCD 工作 (Bias 总电阻 1.5M $\Omega$ )。

典型应用电路图



**封装外形图**

**MOS电路操作注意事项：**

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。

声明：

- 士兰保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整和最新。
- 任何半导体产品特定条件下都有一定的失效或发生故障的可能，买方有责任在使用 Silan 产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生！
- 产品提升永无止境，我公司将竭诚为客户提供更优秀的产品！