

应用手册 AN2228

采用PSoC™技术驱动LCD的方法

作者: Svyatoslav Paliy 相关项目: 是 相关器件系列: 全部 PSoC Designer版本: 4.2

摘要

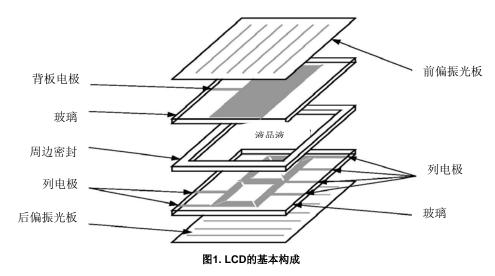
本应用手册将给出LCD构造、工作原理以及驱动方法的基本介绍。所附的项目演示了如何驱动多路复用型LCD。

引言

液晶显示屏(LCD)广泛用于各种应用之中,实现了 良好的图形显示功能,低能耗,而且方便易用。

LCD基础知识

LCD面板由许多层构成。图1显示了典型的LCD面板构成。第一层称作前偏振光片。



偏振光是指光束在不同方向上显示不同的特性,特别 是光束照在一个平面上产生的不同特性(见图2)。简 而言之,偏振光板只允许光束通过一个平面。

第二层是玻璃,为LCD面板提供结构支持。透明的导体涂层(通常是铟锡氧化物)涂在玻璃底层上,形成背板电极(也称一般电极)。再将聚酰亚胺涂层涂在导体涂层上,以与前偏振光板相同的偏振光方向擦摩聚酰亚胺。

擦摩聚酰亚胺可使最外层的液晶分子以相同方向排 列。

第三层是液晶层。

第四层与第二层类似,也是为LCD提供结构支持的一块玻璃。第四层顶端平面上涂上导体涂层,然后在导体涂层上涂以聚酰亚胺涂层。这里,聚酰亚胺的方向垂直于顶层玻璃上聚酰亚胺的方向。这种排列方向有利于促进液晶液的旋转。这种导体涂层形式能生成不同的数字、字母、符号、图标或像素列。

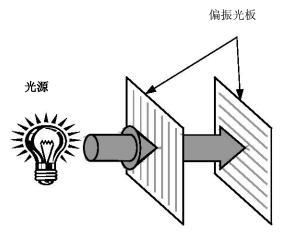


图2. 偏振光的工作原理

LCD工作的基本原理就是液晶液的转动。图3和图4显示了LCD如何生成OFF和ON的图片元素。如果为OFF,那么不给液晶液加电,背板和列电极间的电压为0 V_{RMS}。

光通过后偏振光板进入,穿过液晶面板各层时发生纵向偏振光。于是光通过列电极到达液晶液时不受任何阻碍。液晶液按偏振光方向旋转,从而引起光在液晶液水平偏振光。因此光通过透明的背板电极和前(水平)偏振光板时也不受任何阻碍。

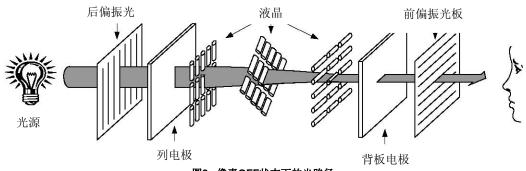


图3. 像素OFF状态下的光路径

在列电极和背板电极间加入光源,那么液晶液被加电。液晶分子对齐,平行于潜在电压差生成的电场。这就消除了偏振光旋转方向的影响(见图4)。

这时,光通过后偏振光板进入LCD,如像素OFF一样 发生纵向偏振光。偏振光畅通无阻地通过列电极、液 晶液和背板电极。由于光仍在纵向层上产生偏振光, 因此会在水平偏振光的前偏振光板上被阻挡。由于光 被阻挡,因此会在显示屏上生成暗区,观察者就会发 现像素为ON。

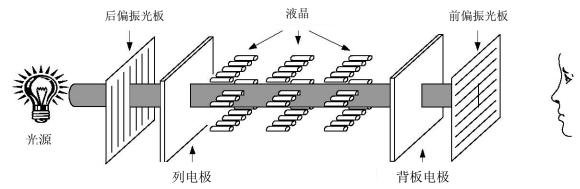


图4. 像素ON状态下的光路径

LCD基本有三种显示模式:

- 0 透射式
- 0 反射式
- 0 透反射式

透射式LCD利用位于LCD面板背后的光源(图1到图4 反映的就是透射式LCD的情况)。

反射式LCD不利用位于面板背后的光源,而是采用光 反射器。

第三种显示模式称为透反射式,是透射式和反射式的结合。我们在显示屏后面加上一个白色或银色的半透明材料层,它将一些环境光反射给观察者,同时还启动背光功能。但是,由于一些反射光能穿过反射器,一些背光被反射器阻挡,因此,透反射式LCD的对比度低于其他类型的LCD。

温度的影响

温度对LCD面板的性能有很大影响。所有液晶液都有明确规定的工作温度限制。

如果LCD的工作温度高于液晶液的极限,那么液晶分子就会发生随机变向,而不会定向运动。此时,LCD所有部分都会成为ON状态。此外,温度超过110℃时,还会破坏铟锡氧化物和聚酰亚胺涂层。

如果温度较低,会加大液晶液的粘性,从而延长LCD的响应时间。如果温度极低,如达到-60℃,那么液晶液将变成结晶态。

驱动电压

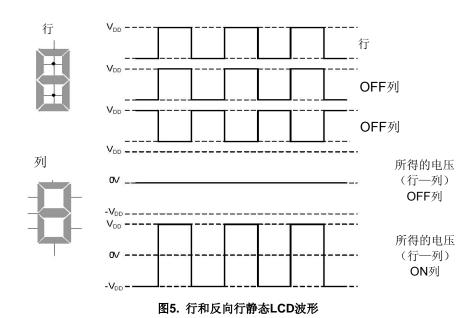
LCD只能使用AC电压。DC电压会对液晶液造成破坏,使其不能加电。因此,如果LCD电极采用DC电压,就会毁损LCD。LCD驱动器波形的设计能确保所有LCD列之间都不存在电压差异。

静态LCD

静态LCD的每个列和背板都有一个引脚。静态LCD的对比度高,不过要求有多个引脚(如分为80个列的LCD需要81个引脚)。典型的静态LCD见于时钟、电话显示屏,以及用于显示数字或状态图标的类似LCD,其列数量都很少。

就静态LCD而言,每个列引脚驱动一个列。图5显示了静态LCD的波形示例。

您会看到,如果列波形与行波形相同,那么该列就处于OFF状态。如果列波形与反向行波形相同,那么该列就处于ON状态。



用PSoC驱动静态LCD

目前,具有内部LCD控制器硬件且无需借助软件即可驱动静态和多路复用LCD的PSoC器件还未投产。不过,PSoC在输出驱动端口模式和内部信号路由方面有独特的灵活性,在驱动不同类型的LCD(静态和多路复用型)时,能够尽可能减少外部组件的数量,而且所需加载的软件也非常少。

静态LCD的驱动可以忽略不计。硬件计时器可作为50 到 60-Hz 的 中 断 源 使 用 。 中 断 处 理 器 (interrupt handler)执行LCD驱动程序所需的所有函数。

```
#pragma interrupt_handler Timer_Interrupt void Timer_Interrupt ()
{
    static BYTE common = 0xFF;
    // invert base to get the common waveform common = ~common;
    // when bit in the "data" set then
    // corresponding bit in PRTxDR will be
    // set "not data" therefore corresponding
    // segment in LCD will be ON
    PRT0DR = common ^ data0;
    PRT1DR = common ^ data1;
}

代码1. 驱动静态LCD
```

data0 和 data1 是全局变量,每个位对应于显示屏上的一个列。与ON LCD列对应的端口位在行背板反相上倒置。与OFF LCD列相关的各位在行电极相上倒置。

用PSoC驱动多路复用型LCD

LCD列常为多路复用型,以减少引脚数量。这就是说,不同的LCD列分别选择列和行引脚,这样每个LCD列都具有唯一的列引脚和行引脚组合,该组合用于激活。不过,每个列引脚和行引脚可能用于多个列。由于采用相同列引脚的不同列多路复用,因此列引脚和行引脚所需的驱动信号会相当复杂。多路复用型LCD的每个列引脚和行引脚要求时分多路复用信号来打开所需的列,避免同时在任何列上出现DC电压。

多路复用型LCD可采用两种波形驱动,分别为LCD规范和产品说明书中的A类和B类波形。定义驱动类型之前,我们不妨先来定义帧频率这个术语。LCD帧频是指背板和列输出改变的频率。帧频的典型范围是50到150 Hz。频率越高,功耗就越大,频率越低,LCD上的图形闪烁就越大。

如前所述,LCD的所有列上不能存在DC电压差。

A类波形采用单个帧保持 $0V_{dd}$,而B类波形采用双帧保持 $0V_{dd}$ 。图6显示了A类和B类波形。

每个多路复用型LCD都有其偏置和占空比(duty ratio),这是由LCD的类型、构造和所用材料决定的。偏置是指LCD上的电压阶跃数。因此,用于给LCD显示屏加电的电压电平数等于电压阶跃 + 1。占空比或工作循环是指行工作的数量,每个行线由一个输出驱动。图7到图15显示了LCD不同偏置和占空比的波形示例。

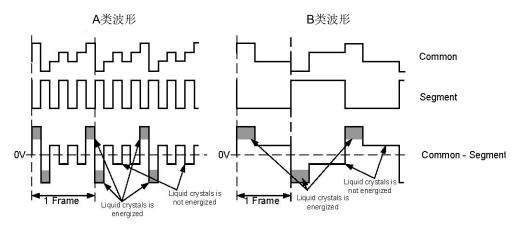


图6. A类和B类波形

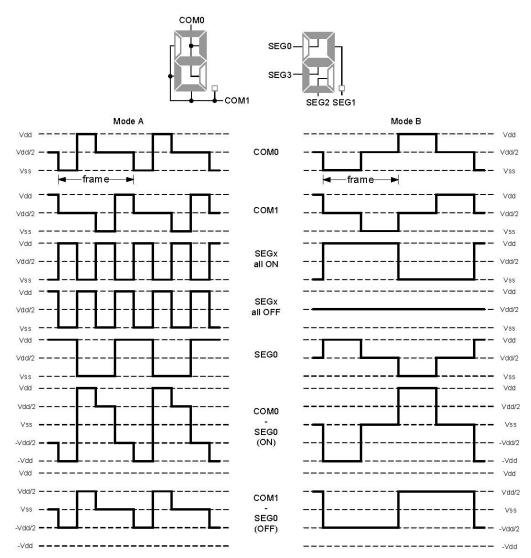


图7. 1/2偏置和1/2占空比波形

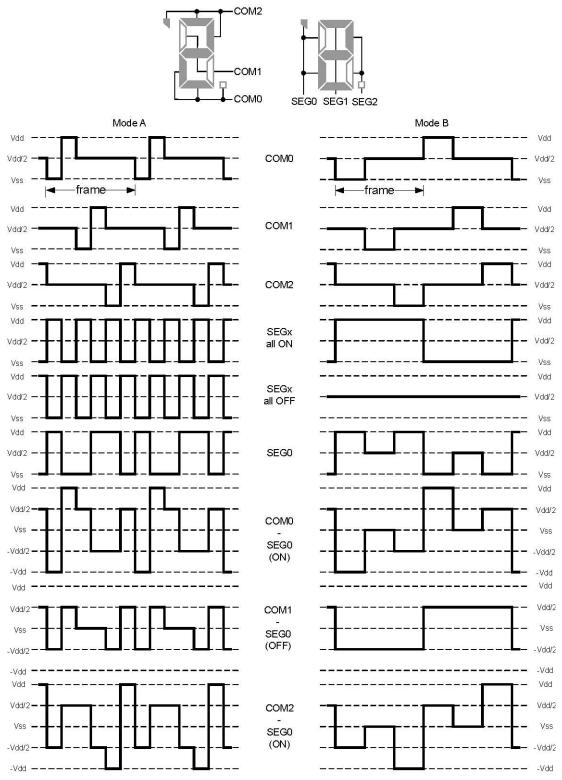


图8. 1/2偏置和1/3占空比波形

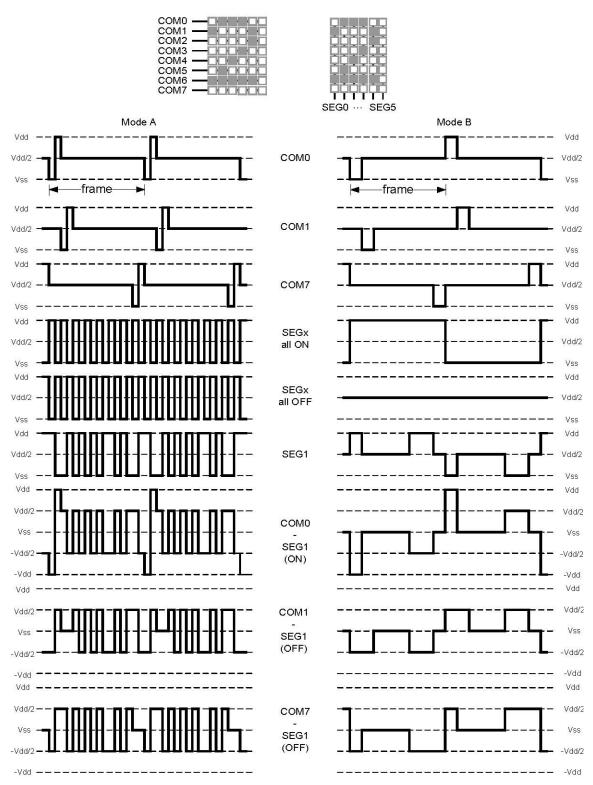


图9. 1/2偏置和1/8占空比波形

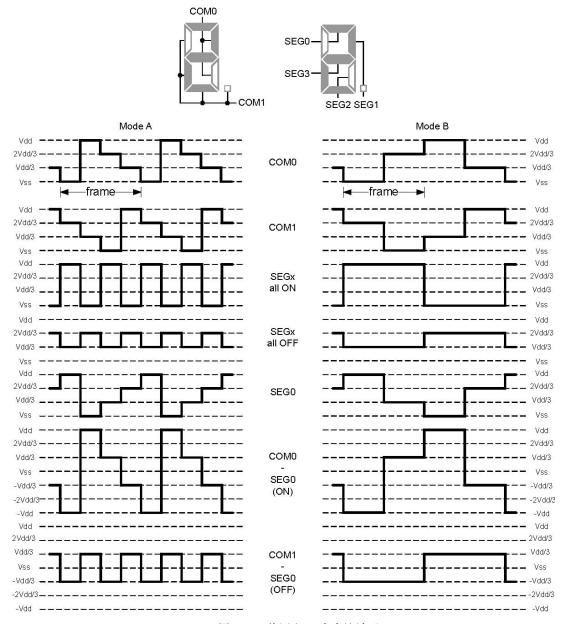


图10. 1/3偏置和1/2占空比波形

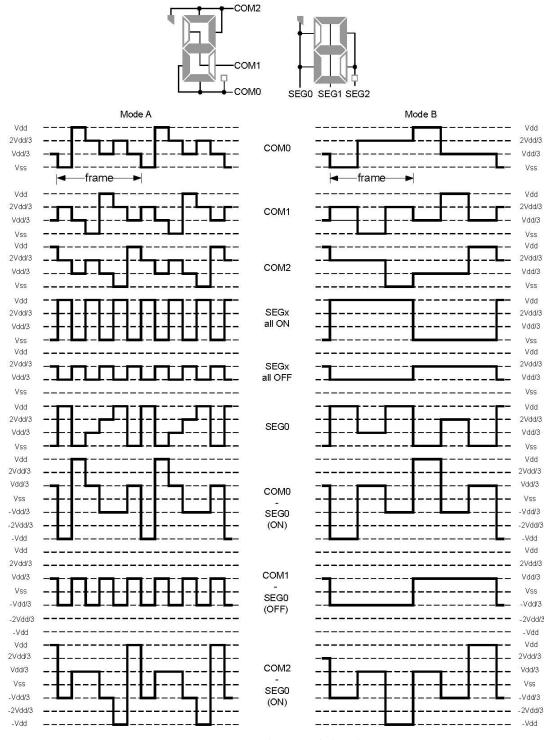


图11. 1/3偏置和1/3占空比波形

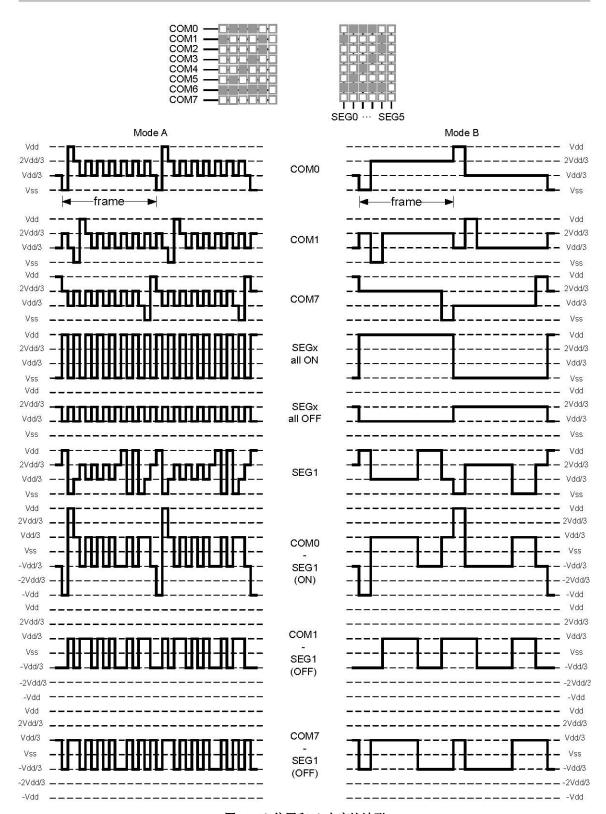
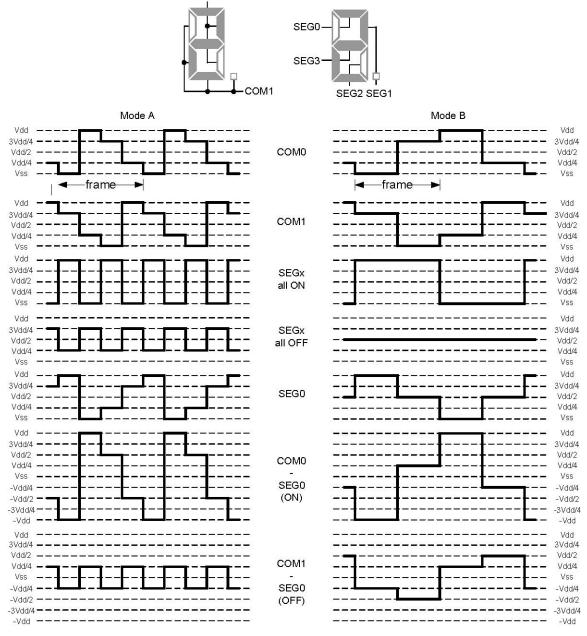


图12. 1/3偏置和1/8占空比波形



COM0

图13. 1/4偏置和1/2占空比波形

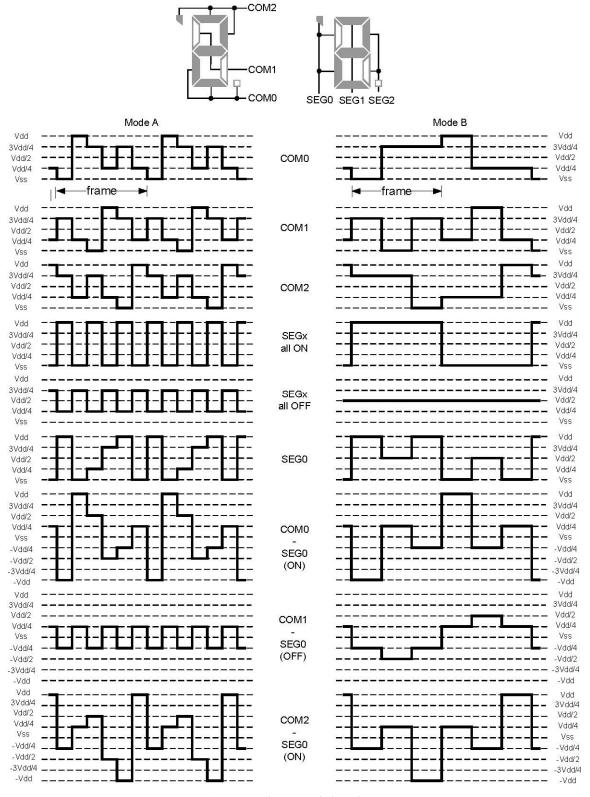


图14. 1/4偏置和1/3占空比波形

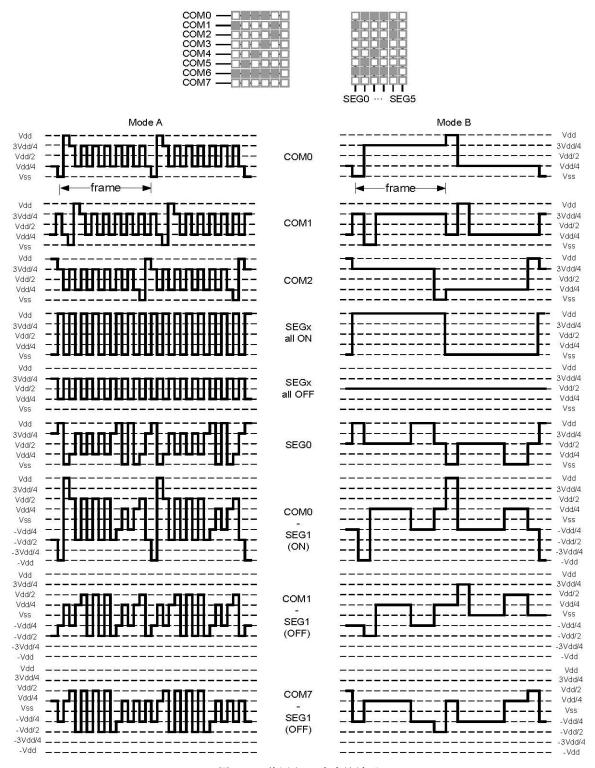


图15. 1/4偏置和1/8占空比波形

用PSoC作为LCD驱动器的原理

如以上波形图所示,驱动器应提供多级信号。PSoC的模拟输出引脚有限。因此,使用数字输出引脚时,应采用一些外部偏置和不断的(on-the-fly)驱动模式转换以获得中级电压电平。

第一种情况下,电压电平为1/2偏置模式(见图16)。就A类波形而言,行信号(common signal)需要三个电压电平(V_{ss} 、 $V_{dd}/2$ 和 V_{dd}),列信号(common signal)只需要两个电平(V_{ss} 和 V_{dd})。就B类波形而言,行信号和列信号都需要三个电压电平。为了形成 V_{ss} 和 V_{ss} 电平,端口数据寄存器应使用强驱动模式0和1。为了形成外部 $V_{dd}/2$ 电压电平,设置引脚电平,端口模式和位值的组合必须启动引脚的高阻抗(例如开放漏极为低且模式为1等)。 $V_{dd}/2$ 输出和行输出之间的电阻应为约5至20k Ω 。

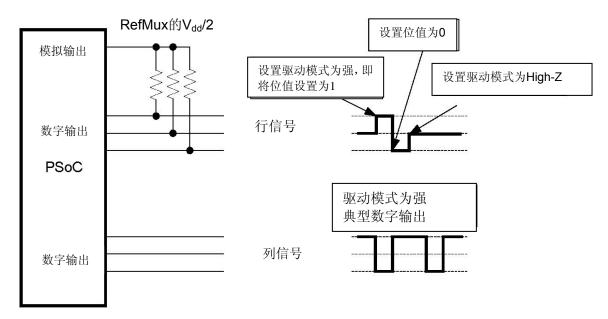


图16. 1/2偏置信号的生成

当采用1/3偏置模式时,需要四个电压电平(Vss,1/3Vdd,2/3Vdd和Vdd)。为了形成Vss和Vdd电平,可采用较强的高低驱动模式。为了获得另外两种电平,还可使用电阻上拉/下拉驱动模式。采用外部电阻的内部上拉/下拉驱动模式可生成电阻分压器,进而生成所需的四种不同电压电平(见图17)。1/3偏置信号的生成如图18所示。外部电阻值应约等于内部上拉/下拉模式电阻的一半。与1/2偏置模式不同的是,在这里我们不使用高阻抗驱动模式。

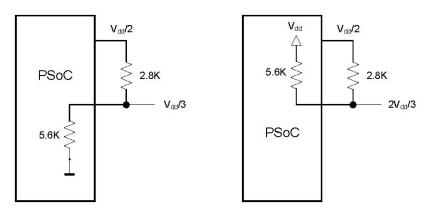


图17. 生成四个电压电平

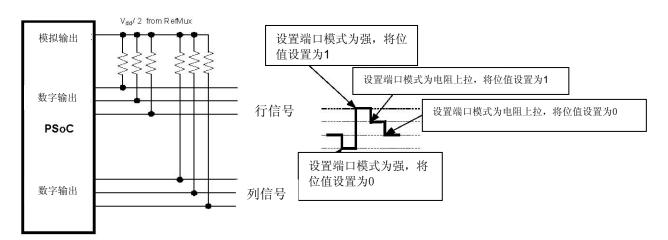


图18. 1/3偏置信号的生成

1/4偏置信号的生成类似于1/2和1/3偏置信号生成,不过为了获得五个电压电平,既要使用高阻抗,又要使用电阻上拉/下拉驱动模式。图19显示了1/4偏置信号的生成。在这种情况下,外部电阻值等于标称内部上拉/下拉驱动模式电阻,即等于5.6 kΩ。请注意,内部上拉/下拉电阻值会在4-8 kΩ左右有所差异(见PSoC规范),但由于裸片上的位置,下拉电阻值总等于上拉电阻值。由于电阻值的差异只对中级电平对称充电,不影响 V_{dd} , V_{dd} 2, V_{ss} 电平,因此这一点并不重要。换言之,这种情况不会产生DC。内部电阻容限会改变LCD的对比度。我们可如上所述用PWM驱动方法轻松地调节对比度。

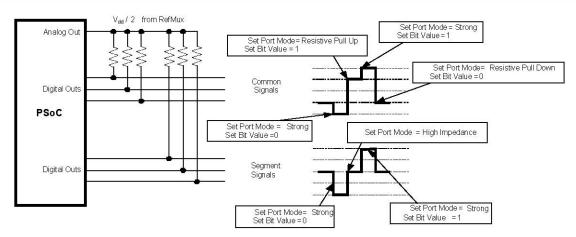


图19.1/4偏置信号的生成

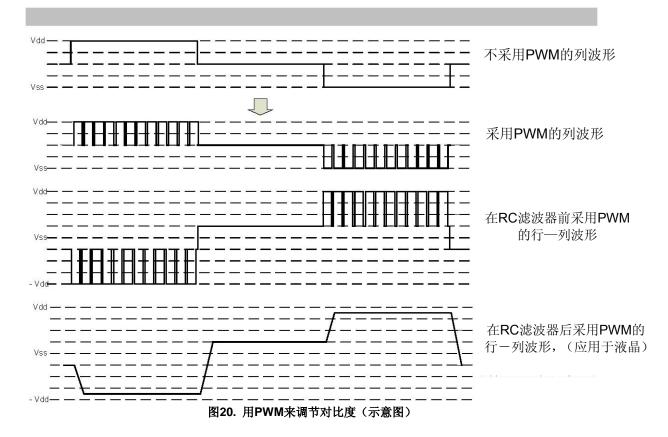
调节对比度的LCD驱动方法

在许多情况下,调节对比度是终端应用的一项重要特性。例如,调节对比度对那些要在很大温度范围下使用的应用而言是必需的功能,因为液晶分子的再定向阈值会随温度范围而变化。正常情况下,对比度调节适当的显示屏在高温或低温下会变得难以看清。通常说来,LCD的对比度是用增加或降低驱动电压值的方法来调节的。专用的LCD驱动器可连接外部电位计,以控制驱动电压。我们还可通过PSoC驱动器实施方法来改变供电电压,从而调节对比度。不过,这种方法不是很好的解决方案,因为改变PSoC器件的供电电压会对其他方面造成不良影响。

另一种方法是逐渐调节LCD的对比度,这会减小内部上拉/下拉电阻的容限影响。这种方法建立在使用内部LCD电容的基础上,配合采用可变占空比PWM信号,能操纵LCD的驱动电压。

LCD的行和列电极生成的电容值约为3-20 nF,具体取决于LCD电极的平方(electrode's square)和液体电介质常量的值。采用这种方法时,可提供行信号(如图19所示)。不过列信号驱动会更为复杂,不是采用固定的 V_{aa} , $V_{dd}/4$, $3V_{dd}/4$ 和 V_{dd} 值,而是使用可变的占空比PWM信号。这时只有 $V_{dd}/2$ 电压为常量,由RefMux生成。

图20显示了用PWM进行对比度调节的情况,也反映出 实际的PWM频率大大高于LCD的帧频率。



电阻R_{filter} 和列电容共同形成低通滤波器,过滤PWM信号,并向适用列生成明显的DC电压。随后用列线添加电阻,用方程式(1)计算电阻的大小,这里滤波器时间为常量,且大于驱动PWM信号周期。

$$R \approx \frac{10T}{C} \tag{1}$$

- o R 为电阻值
- o T 为PWM周期
- o C 为LCD电极内部电容

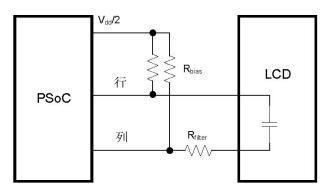


图21. PWM用于对比度的调节

LCD驱动器的实际实施

我们采用1/4偏置模式、1/6占空比和B类LCD驱动为例来进行对比度调节。该项目所用的LCD具备六个行信号引脚,八个列信号引脚。标称工作电压为5V,内部电容为5至9 nF。LCD的帧频率等于64 Hz。

图22显示了该项目的示意图。电阻R1-R14专门用于 V_{dd} /2电平偏置。电阻R15-R21使用内部LCD电容,形成此前所说的列RC滤波器。

PSoC的内部结构非常简单,包括一个16位定时器(Timer16),专门用于生成周期性中断信号,频率为64*6 Hz = 384 Hz。PWM8生成PWM信号,输出频率为93.75 kHz(T=10.6 µs)。DigBuf用户模式发送PWM信号到所有全局输出线。一个模拟用户模块RefMux用于向端口引脚P0[2]提供Vdd/2参考电压。

所有驱动器功能都在中断处理器中实施,满足Timer16的中断要求。main()程序只包括内部用户模块的初始化。

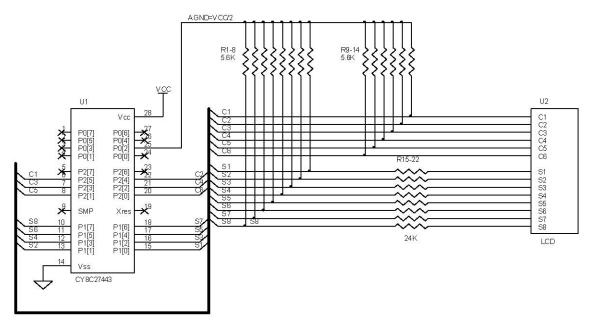


图22. 项目示意图

我们用电阻下拉驱动模式在第一帧期间生成行电极电平。将00100000b值写入端口,并在该帧中每次出现新中断信号时向右传输。如果将1写入端口,那么会在LCD引脚上生成 V_{dd} 电平。如果将0写入端口,那么会在LCD上生成 V_{dd} /4电平。第二帧与第一帧类似,但将11011111b写入输出端口时,端口驱动模式就变为电阻上拉。将0写入端口时,将启动 V_{ss} 电压电平,写入1时,将启动 V_{dd} /4电平。

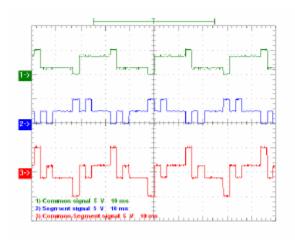
为了生成列信号,我们使用开放漏极低驱动模式,1在第一帧时写入所有端口位。就第二帧而言,端口配置为开放漏极高,0写入所有端口位。因此,端口输出在两帧间都保持为High-Z。为了将LCD转为ON状态,列引脚直接写入PRTxGS寄存器,连接到全局输出总线。为了将LCD转为OFF状态,列端口应与全局输出总线断开,并应从外部偏置获得V_{dd}/2电平。

上述建议的方法使LCD列只需修改一个PRTxGS寄存器和最少的驱动模式或端口数据寄存器,就能在ON或OFF之间转变。请注意,PRTxGS的每个位都对应于一个LCD列。

PWM输出连接至所有内部全局总线。行LUT配置为逆变器,在第一帧时将PWM信号传递给全局输出总线,在第二帧时为非反向。

这样,我们无需改变任何PWM发生器的比较值,就能巧妙地实现对称的V_{dd}/2输出电平。修改PWM占空比会使LCD对比度和列驱动电压强度变化。

图23显示了测量得出的行信号和列信号波形,以及由 此生成的影响液晶状态的波形。



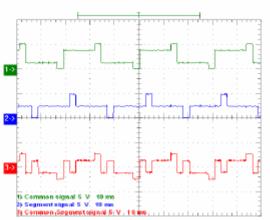


图23. 作用域实际LCD波形

结论

本应用手册介绍了无需专门LCD控制器,而用PSoC器件驱动多种LCD对比度的各种方法。示例中的方案经简单修改后,即能支持其他不同偏置、占空比和列数量的LCD类型。

关于作者

姓名: Svyatoslav Paliy

职称:应用工程师

背景: Svyatoslaw于2000年毕业于利沃夫理工大学(乌克兰),获理硕士学位。他的爱好包括嵌入式系统编程以及Windows和Linux编程。

联系方式: svt@isto.lviv.ua

赛普拉斯半导体公司

地址: 林恩伍德市D大厦西南街162号2700

邮编: 98087

电话: 800.669.0557 传真: 425.787.4641

http://www.cypress.com/

©赛普拉斯半导体公司2005年版权所有。保留所有权利。

可编程片上系统(PSoC™)、PSoC Designer和PSoC Express均为塞普拉斯半导体公司的商标。

本文提到的所有其他商标或注册商标均为其各自所有者的财产。

本文提及的信息如有改动,恕不另行通知。美国制造。