# 《IC 课程设计》 相关软件的安装和使用说明

# (V2.0)

| 1 | Modelsim 安装步骤2               |
|---|------------------------------|
| 2 | 配置 Modelsim Se v6.0 的的环境变量:5 |
| 3 | Modelsim <i>仿真的基本步骤</i> 7    |
| 4 | Leonardo Spectrum 安装及使用指南10  |
| 5 | Avanti Star_Hspice 安装方法18    |

# 2005年12月

## 华中科技大学 IC 设计中心

http://icc.hust.edu.cn

# 1 Modelsim 安装步骤

此处以 Modelsim Se v6.0 的安装为例说明具体的安装步骤以及应该注意的事项: Modelsim Se v6.0 的安装:

运行 Modelsim Se v6.0 目录中的的自解压缩安装文件,如下图 1-1 所示:

| Unpack | ting ModelSim SE |
|--------|------------------|
| *      | Reading package  |

### 图 1-1 自解压缩安装文件

等待解压缩完成之后,会出现 Modelsim Se v6.0 的安装选择画面,如图 1-2 所示,



图 1-2 选择安装模式

选择 FULL Product 安装模式,出现如图 3 所示的安装界面,如图 1-3 所示



选择 next,然后选择 yes,出现如图 1-4 所示的安装路径选择对话框,



图 1-4 选择安装路径

这里我选择默认安装路径 c:\Modeltech\_6.0。连续两次 next 出现如图 1-5 所示的文件安装界 面

| c:\modeltech_6.0\gcc-3.2.3-mingw32\bin\c++filt.exe |
|--|
| 4 %  |
| Cancel   |

图 1-5

安装文件复制完成后会弹出如图 1-6 所示的对话框

| Instal | l Hardware Security Key Driver 🛛 🛛 🕅   |
|--------|--|
| 2      | Do you have a HW security key attached to the parallel port or USB port on your computer to enable licensing?  |
|        | If you get your license from another machine or use an ethernet address for your license, you should choose "No". If you do have a HW security key it requires a software driver.  |
|        | Choose "Yes" to install the drivers for the hardware keys that can be used with ModelSim or<br>"No" if your system already has an up-to-date driver for your hardware key. We recommend you<br>choose "Yes" if you are not certain that your driver is up-to-date. |
|        | If you choose "Yes", you will need to RESTART your computer after completing ModelSim<br>installation.   |
|        | NOTE: If your OS is NT4 then another install program will run as part of the driver installation. Flease select the default responses.   |
|        |  |
|        | <u> </u>   |

图 1-6



Installing HW Security Key Drivers...please wait

图 1-7

和图 1-8



图 1-8

点击"确定"安装完成后,出现图 1-9





点击"是(Y)"后在桌面建立快捷方式。

紧接着出现图 1-10

| Add No  | delSim To Path   |  |  |  |  |
|---|------------------|--|--|--|--|
| Would you like the ModelSim executable directory added to your This is useful for running batch compiles and simulations from |                  |  |  |  |  |
|   | <u>爰(1)</u> 否(1) |  |  |  |  |
|   |                  |  |  |  |  |

选择默认。



图 1-11 完成安装

完成安装,如图1-11所示。

# 2 配置 Modelsim Se v6.0 的的环境变量:

先找到的安装文件夹的 crack 目录下的 keygen.exe 文件,然后运行。如图 2-1 所示:



图 2-1

点击" Generate " 会出现图 2-2



图 2-2

这表示 License 文件生成成功。将生成的 License 文件 license.dat 复制到 Modelsim Se v6.0 安

装目录(我这里的安装目录是 C:\Modeltech\_6.0)。

然后打开计算机属性对话框的"高级"选项卡,找到用户环境变量LM\_LICENSE\_FILE,然 后编辑,输入变量值C:\Modeltech\_6.0\license.dat(也就是License文件的物理路径)如图 2-3 所示:

| 系统属性 🛛 🛛 🔀   | 环境变量   | 2  |
|--|--|--|
| 常規 计算机名 聽性 高级 自动更新 远程<br>要进行大多数改动,都必须作为管理局投票。<br>性難<br>視觉效果,处理器计划,内存使用,以及虚拟内存<br>设置 (2)  | Steamter 前用戶委量 (2)<br>李重 (2)<br>IM_LICENER_FILE C. \Wodeltach. 6. 0\15<br>PATH C. \Wodeltach. 6. 0\15<br>PATH C. \Wodeltach. 6. 0\15<br>PATH VISERFROFILES\Local<br>7NP WISERFROFILES\Local  | censa det<br>n32<br>Settings\Jenp<br>Settings\Jenp |
| 用戶配置文件<br>与您登录有关的桌面设置<br>一<br>記動和於際恢复<br>系统启动,系统失败和确诚信息<br>逆置 ①<br>-<br>-<br>-<br>-<br>-<br>-<br>-<br>-<br>-<br>-<br>-<br>-<br>- | 第2日 (1)<br>第2日 (1)<br>第3日 (1)<br>[ | (C) HUR (D)<br>elemeter.log<br>Nord.exe            |
| 満定 取用 反用 (4)   | 場構用户会量<br>変量名後: IM_LECESSE_FILE<br>変量値位 C.Wodeltech_6.0/lic<br>確定  | Az Rij   |

图 2-3 Modelsim v6.0 用户环境变量设置

编辑完成之后,确定。

运行 Modelsim, 会出现如下图 2.4 所示的对话框

| 打印错误 | £   |
|------|---|
| ?    | 在您可以执行与打印机有关的任务(例如页面设置或打印一个文档)之前,您必须已经安装打印机。您想现在<br>安装打印机吗? |
|      | <u> </u>  |

图 2-4

选择 " 否 ( N ) ", 紧接着会出现 Modelsim 6.0 的主界面 VSIM 和另外一个对话框,如下图 2-5 所示:

| <b>File</b> | Registration  |
|-------------|---|
| (į)         | The file type .v is already registered on this machine.<br>ModelSim would like to register this type, but doing so will replace<br>the existing registration. Press Yes to replace the registration or<br>No to keep the existing registration. |
|             | <u> </u>  |

图 2-5

这是 Modelsim 在第一次启动的时候检查后缀是.V 的文件的关联。这里选择"否(N)",保持.V 文件的关联。 现在就可以尽情的享受 Modelsim的乐趣了。Good Luck!!!

### 3 Modelsim 仿真的基本步骤

Modelsim 快速上手四部曲分别是:创建工程、添加 Verilog 代码文件、编译、仿真。下 面简单给出这四步,更深入的应用,比如断点设置、错误排除等请参考Modelsim的说明文 档。

### ? 创建工程

选择 file → new →project, 出现如图 3-2 所示的对话框。输入 project name 和希望的路 径;输入 library name, 缺省是 work

| Create Project 🛛 🗵                                      |
|---|
| Project Name  |
| tes   |
| Project Location<br>C:/Modeltech_5.7/examples/pr Browse |
| Default Library Name                                    |
| work  |
|   |
| OK Cancel   |

### 图 3-2 创建工程

? 添加 Verilog 代码

这一步的目的是将 verilog 文件添加到创建好的工程中。要添加的文件可以是先前已经 创建好的,也可以现在输入。输入的工具可以是 Modelsim 自带的代码输入工具,但最受欢 迎的是 UltraEdit。

? 编译工程

编译所有功能模块和测试模块,选择 Compile 中的 Compile All,如图 3-3 所示。如果编译失败,双击错误信息可以直接转到出错代码处。

| ModelSim SE PLUS 5.7   |   |                                  |  |  |  |  |  |  |
|--|---|----------------------------------|--|--|--|--|--|--|
| <u>File E</u> dit <u>V</u> ie  | w <u>C</u> ompile <u>S</u> imulate <u>T</u> o | ols <u>W</u> indow <u>H</u> elp  |  |  |  |  |  |  |
| C C C C C C C C C C C C C C C C C C C                                |   |                                  |  |  |  |  |  |  |
| Workspace $\equiv$   |   | E                                |  |  |  |  |  |  |
| Name   | Status T                                      | ype vsim work.test_cour          | nter 🔟                                   |  |  |  |  |  |
| 📊 📊 teoun  | terv 📝 V                                      | erilog    # Loading work.test_co | counter                                  |  |  |  |  |  |
| Count  | Edit  | Filor # Loading work.cou         | inter                                    |  |  |  |  |  |
|  | Compile 🕨 🕨                                   | Compile Selected                 | laltach E 7/ausmalas/a                   |  |  |  |  |  |
|  | Simulate                                      | Compile All                      | a  |  |  |  |  |  |
|  | Add to Project 🔷 🕨                            | Compile Out-of-Date              | rilog                                    |  |  |  |  |  |
|  | Remove from Project                           | Compile Order                    | t.v was successful.                      |  |  |  |  |  |
| Close Project  |   | Compile Report                   | r. v was successful.<br>I with no errors |  |  |  |  |  |
| •  | Properties                                    | Compile Summary                  | .v was successful.                       |  |  |  |  |  |
| Project Libra  | ary   | Compile Properties               |  |  |  |  |  |  |
| Project : verilog <no design="" loaded=""> <no context=""></no></no> |   |                                  |  |  |  |  |  |  |

图 3-2 模块编译

? 仿真。首先是调用设计,选择 Simulate>Simulate,出现如图 3-3 所示的对话框,选择该 工程的 testbench 文件,出现如图 3-4 所示的窗口。单击右键,选择将所有信号(或你 希望观察的信号)添加到 wave 窗口中,见图 3-5 所示。选择 simulate>run>run all,如 图 3-6 所示,出现图 3-7 中的波形。

| Ī | ModelSim SE PLUS 5.7   |                                 |                             |          |  |  |  |
|---|--|---------------------------------|-----------------------------|----------|--|--|--|
| Ē | <u>ile E</u> dit <u>V</u> iew <u>C</u> ompile <u>S</u>               | jimulate <u>T</u> ools <u>V</u> | <u>v</u> indow <u>H</u> elp |          |  |  |  |
|   | 📂 🋍 🖹 🖉 🎬 🛺  | X                               |                             |          |  |  |  |
|   | Workspace  | <u> </u>                        |                             |          |  |  |  |
|   | Name   | Туре                            | vsim work.test_counter      |          |  |  |  |
|   | E⊢ 👖 work  | Library                         | # Loading work.test_counter |          |  |  |  |
|   | counter  | Module                          | # Loading work.counter      |          |  |  |  |
|   | Limitest_counter   | Module                          | # .wave                     |          |  |  |  |
|   | ⊞- <b>∭</b> ieee   | Library                         | quit -sim                   |          |  |  |  |
|   | ⊕–∰_ modelsim_lib  | Library                         | vsim work.test_counter      |          |  |  |  |
|   | ⊞– <b>∭</b> std  | Library                         | # Loading work.test_counter |          |  |  |  |
|   | ⊕– <u>∭</u> std_developerskit  | Library 💽                       | # Loading work.counter      |          |  |  |  |
|   | •  |                                 | quit -sim                   |          |  |  |  |
|   | Project Library  |                                 | ModelSim>                   | <u>.</u> |  |  |  |
| ] | Project : verilog <no design="" loaded=""> <no context=""></no></no> |                                 |                             |          |  |  |  |

图 3-3 Simulate 运行后的窗口

| 1 | ModelSim SE PLUS 5.7                        |                     |                              |    |  |          |  |
|---|---|---------------------|------------------------------|----|--|----------|--|
| ŀ | <u>ile E</u> dit <u>V</u> iew <u>C</u> ompi | le <u>S</u> imulate | <u>T</u> ools <u>W</u> indov | V  | <u>H</u> elp                               |          |  |
|   | 🖻 🛍 🛛 🕸 🖻                                   | i 🔊 🕅 🚺 [           | ≧ <b>#</b> 100 ns <u>†</u>   |    | ↓ E↓ E↓ [ <del>[</del> ] } <del>[]</del> ] |          |  |
|   | Workspace                                   |                     |                              | ×  |  |          |  |
|   | Instance                                    | Design Unit         | Design Unit Ty               | YF | # Loading project verilog                  |          |  |
|   | ⊟–🥥 test_counter                            | test_counter        | Module                       |    | # vsim work.test_counter                   |          |  |
|   | dut   | counter             | Module                       |    | # Loading work.test_counter                |          |  |
|   | └─ <b>⊘</b> _increm                         | counter             | Function                     |    | view wave                                  |          |  |
|   |   |                     |                              | Ш  | #.wave                                     |          |  |
|   |   |                     |                              | Ш  | quit-sim<br>vsim work test, counter        |          |  |
|   |   |                     |                              | Ш  | # vsim work.test_counter                   |          |  |
|   |   |                     |                              |    | # Loading work.test_counter                |          |  |
|   | •   |                     |                              |    | # Loading work.counter                     |          |  |
|   | Project Library sim                         | Files               |                              |    | VSIM 32>                                   | •        |  |
|   | Project : verilog                           | Now: 0 n            | s Delta:                     | 0  | sim:/tes                                   | t_cour 🅢 |  |

图 3-4 选择要分析的模块



图 3-5 添加要观测的波形



图 3-7 仿真后观测到的波形

# 4 Leonardo Spectrum安装及使用指南

Leonardo Spectrum 的安装采用一路回车即可完成。

(1) 找到安装文件夹 LeonardoSpectrum2001.b,运行 install.exe,弹出如图 4-1 所示的 对话框

-Page 10 of 19-



选择"是(Y)"开始安装。如图 4-2 所示

| Setup | ×   |
|-------|---|
| æ     | LeonardoSpectrum 2000.1b Setup is preparing<br>the InstallShield(r) Wizard which will guide you<br>through the rest of the setup process. Please<br>wait. |
|       | 17 %  |
|       |   |

图 4-2 安装进度状态条

一路 next, 然后出现如图 4-3 所示对话框,

| Setup Type |                               |   |  |
|------------|-------------------------------|---|--|
|            | Click the type                | of Setup you prefer, then click Next.   |  |
|            | • Typical                     | Program will be installed with the most common options. Recommended for most users. |  |
|            | C Compact                     | Program will be installed with minimum required options.                            |  |
|            | C Custom                      | You may choose the options you want to install.<br>Recommended for advanced users.  |  |
|            | Destination I<br>c:\Exemplar\ | Directory<br>LeoSpec\v20001b Browse   |  |
|            |                               | < <u>B</u> ack <u>N</u> ext > Cancel  |  |

图 4-3 安装类型选择对话框

选择 typical 典型安装以及默认安装路径(此处可以自己改变安装路径,此处我选择默认安装路径 c:\Exemplar\LeoSpec\v20001b),点击 next 开始安装。如图 4-4:

| Set 🚽           |   | - 🗆 🔀 |
|-----------------|---|-------|
| LeonardoSpectru | m 2000.1b   |       |
|                 | LeonardoSpectrum" 2000<br>Allows for Easy Integration of IP Cores |       |
|                 | LEONARDO<br>APECTRUM  |       |
|                 | Decompressing Files In<br>a 12/doubld                             |       |
|                 | 83 %<br>Cancel  |       |



安装完成后,弹出对话框,如图4-5所示,

| Setup Complete |  |
|----------------|--|
|                | Setup has finished copying files to your computer.<br>Setup will now launch the program. Select your option below. |
|                | < <u>B</u> ack Finish  |

图 4-5 安装完成

点击 finish 即可完成安装。为了保证以后的破解成功,建议不要选择 launch the program file 选项。

(2) Leonardo Spectrum 的破解

找到安装文件下的 crack 目录,将其中的文件复制到 C:\Exemplat\LeoSpec\v20001b\bin\win32 目录下面,这时 windows 会提示是否覆盖已经存在 的文件,选择全部即可。运行时会弹出一个对话框,直接回车就 ok。

现在可以尽情的享用。

Leonardo Spectrum 是 Mentor Graphics 的子公司 Exemplar Logic 的专业 VHDL/Verilog HDL综合软件,简单易用,可控性较强,可以在 LeonardoSpectrum 中综合优化并产生 EDIF 文件,作为 QuartusII 的编译输入,其运行界面如图 4-6 所示。该软件有三种逻辑综合方式: Synthesis Wizard (综合向导) Quick Setup (快速完成) Advanced FlowTabs (详细流程) 方式。三种方式完成的功能基本相同,具体采用哪种方式可点击工具栏快捷图标或从 Tools 菜单中选择,如图 4-7 所示。Synthesis Wizard 方式最简单,Advanced FlowTabs 方式则最全面,该方式有六个选项单,分别完成以下功能:器件选择、设计文件输入、约束条件指定、优化选择、输出网表文件设置及选择调用布局布线工具。



图 4-6 LeonardoSpectrum软件界面

以上每步操作都提供相应的帮助,简单明了。需要注意的是,在输入设计文件时要正确 排列文件的次序,将底层文件放在前面,顶层文件放到后面,这样 LeonardoSpectrum 软件 才能正确地建立数据信息库。综合完成后,可以将输出网表文件 (.EDF)作为设计输入文 件,再完成编译、仿真、定时分析和器件编程等步骤,完成整个系统的设计过程。



图 4-7 逻辑综合的三种方式

综合向导方式是最简单的方式。快速完成方式的功能与向导方式一样,只是从菜单中选择命令完成。详细流程方式选中后出现数据表格,包括 Technology、Input、Constraints、 Optimize、Output 与 Physical 六个子项,点击每一个子项就可进行相应的设置及参数输入, 其过程与综合向导方式一样,只是 Constraints 子项的选项要多一些。如果会使用综合向导 方式,也就会使用其它两种方式。因此,在这里只介绍 SynthesisWizard (综合向导)方式。 如果是第一次使用 Leonardo.Spectrum软件,建议采用综合向导方式,该方式共分四步。在 每一步中都包含以下按钮:帮助(得到进一步帮助),取消(退出综合向导),上一步(返回 到综合向导的前一步),在设置过程中能随时点击进行选择。

#### 1、指定器件库

选择 SynthesisWizard (综合向导)方式后,出现如图 4-8 所示器件设置对话框。



图 4-8 指证

2、输入文件

在如图 4-18 所示对话框中,首先设置工作目录,点击设置工作目录出现如图 4-9 所示对话框,工作目录底下将保存所有的输出文件。然后点击输入文件,出现如图 4-10 所示对话框。 Encoding 选项是为状态机选择编码方式。如选中 Resource Sharing 表示没有连接在一起的运算器(加法器,乘法器)将被共享。设置完后点击下一步。

| Input Files   |  |  |  |  |
|---|--|--|--|--|
| Click Working Directory -> Set Working Directory to establish a path.<br>Click Open files -> Set Input File(s) to open a file. Click LMB on file<br>name to open file information. Click RMB on file name to open<br>pulldown with more file choices. Double click LMB on file name to<br>open HDLInventor. Use Windows drag and drop attributes to<br>arrange files. Use all defaults. |  |  |  |  |
| Working Directory: [<br>\LS2001_1D_46\demo]   |  |  |  |  |
| 1.设置工作目录  |  |  |  |  |
| Open<br>filer   |  |  |  |  |
| 2. 设置输入文件   |  |  |  |  |
| Encoding<br>C Binary C Onehot C Twohot C Random C Gray 😭 Auto   |  |  |  |  |
| ▼ Resource Sharin; 3. 为状态机选   |  |  |  |  |
| Input File Search 择编码方式   |  |  |  |  |
|   |  |  |  |  |
| ▲dd Before 4.最后选<br>择下一步  |  |  |  |  |
| < 上→步 (2) 下→步 (7) > 取消 帮助   |  |  |  |  |
|   |  |  |  |  |

图 4-9 输入文件

| Set Working Directory:   | ×           |
|--|-------------|
| E:\LEOSPEC\LS2001_1D_46\demo   | _           |
| <ul> <li>● ▲ A:\</li> <li>● ● C:\</li> <li>2. 然后</li> <li>● ● D:\</li> <li>2. 然后</li> <li>● ● E:\</li> <li>▲ LEOSPEC</li> <li>● ● LS2001_1D_46</li> <li>● ● F:\</li> <li>● ● F:\</li> <li>● ● G:\</li> </ul> | t<br>Cancel |

### 图 4-10 设置工作目录

3、 全局约束条件

指定时钟频率,如 20MHz,则相应的时钟周期自动显示为 50ns,最大延迟为 50ns,并 在下面的窗口自动出现该时钟波形。当然也可指定时钟周期,软件则自动显示相应的时钟频 率、最大延迟及时钟波形。所有端口与寄存器之间的路径均约束在一个时钟周期内。设计人 员还可单独指定每个端口与寄存器之间的最大延迟。如图 4-11 所示,然后点击下一步。如 果要进行更多的定时约束条件设置,需要在FlowTabs(详细流程)方式中选择 Setting Timing Constraints。



#### 图 4-11 全局约束条件

设置输出网表文件的文件名、路径及格式等,一般情况下使用缺省值即可,如图 4-12 所示。点击完成后就关闭综合向导开始进行综合,在综合运行过程中,在信息窗口可看到滚 动的综合结果及运行流程,出现本例中的 pseudorandom.vhd 的器件使用报告。如果信息窗 口是关闭的,可点击Window\pseudorandom.vhd 再次打开设计文件。在综合完成后信息窗口 显示 Finished Synthesis run。



本例中器件是选用的 FLEX10K 系列,综合完成后可在 MAX+PLUS 中设置当前项目 为 pseudorandom,用文本编辑器打开 pseudorandom.edf 文件,将 pseudorandom.edf 文件作为 MAX+PLUS 的设计源文件,然后进行编译、仿真、定时分析及器件编程,完成整个系统 的设计过程。如果 Quartus 软件,则将综合结果作为 Quartus 的设计源文件,再完成编译、 仿真、定时分析及器件编程等过程。同理,可选择 Xinlinx等其它 PLD 公司的器件系列,完 成上述综合过程后,将综合结果edf 文件调到支持该器件的开发软件中完成后续工作。

### 5 Avanti Star\_Hspice 安装方法

| 系统特性   |   |   |
|--|---|---|
| 常规   网络标识   硬件   用户配置文件 高级   |   |   |
| 性能 性能选项控制应用程序如何使用内存,这将影响到计算 机的速度。 性能选项(2)                                      |   |   |
| ┌环境变量  | 环境变量  | ?   ×   |
| 环境变量告诉计算机在哪里查找特定类型的信息。   | ┌ zzg 的用户变量 @   | )   |
|  | ~ 变量  | 值   |
|  | installdir  | C:\avanti\Hspice2001.4  |
| 启动和故障恢复<br>启动和故障恢复选项告诉计算机当错误导致计算机停止<br>时,如何启动以及执行哪些操作。                         | IM LICENSE_FILE<br>TEMP<br>TMP                        | C:\flexlm\license.dat<br>C:\Documents and Settings\zzg\L<br>C:\Documents and Settings\zzg\L                   |
| 启动和故障恢复(S)   |   |   |
|  | - 「系统变量 (S)   | R   |
|  | ~ 变量  | 值   |
| 确定     取消     应用 ④       防     1/1     位置: 2.5厘米     1 行     1 列     禄期     修正 | ComSpec<br>NUMBER_OF_PR<br>OS<br>0s2LibPath<br>J Path | C:\WINNT\system32\cmd.exe<br>1<br>Windows_NT<br>C:\WINNT\system32\os2\dll;<br>C:\WINNT\system32;C:\WINNT;C:\W |
| One Two<br>Three Four  |   | 新建 (1)」编辑 (1)」 删除 (1)   |
|  |   |   |

- 1, 执行 setup,将 Hspice 安装到缺省路径"C:\synopsys\Hspice2003.09\"下。 将 license.dat 文件拷贝到安装路径下。
- 2,在计算机系统特性的"高级\环境变量"中添加变量:LM\_LICENSE\_FILE,值为:
   C:\synopsys\Hspice2003.09\license.dat。还有其它的license(比如 Modelsim的,也一并加上,中间用分号格开)。

——END——