



XPT4068 用户手册

2011年12月

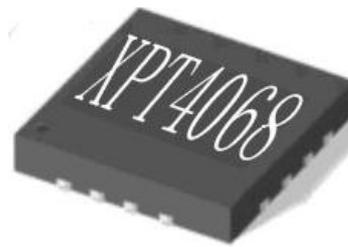
1 芯片功能说明

1.1 概述

- XPT4068 是一款双声道桥式音频功率放大器芯片，可采用 2.5V~5.5V 直流电源供电；能为 4Ω 负载提供 3W 的功率。此外，当接立体耳机时，芯片可以单终端工作模式驱动立体耳机。
- XPT4068 具有外部控制的低功耗关断功能，采用独特的技术减小噪声（开机时的滴答声与爆裂声）和失真度。

1.2 芯片主要功能特性

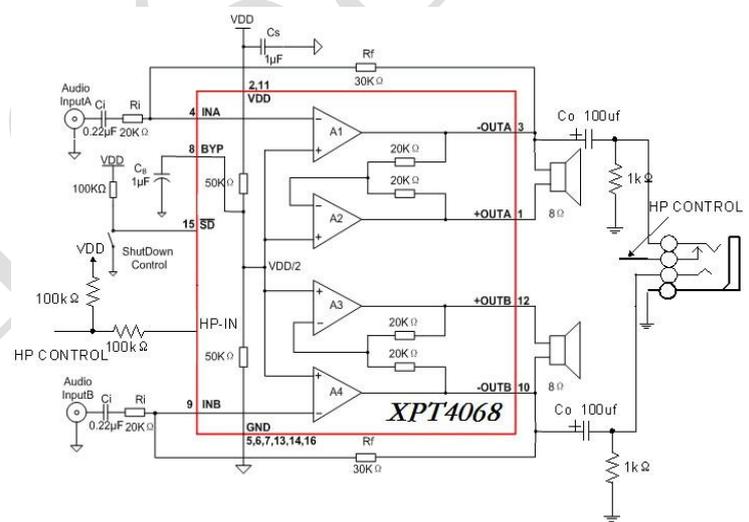
- $V_{DD}=5V$ ，4Ω 负载时，输出功率为 3W
- 掉电模式漏电流小，小于 1μA
- 封装小，节约电路面积：QFN3×3-16L，SOP16
- 上电、掉电噪声抑制
- 工作电压范围：2.5V—5.5V
- 具有休眠控制功能
- 立体耳机功放模式；
- **实物图：**



1.3 芯片应用场合

- 移动电话（手机等）
- 个人移动终端（PDA/MP3/MP4/PMP 等）
- 台式音频设备

1.4 XPT4068 典型应用电路



XPT4068 芯片订购信息

芯片型号	封装类型	包装类型	最小包装数量	备注
XPT4068DF	DFN16	编带	3000/盘	带散热片
XPT4068SO	SOP16	管装	50/管	

1.5 芯片的封装和引脚

1.5.1 XPT4068 的封装

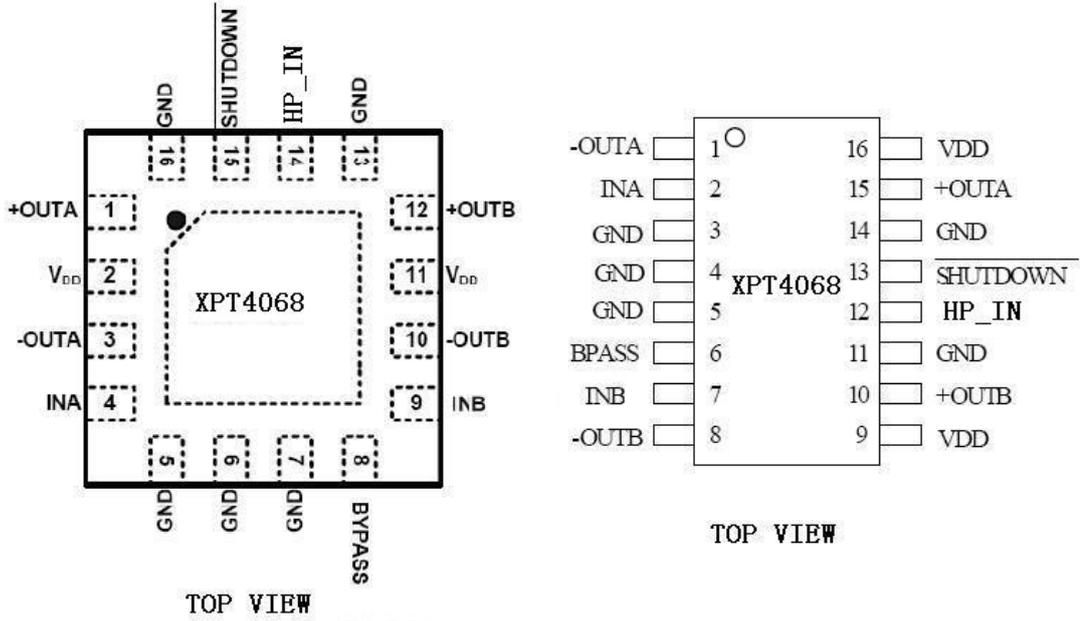


图 1.XPT4068 的封装管脚

1.5.2 XPT4068 管脚描述

表1 XPT4068 管脚描述

符号	管脚号		描述
	QFN (3X3)	SOP-16	
+OUTA	1	15	左声道输出端,正相
VDD	2,11	9,16	电源
-OUTA	3	1	左声道输出端,反相
INA	4	3	左声道输入端
GND	5,6,7,13,16	3,4,5,11,14	地
BYPASS	8	6	内部共模电压输出
INB	9	7	右声道输入端
-OUTB	10	8	右声道输出端,反相
+OUTB	12	10	右声道输出端,同相
<u>SHUTDOWN</u>	15	13	掉电控制管脚, 低电平芯片关断, 高电平正常工作
HP_IN	14	12	耳机输出控制开关

2 芯片特性说明

2.1 芯片最大极限值

表2 芯片最大物理极限值

参数	最小值	最大值	单位	说明
电源电压		6	V	
储存温度	-65	150	°C	
输入电压	-0.3		V	
功耗			mW	内部限制
耐 ESD 电压	2000		V	HBM
节温	150		°C	典型值 150
推荐工作温度	-40	85	°C	
推荐工作电压	2.5	5.5	V	
热阻		34	°C/W	
焊接温度		215	°C	60 秒内

2.2 芯片数字逻辑特性

表3 关断信号数字逻辑特性

参数	最小值	典型值	最大值	单位	说明
电源电压为 5V					
V _{IH}		1.5		V	
V _{IL}		1.3		V	
电源电压为 3V					
V _{IH}		1.3		V	
V _{IL}		1.0		V	

2.3 芯片性能指标特性

表4 芯片性能指标 1 (V_{DD}=5.0V, T_A=25°C)

符号	参数	测试条件	最小值	标准值	最大值	单位
I _{DD}	电源静态电流	V _{IN} =0V, I _O =0A, 无负载		5	7	mA
	电源静态电流	V _{IN} =0V, I _O =0A, 负载 8Ω		6	8	mA
I _{OFF}	芯片掉电漏电流			0.1	1	μA
V _{OS}	输出失调电压			3.7	20	mV
P _O	输出功率 (R _L =4Ω)					
		THD+N=10%, f=1KHz		3		W
T _D	芯片唤醒时间			100		mS
THD+N	总谐波+失真噪声	P _O =0.5W _{rms} , f=1KHz		0.5	0.7	%
PSRR	电源电压抑制比	V _{ripple} =200mV _{P-P} , 正弦波, 输入接 10Ω电阻	60	63 (f = 217Hz) 67 (f = 1kHz)		dB
Crosstalk	通道分离度	C _B =1μF, f=1KHz		70		dB

表5 芯片性能指标 2 ($V_{DD}=3.6V$, $T_A=25^{\circ}C$)

符号	参数	测试条件	最小值	典型值	最大值	单位
I _{DD}	电源静态电流	V _{IN} =0V, I _O =0A, 无负载		4.5	6	mA
	电源静态电流	V _{IN} =0V, I _O =0A, 负载 8Ω		5	7	mA
I _{OFF}	芯片掉电漏电流			0.1	1	μA
V _{OS}	输出失调电压			3	18	mV
P _O	输出功率 (R _L =4Ω)					
		THD+N=10%, f=1KHz		2.2		W
T _D	芯片唤醒时间			75		mS
THD+N	总谐波失真+噪声	P _O =0.3W _{rms} ; f=1KHz		0.4	0.7	%
PSRR	电源电压抑制比	V _{ripple} =200mV _{p-p} , 正弦波, 输入接 10Ω电阻	55	63 (f = 217Hz) 68 (f = 1kHz)		dB
Crosstalk	通道分离度	C _B =1μF, f=1KHz		70		dB

2.4 XPT4068 的典型参考特性

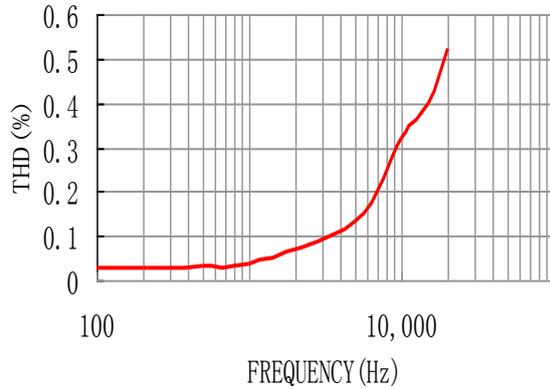
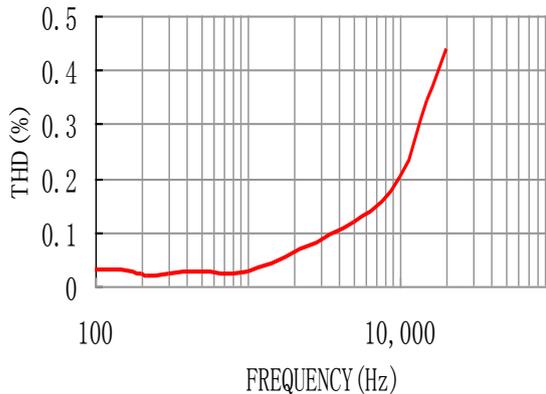
2.4.1 总谐波失真 (THD), 失真+噪声 (THD+N), 信噪比 (S/N)

THD vs Frequency

T=25°C, VDD=5V, RL=8Ω, and Po=600mW

THD vs Frequency

T=25°C, VDD=3.3V, RL=8Ω, and Po=360mW

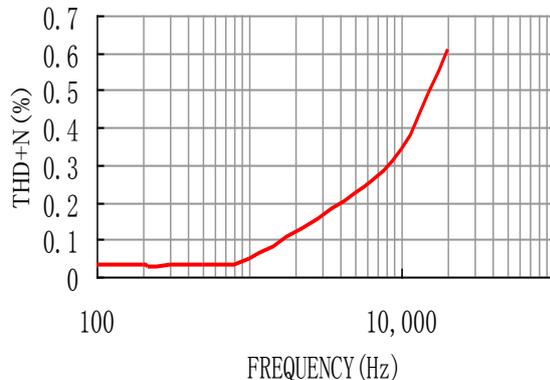
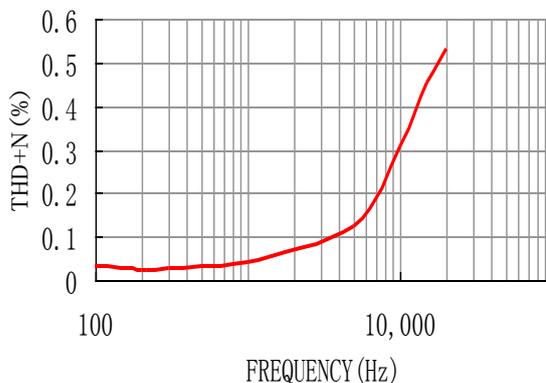


THD+N vs Frequency

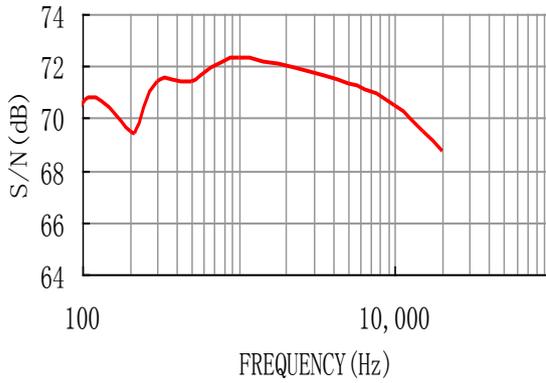
T=25°C, VDD=5V, RL=8Ω, and Po=600mW

THD+N vs Frequency

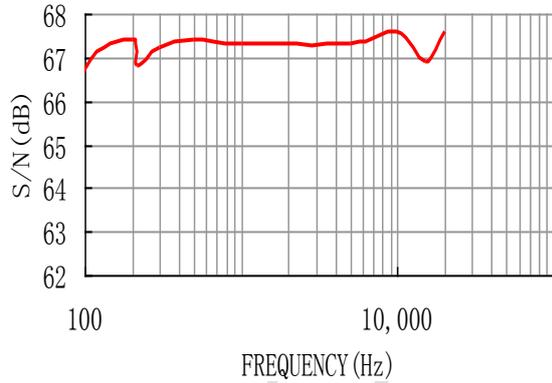
T=25°C, VDD=3.3V, RL=8Ω, and Po=360mW



S/N vs Frequency
T=25°C, VDD=5V, RL=8Ω, and Po=600mW

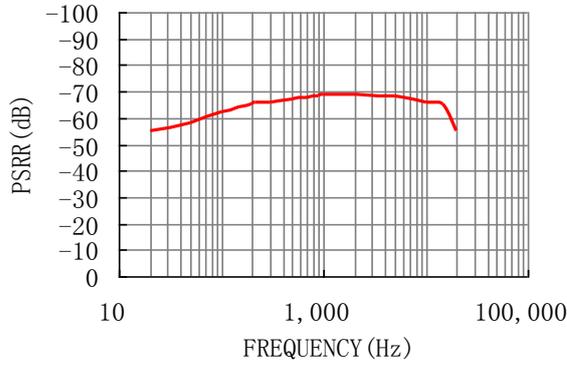


S/N vs Frequency
T=25°C, VDD=3.3V, RL=8Ω, and Po=360mW

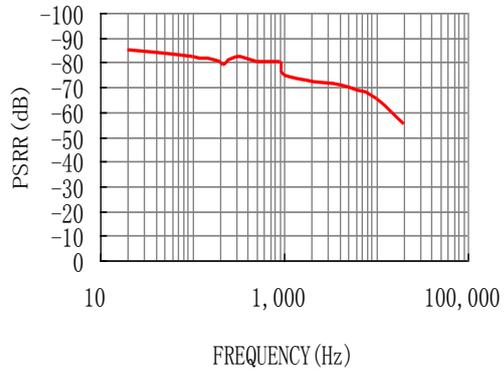


2.4.2 电源电压抑制比 (PSRR)

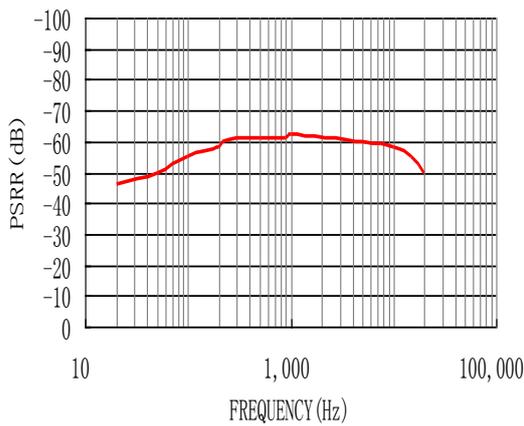
PSRR vs Frequency
VDD=5V, RL=8Ω, Input 10Ω terminated



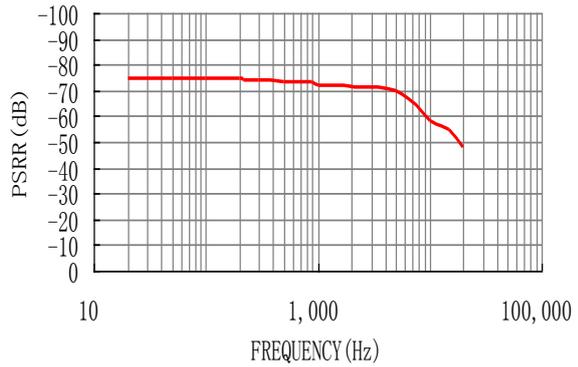
PSRR vs Frequency
VDD=5V, RL=8Ω, Input Floating



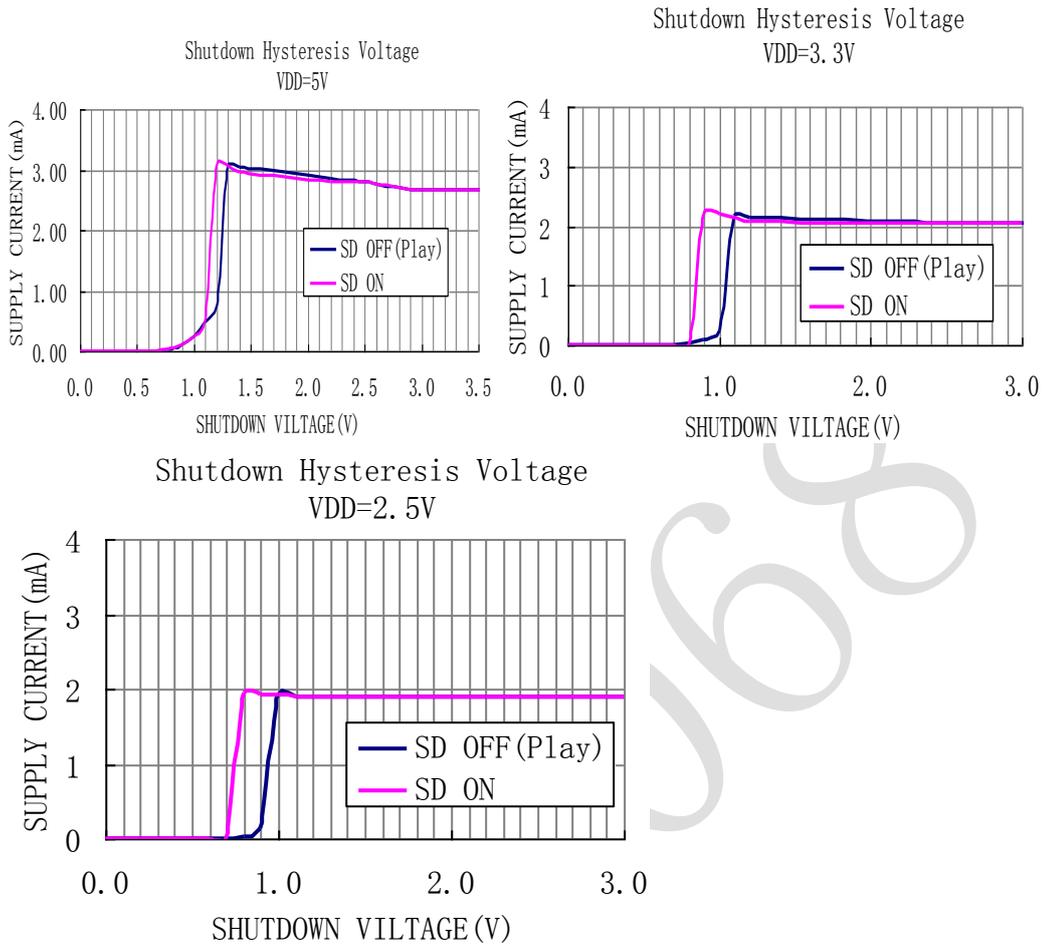
PSRR vs Frequency
VDD=3.3V, RL=8Ω, Input 10Ω terminated



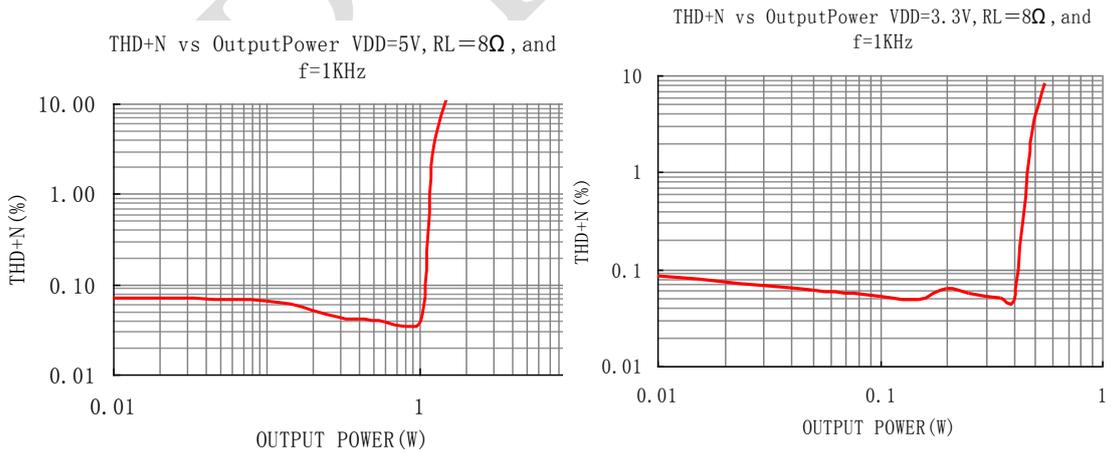
PSRR vs Frequency
VDD=3.3V, RL=8Ω, Input Floating



2.4.3 关断滞回 (Shut Down Hysteresis)



2.4.4 输出功率 (Output Power)



3 XPT4068 应用说明

XPT4068 内部两个通道分别集成两个运算放大器，每通道第一个放大器的增益可以调整反馈电阻来设置，后一个为电压反相跟随，从而形成增益可以配置的差分输出的放大驱动电路。

3.1 外部电阻配置

如应用图示 1，运算放大器的增益由外部电阻 R_f 、 R_i 决定，其增益为 $A_v=2 \times R_f/R_i$ ，芯片通过 -OUT(A,B)、+OUT(A,B) 输出至负载，桥式接法。

桥式接法比单端输出有几个优点：其一是，省却外部隔直滤波电容。单端输出时，如不接隔直电容，则在输出端有一直流电压，导致上电后有直流电流输出，这样即浪费了功耗，也容易损坏音响。其二是，双端输出，实际上是推挽输出，在同样输出电压情况下，驱动功率增加为单端的 4 倍，功率输出大。

3.2 芯片功耗

功耗对于放大器来讲是一个关键指标之一，差分输出的放大器的最大自功耗为：

$$P_{D\text{MAX}}=4 \times (V_{DD})^2 / (2 \times \pi^2 \times R_L)$$

必须注意，自功耗是输出功率的函数。

在进行电路设计时，不能够使得芯片内部的结温高于 $T_{J\text{MAX}}$ (150°C)，根据芯片的热阻 Θ_{JA} 来设计，可以通过自己散热铜铂来增加散热性能。

如果芯片仍然达不到要求，则需要增大负载电阻、降低电源电压或降低环境温度来解决。

3.3 电源旁路

在放大器的应用中，电源的旁路设计很重要，特别是对应用方案的噪声性能及电源电压抑制性能。设计中要求旁路电容尽量靠近芯片、电源脚。典型的电容为 10 μF 的电解电容并上 0.1 μF 的陶瓷电容。

在 XPT4068 应用电路中，另一电容 C_B (接 BYP 管脚) 也是非常关键，影响 PSRR、开关/切换噪声性能。一般选择 0.1 μF ~1 μF 的钽电容。

3.4 掉电模式

为了节电，在不使用放大器时，可以关闭放大器，XPT4068 有掉电控制管脚，可以控制放大器是否工作。

该控制管脚的电平必须要接满足接口要求的控制信号，否则芯片可能进入不定状态，而不能进入掉电模式，其自功耗没有降低，达不到节电目的。

3.5 外围元件的选择

正确选择外围元器件才能够确保芯片的性能，尽管 XPT4068 能够有很大的余量保证性能，但为了确保整个性能，也要求正确选择外围元器件。

XPT4068 在单位增益稳定，因此使用的范围广。通常应用单位增益放大来降低 THD+N，是信噪比最大化。但这要求输入的电压最大化，通常的 CODEC 能够有 1V_{rms} 的电压输出。

另外，闭环带宽必须保证，输入耦合电容 C_i (形成一阶高通) 决定了低频响应，

3.6 选择输入耦合电容

过大的输入电容，增加成本、增加面积，这对于成本、面积紧张的应用来讲，非常不利。显然，确定使用多大的电容来完成耦合很重要。实际上，在很多应用中，扬声器 (Speaker) 不能够再现低于 100Hz-150Hz 的低频语音，因此采用大的电容并不能够改善系统的性能。

除了考虑系统的性能，开关/切换噪声的抑制性能受电容的影响，如果耦合电容大，则反馈网络的延迟大，导致 pop 噪声出现，因此，小的耦合电容可以减少该噪声。

另外，必须考虑 C_B 电容的大小，选择 $C_B=1\mu F$ ， $C_1=0.1\mu F\sim 0.39\mu F$ ，可以满足系统的性能。

3.7 设计参考实例

3.7.1 设计规格

- 输出功率 3W
- 负载阻抗 4 欧姆
- 输入电平 $1V_{rms}$
- 输入电阻 $20K\Omega$
- 带宽 $100Hz\sim 20KHz+/-0.25dB$

3.7.2 首先确定最小工作电压

根据 XPT4068 的输出功率与电源电压的关系图，可以确定电源电压应选择 5.0V。电源电压的裕量可以保证输出 1W 的功率而不失真。

选择电压后，然后考虑功耗的问题。

3.7.3 确定电压增益

要求 A_{VD} 大于 $\sqrt{P_O \times R_L} / V_{IN}$ ，即 V_{orms} / V_{inrms} ，而 $R_f / R_i = A_{VD} / 2$ ，在该设计中，可以计算得出 A_{VD} 最小为 2.83，选择 $A_{VD} = 3$ ，可以计算得到 $R_i = 20K\Omega$ ， $R_f = 30K\Omega$ 。

3.7.4 最后根据带宽要求来确定输入电容

输入低频的 $-3dB$ 带宽为 100Hz， $1/5$ 低频点低于 $-3dB$ 约 0.17dB 及 5 倍高频点），在规格要求以内，取 $f_L = 20Hz$ ， $f_H = 100KHz$ ，

因此可得 C_i 约 0.39 μF 。

高频点 f_H 由放大器的 GBW 决定，至少要求 GBW 大于 $A_{VD} \times f_H = 300KHz$ ，远小于 XPT4068 的 3.5MHz。

3.7.5 HP-IN 功能

给 HP-IN 加上一个 $4V \sim V_{DD}$ 的电压可关断运算放大模块 A2 和 A4，使桥式连接的负载失效。当此 IC 处于单终端工作模式时静态电流也会随之减小。

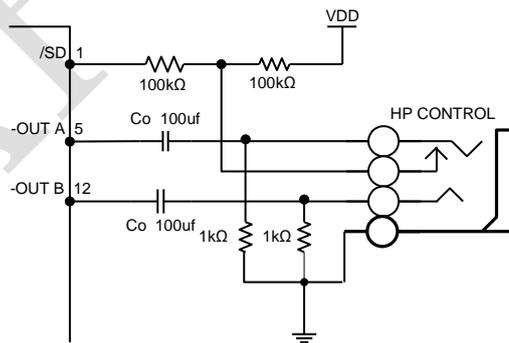


图2 立体耳机工作电路示意图

图 2 为耳机控制功能工作示意图，当没有耳机插头接入插孔时， R_1-R_2 分压电阻使提供到 HP-IN 管脚（16 脚）的电压近似为 50mV，驱动 A3 和 A4 处于工作状态，使 XPT4068 工作于桥式模式。输出耦合电容隔离半供给直流电压，起到保护耳机的作用。

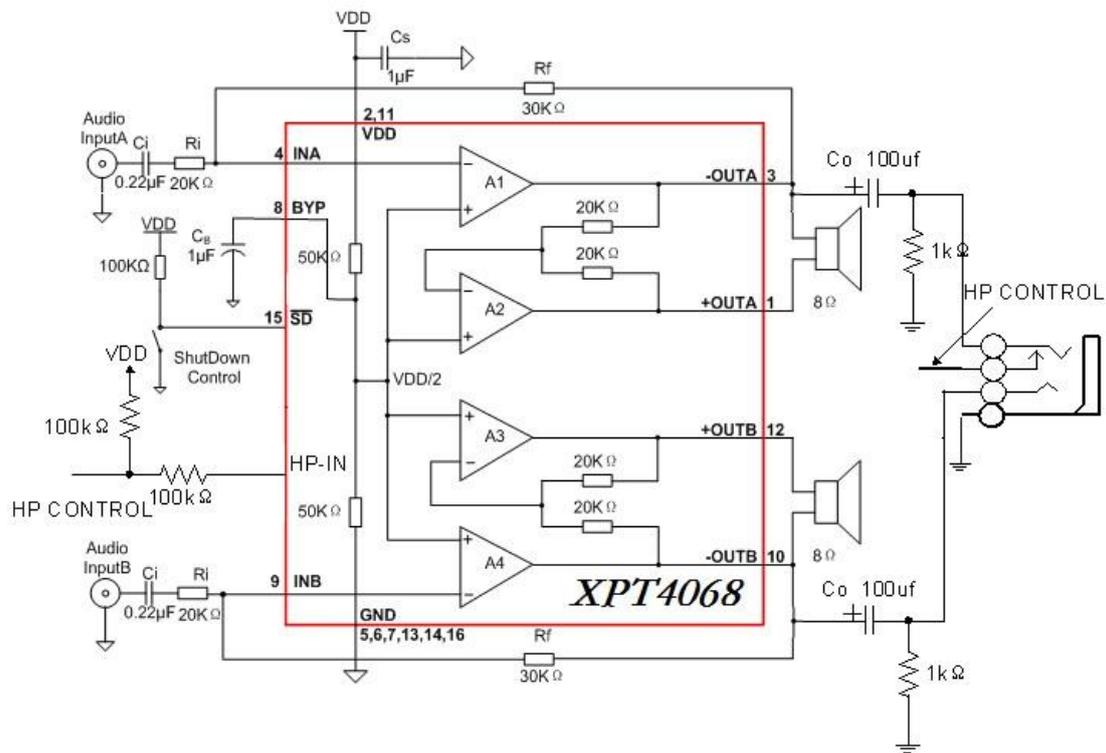
输入 HP-IN 管脚的电压为 4V。当 XPT4068 工作于桥式模式时，实质上负载两端的电压为 0V。因此甚至为理想状态下，难以引发放大器处于单终端输出的工作模式。耳机接入耳机插孔使得耳机插孔与 -OUTA 分离并使 R1 上接 HP 管脚的电压至 VDD。这样耳机关断功能把 A2 和 A4 给关断且桥式连接的扬声器就不工作了，放大器便驱动输出耦合阻抗为 R2 和 R3 的耳机，当耳机阻抗为典型值 32Ω 时，输出耦合阻抗 R2、R3 对 XPT4068 输出驱动能力的影响可忽略不计。

图 2 也是耳机插孔的内部连接关系示意图，插孔为一组三线插头的设计，尖端和环分别为立体双声道的一个信号输出，然而最外端的环为地。当连接耳机时有一个控制端连接的耳机插孔足以驱动 HP-IN 管脚。一个微处理器或开关可以代替耳机插孔中连接控制端的功能，微处理器或开关向 HP-IN 提供 4V~VDD 的电压，这样连接扬声器的桥式模式便停止工作且 A1 和 A2 分别驱动耳机的左、右声道。

3.8 其它注意事项

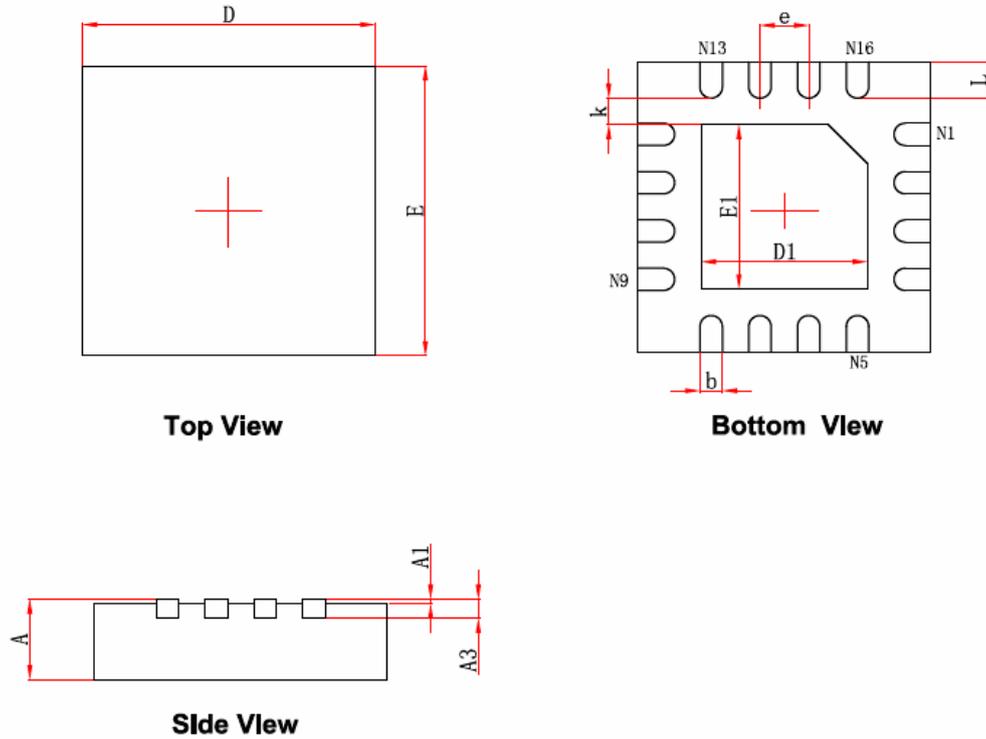
XPT4068 单位增益稳定，但如果增益超过 10 倍 (20dB) 时，额外的反馈电容 C_f 需要并联在电阻 R_f 上，避免高频的振荡现象。但必须要求与 R_f 组成的极点频率高于 f_H (在实例如为 300KHz)，如本例中选择 C_f 为 25pF 时，转折频率为 320KHz。可以满足要求。

3.9 设计的电路图：



XPT4068 参考设计电路

4 芯片的封装



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF.		0.008REF.	
D	2.900	3.100	0.114	0.122
E	2.900	3.100	0.114	0.122
D1	1.600	1.800	0.063	0.071
E1	1.600	1.800	0.063	0.071
k	0.200MIN.		0.008MIN.	
b	0.180	0.300	0.007	0.012
e	0.500TYP.		0.020TYP.	
L	0.300	0.500	0.012	0.020

QFN3×3-16L封装尺寸图

当本手册内容改动及版本更新将不再另行通知，深圳市矽普特科技有限公司保留所有权利