中兴通讯 MG3732 模块用户硬件设计手册

版　　本：V1.0

中兴通讯股份有限公司

版权声明

Copyright © 2006 by ZTE Corporation

本资料著作权属中兴通讯股份有限公司所有。未经著作权人书面许可，任何单位或个人不得以任何方式摘录、复制或翻译。

为中兴通讯股份有限公司所有商标。

侵权必究。

本手册中出现的其他公司商标，由商标拥有公司所有。

中兴通讯保留修改本手册技术参数及规格的权力，对本手册中的印刷错误及与最新资料不符之处我们会及时改进。所有这些改动不再事先通知，但会编入新版手册中。

中兴通讯拥有本手册的最终解释权。

中兴通讯拥有雄厚的技术实力，可为 CDMA/GPRS 等通讯模块客户提供全方位的技术支持，支持内容包括：

1、提供完善的技术资料；

2、提供可用于研发、测试、生产、售后等环节的开发板；

3、提供原理图、PCB、测试方案等评审和技术会诊；

4、提供测试环境。

中兴通讯为客户提供现场、电话、网站、即时通讯、E-MAIL 等多种支持方式。

中兴通讯模块网站 module.ztemt.com.cn，提供相关的行业信息和模块相关技术资料。授权的模块客户可以在网站下载模块最新的相关技术资料。如果您有更多的需求，可发送邮件至 module@zte.com.cn。您还可以拨打技术支持热线：0755-86360280。

前言

概述

本文档适用的产品是：MG3732 模块。本文档通过对 MG3732 模块的介绍，用以指导用户对该模块进行硬件设计，并在该模块基础上更方便快捷的进行各种终端无线产品的设计。

阅读对象

本文档主要适用于以下工程师：

- 系统设计工程师
- 结构工程师
- 硬件工程师
- 软件工程师
- 测试工程师

内容简介

本文档包含 6 章，内容如下：

章节	内容
1 概述	介绍 MG3732 模块的基本技术规格、参考涉及的相关文档和缩略语。
2 产品介绍	简要介绍 MG3732 模块产品的原理图。
3 引脚描述	介绍 MG3732 模块引脚名称和功能。
4 硬件接口描述	介绍 MG3732 模块各部分的硬件接口设计。
5 结构	介绍 MG3732 模块的外观图、装配图和主板 PCB 布线图。

修改记录

文档版本 V1.0 (2010-09-01)

第一次正式发布。

目录

1 概述 7
1.1 技术规格 7
1.1.1 模块规格说明 7
1.1.2 模块基本功能 7
1.1.3 模块接口 7
1.1.4 模块技术参数 8
1.2 相关文档 9
1.3 缩略语 9
2 产品介绍 12
3 引脚描述 13
4 硬件接口描述 15
4.1 概述 15
4.2 电源及复位 15
4.2.1 电源设计 15
4.3 串口 16
4.4 UIM 卡接口 16
4.5 音频接口 17
4.6 PCM 接口 18
4.7 USB2.0 接口 19
4.8 天线接口 19
5 结构 21
5.1 外观图 21
5.2 模块装配图 22
5.3 模块固定方式 23

插图目录

图 2-1 MG3732 产品功能框图 12
图 3-1 管脚描述图 13
图 4-1 UART 接口参考设计框图 16
图 4-2 UIM 卡电路参考设计图 17
图 4-3 音频接口电路参考设计原理图 17
图 4-4 PCM 接口时序图 18
图 4-5 USB 接口电路参考设计原理图 ..... **错误！未定义书签。**
图 5-1 MG3732 模块外观图 21
图 5-2 模块装配图 22

表格目录

表 1-1 模块规格说明表 7
表 1-2 模块基本功能说明表 7
表 1-3 模块接口说明表 8
表 1-4 模块技术参数说明表 8
表 3-1 引脚定义 13
表 4-1 电压特性 15

1 概述

本文档仅适用于MG3732 模块。MG3732是中兴WCDMA/HSDPA/GSM/GPRS/EDGE 模块，具有语音、短信、数据业务功能，数据业务下行峰值数据速率可达3.6 Mbit/s 上行峰值数据速率384 Kbit/s，可以为用户提供经济型高速互联网接入和无线数据等业务，使用MG3732 模块，可以轻松实现：调制解调器卡、U 猫、嵌入式模块、无线电话、智能手机、多媒体手机和触摸屏通信装置等终端。
本文以 MG3732 模块为例，详细介绍了模块的逻辑结构、硬件接口和主要功能，并给出相关的硬件、结构参考设计。

1.1 技术规格

1.1.1 模块规格说明

MG3732 模块的规格说明如表 1-1 所示。

表 1-1 模块规格说明表

模块型号	技术体制	工作频段
MG3732	WCDMA/HSDPA/GSM/GPRS/EDGE	GSM/GPRS/EDGE： GSM850/EGSM900/DCS1800/PCS1900 WCDMA/HSDPA：2100M（band I）、1900M（band II）、850M（band V）

1.1.2 模块基本功能

MG3732 模块的基本功能说明如表 1-2 所示。

表 1-2 模块基本功能说明表

项目	描述
语音	电路交换业务
分组数据	分组数据业务
短信	支持 TEXT

1.1.3 模块接口

MG3732 模块的接口说明如表 1-3 所示。

表 1-3 模块接口说明表

接口	描述
电源接口	模块供电、复位、开关机
Audio 接口	双路音频输入输出通道，一路差分，一路单端
USIM 接口	机卡分离
USB 接口	USB2.0 High Speed
UART 接口	硬件全流控串口，需要软件定制
PCM 接口	可为蓝牙应用传递语音数据
天线接口	50 Ohm 输入阻抗控制

1.1.4 模块技术参数

MG3732 模块的技术参数说明如表 1-4 所示。

表 1-4 模块技术参数说明表

技术参数	描述
工作温度	-20°C ~ +55°C
输入电压	3.3V-4.25V
最大电流	1800mA @ -102 dBm
待机电流（平均值）	10mA @ -75 dBm
通话电流	230mA @ -75 dBm
接收灵敏度	-106.5dBm
最大发射功率	GSM850，EGSM900：33dBm(2W) GSM1800，PCS1900：30dBm(1W) WCDMA：23dBm
频率范围	GSM850： 发送：824~849 MHz 接收：869~894 MHz
	EGSM900 发送：880~915 MHz 接收：925~960MHz
	DCS1800 发送：1710~1785MHz 接收：1805~1880MHz
	PCS1900 发送：1850~1910MHz 接收：1930~1990MHz
	WCDMA 2100： 发送：1920-1980MHz 接收：2110-2170MHz
	WCDMA 1900： 发送：1850-1910MHz

	接收：1930-1990MHz
	WCDMA 850： 发送：824-849MHz 接收：869-894MHz

1.2 相关文档

- 《中兴通讯 MG3732 模块 AT 指令手册》
- 《无线模块测试参考建议》

1.3 缩略语

A		
ADC	Analog-Digital Converter	模数转换
AFC	Automatic Frequency Control	自动频率控制
AGC	Automatic Gain Control	自动增益控制
ARFCN	Absolute Radio Frequency Channel Number	绝对射频信道号
ARP	Antenna Reference Point	天线参考点
ASIC	Application Specific Integrated Circuit	专用集成电路
B		
BER	Bit Error Rate	比特误码率
BTS	Base Transceiver Station	基站收发信台
C		
CDMA	Code Division Multiple Access	码分多址
CDG	CDMA Development Group	CDMA 发展组织
CS	Coding Scheme	译码图案
CSD	Circuit Switched Data	电路交换数据
CPU	Central Processing Unit	中央处理单元
D		
DAI	Digital Audio interface	数字音频接口
DAC	Digital-to-Analog Converter	数模转换
DCE	Data Communication Equipment	数据通讯设备
DSP	Digital Signal Processor	数字信号处理
DTE	Data Terminal Equipment	数据终端设备
DTMF	Dual Tone Multi-Frequency	双音多频
DTR	Data Terminal Ready	数据终端准备好

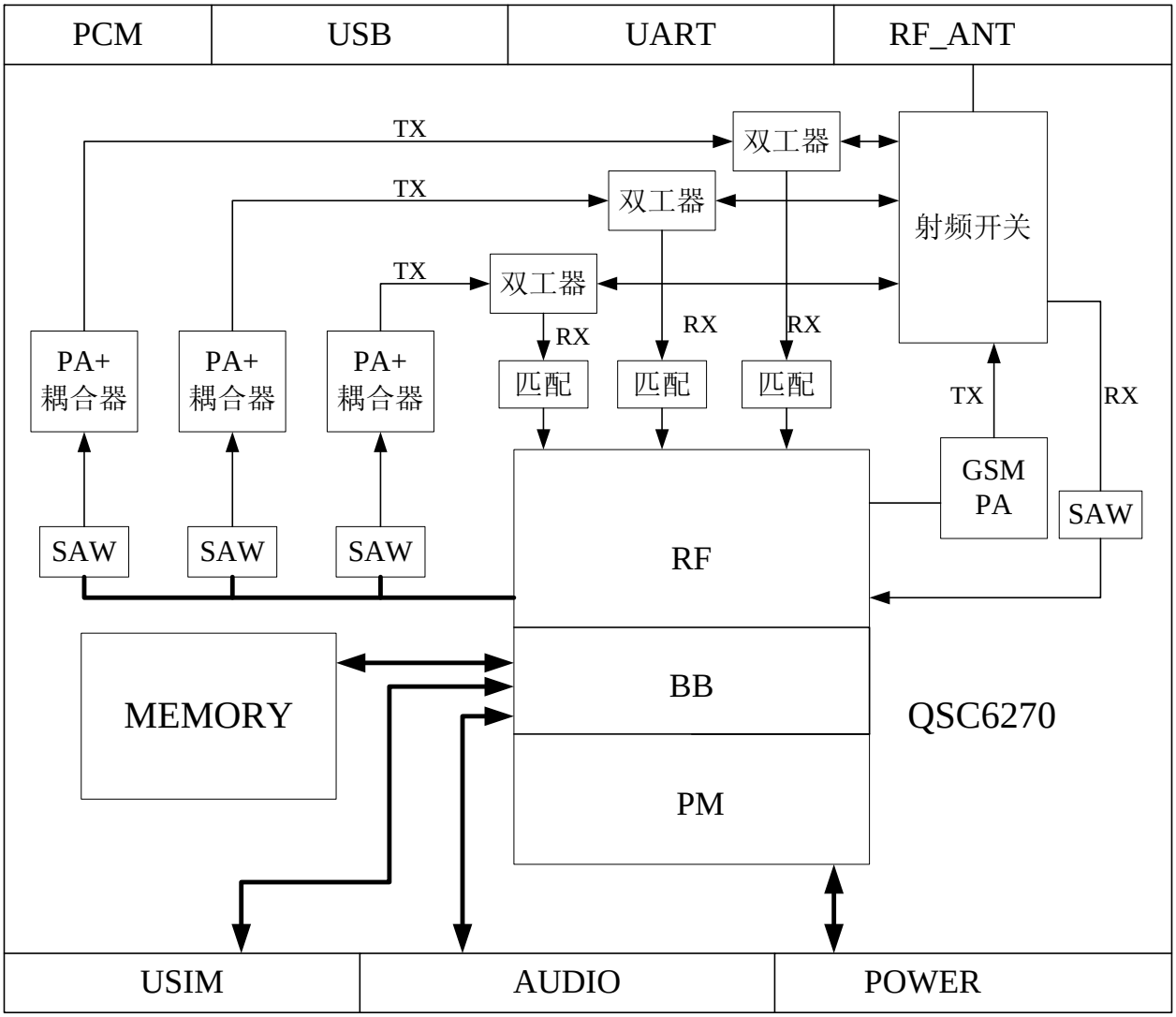
E		
EFR	Enhanced Full Rate	增强型全速率
EGSM	Enhanced GSM	增强型 GSM
EMC	Electromagnetic Compatibility	电磁兼容
EMI	Electro Magnetic Interference	电磁干扰
ESD	Electronic Static Discharge	静电放电
ETS	European Telecommunication Standard	欧洲通信标准
F		
FDMA	Frequency Division Multiple Access	频分多址
FR	Full Rate	全速率
G		
GPRS	General Packet Radio Service	通用分组无线业务
GSM	Global Standard for Mobile Communications	全球移动通讯系统
H		
HR	Half Rate	半速率
HSDPA	High Speed Downlink Packet Access	高速下行分组接入
I		
IC	Integrated Circuit	集成电路
IMEI	International Mobile Equipment Identity	国际移动设备标识
ISO	International Standards Organization	国际标准化组织
ITU	International Telecommunications Union	国际电信联盟
L		
LCD	Liquid Crystal Display	液晶显示器
LED	Light Emitting Diode	发光二极管
M		
MCU	Machine Control Unit	机器控制单元
MMI	Man Machine Interface	人机交互接口/人机界面
MS	Mobile Station	移动台
P		
PCB	Printed Circuit Board	印刷电路板
PCL	Power Control Level	功率控制等级
PCS	Personal Communication System	个人通讯系统
PDU	Protocol Data Unit	协议数据单元
PLL	Phase Locked Loop	锁相环

PPP	Point-to-point protocol	点到点协议
R		
RAM	Random Access Memory	随机访问存储器
RF	Radio Frequency	无线频率
ROM	Read-only Memory	只读存储器
RMS	Root Mean Square	均方根
RTC	Real Time Clock	实时时钟
S		
SIM	Subscriber Identification Module	用户识别卡
SMS	Short Message Service	短消息服务
SRAM	Static Random Access Memory	静态随机访问存储器
T		
TA	Terminal adapter	终端适配器
TDMA	Time Division Multiple Access	时分多址
TE	Terminal Equipment also referred it as DTE	终端设备，也指 DTE
U		
UART	Universal asynchronous receiver-transmitter	通用异步接收/发送器
UIM	User Identifier Management	用户身份管理
UMTS	Universal Mobile Telecommunications System	通用移动通信系统
USB	Universal Serial Bus	通用串行总线
V		
VSWR	Voltage Standing Wave Ratio	电压驻波比
W		
WCDMA	Wide band Code Division Multiple Access	宽带码分多址
Z		
ZTE	ZTE Corporation	中兴通讯股份有限公司

2 产品介绍

MG3732 产品功能框图如图 2-1 所示。

图 2-1 MG3732 产品功能框图

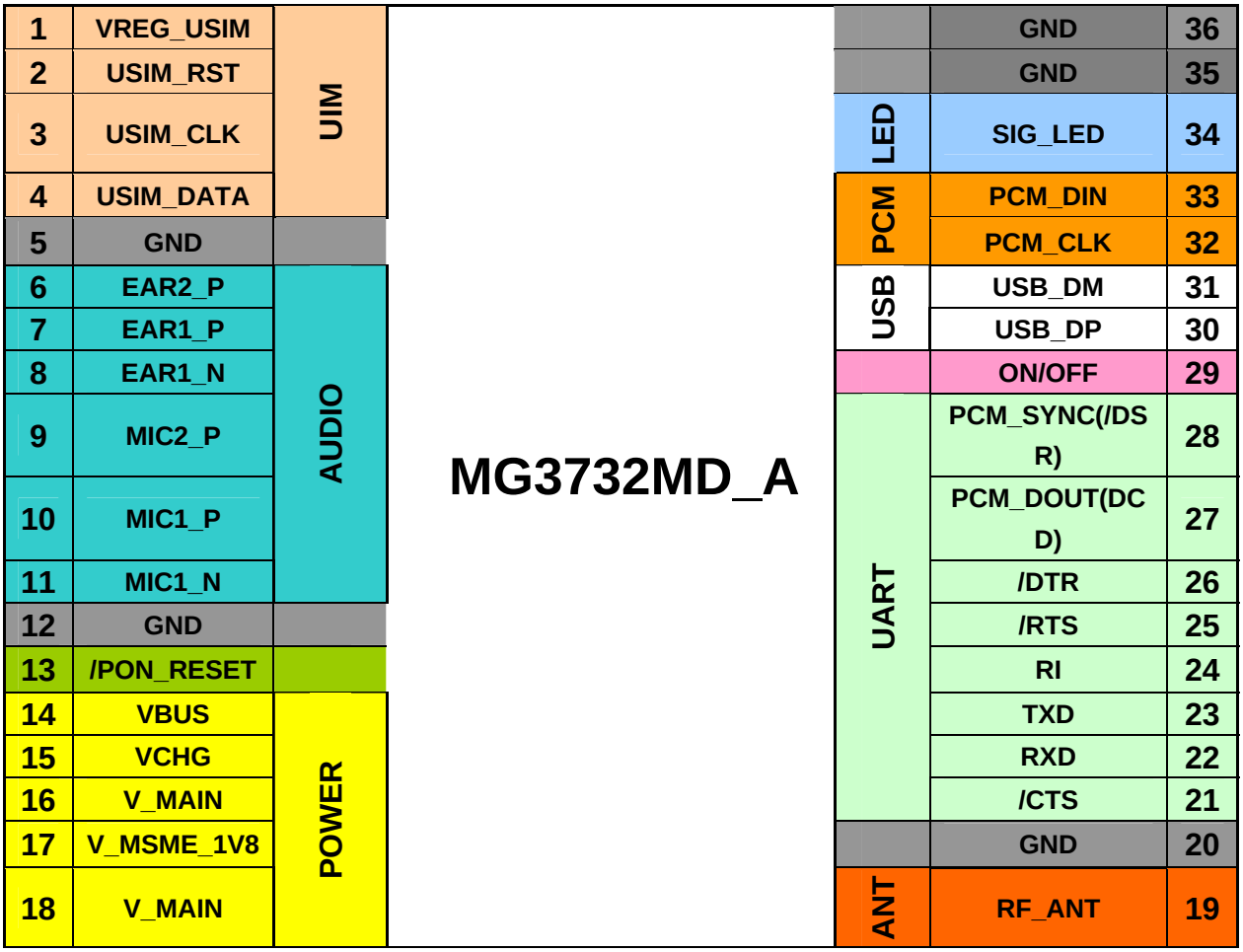


MG3732 模块是基于高通QSC6270 平台开发的 WCDMA 3G 无线通讯模块，引脚方式为 36 脚邮票孔，适用于 WCDMA和 GSM 网络，支持850/900/1800/1900/2100 频段

3 引脚描述

MG3732模块采用邮票孔焊接方式，共有36 脚，管脚间距为0.5mm。模块管脚描述如图3-1 所示。各管脚关键电压请参考：表3-2。

图 3-1 管脚描述图



MG3732 模块引脚定义说明如表 3-1 所示。

表 3-1 引脚定义

功能	管脚号	信号名称	输入/输出	基本功能	备注
SIM 卡接口	1	VREG_USIM	输出	2.85V/1.8V 电源	
	2	USIM_RST	输出	USIM 卡复位信号	
	3	USIM_CLK	输出	USIM 卡时钟线	
	4	USIM_DATA	双向	USIM 卡数据线	
音频	6	EAR2_P	输出	单端音频输出通道 2	
	7	EAR1_P	输出	差分音频输出通道 1 正极	
	8	EAR1_N	输出	差分音频输出通道 1 负极	
	9	MIC2_P	输入	单端音频输入通道 2	
	10	MIC1_P	输入	差分音频输入通道 1 正极	
	11	MIC1_N	输入	差分音频输入通道 1 负极	
复位	13	/PON_RESET	输入	复位信号	低电平有效
电源	14	VBUS	输入	USB 电源	+5V

	15	VCHG	输入	充电电源	
	16	V_MAIN	输入	模块主电源	3.3V-4.2V
	17	V_MSME_1V8	输出	数字电源	电压输出,1.8V
	18	V_MAIN	输入	模块主电源	3.3V-4.2V
	29	ON/OFF	输入	开关机控制	1.8V，低电平有效
UART	21	/CTS	输入	允许接收	1.8V，低电平有效
	22	RXD	输入	模块从用户接收数据	1.8V
	23	TXD	输出	模块发送数据给用户	1.8V
	24	RI	输出	铃音	1.8V
	25	RTS	输出	发送请求	1.8V，低电平有效
	26	/DTR	输入	数据终端准备好	1.8V，低电平有效
PCM	27	PCM_DOUT（DCD）	输出	PCM 数据输出	1.8V，与 DCD 复用
	28	PCM_SYNC（/DSR）	输出	PCM 帧同步时钟	1.8V，与/DSR 复用
	32	PCM_CLK	输出	PCM 数据时钟	1.8V
	33	PCM_DIN	输入	PCM 数据输入	1.8V
USB 接口	30	USB_DP	双向	USB 数据+	
	31	USB_DM	双向	USB 数据-	
LED	34	SIG_LED	输出	模块工作状态指示灯	
天线	19	RF_ANT	双向	天线接口	
地	5、12、20、35、36	GND			

4 硬件接口描述

4.1 概述

本章详细介绍了 MG3732 模块的各逻辑功能接口和使用说明，并给出了设计范例。

- 电源及复位接口
- 串口
- UIM 卡接口
- 音频接口
- PCM 接口
- USB2.0 接口
- 天线接口

注意： 在用户系统中，模块位置的布局应注意远离高速电路、开关电源、电源变压器、大的电感和单片机的时钟电路等。

4.2 电源及复位

4.2.1 电源设计

模块可以工作于两种电源模式下：1、电源适配器供电；2、电池供电。
电源直接由外部供给，外部电源直接加在V_MAIN 上并满足电压表4-1 电压特性。外部电源可以是有恒定输出的电源适配器供电、电池、USB 电源转换等。建议设计供电电流为 2A，以满足 GSM/GPRS 的需要。

表 4-1 电压特性

分类	最小值	典型值	最大值
输入电压	3.3 V	3.8 V	4.25 V

- 开机

模块在正常上电后处于关机状态。
给模块 ON/OFF 引脚一个持续时间 500 mS—1000mS 的低电平脉冲模块即可开机。

- 关机

给模块 ON/OFF 引脚一个持续时间 2500mS---4000mS 的低电平脉冲，即可关机。

- 复位

给模块/PON_RESET 引脚一个 100mS 的低脉冲，会导致模块复位。
复位后，模块将进入关机状态，需要给模块 ON/OFF 引脚一个持续时间 500 mS—1000mS 的低电平脉冲模块即可重新开机。

- V_MSME_1V8

MG3732模块有一个带限流调节器的电压输出引脚，可以用来为主板上的一些外部电路供电。这个引脚的电压和基带处理器及存贮器的电压来自同一个电压调节器，只有在模块开机时才有电压输出，正常的

输出电压是1.8V，用户要尽可能少的从该引脚汲取电流（小于10mA）。一般情况下，建议用户将此脚仅用于电平匹配需求时对芯片引脚的上拉。

- 其它建议

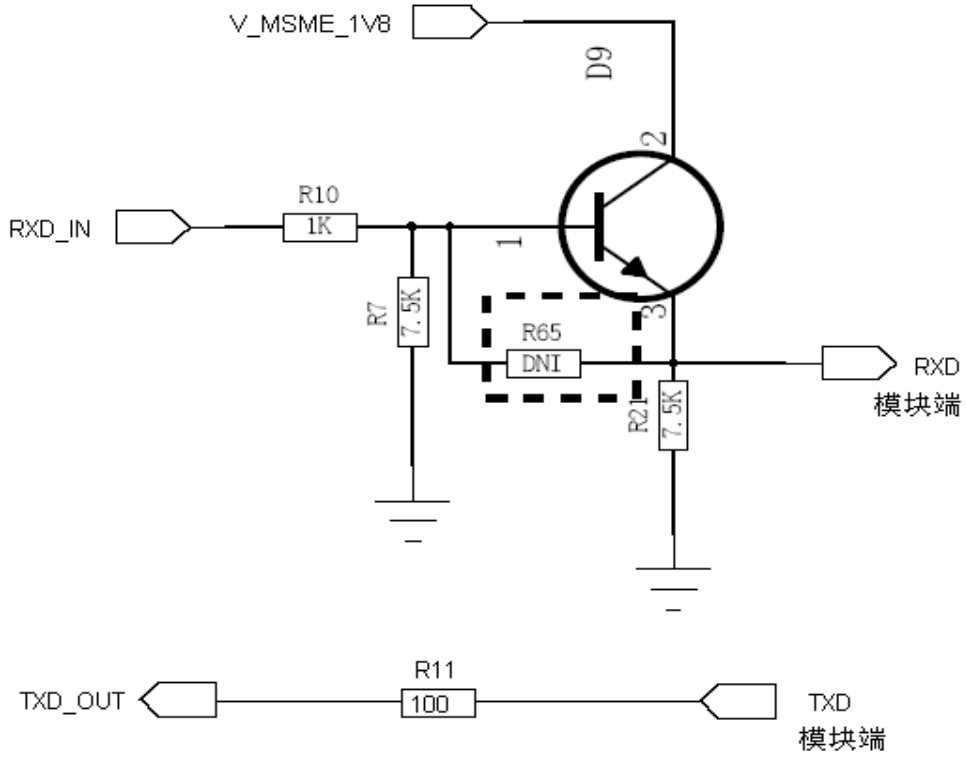
为了保证模块数据被安全保存，以及模块数据的安全性，请勿在模块运行中切断模块供电电源，应当使用ON/OFF引脚或者AT指令进行开关机操作。

4.3 串口

模块提供一个全流控的的UART接口，最大速率为230.4kbps, 典型值为11.5kbps，对外接口为1.8V CMOS电平信号。可用于升级，串口通信等。

在使用MG3732 模块UART 口与PC 或者MCU 通讯的使用，请注意TX、RX 方向，特别需要注意的是MG3732UART 口仅支持1.8V 电压，所以对于非1.8V 的外部UART 需要使用电平转换，通常的做法是使用三极管实现电平转换，如图4-1 所示，图中电阻仅为示意，设计时请重新计算。

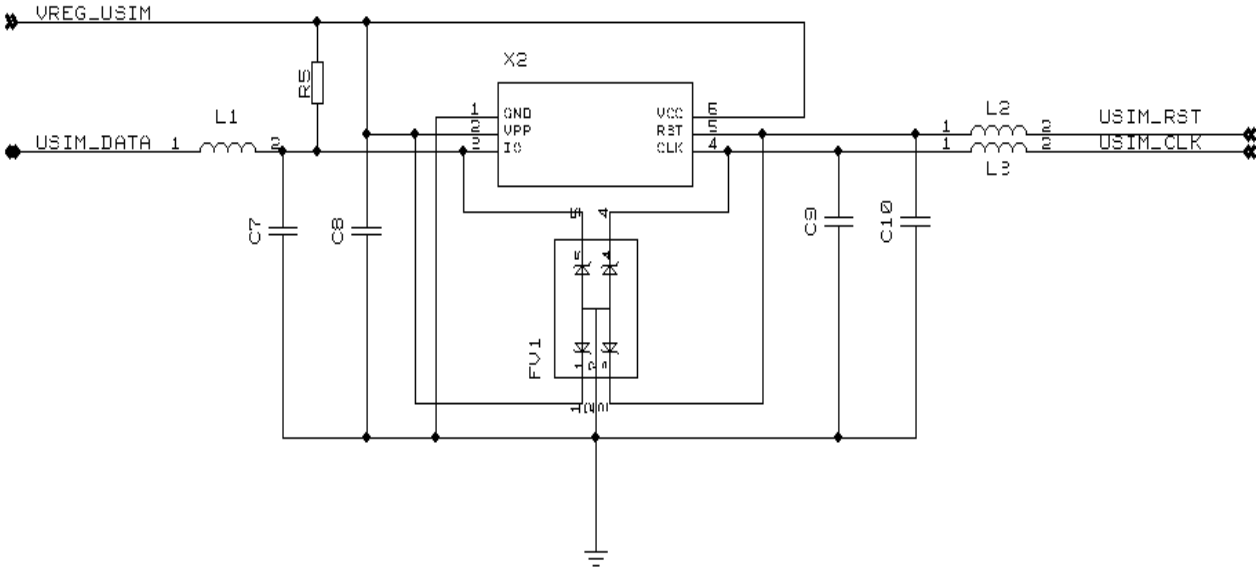
图 4-1 UART 接口参考设计框图



4.4 UIM 卡接口

模块支持2.85V/1.8V的UIM卡，设计如图4-2所示，要加上ESD器件以便保护UIM卡。

图 4-2 UIM 卡电路参考设计图

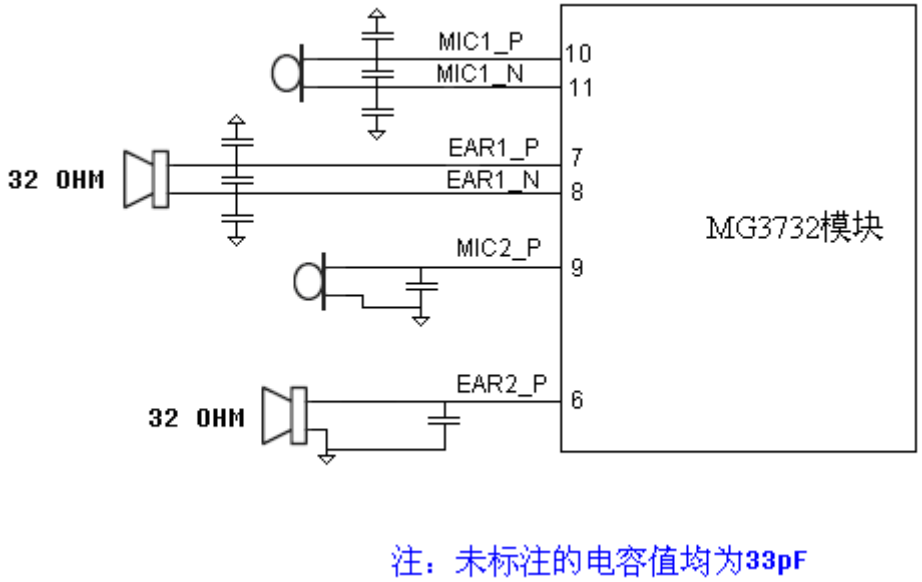


注意： UIM 卡电路时钟速率为 4M ，卡座尽可能靠近模块,布线应短粗。

4.5 音频接口

模块提供两路听筒，两路话筒接口，同一时间内只能有一对输入、输出工作。音频接口电路如图4-3所示。

图 4-3 音频接口电路参考设计原理图



- 话筒

话筒接口 MIC1_N 和 MIC1_P 是差分接口，也可以用于单端输入，推荐使用差分方式以减少噪声，直接连接到话筒上即可。接口 MIC2_P 是单端接口，内部提供偏置电压，直接连接到话筒即可。

- 听筒

听筒接口 EAR1_P 和 EAR1_N 是为差分接口，32Ω阻抗；EAR2_P 是单端接口，32Ω阻抗，不需要耦合

电容。

- 模块手柄部分音频接口设计

EAR1 输出功率为 35mW，MIC1 内部最高增益可达 52dB，可选用灵敏度低于-52dB 的麦克风进行设计。引脚 MIC1_P 的电平在 1.8V 左右。

注意：如果采用其他音频输入方式，输入信号动态范围在 1V 以内。如果信号动态范围远小于此电压，则需要增加前置放大环节；如果大于此电压，则需要增加衰减网络。

- 模块耳机部分音频接口设计

EAR2 输出功率为 10.8mW，MIC2 内部最高增益可达 52dB，可选用灵敏度低于-52dB 的麦克风进行设计。引脚 MIC2_P 的电平在 1.8V 左右，设计同手柄部分。

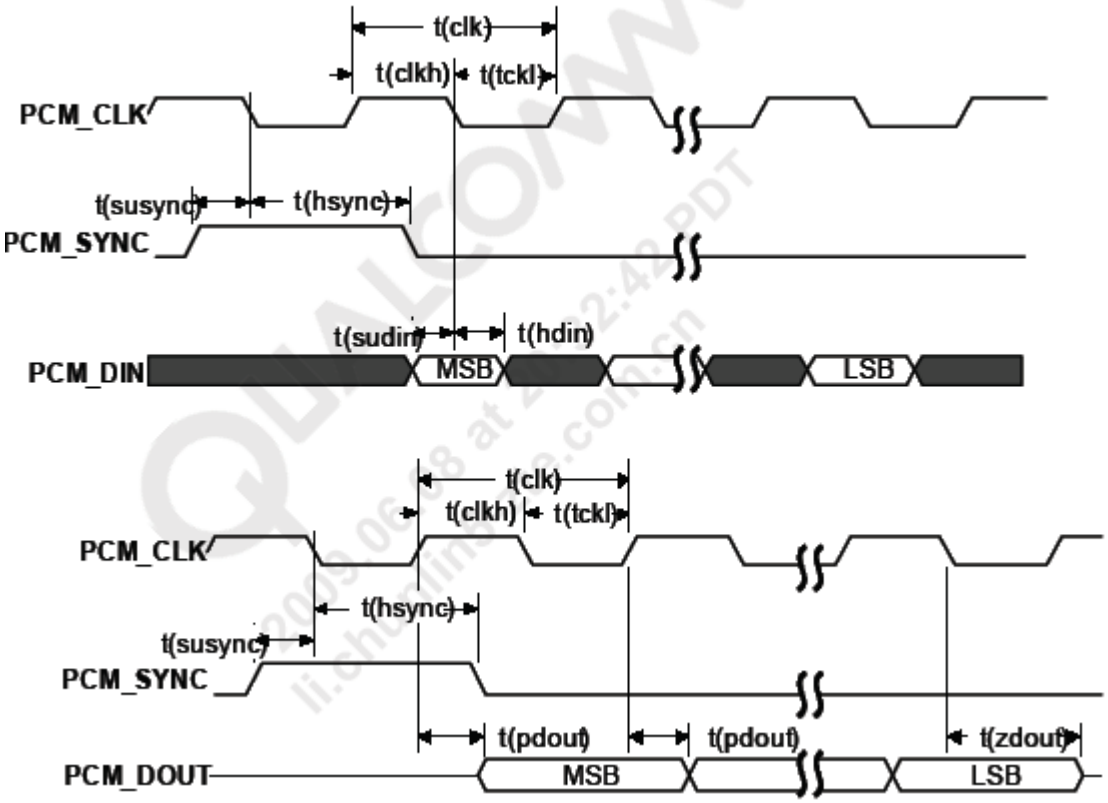
4.6 PCM 接口

模块 PCM 接口提供 PCM_CLK,PCM_SYNC,PCM_DIN,PCM_DOUT 四总线，支持 2.048MHz PCM 时钟速率，8K 帧速率，PCM 时钟在模块进入休眠模式时 PCM 时钟输出会停止。

模块 PCM 接口必须工作在 Master 方式下，时钟和同步信号必须由模块送出，与该接口连接的设备只能工作在 Slave 方式。

PCM 接口的时序如图 4-4 所示。

图 4-4 PCM 接口时序图



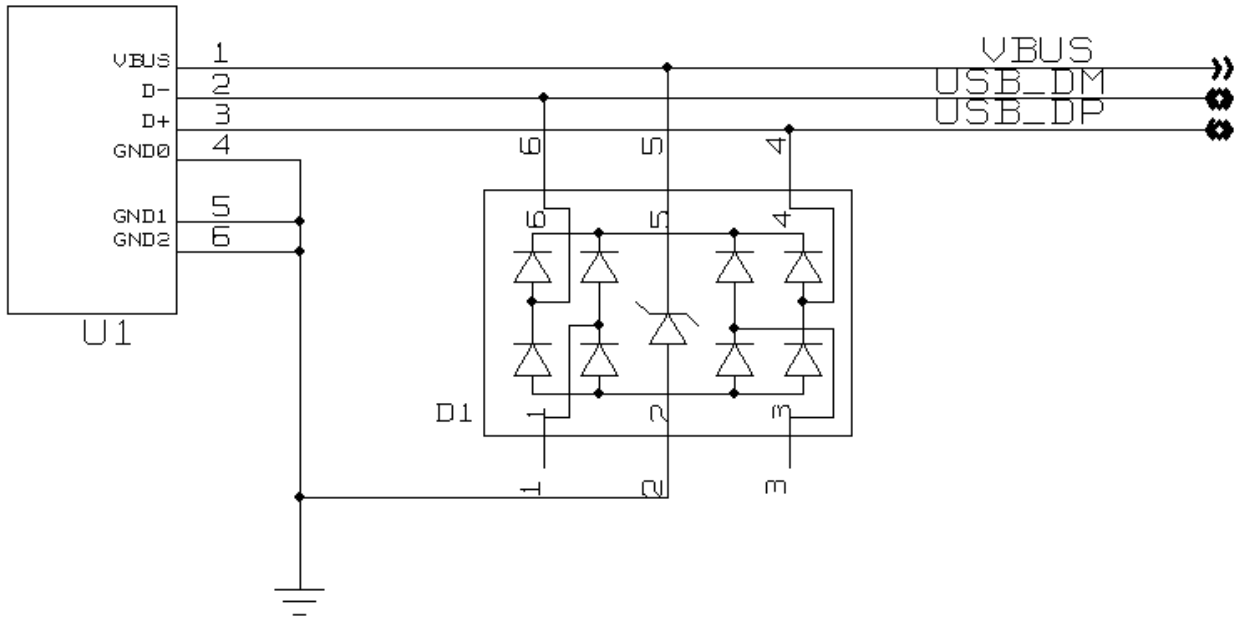
Parameter	Description	Min	Typ	Max	Unit
T(sync)	PCM_SYNC cycle time		125		μs
T(synch)	PCM_SYNC high time	400	500		ns
T(syncl)	PCM_SYNC low time		124.5		μs
T(clk)	PCM_CLK cycle time		488		ns
T(clkh)	PCM_CLK high time		244		ns
T(clkl)	PCM_CLK low time		244		ns
T(susync)	PCM_SYNC setup time high before falling edge of PCM_CLK	60			ns
T(hsync	PCM_SYNC Hold time after falling edge of PCM_CLK	60			ns

Parameter	Description	Min	Typ	Max	Unit
T(sudin)	PCM_DIN setup time before falling edge of PCM_CLK	50			ns
T(hdin)	PCM_DIN hold time after falling edge of PCM_CLK	10			ns
T(pdout)	Delay from PCM_CLK rising to PCM_DOUT valid			350	ns
T(zdout)	Delay from PCM_CLK falling to PCM_DOUT HIGH-Z		160		ns

4.7 USB2.0 接口

模块提供一个USB2.0 HS 接口，480Mbps。由VBUS、D+、D-组成，模块外部电路设计时可直接连接USB信号接头，但在设计时尽量增加ESD 防静电保护器件，以免损伤模块。图中D1 为USB2.0 防静电保护器件，结电容小于3P。VBUS与外部host 端VBUS 相连接，USB操作电压为：4.75—5.25V，典型5V。如图4-5所示。

图4-5 USB接口电路参考设计原理图



4.8 天线接口

模块天线部分应采取必要措施避免有用频段干扰信号，在外部天线和射频连接之间要有良好的屏蔽，而

且，要使外部的射频缆线远离所有的干扰源，特别是高速数字信号及开关电源等。

模块所用天线按照移动设备标准，驻波比应在 1.1 到 1.5 之间，输入阻抗 50Ω，使用环境不同，对天线的增益要求也不同，一般情况下，带内增益越大，带外增益越小，天线的性能越好。当使用多端口天线时，各个端口之间的隔离度应大于 30dB。如双极化天线的两个不同极化端口，双频天线的两个不同频段端口之间，以及双频双极化天线的四个端口之间，隔离度应大于 30dB。

5 结构

5.1 外观图

MG3732 模块外观如图 5-1 所示。

图 5-1 MG3732 模块外观图

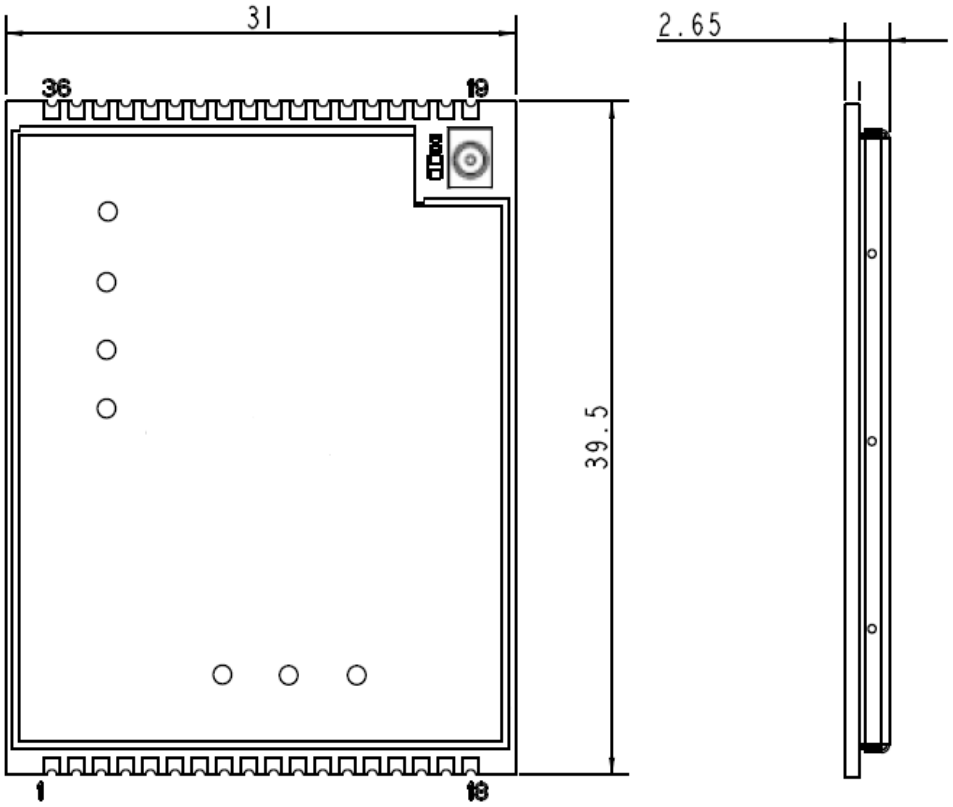


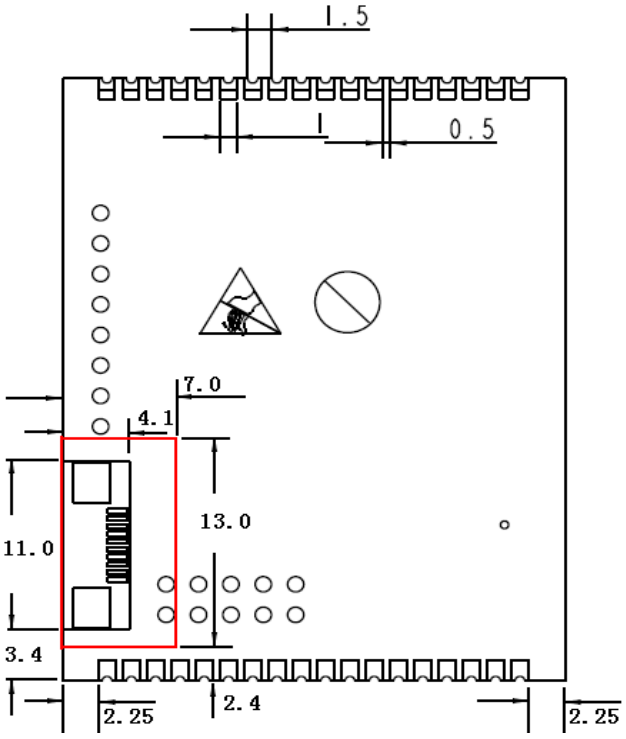
- 尺寸（长 x 宽 x 高）：39.5 mm x 31.0mm x2.65mm
- 重量：7g

5.2 模块装配图

模块装配图如图 5-2 所示。

图 5-2 模块装配图





注意：建议Bottom 层红色区域为用户板相对应位置要开一个这样大小的窗口，便于维修，红色线框为手工绘制，实物上没有，开孔大小见上图尺寸。

5.3 模块固定方式

模块的固定方式为直接手工焊接。强烈要求焊接方式为手工，避免二次过炉，具体原因为：MG3732 模块板厚0.8mm，并且QSC6270 BGA 间距太小，二次过炉会导致焊锡熔化，然后造成QSC6270 主芯片短路，如：USB 不通，大电流等。