ADI 器件应用丛书

ADI 放大器应用笔记
(第 1 册)

ADI 公司　编译

北京航空航天大学出版社

内 容 简 介

由 ADI 工程师亲自参与设计、调试并验证的放大器应用笔记。通过这些应用笔记，为许多通用应用提供解决方案。每款放大器电路包含详细的设计文档。电路功能和性能已经过硬件验证。

本书将是广大工程技术人员、高等学校师生进行电路设计的参考书。

图书在版编目(CIP)数据

ADI 放大器应用笔记. 第 1 册/ADI 公司编译. --北京：北京航空航天大学出版社，2011.7

ISBN 978-7-5124-0404-5

Ⅰ. ①A… Ⅱ. ①A… Ⅲ. ①仪表－放大器 Ⅳ. ①TN722.7

中国版本图书馆 CIP 数据核字(2011)第 060298 号

版权所有，侵权必究。

ADI 放大器应用笔记(第 1 册)

ADI 公司　编译

责任编辑　张　楠　王　松

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191)　http://www.buaapress.com.cn

发行部电话：(010)82317024　传真：(010)82328026

读者信箱：emsbook@gmail.com　邮购电话：(010)82316936

印刷有限公司印装　各地书店经销

*

开本：787×960　1/16　印张：18.5　字数：414 千字

2011 年 7 月第 1 版　2011 年 7 月第 1 次印刷　印数：4 000 册

ISBN 978-7-5124-0404-5　定价：39.00 元

序　言

这些年，在与电子技术领域的工程师、学者以及大学师生交流的时候，他们的聪明才智和创新能力给我留下了深刻的印象。而他们所做的设计和项目，无一不让我感觉到中国工程师队伍成长之快，和中国电子行业巨大的发展潜力。但另一方面，他们的经历和成功，也带给了我很多思考。

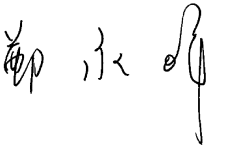
ADI 在模拟和数字信号领域中已经发展了 40 多年。在这几十年间，我们不断推动技术的创新和进步，不断提高相关领域的各类产品性能以满足客户的广泛需求，包括消费类、通信、医疗、运输和工业等方面。令人欣慰的是，至 2009 年，ADI 已经拥有遍布世界各地的 60 000 余家客户。而通过大学计划、培训、研讨会等活动所积累起来的资源更是不计其数。如何让我们的客户，让 ADI 技术产品的使用者和爱好者，真正准确、有效、快捷地掌握相关知识与设计技巧，是我们需要考虑的，也是我们为所有用户提供的非常重要的服务之一。

经过多年的运行和完善，ADI 已经拥有了一整套对中国工程师以及在校工科类学生的培养计划，如每年一届的中国大学创新设计竞赛，在高校建立的联合实验室，各类线上线下研讨会，还有在多个城市开展的高水平培训课程等等。这些计划架起了 ADI 与用户之间最直接、最有效的沟通桥梁。同时，为了使更多的电子技术领域从业者和爱好者了解数字信号处理和电子产品设计理念，我们还邀请了业内具有较深影响力的专家、学者、教授共同编写并出版一套基于 ADI 模拟和数字产品的应用技术丛书。

该丛书详细介绍了 ADI 产品在医疗电子、通信、工业仪器仪表、汽车电子等行业的应用，以理论与实际案例相结合的方式为读者们讲解了世界先进处理器的设计与使用。

丛书的出版凝聚了来自众多院校老师、专家丰富的经验和智慧。在此，感谢他们对 ADI 出版计划的大力支持。同时，也感谢北京航空航天大学出版社对本丛书的出版所做出的贡献！

衷心希望能得到读者朋友的意见反馈，在你们提出的问题和建议下，我们将不断完善 ADI 器件应用丛书，不断完善 ADI 的产品和技术，与客户们一起共同开拓中国市场。



ADI 公司亚太区总裁

目　录

第一部分　放大器产品的应用

AN－0990 应用笔记：在单端输入应用中连接差分放大器 …… 3
AN－1026 应用笔记：高速差分 ADC 驱动器设计考虑 …… 7
AN－106 应用笔记：放大器应用漫谈 …… 28
AN－211 应用笔记：Alexander 电流反馈型音频功率放大器 …… 49
AN－244 应用笔记：IC 仪表放大器用户指南 …… 70
AN－245 应用笔记：利用仪表放大器解决非常规设计问题 …… 85
AN－539 应用笔记：仪表放大器应用中的误差与误差预算分析 …… 97
AN－581 应用笔记：单电源应用中的偏置和去耦运算放大器 …… 106
AN－584 应用笔记：AD813x 的运用 …… 117
AN－589 应用笔记：差动放大器性能优化方法 …… 130
AN－649 应用笔记：ADI 有源滤波器设计工具的使用 …… 136
AN－669 应用笔记：有效地使用 AD628 精密增益模块 …… 176
AN－671 应用笔记：降低仪表放大器电路中的射频干扰整流误差 …… 184
AN－692 应用笔记：通用精密运算放大器评估板 …… 191
AN－827 应用笔记：放大器与开关电容 ADC 接口的匹配方法 …… 199
AN－849 应用笔记：将运算放大器用作比较器 …… 207
AN－937 应用笔记：放大器电路设计：如何避免常见问题 …… 215
AN－938 应用笔记：数字 CMOS 麦克风前置放大器 ASIC 的数字和模拟测量单位 …… 223
AN－940 应用笔记：最佳噪声性能：低噪声放大器选择指南 …… 226
AN－968 应用笔记：电流源：方案与电路 …… 237

第二部分 放大器基本概念指标和测试评估

AN－356 应用笔记：用户指南：运算放大器规格参数的应用和测量 …… 245
AN－358 应用笔记：噪声与运算放大器电路 …… 257
AN－359 应用笔记：运算放大器的建立时间 …… 273

第一部分　放大器产品的应用

AN－0990 应用笔记
在单端输入应用中连接差分放大器

作者:John Ardizzoni　Jonathan Pearson

在单端输入应用中正确连接差分放大器具有一定的挑战性。本应用笔记从头至尾介绍了整个计算过程,从而使端接变得简单明了。第一步是确定放大器的输入阻抗。

计算输入阻抗

电路的有效输入阻抗取决于放大器是由单端信号源驱动,还是由差分信号源驱动。对于平衡差分输入信号(见图 1),两个输入端(+D_{IN} 和 −D_{IN})之间的输入阻抗($R_{IN,dm}$)可简单计算为

$$R_{IM,dm}=2\times R_G$$

对于非平衡单端输入信号(见图 2),通过公式(1)来计算输入阻抗。

$$R_{IN,cm}=\frac{R_G}{1-\frac{R_F}{2\times(R_G+R_F)}} \qquad (1)$$

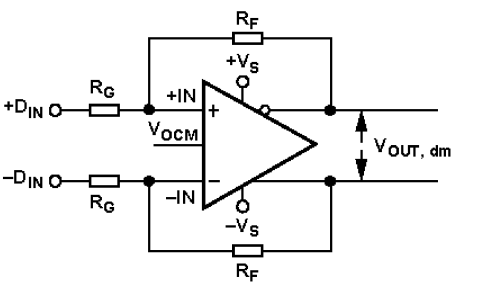


图 1　针对平衡(差分)输入的差分放大器配置

该电路的有效输入阻抗高于作为反向器连接的常规运算放大器,这是因为一部分差分输出电压在输入端表现为共模信号,部分地增高了通过输入电阻 R_G 两端的电压。

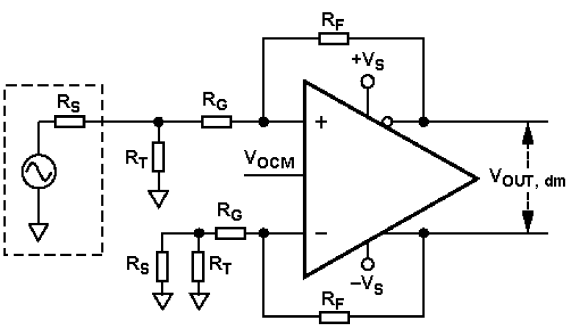


图 2　针对非平衡(单端)输入的差分放大器配置

单端输入的连接

本例电路所用 ADA4937－1，配置为单位增益。注意，这种模式可用于任何差分放大器。该放大器的增益可通过以下增益公式来计算：

$$G=\frac{R_F}{R_G}$$

ADI 公司的 ADA4937－1 数据手册建议采用 200 Ω 的电阻。加在该电路的信号源电压为 2 V，源电阻为 50 Ω。现在可以通过以下 4 个简单步骤来计算输入端接电阻。

1. 用公式(1)计算输入阻抗 R_W(见图 3)。

$$R_{IN}=\frac{R_G}{1-\frac{R_F}{2\times(R_G+R_F)}}=\frac{200}{1-\frac{200}{2\times(200+200)}}=267\Omega$$

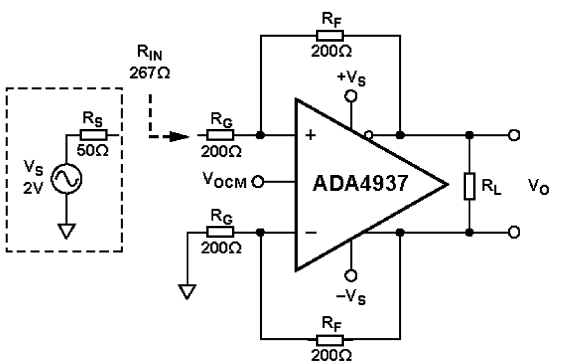


图 3　单端输入阻抗 R_{IN}

2. 对于源端接电阻为 50 Ω，则用公式 $R_T||R_{IN}=50\ \Omega$ 计算端接电阻 R_T(见图 4)，可使得 R_T 等于 61.9 Ω。

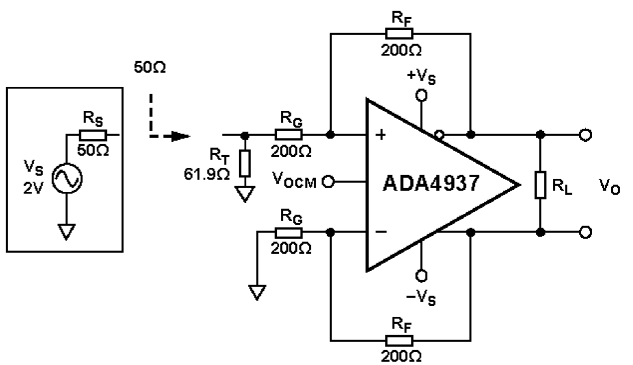


图 4　添加端接电阻 R_T

3. 为了补偿增益电阻的不平衡性，需要添加一个校正电阻 R_{TS}，并使其与反相输入增益电阻 R_G（见图 6）相串联。R_{TS} 等于源电阻 $R_S||R_T$ 的戴维宁等效值（见图 5）。

$$R_{TS}=R_{TH}=R_S||R_T=27.4\ \Omega$$

注意，V_{TH} 不等于 $V_S/2$；但是，如果该端接电阻不受放大器电路输入阻抗 R_{IN} 的影响，则 V_{TH} 等于 $V_S/2$。

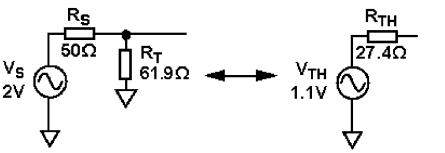


图 5　计算戴维宁等效值

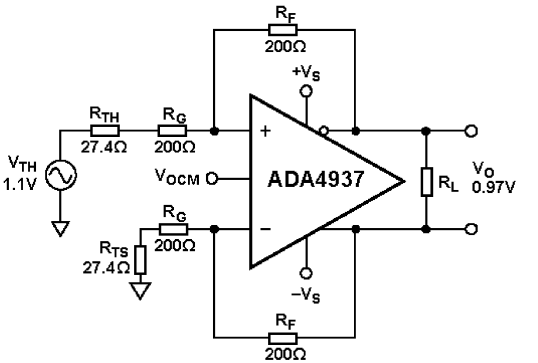


图 6　平衡增益电阻 R_G

4. 必须重新计算反馈电阻以调整输出电压，如下所示。

若要使输出电压 $V_{OUT}=1$ V，请用以下公式重新计算 R_F：

$$R_F=\frac{V_{OUT}\times(R_G+R_{TS})}{V_{TH}}=\frac{1\times(200+27.4)}{1.1}=207\ \Omega$$

若要使 $V_O=V_S=2$ V 以弥补输入端接电阻导致的损失，R_F 应为

$$R_F=\left(\frac{V_{OUT}\times(R_G+R_{TS})}{V_{TH}}\right)=\left(\frac{2\times(200+27.4)}{1.1}\right)=414\ \Omega$$

图 7 为完整的单端转差分系统。

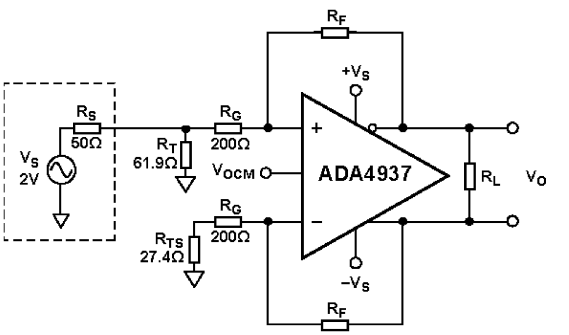


图 7　完整的单端转差分系统

结　论

单端输入差分放大器的输入端接电阻可通过 4 个步骤计算得出。首先，计算放大器的输入阻抗 R_{IN}，然后计算端接电阻 R_T。添加 R_{TS}，使其与反相输入增益电阻相串联，以重新平衡放大器增益路径。最后，计算并调整反馈电阻，以获得正确的增益。

参考资料

[1] ADA4927－1 Data Sheet. Analog Devices, Inc., 2008.

[2] AN－584 Application Note. Analog Devices, Inc., 2002.

AN－1026 应用笔记
高速差分 ADC 驱动器设计考虑

作者:John Ardizzoni　Jonathan Pearson

简　介

多数现代高性能 ADC 都利用差分输入来抑制共模噪声及干扰,将动态范围提高 2 倍,并通过平衡信号提高总体性能。尽管带差分输入的 ADC 可以接受单端输入信号,但在输入差分信号时,ADC 的性能才能达到最佳状态。ADC 驱动器(通常设计用于提供此类信号的电路)执行多种重要功能,包括幅度缩放、单端-差分转换、缓冲、共模失调调整、滤波等。自 AD8138 推出以来,差分 ADC 驱动器已成为数据采集系统中必不可少的信号调理元件。

图 1 所示为一种基本的全差分电压反馈 ADC 驱动器。可见,其与传统的运算放大器反馈电路存在两点差异。差分 ADC 驱动器多一个输出引脚(V_{ON})和输入引脚(V_{OCM})。将信号接入带差分输入端的 ADC 时,这些引脚可带来极大的灵活性。

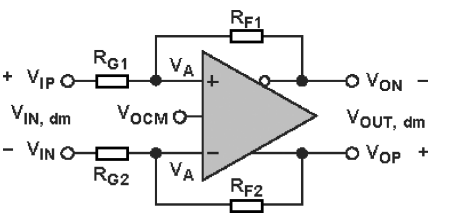


图 1　差分放大器

差分 ADC 驱动器产生的不是单端输出信号,而是在 V_{OP} 和 V_{ON} 之间以 V_{OCM} 为参考产生平衡差分输出信号。(P 表示正极,N 表示负极。)输入端 V_{OCM} 用于控制输出共模电压。只要输入与输出处于各自限度之内,输出共模电压一定等于应用于 V_{OCM} 输入端的电压。负反馈和高开环增益会使 V_{A+} 和 V_{A-} 两个放大器输入引脚处的电压实际上相等。

出于下文讨论需要,在此先明确一些定义。如果输入平衡信号,V_{IP} 和 V_{IN} 以共同基准电压为参照,其名义幅度相等、相位相反。当输入单端信号时,一个输入端电压固定,另一输入端则因其而变化。两种情况下,输入信号均定义为 $V_{IP}-V_{IN}$。

差模输入电压 $V_{IN,\,dm}$ 以及共模输入电压 $V_{IN,\,cm}$ 分别由公式(1)和公式(2)定义。

$$V_{IN,\,dm}=V_{IP}-V_{IN} \tag{1}$$

$$V_{IN,\,cm}=\frac{V_{IP}+V_{IN}}{2} \tag{2}$$

对于平衡输入信号,该共模定义一目了然,但对单端输入信号同样有效。

输出电压同样有差模和共模两种,分别由公式(3)和公式(4)定义。

$$V_{OUT,\,dm}=V_{OP}-V_{ON} \tag{3}$$

$$V_{OUT,\,cm}=\frac{V_{OP}+V_{ON}}{2} \tag{4}$$

请注意实际输出共模电压 $V_{OUT,\,cm}$ 与 V_{OCM} 输入引脚之差,后者用于确定输出共模电平。

分析差分 ADC 驱动器比分析传统运算放大器要复杂得多。为了简化代数式,不妨定义两个反馈因子 β_1 和 β_2,如公式(5)和公式(6)所示。

$$\beta_1=\frac{R_{G1}}{R_{F1}+R_{G1}} \tag{5}$$

$$\beta_2=\frac{R_{G2}}{R_{F2}+R_{G2}} \tag{6}$$

在多数 ADC 驱动应用中,$\beta_1=\beta_2$,但以 V_{IP}、V_{IN}、V_{OCM}、β_1 和 β_2 为因子,$V_{OUT,\,dm}$ 的一般闭环等式可用于了解 β 失配是如何影响性能的。公式(7)所示 $V_{OUT,\,dm}$ 等式包括放大器有限频率依赖性,开环电压增益 A(s)。

$$V_{OUT,dm}=\frac{2}{\beta_1+\beta_2}\frac{V_{OCM}(\beta_1-\beta_2)+V_{IP}(1-\beta_1)-V_{IN}(1-\beta_2)}{1+\frac{2}{A(s)(\beta_1+\beta_2)}} \tag{7}$$

当 $\beta_1\neq\beta_2$ 时,差分输出电压取决于 V_{OCM},这种结果并不理想,因为它会在差分输出中产生失调和过量噪声。电压反馈结构的增益带宽积为常数。有趣的是,增益带宽积中的增益为两个反馈因子平均值的倒数。

当 $\beta_1=\beta_2\equiv\beta$ 时,公式(7)可简化为公式(8)。

$$\frac{V_{OUT,dm}}{V_{IN,dm}}=\frac{R_F}{R_G}\frac{1}{1+\frac{1}{A(s)(\beta)}} \tag{8}$$

这个等式更为眼熟;当 $A(s)\rightarrow\infty$ 时,理想闭环增益简化为 R_F/R_G。增益带宽积同样眼熟,噪声增益等于 $1/\beta$,与传统运算放大器一样。

匹配反馈因子差分 ADC 驱动器的理想闭环增益如公式(9)所示。

$$A_v=\frac{V_{OUT,dm}}{V_{IN,dm}}=\frac{R_F}{R_G} \tag{9}$$

作为差分 ADC 驱动器的重要性能指标之一的输出平衡包括两个部分:幅度平衡和相位

平衡。幅度平衡是衡量两个输出在幅度上的匹配程度的一项指标;在理想放大器中,二者精确匹配。输出相位平衡这项指标旨在衡量两个输出的相位差离 180°的距离。输出幅度或输出相位若存在失衡,结果会在输出中产生不良共模成分。输出平衡误差(公式(10))为差分输入信号产生的输出共模电压与同一输入信号产生的输出差模电压之对数比,单位为分贝。

$$\text{输出平衡误差} = 20\log_{10}\frac{\Delta V_{OUT,cm}}{\Delta V_{out,dm}} \tag{10}$$

内部共模反馈环路迫使 $V_{OUT,cm}$ 等于应用于 V_{OCM} 输入的电压,结果产生良好的输出平衡。

将输入引脚端接至 ADC 驱动器

ADC 驱动器通常用在处理高速信号的系统中。距离超过信号波长一小部分的器件必须通过阻抗受控的电气传输线相连,以防止损失信号完整性。当传输线两端均以其特性阻抗端接时,可获得最佳性能。驱动器一般置于 ADC 附近,因此两者中间不需要受控阻抗连接;然而,鉴于至 ADC 驱动器输入端的输入信号连接较长,必须使用一个受控阻抗连接,并按适当电阻进行端接。

ADC 驱动器的输入电阻,无论属于差分还是单端性质,都必须大于或等于目标端电阻,以便添加一个端电阻 R_T 与放大器输入端并联,以获得所需电阻。在此处考虑的各示例中,所有 ADC 驱动器均采用平衡反馈比设计,如图 2 所示。

由于负反馈使放大器两个输入端之间的电压变成零,因此,两个输入端为虚联接,差分输入电阻 R_{IN} 仅为 $2 \times R_G$。为了匹配传输线电阻 R_L,将电阻 R_T(通过公式(11)计算得出)置于差分输入上。图 3 所示为典型电阻 $R_F = R_G = 200\ \Omega$,目标 $R_{L,dm} = 100\ \Omega$ 且 $R_T = 133\ \Omega$。

$$R_T = \frac{1}{\frac{1}{R_L} - \frac{1}{R_{IN}}} \tag{11}$$

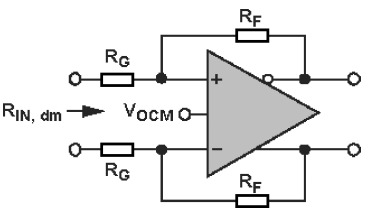


图 2　差分放大器输入阻抗

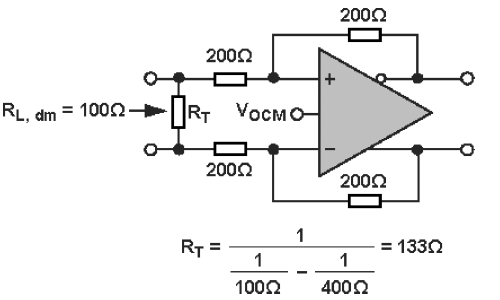


图 3　匹配 100 Ω 线路

端接单端输入要麻烦许多。图 4 展示了 ADC 驱动器在单端输入及差分输出下的工作方式。

虽然输入为单端性质，但 $V_{IN,\,dm}$ 仍等于 V_{IN}。由于电阻 R_F 和 R_G 相等且平衡，故为单位增益，且差分输出 $V_{OP}-V_{ON}$ 等于输入，即 4 Vp-p。$V_{OUT,\,cm}$ 等于 $V_{OCM}=2.5$ V；来自低反馈电路的两个输入电压 V_{A+} 和 V_{A-} 等于 $V_{OP}/2$。

利用公式(3)和公式(4)，可得 $V_{OP}=V_{OCM}+V_{IN}/2$，±1 V 同相摆动约 2.5 V。$V_{ON}=V_{OCM}-V_{IN}/2$，±1 V 反相摆动约 2.5 V。因此，V_{A+} 和 V_{A-} 在±0.5 V 下约摆动 1.25 V。必须由 VIN 提供的电流的交流成分为(2 V−0.5 V)/500 Ω=3 mA，因此，必须匹配的接地电阻(从 V_{IN} 看过去)为 667 Ω。

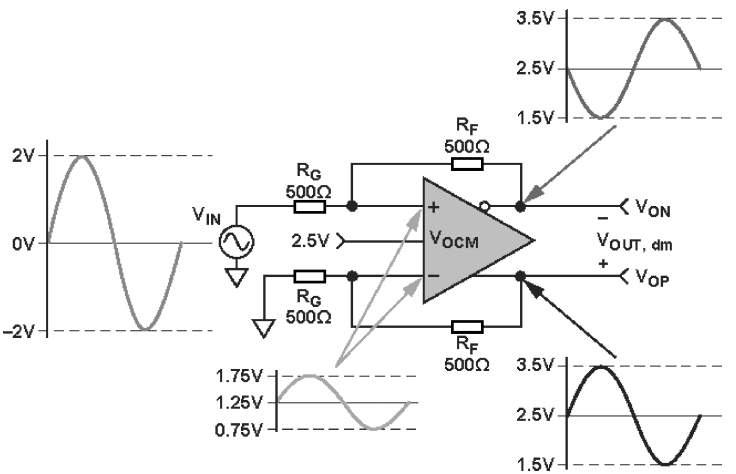


图 4　至 ADC 驱动器的单端输入示例

在各环路反馈因子相匹配时，确定单端输入电阻的通用公式为公式(12)，其中，$R_{IN,\,se}$ 为单端输入电阻。

$$R_{IN,se}=\frac{R_G}{1-\dfrac{R_F}{2\times(R_G+R_F)}} \tag{12}$$

这是计算端电阻的第一步。然而，需要注意的是，各放大器增益等式均基于阻抗输入源为零的假设。当存在由单端输入导致的失衡时，必须相匹配的有效源阻抗只会给上位电阻 R_G 增加电阻。为保持平衡，必须给低位电阻 R_G 增加电阻，但这又会影响增益。

虽然在端接单端信号时可采用闭式解，但迭代法更为常用。在以下示例中，迭代法的作用更加明显。

在图 5 中，为保持低噪度，需要一个值为 1 的单端转差分增益，一个 50 Ω 的输入引脚以及

值接近 200 Ω 的若干反馈电阻和增益电阻。

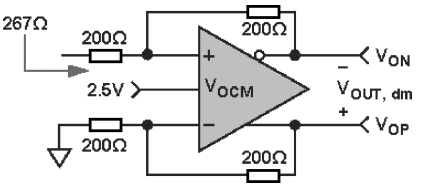


图 5　单端输入阻抗

利用公式(12)可算出单端输入电阻 267 Ω。根据公式(13)可知，要使 267 Ω 的输入电阻降至 50 Ω，并联电阻 R_T 应为 61.5 Ω。

$$R_T=\frac{1}{\frac{1}{50\Omega}-\frac{1}{267\Omega}}=61.5 \tag{13}$$

图 6 所示电路给出了源电阻和端电阻。当源电阻值为 50 Ω 时，源电阻的开路电压为 2 Vp-p。当源电阻端接于 50 Ω 时，输入电压降为 1 Vp-p，该值同时为单位增益驱动器的差分输出电压。

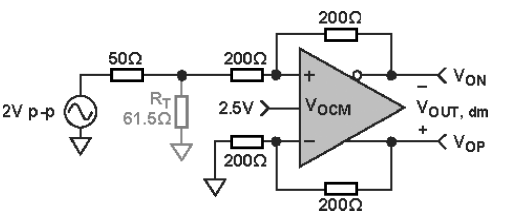


图 6　带源电阻和端电阻的单端电路

该电路给人的第一印象是完整，但仅上位电阻 R_G 就添加了一个 61.5 Ω 的未匹配电阻，与 50 Ω 电阻并联。这会改变增益及单端输入电阻，并使反馈因子失去匹配。对于小增益，输入电阻的变化较小，可暂时忽略不计，但反馈因子仍然必须得到匹配。最简单的方法是给低位电阻 R_G 增加电阻。图 7 所示为一种戴维宁等效电路，其中，前述并联组合充当源电阻。

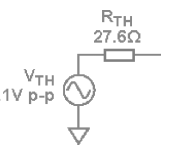


图 7　戴维宁等效输入源

在该替代电路中，向低位环路增加了一个 27.6 Ω 电阻 R_{TS}，以便匹配环路反馈因子，如图 8 所示。

注意，1.1 Vp-p 的戴维宁电压大于 1 Vp-p 的正确端接电压，各个增益电阻的值均增加 27.6 Ω，结果降低了闭环增益。在大电阻（>1 kΩ）和小增益(1 或 2)的情况下，这种反向作用可相互抵消，但在小电阻或高增益情况下，并不能完全抵消。

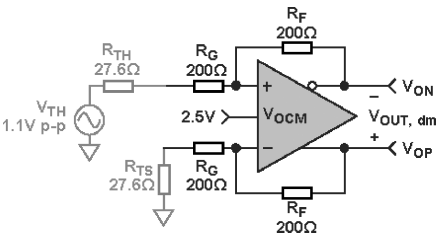


图 8　平衡单端端极电路

现在，我们可以轻松地分析图 8 所示电路，其差分输出电压可利用公式(14)计算。

$$V_{OUT,dm}=1.1Vp\text{-}p\frac{200\ \Omega}{227.6\ \Omega}=0.97Vp\text{-}p \tag{14}$$

差分输出电压并未完全处于 1 Vp-p 的理想水平，但可通过修改反馈电阻来独立对增益进行最终调整，如公式(15)所示。

$$R_F=227.6\ \Omega\left(\frac{\text{Desired }V_{OUT,d}}{1.1Vp\text{-}p}\right)=227.6\ \Omega\left(\frac{1.0Vp\text{-}p}{1.1Vp\text{-}p}\right)=206.9\ \Omega \tag{15}$$

图 9 展示的是完整电路，采用标准 1%电阻值。

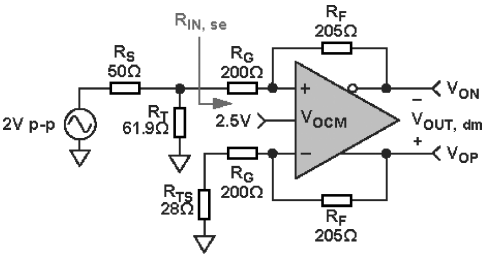


图 9　完整单端端极电路

参照图 9，因 R_F 和 R_G 两个电阻发生变化，驱动器的单端输入电阻 $R_{IN,se}$ 也随之变化。驱动器的增益电阻在上位环路中为 200 Ω，下位环路中为 200 Ω＋28 Ω＝228 Ω。在不同的增益电阻值下，计算 $R_{IN,se}$ 首先需要计算两个 β 值，分别如公式(16)和公式(17)所示。

$$\beta_1=\frac{R_G}{R_F+R_G}=\frac{200\ \Omega}{405\ \Omega}=0.494 \tag{16}$$

$$\beta_2=\frac{R_G+R_{TS}}{R_F+R_G+R_{TS}}=\frac{228\ \Omega}{433\ \Omega}=0.527 \tag{17}$$

输入电阻 $R_{IN,se}$ 的计算方法如公式(18)所示。

$$R_{IN,se}=\frac{R_G(\beta_1+\beta_2)}{\beta_1(\beta_2+1)}=271\ \Omega \tag{18}$$

其结果与最初算出的 267 Ω 差别不大，对 R_T 不会产生大的影响，因为 $R_{IN,se}$ 与 R_T 属于并

联关系。

如果需要更加精确的总增益,可使用更高精度的电阻和串联调整电阻。

当闭环增益为 1 或 2 时,此处所述方法迭代一次即可。对于更高增益,R_{TS}的值接近 R_G,根据公式(18)算出的 $R_{IN,se}$值与根据公式(12)求得的值之差将变大。这类情况需要进行多次迭代。

这个任务不算艰巨:最近发布的差分放大器计算器工具 ADIsimDiffAmp 及 ADI Diff Amp Calculator 可以承担所有繁重劳动,仅需数秒即可完成以上计算。

输入共模电压范围(ICMVR)

ICMVR 规定可应用于差分放大器输入端而不影响正常运行的电压范围。这些输入端出现的电压可称为 ICMV、V_{acm}或 $V_{A\pm}$。但这一规格经常被误解。最常见的困难是确定差分放大器输入端的实际电压,尤其是相对于输入电压而言。在已知 $V_{IN,cm}$、β 和 VOCM 三个变量的情况下,可算出放大器输入电压($V_{A\pm}$),各 β 不等时使用通用公式(19),各 β 相等时使用简化公式(20)。

$$V_{acm}\text{或 }V_{A\pm}=\frac{2\beta_1\beta_2V_{OCM}+V_{IP}\beta_1(1-\beta_1)+V_{IN}\beta_1(1-\beta_2)}{\beta_1+\beta_2} \tag{19}$$

$$V_{acm}\text{或 }V_{A\pm}=V_{IN,CM}+\beta(V_{OCM}-V_{ICM}) \tag{20}$$

注意,V_A 始终是输入信号的缩小版本(如图 4 所示)。输入共模电压范围因放大器的类别而异。ADI 高速差分 ADC 驱动器有两种输入级配置,分别为中心型和偏移型。中心型 ADC 驱动器的每个供电轨都有约 1 V 的裕量(因而称为中心型)。偏移型输入级增加了两个晶体管,以允许输入端尽量靠近 $-V_S$轨摆动。图 10 所示为一种典型的差分放大器的简化输入示意图(Q2 和 Q3)。

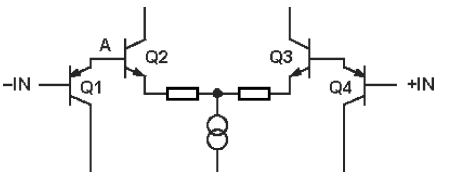


图 10　简化版差分放大器(偏移型 ICMVR)

偏移型输入结构允许差分放大器处理双极性输入信号,即使放大器由单电源驱动也是如此,特别适合采用地电压或地电压以下输入的单电源应用。输入端增加的 PNP 晶体管(Q1 和 Q4)将输入向差分对偏移一个晶体管 V_{be}。例如,若 −IN 应用电压为 −0.3 V,则 A 点为 0.7 V,使差分对可以正常运行。若无 PNP(中心型输入级),A 点 −0.3 V 的电压会使 NPN 差分对发生反向偏置,并中断正常运行。

表 1 为 ADI ADC 驱动器的多种规格参数提供了快速参考,包括哪些驱动器采用了偏移型 ICMVR 配置,哪些未采用。

表 1　高速 ADC 驱动器规格

ADC 驱动器				电源电压/V								偏离供电轨的输出摆幅/V	I_{SUPPLY} /mA
				ICMVR				V_{OCM}					
产品型号	带宽/MHz	压摆率/V/μs	噪声/nV	±5 V	+5 V	+3.3 V	+3 V	±5V	+5V	+3.3 V	+3 V		
AD8132	350	1200	8	−4.7～+3	0.3～3	0.3～1.3	0.3～1	±3.6	1～3.7	N/A	0.3～1	±1	12
AD8137	76	450	8.25	−4～+4	1～4	1～2.3	1～2	±4	1～4	1～2.3	1～2	轨到轨	3.2
AD8138	320	1150	5	−4.7～+3.4	0.3～3.2	N/A	N/A	±3.8	1～3.8	N/A	N/A	±1.4	20
AD8139	410	800	2.25	−4～+4	1～4	N/A	N/A	±3.8	1～3.8	N/A	N/A	轨到轨	25
ADA4927-1/ ADA4927-2	2300	5000	1.4	−3.5～+3.5	1.3～3.7	N/A	N/A	±3.5	1.5～3.5	N/A	N/A	±1.2	20
ADA4932-1/ ADA4932-2	1000	2800	3.6	−4.8～+3.2	0.2～3.2	N/A	N/A	±3.8	1.2～3.2	N/A	N/A	±1	9
ADA4937-1/ ADA4937-2	1900	6000	2.2	N/A	0.3～3	0.3～1.2	N/A	N/A	1.2～3.8	1.2～2.1	N/A	±0.9	40
ADA4938-1/ ADA4938-2	1000	4700	2.6	−4.7～+3.4	0.3～3.4	N/A	N/A	±3.7	1.3～3.7	N/A	N/A	±1.2	37
ADA4939-1/ ADA4939-2	1400	6800	2.3	N/A	1.1～3.9	0.9～2.4	N/A	N/A	1.3～3.5	1.3 to 1.9	N/A	±0.8	37

输入和输出耦合:交流或直流

需要交流耦合还是直流耦合可能对差分 ADC 驱动器的选择起着重要的影响。输入耦合和输出耦合两种情况有不同的考虑。

交流耦合输入级如图 11 所示。

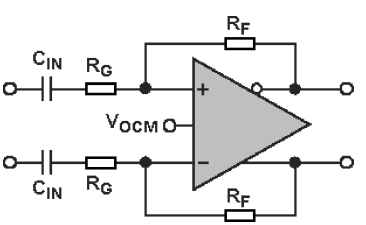


图 11　交流耦合 ADC 驱动器

对于带交流耦合输入端的差分转差分应用,出现在放大器输入引脚处的直流共模电压等于直流输出共模电压,因为输入电容阻断了直流反馈电流。同时,直流下的反馈因子相互匹配且完全与单位值相等。V_{OCM}及直流输入共模电压通常设置在电源电压一半附近。采用中心型输入共模范围的 ADC 驱动器在这类应用中工作良好,其输入共模电压接近标定范围的

中心。

交流耦合单端转差分应用与差分输入应用相似，但在放大器输入引脚处有共模纹波，为输入信号的缩小分量。采用中心型输入共模范围的 ADC 驱动器将输入共模电压置于标定范围中心附近，为多数应用中的纹波提供了充足的裕量。

当输入耦合可选时，值得注意的是，带交流耦合输入的 ADC 驱动器的功耗低于带直流耦合输入的类似驱动器，因为两个反馈环路中都不存在直流共模电流。

交流耦合，当 ADC 要求输入共模电压与驱动器输出端的可用电压相差很大时，可对 ADC 驱动器的输出端进行交流耦合。当 V_{OCM} 设为电源电压一半附近时，驱动器的输出摆幅最大；在驱动要求极低输入共模电压的低电压 ADC 时，这会带来一个问题。一种简单的解决办法是将驱动器输出端与 ADC 输入端之间的连接交流耦合起来(如图 12 所示)，以消除 ADC 驱动器输出端的直流共模电压，并允许向 ADC 交流耦合一侧注入合适的共模电平。例如，驱动器可能采用 5 V 的单电源，其中 $V_{OCM}=2.5$ V，ADC 可能采用 1.8 V 的单电源，应用于 ADC CMV 的要求输入共模电压为 0.9 V。

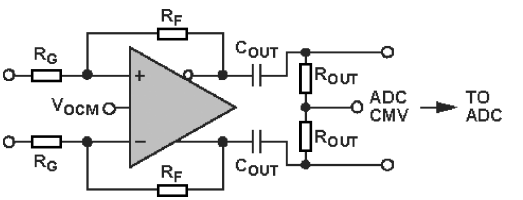


图 12　带交流耦合输出的直流耦合输入

采用偏移型输入共模范围的驱动器一般在采用单电源的直流耦合系统中可发挥出最大优势。其原因在于，输出共模电压通过反馈环路分压，其可变成分可能接近于接地电压(负电轨)。在单端输入情况下，受输入相关纹波影响，输入共模电压甚至更接近负电轨。

采用单端或差分输入和交流耦合或直流耦合的双电源系统，因裕量增加，在两类输入级中都可获得优异的性能。

表 2 总结了各种输入耦合及电源组合条件下最常见的 ADC 驱动器输入级类型。然而，此类选择不一定是最佳选择，每个系统都应进行具体分析。

表 2　耦合及输入级选项

输入耦合	输入信号	电源	输入类型
任意	任意	双电源	任一
交流	单端	单电源	中心型
直流	单端	单电源	偏移型
交流	差分	单电源	中心型
直流	差分	单电源	中心型

输出摆幅

为了实现 ADC 动态范围的最大化，输入信号需要达到 ADC 的满幅度输入范围。然而，驱动 ADC 应谨慎为上。如果 ADC 驱动过多，可能损坏输入端；如果驱动不足，又会损失分辨率。对 ADC 进行满幅度输入范围驱动并不表示放大器输出端必须全范围摆动。差分输出的重大优势之一在于，各输出端仅需摆动传统单端输出端的一半。驱动器输出端可以远离供电轨，结果可减少失真。但是，单端驱动器并非如此。驱动器的输出电压越接近供电轨，放大器的线性度越差，失真越明显。

对于要求毫伏输出电压的应用，请参见表 1 中带轨到轨输出端的 ADC 驱动器，其裕量从数毫伏到数百毫伏不等，具体取决于负载。

图 13 展示的是 ADA4932 在不同频率下的谐波失真与 V_{OCM}，其典型输出摆幅为 1.2 V/轨。输入摆幅为 V_{OCM} 与信号 V_{PEAK} 之和(1 V)。注意，电压超过 2.8 V 时，失真会急剧增加(3.8 V_{PEAK} 或比 5 V 供电轨低 1.2)。低端时，失真在 2.2 V (−1 V_{PEAK})时，仍然很低。带宽和压摆率的讨论中会提到类似表现。

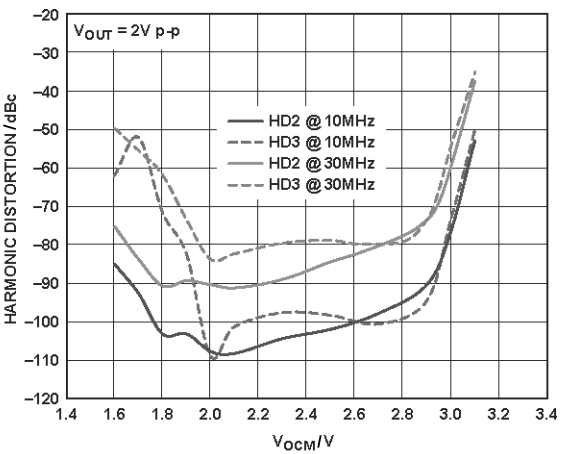


图 13　ADA4932 在不同频率下的谐波失真与 V_{OCM}(电源电压:5 V)

噪　声

ADC 的缺陷包括量化噪声、电噪声或随机噪声以及谐波失真。作为多数应用中的重要因素，噪声通常是宽带系统中最重要的性能指标。

所有 ADC 与生俱来都存在量化噪声，具体视位数而定(n)；通过增加位数(n)，可减少量化噪声。即使是理想的转换器也会产生量化噪声，因此，人们把量化噪声当作衡量随机噪声和

谐波失真的一种基准。ADC 驱动器产生的输出噪声应相当于或低于 ADC 的随机噪声和失真。接下来,我们首先考察 ADC 噪声及失真的特点,然后探讨如何基于性能来衡量 ADC 驱动器的噪声。

量化噪声产生的原因在于,ADC 将分辨率无限的模拟信号量化成数量有限的离散数据。一个 n 位 ADC 拥有 2^n 个二进制级。各级之差代表着可以解析的最小差,称为量化级的最低有效位(LSB),简称 q。因此,一个量化级为转换器范围的 $1/2^n$。如果可变电压由完美的 n 位 ADC 转换,然后变换回模拟信号,再从 ADC 的输入信号中减除,其余差则表现为噪声。其均方根值为

$$\text{均方根量化噪声}=\frac{q}{\sqrt{12}}=\frac{1}{2^n\sqrt{12}} \tag{21}$$

根据该等式,可以推导出 n 位 ADC 在其奈奎斯带宽下的信号-量化噪声比对数(dB)公式(公式(22));这是 n 位转换器可获得的最佳信噪比。

$$\text{信号-量化噪声比 (dB)}=6.02n+1.76\text{dB} \tag{22}$$

ADC 中的随机噪声由热噪声、散粒噪声和闪烁噪声构成,一般比量化噪声大。谐波失真是 ADC 中的非线性度导致的,会在输出中产生在谐波上与输入信号相关的不良信号。总谐波失真和噪声(THD+N)是 ADC 的一项重要性能指标,用于将电噪声和谐波失真与接近 ADC 满量程输入范围的模拟输入进行比较。电噪声在特定带宽范围内积分,该带宽范围包括需要考虑上次谐波的频率。在公式(23)中,总谐波失真 THD 包括前 5 个谐波失真成分,与噪声一起取均方根值。

$$\text{THD+噪声}=\frac{\sqrt{[V_2(\text{rms})]^2+[V_3(\text{rms})]^2+[V_4(\text{rms})]^2+[V_5(\text{rms})]^2+[V_6(\text{rms})]^2+V_n^{\,2}}}{[V_1(\text{rms})]^2} \tag{23}$$

输入信号为 V_1,前 5 个谐波失真之积为 V_2 至 V_6,ADC 电噪声为 V_n。

THD+噪声的倒数,即信噪失真比(SINAD)通常表示为分贝(公式(24))。

$$\text{SINAD(dB)}=20\log_{10}\left[\frac{1}{\text{THD+N}}\right] \tag{24}$$

若以信号-量化噪声比(公式(22))代替 SINAD,则可定义转换器在信号-量化噪声比等于其 SINAD(公式(25))的情况下的有效位数(ENOB)。

$$\text{SINAD(dB)}=6.02(\text{ENOB})+1.76\text{ dB} \tag{25}$$

ENOB 也可以 SINAD 为因子,如公式(26)所示。

$$\text{ENOB}=\frac{\text{SINAD(dB)}-1.76\text{ dB}}{6.02} \tag{26}$$

ENOB 可用对 ADC 驱动器的噪声性能与 ADC 的噪声性能进行对比,以确定其是否适合驱动该 ADC。图 14 所示为一种差分 ADC 噪声模型。

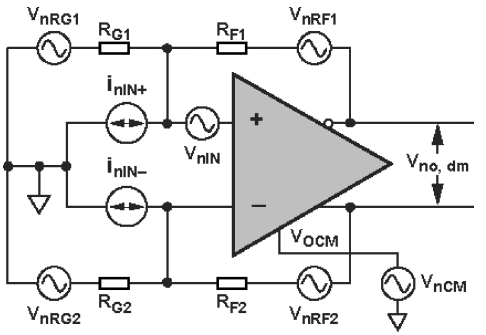


图 14　差分 ADC 驱动器的噪声模型

一般情况下且 $\beta_1=\beta_2\equiv\beta$ 时，8 个源对总输出噪声密度的各自贡献分别如公式(27)中相应等式所示。

$$V_{no,dm}\text{因 }V_{nIN}=\frac{2v_{nIN}}{\beta_1+\beta_2}=\frac{v_{nIN}}{\beta},\quad \beta_1=\beta_2=\beta$$

$$V_{no,dm}\text{因 }V_{nCM}=\frac{2v_{nCM}(\beta_1-\beta_2)}{\beta_1+\beta_2}=0,\quad \beta_1=\beta_2=\beta$$

$$V_{no,dm}\text{因 }i_{nIN+}=\frac{2i_{nIN+}(1-\beta_1)R_{G1}}{\beta_1+\beta_2}=(i_{nIN+})(R_{F1}),\quad \beta_1=\beta_2=\beta$$

$$V_{no,dm}\text{因 }i_{nIN-}=\frac{2i_{nIN-}(1-\beta_1)R_{G2}}{\beta_1+\beta_2}=(i_{nIN-})(R_{F2}),\quad \beta_1=\beta_2=\beta$$

$$V_{no,dm}\text{因 }V_{nRG1}=\frac{(2\sqrt{4kTR_{G1}})(1-\beta_1)}{\beta_1+\beta_2}=\sqrt{4kTR_{G1}}\left(\frac{R_{F1}}{R_{G1}}\right),\quad \beta_1=\beta_2=\beta$$

$$V_{no,dm}\text{因 }V_{nRG2}=\frac{(2\sqrt{4kTR_{G2}})(1-\beta_2)}{\beta_1+\beta_2}=\sqrt{4kTR_{G2}}\left(\frac{R_{F2}}{R_{G2}}\right),\quad \beta_1=\beta_2=\beta$$

$$V_{no,dm}\text{因 }V_{nRF1}=\frac{(2\beta_1\sqrt{4kTR_{F1}})}{\beta_1+\beta_2}=\sqrt{4kTR_{F1}},\quad \beta_1=\beta_2=\beta$$

$$V_{no,dm}\text{因 }V_{nRF2}=\frac{(2\beta_1\sqrt{4kTR_{F2}})}{\beta_1+\beta_2}=\sqrt{4kTR_{F2}},\quad \beta_1=\beta_2=\beta \tag{27}$$

总输出噪声电压密度 $V_{no,dm}$ 通过计算这些成分的均方根得出。将这些等式输入电子表格是计算总输出噪声电压密度的最佳方式。ADI Diff Amp Calculator 可快速算出噪声、增益及差分 ADC 驱动器的其他有用信息，可从 www.analog.com 下载。

现在，可以将 ADC 驱动器的噪声性能与 ADC 的 ENOB 进行比较。比如，增益为 2 的 AD9445 ADC 差分驱动器，采用 5 V 电源和 2 V 满量程输入；该驱动器处理直接耦合宽带信号，占用 50 MHz (−3 dB)的带宽，以单极滤波器进行限制。根据关于各种条件下 ENOB 规格的数据表，在奈奎斯特带宽为 50 MHz 的情况下，ENOB=12 位。

ADA4939是一种高性能的宽带差分ADC驱动器，支持直接耦合。就噪声而言，它是驱动AD9445的上好选择。数据表推荐$R_F=402\ \Omega$且$R_G=200\ \Omega$，差分增益约为2。这种配置的总输出电压噪声密度为9.7 nV $\sqrt{\text{Hz}}$。

首先，计算系统的噪声带宽B_N，指的是输出噪声功耗与实际滤波器相等的等效矩形低通滤波器的带宽，实际滤波器确定已知常数输入噪声功率频谱密度的系统带宽。对于单极点滤波器，B_N等于$\pi/2$乘以3 dB带宽所得乘积，如公式(28)所示。

$$B_N=\left(\frac{\pi}{2}\right)50\ \text{MHz}=78.5\ \text{MHz} \tag{28}$$

接下来，计算噪声密度在系统带宽均方根下的积分，以求出输出均方根噪声(公式(29))。

$$V_{no},\ \text{dm (rms)}=(9.7\ \text{nV}/\sqrt{\text{Hz}})(\sqrt{78.5\ \text{MHz}})=86\ \mu\text{V rms} \tag{29}$$

根据假设，噪声幅度应呈高斯分布；因引，利用峰峰值噪声(大约在99.7%的时间中，噪声电压会在这些限值之间摆动)的常见$\pm3\sigma$限值，峰峰值输出噪声计算方法如下所示：

$$V_{no},\ \text{dm(p-p)}\approx 6(86\ \mu\text{V rms})=516\ \mu\text{Vp-p} \tag{30}$$

现在，我们来比较一下驱动器的峰峰值输出噪声与AD9445 LSB的1 LSB，比较的基础是ENOB为12位，且满量程输入范围为2 V，如公式(31)所示。

$$\text{单 LSB}=2\ \text{V}/2^{12}=488\ \mu\text{V} \tag{31}$$

在12位ENOB下，驱动器产生的峰峰值输出噪声类似于ADC的LSB；因此，从噪声角度来看，该驱动器是本应用的最佳选择。最终决策必须基于对驱动器及ADC组合的构建和测试。

电源电压

考虑电源电压和电流是缩小ADC驱动器选择范围的简便方式。表1简要总结了ADC驱动器在各种电源电压下的性能，可供参考。电源电压会影响带宽、信号摆幅及ICMVR。选择差分放大器时，需要衡量各项参数和折衷事项，这是非常重要的。

另一项重要规格参数是电源抑制(PSR)。电源引脚在作为放大器输入端方面所起的作用往往被忽视。电源线存在的任何噪声或者耦合到电源线中的噪声都可能破坏输出信号。

例如，在ADA4937－1上加上50 mV p-p、50 MHz噪声的电源。其50 MHz电源抑制为－70 dB。这就意味着，在放大器输出端，电源线上的噪声将降至16 μV左右。在带1 V满量程输入的16位系统中，1 LSB为15.3 μV；因此，来自电源线的噪声会覆盖1个LSB。

为了改善这种情况，可增加串联SMT铁氧体磁珠L1和L2，以及分流旁路电容C1和C2(见图15)。

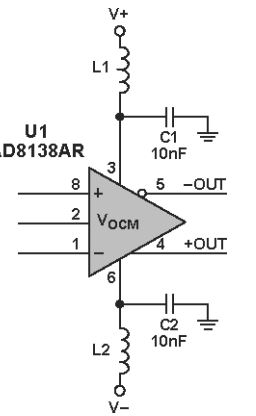


图15　电源旁路

50 MHz 下，铁氧体磁珠的阻抗为 60 Ω，10 nF (0.01 μF)电容的阻抗为 0.32 Ω。这两个元件构成的衰减器可提供 45.5 dB 的衰减(见公式(32))。

$$除法器衰减=20\log\left(\frac{0.32}{0.32+60}\right)=-45.5\ \text{dB} \tag{32}$$

除法器衰减与－70 dB 的电源抑制一起可产生约 115 dB 的抑制性能。结果使噪声降至约 90 nV p-p，远远低于 1 LSB。

谐波失真

频域上低的谐波失真对窄带和宽带系统都非常重要。驱动器中的非线性度会在放大器输出端产生单频谐波失真及多频交调失真产物。

分析噪声一例中用到的方法可以用来分析谐波失真，比较 ADA4939 的谐波失真与 AD9445 12 位 ENOB 在 2V 满量程输出下的 1 个 LSB。噪声分析中，一个 ENOB LSB 为 488 μV。

ADA4939 参数表中的失真数据是增益为 2 时，在不同频率下比较 2 次和 3 次谐波得出的结果。表 3 所列为在增益为 2 且差分输出摆幅为 2 V p-p 时的谐波失真数据。

表 3　ADA4939 的二次及三次谐波失真

参数	谐波失真/dBc
HD2@ 10 MHz	－102
HD2@ 70 MHz	－83
HD2@ 100 MHz	－77
HD3@ 10 MHz	－101
HD3@ 70 MHz	－97
HD3@ 100 MHz	－91

数据显示，谐波失真随频率而增加，且在目标带宽(50 MHz)下，HD2 表现比 HD3 差。谐波失真产物的频率高于目标频率，因此，可通过限制系统频带来降低其幅度。如果系统在 50 MHz 下采用“砖墙式”滤波器，则只需考虑高于 25 MHz 的频率，因为该滤波器消除了频率更高的全部谐波。然而，系统的最高带宽设为 50 MHz，因为所用滤波器可能无法充分抑制谐波，失真产物可能以杂散信号进入信号带宽。图 16 展示了当输出为 2 V p-p 时，ADA4939 在不同电源电压下的谐波失真与频率的关系。

相对于 2 V p-p 的输入信号，50 MHz 下的 HD2 约为－88 dBc。为了比较谐波失真与 1

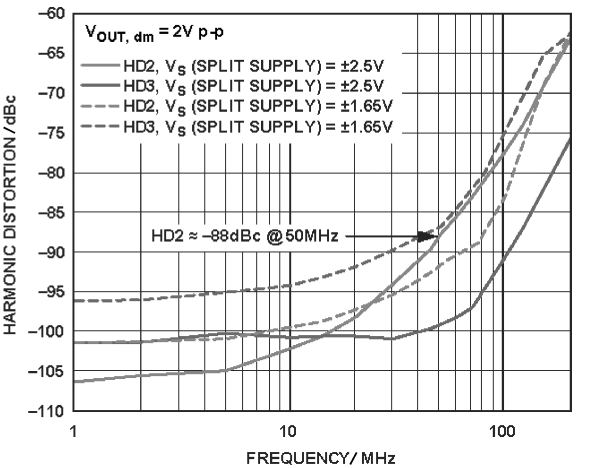


图 16　谐波失真与频率的关系

ENOB LSB，必须将该电平转换成电压，如公式(33)所示。

$$HD2=(2\ V\ p\text{-}p)\left(10^{\frac{-88}{20}}\right)\approx 80\ \mu V\ p\text{-}p \tag{33}$$

失真产物仅为 80 μV p-p，相当于 1 ENOB LSB 的 16%。因此，从失真角度来看，ADA4939 是 AD9445 ADC 驱动器的良好选择。

由于 ADC 驱动器属于负反馈放大器，其输出失真取决于放大器电路中的环路增益量。负反馈放大器的内部开环失真下降 1/(1+LG)，其中，LG 表示可用环路增益。

放大器的输入(误差电压)乘以一较大正向电压增益 A(s)，然后通过反馈因子 β，反馈到输入端，在此调整输出以减少误差。因此，这类放大器的环路增益为 A(s)×β；随着环路增益(A(s)、β，或者两者兼而有之)的减少，谐波失真会增加。积分器之类的电压反馈放大器设计用于在直流及低频下产生大 A(s)，然后在指定高频处朝着单位 1 呈 1/f 滚降。随着 A(s)的滚降，环路增益会减小，失真会增加。可见，谐波失真为 A(s)的倒数。

电流反馈放大器可将误差电流用作反馈信号。误差电流乘以一较大正向跨阻 T(s)，将电流转换成输出电压，然后通过反馈因子 $1/R_F$，将输出电压转换成反馈电流，以减少输入误差电流。因此，理想电流反馈放大器的环路增益为 $T(s)\times(1/R_F)=T(s)/R_F$。与 A(s)类似，T(s)具有较大的直流值，会随着频率增加滚降，结果减少环路增益、增加谐波失真。

环路增益同时与反馈因子 $1/R_F$ 有直接关系。理想电流反馈放大器的环路增益并不取决于闭环电压增益，因此，谐波失真性能不会随着闭环增益的增加而下降。在现实电流反馈放大器中，环路增益在一定程度上取决于闭环增益，但依赖程度远低于电压反馈放大器。这样，对于要求高闭环增益和低失真的应用来说，电流反馈放大器(如 ADA4927)优于电压反馈放大器。

图 17 展示了在闭环增益增加时，ADA4927 失真性能的情况。

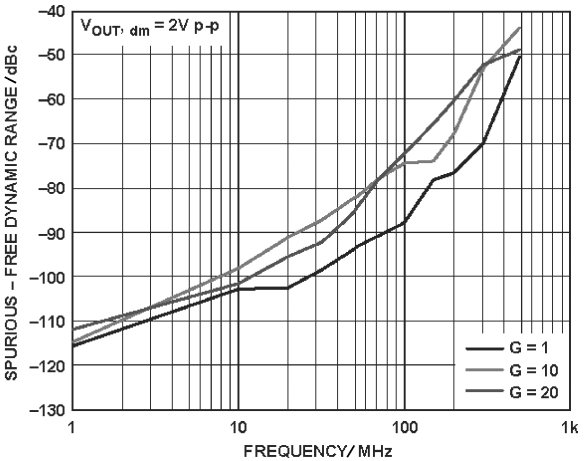


图 17　失真与频率和增益的关系

带宽和压摆率

带宽和压摆率在 ADC 驱动器应用中显得尤其重要。一般地，小信号带宽为器件的带宽，而压摆率则旨在衡量放大器输出端在大信号摆幅下的最大变化率。

与 ENOB 类似，有效可用带宽(EUBW)描述的是带宽。许多 ADC 驱动器和运算放大器都声称具有很宽的带宽，但并非全部带宽都能派上用场。例如，－3 dB 带宽是常规的带宽衡量方式，但并不表示全部－3 dB 带宽都是可用的。－3 dB 带宽的幅度和相位误差可以比实际的截止频率提前十倍出现。确定可用带宽的一个好办法是查阅数据手册中的失真图。

图 18 显示，为了使二次和三次谐波维持在大于－80 dBc 的水平，则不能在高于 60 MHz 的频率下使用 ADC 驱动器。由于应用各不相同，应根据系统要求来选择带宽充足、失真性能良好的驱动器。

压摆率(一种大信号参数)指在不出现过量失真的情况下，放大器输出端可以对输入端进行跟踪的最大变化率。考虑压摆率下的正弦波输出。

$$V_O = V_P \sin 2\pi ft \tag{34}$$

零交越下，公式(34)的导数(变化率)即最大变化率为

$$\frac{dv}{dt}_{max} = 2\pi f V_p \tag{35}$$

其中：dv/dt max 为压摆率。V_P为峰值电压，f 为全功率带宽(FPBW)。求解 FPBW：

$$\text{FPBW}=\frac{\text{压摆率}}{2\pi V_p} \tag{36}$$

可见，在选择 ADC 驱动器时，必须考虑增益、带宽和压摆率(FPBW)，以确定放大器能否满足应用需要。

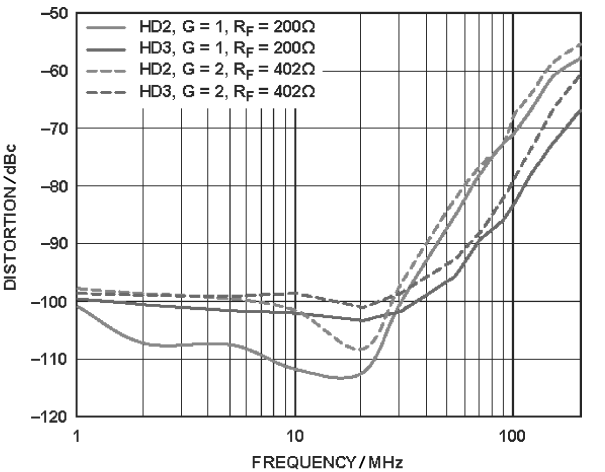


图 18　ADA4937 电流反馈 ADC 驱动器的失真曲线

稳定性

差分 ADC 驱动器稳定性考虑与运算放大器相同。关键参数是相位裕量。特定放大器配置的相位裕量可根据数据手册得到，然而，在现实系统中，PC 电路板布局存在的寄生效应可能大幅降低相位裕量。

负电压反馈放大器的稳定性取决于其环路增益(即 A(s)×β)的量和符号。差分 ADC 驱动器拥有两个反馈因子，因而比典型的运算放大器电路要复杂一些。环路增益出现在公式(7)和公式(8)的分母中。公式(37)描述的是未匹配反馈因子下的环路增益($\beta_1 \neq \beta_2$)。

$$\text{环路增益}=\frac{A(s)(\beta_1+\beta_2)}{2} \tag{37}$$

当反馈因子不匹配时，有效反馈因子为两个反馈因子的平均值。当二者相匹配且定义为β时，环路增益可简化为 A(s)×β。

为了使反馈放大器保持稳定，其环路增益不得等于－1 或其等效值，即相移－180°时幅度为＋1。对于电压反馈放大器而言，在其开环增益频率坐标图上，环路增益等于 1(即 0 dB)的

点正好是 A(s)的量等于反馈因子倒数的点。对于基本的放大器应用,反馈纯粹为电阻式,不会在反馈环路中产生相移。当反馈因子相匹配时,独立于反馈因子倒数 $1+R_F/R_G$ 的频率通常称为噪声增益。如果将以分贝为单位的不变噪声增益画在与开环增益 A(s)相同的坐标图上,则两条曲线相交处的频率为环路增益为 1 或 0 dB 之处。A(s)在该频率下的相位与 −180° 之差被定义为相位裕量,为了运行稳定,其值必须大于或等于 45°。

图 19 展示了 ADA4932 在 $R_F/R_G=1$(噪声增益=2)时的单位环路增益点和相位裕量。

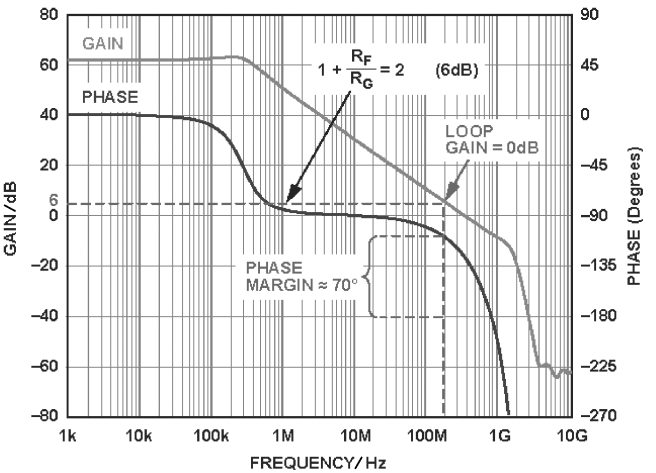


图 19　ADA4932 开环增益量和相位与频率的关系

仔细考察图 19 可以发现,当噪声增益为 1(各环路反馈 100%)时,ADA4932 的相位裕量约为 50°。虽然使 ADC 驱动器运行于零增益下是不切实际的,但观察表明,ADA4932 可在小数差分增益(例如,$R_F/R_G=0.25$,噪声增益=1.25)下稳定运行。但并非所有差分 ADC 驱动器皆是如此。在所有 ADC 驱动器的数据手册中,可以看到最小稳定增益。

电流反馈 ADC 驱动器的相位裕量也可根据开环响应来确定。电流反馈放大器采用的不是正向增益 A(s),而是正向跨阻 T(s),以误差电流作为反馈信号。带匹配反馈电阻的电流反馈驱动器的环路增益为 $T(s)/R_F$;因此,当 $T(s)=R_F$ 时,电流反馈放大器环路增益量等于 1(即 0 dB)该点可在开环跨阻与相位关系坐标图上轻松找到,其方法与电压反馈放大器相同。对电阻与 1 kΩ 之比作图,可在对数坐标图上表示电阻。图 20 展示了 ADA4927 电流反馈差分 ADC 驱动器在 $R_F=300\ \Omega$ 时的单位环路增益点和相位裕量。

环路增益为 0 dB,300 Ω 反馈电阻水平线与跨阻量曲线相交于此。在此频率下,T(s)的相位约为 −135°,结果得到 +45°的相位裕量。相位裕量和稳定性与 R_F 同向升降。电流反馈放大器应始终采用相位裕量充裕的纯电阻式反馈。

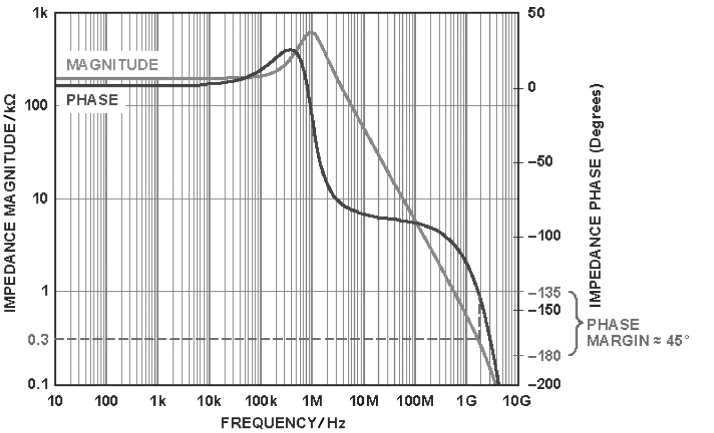


图 20　ADA4927 开环增益量和相位与频率的关系

PC 电路板布局

在设计稳定的 ADC 驱动器时，这种思想必须在 PC 电路板上实现。电路板中的寄生元件会导致部分相位裕量损失，因此必须将此类元件减至最少。需要特别注意的是负载电容、反馈环路电感和求和节点电容。各个此类寄生电抗都会增加反馈环路中的滞后相移，由此导致相位裕量减少。如果 PC 电路板布局不当，设计本身即可损失 20°或以上的相位裕量。

在电压反馈放大器的情况下，最好采用小的 R_F，以减少因 R_F 与求和节点电容形成的极点导致的相移。如果需要采用大 R_F，可在各反馈电阻上利用小电容 C_F 来补偿该电容，小电容的值应使 R_FC_F 等于 R_G 与求和节点电容之积。

PC 电路板布局实际上是设计流程的最后步骤之一。不幸的是，尽管高速电路的性能高度依赖于布局，这同时也是设计过程中最易被忽视的步骤之一。设计不当的布局可能使性能大打折扣，甚至使其失去效用。虽然此处不可能涵盖高速 PC 电路板设计的各个方面，但我们将讨论几个关键话题。

寄生元件会牺牲高速电路的性能。寄生电容由元件焊盘和布线与接地层或电源层形成。无接地层的长布线会形成寄生电感，可能在瞬态响应中导致振铃振荡或其他不稳定行为。寄生电容在放大器的求和节点处尤其危险，因为这种电容会在反馈响应中产生极点，导致峰化和不稳定。一种解决办法是确保在电路板各层中，ADC 驱动器支架及反馈元件焊盘下方不存在接地层和电源层。

为了减少不良寄生电抗，应尽量缩短所有布线的距离。FR－4 上的外层 50 ΩPC 电路板布线会贡献大约 2.8 pF/英寸和 7 nH/英寸的寄生电感。而外层 50 Ω 布线则会使此类寄生电

抗增加约30%。必须确保长的走线下方有接地层,以减少布线电感。尽量缩短布线距离、减小其大小有助于降低寄生电容和电感,有利于维持设计的完整性。

电流旁路是电路板布局中的一个关键;务必确保电源旁路电容以及 V_{OCM} 旁路电容位于尽量接近放大器引脚之处。另外,在电源层采用多个旁路电容有助于确保为宽带噪声提供一个低阻抗路径。图21所示为一种典型的差分放大器示意图,其中含有电源旁路,输出端带一低通滤波器。该低通滤波器用于限制进入ADC的带宽和噪声。理想情况下,电源旁路电容回路应靠近负载回路;这样有助于减少接地层中的循环电流并提高ADC驱动器的性能(参见图22)。

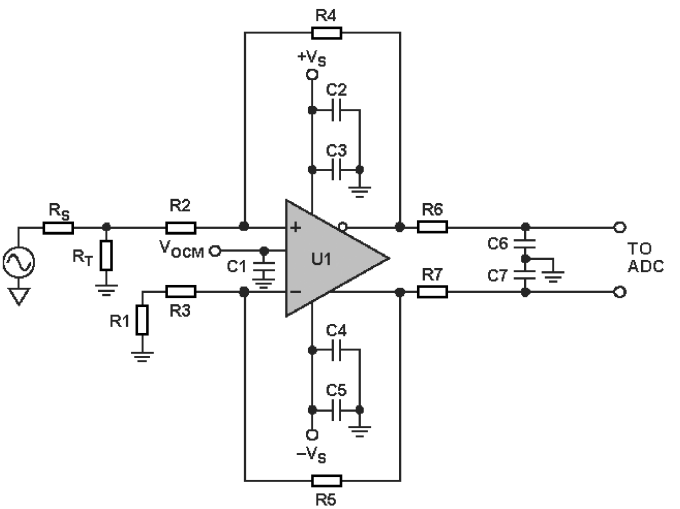


图21　带电源旁路和输出低通滤波器的ADC驱动器

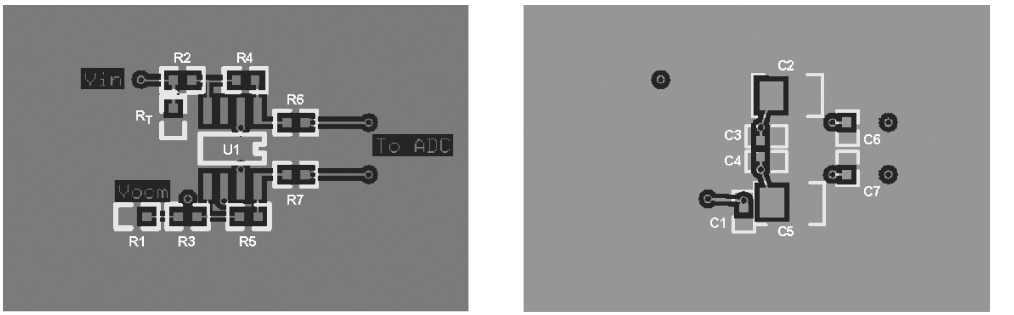
接地层以及广义接地是个内容丰富的复杂话题,超出了本应用笔记的范围。但是可考虑以下关键点(见图22):

- 只在一个点上连接模拟地和数字地。这样可减少模拟电流和数字电流在接地层中的交互作用,避免其在系统中产生噪声。
- 将模拟电源接入模拟电源层,将数字电源接入数字电源层。
- 对于混合信号IC,将模拟地回路接入模拟接地层,将数字地回路接入数字接地层,并仅用一小连接将两个接地层相连,以减少数字电流与模拟电流的混合(见图23)。

有关高速印刷电路板(PCB)布局的详情,请参阅《高速印刷电路板布局实用指南》,网址:www.analog.com。

本应用笔记所含信息旨在帮助大家思考在设计ADC驱动器时必须考虑的各种因素。深入了解差分放大器并从设计之初即注意ADC驱动器设计细节,有利于减少将来的问题,降低

风险，确保设计的鲁棒性。



(a)　　(b)

图 22　元件侧面(a)、电路侧面(b)

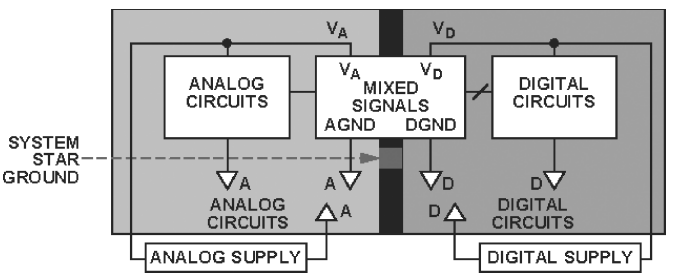


图 23　混合信号接地

AN－106 应用笔记
放大器应用漫谈

作者:James Wong

本应用笔记旨在探讨运算放大器广泛应用中的一部分。虽然列出各种可能应用并非本文之目的,但本文将讨论数种基本电路配置,修改后即可用于其他应用。对于各种情况,我们都将讨论运算放大器或电路的显著特征,以便于用户将相关电路用于具体应用。表 1 列出了本应用笔记将讨论的各种应用。

表 1　运算放大器电路应用

图编号	应用	图编号	应用
1	±200mA 伺服电机放大器	20	耳机放大器
2	精密可编程增益放大器	21	NAB 磁头前置放大器
3	双向电流源	22	麦克风前置放大器
4	精密电流泵	23	微功耗文氏电桥振荡器
5	高灵敏度电压比较器	24	微功耗仪表放大器
6	微功耗 5 V 稳压器	25	分段线性放大器(递减增益)
7	微功耗 1.23 V 带隙基准电压源	26	分段线性放大器(递增增益)
8	多功能三角波发生器	27	电流监控器电路
9	宽范围低功耗电流表	28	自激方波振荡器
10	精密阈值检测器/放大器	29	精密模拟乘法器/除法器
11	宽动态范围光检测器	30	精密绝对值电路
12	隔离放大器	31	带冷结温度补偿的热电偶放大器
13	双路可编程窗口比较器	32	仪表放大器(双运算放大器设计)
14	±36 V 低噪声运算放大器	33	±200 V 低失调运算放大器
15	高 Q 陷波滤波器	34	阻抗转换放大器
16	压电传感器放大器	35	精密电流吸收器
17	高稳定性基准电压源	36	低噪声 AGC 放大器
18	精密双路跟踪基准电压源	37	带有源输出削波的放大器
19	RIAA 唱头前置放大器	38	带静噪功能的低功耗放大器

R_B 设定 Q1 和 Q2 两个晶体管的偏置点。由于 $V_{BE(ON)}$ 会因温度而发生较大变化，因此需要通过保护带来防止 Q1 和 Q2 同时导通。选择 R_B 时，必须确保两个晶体管直到 I_M 等于运算放大器静态电源电流 I_{SY} 时才导通。大约 $V_{BE(ON)}=0.5$ V 时，晶体管开始导通。

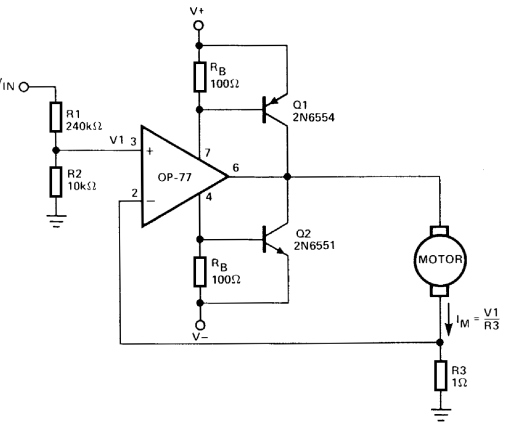


图 1　±200 mA 伺服电机放大器

本设计中，

$$R_B=\frac{V_{BE(ON)}}{I_{SY}+I_M}=\frac{0.5}{0.0025+0.0025}=100\ \Omega$$

为了使电机的电压摆幅达到最大值，V1 必须取最小值。满载时，若 V1＝0.2 V，其中 $V_+=15$ V 且 $V_{BE1}=0.8$ V，电机中的电压则为：

$$V_M=(V_+-2)-V_{BE1}-V1=(15-2)-0.8-0.2=12.0\ V$$

V_{IN} 可通过电阻分压器进行比例缩放：

$$\frac{V_{IN}}{V1}=\frac{R1+R2}{R2}$$

当 R1＝240 kΩ 且 R2＝10 kΩ 时，若 $V_{IN}=5$ V，则结果为 $I_M=200$ mA。

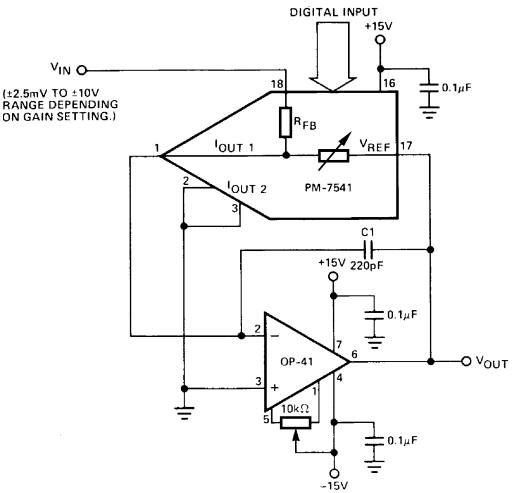


图 2　精密可编程增益放大器

在－1～－1 024 的范围内，数字可编程增益的精度为 10 位，在－1～－4096 范围内则为

12 位。OP－41 JFET 输入的低偏置电流旨在维持这一精度，同时，C1 限制噪声电压带宽，使精确测量可达微伏级。

数字输入	增益(A_V)
4095	－1.00024
2048	－2
1024	－4
512	－8
256	－16
128	－32
64	－64
32	－128
16	－256
8	－512
4	－1024
2	－2048
1	－4096
0	开环

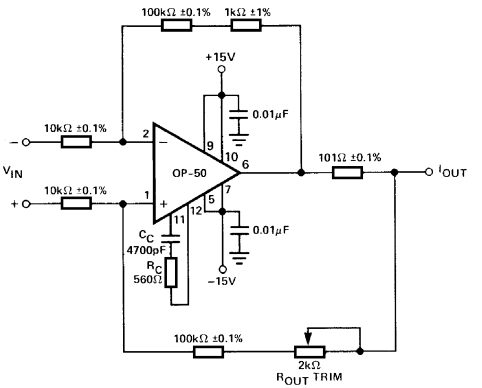


图 3　双向电流源

当输出电流为 20 mA，顺从电压好于±11 V；当 $R_L \leqslant 500\ \Omega$ 时，调整输出电阻通常为 2 MΩ。对于所示电阻值，V_{IN}的最大值为 200 mV。

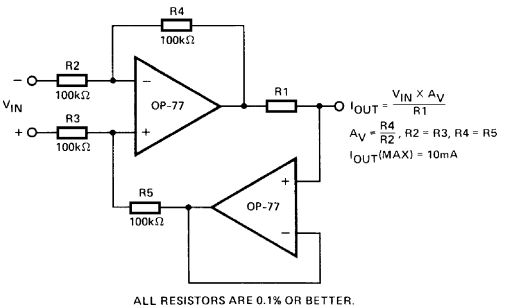


图 4　精密电流泵

通过在反馈环路中使用一个同相电压跟随器，可提高 I_{OUT}的精度。为了使 I_{OUT}的顺从电压达到最大值，R1 应取最小值。

该比较器电路可解析微伏以下级差动信号。无反馈 OP－50 驱动着另一个增益级，该增益级产生 TTL 兼容输出信号。肖特基箝位二极管可防止长尾式晶体管对过驱，并中止输出晶体管的饱和过程。电源电压设为±5V，以降低静态功耗并减少因输出级功耗而导致的热反馈。工作于±5V 的电源电压下，也可减少 OP－50 的上升和下降时间，因为输出压摆的电压范围减小了。结果缩短了输出响应时间。

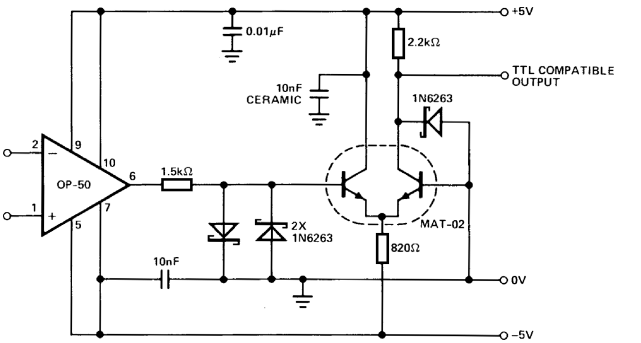


图 5　高灵敏度电压比较器

对于电压比较器，通常做法是将一个输入端接地并使用单端输入。历史原因在于输入级上的共模抑制性较差。相反，OP－50 具有极高的共模抑制性能，能在大共模信号下检测到微伏级差异。

比较器速度虽然不快，但却非常灵敏，能够检测到低至 0.3 μV 的信号差。在大输入过驱情况下，电路的响应时间约为 3 μs。如果需要急剧瞬变，则建议使用 TTL 施密特触发器输入。响应时间及输入过驱的关系如下表所列。

输入过驱	100 mV	10 mV	1 mV	100 μV	10 μV
正输出延迟	3.2 μs	5 μs	40 μs	340 μs	2.4 ms
负输出延迟	1.8 μs	5 μs	50 μs	380μs	4.5 ms

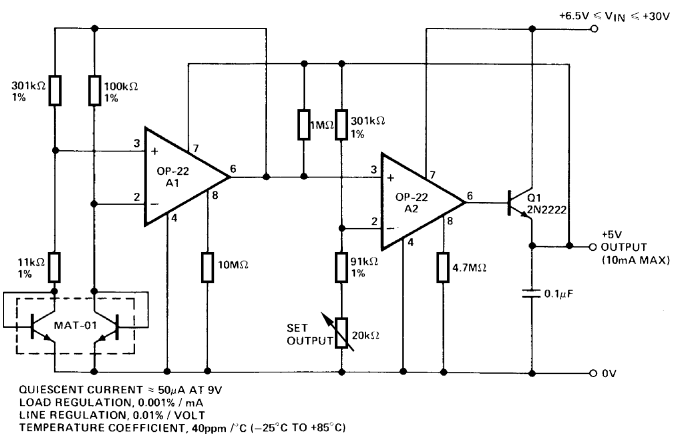


图 6　微功耗 5 V 稳压器

该 5 V 稳压器是要求优异功效性能的仪器仪表的理想之选。低功耗 3 端 IC 稳压器一般需要 2 mA～5 mA 静态电流，而该分立式实现方案只需要 50 μA。如图所示，最大负载电流为 10 mA，通过将 Q1 改成功率晶体管并按比例增加 A2 的设定电流，可以增大最大负载电流。

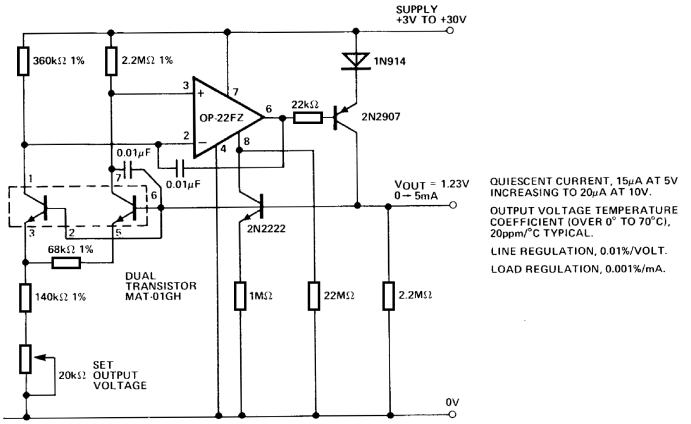


图 7　微功耗 1.23 V 带隙基准电压源

用一个 OP－22 和一个 MAT－01 双晶体管可以构建静态电流为 15 μA 的微功耗带隙基准电压源。该电路提供 1.23 V 的基准电压，性能优于微功耗 IC 并联稳压器，而且具有串联稳压器的优点。

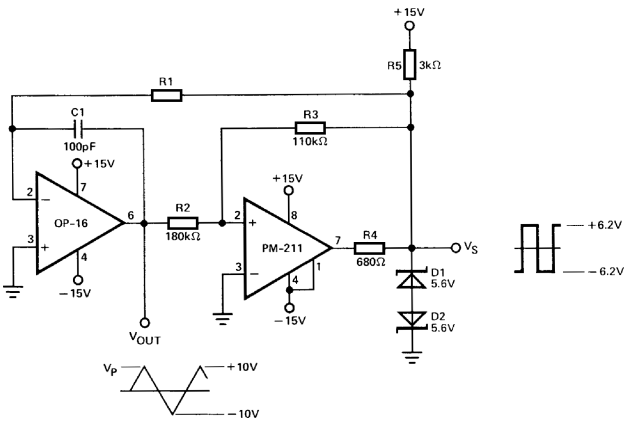


图 8　多功能三角波发生器

当 R1 的取值范围为 15 MΩ～3 kΩ 时，可获得 100 Hz～500 kHz 的±10 V 三角波形，公式如下：

$$R1=\frac{V_S}{4V_P \cdot f_O \cdot C1}, \quad V_S=6.2\ V,\ V_P=10\ V$$

三角波的振幅可通过 R2 调节，如下所示：

$$R2=\frac{V_P \cdot 110\ k\Omega}{6.2\ V}$$

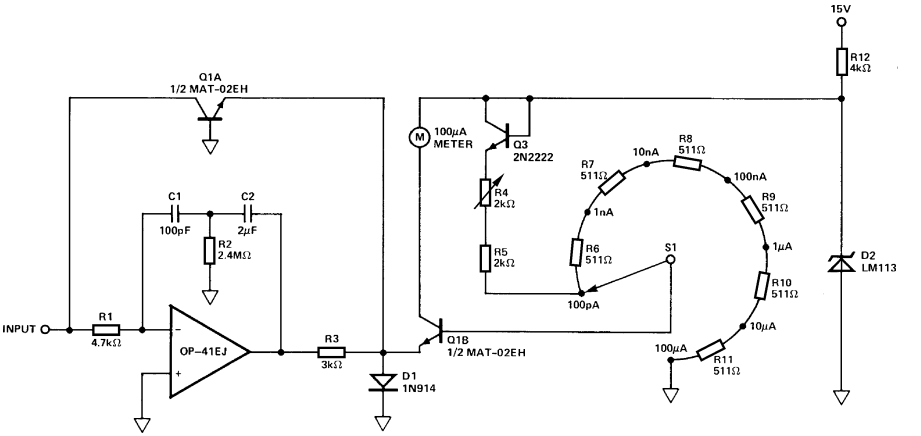


图 9　宽范围低功耗电流表

本电流表可以测量 100 pA～100 μA 的电流，而无需使用高值电阻。在大部分范围内，精度优于 1%，具体取决于分压电阻的精度和运算放大器的输入偏置电流。将 OP－41 用作输入放大器，其输入偏置电流 5 pA，因此可使低端测量低至数 pA。由于放大器反相输入端的电压被强制设为虚零，因此，在任意电流下，电流表的有效串联压降都低于 500 μV。

校准非常简单，只需要调整一次即可。R4 用于以 1 μA 的输入电流来调节满量程偏转。这样，可在工作电流范围内实现最大精度。

MAT－02 的低 V_{OS} 和极其出色的对数一致性可确保在整个 6 十倍程工作范围内实现高精度。

当 $V_{IN}<V_{TH}$ 时，放大器输出摆幅为负，使二极管 D1 反向偏置。因此有 $V_{OUT}=V_{TH}$。

当 $V_{IN}\geqslant V_{TH}$ 时，环路闭合，且

$$V_{OUT}=V_{TH}+(V_{IN}-V_{TH})\left(1+\frac{R2}{R1}\right)$$

选择 C_C 旨在使环路响应变得平滑。

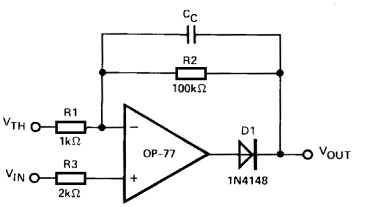


图 10　精密阈值检测器/放大器

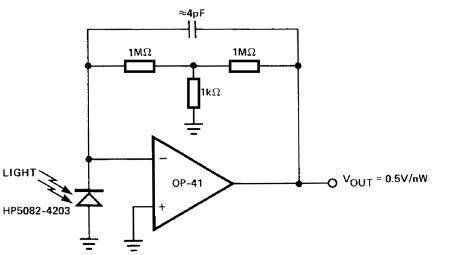


图 11　宽动态范围光检测器

该电路在 60 dB 的范围内，按光输入的比例产生输出电压。OP－41 的 5 pA 输入偏置电流可确保获得较低的输出电压失调。

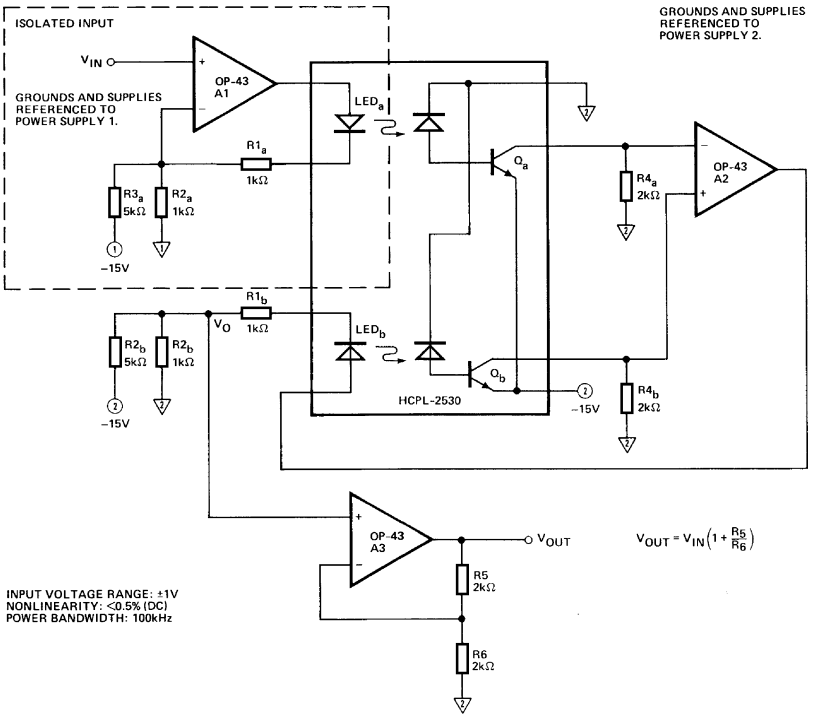


图 12　隔离放大器

可用 3 个 OP－43，与 2 个光耦合器或 1 个双路光耦合器(如惠普 HCPL－2530)配合，制成一个隔离放大器。在这类放大器中，输入和输出工作于独立的电源电压，可以处理极高的共模电压。在工业应用中，隔离放大器可在检测点保护仪器仪表不受高压影响。与计算系统接口后，隔离放大器将保护系统其余部分，使其免受因传感器以外与高压短路的影响。

隔离放大器的工作原理为，如果二者匹配良好，则一个光耦合器的非线性度将被另一个光耦合器的非线性度跟踪到。通过在 A2 的反馈环路中使用一个光耦合器，隔离光耦合器的非线性度将被消除。V_O 将等于 V_{IN} 加上因 a、b 侧电阻与光耦合器之间匹配不良所导致的失调。

A3 为隔离放大器的输出缓冲。低偏置电流可确保不会影响其所放大的电压。增益在此级实现，且以前各级产生的任何失调可通过调节该运算放大器来予以纠正。尽管电路图中显示为简单增益级，但该输出放大器可采用任何所需形式。既可配置为滤波器，也可根据需要配置为其他波形整形电路。唯一的要求是，缓冲不得干扰光耦合器反馈电路中的电流，因而最好使用同相放大器配置。为了获得最高线性度，两个 LED 中的电流应尽量相近。

当电源电压稳定时，该电路可提供良好的响应；当信号为 2 V_{P-P} 时，直流非线性度不足

0.5%。得益于 OP－43 较高的速度，电路的功率带宽达 100 kHz，大部分功耗预算均消耗于 LED 偏置中。双路光耦合器可有效隔离 600 VDC 共模电压。使用两个独立的光耦合器(如惠普的 6 N136)，可以实现更高电压的隔离。

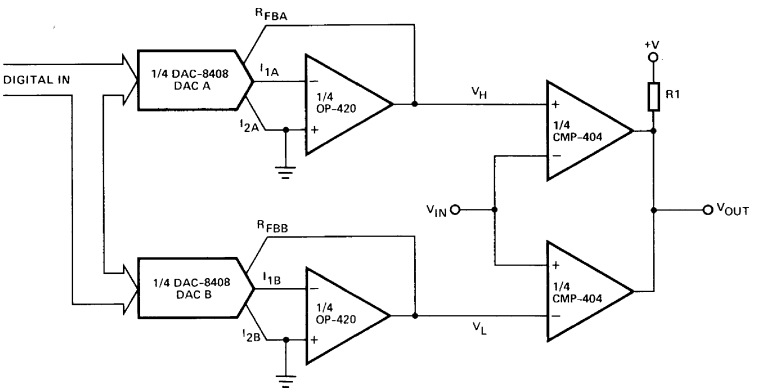


图 13　双路可编程窗口比较器

完全实现 2 个独立的可编程窗口比较器只需要 3 个 IC。4 路锁存 8 位 CMOS DAC－8408 及 4 路微功耗 OP－420 可为 4 路低功耗比较器 CMP－404 提供可数字编程的 HIGH 和 LOW 阈值。阈值比较器的输出端通过一个公共上拉电阻形成线“或”，结果，仅当 $V_L < V_{IN} < V_H$ 时，$V_{OUT} = +V$。整个电路的总电源电流低于 2 mA。

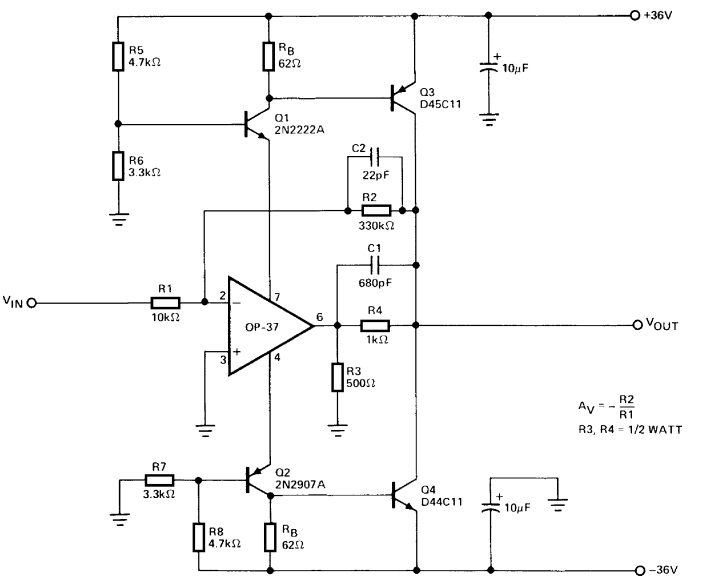


图 14　±36 V 低噪声运算放大器

OP－37 为这种放大器提供了一种低噪声前端，该放大器能为负载提供±200 mA 的电流，其峰峰值输出摆幅为 70 V。Q1 和 Q2 两个晶体管为串联稳压器，用于将 OP－37 的电源电压步降至±15 V，而 Q3 和 Q4 两个电阻则提供高电流输出驱动。R3 和 R4 形成一个输出电压增益级，在高频下，其增益 $A_V=3$ 由 C1 降至单位增益，以维持稳定性。

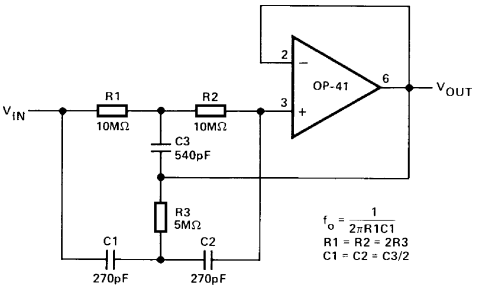


图 15　高 Q 陷波滤波器

OP－41 具有低偏置电流和高输入阻抗的特点，允许在该 60 Hz 陷波滤波器中使用小值电容和大电阻。5 pA 偏置电流在 R1 和 R2 中只会产生 100 μV。

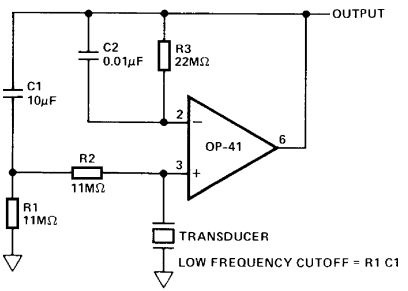


图 16　压电传感器放大器

压电传感器通常要求使用高输入电阻放大器。OP－41 可以提供 10^{12} Ω 范围内的输入电阻，但需要一个偏置电流直流回路。为了维持高 R_{IN}，一般需要使用大于 22 MΩ 的大值电阻。但这可能并不实际。

使用该电路，可获得比直流回路电阻值大 N 个数量级的输入电阻。其实现方式是将电阻自举至输出。这种设计下，较低截止频率更多地取决于 R1 与 C1 之 RC 积，即电阻值与传感器的等效电容。

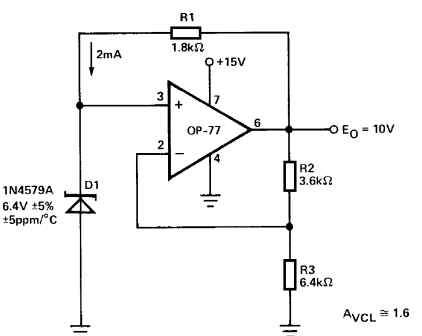


图 17　高稳定性基准电压源

这种简单的自举式基准电压可提供 10 V 的精密电压，几乎不受电源电压、环境温度和输出负载变化的影响。齐纳二极管的正确工作电流正好为 2 mA，由一个与稳压输出相连的 5 ppm/℃ 电阻 R1 来保持。精度主要由三个因素决定：D1 的 5 ppm/℃温度系数、R2 和 R3 的 1 ppm/℃比率跟踪和运算放大器 V_{OS} 误差。OP－77 的 TCV_{OS} 为 0.3 μV/℃，仅贡献 0.05 ppm/℃ 的输出误差，因而实际上消除了 TCV_{OS} 这个误差因素。

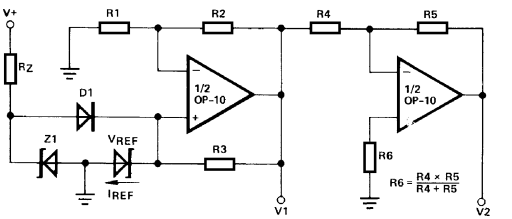


图 18　精密双路跟踪基准电压源

利用 OP－10，可轻松制成采用单基准电压源的精密双路跟踪基准电压源。这些基准电压源表现出良好的温度/时间稳定性、噪声低且具有出色的电源抑制特性。

在图 18 中所示电路中，应对 R3 进行调节，以使 I_{REF} 以最小温度系数电流来驱动 V_{REF}。电路的正确启动由 R_Z、Z1 和 D1 予以保证。

$$V_{Z1} \leqslant V_{REF} \qquad V1 = V_{REF}\left(1+\frac{R2}{R1}\right)$$

$$R3 = \frac{(V1 - V_{REF})}{I_{REF}} \qquad V2 = V1\left(\frac{-R5}{R4}\right)$$

输出阻抗（ΔI_L：1.0mA—5.0mA）……$0.25 \times 10^{-3}\ \Omega$。

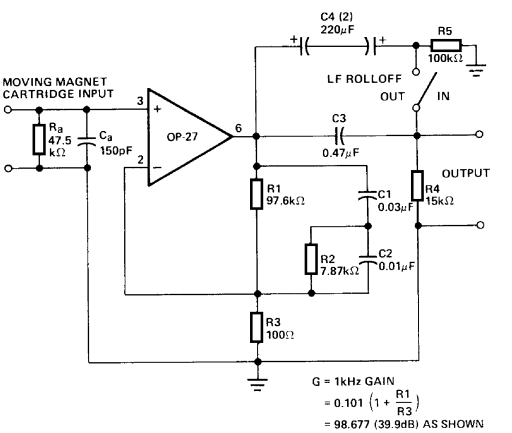


图 19　RIAA 唱头前置放大器

OP－27 因其低噪声特性而被用于本唱头前置放大器电路。它仅向电路贡献 3.2 nV/$\sqrt{\text{Hz}}$ 电压噪声和 0.45 pA/$\sqrt{\text{Hz}}$电流噪声。为了降低来自其他源的噪声，R3 设成了 100 Ω。这样产生的额外电压噪声只有 1.3 nV/$\sqrt{\text{Hz}}$。在 1 kΩ 信号源下，电路在 20 kHz 带宽内的未加权噪声测量值为低于 1 mV 基准电平 63 dB。

R1、R2、C1 和 C2 形成精度极高的 RIAA 网络，采用标准器件值，可提供要求的时间常数 3180、318 和 75 μs。为了获得初始均衡精度和稳定性，建议采用精密金属薄膜电阻和聚苯乙烯或聚丙烯薄膜电容，因为它们具有较低的电压系数、功耗因数和电介质吸收特性。（这种情况下就避免使用高 K 陶瓷电容，但在小值情况下可考虑低 K 陶瓷产品——比如，具有优异的功耗因数和较低电介质吸收性能的 NPO 类。）

电容 C3 和电阻 R4 形成一个简单的－6 dB/倍频程低频噪声滤波器，转折频率为 22 Hz。作为一种选项，开关选择旁路电容 C4（一种无极性电解电容）可旁路低频滚降。将低频噪声滤波器的高通行为安排在前置放大器之后，可将 RlAA－放大的低频噪声成分及因拾音导致的低频扰动区分开来，这一结果符合预期。

该电路在整个范围内均能获得极低的失真，一般情况下，在最高 7 Vrms 的范围内，失真低于 0.01 %。当输出电平为 3 V 时，在最高 20 kHz 的频率范围内，其总谐波失真不到 0.03%。

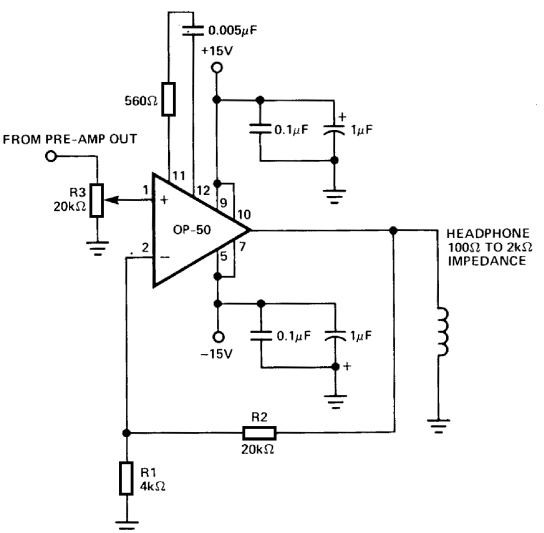


图 20　耳机放大器

对于低电平前置放大器输出信号，可依据以下等式降低 R1 的值，从而提高放大器的增益：

$$R1=\frac{20\ k\Omega}{A_V-1}$$

请注意,立体声应用需要用两个放大器。

性能:(V_{OUT}=6 V_{RMS}, R1=4 kΩ)

总谐波失真 (T. H. D)@100Hz=0.0025%

@ 1 kHz=0.003%

@ 10 kHz=0.011%

信噪比≥80 dB

响应平坦度=±0.4 dB(10 Hz~20 kHz)

带宽=-3 dB @ 56 kHz

用于 NAB 磁带回放的前置放大器与 RIAA 唱头前置放大器相似,但一般要求更多增益,而均衡也要求较高的低频增强性能。

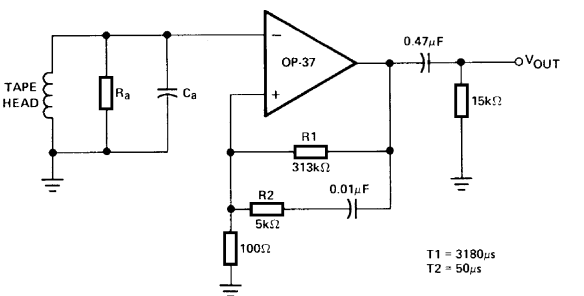


图 21　NAB 磁头前置放大器

这种配置的网络值在 1 kHz 下会产生 50 dB 的增益,以及大于 70 dB 的直流增益。可见,最差条件输出失调仅比 500 mV 稍大。磁头的直流电阻会向其中叠加因偏置电流导致的失调电压。为了减少其影响,磁头的直流电阻必须低,最好低于 1 kΩ。单个 0.47 μF 输出电容即可阻止最终输出失调,而不影响动态范围。

磁头可直接耦合至放大器输入,因为对于 400 mH、100 μin. 磁头(如 PRB2H7K),80 nA 的最差条件偏置电流并无大碍。

磁头面临的一个潜在问题是,加电或断电时会产生放大器偏置电流瞬变,这种现象可能使磁头发生磁化。虽然 OP-37 并不受这类偏置电流瞬变的影响,但控制电源升降的速度以消除瞬变现象仍不失为一种良好的设计实践。

这种简单而有效的固定增益无变压器型麦克风前置放大器,可将来自低阻抗麦克风的差分信号放大 50 dB,其输入阻抗为 2 kΩ。鉴于电路的高工作增益,用 OP-37 有助于保持 110 kHz 的带宽。由于 OP-37 是非完全补偿器件(最低稳定增益为 5),当要拔出麦克风

时，则可能需要用一个哑电阻 R_P。否则，来自开路输入的 100% 反馈可能使放大器发生振荡。

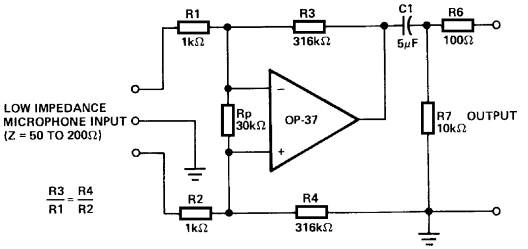


图 22　麦克风前置放大器

共模输入噪声抑制取决于电桥电阻比的匹配情况。要么采用紧密容差(0.1%)类，要么调整 R4 以获得最佳 CMRR。为了获得最佳的稳定性和低噪声，全部电阻必须为金属薄膜型。

该电路的噪声性能受 R1 和 R2 两个输入电阻限制的程度大于运算放大器的限制，因为 R1 和 R2 各会产生 4 nV/$\sqrt{\text{Hz}}$的噪声，而运算放大器则会产生 3.2 nV/$\sqrt{\text{Hz}}$的噪声。这些主要噪声源的均方根和约为 6 nV/$\sqrt{\text{Hz}}$，相当于 20 kHz 噪声带宽下的 0.9 μV，或者说，低于 1 mV输入信号接近 61 dB。实测值证实了该预测性能。

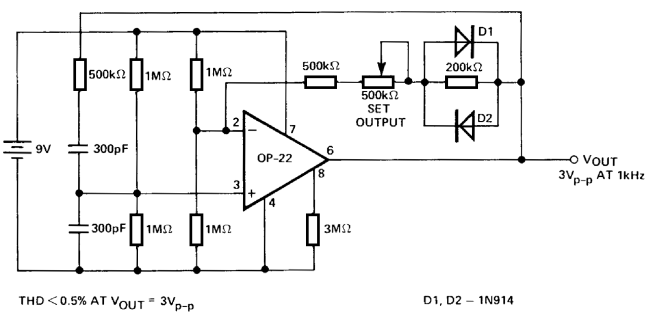


图 23　微功耗文氏电桥振荡器(P_d < 500 μW)

这种微功耗文氏电桥振荡器所需电源电流不到 60 μA，是电池供电型仪器的理想之选。输出电平由 D1 和 D2 两个非线性器件控制。当调整为 3 V_{p-p}输出时，1 kHz 下的失真低于 0.5%。

这种仪表放大器要求的总静态电流仅为 200 μA (V_{CM}=0 V)，工作于单电源，范围为+1.6 V～+36 V。输入和输出电压范围为 0 V 至 (V^+ −1.5)伏，其中，CMRR 大于 100 dB。差分增益 A_V 由单个电阻 R_G 进行调节，计算公式为：

$$R_G = \frac{800\ \text{k}\Omega}{A_V - 2}$$

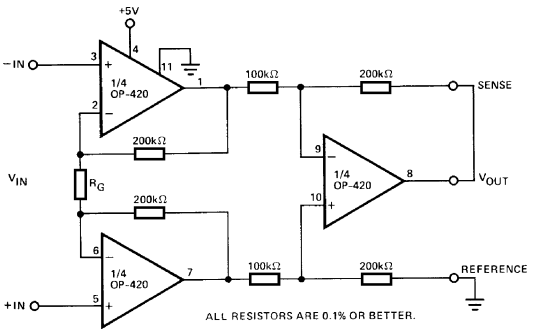


图 24　微功耗仪表放大器

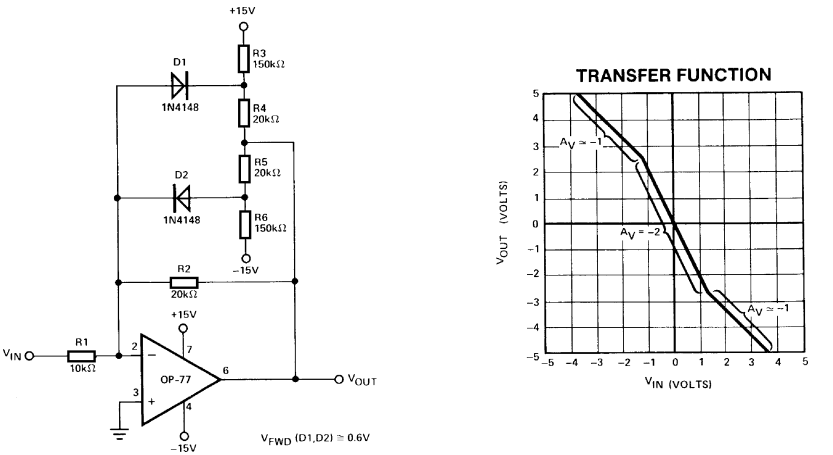


图 25　分段线性放大器(递减增益)

该电路可用于线性化非线性输入信号，也可用于从线性输入创建非线性输出函数。当 $V_{OUT}=0$ V 时，D1 和 D2 皆反向偏置，且 $V_{OUT}/V_{IN}=-R2/R1$。当 V_{IN} 变成正值时，V_{OUT} 根据该增益变成负值，直到达到某个阈值，$-(V_{OUT}+V_{FWD})/R4=15\ V/R3$，这时，D1 成为正向偏置。对于 V_{IN} 的更大正值，相应增益为：

$$\frac{V_{OUT}}{V_{IN}}=-\frac{(R2\cdot R4)}{(R2+R4)R1}-\frac{R2\cdot V_{FWD}}{(R2+R5)V_{IN}}$$

当 V_{IN} 变成负值时，情况与之类似。当超过 D2 变成正向偏置的点 $(V_{OUT}-V_{FWD})/R5=15\ V/R6$ 时，增益为：

$$\frac{V_{OUT}}{V_{IN}}=-\frac{(R2\cdot R5)}{(R2+R5)R1}-\frac{R2\cdot V_{FWD}}{(R2+R5)V_{IN}}$$

可添加其他二极管/电阻组合，以进一步调节增益。

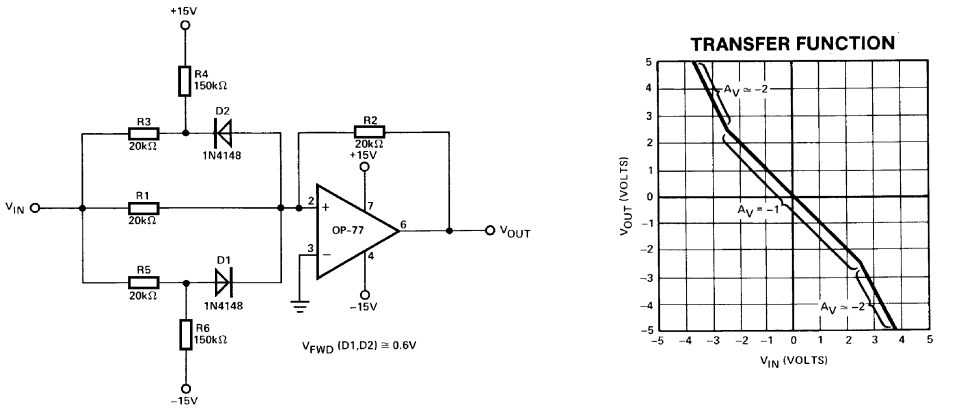


图 26　分段线性放大器(递增增益)

本电路通过增大增益使其超过固定阈值,来实现线性到非线性或非线性到线性的转换。当 $V_{IN}=0$ V 时,D1 和 D2 皆反向偏置,且 $V_{OUT}/V_{IN}=-R2/R1$。随着 V_{IN} 变成正值并超过阈值,$(V_{IN}-V_{FWD})/R5=15\ V/R6$,D1 导通,增益为:

$$\frac{V_{OUT}}{V_{IN}}=-\frac{R2(R1+R5)}{(R1\cdot R5)}+\frac{V_{FWD}\cdot R2}{V_{IN}\cdot R5}$$

随着 V_{IN} 变成负值并超过阈值,$-(V_{IN}+V_{FWD})/R3=15V/R4$,D2 导通,增益为:

$$\frac{V_{OUT}}{V_{IN}}=-\frac{R2(R1+R3)}{(R1\cdot R3)}+\frac{V_{FWD}\cdot R2}{V_{IN}\cdot R3}$$

可添加其他二极管/电阻组合,以进一步调节增益。

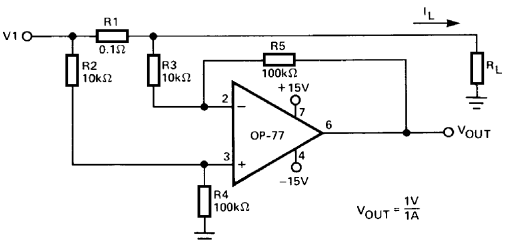


图 27　电流监控器电路

本多功能监控器电路通常可以检测到±15 V 电源范围内(保证|V1|<14.3V)的任意电流。这种特性使其成为全桥驱动器等应用中电流检测的理想选择,此类应用中,电流为双向且伴随有较大的共模电压变化。OP-77 的 CMRR 为 120 db,该放大器对共模误差的影响可以忽略不计,仅剩下电阻比率不相等所导致的误差。理想情况下,R2/R4=R3/R5。

可通过 R4 调节。

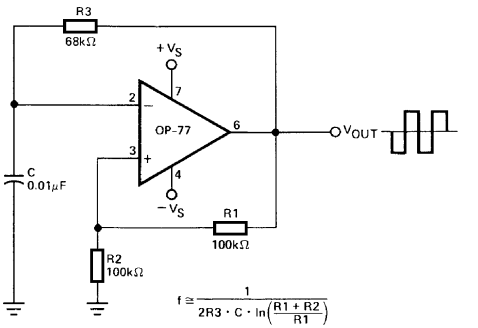


图 28　自激方波振荡器

这种简单的振荡器,在如图所示的器件值下,可产生 1 kHz、±(V_S − 2 V)的方波输出。

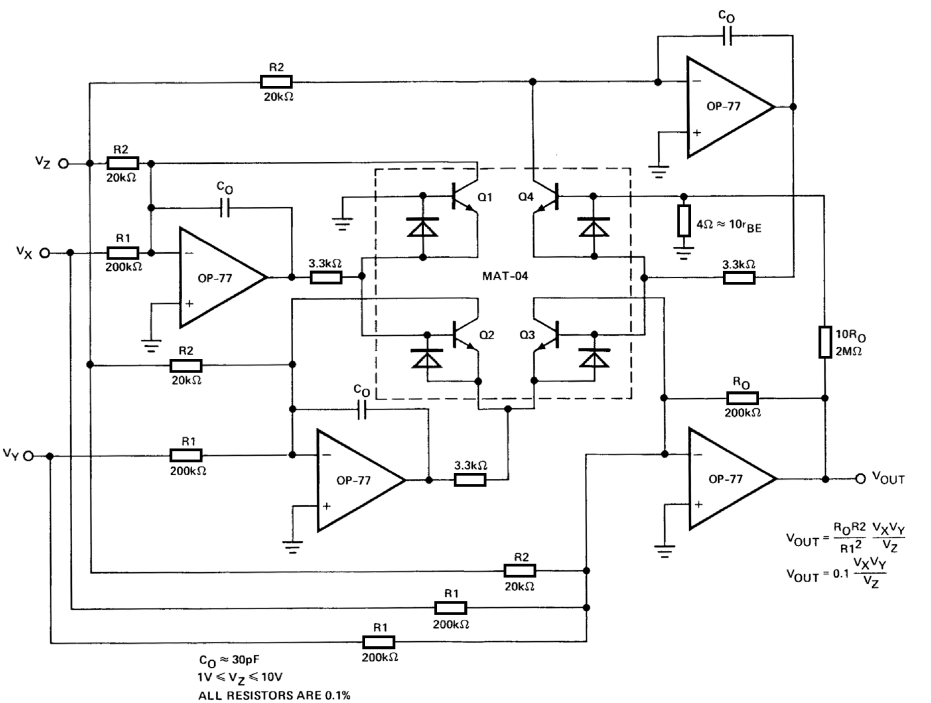


图 29　精密模拟乘法器/除法器

通过低发射极电阻 r_{BE} 和 MAT－04 四路晶体管阵列出色的 V_{OS} 匹配,本乘法器/除法器实现了优异的性能。在该电路中,晶体管导致的线性误差率低于±0.1%。OP－77 的 V_{OS} 低于 25 μV,有助于维持精度。即使是较高的精度,失调电压也可被消除。

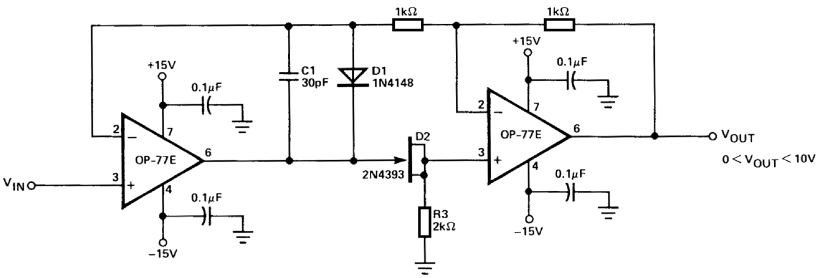


图 30　精密绝对值放大器

当输入在微伏至伏的范围内变化时，高增益和低 TCV_{OS} 可确保精确运算。在本电路中，对运算放大器而言，信号始终表现为共模信号。OP－77E 的 CMRR 为 1 μV/V，可确保误差小于 2 ppm。

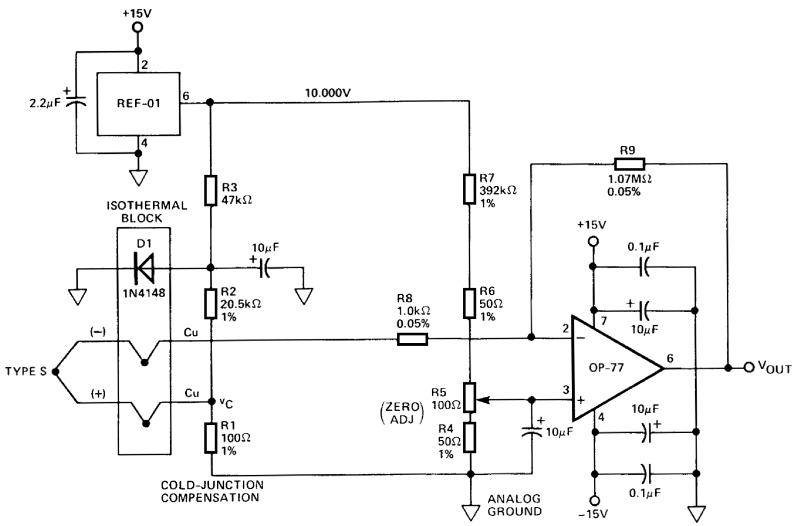


图 31　带冷结温度补偿的热电偶放大器

可利用 OP－77 的高增益、低噪声和低失调漂移特点，创建线性性能优异的热电偶放大器。这些特点相结合，成就了优于±0.5 ℃的总体精度。

冷结补偿由 R1、R2 以及与热电偶端接结等温安装的 D1 来实现。当电路稳定约 15 分钟后，通过 R5 进行校准。在端接结上用一根铜丝进行短路，以便模拟 0 ℃冰点然后调节 R5，得到 0.000 V 输出。接下来取下短路铜丝，放大器即可使用。

这种放大器可用于 S、J 和 K 三种类型的热电偶器，相应电阻值如下表所列。这里选择了 R9，以便在 1 000 ℃测量值下，输出＋10.000 V。

类型	塞贝克系数,α	R1	R2	R7	R9
K	39.2 μV/℃	110 Ω	5.76 kΩ	102 kΩ	269 kΩ
J	50.2 μV/℃	100 Ω	4.02 kΩ	80.6 kΩ	200 kΩ
S	10.3 μV/℃	100 Ω	20.5 kΩ	392 kΩ	1.07 MΩ

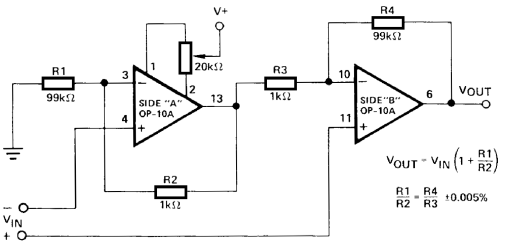


图 32　仪表放大器(双运算放大器设计)

差分放大器拥有较高的输入阻抗,电源抑制比大于 100 dB。由于高电路增益出现在“B”侧,因此应根据 V_{OUT} 调整“A”侧失调。这样做同时也会纠正“B”侧失调电压。对于所给电路值,$A_V=100$。

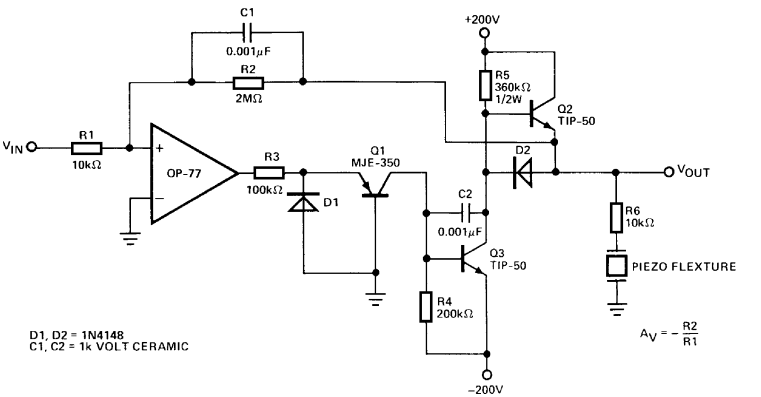


图 33　±200 V 低失调运算放大器

OP-77 是该高电压放大器的核心,这种放大器设计用于驱动精密定位应用中的压电挠曲器件。借助高增益和低失调电压特性,OP-77 可为压电器件提供精确、稳定的驱动电压,从而轻松控制可预测、可重复的亚微米级行为。

OP-77 的输出通过共基连接的 Q1 向 Q3 的基极产生成比例驱动电流。Q3 与偏置电阻 R5 共同构成一个 A 类放大器,晶体管 Q2 只是一个用于输出电流增强的发射极-跟随器。R6

是必不可少的,其作用是防止因放大器输出端的压电器件中的电容负载所导致振荡。

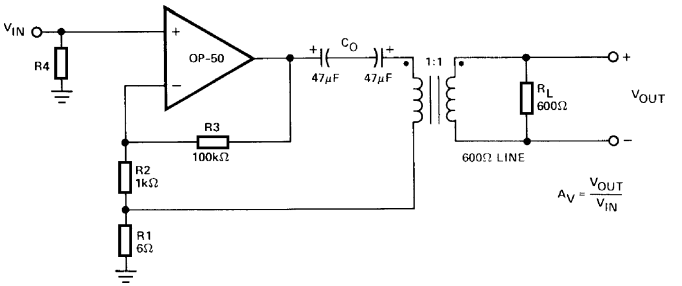


图 34　阻抗转换放大器

这是一种高效、灵活的电路,用于仿真等于负载阻抗的源阻抗。根据定义,若 $R_S=R_L$,则

$$A_V=\frac{A_{V(UNLOADED)}}{2}$$

无负载增益约为 R3/R2。加载输出时,第二个反馈环路将闭合,其增益 $A_V\approx R_L/R1$ 与 $A_{V(UNLOADED)}$ 相并联,结果有:

$$A_{V(LOADED)}=\frac{A_{V(UNLOADED)}\cdot AV}{A_{V(UNLOADED)}+AV}$$

若 $R3/R2=R_L/R1$,则

$$A_{V(LOADED)}=\frac{A_{V(UNLOADED)}}{2}$$

这些近似数值假定,R1≤R2 且 R2≤R3。OP－50 不要求对所示电路值进行补偿,并可轻松驱动 600 Ω 线路。

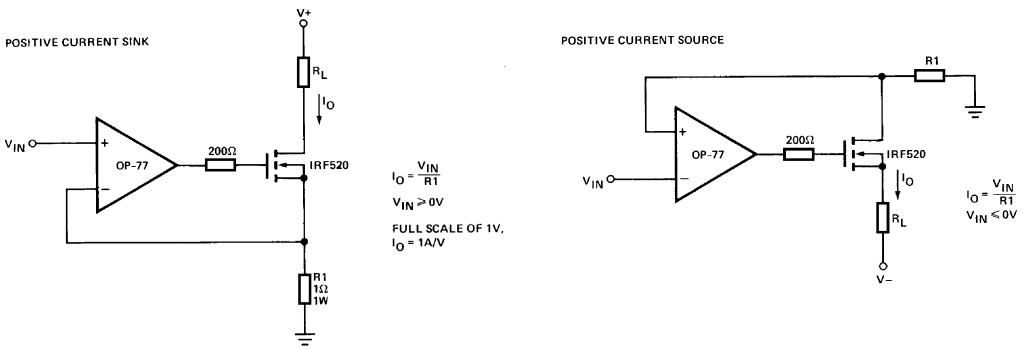


图 35　精密电流吸收器

这些简单的高电流吸收器要求负载在电源与电流吸收器之间。在此类电路中,OP－77

的高增益、高 CMRR 和低 TCV_{OS}有利于确保获得高精度。

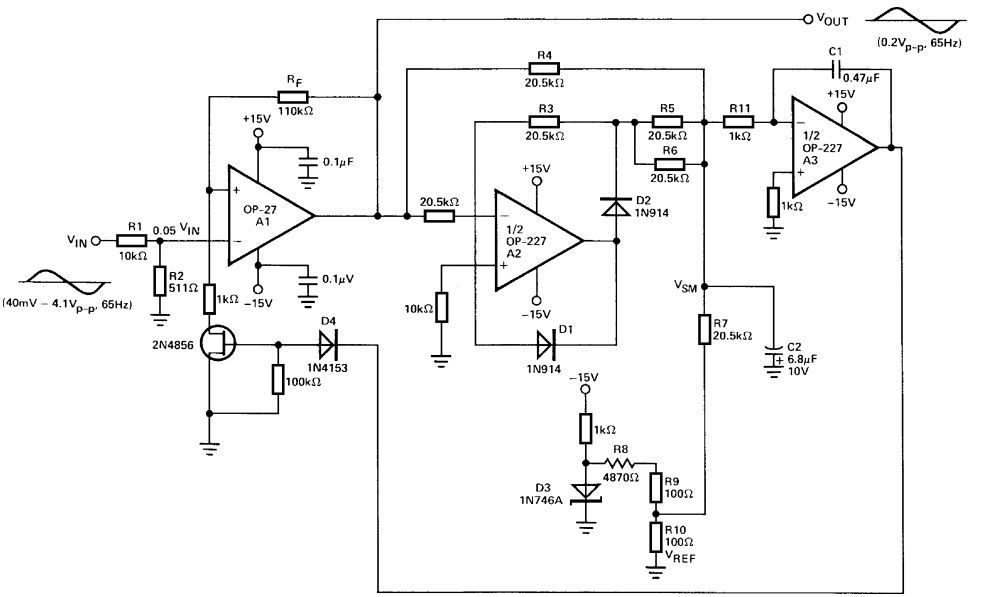


图 36　低噪声 AGC 放大器

本电路利用一个 JFET 晶体管在 2 十倍程(two－decade)输入电压范围内，对低噪声 OP－27 放大器的增益进行控制。对于 40 mV 至 4.1 V 峰-峰值范围内的输入，AGC 可维持 0.2 V 的峰-峰值输出。

放大器 A2 对 V_{OUT}进行绝对值运算，并将结果与电容 C2 上的 0.2 V 参考电压求和。该总和 V_{SM}与零的偏差由 A3 放大，且控制着 JFET 的栅极。如果 V_{OUT}的峰-峰值振幅超过 0.2 V，V_{SM}会变成正值并使 JFET 栅极变成负值。这会增加 JFET 的通道电阻，并降低 A1 的增益。当 V_{OUT}低于 0.2V 峰-峰值时，正好与此相反。

选择 C1 和 C2 的值时需要着眼于优化电路在既定输入电压频率下的响应时间。本例针对 65 Hz 信号而设计。对于更高的频率，需要为 C1 和 C2 选择更小的值，以加快 AGC 响应时间。

这种配置允许对运算放大器的最大输出电压进行调节。低于削波电平时，电路增益为 A_V＝－R2/R1。当 V_{OUT}上升至(V_H＋1.4 V)以上时，Q1 的基极/发射极变成正偏，允许集电极电流流动至求和节点，从而实现 V_{OUT}箝位。当 V_{OUT}降至(V_L－1.4 V)以下且由 Q2 箝位时，会发生与此类似的行为。

OP－421 是该可变静噪放大器的核心，所需电源电流不到 2 mA (R_L＝∞)。A1 提供一个高阻抗输入放大器，其中，A_V＝1＋R2/R1。其输出驱动着一个单位增益输出缓冲 A4，以及一

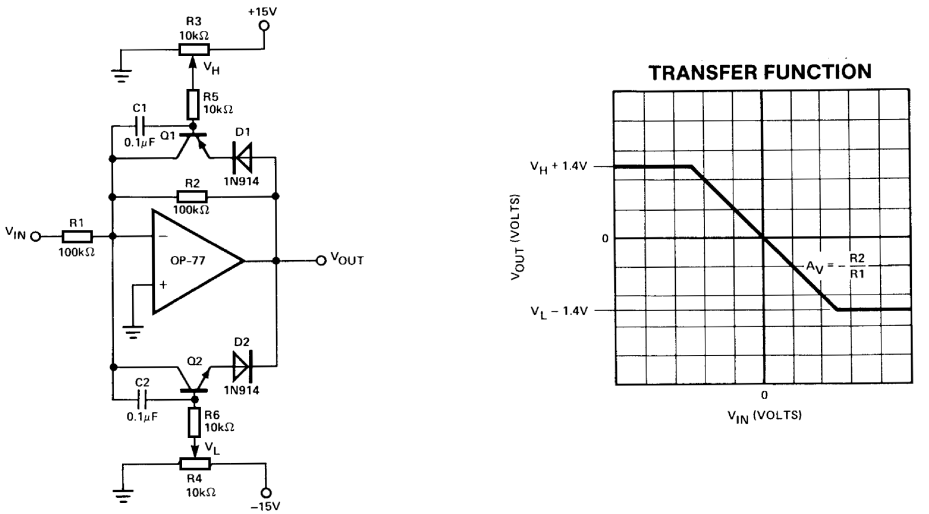


图 37　带有源输出削波的放大器

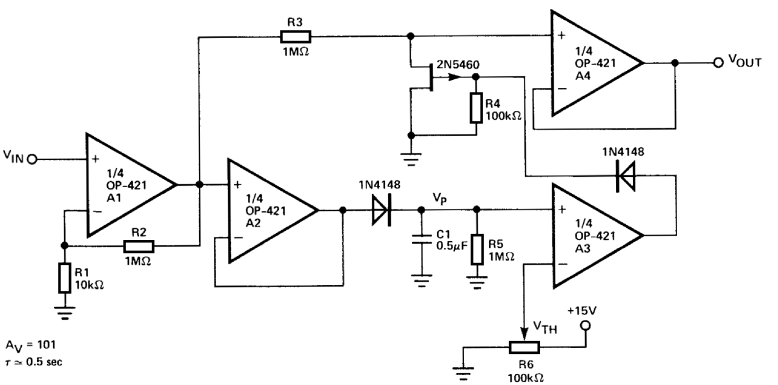


图 38　带静噪功能的低功耗放大器

个峰值检波器,其时间常数由 C1 和 R5 设定。当峰值检波器的输出 V_P 超过可调整阈值 V_{TH} 时,比较器 A3 驱动 P 沟道 FET 的栅极至高电平,将其关闭。当输入信号电平较低时,V_P 降至 V_{TH} 以下,FET 开启,A4 输入箝位至地。

AN－211 应用笔记
Alexander 电流反馈型音频功率放大器*

作者：Mark Alexander

本应用笔记由 Mark Alexander 撰写，他于 1981 年获得多伦多大学电子工程学士学位。Mark 是 ADI 公司的咨询师，在本文中描述了一种独特的功率放大器拓扑结构，这是他长期关注音频功率放大器设计并认真聆听音频系统的结果。

本文所述的电流反馈设计不仅能满足传统功率放大器的音频要求，而且具有额外的高速和高带宽优势(200 V/μs 压摆率、1 MHz 带宽)，因而可提供出色的动态性能，实现非同凡响的音质。

简　介

功率放大器设计一直是一个充满争议、众说纷纭的音频设计领域，尽管这方面的论文已经不下数十篇。许多不同的拓扑结构均源自 20 世纪 50 年代晚期和 60 年代早期相对朴素的固态功率放大器设计；在这种设计的影响下，产生了几种非常独特且具原创性的设计。在早年间所构建的晶体管式放大器中，有相当一部分只不过是用较低电压供电轨取代真空管电路，其性能水平与人们的期望相去甚远。其中一些产品的音质甚至明显不及采用热电子技术的前代产品。音频功率放大器设计的真正革命发生于 20 世纪 70 年代，导火索是直接耦合、完全互补设计、伪 A 类偏置和电流倾注等创新技术，以及对动态交调失真测试及其与压摆率的关系的重要性的发现。遗憾的是，这之后大量冒出的所谓“新型”放大器设计，常常只是在 70 年代产生的设计基础上更新一些较旧的电路，对输入级、输出级或增益级稍作改进。

一些设计人员证明了换轨输出级的可行性，它可以改善大放大器的功效比，使通常必需的大量输出晶体管散热器得以减少，从而大幅降低功耗。但是，不同供电轨之间的输出级切换会导致“切换”失真，因此这种设计并不受欢迎。高输出功率的获得当然不应以工作特性变差为代价，但某些类型的放大器却是的确如此。虽然一些精巧的设计技术可以实现极为出色的性能，但电路复杂度却大大提高。还有一些放大器完全摒弃了大家熟悉的负反馈原理，其发明者声称他们的电路能够提供“更自然、更逼真”的音质，但失真性能往往较差。就整体而言，大部

* 正在申请专利。本文所述的放大器仅供参考，限制使用，本文并未默示任何授权。允许读者构建一个立体声放大器供其个人非商业性使用。关于其他用途，请联系 Analog Devices 洽商授权。

分音频功率放大器基本上都是单芯片电压反馈型运算放大器(如4136等)的分立式拷贝,但为了减少晶体管数量,无一例外地进行了简化。

本应用笔记的目的是向音频设计人员介绍一种真正的新型功率放大器拓扑结构,而不是对现有设计的改进,可实现与最佳固态设计(电压反馈型或其他设计)不相上下的优异性能。这种新型拓扑结构完全抛弃了多数放大器常用的全局性电压反馈原理,转而采用基于电流反馈原理的设计。除了选择基本核心放大器设计之外,本笔记还讨论了成功实施设计需要解决的许多重要实际问题。绝大多数情况下,良好的基本放大器拓扑结构并不足以保证最终设备的性能符合最初预期。因此,本笔记也涉及其他主题,例如:电路板布局、器件选择、并行输出器件、高电流线路的布线和散热设计等。

关于反馈的背景知识

开始剖析新型音频放大器电路之前,就电压反馈型与电流反馈型放大器之间的工作特性差异介绍一些背景知识是合适的。读者以前很可能没有接触电流反馈型放大器,因此有必要先概要介绍电压反馈,然后谈谈电流反馈的优势。通过这样的讨论,读者将明白为什么利用这种相对较新拓扑结构的电路如此重要。音频放大器的带宽通常是最重要的特性之一,因此有一个能简单计算上部−3 dB点的公式是非常关键的。将电流反馈型放大器及其伴随反馈网络简化为有典型电路模型,以便进行节点分析,是获得紧凑但具有合理精确度的频率响应表达式的关键。附录A对该电路进行了详尽的分析。

电压反馈电路的理论分析及相应的一些常见批评已在其他论文中详尽说明,故本文不再赘述。开发这种新型功率放大器设计的原动力是人们对电压反馈电路所能实现的性能普遍不满,因此讨论一下后者的缺点是值得的。这将为深入讨论电流反馈型放大器(分析见附录A)提供一个背景。虽然跳过分析部分不会影响本笔记的连贯性,但我们鼓励读者查看该部分。

应用电压反馈所产生的一个特性是增益带宽积恒定。如果既要合理的高增益,又要实现宽闭环带宽,则该特性会是一个问题。例如,一些极高电压功率放大器可能要求增益高达50,同时要求带宽为数百kHz,这显然意味着,增益带宽积需在10 MHz～20 MHz范围内。这是很难实现的,尤其是对于高压设计。电压反馈型放大器的另一个问题是其压摆率通常受限于跨导级;跨导级的最大输出电流是有限的,一般等于差分输入晶体管对的尾电流,用于对补偿电容充电。大信号音频功率放大器非常需要高压摆率,这就要求使用较大的输入级尾电流和较小的补偿电容值。遗憾的是,为了保持放大器的稳定性,如果减小补偿电容值,则输入级必须有一定的衰减(以降低其跨导),导致开环增益减小。这种操作会减小音频频段可用的环路增益,导致THD积增大,因为环路增益具有降低开环放大器失真的作用,大部分失真源于高

度非线性的输出级。归根结底,必须在稳定性、开环增益与压摆率三者之间进行艰难的取舍,同时不得影响整体交流性能和瞬态响应。显而易见,全局性电压反馈方案并不一定是超高性能音频功率放大器的最佳选择;在某些情况下,使用这种拓扑结构甚至无法达成所有设计目标。

引入电流反馈型运算放大器的最初原因,是它克服了电压反馈型放大器所表现出的带宽变化(与闭环增益成反比)问题。不过,当增益提高到单位增益以上时,电流反馈型放大器仍会显示出细微的带宽变化,但比起电压反馈型小得多。事实上,在闭环增益变得相当大(约 50)之前,电流反馈型放大器的行为都不会与电压反馈型放大器一样。图 1 中一个电流反馈型放大器的简化模型显示,它使用一个单位增益输入缓冲器,其输出电流通过一个双向电流镜像馈入跨导增益级。此处产生的电压经过缓冲后,馈至输出端。R_T 值一般高达数百千欧,甚至数兆欧。R_{INV} 是输入缓冲器的输出电阻,反馈电阻 R_1 和 R_2 设置输入至输出电压增益,其方式有点类似于传统运算放大器的设置方式。不过,这里是误差电流 I_1 支持输出电压,而不是误差电压。

有限增益带宽积的概念也可以应用于电流反馈型放大器,作为其性能的一种衡量,不过仅在高增益时才有意义。可以说这种拓扑结构的最重要贡献是,输出压摆期间补偿电容可用的充电电流量与实际输出电压和最终输出电压二者之间的差值成比例,如同简单的 RC 电路一样。因此,理论上这种拓扑结构没有压摆率限制,因而对音频功率放大器极具吸引力。但是,实际电路约束条件必定会对电流反馈型放大器的增益级可以处理的最大电流水平做出限制,这就会使压摆率变为有限的值。不过,对于给定静态电源电流,这种电路可以实现的压摆率一般要比对应的电压反馈型高出 5 倍(或更多倍)。相比于电压反馈,电流反馈是功率放大器更合乎逻辑的选择,下面将证明这一点。

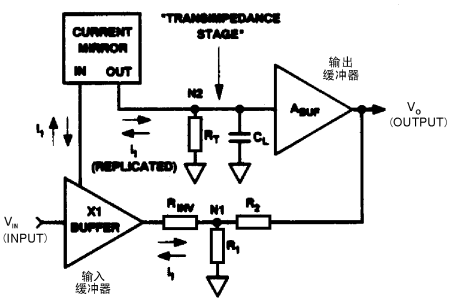


图 1　电流反馈型放大器模型显示误差电流 I_1 决定整体输出电压

功率放大器电路拓扑结构

考察实际放大器电路之前,我们先考虑图 2 的简化框图,以了解整个设计在系统层次上如何工作。这将使最终放大器电路更易于理解。从图 2 可以看出,这是一个不合常规的设计,两个运算放大器输入级馈入一个增益级和功率输出缓冲器。不过,一次考虑一个模块的话,将更容易明白各主要部分之间如何交互。

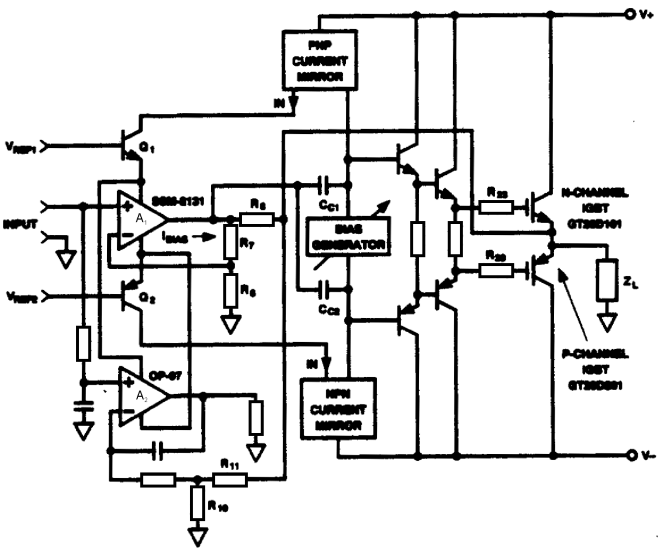


图 2　放大器的简化框图显示输入放大器 A_1 和 A_2 馈入一个共增益级和输出缓冲器

输入级

此功率放大器所用的输入缓冲器只是一个传统的电压反馈型运算放大器，原因是它具有出色的音频特性以及合理的高输出电流能力。这可以确保放大器整体性能的限制因素将是电流反馈增益模块，而不是输入级。输入放大器 A_1 的输出电流取自其电源引脚，并馈至一对共基级联晶体管的发射极，以向运算放大器提供稳压直流电压。乍看之下，这种连接可能相当奇怪，因为 A_1 的电源引脚用作输出，而其输出则用作输入。不过，这与图 1 所示模型是一致的，因为输入缓冲器的输出电流必须经由双向电流镜馈入跨导增益级。正是在这里最终产生高输出电压，之后由单位增益输出级缓冲。A_1 的输出级为 AB 类，因此其输出电流会发生半波整流，导致两个电流镜接收到互补的输入电流。当 A_1 提供输出源电流时，上电流镜的电流会相应地增加，下电流镜的电流则相应地减少。这就使得跨导级的输出端电压具有正摆幅。如果 A_1 提供吸电流，情况正好相反。像这样的电流模式增益级配置是完全互补型和真正推挽型，因而其偶数阶失真应当很低。请注意，A_1 的静态电源电流正好用来偏置以各电源轨为基准的两个电流镜，从而为跨导级和偏置电压发生器提供一个适当的工作点。

大部分商用电流反馈型放大器的输入缓冲器级具有单位增益，并且一般为开环设计。这里使用运算放大器作为输入级，因此可进行配置，以提供一定的增益。这非常容易实现，只需将分流电阻抽头调至 A_1 输出端的地。因此，放大器整体的中频带增益为：

$$A_V=\left(1+\frac{R_7}{R_6}\right)\left(1+\frac{R_8}{R_6+R_7}\right) \quad (1)$$

增益级和频率补偿

与各供电轨相连的两个电流镜的输出馈至可调电压偏置发生器，为互补 MOS－IGBT(金属氧化物半导体绝缘栅双极性晶体管)输出级的 AB 类操作提供必要的偏置。在放大器的工作频率范围内，该偏置发生器具有极低的输出阻抗。C_{C1} 和 C_{C2} 提供补偿；使用两个电容而不是一个的目的是保持增益级结构的对称性。与图 1 所示简化电流反馈模型不同，此设计的补偿电容返回至反馈求和节点，而不是地。当放大器的负载阻抗非常低，比如为扬声器时，这种连接对放大器步进响应会产生非常有利的影响。

IGBT 发射极跟随器输出级(例如此放大器所用的输出级)的传递函数含有两个极点、一个实数零点以及略小于 1 的一般直流增益项。如果放大器驱动高值负载阻抗，例如单单驱动反馈电阻，则两个输出级极点的频率会相当高(通常高于 20 MHz)，在放大器通带内极点几乎不会贡献超额相移。如果负载与放大器的输出相连，情况将大不一样。此时，输出级中的两个极点会分离的非常远，主导极点的频率变得足够低，该极点在放大器通带内的较低频率上会贡献超额相移。如果使用图 1 中的补偿方案，上述情况可能会造成严重问题，因为它可能会在方波边沿上引起不良响铃振荡。图 2 的补偿方案通过插入高频闭环零点来克服这一问题，它一般会使放大器更加稳定。此外，与原方案相比，这种补偿安排还允许使用较小的电容。附录 A 显示了使用此替代补偿方案时放大器的完整响应。假设小信号跨阻 R_T 相当高，并且输出缓冲器增益接近于 1，则闭环极点和零点所在的频率由下式确定：

$$f_{POU} \cong \frac{1}{2\pi\left(2R_8 + \frac{R_8}{R_6 + R_7}R_{INV}\right)C_{C12}} \tag{2}$$

并且

$$f_{ZERO} = \frac{\left(1 + \frac{R_8}{R_6 + R_7}\right)}{4\pi R_8 C_{C12}} \tag{3}$$

其中 C_{C12} 为 C_{C1} 与 C_{C2} 之和。请注意，如果 R_{INV} 的值相当小，则零点所在频率大约等于闭环带宽乘以电流反馈环路的增益。这些公式以及公式(1)，是确定此放大器的增益和小信号带宽所必需的设计公式。稍后会看到，该电路的数学理论分析与实际测量结果之间的确具有很好的相关性。

驱动器与输出级

相对而言，功率放大器的这部分设计相当传统，没有尝试采用误差校正或伪 A 类偏置方案来降低输出级交越失真。此放大器的主要设计目标是宽带宽和高压摆率，跨导增益级之后的任何附加电路都可能会降低闭环稳定性。此外，让足够高(但不是过高)的空闲电流通过输

出晶体管也可以实现低交越失真。因此,我们选用简单的双发射极跟随器驱动器级来缓冲增益级所产生的电压,并将其馈入功率 IGBT 的栅极。此驱动器级能够在输出压摆的同时,向 IGBT 栅极电容提供数百毫安的充电电流,这在像这样的高速设计中是必须的。

直流控制放大器

此额外输入级的作用是提供至主输出的精确、低漂移、直流增益路径,它独立于直流特性不佳的交流增益路径。在此放大器的原始版本中,两个电流镜中使用了昂贵的精密匹配 NPN 和 PNP 双晶体管,但未使用直流控制放大器。当时我们错误地认为,只要输入缓冲器具有合理的低输入失调电压,则各电流镜中晶体管的精密匹配将导致输出失调电压非常低。后来发现,对于电流反馈型放大器并非如此。两个电流镜之间的任何不匹配都会导致一定量的偏置电流出现在输入缓冲器的输出端上,必须经由反馈电阻 R_8 流至输出。它无法经由 R_6 和 R_7 流至地,因为这些电阻中的电流仅由输入缓冲器的输出上出现的电压设置。因此,当不使用直流控制放大器时,输出失调电压为:

$$V_{OOS}=V_{IOS(A1)}\left(1+\frac{R_7}{R_6}\right)\left(1+\frac{R_8}{R_6+R_7}\right)+I_{BIAS}R_8 \tag{4}$$

一般而言,使用低失调运算放大器可以使 V_{IOS}(A_1)变得非常小。遗憾的是,输出端偏置电流 I_{BIAS} 在静态条件下可能高达 100 μA;如果功率放大器驱动器板上的两个电流镜之间存在温度梯度,则 I_{BIAS} 甚至会更大。这很容易导致输出失调电压超过 100 mV,并随着放大器温度升高而变化。当连接扬声器与放大器的继电器通电时,如此大的失调电压很可能会产生听得见的咔嚓声,这一般会令人不快。

这些问题的解决办法是通过一个低频伺服环路来控制直流输出电压,使之不受主电流反馈增益路径中的任何低频电流或电压波动的影响。使用第二个低功耗精密运算放大器 A_2 有利于问题的解决,该放大器配置为交越频率极低(小于 5 Hz)的积分器。低交越频率确保该积分器不会对整个放大器在音频频段内的性能产生任何影响。从主输出端至该积分器的输入端应用电压反馈,中间经过电阻 R_{10} 和 R_{11},二者设置闭环直流增益。令该增益与公式(1)所给出的增益相等。如图 2 所示,A_2 驱动与地相连的电阻,因此其表现就像是一个运算跨导放大器,输出电流取自其电源引脚。然后,此补偿输出电流馈至两个共基稳压器晶体管,并在其中与来自 A_1 电源引脚的信号电流相加。这样就会迫使 A_2 的输出电流几乎与 I_{BIAS} 刚好抵消,因为该积分器的直流增益与跨导级所产生的附加增益结合后非常高。因此,DC 时积分控制环路会使电流反馈环路完全无效,输出失调电压从公式(4)所得出的值降至:

$$V_{OOS}=V_{IOS(A2)}\left(1+\frac{R_{11}}{R_{10}}\right) \tag{5}$$

这意味着,A_2 选择适当的低失调放大器,就可以使输出失调电压变得任意小。至于成本

方面,由于电流镜中不必使用昂贵的 NPN 和 PNP 匹配双晶体管,因此用节省下来的成本补偿额外运算放大器的成本绰绰有余。

放大器电路设计

该放大器一个通道的完整电路图如图 3 所示,相关元件列表请参考附录 B。此设计使用 2 个 IC 运算放大器,增益级和驱动器级中有 17 个双极性晶体管,输出级中至少使用 2 个互补的 Toshiba IGBT 功率晶体管。这些最新推出的器件本质上与功率 MOSFET 相似,同样具有极高阻抗输入端(栅极)和平方律传递特性,但采用略加修改的双扩散 MOS 工艺制造。与功率 MOSFET 不同的是,对于给定芯片尺寸的 N 沟道和 P 沟道晶体管,这些器件的电流处理能力一般较高。因此,与使用 MOSFET 相比,IGBT 输出级的芯片尺寸可以更小,从而显著节省成本(尤其是 P 沟道晶体管)。此放大器中的驱动器级具有高峰值电流驱动能力,可以轻松应付输出级中的多对功率器件,但本文所述的版本只使用了一对 250 V、20 A IGBT。驱动器板和输出级的电源电压可以在±20 V～±75 V 范围内。安装在紧凑的驱动器板上的大部分器件均很容易购得,且价格不高,其布局如图 4 所示。

输入级之前有一个截止频率约为 2 MHz 的输入滤波器,其目的是减小潜在的 RF 干扰问题,并消除在输入端浮地状态下上电时放大器振荡的可能性(最初开发此拓扑结构时注意到了这个问题)。该滤波器由 100 Ω 输入电阻和 750 pF 并联电容组成。一个 100 kΩ 电阻与 A_1 输入端的地相连,如果输入端无意中开路,它将提供必要的对地直流偏置电流路径。放大器整体增益由 R_6、R_7 和 R_8 设置,将这些电阻的值代入公式(1),可得增益为 24.087 dB或 27.64 dB。如果希望电路提供更大增益,则应改变 R_6 和 R_7 的值,但二者之和应保持约等于 50 Ω,以便电流反馈部分的增益保持不变(约为 16 倍)。例如,简单地互换 16.5 Ω 电阻与 33.2 Ω 电阻,输入级增益将变为约等于 3,放大器整体增益将提高至 48.47 dB 或 33.7 dB。事实上,在输入级的带宽降至放大器其余部分的带宽以下之前,输入级的增益最高可达 20 dB。

两个共基稳压器晶体管(Q_1 和 Q_2)为运算放大器提供稳定的电源电压,其基准电压源实际上是用作齐纳二极管(Q_{14} 至 Q_{17})的两对标准 NPN 双极性晶体管(2N3904a)。这些晶体管串联连接(集电极引脚剪断),每对晶体管的净击穿电压约为 15 V。使用这种看起来较为复杂的配置,而不是明显更为简单的 15 V“齐纳”二极管,是因为我们有非常充分的理由。实际上,以这种方式连接的两个双极性晶体管所表现出的低频噪声明显低于 15 V“雪崩”二极管(这一名称更为恰当),而且性价比更高。10 μF 25 V 钽电容旁路齐纳二极管组合,并且滤除二极管和电源轨的残余噪声;使用钽电容主要是出于成本和尺寸考虑。电路图上标为 R_{BLAS} 的两个电阻(R_1 和 R_2)与各电源相连,用来偏置以齐纳方式相连的晶体管 Q_{14}～Q_{17};选择这两个电阻的要求是:在标称电源电压下(50 V～70 V),约有 1 mA 电流流经电阻。

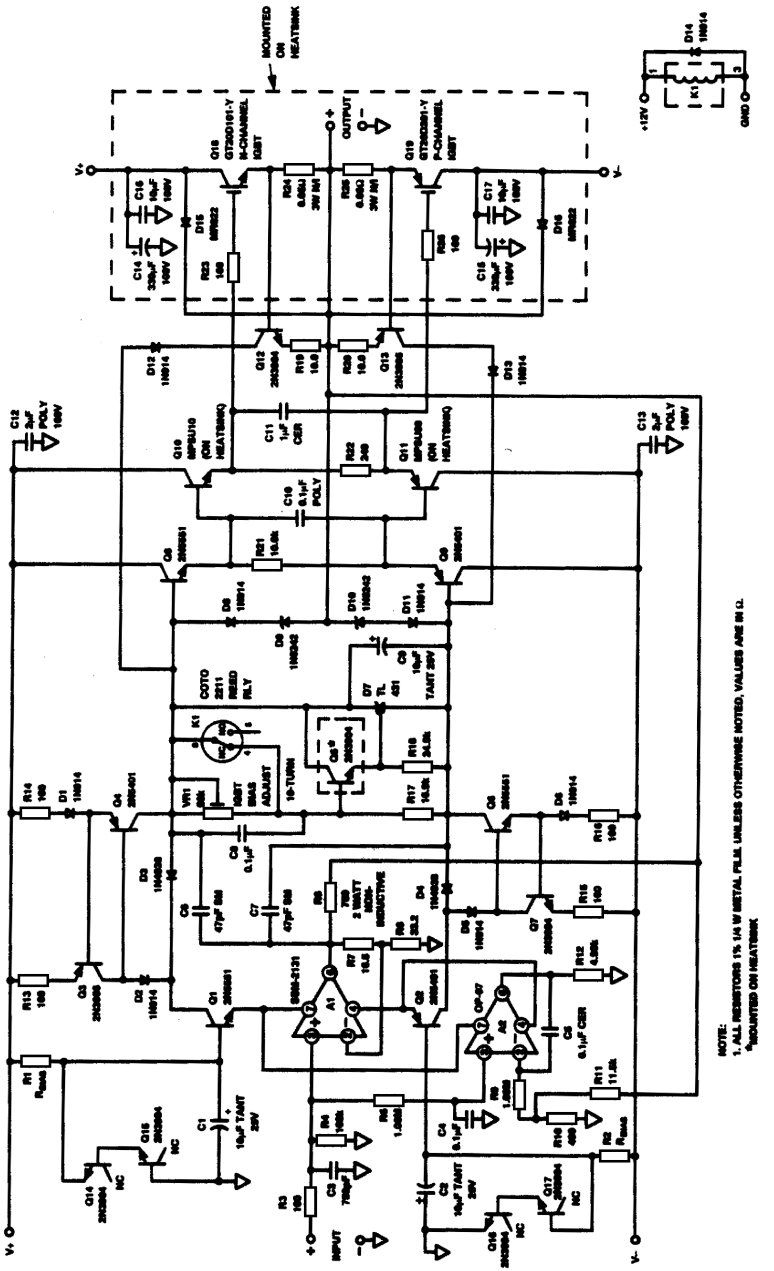


图 3　放大器完整电路图显示:为降低整体成本,电路大量使用低廉的小信号硅器件

两个威尔逊电流镜由低压晶体管、二极管和高压晶体管(2N5551 或 2N5401)组成,与各电源轨相连,并且由 Q_1 和 Q_2 的集电极馈电。这些电流镜利用 100 Ω 1%电阻产生一定的衰减,以提高匹配度。电流镜中含有抗饱和二极管(D_2 至 D_5),用来防止限幅期间任一电流镜中的级联晶体管(Q_4 和 Q_6)发生存储时间问题,因此过驱恢复极快。应当注意,在极小过驱条件下,跨导级中的限幅发生于偏离任一电源轨约 2 V 时,但此级中的硬限幅实际上将取决于输入放大器 A_1 的电流限制。之所以这样,是因为在硬限幅期间,与 A_1 输出端相连的电流求和网络不再平衡,其输出级中可以流过较大的电流。因此,电流镜中的电流迅速提高到 A_1 的最大输出值(通常为 30 mA～40 mA),导致上述 100 Ω 电阻上发生相应的压降。随着放大器在过载区中越陷越深,电流镜中的这种过大电流将导致限幅信号稍稍从电源轨"拉进"。必须确保电路不会长时间处在这种状况下,否则 Q_1 和 Q_2 的功耗将远远超过数百毫瓦的标称额定值。对于典型的 50 V～70 V 供电轨电压,这些晶体管的峰值功耗可能高达 1.5 W～2 W;因此,应避免使用非常大的直流输入信号或低频方波。然而,如果预期会出现这种状况,则 Q_1 和 Q_2 必须有夹式散热器。

这一特定设计中的频率补偿由与反馈求和节点相连的两个 47 pF 补偿电容(C_6 和 C_7)提供,如上文所述,因而总值为 94 pF。选择如此大电容值的原因很简单:它会完全覆盖高阻抗增益节点上存在的任何非线性电压相关电容,从而使放大器带宽保持恒定,不受电源电压变化的影响。在电压反馈型放大器中,如此大的补偿电容通常会让我们担心压摆率太低,但这里可提供高达 30 mA 的电流来给电容充电,而且一般不会遇到压摆率限制问题。

现在已经可以计算放大器的预期频率响应,只需将 C_{C12} 的值 94 pF、R_8 的值 750 Ω、R_7 的值 16.5 Ω 和 R_6 的值 33.2 Ω 代入公式(2)。确定 R_{INV} 的值比较难一点,因为我们必须先验地知道,在放大器的整体－3 dB 点时,A_1 的闭环输出电阻值是多少。解决这一问题实际上涉及一点循环推理,但背后的原理不难了解。如果开始时不考虑 R_{INV} 的影响,则求解公式(2)可得出闭环带宽为 1.12 MHz。有限 R_{INV} 的影响是使带宽降低少许,因此,我们可以对放大器的最终闭环带宽进行预测,利用预测值计算该参数的初始猜测值。假设我们预测最终闭环带宽为 1 MHz。现在,从数据手册中找到 A_1 的开环输出电阻(约为 70 Ω),并将其除以 1 与该放大器在预测的 1 MHz－3 dB 点时的环路增益(约为 7.68)之和,可获得9.11 Ω 的值。将 R_{INV} 的此估计值代入公式(2)中,可知整体闭环带宽的最终结果为 1.034 MHz。这事实上非常接近最初的猜测 1 MHz,因此似乎没有必要再次迭代来获得更为接近的可接受值。现在应当非常清楚,电流反馈型功率放大器似乎很容易获得极宽的闭环带宽,哪怕补偿电容相当大。因此,要使这样的设计真正获得成功而不振荡,精良的电路板布局和布线至关重要。

输出级偏置电压发生器连接在 Q_4 和 Q_6 的集电极之间,由可编程分流稳压器(D_7)构成,NPN 发射极跟随器缓冲器(Q_8)驱动其控制输入。多数应用一般都需要此缓冲器,因为 D_7

(TL431)的控制输入偏置电流只有几微安,但它在这里的作用是对输出级空闲电流进行温度补偿。使用垂直 DMOS 器件(MOSFET 和 IGBT)的偏置输出级的一个常见问题是:在较低电流水平时,对于固定的栅极至发射极偏置电压,V_{TH}减小约 3 mV/℃将导致集电极电流增大。如果晶体管 Q_5 与功率 IGBT 输出级一样牢固地安装在同一散热器上,则随着输出晶体管变热,Q_5 的 V_{SE}将减小。V_{SE}的这种减小约为 2 mV/℃,然后在偏置发生器中乘以约为 3 的系数,从而有助于稳定 IGBT 输出级中的静态电流。也可以在 50 kΩ 偏置调整变阻器(VR_1)上放置一个 C 形继电器,如图所示,使得该放大器可以在输出晶体管上的偏置电压为零的情况下上电。上电期间,此特性可以配合主滤波器电容(及桥式整流器)的阻性浪涌保护方案使用,防止放大器 AB 类空闲电流导致限流电阻上发生静态压降。

还必须提供一些保护机制,防止输出晶体管发生意外,导致其栅极至发射极电压超过±20 V 的最大容许值。因此,将齐纳二极管 D_9 和 D_{10}从偏置发生器的任一端连至主输出,以防增益级与 IGBT 发射极之间的电压超过约 12 V。

IGBT 输出级采用互补发射极跟随器配置工作,空闲电流约为 100 mA,并且含有串联栅极电阻 R_{23}和 R_{26},以便限制频率响应。在中等宽带输出级中,这可以降低寄生振荡倾向。输出级中的电流是在两个低值电阻 R_{24}和 R_{25}上检测,二者与 IGBT 的发射极串联。如果任一电阻上的压降接近 0.7 V,Q_{12}或 Q_{13}将开始从增益级中导走电流,从而限制输出电压。这种方法可以方便地将输出级中的电流限制在安全值以内。发射极衰减电阻(10 Ω)必须与两个限幅器晶体管 Q_{12}和 Q_{13}一同使用,因为该电路在活动状态下有不小的增益,可能会在高频时发生轻微振荡。当输出电流受限时,这些晶体管必须吸收来自跨导级的所有电流(最大为 A_1 的电流限制),因此当放大器进入硬限幅时,10 Ω 电阻上的电压会略微增加。这就导致受限电流的实际值相应地增加,因此,限幅曲线呈略微平缓的形态。

当然,如果预期输出会对地短路,则单靠电流限制并不足以保证功率晶体管的完整性。这是因为,如果电流限制设置得相当高(这实际上是现代放大器非常需要的一个特性),输出级仍然会发生功耗过大的现象。为了保护功率晶体管,通常需要熔断电源至输出级的线路。

实际电路考虑

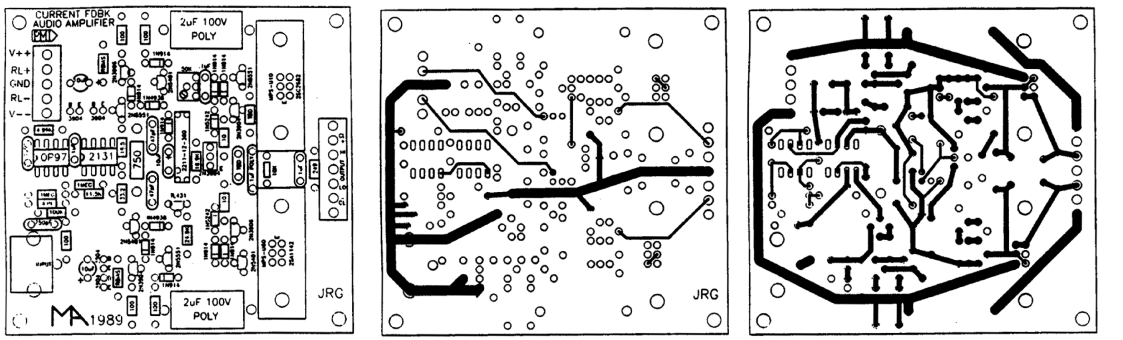
人们常常错误地认为,正确选定功率放大器的拓扑结构之后,构建一个满足所有原始设计目标的完整单元将轻而易举。事实上并非如此,适当解决放大器构造的物理细节问题,可能像驱动电子器件本身的实际设计一样费时费力。

电路板布局

对于宽带宽音频功率放大器,这可能是最重要的考虑因素之一。良好电路板布局的关键

是保持走线长度尽可能最短,并且使整体布局保持极小的物理尺寸。图 4 显示用来实现这种新型拓扑结构的电路板的布局,可以看出,器件封装密度相当高,而边长小于 9 cm。驱动器板的布局在方向上与放大器电路图非常接近,开始于输入级所在的左侧,结束于输出级驱动器所在的右侧。

电源总线沿电路板的顶部和底部边缘布置,从而方便地为各级提供电源。板上的两个复合膜旁路电容实际上有其自己的接地回路,这些接地回路与输入级附近的信号接地总线互不相关。这是一项微妙的改进;在原始布局上,旁路电容与输入级共用同一接地总线,我们在第一批原型上注意到了奇怪的低水平振荡。结果发现,振荡的原因是电路中的初始扰动引起旁路电容对驱动器晶体管(并且最终对输出晶体管的栅极)放电。这种初始扰动最终导致自持续的松弛振荡(频率为数百 Hz),因为随着电容放电,接地总线浪涌足够大,以至于回耦至放大器的输入级。图 4 所示的改进布局没有表现出这种异常。



(a). 顶端丝印　　(b). 顶端布局　　(c). 底端布局

图 4　紧凑的驱动器板包含 IGBT 输出级之外的所有放大器电路

关键器件选择

本设计中的一些电阻需要精心挑选,错误类型的阻性元件会导致意外的性能不佳。特定言之,750 Ω 反馈电阻 R_8 应为特大号完全非感性金属薄膜功率电阻,额定功率至少应为 2 W(因为该器件中的峰值电流可能高达 75 mA)。如果不使用额定功率足够高的电阻,则很有可能导致实际电阻值发生温度调制,而且当存在较大的低频输入信号成分时,放大器整体交调失真将相应地增加。此外,该电阻最好具有低温度系数。输出级中的电流检测电阻(R_{24} 和 R_{25})也应当是低感性或非感性类型。放大器的上升时间很短(约为 350 ns),这意味着负载(从而这些电阻)中可能会出现很大的 di/dt;因此,在快速边沿跃迁期间,过大电感将引起电阻上的电压增加,导致电流限制过早发生。

输入放大器 A_1 对于放大器的整体性能具有举足轻重的作用。它必须具备良好线级音频

运算放大器所具有的全部理想特性(即低失真、高压摆率和宽增益带宽积),此外还必须具有良好的输出电流能力。SSM2131 BiFET 音频运算放大器具有 10 MHz 的增益带宽积和 40 V/μs 的压摆率,足以胜任本设计的要求。此外,积分直流控制级中的放大器 A_2 除了必须具有低失调电压特性之外,还必须具有极低输入失调电流特性。这是因为,为了获得此级所需的长时间常数,使用了与其输入引脚串联的 1 MΩ 电阻。输入失调电流太大将导致这些电阻上出现足够大的差分直流误差(数 mV),从而使低输入失调电压运算放大器完全失去作用。OP－97 充分满足这些要求,输入失调电流仅为 30 pA,失调电压为 30 μV。

并行输出晶体管

这是一个极其重要的问题,因为多数放大器都会使用每通道一对以上的输出晶体管,以便在处理低阻抗负载时输出级不会自毁。输出级的最大功耗随着负载阻抗减小而增大,因此需要确保所有输出晶体管之间充分共享静态和动态电流,这样可使任一输出器件的结壳温度上升幅度保持最小。通过所有晶体管之间的紧密热耦合,以及内置适当大小的串联源镇流电阻,功率 MOSFET 输出级可以实现电流有效共享。没有理由怀疑,如果采用同样的技术,平方律传递特性与之十分相似的功率 IGBT 输出级会表现得不一样。

通常,为使 MOSFET 输出级实现最佳电流共享,源电阻的值应远大于各电阻的 1/gm(在各电阻的理想耗用电流范围内)。跨导在输出级静态点是最低的,因此使用此 gm 值应当能保证整个输出电流范围内的电流共享。遗憾的是,这在实际实施中可能会导致电阻值相当大,当输送的负载电流值较高时,会产生很大的压降。更好的解决办法是对 N 沟道和 P 沟道 IGBT 进行一定量的预先筛选,剔除空闲点时 V_{TH} 和 gm 偏差大于平均值的器件。这样,使用 0.2/gm 至 0.5/gm 范围内的串联发射极电阻就变得可行,从而有助于减小压降。对于本设计所用的 Toshiba IGBT 输出器件,当发射极电流约为 100 mA 时,典型 gm 接近于 1S。例如,如果需要 8 个晶体管输出级,总空闲电流必须为 400 mA,则可以使用 0.2 Ω～0.5 Ω 范围内的串联发射极电阻,同时安装之前应对这些输出晶体管进行有限的筛查。

布线技术

有些放大器设计人员认为电源和输出端布线在设计阶段中的地位最低。但是,这些导线可能会载送大脉动电流,其谐波成分可能远高于音频频段,因此值得为这项工作付出一些努力。要使最终设计的性能接近在原型试验板(导线一般非常短)上测得的性能,布线很可能是必须圆满完成的最重要事项之一。对电源线路布局的控制一般不太严格,但应遵守一些非常简单的规则,以便提高第一次上电成功的可能性。

布线最重要的规则之一是对所有环路中的前向和返回电流路径使用双绞线。这可以减小导线的串联电感,因为电感随着环路截面积增大而增大。从滤波器电容到放大器输出级(和驱

动器板)的所有电源线均应绞绕在一起,如图 5 系统连接图所示。熔丝与电源轨串联,以便在负载意外短路时保护输出级。熔丝应为快速熔断型,额定功率必须适当,不会在峰值输出功率水平下开路。从输出级到扬声器连接器的导线也应当绞绕在一起,如图所示,以便减小其电感。为了保持闭环稳定性,驱动器板与其各自输出级之间的所有互连应当极短。IGBT 的串联栅极电阻应直接连接在这些器件的封装引脚上。

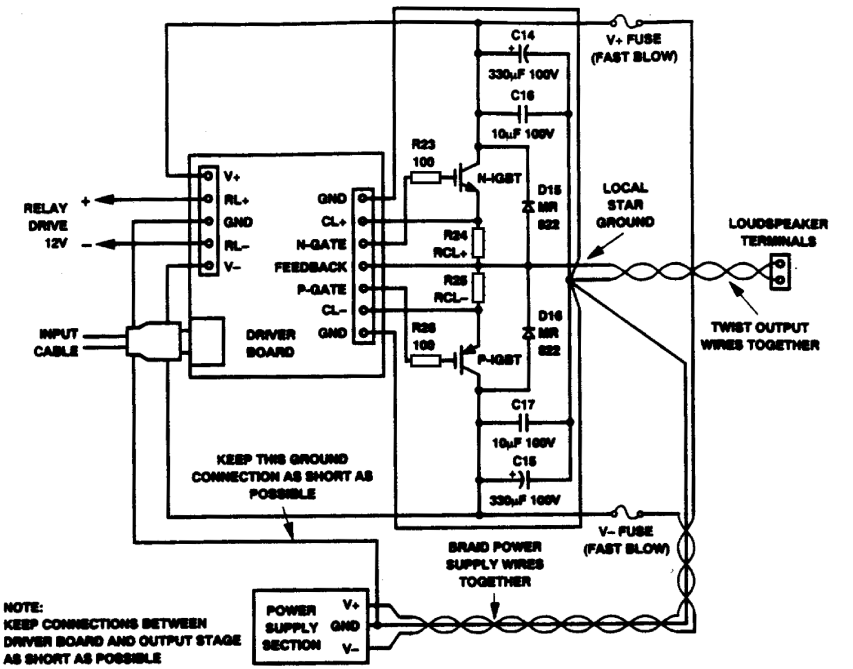


图 5　若要实现低失真,必须适当注意电源布线方案

这些技巧都是确定无疑的正确措施,但有些事情却不那么明显。为输出级供电的正负电源引脚具有半波整流波形,如图 6 所示,因此谐波电流(出现于芯片基本输出频率的偶数倍时)会在电源电容与输出电阻之间形成的环路中流动[2]。在提取负反馈的该点之后,如果这些电源引脚与输出端回路之间存在任何互感,则输出中可能会感生放大器反馈操作无法衰减的偶数阶失真成分。对于 $R_L=8\ \Omega$ 且采用正弦激励的典型放大器,在输出频率 f=10 kHz 时,输出环路中的感生二次谐波成分约为 0.33%/μH 互感。应当注意,感生失真成分的幅度与输出频率成比例(即输出频率提高时,幅度将变大);使电源输入与扬声器布线彼此垂直,可以使该幅度保持最小。因此,输出晶体管应在物理上与电源引脚和输出端线缆相连,如图 7 所示。这种方法可以减小放大器的电源输入与输出路径之间的互耦。

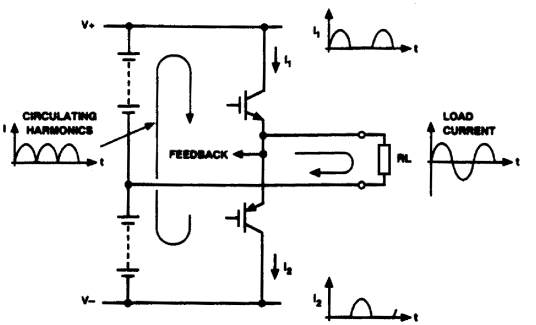


图 6　功率放大器中的谐波电流在电源与 AB 类输出级之间循环流动

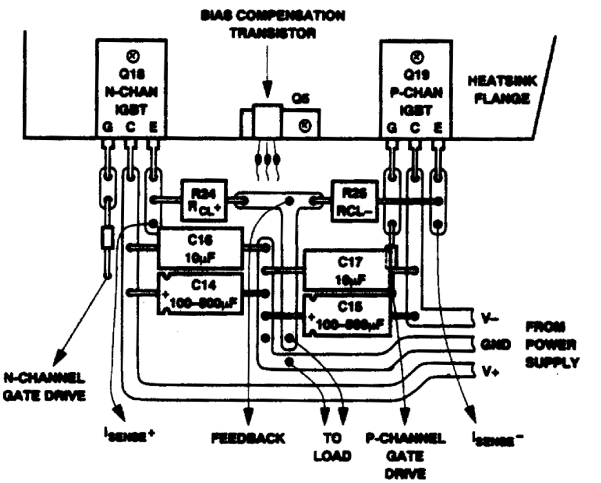


图 7　较佳的输出级布局和器件放置

散热和温度考虑

绝不应低估散热器选择的重要性，如果掉以轻心，过高的结温必定会损坏输出晶体管。在大多数 AB 类功率放大器中，输出级的总功耗由两个输出晶体管库(N 沟道晶体管和 P 沟道晶体管)均分。在正弦激励下，反映电源轨电压和负载阻抗与输出级总最大功耗之间关系的公式为：

$$P_{DISS}(max)=\frac{2\,V_{CC}^2}{\pi^2\,|Z_L|\cos\theta} \tag{6}$$

其中，θ 表示负载的相位角。例如，假设一个放大器具有一个双晶体管输出级，采用±60 V 电源轨供电，负载阻抗为 8 Ω，相位角为＋30°。在这些条件下，最大功耗将为 105.3 W。Toshiba N 沟道和 P 沟道 IGBT 在 T_C 为 25 ℃时的额定功耗为 180 W，但在 T_C 为 150 ℃，额

定功耗降为 0。这些晶体管的结壳热阻($R_{\theta JC}$)计算方法是将壳温度的总变化(125 ℃)除以功耗的总变化(180 W),结果为 0.694 ℃/W。由于输出级的总功耗由两个晶体管均分,因此有效 $R_{\theta JC}$=0.694/2=0.347 ℃/W。为确保输出级晶体管不会达到最大容许结温 150 ℃,结至环境的总热阻(假设 T_A=25 ℃)不得大于 125 ℃/105.3 W 或 1.19 ℃/W。从该数值中减去总输出级的结壳热阻,就得到净容许结至环境热阻($R_{\theta CA}$)0.843 ℃/W。该值包含绝缘垫片所引起的热阻;为了防止晶体管与散热器发生电接触,必须使用绝缘垫片(每个绝缘器的热阻常常可达 0.3 ℃/W)。因此,在实际选择为功率晶体管提供散热的最终挤压件时,必须为界面材料留一些余地。本例需要散热器至环境热阻($R_{\theta SA}$)约为 0.69 ℃/W 的大型片式散热器。当然,如果输出级使用两对晶体管,则净 $R_{\theta JC}$将减小一倍,散热器可以使用较小的挤压件。因此,对于给定的电源轨电压和负载阻抗,晶体管数量与输出级散热器尺寸之间存在一定的权衡关系。

测得的性能数据

表 1 摘要显示了使用新型互补 IGBT 输出器件的电流反馈型功率放大器的整体性能。虽然本设计所实现的低失真性能不如输出级采用线性化方案的更复杂拓扑结构那样惊人,但测量结果显示,此电路产生的总谐波失真(THD)和交调失真 IMD 仍然相当低。图 8 显示,当输出为 50 W、负载为 8 Ω 时,1 kHz 时的总谐波失真最小值为 0.001%,20 kHz 时上升至略低于 0.009% 的水平。考虑到仅使用了一对输出晶体管,这一结果已经很不错。此外,输出端也没有串联一般可衰减高频谐波的低通 LR 隔离网络。它可以人为改善放大器在 20 kHz 附近的性能,但我们故意没有采用。在 60 Hz 和 7 kHz 按 4∶1 混合的情况下,SMPTE 交调失真与均方根输入电平之间的关系如图 9 所示;正如图中曲线所示,交调失真极低,仅为 0.0004%(41.7 W 输出、8 Ω 负载、0.92 V 均方根输入)。在放大器开始进入过载区(均方根输入约为0.95 V 时)之前,图 9 曲线不存在任何明显的向上斜率,这表明对 750 Ω 反馈电阻没有温度调制影响。

表 1　放大器性能摘要

(V_{SUPPLY}=±40 V,每个轨的电流限制为 2.5 A 平均值,R_L=8 Ω)

性　能	值
正弦波功率输出(电压受限)	70 W
总谐波失真(1 kHz)	0.001%(50 W)
总谐波失真(20 kHz)	
(主要取决于输出级中的空闲电流水平)	0.009%(50 W)
SMPTE 交调失真	0.0004%(41.7 W)
动态交调失真	
(DIM−100)	0.0012%(50 W)
频率响应(−3 dB)	DC 至 1 MHz
压摆率	>200 V/μs
上升时间(电路中的输入滤波器)	400 ns
总静态电源电流	130～150 mA

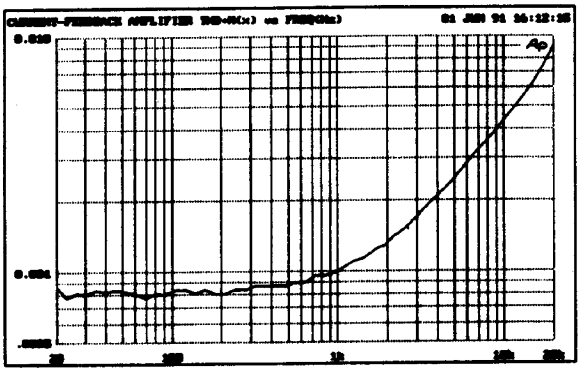


图 8　当输出为 50 W、负载为 8 Ω 时，在整个音频频段内放大器 THD 低于 0.009%

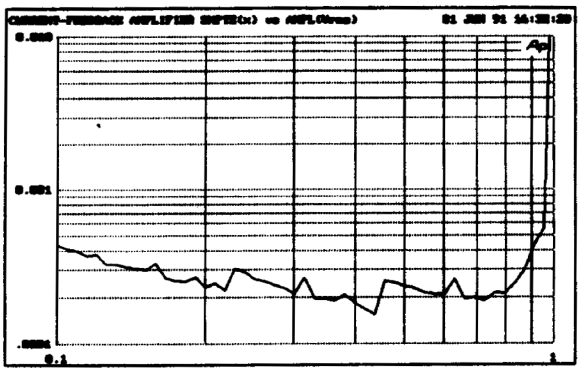


图 9　SMPTE 交调失真(60 Hz/7 kHz 4∶1、40 W、8 Ω)极低，
在因放大器进入过载区而上升之前，几乎达到 0.0002%

除静态失真性能外，真正使这种放大器拓扑结构独一无二的是其动态性能。任何大信号放大器设计中，高压摆率始终是至关重要的，但在方波再现期间，适当的波形控制同样很重要。该放大器增益级配置的特性，决定了压摆率限制以非常大的变化率发生(典型值为 250 V/μs)。大多数普通程序材料绝无可能导致该放大器发生压摆限制，哪怕输出摆幅很大。因此，DIM－100 动态交调失真测试所测得的值非常低，50 W 输出、8 Ω 负载时仅为 0.0012%，如图 10 所示。

对于固态功率放大器，这是笔者迄今所看到的最低 DIM－100 失真值。在许多聆听测试中，该放大器的“畅快”声响和出色的低频性能备受关注。图 11 显示 8 Ω 负载、100 kHz 时该放大器的大信号步进响应；图 12 显示采用一个 80 V 峰峰值方波时输出端的无负载响应。这两幅图均表明，该放大器具有内在稳定性，在快速边沿上无过冲迹象。

最后是频率响应，如图 13 所示，确实验证了之前所做的稍显烦琐的计算，证明闭环带宽一直扩展至 1 MHz。如此宽的频率响应对于音频功率放大器无疑是不必要的(200 kHz－300 kHz可能

就应付裕如),但它显示了现代设计所能达到的水平。

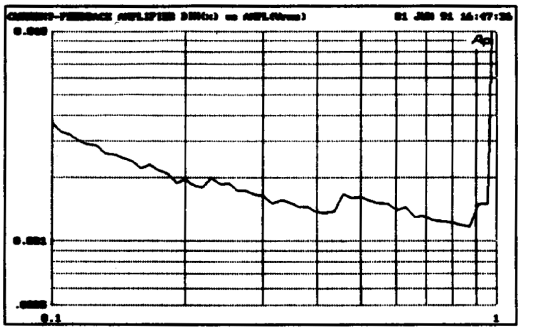


图 10　干净的瞬态响应导致 DIM－100 瞬态交调失真极低(3.15 kHz/15 kHz 4.1、50 W、8 Ω)

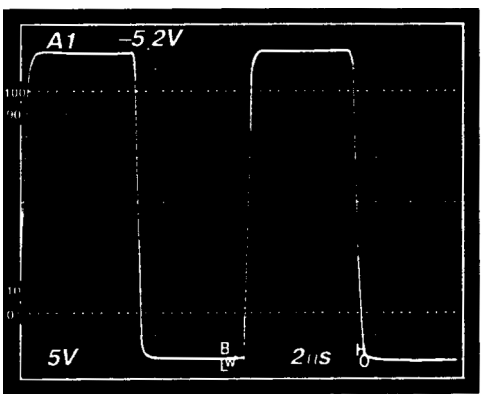


图 11　将高频方波驱动至 8 Ω 负载时,该放大器的过冲极小

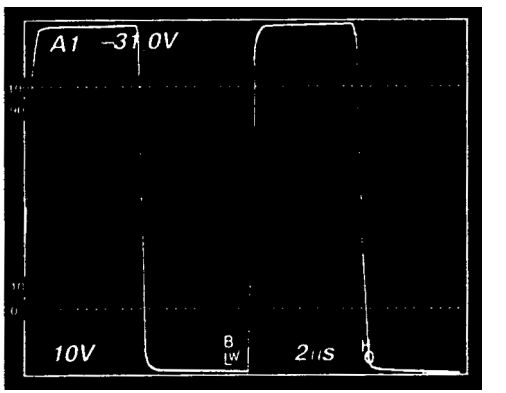


图 12　100 kHz 大信号方波显示,IGBT 输出级具有内在稳定性,即使没有负载也能保持稳定

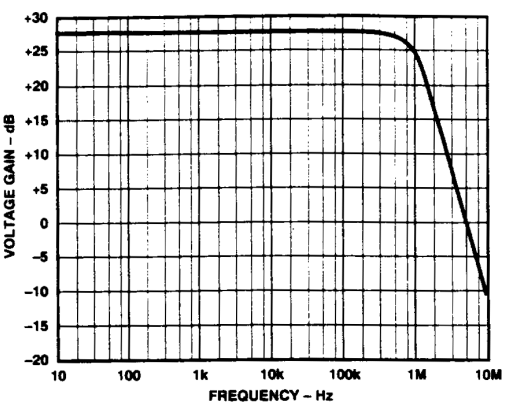


图 13　正如计算所预测的那样,小信号频率响应确实一直扩展至 1 MHz

结　论

人们时常会推陈出新,用不同的方法来完成同样的事情。本文所描述的放大器提供了一种革命性的扬声器驱动方法。只要适当注意所有细节问题(其中一些问题的确微不足道),那么电流反馈型放大器就能够提供优于所有已知拓扑结构的出色声学性能。

参考文献

[1] Mark Alexander, "A Current Feedback Audio Power Amplifier," 88th Convention of the Audio Eng. Soc, reprint #2902, March 1990.

[2] Edward M. Cherry, "A New Distortion Mechanism in Class B Amplifiers," Journal of the Audio Eng. Soc, Vol 29, No. 5, pp. 327－328, May 1981.

附录 A:电流反馈型放大器的频率响应

为了推导出电流反馈型放大器的输入至输出传递函数,必须分析图 14 所示的典型模型。此拓扑结构不是利用差分输入级,而是利用单位增益输入缓冲器来驱动低阻抗电流求和节点,迫使反相端与同相输入处于同一电位。非零输入缓冲器输出电阻 R_{INV} 与反相端串联,闭环增益与频率的关系分析中必须考虑该电阻。简化分析中常常会忽略这一电阻,导致传递函数根本不会显示带宽随增益的变化。从主放大器输出至反相端应用反馈,中间经过由 R_1 和 R_2 组成的电流求和网络。

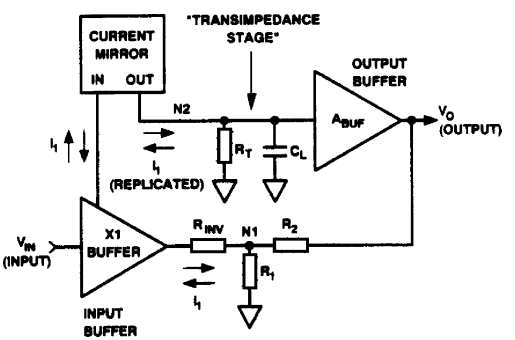


图 14

输入缓冲器的作用是迫使有限电流流经 R_1,该电流必须用 R_2 中与之几乎完全相等但极性相反的电流予以平衡。这两个电流之间的差值即为误差电流,它会流进或流出低阻抗反相端。然后,此误差电流(与传统运算放大器中的误差电压相对应)经过镜像后馈入由 R_T 和 C_C

组成的跨导级，在其中发生电流至电压转换。此处产生的电压经过另一单位增益级缓冲后，馈至主放大器输出。小信号跨阻 R_T 的值非常大(一般达几兆欧)，只需极小的误差电流便可将节点 2 上的电压改变数伏。因此，稳态条件下必须流入或流出反相端的电流量极小。这样，反馈网络虽然是由值很小的电阻组成，但也会在输入缓冲器的输出上呈现为非常轻的有效负载。为了导出该放大器的传递函数，必须写出节点 1 和节点 2 的节点公式，然后以适当的方式合并，以求得最终结果：

$$\frac{V_O}{V_{IN}}=\frac{1+\frac{R_2}{R_1}}{1+\frac{R_2+\left(1+\frac{R_2}{R_1}\right)R_{INV}}{R_T A_{BUF}}+S\frac{\left(R_2+\left(1+\frac{R_2}{R_1}\right)R_{INV}\right)C_C}{A_{BUF}}} \tag{7}$$

此关系式与电压反馈型放大器的关系式实际上非常相似，可以看出，直流闭环增益接近于 $1+R_2/R_1$(假设 $R_T A_{BUF}$ 乘积也相当大)。至于低频增益项，大多数 IC 运算放大器用户都应当很熟悉。乍看之下，频率相关项似乎与电压反馈型放大器的该项非常相似，但事实上大不相同。如果写出闭环极点频率的表达式，则很容易明白这一点：

$$f_{POLE}\cong\frac{A_{BUF}}{2\pi\left(R_2+\left(1+\frac{R_2}{R_1}\right)R_{INV}\right)C_C} \tag{8}$$

有趣的是，此结果显示，极点频率现在主要取决于反馈电阻 R_2 的值以及输入缓冲器输出电阻 R_{INV} 与闭环增益的乘积。一般而言，R_{INV} 的值应尽可能小，以将极点频率随增益的变化降至最小；该值通常小于推荐最小反馈电阻值的十分之一。高增益时，如上文所述，闭环带宽开始变成与增益成反比，因为公式(8)分母中与 R_{INV} 相关的项开始起主导作用。因此，增益带宽积为：

$$GBW=\frac{A_{BUF}}{2\pi R_{INV}C_C} \tag{9}$$

输出缓冲器的增益 A_{BUF} 对于确定闭环极点频率也有一定的作用。当主放大器输出接上负载时，此增益降至比 1 小许多的水平，而由公式(8)可知，闭环带宽随之降低。这实际上会使放大器更加稳定，因为闭环 −3 dB 点越低，高频非主导极点贡献的附加相移越小。事实上，许多商用电流反馈型放大器都会在小负载时显示出明显的增益峰值，直到负载相当大时才表现得令人满意。需要注意的另一点是，必须严格遵守对反馈电阻 R_2 的推荐最小值要求，值太低会导致闭环极点频率过高，从而引起严重的增益峰值问题，因为较高阶极点的主导作用更强。在低增益时，R_{INV} 对闭环极点时间常数的乘法影响极小，这一问题尤其严重。

在该电流反馈型功率放大器的早期开发阶段，我们注意到，使用以地为参考的补偿方案时，不稳定现象出现在方波的边沿上。通过实验发现，将补偿电容与反馈求和节点相连可以使不稳定现象消失。我们对使用这种新配置的放大器响应进行了分析，因为肯定是发生了某种

改变,才导致它更稳定。结果确实如此,当补偿电容返回至反馈求和节点而不是地时,电路的传递函数发生了非常明显的变化。这种改进的补偿配置同时使得补偿电容可以更小,而不影响闭环稳定性。为了理解这一点,必须再次分析电流反馈模型,但这次补偿电容 C_C 返回至求和节点,而不是地:

$$\frac{V_O}{V_{IN}}=\frac{\left(1+\frac{R_2}{R_1}\right)\left(1+s\left(\frac{2R_1R_2C_C}{R_1+R_2}\right)\right)}{1+\frac{R_2+\left(1+\frac{R_2}{R_1}\right)R_{INV}}{R_TA_{BUF}}+S\left(\frac{2R_2C_C+\left(1+\frac{R_2}{R_1}+\frac{R_2}{R_T}\right)R_{INV}C_C}{A_{BUF}}-R_{INV}C_C\right)} \tag{10}$$

公式(7)与公式(10)的主要区别是由 R_1 和 R_2 并联组合所确定的分子中有零点出现,并且分母中多出一些项。零点往往会部分抵消 IGBT 输出级所引起的放大器第二极点,从而大大提高稳定性。不过,公式(10)中最引人注意的变化可能是 R_2C_C 时间常数现在要乘以系数2,而不是之前的1。由于此时间常数是决定闭环极点频率的最主要因素,因此补偿电容值可以在原来基础上减半。

附录 B:放大器元件列表(一个通道)

	数量	标志符
集成电路		
SSM-2131P BiFET 音频运算放大器	1	A_1
OP-97FP 精密直流运算放大器	1	A_2
TL431CP 可编程分流稳压器	1	D_7
晶体管		
2N3904 NPN,40 V(4 个用作齐纳二极管)	7	Q_5,Q_7,Q_{12},Q_{14}-Q_{17}
2N3906 PNP,40 V	2	Q_3,Q_{13}
2N5401 PNP,150 V(或 NEC 的 2SC2682)	3	Q_2,Q_4,Q_9
2N5551 NPN,160 V	3	Q_1,Q_6,Q_8
MPS-U10 NPN,300 V[1]	1	Q_{10}
MPS-U60 PNP,300 V[2]	1	Q_{11}
GT20D101-Y N-CHAN IGBT 250 V,20 A(Toshiba)	1	Q_{18}
GT20D201-Y P-CHAN IGBT 250 V,20 A(Toshiba)	1	Q_{19}
二极管		
1N914 100 V,100 mA 小信号二极管	9	D_1,D_2,D_5,D_6,D_8,D_{11},D_{12},D_{13},D_{14}
1N5242B 12 V,500 mW 齐纳二极管	2	D_9,D_{10}
1N4938 200 V,100 mA 低 t_{RR} 二极管	2	D_3,D_4
MR822 200 V,5 A 低 t_{RR} 整流器	2	D_{15},D_{16}
电阻		
(单位为欧姆,均为 1/4W 1%金属薄膜电阻,除非另有说明)		
0.05 Ω,3 W,5%非感性(Shallcross LO-3 系列)	2	R_{24},R_{25}
10.0	2	R_{19},R_{20}

16.5	1	R_7
33.2	1	R_6
100(2 个用作 IGBT 的栅极电阻)	7	R_3,R_{13} – R_{16},R_{23},R_{26}
249	1	R_{22}
499	1	R_{10}
750,2 – 5 W,1%非感性金属薄膜	1	R_8
4.99 k	1	R_{12}
10.0 k	1	R_{21}
11.5 k	1	R_{11}
16.9 k	1	R_{17}
24.9 k	1	R_{18}
100 k	1	R_4
1.00 M	2	R_5,R_9
R_{BIAS}(49.9 k、±65 V 电源轨)	2	R_1,R_2
50 kΩ 多匝微调变阻器(Helitrim 68WR503 或同等产品)	1	VR_1
电容		
47 pF 5%镀银云母(或陶瓷)200 V	2	C_6,C_7
750 pF 5%镀银云母(或陶瓷)200 V	1	C_3
0.1 μF 10%陶瓷或聚酯薄膜 63 V	4	C_4,C_5,C_8,C_{10}
1 μF 10%陶瓷 100 V	1	C_{11}
2 μF 10%复合膜 100 V(Electrocube 230B1B205K)	2	C_{12},C_{13}
10 μF 10%钽电解电容 25 V	3	C_1,C_2,C_9
2 – 10 μF 10%复合膜 100 V	2	C_{16},C_{17}
220 或 330 μF 10%铝电解电容 100 V	2	C_{14},C_{15}
其他:		
C 型舌簧继电器(Coto 2211 – 12 – 300)	1	K_1
耐热合金 6100B 散热器,用于驱动器晶体管	2	
超大片式散热器,用于 IGBT 输出级	1	
绝缘垫,用于 IGBT	2	
5 引脚 Molex 端板,引脚间隔 0.156 英寸	1	
7 引脚 Molex 端板,引脚间隔 0.156 英寸	1	
3 引脚 Molex 端板,引脚间隔 0.100 英寸	1	
直角 RCA 插孔	1	
放大器评估 PC 板[3]	1	

[1]替代产品首选 NEC 2SC2682,次选 Toshiba 2SC2238B。注意正确的引脚排列。

[2]替代产品首选 NEC 2SA1142,次选 Toshiba 2SA968B。注意正确的引脚排列。

[3]可向合格 OEM 提供。详情请联系 ADI 公司本地经销商。

AN－244 应用笔记
IC 仪表放大器用户指南

作者：Jeffrey R. Riskin

简　介

传统上，开始讨论仪表放大器时，都要声明仪表放大器不是运算放大器。尽管对资深用户来说这是显而易见之事，尽管排除式说明法显得非常笨拙，但这是不可回避的选择，也是十分必要的。当工程师需要一个信号调节增益模块时，首先想到的几乎是现有低成本 IC 运算放大器具有的最大灵活性。虽然运算放大器作为给定增益模块的一个元件是毫无问题的，但在要求十分苛刻的应用中，运算放大器电路往往需要多种昂贵的额外电路元件、专业化的生产仪表和/或测试仪表，还需要技能娴熟的工作人员以确保正常运行。本文旨在说明仪表放大器的最佳应用时机和环境，同时探讨仪表放大器相对于更灵活的运算放大器所具有的独特优势。

什么是仪表放大器?

仪表放大器是一种精密差分电压增益器件，专门针对不利于精密测量的环境而优化。现实世界与理想状态之间总是存在偏差；温度波动、电噪声以及通过远程站点导线电阻的电流所产生的电压降，这些都是符合物理规律的必然现象。此外，真实传感器很少在零输出阻抗的同时，还具有优良、整齐划一的 0-10 伏电压范围。在一定程度上，感生、泄漏、耦合电干扰（噪声）始终是存在的。简言之，即使对最好的“食谱”也必须有所保留。

仪表放大器设计用于难以采集到有用信号的情况下。仪表放大器必须具有极高的输入阻抗，因为源阻抗可能较高且/或失衡。偏置电流和失调电流较低且相对稳定，这样源阻抗就不必恒定。这里提供的是平衡差分输入，从而信号源便能以独立于仪表放大器输出负载基准电压的任何合理电平为基准。作为衡量输入平衡的一项指标，共模抑制极高，以便最大限度地降低远程传感器应用所特有的噪声影响和接地降。

必须倍加谨慎，以使关键参数在不同条件下（如不同温度、不同电源电压）获得较高的良好特性稳定性。最后，对仪表放大器性能至关重要的所有元件都属于器件内部（增益确定单电阻或电阻对除外）。在此基础上，制造厂商可以优化、制定相应的规格参数并提供担保，用户则可响应的获得一定水平的性能，无需自行提供精密应用元件或专业设计知识。

仪表放大器的精度是以灵活性为代价的。通过专注于放大电压这一具体任务,仪表放大器厂商可以在这个方面对性能进行优化。仪表放大器不适用于积分、微分、整流及任何其他非电压增益函数。虽然仪表放大器支持这些函数,但运算放大器才是最佳选择。

为使仪表放大器正常运行,用户无需对其内部构造有着深入的了解。图1(一种基本仪表放大器的功能框图)为众多应用提供了充足的信息。

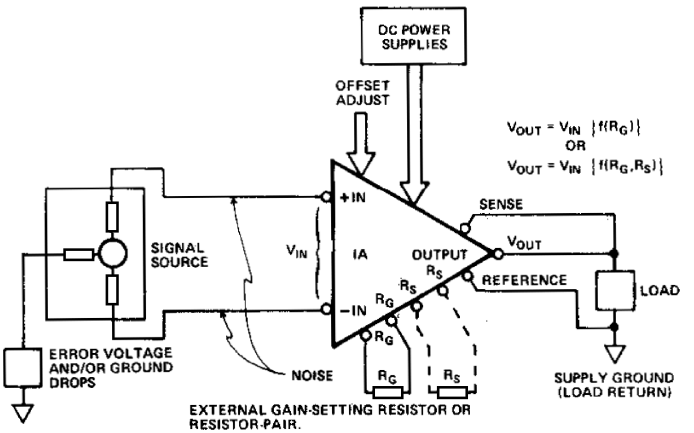


图1　基本仪表放大器功能框图

图中所示两个输入端可直接连接“浮动”信号源。作为真差分放大器,该仪表放大器只检测其输入端之间的电压差;任何共模信号(出现在两个输入端上的信号),如噪声和接地线路中的电压降等,都会在放大之前在输入端口减去并消除*。

通过单电阻或电阻对对仪表放大器进行编程,以获得所需增益。厂商将提供一个传递函数或增益方程,以便用户计算给定增益的电阻值。另外,厂商同时指定该电阻或电阻对的特殊要求。

输出为单端,设计用于驱动测量设备中常见的接地基准负载。负载基准电压是电源回路所共有的,但必须小心对待整个接地系统(详见后文)。

当然,必须向仪表放大器供电;与运算放大器一样,电源通常是一个在规定范围内有些差异的差分平衡电压。

多数仪表放大器都提供了调节失调电压(当两个输入端同时接地时,输出端存在的直流误差电压)的某种方式。调节一般通过改变外部电位计的设置来实现。传感引脚和基准引脚支持远程检测输出电压,有助于降低IR降和接地降。对于低电流非远程负载,传感引脚可直接

* 对于涉及极高共模电压的应用,或者要求电流完全隔离的应用,应使用隔离放大器。ADI公司生产全系列单通道及多通道隔离器。

连接至输出端，基准引脚则可与电源公共引脚相连。关于传感和基准引脚的其他用途，请参见本文应用部分。

深入仪表放大器内部

尽管仪表放大器拥有多种设计模式，但多数此类设计都可归为两类。最常见的配置由数个相互连接的运算放大器和一个精密电阻网络构成。这种技术在模块化和混合型仪表放大器中比较常见，其中，多数实用设计均将元件数量降至最低。

另一类设计采用的不是运算放大器，而是基本的有源电路元件，如差分电路和受控电流源及反射器；这种设计消除了所有多余或冗余功能，而且有利于减少有源器件(晶体管)的数量，降低对精确电阻匹配的依赖性。这种技术通常应用在单芯片仪表放大器的设计之中，这种情况下，成本与芯片大小成反比关系。由于适用的精密 IC 运算放大器直到最近才大规模上市，有些较老式的模块化仪表放大器也采用了这种技术。较新型号的模块化仪表放大器同样可能使用这种技术，因为非线性度通常在高增益下较低，但低增益下可能会牺牲一定的线性度。

1. 基于运算放大器的仪表放大器

配合部署差分增益模块与运算放大器最简单(最原始)的方法如图 2 所示。

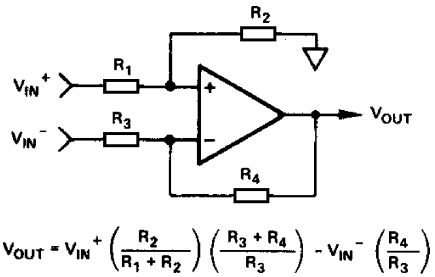


图 2　差分输入电压增益模块(简单的减法器)

在本电路中，通过叠加可推出 V_{OUT} 的表达式。

V_{IN^+} (V_{IN^-} 接地)的输出为：

$$V_{O_1} = V_{IN} + \left(\frac{R_2}{R_1 + R_2}\right)\left(\frac{R_3 + R_4}{R_3}\right) \quad (1)$$

V_{IN^-} (V_{IN^+} 接地)的输出为：

$$V_{O_2} = -V_{IN} - \left(\frac{R_4}{R_3}\right) \quad (2)$$

叠加后：

$$V_O = V_{O_1} + V_{O_2} = V_{IN} + \left(\frac{R_2}{R_1 + R_2}\right)\left(\frac{R_3 + R_4}{R_3}\right) - V_{IN} - \left(\frac{R_4}{R_3}\right) \quad (3)$$

若 $R_2=R_4$，$R_1=R_3$，则：

$$V_O=(V_{IN^+}-V_{IN^-})\frac{R_4}{R_3} \tag{4}$$

这样，我们就创建了一种简单的差分电压放大器。然而，输入阻抗较低且不相等。

另外，必须对全部 4 个电阻进行仔细地比率匹配，以维持良好的共模抑制性能。

$$V_{OUTCM}=V_{OUT}若\ V_{IN^+}=V_{IN^-}=V_{IN}+\left[\left(\frac{R_2}{R_1+R_2}\right)\left(\frac{R_3+R_4}{R_3}\right)-\left(\frac{R_4}{R_3}\right)\right] \tag{5}$$

如果目标增益为 1，则全部电阻都将相等。

若其中一个电阻存在 0.1%的不匹配率，则：

$$\begin{aligned}&R_1=R_3=R_4=R\\&R_2=0.999R\\&V_{OCM}=V_{IN}\left[\left(\frac{0.999R}{1.999R}\right)\left(\frac{2R}{R}\right)-\left(\frac{R}{R}\right)\right]=0.0005V_{IN}\\&CMR=66\ dB\end{aligned} \tag{6}$$

(注意，如果源电阻不低、不平衡，则增益和共模抑制性能将进一步下降。)

鉴于价格合理的标准电阻提供的选择余地较少，我们很难提高表现一般的性能水平。再考虑到其存在的数种严重不足，真正的仪表放大器设计并不使用这种配置，这也不足为奇了。

图 3 所示双放大器设计方案可克服图 2 所示简单减法器的一些内在缺陷。

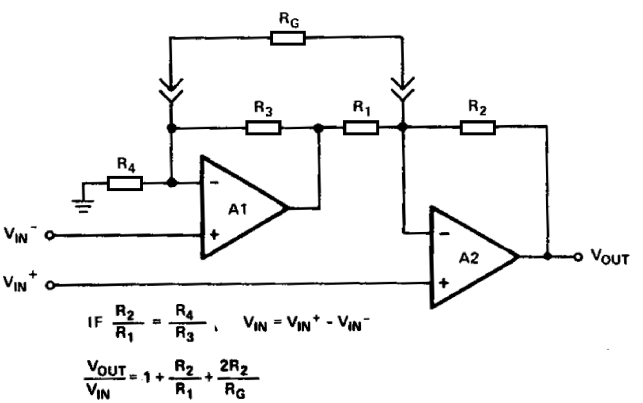


图 3　“双放大器”仪表放大器

输入电阻高，因而允许信号源拥有不平衡的非零输出阻抗。另外，可以通过仅切换一个电阻来改变增益，如此，在完成初始调整后，共模抑制即可保持恒定。(共模抑制仍然取决于 4 个电阻的比率匹配情况。)这种设计的主要不足在于，共模电压输入范围为增益的函数，因而可能非常差。从图 3 中可以看出，A1 被用于以 $(R_3+R_4)/R_4$ 比例放大共模信号；这可能使 A1 发生饱和，结果消耗掉用于放大目标差分信号的“余量”。这种配置因简单而被少数模块和混合

型号采用,但不是最佳选择。

基于运算放大器的仪表放大器的最流行配置如图 4 所示。

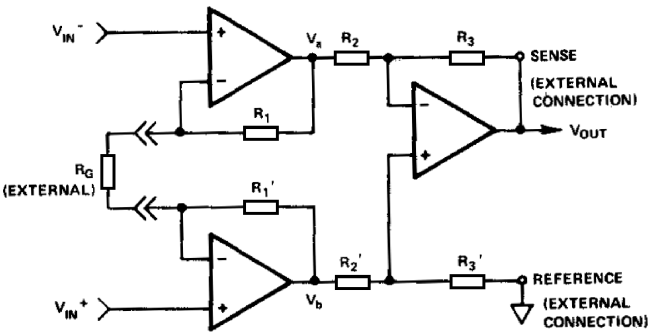


图 4　“经典”3 运放仪表放大器

该电路的传递函数可通过叠加算出。

若 $V_{IN^+}=0$

$$V_a=V_{IN^-}\left(\frac{R_1+R_G}{R_G}\right) \tag{7}$$

$$V_b=V_{IN^-}\left(\frac{R_1'}{R_G}\right) \tag{8}$$

若 $V_{IN^-}=0$

$$V_a=V_{IN^+}\left(\frac{R_1}{R_G}\right) \tag{9}$$

$$V_b=V_{IN^+}\left(\frac{R_1'+R_G}{R_G}\right) \tag{10}$$

$$\therefore V_a=V_{IN^-}\left(\frac{R_1+R_G}{R_G}\right)-V_{IN^+}\left(\frac{R_1}{R_2}\right) \tag{11}$$

且

$$V_b=V_{IN^+}\left(\frac{R_1'+R_G}{R_G}\right)-V_{IN^-}\left(\frac{R_1'}{R_G}\right) \tag{12}$$

$$V_{OUT}=-\left(\frac{R_3}{R_2}\right)V_a+V_b\left(\frac{R_3'}{R_2'+R_3'}\right)\left(\frac{R_3+R_2}{R_2}\right) \tag{13}$$

若 $R_3=R_3'$、$R_2=R_2'$,且 $R_1=R_1'$

$$V_{OUT}=(V_b-V_a)\left(\frac{R_3}{R_2}\right) \tag{14}$$

代替 V_b 和 V_a 并化简,可得

$$V_{OUT}=(V_{IN^+}-V_{IN^-})\left(\frac{2R_1}{R_G}+1\right)\left(\frac{R_3}{R_2}\right) \tag{15}$$

在本配置中,增益精度和共模抑制仍取决于 R_2、R_2'、R3 和 R_3' 这 4 个电阻的比率匹配情

况。但是，可以证明的是，共模抑制并不取决于 R_1 与 R_1' 的匹配。

$$V_{CM\ OUT}=(V_a-V_b)=V_{IN^+}\left(\frac{R_1'+R_G}{R_G}\right)-V_{IN^-}\left(\frac{R_1'}{R_G}\right)-V_{IN^-}\left(\frac{R_1+R_G}{R_G}\right)+V_{IN^+}\left(\frac{R_1}{R_G}\right) \quad (16)$$

但 $V_{CM\ IN}=V_{IN^+}=V_{IN^-}$

$$V_{CM\ OUT}=V_{CMIN}\left[\frac{R_1'+R_G}{R_G}-\frac{R_1'}{R_G}-\frac{R_1+R_G}{R_G}+\frac{R_1}{R_G}\right] \quad (17)$$

$$=V_{CM\ IN}\left[\frac{R_1'}{R_G}-\frac{R_1'}{R_G}+1-\frac{R_1}{R_G}+\frac{R_1}{R_G}-1\right] \quad (18)$$

$$=V_{CM\ IN}[0]$$

$$=0$$

因此，用户可在前端采集的增益不受限制(决定于 R_G)，且不会增加共模误差信号，至少理论上是如此。可见，理论上来说，共模抑制比将随增益的增加而增加，这是个十分有用的属性。另外，共模信号的放大因子为 1，不受增益影响，因为 R_G 中不会出现共模电压，即是说其中不会流过共模电流(运行正常的运算放大器的输入引脚之间不存在显著的电位差)。这就意味着，可以独立于增益处理大量共模信号。

最后，鉴于这种配置的对称性，输入放大器中的一阶共模误差源(若采样)常常被输出级减法器消除。这些特性是这种仪表放大器设计技术大受欢迎的原因所在。

这类仪表放大器可能使用 FET 或双极性输入运算放大器。FET 输入器件拥有极低的偏置电流，非常适合极高源阻抗的情况。然而，因非几何相关不匹配，FET 输入运算放大器的共模抑制性能不如双极性放大器。(换言之，FET 的匹配大体上是流程控制的函数；而双极性晶体管的匹配对流程的依赖性较低。)在大输入电压下，这种情况将表现为较低的线性度和共模抑制。另外，这类不匹配通常会导致较大的输入失调电压漂移。基于这类原因，ADI 公司出品的仪表放大器采用双极性输入级，即通过牺牲低偏置电流来换取高线性度和共模抑制性能及低输入失调电压漂移。随着技术的进步，FET 输入仪表放大器可能更具可行性。

2. 专用设计仪表放大器

第二类仪表放大器设计的基础是将有源器件数减至最低，这是单芯片 IC 电路的一个特点。这种设计的基本示意图如图 5 所示。

正向增益由 Q_1 和 Q_2 两个输入差分级(其电流增益(跨导)为 $1/R_G$(安/伏))及主信号放大器 A_1(检测输入级集电极电流中的差异)提供。当输出接回传感引脚时(其中，基准引脚接地)，Q_3 和 Q_4 两个差分级充当一个反馈误差检测放大器，其跨导为 $1/R_S$(安/伏)。A_2 检测集电极在该级中的电流失衡。当向输入引脚注入差分电压时，Q_1 和 Q_2 的集电极电流倾向于不平衡化，幅度为 $(V_{IN^+}-V_{IN^-})/R_G$。这种不平衡由 A_1 检测，在检测点与基准点之间变为一种误差电压。该电压将尝试使 Q_3 和 Q_4 中的集电极电流不平衡，幅度为 $(V_{SENSE}-V_{REF})/R_S$。这种不平衡则由 A_2 检测，A_2 再对 I_3 和 I_4 进行调整，使 Q_3 和 Q_4($I_4-I_3=(V_S-V_R)/R_S$)中的集电极电流都相等。A_2 同时调整 I_1 和 I_2，以使 $I_1-I_2=I_4-I_3$。下列情况下可获得平衡：

$$\frac{V_S-V_R}{(I_4-I_3)R_S}=\frac{V_1-V_2}{(I_1-I_2)R_G} \tag{19}$$

若

$$\frac{V_S-V_R}{V_1-V_2}=\frac{V_{OUT}}{V_{IN}}=\text{增益} \tag{20}$$

且 $I_4-I_3=I_1-I_2$

$$\text{增益}=\frac{R_{SCALE}}{R_{GAIM}} \tag{21}$$

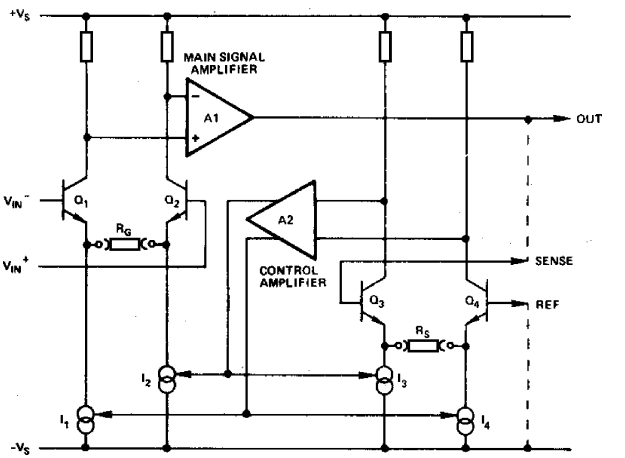


图 5　典型 IC 仪表放大器基本示意图

从以上分析不难发现，对仔细匹配电阻的要求正逐渐被仔细匹配有源器件的要求所取代。在 IC 技术中，通过精密摄影技术以及周全的设计布线和控制良好的流程，即可实现上述效果。结果是高性能与低成本之间的良好平衡。

仪表放大器规格

要成功应用电子元件，必须全面了解其规格。即是说，如果用户不清楚每个规格的含义，则规格表上的数字是毫无意义的。在本节中，我们将探讨典型的仪表放大器规格参数表。我们将从测量方式以及给电路总体性能带来的误差这两个方面来讨论各项规格。某些情况下，给定的规格可能不会影响具体应用；但我们讨论的是更常见的情况。

规格表顶部的声明称，若无另行说明，当 $V_S=\pm15$ V、$R_L=2$ kΩ 且 $T_A=+25$ ℃时，所列规格值均为典型值。这就是告诉用户，这些值是器件在测试过程中的正常运行条件。若偏离这些条件，则可能降低(或提高)性能。当偏离“正常”条件的可能性较大时(如温度变化)，其显著影响一般会在规格中指出。该陈述同时告诉我们，若无另行说明，所有数字均为典型值；“典型”表示，厂商的表征流程显示，该数字为平均数，但不同器件可能存在个体差异。

未详细讨论的规格项非常简单明了,要求对电子测量指标有一个基本的了解。这类规格并不是仪表放大器所独有的。

1. 增益

这些规格与器件的传递函数相关。

增益方程:

$$G=1+\frac{2(10^5)}{R_G} \tag{22}$$

若要为给定的增益选择 R_G,则解方程可得 R_G 的值(单位:欧姆):

$$R_G=\frac{200\ 000}{G-1} \tag{23}$$

例如:

$$G=1 \quad : \quad R_G=\infty(\text{开路})$$
$$G=10 \quad : \quad R_G=22\ 222\ \Omega$$
$$G=100 \quad : \quad R_G=2\ 020.2\ \Omega$$
$$G=1000 \quad : \quad R_G=200.20\ \Omega$$

当然,为了取得等于 1 的精确增益,用户必须提供一个非常干净的电路板,因为 200 MΩ 的漏电阻会导致 0.1%的增益误差。

2. 增益范围

额定增益范围为 1 至 1 000,该器件可能(事实上能够)在较高增益下运行,但厂商不会作出具体的性能水平承诺。实际上,鉴于噪声和漂移,较高的增益可能降低该器件的实用性。

3. 方程误差

该参数的值表示偏离增益方程的最大偏差。用户可以调整增益(单位以上),也可对设计中的其他地方进行补偿。如果数据最后实现数字化并馈入"智能系统"(如微处理器),则可通过测量基准电压并乘以一个常数,来对增益误差进行更正。

4. 非线性度

根据定义,非线性度指相对于输出与输入关系坐标图中一条直线的偏差。图 6(a)所示为一种器件的传递函数,其非线性度经放大处理。

这种误差的大小可通过以下公式算出:

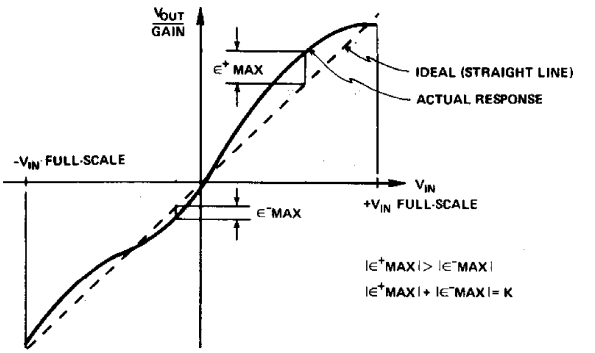
$$\text{N.L.}=\left[\frac{\text{实际输出}-\text{求得输出}}{\text{额定满量程输出范围}}\right]$$

使情况变得更加复杂的是,这种偏差可以基于任意或特定直线来确定。相对于精密测量器件性能来确定该理想直线的常用方法有两种。

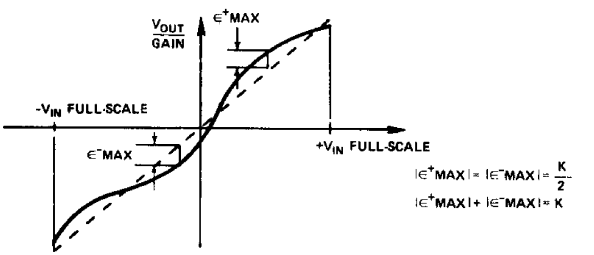
非线性度"最佳直线"标定法需要测量峰值正负偏差,并对器件传递函数的斜率进行调整(通过调节增益和失调),以使这些最大正负误差相等。该方法虽然可以得到最佳规格,却难以实施,因为需要用户对整个输出信号范围进行测量,以确定这些最大正负偏差。最佳直线校准

的结果如图 6(b)中的传递函数所示。

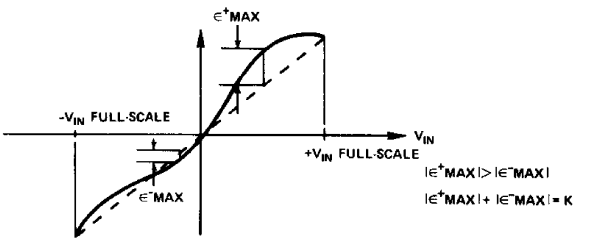
非线性度“端点”标定法要求用户在输出范围极端执行失调和/或增益校准。这种方法虽然便于实施,但可能导致非线性度误差,最高可达最佳直线法的两倍。当传递函数仅向某个方向形成“弓形”时,情况最为糟糕。图 6(c)所示为端点校准的结果。



(a) 非线性度放大的传递函数



(b) 传递函数(以最佳直线法校准后)



(c) 传递函数(以端点法校准后)

图 6　非线性传递函数

多数线性器件(如仪表放大器)均采用最佳直线线性度。在评估应用的误差预算时,用户必须考虑到这一点。

无论采用哪种非线性度标定法,非线性误差都是不可避免的。即是说,此类误差既非固定不变,也不与输入或输出电压成比例,而且不能通过调整予以降低。

5. 增益与温度

这些数字同时给出以温度为函数、相对于增益方程最大和典型偏差。智能系统可通过"自动增益"周期进行校正(先测量一个基准电压,然后进行再归一化处理)。

6. 建立时间

根据定义,建立时间指输出电压达到并稳定在其最终值的某一容限范围内所需的时间。通过基于快速满量程输入步进测定,包含输出压摆时间。由于导致总建立时间的因素有多种,快速建立至0.1%不一定表示与快速建立至0.01%成比例。另外,建立时间不一定是增益的函数。其他贡献因素包括压摆率限制、欠阻尼(响铃振荡)、温度梯度("长尾")等。

7. 失调电压

失调电压参数通常被当作仪表放大器的品质因数之一。虽然可以将初始失调调为零,但失调电压漂移可能会导致误差。智能系统通常可以通过自动归零周期来校正这一因素,但许多小信号高增益应用并不具备这种功能。

失调电压和失调漂移各包括两个组分:即输入输出失调和失调漂移。失调中的输入失调组分与增益直接成比例,即当G=100时,输出端测得的输入失调比G=1时大100倍。输出失调独立于增益。在低增益情况下,输出失调漂移占据主导地位,在高增益下,输入失调漂移较为显著。因此,输出失调电压漂移通常在G=1时测得(此时,输入效应并不显著),输入失调电压漂移则是在高增益下测得的漂移规格(此时,输出失调效应可忽略不计)。所有输入相关值均折合到输入端(RTI),即是说,输出端的效应要大"G"倍。失调电压与电源同样在一种或多种增益设置下测定规格,同样折合到输入端。

8. 输入偏置电流

输入偏置电流是指使直流放大器的输入晶体管偏置所必需的电流。FET输入器件的偏置电流较低,但其电流会随温度而大幅升高,大约每11℃升高一倍。由于偏置电流可认为是导致失调电压的原因之一(乘以源电阻时),因此,偏置电流的变化比偏置电流大小更值得关注。输入失调电流为两个输入偏置电流之间的差值。

尽管仪表放大器采用差分输入,也必须为偏置电流设置一个返回路径。否则,此类电流会在杂散电容形成电荷,使输出不受控制地漂移或发生饱和。因此,在放大变压器、热电偶及交流耦合源等"浮动"输入源时,从各输入端至地必须有直流路径。

9. 共模抑制

共模抑制是在两个输入端均变化相同量时,衡量输出电压变化的一项指标。这些技术规格通常针对满量程输入电压变化和特定非均衡信号源。"共模抑制比"(CMRR)是比例表达

式,而“共模抑制”(CMR)则是该比例表达式的对数。例如,当 CMRR 为 10 000 时,相应的 CMR 为 80dB。

在多数仪表放大器中,CMRR 随增益而增加。其原因在于,多数设计采用不放大共模信号的前端配置。由于 CMRR 规格标准折合到输出端(RTO),因此,在完全不存在共模输出信号的情况下,差分信号增益将使 CMRR 以 1 比 1 的比例随增益而增加。这就是说,共模输出误差信号不会随增益而增加,并不是表示该信号会随增益而降低! 然而,在较高增益下,放大器带宽会降低。由于通过差分输入级的相移差会表现为共模误差,因此,在高增益下,CMRR 对频率的依赖性更大。

10. 误差预算分析

为了展示如何应用仪表放大器规格,我们现在将考察一个典型用例。在该用例中,需要用一个 AD522 来放大非均衡传感器的输出。

图 7 所示为一个差分传感器,失衡幅度为 1 kΩ,向一个远程仪表放大器提供 0～1 V 的信号。该仪表放大器的输出馈入一个输入电压范围为 0～10 V 的 12 位模数转换器。接地回路上存在 1V 的峰峰值 0～10 Hz 噪声,表现为仪表放大器输入端的共模信号。工作温度范围为 －25 ℃～＋85 ℃,校准在＋25 ℃下执行。

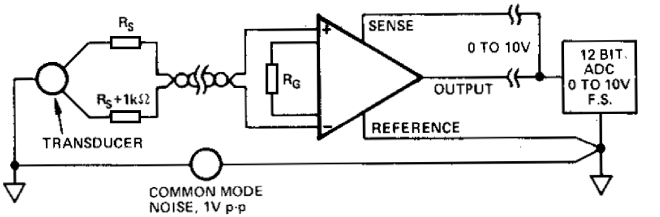


图 7　仪表放大器的典型应用

输入信号必须以 10 的倍数放大,以便充分利用模数转换器的全分辨率。当 G＝10 时,求解增益方程,求得 R_G 值为 22.22 kΩ。

表 2 列出了所有适用误差源及其对精度的相应影响。初始误差指可通过初始校准降至可忽略水平的误差。

可约误差包括初始误差以及正常运行过程中产生的其他误差(此类误差可通过自适应或“智能”系统加以校正)。例如,增益或失调变化可在自动归零/自动增益周期中通过测量两个已知电压(比如,精密基准电压和接地电压)来测量。这是计算机或处理器控制设备中的习惯做法。

不可约误差指无法在初始校准中或使用过程中进行校正的误差。可以认为,精密基准电压阵列可为软件线性校正提供支持,但在多数应用中,这种方法既不现实,又难以实施。“出厂”总误差约为 5 540ppm 或 0.55%。执行初始校准后,该值下降 2 210ppm,为 3 330ppm＝

0.33%。请注意,3 000ppm 为增益漂移。

在诸多应用中,差分线性度和分辨率至关重要。当变量的绝对值不如值变化重要时,尤其如此。此类应用中,重要的只有不可约误差(57.8ppm=0.006%)。另外,如果系统采用智能处理器来监控 A 到 D 输出,若添加一个自动增益/自动归零周期会消除所有可约误差,甚至可能消除初始校准的必要。这种方法同时还可使误差降为 0.006%。

在上例中,系统完全可以利用 13 位模数转换器的差分线性度和分辨率。动态范围超过 84dB(14 位)。绝对精度取决于校准和系统交互功能,可能如分辨率一样好(0.006%),也可能如初始精度一样差(0.55%)。

仪表放大器的应用

1. 一般考虑因素

每当使用仪表放大器之类的精密高增益器件时,必须采用一定的预防措施。显然,明智的做法是尽量采用整洁的布局、短的线缆走线和深思熟虑的接地方案。图 8 所示为一种经仔细思考的仪表放大器互连模式。

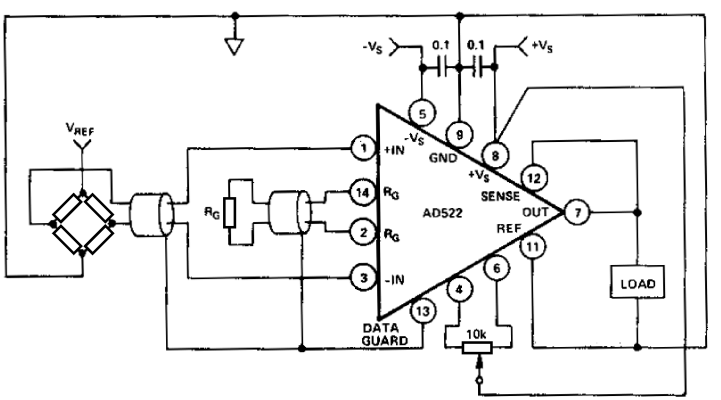


图 8　AD522 互连

设计得当的仪表放大器对电源变动的敏感度较低;例如,当 G=1 000 时,电源变化 1% 时,AD522 的 RTI 失调变化仅为 0.2 μV。然而,随着频率的增加,该抑制因子会变差,因为内部电容会允许更多电源噪声进入信号路径之中。这种效应可通过在尽量接近仪表放大器之处用 0.1 μF 的陶瓷圆盘电容绕开电源来降低。虽然较大的钽电容可有效抑制低频变化,但质量可靠的仪表放大器能够抑制多数此类较慢的变化。

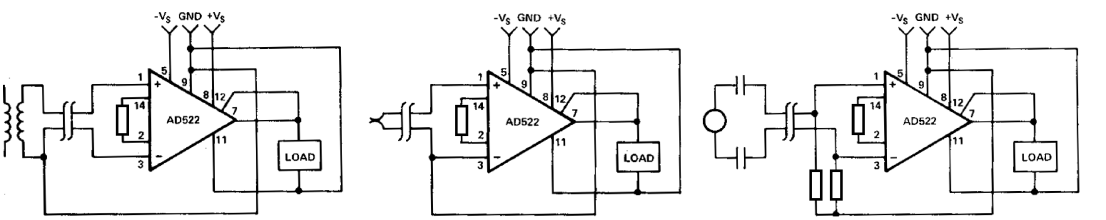
失调调整电位计通常会影响高增益差分输入级的平衡。缩短到该电位计的走线距离可以减少敏感区域的噪声注入。

增益确定电阻 R_G 一般设于远程地点,以便进行增益切换。虽然设计良好的仪表放大器

对此具有一定的容忍度,但杂散电容和线缆电感可能扰乱器件的频率补偿。某些情况下,有必要在仪表放大器 R_G 引脚处安装一个串行 RC,以便增加补偿零,用于校正由杂散电感和电容导致的 LC 共振。该引脚补偿可以提高稳定性,但其代价是,会在频率响应曲线的高端处形成峰值。不幸的是,该补偿(若需要)取决于具体应用,并且多通过实验来确定。

多数仪表放大器都自带"传感"和"基准"输出。尽管这些功能具有多种非常有趣的用途(稍后讨论),但最基本的应用是远程负载检测。实际上,该功能将 IR 降置于仪表放大器的"环路之内",在驱动远程负载和/或高负载时,或者当负载接地未牢固地"锚"至电源回路时,该功能是最有用的。

接地这个主题本身就可以写一篇应用笔记(请参阅 A. P. Brokaw 撰写的"IC 放大器用户指南:去耦、接地及其他一些要点"一文)。在仪表放大器的情况下,主要需要记住,所有信号及电源回路最后必须有一个直接或间接的公共点。在直接耦合仪表放大器输入情况下,必须为输入放大器偏置电流提供信号接地回路。图 8 所示为一种直连模式。若采用"浮动"源或交流耦合,必须提供与图 9 类似的间接回路。



(a) 耦合变压器　(b) 热电偶　(c) 交流耦合

图 9　"浮动"传感器间接接地回路

来自远程传感器的信号多通过屏蔽电缆传送至仪表放大器。尽管这种方法可以有效地减少噪声影响,但这种布线模式中的分布式 RC 可能在这些线路中导致差分相移。当存在交流共模信号时,此类相移会降低共模抑制性能。位于屏蔽电缆末端的远程 R_G 会产生相同效应。如果屏蔽可用共模信号驱动,则电缆电容可"自举",从而使电容在共模信号下实际为零。AD522 的数据保护输出提供了输入信号的共模组分,可用于驱动同轴输入电缆的屏蔽并提高交流共模抑制。图 8 所示为该连接;不用时,数据保护应断开连接。

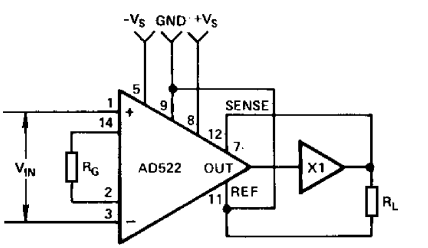


图 10　电流升压输出

2. 升压输出

在上节中,我们讨论了在远程负载检测中利用传感引脚的情况。这种引脚的另一用途如图 10 所示。

典型情况下,IC 仪表放大器在满量程±10 V 范围内的额定输出摆幅为 2 kΩ。然而,在某

些应用中,需要将更多电流驱动至更高的负载。图 10 展示了将高电流升压器连接到仪表放大器的“环路之内”,以便提供所需电流升压而不显著降低整体性能。缓冲非线性度、失调和增益误差则通过仪表放大器输出放大器的环路增益降低。缓冲的失调漂移以类似方式降低。

3. 失调负载

基准引脚可用来偏移输出,最高可偏移±10 V。当负载为“浮动”性质或不与系统其他部分共用接地时,该引脚即可派上用场。同时提供了一种精确失调电压的直接注入途径。

使用基准引脚时有两点需要注意。当仪表放大器为图 4 中的三放大器配置(如 AD522)时,必须向基准引脚提供接近零的阻抗。可以证明,基准引脚到接地引脚的任何显著电阻都会增加同相信号路径的增益,从而导致仪表放大器的共模抑制性能下降。可利用运算放大器来提供该低阻抗基准点,如图 11 所示。该放大器的输入失调电压特性将直接影响仪表放大器的失调电压性能。

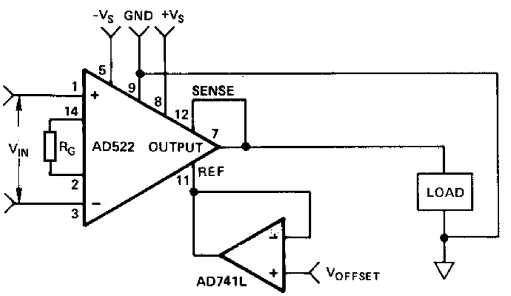


图 11　利用基准引脚来提供输出失调

另外一注意事项更加显而易见。仪表放大器的输出电压范围是非常明确的,如果大部分被基准引脚处的失调所用,则留给信号的范围将十分有限。换句话说,失调与信号之和不能超过仪表放大器的额定输出电压范围。

4. CMR 调整

可以利用基准端的电阻效应。图 12 所示电路可以短期提高 CMR 的性能。

当同时向两个输入应用低频 20 V 峰峰值输入信号时,应针对输出零点校准引脚对电位计进行调整。多种情况下,这种调整对性能的长期改善无能为力,因为器件的共模抑制性能取决于内部组件的长期稳定性(无论外部发生何种情况,都会产生漂移)。

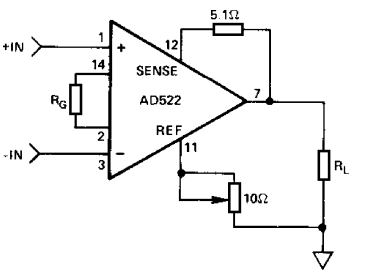


图 12　共模抑制调整

5. 受控电流

利用传感和基准引脚,可以将仪表放大器转换成电压电流转换器,如图 13 所示。

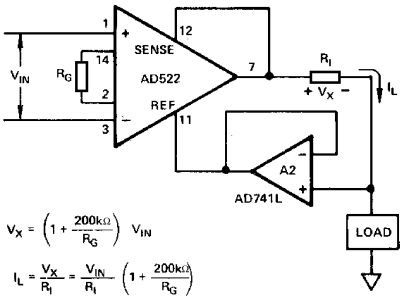


图 13　电压-电流转换器

通过在电流设置电阻的“低”端建立一个基准点，可以将输出电流定义为输入电压、增益和电阻值的函数。由于缓冲放大器 A_2 的输入引脚处只需要小电流，因此，强制电流 I_L 将大部分流过负载。A_2 的失调和漂移规格必须添加到仪表放大器的输出失调和漂移规格中。

结　论

经过前面的讨论，大家对仪表放大器的作用应该有了清楚的认识。现在，文章开头关于仪表放大器并非特殊运算放大器的论点应该是显而易见之事。尽管其多样功能也是有限的，但其应用却仅仅局限于潜在用户的想象力。作为一种精密线性器件，仪表放大器的品质主要通过规格体现，因此，全面了解规格是成功利用这种器件的必要条件。作为精密测量应用元件的长期供应商，ADI 公司提供广泛的仪表放大器解决方案，涵盖模块化、混合型和单芯片 IC 等多种形式，每种形式的产品都是特定应用的理想选择。希望本文有助于厘清其中涉及的问题，有助于为特定应用选择合适的器件。

AN－245 应用笔记
利用仪表放大器解决非常规设计问题

作者：Scott Wurcer　Walt Jung

通常认为只适合传感器调理应用的仪表放大器，其实也能给其他许多应用带来独特的性能优势。

仪表放大器通常用于要求增益模块具有真差分输入和单端输出的传感器信号调理应用，不但适合基于传感器的电路，比如说作为压力传感器和热电偶的放大器，而且仪表放大器的工作特性也能给许多非传统模拟信号处理应用带来好处。事实上，正如本文介绍的电路所示，新兴的低成本单芯片仪表放大器常常比运算放大器更适合用作模拟电路的基本构建模块。

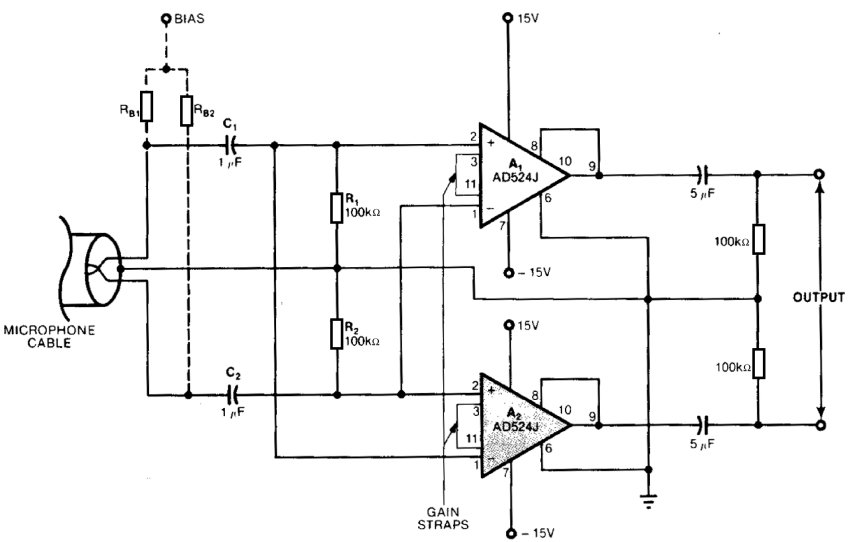


图 1　有源变压器麦克风前置放大器，使用两个仪表放大器以降低噪声

图 1 所示电路中，仪表放大器的输出信号线性相加，而噪声仅增加$\sqrt{2}$倍。因此，本电路的噪声性能比单端设计高出 3 dB。

仪表放大器用途广泛

IC 仪表放大器的优势源于其采用多个运算放大器，可提供平衡的反相和同相输入端、高

共模抑制比(CMRR)以及可编程前端增益(参见知识框“三个运算放大器优于一个运算放大器”)。这种高性能器件集低输入噪声电压、宽带宽和稳定的直流特性于一体,而在大多数单芯片运算放大器中,这些特性无法共存。因此,在简单如同相增益级等应用中,仪表放大器往往胜过运算放大器(参见知识框“仪表放大器用作运算放大器”)。

简化麦克风前置放大器

但是,仪表放大器最令人感兴趣的应用在于解决运算放大器通常无能为力的性能问题。例如,麦克风前置放大器要求有源级同时提供低噪声和高 CMRR 两种特性;对于传统运算放大器而言,这一要求非常之高。仪表放大器则可提供双通道差分输入、低噪声输入级和可轻松设置的增益,从而大大简化麦克风前置放大器设计。

图 1 所示为利用两个 ADI 公司单芯片仪表放大器 AD524J 所构建的一个前置放大器。与参考文献 1 所述交叉输入堆叠放大器相似,该电路用作平衡输入/平衡输出有源变压器。与单端设计相比,其差分输出配置的信噪比高出 3 dB;双放大器配置产生的信号电压是单放大器电路的两倍,而噪声只有$\sqrt{2}$倍。该前置放大器的差分输出配置也适合非音频相关应用。例如,此电路可以用作通用有源变压器,向信号路径下方的仪表放大器提供信号。

为了实现最大应用灵活性,该仪表放大器的可编程前端提供 20、200 或 2000 的总电路增益。当增益配置为图中所示的 20 时,该前置放大器提供 40V 峰峰值输出摆幅、80 dB CMRR、0.6 μV 均方根噪声和 20 kHz 带宽,谐波失真小于 0.01%。

前置放大器的输入端通过电容 C_1 和 C_2 交流耦合至一个源麦克风,电阻 R_1 和 R_2 用作仪表放大器输入偏置电流的返回路径。针对数伏的电平,耦合电容可提供交流和直流过载保护,但输入瞬变可能非常大(尤其是当连接或断开麦克风电缆时),因此仍应确保放大器获得充分的保护。AD524 本身可提供最高 36 V 的保护,其他仪表放大器可能会要求将 1 kΩ 或更大的电阻与耦合电容串联。不过应注意,输入电阻会导致噪声增加。1 kΩ 电阻会产生 4 nV/$\sqrt{\text{Hz}}$的等效输入噪声,该噪声与仪表放大器的输入噪声(本电路中的 AD524 为 4.7 nV/$\sqrt{\text{Hz}}$)以均方根方式相加。

构建麦克风前置放大器时,务必对耦合电容及其相关输入电路进行屏蔽。此外,为了尽可能降低“嗡嗡声”,应当使用平衡的双绞线输入电缆。

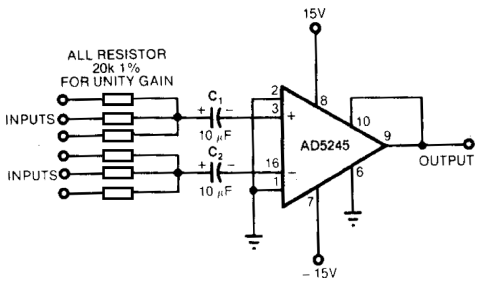


图 2　多个电流汇总于该电流模式混频器。此电路利用仪表放大器反相和同相输入端周围的本地反馈执行信号加减。

利用电流加法器合并音频信号

图 2 显示涉及音频信号的一个仪表放大器应用。其中,基于仪表放大器的电流加法器线性合并任意数量的输入波形,各信号的符号可以独立选择。该加法器支持分立输入各自设置增益,增益值可以大于或小于 1。

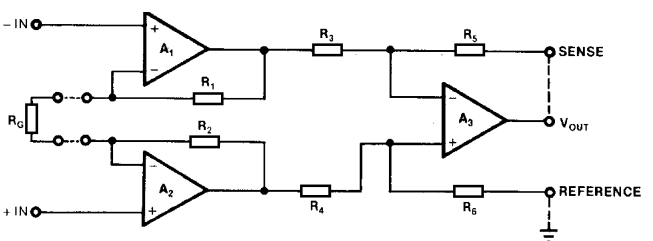
三个运算放大器优于一个运算放大器

仪表放大器通常由三个运算放大器组成，配置为一个双通道差分输入级和一个输出缓冲器(图a)。内部反馈电阻与输入放大器相连，允许利用一个电阻(R_G)设置总增益。假设配置为单位增益输出，则总增益等于$((R_1+R_2)/R_G)+1$。可以利用检测和参考输入管脚电压对输出增益进行调整。

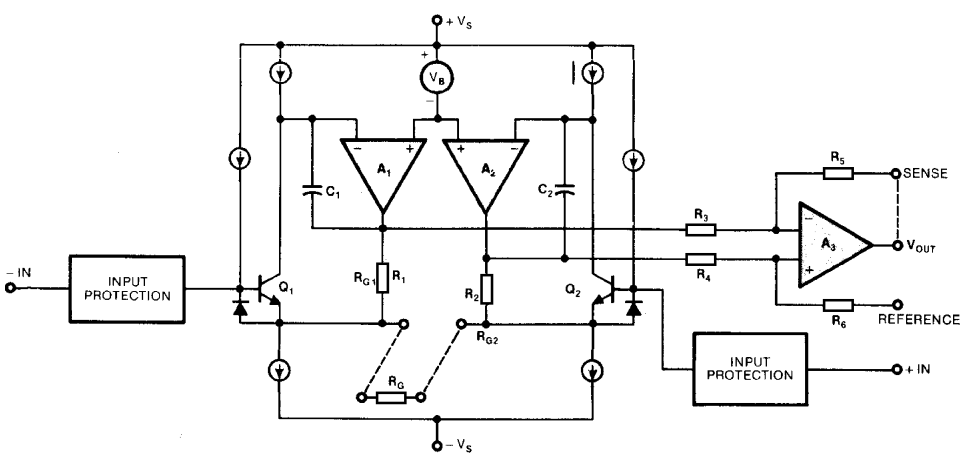
本文中的电路所用单芯片仪表放大器为ADI公司的AD524和AD624(图b)，除拥有与经典三运放电路相同的增益特性外，还具备几个额外特性。输入放大器A_1和A_2前接晶体管前置放大器Q_1和Q_2。

由此可知，输入增益带宽积取决于晶体管跨导，因而这些电路可提供高于传统仪表放大器的高增益带宽。晶体管前置放大器还能提高仪表放大器总增益，从而降低闭环误差。

三运放构成一个典型的仪表放大器(a)。输入放大器连有内部反馈电阻，允许利用一个电阻(R_G)设置电路总增益。本文中的电路所用单芯片仪表放大器(b)内置晶体管前置放大器，可以扩展电路带宽并降低闭环失真。



(a)



(b)

该电路利用仪表放大器各输入级中的本地反馈,提供双极性求和功能。放大器的输入晶体管整合了本地发射极反馈,因此当晶体管基极(引脚 1 和 2)接地时,馈入发射极(引脚 3 和 16)的总电流将产生线性相关的输出电压。AD524 内置 20 kΩ 反馈电阻,因此使用 20 kΩ 输入电阻将产生单位增益。

在图 2 的电路中,引脚 16 用作同相输入端,引脚 3 则用作反相节点。可以单独使用这两路输入对单端电流求和,或者联合使用二者,以代数方式合并差分输入。由于存在内部反馈连接,当频率小于 1 kHz 时,各输入端的动态阻抗将始终低于 1 Ω,因此各信号通道之间的串扰很低。例如,对于 20 kΩ 输入电阻(单位增益),通道间串扰比输入电平低 86 dB。

输入晶体管的接地基极会强迫发射极电压比地电位低一个 VBE 压降,因此必须使用输入耦合电容来确保低失调。应为这些电容选择适当的值,使其在目标频率时的电抗低于输入电阻值,否则将导致增益误差。

仪表放大器的低输入噪声,使该加法器在 20 kHz 带宽范围内的信噪比超过 90 dB(相对于 1V 输入)。此外,在整个音频范围内,总谐波失真低于 0.01%。增益精度则取决于输入电阻与仪表放大器内部反馈元件之间的匹配程度。对于单位增益电路,AD524 的 20%反馈电阻容差导致无补偿增益误差为±1.6 dB;利用输入电阻调整电位计可以消除该误差。不过应注意,通道间增益匹配不受内部容差影响。这是因为所有输入端均馈入同一节点,增益匹配仅取决于输入电阻容差。

高共模抑制比有利于音频应用

还应注意,可以配合电流模式模拟开关使用该加法器,例如 DAC 中使用的开关。这种应用中,可以将输入晶体管的基极连到与器件的 VBE 相等的一个正电压,从而在整个电路中保持直流耦合。此时,发射极接地。

缓冲斗链

仪表放大器的真差分特性对于含有模拟延迟线的电路也很有用。为使这种电路的时钟馈通和失真最小,双通道 CCD 斗链式寄存器(如 Reticon Corp 的 SAD-1024)提供具有不同时钟输入的两条独立可寻址延迟线。但要完全发挥 CCD 器件的差分能力,则需要使用输入平衡良好的缓冲放大器。

图 3 显示了一个延迟电路,采用 SAD-1024 512 x 2 CCD 寄存器和差分输入/差分输出配置。该电路的两个输入放大器 AD524 将单端输入信号转换为差分电平,以驱动延迟线的两路输入。第三个仪表放大器与 CCD 寄存器的输出端相连,用来将经过延迟的差分信号转换为单端波形。

一对 CMOS 反相器提供经过缓冲的互补时钟信号,以驱动延迟线的时钟输入。为了满足

奈奎斯特采样准则,时钟速率至少必须为最高信号频率的 2 倍。可以从外部 VCO 和分频器获得时钟频率。

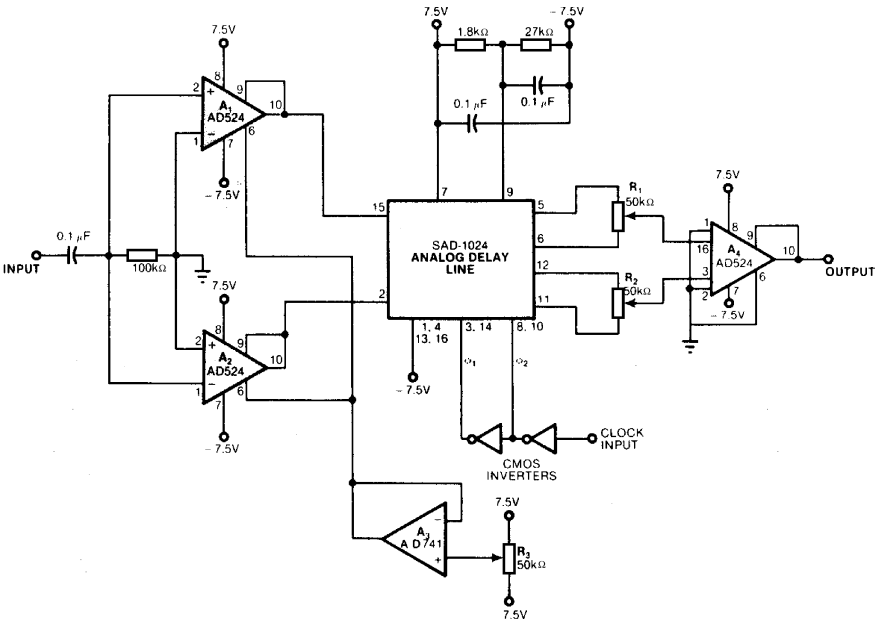


图 3　模拟延迟电路利用一条 CCD 延迟线的两半。仪表放大器保持差分电路工作,因此噪声和时钟馈通极小

内部反馈简化电路设计

为确保时钟噪声最低,延迟线输出各由两个信号组成。电位计 R_1 和 R_2 可以平衡这些信号的电流,从而最大限度地抑制时钟噪声。差分电流求和输出配置进一步消除了时钟馈通,使整体信噪比达到 70 dB,这是单端设计所无法实现的。

如图 4 所示,电路的输入放大器表现为单位增益,但可以将其增益配置为 1000。利用 A_3 及其相关电路,可以将输入级偏置到某一电平,以确保延迟线谐波失真最低。若要微调电路,可以调整 R_3,以获得在 1V 均方根输入信号下使失真最低的偏置电平。当调整适当且馈入 150 kHz 时钟时,该电路的总谐波失真典型值为 0.2%。

测量失真

可以进一步利用仪表放大器的差分特性来增强失真测量设备的分辨率。典型失真测量仪可消除 80 dB 到 100 dB 的信号基波,因而测量限值为 0.01%到 0.001%。如果利用仪表放大

器对受测器件(DUT)的输出进行预调零(图 4),则可以将失真测量仪的测量能力扩展到基波振幅以下 140 dB。这样就可以测量低至 0.000 01%的失真。

除了测量分辨率更高外,预调零方法还可带来其他好处。首先,由于仪表放大器将信号源输入从 DUT 输出中减去,因此测量过程中可以消除测试振荡器的误差。这使我们能够测量比大多数振荡器的允许范围还低的失真水平。

此外,预调零方法可降低对高分辨率测试所用失真测量仪的动态范围要求。失真测量仪仅处理信号误差,而不是基波,因此分析仪仅需拥有足以监控仪表放大器残余输出误差的动态范围。而且测试信号是通过相减而抵消的,而不是通过陷波滤波消除的,因此交调测试和其他谐波分析可以使用复杂波形。

图 4 电路中,受测放大器驱动负载电阻 R_L。一个增益为 1/A 的线性网络(其中 A 等于放大器的增益)将 R_L 上的电压馈送至调零放大器。仪表放大器的另一输入端用作参考端口,并连到 DUT 的输入信号。当仪表放大器的增益设置为 A 时(通过 R_G),调零电路的误差输出电平仍然以 DUT 的输出信号振幅为参考。

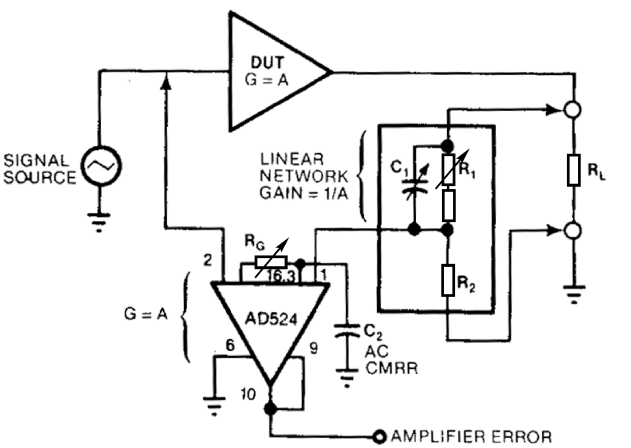


图 4　增强失真测量分辨率的预调零电路。受测器件输出端与仪表放大器输入端之间有一个线性网络,用来补偿 DUT 增益和频率特性。预调零电路降低了对失真分析仪的动态范围要求,因为这些仪器仅需处理仪表放大器输出端中出现的误差信号

在调零电路的设置过程中,调整衰减器网络是最难的一步。第一步是调整 R_1,使直流衰减等于 1÷A,这步最简单。然后必须像补偿示波器探头一样,调整补偿电容 C_1。时间常数 R_1C_1 必须对应于 DUT 的−3 dB 带宽;否则,仪表放大器将无法完全消除高频信号成分。

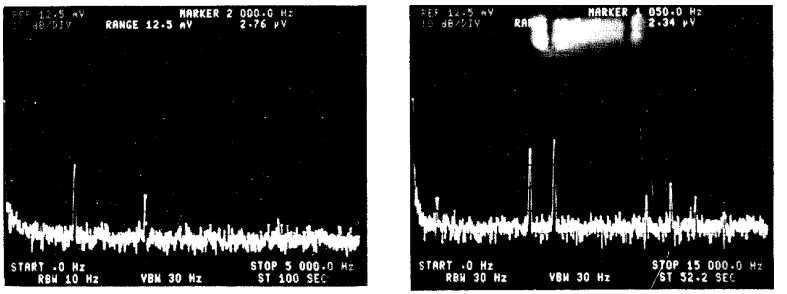
构建衰减器时,应确保 R_1 和 R_2 无电抗性,并且其温度和电压非线性系数足够小,以防 DUT 误差被掩盖。此外,为了实现最佳调零效果,必须多次重复执行 R_1/C_1 调整。

如果打算利用仪表显示仪表放大器的输出，必须确保 DUT 与衰减器网络之间实现精密相位跟踪；1°的相位误差将导致抑制性能只有 35 dB。然而，如果将输出馈送至频谱分析仪，则可以降低相位跟踪要求，只要残余基波不使分析仪的前端发生过载即可。图 5(a)为频谱分析仪显示的适当调零所获得的结果。所示基波的电平比 3 V 均方根测试信号低 106 dB；因此，二次谐波得以清楚显示，即使其电平比测试信号低 120 dB。

分离均衡网络改善唱头前置放大器的性能

图 5(b)显示了基于预调零电路的交调测试结果。测量中，同时将 5 kHz 和 6 kHz 信号施加于 DUT。分析仪清楚显示了 1 kHz 的频率差和 11 kHz 的频率和，以及 10 kHz 和 12 kHz 的二次谐波成分。仪表放大器只消除了一小部分测试信号，因此即使谐波和交调成分比测试信号电平低 100 dB 以上，也可以使用动态范围有限的 FFT 分析仪来恢复输出波形频谱数据。

可以采用类似的差动放大器方案测量复杂阻抗。某些仪表放大器具有非常高的高频 CMRR，可通过单个电容进行调整，因此这种电路适合在具有较大时间变化元件的线路上检测电流的应用。



(a)　(b)

图 5　谐波频谱显示图 4 预调零电路的工作情况。迹线(a)显示谐波失真测试情况；基波预调零至 −106 dB，比 DUT 输出电平低 120 dB 的二次谐波得以清楚显示。迹线(b)显示交调测试情况，其中 DUT 处理 5 kHz 和 6 kHz 测试信号。显示器显示了 1 kHz 和 11 kHz 的交调成分，以及 10 kHz 和 12 kHz 的二次谐波成分

例如，在图 6 所示的电流监控器中，低阻抗正弦波源将一个信号馈送至参考电阻(R_{REF})和仪表放大器的一个输入端。R_{REF} 为精密、无电抗电阻，其阻抗小于受测网络的阻抗(Z_L)。仪表放大器的输出等于 R_{REF} 上的电压乘以该级的增益，因而仍然与 Z_L 中的电流成比例。将 R_{REF} 短路，并调整 C_1 使电路输出最小，可以将电路误差降至最低(最大 CMRR)。

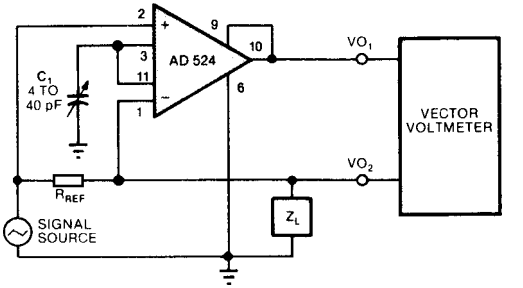


图 6　电流监控器测量阻抗。此电路放大参考电阻上的压降，使一个矢量电压计能够检测 Z_L 的幅度和相位

将一个矢量电压计与仪表放大器的输出端和 Z_L 相连，便可以利用图 6 所示电路测量复杂阻抗。该矢量监控器可测量 $V_L \div I_L$ 的幅度和角度，并计算 $R_L = (V_L/I_L)\cos\theta$，且 $X_L = (V_L/I_L)\sin\theta$。

仪表放大器改善唱头前置放大器的性能

高 CMRR 对唱头前置放大器也很有利。动磁式唱头拾音器(立体声系统最常用的唱头)的前置放大器通常采用运算放大器，RIAA 均衡网络(N)位于其反馈环路中(图 7(a))。这些电路相当简单，只采用一个有源器件，但对所采用的运算放大器有非常严格的性能要求。为了处理 20 Hz～20 kHz 范围内的低电平信号，同时提供高达 40 dB 的 1 kHz 增益，传统唱头前置放大器所用的运算放大器必须在单位增益时提供低噪声和高速特性。另外，为了驱动复杂反馈网络，运算放大器必须在高频时提供低输出阻抗。最大的问题是，单端电路的低频嗡嗡声抑制性能不佳。

预调零电路提高测量分辨率

图 7(b)显示了另一种唱头前置放大器方案，它利用仪表放大器的差分和低输入噪声特性，提供出色的信噪比和独立于均衡的增益控制。该电路中，仪表放大器 AD624 (A_1)将动磁式唱头的平衡输出转换为适合均衡和进一步处理的单端放大电压。

两个端接电阻(R_{TA} 和 R_{TB})提供直流输入负载(典型值 47 kΩ)，一对电容(C_{TA} 和 C_{TB})提供唱头阻尼(150 pF 对于大多数唱头来说足够)。差分网络维持信号平衡，以最大限度地抑制嗡嗡声，同时确保唱头端接适当。一个 4 pF 至 40 pF 调整器或 15 pF 固定电容与仪表放大器的增益端相连，以提高高频共模抑制性能。调整 C_{TA} 与 C_{TB} 的比值可以进一步改善电路的高频共模抑制性能。

A_1 的大部分输入电流流经 R_{TA} 和 R_{TB}，因此只有仪表放大器的失调电流流经唱头。AD624 的失调电流不会超过 35 nA，典型值仅为 10 nA，因此与仪表放大器的 250 μV 输入失调水平相比，输入电流所引起的失调误差可以忽略不计。

为提供最大的器件选择自由度，图 7(b)的设计分两级实现 RIAA 均衡。A_1 与输出缓冲器 A_2 之间的无源网络(R_1 和 C_1)提供 75 μs 去加重；A_2 的反馈环路中产生响应中的 318 μs 和 3 180 μs 成分。这种分离网络技术可以实现对所有均衡成分的完全缓冲。还有一种均衡技术，涉及到统合 A_1 与 A_2 之间单一网络中的所有三个时间常数(参考文献 2)，但这种方法所产生的输出噪声大于分离均衡方法。

仪表放大器用作运算放大器

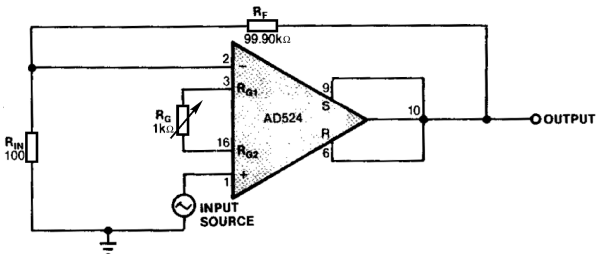
随着单芯片仪表放大器的性能不断改善，发生了一种有意思的角色逆转：仪表放大器由运算放大器构成，但仪表放大器也可以充当运算放大器。例如，考虑下图基于精密仪表放大器的运算放大器。在该电路中，检测和参考电阻连到输出端，从而将该仪表放大器的输出放大器配置为 Howland 电流泵(EDN，1 月 20 日，第 85 页)。该电流泵具有非常高的电导率，因此输出放大器的增益相当高。事实上，此增益仅受 CMRR 的限制，典型值为 80 dB。

但是，当输入放大器连到输出缓冲器时，基于仪表放大器的该运算放大器的总增益将超过 80 dB。例如，当输入增益设置为 100 时，配置为运算放大器的 AD524 可提供典型值 5×10^6 (134 dB)的开环增益。

在图中所示的电路中，闭环增益为 1 000，−3 dB 带宽为 56 kHz。因此，放大器的增益带宽积为 56 MHz。如此宽的带宽，加之仪表放大器的低噪声和高稳定性，是传统 IC 运算放大器很难达到的。相比于传统运算放大器，该电路还有一个优势，即其阻尼特性仅取决于一个电阻(R_G)的设置。

充当运算放大器的仪表放大器，检测和参考电阻连到电路输出端。双反馈配置将仪表放大器的输出放大器配置为 Howland 电流泵，从而产生高开环增益。

这种基于仪表放大器的运算放大器在要求闭环增益达到 100 000 和宽带宽的应用中非常有用。例如，当输入放大器的增益设为 1000 时，AD524 可提供高达 1 GHz 的增益带宽积。不过应注意，基于仪表放大器的运算放大器在高增益时最有效；闭环增益非常低时，过大的前端相位会导致工作不稳定。



单位增益缓冲器克服驱动限制

在图 7(b)所示电路中，当 A_1 以高增益工作时，噪声最低；当 A_1 的增益相对较小时，抗过载能力最高。因此，必须合理选择输入级增益，使相互冲突的特性之间实现最佳折衷。通常而言，当 A_1 的增益约等于 20 时，可实现最佳折衷；A_2 必须提供网络的其余增益。在图 7(b)所示的设计中，A_1 以增益 28 工作，A_2 的直流增益为 38。因此，总直流增益等于 1 064，或约为 60 dB。

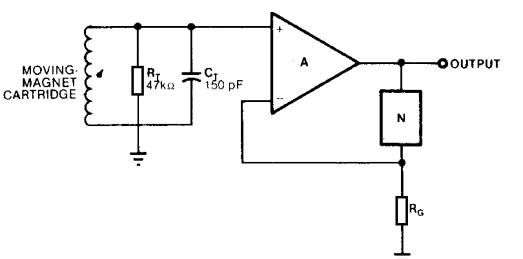
一般而言，唱头前置放大器的直流增益等于：

$$G_{DC}=(1+40k/R_G)(1+(R_2+R_3)/R_4)$$

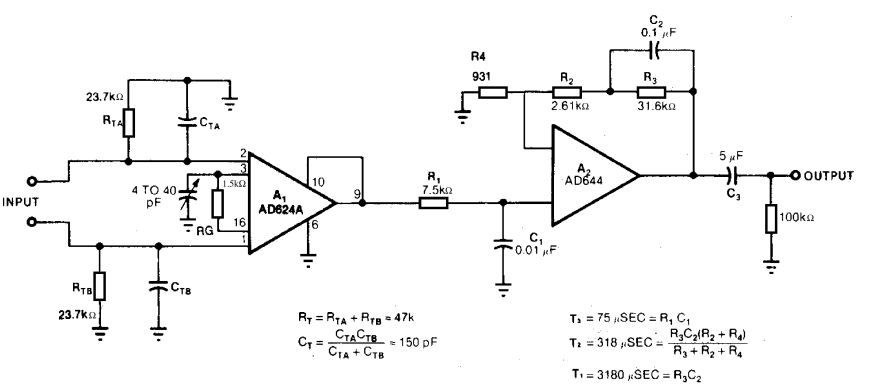
经过 RIAA 均衡的 1 kHz 增益等于：

$$G_{1k}=0.101G_{DC}$$

常数 0.101 是 RIAA 均衡标准所规定的直流增益与 1 kHz 增益的比值。在图 7(b)所示电路中，1 kHz 增益约等于 40 dB。调整 R_G 值可以改变电路的增益，而不会影响其均衡特性。类似地，可以为 R_1 至 R_3、C_1 和 C_2 选择适当的值，以改变电路的响应，使其适合磁带头等应用。



(a)



(b)

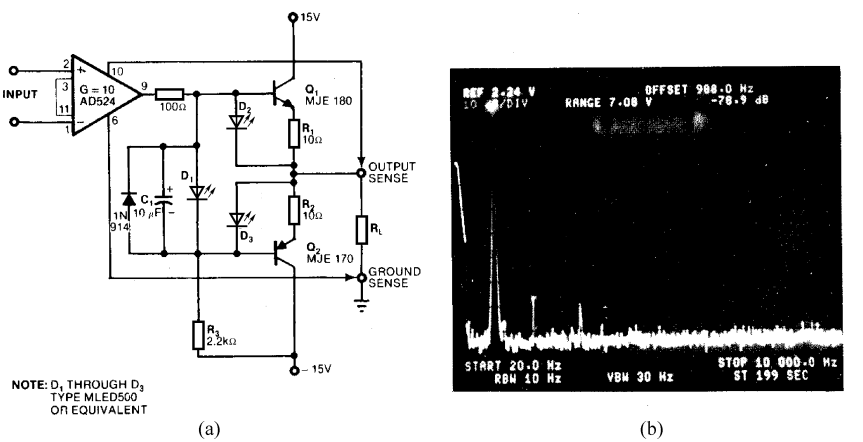
图 7　传统唱头前置放大器(a)采用单一 RIAA 均衡网络(N)，后者位于运算放大器的反馈环路中。虽然这种电路极为简单，但对运算放大器的性能提出了不适当的要求。更好的电路(b)采用仪表放大器缓冲唱头输出。仪表放大器具有高 CMRR，嗡嗡声抑制性能可达 100 dB

如图7所示，中频带增益为40 dB时，唱头前置放大器可提供80 dB的信噪比(以1 V输出为参考)。低频CMRR最小值为100 dB。当所有均衡网络电阻均为金属薄膜型，并且所有电容均采用聚苯乙烯或聚丙烯电介质时，响应精度和稳定性最高。

仪表放大器常常需要提供5 mA以上的输出电流，同时保持最高额定精度。多数IC仪表放大器的额定驱动能力为5 mA(2 kΩ负载)，其典型值100 Ω的开环输出阻抗会限制其输出更高电流。不过，在仪表放大器的反馈环路内放置一个单位增益缓冲器，就可以克服电路驱动限制。

图8(a)显示了一个缓冲仪表放大器电路，它可驱动低至150 Ω的负载阻抗，提供高达75 mA的输出电流。该电路采用一对互补3A/40V功率晶体管(Q_1和Q_2)，由LED D_1提供正偏置。D_1的偏置电压导致R_1和R_2各发生大约140 mV的压降；利用图中所给出的元件值，可得知输出静态电流约为15 mA。该15 mA偏置电平足以防止输出级发生交越失真。另外两个LED(D_2和D_3)充当电压箝位，将流经Q_1和Q_2的电流限制在大约100 mA。这些LED还用作过载指示器。

当构建图8(a)所示电路时，应当注意几点。首先，为实现最大线性，应合理选择R_3，使之迫使A_1的输出级以A类方式工作。其次，必须从输出端检测输出电压，而不是从内部电路节点。此外，应将负载的共用端通过其自己的电源连接接地。否则，负载电流可能会扰乱电路的模拟地。最后，为防止高频振荡，应将旁路电容放置在尽可能靠近输出晶体管集电极的位置。



(a)　　(b)

图8　输出缓冲器位于仪表放大器的反馈环路中，提供高电流驱动能力(a)。图片(b)显示了缓冲器的低失真特性；频谱显示驱动100Ω负载的7V均方根缓冲输出的谐波成分

参考文献

[1] Wurcer, S A, and Kitchen, C, "Stacked amplifiers lower noise," *EDN*, October 13, 1982, pg 184.

[2] Jung, W, "Topology considerations for RIAA phono preamplifiers," 67th Audio Engineering Society Convention, November 1982, Reprint No 1719.

[3] Wurcer, S A, and Counts, L W, "A programmable instrumentation amplifier for 12-bit-resolution systems" *IEEE Journal of Solid State Circuits*, Vol SC-17 No 6 December 1982, pgs 1102-1111.

[4] Jung, W, *Audio IC Op Amp Applications* (*second edition*), Howard W Sams and Co Inc, Indianapolis, IN, 1978.

AN－539 应用笔记
仪表放大器应用中的误差与误差预算分析

作者:Eamon Nash

简　介

本应用笔记将介绍一种用于计算仪表放大器应用中整体误差的系统性方法。首先,我们将谈谈仪表放大器中的主要误差源(如失调电压、共模抑制比等)。然后借助数据手册规格和具体实例,对各种仪表放大器解决方案(如分立型与集成型、集成三运算放大器与集成两运算放大器等)的精度进行对比。

由于仪表放大器最常用于低速高精度应用,因此,我们将重点讨论直流误差,如失调电压、偏置电流和低频噪声(主要指交流电频率,为 50 Hz 或 60 Hz 的谐波)等。同时,我们也必须对恶劣、高噪声环境下由温度变化引起的误差进行评估,而仪表放大器会经常被用在这样恶劣的环境下。

另需注意的是,特定误差源带来的效应因不同应用而有差别。例如,在热电偶应用中,传感器的源阻抗非常低(即使传感器与放大器之间有一条长电缆,通常也不会超过几欧姆)。结果,与输入失调电压误差相比,偏置电流和噪声电流所导致的误差可以忽略不计。

RTO 与 RTI

在单个考察各误差源之前,有必要了解 RTO 和 RTI 的含义。在能够工作于高于单位增益的任何器件(如任何运算放大器或仪表放大器)中,输出端的绝对误差会大于输入端。例如,输出端的噪声等于增益与特定输入噪声之积。因此,我们必须规定误差是折合到输入端(RTI),还是折合到输出端(RTO)。举例来说,如果我们希望将输出失调电压折合到输入端,只需用误差除以增益即可,表示为:

$$输出失调误差(RTI)=V_{OS}OUT/增益$$

通过将所有误差折合到输入端(这也是通常做法),可方便地对误差大小和输入信号大小进行比较。

百万分率—PPM

百万分率或 ppm 是用来标注极小误差的常用方法。PPM 无量纲,因此必须为误差找到

某种参照对象。在此类示例中,可将其与满量程输入信号进行比较。例如,表示为 ppm 的输入失调电压可通过以下公式计算:

$$输入失调误差(ppm)=(V_{OS}/V_{IN\ FULL\ SCALE})\times 10^6$$

分立和集成仪表放大器的误差源

图 1 显示了分立和集成仪表放大器中最常见也是最主要的误差源。下面我们逐一讨论这些误差源。

失调电压

失调电压是放大器输入级中晶体管 V_{BE} 之间不匹配导致的结果。失调电压可表示为与输入信号串联的小直流电压,如图 1 所示。与输入信号一样,该电压将由仪表放大器增益放大相应倍数。对于不止一个放大级的仪表放大器(如经典的三运算放大器仪表放大器),输出级的输入晶体管同样会引起失调电压。然而,只要输出级是单位增益(此为通行做法),仪表放大器的设定增益不会对输出失调电压误差的绝对大小造成影响。然而,在计算误差时,失调电压误差通常折合到输入端,以便基于输入信号大小对比其效应。结果即是以下公式:

$$Total\ Offset\ Error\ (RTI)=V_{OS_IN}+V_{OS_OUT}/Gain$$

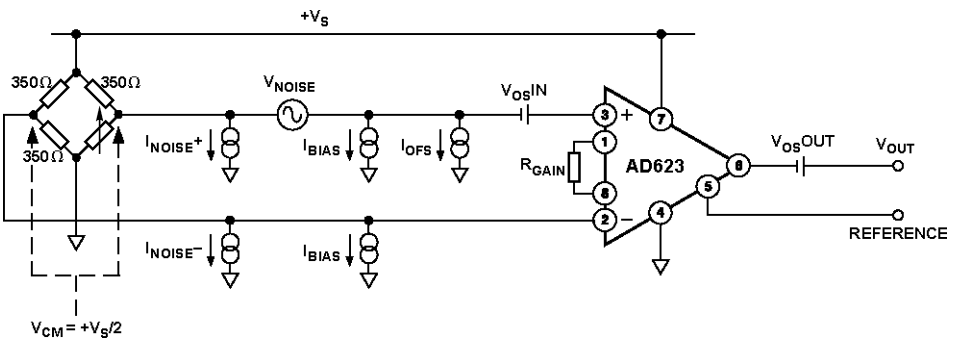


图 1　典型仪表放大器中的误差源

通过该等式,不难发现,输出失调电压误差将随仪表放大器设定增益的增加而降低。

失调电流和偏置电流

偏置电流进出于仪表放大器的输入端。这些通常就是 npn 或 pnp 晶体管的基极电流。因此,对于特定类型的仪表放大器,这些小电流有着明确的极性。

当偏置电流通过源阻抗时,会产生电压误差。偏置电流乘以源阻抗结果得到一个小直流电压,与输入失调电压呈串联关系。但是,如果仪表放大器的两个输入端均以同一源阻抗为参照,则相等的偏置电流会产生一个小共模输入电压(通常为 μV 信号),具备相应共模抑制功能的任何器件均可较好地抑制这种电压。如果仪表放大器的反相和同相输入端的源阻抗不等,那么误差会更大,其大小为偏置电流乘以源阻抗差。

另外,我们还需考虑失调电流,即两个偏置电流之差。这种差异将产生一个等于失调电流与源阻抗之积的失调误差。

由于两个偏置电流之一都有可能大于另一方,因此,失调电流可能为两种极性之一。

共模抑制

一个理想的仪表放大器将放大其反相和同相输入端之间的差分电压,而不受同时加在两个输入端的任何直流电压的影响。因而,出现在两个输入端(图 1 中的 $+V_S/2$)的任何直流电压将被仪表放大器所抑制。这种直流或共模成分存在于许多应用之中。事实上,消除这种共模成分正是仪表放大器在实际应用中的主要作用。

实际上,并非所有输入共模信号都可得到抑制,有些会出现在输出端。共模抑制比是用于衡量仪表放大器共模信号抑制能力的指标。其计算公式为:

$$CMRR(dB)=20\times\log\left[\frac{Gain\times V_{CM}}{V_{OUT}}\right]$$

为计算特定输入共模电压引起的输出误差,该公式可改写为:

$$V_{OUT}=\frac{Gain\times V_{CM}}{\log^{-1}\left(\frac{CMRR}{20}\right)}$$

交流和直流共模抑制

直流共模抑制欠佳会在输出端造成直流失调。如果说这个误差还可通过校准解决(就如失调电压一样),那么交流信号共模抑制不良则是个非常棘手的问题。例如,如果输入电路被交流电中 50 Hz 或 60 Hz 信号所干扰,那么会在输出端出现交流失调电压。这种电压的存在将导致系统分辨率下降。只有在最高信号频率远低于 50 Hz 或 60 Hz 的应用中,才可通过滤波解决此问题。

表 1 显示的是输入共模干扰信号同为 60 Hz、100 mV 时,AD623 和 INA126 两种仪表放大器的输出误差电压。

表 1　60 Hz、100 mV 共模输入条件下 AD623 和 INA126 共模抑制比产生的输出电压

增益	V_{IN}(共模)	CMRR - INA126	CMRR - AD623	V_{OUT} - INA126	V_{OUT} - AD623
10	100 mV @ 60 Hz	83 dB	100 dB	70.7 μV	10 μV
100	100 mV @ 60 Hz	83 dB	110 dB	707 μV	31.6 μV
1 000	100 mV @ 60 Hz	83 dB	110 dB	7.07 mV	316 μV

噪　声

失调电压和偏置电流最终会在输出端导致失调误差,而噪声源则会降低电路的分辨率。多数放大器中都存在两种噪声源,即电压噪声和电流噪声。正如失调电压和偏置电流一样,这

些噪声源对分辨率的影响程度也因应用而异。

图 2 显示的是典型仪表放大器的电压噪声谱密度(电流噪声谱密度图与此类似)。在较高频率(高于 100 Hz,即所谓的 1/f 频率)时比较平坦,但当频率接近直流时,噪声谱密度有所增加。用噪声谱密度乘以目标带宽的平方根,即可算出折合到输入端的有效值噪声。目标带宽既可能是仪表放大器在特定增益条件下的带宽,也可能更低。例如,如果仪表放大器的输出信号经过低通滤波器,此滤波器的转折频率即目标带宽。注意,如果通过模数转换器(ADC)对仪表放大器的输出进行数字化处理,则在计算目标带宽时,还应考虑后置滤波器。

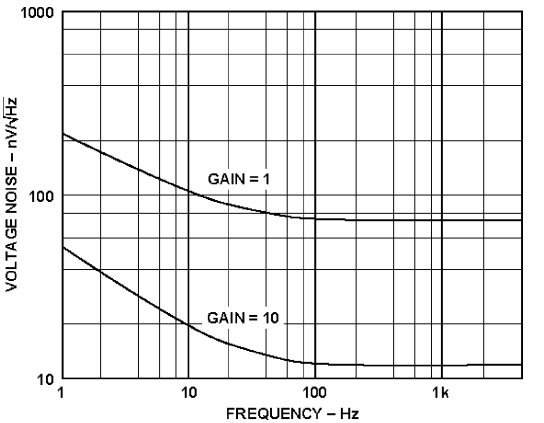


图 2　典型仪表放大器的电压噪声谱密度

在高频应用中,低频噪声往往被忽略。这种情况下,折合到输入端的有效值噪声就是"扁平"噪声谱密度与带宽平方根之积。注意,算出的有效值噪声必须转换为峰峰值,方法是将有效噪声值乘以 6.6[1]. 对于低频应用,数据手册通常将峰峰值限定在 0.1 Hz～10 Hz 频带之内。如果在系统某处会滤除高频噪声,则它可忽略不计,只考虑 0.1 Hz～10 Hz 噪声即可。

由于电压噪声和电流噪声不具相关性(也就是说具有随机性,相互之间不存在任何关联),因此,计算噪声导致的总误差时不能简单地把所有噪声差误相加。用和的平方根计算噪声总误差更为准确。

$$\text{总噪声} = \sqrt{\text{电压噪声}^2 + (R_{SOURCE} \times \text{电流噪声})^2}$$　(Layout 时请使用英文公式)

线性度

在集成仪表放大器的数据手册中,这种误差通常表示为 ppm(针对特定输入范围)。对于以运算放大器构建的分立仪表放大器,非线性度更难计算。运算放大器数据手册通常不标注线性度。此外,即使已知某一运算放大器的线性度,也必须考虑两个或三个运算放大器之间的互相影响,才能得到总体线性度指标。在许多情况下,唯一的办法就是通过直流扫描分析来测量电路线性度。以 ppm 表示的线性度采用以下计算公式:

非线性度(ppm)=(输出电压与理想输出电压之间的最大偏差/增益/满量程值)×10^6

(Layout 时请使用英文公式)

增益误差

集成仪表放大器的增益误差由两部分组成,即内部增益误差以及因外部增益设置电阻的公差导致的误差。尽管使用高精度外部增益电阻可防止总增益精度下降,但将成本浪费在精度远远高于仪表放大器精度的外部电阻上并无多大意义。同时,使用标准值电阻时,一般很难精确获得所需增益(比如 10 或 100)。

但需指出的是,选择适当的外部增益设定电阻有助于改善电路的整体增益漂移。在此以 AD623 为例进行说明。其增益计算公式为:

$$Gain=1+(100\ k\Omega/R_G)$$

公式中的 100 kΩ 值来自两个 50 kΩ 内部电阻。这些电阻的温度系数为−50 ppm/℃。通过选择温度系数同样为负的外部增益电阻,可有效改善增益漂移。

集成式仪表放大器 AD623 与 INA126 的误差预算分析

图 3 显示的是常见的电阻电桥应用。电桥由 4 个可变电阻构成。电桥通过+5 V 单电源供电。可变电阻阻值的任何变化都会产生一个差分电压(满量程±20 mV),并加到仪表放大器的端。该差分信号的共模电压为+2.5 V,由+5 V 激励电压产生。

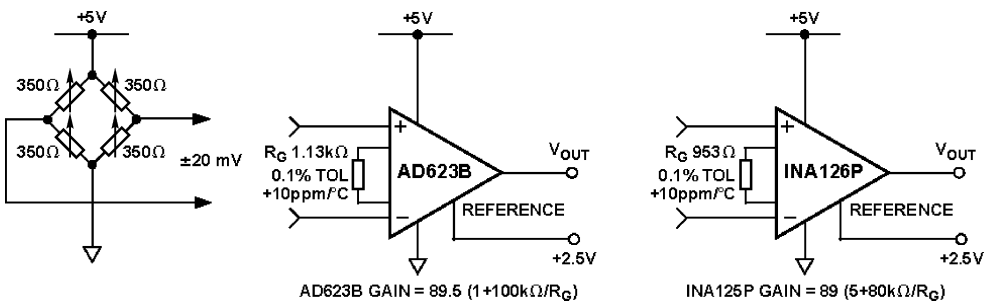


图 3　放大电阻电桥传感器的差分电压(图中原作者误将 INA126 写为 INA125,layout 时请修改)

仪表放大器的增益经过仔细计算,以使输出信号摆幅接近其最大电平,但不会限幅。设计时务必谨慎,不得使仪表放大器中的任一内部节点达到饱和状态。该值是输入差分电压、设定增益和共模电压[2]的函数。

表 2 显示的是 AD623 和 INA126 两种集成仪表放大器的误差计算。所有误差均被折合到输入端(即以 20 mV 的满量程输入电压为基准),然后转换为百万分率(ppm),具体方法是用小数误差乘以 1×10^6。也可乘以 1×10^4,将百分比误差转换为 ppm。小数、百分比和百万分率之间的转换如表 3 所列。

表 2　误差预算分析:AD623 与 INA126

误差源	AD623B 误差计算	INA126P 误差计算	总误差 AD623(ppm)	总误差 INA126(ppm)
绝对精度:T_A=+25 ℃				
输入失调电压,mV	100 μV/20 mV	250 μV/20 mV	5 000	12 500
输出失调电压,mV	500 μV/89.5/20 mV	不适用	279	不适用
输入失调电流,nA	2 nA×350 Ω/20 mV	2 nA×350 Ω/20 mV	35	35
CMR,dB	105 dB→5.6 ppm×	83 dB→71 ppm×		
	2.5 V/20 mV	2.5 V/20 mV	700	8 875
增益	0.35%+0.1%	0.5%+0.1%	4 500	6 000
		总绝对误差	10 514	27 410
漂移至+85 ℃				
增益漂移,ppm/ ℃	(50+10)ppm/℃× 60 ℃	(100+10)ppm/℃×60 ℃	3 600	6 600
输入失调电压,mV/ ℃	1 μV/℃×60 ℃/20 mV	3 μV/℃×60 ℃/20 mV	3 000	9 000
输入失调电流,pA/ ℃	5 pA/℃×350 Ω×	10 pA/℃×350 Ω×		
	60 ℃/20 mV	60 ℃/20 mV	5.25	10.5
输出失调电压漂移,mV/ ℃	10 μV/℃×60 ℃/			
	89.5/20 mV	不适用	335	不适用
		总漂移误差	6 940	15 610
分辨率	50 ppm			
增益非线性度,满量程 ppm		20 ppm	50	20
典型 0.1 Hz－10 Hz 电压噪声,mVp-p	1.5 μVp-p/20 mV	0.7 μV p-p/20 mV	75	35
		总分辨率误差	125	55
		误差总和	17 579	43 075

表 3　ppm、小数误差和百分比误差之间的转换

百分比误差	小数误差	ppm 误差
10	0.1	100 000
1	0.01	100 00
0.1	0.001	100 0
0.01	0.000 1	100
0.001	0.000 01	10
0.000 1	0.000 001	1

根据表 2,主要误差源为静态误差(如失调电压等)。在很多应用中可采用某种校准方式来消除此类误差。如果再辅以某些温度测量,可将这种校准法进行推广,用以补偿静态误差漂移。对仪表放大器中非线性度和噪声导致的分辨率误差进行补偿难度更大。请注意,在此忽略了电流噪声导致的误差。因为此类误差较小,当用电压噪声算出平方和时,会显得微不足道。

该表无法描述因外部干扰导致的其他分辨率误差。在这方面，比较重要的是工频导致的分辨率下降现象，这是 50 Hz 或 60 Hz 差分输入干扰(因灯光或电源中运行的其他设备)造成的。其结果是，仪表放大器输出端将出现 50 Hz 或 60 Hz 的“嗡嗡”噪声。显然，高共模抑制(不仅仅是直流部分而是整个频率)有助于减少这种干扰。AD623 相对于频率的共模抑制情况如图 4 所示。从图中可以看出，频率为 1 kHz、增益为 10 时，共模抑制比仍达 80 dB 以上，满足了多数应用的要求。

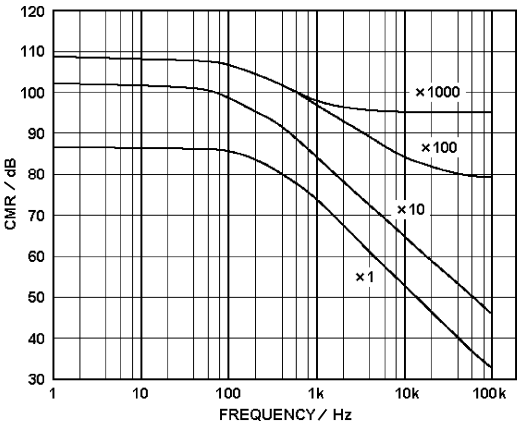


图 4　AD623 共模抑制与频率的关系(测试条件：+5 V 单电源、V_{REF} = 2.5 V、增益 = 1、10、100、1000)

自制与购买：典型应用误差预算

图 5 所示实例对集成和分立仪表放大器应用相关误差作了较好的比较。同样，我们需要放大一个±20 mV 的信号。借助双运算放大器和高精度电阻网络，可搭建一个双运算放大器型仪表放大器。

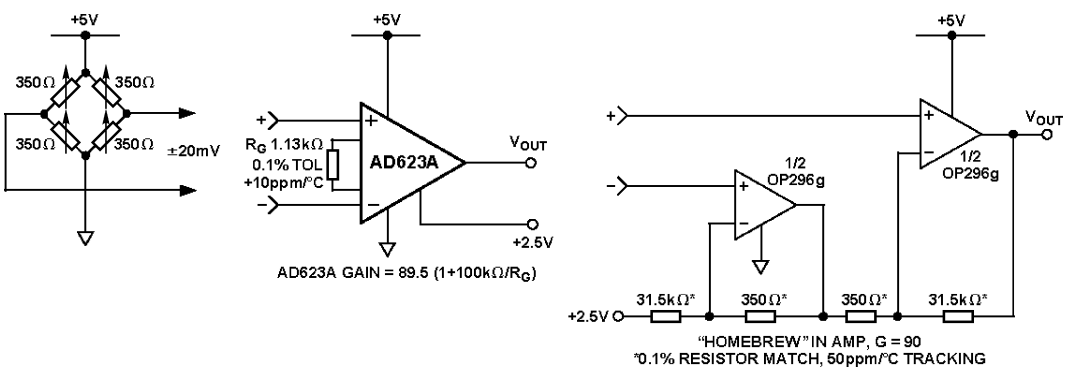


图 5　自制与购买

两种实现方法的相关误差详见表4,可见,集成仪表放大器在室温及随温度变化时都有更高精度。需要注意的是,分立实现方法的成本要高许多(本例中约高1倍)。低漂移高精度电阻网络的成本是主要原因。

注意,分立仪表放大器的输入失调电流等于两个运算放大器的偏置电流的最大差值,而非单个运算放大器的失调电流。另外,需选择特定值的电阻网络,以使各运算放大器的反相和同相输入端均处理相同阻抗(约350 Ω)。而各个运算放大器的失调电流将带来额外误差,同样需要计算。

表4　自制与购买:误差预算

误差源	AD623A电路计算	"自制"电路计算	总误差 AD623—ppm	总误差 自制—ppm
绝对精度:T_A=+25 ℃				
总失调电压RTI,mV	[200 μV+(1000 μV/89.5)]/20 mV	(300 μV×2)/20 mV	10 559	30 000
输入失调电流,nA	2 nA×350 Ω/20 mV	100 nA×350 Ω/20 mV *	35	1 750
内部失调电流 (仅限自制型)	不适用	16 nA×350 Ω/20 mV *		280
CMR,dB	105 dB→5.6 ppm×2.5 V/20 mV	(0.1%匹配×2.5 V)/ 90/20 mV	700	1 388
增益	0.35%+0.1%	0.1%匹配	4 500	1 000
		总绝对误差	15 794	34 418
漂移至+85 ℃				
增益漂移,ppm/℃	(50+10)ppm/℃×60 ℃	50 ppm/℃×60 ℃	3 600	3 000
总失调电压RTI,mV/℃	[2 μV/℃+(10 μV/℃/89.5)] ×60 ℃/20 mV	(7 μV/℃×60 ℃)/20 mV	6 335	21 000
输入失调电流,pA/℃	5 pA/℃×350 Ω×60 ℃/20 mV	不适用 *	5.25	
内部失调电流 (仅限自制型)	不适用	(120 pA/℃×350 Ω×2) ×60 ℃/20 mV		252
分辨率		总漂移误差	9 940	24 252
增益非线性度,满量程 ppm	50 ppm	20 ppm	50	20
典型0.1 Hz—10 Hz 电压噪声,mV p-p	1.5 μV p—p/20 mV	(0.8 μV p-p ×$\sqrt{2}$)/ 20mV	75	56.57
		总分辨率误差	125	77
		误差总和	25 859	58 747

* OP296偏置电流随温度的变化仅给出整个温度范围内的最大值(即无+25 ℃的额定值)。

参考文献

[1] Analog-Digital Conversion Handbook, Third Edition, pp 550 - 553, by the Engineering Staff of Analog Devices, Inc., edited by Daniel H. Sheingold, Prentice Hall, Englewood Cliffs, NJ 07632.

[2] AD623 Single Supply, Rail-to-Rail, Low Cost Instrumentation Amplifier, data sheet, p 15.

AN－581 应用笔记
单电源应用中的偏置和去耦运算放大器

作者：Charles Kitchin

单电源还是双电源

汽车和水上设备等应用中的电池供电型运算放大器仅有一个电源可用。计算机等其他应用虽然可用交流电源供电，但仍然只有一个单极性电源，如 5 V 或 12 V 直流电源。因而在实际操作中，往往需要通过单极性电源来驱动运算放大器。但单电源模式确实存在一些不足：各级均需采用额外的无源元件，而且如果执行不当，还可能造成严重的不稳定问题。

电阻偏置的常见问题

单电源应用的内在问题通常不存在于双电源运算放大器电路之中。基本问题在于，运算放大器是一种双电源器件，因而必须通过采用外部元件的某种偏置将运算放大器的输出电压偏置到供电电压一半的位置。对于给定电源电压，这种方法可实现最大输入和输出电压摆幅。

在输入信号极小的某些低增益应用中，只可将运算放大器的输出电压调至高于接地电压 2 V 或 3 V 的水平。但多数情况下均需避免任何削波现象，因而需使输出电压偏置到电源电压的一半附近。

图 1 中的电路展示的是一种简单的单电源偏置法。这种同相交流耦合放大器电路通过一个带有 R_A 和 R_B 两个偏置电阻的分阻器将同相引脚电压偏置到 $V_S/2$。如图所示，输入信号 V_{IN} 则通过电容耦合至同相输入端。

这种简单电路存在一些严重的局限性。其中之一是，运算放大器的电源抑制功能几乎荡然无存，因为电源电压发生的任何变化都将直接改变分阻器设定的 $V_S/2$ 偏置电压。电源抑制(PSR)是运算放大器一项极其重要(而往往被忽视)的特性。

由于电源电压每改变一伏特，分阻器电压将改变半伏特，因而电路 PSR 仅为 6 dB。结果，任何现代运算放大器通常具有的高电源抑制性能将不复存在，而该性能可大幅减少从通过电源供电耦合至运算放大器的任何交流信号(即电源“嗡嗡”噪声)。

更糟糕的是，在运算放大器必须向负载提供较大输出电流的电路中，往往会出现不稳定现

象。除非电源经过良好调节(且旁路设计得当),否则,供电电源上将出现较大信号电压。由于运算放大器同相输入端的基准电压直接来供电电源,因而这些信号将直接送回运算放大器,由此引发"汽船声"(低频寄生振荡)或其他形式的不稳定现象。

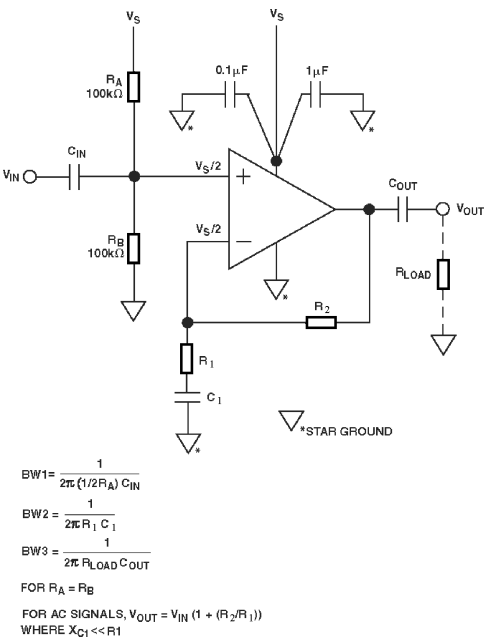


图 1　存在不稳定因素的单电源运算放大器电路

尽管通过精心设计布局、多电容电源旁路、星形接地和印刷电路板"电源层"等方法可带来电路稳定性,但在设计中再引入一定的电源抑制显得更为容易。

偏置网络与电源的去耦

具体方法是对电路进行修改,如图 2 所示。其中,通过电容 C_2 在分压器的抽头点设置旁路,用以处理交流信号,恢复了一定的交流 PSR 性能。电阻 R_{IN} 为 $V_S/2$ 基准电压提供直流回路,同时设定电路(交流)输入阻抗。

在许多已出版的应用电路中,R_A 和 R_B 采用一个 100 kΩ/100 kΩ 分压器,C_2 电容值为 0.1 μF或类似值。但该网络的−3 dB 带宽由 R_A 和 R_B 及电容 C_2 构成的并联组合确定,等于:

$$-3\ \text{dB BW}=\frac{1}{2\pi(50\ 000)(0.1\times10^{-6}\ \text{Farads})}=30\ \text{Hz}$$

对于 30 Hz 以下的频率,该电路实际上并无电源抑制功能,因而仍可能发生汽船声或其他形式的不稳定现象。结果,供电电源上存在的 30 Hz 以下信号可以轻易回到运算放大器的正

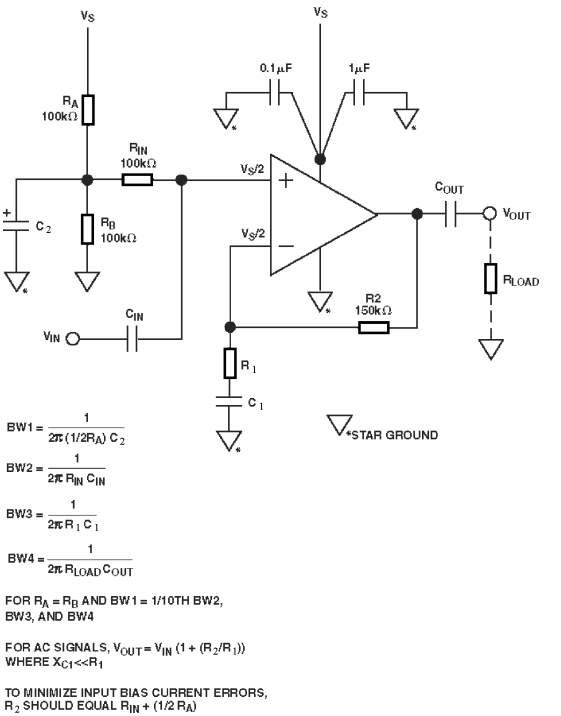


图 2　经去耦的单电源运算放大器偏置电路

输入引脚中。

这个问题的一种实用解决办法是增加电容 C_2 的值。该值必须足够大，从而能够对分压器电路通带带宽内所有频率起到旁路的功能。一条有效法则是将该极点设置为－3 dB 输入带宽的十分之一，由 R_{IN}/C_{IN} 和 R_1/C_1 设定。

需要注意的是，直流电路增益为单位增益。尽管如此，仍需考虑运算放大器的输入偏置电流。R_A/R_B 分压器将增加大量与运算放大器的正输出端相串联的电阻，其值等于这两个电阻构成的并联组合。要使运算放大器的输出电压维持在供电电压一半附近，就需等值增加负输入端的电阻，以使这些电阻达到“平衡”。电流反馈运算放大器的输入偏置电流通常不相等，进一步加大了设计的复杂性。

因此，设计一种将输入偏置电流误差以及电源抑制、增益、输入和输出电路带宽等因素统统纳入考虑的单电源运算放大器电路可能是一件极其复杂的事情。不过，通过一种实用型方法却可大大简化设计过程。对于采用 15 V 或 12 V 单电源供电的共压反馈运算放大器，含有两个 100 kΩ 电阻的分阻器即可使电源功耗与输入偏置电流误差达到合理平衡。对于 5 V 电源，则可使用较低值的电阻，如 42 kΩ 电阻。最后，有些应用需工作于新的 3.3 V 标准之下。

对于 3.3 V 应用,务必确保运算放大器为“轨到轨”器件,还需通过偏置使其尽量接近中位电压;偏置电阻的值可进一步降为 27 kΩ 左右。

注意,电流反馈运算放大器通常设计用于高频应用,R_2 和杂散电路电容形成的低通滤波器能极大地减少电路的 3 dB 带宽。因此,电流反馈运算放大器往往需要使用电阻值极低的电阻 R_2。对于针对视频加速应用的 AD811 之类的运算放大器,若 R_2 使用 1 kΩ 电阻,则可实现最佳性能。因此,这类应用需在 R_A/R_B 分压器中使用电阻值低得多的电阻,以将输入偏置电流误差减至最低。

使用现代 FET 输入运算放大器而非双极器件可大幅减少输入偏置电流误差,电路必须工作于极宽的温度范围时除外。后一种情况下,对运算放大器输入端的电阻进行平衡处理仍不失为一种明智的预防措施。

表 1 列出了图 2 所示电路的典型元件值,其中包括数种不同增益和 3 dB 带宽。

表 1　图 2 所示电路的典型元件值,其中 $R_A=R_B=100\ k\Omega$,$R_{IN}=100\ k\Omega$,$R_2=150\ k\Omega$

增益	输入带宽/Hz	输出带宽/Hz	$C_{IN}^*/\mu F$	$R_1/k\Omega$	$C_1^*/\mu F$	$C_2/\mu F$	$C_{OUT}/\mu F$	$R_{LOAD}/k\Omega$
10	10	10	0.3	16.5	1.5	3	0.2	100
20	10	10	0.3	7.87	3	3	0.2	100
10	50	50	0.1	16.5	0.3	0.6	0.05	100
101	20	20	0.2	1.5	6.8	2	0.1	100

* 电容值已依据下一最高公值作舍入处理。由于 C_{IN}/R_{IN} 极点和 C_1/R_1 极点处于同一频率且两者均会影响输入带宽,因此,各电容比其他情况下的单极 RC-耦合输入大 $\sqrt{2}$。选择 C_2 旨在提供相当于输入带宽 1/10 的转折频率。

表 2 列出了针对数种不同增益和 3 dB 带宽的典型元件值。

表 2　图 3 所示电路的典型元件值,其中 $R_2=50\ k\Omega$ 且 $R_A=R_B=100\ k\Omega$

增益	输入带宽/Hz	输出带宽/Hz	$R_1/k\Omega$	$C_1^*/\mu F$	$C_2^*/\mu F$	$C_{OUT}/\mu F$	$R_{LOAD}/k\Omega$
10	10	10	2	8.2	0.5	0.2	100
20	10	10	1	20	0.5	0.2	100
10	50	50	2	2	0.1	0.05	100
100	20	20	1	8.2	0.3	0.1	100

* 电容值已依据下一最高公值作舍入处理。由于 C_1/R_1 极点和 $C_2/R_A/R_B$ 极点处于同一频率且两者均会影响输入带宽,因此,各电容比其他情况下的单极 RC-耦合输入大 $\sqrt{2}$。

图 3 所示电路与图 2 类似，只不过是反相放大器电路而已。

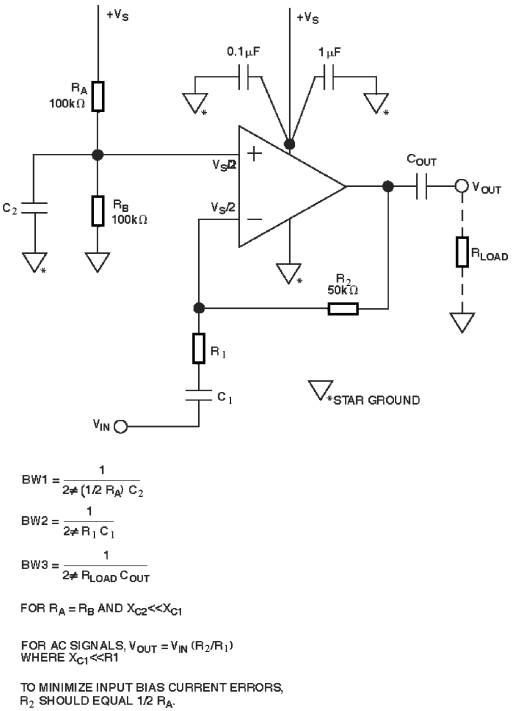


图 3　经去耦的单电源反相放大器电路

齐纳二极管偏置

尽管分阻器偏置技术成本较低且能使运算放大器的输出电压始终保持为 $V_S/2$，但这类运算放大器的共模抑制性能却完全取决于 R_A/R_B 及电容 C_2 形成的 R_C 时间常数。采用一个能提供至少 10 倍于输入 R_C 耦合网络(R_1/C_1 和 R_{IN}/C_{IN})R_C 时间常数的 C_2 值有助于确保获得合理的共模抑制比。若 R_A 和 R_B 均为 100 kΩ 电阻，只要电路带宽不是太低，C_2 的实际值可保持在极小水平。但为单电源应用提供所需 $V_S/2$ 偏置的另一种方法是使用齐纳二极管稳压器。图 4 所示即为这样的一种设计。其中，电流通过电阻 R_Z 流向该齐纳二极管。电容 C_N 可帮助防止齐纳二极管产生的任何噪声馈入运算放大器。低噪声电路可能需要使用大于 10 μF 标定值的 C_N。

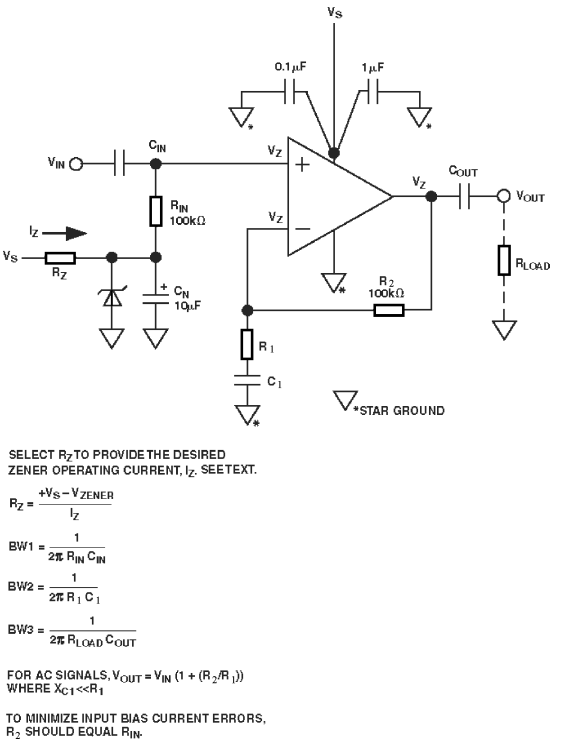
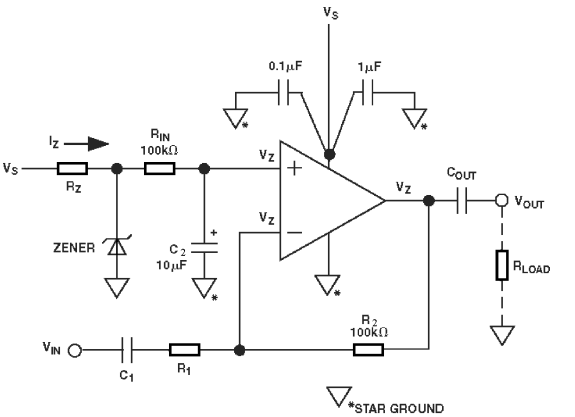


图 4　采用齐纳二极管偏置法的同相单电源放大器

应选择工作电压接近 $V_S/2$ 的齐纳二极管。所选电阻 R_Z 需向齐纳二极管提供足够高的电流，使其工作于稳定的额定电压之下并使其输出噪声维持于较低水平。降低功耗(和发热量)、延长齐纳二极管的寿命也非常重要。由于运算放大器的输入电流实际上为零，因此选择低功耗的齐纳二极管不失为一个好办法。虽然最佳选择是 250 mW 型号，但更为常见的 500 mW 型号也是可以接受的。理想齐纳电流因制造商而异，但对于这种应用来说，只要 I_Z 处于 5 mA(250 mW 齐纳二极管)与 5 μA(500 mW 齐纳二极管)之间，即是一种不错的折衷办法。

在齐纳二极管的工作范围之内，图 4 所示电路基本上恢复了运算放大器的电源抑制性能。但这种结果并非没有代价：此时，运算放大器的输出电压叠加在齐纳二极管的电压上，而不是 $V_S/2$。如果电源电压下降，大信号时可能会发生非对称限幅。此外，此时电路的功耗更大。最后，仍需考虑输入偏置电流。电阻 R_{IN} 和 R_2 应接近同一电阻值，以防止输入偏置电流导致大的失调电压误差。

图 5 是采用同一齐纳偏置法的反相放大器电路。



SELECT R_Z TO PROVIDE THE DESIRED ZENER OPERATING CURRENT, I_Z. SEE TEXT.

$$R_Z = \frac{+V_S - V_{ZENER}}{I_Z}$$

$$BW1 = \frac{1}{2\pi R_1 C_1}$$

$$BW2 = \frac{1}{2\pi R_{IN} C_2}$$

$$BW3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR AC SIGNALS, $V_{OUT} = V_{IN}(R2/R1)$
WHERE $X_{C1} << R_1$

TO MINIMIZE INPUT BIAS CURRENT ERRORS, R_2 SHOULD EQUAL R_{IN}.

图 5　采用齐纳二极管偏置的反相单电源放大器

表 3 可与电路 4 和电路 5 配合使用，以便为某些常见齐纳二极管应用提供实用的 R_Z 电阻值。注意，为使电路噪声降至最低，应参考齐纳产品数据手册，选择最佳齐纳电流。

表 3　配合图 4 和图 5 使用的建议 R_Z 值及摩托罗拉齐纳二极管产品型号

电源电压/V	齐纳电压/V	齐纳产品型号	齐纳电流(I_Z)	R_Z 值/Ω
+15	7.5	1N4100	500 μA	15 k
+15	7.5	1N4693	5 mA	1.5 k
+12	6.2	1N4627	500 μA	11.5 k
+12	6.2	1N4691	5 mA	1.15 k
+9	4.3	1N4623	500 μA	9.31 k
+9	4.3	1N4687	5 mA	931
+5	2.4	1N4617	500 μA	5.23 k
+5	2.7	1N4682	5 mA	464

表 4 和表 5 分别为图 4 和图 5 列出了针对数种不同电路增益和带宽的实用元件值。

表 4　图 4 所示电路的典型元件值，其中 $R_{IN}=R_2=100\ k\Omega$ 且 $C_N=0.1\ \mu F$。从表 3 中选择 R_Z

增益	输入带宽/Hz	输出带宽/Hz	$C_{IN}^*/\mu F$	$R_1/k\Omega$	$C_1^*/\mu F$	$C_{OUT}/\mu F$	$R_{LOAD}/k\Omega$
10	10	10	0.3	11.0	2	0.2	100
20	10	10	0.3	5.23	4.7	0.2	100
10	50	50	0.1	11.0	0.47	0.05	100
101	20	20	0.2	1.0	15	0.1	100

* 电容值已依据下一最高公值作舍入处理。由于 C_{IN}/R_{IN} 极点和 C_1/R_1 极点处于同一频率且两者均会影响输入带宽，因此，各电容比其他情况下的单极 R_C-耦合输入大 $\sqrt{2}$。

表 5　图 5 所示电路的典型元件值，其中 $R_{IN}=R_2=100\ k\Omega$。从表 3 中选择 R_Z

增益	输入带宽/Hz	输出带宽/Hz	$R_1/k\Omega$	$C_1^*/\mu F$	$C_2^*/\mu F$	$C_{OUT}/\mu F$	$R_{LOAD}/k\Omega$
10	10	10	10	2.7	0.2	0.2	100
20	10	10	5	4.7	0.2	0.2	100
10	50	50	10	0.5	0.05	0.05	100
100	20	20	1	12	0.1	0.1	100

* 电容值已依据下一最高公值作舍入处理。由于 C_1/R_1 极点和 C_2/R_{IN} 极点处于同一频率且两者均会影响输入带宽，因此，各电容比其他情况下的单极 R_C-耦合输入大 $\sqrt{2}$。

通过线性稳压器对运算放大器进行偏置处理

基于新的 3.3 V 标准的运算放大器电路需使用 1.65 V 的偏置电压。常见齐纳二极管的最低电压只能为 2.4 V。获得这一偏置电压最简单的方法是使用线性稳压器，如 ADM663A 或 ADM666A 器件，如图 6 所示。

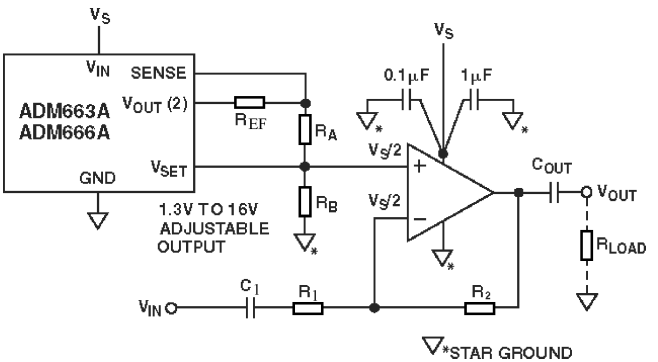


图 6　采用线性稳压器的运算放大器单电源偏置电路

虽然齐纳二极管通常是成本最低的稳压器类型，但线性稳压器的温度漂移比齐纳二极管低，噪声更少。

选择电阻 R_A 和 R_B 以提供所需 $V_S/2$ 基准电压，请参阅 AD663A 数据手册。

直流耦合电池供电电路

前面我们只讨论了交流耦合运算放大器电路。尽管在使用足够大的输入和输出耦合电容的情况下，交流耦合电路可工作于 1 Hz 以下频率，但有些应用要求名符其实的直流响应。

电池供电应用允许使用“虚拟接地”电路，如图 7 所示。这种方法可从单电池提供双电源电压，包括正负接地电压。运算放大器用于缓冲 $V_S/2$ 分压器的输出。若采用低压电池（如 3.3 V），运算放大器应为“轨到轨”器件并能在该电源电压下有效工作。同时，运算放大器还需提供足够大的输出电流，以便驱动负载电路。电容 C_2 对于分压器起到旁路功能，足以防止任何电阻噪声馈入运算放大器。该电容无需提供电源抑制功能，因为负载电流直接到地，结果，任何信号电流从电池两端均等流出。

选择电阻 R_A 和 R_B 以提供所需 $V_S/2$ 基准电压，请参阅 AD663A 数据手册。

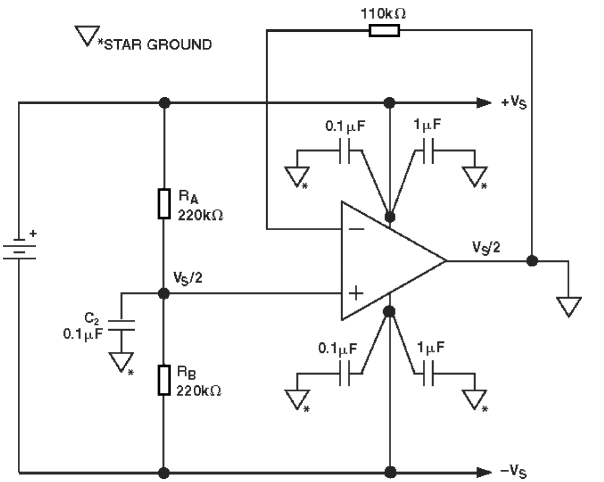


图 7　用运算放大器为电池供电直流耦合应用提供“虚拟接地”

噪声问题

有些运算放大器应用需使用低噪声放大器，而低噪声放大器电路则要求信号通道具有低电阻值。约翰逊（电阻）噪声等于 4 nV 与电阻值（单位：kΩ）平方根之积。尽管一个 1 kΩ 电阻

的约翰逊噪声仅为 4 nV/$\sqrt{\text{Hz}}$，但 20 kΩ 电阻则为 18 nV/$\sqrt{\text{Hz}}$，100 kΩ 电阻更是高达 40 nV/$\sqrt{\text{Hz}}$。即使通过电容(C_2)将 R_A/R_B 分阻器旁路到地，这些电阻也会对可用于运算放大器反馈电阻的最小值形成限制；该值越大，约翰逊噪声越大。因此，低噪声应用所用运算放大器的偏置电阻值需远小于此处规定的 100 kΩ。但分阻器电阻值越低，电源电流就越高，电池寿命越短。

幸运的是，齐纳二极管偏置法可在不用大电阻的情况下提供 $V_S/2$。只要对齐纳二极管进行旁路滤波，使其噪声不进入电路，噪声和电源电流均可维持于低位。线性稳压器是更好的选择，因为其噪声和输出阻抗都极低。

电路开启时间问题

最后需考虑的一个问题是电路开启时间。开启时间近似等于所用最低带宽滤波器的 R_C 时间常数。

此处所示电路全部要求 R_A/R_B、C_2 分压器网络的时间常数比输入或输出电路的时间常数大 10 倍。这是为了简化电路的设计(因为最多有三个不同的 RC 极点设定输入带宽)。此外，长时间常数有助于防止偏置网络在运算放大器的输入和输出网络之前“开启”，结果，运算放大器的输出逐渐从零伏特升至 $V_S/2$，而不是到达电源的上轨。此表提供的是 3 dB 转折频率的值，为 R_1/C_1 和 R_{LOAD}/C_{OUT} 的十分之一。例如：在图 2 中，若电路带宽为 10 Hz、增益为 10，表 1 建议的 C_2 值为 3 μF，3 dB 带宽为 1 Hz。

50 kΩ(R_A 和 R_B 的并联组合)乘以 3 μF，等于 0.15 s 的 R_C 时间常数。因此，运算放大器的输出(大约)需要 0.15 s 以达到 $V_S/2$。输入和输出 R_C 网络的充电时间要快 10 倍。

在电路－3 dB 低频带宽极低的某些应用中，电路开启时间可能极长。这种情况下，齐纳偏置法可能是更好的选择。

输入“裕量”考虑

有些专业运算放大器设计用于低压应用。若这些器件采用低压单电源(如 5 V 或 3.3 V)供电，则可引入输入裕量限制。如果放大器输入级为非对称限制，就可能出现这种情况。

例如：根据设计，AD8061 运算放大器的输入共模电压范围可向下延伸至“接地”(或电源负轨)电压。但其输入电压只能在正电源电压 1.8 V 的范围内浮动，才不会导致直流误差和限制器件带宽。因此，如果此放大器以 5 V 单电源供电且其正输入偏置为 $V_S/2$ (2.5 V)，则输入电压可在负电源 2.5 V 的范围内浮动(可低至零伏特)。但在不发生限幅的情况下，正向只能浮动 1 V。

需要注意的是，如果放大器工作增益为 2.5 或更高，则不存在这个问题，因为在达到输入

级限值之前将达到最大输出摆幅(± 2.5 V)。但是,如果放大器工作增益较低,则正输入偏置需低于 $V_S/2$,以支持对称输入级限制。对于 AD8061,如果正输入偏置为 1.5 V,则可支持 3 V 峰峰输入摆幅而不造成限幅。若要确定最佳单电源偏置电压,请参考相应产品的数据手册。

表 6 为针对新型设计的推荐轨到轨运算放大器。

表 6　针对新型设计的推荐轨到轨运算放大器

类型	单运放	双运放	四运放
高速型	AD8031 AD8061 AD8051 AD8063	AD8032 AD8062 AD8052 AD823	AD8054
高输出型	AD8591 AD8531	AD8592 AD8532	AD8594 AD8534
JFET 输入型	AD820	AD822	AD824
自稳调零型	AD8551	AD8552	AD8554
数字调整型	AD8601	AD8602	AD8604
低噪声型	OP184 OP162 AD8605 AD8628	OP284 OP262 AD8606	OP484 OP462 AD8608
低功耗型	OP196 AD8541	OP296 AD8542	OP496 AD8544
精密型	OP777	OP727	OP747

AN－584 应用笔记
AD813x 的运用

工作原理

AD813x 与常规运算放大器的不同之处在于，它有一个附加的输入端和一个附加的输出端。附加输入端 V_{OGM} 用于控制输出共模电压。附加输出端相当于常规运算放大器单端输出的模拟互补输出。在工作时，AD813x 采用两个反馈环路，常规运算放大器则采用单环路。这种配置为各种新型电路的设计提供了极大自由，而且仍然可以使用有关运算放大器的基本原理来分析其工作模式。

其中一个反馈环路用于控制输出共模电压 $V_{OUT,cm}$，其输入为 V_{OCM}（引脚 2），输出为两个差分输出（＋OUT 和－OUT）的共模电压或平均电压。该电路的增益被电路内部设定为单位增益。AD813x 工作于其线性区时，这种设置将确立一种运算约束，即：$V_{OUT,cm}=V_{OCM}$。

第二个反馈环路用于控制差分运算。与运算放大器类似，传递函数的增益和增益成形可通过添加无源反馈网络进行控制。虽然，只需要一个反馈网络即可完成闭环，并完全约束运算。但根据所需功能，也可使用两个反馈网络。这是由于有两个相互反向而且与差分输入相关的输出端。

术语定义

电路定义如图 1 所示。引脚功能描述如表 1 所列。

差分电压指两个节点电压之差。例如，输出差分电压（亦称输出差模电压）定义为：

$$V_{OUT,dm}=(V_{+OUT}-V_{-OUT}) \quad (1)$$

V_{+OUT} 和 V_{-OUT} 分别指＋OUT 端和－OUT 端相对于同一基准电压的电压。

共模电压指两个节点电压的平均值。输出共模电压定义为：

$$V_{OUT,dm}=(V_{+OUT}+V_{-OUT})/2 \quad (2)$$

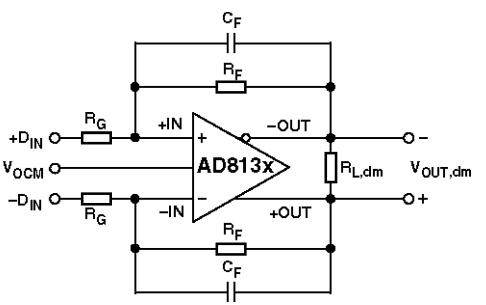


图 1　电路定义

表 1　引脚功能描述

引脚编号	引脚名称	功　　能
1	−IN	负输入
2	V_{OCM}	输入此引脚的电压以 1∶1 的比例设定共模输出电压。例如，若 VOCM 为 1 V 直流，则+OUT 和−OUT 的直流偏置电平将设为 1 V
3	V+	正电源电压
4	+OUT	正输出。注意：+OUT 端的电压是 $-D_{IN}$ 电压的反相
5	−OUT	负输出。注意：−OUT 端的电压是 $+D_{IN}$ 电压的反相
6	V−	负电源电压
7	NC	无连接
8	+IN	正输入

AD813x 的一般用法

在此针对一阶分析提出几条假设，这些也是用于运算放大器分析的典型假设：

- 输入阻抗无限大，其负载效应可忽略不计。
- 输入偏置电流足够小，可忽略不计。
- 输出阻抗无限低。
- 开环增益无限大，将放大器驱动至输入差分电压为零的状态。
- 假定失调电压为零。

尽管可用纯差分输入驱动 AD813x，但许多应用均要求采用带有单端输入和差分输出的电路。

对于单端转差分的电路，无驱动的输入端，其的 R_G 将连接至一基准电压，此处为接地。其他条件稍后再作讨论。另外，暂且假定 V_{OCM} 及 $V_{OUT,cm}$ 处为接地。图 2 所示为采用 AD813x 的此类电路的一般原理图，其中包括两个反馈通道。

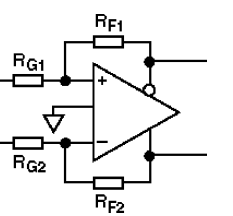


图 2　典型四电阻反馈电路

对于每个反馈网络，可定义一个反馈系数，该系数为输出信号反馈回异号输入端的的部分。这些项为：

$$\beta 1 = R_{G1}/(R_{G1}+R_{F1}) \quad (3)$$

$$\beta 2 = R_{G2}/(R_{G2}+R_{F2}) \quad (4)$$

β1 为有驱动的一端的反馈系数，β2 则为连接到基准电压(此处为接地电压)的一端的反馈系数。另需注意，各反馈系数可能为 0 与 1 之间的任意数。

可推导出适用于全部 β1 和 β2 值的单端转差分增益方程：

$$G=2\times(1-\beta1)/(\beta1+\beta2) \quad (5)$$

这个表达式不太直观。但显而易见的是，β1 容限误差与等值得 β2 容限误差对增益产生的影响并不相同。

若 $R_{F1}/R_{G1}=R_{F2}/R_{G2}$，增益方程可简化为 $G=R_F/R_G$。

基本电路工作

AD813x 更有用且易于理解的一种用法是提供两个等比反馈网络。为匹配寄生效应，这两个网络实际上应由两个等值反馈电阻 R_F 和两个等值增益电阻 R_G 构成。电路图如图 1 所示。

与常规运算放大器类似，AD813x 有两个差分输入端，可以使用差模输入电压 $V_{IN,dm}$ 和共模输入电压 $V_{IN,cm}$ 驱动。还有一个在常规运算放大器中并不存在的输入端 V_{OCM}，为 AD813x 提供了另一输入端。该输入端完全独立于上述两个输入端。另有两个互补的输出端，其响应可由一差模输出 $V_{OUT,dm}$ 和一共模输出 $V_{OUT,cm}$ 决定。

表 2 列出了从三类输入到两类输出的增益。

表 2　差模和共模增益

输入	$V_{OUT,dm}$	$V_{OUT,cm}$
$V_{IN,dm}$	R_F/R_G	0(设计值)
$V_{IN,cm}$	0	0(设计值)
V_{OCM}	0	1(设计值)

差分输出($V_{OUT,dm}$)等于差分输入电压($V_{IN,dm}$)与 R_F/R_G 之积。此时，无论两个差分输入端均被驱动，还是只有一个输入端被驱动而另一输入端与基准电压(如接地电压)相关联，都无关紧要。如上表第一列中两个为零的条目所示，两个共模输入对增益均无影响。

从 $V_{IN,dm}$ 到 $V_{OUT,cm}$ 的增益为 0。并且，在一阶分析中，并不考虑反馈网络的比率匹配。AD813x 中的共模反馈环路提供一种校正作用，可使该增益项保持最小值。“平衡误差”描述了该增益项与零之间差别的程度。

从 $V_{IN,cm}$ 到 $V_{OUT,dm}$ 的增益直接取决于反馈网络的匹配。常规运算放大器中用到的类似的传递函数称为“共模抑制比”，简称“CMRR”。因此，如需获得高 CMRR，则必须妥善匹配反馈比。

从 $V_{IN,cm}$ 到 $V_{OUT,cm}$ 的增益理想值同样为 0，并且，在一阶分析中，并不考虑反馈比匹配。与 $V_{IN,dm}$ 到 $V_{OUT,cm}$ 的增益一样，共模反馈环路使该项保持最小值。

仅当反馈比相匹配时，从 V_{OCM} 到 $V_{OUT,dm}$ 的增益才为理想值 0。通过改变 V_{OCM} 产生的差

分输出信号与反馈网络的不匹配程度相关。

V_{OCM}通过单位增益传递函数控制着输出共模电压$V_{OUT,cm}$。对于等比反馈网络(如上述假设),其对各输出的影响相同,这是"从V_{OCM}到$V_{OUT,dm}$的增益为零"的另一种说法。如果V_{OCM}不被驱动,输出共模电压将为供电电压的中间值。建议在V_{OCM}处连接一个0.1 μF的旁路电容。

使用不相等的反馈比时,与$V_{OUT,dm}$关联的两个增益不等于零。这极大地增加了数学分析的复杂程度,加大了器件工作原理的理解难度。其中一些相关内容将在另一节中介绍。

估算输出噪声电压

与常规运算放大器类似,可通过用折合到输入端(+IN和−IN)的误差项乘以电路噪声增益来估算差分输出误差(噪声和失调电压)。噪声增益定义为:

$$G_N = 1 + \left(\frac{R_F}{R_G}\right) \tag{6}$$

为了计算图1所示电路折合到输出端的总噪声,还必须考虑电阻R_F和R_G的贡献。有关在各闭环增益下的输出噪声电压密度估算值,请参阅表3。

表3　特定增益下的建议电阻值和噪声性能

增益	R_G/Ω	R_F/Ω	带宽/−3 dB	输出噪声(AD813x)	输出噪声(AD813x+R_G,R_F)
1	499	499	360 MHz	16 nV/Hz	17 nV/Hz
2	499	1.0 k	160 MHz	24.1 nV/Hz	26.1 nV/Hz
5	499	2.49 k	65 MHz	48.4 nV/Hz	53.3 nV/Hz
10	499	4.99 k	20 MHz	88.9 nV/Hz	98.6 nV/Hz

计算应用电路的输入阻抗

如图1所示电路的有效输入阻抗(在$+D_{IN}$和$-D_{IN}$端),取决于放大器是由单端信号源驱动,还是由差分信号源驱动。对于平衡差分输入信号,两个输入端($+D_{IN}$和$-D_{IN}$)之间的输入阻抗($R_{IN,dm}$)为:

$$R_{IN,dm} = 2 \times R_G \tag{7}$$

若为单端输入信号(例如,若$-D_{IN}$接地,输入信号接入$+D_{IN}$),输入阻抗则为:

$$R_{IN,dm} = \frac{R_G}{1 - \dfrac{R_F}{2 \times (R_G + R_F)}} \tag{8}$$

该电路的有效输入阻抗高于作为反向放大器连接的常规运算放大器,因为一小部分差分输出电压在输入端表现为共模信号,从而增高了输入电阻 R_G 两端的电压。

单电源应用中的输入共模电压范围

AD813x 针对以电平移位"接地"为基准的输入信号进行优化。举例来说,对于单端输入来说,这就意味着当图 1 中放大器的负电源电压(V－处)设为 0 伏特时,－D_{IN}处的电压也需要为 0。

设定输出共模电压

AD813x 的 V_{OCM}引脚采用内部偏置,偏置电压约等于供电电压的中间点(V＋和 V－电压的平均值)。使用该内部偏置得到的输出共模电压与预期值的偏差在 100 mV 之内。对于需要对输出共模电平进行更加精确控制的情况,建议使用外部源或电阻分压器(其中,R_{SOURCE}＜10 kΩ)。

AD813x 差分放大器用作 ADC 驱动的应用笔记

高性能 ADC 驱动

图 3 所示的电路是用于驱动 AD9224(一款 12 位、40MSPS 模数转换器)的 AD813x 的简化前端连接。该模数转换器在采用差分驱动时将获得最佳性能,因为这种驱动模式可使其失真最小,详见数据手册。AD813x 可以实现单端到差分转换、共模电平移位和驱动信号缓冲等功能,而不需要使用变压器来驱动 ADC。

AD813x 的正负输出端通过一对 49.9 Ω 的电阻与 AD9224 的相应的差分输入端相连,以使 AD9224 开关电容前端的影响最小。为获得最佳失真性能,该器件采用±5 V 电源供电。

AD813x 也可针对单端输入到差分输出转换配置为单位增益。为了平衡源的 50 Ω 并联阻抗及其驱动同相输入端的 50 Ω 端接电阻,需要在－IN 输入端增加 23 Ω,合计 522 Ω。

信号发生器有一个以接地电压为基准的双极性输出端,就是说接地电压之上和之下采用对称驱动模式。通过把 V_{OCM}连接至 AD9224 的 CML 引脚可将 AD813x 的输出共模电压设为 2.5 V,此值为 AD9224 的供电电平的中间值。该电压由一个 0.1 μF 的电容旁路。

把 SENSE 端短接至 AVSS,可将 AD9224 的满量程模拟输入范围设为 4 V 峰峰值。经证明,该量程能提供最小的谐波失真。

若 AD813x 的摆幅为 4 V 峰峰值,则每输出端的摆幅为 2 V 峰峰值,而且是 180 度反相信号。若输出端共模电压为 2.5 V,这就意味着 AD813x 的每输出端将在 1.5 V 与 3.5 V 之

间摆动。

将以接地电压为基准的4 V峰峰值、5 MHz信号输入到D_{IN}+端，来对图3所示电路进行测试。当组合器件电路以20MSPS的采样速率工作时，SFDR(无杂散动态范围)测得值为−85 dBc。

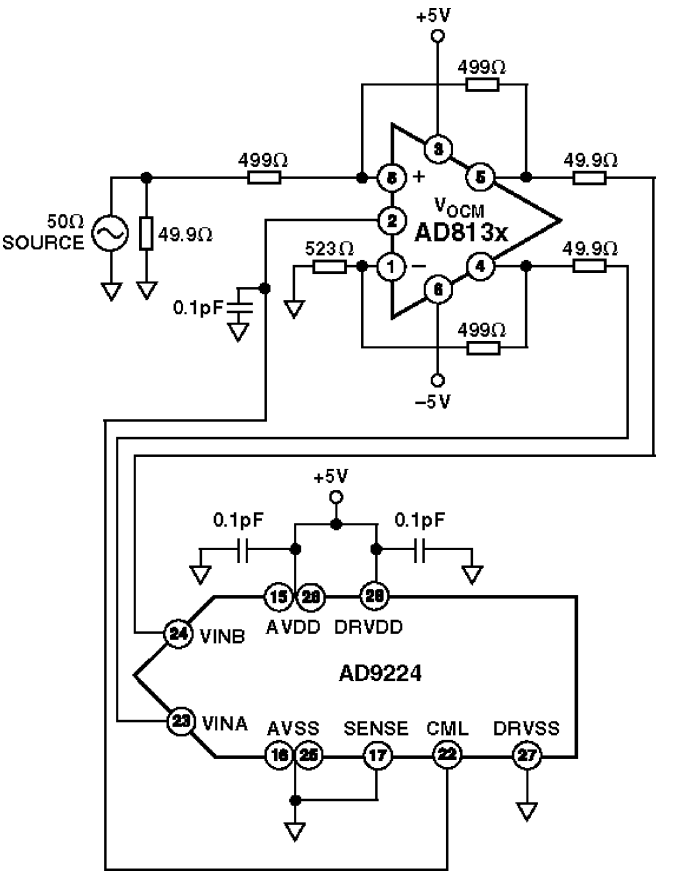


图3　使用AD813x驱动AD9224(一款12-位40MSPS模数转换器)

3 V单电源差分模数转换器驱动

许多较新的模数转换器支持3 V单电源工作，可节省大量系统功耗。为增加模拟输入端的动态范围，这类转换器采用差分输入，使动态范围比单端输入提高了一倍。使用差分输入的另一个好处是可改善失真性能。

AD813x失真低并能采用3 V单电源供电，这些特性使其成为适用于某些10-位单电源应用的模数转换器驱动。图4所示的是使用AD813x驱动AD9203(一款10位、40MSPS模数转

换器)的电路图。

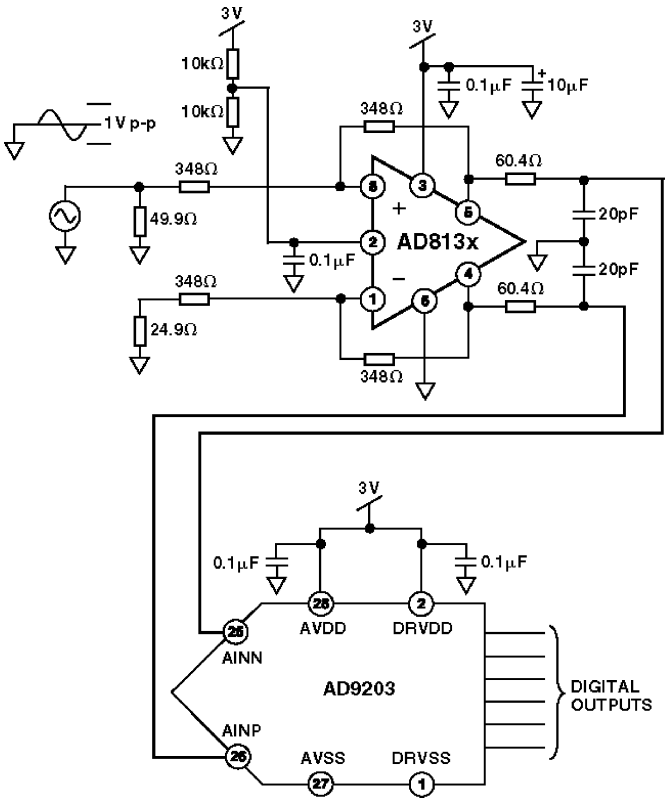


图 4　使用 AD813x 驱动 AD9203(一款 10-位 40MSPS 模数转换器)

AD813x 输出端的共模电压由连接至 V_{OCM} 的分压器设为供电电压的中间值,交流电压则用一个 0.1 μF 电容旁路。这可使 AD813x 的输出获得在供电电压轨之间的最大动态范围。AD813x 输出端的 110 Ω 电阻及旁路电容共同构成一个单极低通滤波器,可降低噪声和抗混叠。

图 5 为组合器件在模拟输入频率为 2.5 MHz、采样速率为 40 MSPS 时的 FFT 图线。

与中心抽头变压器驱动(通常为驱动这种模数转换器的最佳方式)相比,AD813x 在维持直流性能方面具有优势,这是变压器解决方案所不具备的。

平衡线路驱动

双绞线线路驱动器

驱动双绞线电缆时,最好只将纯差分信号输入线路中。如果信号为纯差分(完全平衡)信号,且传输线路为平衡双绞线,则可将信号辐射降至最低。

互补电场将主要限制在两条双绞导线之间的空间中,不会从电缆中大量辐射出去。电缆中的电流会产生磁场,而磁场会产生一定辐射。然而,对于各个扭绞,两个邻近扭绞的磁场极

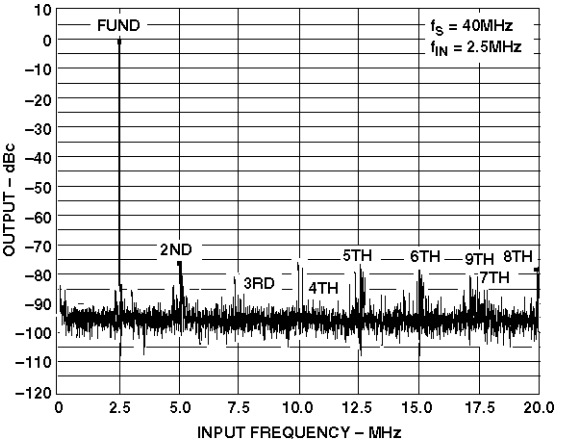


图 5　使用 AD813x 驱动 AD9203 的 FFT 响应

性相反。如果扭绞节距足够小,这些小磁场环路将容纳大部分磁通量,远场磁场强度可忽略不计。

差分驱动信号的任何不平衡将在电缆中表现为共模信号,相当于用共模信号驱动的单线。此时,该线缆充当着天线的作用而会产生辐射。因此,为了降低驱动差分双绞线电缆时产生的辐射,差分驱动信号应高度平衡。

AD813x 中的共模反馈环路有助于降低输出端的共模电压量,因而可用于设计高度平衡的差分线路驱动器。

图 6 所示的为使用 AD813x 驱动双绞线线路的电路,这种电路与 3 类或 5 类(Cat3 或 Cat5)电缆一样,已安装于许多建筑中,用于电话和数据通信。这类传输线路的特征阻抗通常约为 100 Ω。AD813x 输出端的出色平衡性能将使共模信号以及因驱动双绞线而产生的电磁干扰量最小。

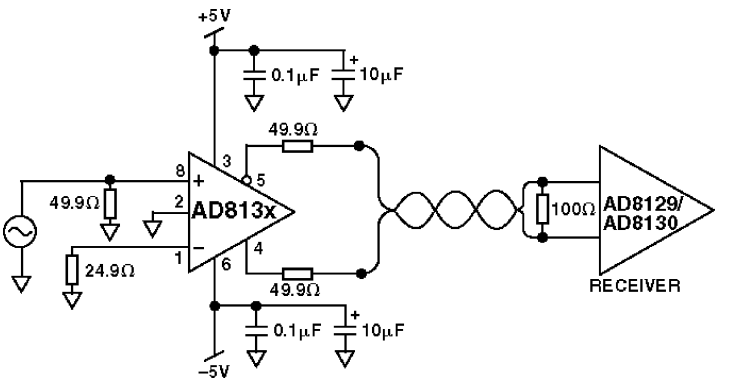


图 6　单端转差分 100 Ω 线路驱动器

与每个输出端串联的电阻在发射端与线路端接。由于 AD813x 输出端的阻抗极低，因此可将其视为短路，而两个端接电阻则在传输线路的发射端形成一个 100 Ω 的端接。接收端由一个跨接在线路上的 100 Ω 电阻直接端接。

传输线路的这个反向端接将输出信号衰减一半。AD813x 等于 2 的固定增益将使系统端到端的净增益为 1。

此处，输入信号由输出阻抗为 50 Ω 的信号发生器提供，通过 AD813x+D_{IN}引脚处的一个 49.9 Ω 电阻端接。源和端接电阻的有效并联电阻为 25 Ω。从 −D_{IN}到地的 24.9 Ω 电阻与 +D_{IN}源阻抗相匹配，可降低任何直流和增益误差。

如果 +D_{IN}由低阻抗源驱动且距离较短(如运算放大器的输出端)，则 +D_{IN}处无需使用端接电阻。此时，可将 −D_{IN}直接接地。

发射均衡器

任意长度的传输线路传送的信号都会发生衰减。在较高频下，这种效应比低频更严重。一种补偿办法是使用均衡器电路，用于增强发射电路中的高频成分，以减弱电缆接收端的衰减效应。

通过降低反馈网络中 R_G 元件在较高频下的阻抗，可提高高频增益。图 7 所示的是一个增益为 2 的线路驱动器，该驱动器的 R_G 与 10 pF 电阻并联。其效应如图 8 中的频率响应曲线所示。

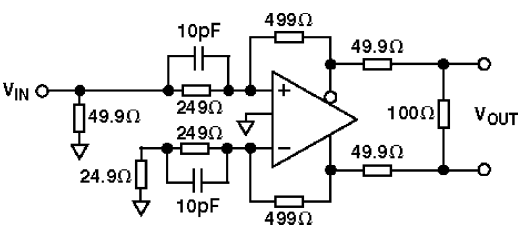


图 7　频率增强电路

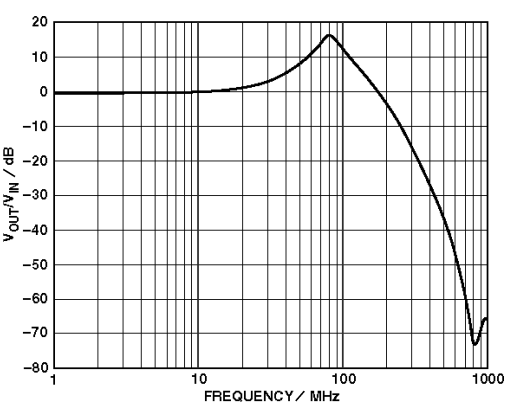


图 8　发射增强电路的频率响应

其他应用

平衡变压器驱动器

变压器是最早用来实现单端到差分转换(反之亦然)的器件之一。变压器还可以实现电流隔离、电压升压或降压压以及阻抗变换等功能。因此,在许多应用中都需要变压器。

然而,在以单端模式驱动变压器的情况下,观察其输出,会发现,由于变压器固有的寄生效应所导致的不平衡。对于变压器的初级(或受驱一侧),当其中一端受驱动时,另一端则为直流电位(通常为接地)。在要求变压器差分输出信号良好平衡的系统中,这可能带来一些问题。

若假定绕组间电容(C_{STRAY})呈均匀分布,来自驱动源的信号将耦合至离初级受驱一端最近的次级输出端。另一方面,次级另外一端将没有耦合信号,因为离其最近的初级端未受驱动(见图 9)。这种不平衡的大小取决于变压器的具体寄生效应,在较高频时通常会有问题。

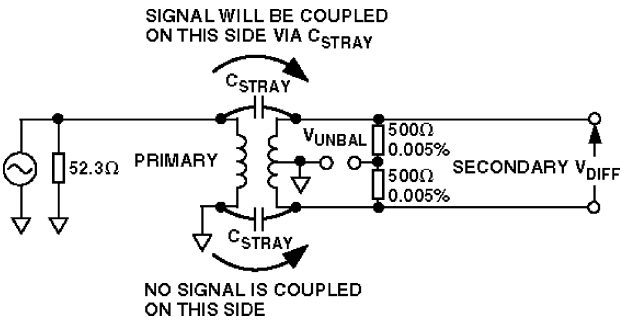


图 9　变压器单端到差分转换器的固有不平衡

测量差分电路的平衡性时,可以先将一个等值电阻分压器跨接至差分输出端,然后测量分压器的中点与地之间的电压。由于两个差分输出端的振幅应相等,且为 180 度反相,因此对理想的平衡输出来说,测得的值应该为 0。

图 9 所示的电路为一个 Minicircuits 公司的 T1-6T 变压器,其初级侧采用单端驱动,次级侧通过一个精密分压器与其输出端跨接。分压器由两个 500 Ω、0.005%精密电阻构成。电压 V_{UNBAL} 等于交流共模电压,是输出平衡度的一个衡量指标。

图 10 所示的曲线图对通过信号发生器以单端模式驱动的变压器和通过 AD813x 以差分模式驱动的变压器这两种情况进行了比较。图 10 中,上面的曲线显示的是单端配置下的平衡,下面的曲线则是差分驱动下的平衡响应。在 100 MHz 下,使用 AD813x 可使平衡提高 35 dB。

AD813x 高度平衡的输出信号,向变压器的每个初级输入端提供一个驱动信号(振幅相等、180 度反相)。因此,取决于次级侧极性的连接方式,通过绕组间电容的信号或者等量地增强变压器的次级信号,或者同时降低次级信号。这两种情况下,寄生效应均具对称性,可提供高度平衡的变压器输出(见图 11)。

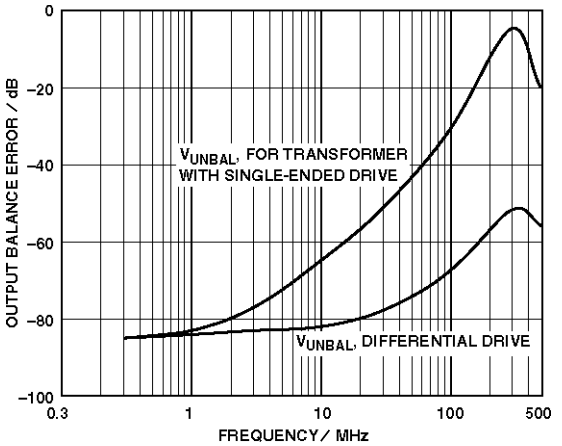


图 10　图 9 和图 11 所示电路的输出平衡误差

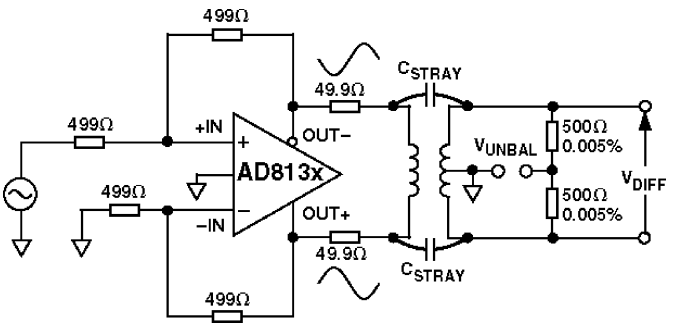


图 11　AD813x 构成一个平衡变压器驱动器

全波整流器

利用 AD813x 的平衡输出和一对肖特基二极管可构成一种超高速全波整流器。这种电路可用于测量交流电压和执行其他计算任务。

图 12 所示即为这样一种电路配置。AD813x 的每个输出端驱动一个 HP2835 肖特基二极管的阳极。选择这些肖特基二极管的原因是它们支持高速工作。在较低频率下(大约低于 10 MHz),可使用 1N4148 之类的硅信号二极管。两个二极管的阴极相互连接,该输出节点通过一个 100 Ω 电阻接地。

当差分输出电压为零时,二极管需要工作在略呈正偏的状态。对于肖特基二极管,该电压值约为 400 mV。通过 CR1 可以方便地调节正偏量,在本电路中,CR1 可以提高或降低 $V_{OUT,cm}$ 而不形成差分输出电压。

这种电路的一个优点在于,当二极管在环路中反转其极性时,反馈环路不会暂时断开。这

种设计有时用于采用常规运算放大器的全波整流器中。当频率超过 1 MHz 时,这种常规电路的表现欠佳。

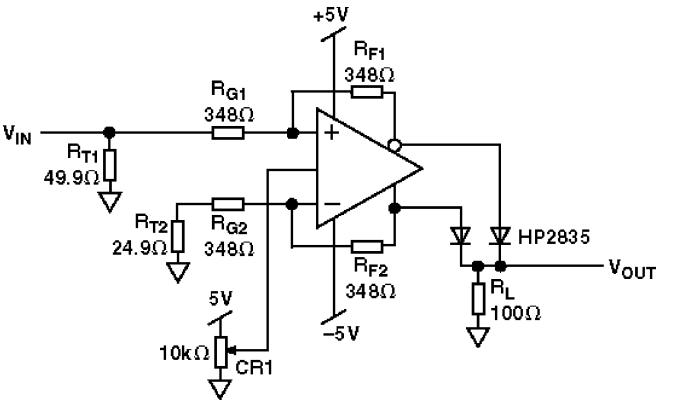


图 12　全波整流器

如果正偏不足(即 $V_{OUT,cm}$过低),全波整流输出波形的较低尖波峰会被圆化。另外,随着频率的增加,较低波峰也趋于圆化。可增加正偏,以在较高频率产生更尖的波峰。

目前没有一种可靠的、可以完全量化的全波整流器性能测量方法。由于理想波形存在周期性的尖锐不连续点,所以会存在无频率上限的(主要为偶次)谐波。然而,对于实际电路来说,随着频率的增加,较高谐波会发生衰减,低频下存在的尖波峰会显著圆化。

电路最高工作频率为 300 MHz,当其仍处于工作状态时,输出中保留的主要为二次谐波。结果使其看似 600 MHz 的正弦波。图 13 的示波器曲线图给出的是在 100 MHz、2.5 V 峰峰值输入驱动下得到的输出。

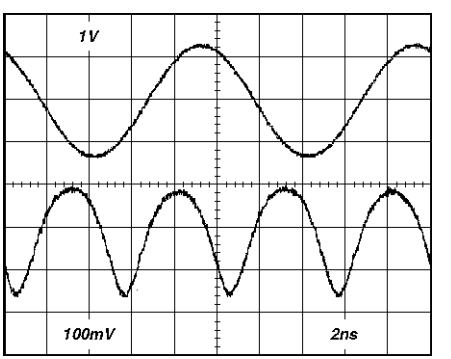


图 13　100 MHz 输入下的全波整流器响应

有时二次谐波发生器是非常有用的,比如产生一个时钟对 DAC 进行 2 倍过采样时。如果

将本电路的输出通过一个低通滤波器,则可将其用作二次谐波发生器。

差分滤波应用

与运算放大器类似,可通过 AD813x 构成各类有源滤波器。这类滤波器可采用单端输入和差分输出,驱动差分模数转换器时可提供抗混叠功能。

图 14 为一种低通多反馈滤波器的电路原理图。有源部分含有两个极点,输出端还有另外一个极点。该滤波器设计的 −3 dB 频率为 1 MHz。测得实际 −3 dB 频率为 1.12 MHz,如图 15 所示。

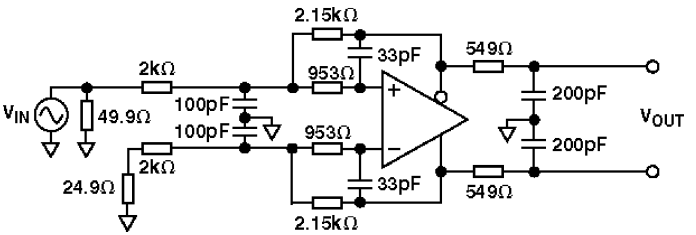


图 14　1 MHz、3-极点差分输出低通多反馈滤波器

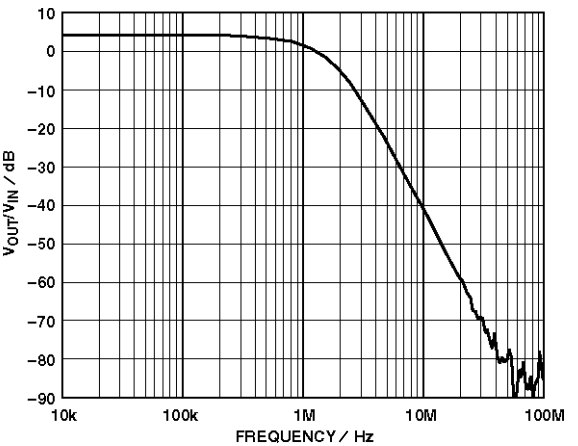


图 15　1 MHz 低通滤波器的频率响应

AN－589 应用笔记
差动放大器性能优化方法

作者：Reza Moghimi

有时需要在有较大共模信号的情况下测量小信号。在这类应用中，通常使用两个或三个运算放大器的集成仪表放大器。尽管仪表放大器具有出色的共模抑制比(CMRR)，但价格因素，有时还可能是性能指标阻碍了其在此类应用中的使用。仪表放大器可能不具备用户要求的带宽、直流精度或功耗。因而，在这种情况下，用户可通过一个单放大器和外部电阻自行构建差分放大器，以替代仪表放大器。不过，除非使用匹配良好的电阻，否则这种电路的共模抑制比将很差。本应用笔记将探讨构建分立的差动放大器并优化其性能的数种方法，同时还将推荐几款可使解决方案的整体性价比能与单片仪表放大器相媲美的运算放大器产品。

图 1 为采用一个典型的由单放大器构建的差动放大器，该放大器与一个传感器桥路相连。

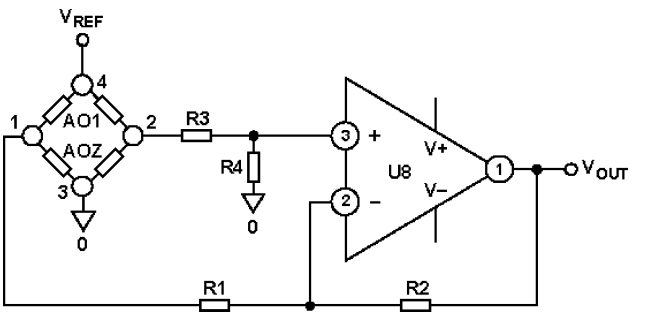


图 1　典型的差动放大器

通过叠加原理可知，该电路的输出为两个输入之差的函数。图 1 所示电路的传递函数为：

$$V_{OUT}=\frac{R2}{R1}\left[\left(\frac{1+\frac{R2}{R1}}{1+\frac{R3}{R4}}\right)V2-V1\right] \tag{1}$$

下列情形下会出现一种特殊情况：当$\frac{R2}{R1}=\frac{R4}{R3}$时，公式(1)可以简化为公式(2)：

$$V_{OUT}=\frac{R2}{R1}(V2-V1) \tag{2}$$

输出等于两个输入之差乘以增益系数，该系数可设定为 1。当电阻比匹配良好时，公式(2)

成立。假定完美匹配电阻值分别为:R2=R4=10 kΩ,R1=R3=1 kΩ,V1=2.5 V,V2=2.6 V,则有 V_{OUT}=1 V。

如上所述,图 1 所示电路的缺点之一在于其共模抑制比较低,这是因电阻匹配误差所致。出于讨论方便和清晰考虑,我们重新画出该电路图,如图 2 所示。

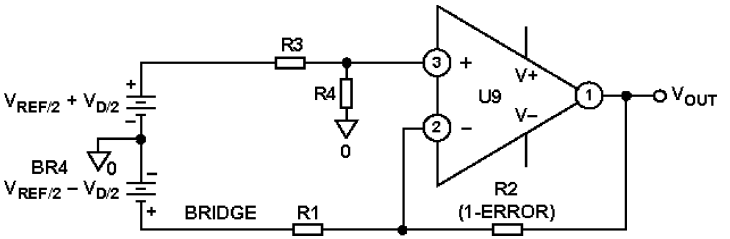


图 2　重画后的电路

电阻 R2 的公差引起的误差为 R2(1−error)。通过叠加原理,同时使 R1=R3,R2=R4,在计算并进行排列之后,输出电压(V_{OUT})为:

$$V_{OUT}\left\{\begin{array}{l}\left[\dfrac{R2}{R1}\left(1-\dfrac{R1+2R2}{R1+R2}\times\dfrac{error}{2}\right)\right]\\ vd+\left(\dfrac{R2}{R1+R2}\times error\right)V_{REF}\end{array}\right\} \tag{3}$$

根据公式(3),共模增益(Acm)和差分增益(Adm)可定义为:

$$\begin{aligned}Acm&=\frac{R2}{R1+R2}\times error\\ Adm&=\frac{R2}{R1}\left(1-\frac{R1+2R2}{R1+R2}\times\frac{error}{2}\right)\end{aligned} \tag{4}$$

从公式(4)可见,当电阻值不存在误差(即 error=0)时,则 Acm=0,放大器仅对差分电压作出响应,则为:

$$\left(V_{OUT}=\frac{R2}{R1}\times V_D\right)$$

因此,当电阻比率误差为零(error=0)时,电路的共模抑制比将在很大程度上取决于所选放大器的共模抑制比。

当电阻比率误差不为零时,如图 2 所示,电路共模抑制比可表示为:

$$\begin{aligned}CMRR&=20\log\left|\left(\frac{Adm}{Acm}\right)\right|\\ CMRR&=20\log\frac{\dfrac{R2}{R1}\left(1-\dfrac{R1+2R2}{R1+R2}\times\dfrac{error}{2}\right)}{\dfrac{R2}{R1+R2}\times error}\end{aligned} \tag{5}$$

当 R2 误差极小时，以上公式中的第二项可忽略不计且：

$$\mathrm{CMRR}=20\log\frac{\frac{R2}{R1}}{\frac{R2}{R1+R2}\times\mathrm{error}} \tag{6}$$

对于 R2＝R4＝10 kΩ，R1＝R3＝10 kΩ 且 error＝1％的单位增益分立差动放大器，其共模抑制比约为 46 dB。这比单片差动放大器(AMP03)的性能差得多，后者的共模抑制比如图 3 所示。

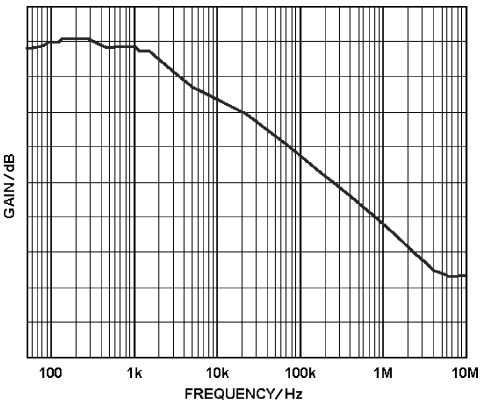


图 3　AMP03(单片差动放大器)共模抑制比与频率的关系

如上所示，因电阻不匹配导致的误差可能构成分立差动放大器的一大不足。但通过一些方法是可以优化这种电路的。以下即是上述问题的一些解决办法：

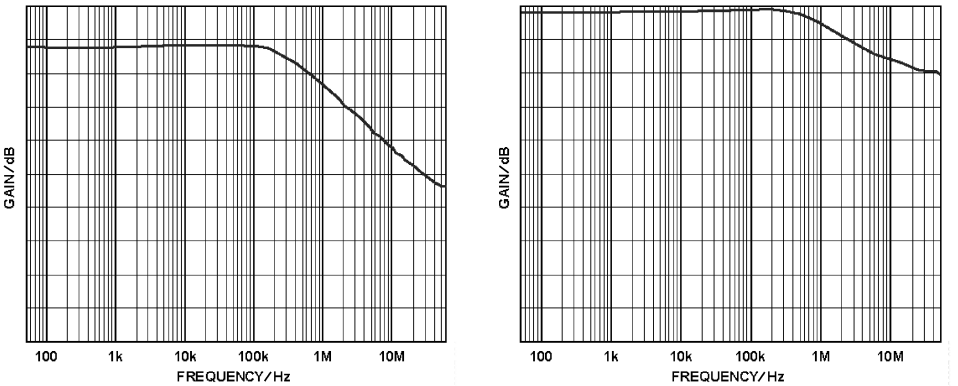
① 在公式 3 中，差分增益与(R2/R1)之比成正比。因此，优化以上电路性能的一种方法就是尽可能将该放大器置于一种高增益配置中(在高增益设置中使用大电阻会引发噪声问题，同样需要解决)。通过选择阻值更大的 R2 和 R4(R2＝R4)，以及阻值更小的 R1 和 R3(R1＝R3)，可获得的更高的增益，这样共模抑制比越佳。举例来说，当 R2＝R4＝10 kΩ、R1＝R3＝1 kΩ 且 error＝0.1％时，则共模抑制比将得到改善，优于 80 dB。对高增益配置，请选择 I_B 极低、增益极高的放大器(如 ADI 公司出品的 AD8551 系列放大器)，以降低增益误差。电路的增益误差和线性度是放大器性能的函数。

图 4 为 AD8605 的共模抑制比。

② 选择公差更小和精度更高的电阻。电阻越匹配，共模抑制比越佳。例如，如果以上电路需要 90 dB 的共模抑制比，则电阻匹配公差应在 0.02 左右。这种情况下，电路的共模抑制比将不亚于某些高精度仪表放大器，只是它们的交流和直流特性更好。

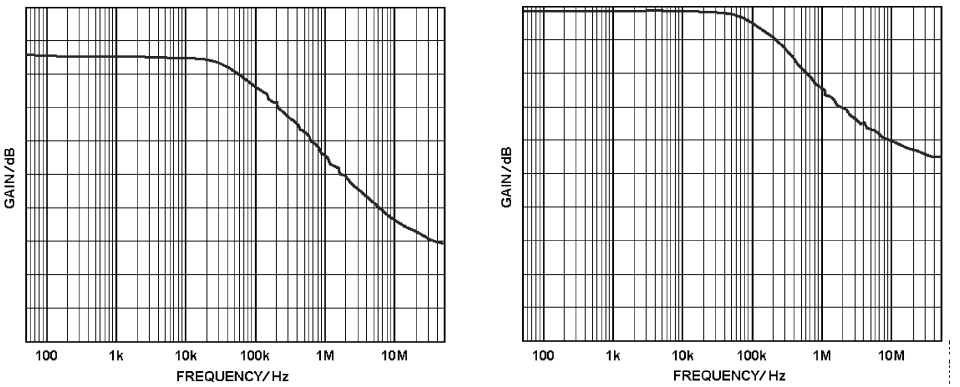
图 5 为 OP1177 的共模抑制比。

③ 改善图 1 所示电路共模抑制比的另一种方法是使用机械微调电位器，如图 6 所示。



(a) G=1　　(b) G=10

图 4　AD8605 的共模抑制比



(a) G=1　　(b) G=10

图 5　OP1177 的共模抑制比

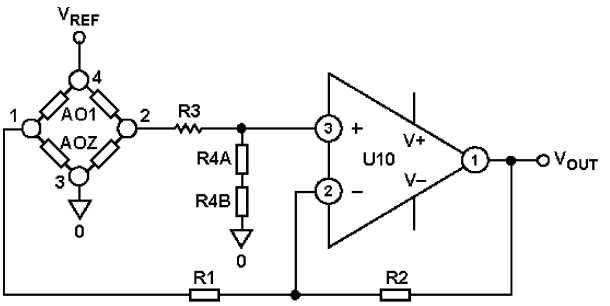


图 6　改善后的电路

借助这种方法,用户可使用公差较低的电阻,但需要定期进行调整。

④ 作为对精度要求不高的电路的替代途径,可使用数字电位计,如图 7 所示。AD5235(一种非易失性存储器、双路 1024 位数字电位计)配合 AD8628 构成一种差动放大器,其增益为 15(G=15)。通过使用电位计,能获得编程能力,可一步完成增益设置和微调。这种电路的另一优势在于,双电阻(AD5235)的温度系数为 50 ppm,使电阻比率匹配更为方便。根据电路所需精度和公差,也可选择其他数字电位计。图 8 为图 7 所示电路的共模抑制比与频率。

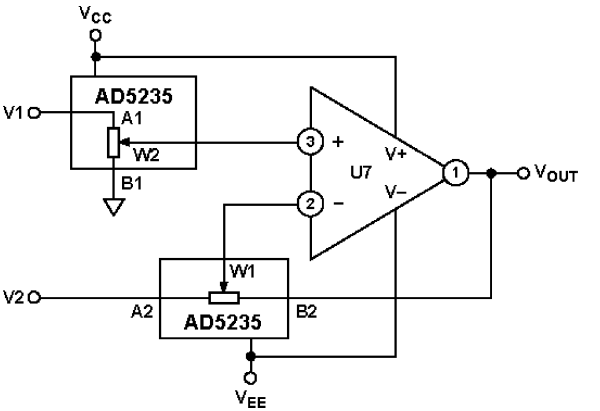


图 7　用数字电位计替代后的电路

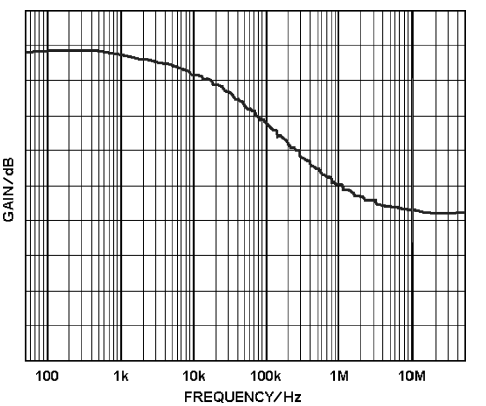


图 8　图 7 所示电路的共模抑制比与频率

⑤ 使用双路或四路放大器构建共模抑制比更佳、高输入阻抗的仪表放大器。这是一种成本更高的解决方案,也是单片仪表放大器所用方法。应根据实际需要选择相应的放大器,比如更出色的 BW、I_{SY} 和 V_{OS},此类需求可能是仪表放大器所不能满足的。

自稳零放大器,如 AD8628 和 AD855x 系列是此类应用的最佳选择。这类放大器具有极

高的直流精度,不会给输出增加任何误差。自稳零放大器具有长期稳定性,无需像某些系统那样反复进行校准。自稳零放大器的最低共模抑制比为 140 dB,因而在多数电路中,电阻匹配将成为限制因素。因此,用户最好根据上述指南来构建差动放大器并优化其性能。

表 1 为各类放大器列表。

表 1　各类放大器列表

产品型号	$V_{OS}/\mu V$	I_B/nA	BW/MHz	轨到轨	封装
AD8628	5	0.1	2	是	SOT-23
AD8551/AD8552/AD8554	5	0.05	1	是	SOIC
AD8510/AD8512/AD8514	500	0.03	8	否	MSOP
OP1177/OP2177/OP4177	60	2	1.3	否	MSOP
AD8605/AD8606/AD8608	300	0.06	8	是	SOT-23
OP184/OP284/OP484	65	350	3.25	是	SOIC

AN－649 应用笔记
ADI 有源滤波器设计工具的使用

作者：Hank Zumbahlen

简　介

ADI 有源滤波器设计工具可在全极点有源滤波器的设计过程中助工程师一臂之力。

滤波器的设计过程包括两个步骤。第 1 步，确定滤波器响应特性，即定义滤波器的衰减和/或相位响应。第 2 步，定义滤波器的拓扑结构，即如何进行构建。本应用笔记旨在为第 1 步提供些许帮助。其中对几种不同的响应进行了探讨，同时也谈到了这些响应的衰减、群延迟、阶跃响应和脉冲响应等。在此基础上，我们将举例说明如何应用该工具了来设计滤波器。

标准响应

可满足一个特定滤波器衰减和/或相位要求的传递函数有多种。选择哪一个取决于具体的系统。首先要确定时域响应和频域响应哪个更为重要；同时，还要权衡它们与滤波器的复杂程度及成本的关系。

巴特沃兹滤波器

巴特沃兹(Butterworth)滤波器实现了衰减和相位响应的最佳平衡。通带和阻带均不存在纹波，因而也被称为最平坦滤波器。巴特沃兹滤波器幅度的平坦度是以通带和阻带间相对较宽的过渡带为代价的，其瞬态特性表现一般。

与其他类型的滤波器相比，巴特沃兹滤波器各元素值的实效性更高、重要性更低。其频率响应、群延迟、脉冲响应和阶跃响应如图 1 所示，极点位置和相应的 ω_0 和 α 项见表 2。

切比雪夫滤波器

与相同阶数的巴特沃兹滤波器相比，切比雪夫(Chebyshev)滤波器的过渡带较窄，但这是以通带中的纹波为代价的。这种滤波器的名称源自切比雪夫准则，该准则使最大纹波的高度降低。

切比雪夫滤波器可获得 0 dB 直流相对衰减。奇阶滤波器的衰减带为 0 dB 至纹波值。偶

阶滤波器的增益与通带纹波相等。通带中的纹波周数等于滤波器阶数。

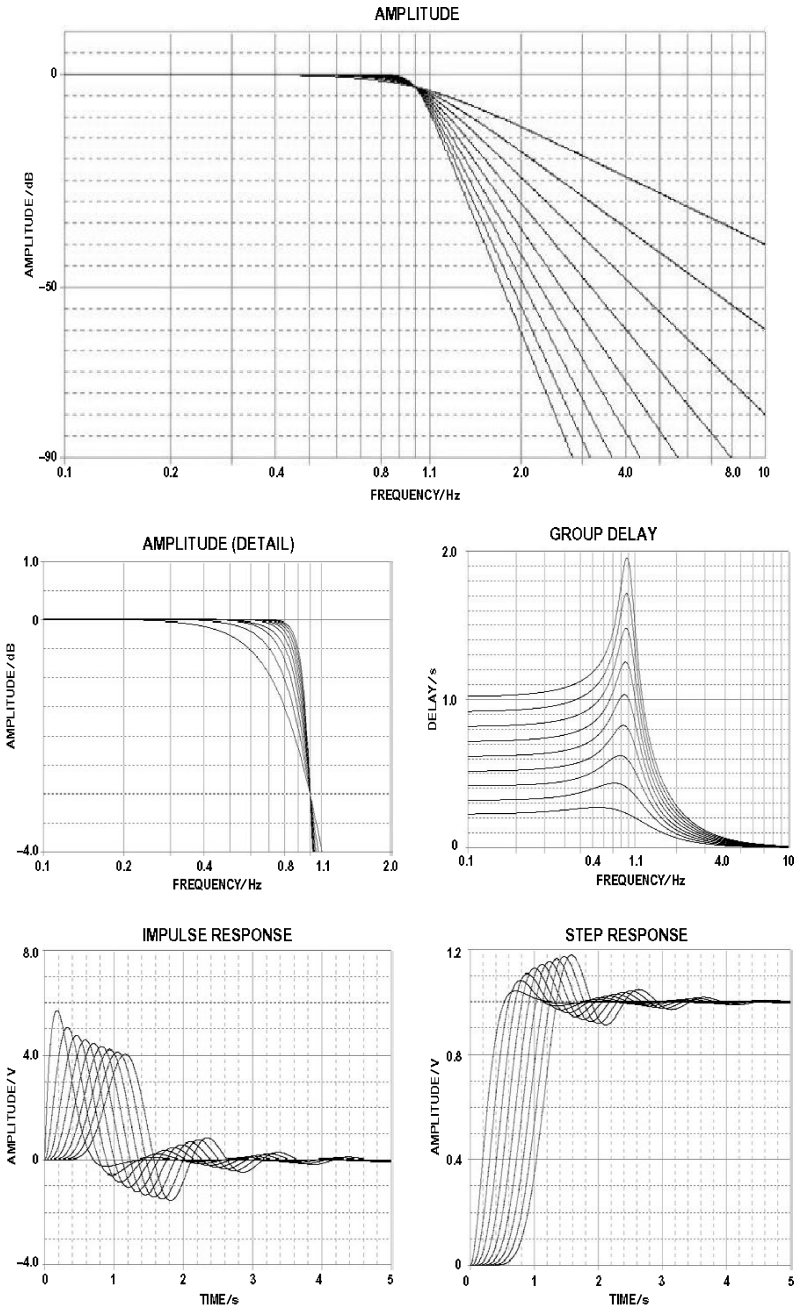


图 1　巴特沃兹响应

切比雪夫滤波器是规一化的，因而纹波带边沿在 $\omega_0=1$ 处。

3 dB 带宽通过以下方程计算：

$$A_{3dB}=\frac{1}{n}\cosh^{-1}\left(\frac{1}{\varepsilon}\right) \quad (1)$$

详见表 1。

表 1　切比雪夫截止频率至−3 dB 频率

阶数	0.01 dB	0.1 dB	0.25 dB	0.5 dB	1 dB
2	3.30362	1.93432	1.59814	1.38974	1.21763
3	1.87718	1.38899	1.25289	1.16749	1.09487
4	1.46690	1.21310	1.13977	1.09310	1.05300
5	1.29122	1.13472	1.08872	1.05926	1.03381
6	1.19941	1.09293	1.06134	1.04103	1.02344
7	1.14527	1.06800	1.04495	1.03009	1.01721
8	1.11061	1.05193	1.03435	1.02301	1.01316
9	1.08706	1.04095	1.02711	1.01817	1.01040
10	1.07033	1.03313	1.02194	1.01471	1.00842

表 2　巴特沃兹设计

		实	虚				−3 dB	峰化	峰化
阶数	节数	部	部	F_0	α	Q	频率	频率	电平
2	1	0.7071	0.7071	1.0000	1.4142	0.7071	1.0000		
3	1	0.5000	0.8660	1.0000	1.0000	1.0000		0.7071	1.2493
	2	0.0000		1.0000			1.0000		
4	1	0.9239	0.3827	1.0000	1.8478	0.5412	0.7195		
	2	0.3827	0.9239	1.0000	0.7654	1.3065		0.8409	3.0102
5	1	0.8090	0.5878	1.0000	1.6180	0.6180	0.8588		
	2	0.3090	0.9511	1.0000	0.6180	1.6182		0.8995	4.6163
	3	0.0000		1.0000			1.0000		
6	1	0.9659	0.2538	1.0000	1.9319	0.5176	0.6758		
	2	0.7071	0.7071	1.0000	1.4142	0.7071	1.0000		
	3	0.2588	0.9659	1.0000	0.5176	1.9319		0.9306	6.0210

续表 2

阶数	节数	实部	虚部	F_0	α	Q	−3 dB频率	峰化频率	峰化电平
7	1	0.9010	0.4339	1.0000	1.8019	0.5550	0.7449		
	2	0.6235	0.7818	1.0000	1.2470	0.8019		0.4717	0.2204
	3	0.2225	0.9749	1.0000	0.4450	2.2471		0.9492	7.2530
	4	0.0000		1.0000			1.0000		
8	1	0.9808	0.1951	1.0000	1.9616	0.5098	0.6615		
	2	0.8315	0.5556	1.0000	1.6629	0.6013	0.8295		
	3	0.5556	0.8315	1.0000	1.1112	0.9000		0.6186	0.6876
	4	0.1951	0.9808	1.0000	0.3902	2.5628		0.9612	8.3429
9	1	0.9397	0.3420	1.0000	1.8794	0.5321	0.7026		
	2	0.7660	0.6428	1.0000	1.5320	0.6527	0.9172		
	3	0.5000	0.8660	1.0000	1.0000	1.0000		0.7071	1.2493
	4	0.1737	0.9848	1.0000	0.3474	2.8785		0.9694	9.3165
	5	0.0000		1.0000			1.0000		
10	1	0.9877	0.1564	1.0000	1.9754	0.5062	0.6549		
	2	0.8910	0.4540	1.0000	1.7820	0.5612	0.7564		
	3	0.7071	0.7071	1.0000	1.4142	0.7071	1.0000		
	4	0.4540	0.8910	1.0000	0.9080	1.1013		0.7667	1.8407
	5	0.1564	0.9877	1.0000	0.3128	3.1970		0.9752	10.2023

图 2 至图 6 所示为各种切比雪夫滤波器的频率响应、群延迟、脉冲响应和阶跃响应。极点位置和相应的 ω_0 和 α 项见表 3 至表 7。

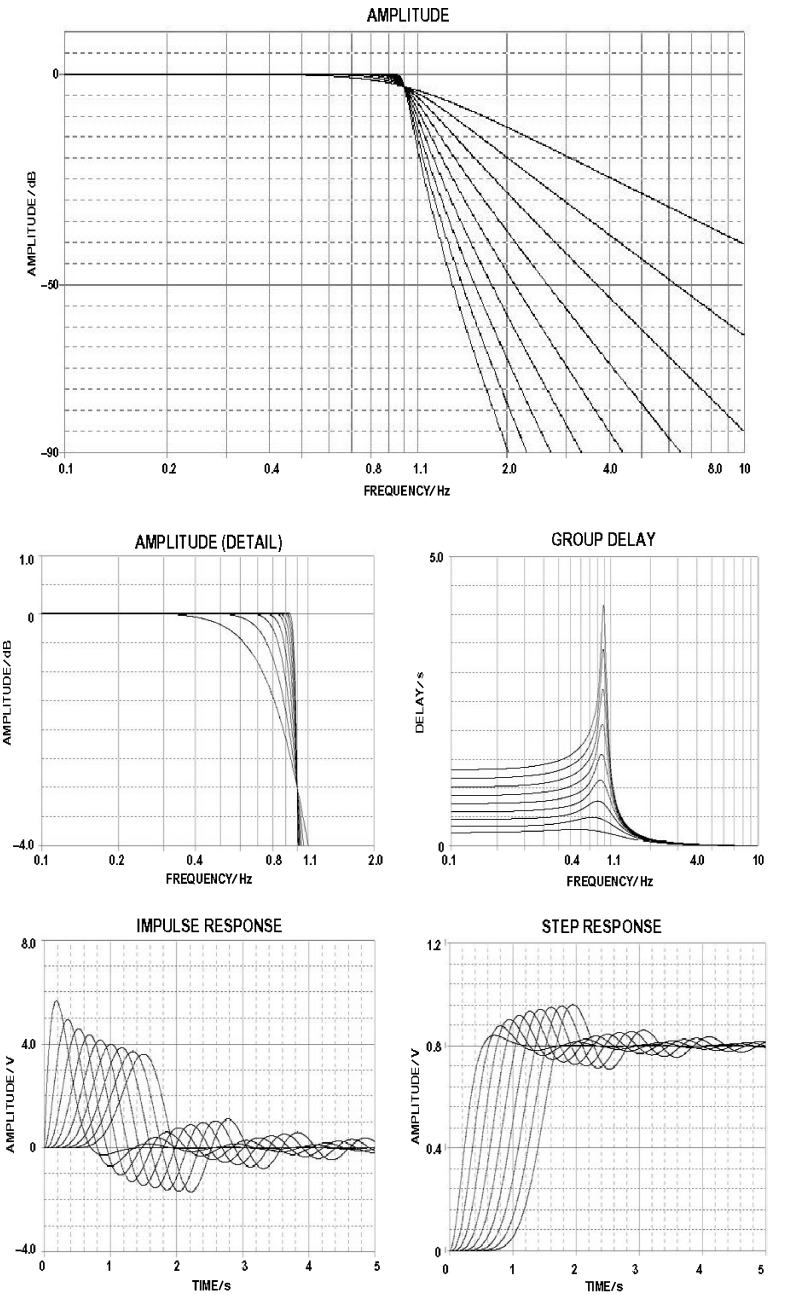


图 2　0.01 dB 切比雪夫响应

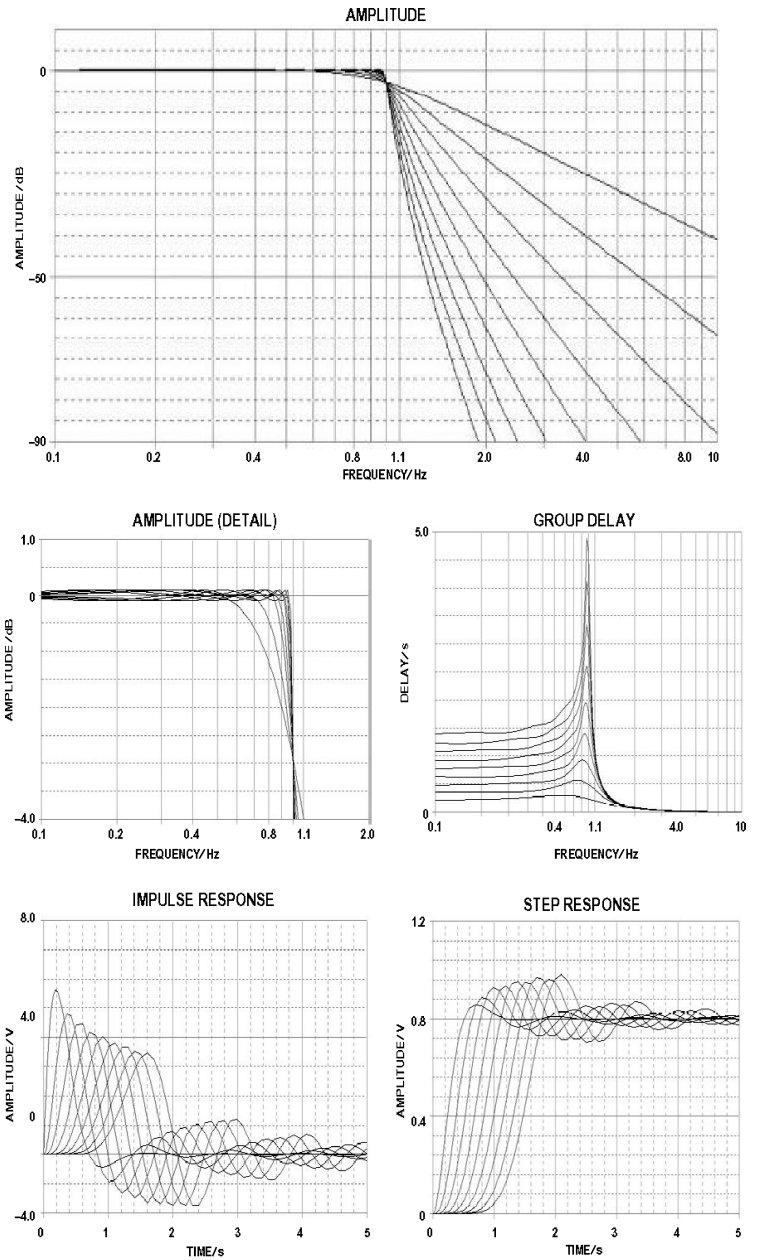


图 3　0.1 dB 切比雪夫响应

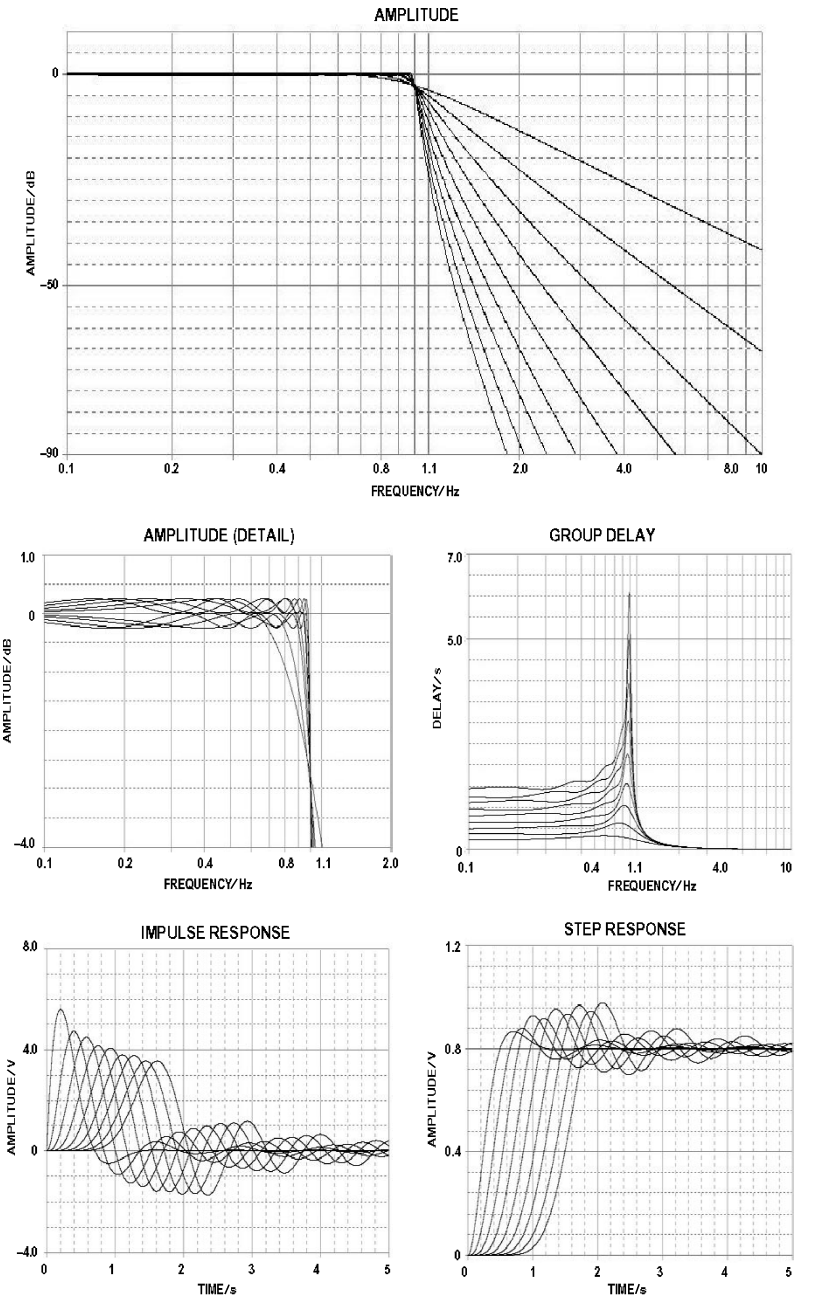


图 4　0.25 dB 切比雪夫响应

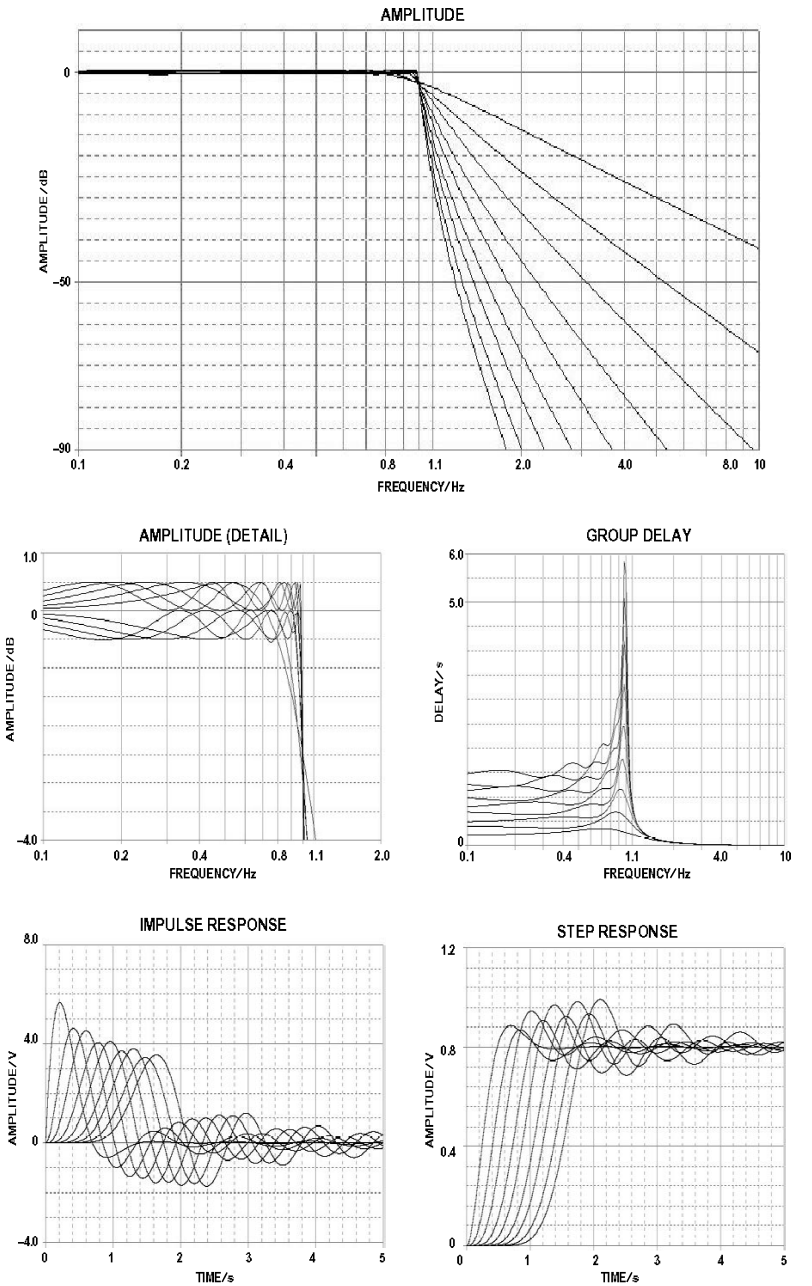


图 5　0.5 dB 切比雪夫响应

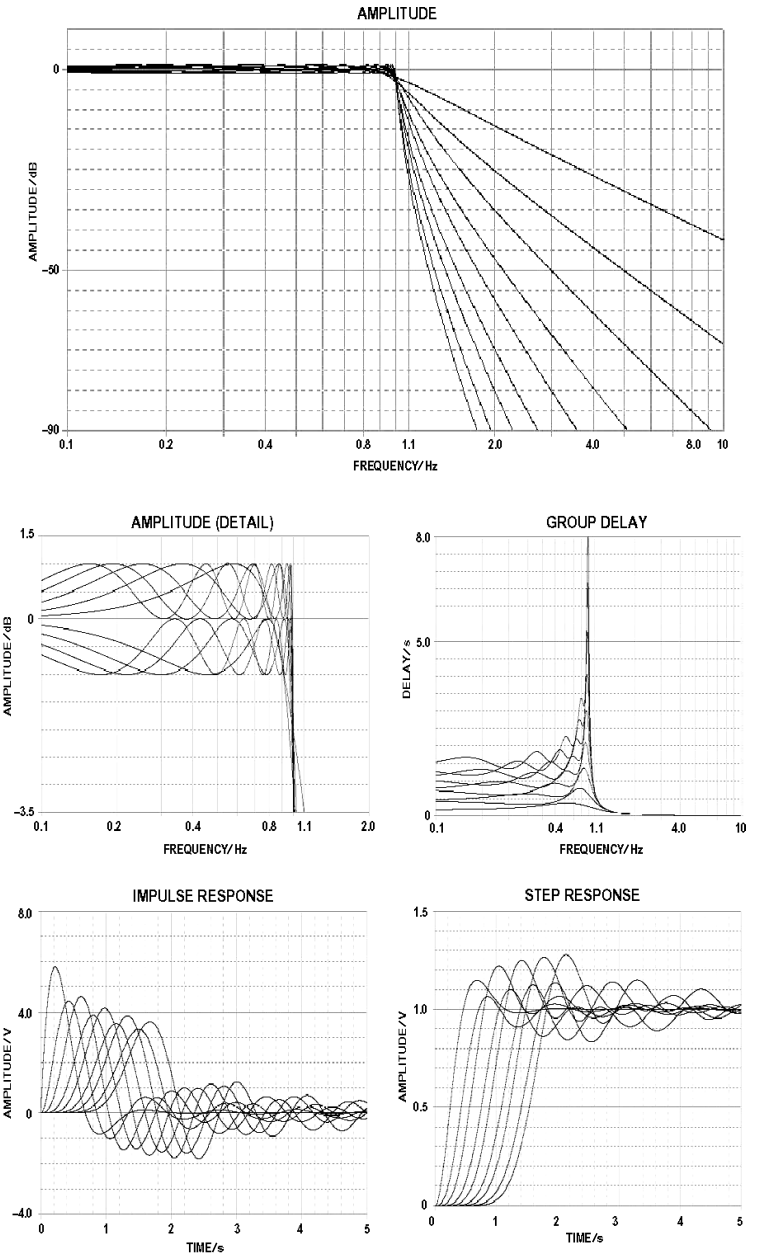


图 6　1 dB 切比雪夫响应

表 3　0.01 dB 切比雪夫设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
2	1	0.6743	0.7075	0.9774	1.3798	0.7247		0.2142	0.0100
3	1	0.4233	0.8663	0.9642	0.8780	1.1389		0.7558	2.0595
	2	0.8467		0.8467			0.8467		
4	1	0.6762	0.3828	0.7770	1.7405	0.5746	0.6069		
	2	0.2801	0.9241	0.9656	0.5801	1.7237		0.8806	5.1110
5	1	0.5120	0.5879	0.7796	1.3135	0.7613		0.2889	0.0827
	2	0.1956	0.9512	0.9711	0.4028	2.4824		0.9309	8.0772
	3	0.6328		0.6328			0.6328		
6	1	0.5335	0.2588	0.5930	1.7995	0.5557	0.4425		
	2	0.3906	0.7072	0.8079	0.9670	1.0342		0.5895	1.4482
	3	0.1430	0.9660	0.9765	0.2929	3.4144		0.9554	10.7605
7	1	0.4393	0.4339	0.6175	1.4229	0.7028	0.6136		
	2	0.3040	0.7819	0.8389	0.7247	1.3798		0.7204	3.4077
	3	0.1085	0.9750	0.9810	0.2212	4.5208		0.9689	13.1578
	4	0.4876		0.4876			0.4876		
8	1	0.4268	0.1951	0.4693	1.8190	0.5498	0.3451		
	2	0.3168	0.5556	0.6396	0.9907	1.0094		0.4564	1.3041
	3	0.2418	0.8315	0.8659	0.5585	1.7906		0.7956	5.4126
	4	0.0849	0.9808	0.9845	0.1725	5.7978		0.9771	15.2977
9	1	0.3686	0.3420	0.5028	1.4661	0.6821	0.4844		
	2	0.3005	0.6428	0.7096	0.8470	1.1807		0.5682	2.3008
	3	0.1961	0.8661	0.8880	0.4417	2.2642		0.8436	7.3155
	4	0.0681	0.9848	0.9872	0.1380	7.2478		0.9824	17.2249
	5	0.3923		0.3923			0.3923		
10	1	0.3522	0.1564	0.3854	1.8279	0.5471	0.2814		
	2	0.3178	0.454	0.5542	1.1469	0.8719		0.3242	0.5412
	3	0.2522	0.7071	0.7507	0.6719	1.4884		0.6606	3.9742
	4	0.1619	0.891	0.9056	0.3576	2.7968		0.8762	9.0742
	5	0.0558	0.9877	0.9893	0.1128	8.8645		0.9861	18.9669

表 4　0.1 dB 切比雪夫设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
2	1	0.6104	0.7106	0.9368	1.3032	0.7673		0.3638	0.0999
3	1	0.3490	0.8684	0.9359	0.7458	1.3408		0.7952	3.1978
	2	0.6970		0.6970			0.6970		
4	1	0.2177	0.9254	0.9507	0.4580	2.1834		0.8994	7.0167
	2	0.5257	0.3833	0.6506	1.6160	0.6188	0.5596		
5	1	0.3842	0.5884	0.7027	1.0935	0.9145		0.4457	0.7662
	2	0.1468	0.9521	0.9634	0.3048	3.2812		0.9407	10.4226
	3	0.4749		0.4749			0.4749		
6	1	0.3916	0.2590	0.4695	1.6682	0.5995	0.3879		
	2	0.2887	0.7077	0.7636	0.7509	1.3318		0.6470	3.1478
	3	0.1049	0.9667	0.9724	0.2158	4.6348		0.9610	13.3714
7	1	0.3178	0.4341	0.5380	1.1814	0.8464		0.2957	0.4157
	2	0.2200	0.7823	0.8126	0.5414	1.8469		0.7507	5.6595
	3	0.0785	0.9755	0.9787	0.1604	6.2335		0.9723	15.9226
	4	0.3528		0.3528			0.3528		
8	1	0.3058	0.1952	0.3628	1.6858	0.5932	0.2956		
	2	0.2529	0.5558	0.6106	0.8283	1.2073		0.4949	2.4532
	3	0.1732	0.8319	0.8497	0.4077	2.4531		0.8137	7.9784
	4	0.0608	0.9812	0.9831	0.1237	8.0819		0.9793	18.1669
9	1	0.2622	0.3421	0.4310	1.2166	0.8219		0.2197	0.3037
	2	0.2137	0.6430	0.6776	0.6308	1.5854		0.6064	4.4576
	3	0.1395	0.8663	0.8775	0.3180	3.1450		0.8550	10.0636
	4	0.0485	0.9852	0.9864	0.0982	10.1795		0.9840	20.1650
	5	0.2790		0.2790			0.2790		
10	1	0.2493	0.1564	0.2943	1.6942	0.5902	0.2382		
	2	0.2249	0.4541	0.5067	0.8876	1.1266		0.3945	1.9880
	3	0.1785	0.7073	0.7295	0.4894	2.0434		0.6844	6.4750
	4	0.1146	0.8913	0.8986	0.2551	3.9208		0.8839	11.9386
	5	0.0395	0.9880	0.9888	0.0799	12.5163		0.9872	21.9565

表 5　0.25 dB 切比雪夫设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
2	1	0.5621	0.7154	0.9098	1.2356	0.8093		0.4425	0.2502
3	1	0.3062	0.8712	0.9234	0.6632	1.5079		0.8156	4.0734
	2	0.6124		0.6124			0.6124		
4	1	0.4501	0.3840	0.5916	1.5215	0.6572	0.5470		
	2	0.1865	0.9272	0.9458	0.3944	2.5356		0.9082	8.2538
5	1	0.3247	0.5892	0.6727	0.9653	1.0359		0.4917	1.4585
	2	0.1240	0.9533	0.9613	0.2580	3.8763		0.9452	11.8413
	3	0.4013		0.4013			0.4013		
6	1	0.3284	0.2593	0.4184	1.5697	0.6371	0.3730		
	2	0.2404	0.7083	0.7480	0.6428	1.5557		0.6663	4.3121
	3	0.0880	0.9675	0.9715	0.1811	5.5205		0.9635	14.8753
7	1	0.2652	0.4344	0.5090	1.0421	0.9596		0.3441	1.0173
	2	0.1835	0.7828	0.8040	0.4565	2.1908		0.7610	7.0443
	3	0.0655	0.9761	0.9783	0.1339	7.4679		0.9739	17.4835
	4	0.2944		0.2944			0.2944		
8	1	0.2543	0.1953	0.3206	1.5862	0.6304	0.2822		
	2	0.2156	0.5561	0.5964	0.7230	1.3832		0.5126	3.4258
	3	0.1441	0.8323	0.8447	0.3412	2.9309		0.8197	9.4683
	4	0.0506	0.9817	0.9830	0.1029	9.7173		0.9804	19.7624
9	1	0.2176	0.3423	0.4056	1.0730	0.9320		0.2642	0.8624
	2	0.1774	0.6433	0.6673	0.5317	1.8808		0.6184	5.8052
	3	0.1158	0.8667	0.8744	0.2649	3.7755		0.8589	11.6163
	4	0.0402	0.9856	0.9864	0.0815	12.2659		0.9848	21.7812
	5	0.2315		0.2315			0.2315		
10	1	0.2065	0.1565	0.2591	1.5940	0.6274	0.2267		
	2	0.1863	0.4543	0.4910	0.7588	1.3173		0.4143	3.0721
	3	0.1478	0.7075	0.7228	0.4090	2.4451		0.6919	7.9515
	4	0.0949	0.8915	0.8965	0.2117	4.7236		0.8864	13.5344
	5	0.0327	0.9883	0.9888	0.0661	15.1199		0.9878	23.5957

表 6　0.5 dB 切比雪夫设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
2	1	0.5129	0.7225	1.2314	1.1577	0.8638		0.7072	0.5002
3	1	0.2683	0.8753	1.0688	0.5861	1.7061		0.9727	5.0301
	2	0.5366		0.5366			0.5366		
4	1	0.3872	0.3850	0.5969	1.4182	0.7051	0.5951		
	2	0.1605	0.9297	1.0313	0.3402	2.9391		1.0010	9.4918
5	1	0.2767	0.5902	0.6905	0.8490	1.1779		0.5522	2.2849
	2	0.1057	0.9550	1.0178	0.2200	4.5451		1.0054	13.2037
	3	0.3628		0.3628			0.3628		
6	1	0.2784	0.2596	0.3963	1.4627	0.6836	0.3827		
	2	0.2037	0.7091	0.7680	0.5522	1.8109		0.7071	5.5025
	3	0.0746	0.9687	1.0114	0.1536	6.5119		1.0055	16.2998
7	1	0.2241	0.4349	0.5040	0.9161	1.0916		0.3839	1.7838
	2	0.1550	0.7836	0.8228	0.3881	2.5767		0.7912	8.3880
	3	0.0553	0.9771	1.0081	0.1130	8.8487		1.0049	18.9515
	4	0.2562		0.2562			0.2562		
8	1	0.2144	0.1955	0.2968	1.4779	0.6767	0.2835		
	2	0.1817	0.5565	0.5989	0.6208	1.6109		0.5381	4.5815
	3	0.1214	0.8328	0.8610	0.2885	3.4662		0.8429	10.8885
	4	0.0426	0.9824	1.0060	0.0867	11.5305		1.0041	21.2452
9	1	0.1831	0.3425	0.3954	0.9429	1.0605		0.2947	1.6023
	2	0.1493	0.6436	0.6727	0.4520	2.2126		0.6374	7.1258
	3	0.0974	0.8671	0.8884	0.2233	4.4779		0.8773	13.0759
	4	0.0338	0.9861	1.0046	0.0686	14.5829		1.0034	23.2820
	5	0.1984		0.1984			0.1984		
10	1	0.1736	0.1566	0.2338	1.4851	0.6734	0.2221		
	2	0.1566	0.4545	0.4807	0.6515	1.5349		0.4267	4.2087
	3	0.1243	0.7078	0.7186	0.3459	2.8907		0.6968	9.3520
	4	0.0798	0.8919	0.8955	0.1782	5.6107		0.8883	15.0149
	5	0.0275	0.9887	0.9891	0.0556	17.9833		0.9883	25.1008

表 7　1 dB 切比雪夫设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
2	1	0.4508	0.7351	0.8623	1.0456	0.9564		0.5806	0.9995
3	1	0.2257	0.8822	0.9106	0.4957	2.0173		0.8528	6.3708
	2	0.4513		0.4513			0.4513		
4	1	0.3199	0.3868	0.5019	1.2746	0.7845		0.2174	0.1557
	2	0.1325	0.9339	0.9433	0.2809	3.5594		0.9245	11.1142
5	1	0.2265	0.5918	0.6337	0.7149	1.3988		0.5467	3.5089
	2	0.0865	0.9575	0.9614	0.1800	5.5559		0.9536	14.9305
	3	0.2800		0.2800			0.2800		
6	1	0.2268	0.2601	0.3451	1.3144	0.7608		0.1273	0.0813
	2	0.1550	0.7106	0.7273	0.4262	2.3462		0.6935	7.6090
	3	0.0608	0.9707	0.9728	0.1249	8.0036		0.9688	18.0827
7	1	0.1819	0.4354	0.4719	0.7710	1.2971		0.3956	2.9579
	2	0.1259	0.7846	0.7946	0.3169	3.1558		0.7744	10.0927
	3	0.0449	0.9785	0.9795	0.0918	10.8982		0.9775	20.7563
	4	0.2019		0.2019			0.2019		
8	1	0.1737	0.1956	0.2616	1.3280	0.7530		0.0899	0.0611
	2	0.1473	0.5571	0.5762	0.5112	1.9560		0.5373	6.1210
	3	0.0984	0.8337	0.8395	0.2344	4.2657		0.8279	12.6599
	4	0.0346	0.9836	0.9842	0.0702	14.2391		0.9830	23.0750
9	1	0.1482	0.3427	0.3734	0.7938	1.2597		0.3090	2.7498
	2	0.1208	0.6442	0.6554	0.3686	2.7129		0.6328	8.8187
	3	0.0788	0.8679	0.8715	0.1809	5.5268		0.8643	14.8852
	4	0.0274	0.9869	0.9873	0.0555	18.0226		0.9865	25.1197
	5	0.1577		0.1577			0.1577		
10	1	0.1403	0.1567	0.2103	1.3341	0.7496		0.0698	0.0530
	2	0.1266	0.4548	0.4721	0.5363	1.8645		0.4368	5.7354
	3	0.1005	0.7084	0.7155	0.2809	3.5597		0.7012	11.1147
	4	0.0645	0.8926	0.8949	0.1441	6.9374		0.8903	16.8466
	5	0.0222	0.9895	0.9897	0.0449	22.2916		0.9893	26.9650

贝塞尔滤波器

巴特沃兹滤波器有出色的幅度特性和瞬态特性。切比雪夫滤波器在幅度响应方面有所改进，但是以牺牲瞬态特性为代价的。贝塞尔(Bessel)滤波器经过优化，通带是线性相位的(即恒定延迟)，从而能获得更好的瞬态响应。也就是说，其频率响应相对较差。

有关贝塞尔滤波器的频率响应、群延迟、脉冲响应和阶跃响应如图 7 所示，极点位置和相应的 ω_0 和 α 项见表 8。

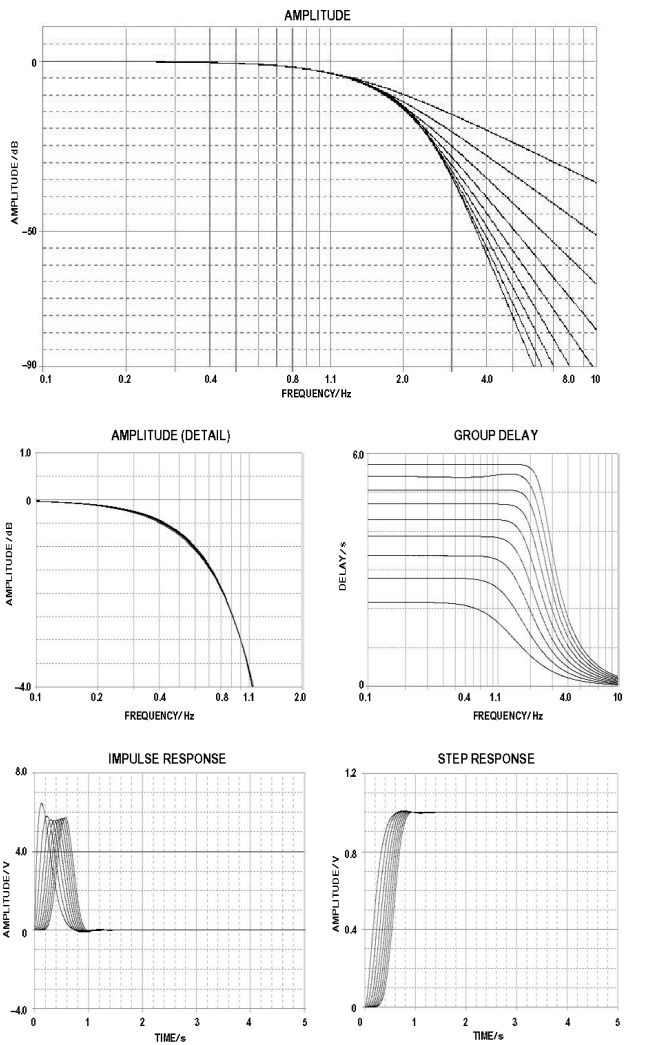


图 7　贝塞尔响应

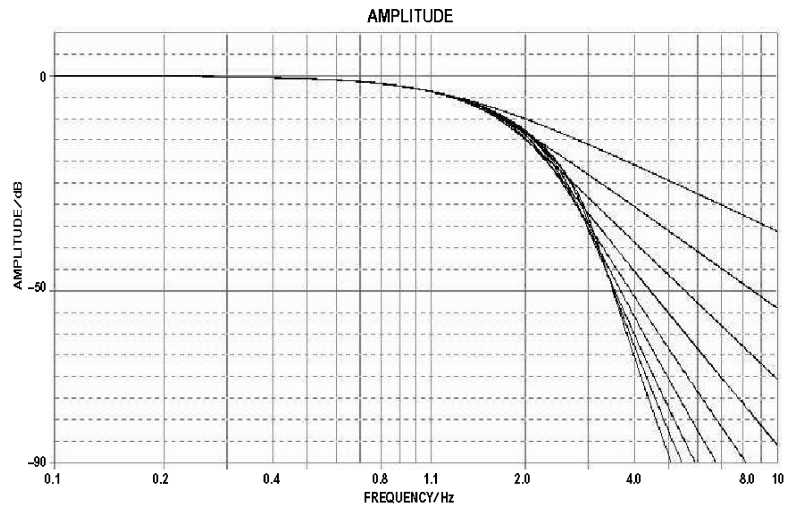
表 8　贝塞尔设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
2	1	1.1050	0.6368	1.2754	1.7328	0.5771	1.0020		
3	1	1.0509	1.0025	1.4524	1.4471	0.6910	1.4185		
	2	1.3270		1.3270			1.3270		
4	1	1.3596	0.4071	1.4192	1.9160	0.5219	0.9705		
	2	0.9877	1.2476	1.5912	1.2414	0.8055		0.7622	0.2349
5	1	1.3851	0.7201	1.5611	1.7745	0.5635	1.1876		
	2	0.9606	1.4756	1.7607	1.0911	0.9165		1.1201	0.7768
	3	1.5069		1.5069			1.5069		
6	1	1.5735	0.3213	1.6060	1.9596	0.5103	1.0638		
	2	1.3836	0.9727	1.6913	1.6361	0.6112	1.4323		
	3	0.9318	1.6640	1.9071	0.9772	1.0234		1.3786	1.3851
7	1	1.6130	0.5896	1.7174	1.8784	0.5324	1.2074		
	2	1.3797	1.1923	1.8235	1.5132	0.6608	1.6964		
	3	0.9104	1.8375	2.0507	0.8879	1.1262		1.5961	1.9860
	4	1.6853		1.6853			1.6853		
8	1	1.7627	0.2737	1.7838	1.9763	0.5060	1.1675		
	2	0.8955	2.0044	2.1953	0.8158	1.2258		1.7932	2.5585
	3	1.3780	1.3926	1.9591	1.4067	0.7109		0.2011	0.0005
	4	1.6419	0.8256	1.8378	1.7868	0.5597	1.3849		
9	1	1.8081	0.5126	1.8794	1.9242	0.5197	1.2774		
	2	1.6532	1.0319	1.9488	1.6966	0.5894	1.5747		
	3	1.3683	1.5685	2.0815	1.3148	0.7606		0.7668	0.0807
	4	0.8788	2.1509	2.3235	0.7564	1.3220		1.9632	3.0949
	5	1.8575		1.8575			1.8575		
10	1	1.9335	0.2451	1.9490	1.9841	0.5040	1.2685		
	2	1.8467	0.7335	1.9870	1.8587	0.5380	1.4177		
	3	1.6661	1.2246	2.0678	1.6115	0.6205	1.7848		
	4	1.3648	1.7395	2.2110	1.2346	0.8100		1.0785	0.2531
	5	0.8686	2.2994	2.4580	0.7067	1.4150		2.1291	3.5944

等纹波误差的线性相位滤波器

线性相位滤波器的通带相位响应呈线性，比贝塞尔滤波器范围更宽，且在远大于截止频率的频点也能提供很好的衰减。这是通过允许相位响应出现纹波（类似于切比雪夫滤波器幅度纹波）才实现的。由于纹波增多，恒定延迟带进一步延伸至阻带。由于群延迟为相位响应的衍生物，因而同样会出现纹波。阶跃响应将表现出略高于贝塞尔滤波器的过冲，脉冲响应则会呈现出更多的振铃现象。

误差为 0.05°和 0.5°的等纹波滤波器的频率响应、群延迟、脉冲响应和阶跃响应分别如图 8 和图 9 所示，极点位置和相应的 ω_0 和 α 项分别见表 9 和表 10。



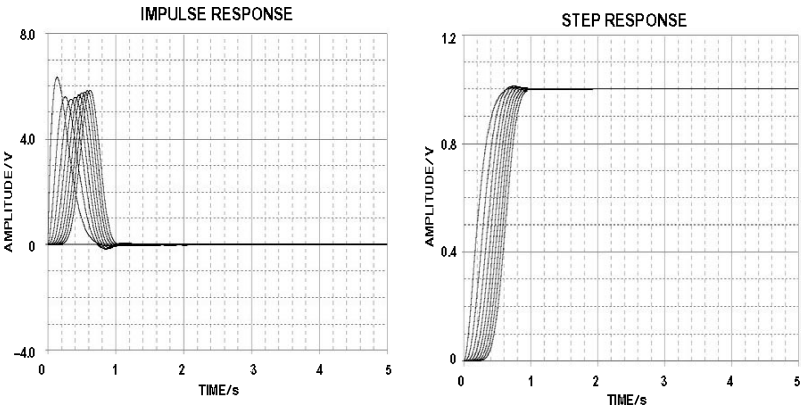
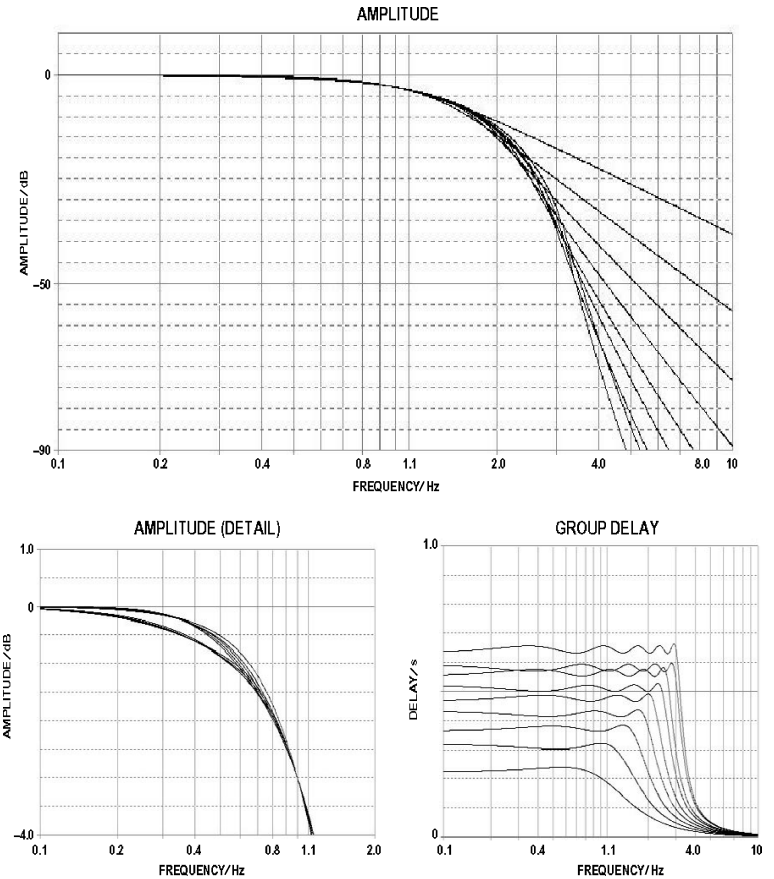


图 8　等纹波误差为 0.05°的线性相位响应



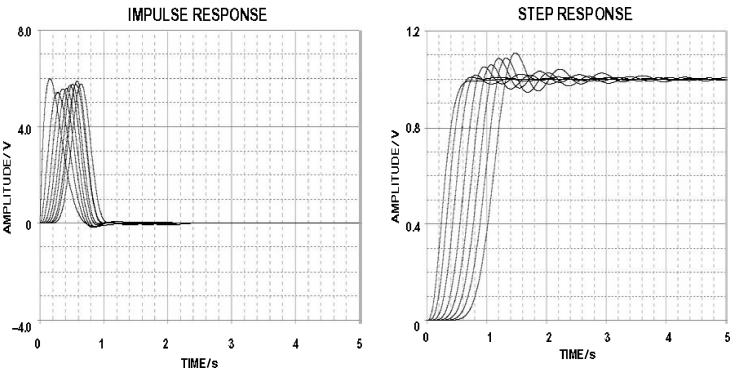


图 9　等纹波误差为 0.5°的线性相位响应

表 9　等纹波误差为 0.05°的设计

		实	虚				−3 dB	峰化	峰化
阶数	节数	部	部	F_0	α	Q	频率	频率	电平
2	1	1.0087	0.6680	1.2098	1.6675	0.5997	0.9999		
3	1	0.8541	1.0725	1.3710	1.2459	0.8026		0.6487	0.2232
	2	1.0459		1.0459			1.0459		
4	1	0.9648	0.4748	1.0753	1.7945	0.5573	0.8056		
	2	0.7448	1.4008	1.5865	0.9389	1.0650		1.1864	1.6286
5	1	0.8915	0.8733	1.2480	1.4287	0.6999	1.2351		
	2	0.6731	1.7085	1.8363	0.7331	1.3641		1.5703	3.3234
	3	0.9430		0.9430			0.9430		
6	1	0.8904	0.4111	0.9807	1.8158	0.5507	0.7229		
	2	0.8233	1.2179	1.4701	1.1201	0.8928		0.8975	0.6495
	3	0.6152	1.9810	2.0743	0.5932	1.6859		1.8831	4.9365
7	1	0.8425	0.7791	1.1475	1.4684	0.6810	1.1036		
	2	0.7708	1.5351	1.7177	0.8975	1.1143		1.3276	1.9162
	3	0.5727	2.2456	2.3175	0.4942	2.0233		2.1713	6.3948
	4	0.8615		0.8615			0.8615		
8	1	0.8195	0.3711	0.8996	1.8219	0.5489	0.6600		
	2	0.7930	1.1054	1.3604	1.1658	0.8578		0.7701	0.4705
	3	0.7213	1.8134	1.9516	0.7392	1.3528		1.6638	3.2627
	4	0.5341	2.4761	2.5330	0.4217	2.3713		2.4178	7.6973

续表 9

阶数	节数	实部	虚部	F_0	α	Q	−3 dB频率	峰化频率	峰化电平
9	1	0.7853	0.7125	1.0604	1.4812	0.6751	1.0102		
	2	0.7555	1.4127	1.6020	0.9432	1.0602		1.1937	1.6005
	3	0.6849	2.0854	2.1950	0.6241	1.6024		1.9697	4.5404
	4	0.5060	2.7133	2.7601	0.3667	2.7274		2.6657	8.8633
	5	0.7983		0.7983			0.7983		
10	1	0.7592	0.3413	0.8324	1.8241	0.5482	0.6096		
	2	0.7467	1.0195	1.2637	1.1818	0.8462		0.6941	0.4145
	3	0.7159	1.6836	1.8295	0.7826	1.2778		1.5238	2.8507
	4	0.6475	2.3198	2.4085	0.5377	1.8598		2.2276	5.7152
	5	0.4777	2.9128	2.9517	0.3237	3.0895		2.8734	9.9130

表 10　等纹波误差为 0.5°的设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB频率	峰化频率	峰化电平
2	1	0.8590	0.6981	1.1069	1.5521	0.6443	1.0000		
3	1	0.6969	1.1318	1.3292	1.0486	0.9536		0.8918	0.9836
	2	0.8257		0.8257			0.8257		
4	1	0.7448	0.5133	0.9045	1.6468	0.6072	0.7597		
	2	0.6037	1.4983	1.6154	0.7475	1.3379		1.3713	3.1817
5	1	0.6775	0.9401	1.1588	1.1693	0.8552		0.6518	0.4579
	2	0.5412	1.8256	1.9041	0.5684	1.7592		1.7435	5.2720
	3	0.7056		0.7056			0.7056		
6	1	0.6519	0.4374	0.7850	1.6608	0.6021	0.6522		
	2	0.6167	1.2963	1.4355	0.8592	1.1639		1.1402	2.2042
	3	0.4893	2.0982	2.1545	0.4542	2.2016		2.0404	7.0848
7	1	0.6190	0.8338	1.0385	1.1922	0.8388		0.5586	0.3798
	2	0.5816	1.6455	1.7453	0.6665	1.6004		1.5393	4.0353
	3	0.4598	2.3994	2.4431	0.3764	2.6667		2.3549	8.6433
	4	0.6283		0.6283			0.6283		

续表 10

阶数	节数	实部	虚部	F_0	α	Q	−3 dB频率	峰化频率	峰化电平
8	1	0.5791	0.3857	0.6958	1.6646	0.6007	0.5764		
	2	0.5665	1.1505	1.2824	0.8835	1.1319		1.0014	2.0187
	3	0.5303	1.8914	1.9643	0.5399	1.8521		1.8155	5.6819
	4	0.4148	2.5780	2.6112	0.3177	3.1475		2.5444	10.0708
9	1	0.5688	0.7595	0.9489	1.1989	0.8341		0.5033	0.3581
	2	0.5545	1.5089	1.6076	0.6899	1.4496		1.4033	3.7748
	3	0.5179	2.2329	2.2922	0.4519	2.2130		2.1720	7.1270
	4	0.4080	2.9028	2.9213	0.2784	3.5923		2.8740	11.1925
	5	0.5728		0.5728			0.5728		
10	1	0.5249	0.3487	0.6802	1.6659	0.6003	0.5215		
	2	0.5193	1.0429	1.1650	0.8915	1.1217		0.9044	1.9598
	3	0.5051	1.7264	1.7988	0.5616	1.7806		1.6509	5.3681
	4	0.4711	2.3850	2.4311	0.3876	2.5802		2.3380	8.3994
	5	0.3708	2.9940	3.0169	0.2458	4.0681		2.9709	12.2539

6 dB 和 12 dB 高斯滤波器

6 dB 和 12 dB 高斯滤波器实为切比雪夫滤波器与(类似于贝塞尔滤波器的)高斯滤波器的折衷产物。过渡型滤波器在通带中的相移接近线性,且滚降平滑、有单调性。在通带之上特别是当 n 值较高时,存在一个临界点,超过此点时,衰减大幅增加。

6 dB 高斯滤波器在通带瞬态响应方面优于巴特沃兹滤波器。超过临界点(即 $\omega_0=1.5$)时,滚降特性与巴特沃兹滤波器相似。

12 dB 高斯滤波器在通带瞬态响应方面远优于巴特沃兹滤波器。超过 12 dB 临界点(即 $\omega_0=2$)时,衰减低于巴特沃兹滤波器。

6 dB 和 12 dB 高斯滤波器的频率响应、群延迟、脉冲响应和阶跃响应分别如图 10 和图 11 所示。极点位置和相应的 ω_0 和 α 项见表 11 至表 12。

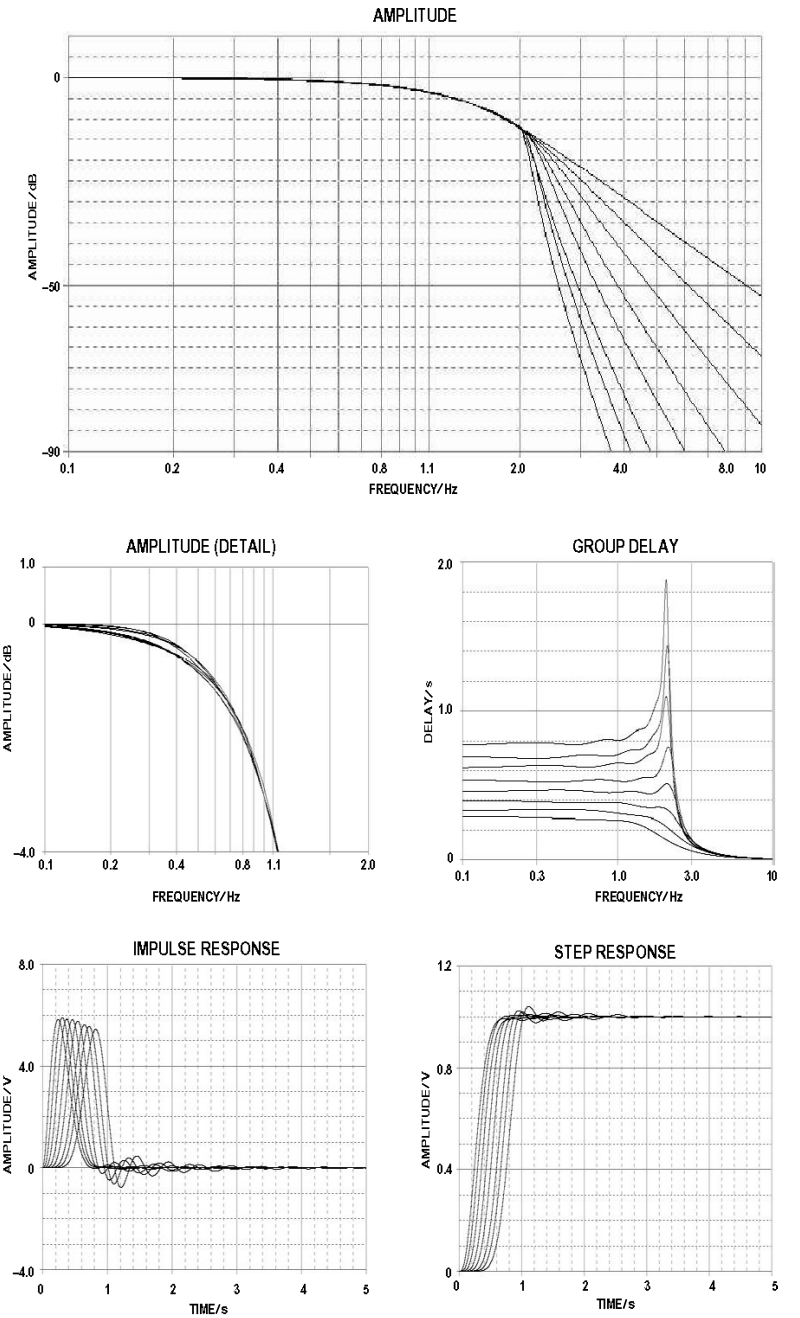


图 10　逼近 12 dB 高斯响应

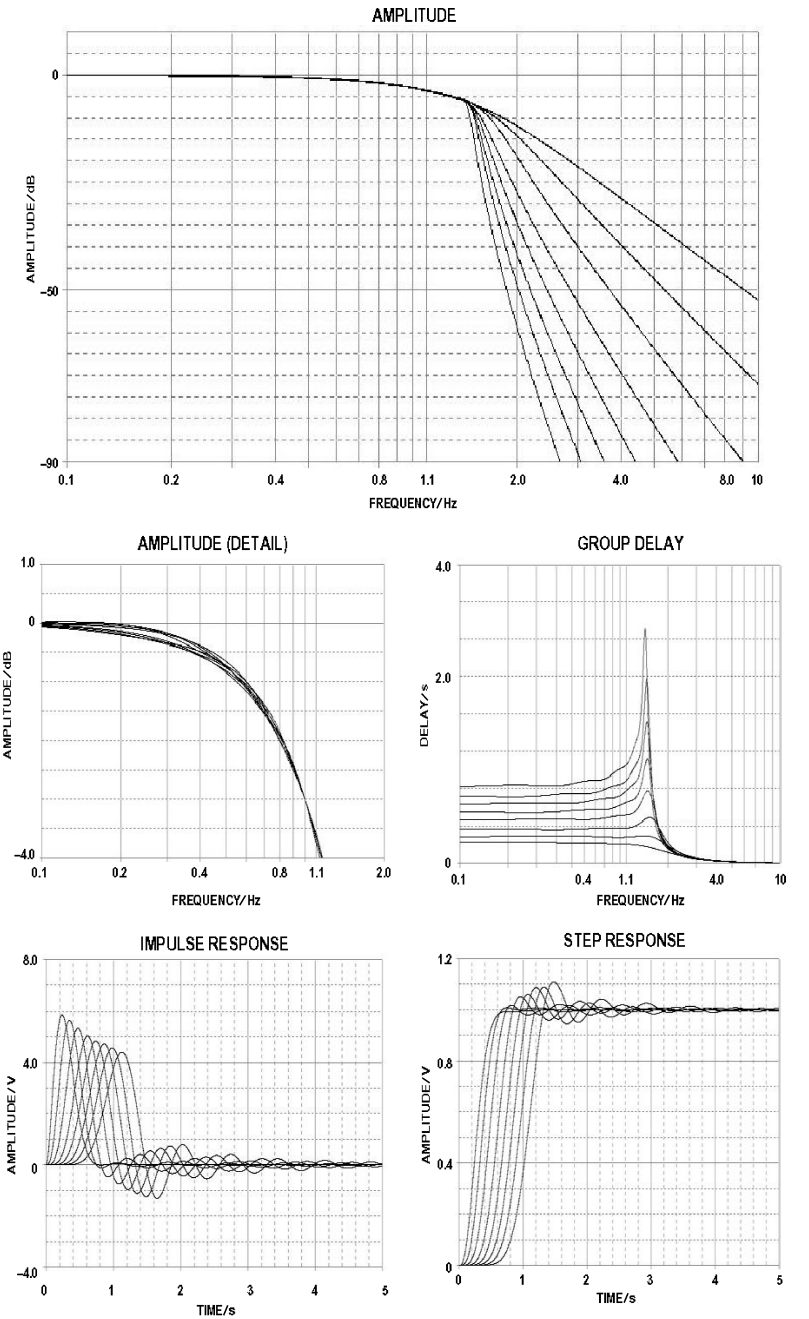


图 11　逼近 6 dB 高斯响应

表 11　逼近 12 dB 高斯设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
3	1	0.9622	1.2214	1.5549	1.2377	0.8080		0.7523	0.2448
	2	0.9776	0.5029	1.0994	1.7785	0.5623	0.8338		
4	1	0.7940	0.5029	0.9399	1.6896	0.5919	0.7636		
	2	0.6304	1.5407	1.6647	0.7574	1.3203		1.4058	3.0859
5	1	0.6190	0.8254	1.0317	1.1999	0.8334		0.5460	0.3548
	2	0.3559	1.5688	1.6087	0.4425	2.2600		1.5279	7.3001
	3	0.6650		0.6650			0.6650		
6	1	0.5433	0.3431	0.6426	1.6910	0.5914	0.5215		
	2	0.4672	0.9991	1.1029	0.8472	1.1804		0.8831	2.2992
	3	0.2204	1.5067	1.5227	0.2895	3.4545		1.4905	10.8596
7	1	0.4580	0.5932	0.7494	1.2223	0.8182		0.3770	0.2874
	2	0.3649	1.1286	1.1861	0.6153	1.6253		1.0680	4.6503
	3	0.1522	1.4938	1.5015	0.2027	4.9328		1.4860	13.9067
	4	0.4828		0.4828			0.4828		
8	1	0.4222	0.2640	0.4979	1.6958	0.5897	0.4026		
	2	0.3833	0.7716	0.8616	0.8898	1.1239		0.6697	1.9722
	3	0.2678	1.2066	1.2360	0.4333	2.3076		1.1765	7.4721
	4	0.1122	1.4798	1.4840	0.1512	6.6134		1.4755	16.4334
9	1	0.3700	0.4704	0.5985	1.2365	0.8088		0.2905	0.2480
	2	0.3230	0.9068	0.9626	0.6711	1.4901		0.8473	3.9831
	3	0.2309	1.2634	1.2843	0.3596	2.7811		1.2421	9.0271
	4	0.0860	1.4740	1.4765	0.1165	8.5804		1.4715	18.6849
	5	0.3842		0.3842			0.3842		
10	1	0.3384	0.2101	0.3983	1.6991	0.5885	0.3212		
	2	0.3164	0.6180	0.6943	0.9114	1.0972		0.5309	1.8164
	3	0.2677	0.9852	1.0209	0.5244	1.9068		0.9481	5.9157
	4	0.1849	1.2745	1.2878	0.2871	3.4825		1.2610	10.9284
	5	0.0671	1.4389	1.4405	0.0931	10.7401		1.4373	20.6296

表 12　逼近 6 dB 高斯设计

阶数	节数	实部	虚部	F_0	α	Q	−3 dB 频率	峰化频率	峰化电平
3	1	0.9360	1.2168	1.5352	1.2194	0.8201		0.7775	0.2956
	2	0.9360		0.9360			0.9360		
4	1	0.9278	1.6995	1.9363	0.9583	1.0435		1.4239	1.5025
	2	0.9192	0.5560	1.0743	1.7113	0.5844	0.8582		
5	1	0.8075	0.9973	1.2832	1.2585	0.7946		0.5853	0.1921
	2	0.7153	0.2053	0.7442	1.9224	0.5202	0.5065		
	3	0.8131		0.8131			0.8131		
6	1	0.7019	0.4322	0.8243	1.7030	0.5872	0.6627		
	2	0.6667	1.2931	1.4549	0.9165	1.0911		1.1080	1.7809
	3	0.4479	2.1363	2.1827	0.4104	2.4366		2.0888	7.9227
7	1	0.6155	0.7703	0.9860	1.2485	0.8010		0.4632	0.2168
	2	0.5486	1.5154	1.6116	0.6808	1.4689		1.4126	3.8745
	3	0.2905	2.1486	2.1681	0.2680	3.7318		2.1289	11.5169
	4	0.6291		0.6291			0.6291		
8	1	0.5441	0.3358	0.6394	1.7020	0.5876	0.5145		
	2	0.5175	0.9962	1.1226	0.9220	1.0846		0.8512	1.7432
	3	0.4328	1.6100	1.6672	0.5192	1.9260		1.5507	5.9962
	4	0.1978	2.0703	2.0797	0.1902	5.2571		2.0608	14.4545
9	1	0.4961	0.6192	0.7934	1.2505	0.7997		0.3705	0.2116
	2	0.4568	1.2145	1.2976	0.7041	1.4203		1.1253	3.6221
	3	0.3592	1.7429	1.7795	0.4037	2.4771		1.7055	8.0594
	4	0.1489	2.1003	2.1056	0.1414	7.0704		2.0950	17.0107
	5	0.5065		0.5065			0.5065		
10	1	0.4535	0.2794	0.5327	1.7028	0.5873	0.4283		
	2	0.4352	0.8289	0.9362	0.9297	1.0756		0.7055	1.6904
	3	0.3886	1.3448	1.3998	0.5552	1.8011		1.2874	5.4591
	4	0.2908	1.7837	1.8072	0.3218	3.1074		1.7598	9.9618
	5	0.1136	2.0599	2.0630	0.1101	9.0802		2.0568	19.1751

原型响应曲线的应用

下面从前面谈到的全极点响应中挑选一些低通原型,列出其响应曲线和设计表。所有的曲线均基于 1 Hz 的－3 dB 截止频率进行规一化处理。因而可直接比较不同类型的响应。对于步同类型的响应,都将列出频率范围为 0.1 Hz 至 10 Hz、极点数为 2 至 10 的幅度响应,以及列出 0.1 Hz 至 2 Hz 通带的详情。同时列出的还有 0.1 Hz 至 10 Hz 的群延迟、脉冲响应以及 0 至 5 秒的阶跃响应。

若要确定实际滤波器的响应,则必须对相应曲线进行反规一化处理。对于幅度响应,用所需截止频率 F_C 乘以频率轴即可求出其反规一化值。若要对群延迟曲线进行反规一化处理,将延迟轴除以 $2\pi F_C$ 并用 F_C 乘以频率轴即可。阶跃响应的反规一化处理则是将时间轴除以 $2\pi F_C$。对脉冲响应进行反规一化处理时,将时间轴除以 $2\pi F_C$ 并将幅度轴乘以 $2\pi F_C$。

对于高通滤波器,只需把频率轴反过来即可得到幅度响应。当将低通滤波器转换为高通滤波器时,不能保留其瞬态特性。Zverev 为这些响应的计算提供了一种计算方法。

将低通转换为窄带带通时,0 Hz 轴移至中心频率 F_0。显然,带通滤波器中心频率附近的响应将与低通滤波器 0 Hz 附近的响应相匹配。尽管我们一般并不关注负频率,但低通滤波器的频率响应曲线实际上是以 0 Hz 为中心镜像对称的。

对带通滤波器的群延迟曲线进行反规一化处理时,将延迟轴除以 πBW,其中,BW 为 3 dB 带宽,单位为 Hz。然后用 BW/2 乘以频率轴。一般而言,带通滤波器在 F_0 处的延迟等于相同带宽的低通原型在 0 Hz 处延迟的 2 倍。其原因在于,将低通转换为带通将使滤波器的阶数变为 2 n。这种近似适用于窄带滤波器。随着滤波器带宽的增加,曲线会出现一些失真。延迟对称性降低,在小于 F_0 时会出现峰化。

带通滤波器的响应包络类似于低通原型的阶跃响应。更确切地说,响应包络几乎与带宽减半的低通滤波器的阶跃响应完全相同。计算带通滤波器的包络响应时,用低通原型阶跃响应的时间轴除以 πBW,其中 BW 表示 3 dB 带宽。现在,可将前面有关过冲、振铃等的讨论应用到载波包络上。

窄带带通滤波器的载波短脉冲(即脉冲宽度远远小于经反规一化处理的带通滤波器阶跃响应的上升时间)响应包络可通过对低通原型的脉冲响应进行反规一化处理而获得:用 πBW 乘以幅度轴,再将时间轴除以 πBW,其中 BW 为 3 dB 带宽。其前提假设是,载波频率足够高,从而多个周期出现在脉冲周期中。

尽管群延迟、阶跃响应和脉冲响应曲线无法直接用来预测滤波器导致的波形失真,但它们在比较不同滤波器时非常有用。

各种响应的对比

我们接下来对贝塞尔、巴特沃兹和切比雪夫(此处为 0.5 dB 纹波)等多种全极点滤波器的响应进行比较。比较时,我们以一 8 极点滤波器为例子。响应均基于 1 Hz 的截止频率进行规一化处理。比较图 12 和图 13,不难看出在各种响应间作出的权衡。显然,从贝塞尔到巴特沃兹再到切比雪夫,滚降速度逐渐增加,幅度鉴别特性稳步提高。图 14 和图 15 分别为脉冲响应和阶跃响应比较。

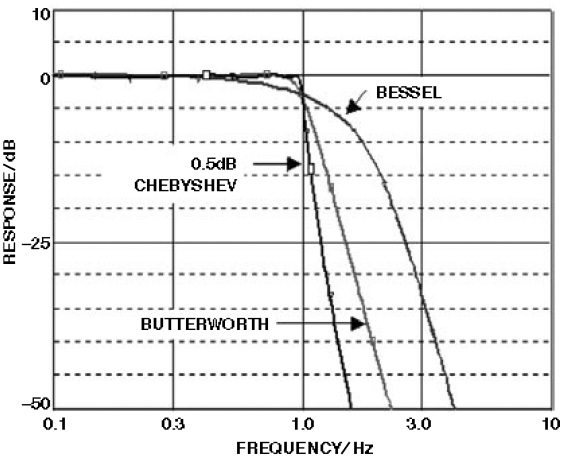


图 12　幅度响应比较

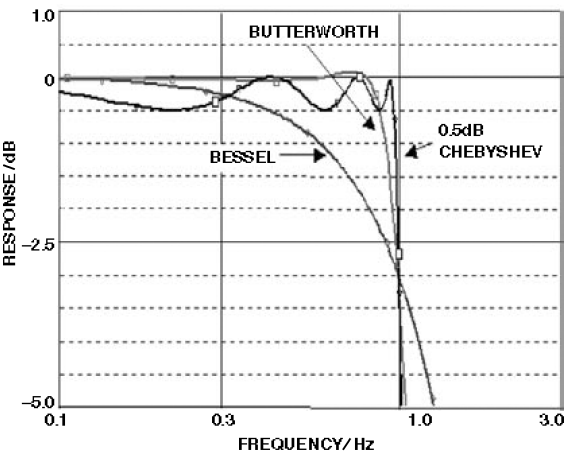


图 13　幅度响应比较(详)

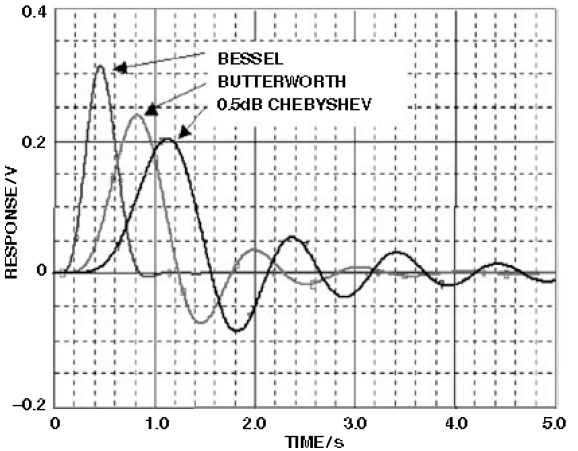


图 14　脉冲响应比较

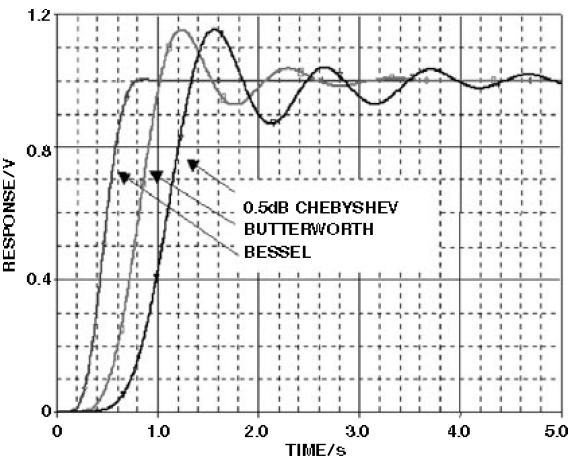


图 15　阶跃响应比较

滤波器拓扑结构

在确定要构建什么样的滤波器后，接下来就应确定如何来构建，也就是说需要采用哪种滤波器拓扑结构。滤波器设计包括两个步骤，先确定该构建什么（即滤波器传递函数），然后是如何进行构建（即电路所用拓扑结构）。一般而言，实极点滤波器由多节单极点构成，共轭极点滤波器则由双极点节组成。虽然可以用三极点或更高阶的节来构建滤波器，但节中各元件的相互作用会随之增加，元件灵敏度也是如此。最好用缓冲将不同的节隔离

开来。此外,我们假定全部滤波器节均通过低阻抗源进行驱动。源阻抗可认为与滤波器输入是串联的。

有关公式会用到以下符号:

H　=通带中或响应时的电路增益

F_C　=以 Hz 表示的截止频率或谐振频率

ω_0　=以"弧度/秒"表示的截止频率或谐振频率

Q　=电路"品质因素",表示电路峰化

α　=1/Q=阻尼比

需要注意,此处的 α 表示阻尼比,与表示极点位置的 α(α±jβ)并不相同。Q 也有一样的情况,可用来表示电路品质因素和元件品质因素,虽然两者并非一回事。电路 Q 指电路中的峰化量,与 s 平面中极点相对原点的角度有关。元件 Q 指本应无损耗的电抗中存在的损耗量。这些损耗为元件寄生量,如电容的耗散因数 DF、漏电阻、ESR(等效串联电阻)等,以及电感中存在的串联电阻和寄生电容。

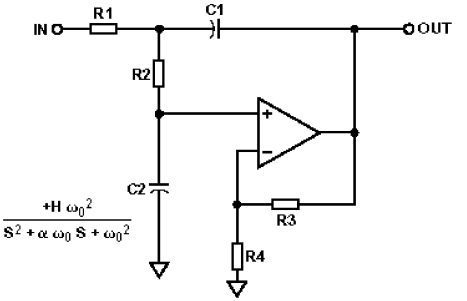
SALLEN－KEY 滤波器

Sallen－Key 结构也称为压控电压源(VCVS)结构,最早由 MIT 林肯实验室的 R. P. Sallen 和 E. L. Key 于 1955 年提出。这是应用最广的滤波器拓扑结构之一。其中的一个原因是,在这种结构中,滤波器的性能对运算放大器性能的依赖程度最低。这是因为,运算放大器被配置为放大器而非积分器,由此降低了其增益带宽要求。由此可以推出,既然运算放大器增益带宽积不会限制滤波器的性能(若配置为积分器则会构成限制),因而可以设计出频率高于其他拓扑结构的滤波器。整个滤波器中的信号相位保持不变(同相配置)。这种配置的另一优势在于,最大电阻值与最小电阻值之比以及最大电容值与最小电容值之比较低,有利于提高可制造性。频率和 Q 项在一定程度上是独立的,但它们对增益却非常敏感。Sallen－Key 滤波器的 Q 值对元件值极其敏感,高 Q 节尤其如此。Sallen－Key 低通滤波器的设计方程如图 16 所示。

尽管 Sallen－Key 滤波器广为使用,但存在一个严重的缺陷,由于确定 F_0 和 Q 时,元件值是相互影响的,这种滤波器较难调谐。

Sallen－Key 高通滤波器的设计方程如图 17 所示。

Sallen－Key 带通滤波器有一点不足。Q 值决定滤波器增益,即是说无法像低通和高通型一样独立地设置。Sallen－Key 带通滤波器的设计方程如图 18 所示。



$$\frac{V_O}{V_{IN}} = \frac{H\dfrac{1}{R1\,R2\,C1\,C2}}{S^2 + S\left[\left(\dfrac{1}{R1}+\dfrac{1}{R2}\right)\dfrac{1}{C2} + \dfrac{(1-H)}{R2C2}\right] + \dfrac{1}{R1\,R2\,C1\,C2}}$$

CHOOSE: C1　　R3

THEN: $k = 2\pi F_0 C1$

$$R4 = \frac{R3}{(H-1)}$$

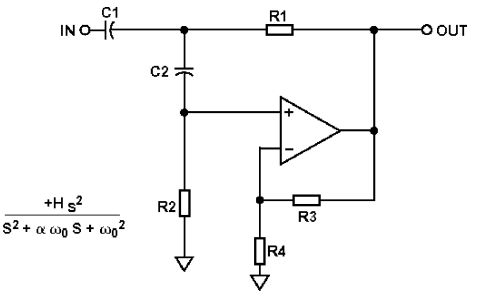
$$m = \frac{\alpha^2}{4} + (H-1)$$

$$C2 = m\,C1$$

$$R1 = \frac{2}{\alpha k}$$

$$R2 = \frac{\alpha}{2mk}$$

图 16　Sallen－Key 低通设计方程



$$\frac{V_O}{V_{IN}} = \frac{H\,s^2}{S^2 + S\left[\dfrac{\dfrac{C2}{R2}+\dfrac{C1}{R2}+(1-H)\dfrac{C2}{R1}}{C1\,C2}\right] + \dfrac{1}{R1\,R2\,C1\,C2}}$$

CHOOSE: C1　　R3

THEN: $k = 2\pi F_0 C1$

$$R4 = \frac{R3}{(H-1)}$$

$$C2 = C1$$

$$R1 = \frac{\alpha + \sqrt{\alpha^2 + (H-1)}}{4k}$$

$$R2 = \frac{4}{\alpha + \sqrt{\alpha^2 + (H-1)}} \times \frac{1}{k}$$

图 17　Sallen－Key 高通设计方程

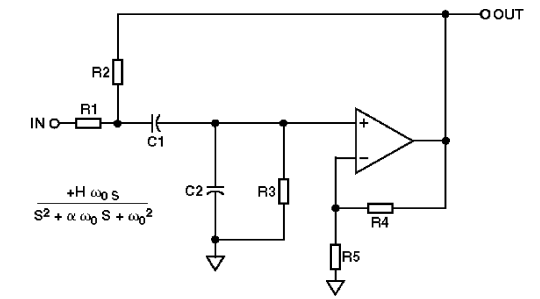
多路反馈滤波器

多路反馈滤波器将一个运算放大器用作积分器。因而，其传递函数对运算放大器参数的依赖性高于 Sallen－Key 实现方法。受运算放大器开环增益所限，难以生成高 Q、高频的节。运算放大器开环增益应至少比谐振(或截止)频率处的幅度响应高 20 dB(X10)，其中包括滤波器 Q 所导致的峰化。Q 引起的峰化幅度 A_0 为：

$$A_0 = HQ \qquad (2)$$

其中，H 为电路增益。多路反馈滤波器使信号反相。

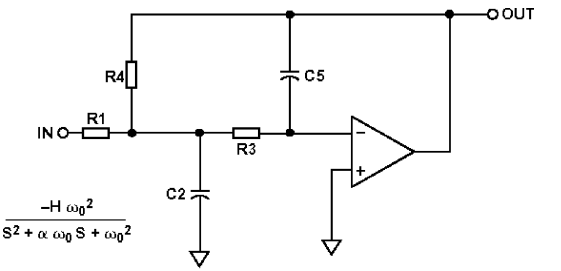
多路反馈滤波器的最大与最小元件值之比高于 Sallen－Key。多路反馈低通滤波器的设计方程如图 19 所示。



$$\frac{V_O}{V_{IN}} = \frac{H\,S\,\frac{1}{R1C2}}{S^2 + S\left[\frac{C1}{R3} + \frac{(C1+C2)}{R1} + \frac{C2}{R2} + \frac{C1}{R2}(1-H)\right]\frac{1}{C1\,C2} + \frac{1}{R3\,C1\,C2}\left(\frac{R1+R2}{R1\,R2}\right)}$$

CHOOSE:	C1	R4
THEN:	$k = 2\pi F_0 C1$	$R5 = \frac{R4}{(H-1)}$
	$C2 = \frac{1}{2}C1$	
	$R1 = \frac{2}{k}$	
	$R2 = \frac{2}{3k}$	
	$R3 = \frac{4}{k}$	
	$H = \frac{1}{3}\left(6.5 - \frac{1}{Q}\right)$	

图 18　Sallen－Key 带通设计方程



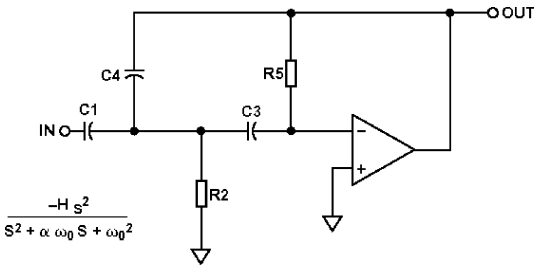
$$\frac{V_O}{V_{IN}} = \frac{-H\frac{1}{R1\,R3\,C2\,C5}}{S^2 + S\frac{1}{C2}\left(\frac{1}{R1} + \frac{1}{R3} + \frac{1}{R4}\right) + \frac{1}{R3\,R4\,C2\,C5}}$$

CHOOSE:	C5
THEN:	$k = 2\pi F_0 C5$
	$C2 = \frac{4}{\alpha^2}(H+1)C5$
	$R1 = \frac{\alpha}{2Hk}$
	$R3 = \frac{\alpha}{2(H+1)k}$
	$R4 = \frac{\alpha}{2k}$

图 19　多路反馈低通滤波器设计方程

多路反馈高通滤波器的设计方程如图 20 所示。

多路反馈带通滤波器的设计方程如图 21 所示。这种电路广泛用在低 Q(＜20)应用中。通过 R2,即可对谐振频率 F_0 进行一定的调微调。也可对 Q 进行调节(通过 R5),但同时会改变 F_0 值。将滤波器输入端与示波器的垂直通道相连后,通过观察示波器水平通道上的滤波器输出即可进行 F_0 调谐。结果显示为李萨如(Lissajous)图形,由一个椭圆构成,谐振时将由于 180°相移而变成一条直线。也可通过调节输出来获得最大输出(因为最大输出可在谐振时得到);但其精确度往往不够,Q 值较低时尤其如此,因为低 Q 值的峰值不太明显。



$$\frac{V_O}{V_{IN}}=\frac{-S^2\,\frac{C1}{C4}}{S^2+S\,\frac{(C1+C3+C4)}{C3\,C4\,R5}+\frac{1}{R2\,R5\,C3\,C4}}$$

CHOOSE: C1

THEN:

$k = 2\pi F_0 C1$

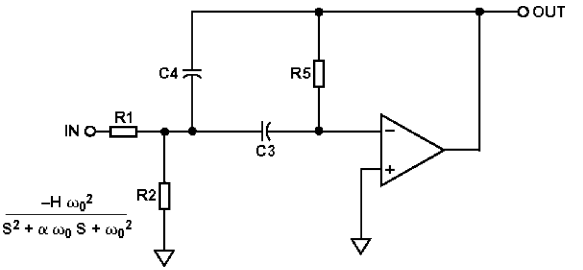
$C3 = C1$

$C4 = \frac{C1}{H}$

$R2 = \frac{\alpha}{k\left(2+\frac{1}{H}\right)}$

$R5 = \frac{H\left(2+\frac{1}{H}\right)}{\alpha k}$

图 20　多路反馈高通滤波器设计方程



$$\frac{V_O}{V_{IN}}=\frac{-S\,\frac{1}{R1\,C4}}{S^2+S\,\frac{(C3+C4)}{C3\,C4\,R5}+\frac{1}{R5\,C3\,C4}\left(\frac{1}{R1}+\frac{1}{R2}\right)}$$

CHOOSE: C3

THEN:

$k = 2\pi F_0 C3$

$C4 = C3$

$R1 = \frac{1}{Hk}$

$R2 = \frac{1}{(2Q-H)k}$

$R5 = \frac{2Q}{k}$

图 21　多路反馈带通滤波器设计方程

状态变量滤波器

状态变量滤波器具有最高的精确度，但其代价是电路元件数量更多。三个主要参数（增益、Q 和 ω_0）都可单独进行调节，并可同时提供低通、高通和带通三种输出。需要注意的是，低通和高通输出为反相，而带通输出为同相。这种滤波器各种输出的增益也是独立可变的。

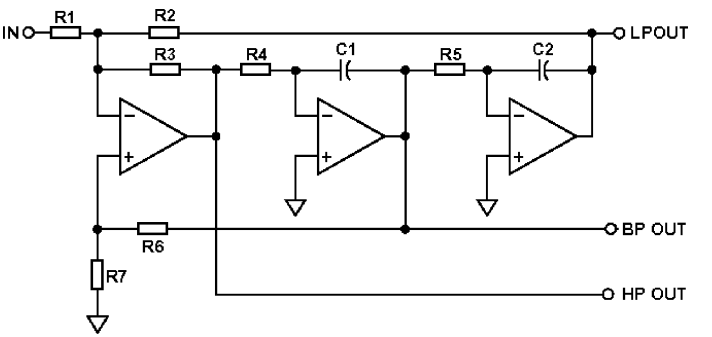
由于状态变量滤波器的全部参数均可独立调节，因而可将元件分布降至最低。还可将因温度和元件容差导致的变化降至最低。积分器节所用运算放大器增益带宽受到的限制与我们在多路反馈设计一节中讨论过的一样。

状态变量滤波器的设计方程如图 22 所示。

通过改变 R4 和 R5 即可对状态变量滤波器的谐振频率进行调谐。尽管并非二者要同时调节，但如果调谐范围较大，则还是优先选择这种办法。使 R1 保持不变，调整 R2，可以改变低通增益，调整 R3 则设定高通增益。带通增益和 Q 则通过 R6 与 R7 之比设定。

由于状态变量滤波器的参数相互独立且可调谐，因而可容易地实现频率、Q 和 ω_0 的控制。

可通过使用乘法型 DAC(MDAC)或数字电位器来实现。对于积分器节,通过添加 MDAC 可有效增加时间常数,MDAC 可对驱动电阻的电压分压,同时这又为积分器电容提供充电电流。实际上,这增大了电阻值,从而增加了时间常数。通过更改各反馈通道之比可改变 Q 和增益。数字电位器则以更为直接的方式实现同一目标,即直接更改电阻值。由此形成的可调谐滤波器可广泛用于测量和控制电路中。



$$A_{LP(s=0)} = -\frac{R2}{R1}$$

$$A_{HP(s=\infty)} = -\frac{R3}{R1}$$

$$\omega_0 = \sqrt{\frac{R3}{R2\ R4\ R5\ C1\ C2}}$$

LET R4 = R5 = R, C1 = C2 = C

$$A_{BP(s=\omega_0)} = \frac{\frac{R6+R7}{R7}}{R1\left(\frac{1}{R1}+\frac{1}{R2}+\frac{1}{R3}\right)}$$

CHOOSE R1:

$$R2 = A_{LP}\,R1$$

$$R3 = A_{HP}\,R1$$

CHOOSE C:

$$R = \frac{2\pi F_0}{C}\sqrt{\frac{A_{HP}}{A_{LP}}}$$

CHOOSE R7:

$$R6 = R7\sqrt{R2\ R3}\ Q\left(\frac{1}{\frac{1}{R1}+\frac{1}{R2}+\frac{1}{R3}}\right)$$

图 22　状态变量设计方程

双二阶滤波器

与状态变量滤波器很相近的是双二阶滤波器。这种电路的名称是因为其传递函数的分子和分母均为二次项,由 J. Tow 于 1968 年率先使用,后来 L. C. Thomas 在 1971 年再次用到。因而,传递函数为四次方程式函数。这种电路是由状态变量电路稍作调整得到的。一个明显的区别是没有一个单独的高通输出。带通为反相输出。共有两个低通输出,一个同相、一个反相。通过添加一个四阶放大器节,可实现一个高通滤波器。双二阶滤波器的

设计方程如图 23 所示。

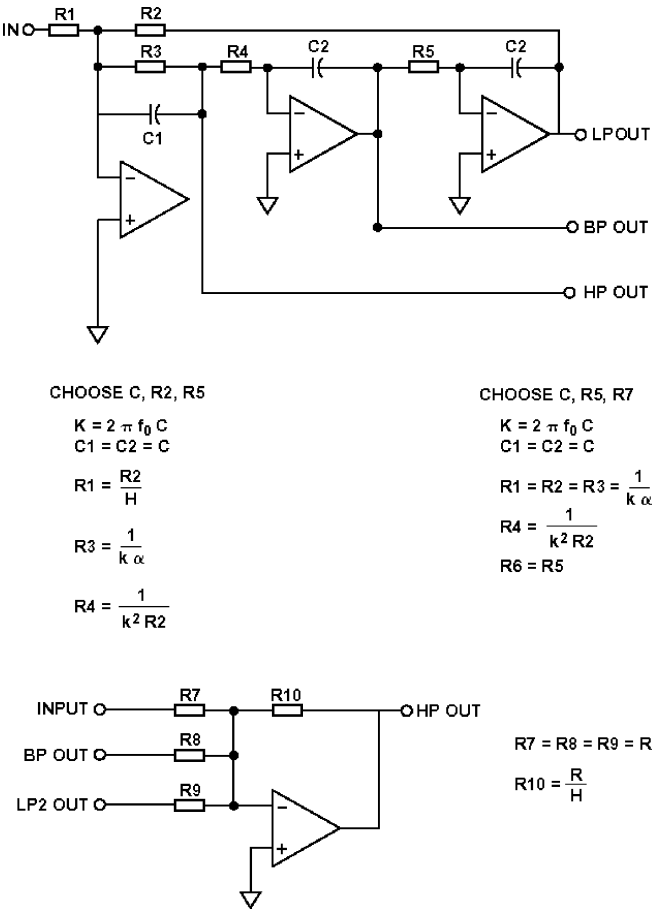


图 23　双二阶设计方程

图 23 中，输入、带通和二阶低通输出相加得到高通输出。这种情况下，条件为 R1＝R2＝R3 且 R7＝R8＝R9。

与状态变量滤波器一样，双二阶滤波器也可调谐。通过调节 R3 可调节 Q，调节 R4 则可设定谐振频率，调节 R1 可设定增益。一般先调节频率，然后依次调节 Q 和增益。以这种方式设定参数可将元件值间的交互作用效应降至最低。

运算放大器的要求

针对原型响应的曲线是通过理想运算放大器生成的，事实上，运放本身就是一个单极点低

通滤波器。放大器的主极点对应着滤波器的转折频率。运算放大器的传递函数将被叠加到滤波器响应上。

实际上,这意味着如果运算放大器的增益带宽积不比滤波器截止频率大至少一个数量级,就会产生一定的交互作用。如果放大器的增益带宽积比滤波器大一个数量级以上,则一般可忽视运算放大器的响应。如存在顾虑,可以下载滤波器的 SPICE 模型,并可用 SPICE 模型来仿真将使用的具体运算放大器。

电流反馈放大器只能用于 Sallen－Key 拓扑结构,因为运算放大器仅在这种结构中才配置为放大器。在其他拓扑结构中,反馈网络中的运算放大器需与电容配合使用,这就不适合使用电流反馈放大器。

另一种选择是双极性输入或 FET 输入器件。一般而言,如果滤波器的阻抗低于 1 kΩ,则应选择双极运算放大器。如果阻抗高于 10 kΩ,FET 输入运算放大器则是更好的选择。这完全是因为 FET 放大器具有更高的输入阻抗,可减少对网络的负载。

最后提醒一句:高 Q 节的滤波器可能导致超出运算放大器动态范围,这是由相应节的峰化引起的。Q 引起的峰化幅度 A_0 为:

$$A_0 = HQ$$

其中,H 为电路增益。

同时记住:

$$\alpha = \frac{1}{Q}$$

示　例

我们将以一个抗混叠滤波器设计为例。

具体指标如下:

①截止频率为 8 kHz。

②阻带衰减为 72 dB,相当于一个 12 位精度的系统。

③阻带频率为 42 kSPS。假定模数转换器(ADC)采样率为 100 kSPS,则奈奎斯特频率为 50 kHz。考虑到通带频率与采样频率造成的镜像,减去 8 kHz,结果得到 42 kHz。

④为获得衰减和相位响应的最佳平衡,我们选择了巴特沃兹滤波器响应。

在巴特沃兹曲线(图 1)中,在 72 dB 处画一条水平线。在 5.25 Hz(F_S/F_0 之比)处画一条垂直线(见图 24)。这表示所需滤波器阶数为 5。这些信息将被用作滤波器设计工具的输入。

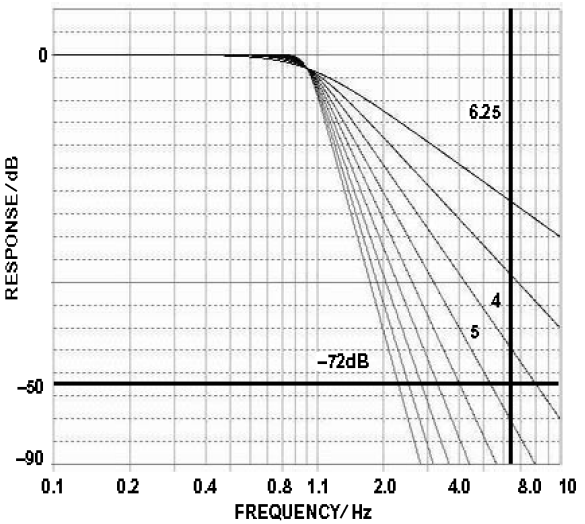


图 24　确定滤波器阶数

工具的使用

首先,必须确定滤波器阶数。为此,请使用图 24 所示滤波器响应曲线。

然后将该信息输入设计工具中。先输入滤波器响应。在此例中,我们选择低通。显示其他选项如图 25 所示。

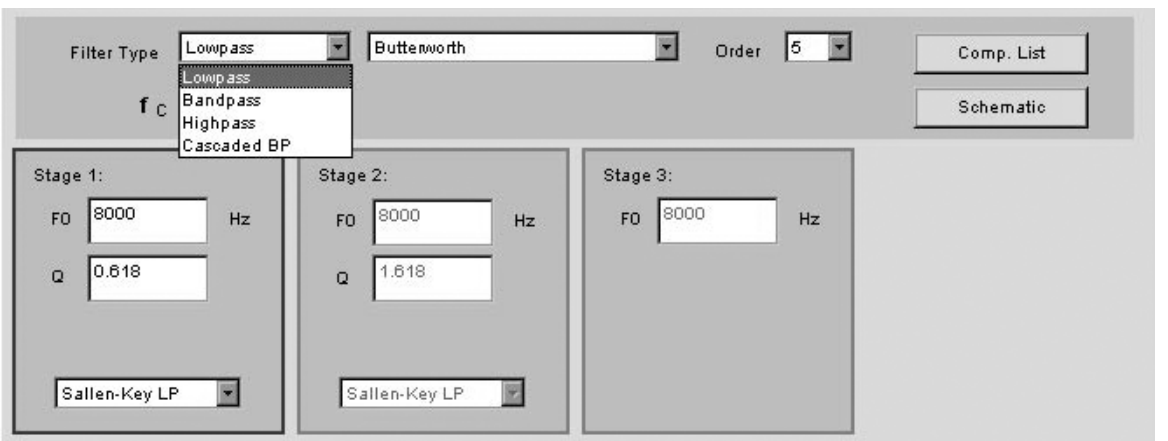


图 25　输入响应类型

接下来,输入响应形式。此处选择“Butterworth”(巴特沃兹)(见图 26)。

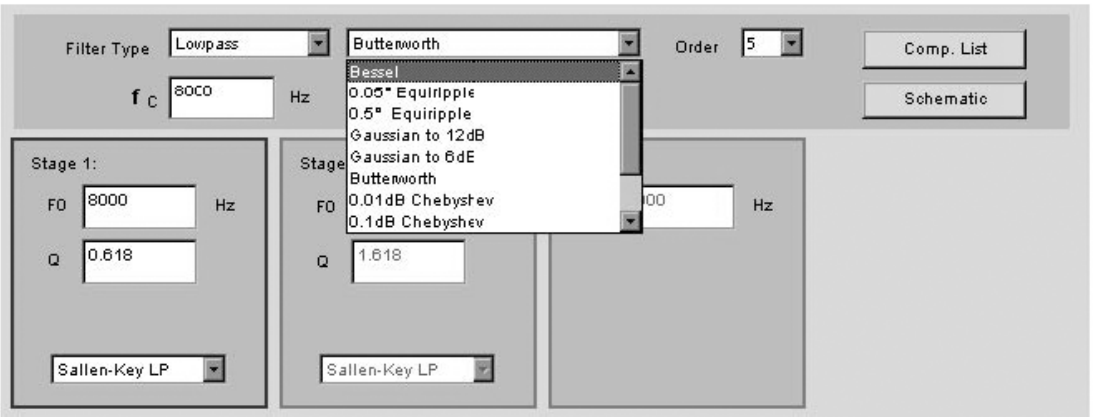


图 26　滤波器响应

然后输入滤波器阶数。选项为 1 至 8,此例选择 5。同时输入截止(或中心)频率。

五阶滤波器由两个二阶节和一个单极点节构成。该信息显示在工具的下一排选框中。依次选择各二阶节的滤波器拓扑结构。激活的节的边框会被加重。

各滤波器节的配置顺序不定。通常情况下,先配置低 Q 节。这样,在较高 Q 节峰化之前进行一定的衰减,可帮助解决超出滤波器动态范围的问题。

滤波器工具已为各二阶节输入了适当的中心频率和 Q 值,以及单极点的中心频率。需要注意的是,也可手动输入这些值。然后从给出的选项中选择滤波器拓扑结构。各节均分开显示(见图 27)。

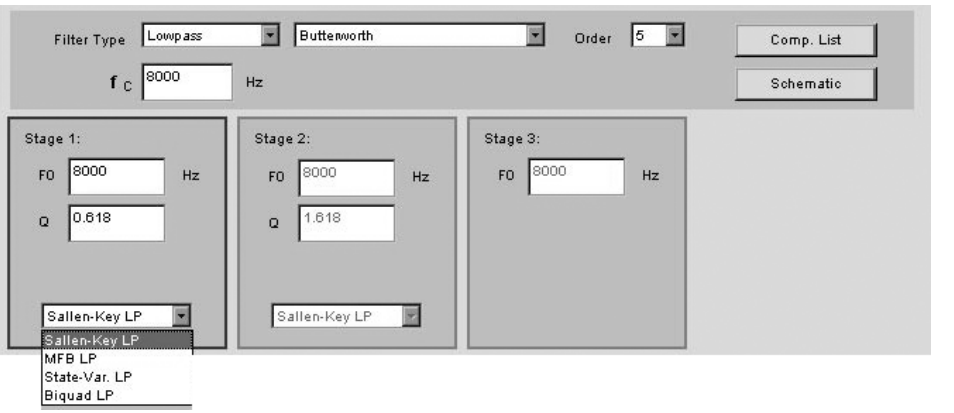


图 27　滤波器拓扑结构

然后输入各节详细数据。由于实际元件值之间具有一定比例,因此必须指定一个值,系统将自动确定其他元件的值。这里选择了设定电容,因为电容值选择不如电阻值那么自由(见图 28)。

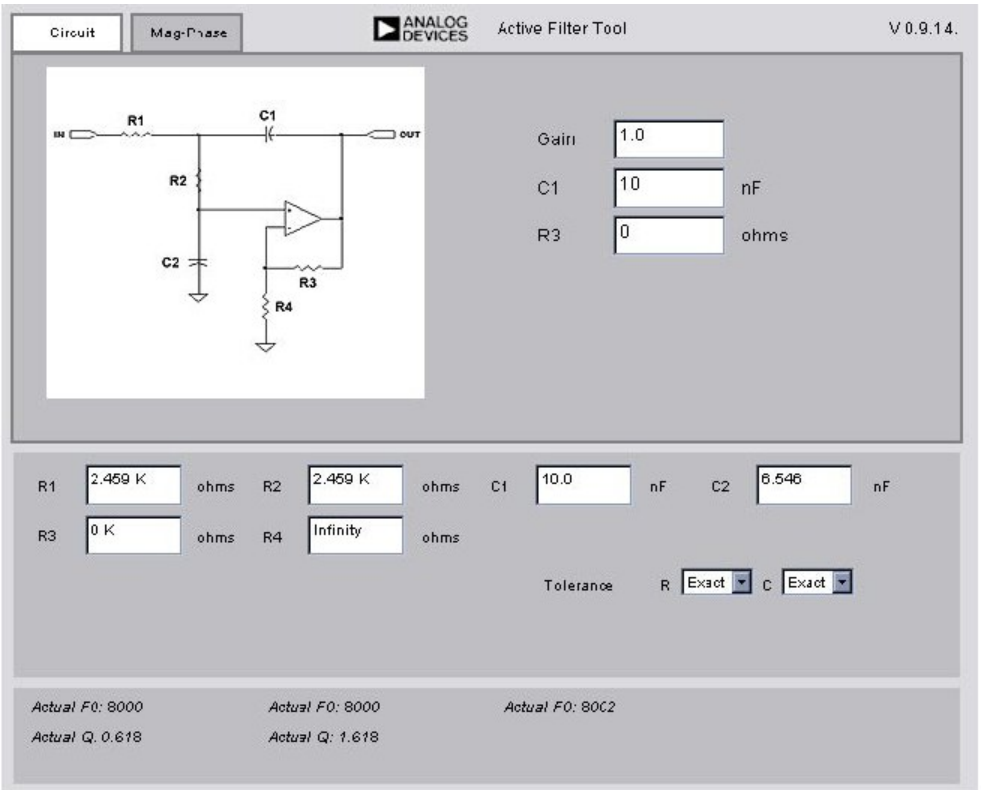


图 28　元件值(精确)

接下来输入增益。这一步通常要求用户输入另一个元件值。以单位增益 Sallen－Key 节为例,可将反馈电阻的值指定为 0 Ω。输入元件值时,工具有一定的错误检测功能。对于状态变量和双二阶节,需输入其他电阻值。

这些值都为精确计算值,而实际上滤波器通常用标准值元件来构建。该工具允许用户设定元件容差,元件容差设置完成后,框中的精确计算值将被实际的标准元件值替代(见图 29)。另外,工具还会自动算出因改变数值引起的 F_0 和 Q 值百分误差。

当然,也可手动输入这些值。

图 30 显示了在使用标准值和精确值时滤波器响应发生的变化。是否可以接受需由工程师来决定。

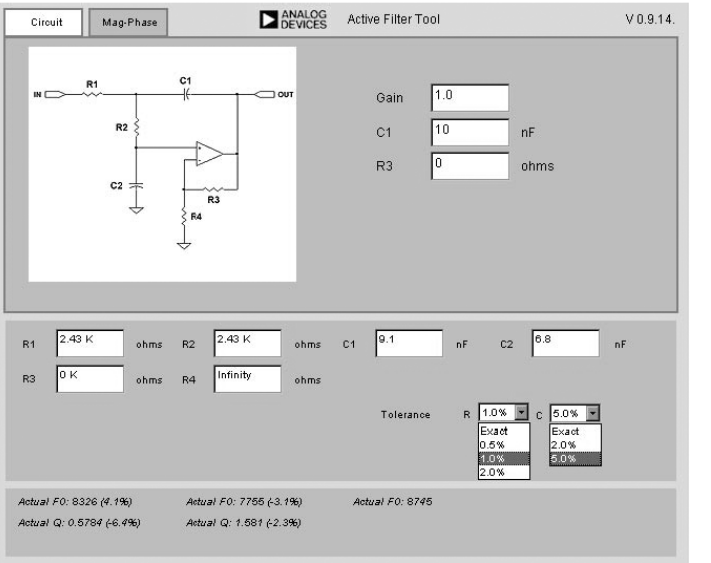


图 29　元件值(标准)

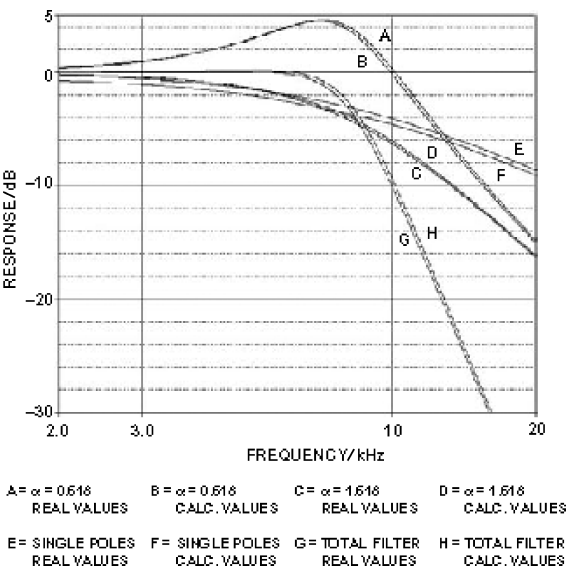


图 30　因标准值导致的滤波器响应变化

参考资料

[1] A. I. Zverev, Handbook of Filter Synthesis, John Wiley, 1967.

[2] A. B. Williams, Electronic Filter Design Handbook, McGraw-Hill, 1981.

[3] M. E. Van Valkenburg, Analog Filter Design, Holt, Rinehart & Winston, 1982

[4] H. Zumbahlen, AN-281, Passive and Active Filtering, Analog Devices, Inc.

[5] W. Slattery, AN-209, 8th Order Programmable Low Pass Analog Filter Using 12-Bit DACs, Analog Devices, Inc.

AN－669 应用笔记
有效地使用 AD628 精密增益模块

作者：Moshe Gerstenhaber　Charles Kitchin

简　介

AD628 可以作为差分/比例放大器或者引脚绑定的精密增益模块使用。AD628 特别针对模数转换器的前端电路而设计，非常适合作为输入比例和缓冲放大器使用。作为差分放大器，它能从最高到±120 V 的大共模电压中提取小的差分电压。作为预封装精密增益模块，AD628 的引脚可以被绑定起来提供宽范围的精确增益，这样它可以进行高精度数据采集，几乎没有增益或者失调漂移。

AD628 使用绝对最少的外接器件。其小型 MSOP 封装是市场上提供这些功能的器件中尺寸最小的。具有高增益精度和低漂移的同时，AD628 提供非常高的共模抑制，通常在 1 kHz 时共模抑制比大于 90 dB，在 100 kHz 时共模抑制比仍保持在 60 dB。

AD628 有一个 V_{REF} 引脚用于为单电源 ADC 提供直流（中间电平）偏置。在这种应用中，V_{REF} 引脚可以简单地连接到 ADC 的参考电压引脚，这样可以进行方便的比率式工作。

为什么要使用增益模块 IC

在实际测量时需要从噪声源中提取弱信号。甚至在进行差分测量后，高共模电压仍经常出现。常用的解决方案是使用运算放大器，或者更好的方案是使用仪表放大器，然后用低通滤波器降低背景噪声电平。

这种传统方法的缺点在于分立运算放大器电路的共模抑制性能较差，它的输入电压范围也总是小于电源电压。当使用差分信号源时，单芯片 IC 的仪表放大器电路会提高共模抑制性能。然而，仪表放大器不能应付信号源大于电源供电电压或者信号叠加在高共模电压的情况。另外，使用外部单增益电阻的仪表放大器会存在增益漂移。最后，低通滤波通常需要附加的独立运算放大器及其它一些外接器件。这会消耗宝贵的电路板空间。

具有比例放大器功能的 AD628 消除了在传感器、分流电阻或者其它数据采集点以及 ADC 之间的这些常见问题。它的最大 120V 的输入范围允许直接测量大信号或者叠加在大

共模电压上的小信号。

具有单极点低通滤波器的标准差分输入 ADC 缓冲器电路

如图 1 所示，AD628 连接到一个叠加在非常高的共模电压上的差分输入信号。AD628 增益模块具有两个内部放大器。A1 和 A2。引脚 3 接地时，运算放大器 A1 的增益是 0.1。100 kΩ 输入电阻和其它方面的设计保证 AD628 能够处理叠加在最高±120 V 的共模电压上的小输入信号。

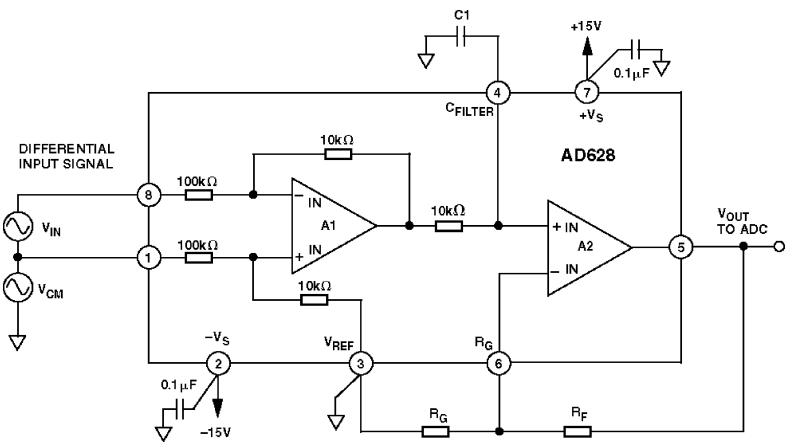


图 1　具有单极点低通滤波器的基本差分输入连接

A1 的输出通过一个 10 kΩ 电阻接到放大器 A2 的正输入端。引脚 4 可以接一个外部电容到这一点，这样实现了单极低通滤波。

改变输出比例因子

如图 1 所示，通过改变放大器 A2 的增益可以设置 AD628 的输出比例因子。这个非专用运算放大器可以在大于单位增益的任何增益值下工作。AD628 可以设置从 0.1～1000 的电路增益。

由于 A1 的增益是 0.1，A1 与 A2 的组合增益等于：

$$\frac{V_{OUT}}{V_{IN}}=G=0.1(1+(R_F/R_G))$$

所以：

$$(10G-1)=\frac{R_F}{R_G}$$

对于 ADC 缓冲的应用，A2 的增益应该使 ADC 的驱动电压接近满量程的输入范围。通

过外接电阻 R_F 和 R_G 设置输出比例因子(即 A2 的增益)会使这些电阻自身的增益精度和漂移性能变差。

独立的 V_{REF} 引脚可以为 AD628 的输出信号提供偏置,使输出信号以 ADC 输入范围的中间点为中心。虽然图 1 上是±15 V,但是电路可以在±2.25 V 到±18 V 范围内的双电源供电下工作。这个 V_{REF} 引脚也可以用于单电源工作;V_{REF} 可以偏置为 $V_S/2$。

用一个外接电阻让 AD628 的增益小于 0.1

如图 2 所示,AD628 增益模块的增益可以调整到 0.01 到 0.1 之间的任意值。

这个连接方式与图 1 的宽输入范围电路一样,只是引脚 5 与引脚 6 绑定,引脚 4 通过外接电阻 R_G 接地。引脚绑定使放大器 A2 工作在单位增益下。电阻 R_{GAIN} 与 A1 输出端的片内 10 kΩ电阻共同组成一个分压器,用以衰减 A1 输出端与 A2 输入端之间的信号。这种连接方式的增益等于 0.1 V_{IN}((10 kΩ+R_G)/R_G)。

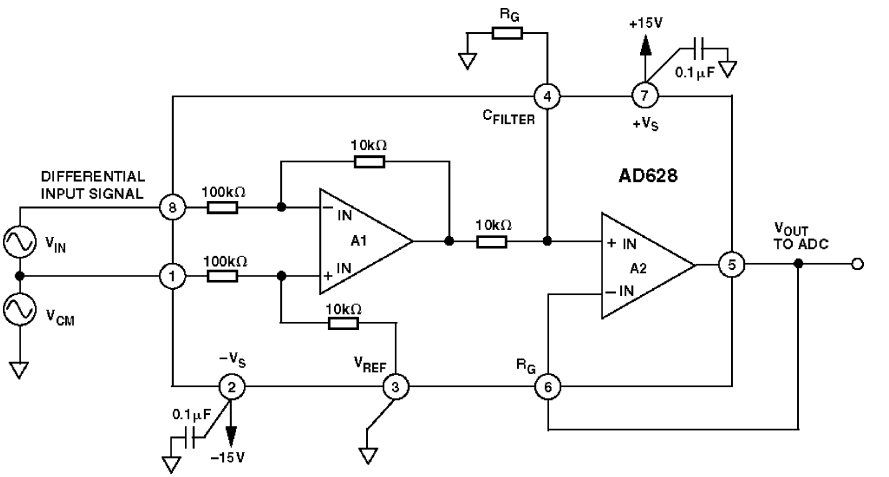


图 2　增益小于 0.1 时 AD628 的连接

双极点低通滤波的差分输入电路

图 3 中的电路是用基本的 ADC 接口电路变化而来的。这里,双极点低通滤波通过一个附加电容(C2)实现。

像之前的电路一样,低通滤波器的第一极点是通过 A1 输出端的内部 10 kΩ 电阻和外部电容 C1 实现的。第二极点是通过在 A2 反馈回路上的一个外部 RC 时间常数实现的,它由并

联的电阻 R_F 和电容 C2 组成。请注意，与单极点低通滤波器相比，第二极点能使大于 RC 转折频率(1/(2πRC))的频率更迅速地滚降。然而，随着输入频率的增加，放大器 A2 的增益最终降低到单位值并且不会再进一步减小。所以，在频率低于它的－3 dB 转折点时，放大器 A2 的电压增益由 R_F/R_G 的比例决定，它在更高的频率时为单位增益。

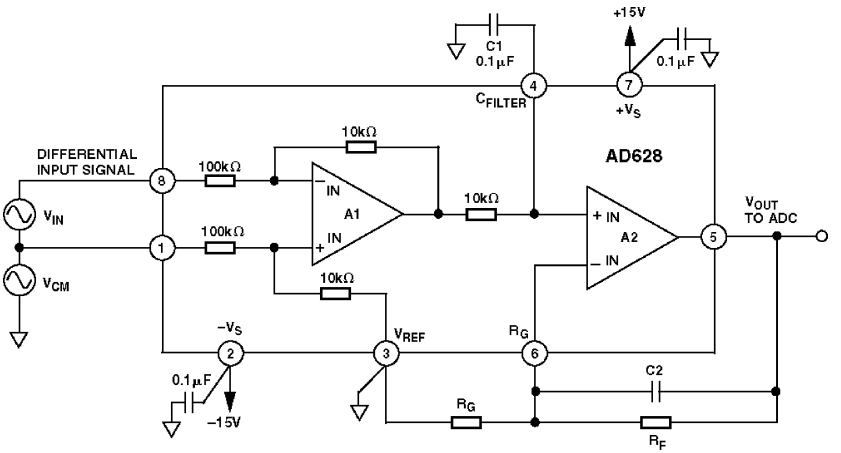


图 3　双极点低通滤波差分输入电路

图 4 是 200 Hz－3 dB 转折频率的滤波器输出与频率的关系。从转折频率到大约 10 倍转折频率的范围内有非常陡峭的滚降。在这个频率点以上，第二极点不再有效，衰减率与单极点响应接近。

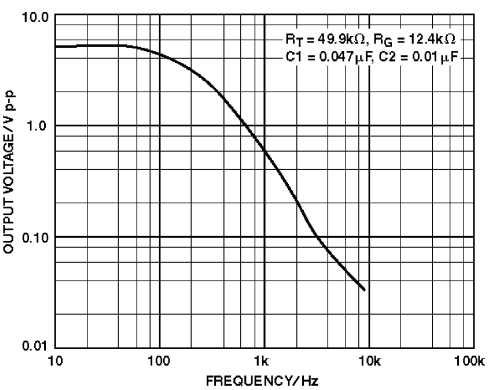


图 4　双极点低通滤波器的频率响应

表 1 和 2 是典型滤波器对于不同－3 dB 转折频率和两个不同满量程范围的器件参数值。参数值已经被四舍五入为标准电阻和电容值。电容 C1 和 C2 必须是高 Q 值的低漂移器件；不要用低等级陶瓷电容。为了最低的漂移和最好的建立时间，推荐使用高品质 NPO 陶瓷、聚酯薄膜或聚酯薄膜电容。

表 1

双极点低通滤波器

输入范围：10 V p－p F.S(5 V p-p 输出)

RF＝49.9 kΩ，RG＝12.4 kΩ

	－3 dB 转折频率			
	200 Hz	1 Hz	5 Hz	10 Hz
电容 C2	0.01 μF	0.002 μF	390 pF	220 pF
电容 C1	0.047 μF	0.01 μF	0.002 μF	0.001 μF

表 2

双极点低通滤波器

输入范围：20 V 峰峰值，5 V 峰峰值输出

RF＝24.3 kΩ，RG＝16.2 kΩ

	－3 dB 转折频率			
	200 Hz	1 Hz	5 Hz	10 Hz
电容 C2	0.02 μF	0.0039 μF	820 pF	390 pF
电容 C1	0.047 μF	0.01 μF	0.002 μF	0.001 μF

用 AD628 搭建精密增益模块

实际的数据采集系统需要把弱信号放大到足够大并提供给 ADC。不幸的是，当被配置成增益模块时，大多数普通放大器都有增益误差和失调漂移。

在运算放大器电路中，通常的两个电阻增益设置有精度和漂移的限制。当使用误差为1%的标准电阻时，放大器的增益会减少 2%。因为每个电阻都会有不同的漂移，增益也会随着温度变化。单片电阻网络可用于精确的增益设置，但是这些器件增加了成本，复杂度和电路板空间。

图 5 到图 9 的增益模块电路克服了所有这些性能上的限制，也不是很贵，并且是单 MSOP 的解决方案。AD628 用最小的 IC 封装提供了完整的功能。由于所有的电阻都在 AD628 增益模块内部，精度和漂移指标都非常好。

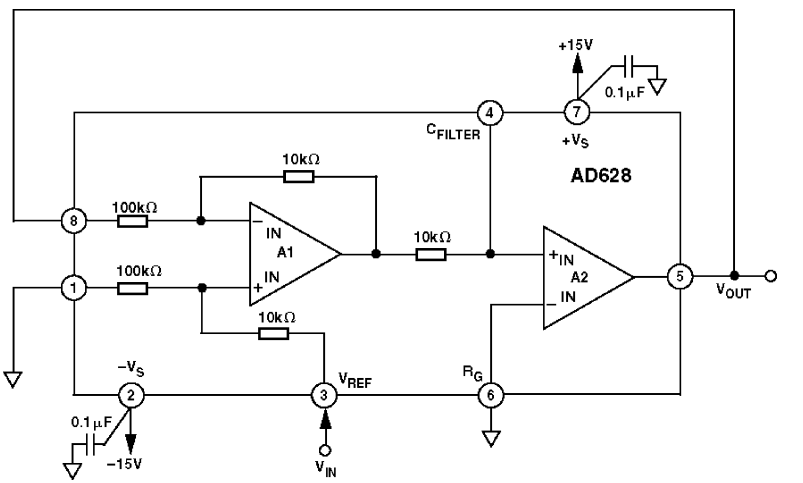


图 5　无外接器件增益为＋10 的电路

所有这些引脚绑定的电路(未使用外接器件)都有好于0.2%的增益精度,其增益温度系数好于50 ppm/℃。

AD628作为+10或−10精密增益模块

图5是AD628精密增益模块IC提供电压增益为+10的电路连接。增益模块可以通过引脚绑定或引脚接地来配置不同的增益。增益模块本身由两个内部放大器组成:一个增益为0.1的差动放大器(A1)及后端的一个非专用缓冲放大器(A2)。

输入信号接到V_{REF}引脚(引脚3)和地之间。输入信号连接到引脚3时,A1的正输入端的电压等于V_{IN}(100 kΩ/110 kΩ),即V_{IN}(10/11)。引脚6接地时,A2的负输入端等于0 V。因此,A2的正输入端也会被来自A2输出端的反馈强制为0 V。A1的输出肯定也同时为0 V。A1的负输入必须等于A1的正输入,也就是都等于V_{IN}(10/11)。

这意味着A2的输出电压(V_{OUT})为:

$$V_{out}=V_{IN}(10/11)(1+100\ k/10\ k)=V_{IN}(10/11)\times 11=10\ V_{IN}$$

图6中的配套电路的增益为−10。这次,输入信号连接到A2的负输入端(引脚6)和地。工作原理是一样的,但是输入信号被A2翻转了180°。当引脚3接地时,A1的正输入端是0 V,A1负输入端也会被反馈回路强制为零。由于A1的增益是1/10(0.1),需要A2的输出为负10 V_{IN}强制A1的负输入端为0。

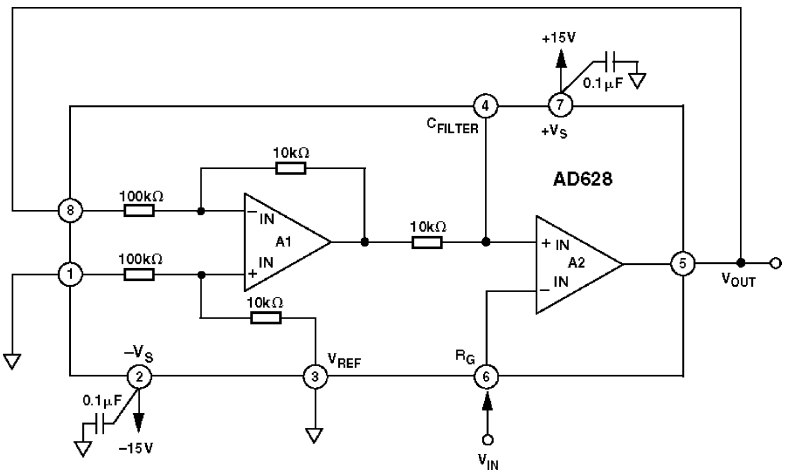


图6　增益为−10的配套电路

两种连接有不同的输入阻抗。当驱动引脚3时(图5),对地的输入阻抗是110 kΩ,而驱动引脚6时(图6),对地输入阻抗是大约50 GΩ。这个电路的−3 dB带宽对于10 mv输入信号大约是110 kHz,对于100 mV输入信号大约是95 kHz。

AD628 的精密增益设置为＋11

除了引脚 1 与引脚 3 绑定而不是接地，增益为＋11 的电路(图 7)几乎与增益为＋10 的电路连接相同。这使连接到 A1 的正输入端的两个内部电阻(100 kΩ 和 10 kΩ)并联起来。现在移除了 V_{IN} 与 A1 的正输入之间的 10 kΩ/110 kΩ 分压器。经过这样的调整，V_{IN} 通过大约 9 kΩ 的电阻驱动正输入端。请注意，这个串联电阻与放大器 A1 非常大的输入阻抗相比可以忽略不计。从引脚 8 到 A1 输出端的增益是 0.1。因此，反馈回路会强制 A2 的输出端等于 10 V_{IN}。这个电路的－3 dB 带宽对于 10 mv 输入信号大约是 105 kHz，对于 100 mV 输入信号大约是 95 kHz。

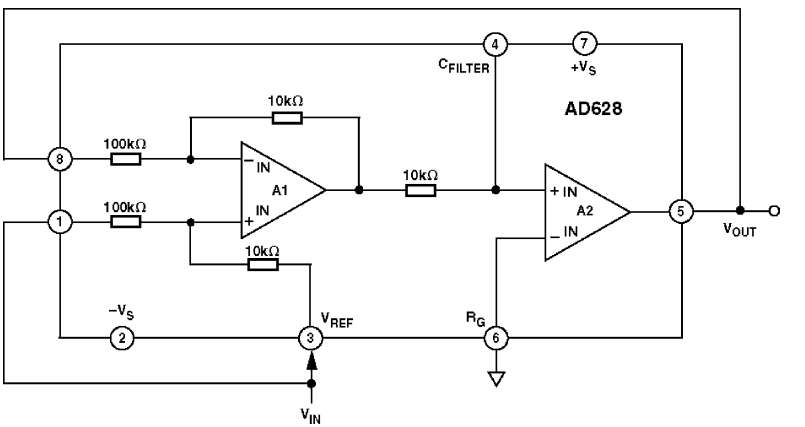


图 7　增益为＋11 的电路

AD628 的精密增益设置为＋1

图 8 是 AD628 提供精密增益为＋1 的电路连接。与之前一样，这个电路连接使用增益模块内部的电阻网络来获得高增益精度和稳定性。

输入信号连接到 V_{REF} 引脚和地之间。由于引脚 1 和引脚 8 是接地的，输入信号通过 100 kΩ/110 kΩ的输入衰减器输入到 A1 的正输入端。电压等于 $V_{IN}(10/11)=0.909\ V_{IN}$。从这点到 A1 输入端的增益等于 1＋(10 kΩ/100 kΩ)＝1.10。因此，A1 输出端的电压等于 $V_{IN}(1.10)(0.909)=1.00$。A2 放大器以单位增益缓冲方式工作(因为引脚 5 和引脚 6 连接在一起)，其总电路增益为＋1。

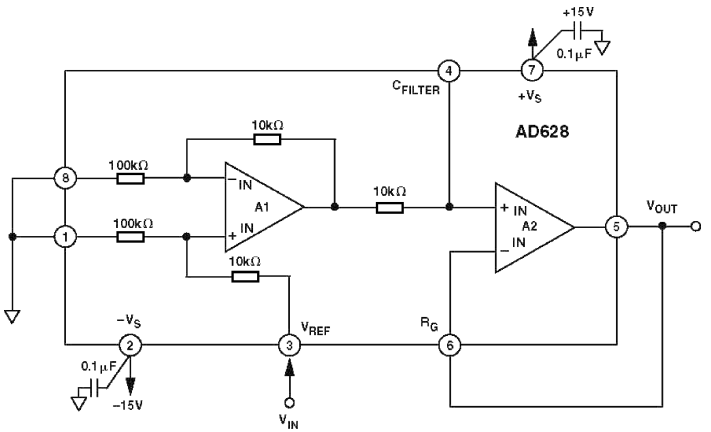


图 8　精密增益为＋1 的 AD628 电路

具有前馈的增益为－9.91 的带宽扩展增益模块

图 6 中的电路可以稍微修改通过使用少量正反馈来增加它的带宽，如图 9 所示。通过把引脚 4 和引脚 1 连接在一起，放大器 A1 的输出前馈到它的正输入端。现在，增益＝－(10－1/11)＝－9.91。

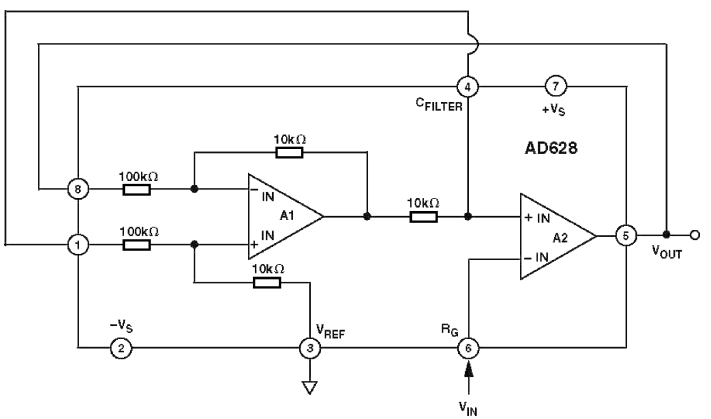


图 9　具有前馈电路的精密增益为－10 的增益模块

修改后的电路仍然稳定，因为整个电路有了大量的负反馈(从 A2 的输入端回到 A1 的负输入端)。这个电路连接的小信号－3 dB 带宽大约为 140 kHz。这比图 6 中修改前的电路的带宽增加了 27%。然而，增益精度降低到了±2%。

AN－671 应用笔记
降低仪表放大器电路中的射频干扰整流误差

作者：Charles Kitchin、Lew Counts　Moshe Gerstenhaber

简　介

在实际应用中，必须处理日益增多的射频干扰(RFI)，对于信号传输线路较长且信号强度较低的情况尤其如此，这是仪表放大器的典型应用，因为其内在的共模抑制能力，能从较强共模噪声和干扰中提取较弱的差分信号。

但有个潜在问题却往往被忽视，即仪表放大器中存在的射频整流问题。当存在强射频干扰时，集成电路可能对干扰进行整流，然后以直流输出失调误差表现出来。仪表放大器输入端的共模信号通常被其共模抑制的性能衰减了。

但遗憾的是，射频整流仍然会发生，因为即使最好的仪表放大器在信号频率高于 20 kHz 时，实际上也不能抑制共模噪声。放大器的输入级可能对强射频信号进行整流，然后以直流失调误差表现出来。一旦经过整流后，在仪表放大器输出端的低通滤波器将无法消除这种误差。如果射频干扰为间歇性的，那么它会导致测量误差，但无法被觉察到。

设计实用的抗射频干扰滤波器

解决这一问题的最实用方案是在仪表放大器之前使用一个差分低通滤波器，以对射频信号进行衰减。该滤波器有三个作用：尽可能多的消除输入线路中的射频能量；使每条线路与接地(共用)之间的交流信号保持平衡；并在整个测量带宽内维持足够高的输入阻抗，以避免增加信号源的负载。

图 1 是多种差分抗射频干扰滤波器的基本框图。图中所示元件值均为 AD8221(－3 dB 带宽典型值为 1 MHz，典型电压噪声电平为 7nV /$\sqrt{\text{Hz}}$)配置的。除抑制射频干扰之外，该滤波器同时具有输入过载保护功能。因为电阻 R1a 和 R1b 有助于隔离仪表放大器输入电路与外部信号源。

图 2 是该抗射频干扰电路的简化图。从图中可见，滤波器形成一个桥接电路，其输出跨接于仪表放大器的输入引脚间。鉴于此，C1a/R1a 与 C1b/R1b 两个时间常数之间的任何不匹配都会导致桥路失衡并降低高频共模抑制性能。因此，电阻 R1a 和 R1b 以及电容 C1a 和 C1b 均

应始终等。

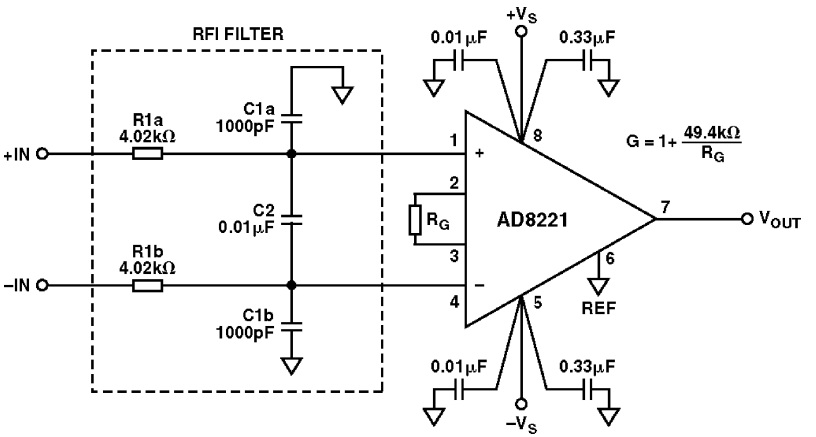


图 1　用于防止射频干扰整流误差的低通滤波器电路

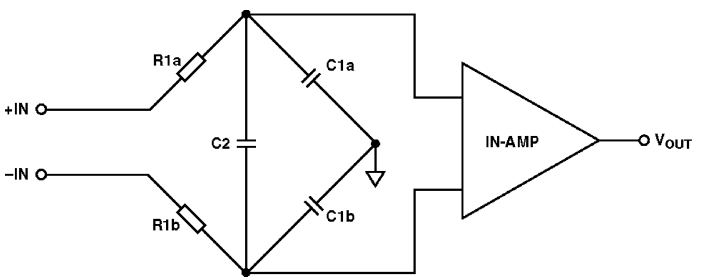


图 2　电容 C2 构成 C1a/C1b 的旁路并能有效降低因元件不匹配引起的交流共模抑制误差

如图 2 所示，C2 跨接于电桥的输出端，从而使得 C2 实际上与 C1a 和 C1b 构成的串联组合呈并联关系。这样连接后，C2 能有效降低因不匹配导致的任何交流共模抑制误差。例如，如果 C2 比 C1 大 10 倍，这种连接方式将使因 C1a/C1b 不匹配导致的共模抑制误差降低至原来的二十分之一。需要注意的是，该滤波器不影响直流共模抑制。

抗射频干扰滤波器有两种不同的带宽：即差分带宽和共模带宽。差分带宽定义为滤波器在电路两个输入端(即＋IN 和－IN)输入差分信号时的频率响应。该 RC 时间常数则由两个等值输入电阻(即 R1a、R1b)之和与差分电容(即与 C1a 和 C1b 串联组合并联的 C2)共同决定。

该滤波器的－3 dB 差分带宽等于：

$$BW_{DIFF}=\frac{1}{2\pi R(2C2+C1)}$$

共模带宽定义为把共模射频信号加在两个相互连接的输入端与接地之间时的频率响应。必须注意的是，C2 不影响共模射频信号的带宽，因为该电容连接于两个输入端之间(有助于使

其保持相同的射频信号电平)。因此,共模带宽决定于两个 RC 网络(R1a/C1a 和 R1b/C1b)的对地并联阻抗。

−3 dB 共模带宽等于:

$$BW_{CM}=\frac{1}{2\pi R1C1}$$

以图 1 所示电路为例,若 C2=0.01 μF,则−3 dB 差分信号带宽约为 1900 Hz。当仪表放大器增益为 5 时,其测得的直流失调电压在 10 Hz 至 20 MHz 的频率范围内偏移小于 6 μV RTI。在单位增益条件下,这种直流失调电压偏移可忽略。

抗射频干扰滤波器应使用两面均有接地面的印刷电路板制作。所有元件引线应尽量短。电阻 R1 和 R2 可用普通 1%金属膜电阻。但是,三个电容须全部为高 Q 值的低损耗元件。电容 C1a 和 C1b 必须是公差为±5%的器件,以免降低电路的共模抑制性能。建议选用传统型 5%镀银云母电容、小型云母电容或新型松下±2%聚苯硫醚(PPS)薄膜电容(Digi-key 型号:PS1H102G-ND)。

从实用出发选择抗射频干扰输入滤波器元件值

以下规则可极大地简化 RC 输入滤波器的设计。

① 首先,确定两只串联电阻的值,同时确保前面的电路足以驱动这一阻抗。这两只电阻的典型值为 2 kΩ~10 kΩ,其噪声不应大于仪表放大器本身的噪声。使用一对 2 kΩ 电阻会增加 8 nV $\sqrt{Hz}$的约翰逊噪声;使用 4 kΩ 电阻和 10 kΩ 电阻会使约翰逊噪声分别增加至 11 nV $\sqrt{Hz}$和18 nV $\sqrt{Hz}$。

② 然后,为电容 C2 选择合适的电容值,该电容决定滤波器的差分(信号)带宽。在不使输入信号衰减的情况下,该电容值应尽可能小。10 倍于最高信号频率的差分带宽通常绰绰有余。

③ 接下来为 C1a 和 C1b 两个电容选择合适的值,它们决定共模带宽。为获得较好的交流共模抑制性能,两个电容的值应为 C2 电容值的 10%或更小。共模带宽应始终小于仪表放大器在单位增益条件下带宽的 10%。

具体设计实例

1. AD620 系列仪表放大器抗射频干扰电路

图 3 是针对通用型仪表放大器(如 AD620 系列)的电路,与 AD8221 系列相比,这类仪表放大器的噪声电平较高(12nV $\sqrt{Hz}$)、带宽较低。相应地,使用相同的输入电阻,但电容 C2 的值大约增加 5 倍,为 0.047 μF,以便提供足够的射频衰减。采用图中所示值时,电路的−3 dB 带宽约为 400 Hz;通过将 R1 和 R2 的电阻值降至 2.2 kΩ,−3 dB 带宽可增加到 760 Hz。需要

注意的是,增加带宽是要付出代价的。这样仪表放大器前面的电路驱动的阻抗载荷较低,因此会在一定程度上降低输入过载保护功能。

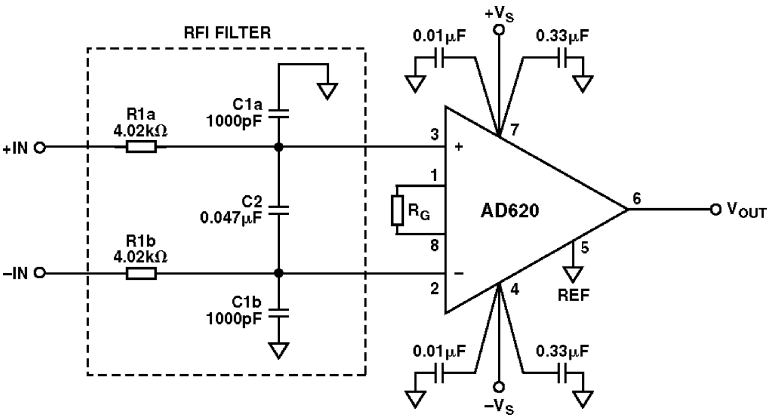


图 3　AD620 系列仪表放大器抗射频干扰电路

2. 微功耗仪表放大器抗射频干扰电路

有些仪表放大器比其它放大器更容易发生射频整流,因而需要采用更强的滤波器。输入级工作电流较低的微功耗仪表放大器(如 AD627)即是一个很好的例子。增加两只电阻 R1a/R1b 的值以及/或者电容 C2 的值这种简单的方法可提高射频衰减,但代价是信号带宽降低。

由于 AD627 仪表放大器与通用型集成电路(如 AD620 系列器件)相比,具有更高的噪声(38 nV/$\sqrt{\text{Hz}}$),因此可采用电阻值较高的输入电阻,而不会大幅降低电路的噪声性能。对图 1 所示基本 RC 抗射频干扰电路进行了修改,采用电阻值更高的输入电阻,结果如图 4 所示。

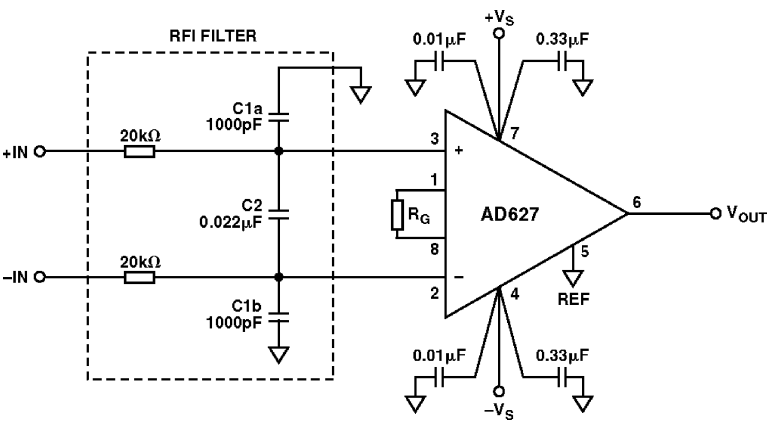


图 4　AD627 射频干扰抑制电路

滤波器带宽约为 200 Hz。当增益为 100、输入为 1 V p-p 时，最大直流失调电压在 1 Hz 至 20 MHz 的频率范围内约为 400 μV RTI。增益不变时，电路的射频信号抑制(输出端射频电平/输入端射频电平)将优于 61 dB。

3. AD623 仪表放大器抗射频干扰滤波器

图 5 显示的是建议与 AD623 仪表放大器搭配使用的抗射频干扰电路。与 AD627 相比，AD623 较难受到射频干扰的影响，因此可将输入电阻的值从 20 kΩ 降至 10 kΩ；这样可增加电路的信号带宽并降低电阻带来的噪声。此外，10 kΩ 的电阻仍能提供极其有效的输入保护。采用图中所示值时，滤波器的带宽约为 400 Hz。当增益为 100、输入为 1 V p-p 时，最大直流失调电压小于 1 μV RTI。增益不变时，电路的射频信号抑制优于 74 dB。

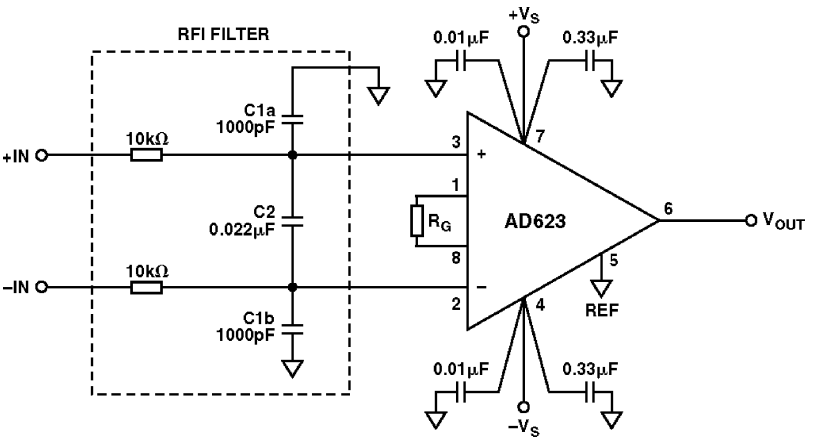


图 5　AD623 射频干扰抑制电路

4. AD8225 抗射频干扰滤波器电路

图 6 显示的是针对这种仪表放大器推荐的抗射频干扰滤波器。AD8225 仪表放大器增益固定为 5，且较 AD8221 更易受射频干扰的影响。如不采用抗射频干扰滤波器，当输入 2 Vp-p、10 Hz至 19 MHz 正弦波时，这种仪表放大器的测得直流失调电压约为 16 mV RTI。通过使用电阻值更大的电阻，该滤波器可得到比 AD8221 电路更高的射频衰减：用 10 kΩ 替代 4 kΩ。由于 AD8225 具有较高的噪声电平，因此这是可以接受的。若使用滤波器，则直流失调电压误差可忽略。

5. 使用共模射频扼流圈做仪表放大器抗射频干扰滤波器

作为 RC 输入滤波器的替代方法，可在仪表放大器的前面连接一个商用共模射频扼流圈，如图 7 所示。共模扼流圈是一种采用共用铁芯的双路绕组射频扼流圈。两个输入端的任何共模输入射频信号都会被扼流圈衰减。共模扼流圈以少量元件提供了一种简单的射频干扰抑制

方式,同时获得了更宽的信号通带,但这种方法的有效性取决于所用共模扼流圈的质量。最好选用内部匹配良好的扼流圈。使用扼流圈的另一潜在问题是无法像 RC 射频干扰滤波器那样提高输入保护功能。

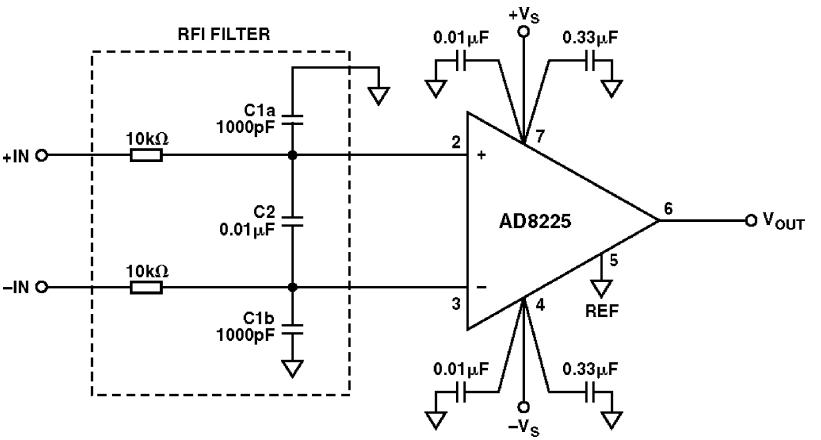


图 6　AD8225 抗射频干扰滤波器电路

采用特定射频扼流圈的 AD620 仪表放大器时,当增益为 1000 输入 1 V p-p 共模正弦波时,图 7 所示电路可使直流失调电压降至低于 4.5 μV RTI。高频共模抑制比也大幅降低,如表 1 所示。

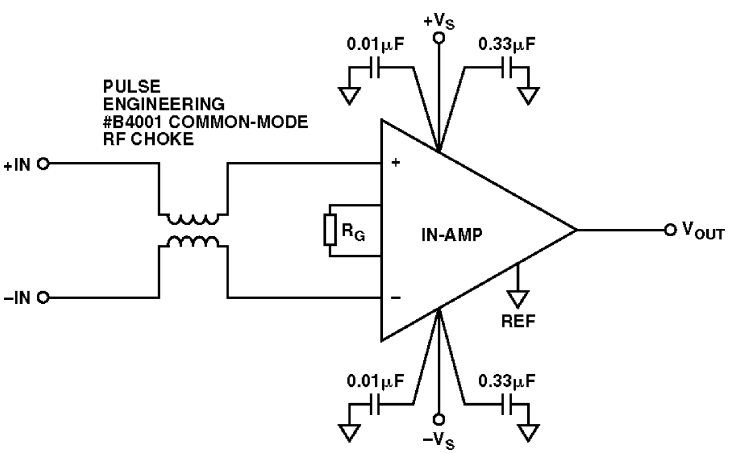


图 7　使用商用共模射频扼流圈抑制射频干扰

表 1　交流共模抑制比与频率(采用图 7 所示电路)

频　　率	共模抑制比
100 kHz	100 dB
333 kHz	83 dB
350 kHz	79 dB
500 kHz	88 dB
1 MHz	96 dB

由于有些仪表放大器较易受射频干扰影响,因此,使用共模扼流圈有时不足以解决问题。这些情况下,最好使用 RC 输入滤波器。

6. 射频干扰测试

图 8 显示的是一种用于射频干扰抑制测试的典型设置。若要测试这些电路的射频干扰抑制情况,请用极短的引线将两个输入端连接起来。用一条 50 Ω 的已端接电缆将一个优质正弦波发生器连接至该输入端。

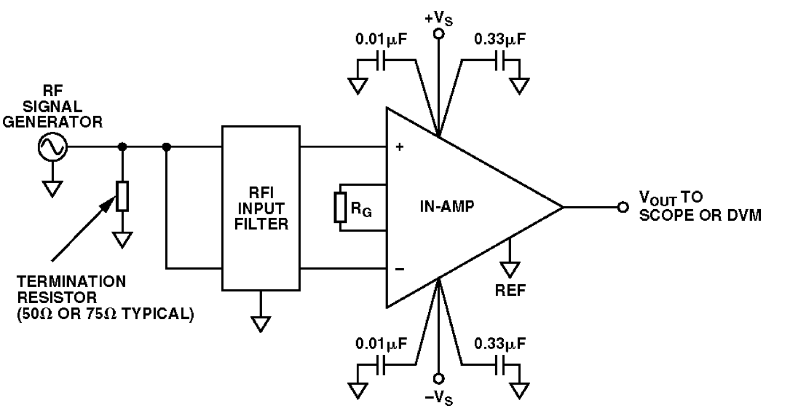


图 8　用于仪表放大器射频干扰抑制测量的典型设置

拿一个示波器,调节正弦波发生器以使发生器端的输出为 1 V p-p。将仪表放大器设置为高增益(如 100)。直流失调电压可用一个数字电压表直接在仪表放大器的输出端读取。

若要测量高频共模抑制,将示波器通过补偿过的探头与仪表放大器输出端相连,并测量对输入频率的峰-峰值输出电压(即馈通)。当计算对频率的共模抑制比时,务必考虑输入端阻抗匹配($V_{IN}/2$)及仪表放大器增益。

$$CMRR = 20\log \frac{\left(\frac{V_{IN}}{2}\right)}{\left(\frac{V_{OUT}}{G_{ain}}\right)}$$

AN－692 应用笔记
通用精密运算放大器评估板

作者：Giampaolo Marino　Soufi ane Bendaoud　Steve Ranta

简　介

EVAL-PRAOPAMP 评估板能够适应多种封装的单运算放大器，其目的是以不同的应用电路和配置为用户提供多种选择和广泛的灵活性。为了方便小封装的评估，我们目前推出的评估板会提供以下封装：SOIC、MSOP、SC-70 和 SOT-23。欲了解更多关于特定评估板上封装的布线及原理图资料，请参考下面的应用笔记：AN-732（SOIC）、AN-733（MSOP）、AN-734（SC-70）和 AN-735（SOT-23）。这个评估板不是为了用于高频器件或高速放大器；它为用户提供了不同电路类型的多种组合，包括有源滤波器、差分放大器和外部频率补偿电路。本应用笔记会给出几个应用电路的例子。

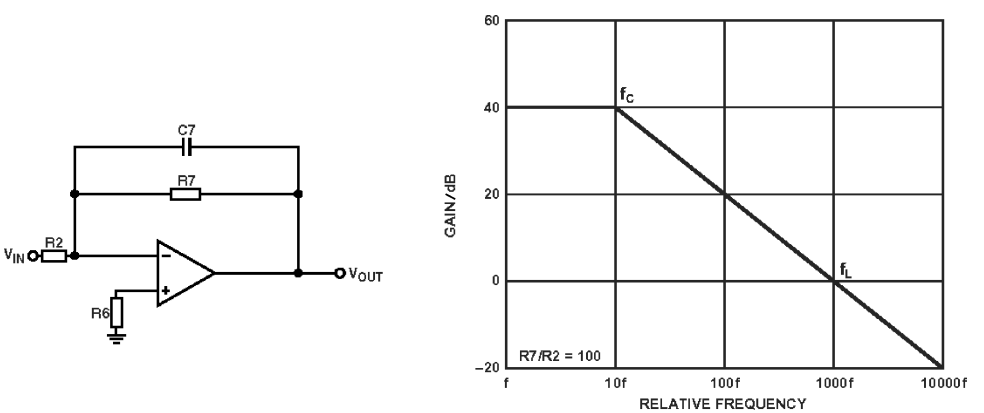


图 1　简单的低通滤波器

低通滤波器

图 1 是一个一阶低通滤波器的典型代表。这个电路在由 f_C 定义的闭环－3 dB 点之后，有

一个 6 dB/倍频程滚降。低于这个频率的增益取决于 R7 比 R2 的大小。对高于 f_C 的频率来说,这个电路可以看做一个交流积分器;然而,其时域响应是一个单 RC 响应而不是一个积分响应。

$$f_C = 1/(2\pi \times R7 \times C7)$$;−3 dB 频率

$$f_L = 1/(2\pi \times R2 \times C7)$$;单位增益频率

$$Acl = -(R7/R2)$$;闭环增益

R6 的值必须等于 R7 和 R2 并联的值,这是为了尽可能降低偏置电流引起的误差。

差分放大器及其性能优化

图 2 显示了一个配置成差分放大器的运算放大器。差分放大器是求和放大器的补充,允许两个电压的差或者两个输入端上共模信号的消除。图 2 所示电路是一个实用的计算放大器,用于差分到单端的转换或抑制共模信号。输出电压 V_{OUT} 可以视为由两个单独器件组合而成:

① 一个器件的 $V_{OUT}1$ 是由 $V_{IN}1$ 单独作用而形成的($V_{IN}2$ 对地短路)。

② 一个器件的 $V_{OUT}2$ 是由 $V_{IN}2$ 单独作用而形成的($V_{IN}1$ 对地短路)。

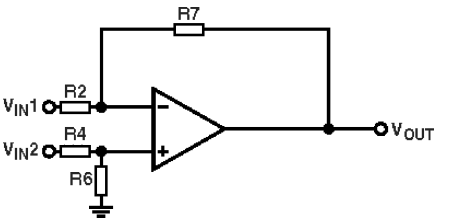


图 2　差分放大器

这两个器件的代数和应当等于 V_{OUT}。应用要点 1 和 2 的原理并使 R4＝R2、R7＝R6,得到:

$$V_{OUT}1 = V_{IN}1R7/R2$$

$$V_{OUT}2 = -V_{IN}2R7/R2$$

$$V_{OUT} = V_{OUT}1 + V_{OUT}2 = (V_{IN}1 - V_{IN}2)R7/R1$$

在高精度电路中,通常使用差分放大器来提高共模抑制比(CMRR)。

对于这种应用,CMRR 取决于匹配电阻的匹配程度,匹配不良的电阻会导致较低的 CMRR 值。

要了解其原因,可以假设电阻 R7 有一个误差,使得 R7 的值为 R7(1 − error)。用叠加原理并使 R4＝R2、R7＝R6,那么输出电压如下:

$$V_{OUT}=\left[\frac{\left[\frac{R7}{R2}\left(1-\frac{R2+2R7}{R2+R7}\right)\times\frac{error}{2}\right]}{VD+\left(\frac{R7}{R2+R7}\times error\right)}\right]$$

$$V_{DD}=V_{IN}2-V_{IN}1$$

在这个公式中，A_{CM}和 A_{DM}可以定义如下：

$$A_{CM}=R7/(R7-R2)\times error$$

$$A_{DM}=R7/R2\times\{1-[(R2+2R7/R2+R7)\times error/2]\}$$

这些公式表明，当电阻值不存在误差时，$A_{CM}=0$ 并且放大器只响应输入端的差分电压；在这些条件下，电路的 CMRR 主要取决于所选用的放大器的 CMRR。

如上所述，由电阻值的不匹配而引入的误差会成为分立差分放大器的一大缺点，但是有一些不同的方法可以优化电路配置：

① 差分增益与 R7/R2 之比直接相关；因此，一种优化电路性能的方法是将放大器置于高增益配置中。当电阻 R7 和 R6 选用较大的值，电阻 R2 和 R4 选用较小的值时，增益越高，CMRR 越高。例如，当 R7＝R6＝10 kΩ，R2＝R4＝ 1 kΩ，并且 error＝0.1%，那么 CMRR 提高到优于 80 dB。对于高增益配置，选用 I_{BIAS}非常低并且增益非常高的放大器(例如 AD8551、AD8571、AD8603 和 AD8605)来降低误差。

② 选择容差更小和精度更高的电阻。电阻越匹配，共模抑制比越佳。比如，如果所需的 CMRR 为 90 dB，那么电阻匹配的误差大约在 0.02%。

电流—电压转换器

使用运算放大器有两种方法来测量电流。用一个电阻可以将电流转换为电压然后进行放大，或者电流可以直接注入求和节点。

图 3 是一个电流—电压转换器的典型代表。输入电流直接送入求和节点，放大器输出电压随着同一个来自求和节点并流过 R7 的电流而改变。这个电路的比例因子是 R7 伏特每安培。这个电路中唯一的转换误差是 I_{BIAS}，它是 $I_{IN}1$ 的代数和。

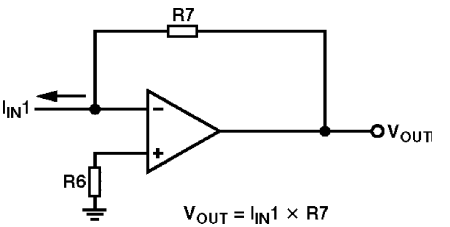


图 3　电流-电压转换器

用双稳态多谐波振荡器产生方波

通过将放大器配置为双稳态多谐振荡器(见图 4)可以很容易地产生如图 5 所示周期变化的方波。

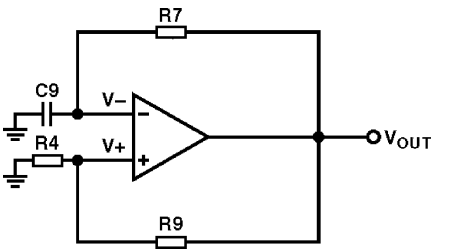


图 4　双稳态多谐振荡器

一旦放大器的输出达到两个可能的电平之一时,例如 L+,电容 C9 通过电阻 R7 以这个电平充电。C9 上的电压,是放大器负输入端的电压,记为 V−,然后以时间常数 $\tau = C9R7$,朝电平 L+以指数规律上升。同时,记为 V+的放大器正输入端的电压 V+=BL+。直到电容电压达到正阈值 V_{TH},在这个点上,双稳态多谐振荡器转换到另一个稳定状态,V_O=L−且 V+=BL−。这如图 5 所示。

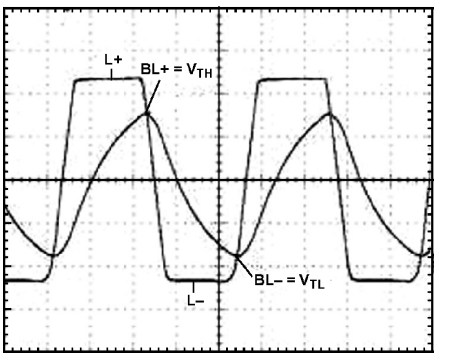


图 5　输出响应

电容此时开始放电,其电压 V−以指数规律向 L−降低。直到 V−达到负阈值 V_{TL},此时,双稳态多谐振荡器转换到正输出状态,这样的循环会重复进行。

值的注意的是,所产生的方波的频率 f_O,取决于所使用的外部器件。任何 L+的变化都会引起 V+成比例变化,从而确保相同的转换时间和相同的振荡频率。最大的工作频率由放大器的速度决定,使用更快的器件可以显著提高工作频率。

最低的工作频率取决于由 R7 和 C9 设置的实际上限。

使用 PRA 运算放大器评估板上的命名规则，电路应该按如下连接：

B＝R4/(R4＋R9)；反馈因子(同相输入)。

T＝2R7×C9×ln((1＋B)/(1－B))；振荡周期

f_O＝1/T；振荡频率

外部补偿技术

1. 串行电阻补偿

为了优化某些应用，可能需要使用外部补偿网络。图 6 是为了稳定运算放大器驱动容性负载的串联电阻补偿的一个典型代表。串联电阻的稳定作用可以视为一种将运算放大器输出和反馈网络与容性负载隔离开的方法。所需串联电阻的数量取决于所用的器件，但是 5Ω 到 50Ω 的值足以防止局部谐振。这个技术的缺点是增益精度的降低和驱动非线性负载时额外的失真。图 7 和图 8 分别为无电阻和有电阻情况下的容性负载驱动。

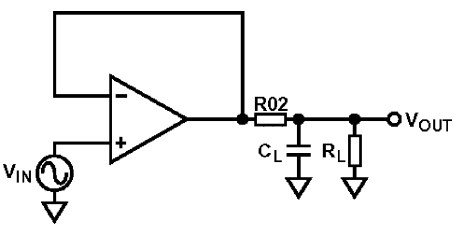


图 6　串联电阻补偿

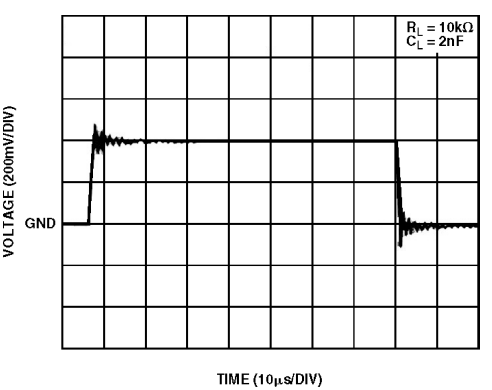


图 7　无电阻情况下的容性负载驱动

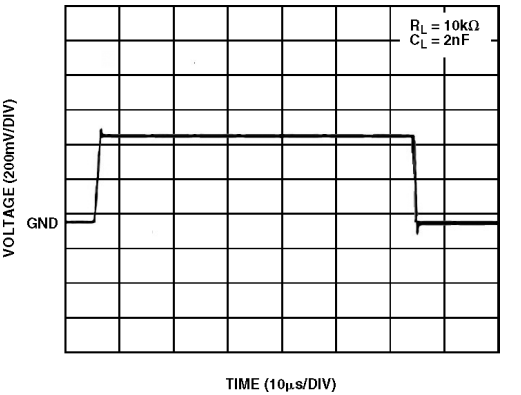


图 8　有电阻情况下的容性负载驱动

2. 吸收网络

另一个稳定运算放大器驱动容性负载的方法是使用缓冲器，如图 9 所示。这个方法显著的优点是不会降低输出摆幅，因为信号路径上没有隔离电阻。另外，使用缓冲器不会降低增益精度或者在驱动非线性负载时引起额外的失真。确切的 R_S 和 C_S 组合能通过实验来确定。图 10 和图 11 分别为无吸收和有吸收情况下的容性负载驱动。

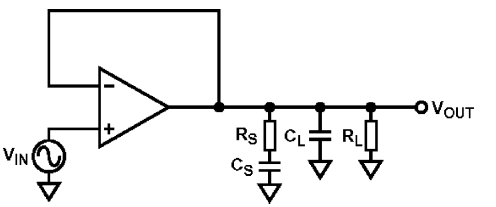


图 9　吸收网络

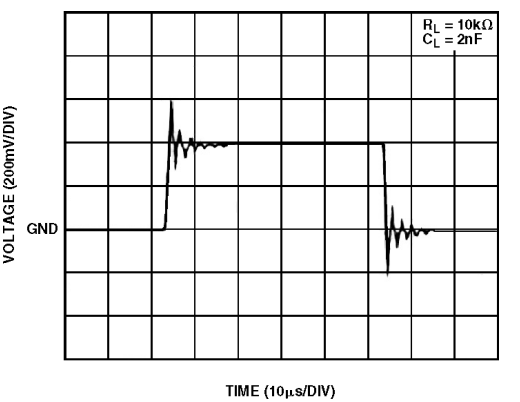


图 10　无吸收情况下的容性负载驱动

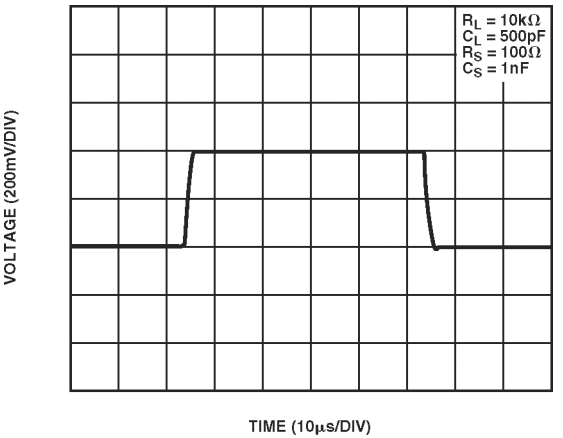


图 11　有吸收情况下的容性负载驱动

可以在以下网址找到具体封装的适配器：

www. enplas. com

www. adapters. com

www. emulation. com

图 12 和图 13 分别为 EVAL－PRAOPAMP 电路原理图和评估板布线方式。

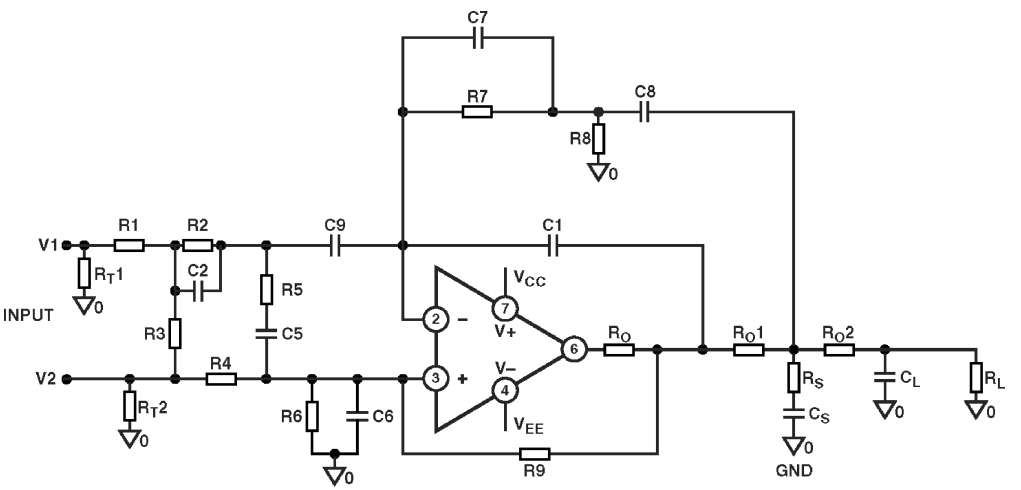


图 12　EVAL-PRAOPAMP 电路原理图

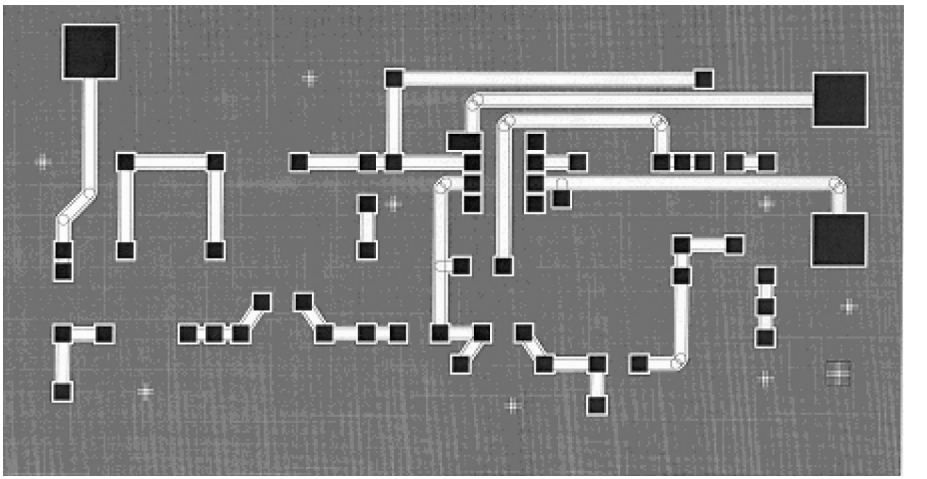


图 13　EVAL-PRAOPAMP 评估板布线方式

AN－827 应用笔记
放大器与开关电容 ADC 接口的匹配方法

作者：Eric Newman　Rob Reeder

简　介

在现代无线接收器设计中，高采样率的模数转换器(ADC)通常被用作中频复合调制信号的采样。基于 CMOS 开关电容的 ADC 因其低成本和低功耗而成为这类设计的首选。这类 ADC 的前端为非缓冲型，直接耦合至采样网络，所以 ADC 的输入阻抗会随时间(跟踪和保持模式切换时)变化，这就对驱动 ADC 的放大器提出了挑战。为了在驱动 ADC 的同时获得极小的噪声和信号失真，有必要设计一种无源网络接口，实现宽带噪声抑制和采样保持阻抗的变换，从而为驱动放大器提供一个更匹配的负载阻抗。本文将介绍如何在多个常用 IF 频率下采用谐振法将采样保持阻抗变换为可预测性的负载，从而更精确地设计抗混叠滤波器。

开关电容 ADC

为了降低功耗，开关电容 ADC 省掉了 ADC 前端中的缓冲。ADC 采样保持放大器电路(SHA)由输入开关、输入采样电容、采样开关和放大器构成，如图 1 所示，输入开关直接连接着驱动器和采样电容。输入开关闭合时(跟踪模式)，驱动电路给输入电容充电。输入开关断开时(保持模式)，驱动电路与输入电容分离。该 ADC 的跟踪模式和保持模式的时间大致相等。

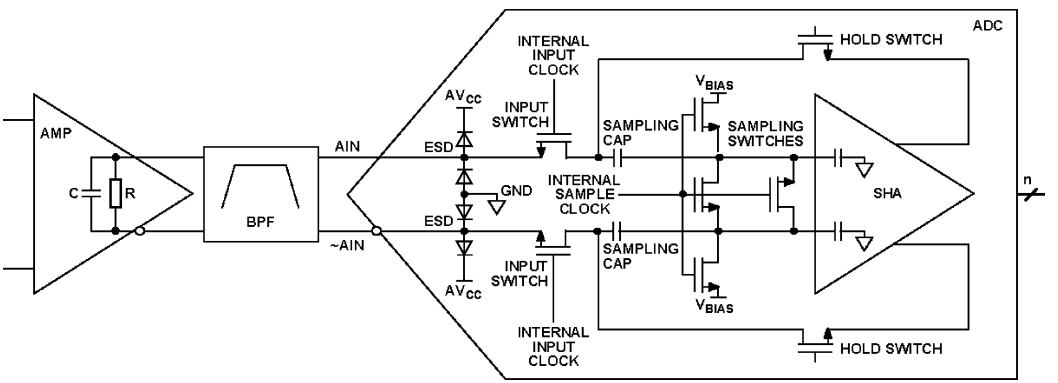


图 1　一个开关电容 ADC 与放大器驱动器连接的简化输入模型

在 SHA 跟踪模式下的 ADC 输入阻抗与 SHA 保持模式下的 ADC 输入阻抗是不一样的，这就很难使 ADC 输入阻抗与驱动器电路始终匹配。ADC 在跟踪模式下，输入开关闭合，因此该模式下的输入阻抗与驱动器电路应保持匹配。输入阻抗随频率的变化主要取决于采样电容以及信号通道中的寄生电容。为精确匹配阻抗，应对输入阻抗的频率相关性有所了解。如图 2 所示为 AD9236 在 0～1 GHz 的输入频率下输入阻抗随频率变化的曲线图。

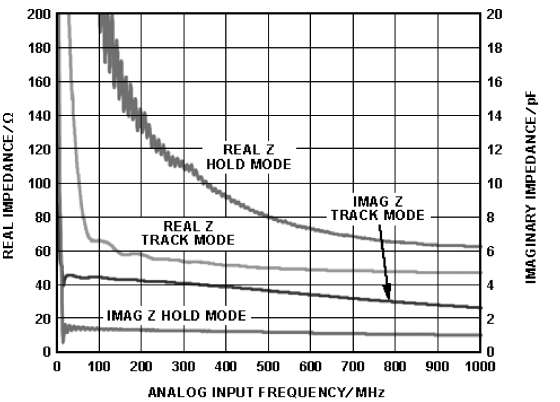


图 2　AD9236 在采样模式和保持模式下的差分输入频率

在图 2 中，蓝色曲线和红色曲线分别表示 ADC 输入 SHA 在跟踪模式和保持模式下的输入阻抗虚部值(右纵轴)。可见，频率＜100 MHz 时，虚部阻抗会在大于 4 pF(跟踪模式)和 1 pF(保持模式)间变化。输入阻抗的实部为橙色曲线和绿色曲线(参见左纵轴)。与输入开关断开的保持模式相比，跟踪模式下的阻抗比保持模式的小得多。与缓冲 ADC 的阻抗在整个额定带宽内保持恒定不同，开关电容 ADC 的输入阻抗在小于 100 MHz 输入带宽内会产生较大变化。这就给设计者带来了巨大的挑战，很难在一个给定频率范围内与系统特性阻抗保持充分匹配。

谐振匹配

要将有用信号有效地耦合到一个给定 ADC 的理想奈奎斯特(Nyquist)区，必须了解该 ADC 在信号频率下的跟踪和保持阻抗。ADC 制造商正着手提供用于网络分析的散射参数和阻抗参数。测得的输入阻抗数据可用于设计阻抗变换网络，这种网络能在改善有用信号耦合的同时，抑制其他频段的无用信号。

对任何输入系统，只要提供其差分输入阻抗，就可以设计一个低信号损耗的匹配网络。如果输入阻抗为复数且表示为 $Z_{IN}=R+jX$，其中 R 为复合输入阻抗中的等效串联电阻部分，X 为串联电抗，则可求出一种网络，用以将该复合阻抗变换为理想负载。通常我们会把输入阻抗描述为一

个等效并联 RC 网络。要计算这个等效 RC 并联网络，可以下面等式将阻抗转换为导纳：

$$Y_{IN}=Z_{IN}^{-1}=(R+jX)^{-1} \tag{1}$$

有很多软件程序可以计算复数的倒数，如 MATLAB®、MathCAD™，甚至最新版本的电子表格计算器，如 Microsoft® Excel。也可用下面的公式求解：

$$(R+jX)^{-1}=\frac{1}{R+jX}\frac{R-jX}{R-jX}=\frac{R-jX}{R^2+X^2}=G+jB \tag{2}$$

其中，$G=\frac{R}{R^2+X^2}$被称为电导。

$B=\frac{-X}{R^2+X^2}$被称为电纳。

复合导纳 $Y_{IN}=G+jB$ 的单位为 Ω^{-1}（有时称为姆欧(mho)，即欧姆(ohm)的反向说法，也称为西门子，缩写为 S)。要求出等效 RC 并联网络，则先求 G 的倒数，就可得出并联电阻和一个等效电容值，其电纳等于 jB。电容的电纳等于 jωC。所以等效并联 RC 网络值为

$$R_{EQ}=\frac{1}{G}=\frac{R^2+X^2}{R} \tag{3}$$

和

$$C_{EQ}=\frac{1}{\omega}\frac{-X}{R^2+X^2} \tag{4}$$

其中，$\omega=2\pi f$，信号频率的角频率。

由于导纳为并联相加关系，因此很容易求出可抵消等式 2 中的虚部 jB 的谐振电纳。该电纳的幅度应为 B 且极性相反。并联电感的电纳为

$$\frac{1}{j\omega L}=\frac{-j}{\omega L} \tag{5}$$

一个等于 1/ωB 的电感以谐振方式抵消了虚部电纳，复合电纳就只剩下电导部分了。例如，AD9236 在 140 MHz 时采样阻抗为(59− j270)Ω。应用等式 1 和等式 2，可求出复合电纳为 $G+jB=(0.77+j3.5)m\Omega^{-1}$，并联 RC 等效电阻为 $G^{-1}=(0.77\times10^{-3})=1300\ \Omega$，等效电容为$(B/\omega)=(3.5\times10^{-3})/(2\pi f)=4$ pF。通过使用一个并联电感 $L_P=1/\omega B$，以谐振方式抵消电容性电纳，结果仅剩 RC 并联等效电阻中的高阻抗电阻部分。

所以：

$$(1/\omega B)=(2\pi f\times3.5\times10^{-3})^{-1}=322\ nH \tag{6}$$

且

$$R_{EQ}//C_{EQ}//L_P=((1300\Omega^{-1}+(j2\pi fC_{EQ})+(j2\pi tL_P)^{-1})^{-1}=1300\ \Omega \tag{7}$$

IF 采样与奈奎斯特因素

当信号频率处于第一奈奎斯特区内时，才考虑基带采样。然而，有些 ADC 可在第一奈奎

斯特区之上的较高奈奎斯特区中采样，即所谓的欠采样或 IF 采样。图 3 为 80 MHz 采样频率(F_S)下，信号频率(IF)为 140 MHz 的各个 ADC 奈奎斯特区。可见，信号位于第四奈奎斯特区。从图中可以看出，IF 频率的镜像或混叠反射回第一奈奎斯特区，看起来就像在第一奈奎斯特区中有频率为 20 MHz 的信号。另外需注意的是，多数 FFT 分析器(如 ADC Analyzer™)只对第一奈奎斯特区即 0 F_S 至 0.5 F_S 范围内的 FFT 绘图。所以，若信号频率高于 0.5 F_S，其镜像将反射至第一奈奎斯特区或称为基带的区域。如果信号频带中存在杂散，则情况将变得更加复杂。

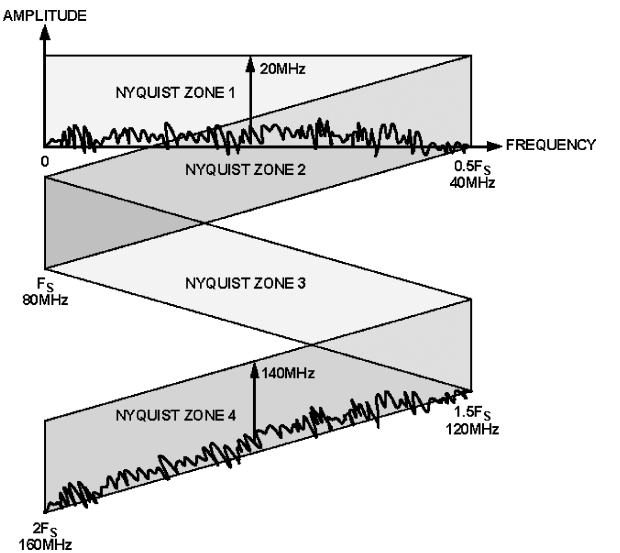


图 3　奈奎斯特区的定义

那么，当信号频率大于 0.5 F_S 时，奈奎斯特准则是否仍然适用？先看一下什么是奈奎斯特准则(摘自 Walt Kester 的“High Speed Design Seminar”)：

奈奎斯特准则：必须以等于或大于信号带宽两倍的速率对信号进行采样，方可保留信号中的全部信息。

用公式表示为等式 8，其中 F_S 为采样频率，F_{BW} 为最大信号频率：

$$F_S > 2 \times F_{BW} \tag{8}$$

此处的关键为信号频率的位置。只要信号不重叠且处于单个奈奎斯特区之内，就符合奈奎斯特准则。唯一发生变化是第一奈奎斯特区的位置变成了较高区。

由于借助 IF 采样法可省掉信号链中的混频级，因而这种方法正日益盛行起来。因为信号链中的元件总数减少，由此减少了系统噪声，从而改善了性能。当然系统的总信噪比(SNR)也更好。在某些情况下，这种设计还可提升无杂散动态范围(SFDR)性能，因为在取消混频级后，混频器产生的本振泄漏也得以减少。

进行 IF 采样时，高频抗混叠滤波器(AAF)的设计显得至关重要。多数情况下，AAF 以信号频带为中心而设计。信号频带范围可以是几 MHz，甚至是奈奎斯特区的整个带宽，这完全取决于系统所需的最小分析带宽。在 IF 采样应用中，设计合适的滤波器至关重要，以确保较低奈奎斯特区的低频噪声不落在信号频率所在的较高奈奎斯特区中。滤波器设计不当会引入噪声，这可在噪底基带图中看到。如图 4 所示，抗混叠滤波器的阻带衰减特性体现了系统的总体动态范围。

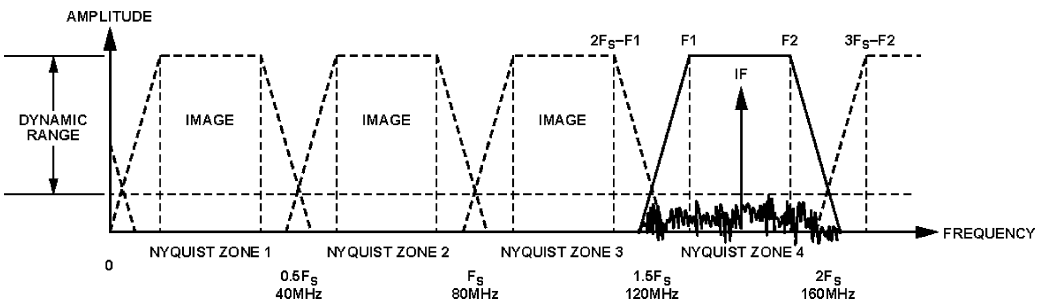


图 4　系统动态范围与抗混叠滤波器阻带衰减

所需系统动态范围与带通滤波器的阶数直接相关。系统分辨率的要求也会影响阶数的选取。分辨率越低，噪底越高。这就意味着混叠信号的有效性降低，滤波器的阶数要求也相应降低。然而，有些较高阶滤波器可能使通带纹波增加，导致相位和幅度失真，从而对系统性能造成不利影响。总而言之，设计抗混叠滤波器时，必须倍加谨慎。

抗混叠滤波器的设计

抗混叠滤波器有助于减少无用奈奎斯特区中的信号量，从而避免造成带内混叠、防止动态性能降低。抗混叠滤波器通常用 LC 网络设计而成，为获得所需阻带和通带特性，源阻抗和负载阻抗必须选择得当。为设计滤波器网络，可借鉴相关描述滤波器的书。通常用切比雪夫(Chebyshev)或巴特沃兹(Butterworth)多项式来定义滤波器传递函数。有几种基于软件的滤波器设计程序有助于简化这一问题，如 Nuhertz Technologies 的 Filter Free 4.0 或 Agilent Technologies 推出的 Advanced Design System(ADS，高级设计系统)。

也可通过滤波器设计手册查找归一化原型滤波器值，然后按照比例求出所需截止频率和负载阻抗的相应值。图 5(a)所示为四阶归一化原型滤波器的一个例子。该滤波器满足某一切比雪夫多项式，理想状态下，当负载-源阻抗比为 5∶1 时，纹波低于 0.5 dB。图 5(b)显示的是截止频率为 144 MHz、负载阻抗为 600 Ω 的单端等效网络。具有高动态范围 IF 采样功能的多数高速 ADC 都采用差分输入接口。因此，有必要将单端网络转换为差分网络，如图 5(c)所示。转换为差分网络时，串联阻抗值减半。最终采用的实际 L 值和 C 值的如图 5(d)所示。印

刷电路板寄生效应的建模对于最佳 L 值和 C 值选择来说是很有必要的，考虑电路板走线的寄生串联电感，可以选用电感值稍低的电感。需要注意的是，图 5(c)中的负载被图 5(d)中的 ADC 接口取代，包括一个并联电感和多个共模偏置电阻。偏置电阻给各差分输入端提供所需的直流偏置，并与 ADC 输入阻抗和谐振并联电感为滤波器组成一个精确负载。

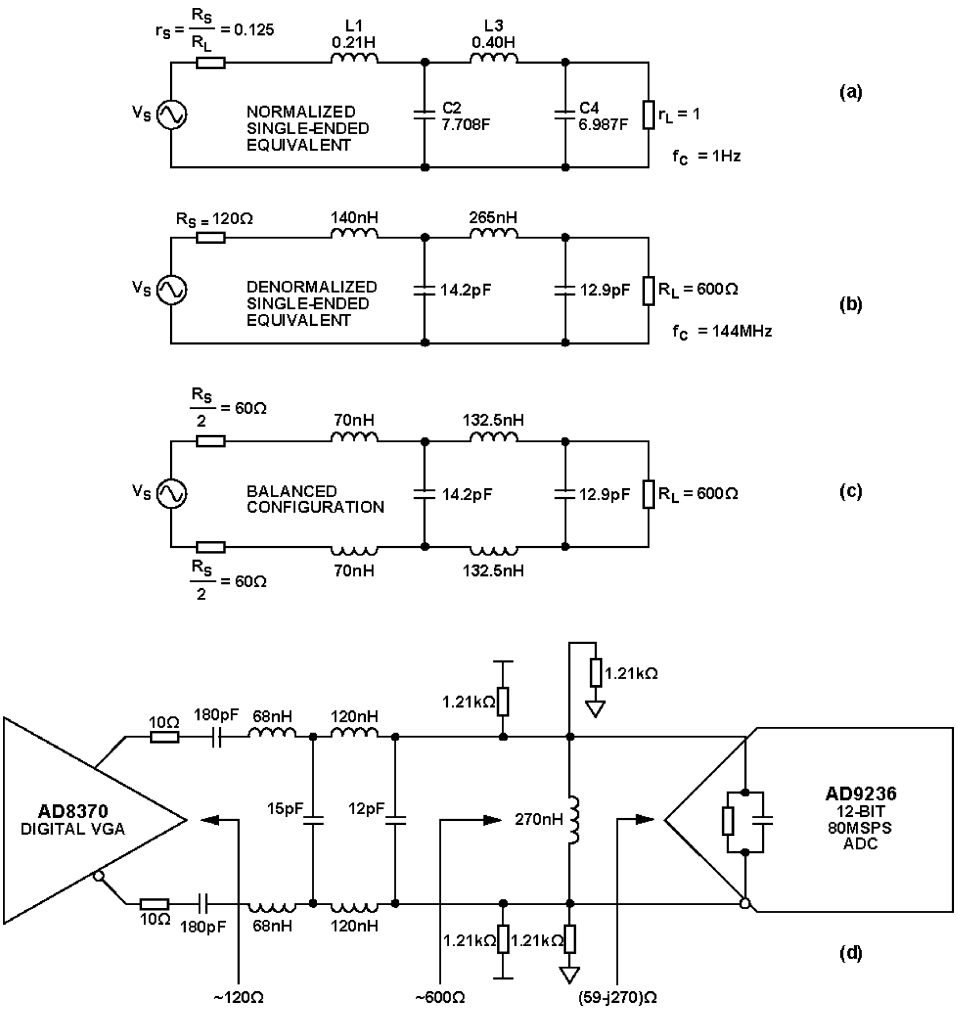


图 5　开关电容 ADC 的匹配

网络 Q 值的考虑是非常重要的。负载-源阻抗比越大，越需要注意元件 Q 值和布局布线的寄生效应。通常情况下，为获得噪声和失真性能的最佳组合，需要根据经验确定元件值并进行试验，最终得到最佳的网络接口。

测得的性能数据

以上示例中的电路设计具有出色的动态性能，如图 6 所示。请注意采用和没采用设计得当的接口网络两种情况下，无杂散动态范围和总谐波失真表现出来的差异。谐振并联电感对 ADC 的阻抗进行转换，为滤波器提供了一种可预测的负载阻抗。除此之外，该并联电感还能帮助吸收低频闪烁噪声和直流失调，从而减小了 0 Hz 附近的底噪。抗混叠滤波器既有助于抑制高频宽带噪声，以避免造成带内混叠，同时也可帮助抑制驱动放大器输出端的较高频谐波。这为工作于 140 MHz 中频的高 IF 采样接收器提供了一种很好的解决方案。在 2 MHz 带宽内，频率响应表现平坦，变化幅度仅为±0.2 dB，群延迟不足 10 ns。

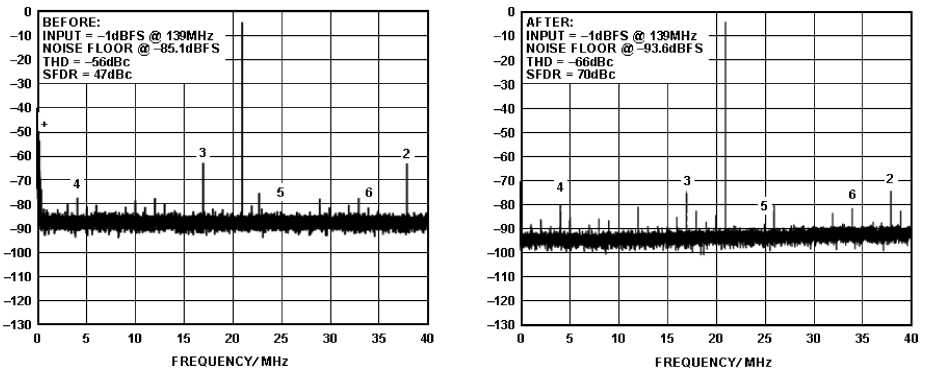


图 6　驱动 AD9236 的 AD8370(140MHz，使用匹配网络之前与之后)

较低频示例如图 7 所示。这种解决方案以一种双下变频式 IF 采样设计为目标，其中有效带宽为 5 MHz，群延迟低于 100 纳秒，通带纹波不足±0.25 dB。这里采用 AD8351 差分放大器来驱动 AD9244(14-位、65 MSPS CMOS 模数转换器)。使用的设计方法与前面例子中的一样。级联底噪改善幅度超过 6 dB，同时 SFDR 提高了 10 dB 以上。

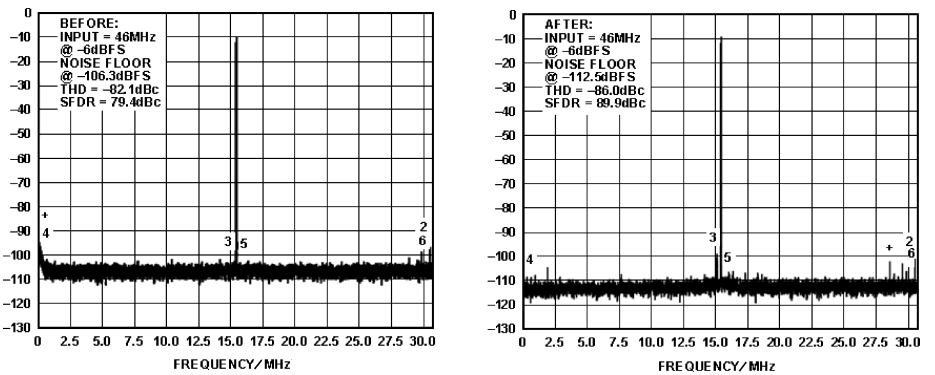


图 7　用于驱动 AD9244 的 AD8351(48MHz，之前与之后)

小　结

对接收器设计工程师来说,驱动放大器和开关电容 ADC 进行匹配无疑是一大挑战。本文介绍了一种对放大器正确匹配的方法。利用开关电容 ADC 在跟踪模式下的 S 参数,可以设计出用来抵消 ADC SHA 网络中的寄生电容的谐振匹配网络。这一便捷的解决方案通过匹配使得 ADC 输入阻抗表现为纯阻型,从而,带宽得以改善,通带更加平坦,SFDR 性能也得到了提升。

参考资料

- Chapter 4, High Speed Design Seminar, Walt Kester, Editor
- Filter Free 4.0, Nuhertz Technologies—online filter design software package
- MS Excel
- MATLAB
- MathCAD
- RF Circuit Design, Chris Bowick, page 66 to page 97
- AN-742, Frequency Response of Switched-Capacitor ADCs

欲了解有关 AD9215/AD9226/AD9235/AD9236/AD9237/ AD9244/ AD9245 开关电容 ADC 输入阻抗的相关信息,请访问:www.analog.com。在产品页面中,请点击“评估板”选项卡,下载有关 ADC 在跟踪保持模式下输入阻抗的相关数据(Microsoft Excel 电子表格格式)。

AN－849 应用笔记
将运算放大器用作比较器

作者：James Bryant

简　介

比较器是一种带有反相和同相两个输入端以及一个输出端的器件(见图 1)。该输出端的输出电压范围一般在供电的轨到轨之间。运算放大器同样如此。

比较器具有低偏置电压、高增益和高共模抑制的特点。运算放大器亦是如此。

那么两者之间有何区别呢？比较器拥有逻辑输出端，可显示两个输入端中哪个电位更高。如果其输出端可兼容 TTL 或 CMOS(许多比较器的确如此)，则比较器的输出始终为正负电源的轨之一，或者在两轨间进行快速变迁。

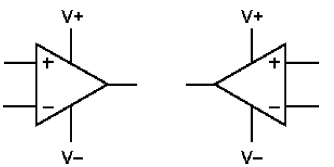


图 1　比较器

运算放大器有一个模拟输出端，但输出电压通常不靠近两个供电轨，而是位于两者之间。这种器件设计用于各种闭环应用，来自输出端的反馈进入反相输入端。但多数现代运算放大器的输出端可以摆动到供电轨附近。为何不将它们用作比较器呢？

运算放大器具有高增益、低偏置和高共模抑制的特点。其偏置电流通常低于比较器，而且成本更低。此外，运算放大器一般提供两个或四个一组的封装模式。如果需要三个运算放大器和一个比较器，购买四个运算放大器，使其中之一闲置，然后再单独买一个比较器，这样做似乎毫无意义。

然而，把运算放大器用作比较器时，最好的建议其实非常简单，那就是切勿这样做！

比较器设计用于开环系统，用于驱动逻辑电路，用于高速工作，即使过载亦是如此。而这些均不是运算放大器的设计用途。运算放大器设计用于闭环系统，用于驱动简单的电阻性或电抗性负载，而且不能过载至饱和状态。

然而，将运算放大器当作比较器使用却非常吸引人，其中原因有多种。本文余下部分将简要讨论将运算放大器用作比较器可能产生的各种意外后果，并总结其中的原因和注意事项。

为什么要将运算放大器用作比较器

- 方便；
- 经济；

- 低 I_B；
- 低 V_{OS}。

将运算放大器用作比较器的原因有多种。有些属于技术范畴，而有个原因则纯属经济使然。运算放大器不但有单运放封装，同时提供双运放或四运放型号，即将两个或四个运算放大器集成在一个芯片上。这类双核和四核型号比两个或四个独立运算器便宜，而且占用电路板面积更小，进一步节省了成本。尽管将四运放器件中的闲置运算放大器用作比较器而不是单独购买比较器实为经济之举，但这并不符合良好设计规范。

比较器专门针对干净快速的切换而设计，因此其直流参数往往赶不上许多运算放大器。因而，在要求低 V_{OS}、低 I_B 和宽 CMR 的应用中，将运算放大器用作比较器可能比较方便。如果高速度非常重要，将运算放大器用作比较器将得不偿失。

为什么不要将运算放大器用作比较器

- 速度；
- 不便的输入结构；
- 不便的逻辑结构；
- 稳定性/迟滞。

不将运算放大器用作比较器的原因也有多种。最重要的原因是速度，不过也有输出电平、稳定性(和迟滞)，以及多种输入结构考虑。以下各节将详细讨论这些因素。多数比较器的速度都非常快，而有些则可以用极快来形容，不过，有些运算放大器也有着非常快的速度。为什么将运算放大器用作比较器时会造成低速度呢？比较器设计用于大差分输入电压，而运算放大器一般用于驱动闭环系统，在负反馈的作用下，其输入电压差降至非常低。当运算放大器过载时，有时仅几毫伏也可能导致过载，其中有些放大级可能发生饱和。这种情况下，器件需要相对较长的时间从饱和中恢复，因此，如果发生饱和，其速度将慢得多。

过载运算放大器的饱和恢复时间很可能远远超过正常群延迟(实际指信号从输入端到达输出端的时间)(见图 2)，并且通常取决于过载量。

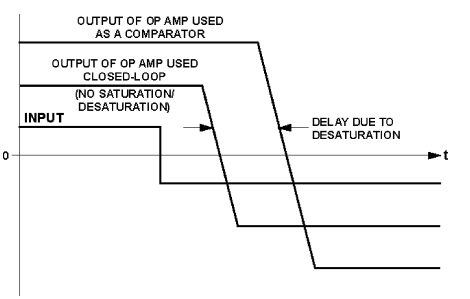


图 2

由于仅有少数运算放大器标有从不同程度过载状态恢复所需要的时间,因此,用户有必要根据特定应用的不同过载水平,通过实验确定可能发生的延迟。设计计算中用到的数值应至少两倍于任何测试中发现的最差数值,这是因为测试所用样片不一定具有代表性。

专门型比较器的输出端设计用于驱动特定逻辑系列(见图 3)。输出级通常采用单独供电,以确保逻辑电平准确无误。

现代运算放大器多采用轨到轨输出,其最大正电平接近正电源,最低负电平接近负电源。(老式设计所用架构的两个供电轨都具有 1.5 V 以上的动态余量。)

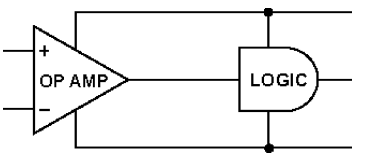


图 3

如果逻辑和运算放大器共用同一电源,轨到轨运算放大器可成功驱动 CMOS 和 TTL 逻辑系列,但是,如果运算放大器和逻辑采用不同电源,则需在两者之间另外设置接口电路。注意,这种情况采用于±5 V 电源的运算放大器,必须用+5 V 电源驱动逻辑;如果施加−5 V 电源,则可能损坏逻辑。

最简单的接口电路就是变换器,可能以 NPN 晶体管制成,但这些元件需会基极吸取电流。更为方便的是 N−沟道 MOSFET 晶体管(见图 4)。

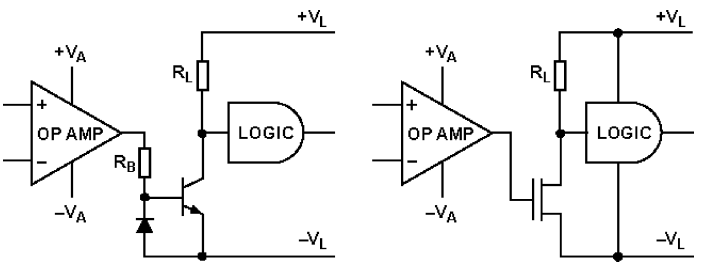


图 4

R_B 设定晶体管基极电流,R_L 则设定集电极/漏极的电流。该电流越小,变换器速度就越快,但其功耗也越大。通常使用几千欧姆的数值。N-沟道 MOS 器件应采用低栅极阈值电压(<2 V)和高于运算放大器最大输出电压的栅源击穿电压。一般±25 V 就够了。尽管运算放大器和逻辑使用不同的电源,但必须相互连接。运算放大器正电源+V_A 必须比逻辑负电源−V_L 高至少 3 V,才能提供足够电压来开启晶体管或 MOSFET 栅极。另外,运算放大器负电源相对于逻辑负电源不能为正,但可与其相连。当然,必须遵循全部所用器件的绝对最大额定值。

补充 MOS 变换器可采用一个 P-沟道和一个 N-沟道 MOSFET(见图 5)。这样做的优势在于没有待机电流,但在切换过程中,两个器件同时开启时会产生大电流尖峰。

在这种设计中,运算放大器正电源+V_A 必须等于或大于逻辑正电源+V_L。另外,运算放大器负电源必须等于或小于逻辑负电源。

确保逻辑接口电平正确无误的另一种方法是使用 AD8036 一类的箝位放大器(见图 6)。箝位放大器具有正负基准端子,当放大器输出超过或低于正负电压限值时,其输出将被限制在

基准电压的 30 mV 之内。

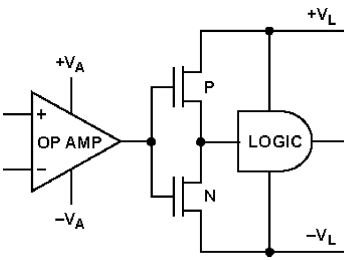


图 5

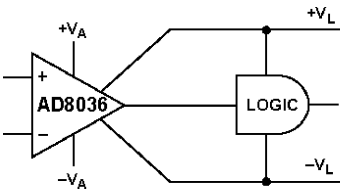


图 6

因此,如果将正负逻辑电源连接到基准输入(放大器电源位于逻辑电源之外),放大器输出将为逻辑提供安全的驱动。

如前所述,当将运算放大器用作比较器时,受饱和影响,其反应速度低于期望水平。正因为如此,要求通过用作比较器的运算放大器来驱动发射极耦合逻辑(ECL)的情况并不多见,因为这种逻辑用于要求最高逻辑速度的应用。

但是,出于全面考虑,图 7 显示的是只用到 R1、R2 和 R3 三个电阻的接口电路。选择这些电阻是为了达到以下目的:当运算放大器输出达到正限值时,使 ECL 栅极输入处的电平为 −0.8 V;达到负限值时,则使其电压为 −1.6 V。R1、R2 和 R3 的比率取决于这一要求;电阻的绝对值是在速度和节能两个指标间作出的权衡。

对于用作比较器的运算放大器,还需考虑与其输入相关的多种因素。首先一条假设是,运算放大器的输入阻抗无穷大。对于电压反馈运算放大器来说,这种假设是极其合理的,但并不适用于整个设计流程。对于反相输入端阻抗极低的电流反馈(跨导)运算放大器来说,该假设无效。因此,不得将其用作比较器。

输入阻抗和偏置电流的实际特性也必须纳入考虑范围。由于多数运算放大器具有高阻抗、低偏置电流的特点,因此,要保证某种设计支持除零(见图 8)和无穷大极限之外的实际预期工作电压范围并不困难。但必须进行精确的计算。否则,据墨菲定律,如果可能出错,就一定会出错。

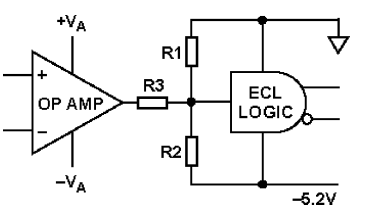


图 7

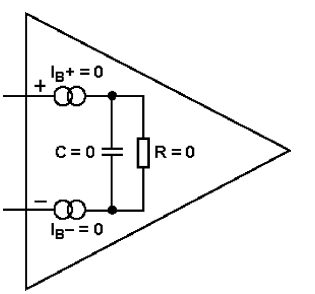


图 8

有些运算放大器的输入级由一对长尾式晶体管或 FET 构成。这些晶体管具有高输入阻抗,即使当反相和同相输入端之间存在较大差分电压时,也是如此。但多数运算放大器具有更为复杂的输入结构,如偏置补偿输入级,或由两个输入级构成的轨到轨输入级,其中一个输入级使用 NPN 或 N－沟道器件,另一个则使用其他 PNP 或 P－沟道器件,两者以并行方式连接,以使其共模范围能同时包括正负供电电源电压。

运算放大器旨在与负反馈相配合,以尽可能降低其差分输入。这些复杂结构对大差分输入电压的反应可能并不能让人满意。要在本文中尽数讨论全部可能架构,是不切实际的。不过,图 9 所示保护电路即是多种此类结构之一。当差分输入低于±0.6 V 时,器件将表现出较高的输入阻抗,不过,超过此值时,保护二极管开始导通,差分输入阻抗快速降低。

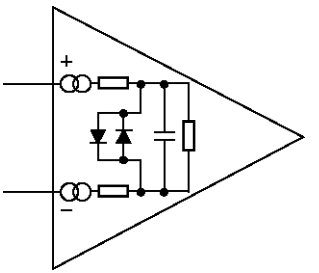


图 9

在许多比较器应用中,差分输入被限制在数十或数百毫伏之内,但有些应用并不存在这种限制,此时,上述效应显得非常重要。

阅读数据手册

若要确定比较器应用中的预期最差电压是否足以对运算放大器的正常工作造成不利影响,则必须仔细阅读数据手册。实验在此并不是一种好办法,因为有些过压效应具有累积性,一次过压事件不会造成明显损坏,但多次此类事件则可能逐渐对偏置、噪声或开环增益或三者同时造成有害影响。

阅读数据手册时,应查看绝对最大差分输入电压的下限值,查看偏置电流或输入电源与差分或共模电压之间的关系图,这些示意图可显示非连续性或总体非线性情况,同时还需查找反相证据,这样做非常重要。有关阅读数据手册的更多信息,请参阅 http://www.analog.com/raq_caveat 及该页面上的链接,特别是 http://www.analog.com/raq_datasheet。

如果存在任意上述潜在危险,则必须对系统行为进行分析,确定是否是此类危险使系统无法正常运行。这可通过模拟来实现,但需要注意的是,在大差分输入的情况下,Spice 及其他模型并非始终都能准确地映射到器件行为。就用简单的纸和笔来计算预期效应,之后再做些实验,这种方法或许更为可取。

相位翻转

老式 FET 输入运算放大器,甚至某些双极型号被一种称为相位翻转的现象所困扰。如果

输入超过允许的共模范围,反相和同相输入将互换角色(见图 10)。

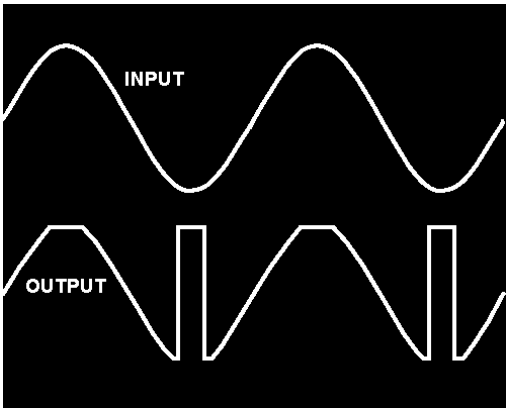


图 10

不难想像,在比较器应用中,这并不是个好消息。因此,对于用作比较器的任何运算放大器来说,必须确保不存在相位翻转(过去十年生产的多数运算放大器均采用这种设计),或者采用独特的系统设计方式,以使比较器输入永远不接近可能产生反相现象的电压范围。

由于运算放大器制造商不希望其产品的相位翻转特性受到关注,因而,数据表一般以共模范围限值来呈现该特性,对于超过此限值所带来的后果,往往一笔带过。请记住这点,如果有运算放大器似乎存在这个问题,请马上进行测试。

不稳定性

用作比较器的运算放大器没有负反馈,因此其开环增益非常高。跃迁期间,哪怕是极少量的正反馈也可能激发振荡。反馈可能来自输出与同相输入之间的杂散电容,也可能来自共地阻抗中存在的输出电流(见图 11)。

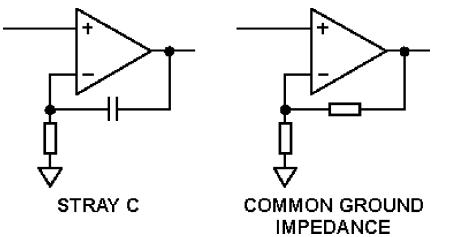


图 11

补偿办法是通过适当的设计布局降低杂散电容,同时确保使同相输入的对地阻抗保持于

最低水平，以减弱任何残留电容反馈。反相输入电容反馈仅存在于电流反馈运算放大器(不建议采用)以及未完全补偿(即非稳定统一增益)的电压反馈运算放大器中。

地电流反馈由智能型地电路控制。这个问题在数个 ADI 应用笔记中均有讨论，具体见 AN-202、AN-214、AN-280、AN-345 和 AN-347。欲了解有关模拟系统地的更多信息，请参阅 http://www.analog.com/raq_groundingclean。

迟　滞

有时，借助以上措施还不足以防止不稳定性。剩下的唯一可行办法是利用少量受控正反馈产生迟滞，以便保证一旦跃迁开始，除非输入经过显著的反相电压，才有可能发生反向的跃迁。

如图 12 所示，通过两个电阻即可实现这一目标，迟滞量与两个电阻之比成比例。比较器信号输入可连接到反相或同相输入，但是，如果连接的是非反相输入，则源阻抗必须低至不会对 R1 产生显著影响的水平。当然，如果源阻抗具有可预测性，则可当作 R1 使用。

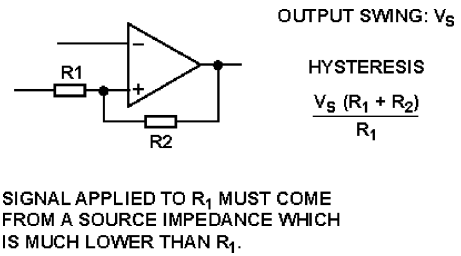


图 12

如果基准电压处于两个比较器输出电压的中间，对称电源和地基准即是如此，迟滞将使正负跃迁的电压阈值等距离的偏离基准电压。但是，如果基准电压更接近于两个输出中的一个，则阈值呈不对称关系处于基准电压左右。

阈值的计算(基准电压未处于两个电源的中间)：

比较器输出电压为 V_P 和 V_N。基准电压为 V_R。

正阈值为：

$$\frac{R_2 V_R + R_1 V_P}{R_1 + R_2}$$

负阈值为：

$$\frac{R_2 V_R + R_1 V_N}{R_1 + R_2}$$

结　论

总而言之,尽管运算放大器并非专门为用作比较器而设计,但在多种应用中,将运算放大器用作比较器的确是一种可行的设计选择。但在做出决定时,必须了解相关知识,以确保所选运算放大器能达到要求的性能。

为此,有必要仔细阅读数据手册,有必要考虑非理想运算放大器参数对应用的影响。由于这种情况下,运算放大器工作于非标准模式之下,Spice 模型可能无法反映其实际行为,因此建议进行一些实验。另外,由于并非所有器件的行为都具有典型性,因此在解读实验结果时,不宜过于乐观。

AN－937 应用笔记
放大器电路设计:如何避免常见问题

作者: Charles Kitchin

简　介

与分立半导体组件相比,使用运算放大器和仪表放大器能给设计师带来显著优势。虽然有关电路应用的著述颇丰,但由于设计电路时往往匆忙行事,因而忽视了一些基本问题,结果使电路功能与预期不符。本应用笔记论述了最为常见的设计问题并提出了实用的解决方案。

缺少直流偏置电流回路

最常见的应用问题之一是在交流耦合运算放大器或仪表放大器电路应用中,没有为偏置电流提供直流回路。图 1 中,一个电容串接在一个运算放大器的同相(+)输入端。这种交流耦合是隔离输入电压(V_{IN})中的直流电压的一种简单方法。这种方法在高增益应用中尤为有用,在增益较高时,即使是放大器输入端的一个较小直流电压,也会影响运放的动态范围,甚至可能导致输出饱和。然而,容性耦合进高阻抗输入端而不为正输入端中的电流提供直流路径的做法会带来一些问题。

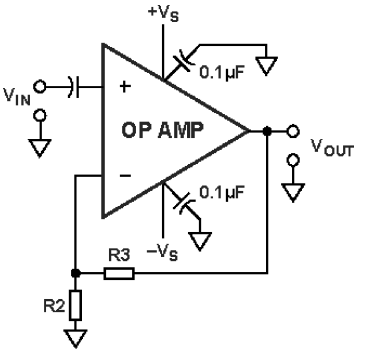
输入偏置电流流经耦合电容,给其充电,直到超过放大器输入电路的额定共模电压或超过输出限值。根据输入偏置电流的极性,电容充电或者向正电源电压方向,或者向负电源电压方向。这个偏置电压会被放大器的闭环直流增益放大。

这一过程可能较长。例如,对于一个带有场效应晶体管(FET)输入端的放大器,若其偏置电流为 1 pA,通过一个 0.1 μF 的电容进行耦合,则其 IC 充电率 I/C 为

$$10^{-12}/10^{-7}=10\ \mu V/s$$

合 600 μV/min。如果增益为 100,则输出漂移为 0.06 V/min。可见,如果采用交流耦合示波器做短时间的测试可能无法检测出这一问题,电路要在数小时后才会发生故障。总之,避免这一问题是非常重要的。

图 2 所示即是这一常见问题的一种简单解决方案。此例中,一个电阻连接在运算放大器的输入端与地之间,从而为输入偏置电流提供了一个回路。为最小化输入偏置电流导致的失调电压,在使用双极性运放的时候,考虑运放两个输入端的匹配问题,通常将 R1 设为 R2 和 R3 的并联值。



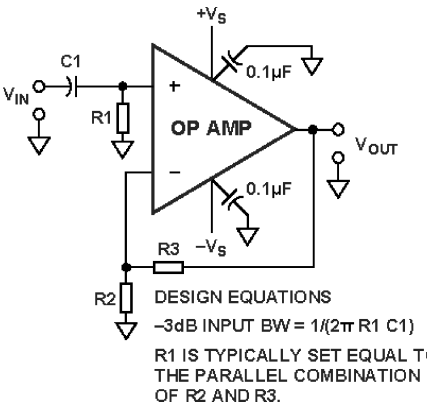


图 1　错误的交流耦合运算放大器电路　　图 2　双电源供电运算放大器输入端交流耦合的正确方法

但要注意的是,该电阻始终会给电路带来一定噪声,因而需在电路输入阻抗、所需输入耦合电容大小与电阻引进的约翰逊噪声之间进行权衡。典型电阻值一般在 100 000 Ω～1 MΩ 之间。

类似问题也会影响仪表放大器电路。图 3 所示的是通过两个电容进行交流耦合的仪表放大器电路,也没有为输入偏置电流提供回路。该问题常见于采用双电源供电(图 3(a))和单电源供电(图 3(b))的仪表放大器电路中。

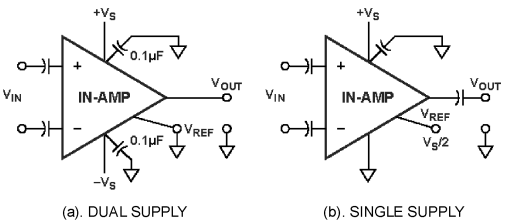


图 3　错误的交流耦合仪表放大器电路

如图 4 所示,如果变压器次级电路中未提供直流到地回路,这个问题也会发生在利用变压器耦合的电路中。

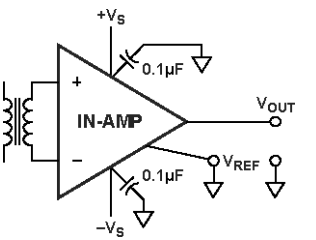


图 4　错误的变压器耦合仪表放大器电路

图 5 和图 6 给出了此类电路的简单解决方案。在各输入端与地之间均添加了一个高值电阻(R_A,R_B)。对双电源仪表放大器电路来说,这是一个简单而实用的解决方案。电阻为输入偏置电流提供了一个放电路径。在双电源示例中,两个输入端均以地作为参考。在单电源示例中,输入端既可以地为参考(V_{CM}接地)也可以一个偏置电压为参考,该偏置电压通常为最大输入电压范围的一半。

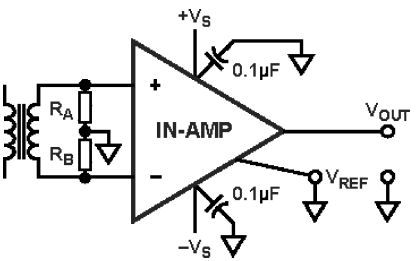


图 5　仪表放大器变压器输入耦合的正确方法

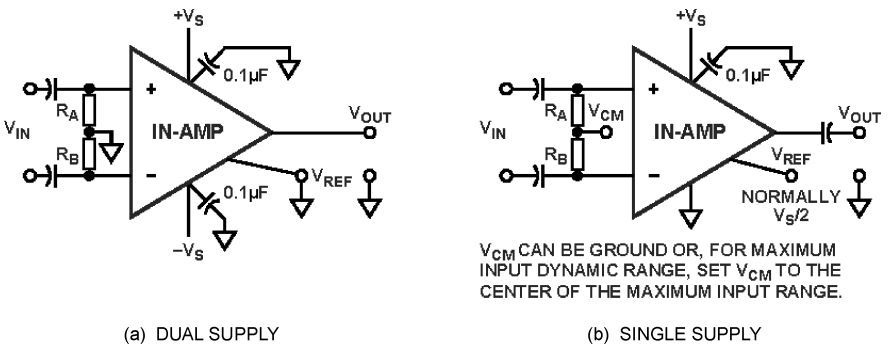


图 6　各输入端与地之间的高值电阻提供所需的偏置电流回路

同一原理也可用于变压器耦合输入端(图 5),除非变压器次级绕组有中心抽头,该中心抽头既可接地,也可连接至 V_{CM}。在这些电路中,存在一个因电阻和/或输入偏置电流不匹配导致的较小失调电压误差。为使此类误差最小,可在仪表放大器的两个输入端之间连接电阻值约为两个电阻十分之一(但与差分源电阻相比,该值仍较大)的另一个电阻(从而将两个电阻桥接起来)。

为仪表放大器、运算放大器和 ADC 提供基准电压

图 7 所示的是一个单电源电路,是用一个仪表放大器驱动一个单端模数转换器(ADC)。放大器基准电压源提供零差分输入时的偏置电压,而 ADC 基准电压源则提供比例因子。通常在仪表放大器输出端与 ADC 输入端之间使用一个简单的 RC 低通抗混叠滤波器来降低带

外噪声。设计师一般倾向于采取简单的办法，比如利用电阻分压，来为仪表放大器和 ADC 提供基准电压。在某些仪表放大器应用中，这种方法有可能导致误差。

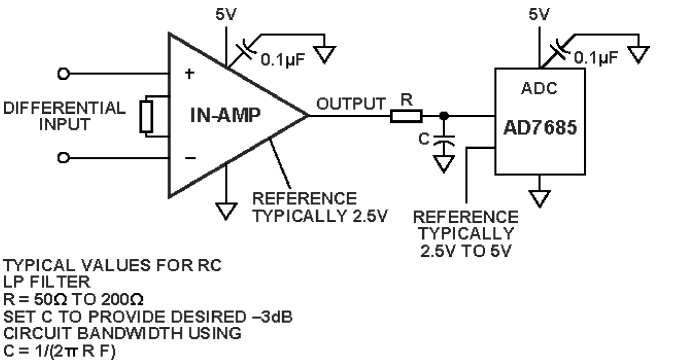


图 7　典型单电源电路中仪表放大器驱动 ADC

正确提供仪表放大器基准电压

通常认为仪表放大器基准输入端是高阻抗，因为它是一个输入端口。因此，设计师可能将高阻抗源，比如电阻分压器连接至仪表放大器的基准电压引脚。对于某些类型的仪表放大器，这可能导致严重错误（见图 8）。

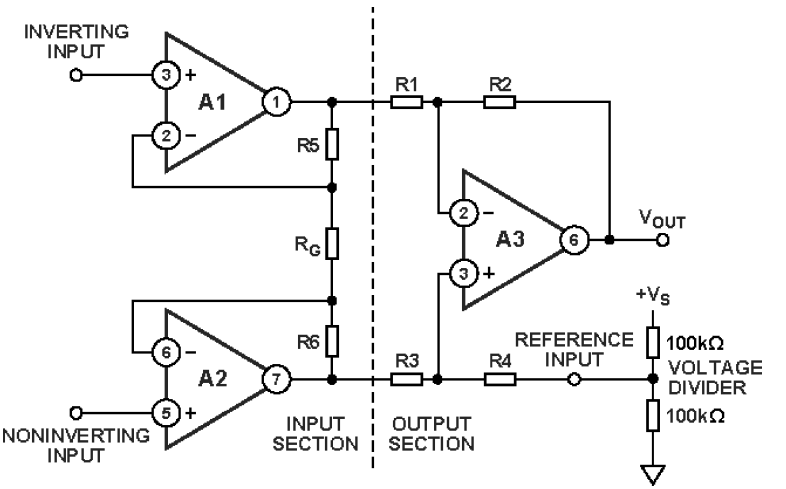


图 8　不恰当的使用简单分压器来直接驱动三运放结构仪表放大器的基准引脚

例如，一种流行的仪表放大器设计结构采用三运算放大器，其连接方法如图 8 所示。总信号增益为

$$G=\left(1+\frac{R_5}{R_G}+\frac{R_6}{R_G}\right)\left(\frac{R_2}{R_1}\right)$$

其中：

$$\frac{R_2}{R_1}=\frac{R_4}{R_3}$$

若通过低阻抗源驱动，基准输入端的增益为单位增益。但在此例中，仪表放大器的基准引脚直接与一个简单的分压器相连。这破坏了减法电路的对称性以及分压电路的分配比，降低了仪表放大器的共模抑制能力及其增益精度。但在某些情况下，R4 是可调的，因而可降低其电阻值，降低量等于分压电阻的并联值(本例为 50 kΩ)。此时，电路的表现就像是将相当于电源电压一半的低阻抗电压源连接到保持原始值的 R4 上。此外，还可使减法器的精度维持不变。

如果仪表放大器采用单芯片封装(IC)，则不能使用这种方法。另一考虑因素是，分压器电阻的温度系数还应能跟踪 R4 以及减法电路中的其它电阻。最后，这种方法排除了调节基准电压的可能。另一方面，如果试图通过在分压器中使用小电阻值来降低附加电阻，则会增加电源的耗散电流，进而增加电路功耗。这并非好的设计方法。

图 9 给出了一种较好的解决方案，该方案在分压器与仪表放大器基准输入端之间采用了一个低功耗运放缓冲器。这种方法消除了阻抗匹配和温度跟踪问题，并且允许轻松调节基准电压。

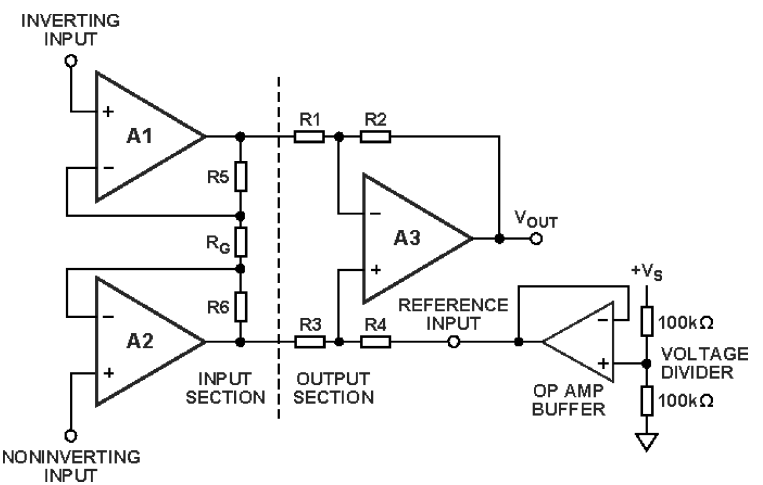


图 9　利用运算放大器的低阻抗输出端驱动仪表放大器的基准引脚

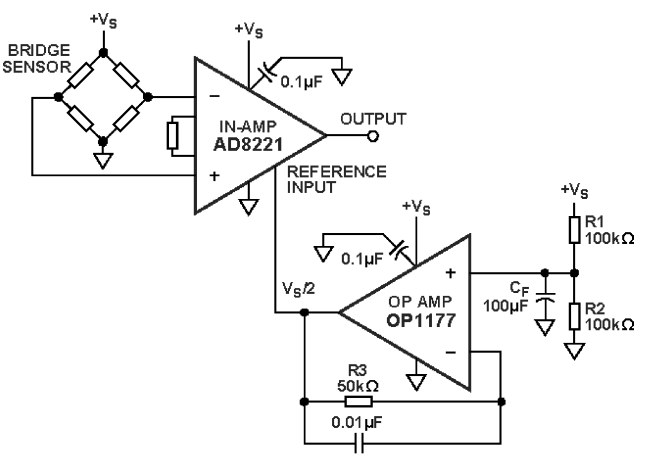
在利用电阻分压供电电源给运放提供基准的情况下保持 PSR

一个经常被忽视的问题是，电源电压 V_S 的噪声、跳变、或漂移会反馈到基准输入端进而直接叠加到输出上，仅受分压比影响而衰减。实际的解决方案包括采用旁路和滤波器，甚至用高精度的基准 IC，比如 ADR121，来产生基准电压，而不是对 V_S 进行分压。

在设计同时采用仪表放大器和运算放大器的电路时，这种考虑非常重要。电源抑制(PSR)技术可将放大器与电源嗡嗡声、噪声以及跳变电压隔离。这一点非常重要，因为许多实际电路都包含、连接至或存在于电源电压不够理想的环境。除此之外，电源线路中存在的交流信号可能流回电路并被放大，在某种条件下，还可能激发寄生振荡。

现代运算放大器和仪表放大器的设计已具有出色的低频电源抑制性能。多数工程师也将此视为必然。许多现代运算放大器和仪表放大器的 PSR 值达 80 dB 至 100 dB 以上，可使电源变化的影响降低 1 万至 10 万倍。即使 PSR 值仅为 40 dB，电源变化与放大器间的隔离系数也可达 100。然而，高频旁路电容(如图 1 至图 7 所示)总是可取的，往往也是必要的选择。此外，当设计师利用简单的电阻分压器来分压供电电源以及运放缓冲器来为仪表放大器提供基准电压时，电源电压的任何变化都会几乎没有衰减的顺利通过电路，直接叠加到仪表放大器的输出电平上。因此，除非采用低通滤波器，否则，IC 将失去通常较为出色的 PSR 性能。

在图 10 中，一个大电容被加至分压器，以滤除电源变化，从而使 PSR 保持不变。该滤波器的−3 dB 极点由 R1/R2 并联组合及电容 C_F 设定。该极点应设为低于所关心的最低频率 10 倍左右。



DESIGN EQUATIONS
C_F = 1/((2π) 50kΩ × FREQUENCY IN Hz)
COOKBOOK VALUES: 10μF (0.3Hz) TO 100μF (0.03Hz)
R3 = PARALLEL COMBINATION OF R1, R2

C_F = 1/(2πR3f), R3 = 50kΩ, f = −30dB FREQUENCY IN Hz

图 10　对基准电路进行去耦处理以维持 PSR

图 10 给出了一组－3 dB 极点频率约为 0.03 Hz 的参数。跨接在 R3 两端的小电容(0.01 μF)可使电阻噪声最小。

滤波器充电需要一定时间。根据图中所示值,基准输入端的上升时间为几个时间常数(其中,$T=R_3C_f=5$ s),大约 10～15 s 左右。

图 11 所示电路作了进一步改进。这种情况下,运放缓冲器充当一个有源滤波器,可以用较小的电容实现等量的电源去耦。此外,有源滤波器可设计提供更高的 Q 值,从而获得更快的开启时间。

基于图 11 所示元件值,对电路进行了测试。其中,电源电压为 12 V,6 V 滤波后的基准电压被提供给仪表放大器。一个频率可调的 1 V 峰峰值正弦波被用来调制 12 V 电源,并将仪表放大器增益设为单位增益。在这些条件下,用示波器监测 VREF 和仪表放大器的输出,随着频率的降低,示波器上未出现交流信号,直到接近 8 Hz。在连接低电平输入信号到仪表放大器时,测得该电路的电源范围为 4 V～25 V 以上。电路开启时间约为 2 s。

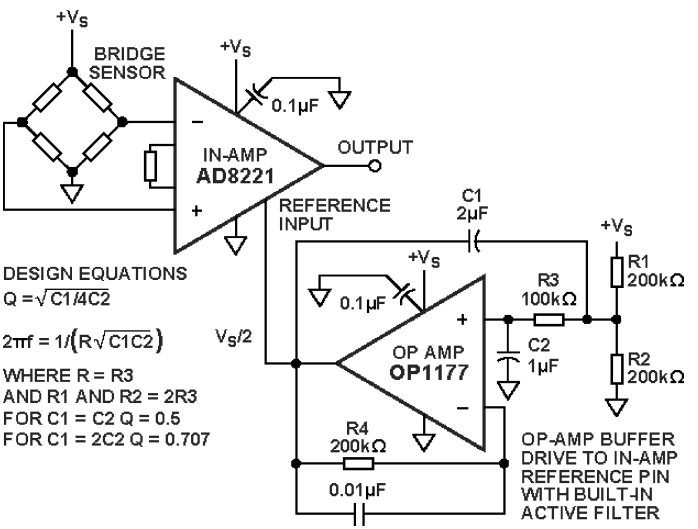


图 11　运放缓冲器接成有源滤波器驱动仪表放大器基准引脚

对单电源运算放大器电路进行去耦

单电源运算放大器电路要求对输入共模电平进行偏置以处理正负摆动的交流信号。当采用电阻分压供电电源的方法来提供偏置时,必须进行足够的去耦处理,以维持 PSR 不变。

一种常见的,但是错误的做法是通过一个带有 0.1 μF 旁路电容的 100 kΩ/100 kΩ 分压电路来向运算放大器的同相端提供 $V_S/2$ 偏置。如果使用这些值,电源去耦往往显得不足,因为

其极点频率仅为 32 Hz。

当电路工作在不稳定的环境下，图 12(同相放大)和图 13(反相放大)给出了如何获得最佳效果的 $V_S/2$ 去耦偏置电路。两种情况下，偏置功能均由同相输入端提供，反馈使反相输入端获得相同的偏置，而单位直流增益则将输出偏置为同一电压。耦合电容 C1 与 BW3 一致，滚降低频增益。

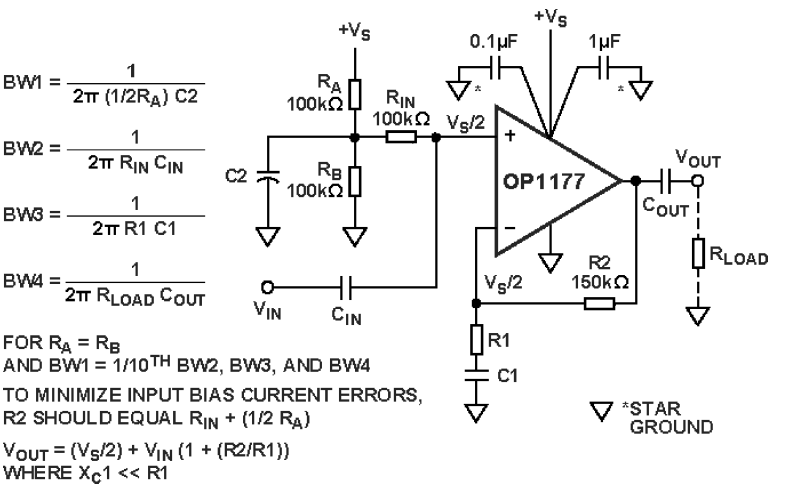


图 12　单电源同相放大器电路的正确去耦方法 Midband Gain＝1＋R2/R1

如图 12 所示，在使用 100 kΩ/100 kΩ 电阻分压电路的时候，一条经验法则是，使用值至少为 10 μF 的 C2，实现 0.3 Hz 时有－3 dB 的滚降特性。实际上，100 μF(0.03 Hz 极点频率)的值就足以应付所有电路了。

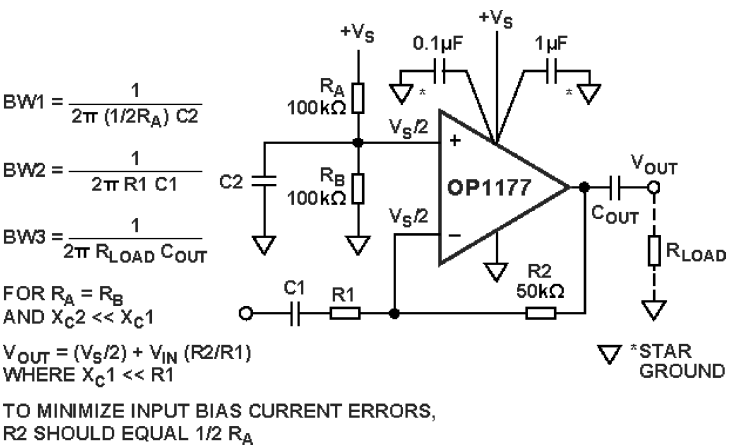


图 13　单电源反相放大器电路的正确去耦方法 Midband Gain＝－R2/R1

AN－938 应用笔记
数字 CMOS 麦克风前置放大器 ASIC 的数字和模拟测量单位

作者：Rebecca Reich

简　介

本应用笔记旨在解释用音频分析仪测量数字麦克风前置放大器输入和输出信号时，模拟值和数字值之间的差异。确切地说，考察在进行数字域(FFS 或 dBFS)或模拟域(V 或 dBV)测量时，峰值和均方根值间的差异。下面列举了一些示例性计算公式，说明在不同定义之间进行转换的必要性。

数字和模拟域单位

系统图如图 1 所示。ASIC 的传递函数标为 A。

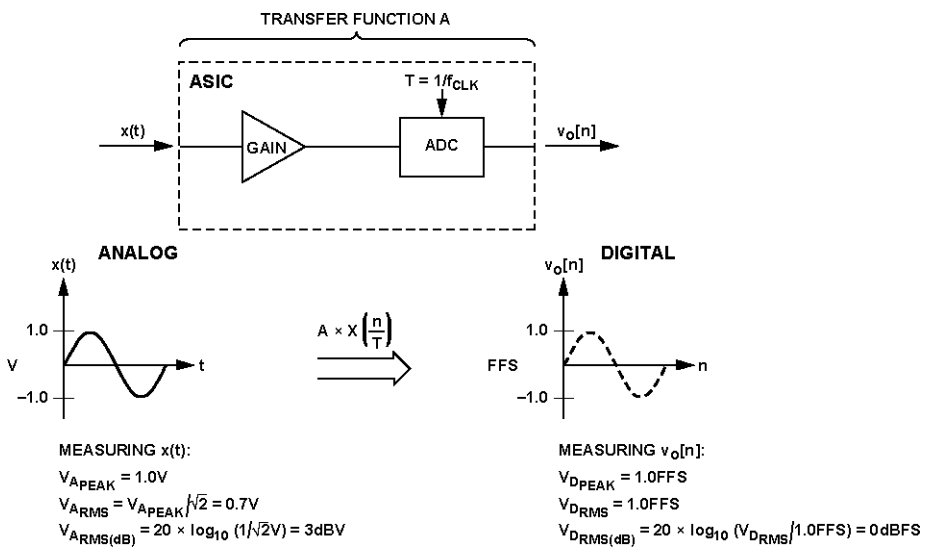


图 1　A＝1.0 时数字域和模拟域的转换

有好几种音频分析仪将0 dBFS定义为满量程正弦波。在这些分析仪中,正弦波数字域的均方根值和峰值是相等的。相同的分析仪在进行数字域输出测量时都会显示3 dB的均方根电平,和模拟域内定义的均方根电平相比,显得过高。因此,方波的波峰和波谷处在最大数字编码电平,均方根值为1.414 FFS或3.01 dBFS,峰值为1.0 FFS或0.0 dBFS,而在模拟域中,对应方波的峰值和均方根值都是0 dBV。

ASIC有两种表示传递函数A的方法:峰值表示法和均方根值表示法。如前文所述,采取不同的表示法是因为商用数字音频分析仪对于峰值/均方根值在模拟域和数字域定义的不一致性,造成传递函数A存在3 dB的差异。

我们先从模拟域和数字域通用变换公式入手,假定抽取器(跟踪前置放大器输出)通带增益为0 dB。

$$v_0[n]=A\times X\left(\frac{n}{T}\right) \tag{1}$$

其中A是目标频带(音频频带)的常数并可估计如下:

表示为均方根值,

$$A_{RMS}=\frac{RMS\{v_0[n]\}}{RMS\{x[t]\}},(FFS_{RMS}/V_{RMS})$$

$$A_{RMS(dB)}=20\times\log_{10}(A_{RMS}),(dBFS_{RMS}/dBV_{RMS}) \tag{2}$$

表示为峰值,

$$A_{PEAK}=\frac{PEAK\{v_0[n]\}}{PEAK\{x[t]\}},(FFS_{PEAK}/V_{PEAK})$$

$$A_{PEAK(dB)}=20\times\log_{10}(A_{PEAK}),(dBFS_{PEAK}/dBV_{PEAK}) \tag{3}$$

例如,假定14.1 mV_{PEAK}的正弦波被输入到ASIC且输出测量值为−22.1 $dBFS_{RMS}$(和−22.1 $dBFS_{PEAK}$相同),则ASIC的传递函数计算如下:

表示为均方根值,

$$A_{RMS}=\frac{10^{\left(\frac{-22.1}{20}\right)}}{\frac{14.1\times10^{-3}}{\sqrt{2}}}=\frac{0.0785}{9.97\times10^{-3}}=7.876FFS_{RMS}/V_{RMS}$$

$$A_{RMS(dB)}=20\times\log_{10}(7.876)=17.9\quad dBFS_{RMS}/dBV_{RMS} \tag{4}$$

表示为峰值,

$$A_{PEAK}=\frac{10^{\left(\frac{-22.1}{20}\right)}}{14.1\times10^{-3}}=\frac{0.0785}{14.1\times10^{-3}}=5.569FFS_{PEAK}/V_{PEAK}$$

$$A_{PEAK(dB)}=20\times\log_{10}(5.569)=14.9dBFS_{PEAK}/dBV_{PEAK} \tag{5}$$

注意,峰值增益APEAK比均方根值增益ARMS低3 dB。这也是因为数字正弦波输出信号具有相等的均方根值和峰值。

很多时候,有必要计算产生满量程输出的ASIC最大输入幅度(单位:V)。假使x(t)的幅

度表示为 V_{APEAK} 而 $v_o[n]$ 的幅度表示为 V_{DPEAK}。

要获得对应于 1.0 FFS $v_o[n]$ 幅度的最大满量程输出(无限幅),模拟域输入计算如下:

$$v_{A_{PEAK}} = \frac{v_{D_{PEAK}}}{A_{PEAK}}$$

$$v_{A_{PEAK}} = \frac{1.0FFS}{5.569FFS/V_{PEAK}} = 179.6\ mV_{PEAK} \tag{6}$$

麦克风前置放大器 ASIC 的噪声测量

另一项经常测量的参数是 ASIC(嵌入麦克风模块内)的噪声电平。麦克风前置放大器 ASIC 的噪声是在数字域内测量的,通过抽取 ASIC 输出并将其连续输入到音频分析仪内,同时将放大器输入稳定在 0V 来实现。但是,在将 ASIC 的传递函数考虑在内时,噪声不仅来自相关输出,而且还包括折合到输入端的噪声。假定抽取器的通带增益为 0 dB。如果在 ASIC 输出端的 A 加权噪声测量值为 −87.5 $dBFS_{RMS}$,则折合到输入端的噪声可计算如下(利用前面计算的相同传递函数):

$$v_{A_{RMS}} = \frac{v_{D_{RMS}}}{A_{RMS}}$$

$$v_{A_{RMS(dB)}} = v_{D_{RMS(dB)}} - A_{RMS(dB)} \tag{7}$$

$$v_{A_{RMS(dB)}} = -87.5dBFS - 17.9dBFS/dBV_{RMS} = -105.4dBV_{RMS}$$

$$v_{A_{RMS}} = 10^{\left(\frac{-105.4}{20}\right)} = 5.37\mu V_{RMS}$$

因此,在放大器输入端产生的噪声为 5.37 μ V_{RMS}。

小　结

测量设备表示满量程的方式不尽相同,从而影响了模拟和数字电路测试过程中的值记录。有时,均方根值的数字和模拟定义约相差 3 dB。

必须在计算模拟和数字域信号电平时了解不同测量设备的不同定义和单位,同时确认这些定义是否和 ASIC 规格的数据手册数值相一致。

掌握这些数值的信息,有利于简化传递函数和噪声等参数的计算。

AN－940 应用笔记
最佳噪声性能:低噪声放大器选择指南

作者：Paul Lee

简　介

当针对低噪声应用评估放大器的性能时，考虑因素之一是噪声，包括内部噪声和外部噪声。本应用笔记将简要探讨有关内部和外部噪声的基本原理，并指出在为低噪声设计选择最佳放大器时涉及到的权衡问题。

外部噪声

内部和外部噪声源之间存在一定区别。外部噪声可以包括任何外部影响，比如外部器件和电气/电磁干扰等。干扰是指以电压或电流形式存在的任何无用信号，既可能存在于放大器引脚处，也可能存在于相关的电路中。干扰可能表现为尖峰、阶跃、正弦波和随机噪声等。干扰可以来自任何地方：机械、临近电力线、射频发射器或接收器、计算机甚至同一设备中的电路(即数字电路或开关型电源)。即使假设可以通过周密的设计和/或电路板布局布线来消除所有干扰，放大器及其相关电路中的器件仍然会产生随机噪声。

周围电路器件产生的噪声也必须考虑。当温度高于绝对零度时，所有电阻都是噪声源，这是由于载荷子产生热运动而造成的结果，称为约翰逊噪声或热噪声。这种噪声随电阻、温度和带宽的增加而升高。电压和电流噪声的计算公式如下所示：

$$V_N = \sqrt{4kTBR} \tag{1}$$

$$I_N = \sqrt{\frac{4kTB}{R}} \tag{2}$$

其中：

k 表示玻尔兹曼常数(1.38×10^{-23} J/K)。

T 表示绝对温度(单位：Kelvin)。

B 表示带宽(单位：Hz)。

R 表示电阻(单位：Ω)。

一般而言，在室温下，一个 1 kΩ 电阻的噪声约为 4 nV/$\sqrt{\text{Hz}}$。在进行深入分析时，还需考

虑电阻的其他噪声源,如触点噪声、散粒噪声以及与特定电阻型号相关的寄生噪声。在本应用笔记中,我们只讨论约翰逊噪声,因为这种噪声与电阻值的平方根是成比例的。

电抗不会产生噪声,但通过电抗的噪声电流却会产生噪声电压和相关寄生噪声。

要降低电路输出的噪声,可通过降低电路中的器件总电阻或限制电路带宽。然而,降低温度一般用处不大,除非能使电阻温度降至极低的水平,因为噪声功率是与绝对温度成比例的,且

$$T(x)(\text{单位:Kelvin}) = x\,℃ + 273.15^{\circ} \quad (3)$$

电路中的所有电阻均会产生噪声,必须始终考虑它们的影响。实际上,只有输入和反馈通道中的电阻(通常在高增益配置中)有可能对电路总噪声产生较大的影响。噪声既可认为来自电流源,也可认为来自电压源(在既定电路中,往往采用一种便于处理的形式)。

内部噪声

在放大器输出端,噪声通常以电压的形式表现出来,然而,这种噪声却是电压源和电流源共同产生的。一般来讲,所有内部噪声源都被折算到输入端,也就是说,内部噪声源都被当作与理想的无噪声放大器的输入相串联或并联的不相关或独立的随机噪声发生器(见图 1)。由于这些噪声源被视为随机噪声,并/或表现为遵循高斯分布,因此,在叠加噪声源时,需要特别注意,详细内容如"叠加噪声源"一节所述。

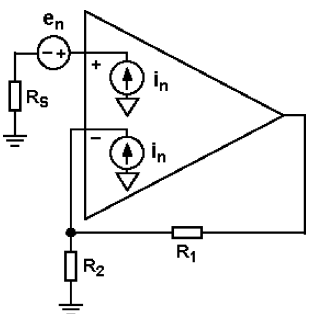


图 1　运算放大器噪声模型

如果同一个噪声在电路中出现在 2 个或以上的点(比如,输入偏置电流补偿电路),那么这两个噪声源为相关噪声源,在分析噪声的时候,应该考虑到相关噪声叠加因子的因素。这篇应用笔记并没有更多的讨论相关噪声,因为一般情况下相关噪声源的影响一般都小于 10%或者 15%,并且往往可以被省略掉。

放大器的内部噪声可分以下几类:

- 折合到输入端的电压噪声;
- 折合到输入端的电流噪声;

- 散粒噪声；
- “爆米花”噪声。

折合到输入端的电压噪声和折合到输入端的电流噪声是放大器噪声分析中最常见的指标。通常定义为折合到输入端的谱密度函数或 Δf 带宽中所包含的均方根(RMS)噪声值，一般以 nV/$\sqrt{\text{Hz}}$(电压噪声)或 pA/$\sqrt{\text{Hz}}$(电流噪声)为单位。使用/$\sqrt{\text{Hz}}$的原因在于，噪声功率随带宽(Hz)而增加，或者，电压和电流噪声密度随带宽的平方根值($\sqrt{\text{Hz}}$)而增加(见公式 1 和公式 2)。

四类内部噪声

本节将介绍折合到输入端的电压噪声、折合到输入端的电流噪声、闪烁噪声和“爆米花”噪声。

折合到输入端的电压噪声

折合到输入端的电压噪声(en)通常被视为一种噪声电压源

电压噪声是经常被强调的噪声指标；然而，如果输入阻抗较高，电流噪声往往会成为系统噪声性能的制约因素。这与失调电压极为类似，输入失调电压通常成为输出失调的替罪羊，而实际上，当输入阻抗较高时，造成输出失调的罪魁祸首是偏置电流。

对于折合到输入端的电压噪声，需注意以下几点：

- 对于最高性能的运算放大器，电压噪声可能低于 1 nV/$\sqrt{\text{Hz}}$。
- 双极型运算放大器的电压噪声会低于 FET 运算放大器，但是其电流噪声会明显较大。
- 双极型放大器的噪声特性取决于静态电流。
- 现在的 FET 运算放大器能够在获得低电流噪声的同时，获得与双极型放大器性能相近的低电压噪声，当然与最好的双极型输入放大器还有一些差距。

折合到输入端的电流噪声

折合到输入端的电流噪声(i_n)通常表现为通过两个差分输入端输出电流的两个噪声电流源。

散粒噪声(有时称为肖特基噪声)是由于流过某个势垒(如一个 PN 结)的电流中的载荷子随机分布而产生的电流噪声。散粒噪声电流(i_n)通过以下公式计算得出：

$$i_n = \sqrt{2I_B qB} \tag{4}$$

其中：

I_B 表示偏置电流(单位：A)。

q 表示电子电荷(单位：1.6×10^{-19}C)。

B 表示带宽(单位：Hz)。

简单双极型和 JFET 运算放大器的电流噪声通常在输入偏置电流的散粒噪声的 1 dB 或 2 dB之内。该指标并不经常列于数据手册之中。

对于折合到输入端的噪声,需注意以下几点:

• 典型双极型晶体管运算放大器(如)的电流噪声约为 400 fA/$\sqrt{\text{Hz}}$(其中,I_B=10 nA),除偏置电流补偿放大器以外,不会随温度而发生大幅变化。

• JFET 输入运算放大器(如:5 fA/$\sqrt{\text{Hz}}$,其中,I_B=10 pA)的电流噪声尽管稍低,但芯片温度每增加 20 ℃,其电流噪声就会增加一倍,因为温度每增加 10 ℃,JFET 运算放大器的偏置电流会增加一倍。

• 传统的带平衡输入的电压反馈运算放大器通常在其反相和同相输入端具有相等的(相关或不相关的)电流噪声。

• 许多放大器,尤其是那些带输入偏置电流消除电路的放大器,其相关噪声成分比不相关噪声成分大得多。总体而言,可通过添加阻抗平衡电阻(使正负输入引脚上的阻抗相匹配)来改善噪声性能。

闪烁噪声

运算放大器的噪声具有高斯特性,其谱密度(白噪声)在较宽频率范围内为一个常数。随着频率的下降,受制造工艺、IC 器件布局和器件类型的影响,谱密度将开始按以下速率升高:3 dB/倍频程(CMOS 放大器);3.5 dB 至 4.5 dB/倍频程(双极型放大器);或最高 5 dB/倍频程(JFET 放大器)。

这种低频噪声特性被称为闪烁噪声或 1/f 噪声,因为噪声功率谱密度与频率呈反比关系(1/f)。在对数坐标图中斜率为−1。−3 dB/倍频程(CMOS 类放大器)的外推谱密度线与宽带常数谱密度值相交的频率被称为 1/f 拐角频率,而且是放大器的一个品质因数(见图 2)。双极型和 JFET 放大器的 1/f 拐角频率通常低于 CMOS 放大器。

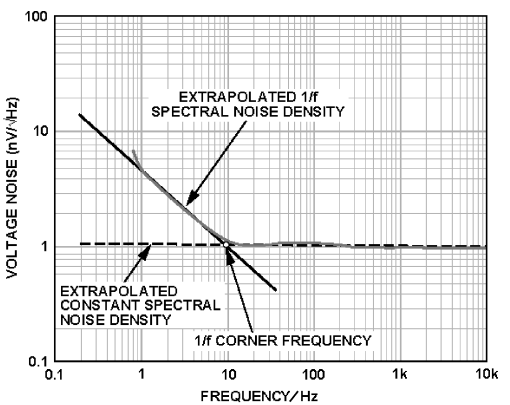


图 2　噪声谱密度

“爆米花”噪声

“爆米花”噪声亦称为随机噪声，是失调电压或电流的突然变化，持续时间为数微秒，振幅从几 μV 到几百 μV 不等。这种爆裂或“爆米花”噪声是随机的。通常，低温和高源阻抗条件下最易于产生“爆米花”噪声。尽管导致“爆米花噪声”的根本原因并不是绝对的，但晶格中存在的金属污染以及内部或表面缺陷都可能使 IC 产生“爆米花”或爆裂噪声。虽然在现代晶圆制造中，人们花了大量精力来减少“爆米花”噪声的根源，但完全根除是不可能的。更深入的对爆米花噪声的分析已经超出了我们这篇文章需要探讨的范围。

叠加噪声源

如果噪声源不相关(即一种噪声信号无法转换为另一种噪声信号)，相加的结果并不等于其算术和，而是等于其平方和的平方根。

$$V_{ni,TOTAL} = \sqrt{(e_n)^2 + (R_S \times i_n)^2 + V_n(R_{EX})^2} \quad (5)$$

其中：

$V_{ni,TOTAL}$ 表示折合到输入端(RTI)的总噪声。

e_n 表示折合到输入端的电压噪声。

i_n 表示折合到输入端的电流噪声。

R_s 表示放大器的等效源电阻或输入电阻。

$V_n(R_{EX})$ 表示来自外部电路的电压噪声。

请注意以下事项：

- 同相输入中的任何电阻都具有约翰逊噪声，并将电流噪声转换为电压噪声。
- 在高阻抗电路中，反馈电阻中的约翰逊噪声有可能产生较大影响。

图 3 以勾股定理直观展示了公式 5 中的向量求和法。

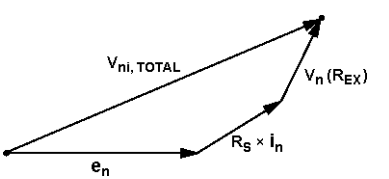


图 3　噪声源向量求和

噪声增益

以上讨论的各种放大器电路噪声可归为折合到输入端(RTI)的噪声。要计算放大器电路的总输出噪声，必须用放大器电路的噪声增益乘以输入中的总合成噪声。噪声增益是放大器电路折合到输入端的噪声的增益，通常用来判断放大器电路的稳定性。

为了简化噪声增益计算，可以将图 1 所示放大器电路简图中的噪声源简化为一个 RTI 总噪声源($V_{ni,TOTAL}$)，如图 4 所示。一种常见做法是将总合成 RTI 噪声一次性折合到放大器的同相输入端。

$$V_{no,TOTAL} = G_N \times V_{ni,TOTAL}$$

其中：

$V_{no,TOTAL}$ 表示折合到输出端(RTO)的总噪声。

$V_{ni,TOTAL}$ 表示折合到输入端(RTI)的总噪声。

$$G_N = 1 + \frac{R_1}{R_2}$$

其中：

G_N 表示噪声增益。

R_1 表示反馈等效阻抗。

R_2 表示输入等效阻抗

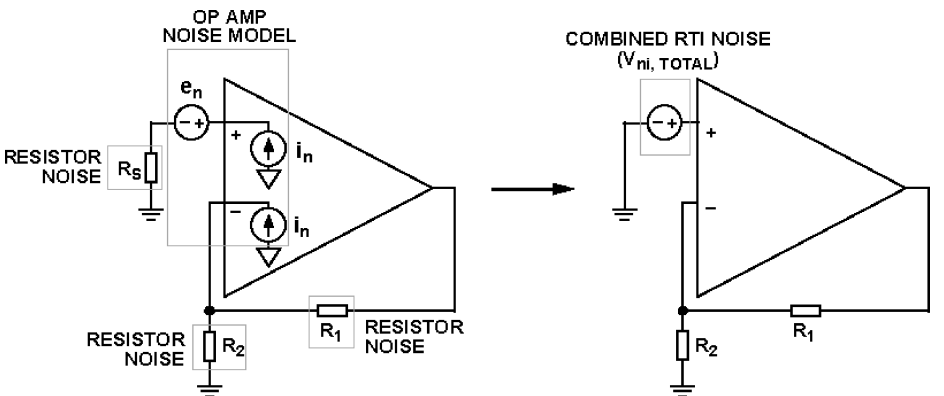


图 4　简化放大器噪声电路

在某些情况下，噪声增益和信号增益并不相等(见图 5)。需注意的是，闭环带宽通过用增益带宽积(或单位增益频率)除以放大器电路的噪声增益来计算。

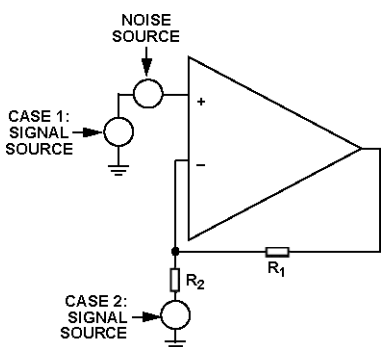


图 5　信号增益与噪声增益

情形 1:在同相配置中,信号增益和噪声增益都等于 $1+R_1/R_2$。

情形 2:在反相配置中,信号增益等于 $-(R_1/R_2)$,而噪声增益仍等于 $1+R_1/R_2$。

选择低噪声运算放大器

如果驱动一个带有一定源电阻的运算放大器,等效噪声输入则等于以下各项平方和的平方根:

- 放大器的电压噪声;
- 源电阻产生的电压;
- 流过源阻抗的放大器电流噪声所产生的电压。

如果源电阻很小,则源电阻产生的噪声和放大器的电流噪声对总噪声的影响不大。这种情况下,输入端的噪声实际上只是运算放大器的电压噪声。

如果源电阻较大,源电阻的约翰逊噪声可能远高于运算放大器的电压噪声和由电流噪声产生的电压。但需要注意,由于约翰逊噪声仅随电阻的平方根而增长,而受电流噪声影响的噪声电压与输入阻抗成正比关系,因而对于输入阻抗值足够高的情况,放大器的电流噪声将成为主导。当放大器的电压和电流噪声足够高时,在任何输入电阻值情况下,约翰逊噪声都不会是主导。

如果某个放大器的噪声贡献相对于源电阻可以忽略不计,则可通过运算放大器的品质因数 $R_{s,op}$来进行选择。这可以通过放大器的噪声指标来计算:

$$R_{S,OP}=\frac{e_n}{i_n}$$

其中:

e_n 表示折合到输入端的电压噪声。

i_n 表示折合到输入端的电流噪声。

图 6 给出的是 1KHz 下,多种 ADI 高压(最高 44 V)运算放大器的电压噪声密度对与 $R_{s,op}$ 关系的比较,1 kHz。斜线显示了与电阻相关的约翰逊噪声。

根据运算放大器数据手册中的数据(见图 8),可以为某个选定频率制作类似的曲线图。例如,AD8599 的折合到输入端的电压噪声约为 1.07 nV/$\sqrt{\text{Hz}}$,折合到输入端的电流噪声为 2.3 pA/$\sqrt{\text{Hz}}$(1 kHz)。其 $R_{s,OP}$值约为 465 Ω(1 kHz)。另外,需要注意以下几点:

- 与该器件相关的约翰逊噪声等效于约为 69.6Ω 的源电阻(见图 6)。
- 对于超过 465 Ω 的源电阻,放大器电流噪声产生的噪声电压会超过源电阻产生的噪声电压;放大器的电流噪声成为主要噪声源。

若欲使用该图(见图 7),请执行第①至第④步。

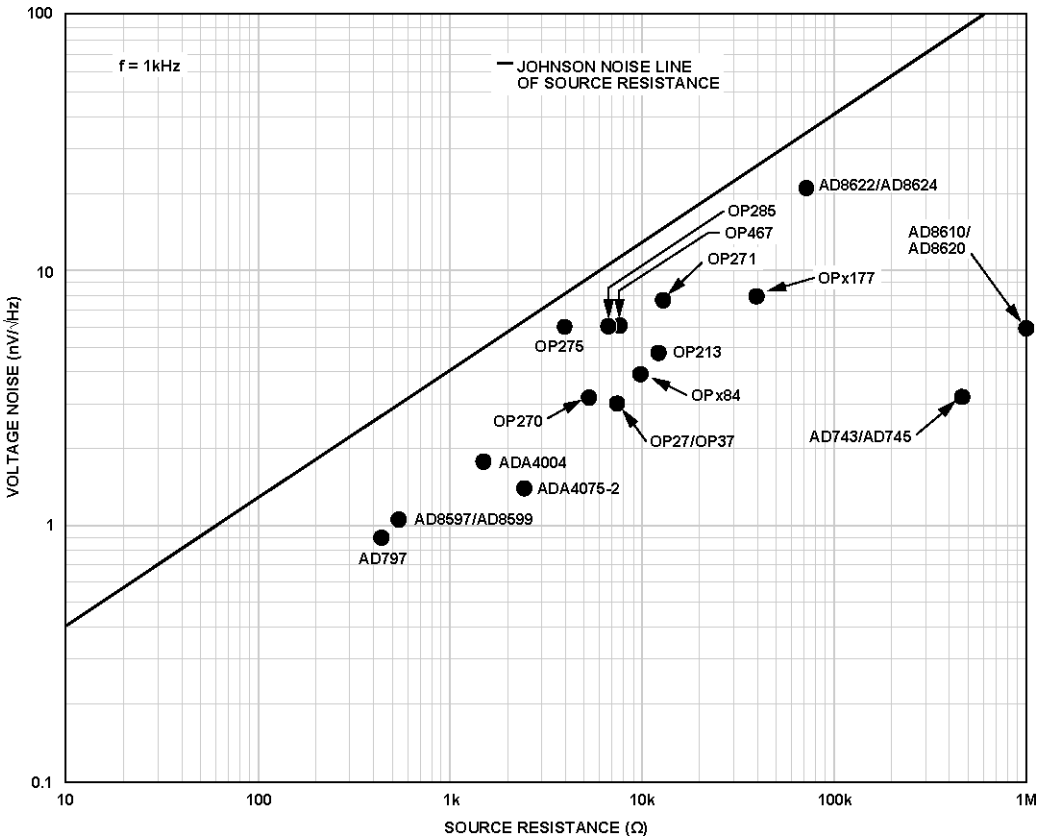


图 6　ADI 公司的放大器噪声坐标图

① 通常情况下，源电阻是已知的(如传感器阻抗)。如果不知道电阻值，则根据周围的或前端的电路器件进行计算。

② 在约翰逊噪声线上确定给定源电阻的位置，如 1 kΩ。

③ 从第②步确定的点向坐标图右侧画一条水平线。

④ 从第②步确定的点向左下方画一条直线。斜率为，每下降 10 倍电压噪声则下降 10 倍电阻。

位于线条右下方的放大器均为适用于目标设计的优质低噪声运算放大器，如图 3 阴影部分所示。

在图 7 所示例子中，适用于目标设计的优质产品有：AD8597、AD8599、AD797、ADA4004-4、OP270、OP27/OP37、AD743/AD745 和 OP184。

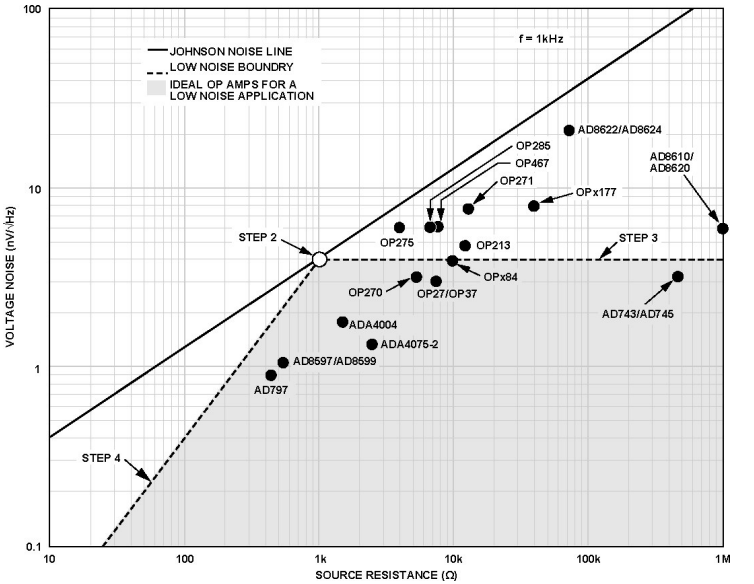


图 7　为低噪声设计选择运算放大器

结　论

在针对低噪声设计评估放大器噪声性能时，应考虑所有潜在噪声源。

运算放大器的主要噪声贡献取决于源电阻，具体如下：

- $R_s >> R_{s,op}$；折合到输入端的电流噪声占优势。
- $R_s = R_{s,op}$；放大器噪声可忽略；电阻噪声占优势。
- $R_s << R_{s,op}$；折合到输入端的电压噪声占优势。

概括而言，可通过以下方式减少或消除干扰信号：

- 良好的布线技术，以减少寄生效应。
- 良好的接地技术，如数字接地和模拟接地的隔离。
- 良好的屏蔽。

对于电阻性噪声源，请遵循以下规则：

- 根据应用的需要来限制带宽。
- 尽可能降低电阻值。
- 使用低噪声电阻，如采用大金属薄片、线绕式和金属薄膜技术的电阻。
- 尽可能减少电阻性噪声源的数量。
- 在选择 ADI 低噪声放大器时，可借助图 8 和图 9，并以本应用笔记讨论的标准为依据。

有关噪声的更多信息，请参阅《传感器信号调理电路中的噪声优化》(Noise Optimization in Sensor Signal Conditioning Circuit)一文，网址：http://www.analog.com/noiseoptimization

PART NUMBER	V_{SY} (V)	V_{OS} MAX (μV)	TCV_{OS} (μV/°C)	GBP (MHz)	SLEW RATE (V/μs)	I_{SY}/AMP MAX (mA)	e_n @ 1kHz (nV/√Hz)	i_n @ 1kHz (pA/√Hz)	$R_{S,OP}$ @ 1kHz (Ω)	1/f CORNER (Hz)	I_B MAX (nA)	I_{SC} (mA)	CMRR MIN (dB)	PSRR MIN (dB)	NUMBER OF AMPS
AD797	10 TO 36	40	0.2	8	20	10.5	0.9	2	450	60	900	80	120	120	1
AD8597/ AD8599	9 TO 36	120	0.8	10	15	5.7	1.07	2.3	465	9	200	52	120	120	1/ 2
ADA4004-1/ ADA4004-2/ ADA4004-4	10 TO 36	125	0.7	12	2.7	2.2	1.8	1.2	1500	5	90	25	110	110	1/ 2/ 4
AD8676	10 TO 36	50	0.2	10	2.5	3.4	2.8	0.3*	—	10	2	40	111	106	2
AD8675	10 TO 36	75	0.2	10	2.5	2.9	2.8	0.3*	—	10	2	40	114	120	1
AD8671/ AD8672/ AD8674	10 TO 36	75	0.3	10	4	3.5	2.8	0.3*	—	10	12	30	100	110	1/ 2/ 4
ADA4075-2	±4.5 TO ±18	1000	0.3	6.5	12	2.25	2.8	1.2	2333	5	100	40	110	106	2
OP27	8 TO 44	100	0.3	8	2.8	5.7	3.2	0.4	8000	2.7	80	30	100	140	1
OP37	8 TO 44	100	0.3	40	17	4.7	3.2	0.4	8000	2.7	75	30	100	140	1
OP270 OP470	9 TO 36	75	0.2	5	2.4	3.25	3.2	0.6	5333	5	20	15	106	110	2/ 4
AD743	9.6 TO 36	1000	2	4.5	2.8	10	3.2	0.0069	463,768	50	0.4	40	80	90	1
AD745	9.6 TO 36	500	2	20	12.5	10	3.2	0.0069	463,768	50	0.25	40	90	100	1
OP184/ OP284/ OP484	3 TO 36	100	0.2	4.25	4	2	3.9	0.4	9750	10	450	10	86	90	1/ 2/ 4
AD8655/ AD8656	2.7 TO 5.5	250	0.4	28	11	4.5	4	—	—	3000	0.01	220	85	88	1/ 2
OP113 / OP213/ OP413	4 TO 36	150	0.2	3.4	1.2	3	4.7	0.4	11,750	10	600	40	96	100	1/ 2/ 4
SSM2135	4 TO 36	2000	—	3.5	0.9	3	5.2	0.5	10,400	3	750	30	87	90	2
OP285	9 TO 36	250	1	9	22	2.5	6	0.9	6667	125	350	30	80	85	2
AD8610/ AD8620	10 TO 27	100	0.5	25	60	3.5	6	0.005	1,200,000	1000	0.01	65	90	100	1/ 2
OP275	9 TO 44	1000	2	9	22	2.5	6	1.5	4000	2.24	350	14	80	85	2
OP467	9 TO 36	500	3.5	28	170	2.5	6	0.8	7500	8	600	40	80	96	4
ADA4627-1	9 TO 36	200	1	19	84	7.500	6.1	0.0016	3,812,500	250	5	45	106	106	1
OP471	9 TO 36	1800	4	6.5	8	2.75	6.5	0.4	16,250	5	60	10	95	95	4
OP1177/ OP2177/ OP4177	5 TO 36	60	0.2	1.3	0.7	0.5	7.9	0.2	39,500	10	2	25	120	120	1/ 2/ 4
AD8510/ AD8512/ AD8513	9 TO 36	400	1	8	20	2.5	8	—	—	100	0.08	70	86	86	1/ 2/ 4
AD8651/ AD8652	2.7 TO 5.5	350	4	50	41	14	8	0.025	320,000	10000	0.01	80	80	76	1/ 2
AD8646/ AD8647/ AD8648	2.7 TO 5.5	2500	1.8	24	11	1.5	8	—	—	1000	0.001	120	67	63	1/ 2(SD)/ 4
AD8605/ AD8606/ AD8608	2.7 TO 5.5	300	1	10	5	1.2	8	0.01	800,000	500	0.001	80	85	80	1/ 2/ 4
AD8691/ AD8692/ AD8694	2.7 TO 6	2000	1.3	10	5	1.05	8	0.05	160,000	3000	0.001	80	70	80	1(SD)/ 2(SD)/ 4(SD)
OP162/ OP262/ OP462	2.7 TO 12	325	1	15	13	0.8	9.5	0.4	23,750	10	600	30	70	60	1/ 2/ 4
OP07	6 TO 36	75	0.3	0.6	0.3	4	9.6	0.12	80,000	100	4	30	106	94	1
OP07D	8 TO 36	150	0.5	0.6	0.2	1.3	10	0.074	135,135	8	1	30	120	115	1
AD8677	8 TO 36	130	0.5	0.6	0.2	1.3	10	0.074	135,135	8	1	30	120	115	1
AD8615/ AD8616/ AD8618	2.7 TO 5.5	500	1.5	24	12	2	10	0.05	200,000	1000	0.001	150	80	70	1/ 2/ 4
AD8519/ AD8529	2.7 TO 12	1100	2	8	2.9	1.2	10	0.4	25,000	80	300	70	63	60	1/ 2
AD8665/ AD8666/ AD8668	5 TO 16	2500	3	4	3.5	1.55	10	0.1	100,000	1000	0.001	140	90	98	1/ 2/ 4
AD8622/ AD8624	4 TO 36	125	0.5	0.56	0.48	0.250	11	0.15	73,333	20	200	40	125	125	2/ 4
AD8661/ AD8662/ AD8664	5 TO 16	160	4	4	3.5	1.55	12	0.1	120,000	1000	0.001	140	90	95	1/ 2/ 4
OP97 OP297 OP497	4 TO 40	75	0.3	0.9	0.2	0.38	14	0.02*	1,166,667	200	0.15	10	110	110	1/ 2/ 4
OP777/ OP727/ OP747	3 TO 36	100	0.3	0.7	0.2	0.35	15	0.13	115,384	20	11	30	110	120	1/ 2/ 4

07053-004

*REFER TO DEVICE DATA SHEET FOR SPECIFICATION CONDITIONS.

图 8　Analog Devices Low Input Voltage Noise Amplifier Selection Table

PART NUMBER	V_{SY} (V)	V_{OS} MAX (μV)	TCV_{OS} (μV/°C)	GBP (MHz)	SLEW RATE (V/μs)	I_{SY}/AMP MAX (mA)	e_n @ 1kHz (nV/√Hz)	i_n@ 1kHz (fA/√Hz)	$R_{S,\ OP}$ @ 1kHz (Ω)	1/f CORNER (Hz)	I_B MAX (pA)	I_{OUT} (mA)	CMRR MIN (dB)	PSRR MIN (dB)	NUMBER OF AMPS
AD549	10 TO 36	500	10	5	3	0.7	35	0.22	159,090,909	100	0.06	20	90	90	1
AD8627/ AD8626/ AD8625	10 TO 26	750	2.5	5	5	0.850	16	0.5	35,000,000	-	1	15*	76	80	1/ 2/ 4
AD8641/ AD8642 AD8643	5 TO 26	750	2.5	3.5	3	0.290	27.5	0.5	57,000,000	250	1	12*	90	90	1/ 2/ 4
AD820/ AD822/ AD824	5 TO 36	1000	2	1.9	3*	0.900	16	0.8	20,000,000	90	10	15*	74*	70	1/ 2/ 4
ADA4627-1	8 TO 36	200	1	19	84	7.500	6.1	1.6	3,812,500	250	5	45	106	106	1
AD548K/B	9 TO 36	500	5	1	1.8	0.2	30	1.8	16,666,666	700	10	15	82	86	1
AD8610/ AD8620	10 TO 26	100	0.5	25	60	3.500	6	5	1,200,000	1000	10	45	90	100	1/ 2
ADA4062-2 ADA4062-4	8 TO 36	2500	4	1.4	3.3	0.220	36	5	7,200,000	30	50	20	73	74	2/ 4
AD743	9.6 TO 36	1000	2	4.5	2.8	10	3.2	6.9	463,768	50	0.4	40	80	90	1
AD745	9.6 TO 36	500	2	20	12.5	10	3.2	6.9	463,768	50	0.25	40	90	100	1
AD711C	9 TO 36	250	5	4	20	2.8	18	10	1,800,000	200	25	25	86	86	1
AD8605/ AD8606/ AD8608	2.7 TO 6	300	1	10	5	1.2	8	10	800,000	500	1	80	85	80	1/ 2/ 4
OP282/ OP482	9 TO 36	3000	10	4	9	0.250	36	10	3,600,000	40	100	10	70	110	2/ 4
AD8682 AD8684	9 TO 36	1000	10	3.5	9	0.250	36	10	3,600,000	40	20	10	70	92	2/ 4
ADA4000-1 ADA4000-2 ADA4000-4	8 TO 36	1700	2	5	20	1.650	16	10	1,600,000	100	40	28	80	82	1/ 2/ 4
OP97/ OP297/ OP497	4 TO 40	75*	0.3*	0.9*	0.2*	0.38*	14*	20*	1,166,667*	200*	150	10	110*	110*	1/ 2/ 4
AD8651/ AD8652	2.7 TO 5.5	350	4	50	41	14	8	25	320,000	10,000	10	80	80	76	1/ 2
AD8615/ AD8616/ AD8618	2.7 TO 6	500	1.5	24	12	1.3	10	50	200,000	1000	1	150	80	70	1/ 2/ 4
AD8691/ AD8692/ AD8694	2.7 TO 6	2000	1.3	10	5	1.05	8	50	160,000	3000	1	80	70	80	1(SD)/ 2(SD)/ 4(SD)
AD8661/ AD8662/ AD8664	5 TO 6	160	4	4	3.5	1.55	12	100	120,000	1000	1	140	90	95	1/ 2/ 4
OP07	6 TO 36	75	0.3	0.6	0.3	4	9.6	120	80,000	100	4000	30	106	94	1
AD8622/ AD8624	5 TO 36	125	0.5	0.56	0.48	0.250	11	150	73,333	20	200	40	125	125	2/ 4

07053-104

*REFER TO DEVICE DATA SHEET FOR SPECIFICATION CONDITIONS.

图 9　Analog Devices Low Input Current Noise Amplifier Selection Table

AN－968 应用笔记
电流源：方案与电路

作者：Martin Murnane

简　介

许多应用都要求使用电流源来激励各种器件，以用于传感器驱动、精密测量和其它应用。本应用笔记讨论设计师利用 ADI 公司的 IC 进行电流源设计时，可以使用的若干方案，并显示了一些实例，这些实例既有集成到特定器件中的微安级电流源，又有适合中高功耗分立器件应用、提供最高 1 A 电流的电流源。

低电流—ADC 应用

一些 ADC 专为直接附加于传感器使用而设计，具有内部恒流源，也称为激励电流。

AD7794 具有 2 个可编程激励电流，可编程范围为 10 μA 至 1 mA（参见图 1）。电流源通过一个寄存器（I/O 寄存器）控制，该寄存器可以启用电流源并将电流导向两个输出引脚之一，图中为 IOUT1（详情请参见图 1）。在传感器功耗必须很低的低功耗便携式应用中，这一电流足以满足需要。

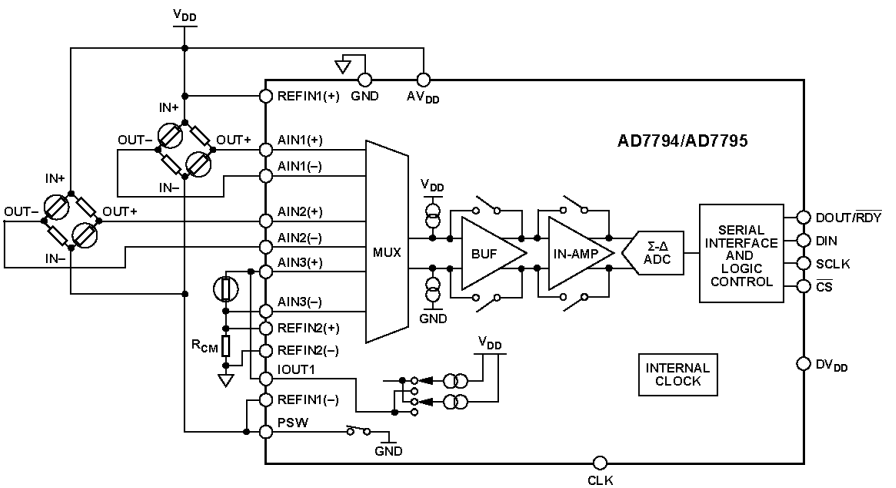


图 1　AD7794 电流源应用（详情请参见 AD7794 数据手册）

AD7719 ADC 具有类似的电流源设置，最大电流为 400 μA(参见图 2)。它同样具有两个电流源，这两个电流源的电流均为 200 μA，控制方式与 AD7794 ADC 相似：可以将一路或两路电流均送往一个输出引脚。图 2 清楚地显示了这一点，两路电流均被导向 IOUT1 引脚，然后驱动电桥和基准电压。详情请参见 AD7719 数据手册。

ADI 公司还提供其它许多具有恒流源功能的 ADC。欲了解更多信息，请访问 www.analog.com/adcs。

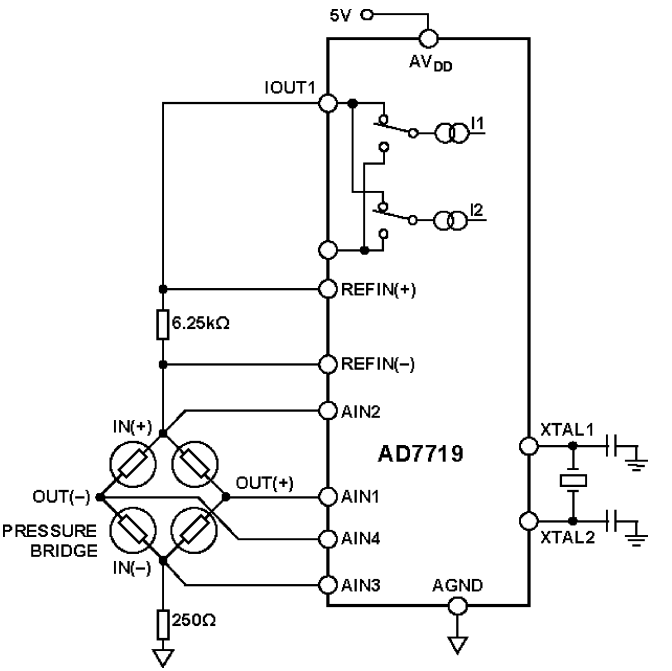


图 2　AD7719 电流源应用(详情请参见 AD7719 数据手册)

微控制器

ADI 公司还提供一系列含有低电流范围电流源的微控制器。欲了解更多信息，请访问 www.analog.com/microcontrollers。

低电流—运算放大器应用

一种分立式电流源方案是如图 3 所示的运算放大器驱动电路。AD8610 是一种较高电流驱动运算放大器，采用±12 V 供电。

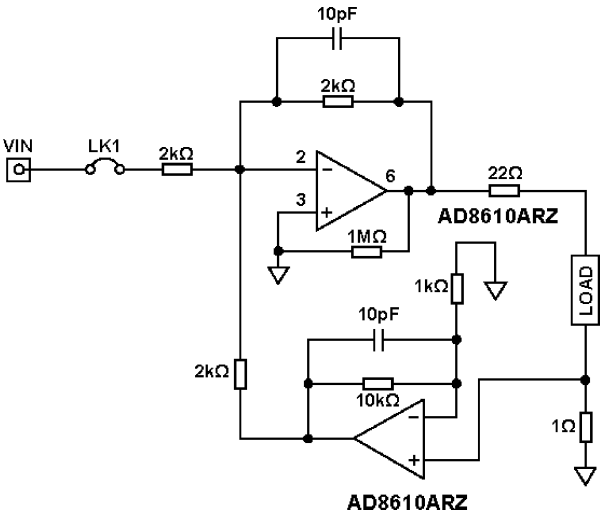


图 3　10 mA 源电流/吸电流

VIN 上的负电压控制该运算放大器，并提高此器件输出端电压。放大器的输出电流流入 1 Ω 检测电阻中。随着反馈运算放大器输入上的电压增大，控制运算放大器输入端将产生相反极性的电压。达到均衡状态之后，恒定的电流便流入 1 Ω 检测电阻中。本例使用一检测电阻来测量电流，但也可以使用一负载电阻以降低成本。使用负载电阻的一个缺点是，负载移除后电路的状态未知，例如放大器可能已饱和。

请注意，选择 AD8610 是因为它具有出色的电流噪声和电压噪声性能。详情请参见 AD8610 数据手册。通过对 VIN 施加正电压或负电压，此电路分别可以提供 10 mA（或更大）吸电流或源电流。

中电流—双极性应用

图 4 显示了一个具有更大电流供应能力（100 mA 或更大）的电流源实例，此电路使用运算放大器输出驱动推挽级向负载提供电流。当对 VIN 施加一个正电压时，控制运算放大器的输出电压升高，从而开启 Q1 并驱动电流流经 10 Ω 电阻至负载。10 Ω 电阻是必需元件，用来防止热耗散。随着电流增大，检测电阻上的电压也升高，反馈至控制运算放大器的电压随之增大，直至达到均衡状态。实现均衡之后，恒定电流便流过负载以在 VIN 上获得一个固定输入电压。这是一个恒流源，因为它向负载提供源电流。

对 VIN 施加负输入电压的情况类似，不过此时是 Q2 开启，导致电流沿相反方向流动。如果对 VIN 施加恒定电压，则恒定电流将流入负载中。当 VIN 为步进输入电压时，或当 VIN 为 20 kHz 频率的 ±100 mV 电压时，该电路可以很好地工作，电流建立时间约为 3 μs。这充分

显示了该电路的良好稳定性。

在反馈环路中增加一个放大器会降低 VIN 的灵敏度。例如,增益 10 允许 VIN 的控制电压为±1 V。

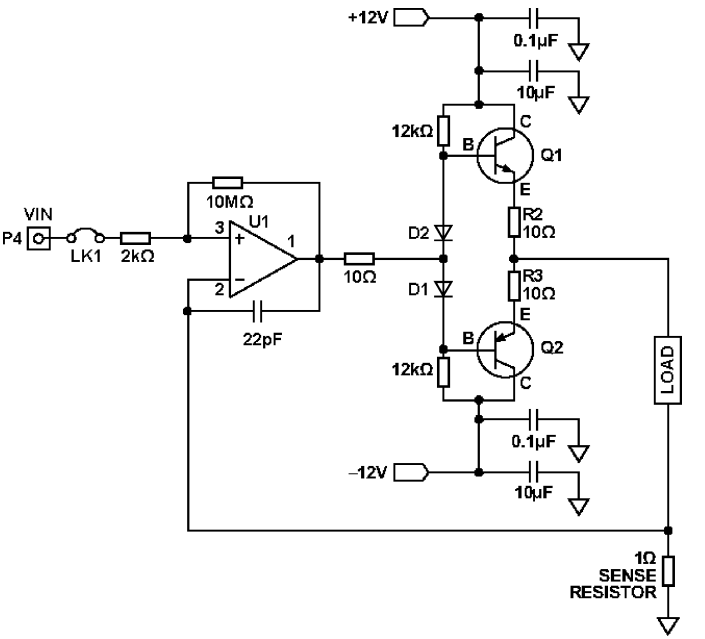


图 4　100 mA 或更大的源电流/吸电流

高电流—MOSFET 应用

如果要求更高电流,可以调整前面的电路,用 MOSFET 和少数几个其他元件替换推挽级,以提高负载中的电流。

图 5 中的电路使用一控制环路设置 MOSFET(IRF640 N-沟道)的栅极电压,并使用检测电阻和反馈放大器来降低 VIN 的灵敏度,如上例所述。该电路的最大电流为 1000 mA。不过,只要改变 MOSFET 与检测电阻,便可使用同一控制环路来驱动更高的电流。此外,图 5 电路的一个优点是对负载可以使用与电路电源不同的电源供电,通过图中的跳线 LK2 可以实现。这意味着,如果使用高压 MOSFET,例如 IRF640,它具有一 200 V 最大绝对额定值,则此电路可以在比其余部分所用的 15 V 电源电压高得多的电压下工作。

电路设计如下:选择 MOSFET 和检测电阻以提供 1000 mA 吸电流能力。因此,如果检测电阻为 100 mΩ,则满负载时的总电压为 0.1 V,检测电阻的功耗为 0.1 W。反馈电路的增益为 20,因此反馈至控制放大器的总电压为 2.0 V。故而,为使负载吸收 1000 mA,VIN 上的电压需为

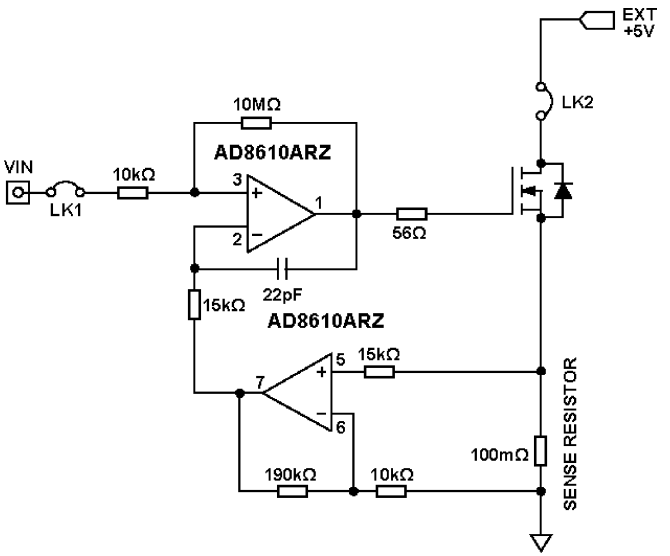


图 5　使用 IRF640 MOSFET 的吸电流，1000 mA

2.0 V。请参见图 6 以了解仿真响应。为控制此电压，可以采用 DAC 驱动 VIN，使负载中的电流可变，因此这将是一个可变电流源。将 VIN 电压固定在 1.0 V 可以产生 500 mA 的恒定电流源。

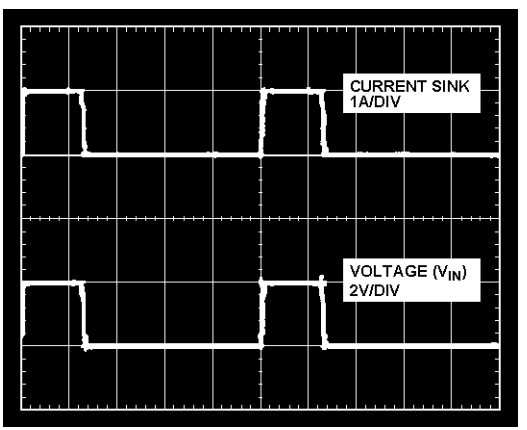


图 6　对流经检测电阻的步进响应的仿真电路响应(占空比为 25%)

工作时负载可以放在 MOSFET 的漏极、源极或电流路径中的任何地方。

由于 MOSFET 散热也是一个关键问题，因此其 $R_{DS(ON)}$ 值也是确定 MOSFET 非常重要的因素。本例中的典型 $R_{DS(ON)}$ 值为 150 mΩ。对于较大电流，如有可能，应当考虑使用 20 mΩ 以下的 $R_{DS(ON)}$ 值。

布局模块

要为电流源开发一种布局模块，使它能用在广泛的电流源应用中，请使用图 7 所示电路（提供 1 mA 以下至 1000 mA 以上电流）。这样，虽然所需电流范围不同，但可以使用相同的布局，只需将所需元件置于 PCB 上。

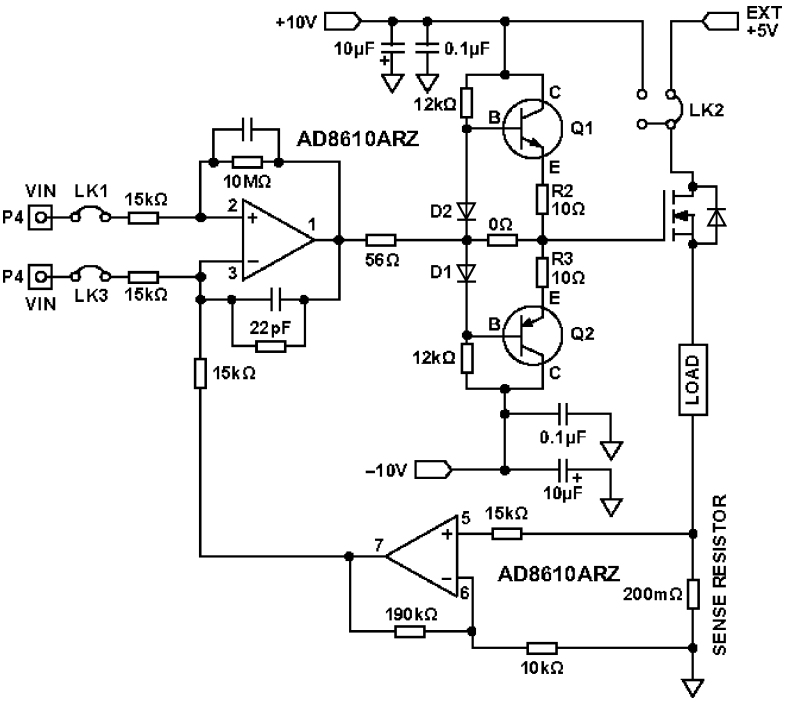


图 7　吸电流电路的全布局模块

结　论

恒流源或可变电流源的稳定性对于精确测量至关重要。利用 ADI 公司提供的一系列器件可以制作灵活且可靠的电流源，如图 1 和图 2 所示的集成式电流源或图 3、图 4、图 5、图 7 所示的分立式电流源，适合各种各样的应用。

第二部分　放大器基本概念指标和测试评估

AN－356 应用笔记
用户指南:运算放大器规格参数的应用和测量

作者：Ray Stata

鉴于运算放大器的规格参数并无既定的标准,本文将讨论 ADI 公司用来定义运算放大器特性的术语,同时探讨在将已发布数据应用于实际电路时需要注意的限制事项。我们将尽量给出用来测量这些参数的测试电路。尽管这些测试电路适用于多种运算放大器,但是,像 FET、斩波稳定或超快响应放大器之类的特殊放大器可能要求更改建议电路值,或者在某些情况下,可能要求采用不同的测试方法来测量其规格参数。一条通行法则是,进行这类测量时所用电源应具有约 0.1%的线路和负载调节,而纹波则不得超过数毫伏。

图 1 给出了一种运算放大器的简化等效电路,其中展示了本文讨论到的多种误差来源。规格参数应以本图为参考,才能预测其在闭环电路中的作用。对于单端放大器,可假定正极或同相输入端接地。

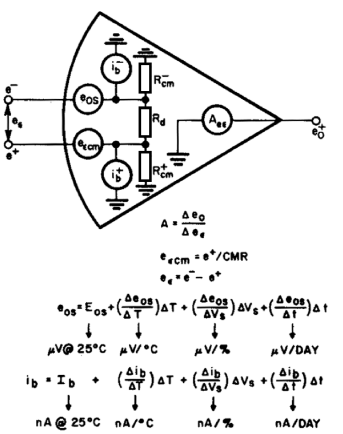


图 1　运算放大器等效电路

开环增益

根据定义,开环增益 A 指输出电压与输入端间误差电压 eε 之比(如图 1 所示)。一般地,仅 DC(A_o)处标明增益,但在许多应用中(比如 AC 放大器),增益随频率的变化也十分重要。基于此,我们给出了每个放大器的典型开环增益响应。多数放大器的开环增益响应可通过图 2 求出其近似值。

开环增益随负载阻抗(R_L)、环境温度和电源电压而变化。一般地,在额定负载与无负载条件下,开环增益的变化幅度不会超过 10 倍。多数运算放大器具有正增益温度系数,约为0.5 至 1%/℃,增益随电源而变化的幅度约为 2%/%。ADI 公司测定的所有开环增益均基于额定负载、25℃和额定电压。

图 3 所示为用于测量一定频率范围内的开环增益的实用电路。负输入端的分压器使误差电压的灵敏度增加 100 倍,因而可测量最高 100 万的增益。低频下,开环增益恒定不变;DC 增益可通过低频信号(约 5Hz)测量。低增益放大器(20 000 以下)不一定需要分压器,不建议用

于测量开环增益较低的高频增益。

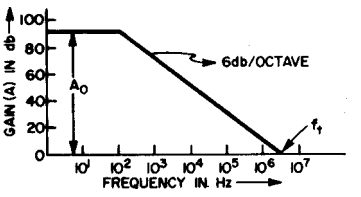


图 2　典型开环增益响应

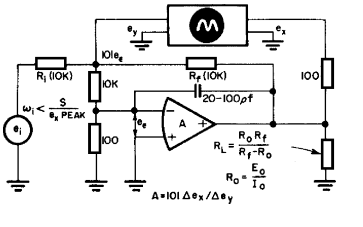


图 3　开环增益测试电路

即使在最好的情况下，噪声影响也是高增益测量的问题之一，必须十分小心，以有效地屏蔽测试电路。高频下，必须降低输出电压的幅度，以避免超过放大器的压摆率。因此，应调整输出电压，以使 e_x(峰值)＜压摆率/ω_i，其中，ω_i 为测试频率。

开环增益的意义

运算放大器很少使用开环，而是在放大器周围通过负反馈来提高电路精度。这就引入了另一个术语，即闭环增益(G)，表示带反馈电路的增益。图 4 中的简单反相放大器说明了这一点。

线性度、增益稳定性、输出阻抗和增益精度都可通过反馈量来改善。图 5 形象地展示了开环增益与闭环增益之间的关系。

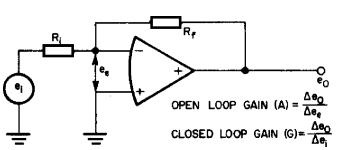


图 4　闭环电路

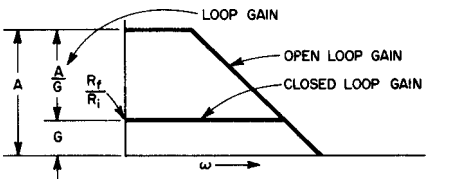


图 5　开环增益的确定

开环增益超出闭环增益部分被称为环路增益。(dB 减法等效于算术除法。)反馈对开环性能的提升与环路增益直接成比例。一般地，对于中精度，在目标频率下，开环增益应比闭环增益大 100 倍(即环路增益＝100)。对于较高精度，环路增益应大 1 000 倍或以上。举例来说，我们前面提到多数运算放大器的开环增益稳定性约为 1%/℃。若环路增益为 100，闭环增益稳定性应大于 100 倍，相当于 0.01%/℃。类似地，闭环输出阻抗应比环路增益为 100 的开环输出阻抗小 100 倍。

额定输出电压和电流

额定输出电压 E_o 指在额定输出电流下，在出现削波现象或过大非线性度之前的最大峰值

输出电压。这项指标在额定电源电压下测得;其他电源电压下,输出将在电源电压约 4 V 范围内摆动。另外,输出电压摆幅将在较低负载电流下略微加大。额定输出电流 I_o 指在额定输出电压下的最小保证电流值。可使用低于 E_o/I_o 的负载阻抗,但 E_o 会随之降低,失真可能增加,开环增益则会减少。在高频下驱动大电容负载会导致低负载阻抗,并可能超过额定输出电流。诸如图 3 或图 6 之类的简便电路都可用来测量 E_o 和 I_o。

单位增益小信号响应

单位增益小信号响应 f_t 指开环增益变成单位或零 dB 时的频率(见图 2)。其中,"小信号"表示,在一般情况下,在高频下无法取得大的输出电压摆幅,因为压摆率限制会导致失真。因此,在高频下测量 f_t 和使用放大器时,必须对输出电压摆幅加以限定,避开压摆率限制。这就意味着,在单位增益频率 f_t,下,正弦信号的峰值输出电压必须低于 $S/2\pi f_t$,其中 S 表示压摆率。

对于各输入端具有对称响应的放大器,f_t 既可通过图 6 所示反相电路进行测量,也可利用图 7 所示同相电路加以测量。诸如斩波稳定放大器或宽带放大器之类采用前馈设计的器件而言,仅在负输入端具有较快响应,这就限制了反相电路的测试和使用。请注意,图 6 中,受反馈网络加载的影响,闭环单位增益响应约为开环单位增益响应的一半。除此以外,较大反馈电阻值,如果搭载杂散电容,可能导致闭环响应降低,因而,R_f 的值就应尽可能小,其限度由输出电流能力 I_o 设定。

有时,f_t 被称为单位增益带宽积,即可基于该数值预测其他频率下的开环增益。然而,只有带 6 dB/倍频滚降的放大器,增益带宽积才是常数。对于快速滚降放大器,增益带宽积随增益而增加,为此,我们发布了开环响应曲线,以形象地展现各频率下的典型增益。

全功率响应

运算放大器的大信号和小信号响应特性因动态非线性度或瞬间饱和而存在巨大差异。放大器对大信号的响应速度慢于小信号带宽特性的预测速度。造成大信号响应限制的最主要因素是输出级中的压摆率限制。驱动电路的动态范围限制了电路和晶体管电容的充电和放电速度。由于输入级过载或共模电压压摆率限制,瞬间饱和也可能出现在放大器的输入级中,但与输出级饱和相比,这并不是个问题。

全功率响应 f_p 指在单位闭环增益下测得的最大频率,并可获得额定负载下且压摆率限制不会导致失真时,正弦信号的额定输出电压 $\pm E_o$。请注意,本参数与增益随频率而下降时的"响应"并无关系。相反,该参数仅指输出信号中由压摆率限制导致的失真。对于正弦信号,电压变化的最大斜率或速率发生在零交越时,并与峰值幅度和频率呈比例关系。

可见，压摆率 S 和全功率响应 f_p 的关系大致可通过公式(1)表示：

$$\left.\frac{de_o}{dt}\right|_{max} = 2\pi f_p E_o = S \qquad (1)$$

当电压摆幅降至额定输出 E_o 以下时，工作频率可能会按比例升高，而不超过压摆率 S。在限定范围内，工作频率接近单位增益带宽 f_t，相应电压信号则决定“小信号”单位增益响应的最大峰值幅度。图 6 或图 7 所示电路可用于测量全功率响应，具体取决于测量的是反相还是同相参数。在输出级动态饱和是主要压摆率限制因素时，两种电路都将给出相等的结果。对于极快响应放大器，负载电容和/或从输出端到负输入端的电容将导致明显的压摆率限制，从而减慢全功率响应。其原因是在这些电容充电时放大器输出电流饱和，因此，此类电容的值必须较低。

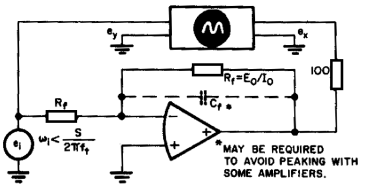


图 6　用于测量 f_t、f_p、S、T 的反相电路

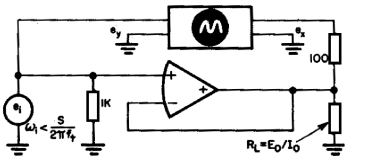


图 7　用于测量 f_t、f_p、S、T、E_{cm} 的同相电路

输出失真可通过输出端的失真计，也可通过观测示波器上的利萨茹(Lissajon)图形来测量。对于决定全功率响应限制的失真水平，业内缺乏一个公认的标准值，但是，1%至 3%是比较合理的。在此，需要注意的是，闭环输出失真取决于反馈或环路增益量，也取决于测量得到的闭环增益。全功率响应一般在单位增益下，即环路增益最高时进行测量。对于同一全功率响应频率，在较高闭环增益下，输出失真会增加。

在许多应用中，因超过全功率响应而导致的额外失真一般可忽略不计。然而，经常被忽略的一种更严重的效应是，因非对称反馈波形整流，或者因在求和点向输入级载入过多大失真信号而导致超过全功率响应时，可能会产生直流失调电压。

测量全功率响应时的这些细微之处以及伴随副效应表明，图 8 所示电路是更好的测试电路。通过观测示波器上求和点的误差电压，可以更容易地检测到失真信号，可以消除测量中的信号发生器失真，并可轻松观察到频率性直流失调。

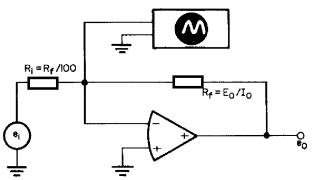


图 8　测量全功率响应

压摆率

以上各节谈到了导致压摆率限制的原因。压摆率 S 通常表示为 v/μs，表示大阶跃变化输

出电压的最大变化率。

等式 1 是一种测量压摆率的简便方法，先测量全功率响应 f_p，然后再计算 S。尽管对多数应用中的多数放大器来说，这种测试法都可以产生可用的结果，但等式 1 所示关系并不适用于所有情况。首先，压摆率是输出电压的非线性函数，而等式 1 测量的仅是零伏特输出下的压摆率。在多数应用中，这种二阶效应通常可以忽略不计。然而，对于某些放大器而言，尤其是快速响应类放大器，压摆率可能高于基于 f_p 的预测值。这类情况下，f_p 受到压摆率之外的因素的限制，例如因大高频误差电压整流导致的直流失调误差。

测量压摆率的一种更直接的方法是，向图 6 或图 7 中的输入端注入低频方波(约 100 Hz)(这种方波会在输出端导致全电压摆幅)，然后观测示波器上从 10%至 90%的上升时间(见图 9)。必须使用小反馈电阻，以避免杂散电容导致压摆率恶化。

在应用运算放大器时，请记住，上升时间超过放大器压摆率的重复输入波形将在求和点产生电压尖峰。这些尖峰通常具有非对称性，而且一般通过放大器输入电路进行非对称斩波，这两种效应之一或者两种效应同时将在输出端导致直流失调。

过载恢复

过载恢复$_T$ 指输出电压从饱和状态恢复到额定输出电压 E_o 时所需要的时间。在本测试中，与图 6 或图 7 所示电路使用的是一个输入方波，其电压经调整，比放大器输出端饱和所需电压大 50%。方波频率应调整至 100 Hz 左右，输入输出信号应在双踪示波器上进行比较，如图 9 所示。

在一些放大器中，当输入电路中存在大阻抗(大于 50 kΩ，图 6 中的求和阻抗或图 7 中的源输入)时，过载恢复将增加。已发布的规格参数适用于低阻抗，其前提假设是，过载恢复不会因反馈网络中的杂散电容而恶化。

正常情况下，过载恢复时间约持续 1 ms。在反相配置中，可增加外部钳位电路来改善过载恢复，如图 10 所示。该电路可防止输出饱和，从而避免过载恢复导致延迟。正常工作的唯一限制是，输入电流(e_i/R_i)须大致低于额定输出电流 I_o 与负载电流之差。钳位电路不能配合同相和差分配置使用。

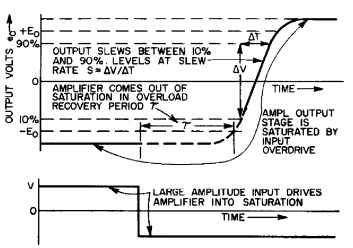


图 9　过载恢复和压摆率示意图

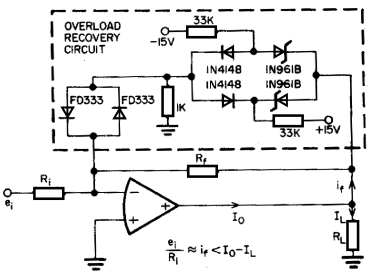


图 10　±10 V 外部钳位电路

初始失调电压

失调电压 e_{os} 指任意温度、电源电压和时间下，输入端为使输出端归零而需要零源阻抗提供的电压(见图 1)。初始失调电压 E_{os} 指 25 ℃及额定电源电压下的失调电压。在多数放大器中，都提供了一定机制，用以通过外部调整电位计将初始失调调整为零。有些放大器采用内部调整方式，以便保证初始失调(通常为±1 mV)得到一定量的最大限制，换言之，在某些应用中，外部调整电位计可以消除不用。应客户特殊要求，ADI 公司提供的任何放大器均可内部调整至±1 mV 初始失调或更低。初始失调可通过图 11 所示电路进行测量，其中，利用相应的固定电阻取代了外部调整电位计。在应用电源电压后，失调电压存在预热漂移，因此，建议让放大器稳定至少 15 min 后才进行测量。

初始偏置电流

偏置电流 i_b 指任意温度、电源电压和时间下，假设零共模电压的情况下，输入端为使输出端归零而需要无限源阻抗提供的电流。对于差分放大器，负输入端的偏置电流表示为 i_b-，正输入端表示为 i_b+。对于单端放大器，与斩波稳定单元一样，偏置电流仅指负输入端的电流。

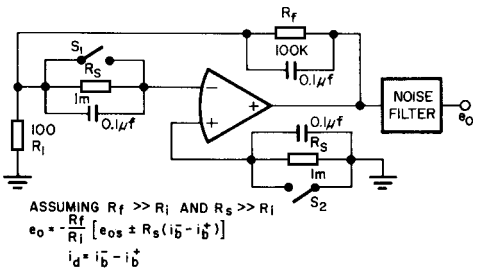
初始偏置电流 I_b 指在 25 ℃、额定电源电压和零共模电压下，在任一输入端测得的偏置电流。表达式(0，+)或(0，−)表示，未使用内部补偿来降低初始偏置电流，即极性始终是已知的。正负号表示为使初始偏置电流归零，而需要将外部补偿电阻连接至哪个电源电压。表达式(±)表明，已通过内部补偿机制来减少初始偏置电流，且残留偏置电流可能是任一极性。一般地，补偿初始偏置电流对偏置电流温度系数几乎不产生影响。我们利用图 11 所示电路来测量初始偏置电流。

初始差分电流

根据定义，差分电流* i_d 表示在零共模电压下，各输入端为使输出端归零而需要无限源提供的偏置电流之差。差分放大器的输入电路一般呈对称性，因而，各输入端的偏置电流倾向于相等，且倾向于随温度和电源电压而变化。通常情况下，若未对初始偏置电流进行补偿，差分电流比任一输入端的偏置电流低 3 至 5 倍。如果各输入引脚到接地引脚的阻抗相平衡，则失调和漂移误差与差分电流而非偏置电流成比例。在多数应用中，如果各输入端的外部阻抗相平衡，则在初始偏置电流采用内部补偿机制的情况下，使用放大器并无明显优势可言。初始差分电流 I_d，即在 25 ℃及额定电源电压下测得的差分电流，可通过图 11 所示电路进行测量。

---

* 以前称为失调电流。



Parameter	Switch Position S_1	Switch Position S_2	Output Voltage
e_{os}	Closed	Closed	$e_o = -(\frac{R_f}{R_I})e_{os}$
i_b^-	Open	Closed	$e_o = -(\frac{R_f}{R_I})R_S i_b^-$
i_b^+	Closed	Open	$e_o = -(\frac{R_f}{R_I})R_S i_b^+$
i_d	Open	Open	$e_o = -(\frac{R_f}{R_I})R_S i_d$

图 11　失调电压、偏置电流和差分电流的测试电路

温度漂移

失调电压、偏置电流和差分电流都会随温度而变化或从其初始值“漂移”。到目前为止，这是多数应用中最重要的误差源。这些参数的温度系数，即 $\Delta e_{os}/\Delta T$、$\Delta i_b/\Delta T$ 和 $\Delta i_d/\Delta T$ 均定义为在指定温度范围内的平均斜率，通过减去温度范围端点的失调值，再除以温度变化得出。一般而言，漂移是温度的一种非线性函数，极端温度下的斜率比正常室温下大。温度漂移系数通过图 11 所示电路测量。放大器用来升压其自身的低电平输入失调信号，使其在输出端达到便于测量的电压水平。增益由比率 R_f/R_i 确定。必须选择电流采样电阻 R_s，以使电压漂移小于差分电流引起的漂移，即 $R_s \times \Delta i_d/\Delta T >> \Delta e_{os}/\Delta T$。或者，必须从电流漂移数据中减去电压漂移。

使用发布的电压漂移参数的一个问题在于，这种数据仅适用于静态温度条件，其中，假定模块的温度是均匀的。多数差分放大器的失调电压对热梯度十分敏感，因为漂移性能取决于各输入差分对的晶体管能否消除其中的较大失调。因此，在存在热梯度的环境中，失调电压可能超过基于漂移系数的预测值。这种情况下，在较窄温度范围内取得低漂移是非常关键的，因此，建议对放大器进行隔离或屏蔽处理，以确保温度的均匀性。偏置电流不会受到热梯度和差分电流的显著影响，即使受到影响时，其对敏感度也不如失调电压。

对于 FET 和变容二极管电桥放大器，温度每升高 10 ℃，其偏置电流和差分电流将提高一倍，因此，若非是较窄的工作温度范围，线性化漂移系数意义不大。

电源电压灵敏度

失调电压、偏置电流和差分电流同样会随电源电压而变化。通常，与温度漂移相比，这种效应导致的误差可以忽略。静态或直流电源电压系数 $\Delta e_{os}/\Delta V_s$、$\Delta i_b/\Delta V_s$、$\Delta i_d/\Delta V_s$ 通过图 11 所示电路测量，其方法是将电源电压分别改变±1 V。

一种常见误解是，如果对正负电压变化幅度相同的电源进行跟踪，可以改善电源电压耦合性能。一般而言，跟踪电源并无实际用处，因为正电源电压系数通常比负电源电压系数大得多。电源上的交流噪声和纹波抑制性能不如静态或直流抑制，但对几乎所有放大器而言，在较宽频率范围内，交流抑制将好于 1 mV/V 或 60 dB。

漂移与时间

随着器件老化，失调电压、偏置电流和差分电流会随时间而变化。由于存在不可避免的延迟，所以难于获得长期的静态数据。但是完全可以说，发布的放大器时间漂移参数不会线性累积。例如，斩波稳定放大器(是目前在长期稳定性方面表现最好的放大器类型)的电压漂移通常为 1 μV/天，而在一年内，30 天的累积漂移一般不会超过 5 μV 或 15 μV。

差分输入型放大器的长期电压漂移主要取决于输入差分对中集电极电阻的老化。折合到输入端的老化系数约为集电极电阻变化的 300 μV/%。碳素电阻在一年中很可能会老化 1% 或 2%，结果导致失调电压变化 300 μV 至 600 μV。若将金属薄膜电阻用于集电极电阻则可极大地提高长期稳定性，此时基极发射极电压老化成为决定性因素。对于金属薄膜电阻，晶体管放大器的失调电压约为 100 μV/年，而 FET 放大器的老化程度略大于此值。

在采用内部初始电流补偿机制的情况下，差分输入放大器的长期偏置电流稳定性同样取决于电阻稳定性。这种情况下，通过数兆欧的碳素电阻(因为市场上没有大值金属薄膜电阻)提供约 90%的基极偏置电流。如果此类电阻变化 1%，则额定初始偏置电流将变化 9%左右，这一幅度可能具有显著意义。因此，我们可以得出以下结论，无内部初始电流补偿机制的放大器具有更稳定的偏置电流。在这些条件下，长期偏置电流稳定性主要取决于晶体管或 FET 器件的稳定性，该值可能好于 1%。

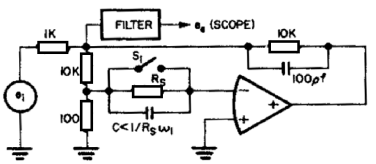
输入阻抗

差分输入阻抗 R_d 指两个输入端间在 25 ℃时测得的阻抗，其前提假设是误差电压 e_ε 为零或极近 0 V(见图 1)。对于单端放大器，R_d 为输入阻抗，因为正输入端接地。近似地，动态阻抗可通过与 R_d 并联的电容 C_d 表示。

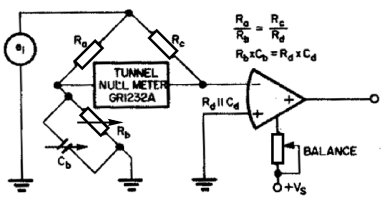
差分输入阻抗是测量难度最大的参数之一，对于高增益、高阻抗类放大器尤其如此。一般

地，这种测量只能在实验室条件下由经验丰富的工程师进行，并需采用特殊实验设备，以避免噪声影响。因此，包括 ADI 在内的多数公司很少基于生产线来测量该参数。幸运的是，我们并不需要掌握精确的 R_d 知识，因为对于多数电路而言，只要 R_d 大于外部反馈阻抗，其值对闭环性能并无显著影响。

图 12 中的电路展示了在显著降低噪声的情况下测量 R_d 的原理。这些电路实际测量的是与负输入共模阻抗并联的 R_d。然而，共模阻抗通常比 R_d 大 10 至 100 倍，因此结果导致的误差可以忽略不计。



设定 e_i，在 1 至 5Hz 范围内，加大 R_S，直到开启 S_1，将 e_o 提高 2 倍。则有，$R_S=Rd$



平衡直流输出将 e_i 降至最小电压和频率值

图 12　差分阻抗测试电路

共模阻抗 R_{cm} 指各输入端与接地或共用电源间的阻抗，额定温度为 25 ℃(见图 1)。对于多数电路，除为求和点增加电容以外，负输入端的共模阻抗 R_{cm^-} 并无显著意义。然而，正输入端的共模阻抗 R_{cm^+} 可设定同相配置中闭环输入阻抗的上限。动态阻抗可表示为与 R_{cm} 并联的电容 C_{cm}，R_{cm} 通常在正输入端工作于 5～25 pf 之间。

图 13 所示电流可用于测量最高达 500 MΩ 左右的 R_{cm^+}。使用范围为 1～5 Hz 的振荡器频率，并调整 R_s，使输出端降低 10%，则有 $R_{cm^+}=9R_s$。阻抗超过此值时，建议用 PA 级电流测量仪取代电阻 R_s，并将直流偏置电流作为共模电压的函数进行测量。

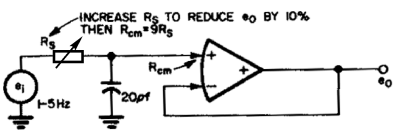


图 13　共模阻抗测试电路

共模阻抗同时是温度和共模电压的非线性函数。对于 FET 放大器，温度每上升 10 ℃，共模阻抗降低两倍。

作为共模电压的函数，R_{cm} 定义为在 0～$\pm E_{cm}$(最大共模电压)间变化的共模电压的平均阻抗。关于某个大共模电压的增量 R_{cm} 可能远远小于额定平均值 R_{cm}，尤其是 FET 输入放大器。

输入端间最大电压

在多数工作条件下,反馈使输入端间的误差电压 $e\varepsilon$ 保持在接近 0 V 的水平。然而,在诸如电压比较器或者输入电压超过输出端饱和所需电压之类的应用中,输入端的电压可能较大。E_d 表示在不导致放大器永久性损坏的情况下,可以在输入端间应用的最大电压。在输入端放置并联的背对背二极管为保护放大器的一种方式。

最大共模电压

对于差分输入放大器,两个输入端的电压均可升至地电位以上。共模电压 e_{cm} 表示在两个输入端电压相同时,各输入端高于地电位的电压。E_{cm} 指在输出端出现削波现象或过大非线性度之前,输入端的最大峰值共模电压。E_{cm} 决定了电压跟随器连接的最大输入电压(见图 7)。

E_{cm} 通过图 7 所示电路进行测量,其方法是提高峰值输入电压(正弦波),直到在滤波器上发现失真(约 1%至 3%)为止。输入信号频率必须远远低于同相输入端的全功率响应频率 f_p。

共模抑制

理想的运算放大器仅对输入端之间的差分电压($e^+ - e^-$)作出响应,且在共模电压下(即两个输入端电位相同时)不产生输出。然而,由于正负输入端的增益略有差异,因而不会从输出端完全减去共模输入电压。如果我们将输出共模误差电压折合到输入端(除以增益),并称之为输入共模误差电压 $e\varepsilon_{cm}$,则共模抑制(CMR)可定义为共模电压与共模误差电压之比,即 $CMR = e_{cm}/e\varepsilon_{cm}$。CMR 有时表示为 dB,即取 20 倍比值对数(基数为 10)。在图 1 的等效电路中,共模抑制导致的误差可通过与输入端串联的电压发生器 $e\varepsilon_{cm}$ 表示。请注意,任一输入端接地时,共模误差将归零。因此,反相配置不存在共模误差,因为其正输入端接地。可见,CMR 只会给同相和差分配置带来问题,这两种情况下,共模电压的变化与输入信号具有直接的比例关系。此时,$e\varepsilon_{cm}$ 是一种基本的测量误差,会影响到整个电路的精度。

例如,如果向图 14 所示电路的输入端注入 10 V 信号 e_I,则共模电压 e_{cm} 等于输入电压 e_i。对于 5,000 或 74dB|CMR 的放大器来说,这会导致 2mV 的共模电压 $e\varepsilon_{cm}$,即 0.02%的测量误差。

由于共模电压误差 $e\varepsilon_{cm}$ 可能是共模电压的高非线性函数,并会随温度而变化,进一步增加了精确测定 CMR 的难度。FET 输入放大器尤其如此。如图 15 所示,ADI 公司发布的 CMR 参数为平均值,假定在最大共模电压($\pm E_{cm}$)下测得的端点值。但某些较大共模电压的增量 CMR 可能低于额定的平均 CMR 值。事实上,如果共模误差为共模电压的线性函数,且 CMR 不受温度的显著影响,则该误差源不会引起严重后果。其原因在于,线性 CMR 误差可视为增

益误差，可通过调整闭环增益来补偿。因此，在许多应用中，共模误差 $e\varepsilon_{cm}$ 与共模电压的线性度通常比 CMR 本身更重要。

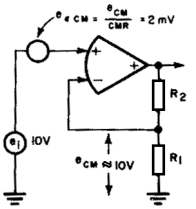


图 14　共模电压示意图

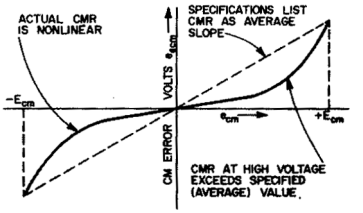


图 15　共模误差与共模电压

图 16 中的电路提供了测量 CMR 以及共模误差非线性度的一种独特方法。示波器屏幕将重复图 15 中的图形。浮动电源允许使用单端示波器，而且几乎任何稳压电源都拥有浮动输出并有充分的隔离。发布的 CMR 规格参数仅适用于直流输入信号，因此，该参数应基于 5 Hz 或更低的信号频率进行测量。较高频率下的 CMR(虽然规格参数中并未提供保证)也可通过该电路进行测量。我们进一步假设，测试电路及应用的外部电路阻抗均小于共模阻抗，以避免阻抗失衡造成额外的共模误差。

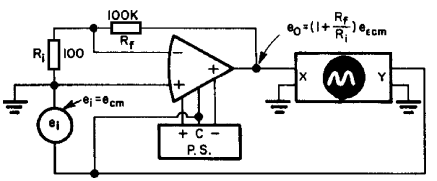


图 16　共模抑制测试电路

输入噪声

理论上，就像失调电压和偏置电流一样，输入电压和电流噪声特性是可以测量、标定和分析的。事实上，失调电压和偏置电流漂移可视为发生于极低频率下的噪声。为此，在图 1 所示等效电路以及图 11 测试电路中，用等效电压噪声发生器 e_n 代替 e_{os}，将用等效电流噪声发生器 i_N^- 和 i_N^+ 取代 i_b^- 和 i_b^+。与直流漂移相比，测量和标定噪声的主要差异在于必须考虑带宽因素。低频下(100 Hz 或以下)，1/f 噪声大行其道，意即根周期噪声与频率成反比关系。在中频下，根周期噪声保持不变或为“白噪声”。

为测量噪声，在图 11 所示电路的输出端增加了一个锐化截频通带滤波器。另外，必须调整阻抗、增益和电容，以确保放大器和外部反馈组件均不限制测量的噪声带宽。对于极低电流

噪声，宽带测量难度极大，因为杂散电容与提升灵敏度的大采样电阻值之间存在交互作用。

一般要进行两次噪声测量。通过带状记录器测量 0.01～1 Hz 带通中的低频噪声，并标定为不确定性为 3σ 的峰峰值，意即观测峰峰排除值中的 99％位于指定限度以内。通过 VTVM（最好为真正的均方根型号）测量 5 Hz～50 kHz 带通中的宽带噪声，并标定为均方根值。当然，为了避免电源线路频率和无线电频率的影响，在这类测量中必须采取屏蔽措施，这一点至关重要。

AN－358 应用笔记
噪声与运算放大器电路

作者：Lewis Smith　D. H. Sheingold

简　介

即使是考虑到运放所有的已知及未知阻抗负载，运算放大器的输出中始终含有无法基于输入信号和完全已知的闭环传递函数进行预测的信号。这种不确定信号被称为噪声。导致噪声产生的因素可能是放大器电路本身，可能是其反馈环路中使用的元件，也可能是电源；噪声也可能从附近(或较远的地方)的噪声源耦合或感应至输入、输出、地回路或测量电路之中的。

无疑，设计人员对噪声的关注程度取决于两点：① 电路在目标频段所要达到的分辨率；② 避免噪声转移至非直接相关频段。由于运算放大器多用作前置放大器和高精度信号处理器，运算放大器电路的精度日益受到关注。

我们深知，试图全面且严格地分析处理噪声现象是愚蠢且毫无用处的事情，为此，本文将提供一些实用工具，用于了解、表征、计算和降低放大器直接相关的噪声。对于像接地引线、输出引线中的耦合及感应噪声，我们只将简略提及，并给出一些简单的建议，如注意屏蔽、引线保护和接地电路设计等，这些都属于系统设计和“良好电路实践”[1]的范畴。

从噪声角度来看，运算放大器具有独特的优势，完全适用于低压和高精度电路，因为：

① 可以选择特定的放大器传递函数，使其仅允许目标频段通过。

② 可以从具有不同噪声特性的众多型号中选择适应具体需要的放大器，以便在目标频段内获得近乎理想的特性。

③ 如果噪声源已知且经过正确评估，则可预测各种放大器电路的噪声情况并达到足够的精度，从而为初步的手工设计提供依据，并具有一定的成功验证的可能性。

基本模型——电压噪声与电流噪声(见图 1)

可将差分运算放大器视为理想的无噪声放大器，其噪声电流源位于各输入引脚与共模地之间，噪声电压源实际与某一侧输入引脚串联。该模型与失调分析 2 中用到的 E_{OS}—I_{bias} 模型

非常类似，这不足为奇，因为可将 E_{OS} 和 I_{bias} 视为直流噪声源，可按时间、温度等参数进行调制。在多数实际应用中，可将噪声电压源和噪声电流源视为彼此独立的。如果暂时忽略电路和放大器的动态范围因素，就如 E_{OS} 和 I_{bias} 一样，噪声的瞬时电压分量可通过低阻抗、高增益电路进行测量(见图 2)，而瞬时电流分量则可在一个很大(理想地“无噪声的”)电阻中进行测量。如果 e_n 与 i_n 之间无交互作用，则噪声电压测量输出将与$(1+R_2/R_1)$成比例，而噪声电流测量输出则仅与 R_2 成比例。

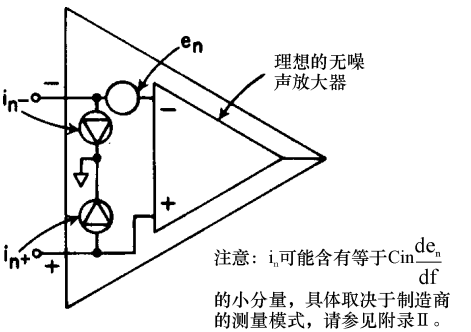


图 1　电压与电流噪声模型

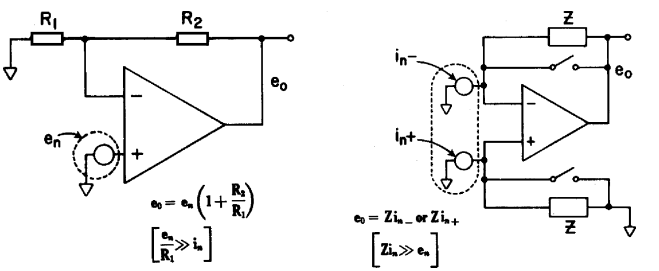


图 2　e_n 和 i_n 的基本测量法(窄带和点噪声测量中需使用滤波器)

请注意，这两类噪声的瞬时和(出现于放大器输出端)为：

$$e_0=\left(1+\frac{R_2}{R_1}\right)e_n+R_2 i_n \tag{1}$$

且在以下等式成立时，e_n 和 i_n 的相对噪声贡献相等：

$$\frac{e_n}{i_n}=\frac{R_2}{1+\frac{R_2}{R_1}} \tag{2}$$

即条件为：R_2 和 R_1 的并联等于 e_n 与 i_n 之比。当阻抗水平高于 e_n/i_n 时，电流噪声占据主导。e_n 和 i_n 均方根值之比有时被称为放大器在既定带宽下的“特征噪声电阻”，在选择与既定阻抗

相匹配的放大器时可当作实用的品质因素，反之亦然。

在已知电压和阻抗的情况下，可将从外部源耦合至放大器输入引脚的噪声视为附加性的电压信号，或当这种信号的产生取决于放大器的某种测量方式时，也可视为附加性电流信号。简示为图 3。

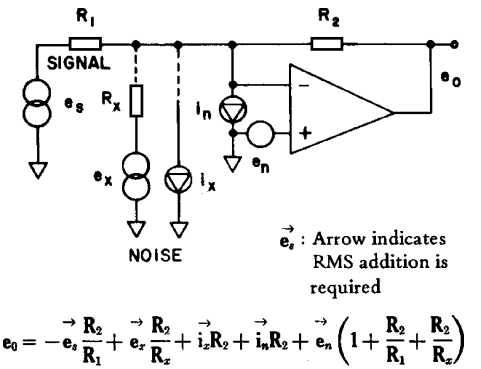


图 3　内部和外部噪声源的贡献

噪声增益与信号增益

图 4 所示为一种反相放大器的基本反馈模型，其中含有数个阻性输入引脚。对于较大的环路增益值(Aβ)，电压噪声的噪声增益实际为 1/β。如果 Aβ 不是远高于单位增益，则可使用以下更精确的表达式：

$$e_0 = \frac{1}{\beta}\left[\frac{1}{1+\frac{1}{A\beta}}\right]e_n \tag{3}$$

相对应的电流噪声表达式为：

$$e_0 = i_n Z_f\left[\frac{1}{1+\frac{1}{A\beta}}\right] \tag{4}$$

需要注意的是，对于无源反馈元件，1/β 不会小于单位增益值，而且对于任意输入信号，该值也大于闭环增益。因此，即使信号增益小于单位增益，或者信号带宽较窄，但 e_n 的总频谱将出现在输出端，其值至少等于单位增益。同时需要注意，一般情况下，当 A 和 β 均为动态表达式时，如果环路增益的相移一定程度上高于 90°，则放大器在接近 Aβ=1 时的频率范围处于欠阻尼状态，则该频率下的噪声增益的峰值可能高于单位增益很多，尽管信号增益在较低的频率时就会平滑滚降。图 5 为一种简单明了、易于理解的示例。

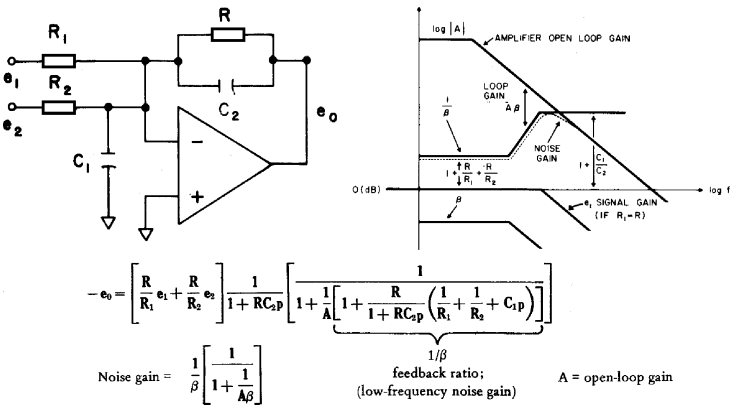


图 4　反馈电路分析

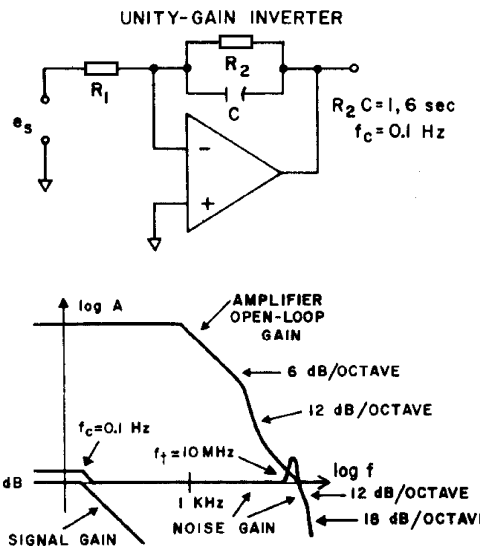


图 5　噪声带宽与信号带宽

噪声信号的组合

这个话题，我们稍后将深入讨论。不过，不妨记住以下基本概念：我们将来自不相关的源信号或噪声电压或电流的均方根值(例如，不同源的噪声或者来自同一源频谱不同部分的噪声)结合了起来，通过计算其平方和的平方根值实现加合。显然，较大数值会得到强调，较小数值将得到抑制。例如，若 X＝3Y，忽略 Y 时的误差仅为 5％左右。($\sqrt{1^2+3^2}=\sqrt{10}\cong 3.16\cong$

3.0×1.05).

读者注意:若要为运算放大器电路的"总均方根噪声"构建一种快速、简单、一致的预测模型,必须仔细阅读以下各节的内容。相关内容有一定难度,涉及多个主题,其最终的解决答案恐怕很难凭空猜测。无论如何,这些都是一些必要的背景知识,只要耐心阅读,还是很有意思的,并能给读者带来一些启示。如果您想看懂最终的技术,请坚持看完第 10 页。

如何表征噪声

周期性重复噪声可基于重现率、波形和幅度进行描写(如斩波器噪声)。不规则噪声则只能通过其波形和幅度进行描写,因为其变化无规律可言(在某种程度上来说,爆米花噪声属于此类)。无重复性波形的非周期性噪声(包括后文将讨论的所有随机噪声)一般通过其统计特性进行描述:均方根值、峰值和频率成分。

均方根值。多数随机噪声都存在以下特性:如果求平均值间隔较长,结果得到的均方根值具有较大的可重复性。因此,以均值法基于较长间隔求得的目标带宽均方根值,是确定这类随机噪声特性行之有效的方式。目前为止,这是厂商和客户都比较接受的估计噪声各因素的最简便方式。电压均方根值定义如下:

$$E_{rms}=\sqrt{\frac{1}{T}\int_0^T e^2\,dt} \tag{5}$$

其中:

E_{rms} = 均方根电压值;

T = 观测时间间隔;

e = 瞬时噪声电压。

其中参数替换为瞬时电流值 i,则得到 I_{rms},即均方根电流值。进行均方根测量时,必须使用"真均方根"计量仪,也可将交流平均值(正弦波均方根校准型计量仪)的读数乘以因数 1.13。

峰值。噪声也可表征为任意间隔观察到的最大正幅度与最大负幅度之差。在某些应用中,当峰峰值噪声可能限制系统性能时,可能需要采用峰峰测量法。然而,从实用角度来看,由于噪声幅度分布呈高斯分布,因此最高噪声幅度的概率最低(但不为零),难以重复测得峰峰值噪声。由于均方根值容易重复测得,而且是噪声数据公认的、最常用的表示方式,因此可利用下表估算在给定均方根的情况下,超过各种峰值的概率。

标称峰峰值	噪声超过标称“峰峰值”的比率
2.0×RMS	32%
3.0×RMS	13%
4.0×RMS	4.6%
5.0×RMS	1.2%
6.0×RMS	0.27%
6.6×RMS	0.10%
7.0×RMS	0.046%
8.0×RMS	0.006%

峰峰值与均方根(高斯分布)

一般观测到的峰峰噪声值在3×RMS与8×RMS之间,取决于观测者的耐心及可用数据量。在较高的强度下才能观测到示波器的踪迹,然而由于大量平均求值运算是在低强度完成,此时将产生一个较为接近均方根值的结果。另外,市场上用于自动测量这类参数的峰值幅度分布分析仪也日益增多。

干扰噪声与固有噪声

既定电路的噪声可分为两个基本类别,即干扰噪声(指自电路外部拾取的噪声)和固有噪声(指电路内部产生的噪声)。

干扰噪声可能具有周期性,可能不规则重复,也可能完全随机,通过以下预防措施,往往可以大幅减少(或防止)这类噪声。比如,采取预防措施针对由电源线频率和谐波、无线电广播站、机械开关电弧以及阻性电路中开关带来的电流或电压尖峰等所引起的电磁干扰进行改善。这类预防措施包括滤波、去耦、对引线和元件进行静电和电磁屏蔽、使用防护电位、消除地环路、对引线和元件位置方向重新排布、在继电线圈中使用阻尼二极管、尽可能选用低电路阻抗、低噪型电源和基准源等。振动引发的干扰噪声可通过机械设计改善。图6中的表格列出了部分干扰噪声源、其典型值及处理方式。

外部噪声源	典型值	典型处理方式
60 Hz 电源	100 pA	屏蔽、注意地环路、隔离电源
120 Hz 电源纹波	3 μV	电源滤波
来自饱和 60 Hz 变压器的 180 Hz 磁场影响	0.5 μV	调整元件方向
无线电广播站	1 mV	屏蔽
开关电弧	1 mV	对 5 至 100 MHz 元件进行滤波处理、注意地环路和屏蔽
振动	10 pA(10 至 100 Hz)	适当注意机械耦合、消除输入引脚附近的大电压引线(注:$i=\frac{d(Cv)}{dt}=C\frac{dv}{dt}+v\frac{dC}{dt}$
电缆振动	100 pA	使用低噪声(碳涂层电解质)电缆
电路板	比 10 Hz 低 0.01 至 10 pA/$\sqrt{cps}$	彻底清洁电路板、尽量使用特氟龙绝缘材料、采用适当的防护措施

图 6　典型的干扰噪声源

然而,即使所有干扰噪声均得到消除,仍然存在固有噪声。固有噪声通常本质上属于随机噪声,多出现在电阻和半导体元件中,如晶体管和二极管等。(非随机固有噪声的一个例子是斩波器稳压型放大器中的斩波器噪声。)电阻元件中产生的随机噪声被称为约翰逊噪声(也称热噪声)。半导体元件中产生的随机噪声可能属于以下三类之一:肖特基噪声(或称散粒噪声)、闪烁噪声(1/f 噪声)和爆米花噪声。

常见的随机噪声

约翰逊噪声。阻抗电阻部分存在的电子热扰动会使通过这些电阻的电荷发生随机运动,结果产生一种电压,其值等于电荷瞬时变化率(即电流)与相应电阻之积。理想的纯电抗不存在约翰逊噪声。

在带宽 B 下,电阻热扰动产生的约翰逊噪声电压可通过以下等式求得:

$$E_{rms}=\sqrt{4kTRB} \tag{6}$$

其中:

k=玻尔兹曼常数=1.374×10^{-23} J/K;

T=绝对温度,K;

R=电阻,Ω;

B=带宽,T/s。

室温下,单位进一步简化,以上表达式变成:

$$E_n = 0.03\sqrt{R \times B} \cong \frac{1}{8}\sqrt{R \times B}\ mV \quad (7)$$

其中：

R＝电阻，MΩ；

B＝带宽，T/s；

约翰逊通常表示为等效电流：

$$I_n = \frac{E_n}{R} = 0.13\sqrt{\frac{B}{R}} \cong \frac{1}{8}\sqrt{\frac{B}{R}}\ pA \quad (8)$$

通常情况下，就噪声源而言，放大器内部的约翰逊噪声不如半导体中产生的噪声重要；但是，它却是信号源和反馈电路贡献的主要噪声源，而此时的电阻值往往较高。在某些情况下，外部电路元件中的约翰逊噪声完全占据主导地位。例如，如果特定应用中的源电阻为10 MΩ，则选择低电压噪声类放大器毫无意义，因为来自该 10 MΩ 电阻的约翰逊噪声将成为输出端的主要噪声源，放大器输入端具有高电流噪声时除外。在本例中，1 kcps 带宽下的电阻噪声为 13 mv 均方根，相当于 1.3 pA 的电流噪声。

肖特基噪声。每当电流通过晶体管结时都会产生散粒噪声。该噪声一般表示为电流，结果无疑会使阻抗产生压降，如晶体管发射器电阻。散粒噪声的简便等式为

$$I_n = 5.7 \times 10^{-4}\sqrt{IB}\ pA \quad (9)$$

其中：

I＝结电流，pA；

B＝目标带宽，T/s。

在采用双极性输入晶体管的典型运算放大器电路中，输入晶体管基极电流通过基极－发射极结，会产生肖特基噪声分量，这是这类放大器等效噪声电流源的一部分。其他 P-N 结产生的噪声电流(运算放大器内部)，会除以相应跨导，在输入端产生等效噪声电压。

闪烁噪声(1/f 噪声)。在 100 Hz 以下的频率范围内，多数放大器会产生另一噪声分量，超过了约翰逊噪声分量和肖特基噪声分量，并成为此类频率下的主要误差源。闪烁噪声被认为是晶体管表面缺陷引起的结果。碳素电阻在传导大电流时，可能产生与晶体管闪烁噪声类似的噪声。(当电阻中有大电流通过时，为满足低频低噪声的需要，一种良好做法是使用金属薄膜或绕线电阻)。

闪烁噪声在不同频率下的噪声贡献并不相等。这类噪声的频谱噪声密度(定义见下文)通常表现为－3 dB/倍频程斜率。

爆米花噪声。有些晶体管，尤其是那些采用集成电路单芯片结构(基于某些制造商的工艺)的晶体管，会在两个 h_{fe} 值之间不规律抖动，结果导致额外的基极电流噪声，其波形如图 7 所示。因而，多数高性能放大器的成本还包括为清除含有存在这种效应的晶体管元

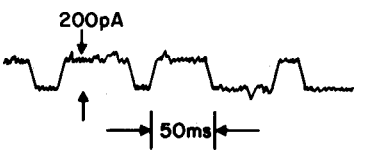


图 7　典型“爆米花”噪声

件或 IC 而进行的测试开销。

下期发布

建立时间。基于 1968 年在 NEREM 上发布的一篇论文，本文将讨论影响高精度运算放大器电路速度的延迟和误差因素，及其对实用电路设计人员和测试人员的意义。同时将讨论数模转换器电路中的“毛刺”现象。文章还将就精密缓冲电路所用运算放大器的开环响应中 6 dB/倍频程斜率的偏离值对建立时间的影响提出一些重要结论。

噪声密度频谱

噪声存在于频谱各个部分，电阻或放大器的噪声贡献因观测频率范围而不同。描述噪声特性最有效的方式是噪声密度频谱图，其中，噪声表示为频率的函数，通常表示在对数－对数坐标轴上。

在既定频率 f 下，频谱噪声密度 e_n 定义为均方电压基于频率的变化速率的平方根。相反，既定频段下的均方根值为频谱噪声密度在给定频段下平方的定积分再开方。

$$e_n^2 \equiv \frac{d}{df}(E_n)^2 \tag{10}$$

$$E_n = \sqrt{\int_{f1}^{f2} e_n^2 df} \tag{11}$$

由于平均功率与 E^2 成比例，该概念可以更加简单地表述为：e_n^2 与每周期每秒噪声功率的变化成比例。因此，e_n 表示为噪声电压/(平方)根周期(/秒)。

根据公式(11)，我们可以看出，为了估算积分并算出实际均方根噪声电压，需要频率下限 f_1 和上限 f_2，同时还需了解 e_n 随频率变化的方式。ADI 144 型器件的典型频谱密度坐标图(含 e_n 和 i_n)如图 8 所示。

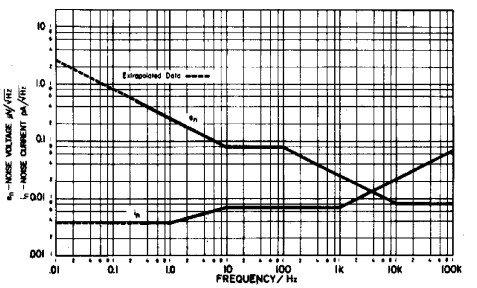


图 8　噪声频谱密度 ADI 型号 144(经济型 FET 放大器)

常见密度频谱配置

白噪声。在白噪声频谱中，e_n 恒定不变，为频率的函数。可见，通过理想的锐截止滤波器在既定带宽下测得的均方根值为：

$$E_n = \sqrt{\int_{f1}^{f2} e_n^2 df} = e_n \sqrt{f_2 - f_1} \tag{12}$$

由于 $f_2 - f_1$ 定义了一种带宽(参见 6、7、8、9 四个公式中的 B)，显然，约翰逊噪声和肖特基噪声均为白噪声，且约翰逊噪声的 e_n 为 $0.13\sqrt{R}$mV/根周期或 $0.13\times\sqrt{1/R}$pA/根周期(R 的单位为 MΩ)，肖特基噪声为 $5.7\times10^{-4}\sqrt{I}$pA/根周期(I 的单位也为 pA)。

如果 f_1 低于 f_2 的 10%，则适用于 f_2 至“直流”范围内的所有白噪声(其误差小于 5%)的简单表达式为：

$$E_n = e_n \sqrt{f_2} \tag{13}$$

粉红噪声。粉红噪声是应用了理想的 1/f 噪声概念的通用术语，其中，e_n 与 $\sqrt{1/f}$ 完全成比例，可表示为：

$$e_n = K\sqrt{\frac{1}{f}} \tag{14}$$

K 表示 f=1 Hz 时的 e_n 值。

f_2 与 f_1 之间频段的均方根噪声可通过将公式(14)代入公式(11)计算得出：

$$E_n = K\sqrt{\int_{f1}^{f2}\frac{df}{f}} = K\sqrt{\ln\left(\frac{f_2}{f_1}\right)} \tag{15}$$

在 e_n 与频率的对数－对数坐标图中，斜率为－3dB/倍频程(e_n^2 与频率的斜率为－6 dB/倍频程)。由于粉红噪声的均方根值取决于定义目标频段的频率比，每个倍频程或十倍粉红噪声将与每个其他倍频程或十倍单位具有相同的均方根噪声成分。

可以在 1 Hz 之下九十倍衰减范围内计算一下均方根粉红噪声(10^{-9} Hz≌1 周期/30 年)。如果粉红噪声在 0.1～1 Hz 十倍频程范围内的均方根值为 1 mV，则全部九十倍频程内的总均方根噪声为 $\sqrt{9\times1^2}=3$ μV。

这就意味着，随着频率下限 f_1 接近极小值(直流)，均方根粉红噪声(及理想闪烁噪声)的作用将低于环境因素、元件老化或元件寿命等导致的漂移。

散粒噪声。如果我们将频谱分成足够窄的点或区间，Δf_1、Δf_2、Δf_3 等，以使个点的 e_n(或其“均”值)恒定不变，则可通过等式(11)利用增量逼近法来估算均方根噪声 E_n 整个区间的均方根噪声，也可简单表示为各增量区间噪声的平方和的平方根：

$$E_n = \sqrt{e_{n1}^2\Delta f_1 + e_{n2}^2\Delta f_2\cdots} \tag{16}$$

如果所有区间均=Δf，则等式(16)可简化为

$$E_n = \sqrt{\Delta f}\sqrt{e_{n1}^2 + e_{n2}^2 + \cdots} \quad (17)$$

滤波器波裙误差。以上有关频率成分的讨论假定，可以通过完美的锐截止滤波器，按频段将噪声源的贡献相加。然而，在实际电路中，常见滤波器响应为单个时间常数(超前或滞后)。在超过其标称截止频率的频段下，此类滤波器仍具有较大响应。例如，为了考虑以高于 f_2 的频率通过截止频率为 f_2 的一阶滞后滤波器的白噪声，用计算整个频段低于 f_2 的均方根白噪声的等式(13)时必须再乘以 1.26。实际上，“噪声带宽”为 $f_2\pi/2$，而且如果忽略以低于滤波器波裙(超过截止频率)的频率通过的噪声，结果会产生 26%的误差。然而，需要注意的是，因忽略更高阶滤波器的波裙而导致的误差远远低于此值。6 dB/倍频程波裙本身的均方根贡献为 $0.76e_n\sqrt{f_C}$。

读者注意：感谢您耐心阅读至此。现在，您已来到此次长篇讨论的重点：一种图形技术，可用于轻松预测运算放大器电路的噪声频谱和总噪声。我们通过对相关背景知识的了解，加之运用频谱密度坐标图表示电压和电流噪声的方法，又讨论了反馈放大器电路的闭环增益和阻抗水平及特定的逼近法。

相关要点小结

① 在每个倍频程或每十倍频谱下，粉红噪声贡献相等的均方根噪声增量。各增量为 1.52K/倍频程或 0.83K/倍频程，其中，$K = e_n$ 或 $i_n/1\ Hz$。

② 带宽上下限比例大于十倍时，白噪声的带宽基本等于带宽上限。

③ 由于加上了平方和的平方根，两个不相关噪声信号中较大的均方根值将基本等于其两个信号之和，条件是较大值至少为较小值的 3 倍(即如果其比值的 20log 大于 10 dB)。

④ 放大器电路中随机频谱中不同因素的噪声不相关，因而可通过平方和相加再开方。

“粉红噪声正切”原理

考虑图 9，其中展示了任意输出噪声频谱图，采用对数电压与对数频率坐标。这完全是随意选择，仅仅是为了举个例子。注意，这可能是通过在对数坐标上将放大器闭环增益(即真实噪声增益)叠加 e_n 而得到的(实际上是得到其乘积)。

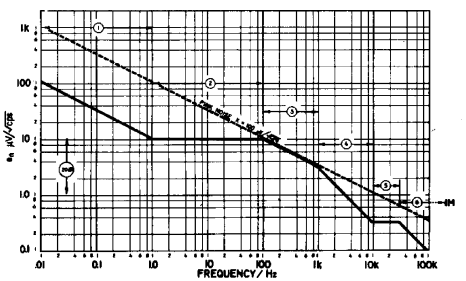


图 9

首先,我们基于上节观点算出各频谱段的噪声。

区间	均方根噪声	原　因
1	22 μV	粉红噪声,20 倍频,$\sqrt{2}\times1.52\times10$
2	100 μV	白噪声,20 倍频,$10\times\sqrt{100}$
3	152 μV	粉红噪声,10 倍频,$1.52\times\sqrt{100}$
4	72μV	6 dB/倍频程波裙,$0.76\times3\times\sqrt{1\ 000}$
5	42μV	白噪声,$0.3\times\sqrt{20\ 000}$
6	40μV	6 dB/倍频程波裙,$0.76\times0.3\ \sqrt{30\ 000}$

这些噪声的均方根之和为

$$\sqrt{152^2+100^2+72^2+42^2+40^2+22^2}=205\ \text{mV}$$

需要指出,接近 K=100 处粉红噪声特性切点的噪声部分,其平方和的平方根为

$$\sqrt{152^2+100^2+72^2}=196\ \text{mV}$$

进行深入讨论之前,我们先看看图 10 中的示例,其中所示为另一种响应。噪声记录如下:

区间	均方根噪声	原　因
1	8 μV	粉红噪声,30 倍频,$K=3.16\sqrt{3}\times3.16\times1.52$
2	126 μV	白噪声和波裙(6 dB/倍频程)$1.26\times1.0\times\sqrt{10^4}$
3	45 μV	白噪声,$0.1\times\sqrt{200\ 000}$
4	42 μV	6 dB/倍频程波裙,$0.76\times0.1\ \sqrt{300\ 000}$

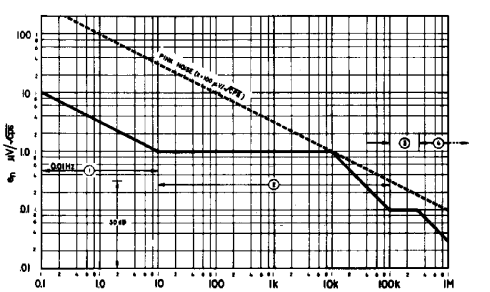


图 10

这些噪声的均方根之和为

$$\sqrt{126^2+45^2+42^2+8^2}=140\ \text{mV}$$

注意,如果假定所有噪声均位于区间 2 之内,并完全忽略区间 1 中的可忽略误差,则误

差低于 10%。另外,如果我们作出以下完全随意的假设,即存在的所有噪声均可向切线范围(10 kHz)内的粉红噪声逼近 10 倍,则该值等于 1.52×100=152 mV,保守来看,其误差低于 10%。

问题是:如果典型−3 dB/倍频程粉红噪声斜线降低至与放大器的典型噪声输出成正切关系时,总体噪声输出的唯一重要贡献因素将来自典型放大器噪声中处于粉红噪声斜线直接相邻的那些部分。放大器典型噪声中,大大低于粉红噪声斜线的部分(偏离值一般超过 10 dB)可忽略不计。其原因在于,粉红噪声斜线正是等效每倍频程(或每十倍)对总噪声产生影响的轨迹。我们稍后将看到,放大器电路的最大噪声贡献因素位于切线范围内。任何其他类似区间的噪声贡献一定小得多,并且在一般比−3 dB/倍频程斜线低 10 dB 的区间中,其噪声贡献可忽略不计。

典型示例

考虑图 11 中的电路。这是一种求和放大器,其增益为 10 至 100,使用了一只 1 MΩ 的电阻,与 160 pF 的电容并联。该放大器的开环直流增益为 100 dB,f_t 为 1 MHz。

计算噪声增益

图 11 显示的是该放大器的假定开环增益频率响应图,以及反馈网络的衰减("噪声增益")。环路增益(Aβ)为两条曲线之差。反馈网络的衰减可表示为 x111 的不变衰减至 1 kHz,而后以滚降为 6 dB/倍频程达到单位增益(即 0 dB)。

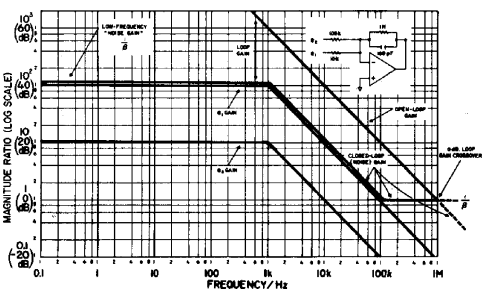


图 11　闭环增益关系

先进行常规的稳定性分析。当前情况下,该分析非常简单:环路增益 Aβ 通过单位增益,相移约为 90°(从放大器相移 90°,从反馈网络相移 0°),既表明了良好的稳定性,而且也不存在尖峰值。因而,噪声增益在下降到单位增益约 100 kHz 之后,将持续其滚降到 1 MHz 附近。

明确并计算噪声源的贡献

各噪声的来源为:放大器 e_n 和 i_n,以及三个电阻中的约翰逊噪声。首先,图 12 所示为基于对数-对数比例的 i_n 和 e_n 坐标图。(分别为虚线和下方的实线)。接下来,我们将根据上述方法,画出关于所有噪声源的有效输出噪声贡献的图线,以确定最重要的噪声源及其出现的频段,并算出电路的总均方根"固有"噪声。

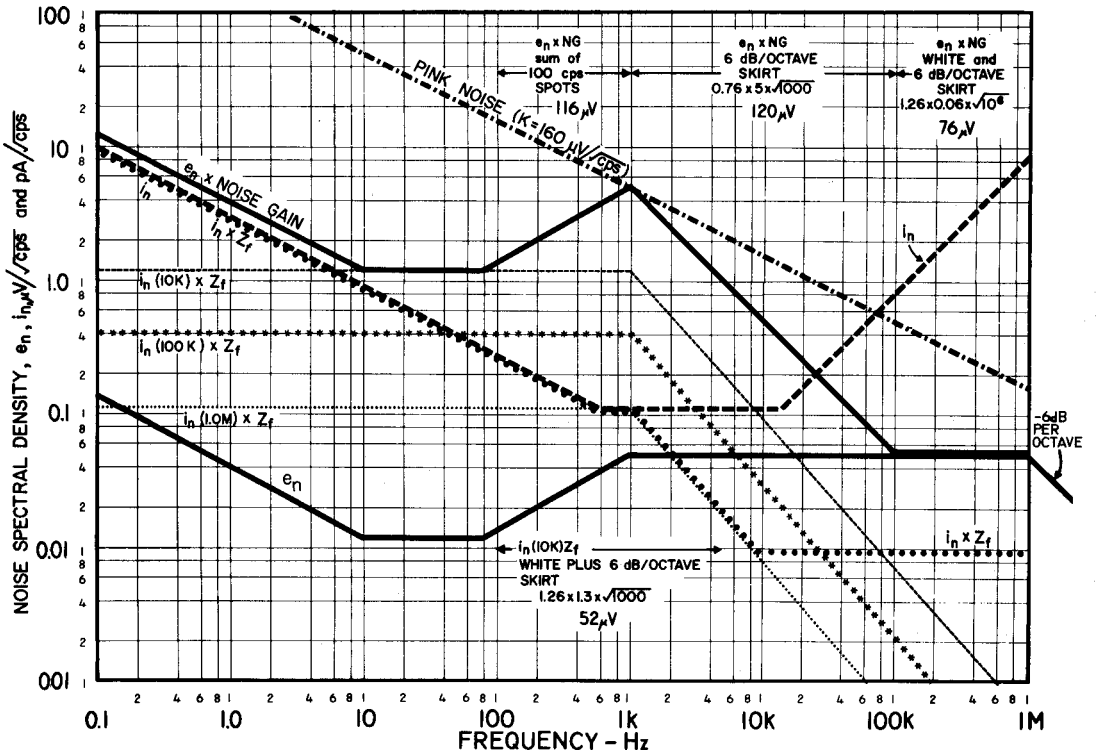


图 12　闭环噪声频谱

放大器电压噪声(e_n)。在输出端,噪声频谱将由 e_n 乘以噪声增益构成。由于 e_n 和噪声增益均基于对数－对数坐标表示,我们将二者相加即可。(上方实线)。

放大器电流噪声(i_n)。在输出端,噪声频谱将由 i_n 乘以反馈阻抗(在 1 kHz 内为 1 MΩ,随后会有 6 dB/倍频程的滚降)构成。低频下,其结果是一条与电流曲线并行的曲线,幅值为 i_nR_f,在低于拐点频率时,曲线以 6 dB/倍频程的速率偏离于电流曲线。(粗虚线)

电阻噪声。分析各电阻的噪声贡献更能说明问题(因为其噪声不具相关性,且将以均方根模式进行合并)。在本例中,可以将各电阻当作噪声电流源。来自三个电阻之一的电流噪声将

乘以反馈阻抗，与放大器 i_n 类似(分别为虚线、星形线和细虚线)。

确定正切粉红噪声线的位置。在基于五个噪声源的输出噪声画出频谱密度曲线的基础上，可用－3 dB/倍频程斜率降低此斜线，直到触及任一曲线为止。结果为 e_n(x 噪声增益)曲线，频率为 1 kHz。从定性角度来看，我们可以即刻观察到：

大量随机噪声将发生在 1 kHz 附近，多数由放大器所致，部分来自 10 kΩ 电阻。

1 MHz 下存在较小噪声贡献。

如果我们(以完全随意的方式)在 1 kHz 范围内，以粉红噪声的十倍频程($k=160\ \mu V/\sqrt{cps}$)逼近所有噪声，则总均方根噪声为 $1.52\times160=244$ mV。基于曲线进行实际计算后，就会发现该估值是非常保守的：

计算总噪声

区间	E_{rms}	方法
100 kHz 以上(放大器)	76 μV	白噪声，－6 dB/倍频程滚降 $1.26\times0.06\times103$
1 kHz 至 100 kHz(放大器)	120 μV	白噪声，－6 dB/倍频程波裙 $0.76\times5\times\sqrt{1\ 000}$
200 kHz 至 1 kHz (放大器)	116 μV	散粒噪声，100 cps 散粒之和 10 $\sqrt{\Sigma e_n^2}$
所有频率(电阻)	52 μV	10 k 电阻，白噪声，1 kHz 滚降 $1.26\times1.3\ 1\ 000$

以上即是所有重要贡献，其均方根和为：

$$\sqrt{76^2+120^2+116^2+52^2}=190\ \text{mV RMS}$$

读者不妨自行练习，证明所有其他噪声源和频段的贡献较少或可忽略不计。

有关本例的进一步讨论

190 mV 的总随机噪声可折合到两个输入端之一，以确定不同信号相对噪声的比值。我们将看到，折合到 e_1(增益为 100)时，噪声为 1.9 mV RMS，折合到 e_2(增益为 10)时，噪声为 19 mV RMS。

本电路的信号“截止”频率为 1 kHz。我们将看到，由于不存在尖峰值，其在 1 MHz 下的噪声贡献虽然比较显著，但相对于总噪声来说，仍比较微小。不过，如果采用具有相位域度较小的放大器，且信号带宽也比较小(即采用较大反馈电容)，则可观测到以下现象：主要噪声集中于 1 MHz 区间，即使已远远超过了所关注的通带频率。假如应用情况确实如此，且之后没有窄带放大器可用时，则可在放大器之后设置一个低阻抗的低通 R-C 或 L-C 滤波器，以大幅减少高频噪声。如果这样，将后置的滤波器传递函数应用于输出噪声频谱，并降低粉红噪声斜线，直到再次与任一曲线相切为止。在此向电路设计人员提出一个重要建议：避免使用带宽高

于应用需要的放大器(可行的话)。

噪声系数

不难发现,我们目前尚未讨论放大器的"噪声系数"。噪声系数这一指标衡量的是放大器所贡献的超出源电阻噪声的额外噪声。其计算公式为:

$$\text{N. F.} = 10_{\log}\frac{E_n^2 + I_n{}^2 R_S{}^2 + 4kTR_SB}{4kTR_SB} \tag{18}$$

其中,R_S 为源电阻。噪声系数单位为 dB,对于理想的无噪声放大器,该值为 0。对于给定放大器,若 $R_S = E_n/I_n$(该数值被称为"最优噪声电阻"),则 N. F. 最小。需要指出,N. F. 取决于带宽,且 $R_{optimum}$ 可能因频带而异。表达噪声系数的更好方式需要基于实际闭环配置并算出均方根噪声。对于上例,可使用以下定义:

$$\text{N. F.} = 10_{\log 10}\frac{(\text{总输出噪声})}{(\text{源电阻噪声})} = 10_{\log 10}\frac{(190)^2}{(1.26)^2(1.3)^2(1000)} = 11.3\ \text{dB}$$

注意,对于该放大器,低频段下 $R_{optimum}$ 为:

$$\frac{0.12\ \mu\text{V}/\sqrt{\text{cpa}}}{10\text{pA}/\sqrt{\text{cpa}}} = 12\ \text{k}\Omega$$

随频率变化上升为:

$$\frac{0.05\ \mu\text{V}/\sqrt{\text{cpa}}}{0.12\ \text{pA}/\sqrt{\text{cpa}}} = 400\ \text{k}\Omega@1\ \text{kHz}$$

另请注意,最佳噪声系数不一定会产生最低的噪声。在考虑同相放大器配置时会比较实用。在对不同阻抗水平的电路做实验时,不妨添加一个小信号作为基准源,以实现信噪比的最大化,而不仅仅是降低输出噪声。

AN－359 应用笔记
运算放大器的建立时间

作者：Robert I. Demrow

前　言

以百万级精度测量电压和电流是可能的，可一直追溯至国家标准局。一般而言，在精度的上下限处，必须在一定时段内进行重复测量，基于此，经验丰富的技术人员可以肯定地表示，在该区间内，电压或电流的平均值可精确到 6 个或更多有效数字。

可以进行这种测量的事实对所有工程师来说都是非常有趣的，既令人印象深刻，也具有一定的重要性，但对一种更常见的测量而言却并无直接联系。这种测量对精度的要求稍低——最多需要 4 个有效数字(目前)，但是这种测量往往必须在大约 1 微秒之内完成，再由计算机进行转换、存储和利用。按最终值的目标精度(如±1%、±0.1%、±0.01%或±1/$_2$LSB)(往往还有一个附加条件，即前述最终值处于其标称期望值满量程的一小部分之内)完成测量所花的时间通常称为建立时间。该间隔可能非常短：目前常见值为 0.5～1.0 μs 内达到±0.01%的精度；明年，工程师将考虑大幅提高可行性能(多数都能实现)。有关重大改进将在相应页面中讨论。

本文旨在为建立时间提供一种解释，并向工程师展示与电路设计、硬件、规格参数、应用和测量等相关的问题。我们将尽量避免使用令人望而生畏的数学公式，尽量呈现实用的电路和简单的数学表达式。

简　介

关于放大器小信号频率响应特性的著述颇多，而且运算放大器的多数用户都能利用制造商提供的规格参数来计算闭环带宽，分析稳定性，并确定相位误差等。多数制造商同时提供充足的数据，可用于确定放大器的全功率响应及压摆率。

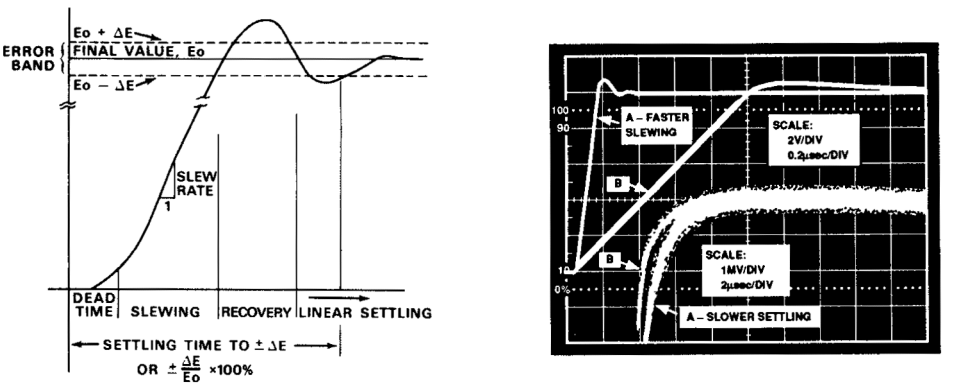
有关建立时间的研究的重要差异在于，尽管可将频率响应当作一种工具，但结果必须暗示或(最好)明确表示其结果可在时域进行测量。一般而言，由于速度和精度的双重压力，测量结果线性度极差，而且受到杂散的严重影响。

近来，运算放大器越来越多地出现在要求高速转换速率的系统中，用于处理数据，尤其是与数字计算机相结合，这就要求确定通用型和专用型运算放大器的时间响应特性。典型问题之一

是将快速变化的信号(如阶跃函数)应用于缓冲放大器,该放大器必须在微秒级时间内以高精度如实再现输入信号。这就要求在放大器的设计中要考虑建立时间,并进行优化。要求高精度快速建立时间的典型应用包括采样保持电路、多路复用器和与 ADC 及 DAC 相配合的放大器。在这种应用中,建立时间非常重要,因为它是给定精度下的最大数据或信息传输速率的主要决定因素。一般地,可以在数据速率和精度之间进行折衷:即牺牲精度可以得到较高的数据速率。需要注意的是,作为整个过程中的一个步骤,缓冲放大器目前是系统速度的主要限制因素。

定　义

建立时间指从应用理想瞬时阶跃输入到闭环放大器输出进入并保持在指定误差带(通常与最终值对称)之间所花费的时间。建立时间包括极短的传播延迟,输出摆动到最终值附近的时间,从压摆相关联的过载条件恢复的时间,以及最终达到指定误差的时间。图 1 所示即是如此定义的建立时间。



(a) 建立时间的组成成分(非线性标度)　　(b) 两种典型运算放大器相对建立时间的注释波形

图 1　建立时间的图形定义

注意:至少在过去 10 年中,以上定义广泛用于数据采集领域。但是,该领域的一些新进制造商(不包括"规格至上"花招)将"建立时间"仅仅定义为达到线性小信号区域所需要的时间。如果考查这些制造商提供的产品和应用文献,就会发现,他们所谓的建立时间不过是"采集时间"。(出现这种用法之前,采集时间这个术语还有特殊的含义:)采样保持开关闭合以重新断开而不丢失信息的最小时间,通常无需放大器完成建立过程。)将来会出现什么样的标准,目前尚不得而知,但我们始终都是通过在可能引起误解之处贴上"小信号"标签的方式,来确定小信号建立时间的。

建立时间还可根据放大器从阶跃或负载脉冲变化引发的瞬时误差恢复所需时间来定义。由于建立时间取决于放大器的多种非线性和线性特性,而且建立时间属于一种闭环参数,因此不能直接基于压摆率、小信号带宽等开环参数预测。

图 2 和图 3 展现了要求快速建立时间以获得最大传输速率的两种常见应用。其中，图 2 描述的是典型的多路复用器问题(为简单起见，只显示了两个通道)。一条线路为 0 V，另一条为－10 V。在高精度系统中，进行通道间切换时，放大器的输入端必须接受 10V 阶跃，且必须恢复到毫伏级。图 3 所示为一种高速数模转换器(DAC)的典型波形，图中显示了开启和关闭 DAC 开关之间的时间偏斜所导致的大瞬态尖峰("毛刺")。所用放大器的建立时间(若 DAC 采用了放大器)会对使用该 DAC 的模数转换器(ADC)最大比特率形成限制。

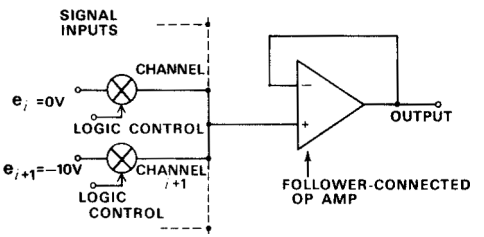


图 2　简化版多路复用器电路示意图

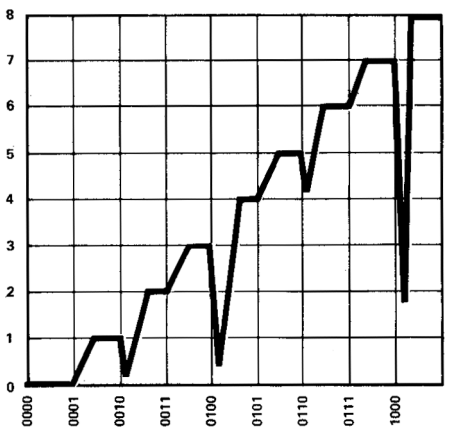


图 3　计数器驱动型快速 DAC 的输出端表现出"毛刺"

影响建立时间的放大器设计因素

下面将讨论的设计因素是负责制定放大器规格参数的设计人员和工程师必须考虑的内容。对于与放大器测试或使用的电路相关的其他设计因素，我们将稍后进行讨论。

1. 线性工作范围

尽管建立时间本质上属于非线性问题，但本节将要讨论的因素却属于非常重要的线性建立"尾"问题，同时适用于小信号和大信号(但并非始终等同)。"线性"表示放大器及所有相关

元件均工作于线性范围之内,即参数关系与电压或电流水平或其历史无关。

2. 噪声

在放大器的输出噪声(无论是如何产生的)相当于指定的建立带大小时,则该放大器的输出将无法达到指定的误差带。除固有的放大器电路噪声以外,设计人员还必须考虑干扰噪声的影响,无论干扰噪声是来自外部环境、电源、输入信号,还是来自相关电路的逻辑信号。有关运算放大器电路噪声的讨论,请参阅《模拟对话》,第 3 卷,第 1 期。

3. 直流增益

为确保最终值的精度,对于建立精度为±0.01%的放大器,其增益至少为 10 000(单位增益跟随器)或 20 000(单位增益反相器);高闭环增益放大器则要求更高。如果放大器的开环输入输出特性具有合理的线性特性,则可通过调整反馈比来补偿既定条件下因稍低增益导致的误差。对于跟随器应用,CMRR 应该与目标增益精度相当。

4. 漂移和失调

对于高精度应用,失调必须低或可调,温度范围内的漂移必须处于与目标精度相对应的误差范围内。例如,误差率为±0.01%的±10 V 电路要求低于±1 mV(反相器应用中为±1/2 mV)。不得忽略偏置电流漂移:1 mV l0 kΩ 要求偏置电流变化小于 100 nA。

5. 动态稳定性

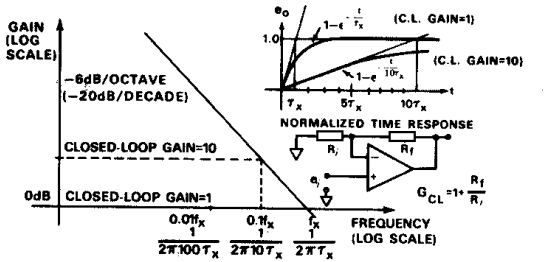
针对高增益、低频率的"优化"响应型运算放大器,当环路紧密闭合以获得接近单位增益和宽带宽时,其传递函数往往仅具有临界稳定性。用于快速建立至高精度的放大器,其闭环响应(至少理论上)不得比临界阻尼差太多,因为任何振荡或响铃都可能延长建立时间。另外,在可能存在杂散电容的实际电路中,外部环路元件带来的额外迟滞会使相位余量不足的放大器发生振铃效应。正因如此,快速建立运算放大器的设计人员才会想方设法,使单个时间常数成为开环频率特性的主要因素。虽然表述方式多种多样,但其意义却是相同的:常数 90°相移、−6dB/倍频程(或−20dB/10 倍频程)滚降、单位延迟、指数响应等。

具有这种响应的放大器可视为直流增益受限的积分器,定义等式如下:

$$A_{OL}=\frac{1}{\tau_x p}\left[\frac{A_0\tau_x p}{1+A_0\tau_x p}\right]\cong\frac{1}{\tau_x p}\cong -j\frac{f_x}{f}$$

注意:p 表示海维赛德微分算子,大致相当于 s 或 jω,A_{OL}表示开环增益,A_O 为直流增益,f_x 为单位增益带宽,$\tau_x=1/2\pi f_x$。

对于许多未采用最新技术的应用,单个时间常数响应还有可通过检验进行计算的优势。对于传递函数更复杂的放大器,其小信号建立时间计算起来并不容易。图 4 所示即为具有这种流行特性的放大器的开环和闭环响应,对应的表格则显示了小信号建立时间与放大器单位增益带宽(f_x)或特征时间(τ_x)的关系。



(a) 伯德（幅度−频率）图、反馈电路、时间响应

百分误差	$T_s = -2.303\tau_x \log_{10} \eta$, τ_x (μs), f_x (MHz)			
	增益 = 1		增益 = 10	
100η	T_s 与 τ_x (μs)	T_s 与 f_x	T_s 与 τ_x	T_s 与 f_x
10 %	$2.303\tau_x$	$0.367/f_x$	$23.03\tau_x$	$3.67/f_x$
1.0 %	$4.606\tau_x$	$0.734/f_x$	$46.06\tau_x$	$7.34/f_x$
0.1 %	$6.909\tau_x$	$1.101/f_x$	$69.09\tau_x$	$11.01/f_x$
0.01%	$9.212\tau_x$	$1.468/f_x$	$92.12\tau_x$	$14.68/f_x$

(b) 建立时间与小数误差 η（一阶阶跃响应作为开环特征时间（区）或单位增益带宽（fx）的函数）

图 4　开环幅度响应为 −6 dB/倍频程的放大器的闭环响应

6. 良性动态响应

多级放大器要求线性传递函数中的极点和零点相匹配，以获得 6dB/倍频程特性。换言之，在以下一般表达式中，m=1：

$$A_{OL} = \frac{1}{\tau_x p}\left[\frac{A_0 \tau_x p}{1 + mA_0 \tau_x p}\right]\left[\frac{1 + mA_1 \tau_x p}{1 + mA_1 \tau_x p}\right]$$

如果失配项 m 与 1.0 的偏离值较大，且 A_1 远远小于目标精度所要求的开环增益，则放大器输出将快速达到最终值的一个较小分数（约 $1/A_0$）之内，若 m>1，将出现欠冲，若 m<1，则出现过冲，然后以极长的时间常数，以指数形式达到最终值。（图 5）有关细节，请参看附录中的低速动态模型响应示波器图。

7. 传播延迟

在大幅超过 f_x 的频率下，放大器的开环响应会急剧滚降，且相移更大。以此类推，其时域表现为纳秒级“死区”的短暂间隔，如果电路为稳定闭环电路，则比 τ_x 小。在线性运算中，τ_x 本身通常不是建立时间的限制因素，更不用说传播延迟。

8. 非线性效应

市场上有 f_x 高达 100 MHz 及以上的放大器。借助图 4 中的公式，如果此类放大器的响应具有单一单位延迟特性，这就表示 0.01％精度下的建立时间约为 15 ns。但参数中更可能是

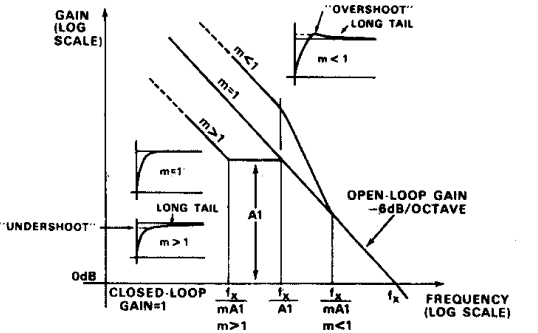


图 5　开环增益的极点-零点匹配及其对闭环线性建立时间的影响(见附录)

0.5 至 1.0 μs 或以上。原因何在？以下是部分考虑因素：

压摆率。在放大器中，存在固有的半导体和电路电容，以及用于提高稳定性的器件；输出端则有负载电容。电路中各点的电压变化速率受限于该点下可用于为电容充电的电流($dv/dt_{max}=I_{max}/C$)。在上例中，如果放大器在整个输出范围内均呈线性工作，则阶跃引起的初始上升速率为 10 V/1.6 ns=6 280 V/μs！为了驱动 10 pF 负载而不发生饱和，则必须至少有 62.8 mA 的电流可用。

表 1 和表 2 表示了在常见参数值情况下，步进相位、指数响应所需压摆率、电容大小和所需驱动电流之间的关系。表 1 所列为线性行为(如指数时间响应)的压摆率要求示例，表示为步进相位与 f_x 和 τ_x 之一的函数，表 2 所列为在合适的压摆率下，驱动给定电容负载所需要的电流。实际上，这种压摆率(与小信号频率响应相关)是不可能实现的：需要的过大电流会损害精度和漂移特性，而且运算放大器也必须在其输入端(满量程差分输入端)对 100%的误差作出线性响应。典型情况下，放大器以比其小信号带宽所默认的值低 5 至 100 倍的最大速率摆动，最高速率可接近满量程水平，恢复并以指数形式得以建立(非周期性或带有振荡)。

表 1　一阶响应：必要初始变化速率(Volts/μs)，为步进相位、f_x 和 τ_x 的函数

△E	f_x(MHz)				τ_x(ns)				
	0.1	1.0	10	100	3.2	10	100	1000	10μs
10 V	6.3	63	630	6 300	3 100	1000	100	10	1.0
5 V	3.1	31	310	3 100	1 550	500	50	5	0.5
2 V	1.3	13	130	1 300	620	200	20	2	0.2
1 V	0.6	6	60	600	310	100	10	1	0.1

$$\left[\left.\frac{de}{dt}\right|_{max}=\frac{\Delta E}{\tau_x}=\Delta E 2\pi f_x\right]$$

表 2　一维持给定压摆率(V/μs)所需电流(mA),为电容的函数

$c \downarrow \quad \frac{de}{dt} \rightarrow$	1	10	20	50	100	200	500	1000
10 pF	10 μA	0.1	0.2	0.5	1.0	2.0	5.0	10.
20 pF	20 μA	0.2	0.4	1.0	2.0	4.0	10.	20.
50 pF	50 μA	0.5	1.0	2.5	5.0	10.	25.	50.
100 pF	0.1	1.0	2.0	5.0	10.	20.	50.	100.
200 pF	0.2	2.	4.0	10.	20.	40.	100.	200.
500 pF	0.5	5.	10.	25.	50.	100.	250.	500.

$$\left[i = C \frac{de}{dt} \right]$$

恢复。在非线性摆动过程中,饱和会在电路电容(包括半导体中的小载波存储)上形成偏离于正常工作值的电荷。这些电荷必须放电,回归均衡值后,放大器才可正常工作。因此,存在与摆动期相当的恢复期,但是,如果涉及多个内部级,该值可能远远大于摆动期。因而,快的压摆率本身并不代表快速建立放大器。有些压摆率极大的放大器,其恢复时间较长,其总体建立时间也大于压摆率适中的其他放大器(见图 6)。

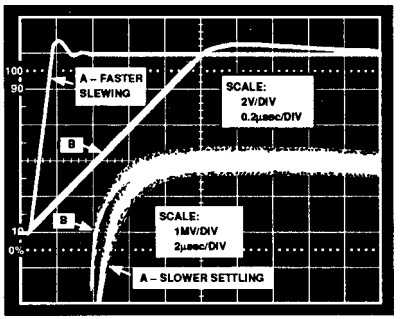


图 6　两种建立时间相似但压摆率不同的放大器对比

9. 其他效应

对于精度为 0.01%的电路,电介质吸收(迟滞)(包括放大器内部以及外部旁路电容中的)可能是重要因素之。电路中用到的多数电容当用在精密应用中时,其电介质迟滞不可忽略不计。比如,流行的陶瓷电容的典型迟滞可能达 5%。当电容受突发应力影响时,需要有个“吸入”期,以恢复内部电荷均衡状态。可见,在电流的定义中不可忽略 dC/dt 项:$i = dQ/dt = d(CV)/dt = CdV/dt + VdC/dt$。电介质吸收是导致长“尾”(通常为 10 至 100 μs)的原因,往往会极大地延长快速放大器的最终建立间隔时间。只要加以注意,放大器的 0.01%精度建议时

间不一定会受电介质吸收的大幅影响,在0.1%精度下降低其效应甚至更加困难。

10. 热瞬变("自热"效应)

摆动过程中,(尤其是)输入级中功耗正态均衡分布可能变得高度失衡。设计速率快的放大器通常运行于较大电流值下(以便快速处理电路电容中的电压变化并保持低阻抗),但是,由于双极性晶体管级中的差分温度每变化1度会导致约2 mV的漂移(10 V满量程的0.02%),因而,在发生大的输入瞬变之后,恢复热均衡所需时间是限制输入级中电流选择的因素之一。除此以外,负载电路的较大变化可能大幅改变输出级中的功耗(并由此改变放大器封装中的温度),如果这些温度变化不对称地传导至输入级的两端,则可能导致瞬变和稳态失衡。反相放大器配置中的输入电路效应不如单位增益跟随器严重,在单位增益跟随器中,共模摆幅(等于满量程输入电压摆幅)可能导致输入级功耗发生显著变化。自热效应一般不会影响精度0.1%时的建立时间,在设计良好的放大器中,也不会大幅增加精度0.01%时的建立时间。然而,如果该设计因素被忽略,则可能导致持续时间超过数毫秒的"尾"效应。

面向电路设计人员建议:如何减少建立时间

如果典型快速建立运算放大器的设计人员工作出色,考虑到了我们提到过的所有因素,则其设计的器件的标定精度可达0.01%,建立时间低于1 μs。然而,运算放大器只是电路中的众多元件之一,电路中还有反馈网络、输入连接、电源连接、输出连接和多种外部元件。在运算放大器设计上花大力取得的优势可能因电路设计不当而丧失殆尽。好的设计需要考虑的部分因素:

1. 连接

极其重要的是,务必在放大器引脚处直接、充分旁路电源引线*,务必在信号和电源地电路上加倍小心,避免在地信号路径中因产生无用的感应电压。

2. 元件

电阻最好采用金属薄膜类,因为这类电阻的电容和杂散电感低于绕线类电阻,市场上目前出售的产品具有出色的精度和温度系数。

3. 二极管

在极快建立时间应用中,选用热载波类二极管,不过1N914型更适合常规用途。

电容,关键位置须采用聚苯乙烯型、特氟龙型或聚碳酸酯型,以将电介质吸收降至最低。

4. 电路

对于极快建立时间,使用短的引线,确保元件摆向正确以减少杂散电容,使电路阻抗水平保持在低位,与放大器和信号源的输出能力保持一致,减少所有外部负载电容的数量。插口或

* 多数设计良好的分离式运算放大器都内置了旁路电容,但设计人员切勿想当然地认为,这些电容足以胜任其应用,除非能够证明。

印刷电路板装配都可能导致电介质吸收,不可忽视。避免放大器所用反馈网络中存在极点零点失配问题。最大限度地减少噪声拾取。

标定建立时间

就建立时间的标定而言,其形式因制造商而异。在下文即将讨论和展示的形式出现之前,包括 ADI 公司在内的所有已知制造商在提及建立时间这个规格参数时,均未超出以下刻板形式:"在 0.01%精度、满量程下,反相器的建立时间为....μs",然后再配上一两个波形和简化的测试设置示意图。

以下重要问题均未得到解答:"有哪些折衷?"通过降低满量程信号电平可以缩短多少建立时间(及压摆期和恢复期)?假设我们不需要 0.01%的精度,而是希望确定给定步进相位和建立时间的误差带大小呢?正负偏移的建立时间是否对称?

V 形曲线(图 7)

目前已开发出一种图形规格模式,有助于回答多数上述问题。在线性作图下,考虑到曲线的形状,这种模式被称为"V 形曲线"。但是,为了增加信息内容,我们采用了半对数坐标图。每条曲线均代表给定最终误差带的测得建立时间(μs)与满量程阶跃大小(V)。我们选择了三个误差带:±1 mV、+10 mV 和±100 mV,分别对应于满量程的±0.01%、±0.1%和±1%。百分误差为误差带与输出阶跃之比。例如,1 mV/5V=0.02%。

图 7 中同时给出了正负两个阶跃极性的信息,其中的两种标准配置分别为单位增益反相器和单位增益跟随器。当然也可取得针对其他条件的曲线数据,欢迎读者就这种规格形式的有效性和相关性发表意见,并不吝惠赐改进意见。

图 7 所示为不存在压摆率问题的理想放大器的一组理论 V 形曲线,其 τ_x 为 100 ns(f_x=1.6 MHz)。

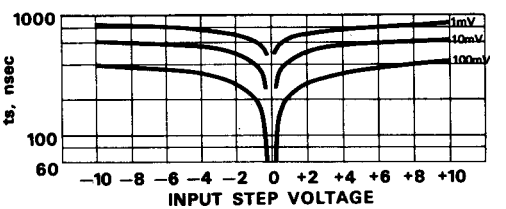


图 7　V 形曲线示例。带一阶线性响应的理论放大器

技术规格的局限性

电路研究。通常,对于多数运算放大器来说,可在放大器工作于单位增益反相器或跟随器

模式时取得最快建立性能。(但对于某些型号来说,摆动可能在高闭环增益下更快)。为此,我们在单位增益下,同时采集反相器和跟随器配置的数据。放大器在没有外部电阻负载或电容负载的条件下工作,仅有测量用的比较器、比较器的引线以及反相配置中的反馈电路阻抗。电阻元件限制为一对 2.5 kΩ 电阻,以便对输出电流为 5 mA 的放大器进行测量。

1. 建立时间测量结果探究

鉴于有多种因素会影响到建立时间,如果认为可以对数据进行插值(或更糟的是外推)处理,则是存在一定风险的,那些邻近曲线图形或者同一曲线不同部分存在巨大变化的型号尤其如此。

2. 放大器稳定网络

采用的具体反馈稳定法可能对放大器的建立时间产生巨大影响,因为放大器的建立特性与开环和闭环极点及零点的位置存在紧密的联系。用户旨在减小放大器带宽的措施通常都会延长建立时间。例如,多个输入求和电阻会降低环路增益;增加求和点电容会要求反馈电容进行补偿,使建立过程更加平滑(但往往会更慢);输出电缆电容可能导致尖峰,且可能要求采用一个负载隔离电阻,结果会降低总响应;杂散反馈电容等。即使是像往放大器注入阻性负载这样简单的操作也可能降低其开环增益(在所有频率下,包括 f_x),并由此降低其环路增益和建立时间。

3. 注意事项

由于建立时间参数不可能包括所有可能情况,也不可能推广到所有情况,因而应当作为给定应用初选放大器时的参考。所有情况下,尤其是在应用条件与放大器标定条件存在巨大差异时,必须对提议电路中的放大器进行实验,方可决定其性能是否符合预期。通常,制造商在与拥有广泛应用的客户打交道过程中积累的经验是非常有用的,尤其是在运算放大器作为重大项目中的关键元件时。为此,建议设计人员充分利用制造商的应用工程师资源,让其分享从经验中总结出来的有用建议和结论。

建立时间的测量

1. 反相配置

对于反相放大器的建立时间而言,可以采用多种电路测量方法。最简单(或者至少是最直观)的方法可能是测量放大器自有误差点的电压。虽然看似简单,但这种方法存在一些不足:测量器件增加的电容会影响闭环动态特性,放大器的动态输入阻抗可能在估算实际增益误差时导致误差,反馈电路的动态特性可能导致无法在误差点观测到的误差。

可行的办法是不使用放大器的实际求和点,而是构建一个准求和点,如图 8 所示。虽然该准求和点的电容可能导致测量误差,但不会影响放大器的性能。由于用于观测误差的比较器

将代理误差信号与“地”相比较,因此这是目前最容易实施的测量。比较器的输出端经箝位处理,以减少比较器和监控示波器过驱,比较器可能具有增益,其建立速度也可能比被测试的放大器慢(在此,其建立时间误差为二阶)。

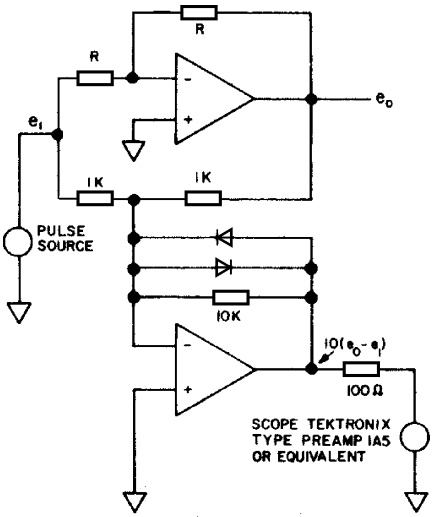


图 8　准求和点下的建立时间测量

以上讨论涉及的是与电压信号和输入及反馈电阻配合使用的放大器。然而,如果信号为电流阶跃(放大器用作电流电压传感器),则必须将输出阶跃响应与期望最终值进行比较。由于比较器直接采集差值,而不是观测误差点,因而难以避免较宽的摆幅,其建立速度必须远远快于被测试的放大器(至少快 2 至 3 倍),以避免导致过长延迟和时间不确定性。无疑(前面已详细讨论了快速建立放大器本身的设计问题),如何设计比较器并为其配备相应装置以测试建立时间(以及如何解读由此得到的结果),这个问题具有欺骗性,因为它使放大器设计工作看似简单。

2. 同相配置

需要测试的最普通的电路是单位增益跟随器。这种测量要求在输入阶跃与输出信号在整个共模范围内摆动时,对二者直接进行比较。可见,相应的问题及装置配备可能与使用电流源的反相器相似。

3. 设备

图 9 展示了一种典型的建立时间测量系统。市场上的现有比较器都非常有用,比如 Tektronix W 和 1A5 两种型号、Hewlett-Packard 1803A 型和 Adage Ultranull NDI,但其适用范围却限制在 0.01%精度下稍高于 1μs 的建立时间。一般地,必须使用特殊设计和制造的设备,才能确保达到系统要求,包括低噪声、减少无用引线电感、电容和充足的建立时间。

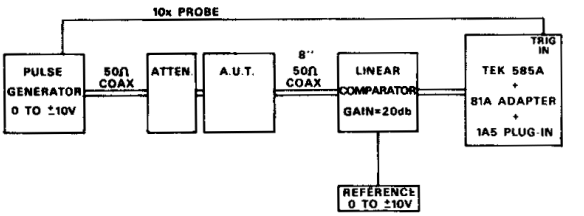


图 9　建立时间测量的装置配备

测量中用到的脉冲发生器的上升时间必须为 10 ns 级，假设其平顶须出现在跃迁的数百纳秒之内。开始时，应采用约 100 Hz 的方波，以确定输出幅度以及放大器是否表现出缓慢恢复现象(原因包括热瞬变、电介质吸收等)。观测人对无长尾状态的持续时间感到满意时，则可通过更快的速率来观测精细结构。有些低成本信号发生器会表现出一定程度的脉冲“衰减”，可能在观测放大器的建立时间的过程中，导致看似长尾的现象，跟随器配置下尤其如此(因为比较的是放大器输出与直流电平)。假定放大器能以高精度重现衰减，图 8 中的准求和点方法对脉冲衰减的敏感度较低，因为增加输入和输出波形可能会抵销衰减。

为获得 V 形曲线而进行的多数测量都采用了特殊构造的方波源和比较器，分别如图 10 和图 11 所示。方波源能同时提供正输入变量和负输出变量，范围为 0～±10 V，上升时间约为 15 ns。

图中所示比较器用于除最快型号之外的所有其他放大器。在 1 mV 衰减带中进行测量时，其建立时间约为 0.75 μs，10 mV 误差带下约为 0.5 μs。我们通过调节其输入阻抗，有意降低了其性能，以便使其可以测量可用电流仅为 5 mA 的 G. P. 放大器输出。(针对快速建立设计的放大器一般拥有 20 mA 或以上的输出。)

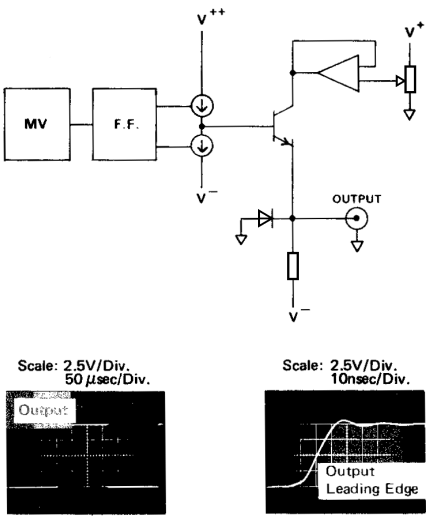


图 10　简化的方波源

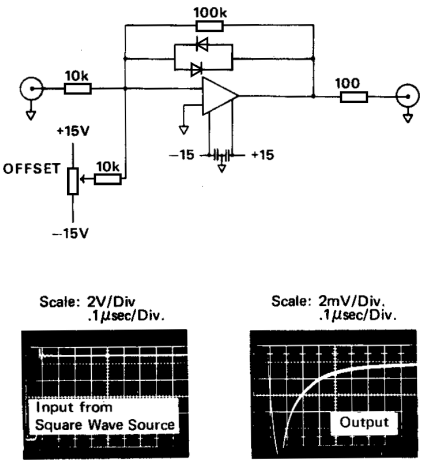


图 11　简化的比较器

附录　极点-零点失配对线性建立间隔的影响

考虑作为单位增益跟随器连接的理想*运算放大器。假定其开环传递函数如图 5 所示，具有单位增益带宽 $f_x(=1/2\pi\tau_x)$、中频带增益 A_1、失配系数 m 和直流增益 $A_0(\rightarrow\infty)$。该放大器的开环传递函数为

$$A=\left[\frac{A_0}{1+mA_0\tau_x p}\right]\left[\frac{1+mA_1\tau_x p}{1+A_1\tau_x p}\right]$$

作为跟随器连接的运算放大器的增益为

$$G=\frac{1}{\beta}\left[\frac{A\beta}{1+A\beta}\right]=\frac{A}{1+A}\quad(\beta=1)$$

代入公式

$$G=\frac{A_0(1+mA_1\tau_x p)}{A_0(1+mA_1\tau_x p)+(1+mA_0\tau_x p)(1+A_1\tau_x p)}$$

多次阶跃后，其中之一假定 $A_0\rightarrow\infty$

$$G=\frac{1+mA_1\tau_x p}{1+(A_1+1)m\tau_x p+mA_1\tau_x{}^2 p^2}$$

当然，分母中的二次方程可分解为类似于(1+Bp)(1+Cp)的表达式。

1. 示例

① 现在考虑以下例子：(m=1)

* “理想”是就输入和输出阻抗、CMRR 及各个其他方面而言的，不包括增益和频率响应。

$$A_1 = 200(A_0 \rightarrow \infty)$$

$$m = 1$$

可以计算得到闭环传递函数：

$$G = \frac{1}{1+\tau_x p}$$

作为一阶延迟，输出将在 9.2 时间常数内达到 0.01%精度(见图 4)。如果 $\tau_x = 0.1\ \mu s$，则输出(假定纯线性建立)的建立时间为 0.92 μs。

② m>1

现在假定 $A_1 = 200$，但 m=4。可以计算得到闭环传递函数

$$G \cong \left[\frac{1}{1+0.996\tau_x p}\right]\left[\frac{1+800\tau_x p}{1+803\tau_x p}\right]$$

可将其看作等于约 τ_x(与前面一样)的单位延迟，与瞬态响应为 800/803、延迟时间常数为 $803\tau_x$ 的引线延迟级联。完成从 800/803 到 9999/10,000 的最后距离要求在 37 或约 3.6 时间常数或($\tau_x = 0.1/\mu s$ 时)290 μs 内建立部分精度。

③ m<1

当 $A_1 = 200$ 且 $m = 1/4$ 时，状况明显好转，但其他情况是不可接受的。闭环传递函数为

$$G \cong \left[\frac{1}{1+1.015\tau_x p}\right]\left[\frac{1+50\tau_x p}{1+49.2\tau_x p}\right]$$

同样为约 τ_x 的单位延迟，与引线延迟级联。这种情况下，初始值为 50/49.2，衰减时间常数为 $49.2\tau_x$。从 1.016 建立至 1.0001 要求 160∶1，或约 5 个时间常数。当 $\tau_x = 0.1\ \mu s$ 时，最终建立出现在约 25 μs 之后。

在以上各例中，忽略快速初始建立间隔相当于连续 7 个时间常数(即完成建立 0.1%精度)，或约 0.7 μs。

近似法

极点-零点失配响应计算的一种合理近似算法，尤其是 m 比经夸大的上例更接近单位值的情况，是假定放大器最初以指数方式建立 $1/A_1$ 精度，时间常数为 τ_x。时间常数的数量可根据图 4 中的表格快速算出。过冲或欠冲量(过冲为正)约为$(m-1)/A_1$。最终建立时间常数约为 $mA_1\tau_x$。

实验结果

放大器的低频仿真电路、伯德图和结果如图 12 所示，其中 $\tau_x = 2\times10^{-4}$，$A_1 = 20$，m 有 1、½和 2 三个值。在各图中，可以看到三种轨迹，分别对应于衰减带的单位、x10 和 x100 放大率(即最终建立间隔)。本例中，仿真放大器作为单位增益反相器连接。在低频下进行仿真，这是为了维持对理想特性的完全控制，消除摆动、电介质吸收等现象。

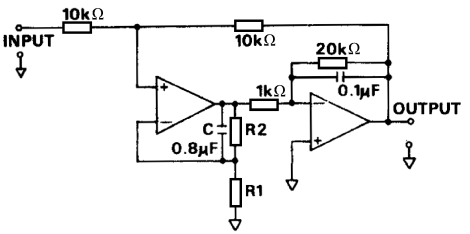
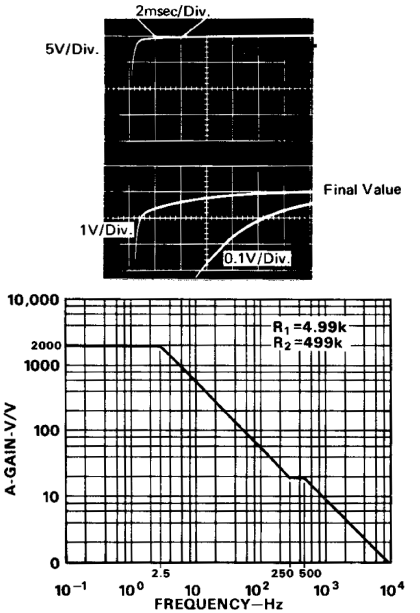
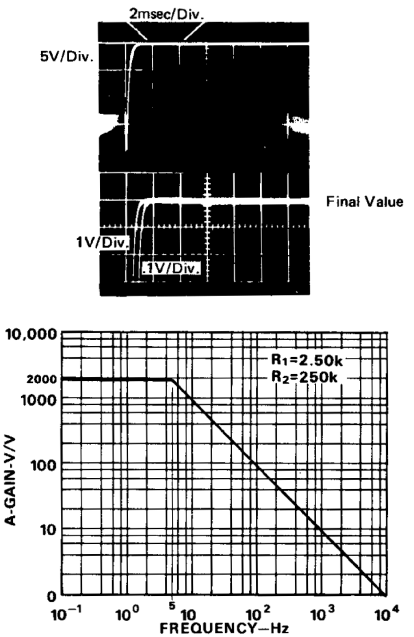


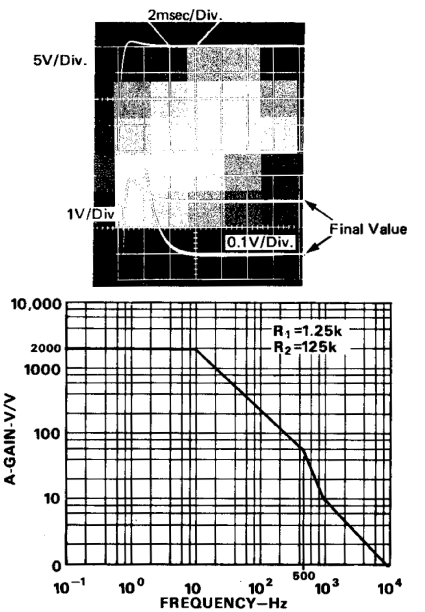
图14 a、b和c的电路示意图



(b) 响应平整(m=2)



(a) 完全匹配(m=1)



(c) 斜率变陡(m=1/2)

图 12　作为极点-零点匹配函数的小信号建立(低频模型)

参考文献

[1] "Frequency Compensation Techniques For An Integrated Operational Amplifier" by James N. Giles FairchildAPP-117. 1965

[2] "Latest Approach to Integrated Amplifier Design" by F. D. Waldhauer Electronics. May 31, 1963

[3] "Operational Amplifier Frequency Response—It's the Shape that Counts" Parts I and II by Leonard Kedson and George Tempei Electronic Design. July 5 and 19,1965

[4] "An Analysis of Certain Errors in Electronic Differential Analyzers II—Capacitor Dielectric Absorption" by Paul C. Dow, Jr. IRE Trans on Electronics Computer. March, 1958

[5] "Extending An Operational Amplifier's Bandwidth To 50mHz" by Richard D. Brugger Electronic Design. May 25,1964

[6] "Specifying, Measuring, and Using Very High Speed Digital to Analog Converters" by James J. Pastoriza Analog Devices Technical Note

[7] "High-Frequency Characteristics of Wide Band Inverter Op Amps" by Heinrich Krabbe (now Analog Devices—West) EEE. April, 1969

本文源自 Robert Demrow 在 NEREM 1968 所作题目为"如何标定和测试快速建立运算放大器"的讲话。