SYNOPSYS®
Silicon to Software™

DesignWare超高速USB 3.0 IP

要点

- 支持超高速USB （USB3.0）和高速USB （USB2.0）
- 针对USB C-类的连接性和USB 的产品规格对DesignWare USB-C™ 3.1 物理层进行了优化
- 双重角色设备（DRD）、主机、 从设备，控制器提供了全方位 的USB 性能特点
- 支持PIPE、UTMI+和ULPI 物 理层接口
- 架构特征降低耗电量
- 超高速USB 对控制器和物理 层进行了徽标认证
- SuperSpeed USB IP 连续13 年市场占有率第一， 来自（Gartner 2015）

应用目标

- 智能手机
- 平板电脑、超级笔记本、网络本
- 游戏
- 数码相机与摄影机
- 存储
- 无线通信
- 机顶盒

科技

- 领先的工艺技术，支持工艺从130nm到最新14/16nm 鳍场效应管工艺

概述

DesignWare®超高速USB IP解决方案是建立在USB开发者论坛中USB 3.0的产品规格基础之上的。全面的超高速USB IP提供包括主机、设备、双重角色设备控制器、支持或不支持USB C-类TM连接技术规格的物理层、验证IP、IP原型设计套件，和IP软件开发工具。这些IP能快速发展先进的晶片设计与5.0 Gbps超高速USB标准的结合。DesignWare超高速USB IP的目标是将Soc芯片集成到用于媒体存储、创作与回放设备中，这就要求较高的接口带宽以保证个人电脑与可携式电子装置之间设实现更快的“同步转发”。DesignWare超高速USB数字控制器和物理层能使超高速USB在电量较低的情况下完成最快速度的数据传输。

作为USB IP领先的供应商，新思科技（Synopsys）为客户提供了一批高绩效的设计师，提供了一个低功耗、面积优化的IP解决方案，以提高系统晶片设计的成本效率。新思科技专门发展并支持USB与高速串行解串器构架，帮助客户建立一个低风险、高质量的超高速USB IP解决方案。



图1: DesignWare超高速USB 3.0 IP 的完整解决方案

超高速USB-C/USB 3.0物理层IP

特性

- USB 3.0四个速度模式（超高速、高速、全速与低速）仅用一个GDSII支持
- USB-C 3.0 IP 为Type-C互联最多能够减少40%连接信号
- 应用在14/16-nm的鳍式电晶体和28-nm的工业节点上，USB 3.0 femtoPHY的应用面积缩小了50%，具有高效能与先进低功耗特性。
- 完整的物理层包括发送器、接收器、锁相环路、数字核心和静电保护
- 支持超高速USB省电模式，支持UPF低功耗流程，新思科技的这些具体特性使得电池待机时间大大加强
- 设计最小的面积和功耗
- 高收益：对制造厂工艺偏差，芯片，电路板寄生参数的低敏感度高裕量设 计保证了最终芯片的高产量。

交付件

- GDSII布局图文件和层映射文件
- 数字电路的仿真模型
- 模拟电路的行为模型
- 新思科技的 PrimeTime®静态时序分析软件
- 设计规则检查（DRC）报告
- LVS网表文件和SDF文件
- 完整的数据手册

超高速USB 3.0控制器IP

特性

- 支持超高速USB省电模式、统一电源格式（UPF）和双电源导轨
- 可配置的数据缓存特性为性能和面积的提供了最好的折衷
- 全系统的低功耗设计
- 利用双电源导轨和统一电源格式的特征优化电源管理
- 主机支持超高速、高速、全速和低速
- 主机能与支持xHCI操作系统兼容，如Windows8和Linux
- 设备支持超高速与高速
- 双重角色设备要么支持主机要么支持设备操作
- 支持高速片间SSIC互联使用新思科技的 PHY或者第三方MPHY
- 支持门电路简化型USB 2.0模式。只要求超高速的软件栈。传统的软件栈性能可能会降低到仅达到软件维护和测试工作的最低标准

交付件

- 新思科技的coreConsultant tool
- RTL源代码
- 专用集成电路和现场可编程门阵列的综合实现、自动测试模式生成、可测试性设计、功率脚本
- DesignWare USB验证IP测试平台文件
- 完整的文档和应用指南
- 参考驱动加速客户设计

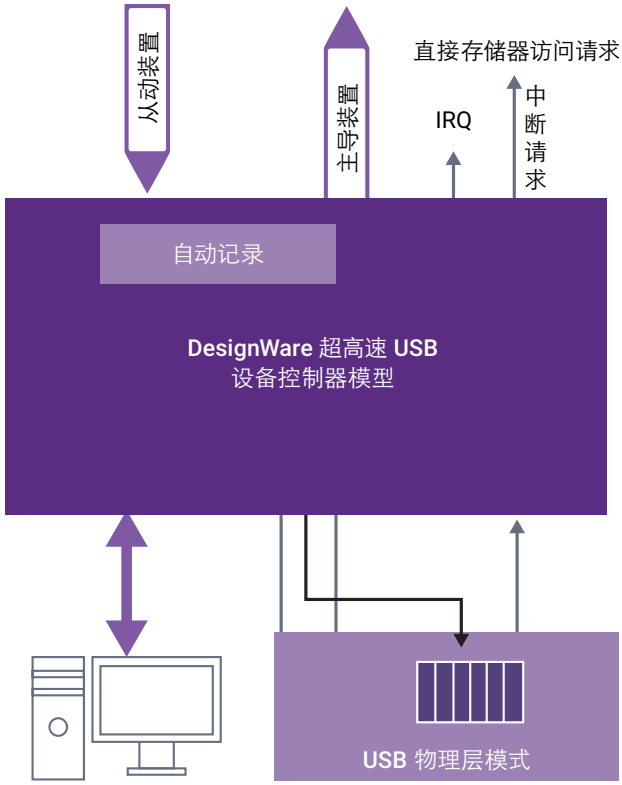


图 2. DesignWare IP 对USB 3.0 的虚拟器开发工作包

IP 原型设计套件

特性

- 提供所需的基础硬件和软件，减少IP原型与集成工作
- 使用快速迭代流程使修改已验证的IP配置变得简单，以便探索目标应用的设计折衷
- 可以作为研究早期软件初启、调试和测试的对象
- 包括检测前仔细调试每个相关接口

交付件

- HAPS®-DX是基于现场可编程门阵列，有预配置的USB 3.0控制器IP和片上系统的集成逻辑的原型系统。
- 仿真测试平台文件
- 连接个人电脑的PCI Express®插槽
- 基于Linux®的参考驱动程式
- 高速接口的现场可编程门阵列自动合成指令档
- 应用范例

IP虚拟器开发工作包

特性

- 提供高速的程序器，功能完善的嵌入软件驱动和硅应用开发程序的IP软件模型
- 支持多个调试工具能适用现有软件开发流程，一旦有可用硬件可立即执行适用的同一二进制程序

交付件

- 超高速USB设备、物理层和主机控制器模型
- Linux驱动程序开发的平台例子

验证IP

特性

- 支持USB 3.0和2.0，支持On-The-Go3.0和2.0
- 主机、设备和网络集线器仿真加速技术
- 协议层
  - 控制、中断和同步
  - 数据突发
  - 超高速快操作
  - LMP, SOF and ITP 生成USB 2.0分离
- 链路层
  - LTSSM 可以控制在任何状态下启动
  - 超高速电源管理
  - 电缆连接与拆卸
  - 2.0 LPM，暂停与恢复
  - 加速与减速
  - 测试模式
- 物理层
  - 支持可恢复时钟的SS PIPE3, SS Serial 接口
  - USB 2.0串行和时钟恢复仿人智能控制
  - UTMI，ULPI，SSIC Serial，SSIC
- 支持的方法学
  - UVM，VMM，OVM和Verilog验证平台
  - 大量的回调技术、信息传递和错误注入
  - 包括覆盖率和内置功能覆盖率
  - 支持所有主要的模拟器

交付件

- Discovery® USB 3.0 VIP、案例、测试用例

第三方软件支持

特性

- MCCI软件驱动程序与服务
- 多项应用的USB 3.0主机与设备端固件
- 多项应用程序与操作系统USB测试与产品服务的客户服务

关于DesignWare IP

新思科技是提供高质量、致力于芯片 上系统开发的硅验证IP解决方案的主 导企业。其广泛的DesignWare IP作 品集包括逻辑库、嵌入式存储器、嵌入式 测试、模拟IP、有线接口IP、无线接 口IP、安全IP、嵌入式处理器，和子 系统。为加速模拟体验软件发展，和 集合IP与芯片上系统的设计，新思科 技的IP加速方案提供了 IP 原型设计套 件、IP 虚拟开发工作包，和IP子系统。 新思科技对IP质量、多方面技术支持和 强健的IP设计方法学能够降低集成风险， 加速上市时间。

更多关于DesignWare IP的详细资料，请前往 http://www.synopsys.com/designware。 在推特上关注我们：http://twitter.com/designware_ip。

新思公司 • 690 East Middlefield Road • Mountain View, CA 94043 • www.synopsys.com

©2018 新思公司. 版权所有 Synopsys是在美国和其他国家内新思公司的商标。有关新思商标，请登录浏览 http://www.synopsys.com/copyright.html 。此处提及的所有其他名称均为其各自所有者的商标或注册商标。

02/23/18.CS12503_USB_DS_Chn.indd.