SINO WEALTH

SH79F166A

带10位ADC的增强型8051微控制器

1. 特性

- 基于8051指令流水线结构的8位单片机
- Flash ROM：16K字节
- RAM：内部256字节，外部256字节，LCD RAM 19字节
- 类EEPROM：1024字节
- 工作电压：
  f_{OSC} = 32.768kHz - 12MHz，V_{DD} = 2V - 5.5V
- 振荡器（代码选项）：
  - 晶体谐振器：32.768kHz
  - 晶体谐振器：2MHz - 12MHz
  - 陶瓷谐振器：2MHz - 12MHz
  - 内部RC振荡器：12MHz（±2%）/128K
- 41个CMOS双向I/O管脚
- 2个可选择的开漏极I/O口
- I/O内建上拉电阻
- 4个16位定时器/计数器：T2，T3，T4和T5
- 一个12位PWM定时器
- 中断源：
  - 定时器2，3，4，5
  - 外部中断0，1，2，3
  - 外部中断4：4输入
  - ADC，EUART，SCM，LPD
  - PWM
- EUART0
- 8通道10位模数转换器（ADC），内建比较功能
- 内建蜂鸣器
- LED驱动器：
  - 8 X 8段（1/8占空比）
  - 4 X 8段（1/4占空比）
- LCD驱动器：
  - 8 X 19段（1/8占空比，1/4偏置）
  - 4 X 19段（1/4占空比，1/3偏置）
- 内建低电压复位功能（LVR）（代码选项）
  - LVR电压1：4.3V
  - LVR电压2：2.1V
- CPU机器周期：
  1个振荡周期
- 看门狗定时器（WDT）
- 预热计数器
- 支持省电运行模式：
  - 空闲模式
  - 掉电模式
- Flash型
- 封装：QFP44/LQFP44

2. 概述

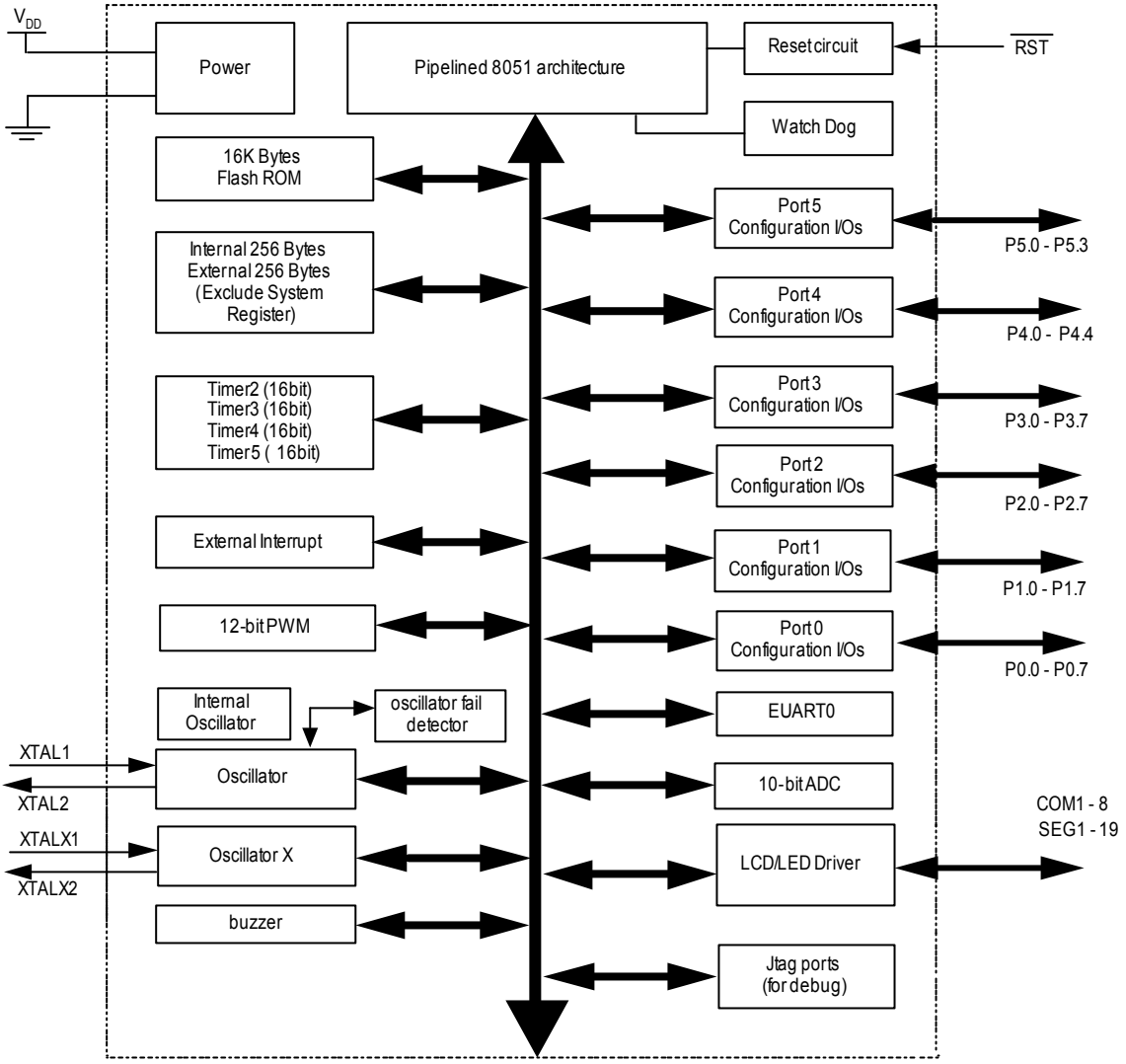
SH79F166A是一种高速高效率8051可兼容单片机。在同样振荡频率下，较之传统的8051芯片它有着运行更快速的优越特性。

SH79F166A保留了标准8051芯片的大部分特性。这些特性包括内置256字节RAM，1个UART和外置中断INT0，INT1，INT2和INT3。此外，SH79F166A还集成了外部256字节RAM，可兼容8052芯片的16位定时器/计数器（Timer2）。该单片机还包括适合于程序和数据的16K字节Flash块。

SH79F166A不仅集成了如EUART等标准通讯模块，此外还集成了LCD驱动器，具有内建比较功能的ADC，PWM定时器等模块。

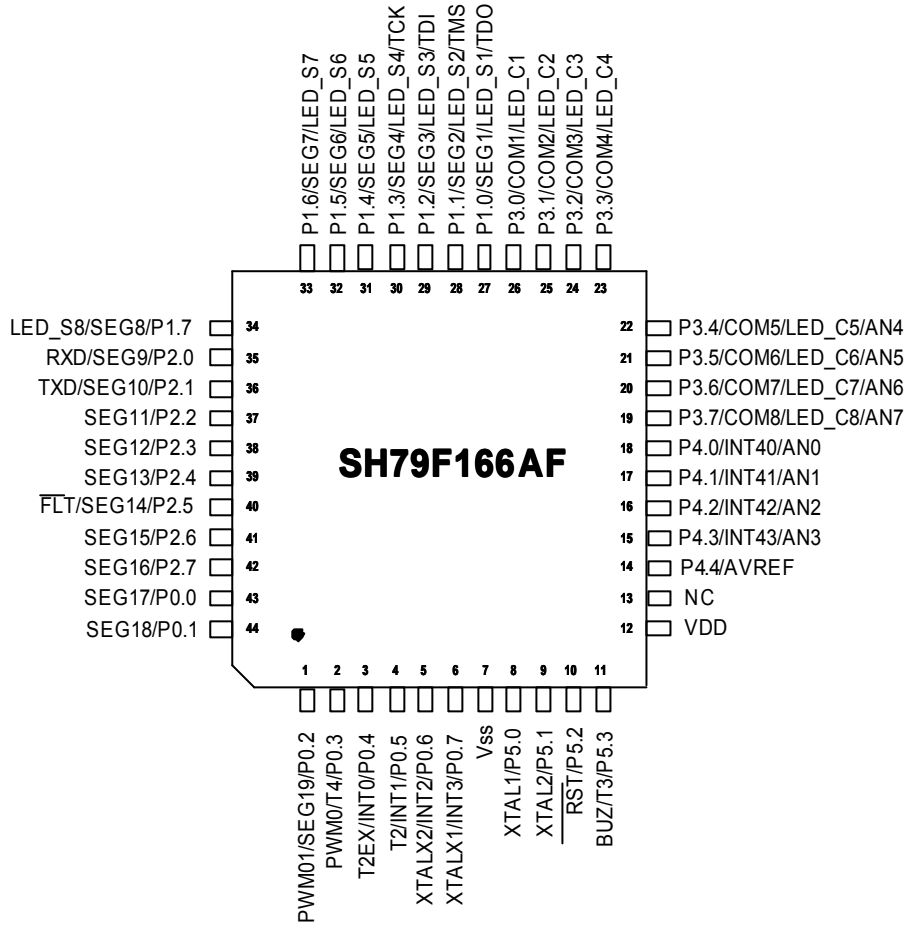
为了达到高可靠性和低功耗，SH79F166A内建看门狗定时器，低电压复位功能及系统时钟监控功能。此外SH79F166A还提供了2种低功耗省电模式。

3. 方框图


VDD
Power
Pipelined 8051 architecture
Reset circuit
RST
Watch Dog
16K Bytes
Flash ROM
Internal 256 Bytes
External 256 Bytes
(Exclude System
Register)
Timer2 (16bit)
Timer3 (16bit)
Timer4 (16bit)
Timer5 (16bit)
External Interrupt
12-bit PWM
Internal
Oscillator
oscillator fail
detector
XTAL1
XTAL2
Oscillator
XTALX1
XTALX2
Oscillator X
buzzer
Port5
Configuration I/Os
P5.0 - P5.3
Port4
Configuration I/Os
P4.0 - P4.4
Port3
Configuration I/Os
P3.0 - P3.7
Port2
Configuration I/Os
P2.0 - P2.7
Port1
Configuration I/Os
P1.0 - P1.7
Port0
Configuration I/Os
P0.0 - P0.7
EUART0
10-bit ADC
LCD/LED Driver
COM1 - 8
SEG1 - 19
Jtag ports
(for debug)

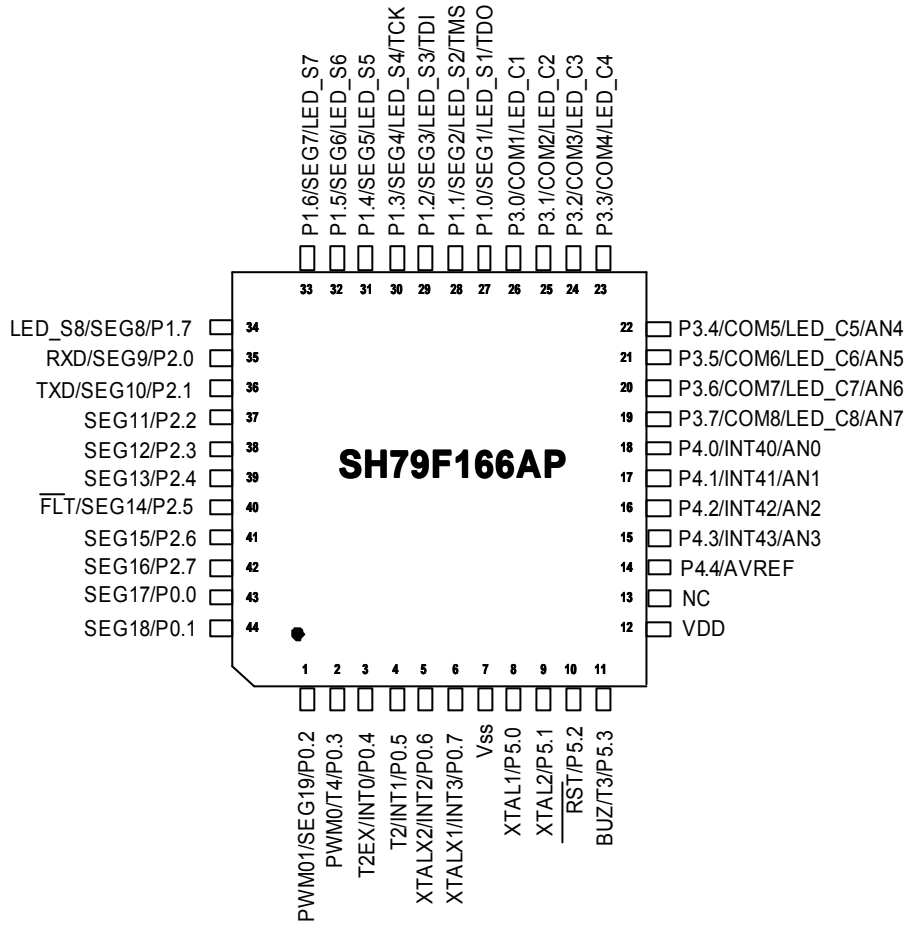
4. 引脚配置

QFP44:



QFP44引脚配置图

LQFP44:



LQFP44引脚配置图

总计：44引脚。

注意：

*引脚命名中，写在最外侧的引脚功能具有最高优先级，最内侧的引脚功能具有最低优先级（**参见引脚配置图**）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。*

Table 4.1 引脚功能

引脚编号	引脚命名	默认功能	引脚编号	引脚命名	默认功能
1	PWM01/SEG19/P0.2	P0.2	23	LED_C4/COM4/P3.3	P3.3
2	PWM0/T4/P0.3	P0.3	24	LED_C3/COM3/P3.2	P3.2
*3	T2EX/INT0/P0.4	P0.4	25	LED_C2/COM2/P3.1	P3.1
*4	T2/INT1/P0.5	P0.5	26	LED_C1/COM1/P3.0	P3.0
5	XTALX2/INT2/P0.6	P0.6	27	LED_S1/SEG1/P1.0	P1.0
6	XTALX1/INT3/P0.7	P0.7	28	LED_S2/SEG2/P1.1	P1.1
7	V_{SS}	----	29	LED_S3/SEG3/P1.2	P1.2
8	XTAL1/P5.0	----	30	LED_S4/SEG4/P1.3	P1.3
9	XTAL2/P5.1	----	31	LED_S5/SEG5/P1.4	P1.4
10	$\overline{RST}$/P5.2	$\overline{RST}$	32	LED_S6/SEG6/P1.5	P1.5
11	BUZ/T3/P5.3	P5.3	33	LED_S7/SEG7/P1.6	P1.6
12	V_{DD}	----	34	LED_S8/SEG8/P1.7	P1.7
13	NC	----	35	RXD/SEG9/P2.0	P2.0
14	AVREF/P4.4	P4.4	36	TXD/SEG10/P2.1	P2.1
15	AN3/INT43/P4.3	P4.3	37	SEG11/P2.2	P2.2
16	AN2/INT42/P4.2	P4.2	38	SEG12/P2.3	P2.3
17	AN1/INT41/P4.1	P4.1	39	SEG13/P2.4	P2.4
18	AN0/INT40/P4.0	P4.0	40	FLT/SEG14/P2.5	P2.5
19	AN7/LED_C8/COM8/P3.7	P3.7	41	SEG15/P2.6	P2.6
20	AN6/LED_C7/COM7/P3.6	P3.6	42	SEG16/P2.7	P2.7
21	AN5/LED_C6/COM6/P3.5	P3.5	43	SEG17/P0.0	P0.0
22	AN4/LED_C5/COM5/P3.4	P3.4	44	SEG18/P0.1	P0.1

*: *该端口作为N-通道的开漏*

5. 引脚描述

引脚命名	类型	说明
I/O端口		
P0.0 - P0.7	I/O	8位双向I/O端口
P1.0 - P1.7	I/O	8位双向I/O端口
P2.0 - P2.7	I/O	8位双向I/O端口
P3.0 - P3.7	I/O	8位双向I/O端口
P4.0 - P4.4	I/O	5位双向I/O端口
P5.0 - P5.3	I/O	4位双向I/O端口
定时器		
T2	I/O	定时器2外部输入/波特率时钟输出
T3	I	定时器3外部输入
T4	I/O	定时器4外部输入/比较输出
T2EX	I	定时器2重载/捕捉/方向控制
PWM控制器		
PWM0	O	12位PWM定时器输出引脚
PWM01	O	与PWM0有固定相位关系的12位PWM定时器输出引脚
FLT	I	PWM故障检测输入引脚
EUART		
RXD	I	EUART0数据输入引脚
TXD	O	EUART0数据输出引脚
ADC		
AN0 - AN7	I	ADC输入通道
AVREF	I	ADC外部参考电压引脚
LCD控制器		
COM1 - COM8	O	LCD显示COM信号输出引脚
SEG1 - SEG19	O	LCD显示Segment信号输出引脚
LED驱动器		
LED_C1 - LED_C8	O	LED显示COM信号输出引脚
LED_S1 - LED_S8	O	LED显示Segment信号输出引脚
中断&复位&时钟&电源		
INT0 - INT3	I	外部中断0 - 3
INT40 - INT43	I	外部中断40 - 43
$\overline{\text{RST}}$	I	该引脚上保持10μs以上的低电平，CPU将复位。由于有内建30kΩ上拉电阻连接到V_{DD}，所以仅接一个外部电容即可实现上电复位。
XTAL1	I	谐振器输入
XTAL2	O	谐振器输出
XTALX1	I	谐振器X输入
XTALX2	O	谐振器X输出
V_{SS}	P	接地
V_{DD}	P	电源（2.0 - 5.5V）

续上表

引脚命名	类型	说明
蜂鸣器		
BUZ	O	蜂鸣器输出
编程接口		
TDO（P1.0）	O	调试接口：测试数据输出
TMS（P1.1）	I	调试接口：测试模式选择
TDI（P1.2）	I	调试接口：测试数据输入
TCK（P1.3）	I	调试接口：测试时钟输入
注意： *当P1.0-1.3作为调试接口时，P1.0-1.3的原有功能被禁止*		

6. SFR映像

SH79F166A内置256字节的直接寻址寄存器，包括通用数据存储器和特殊功能寄存器（SFR），SH79F166A的SFR有以下几种：

CPU内核寄存器：	ACC，B，PSW，SP，DPL，DPH
CPU内核增强寄存器：	AUXC，DPL1，DPH1，INSCON，XPAGE
电源时钟控制寄存器：	PCON，SUSLO
Flash寄存器：	IB_OFFSET，IB_DATA，IB_CON1，IB_CON2，IB_CON3，IB_CON4，IB_CON5
数据页面控制寄存器：	XPAGE
看门狗定时器寄存器：	RSTSTAT
系统时钟控制寄存器：	CLKCON
中断寄存器：	IEN0，IEN1，IENC，IPH0，IPL0，IPH1，IPL1，EXF0，EXF1
I/O口寄存器：	P0，P1，P2，P3，P4，P5，P0CR，P1CR，P2CR，P3CR，P4CR，P5CR，P0PCR，P1PCR，P2PCR，P3PCR，P4PCR，P5PCR，P0OS
定时器寄存器：	TCON，T2CON，T2MOD，TH2，TL2，RCAP2L，RCAP2H，T3CON，TH3，TL3，T4CON，TH4，TL4，SWTHL，T5CON，TH5，TL5
EUART寄存器：	SCON，SBUF，SADEN，SADDR，PCON，RxCON
ADC寄存器：	ADCON，ADT，ADCH，ADDL，ADDH
LCD寄存器：	DISPCON，DISPCON1，DISPCLK0，DISPCLK1，P0SS，P1SS，P2SS，P3SS
LED寄存器：	DISPCON，DISPCLK0，DISPCLK1，P1SS，P3SS
BUZZER寄存器：	BUZCON
PWM寄存器：	PWMEN，PWMEN1，PWMLO，PWM0C，PWM0PL，PWM0PH，PWM0DL，PWM0DH
LPD寄存器：	LPDCON

Table 6.1 C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83H	数据指针高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84H	数据指针1低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针1高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	-0--00-0	-	BKS0	-	-	DIV	MUL	-	DPS

Table 6.2 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	00--0000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
SUSLO	8EH	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

Table 6.3 Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFF SET	FBH Bank0	可编程flash低位字节偏移	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH Bank0	可编程flash数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H Bank0	flash控制寄存器1	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H Bank0	flash控制寄存器2	---0000	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H Bank0	flash控制寄存器3	---0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H Bank0	flash控制寄存器4	---0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H Bank0	flash控制寄存器5	---0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
XPAGE	F7H Bank0	编程用地址选择寄存器	--000000	-	-	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
FLASHCON	A7H Bank0	flash控制寄存器	0----0	-	-	-	-	-	-	-	FAC

Table 6.4 WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H Bank0	看门狗定时器控制寄存器	0-000000*	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

注意：**表示不同情况的复位决定RSTSTAT寄存器中的复位值，详见WDT章节*

Table 6.5 时钟控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H Bank0	系统时钟选择	111000--	32k_ SPDUP	CLKS1	CLKS0	SCMIF	HFON	FS	-	-

Table 6.6 中断 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H Bank0	中断允许控制0	0000-000	EA	EADC	ET2	ES	-	EX1	ET5	EX0
IEN1	A9H Bank0	中断允许控制1	0000000-	ESCM/ELPD	ET4	EPWM	ET3	EX4	EX3	EX2	-
IENC	BAH Bank0	中断通道允许控制	---0000	-	-	-	-	EXS43	EXS42	EXS41	EXS40
IENC1	BBH Bank0	中断通道允许控制1	----00	-	-	-	-	-	-	ESCM1	ELPD
IPH0	B4H Bank0	中断优先权控制高位0	-000-000	-	PADCH	PT2H	PSH	-	PX1H	PT5H	PX0H
IPL0	B8H Bank0	中断优先权控制低位0	-000-000	-	PADCL	PT2L	PSL	-	PX1L	PT5L	PX0L
IPH1	B5H Bank0	中断优先权控制高位1	0000000-	PSCMH	PT4H	PPWMH	PT3H	PX4H	PX3H	PX2H	-
IPL1	B9H Bank0	中断优先权控制低位1	0000000-	PSCML	PT4L	PPWML	PT3L	PX4L	PX3L	PX2L	-
EXF0	E8H Bank0	外部中断寄存器0	00000000	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
EXF1	D8H Bank0	外部中断寄存器1	---0000	-	-	-	-	IF43	IF42	IF41	IF40

Table 6.7 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H Bank0	8位端口0	00000000	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H Bank0	8位端口1	00000000	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0H Bank0	8位端口2	00000000	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	B0H Bank0	8位端口3	00000000	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4	C0H Bank0	5位端口4	---00000	-	-	-	P4.4	P4.3	P4.2	P4.1	P4.0
P5	80H Bank1	4位端口5	----0000	-	-	-	-	P5.3	P5.2	P5.1	P5.0
P0CR	E1H Bank0	端口0输入/输出方向控制	00000000	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2H Bank0	端口1输入/输出方向控制	00000000	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3H Bank0	端口2输入/输出方向控制	00000000	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR	E4H Bank0	端口3输入/输出方向控制	00000000	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR	E5H Bank0	端口4输入/输出方向控制	---00000	-	-	-	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR	E1H Bank1	端口5输入/输出方向控制	----0000	-	-	-	-	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P0PCR	E9H Bank0	端口0内部上拉允许	00000000	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAH Bank0	端口1内部上拉允许	00000000	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBH Bank0	端口2内部上拉允许	00000000	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR	ECH Bank0	端口3内部上拉允许	00000000	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR	EDH Bank0	端口4内部上拉允许	---00000	-	-	-	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR	E9H Bank1	端口5内部上拉允许	----0000	-	-	-	-	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
P0OS	EFH Bank0	输出模式选择	--00---	-	-	P0OS.5	P0OS.4	-	-	-	-

Table 6.8 定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	88H Bank0	定时器/计数器控制寄存器	---0000	-	-	-	-	IE1	IT1	IE0	IT0
T2CON	C8H Bank0	定时器/计数器2控制寄存器	00000000	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	$\overline{C/T2}$	$\overline{CP/RL2}$
T2MOD	C9H Bank0	定时器/计数器2模式寄存器	----00	-	-	-	-	-	-	T2OE	DCEN
RCAP2L	CAH Bank0	定时器/计数器2重载/截获低位字节	00000000	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	CBH Bank0	定时器/计数器2重载/截获高位字节	00000000	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	CCH Bank0	定时器/计数器2低位字节	00000000	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	CDH Bank0	定时器/计数器2高位字节	00000000	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
T3CON	88H Bank1	定时器/计数器3控制寄存器	0-00-000	TF3	-	T3PS.1	T3PS.0	-	TR3	T3CLKS.1	T3CLKS.0
SWTHL	89H Bank1	定时器/计数器读数据切换控制	----00	-	-	-	-	-	-	T5HLCON	T3HLCON
TL3	8CH Bank1	定时器/计数器3低位字节	00000000	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
TH3	8DH Bank1	定时器/计数器3高位字节	00000000	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0
T4CON	C8H Bank1	定时器/计数器4控制寄存器	00000000	TF4	TC4	T4PS1	T4PS0	T4M1	T4M0	TR4	T4CLKS
TL4	CCH Bank1	定时器/计数器4低位字节	00000000	TL4.7	TL4.6	TL4.5	TL4.4	TL4.3	TL4.2	TL4.1	TL4.0
TH4	CDH Bank1	定时器/计数器4高位字节	00000000	TH4.7	TH4.6	TH4.5	TH4.4	TH4.3	TH4.2	TH4.1	TH4.0
T5CON	C0H Bank1	定时器/计数器5控制寄存器	0-000-0-	TF5	-	T5PS1	T5PS0	-	-	TR5	-
TL5	CEH Bank1	定时器/计数器5低位字节	00000000	TL5.7	TL5.6	TL5.5	TL5.4	TL5.3	TL5.2	TL5.1	TL5.0
TH5	CFH Bank1	定时器/计数器5高位字节	00000000	TH5.7	TH5.6	TH5.5	TH5.4	TH5.3	TH5.2	TH5.1	TH5.0

Table 6.9 EUART SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	98H Bank0	串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	99H Bank0	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADEN	9BH Bank0	从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
SADDR	9AH Bank0	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
PCON	87H Bank0	电源和串行控制	00--0000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
RxCON	9FH Bank0	Rxd引脚施密特电压控制寄存器	----00	-	-	-	-	-	-	RxCON1	RxCON0

Table 6.10 ADC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	93H Bank0	ADC控制	00000000	ADON	ADCIF	EC	REFC	SCH2	SCH1	SCH0	GO/DONE
ADT	94H Bank0	ADC时间配置	000-0000	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
ADCH	95H Bank0	ADC通道配置	00000000	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
ADDL	96H Bank0	ADC数据低位字节	----00	-	-	-	-	-	-	A1	A0
ADDH	97H Bank0	ADC数据高位字节	00000000	A9	A8	A7	A6	A5	A4	A3	A2

Table 6.11 Buzzer SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
BUZCON	BDH Bank0	蜂鸣器输出控制	---0000	-	-	-	-	BCA2	BCA1	BCA0	BZEN

Table 6.12 LCD SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISPCON	ABH Bank0	LCD控制寄存器	00000000	DISPSEL	LCDON	ELCC	DUTY	VOL3	VOL2	VOL1	VOL0
DISPCON1	ADH Bank0	LCD控制寄存器1	--00000	-	-	=	RLCD	FCCTL1	FCCTL0	MOD1	MOD0
DISPCLK0	ACH Bank0	LCD时钟控制寄存器0	00000000	DCK0.7	DCK0.6	DCK0.5	DCK0.4	DCK0.3	DCK0.2	DCK0.1	DCK0.0
DISPCLK1	AAH Bank0	LCD时钟控制寄存器1	-----0	-	-	-	-	-	-	-	DCK1.0
P0SS	B6H Bank0	P0模式选择寄存器	----000	-	-	-	-	-	P0S2	P0S1	P0S0
P1SS	9CH Bank0	P1模式选择寄存器	00000000	P1S7	P1S6	P1S5	P1S4	P1S3	P1S2	P1S1	P1S0
P2SS	9DH Bank0	P2模式选择寄存器	00000000	P2S7	P2S6	P2S5	P2S4	P2S3	P2S2	P2S1	P2S0
P3SS	9EH Bank0	P3模式选择寄存器	00000000	P3S7	P3S6	P3S5	P3S4	P3S3	P3S2	P3S1	P3S0

Table 6.13 LED SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISPCON	ABH Bank0	LED 控制寄存器	00-0---	DISPSEL	LEDON	-	DUTY	-	-	-	-
DISPCLK0	ACH Bank0	LED时钟控制寄存器0	00000000	DCK0.7	DCK0.6	DCK0.5	DCK0.4	DCK0.3	DCK0.2	DCK0.1	DCK0.0
DISPCLK1	AAH Bank0	LED时钟控制寄存器1	-----0	-	-	-	-	-	-	-	DCK1.0
P1SS	9CH Bank0	P1模式选择寄存器	00000000	P1S7	P1S6	P1S5	P1S4	P1S3	P1S2	P1S1	P1S0
P3SS	9EH Bank0	P3模式选择寄存器	00000000	P3S7	P3S6	P3S5	P3S4	P3S3	P3S2	P3S1	P3S0

Table 6.14 PWM SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMEN	CFH Bank0	PWM定时器允许	-0--0--0	-	EFLT	-	-	EPWM01	-	-	EPWM0
PWMEN1	B7H Bank0	PWM输出允许	-----0	-	-	-	-	-	-	-	PWM0
PWMLO	E7H Bank0	PWM保护	00000000	PWMLO.7	PWMLO.6	PWMLO.5	PWMLO.4	PWMLO.3	PWMLO.2	PWMLO.1	PWMLO.0
PWM0C	D2H Bank0	12位PWM控制	00-00000	PWM0IE	PWM0IF	-	FLTS	FLTC	PWM0S	TnCK01	TnCK00
PWM0PL	D3H Bank0	12位PWM周期控制低位	00000000	PP0.7	PP0.6	PP0.5	PP.4	PP0.3	PP0.2	PP0.1	PP0.0
PWM0PH	D4H Bank0	12位PWM周期控制高位	---0000	-	-	-	-	PP0.11	PP0.10	PP0.9	PP0.8
PWM0DL	D5H Bank0	12位PWM占空比控制低位	00000000	PD0.7	PD0.6	PD0.5	PD0.4	PD0.3	PD0.2	PD0.1	PD0.0
PWM0DH	D6H Bank0	12位PWM占空比控制高位	---0000	-	-	-	-	PD0.11	PD0.10	PD0.9	PD0.8
PWM0DT	D1H Bank0	PWM01死区时间控制	00000000	DT0.7	DT0.6	DT0.5	DT0.4	DT0.3	DT0.2	DT0.1	DT0.0

Table 6.15 LPD SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	B3H Bank0	LPD 控制	00000000	LPDEN	LPDF	LPDMD	LPDIF	LPDS3	LPDS2	LPDS1	LPDS0

注意： *-:保留位。*

SFR映像图

Bank0

	可位寻址	不可位寻址							
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	*7/F*	
F8H				IB_OFFSET	IB_DATA				FFH
F0H	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7H
E8H	EXF0	P0PCR	P1PCR	P2PCR	P3PCR	P4PCR		P0OS	EFH
E0H	ACC	P0CR	P1CR	P2CR	P3CR	P4CR		PWMLO	E7H
D8H	EXF1								DFH
D0H	PSW	PWM0DT	PWM0C	PWM0PL	PWM0PH	PWM0DL	PWM0DH		D7H
C8H	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2		PWMEN	CFH
C0H	P4								C7H
B8H	IPL0	IPL1	IENC	IENC1		BUZCON			BFH
B0H	P3	RSTSTAT	CLKCON	LPDCON	IPH0	IPH1	P0SS	PWMEN1	B7H
A8H	IEN0	IEN1	DISPCLK1	DISPCON	DISPCLK0	DISPCON1			AFH
A0H	P2							FLASHCON	A7H
98H	SCON	SBUF	SADDR	SADEN	P1SS	P2SS	P3SS	RxCON	9FH
90H	P1			ADCON	ADT	ADCH	ADDL	ADDH	97H
88H	TCON						SUSLO		8FH
80H	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	7/F	

Bank1

	可位寻址	不可位寻址							
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	*7/F*	
F8H									FFH
F0H	B	AUXC						XPAGE	F7H
E8H		P5PCR							EFH
E0H	ACC	P5CR							E7H
D8H									DFH
D0H	PSW								D7H
C8H	T4CON				TL4	TH4	TL5	TH5	CFH
C0H	T5CON								C7H
B8H	IPL0	IPL1							BFH
B0H					IPH0	IPH1			B7H
A8H	IEN0	IEN1							AFH
A0H									A7H
98H									9FH
90H									97H
88H	T3CON	SWTHL			TL3	TH3	SUSLO		8FH
80H	P5	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	7/F	

注意：*未使用的SFR地址禁止读写。*

7. 标准功能

7.1 CPU

7.1.1 CPU内核特殊功能寄存器

特性

- CPU内核寄存器：ACC，B，PSW，SP，DPL，DPH

累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

B寄存器

在乘除法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

栈指针（SP）

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM（00H-FFH）的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

程序状态字（PSW）寄存器

程序状态字（PSW）寄存器包含了程序状态信息。

数据指针（DPTR）

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。

Table 7.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	CY	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	CY	**进位标志位** 0：算术或逻辑运算中，没有进位或借位发生 1：算术或逻辑运算中，有进位或借位发生
6	AC	**辅助进位标志位** 0：算数逻辑运算中，没有辅助进位或借位发生 1：算数逻辑运算中，有辅助进位或借位发生
5	F0	**F0标志位** 用户自定义标志位
4-3	RS[1:0]	**R0-R7寄存器页选择位** 00：页0（映射到00H-07H） 01：页1（映射到08H-0FH） 10：页2（映射到10H-17H） 11：页3（映射到18H-1FH）
2	OV	**溢出标志位** 0：没有溢出发生 1：有溢出发生
1	F1	**F1标志位** 用户自定义标志位
0	P	**奇偶校验位** 0：累加器A中值为1的位数为偶数 1：累加器A中值为1的位数为奇数

7.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令：16位*8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC，DPL1，DPH1，INSCON

SH79F166A扩展了'MUL'和'DIV'的指令，使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘除法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0；8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1；16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0；8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1；16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

7.1.3 寄存器

Table 7.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	-	BKS0	-	-	DIV	MUL	-	DPS
读/写	-	读/写	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	-	-	0	0	-	0

位编号	位符号	说明
6	BKS0	**特殊功能寄存器页选择位** 0：选择特殊功能寄存器页0 1：选择特殊功能寄存器页1
3	DIV	**16位/8位除法选择位** 0：8位除法 1：16位除法
2	MUL	**16位/8位乘法选择位** 0：8位乘法 1：16位乘法
0	DPS	**数据指针选择位** 0：数据指针 1：数据指针1

7.2 随机数据存储器（RAM）

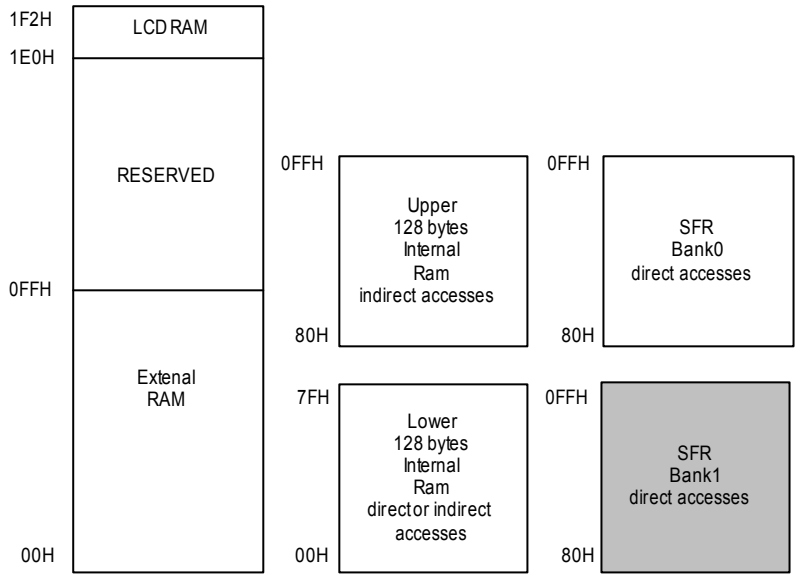
7.2.1 特性

SH79F166A为数据存储提供了内部RAM和外部RAM。下列为存储器空间分配：

- 低位128字节的RAM（地址从00H到7FH）可直接或间接寻址。
- 高位128字节的RAM（地址从80H到FFH）只能间接寻址。
- 特殊功能寄存器（SFR，地址从80H到FFH）只能直接寻址。
- 外部RAM可通过MOVX指令间接访问。

高位128字节的RAM占用的地址空间和SFR相同，但在物理上与SFR的空间是分离的。当一个指令访问高于地址7FH的内部位置时，CPU可以根据访问的指令类型来区分是访问高位128字节数据RAM还是访问SFR。

SH79F166A在外部数据空间额外提供了256字节RAM，支持高级语言。SH79F166A还配置了19字节的LCD RAM（1E0H - 1F2H）。



内部和外部RAM配置

SH79F166A支持传统的访问外部RAM方法。可以使用MOVXA，@Ri或MOVX@Ri，A；来访问外部低256字节RAM；使用MOVX A，@DPTR或MOVX@DPTR，A来访问外部275字节RAM。

用户也能用XPAGE寄存器来访问外部RAM，仅用MOVX A，@Ri或MOVX@Ri，A指令即可。用户能用XPAGE来表示高于256字节的RAM地址。

在Flash SSP模式下，XPAGE也能用作分段选择器（详见SSP章节）。

7.2.2 寄存器

Table 7.3 数据存储页寄存器（XPAGE）

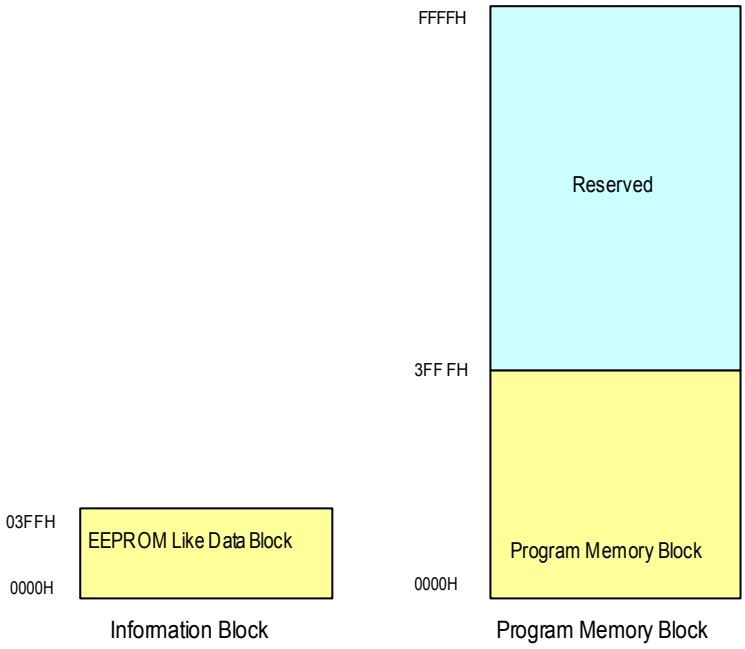
F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	-	-	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	0	0	0	0

位编号	位符号	说明
7-0	XPAGE[5:0]	RAM页选择控制位

7.3 Flash程序存储器

7.3.1 特性

- Flash 存储器包括 16 X 1KB 区块，总共 16KB
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程（ICP）操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：至少 100000 次
- 数据保存年限：至少 10 年
- 低功耗



SH79F166A为存储程序代码内置16K可编程Flash（Program Memory Block），可以通过在线编程（ICP）模式和扇区自编程（SSP）模式对Flash存储器操作。每个扇区1024字节。

SH79F166A还内置1024字节的类EEPROM存储区用于存放用户数据，每个扇区256字节，总共4个扇区。

Flash操作定义：

在线编程（ICP）模式：通过Flash编程器对Flash存储器进行擦、读、写操作。

扇区自编程（SSP）模式：用户程序代码运行在Program Memory中，对Flash存储器进行擦、读、写操作。

Flash存储器支持以下操作：

(1) 代码保护控制模式编程

SH79F166A的代码保护功能为用户代码提供了高性能的安全措施。每个分区有两种模式可用。

代码保护模式0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式1：允许/禁止在其他扇区中通过MOVC 指令进行读取操作，或通过SSP模式进行擦除/写入操作。

用户必须使用下列2种方式之一才能完成代码保护控制模式的设定：

1. Flash编程器在ICP模式设置相应的保护位，以进入所需的保护模式。
2. SSP模式不支持代码保护控制模式编程。

(2) 整体擦除

无论代码保护控制模式的状态如何，整体擦除操作都将会擦除所有程序，代码选项，代码保护位，但是不会擦除类EEPROM存储区。

用户必须使用下列方式才能完成整体擦除：

Flash编程器在ICP模式发出整体擦除指令，进行整体擦除。

SSP模式不支持整体擦除。

(3) 扇区擦除

扇区擦除操作将会擦除所选扇区中内容。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1。

若需Flash编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

用户必须使用下列2种方式之一才能完成扇区擦除：

1. Flash编程器在ICP模式发出扇区擦除指令，进行扇区擦除。
2. 通过SSP功能发出扇区擦除指令，进行扇区擦除（详见在扇区自编程章节）。

(4) 类EEPROM存储区擦除

类EEPROM存储区擦除操作将会擦除类EEPROM存储区中的内容。用户程序（SSP）和Flash编程器都能执行该操作。

用户必须使用下列2种方式之一才能完成类EEPROM存储区擦除：

1. Flash编程器在ICP模式发出类EEPROM存储区擦除指令，进行类EEPROM存储区擦除。
2. 通过SSP功能发出类EEPROM存储区擦除指令，进行类EEPROM存储区擦除（详见在扇区自编程章节）。

(5) 写/读代码

读/写代码操作可以将代码从Flash存储器中读出或写入。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1。不管安全位设置与否，用户程序都能读/写程式自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

用户必须使用下列2种方式之一才能完成写/读代码：

1. Flash编程器在ICP模式发出写/读代码指令，进行写/读代码。
2. 通过SSP功能发出写/读代码指令，进行写/读代码。

(6) 写/读类EEPROM存储区

读/写类EEPROM存储区操作可以将数据从类EEPROM存储区中读出或写入。用户程序（SSP）和Flash编程器都能执行该操作。

用户必须使用下列2种方式之一才能完成写/读类EEPROM存储区：

1. Flash编程器在ICP模式发出写/读类EEPROM存储区指令，进行写/读类EEPROM存储区。
2. 通过SSP功能发出写/读类EEPROM存储区指令，进行写/读类EEPROM存储区。

Flash存储器操作汇总

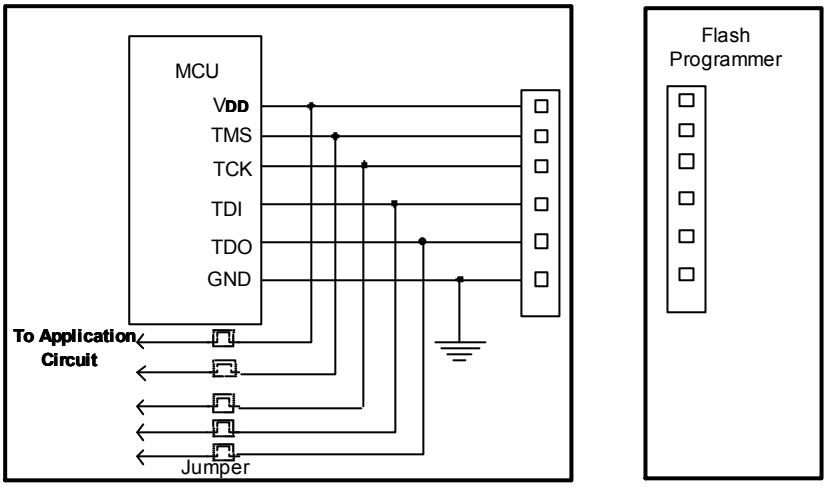
操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持（无安全位）	支持（无安全位）
整体擦除	支持	不支持
类EEPROM存储区擦除	支持	支持
写/读代码	支持（无安全位）	支持（无安全位）
读/写类EEPROM存储区	支持	支持

7.3.2 ICP模式下的Flash操作

ICP模式为通过Flash编程器对MCU进行编程，可以在MCU焊在用户板上以后编程。ICP模式下，用户系统必须关机后Flash编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6个引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）。

编程器使用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入4个引脚后，CPU才能进入编程模式。如需详细说明请参考**Flash编程器用户指南。**

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时用户需要先用6个跳线将芯片的编程引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

(1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
(2) 将芯片编程引脚连接至编程器编程接口，开始编程；
(3) 编程结束后断开编程器接口，连接跳线恢复应用电路。

7.4 扇区自编程（SSP）功能

SH79F166A支持SSP功能。如果所选扇区未被保护，用户代码可以对任何扇区执行编程操作。一旦该扇区被编程，则在该扇区被擦除之前不能被再次编程。

SH79F166A内建一个复杂控制流程以避免误入SSP模式导致代码被误修改。为进入SSP模式，IB_CON2 - 5必须满足特定条件。若IB_CON2 - 5不满足特定条件，则无法进入SSP模式。

7.4.1 寄存器

Table 7.4 编程用地址选择寄存器

对于程序存储区，一个扇区为1024字节。寄存器定义如下：

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	-	-	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	0	0	0	0

位编号	位符号	说明
5-2	XPAGE[5:2]	被编程的存储单元扇区号，0000代表扇区0，以此类推
1-0	XPAGE[1:0]	被编程的存储单元高2位地址

Table 7.5 擦除/编程用扇区选择寄存器

对于类EEPROM存储区，一个扇区为256字节。寄存器定义如下：

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	-	-	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	0	0	0	0

位编号	位符号	说明
5-2	XPAGE[5:2]	在擦除/编程扇区时无意义
1-0	XPAGE[1:0]	对类EEPROM扇区，00代表块0，依此类推

Table 7.6 编程用地址偏移寄存器

FBH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFFSET.7	IB_OFFSET.6	IB_OFFSET.5	IB_OFFSET.4	IB_OFFSET.3	IB_OFFSET.2	IB_OFFSET.1	IB_OFFSET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被编程的存储单元低8位地址

Table 7.7 编程用数据寄存器

FCH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	待编程数据

Table 7.8 SSP型选择寄存器

F2H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	**SSP操作选择位** 0xE6：扇区擦除 0x6E：存储单元编程

Table 7.9 SSP流程控制寄存器1

F3H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON2[3:0]	必须为05H，否则Flash编程将会终止

Table 7.10 SSP流程控制寄存器2

F4H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH，否则Flash编程将会终止

Table 7.11 SSP流程控制寄存器3

F5H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

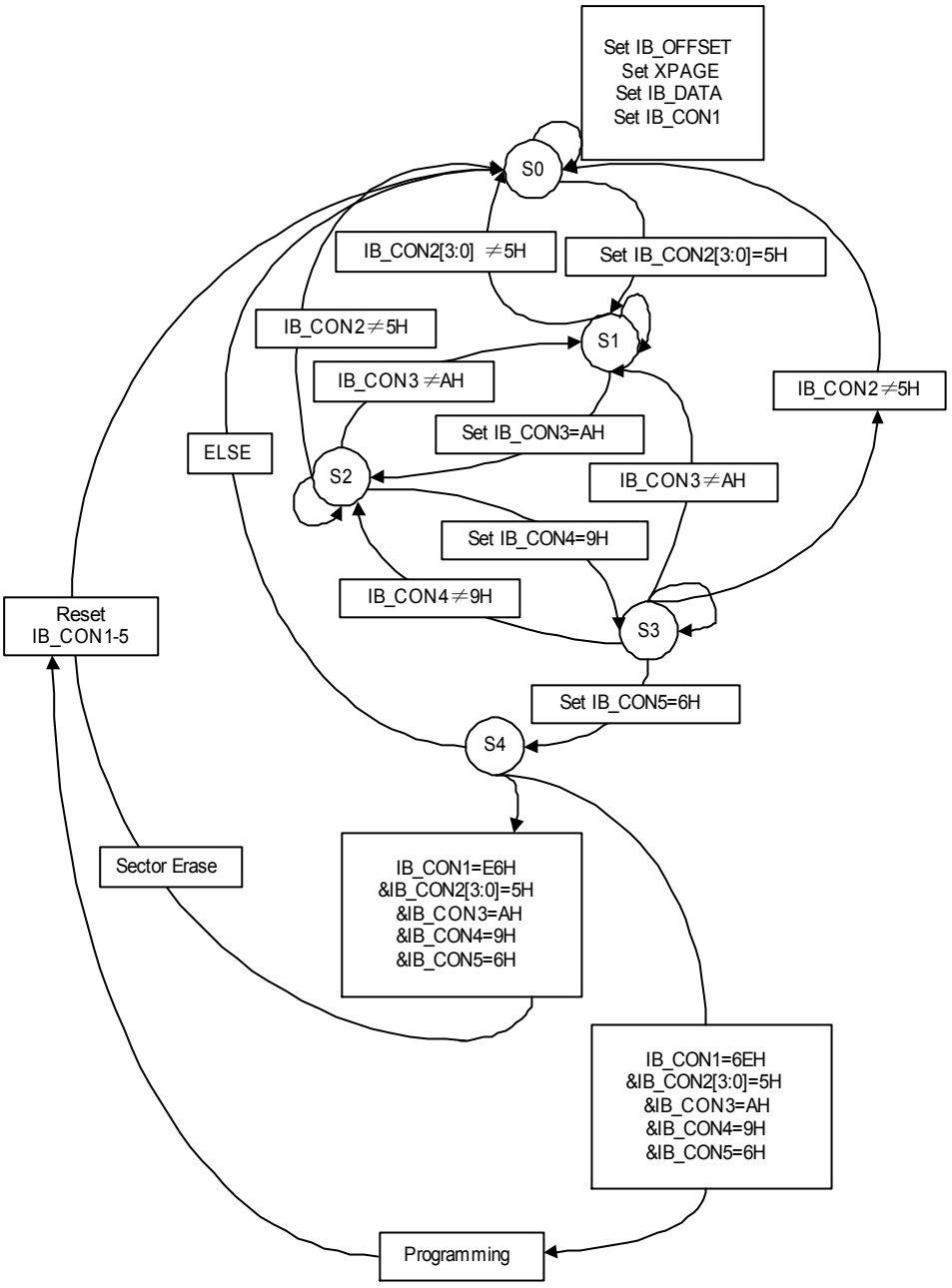
位编号	位符号	说明
3-0	IB_CON4[3:0]	必须为09H，否则Flash编程将会终止

Table 7.12 SSP流程控制寄存器4

F6H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5[3:0]	必须为06H，否则Flash编程将会终止

7.4.2 Flash控制流程图



7.4.3 SSP编程注意事项

为确保顺利完成SSP编程，用户软件必须按以下步骤设置：

(1) 用于代码/数据编程：

1. 关闭中断；
2. 根据地址设置XPAGE，IB_OFFSET；
3. 按编程需要，设置IB_DATA；
4. 按照顺序设置IB_CON1 - 5；
5. 添加4个NOP指令；
6. 开始编程，CPU将进入IDLE模式；烧写完成后自动退出IDLE模式；
7. 如需继续写入数据，跳转至第2步；
8. XPAGE寄存器清0，恢复中断设置。

(2) 用于扇区擦除：

1. 关闭中断；
2. 按相应的扇区设置XPAGE；
3. 按照顺序设置IB_CON1 - 5；
4. 添加4个NOP指令；
5. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
6. 如需要继续擦除数据，跳转至第2步；
7. XPAGE寄存器清0，恢复中断设置。

(3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”指令。

(4) 对于类EEPROM区域

对于类EEPROM的操作类似于Flash的操作，即类似上述(1)/(2)/(3)部分的描述。区别在于：

1. 在对类EEPROM进行擦除、写或读之前，应首先将FLASHCON寄存器的最低位FAC位置1。
2. 类EEPROM的扇区为256字节，而不是1024字节

注意：

1. 系统时钟不得低于200kHz以确保FLASH的正常编程

2. 当不需对类EEPROM操作时，必须将FAC位清0

FLASHCON寄存器的描述如下：

Table 7.13 访问控制寄存器

A7H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	-	FAC
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
7-1	-	保留位
0	FAC	访问控制 0：MOVC指令或者SSP功能访问Main Block区域 1：MOVC指令或者SSP功能访问类EEPROM区域

7.5 系统时钟和振荡器

7.5.1 特性

- 支持4种振荡器类型：32.768kHz晶体谐振器，晶体谐振器，陶瓷谐振器和内部12M/128K RC振荡器
- 4个振荡器引脚（XTAL1，XTAL2，XTALX1，XTALX2）从4种振荡器类型中产生1种或者2种时钟
- 内建12MHz RC振荡器
- 内建32.768kHz加速电路
- 内建系统时钟分频器

7.5.2 时钟定义

SH79F166A几个内部时钟定义如下：

OSCCLK：从4个可选振荡器类型中（从XTAL输入的32.768kHz晶体谐振器，晶体谐振器和陶瓷谐振器以及内部12M/128K RC振荡器）选中的那个振荡器的时钟。f_{OSC}定义为OSCCLK的频率。t_{OSC}定义为OSCCLK的周期。

OSCXCLK：从3个可选振荡器类型中（从XTALX输入的晶体谐振器和陶瓷谐振器以及内部12M RC振荡器）选中的那个振荡器的时钟。f_{OSCX}定义为OSCXCLK的频率。t_{OSCX}定义为OSCXCLK的周期。

注意：

当代码选项OP_OSC不是0011，0110，1010，1101时（32.768kHz/128K振荡器没有被选中，详见代码选项章节），OSCXCLK不存在。

WDTCLK：内部看门狗RC振荡器时钟。f_{WDT}定义为WDTCLK的频率。t_{WDT}定义为WDTCLK的周期。

OSCSCLK：系统时钟频率分频器的输入时钟。这个时钟可能为OSCCLK或者OSCXCLK。f_{OSCS}定义为OSCSCLK的频率。t_{OSCS}定义为OSCSCLK的周期。

SYSCLK：系统时钟，系统频率分频器的输出时钟。这个时钟为CPU指令周期的时钟。f_{SYS}定义为SYSCLK的频率。t_{SYS}定义为SYSCLK的周期。

7.5.3 概述

SH79F166A支持5种振荡器类型：32.768kHz晶体谐振器，晶体谐振器/陶瓷谐振器（2MHz-12MHz）和内部RC振荡器（12MHz，128K）。振荡器类型的选择由代码选项OP_OSC决定（详见代码选项章节）。SH79F166A有4个振荡器引脚（XTAL1，XTAL2，XTALX1，XTALX2），可以从4种振荡器类型中产生1种或者2种时钟。这些都是由代码选项OP_OSC决定（详见代码选项章节）。由振荡器产生的基本时钟脉冲提供系统时钟支持CPU及片上外围设备。

7.5.4 寄存器

Table 7.14 系统时钟控制寄存器

B2H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	32k_SPDUP	CLKS1	CLKS0	SCMIF	HFON	FS	-	-
读/写	读/写	读/写	读/写	读	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	1	1	1	0	0	0	-	-

位编号	位符号	说明
7	**32k_SPDUP**	**32.768kHz晶体谐振器加速模式控制位** 0：32.768kHz振荡器常规模式，由软件清0。 1：32.768kHz振荡器加速模式，由软件或者硬件置1。 此位在系统发生任何形式的复位，如上电复位，看门狗复位等时，自动由硬件设置1，用以加速32.768kHz振荡器起振，缩短32.768kHz振荡器的起振时间。 如果有需要，本位也可以由软件置1或者清0。比如进入掉电模式（Power-down mode）前，可以将此位置1，掉电模式唤醒后再由软件清0。 应该注意的是关闭32.768kHz加速模式（此位清0），可以节省系统的耗电。只有代码选项OP_OSC为1010或1101时（选择32.768kHz晶体振荡器，详见**代码选项**章节），此控制位才有效。
6-5	**CLKS[1:0]**	**系统时钟频率分频器** 00：f_{SYS} = f_{OSCS} 01：f_{SYS} = f_{OSCS}/2 10：f_{SYS} = f_{OSCS}/4 11：f_{SYS} = f_{OSCS}/12 如果选择32.768kHz振荡器为OSCSCLK，此控制位无效。
3	**HFON**	**OSCXCLK开关控制寄存器** 0：关闭OSCXCLK 1：打开OSCXCLK 只有代码选项OP_OSC为0011，0110，1010，1101时（选择32.768kHz晶体振荡器或128K内部RC振荡器，详见**代码选项**章节），此控制位才有效。
2	**FS**	**频率选择位** 0：选择32.768kHz/128kHz为OSCSCLK 1：选择OSCXCLK为OSCSCLK 只有代码选项OP_OSC为0011，0110，1010，1101时（选择32.768kHz晶体振荡器或128K内部RC振荡器，详见**代码选项**章节），此控制位才有效。

注意：

1. 当代码选项OP_OSC为0011，1010时，OSCXCLK为内建12MHzRC；当代码选项OP_OSC为0110或者1101时，OSCXCLK为从XTALX输入的晶体谐振器或陶瓷谐振器；

2. 当代码选项OP_OSC为0011，0110，1010，1101，HFON和FS才有效；

3. 当OSCXCLK作为OSCSCLK时（也就是说，HFON = 1和FS = 1），HFON不能软件清0；

4. 当OSCSCLK从32.768kHz/128K切换到OSCXCLK时，假如当时OSCXCLK为关闭状态，则必须按以下步骤依次设置：

a. 设置HFON = 1，打开OSCXCLK

*b. 至少等待振荡器预热时间（详见**振荡器预热**章节）*

c. 设置FS = 1，选择OSCXCLK作为OSCSCLK

5. 当OSCSCLK从OSCXCLK切回到32.768kHz/128K时，则必须按以下步骤依次设置：

a. FS位清0，选择32.768kHz/128K作为OSCSCLK

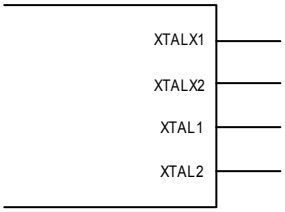
b. 添加1个NOP指令

c. HFON位清0（降低功耗）

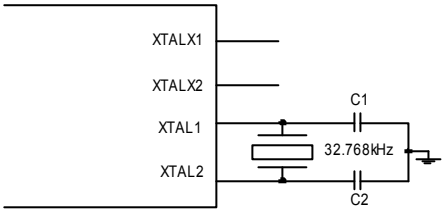
d.添加4个NOP指令

7.5.5 振荡器类型

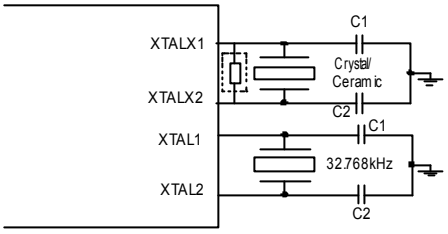
(1) OP_OSC = 0000，0011：内部RC振荡器，XTAL和XTALX引脚与I/O共用



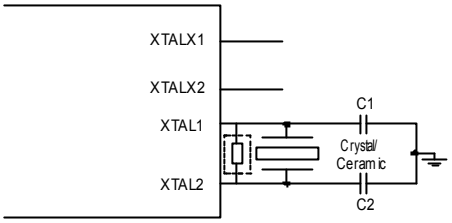
(2) OP_OSC = 1010：从XTAL输入32.768kHz晶体谐振器，内部RC振荡器可以使能，XTALX引脚与I/O共用



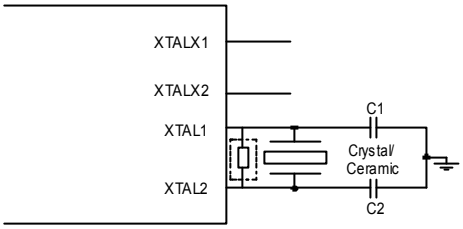
(3) OP_OSC = 1101：从XTAL输入32.768kHz晶体谐振器，从XTALX输入2M - 12M晶体谐振器/陶瓷谐振器*



(4) OP_OSC = 1110：从XTAL输入2M - 12M晶体谐振器/陶瓷谐振器*，XTALX引脚与I/O共用



(5) OP_OSC = 0110：内部128KHz RC振荡器，从XTAL输入2M - 12M晶体谐振器/陶瓷谐振器*，XTALX引脚与I/O共用



*：*如果环境湿度较大，使用高频振荡器时，建议外加510K反馈电阻。*

7.5.6 谐振器负载电容选择

陶瓷谐振器		
频率	**C1**	**C2**
3.58MHz	-	-
4MHz	-	-

晶体谐振器		
频率	**C1**	**C2**
32.768kHz	10 - 12pF	10 - 12pF
4MHz	8 - 15pF	8 - 15pF
12MHz	8 - 15pF	8 - 15pF

注意：

(1) ***表中负载电容仅供参考！***

*(2) 以上电容值可通过谐振器基本的起振和运行测试，**并非最优值。***

(3) 请注意印制板上的杂散电容，用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前，用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆http://www.sinowealth.com以取得更多的推荐谐振器生产厂。

7.6 系统时钟监控（SCM）

为了增强系统的可靠性，SH79F166A含有一个系统时钟监控（SCM）模块。如果系统时钟出现故障（例如：外部振荡器停振等），内建SCM模块会将OSCCLK自动切换到内部32k时钟，同时系统时钟监控标志位（SCMIF）被置1。当EA和ESCM位均被置1时，SCM模块将会产生中断。如果外部振荡器恢复工作，SCM将会切换OSCCLK到外部振荡器，然后SCMIF位自动清0。

注意：

SCMIF为只读寄存器，只能由硬件清0或者置1。

如果SCMIF清0，SCM将系统时钟自动切换到系统时钟出故障前的状态。

如果代码选项选择内部RC振荡器（详见代码选项章节）作为OSCSCLK，则系统时钟监控功能不可用。

Table 7.15 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	-	-	-	SCMIF	-	-	-	-
读/写	-	-	-	只读	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	-	-	-	-

位编号	位符号	说明
4	SCMIF	系统时钟监控标志位 0：表示系统时钟正常运行 1：表示系统时钟故障

7.7 I/O端口

7.7.1 特性

- 41个双向I/O端口
- I/O端口可与其它功能共用

SH79F166A提供41个位可编程双向I/O端口。端口数据在寄存器Px中。每个I/O口均有内部上拉电阻。端口控制寄存器（PxCRy）控制端口是作为输入或者输出。当端口作为输入时，每个I/O端口带有由PxPCRy控制的内部上拉电阻（x = 0-5, y = 0-7）。

SH79F166A的有些I/O引脚能与选择功能共用。当所有功能都允许时，在CPU中存在优先权以避免功能冲突。（详见**端口共用**章节）。

7.7.2 寄存器

Table 7.16 端口控制寄存器

E1H - E5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CR (E1H, Bank0)	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR (E2H, Bank0)	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR (E3H, Bank0)	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR (E4H, Bank0)	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR (E5H, Bank0)	-	-	-	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR (E1H, Bank1)	-	-	-	-	P5CR.3	P5CR.2	P5CR.1	P5CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**PxCRy x = 0-5, y = 0-7**	**端口输入/输出控制寄存器** 0：输入模式 1：输出模式

Table 7.17 端口上拉电阻控制寄存器

E9H - ECH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0PCR (E9H, Bank0)	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR (EAH, Bank0)	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR (EBH, Bank0)	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR (ECH, Bank0)	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR (EDH, Bank0)	-	-	-	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR (E9H, Bank1)	-	-	-	-	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**PxPCRy x = 0-5, y = 0-7**	**输入端口内部上拉电阻控制** 0：内部上拉电阻关闭 1：内部上拉电阻开启

Table 7.18 端口数据寄存器

80H - C0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0 (80H, Bank0)	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1 (90H, Bank0)	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2 (A0H, Bank0)	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3 (B0H, Bank0)	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4 (C0H, Bank0)	-	-	-	P4.4	P4.3	P4.2	P4.1	P4.0
P5 (80H, Bank1)	-	-	-	-	P5.3	P5.2	P5.1	P5.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**Px.y** **x = 0-5, y = 0-7**	端口数据寄存器

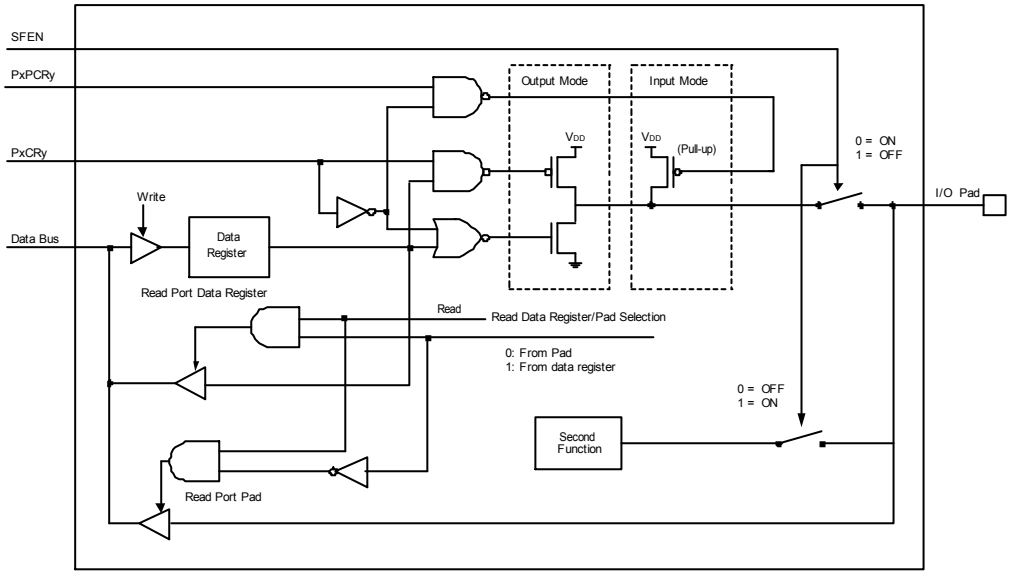
Table 7.19 端口模式选择寄存器

EFH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0OS	-	-	P0OS.5	P0OS.4	-	-	-	-
读/写	-	-	读/写	读/写	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	-	-	-	-

位编号	位符号	说明
5-4	**P0OS.x** **x = 5-4**	**端口0输出模式选择** 0：引脚输出模式为CMOS推挽输出 1：引脚输出模式为N沟道开漏输出

注意：*P0.4，P0.5端口作为为N-通道的开漏I/O，但是此时端口电压不得超过V_{DD}+0.3V。*

7.7.3 端口模块图



注意：

(1) 输入端口读操作直接读引脚电平。

(2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。

(3) 用读取指令来区分：读-改-写指令是读寄存器，而其它指令读引脚电平。

(4) 不管端口是否共用为其他功能，对端口写操作都是针对端口数据寄存器。

7.7.4 端口共用

41个双向I/O端口也能共用作为第二或第三种特殊功能。共用优先级按照外部最高内部最低的规则：

在**引脚配置图**中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由硬件或软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR （x = 0-5），但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何对端口的读写操作只会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。

PORT0：

- LCD Segment 17-19（P0.0-P0.2）
- PWM01：PWM01输出（P0.2）
- PWM0：PWM0输出（P0.3）
- INT0：外部中断0（P0.4）
- INT1：外部中断1（P0.5）
- INT2：外部中断2（P0.6）
- INT3：外部中断3（P0.7）
- T2：定时器2外部输入/波特率时钟输出（P0.5）
- T2EX：定时器2重载/捕捉/方向控制（P0.4）
- T4：定时器4外部输入/波特率时钟输出（P0.3）
- XTALX1：子振荡器输入（P0.7）
- XTALX2：子振荡器输出（P0.6）

Table 7.20 PORT0共用列表

引脚编号	优先级	功能	允许位
43	1	SEG17	**DISPCON**寄存器的**DISPSEL**位清0及**P0SS**寄存器的**P0S0**位置1
	2	P0.0	无上述情况
44	1	SEG18	**DISPCON**寄存器的**DISPSEL**位清0及**P0SS**寄存器的**P0S1**位置1
	2	P0.1	无上述情况
1	1	PWM01	**PWMEN**寄存器的**EPWM01**位置1
	2	SEG19	**DISPCON**寄存器的**DISPSEL**位清0及**P0SS**寄存器的**P0S2**位置1
	3	P0.2	无上述情况
2	1	PWM0	**PWMEN**寄存器的**EPWM0**位置1
	2	T4	**T4CON**寄存器的**TR4**和**T4CLKS**位置1（自动上拉）或**T4CON**寄存器的**T4CLKS**位清0且**TC4位**置1或方式2下**TR4**位置1
	3	P0.3	无上述情况
3	1	T2EX	在0，2，3方式下**T2CON**寄存器的**EXEN2**位置1或在方式1下**T2MOD**寄存器的**DCEN**位置1或在方式1下**DCEN**位清0及**EXEN2**位置1（自动拉高）
	2	INT0	**IEN0**寄存器的**EX0**位置1，并且**P0.4**输入模式（上拉由软件设置）
	3	P0.4	无上述情况
4	1	T2	**T2CON**寄存器（自动上拉）的**TR2**位及**C/$\overline{T2}$**位置1或**C/$\overline{T2}$**位清0且**T2MOD**寄存器的**T2OE**位置1
	2	INT1	**IEN0**寄存器中的**EX1**位置1，P0.5输入模式
	3	P0.5	无上述情况
5	1	XTALX2	代码选项
	2	INT2	**IEN1**寄存器的**EX2**位置1，P0.6输入模式
	3	P0.6	无上述情况
6	1	XTALX1	代码选项
	2	INT3	**IEN1**寄存器的**EX3**位置1，P0.7输入模式
	3	P0.7	无上述情况

注意：*当 P0OS = 30H 时，引脚3，4配置为开漏极端口。*

PORT1：
- LED Segment 1-8（P1.0-P1.7）
- LCD Segment 1-8（P1.0-P1.7）

Table 7.21 PORT1共用列表

引脚编号	优先级	功能	允许位
27-34	1	LED S1-8	**P1SS**寄存器的相应位（**P1S0-P1S7**）置1且**DISPCON**寄存器的**DISPSEL**置1
	2	LCD SEG1-8	**P1SS**寄存器的相应位（**P1S0-P1S7**）置1且**DISPCON**寄存器的**DISPSEL**清0
	3	P1.0-P1.7	无上述情况

PORT2：
- RXD：EUART数据输入（P2.0）
- TXD：EUART数据输出（P2.1）
- FLT：故障检测输入引脚（P2.5）
- LCD Segment 9-16（P2.0-P2.7）

Table 7.22 PORT2共用列表

引脚编号	优先级	功能	允许位
35	1	RXD	**SCON**寄存器的**REN**位置1（自动上拉）
	2	SEG9	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S0**位置1
	3	P2.0	以上情况都不符合
36	1	TXD	对**SBUF**寄存器写操作
	2	SEG10	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S1**位置1
	3	P2.1	以上情况都不符合
37	1	SEG11	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S2**位置1
	2	P2.2	以上情况都不符合
38	1	SEG12	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S3**位置1
	2	P2.3	以上情况都不符合
39	1	SEG13	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S4**位置1
	2	P2.4	以上情况都不符合
40	1	FLT	PWMEN寄存器的EFLT位置1
	2	SEG14	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S5**位置1
	3	P2.5	以上情况都不符合
41	1	SEG15	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S6**位置1
	2	P2.6	以上情况都不符合
42	1	SEG16	**DISPCON**寄存器的**DISPSEL**位清0且**P2SS**寄存器的**P2S7**位置1
	2	P2.7	以上情况都不符合

PORT3：
- LED COM1-COM8（P3.0-P3.7）
- LCD COM1-COM8（P3.0-P3.7）
- AN4-AN7：ADC输入通道（P3.4-P3.7）

Table 7.23 PORT3共用列表

引脚编号	优先级	功能	允许位
19-22	1	AN7-AN4	**ADCH**寄存器的**CH7-CH4**位和**ADCON**寄存器的**ADON**位都置1，并且**SCH[2:0]**的相应位置1
	2	LED_C8 -LED_C5	**P3SS** 寄存器的相应位 **P3S7-P3S4 位**置 1 且 **DISPCON** 寄存器的 **DISPSEL** 和 **DUTY** 位置 1
	3	COM8-COM5	**P3SS** 寄存器的相应位 **P3S7-P3S4** 位置 1 且 **DISPCON** 寄存器的 **DUTY** 位置 1，**DISPSEL** 位清 0
	4	P3.7-P3.4	以上情况都不符合
23-26	1	LED_C4 -LED_C1	**P3SS**寄存器的相应位（**P3S3-P3S0**）置1且**DISPCON**寄存器的**DISPSEL**和**DUTY**位置1
	2	COM4-COM1	**P3SS**寄存器的相应位（**P3S3-P3S0**）置1且**DISPCON**寄存器的**DISPSEL**位清0
	3	P3.3-P3.0	以上情况都不符合

PORT4：
- INT40-INT43（P4.0-P4.3）：外部中断输入
- AN0-AN3（P4.0-P4.3）：ADC输入通道
- AVREF（P4.4）：AD转换参考电压

Table 7.24 PORT4共用列表

引脚编号	优先级	功能	允许位
14	1	AVREF	**ADCON**寄存器的**REFC**位置1
	2	P4.4	以上情况都不符合
15-18	1	AN3-AN0	**ADCH**寄存器的**CH3-CH0**和**SCH[2:0]**相应位置1
	2	INT43-INT40	**IEN1**寄存器的**EX4**位和**IENC**寄存器的**EXS43-EXS40**位置1，P4.3-P4.0端口为输入模式
	3	P4.3-P4.0	以上情况都不符合

PORT5：
- XTAL1（P5.0）：振荡器输入
- XTAL2（P5.1）：振荡器输出
- $\overline{\text{RST}}$（P5.2）：系统复位
- BUZ（P5.3）：蜂鸣器输出
- T3（P5.3）：定时器3外部输入

Table 7.25 PORT5共用列表

引脚编号	优先级	功能	允许位
8	1	XTAL1	代码选项
	2	P5.0	以上情况都不符合
9	1	XTAL2	代码选项
	2	P5.1	以上情况都不符合
10	1	$\overline{\text{RST}}$	代码选项
	2	P5.2	代码选项
11	1	BUZ	**BUZCON**寄存器中的**BZEN**位置1
	2	T3	**T3CON**寄存器的**TR3**位置1且**T3CLKS[1:0] = 01**（自动上拉）
	3	P5.3	以上情况都不符合

7.8 定时器

7.8.1 特性

- SH79F166A有4个定时器（定时器2，3，4，5）
- 定时器2兼容标准的8052，且有递增递减计数和可编程输出功能
- 定时器3是16位自动重载定时器，且可以工作在掉电模式
- 定时器4是16位自动重载定时器，且可以被选择作为波特率发生器
- 定时器5是16位自动重载定时器

7.8.2 定时器2

两个数据寄存器（TH2和TL2）串联后可作为一个16位寄存器来访问，由寄存器T2CON和T2MOD控制。设置IEN0寄存器中的ET2位能允许定时器2中断。（详见**中断**章节）

定时器2的C/$\overline{T2}$选择系统时钟（定时器）或外部引脚T2（计数器）作为定时器时钟输入。通过所选的引脚设置TR2允许定时器2/计数器2数据寄存器计数。

定时器2方式

定时器2有4种工作方式：捕获/重载，带递增或递减计数器的自动重载方式，波特率发生器和可编程时钟输出。RCLK，TCLK和CP/RL2的组合能选择这些方式。

Table 7.26 定时器2方式选择

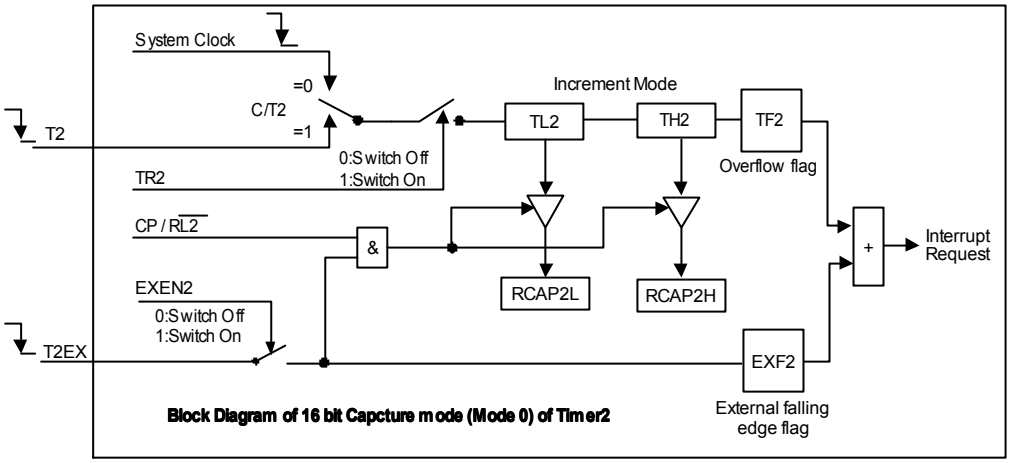
C/$\overline{T2}$	T2OE	DCEN	TR2	CP/RL2	RCLK	TCLK	方式	
X	0	X	1	1	0	0	0	16位捕获
X	0	0	1	0	0	0	1	16位自动重载定时器
X	0	1	1	0	0	0		
X	0	X	1	X	1	X	2	波特率发生器
					X	1		
0	1	X	1	X	0	0	3	只用于可编程时钟
					1	X	3	带波特率发生器的可编程时钟输出
					X	1		
1	1	X	1	X	X	X		不推荐使用
X	X	X	0	X	X	X	X	定时器2停止，T2EX通路仍旧允许

方式0：16位捕获

在捕获方式中，T2CON的EXEN2位有两个选项。

如果EXEN2 = 0，定时器2作为16位定时器或计数器，如果ET2被允许的话，定时器2能设置TF2溢出产生一个中断。

如果EXEN2 = 1，定时器2执行相同操作，但是在外部输入T2EX上的下降沿也能引起在TH2和TL2中的当前值分别被捕获到RCAP2H和RCAP2L中，此外，在T2EX上的下降沿也能引起在T2CON中的EXF2被设置。如果ET2被允许，EXF2位也像TF2一样也产生一个中断。



Block Diagram of 16 bit Capcture mode (Mode 0) of Timer2

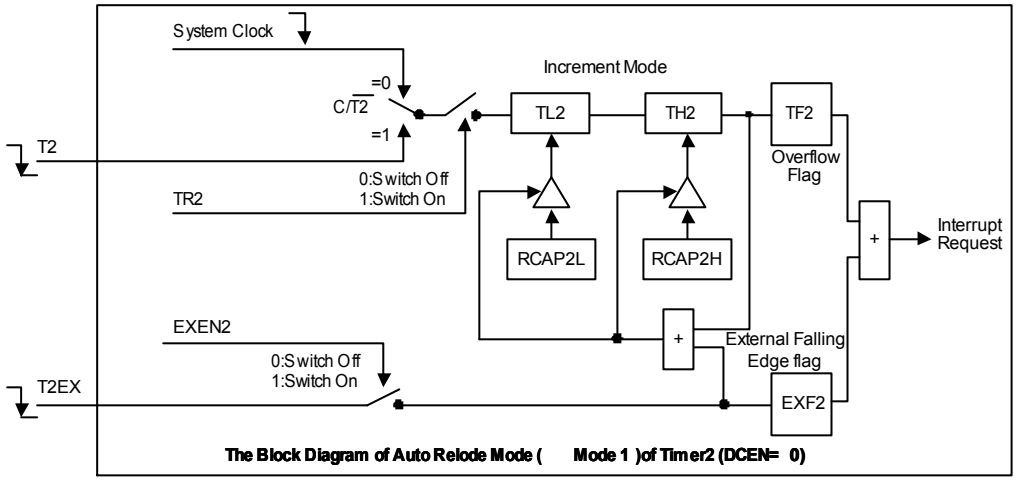
方式1：16位自动重载定时器

在16位自动重载方式下，定时器2可以被选为递增计数或递减计数。这个功能通过T2MOD中的DCEN位（递减计数允许）选择。系统复位后，DCEN位复位值为0，定时器2默认递增计数。当设置DCEN时，定时器2递增计数或递减计数取决于T2EX引脚上的电平。

当DCEN = 0，通过在T2CON中的EXEN2位选择两个选项。

如果EXEN2 = 0，定时器2递增到0FFFFH，在溢出后置起TF2位，同时定时器自动将用户软件写好的寄存器RCAP2H和RCAP2L的16位值装入TH2和TL2寄存器。

如果EXEN2 = 1，溢出或在外部输入T2EX上的下降沿都能触发一个16位重载，置起EXF2位。如果ET2被使能，TF2和EXF2位都能产生一个中断。



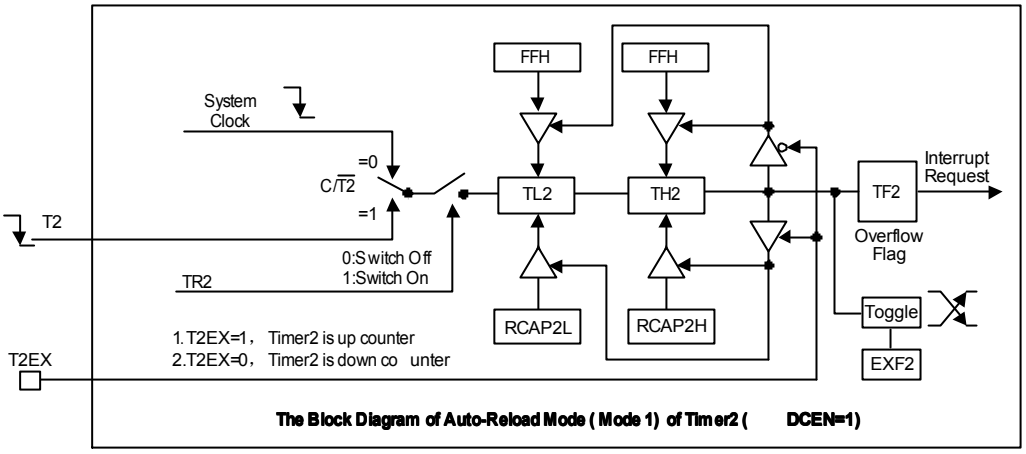
The Block Diagram of Auto Relode Mode (Mode 1)of Timer2 (DCEN= 0)

设置DCEN位允许定时器2递增计数或递减计数。当DCEN = 1时，T2EX引脚控制计数的方向，而EXEN2控制无效。

T2EX置1可使定时器2递增计数。定时器向0FFFFH溢出，然后设置TF2位。溢出也能分别引起RCAP2H和RCAP2L上的16位值重载入定时器寄存器。

T2EX清0可使定时器2递减计数。当TH2和TL2的值等于RCAP2H和RCAP2L的值时，定时器溢出。置起TF2位，同时0FFFFH重载入定时器寄存器。

无论定时器2溢出，EXF2位都被用作结果的第17位。在此工作方式下，EXF2不作为中断标志。



The Block Diagram of Auto-Reload Mode (Mode 1) of Timer2 (DCEN=1)

方式2：波特率发生器

通过设置T2CON寄存器中的TCLK和/或RCLK选择定时器2作为波特率发生器。接收器和发送器的波特率可以不同，如果定时器2作为接收器或发送器则定时器4相应的作为另一种的波特率发生器。

设置RCLK和/或TCLK使定时器2进入波特率发生器方式，该方式与自动重载入方式相似。

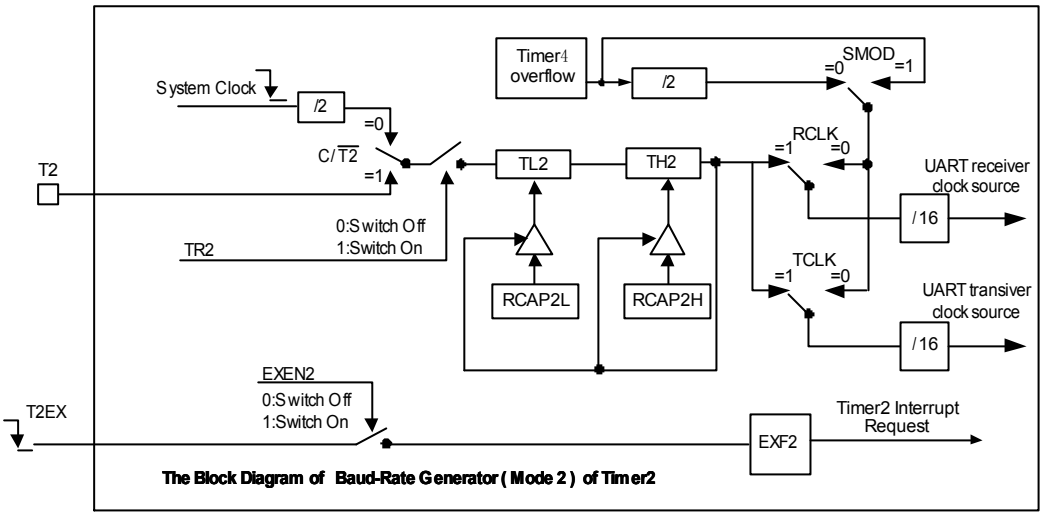
定时器2的溢出会使RCAP2H和RCAP2L寄存器中的值重载入定时器2计数器，但不会产生中断。

如果EXEN2被置1，在T2EX脚上的下降沿会置起EXF2，但不会引起重载。因此当定时器2作为波特率发生器时，T2EX可作为一个额外的外部中断。

在EUART方式1和3中的波特率由定时器2的溢出率根据下列方程式决定。

$$BaudRate = \frac{1}{2 \times 16} \times \frac{f_{SYS}}{65536 - [RCAP2H,RCAP2L]}; C/\overline{T2} = 0$$

$$BaudRate = \frac{1}{16} \times \frac{f_{T2}}{65536 - [RCAP2H,RCAP2L]}; C/\overline{T2} = 1$$



The Block Diagram of Baud-Rate Generator (Mode 2) of Timer2

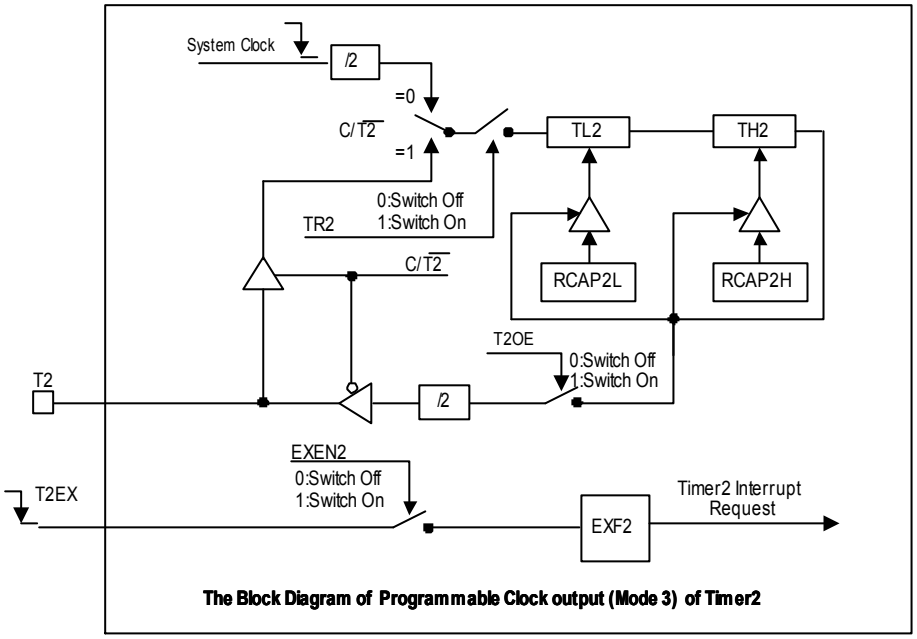
方式3：可编程时钟输出

T2（P0.5）可以编程输出50%的占空比时钟周期。清C/$\overline{T2}$位和置T2OE位，使定时器2作为时钟发生器。TR2位启动和中止定时器。

在这种方式中，T2输出占空比为50%的时钟：

$$\text{Clock Out Frequency} = \frac{1}{2\times 2}\times\frac{f_{SYS}}{65536-[RCAP2H, RCAP2L]}$$

定时器2溢出不产生中断。所以定时器2可以同时以相同频率用作波特率发生器和时钟输出。



The Block Diagram of Programmable Clock output (Mode 3) of Timer2

注意：

(1) TF2 和 EXF2 都能引起定时器 2 的中断请求，两者有相同的向量地址。

(2) 当事件发生时或其它任何时间都能由软件设置 TF2 和 EXF2 为 1，只有软件以及硬件复位才能使之清 0。

(3) 当 EA = 1 且 ET2 = 1 时，设置 TF2 或 EXF2 为 1 能引起定时器 2 中断。

(4) 当定时器 2 作为波特率发生器时，写入 TH2/TL2，写入 RCAPH2/RCAPL2 会影响波特率的准确性，因此也会引起通信出错。

寄存器

Table 7.27 定时器2控制寄存器

C8H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2CON	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/$\overline{T2}$	CP/$\overline{RL2}$
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**TF2**	**定时器2溢出标志位** 0：无溢出（必须由软件清0） 1：溢出（如果RCLK = 0和TCLK = 0，由硬件设1）
6	**EXF2**	**T2EX引脚外部事件输入（下降沿）被检测到的标志位** 0：无外部事件输入（必须由软件清0） 1：检测到外部输入（如果EXEN2 = 1，由硬件设1）
5	**RCLK**	**EUART0接收时钟控制位** 0：定时器4产生接收波特率 1：定时器2产生接收波特率
4	**TCLK**	**EUART0发送时钟控制位** 0：定时器4产生发送波特率 1：定时器2产生发送波特率
3	**EXEN2**	**T2EX引脚上的外部事件输入（下降沿）用作重载/捕获触发器允许/禁止控制位** 0：忽略T2EX引脚上的事件 1：当定时器2不做为EUART时钟（T2EX始终包括上拉电阻）时，检测到T2EX引脚上一个下降沿，产生一个捕获或重载
2	**TR2**	**定时器2开始/停止控制位** 0：停止定时器2 1：开始定时器2
1	**C/$\overline{T2}$**	**定时器2定时器/计数器方式选定位** 0：定时器方式，T2引脚用作I/O端口 1：计数器方式，内部上拉电阻被打开
0	**CP/$\overline{RL2}$**	**捕获/重载方式选定位** 0：16位带重载功能的定时器/计数器 1：16位带捕获功能的定时器/计数器

Table 7.28 定时器2模式控制寄存器

C9H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2MOD	-	-	-	-	-	-	T2OE	DCEN
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	T2OE	**定时器2输出允许位** 0：设置P0.5/T2作为时钟输入或I/O端口 1：设置P0.5/T2作为时钟输出（波特率发生器方式）
0	DCEN	**递减计数允许位** 0：禁止定时器2作为递增/递减计数器，定时器2仅作为递增计数器 1：允许定时器2作为递增/递减计数器

Table 7.29 定时器2重载/捕获和数据寄存器

CAH-CDH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RCAP2L	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	RCAP2L.x RCAP2H.x	定时器2重载/捕获数据低位高位，x = 0 - 7
7-0	TL2.x TH2.x	定时器2低位/高位计数器，x = 0 - 7

7.8.3 定时器3

定时器3是16位自动重载定时器，通过两个数据寄存器TH3和TL3访问，由T3CON寄存器控制。IEN1寄存器的ET3位置1允许定时器3中断（详见中断章节）。

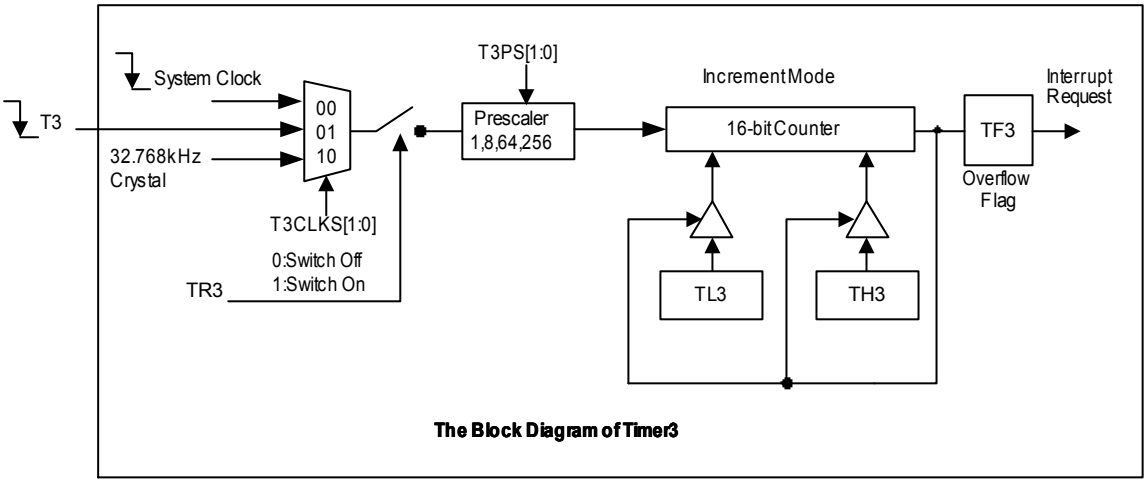
定时器3只有一个工作方式：16位自动重载计数器/定时器，可以设置预分频比，并可以工作在CPU掉电模式。

定时器3有一个16位计数器/定时器寄存器（TH3，TL3）。当TH3和TL3被写时，用作定时器重载寄存器，当被读时，被用做计数寄存器。TR3位置1使定时器3开始递增计数。定时器在0xFFFF到0x0000溢出并置TF3位为1。溢出同时，定时器重载寄存器的16位数据被重新载入计数寄存器中，TH3写操作也导致重载寄存器的数据重新载入计数寄存器。

TH3和TL3读写操作遵循以下顺序：

写操作：先低位后高位

读操作：先高位后低位



The Block Diagram of Timer3

定时器3可以工作在掉电模式。

当OP_OSC[3:0]（详见代码选项章节）选为1010，1101，0011或0110，T3CLKS[1:0]可以选为00，01或10。当OP_OSC[3:0]不为1010，1101，0011或0110时，T3CLKS[1:0]可以选为00或01，10是无效值。

如果T3CLKS[1:0]为00，定时器3不能工作在掉电模式下。如果T3CLKS[1:0]为01，T3端口输入外部时钟，定时器3可以工作在普通模式或掉电模式（在系统为高频时进入掉电模式）。当T3CLKS[1:0]为10并且OP_OSC[3:0]为1010，1101，0011或0110，定时器3可以工作在普通模式或掉电模式。当T3CLKS[1:0]为10并且OP_OSC[3:0]不为1010，1101，0011或0110时，定时器3不工作。详见下表：

OP_OSC[3:0]	T3CLKS[1:0]	工作在普通模式	工作在掉电模式
1010，1101，0011或0110	00	YES	NO
	01	YES	YES
	10	YES	YES
不为1010，1101，0011或0110	00	YES	NO
	01	YES	YES
	10	NO	NO

注意：

1. 在读或写TH3和TL3时，要确保TR3 = 0。

2. 当定时器3用T3端口作为时钟源，而且TR3由0变为1时，定时器3忽略T3的第1个下降沿。

寄存器

Table 7.30 定时器3控制寄存器

88H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T3CON	TF3	-	T3PS.1	T3PS.0	-	TR3	T3CLKS.1	T3CLKS.0
读/写	读/写	-	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	-	0	0	0

位编号	位符号	说明
7	**TF3**	**定时器3溢出标志位** 0：无溢出（硬件清0） 1：溢出（硬件置1）
5-4	**T3PS[1:0]**	**定时器3预分频比选择位** 00：1/1 01：1/8 10：1/64 11：1/256
2	**TR3**	**定时器3允许控制位** 0：停止定时器3 1：开始定时器3
1-0	**T3CLKS[1:0]**	**定时器3定时器/计数器方式选定位** 00：系统时钟，T3引脚用作I/O端口 01：T3端口输入外部时钟，自动上拉 10：外部32.768kHz晶体谐振器或128k RC 11：保留

Table 7.31 定时器3重载/计数数据寄存器

8CH-8DH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL3	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
TH3	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TL3.x** **TH3.x**	定时器3低位高位计数器，x = 0 - 7

Table 7.32 定时器3重载/计数数据寄存器

89H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SWTHL	-	-	-	-	-	-	T5HLCON	T3HLCON
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
0	T3HLCON	0：读TH3和TL3时，返回值为T3计数器值 1：读TH3和TL3时，返回值为T3重载寄存器值

7.8.4 定时器4

定时器4是16位自动重载定时器。通过两个数据寄存器TH4和TL4访问，由T4CON寄存器控制。IEN1寄存器的ET4位置1允许定时器4中断（详见中断章节）。

当TH4和TL4被写时，用作定时器重载寄存器，当被读时，被用做计数寄存器。TR4位置1使定时器4开始递增计数。定时器在0xFFFF到0x0000溢出并置TF4位为1。溢出同时，定时器重载寄存器的16位数据重新载入计数寄存器中，对TH4的写操作也导致重载寄存器的数据重新载入计数寄存器。

TH4和TL4读写操作遵循以下顺序：

写操作：先低位后高位

读操作：先高位后低位

定时器4方式

定时器4有三种工作方式：16位自动重载定时器，串口波特率发生器和有T4边沿触发的16位自动重载定时器。这些方式通过T4CON寄存器的T4M[1:0]设置。

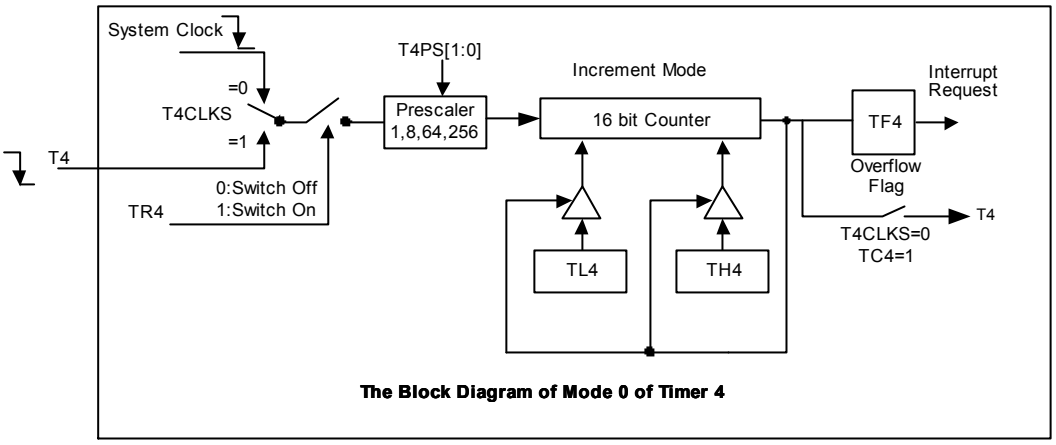
方式0：16位自动重载定时器

定时器4在方式0为16位自动重载定时器。TH4寄存器存放16位计数器/定时器高8位，TL4存放低8位。当16位定时寄存器从0xFFFF到0x0000递增，并溢出时，系统置定时器溢出标志TF4（T4CON.7）为1，16位寄存器的值被重新载入计数器，如果允许定时器4中断则产生中断。

T4CON.0寄存器的T4CLKS位选择时钟源。当T4CLKS = 1时，定时器4的时钟源为外部时钟，预分频后，计数器数据寄存器增加。当T4CLKS = 0，定时器4的时钟源为系统时钟。

T4CON.1寄存器的TR4位置1允许定时器4，且不清定时器4的计数器。在允许定时器4之前，将希望的初始值写入定时器重载寄存器中。

在比较方式中，T4端口自动被硬件设为输出。定时器4从TH4和TL4预设值开始向0xFFFF计数，当计数器溢出时，T4端口输出反转，同时定时器4中断标志位被置起。在比较方式中，定时器4必须工作在定时方式（T4CLKS = 0）。



The Block Diagram of Mode 0 of Timer 4

方式1：波特率发生器

通过设置T4CON寄存器中的T4M[1:0]为01选择定时器4作为波特率发生器。如果将定时器2作为串口的接收或发送的波特率，而定时器4作为另一波特率时，发送和接收的波特率可以是不同的。

该方式与自动重载方式相似。定时器4的溢出会引起软件将定时器4重载寄存器中的16位值载入定时器4的计数器中，但不会产生中断。

EUART方式1和3的波特率由下列公式计算：

$$BaudRate=\frac{1}{2\times 16}\times\frac{f_{T4}/PRESCALER}{65536-[TH4,TL4]}$$，用定时器4作为波特率发生器，定时器4时钟源为系统时钟

$$BaudRate=\frac{1}{16}\times\frac{f_{T4}/PRESCALER}{65536-[TH4,TL4]}$$，用定时器4作为波特率发生器，定时器4时钟源为时钟源为T4引脚输入时钟

上式中，TH4和TL4为定时器4重载寄存器。

方式2：带边沿触发的16位自动重载定时器

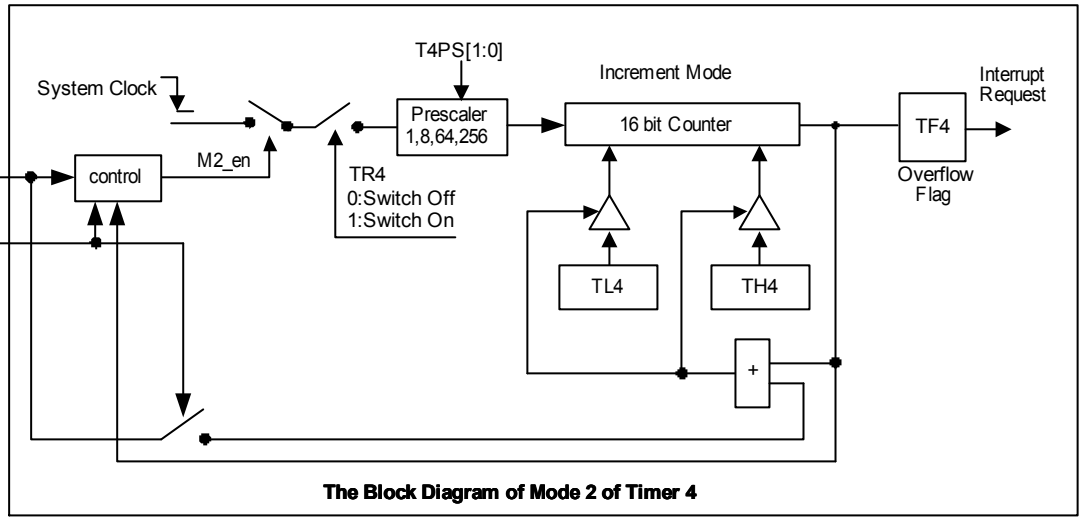
定时器4在方式2为16位自动重载定时器。T4CON.0寄存器的T4CLKS位一直为0，定时器4只能选择系统时钟为时钟源，其余设置与方式0一致。

方式2中，T4CON.1的TR4位置1，定时器4等待T4端口的触发信号（由T4M[1:0]控制上升/下降沿）开始计数，一个触发信号使定时器4开始运行。当定时器4从0xFFFF到0x0000溢出时，TF4（T4CON.7）会被置起，如定时器4的中断使能，将产生定时器4中断。T4CLKS位始终为0。定时器4的时钟为系统时钟。定时器重载寄存器的数据重载入TH4和TL4中，保持到下一个触发信号。

在方式2下，当TR4位置1后，定时器4在来自T4口的有效信号（T4M[1:0]决定的上升或下降沿）触发下开始计数。当定时器4在0xFFFF到0x0000溢出时置TF4位为1。溢出同时，定时器重载寄存器的16位数据被重新载入计数寄存器TH4和TL4中，定时器4将保持状态并等待下一个触发沿。

在定时器4工作时同时有一个触发信号时，如果TC4 = 0，忽略此信号；如果TC4 = 1，定时器4被触发。

TR4置1不清定时器4的计数器，在允许定时器之前应该把希望的初始化值写入重载寄存器。



The Block Diagram of Mode 2 of Timer 4

control : M2_en set to 1 when T4 edge trig, M2_en set to 0 when counter overflow

注意：

(1) 当定时器4在波特率发生器方式下作为定时器工作时（TR4 = 1），TH4或TL4不能读取或写入。
因为定时器在每个状态时间递增，可能导致读取或写入的结果不精确。
因此，在访问TH4/TL4寄存器之前，定时器4必须被关闭（TR4 = 0）。

(2) 当定时器4用作计数器时，T4引脚的输入信号频率要小于系统时钟的一半。

寄存器

Table 7.33 定时器4控制寄存器

C8H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T4CON	TF4	TC4	T4PS1	T4PS0	T4M1	T4M0	TR4	T4CLKS
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**TF4**	**定时器4溢出标志位** 0：无溢出（硬件清0） 1：溢出（硬件置1）
6	**TC4**	**比较功能允许位** 当T4M[1:0] = 00 0：禁止定时器4比较功能 1：允许定时器4比较功能 当T4M[1:0] = 10或11 0：定时器4不能被再触发 1：定时器4可以被再触发
5-4	**T4PS[1:0]**	**定时器4预分频比选择位** 00：1/1 01：1/8 10：1/64 11：1/256
3-2	**T4M[1:0]**	**定时器4方式选择位** 00：Mode0，16位自动重载定时器 01：Mode1，EUART波特率发生器 10：Mode2，T4端口上升沿触发（只用系统时钟，T4CLKS无效） 11：Mode2，T4端口下降沿触发（只用系统时钟，T4CLKS无效）
1	**TR4**	**定时器4允许控制位** 0：禁止定时器4 1：允许定时器4
0	**T4CLKS**	**定时器4时钟源选择位** 0：系统时钟，T4端口作为I/O口 1：T4端口输入外部时钟，自动上拉

Table 7.34 定时器4重载/计数数据寄存器

CCH-CDH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL4	TL4.7	TL4.6	TL4.5	TL4.4	TL4.3	TL4.2	TL4.1	TL4.0
TH4	TH4.7	TH4.6	TH4.5	TH4.4	TH4.3	TH4.2	TH4.1	TH4.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TL4.x** **TH4.x**	定时器4低位高位计数器，x = 0 - 7

7.8.5 定时器5

定时器5是16位自动重载定时器。通过两个数据寄存器TH5和TL5访问，由T5CON寄存器控制。IEN0寄存器的ET5位置1允许定时器5中断（详见中断章节）。

当TH5和TL5被写时，用作定时器重载寄存器，当被读时，被用做计数寄存器。TR5位置1使定时器5开始递增计数。定时器在0xFFFF到0x0000溢出并置TF5位为1。溢出同时，定时器重载寄存器的16位数据重新载入计数寄存器中，对TH5的写操作也导致重载寄存器的数据重新载入计数寄存器。

TH5和TL5读写操作遵循以下顺序：

写操作：先低位后高位

读操作：先高位后低位

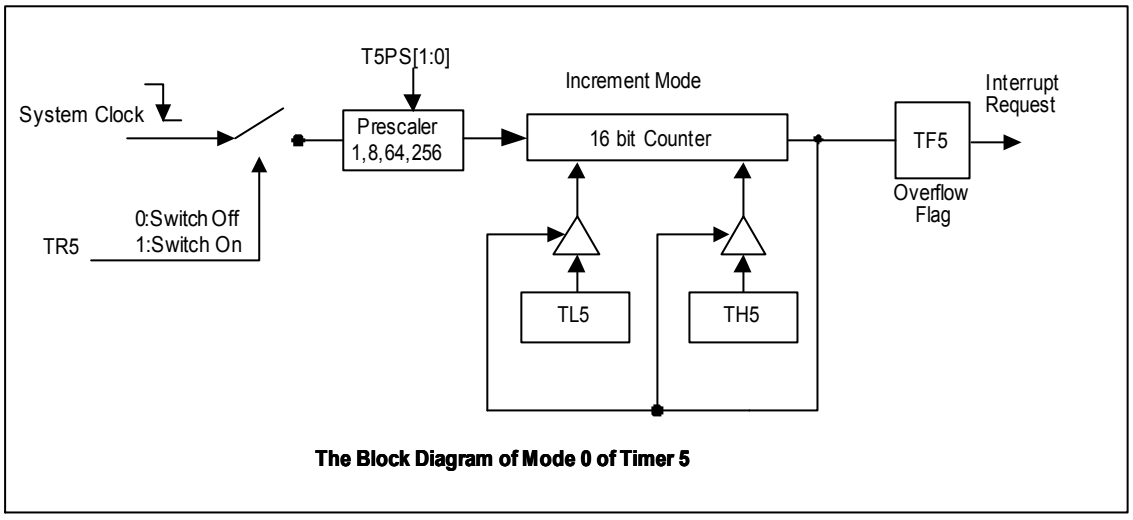
定时器5方式

定时器5有一种工作方式：16位自动重载定时器。

16位自动重载定时器

定时器5在方式0为16位自动重载定时器。TH5寄存器存放16位计数器/定时器高8位，TL5存放低8位。当16位定时寄存器从0xFFFF到0x0000递增，并溢出时，系统置定时器溢出标志TF5（T5CON.7）为1，16位寄存器的值被重新载入计数器，如果允许定时器5中断则产生中断。

T5CON.1寄存器的TR5位置1允许定时器5，且不清定时器5的计数器。在允许定时器5之前，将希望的初始值写入定时器重载寄存器中。



The Block Diagram of Mode 0 of Timer 5

寄存器

Table 7.35 定时器5控制寄存器

C0H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T5CON	TF5	-	T5PS1	T5PS0	-	-	TR5	-
读/写	读/写	-	读/写	读/写	-	-	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	-	-	0	-

位编号	位符号	说明
7	**TF5**	**定时器5溢出标志位** 0：无溢出（硬件清0） 1：溢出（硬件置1）
5-4	**T5PS[1:0]**	**定时器5预分频比选择位** 00：1/1 01：1/8 10：1/64 11：1/256
1	**TR5**	**定时器5允许控制位** 0：禁止定时器5 1：允许定时器5

Table 7.36 定时器5重载/计数数据寄存器

CEH-CFH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL5	TL5.7	TL5.6	TL5.5	TL5.4	TL5.3	TL5.2	TL5.1	TL5.0
TH5	TH5.7	TH5.6	TH5.5	TH5.4	TH5.3	TH5.2	TH5.1	TH5.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TL5.x** **TH5.x**	定时器5低位高位计数器，x = 0 - 7

Table 7.37 定时器5重载/计数数据寄存器

89H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SWTHL	-	-	-	-	-	-	T5HLCON	T3HLCON
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	T5HLCON	0：读TH5和TL5时，返回值为T5计数器值 1：读TH5和TL5时，返回值为T5重载寄存器值

7.9 中断

7.9.1 特性

- 14个中断源
- 4层中断优先级

SH79F166A有14个中断源：5个外部中断（INT0，INT1，INT2，INT3，INT4），INT4共4个中断源（INT40-43共用一个向量地址），4个定时器中断（定时器2，3，4和5），1个EUART中断，ADC中断和PWM中断，SCM中断和LPD中断。

7.9.2 中断允许

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置1或清0，实现单独使能或禁止。IEN0寄存器中还包含了一个全局使能位EA，它是所有中断的总开关。一般在复位后，所有中断允许位设置为0，所有中断被禁止。

7.9.3 寄存器

Table 7.38 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EADC	ET2	ES0	-	EX1	ET5	EX0
读/写	读/写	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	0	0	0

位编号	位符号	说明
7	**EA**	**所有中断允许位** 0：禁止所有中断 1：允许所有中断
6	**EADC**	**ADC中断允许位** 0：禁止ADC中断 1：允许ADC中断
5	**ET2**	**定时器2溢出中断允许位** 0：禁止定时器2溢出中断 1：允许定时器2溢出中断
4	**ES0**	**EUART0中断允许位** 0：禁止EUART0中断 1：允许EUART0中断
2	**EX1**	**外部中断1允许位** 0：禁止外部中断1 1：允许外部中断1
1	**ET5**	**定时器5溢出中断允许位** 0：禁止定时器 5溢出中断 1：允许定时器 5溢出中断
0	**EX0**	**外部中断0允许位** 0：禁止外部中断0 1：允许外部中断0

Table 7.39 次级中断允许寄存器

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	ESCM/ELPD	ET4	EPWM	ET3	EX4	EX3	EX2	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	-

位编号	位符号	说明
7	**ESCM/ELPD**	**SCM/LPD中断允许位** 0：禁止SCM/LPD中断 1：允许SCM/LPD中断
6	**ET4**	**定时器4中断允许位** 0：禁止定时器4溢出中断 1：允许定时器4溢出中断
5	**EPWM**	**PWM中断允许位** 0：禁止PWM中断 1：允许PWM中断
4	**ET3**	**定时器3溢出中断允许位** 0：禁止定时器3溢出中断 1：允许定时器3溢出中断
3	**EX4**	**外部中断4允许位** 0：禁止外部中断4中断 1：允许外部中断4中断
2	**EX3**	**外部中断3允许位** 0：禁止外部中断3中断 1：允许外部中断3中断
1	**EX2**	**外部中断2允许位** 0：禁止外部中断2 1：允许外部中断2

注意：

(1) 打开外部中断0/1/2/3/4时，相应的端口必须设置为输入状态。

(2) 打开PWM定时器中断，EPWM位和PWM控制寄存器中的PWMIE，中断允许位必须同时置1。

Table 7.40 中断通道允许寄存器

BAH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IENC	-	-	-	-	EXS43	EXS42	EXS41	EXS40
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	EXS4x （x = 3-0）	外部中断4选择寄存器（x = 3-0） 0：禁止外部中断4x 1：允许外部中断4x

Table 7.41 中断通道允许寄存器1

BBH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IENC1	-	-	-	-	-	-	ESCM1	ELPD
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
ESCM1	1	SCM中断允许位 0：禁止SCM中断 1：允许SCM中断
ELPD	0	LPD中断允许位 0：禁止LPD中断 1：允许LPD中断

7.9.4 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断摘要表中会列出中断标志位。

外部中断源产生外部中断**INT0/1/2/3**时，如果中断为边沿触发，CPU在响应中断后，各中断标志位IEx（x = 0-3）被硬件清0；如果中断是低电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

外部中断INT4产生中断时，EXF1寄存器中的IF4x标志位（x = 0-3）置1，由于INT4x共用一个中断向量地址，所以标志位需要用户软件清除。但是如果INT4为电平触发时，标志位不能被用户软件清0，只受INT4x中断源引脚所接信号电平直接控制。

T2CON寄存器的TF2或EXF2标志位置1时，产生定时器2产生中断，CPU在响应中断后，标志位都不会被硬件自动清0。事实上，中断服务程序必须决定是由TF2或是EXF2产生中断，标志必须由软件清0。

定时器3的计数器溢出时，T3CON寄存器的TF3中断标志位置1，产生**定时器3**中断，CPU在响应中断后，标志被硬件自动清0。

定时器4的计数器溢出时，T4CON寄存器的TF4中断标志位置1，产生**定时器4**中断，CPU在响应中断后，标志被硬件自动清0。

定时器5的计数器溢出时，T5CON寄存器的TF5中断标志位置1，产生**定时器5**中断，CPU在响应中断后，标志被硬件自动清0。

SCON寄存器的标志RI或TI被置1时，产生EUART产生中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清0。

当ADCON寄存器的ADCIF标志位被置1时，产生ADC中断。如果中断产生，ADCDH/ADCDL中的结果是有效的。如果ADC模块的连续比较功能被打开，在每次转换中，如果转换结果小于比较值时，ADCIF标志位为0；如果转换结果大于比较值时，ADCIF标志位置1，ADCIF中断标志必须由软件清除。

SCM寄存器的SCMIF标志位置1时，产生**SCM**中断，标志必须由硬件清0。

LPDCON寄存器的LPDF标志位置1时，产生**LPD**中断，标志被硬件自动清0。通过设置LPDMD位，可选择当V_{DD}电压高于或低于LPD设置检测电压时产生LPD中断。

PWM0C寄存器的PWM0IF标志位置1时，产生**PWM**中断，标志必须由软件清0。

Table 7.42 定时器/计数器控制寄存器（x = 0, 1）

88H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	-	-	-	-	IE1	IT1	IE0	IT0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
1, 3	IEx (x = 0, 1)	**外部中断x请求标志位** 0：无中断挂起 1：中断挂起
0, 2	ITx (x = 0, 1)	**外部中断x触发方式选择位** 0：低电平触发 1：下降沿触发

Table 7.43 外部中断标志寄存器

E8H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	IT4[1:0]	**外部中断4触发模式位** 00：低电平触发 01：下降沿触发 10：上升沿触发 11：双沿触发 IT4[1:0]控制外部中断4各中断源采用同一触发方式
5-4	IT3[1:0]	**外部中断3触发模式位** 00：低电平触发 01：下降沿触发 10：上升沿触发 11：双沿触发
3-2	IT2[1:0]	**外部中断2触发模式位** 00：低电平触发 01：下降沿触发 10：上升沿触发 11：双沿触发
1	IE3	**外部中断3请求标志位** 0：无中断挂起 1：中断挂起
0	IE2	**外部中断2请求标志位** 0：无中断挂起 1：中断挂起

Table 7.44 外部中断4标志寄存器

D8H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF1	-	-	-	-	IF43	IF42	IF41	IF40
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IF4x （x = 3-0）	**外部中断4请求标志** 0：无中断请求 1：有中断请求 IF4x要由软件清0

7.9.5 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在**中断汇总表**中详细列出。

7.9.6 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0，IPH0，IPL1，IPH1中相应位来实现。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 7.45 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0	-	PADCL	PT2L	PS0L	-	PX1L	PT5L	PX0L
IPH0	-	PADCH	PT2H	PS0H	-	PX1H	PT5H	PX0H
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	-	0	0	0
B9H, B5H	**第7位**	**第6位**	**第5位**	**第4位**	**第3位**	**第2位**	**第1位**	**第0位**
IPL1	PSCML	PT4L	PPWML	PT3L	PX4L	PX3L	PX2L	-
IPH1	PSCMH	PT4H	PPWMH	PT3H	PX4H	PX3H	PX2H	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	-

位编号	位符号	说明
7-0	**PxxxL/H**	相应中断源xxx优先级选择

7.9.7 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

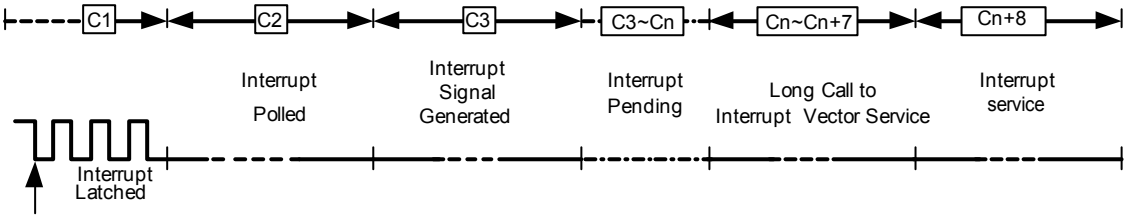
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RETI或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RETI或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

注意：*因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。*

轮询周期/LCALL次序如下图所示：



中断响应时间

由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RETI指令结束。RETI指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

7.9.8 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第三个机器周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件 LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序至少需要3+7个完整的机器周期。

当请求因前述的的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。

7.9.9 外部中断输入

SH79F166A有5个外部中断输入。外部中断0-3分别有一个独立的中断源，外部中断4有4个中断源共用一个中断矢量地址。外部中断0/1可以通过设置TCON寄存器的IT1，IT0位来选择是电平触发或是边沿触发。当ITx = 0（x = 0，1）时，外部中断INTx（x = 0，1）引脚为低电平触发；当ITx（x = 0，1）= 1，外部中断INTx（x = 0，1）为沿触发，在这个模式中，一个周期内INTx（x = 0，1）引脚上连续采样为高电平而下个周期为低电平，TCON寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个机器周期采样一次，输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

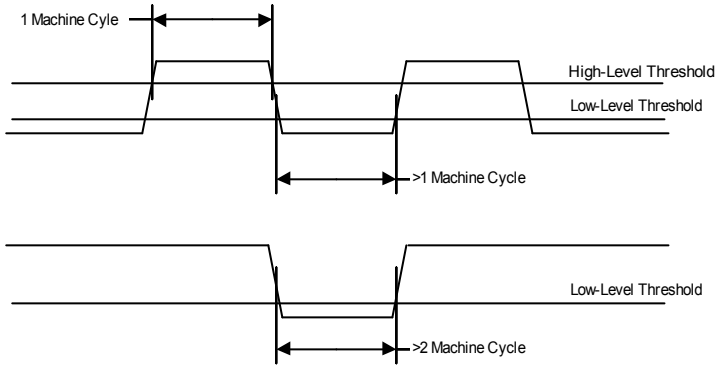
如果外部中断为下降沿触发，外部中断源应当将中断脚至少保持1个机器周期高电平，然后至少保持1个机器周期低电平。这样就确保了边沿能够被检测到以使IEx置1。当调用中断服务程序后，CPU自动将IEx清0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2个系统时钟周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志IEx（x = 0，1，2，3），因为中断只与输入口电平有关。

外部中断2-4除了具有更多的中断触发方式外，与外部中断0，1操作类似。

当SH79F166A进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见**电源管理**章节。

注意：*外部中断0-3的中断标志位在执行中断服务程序时被自动硬件清0，但外部中断4标志位IF40-43必须要软件清0。*



外部中断检测

7.9.10 中断汇总

中断源	向量地址	允许位	标志位	轮询优先级	中断号（C51）
Reset	0000H	-	-	0（最高级）	-
INT0	0003H	EX0	IE0	2	0
Timer5	000BH	ET5	TF5	3	1
INT1	0013H	EX1	IE1	4	2
EUART	0023H	ES	RI+TI	5	4
Timer2	002BH	ET2	TF2+EXF2	6	5
ADC	0033H	EADC	ADCIF	7	6
INT2	0043H	EX2	IE2	9	8
INT3	004BH	EX3	IE3	10	9
INT4	0053H	EX4+IENC	IF43-40	11	10
Timer3	005BH	ET3	TF3	12	11
PWM	0063H	EPWM	PWMIF	13	12
Timer4	006BH	ET4	TF4	14	13
SCM/LPD	0073H	ESCM+ESCM1/ELPD	SCMIF/LPDF	15（最低级）	14

8. 增强功能

8.1 LCD驱动器

传统电阻型/快速充电LCD模式

LCD驱动器包含一个控制器，一个占空比发生器及4/8个COM输出引脚和19个Segment输出引脚。由P0SS、P1SS、P2SS、P3SS寄存器控制，Segment1-19和COM1-COM8脚还可以当作I/O口使用，LCD COM1-COM8脚还可以与LED共用。19字节的LCD显示数据RAM存储区的地址为1E0H-1F2H，如果需要，它们可以作为数据存储器使用。

MCU提供传统电阻型LCD显示方式，支持对比度调节，支持1/4占空比1/3偏置电压和1/8占空比和1/4偏置电压驱动方式。在LCD驱动前，DISPSEL（DISPCON.7）必须被清0。当DISPCON寄存器的ELCC位置1时LCD驱动电压V_{LCD}由对比度控制位决定，当ELCC位清0时，V_{LCD}等于V_{DD}。当MCU进入省电模式后，若32.768kHz振荡器/128kHzRC工作，则LCD工作。在上电复位、引脚复位、低电压复位或看门狗复位期间，LCD被关闭。当LCD被关闭时，Common和Segment都输出低电平。

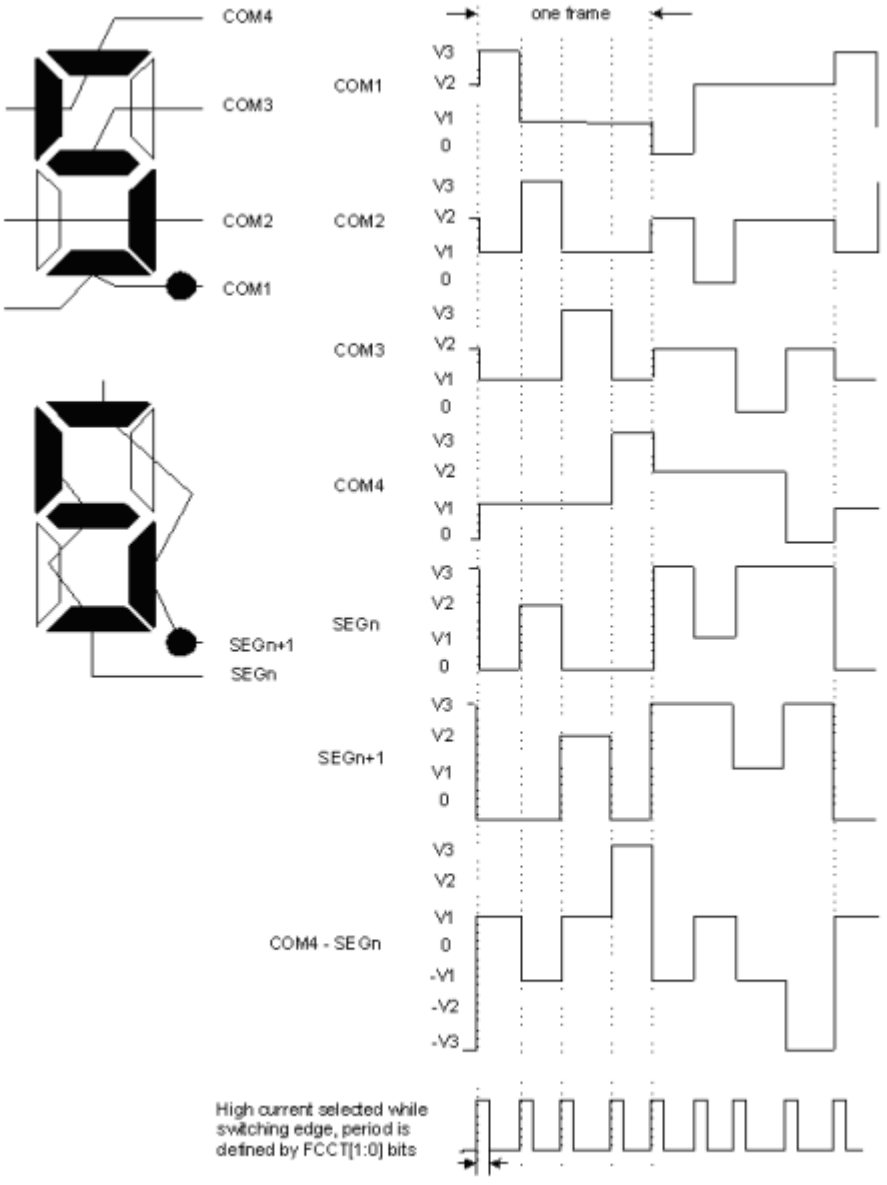
传统电阻型LCD显示模式有以下特性：

- LCD时钟源由代码选项决定；
- 若OP_OSC[3:0]（见代码选项）取1010，1101，则LCD时钟源为32.768kHz，DISPCLK寄存器设置无效，LCD帧频为64Hz；
- 若OP_OSC[3:0]（见代码选项）取0011，0110，则LCD时钟源为内部RC（128kHz），DISPCLK寄存器设置无效，LCD帧频为64Hz；
- 若OP_OSC[3:0]取0000，则LCD时钟源为内部RC（12MHz），LCD时钟由DISPCLK寄存器设置，LCD时钟 = 内部RC（12MHz）/DISPCLK，LCD帧频 = LCD时钟/512；
- 若OP_OSC[3:0]取1110，则LCD时钟源为晶体振荡器或陶瓷谐振器，LCD时钟 = 晶体或陶瓷/DISPCLK；
- 由DISPCON寄存器的DUTY位选择1/4占空比1/3偏置或1/8占空比1/4偏置驱动方式；
- LCD帧频 = LCD时钟/512；
- 由DISPCON寄存器的VOL[3:0]位控制16级对比度调节；
- 1/3偏置可选LCD偏置电阻（R_{LCD}）偏20K/75K/300K，1/4偏置为15K/56K/225K，偏置电阻总和为60K/225K/900K。

由DISPCON1寄存器的MOD[1:0]位控制，可选择为传统电阻型LCD，也可选择为另一种即快速充电模式（Fast Charge Mode）以降低功耗。

选择20k偏置电阻可以得到较好的显示效果，但电流相对会大一些，不适合低功耗的应用。若选择75/300k偏置电阻，虽然可以达到较低的功耗，但LCD显示效果会变得差一些。

因此，SH79F166A提供了兼顾低功耗和显示效果的显示模式: 快速充电模式。设置MOD[1:0] = 10可以选择此种显示方式，在显示数据刷新时刻选择20k偏置电阻，提供较大的驱动电流，在数据保持期间选择75k/300k偏置电阻，提供较小的驱动电流。由DISPCON1寄存器的FCCTL[1:0]位选择充电时间为LCD com周期的1/8、1/16 、1/32或1/64。



LCD波形（1/4占空比，1/3偏置）

8.1.1 寄存器

Table 8.1 LCD控制寄存器

ABH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISPCON	DISPSEL	LCDON	ELCC	DUTY	VOL3	VOL2	VOL1	VOL0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**DISPSEL**	**LCD，LED选择控制位** 0：选择LCD驱动器，LED驱动器无效 1：选择LED驱动器，LCD驱动器无效
6	**LCDON**	**LCD使能控制位** 0：禁止LCD驱动器 1：允许LCD驱动器
5	**ELCC**	**LCD对比度控制使能位** 0：关闭LCD对比度控制 1：打开LCD对比度控制
4	**DUTY**	**LCD占空比选择位** 0：1/4占空比，1/3偏置 1：1/8占空比，1/4偏置
3-0	**VOL[3:0]**	**LCD对比度控制位** 0000：V_{LCD} = 0.531V_{DD} 0001：V_{LCD} = 0.563V_{DD} 0010：V_{LCD} = 0.594V_{DD} 0011：V_{LCD} = 0.625V_{DD} 0100：V_{LCD} = 0.656V_{DD} 0101：V_{LCD} = 0.688V_{DD} 0110：V_{LCD} = 0.719V_{DD} 0111：V_{LCD} = 0.750V_{DD} 1000：V_{LCD} = 0.781V_{DD} 1001：V_{LCD} = 0.813V_{DD} 1010：V_{LCD} = 0.844V_{DD} 1011：V_{LCD} = 0.875V_{DD} 1100：V_{LCD} = 0.906V_{DD} 1101：V_{LCD} = 0.938V_{DD} 1111/1110：V_{LCD} = 1.000V_{DD}

注意：*SH79F166A兼有LCD驱动和LED驱动，不可同时有效，若DISPSEL = 1，LCD驱动无效，若DISPSEL = 0，LED驱动无效。*

-

Table 8.2 LCD控制寄存器1

ADH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISPCON1	-	-	-	RLCD	FCCTL1	FCCTL2	MOD1	MOD0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

位编号	位符号	说明
1-0	MOD[1:0]	**驱动模式选择位** 00：传统电阻型模式，偏置电阻总和为225k/900k 01：传统电阻型模式，偏置电阻总和为60k 10：快速充电模式，偏置电阻总和自动在60k和225k/900k之间切换
3-2	FCCTL[1:0]	**充电时间控制位** 00：1/8 LCD com周期 01：1/16 LCD com周期 10：1/32 LCD com周期 11：1/64 LCD com周期
4	RLCD	**LCD偏置电阻选择控制位** 0：LCD偏置电阻为225k 1：LCD偏置电阻总和为900k

Table 8.3 LCD时钟控制寄存器

ACH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISPCLK0	DCK0.7	DCK0.6	DCK0.5	DCK0.4	DCK0.3	DCK0.2	DCK0.1	DCK0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
AAH，Bank0	**第7位**	**第6位**	**第5位**	**第4位**	**第3位**	**第2位**	**第1位**	**第0位**
DISPCLK1	-	-	-	-	-	-	-	DCK1.0
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0 7-0	DCK1.0 DCK0[7:0]	**LCD时钟选择位** 0x000：LCD时钟 = 振荡器频率 LCD时钟 = 内部RC或晶体或陶瓷/DISPCLK

注意： *仅当OP_OSC[3：0]取0000，1110时DISPCLK寄存器有效*
DISPCLK为[DISPCLK1，DISPCLK0]。
如果[DISPCLK1，DISPCLK0] = 0X000，那么LCD时钟为振荡器时钟。
LCD帧频 = LCK时钟/512
例如：当LCD为COM4
当OP_OSC[3：0]为1110时，晶振为12MHz且需得到64Hz LCD的帧，DISPCLK必须12M/512/64 = 0x16E，实际上，LCD的帧频率为12M/366/512 = 64.04Hz。

Table 8.4 P0模式选择寄存器

B6H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0SS	-	-	-	-	-	P0S2	P0S1	P0S0
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	0	0	0

位编号	位符号	说明
2-0	P0S[2:0]	**P0口模式选择位** 0：P0.0-P0.2作为I/O 1：P0.0-P0.2作为Segment（SEG17 - SEG19）

Table 8.5 P1模式选择寄存器

9CH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P1SS	P1S7	P1S6	P1S5	P1S4	P1S3	P1S2	P1S1	P1S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P1S[7:0]	**P1口模式选择位（x = 0-7）** 0：P1.0-P1.7作为I/O 1：P1.0-P1.7作为Segment（SEG1 - SEG8）

Table 8.6 P2模式选择寄存器

9DH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P2SS	P2S7	P2S6	P2S5	P2S4	P2S3	P2S2	P2S1	P2S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P2S[7:0]	**P2口模式选择位** 0：P2.0-P2.7作为I/O 1：P2.0-P2.7作为Segment（SEG9 - SEG16）

Table 8.7 P3模式选择寄存器

9EH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P3SS	P3S7	P3S6	P3S5	P3S4	P3S3	P3S2	P3S1	P3S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P3S[7:0]	**P3口模式选择位** 0：P3.0-P3.7作为I/O 1：P3.0-P3.7作为Common（COM1 - COM8）

8.1.2 LCD RAM配置

LCD 1/4占空比, 1/3偏置（COM1 - 4, SEG1 - 19）

地址	7	6	5	4	3	2	1	0
	-	-	-	-	COM4	COM3	COM2	COM1
1E0H	-	-	-	-	SEG1	SEG1	SEG1	SEG1
1E1H	-	-	-	-	SEG2	SEG2	SEG2	SEG2
1E2H	-	-	-	-	SEG3	SEG3	SEG3	SEG3
1E3H	-	-	-	-	SEG4	SEG4	SEG4	SEG4
1E4H	-	-	-	-	SEG5	SEG5	SEG5	SEG5
1E5H	-	-	-	-	SEG6	SEG6	SEG6	SEG6
1E6H	-	-	-	-	SEG7	SEG7	SEG7	SEG7
1E7H	-	-	-	-	SEG8	SEG8	SEG8	SEG8
1E8H	-	-	-	-	SEG9	SEG9	SEG9	SEG9
1E9H	-	-	-	-	SEG10	SEG10	SEG10	SEG10
1EAH	-	-	-	-	SEG11	SEG11	SEG11	SEG11
1EBH	-	-	-	-	SEG12	SEG12	SEG12	SEG12
1ECH	-	-	-	-	SEG13	SEG13	SEG13	SEG13
1EDH	-	-	-	-	SEG14	SEG14	SEG14	SEG14
1EEH	-	-	-	-	SEG15	SEG15	SEG15	SEG15
1EFH	-	-	-	-	SEG16	SEG16	SEG16	SEG16
1F0H	-	-	-	-	SEG17	SEG17	SEG17	SEG17
1F1H	-	-	-	-	SEG18	SEG18	SEG18	SEG18
1F2H	-	-	-	-	SEG19	SEG19	SEG19	SEG19

LCD 1/8占空比, 1/4偏置（COM1 - 8, SEG1 - 19）

地址	7	6	5	4	3	2	1	0
	COM8	COM7	COM6	COM5	COM4	COM3	COM2	COM1
1E0H	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1
1E1H	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2
1E2H	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3
1E3H	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4
1E4H	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5
1E5H	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6
1E6H	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7
1E7H	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8
1E8H	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9
1E9H	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10
1EAH	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11
1EBH	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12
1ECH	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13
1EDH	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14
1EEH	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15
1EFH	SEG16	SEG16	SEG16	SEG16	SEG16	SEG16	SEG16	SEG16
1F0H	SEG17	SEG17	SEG17	SEG17	SEG17	SEG17	SEG17	SEG17
1F1H	SEG18	SEG18	SEG18	SEG18	SEG18	SEG18	SEG18	SEG18
1F2H	SEG19	SEG19	SEG19	SEG19	SEG19	SEG19	SEG19	SEG19

8.2 LED驱动器

LED驱动器包含一个控制器，一个占空比发生器及4/8个COM输出引脚和8个Segment输出引脚。支持1/4占空比和1/8占空比电压驱动方式。通过DISPSEL位对驱动模式进行选择。控制器由显示数据RAM存储区和一个占空比发生器组成。

LED SEG1-SEG8脚还可以当作I/O口使用。当DISPSEL位置1时，LED功能有效，LCD功能无效。P0SS和P2SS寄存器设置无效，P1SS寄存器和P3SS寄存器分别用于控制LED_SEG1-8，LED_C1 - LED_C8和I/O端口模式的选择。

在使用LED驱动前，DISPSEL必须被置1。

当MCU进入省电模式后，若32.768kHz/128kHz作为时钟源工作则LED仍然会打开。

在上电复位、引脚复位、低电压复位或看门狗复位期间，LED被关闭。

8.2.1 寄存器

Table 8.8 LED控制寄存器

ABH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISPCON	DISPSEL	LCDON	-	DUTY	-	-	-	-
读/写	读/写	读/写	-	读/写	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	-	0	-	-	-	-

位编号	位符号	说明
7	DISPSEL	**LCD，LED选择控制位** 0：选择LCD驱动器，LED驱动器无效 1：选择LED驱动器，LCD驱动器无效
6	LCDON	**LED使能控制位** 0：禁止LED驱动器 1：允许LED驱动器
4	DUTY	**LED占空比选择位** 0：1/4占空比 1：1/8占空比

注意：*SH79F166A兼有LCD驱动和LED驱动，不可同时有效，若DISPSEL = 1，LCD驱动无效，若DISPSEL = 0，LED驱动无效。*

Table 8.9 LED时钟控制寄存器

ACH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISPCLK0	DCK0.7	DCK0.6	DCK0.5	DCK0.4	DCK0.3	DCK0.2	DCK0.1	DCK0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
AAH，Bank0	**第7位**	**第6位**	**第5位**	**第4位**	**第3位**	**第2位**	**第1位**	**第0位**
DISPCLK1	-	-	-	-	-	-	-	DCK1.0
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0 7-0	DCK1.0 DCK0[7:0]	**LED时钟选择位** 0x000：LED时钟 = 振荡器频率 LED时钟 = 内部RC或晶体或陶瓷/DISPCLK

注意：*仅当OP_OSC[3:0]取0000，1110时DISPCLK寄存器有效。*

Table 8.10 P1模式选择寄存器

9CH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P1SS	P1S7	P1S6	P1S5	P1S4	P1S3	P1S2	P1S1	P1S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P1S[7:0]	P1口模式选择位（x = 0-7） 0：P1.0-P1.7作为I/O 1：P1.0-P1.7作为Segment（LED_S1 - LED_S8）

Table 8.11 P3模式选择寄存器

9EH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P3SS	P3S7	P3S6	P3S5	P3S4	P3S3	P3S2	P3S1	P3S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P3S[7:0]	P3口模式选择位（x = 0-7） 0：P3.0-P3.7作为I/O 1：P3.0-P3.7作为COM（LED_C1 - LED_C8）

8.2.2 LED RAM配置

LED 1/4占空比 (LED_C1 - 4，LED_S1 - 8)

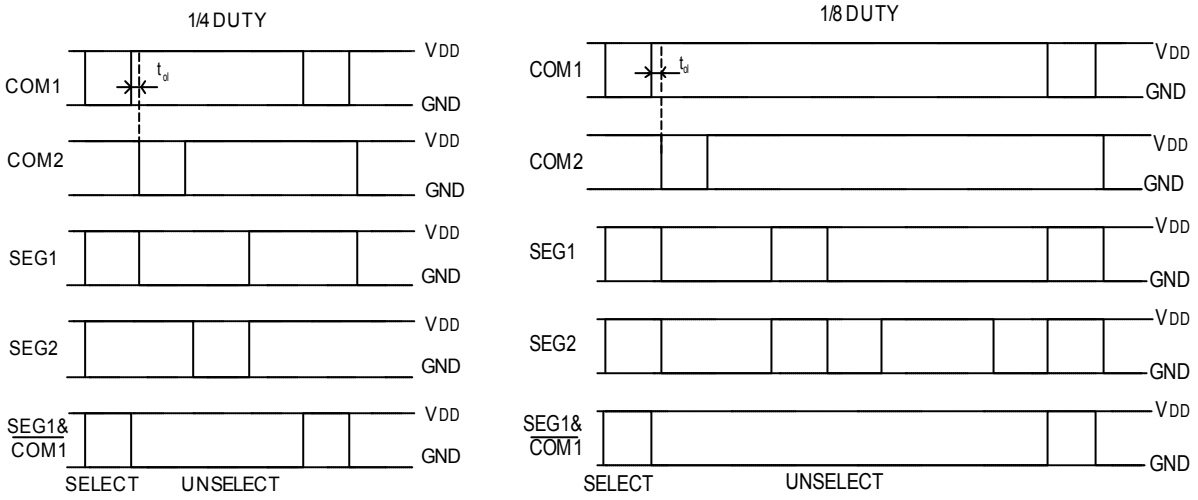
地址		7	6	5	4	3	2	1	0
1E0H	COM1	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E1H	COM2	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E2H	COM3	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E3H	COM4	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1

LED 1/8占空比 (LED_C1 - 8，LED_S1 - 8)

地址		7	6	5	4	3	2	1	0
1E0H	COM1	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E1H	COM2	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E2H	COM3	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E3H	COM4	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E4H	COM5	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E5H	COM6	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E6H	COM7	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
1E7H	COM8	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1

LED波形

OP_LEDCOM = 0：



注意： *t_{OL}为LED Common信号间的重叠时间，取值范围：20μs-40μs。*

8.3 脉冲宽度调制（PWM）

8.3.1 特性

- 2路带死区控制的互补输出
- 提供每个PWM周期溢出中断
- 输出极性可选择
- 提供出错侦测功能可紧急关闭PWM输出
- 提供保护寄存器可使重要寄存器免受干扰出错

SH79F166A集成了一个12位PWM模块。PWM模块可以产生周期和占空比分别可调整的脉宽调制波形。

如果EFLT置位，PWM输出能由FLT引脚的输入信号变化自动关闭。

PWM定时器也为PWM0提供1个中断源，在每个PWM周期都会产生中断。这样用户可以实现每个PWM周期中更改下一次循环的周期或占空比。

8.3.2 PWM允许寄存器

Table 8.12 PWM定时器允许寄存器

CFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMEN	-	EFLT	-	-	EPWM01	-	-	EPWM0
读/写	-	读/写	-	-	读/写	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	-	-	0	-	-	0

位编号	位符号	说明
6	EFLT	**FLT引脚配置位** 0：普通I/O端口或$\overline{SS}$引脚 1：PWM故障检测输入引脚
3	EPWM01	**PWM模块使能/PWM01输出允许位** 0：PWM01输出禁止，用作I/O功能 1：PWM模块使能，PWM01输出允许
0	EPWM0	**PWM模块使能/PWM0输出允许位** 0：PWM0输出禁止，用作I/O功能 1：PWM模块使能，PWM0输出允许

当PWMEN清0后，PWM输出立即关闭。

FLT端口主要用于检测异常信号，快速关闭PWM输出。FLT探测到故障后，由硬件执行使PWM输出关闭，所以当故障发生后，它可以快速响应，使得PWM输出无效以保护连接PWM的大功率器件。FLT引脚没有内建上拉电阻。

如果EFLT位清0，则表示FLT端口对PWM定时器输出控制无效。

Table 8.13 PWM定时器允许寄存器1

B7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMEN1	-	-	-	-	-	-	-	PWM0
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0	PWM0	**12位PWM输出控制位** 0：PWM正常输出 1：PWM禁止输出，PWM0，PWM01作为普通IO，但PWM内部正常工作，可产生中断

8.3.3 PWM保护寄存器

PWM保护寄存器用来控制对PWM允许寄存器、PWM控制寄存器、PWM周期寄存器、PWM占空比寄存器和PWM死区时间控制寄存器的更改。只有当保护寄存器中的数据为55h时，才允许修改这些寄存器内容，否则不能修改。

这个寄存器能增强SH79F166A的抗干扰能力。

Table 8.14 PWM保护寄存器

E7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMLO	PWMLO.7	PWMLO.6	PWMLO.5	PWMLO.4	PWMLO.3	PWMLO.2	PWMLO.1	PWMLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PWMLO[7:0]	**PWM锁定位** 只有当PWMLO = 0x55，才能允许修改其他PWM寄存器

8.3.4 12位PWM定时器

SH79F166A包含一个12位PWM模块。PWM模块可以产生周期和占空比分别可调整的脉宽调制波形。PWMC寄存器用于控制PWM模块的时钟，PWMPH/L寄存器用于控制PWM输出波形的周期，PWMDH/L寄存器用于控制PWM模块输出波形的占空比。

在PWM输出允许期间可以修改这三个寄存器，但在下一个PWM周期修改才会起作用。

Table 8.15 12位PWM控制寄存器

D2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0C	PWM0IE	PWM0IF	-	FLTS	FLTC	PWM0S	TnCK01	TnCK00
读/写	读/写	读/写	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	0	0	0	0	0

位编号	位符号	说明
7	PWM0IE	**PWM0中断允许位（当IEN1寄存器中的EPWM位置1）** 0：禁止PWM0中断 1：允许PWM0中断
6	PWM0IF	**PWM0中断标志位** 0：软件清0 1：硬件置1，PWM0周期计数器溢出
4	FLTS	**FLT状态位** 0：PWM正常状态，软件清0 1：PWM输出关闭，硬件置1
3	FLTC	**FLT引脚配置位** 0：FLT为低电平时，PWM输出关闭 1：FLT为高电平时，PWM输出关闭
2	PWM0S	**PWM0输出模式** 0：高电平驱动，PWM占空比期间输出高电平，占空比溢出后输出低电平 1：低电平驱动，PWM占空比期间输出低电平，占空比溢出后输出高电平
1-0	TnCK0[1:0]	**12位PWM时钟源选择位** 00：振荡器时钟/2 01：振荡器时钟/4 10：振荡器时钟/8 11：振荡器时钟/16 ***注意：****当OP_OSC取0000，0011或1010时，PWM时钟采用内部RC；当OP_OSC取1110时，PWM时钟为XTAL端的晶振或陶瓷谐振器；当OP_OSC取0110或1101时，PWM时钟为XTLAX端晶振或陶瓷谐振器。*

注意：

(1) PWM输出关闭时，PWM0和PWM01输出固定低电平（PWM0S = 0）或高电平（PWM0S = 1）。

(2) 一旦检测到FLT引脚的高/低电平，内部状态会保持，PWM输出会关闭。

(3) 当FLT输入信号有效期间，FLTS位无法清除。只有当FLT输入信号消失后，才能清除FLTS状态位。

Table 8.16 PWM周期控制寄存器低位（PWM0PL）

D3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0PL	PP0.7	PP0.6	PP0.5	PP0.4	PP0.3	PP0.2	PP0.1	PP0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PP0[7:0]	12位PWM周期低8位寄存器

Table 8.17 PWM周期控制寄存器高位（PWM0PH）

D4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0PH	-	-	-	-	PP0.11	PP0.10	PP0.9	PP0.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	PP0[11:8]	12位PWM周期高4位寄存器

PWM输出周期 = [PP0.11，PP0.0] X PWM时钟。

当[PP0.11，PP0.0] = 000H，如果PWM0S = 0，不管PWM占空比为多少，PWM0输出低电平。

当[PP0.11，PP0.0] = 000H，如果PWM0S = 1，不管PWM占空比为多少，PWM0输出高电平。

Table 8.18 PWM占空比控制寄存器低位（PWM0DL）

D5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0DL	PD0.7	PD0.6	PD0.5	PD0.4	PD0.3	PD0.2	PD0.1	PD0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PD0[7:0]	12位PWM占空比低8位寄存器

Table 8.19 PWM占空比控制寄存器高位（PWM0DH）

D6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0DH	-	-	-	-	PD0.11	PD0.10	PD0.9	PD0.8
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	PD0[11:8]	12位PWM占空比高4位寄存器

PWM输出占空比 = [PD0.11，PD0.0] X PWM时钟

当[PP0.11，PP0.0] ≤ [PD0.11，PD0.0]，如果PWM0S = 0，PWM0输出高电平。

当[PP0.11，PP0.0] ≤ [PD0.11，PD0.0]，如果PWM0S = 1，PWM0输出低电平。

编程注意事项：

(1) 设置PWMLO寄存器内容为0x55；选择PWM模块时钟源。

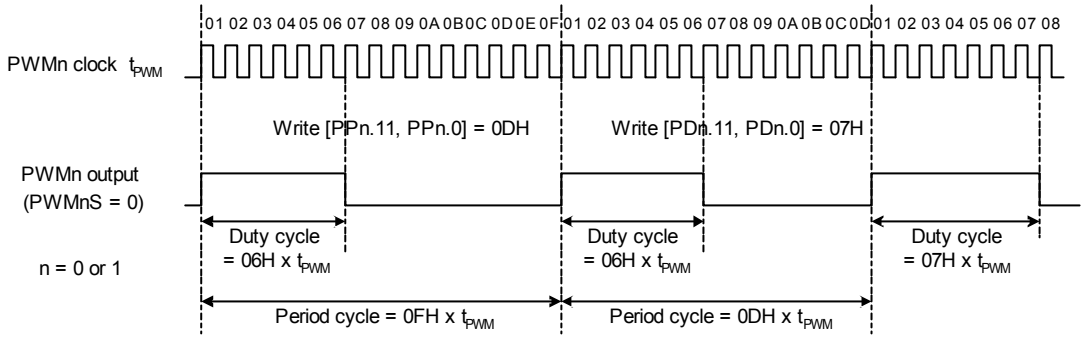
(2) 通过写适当的值到PWM周期控制寄存器（PWMP）或PWM占空比寄存器（PWMD）设置PWM周期/占空比，先设置低位，再设置高位。注意，即使高位数值不变,也要重写一次，否则，低位的修改无效

(3) 通过设置PWM控制寄存器（PWMC）的PWM0S位选择PWM输出模式（高电平有效或低电平有效）。

(4) 通过设置PWM控制寄存器（PWMC）中的EPWMx或EPWMx1位为"1"来允许PWM上桥或下桥输出。

(5) 如果PWM周期或者占空比需要改变，操作流程如同步骤2或者步骤3说明。修改后的重载计数器的值在下一个周期开始有效。

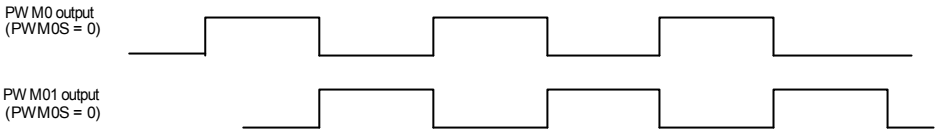
(6) 为避免干扰，设置PWMLO寄存器中的数据不等于0x55。



PWM输出周期或占空比更改示例

8.3.5 PWM01

如下图所示，一般的，当没有插入死区时间时，PWM01输出波形与PWM0输出波形互补。当PWM控制寄存器中EPWM01位置1时，PWM01的输出波形硬件自动产生。



PWM0和PWM01引脚输出波形

注意：

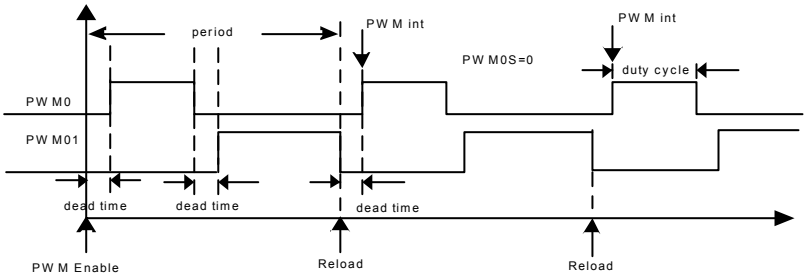
(1) 尽管PWM0被禁止，但是如果PWM01被允许，则它们仍然会有输出信号。

(2) 如果EFLT置位，当FLT端口有效时，PWM01和PWM0都输出低（PWM0S = 0）或者都输出高（PWM0S = 1）。

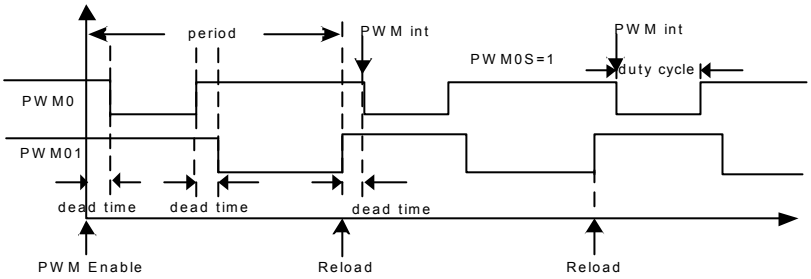
8.3.6 死区时间

SH79F166A PWM提供死区时间控制功能。

当PWM0S = 0时，死区时间产生如下图所示。



当PWM0S = 1时，死区时间产生如下图所示。



通过写PWM0死区时间控制寄存器，在PWM0和PWM01之间产生死区时间。

PWM01与PWM0周期相同。

注意：

(1) 死区时间必须在PWM输出允许前置位，否则，死区时间不会改变。所以为了修改死区时间，先禁止PWM输出（PWMLO = #55h），然后改变死区时间，允许PWM输出。最后，为保证PWM相关寄存器不受干扰影响而改变，修改PWMLO寄存器内容不等于55h。

*(2) 为了产生死区时间，请确保（PWM0周期 - PWM0占空比） > 2*PWM01的死区时间。否则，PWM01当PWMS = 1时输出高电平，当PWMS = 0时输出低电平。*

(3) PWMDT寄存器用于控制死区时间，它的时基为振荡器时钟，而周期和占空比的时基由TnCK1-0控制，最小为2个振荡器时钟。

(4) 每次重新开启PWM前，须先将死区控制寄存器清0，然后再重新设置此寄存器

Table 8.20 PWM0死区时间控制寄存器

D1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0DT	DT0.7	DT0.6	DT0.5	DT0.4	DT0.3	DT0.2	DT0.1	DT0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**DT0[7:0]**	**12位PWM0死区时间控制** 死区时间为（DT0.7 - DT0.0）X t_{OSC}

8.4 增强型通用异步收发器（EUART）

8.4.1 特性

- SH79F166A带有1个EUART，兼容传统8051
- 波特率可选择为系统时钟分频或定时器4/2的溢出率
- 增强功能包括帧出错检测及自动地址识别
- EUART有四种工作方式

8.4.2 EUART0工作方式

EUART0有4种工作方式。在通信之前用户必须先初始化SCON，选择方式和波特率。如果使用方式1或方式3应先初始化定时器2或定时器4。

在所有四种方式中，任何将SBUF作为目标寄存器的写操作都会启动发送。在方式0中由条件RI = 0和REN = 1初始化接收。这会在TXD引脚上产生一个时钟信号，然后在RXD引脚上移8位数据。在其他方式中由输入的起始位初始化接收（如果REN = 1）。通过发送起始位，外部发送器开始通信。

EUART方式列表

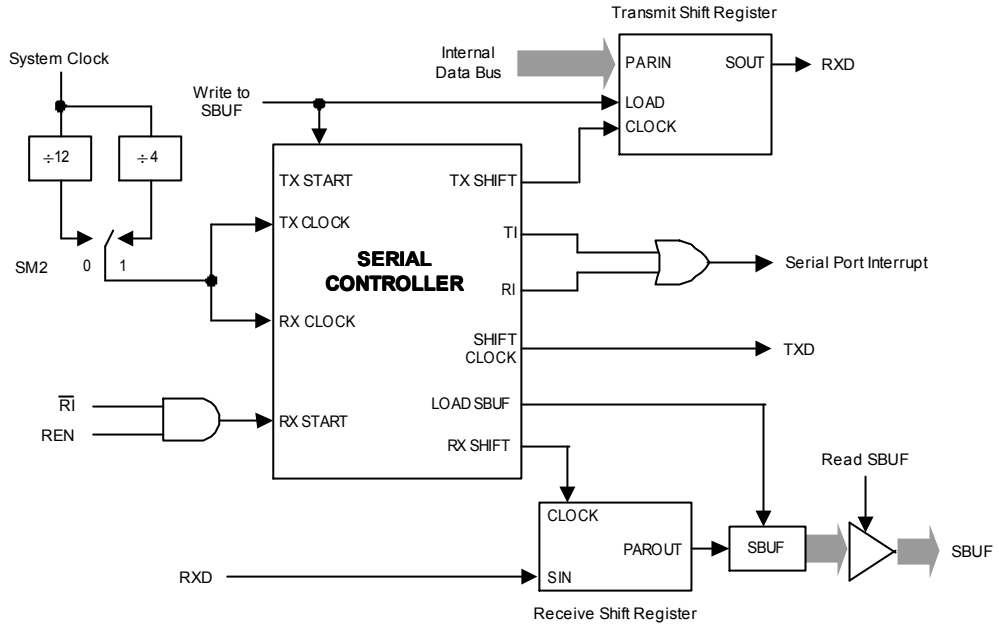
SM0	SM1	方式	类型	波特率	帧长度	起始位	停止位	第9位
0	0	0	同步	f_{SYS}/（4或12）	8位	无	无	无
0	1	1	异步	定时器4或2的溢出率/（16或32）	10位	1	1	无
1	0	2	异步	f_{SYS}/（32或64）	11位	1	1	0，1
1	1	3	异步	定时器4或2的溢出率/（16或32）	11位	1	1	0，1

方式0：同步，半双工通讯

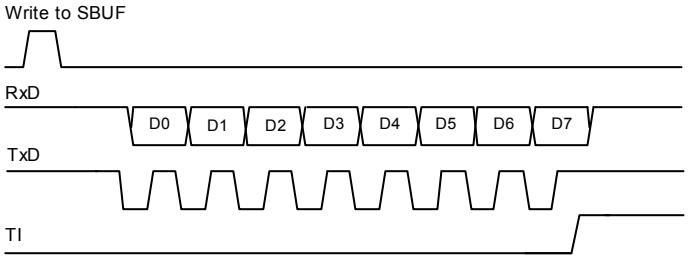
方式0支持与外部设备的同步通信。在RXD引脚上收发串行数据。TXD引脚用作发送移位时钟。SH79F166A提供TXD引脚上的移位时钟。因此这个方式是串行通信的半双工方式。在这个方式中，每帧收发8位，低位先接收或发送。

通过置SM2位（SCON.5）为0或1，波特率固定为系统时钟的1/12或1/4。当SM2位为0时，串行端口以系统时钟的1/12运行。当置1时，串行端口以系统时钟的1/4运行。与标准8051唯一不同的是，SH79F166A在方式0中有可变波特率。

功能块框图如下图所示。数据通过RXD引脚进入和移出串行端口。移位时钟由TXD引脚输出，用来移位进出SH79F166A的数据。

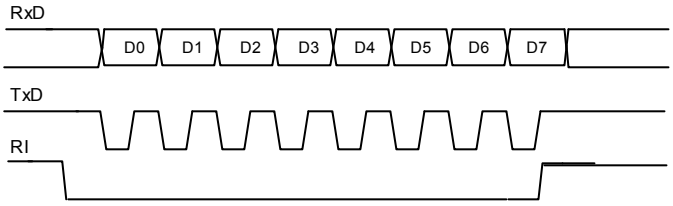


任何将SBUF作为目标寄存器的写操作都会启动发送。下一个系统时钟Tx控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，Tx控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置1（SCON.1）。



Send Timing of Mode 0

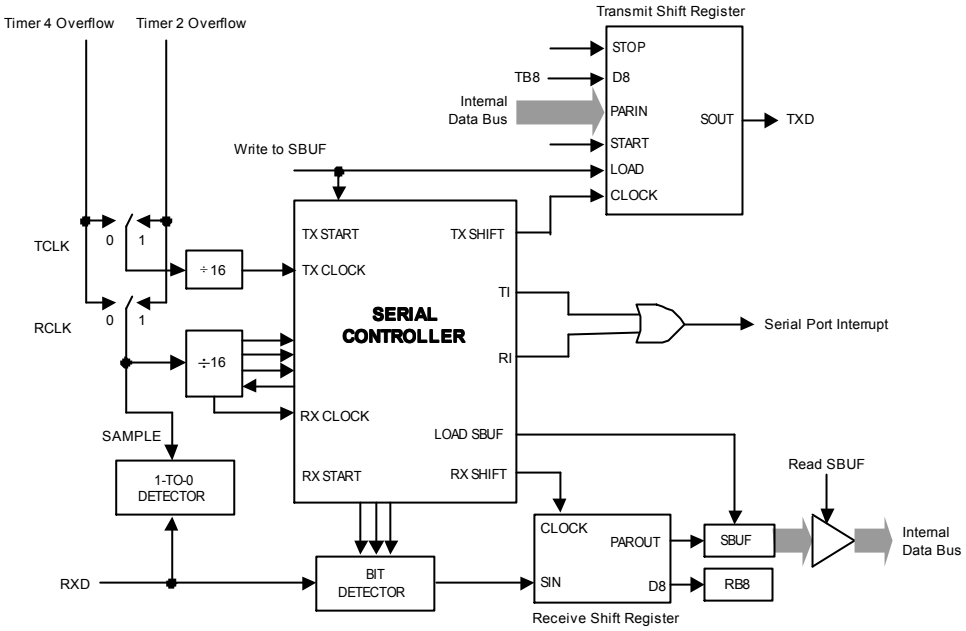
REN（SCON.4）置1和RI（SCON.0）清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位都接收到接收移位寄存器中后，Rx控制块停止接收，然后在下一个系统时钟的上升沿上RI置1，直到被软件清0才允许接收。



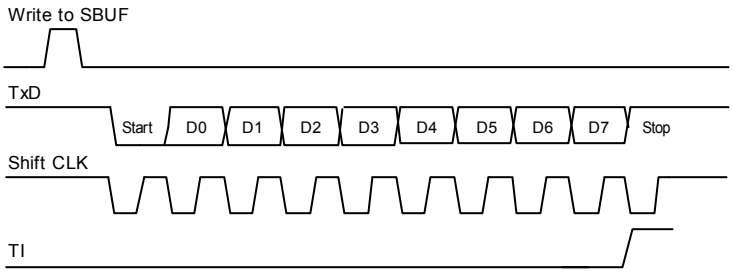
Receive Timing of Mode 0

方式1：8位EUART，可变波特率，异步全双工

方式1提供10位全双工异步通信，10位由一个起始位（逻辑0），8个数据位（低位为第一位），和一个停止位（逻辑1）组成。在接收时，这8个数据位存储在SBUF中而停止位储存在RB8（SCON.2）中。串行收发波特率为定时器4/2溢出率的1/16（详见**波特率**章节）。功能块框图如下图所示：



任何将SBUF作为目标寄存器的写操作都会启动发送，实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TxD引脚上移出，然后是8位数据位。在发送移位寄存器中的所有8位数据都发送完后，停止位在TxD引脚上移出，在停止位发出的同时TI标志置1。

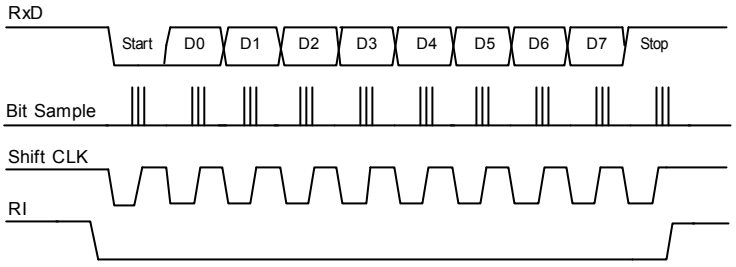


Send Timing of Mode 1

只有REN位置1时才允许接收。当RXD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RxD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的停止位 = 1

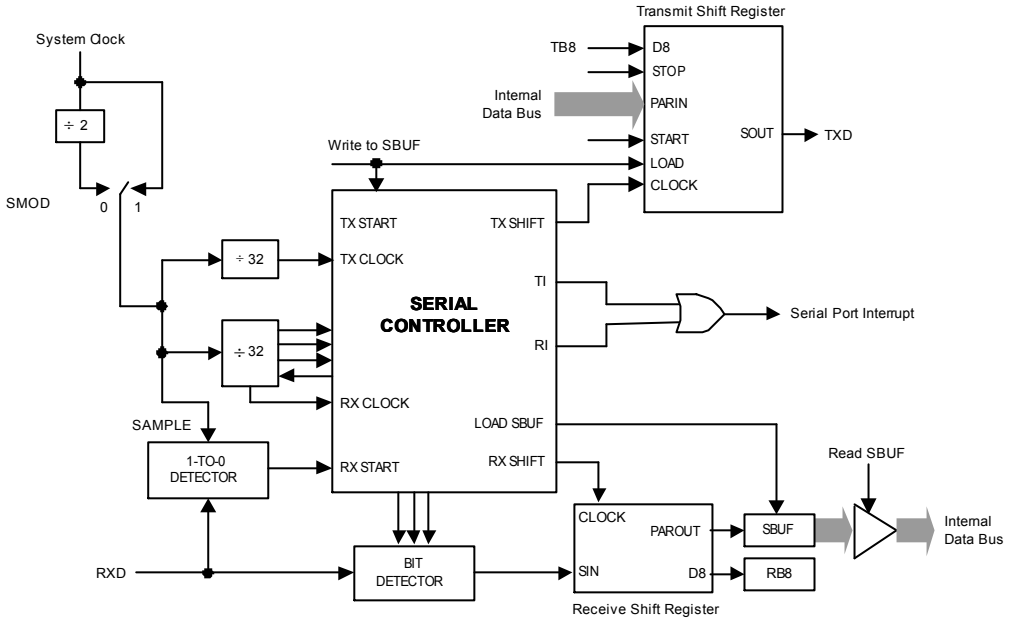
如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUF，RI被置1。否则接收的帧会丢失。这时，接收器将重新去探测RxD端是否另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



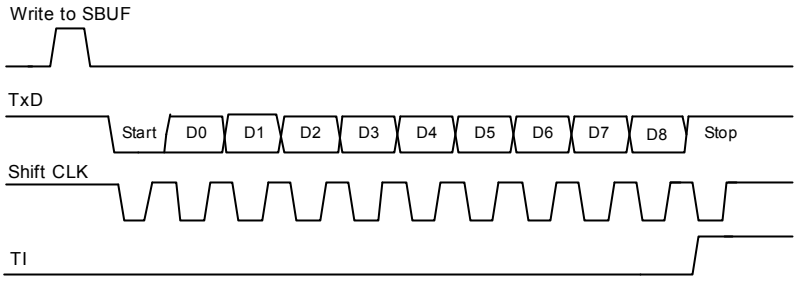
Receive Timing of Mode 1

方式2：9位EUART，固定波特率，异步全双工

这个方式使用异步全双工通信中的11位。一帧由一个起始位（逻辑0），8个数据位（低位为第一位），一个可编程的第9数据位和一个停止位（逻辑1）组成。方式2支持多机通信和硬件地址识别（详见**多机通讯**章节）。在数据传送时，第9数据位（SCON中的TB8）可以写0或1，例如，可写入PSW中的奇偶位P，或用作多机通信中的数据/地址标志位。当接收到数据时，第9数据位进入RB8而停止位不保存。PCON中的SMOD位选择波特率为系统工作频率的1/32或1/64。功能块框图如下所示。



任何将SBUF作为目标寄存器的写操作都会启动发送，同时也将TB8载入到发送移位寄存器的第9位中。实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TxD引脚上移出，然后是第9位数据。在发送转换寄存器中的所有9位数据都发送完后，停止位在TxD引脚上移出，在停止位开始发送时TI标志置1。



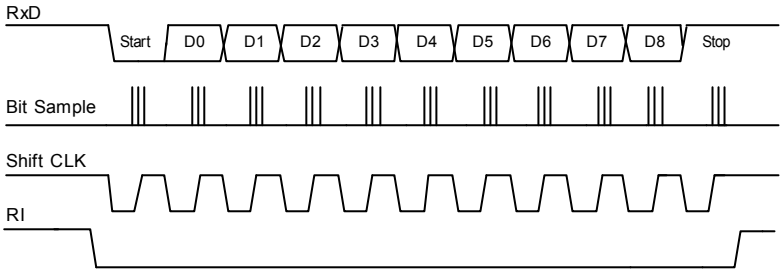
Send Timing of Mode 2

只有REN位置1时才允许接收。当RxD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的第9位 = 1，且接收的字节符合实际从机地址。

如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUF，RI被置1。否则接收的数据帧会丢失。

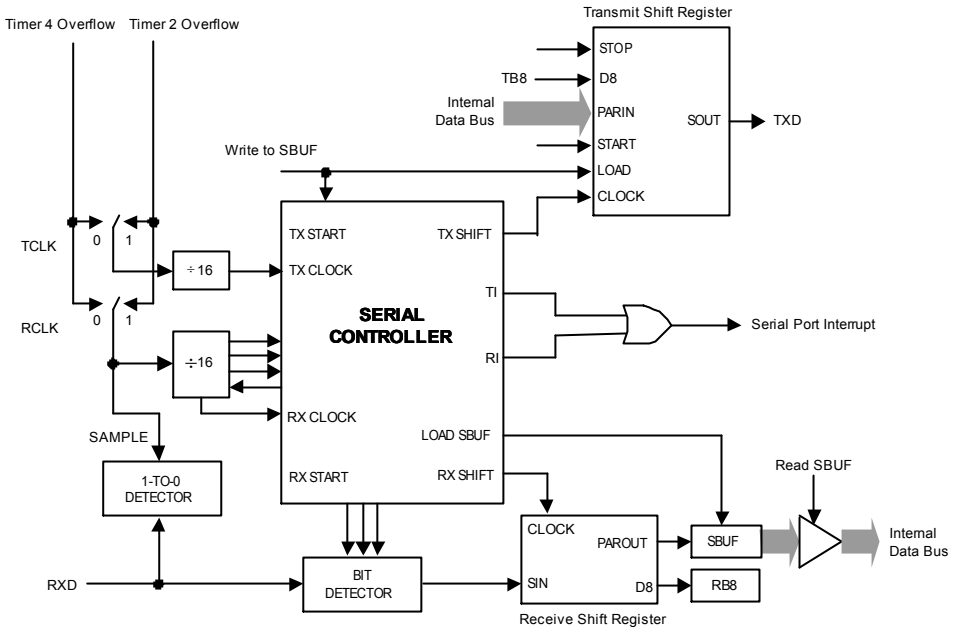
在停止位的当中，接收器回到寻找RxD引脚上的另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 2

方式3：9位EUART，可变波特率，异步全双工

方式3使用方式2的传输协议以及方式1的波特率产生方式。



8.4.3 波特率

在方式0中，波特率可编程为系统时钟的1/12或1/4，由SM2位决定。当SM2为0时，串行端口在系统时钟的1/12下运行。当SM2为1时，串行端口在系统时钟的1/4下运行。

在方式1和方式3中，波特率可选择来至定时器4或定时器2的溢出率。

分别置TCLK（T2CON.4）和RCLK（T2CON.5）位为1来选择定时器2作为TX和RX的波特时钟源（详见**定时器**章节）。无论TCLK还是RCLK为逻辑1，定时器2都为波特率发生器方式。如果TCLK和RCLK为逻辑0，定时器4作为Tx和Rx的波特时钟源。

方式1和方式3波特率公式如下所示，其中[RCAP2H，RCAP2L]是定时器2的16位自动重载寄存器，[TH4，TL4]是定时器4的16位重载入寄存器，PRESCALER为定时器4的时钟预分频。

$$BaudRate = \frac{1}{2\times16}\times\frac{f_{T2}}{65536-[RCAP2H,RCAP2L]}$$，用定时器2作为波特率发生器，定时器2时钟源为系统时钟

$$BaudRate = \frac{1}{16}\times\frac{f_{T2}}{65536-[RCAP2H,RCAP2L]}$$，用定时器2作为波特率发生器，定时器2时钟源为时钟源为T2引脚输入时钟

$$BaudRate = \frac{1}{2\times16}\times\frac{f_{T4}/PRESCALER}{65536-[TH4,TL4]}$$，用定时器4作为波特率发生器，定时器4时钟源为系统时钟

$$BaudRate = \frac{1}{16}\times\frac{f_{T4}/PRESCALER}{65536-[TH4,TL4]}$$，用定时器4作为波特率发生器，定时器4时钟源为时钟源为T4引脚输入时钟

在**方式2**中，波特率固定为系统时钟的1/32或1/64，由SMOD位（PCON.7）决定。当SMOD位为0时，EUART以系统时钟的1/64运行。当SMOD位为1时，EUART以系统时钟的1/32运行。

$$BaudRate = 2^{SMOD}\times(\frac{f_{SYS}}{64})$$

8.4.4 多机通讯

软件地址识别

方式2和方式3有一个专门的适用于多机通讯的功能。在这两个方式下，接收的是9位数据，第9位移入RB8中，然后再来一位停止位。EUART可以这样来设定：当接收到停止位时，只有在RB8 = 1的条件下，串行口中断才会有效（请求标志RI置1）。可以通过将SCON寄存器的SM2位置1使EUART具有这个功能。

在多机通讯系统中，以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时，它先送出一地址字节，以辨认目标从机。地址字节与数据字节可用第9数据位来区别，地址字节的第9位为1，数据字节的第9位为0。

如果从机SM2为1，则不会响应数据字节中断。地址字节可以中断所有从机，这样，每一个从机都检查所接收到的地址字节，以判别自己是不是目标从机。被寻到的从机清0 SM2位，并准备接收即将到来的数据字节，当接收完毕时，从机再一次将SM2置1。没有被寻址的从机，则维持它们的SM2位为1，忽略到来的数据字节，继续做自己的事情。

注意：*在方式0中，SM2用来选择波特率加倍。在方式1中，SM2用来检测停止位是否有效，如果SM2 = 1，接收中断不会响应直到接收到一个有效的停止位。*

自动（硬件）地址识别

在方式2和方式3中，SM2置1将使EUART在如下状态下运行：当1个停止位被接收时，如果载入RB8的第9数据位为1（地址字节）并且接收到的数据字节符合EUART的从机地址，EUART产生一个中断。接着，从机应该将SM2清零，以接收后续的数据字节。

在9位方式下要求第9位为1以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机的地址。所有从机在等待接收地址字节时，为了确保仅在接收地址字节时产生中断，SM2位必须置1。自动地址识别的特点是只有地址匹配的从机才能产生中断，地址比较通过硬件完成而不是软件。

中断产生后，地址相匹配的从机清零SM2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕，地址匹配的从机应该再次把SM2置1，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址（SADDR）和地址屏蔽（SADEN）。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR 内位的有效与否，如果SADEN中某一位为0，则SADDR中相应位的被忽略，如果SADEN中某一位置1，则SADDR中相应位的将用于得到给定的从机地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其他的从机。

	从机1	从机2
SADDR	10100100	10100111
SADEN（为0的位被忽略）	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址（SADDR或SADEN）	1111111x	11111111

从机1和从机2给定地址的最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机希望同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，此时有两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的逻辑或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了给定地址和广播地址为XXXXXXXX（所有位都被忽略）。这有效地去除了多处机通讯的特性，禁止了自动寻址方式。这样的EUART将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。

8.4.5 帧出错检测

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置1后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

注意：*SSTAT位必须为逻辑1是访问状态位（FE，RXOV和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SM0，SM1和SM2）。*

发送冲突

如果在一个发送正在进行时，用户软件写数据到SBUF寄存器时，发送冲突位（SCON寄存器中的TXCOL位）置1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

接收溢出

如果在接收缓冲器中的数据未被读取之前，RI清0。又有新的数据存入接收缓冲器，那么接收溢出位（SCON寄存器中的RXOV位）置1。如果发生了接收溢出，接收缓冲器中原来的数据将丢失。

帧出错

如果检测到一个无效（低）停止位，那么帧出错位（寄存器SCON中的FE）置1。

暂停检测

当连续检测到11个位都为低电平位时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART将进入空闲状态并一直保持，直至接收到有效停止位（RXD引脚上出现上升沿）。

8.4.6 寄存器

Table 8.21 EUART控制及状态寄存器

98H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	SM0 /FE	SM1 /RXOV	SM2 /TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM[0:1]	**EUART串行方式控制位，SSTAT = 0** 00：方式0，同步方式，固定波特率 01：方式1，8位异步方式，可变波特率 10：方式2，9位异步方式，固定波特率 11：方式3，9位异步方式，可变波特率
7	FE	**EUART帧出错标志位，当FE位被读时，SSTAT位必须被设置为1** 0：无帧出错，由软件清除 1：发生帧出错，由硬件置1
6	RXOV	**EUART接收完毕标志位，当RXOV位被读时，SSTAT位必须被设置为1** 0：无接收完毕，由软件清除 1：接收完毕，由硬件置1
5	SM2	**EUART多处理机通讯允许位（第9位“1”校验器），SSTAT = 0** 0：在方式0下，波特率是系统时钟的1/12 在方式1下，禁止停止位确认检验，停止位将置RI为1产生中断 在方式2和3下，任何字节都会置RI为1产生中断 1：在方式0下，波特率是系统时钟的1/4 在方式1下，允许停止位确认检验，只有有效的停止位(1)才能置RI为1产生中断 在方式2和3下，只有寻址字节（第9位 = 1）能置RI为1产生中断
5	TXCOL	**EUART发送冲突标志位，当TXCOL位被读时，SSTAT位必须被设置为1** 0：无发送冲突，由软件清0 1：有发送冲突，由硬件置1
4	REN	**EUART接收器允许位** 0：接收禁止 1：接收允许
3	TB8	**在EUART的方式2和3下发送的第9位，由软件置1或清0**
2	RB8	**在EUART的方式1，2和3下接收的第9位** 在方式0下，不使用RB8 在方式1下，如果接收中断发生，RB8的停止位会收到信号 在方式2和3下，由第9位接收
1	TI	**EUART的传送中断标志位** 0：由软件清0 1：由硬件置1，在方式0下的第8位最后，或在其它方式下的停止位开始
0	RI	**EUART的接收中断标志位** 0：由软件清0 1：由硬件置1，在方式0下的第8位最后，或在其它方式下的停止位开始

Table 8.22 EUART数据寄存器

99H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF[7-0]	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回接收锁存器中的内容

Table 8.23 电源控制寄存器

87H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	SMOD	**波特率加倍器** 在方式1和3中，SMOD = 1，若使用定时器4作为波特率发生器，波特率加倍 在方式2中，SMOD = 1，波特率加倍
6	SSTAT	**SCON[7:5]功能选择位** 0：SCON[7:5]工作方式作为SM0，SM1，SM2 1：SCON[7:5]工作方式作为FE，RXOV，TXCOL
3-0	-	Other：参见“电源管理”章节

Table 8.24 EUART从属地址及地址掩码寄存器

9AH-9BH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR[7:0]	**EUART从机地址** SADDR寄存器用于定义EUART从机地址
7-0	SADEN[7:0]	**SFR SADEN是一个位屏蔽寄存器，决定检验SADDR的哪些位对应接收地址** 0：在SADDR中的相应位被忽略 1：SADDR中的相应位被检验是否对应接收地址

Table 8.25 Rxd引脚施密特电压控制寄存器

9FH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RxCON	-	-	-	-	-	-	RxCON1	RxCON0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1-0	RxCON[1：0]	Rxd引脚施密特电压控制寄存器 00：输入低电平为0.2V_{DD} 01：输入低电平为0.4V_{DD} 10：输入低电平为0.5V_{DD} 11：普通IO

注意：*RxCON寄存器仅当EUART使能时有效，输入低电平为25℃下测得，具体请参考电气特性。*

8.5 模/数转换器（ADC）

8.5.1 特性

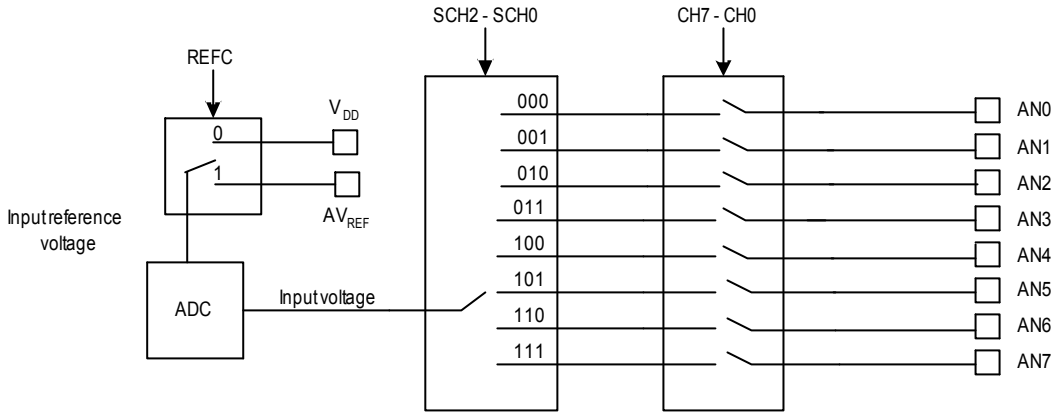
- 10位分辨率
- 内建基准电压
- 可选外接或内建基准电压
- 8模拟通道输入

SH79F166A包含一个单端型、10位逐次逼近型模/数转换器（ADC）。ADC内建的基准电压V_{REF}直接与V_{DD}相连，用户也可以选择AVREF端口输入基准电压。8个ADC通道都可以输入独立的模拟信号，但是每次只能使用一个通道。GO/$\overline{DONE}$信号控制开始转换，提示转换结束。当转换完成时，更新ADC数据寄存器，设置ADCON寄存器中的ADCIF位，并产生一个中断（如果ADC中断被允许）。

ADC模块整合数字比较功能可以比较ADC中的模拟输入的值与数字值。如果允许数字比较功能（在ADCON寄存器中的EC位置1），并且ADC模块使能（在ADCON寄存器中的ADON位置1），只有当相应的模拟输入的数字值大于或等于寄存器中的比较值（ADDH/L）时，才会产生ADC中断。当GO/$\overline{DONE}$置1时，数字比较功能会持续工作，直到GO/$\overline{DONE}$清0。这一点与模数转换工作方式不同。

带数字比较功能的ADC模块能在Idle模式下工作，并且ADC中断能够唤醒Idle模式。但是，在掉电模式下，ADC模块被禁止。

8.5.2 ADC模块图



AD转换器模块图

8.5.3 寄存器

Table 8.26 ADC控制寄存器

93H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	ADON	ADCIF	EC	REFC	SCH2	SCH1	SCH0	$\overline{\text{GO/DONE}}$
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**ADON**	**ADC控制位** 0：关闭ADC模块 1：打开ADC模块
6	**ADCIF**	**ADC标志中断标志** 0：无ADC中断，由软件清0 1：由硬件置1，表示已完成AD转换或者模拟输入大于ADDATH/L（如果比较功能打开）
5	**EC**	**比较功能允许位** 0：关闭比较功能 1：打开比较功能
4	**REFC**	**基准电压选择位** 0：选择内部V_{DD}为基准电压 1：选择外部AVREF端口输入为基准电压
3-1	**SCH[2:0]**	**ADC通道选择位** 000：ADC通道AN0 001：ADC通道AN1 010：ADC通道AN2 011：ADC通道AN3 100：ADC通道AN4 101：ADC通道AN5 110：ADC通道AN6 111：ADC通道AN7
0	**$\overline{\text{GO/DONE}}$**	**ADC状态标志位** 0：当完成AD转换时，该位由硬件自动清0。如在转换期间清0该位会中止当前的转换。如果允许数字比较功能，该位只能软件清0，不能硬件清0 1：设置开始AD转换或者启动数字比较功能

注意：*当选择外部AVREF端口输入为基准电压时（REFC = 1），P4.4作为V_{REF}输入。*

Table 8.27 ADC定时控制寄存器

94H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADT	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7-5	TADC[2:0]	**ADC时钟周期选择位** 000：ADC时钟周期t_{AD} = 2 t_{SYS} 001：ADC时钟周期t_{AD} = 4 t_{SYS} 010：ADC时钟周期t_{AD} = 6 t_{SYS} 011：ADC时钟周期t_{AD} = 8 t_{SYS} 100：ADC时钟周期t_{AD} = 12 t_{SYS} 101：ADC时钟周期t_{AD} = 16 t_{SYS} 110：ADC时钟周期t_{AD} = 24 t_{SYS} 111：ADC时钟周期t_{AD} = 32 t_{SYS}
3-0	TS[3:0]	**采样时间选择位** 2 t_{AD} ≤ 采样时间 = (TS[3:0]+1) * t_{AD} ≤ 15 t_{AD}

注意：

(1) 请确保ADC时钟周期t_{AD} ≧ 1μs；
(2) 即使TS[3:0] = 0000，最小采样时间为2t_{AD}；
(3) 即使TS[3:0] = 1111，最大采样时间为15t_{AD}；
(4) 在设置TS[3:0]前，请估算连接到ADC输入引脚的串联电阻；
*(5) 选择2*t_{AD}为采样时间时，请确保连接到ADC输入引脚的串联电阻小于10kΩ；*
(6) 全部转换时间 = 12t_{AD}+ 采样时间。

举例说明：

系统时钟 (SYSCLK)	TADC[2:0]	t_{AD}	TS[3:0]	采样时间	转换时间
32.768kHz	000	30.5 *2=61μs	0000	2*61=122μs	12*61+122=854μs
	000	30.5 *2=61μs	0111	8*61=488μs	12*61+488=1220μs
	000	30.5 *2=61μs	1111	15*61=915μs	12*61+915=1647μs
	111	30.5 *32=976μs	0000	2*976=1952μs	12*976+1952=13664μs
	111	30.5 *32=976μs	0111	8*976=7808μs	12*976+7808=19520μs
	111	30.5 *32=976μs	1111	15*976=14640μs	12*976+14640=26352μs
4MHz	000	0.25 *2=0.5μs	-	-	（t_{AD} < 1μs，不推荐）
	001	0.25 *4=1μs	0000	2*1=2μs	12*1+2=14μs
	001	0.25 *4=1μs	0111	8*1=8μs	12*1+8=20μs
	001	0.25 *4=1μs	1111	15*1=15μs	12*1+15=27μs
	111	0.25 *32=8μs	0000	2*8=16μs	12*8+16=112μs
	111	0.25 *32=8μs	0111	8*8=64μs	12*8+64=160μs
	111	0.25 *32=8μs	1111	15*8=120μs	12*8+120=216μs
12MHz	000	0.083*2=0.166μs	-	-	（t_{AD} < 1μs，不推荐）
	100	0.083*12=1μs	0000	2*1=2μs	12*1+2=14μs
	100	0.083*12=1μs	0111	8*1=8μs	12*1+8=20μs
	100	0.083*12=1μs	1111	15*1=15μs	12*1+15=27μs
	111	0.083*32=2.7μs	0000	2*2.7=5.4μs	12*2.7+5.4=37.8μs
	111	0.083*32=2.7μs	0111	8*2.7=21.6μs	12*2.7+21.6=54μs
	111	0.083*32=2.7μs	1111	15*2.7=40.5μs	12*2.7+40.5=72.9μs

Table 8.28 ADC通道设置寄存器

95H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCH	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	CH[7:0]	信道配置位 0：P4.0-P4.3，P3.4-P3.7作为I/O端口 1：P4.0-P4.3，P3.4-P3.7作为ADC输入口

Table 8.29 AD转换数据寄存器（比较值寄存器）

96H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDL	-	-	-	-	-	-	A1	A0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0
97H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDH	A9	A8	A7	A6	A5	A4	A3	A2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
1-0 7-0	A9-A0	ADC数据寄存器 采样模拟电压的数字值。当完成转换后，这个值会更新。 如果ADC数字比较功能使能（EC = 1），这个值将与模拟输入进行比较。

启动ADC转换步骤：

(1) 选择模拟输入通道以及基准电压
(2) 使能ADC模块
(3) GO/$\overline{DONE}$置1开始ADC转换
(4) 等待GO/$\overline{DONE}$ = 0或者ADCIF = 1，如果ADC中断使能，则ADC中断将会产生，用户需要软件清0 ADCIF
(5) 从ADDH/ADDL获得转换数据
(6) 重复步骤3-5开始另一次转换

启动数字比较功能步骤：

(1) 选择模拟输入通道以及基准电压
(2) 写入ADDH/ADDL，设置比较值
(3) EC置1使能数字比较功能
(4) 使能ADC模块
(5) GO/$\overline{DONE}$置1开始数字比较功能
(6) 如果模拟输入的值比设置的比较值大，ADIF会被置1。如果ADC中断使能，则ADC中断将会产生，用户需要软件清0 ADCIF
(7) 数字比较功能会持续工作，直到GO/$\overline{DONE}$清0

8.6 蜂鸣器

8.6.1 特性

- 为音频发生器输出方波信号
- 有8种频率可供选择输出或者禁止输出

8.6.2 寄存器

Table 8.30 蜂鸣器控制寄存器

BDH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
BUZCON	-	-	-	-	BCA2	BCA1	BCA0	BZEN
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-1	BCA[2:0]	**蜂鸣器输出载波频率控制位** 000：系统时钟/8192 001：系统时钟/4096 010：系统时钟/2048 011：系统时钟/1024 100：系统时钟/512 101：系统时钟/32 110：系统时钟/16 111：系统时钟/8
0	BZEN	**蜂鸣器输出使能控制位** 0：P5.3作为I/O口 1：P5.3作为蜂鸣器输出口

8.7 低电压检测（LPD）

8.7.1 特性

- 低电压检测并产生中断
- 可选的LPD检测电压
- LPD去抖动时间T_{LPD}为30-60μs

低电压检测（LPD）功能用来监测电源电压，如果电压低于指定值时产生内部标志。LPD功能用来通知CPU电源是否被切断或电池是否用尽，因此在电压低于最小工作电压之前，软件可以采取一些保护措施。

LPD中断可以唤醒Power-down模式。

8.7.2 寄存器

Table 8.31 低电压检测控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	LPDEN	LPDF*	LPDMD	LPDIF	LPDS3	LPDS2	LPDS1	LPDS0
读/写	读/写	读*	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	LPDEN	**LPD允许位** 0：禁止低电压检测 1：允许低电压检测
6	LPDF	**LPD状态标志位** 0：无LPD发生，由硬件清0 1：LPD发生，由硬件置1
5	LPDMD	**LPD模式选择控制位** 0：当V_{DD}电压小于设定的LPD检测电压时，LPDF标志置1 1：当V_{DD}电压大于设定的LPD检测电压时，LPDF标志置1
4	LPDIF	**LPD中断标志查询位** 0：无LPD发生，由软件清0 1：LPD发生，由硬件置1
3-0	LPDS[3:0]	**LPD电压设置位** 0000：2.4V 0001：2.55V 0010：2.7V 0011：2.85V 0100：3.00V 0101：3.15V 0110：3.30V 0111：3.45V 1000：3.60V 1001：3.75V 1010：3.90V 1011：4.05V 1100：4.20V 1101：4.35V 1110：4.50V 1111：4.65V

**：LPDIF软件只能够清0，不能置1。*

8.8 低电压复位（LVR）

8.8.1 特性

- 通过代码选项选择，LVR 设定电压 V_{LVR} 可为 2.1V 或 4.3V
- LVR 去抖动时间 T_{LVR} 为 30-60μs
- 当供电电压低于设定电压 V_{LVR} 时，将产生内部复位

低电压复位（LVR）功能是为了监测供电电压，当供电电压低于设定电压V_{LVR}时，MCU将产生内部复位。LVR去抖动时间T_{LVR}大约为30μs-60μs。

LVR功能打开后，具有以下特性（t表示电压低于设定电压V_{LVR}的时间）：

当$V_{DD} \le V_{LVR}$且$t \ge T_{LVR}$时产生系统复位。

当$V_{DD} > V_{LVR}$或$V_{DD} < V_{LVR}$，但$t < T_{LVR}$时不会产生系统复位。

通过代码选项，可以选择LVR功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致MCU供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。

8.9 看门狗定时器（WDT），程序超范围溢出（OVL）复位及其它复位状态

8.9.1 特性

- 看门狗可以工作在掉电模式下
- 程序超范围溢出后硬件自动检测，并产生 OVL 复位
- 看门狗溢出频率可选

程序超范围溢出复位

SH79F166A为进一步增强CPU运行可靠性，内建程式超范围溢出检测电路，一旦检测到程式计数器的值超出ROM最大值，或者发现指令操作码（不检测操作数）为8051指令集中不存在的A5H，便认为程式跑飞，产生CPU复位信号，同时将WDOF标志位置1。为应用这个特性，用户应该将未使用的Flash ROM用0xA5填满。

看门狗

看门狗定时器（WDT）是一个递减计数器，独立内建RC振荡器作为时钟源，因此可以通过代码选项在掉电模式下仍会持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读或写**RSTSTAT**寄存器，看门狗定时器在溢出前重新开始计数。

其它一些复位标志列举如下：

8.9.2 寄存器

Table 8.32 复位状态寄存器

B1H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	**看门狗溢出或程式超范围溢出标志位** 看门狗溢出时由硬件置1，可由软件或上电复位清0 0：未发生WDT溢出或程式超范围溢出 1：发生WDT溢出或程式超范围溢出
5	PORF	**上电复位标志位** 上电复位后硬件置1，只能由软件清0 0：没有发生上电复位 1：发生过上电复位
4	LVRF	**低压复位标志位** 低压复位后置1，可由软件或上电复位清0 0：没有发生低压复位 1：发生过低压复位
3	CLRF	**Reset引脚复位标志位** 引脚复位后置1，由软件或上电复位清0 0：没有发生引脚复位 1：发生过引脚复位
2-0	WDT[2:0]	**WDT溢出周期控制位** 000：溢出周期最小值 = 4096ms 001：溢出周期最小值 = 1024ms 010：溢出周期最小值 = 256ms 011：溢出周期最小值 = 128ms 100：溢出周期最小值 = 64ms 101：溢出周期最小值 = 16ms 110：溢出周期最小值 = 4ms 111：溢出周期最小值 = 1ms ***注意：***应用中如果看门狗打开，程序清看门狗的最大间隔时间不能大于以上所列最小值

8.10 电源管理

8.10.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲（Idle）、掉电（Power-Down）模式

为减少功耗，SH79F166A提供两种低功耗省电模式：空闲（Idle）模式和掉电（Power-Down）模式，这两种模式都由PCON和SUSLO两个寄存器控制。

8.10.2 空闲模式（Idle）

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的IDL位置1，使SH79F166A进入空闲模式。如果不满足上述的两条连续指令，CPU在下一个机器周期清0 SUSLO寄存器或IDL位，CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 中断产生。在预热定时结束后，恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现低电平，WDT复位，LVR复位）。CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清0，最后SH79F166A复位，程序从地址位0000H开始执行。此时，RAM保持不变而SFR的值根据不同功能模块改变。

8.10.3 掉电模式（Power-Down）

掉电模式可以使SH79F166A进入功耗非常低的状态。当单时钟信号输入时（OP_OSC[3:0]取0000，1110），掉电模式将停止CPU和外围设备的所有时钟信号。当双时钟信号输入时（OP_OSC[3:0]取0011，0110，1010或1101），若系统时钟取32.768kHz晶振或128kHzRC时，掉电模式将停止CPU和外围设备的所有时钟信号；如果高频振荡器被用作系统时钟，当进入掉电模式时，用于LCD（或LED）和定时器3的32.768kHz晶振或128kHzRC时钟打开。在掉电模式下，如果通过代码选项使能WDT，WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的PD位置1，使SH79F166A进入掉电模式。如果不满足上述的两条连续指令CPU在下一个机器周期清除SUSLO寄存器或的PD位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

注意：*如果同时设置IDL位和PD位，SH79F166A进入掉电模式。退出掉电模式后，CPU也不会掉电进入空闲模式，从掉电模式退出后硬件清0 IDL及PD位。*

有三种方式可以退出掉电模式：

(1) 有效外部中断（如INT0，INT1，INT2，INT3和INT4）和LPD中断使SH79F166A退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后继续运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 当32.768kHz晶振或128kHzRC作为时钟时，定时器3中断可使SH79F166A退出掉电模式。在预热计时后会恢复CPU时钟及外部设备，SUSLO寄存器和PCON寄存器中的PD位将由硬件清0。然后继续运行中断服务程序。当完成中断服务子程序后，跳转到进入掉电模式之后的指令继续运行。

(3) 复位信号（复位引脚上出现低电平，WDT复位如果被允许，LVR复位如果被允许）。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后SH79F166A会被复位，程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

注意：*如要进入这两种低功耗模式，必须在置位PCON中的IDL/PD位后增加3个空操作指令（NOP）。*

8.10.4 寄存器

Table 8.33 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	SMOD	UART波特率加倍器
6	SSTAT	SCON[7:5]功能选择位
3-2	GF[1:0]	用于软件的通用标志
1	PD	掉电模式控制位 0：当一个中断或复位产生时由硬件清0 1：由软件置1激活掉电模式
0	IDL	空闲模式控制位 0：当一个中断或复位产生时由硬件清0 1：由软件置1激活空闲模式

Table 8.34 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SUSLO[7:0]	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO，IDL或PD位将被硬件清0。

程序举例：

```
IDLE_MODE:
        MOV     SUSLO, #55H
        ORL     PCON, #01H
        NOP
        NOP
        NOP

POWERDOWN_MODE:
        MOV     SUSLO, #55H
        ORL     PCON, #02H
        NOP
        NOP
        NOP
```

8.11 预热计数器

8.11.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH79F166A内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH79F166A内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH79F166A会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程式。

电源上电预热计数时间

上电复位/ 引脚复位/低电压复位		看门狗复位 （不包含掉电模式）		看门狗复位 （唤醒掉电模式）		掉电模式下中断唤醒	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
11ms	有	≈1ms	无	≈1ms	有	≈800us	有

振荡器上电预热计数时间

代码选项：OP_WMT 振荡器类型	00	01	10	11
陶振/晶振	2^{17} X Tosc	2^{14} X Tosc	2^{11} X Tosc	2^{8} X Tosc
32kHz晶振	2^{13} X Tosc			
内部RC	2^{7} X Tosc			

8.12 代码选项

OP_SCM：

0：在预热期间禁止时钟单元检测功能（默认）
1：在预热期间允许时钟单元检测功能

OP_LEDCOM：

0：LED Com与SEG信号为常规模式（默认）
1：LED Com与SEG信号为反向模式

OP_WDTPD：

0：掉电模式下禁止看门狗工作（默认）
1：掉电模式下允许看门狗工作

OP_WDT：

0：禁止看门狗复位（默认）
1：允许看门狗复位

OP_LVREN：

0：禁止低电压复位功能（默认）
1：允许低电压复位功能

OP_LVRLE：

0：低电压复位设定电压为4.3V（默认）
1：低电压复位设定电压为2.1V

OP_RST：

0：P5.2作为允许引脚复位（默认）
1：P5.2作为开漏结构输出

OP_WMT：（不适用于32k晶体振荡器和内建RC）

00：最长预热时间（默认）
01：长预热时间
10：短预热时间
11：最短预热时间

OP_OSC：

0000：内部12MHz RC振荡器作为振荡器1，振荡器2关闭
0011：内部128KHz RC振荡器作为振荡器1，12MHz内部RC作为振荡器2
0110：内部128KHz RC振荡器作为振荡器1，2M-12MHz晶体/陶瓷谐振器作为振荡器2
1010：32.768kHz晶体谐振器作为振荡器1，12MHz内部RC作为振荡器2
1101：32.768kHz晶体谐振器作为振荡器1，2M-12MHz晶体/陶瓷谐振器作为振荡器2
1110：2M-12MHz晶体/陶瓷谐振器作为振荡器1，振荡器2关闭
其他：内部12MHz RC振荡器作为振荡器1，振荡器2关闭

OP_OSCDRIVE：

011：8M-12M crystal
001：4M crystal
111：12M ceramic
101：8M ceramic
110：4M ceramic
100：2M ceramic

9. 指令集

算术操作指令					
指令		功能描述	代码	字节	周期
ADD A, Rn		累加器加寄存器	0x28-0x2F	1	1
ADD A, direct		累加器加直接寻址字节	0x25	2	2
ADD A, @Ri		累加器加内部RAM	0x26-0x27	1	2
ADD A, #data		累加器加立即数	0x24	2	2
ADDC A, Rn		累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct		累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri		累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data		累加器加立即数和进位位	0x34	2	2
SUBB A, Rn		累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct		累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri		累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data		累加器减立即数和借位位	0x94	2	2
INC A		累加器加1	0x04	1	1
INC Rn		寄存器加1	0x08-0x0F	1	2
INC direct		直接寻址字节加1	0x05	2	3
INC @Ri		内部RAM加1	0x06-0x07	1	3
DEC A		累加器减1	0x14	1	1
DEC Rn		寄存器减1	0x18-0x1F	1	2
DEC direct		直接寻址字节减1	0x15	2	3
DEC @Ri		内部RAM减1	0x16-0x17	1	3
INC DPTR		数据指针加1	0xA3	1	4
MUL AB	8 X 8 16 X 8	累加器乘寄存器B	0xA4	1	11 20
DIV AB	8 / 8 16 / 8	累加器除以寄存器B	0x84	1	11 20
DA A		十进制调整	0xD4	1	1

逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4

数据传送指令				
指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4

控制程序转移指令

指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit, rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit, rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn, rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1

位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3

10. 电气特性

极限参数*

直流供电电压. . . . . -0.3V to +6.0V
输入/输出电压. . . . . .GND-0.3V to V_{DD}+0.3V
工作环境温度. . . . . -40℃ to +85℃
存储温度 . . . . . -55℃ to +125℃
Flash存储器写/擦除操作. . . . . 0℃ to +85℃

***注释**

如果器件的工作条件超过左列“**极限参数**”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性1 (V_{DD} = 2.0V - 5.5V, GND = 0V, T_A = +25°C, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V_{DD}	2.0	5.0	5.5	V	32.768kHz或2MHz ≤ f_{OSC} ≤ 12MHz
工作电流	I_{OP}	-	5	10	mA	f_{OSC} = 12MHz，V_{DD} = 5.0V 所有输出引脚无负载（所有数字输入引脚不浮动）； CPU打开（执行NOP指令）；WDT打开，关闭其它所有功能
	I_{OP2}	-	25	35	μA	f_{OSC} = 32.768kHz，高频振荡器关闭，V_{DD} = 5.0V 所有输出引脚无负载（所有数字输入引脚不浮动）； CPU打开（执行NOP指令）； LVR关闭，WDT关闭，关闭其它所有功能
待机电流（空闲模式）	I_{SB1}	-	3	5	mA	f_{OSC} = 12MHz，V_{DD} = 5.0V， 所有输出引脚无负载CPU关闭（空闲模式）； 所有数字输入引脚不浮动 LVR打开，WDT关闭，LCD打开（不包括LCD面板） 关闭其它所有功能
	I_{SB2}	-	15	20	μA	f_{OSC} = 32.768kHz，V_{DD} = 5.0V，高频振荡器关闭 所有输出引脚无负载CPU关闭（空闲模式）； 所有数字输入引脚不浮动 LVR打开，WDT关闭，LCD打开（不包括LCD面板） 关闭其它所有功能
待机电流（掉电模式）	I_{SB3}	-	2	10	μA	所有振荡器关闭，V_{DD} = 5.0V 所有输出引脚无负载（所有数字输入引脚不浮动）； CPU停止（掉电模式）； LCD关闭，WDT关闭，LVR打开， 关闭其它所有功能
	I_{SB4}	-	4	15	μA	f_{OSC} = 32.768kHz，高频振荡器关闭，V_{DD} = 5.0V 所有输出引脚无负载（所有数字输入引脚不浮动）； CPU关闭（掉电模式）； LCD关闭，WDT关闭，LVR打开， 关闭其它所有功能
WDT电流	I_{WDT}	-	1	3	μA	所有输出引脚无负载，V_{DD} = 5.0V，WDT打开
LCD电流	I_{LCD}	-	6	7	μA	传统电阻型LCD模式，V_{DD} = 5V 300k LCD偏置电阻，contrast[3:0] = 1111
LPD电流	I_{LPD}	-	-	1	μA	V_{DD} = 2.0 - 5.5V
输入低电压1	V_{IL1}	GND	-	0.3 X V_{DD}	V	I/O端口，RXD（RxDCON[1:0] = 11）
输入高电压1	V_{IH1}	0.7 X V_{DD}	-	V_{DD}	V	I/O端口

续上表

参数	符号	最小值	典型值*	最大值	单位	条件
输入低电压2	V_{IL2}	GND	-	0.2 X V_{DD}	V	$\overline{RST}$，T2，T3，T4，INT0/1/2/3/4，T2EX，RXD（RxDCON[1:0] = 00），TXD，FLT，V_{DD} = 2.4 - 5.5V
		GND	-	0.4 X V_{DD}	V	RXD（RxDCON[1:0] = 01），V_{DD} = 2.4 - 5.5V
		GND	-	0.5 X V_{DD}	V	RXD（RxDCON[1:0] = 10），V_{DD} = 2.4 - 5.5V
输入高电压2	V_{IH2}	0.8 X V_{DD}	-	V_{DD}	V	$\overline{RST}$，T2，T3，T4，INT0/1/2/3/4，T2EX，RXD，TXD，FLT，V_{DD} = 2.4 - 5.5V
输入漏电流	I_{IL}	-1	-	1	μA	输入口，V_{IN} = V_{DD}或者GND
输出漏电流	I_{OL}	-1	-	1	μA	开漏输出，V_{DD} = 5.0V V_{OUT} = V_{DD}或者GND
复位引脚上拉电阻	R_{RPH}	-	30	-	kΩ	V_{DD} = 5.0V，V_{IN} = GND
上拉电阻	R_{PH}	-	30	-	kΩ	V_{DD} = 5.0V，V_{IN} = GND
输出高电压	V_{OH}	V_{DD} - 0.7	-	-	V	I/O端口，I_{OH} = -10mA，V_{DD} = 5.0V
输出低电压	V_{OL1}	-	-	GND + 0.6	V	I/O端口，I_{OL} = 15mA，V_{DD} = 5.0V
LCD输出电阻	R_{ON}	-	5	-	kΩ	SEG1 - 19，COM1 - 8，V_{DD} = 3.6V - 5.0V V1，V2，V3电压偏差低于0.2V

注意：

1. ""表示典型值下的数据是在5.0V，25℃下测得的，除非另有说明。*

2. 流过V_{DD}的最大电流值在5.0V，25℃下须小于80mA。

3. 流过GND的最大电流值在5.0V，25℃下须小于100mA。

3V模/数转换器电气特性

参数	符号	最小值	典型值	最大值	单位	条件
供电电压	V_{AD}	2.5	3	3.5	V	
精度	N_R	-	10	-	bit	GND ≤ V_{AIN} ≤ V_{REF}
A/D输入电压	V_{AIN}	GND	-	V_{REF}	V	
A/D输入电阻*	R_{AIN}	2	-	-	MΩ	V_{IN} = 3.0V
模拟电压源推荐阻抗	Z_{AIN}	-	-	10	kΩ	
A/D转换电流	I_{AD}	-	1	3	mA	ADC模块打开，V_{DD} = 3.0V
A/D输入电流	I_{ADIN}	-	-	10	μA	V_{DD} = 3.0V
微分非线性误差	D_{LE}	-	-	± 1	LSB	f_{OSC} = 12MHz，V_{DD} = 3.0V
积分非线性误差	I_{LE}	-	-	± 2	LSB	f_{OSC} = 12MHz，V_{DD} = 3.0V
满刻度误差	E_F	-	±1	±3	LSB	f_{OSC} = 12MHz，V_{DD} = 3.0V
偏移量误差	E_Z	-	±0.5	±3	LSB	f_{OSC} = 12MHz，V_{DD} = 3.0V
总绝对误差	E_{AD}	-	-	±3	LSB	f_{OSC} = 12MHz，V_{DD} = 3.0V
总转换时间**	T_{CON}	14	-	-	t_{AD}	10 bit精度，V_{DD} = 3.0V，t_{AD} = 1μs

注意：

1. ""表示ADC输入电阻就是直流条件下ADC自身的输入电阻。*

*2. "**"建议与ADC连接的信号源内阻小于10kΩ。*

交流电气特性 (V_{DD} = 2.0V - 5.5V, GND = 0V, T_A = +25°C, f_{OSC} = 12MHz, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间	T_{OSC}	-	-	1	s	f_{OSC}= 32.768kHz
	T_{OSC}	-	1	2	ms	f_{OSC} = 12MHz
复位脉冲宽度	t_{RESET}	10	-	-	μs	
WDT RC频率	f_{WDT}	-	2	3	kHz	
频率稳定性（RC）	|ΔF|/F	-	±1	±2	%	RC振荡器： |F - 12MHz|/12MHz（V_{DD} = 2.0 - 5.0V， T_A = -40°C至+85°C）
		-	-	±2	%	RC振荡器： |F - 128kHz|/128kHz（V_{DD} = 2.0 - 5.0V，T_A = 25°C）

低电压复位电气特性 (V_{DD} = 2.0V - 5.5V, GND = 0V, T_A = +25°C, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
LVR设定电压1	V_{LVR1}	4.2	4.3	4.4	V	LVR使能 V_{DD} = 2.0V - 5.5V
LVR设定电压2	V_{LVR2}	2.0	2.1	2.2	V	LVR使能 V_{DD} = 2.0V - 5.5V
LVR低电压复位宽度	T_{LVR}	-	60	-	μs	

12MHz晶体振荡器特性

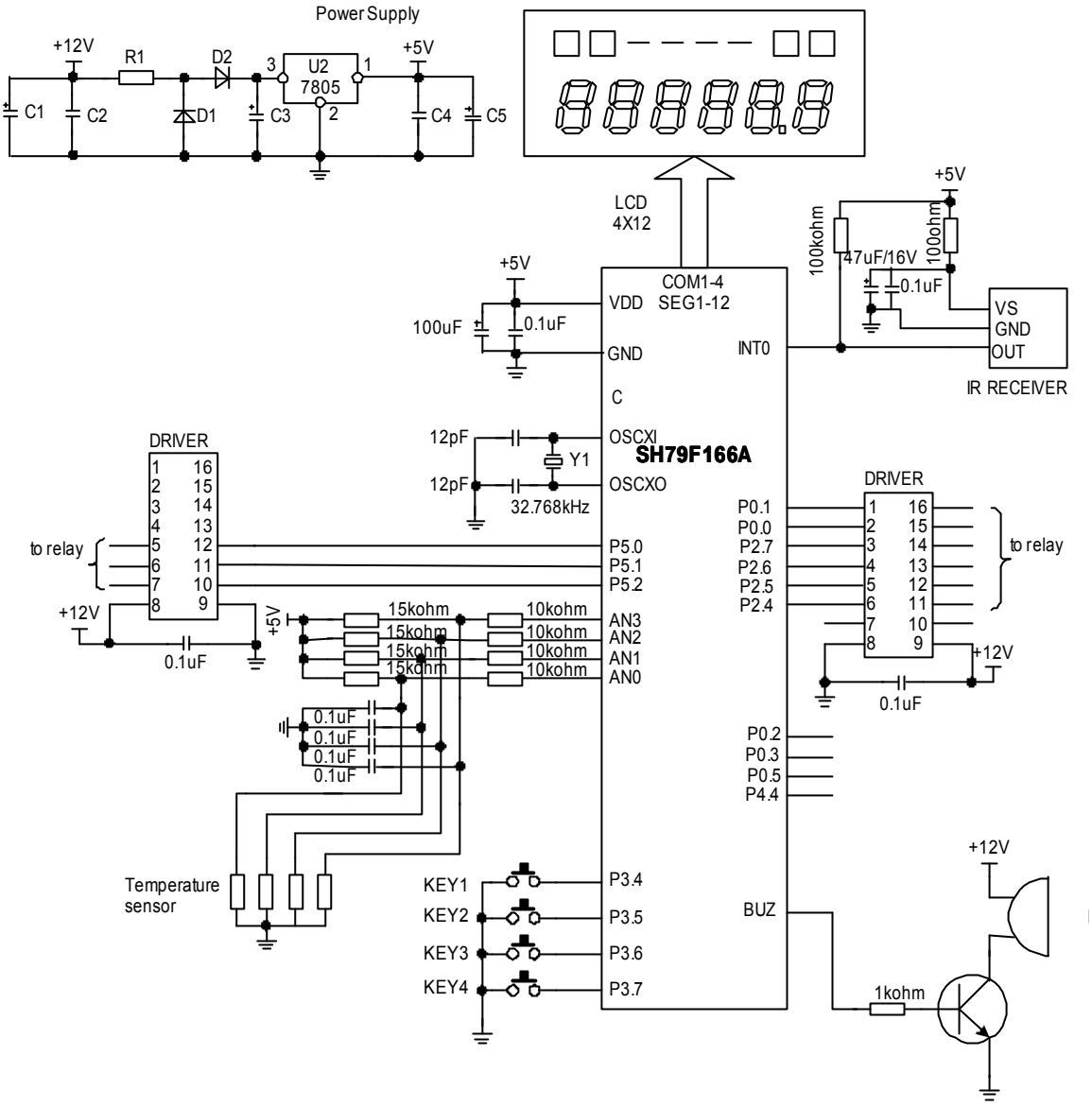
参数	符号	最小值	典型值	最大值	单位	条件
频率	F_{12M}	-	12	-	MHz	
匹配电容	C_L	-	12.5		pF	

32.768kHz晶体振荡器特性

参数	符号	最小值	典型值	最大值	单位	条件
频率	F_{32k}	-	32768	-	Hz	
匹配电容	C_L	-	12.5	-	pF	

11. 应用电路（仅供参考）

4 X 12 LCD显示



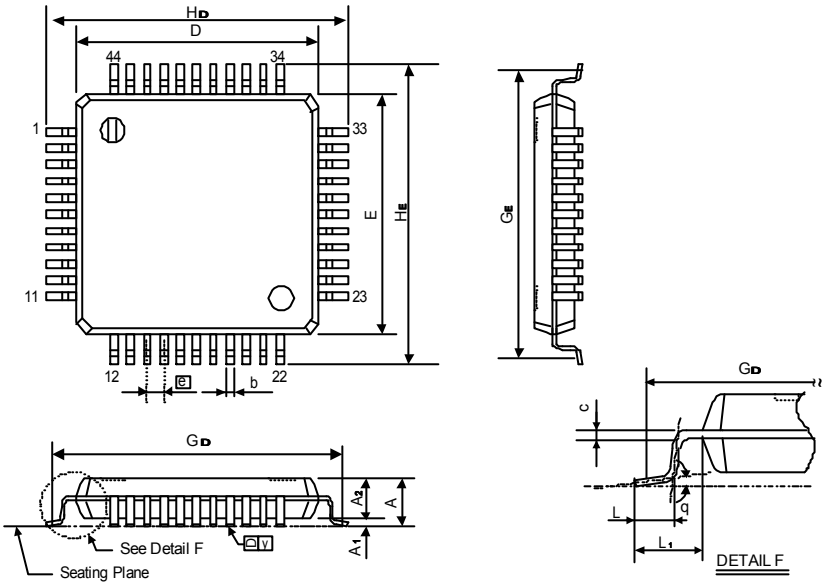
12. 订购信息

产品编号	封装
SH79F166AF/044FR	QFP44
SH79F166AP/044PR	LQFP44

13. 封装信息

QFP 44外形尺寸 (BODY SIZE: 10*10)

单位: 英寸/毫米



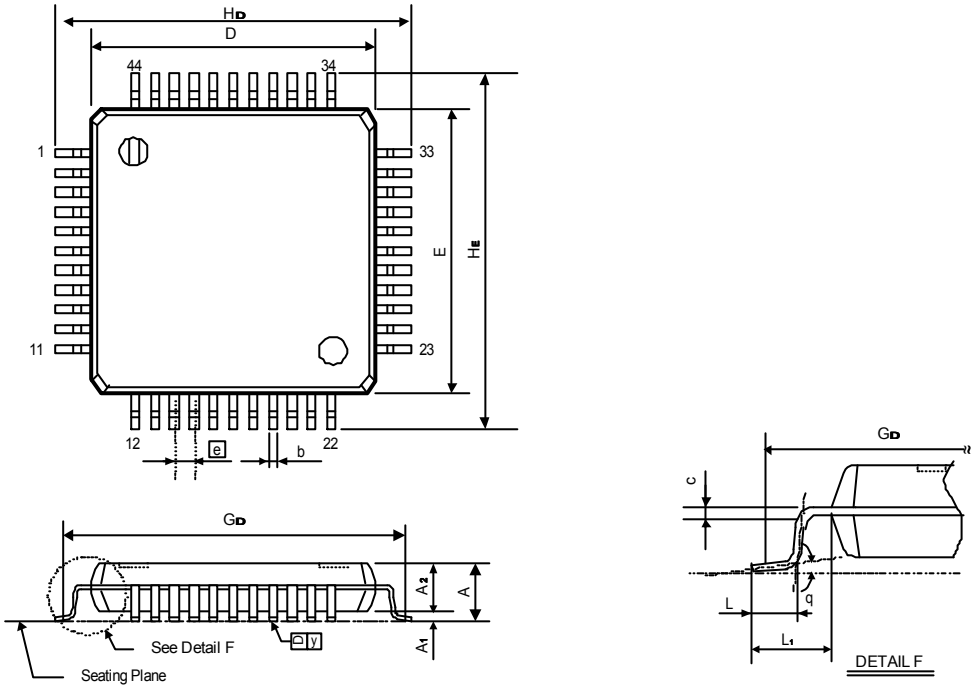
符号	英寸单位尺寸	毫米单位尺寸
A	0.106 Max.	2.70 Max.
A_1	0.01 Min. 0.02 Max.	0.25 Min. 0.50 Max.
A_2	0.079+0.008 -0.004	2.00+0.2 -0.1
b	0.012 Typ.	0.30 Typ.
C	0.006 ± 0.002	0.15 ± 0.05
D	0.394 ± 0.004	10.00 ± 0.10
E	0.394 ± 0.004	10.00 ± 0.10
e	0.031 Typ.	0.80 Typ.
G_D	0.488 NOM.	12.40 NOM.
G_E	0.488 NOM.	12.40 NOM.
H_D	0.519 ± 0.008	13.20 ± 0.20
H_E	0.519 ± 0.008	13.20 ± 0.20
L	0.035+0.002 -0.006	0.88+0.05 -0.15
L_1	0.063 Typ.	1.60 Typ.
Y	0.004 Max.	0.10 Max.
θ	0° ~ 7°	0° ~ 7°

注意：

1. 尺寸D，E不包括树脂凸缘。
2. 尺寸G_D & G_E为PC板接口的引脚间距设计的，仅供参考。

LQFP44外形尺寸

单位: 英寸/毫米



符号	英寸单位尺寸		毫米单位尺寸	
	MIN	MAX	MIN	MAX
A	0.057	0.065	1.45	1.65
A1	0.001	0.001	0.015	0.21
A2	0.051	0.059	1.3	1.5
D	0.388	0.396	9.85	10.15
E	0.388	0.396	9.85	10.15
H_D	0.465	0.48	11.8	12.2
H_E	0.465	0.48	11.8	12.2
b	0.01	0.014	0.25	0.35
e	0.031 TYP		0.8 TYP	
c	0.005 TYP		0.127 TYP	
L	0.017	0.028	0.42	0.78
L1	0.037	0.045	0.95	1.15
θ	0°	10°	0°	10°

14. 规格更改记录

版本	记录	日期
2.1	1. 新增LQFP44封装 2. 增加双时钟包含128K RC条件下，LCD帧频描述 3. 修正EUART波特率计算公式及相关描述 4. 修改笔误 5. 增加高频振荡器使用的描述	2013年12月
2.0	1. 修改代码选项 2. 修正波特率计算公式 3. 修改笔误	2012年5月
1.0	初始版本	2011年12月

目录

1. 特性 1
2. 概述 1
3. 方框图 2
4. 引脚配置 3
5. 引脚描述 6
6. SFR映像 8
7. 标准功能 18
7.1 CPU 18
7.1.1 CPU内核特殊功能寄存器 18
7.1.2 CPU增强内核特殊功能寄存器 19
7.1.3 寄存器 19
7.2 随机数据存储器（RAM） 20
7.2.1 特性 20
7.2.2 寄存器 20
7.3 FLASH程序存储器 21
7.3.1 特性 21
7.3.2 ICP模式下的Flash操作 23
7.4 扇区自编程（SSP）功能 24
7.4.1 寄存器 24
7.4.2 Flash控制流程图 27
7.4.3 SSP编程注意事项 28
7.5 系统时钟和振荡器 29
7.5.1 特性 29
7.5.2 时钟定义 29
7.5.3 概述 29
7.5.4 寄存器 30
7.5.5 振荡器类型 31
7.5.6 谐振器负载电容选择 32
7.6 系统时钟监控（SCM） 33
7.7 I/O端口 34
7.7.1 特性 34
7.7.2 寄存器 34
7.7.3 端口模块图 36
7.7.4 端口共用 36
7.8 定时器 40
7.8.1 特性 40
7.8.2 定时器2 40
7.8.3 定时器3 46
7.8.4 定时器4 48
7.8.5 定时器5 51
7.9 中断 53
7.9.1 特性 53
7.9.2 中断允许 53
7.9.3 寄存器 53
7.9.4 中断标志 56
7.9.5 中断向量 58
7.9.6 中断优先级 58
7.9.7 中断处理 59
7.9.8 中断响应时间 59
7.9.9 外部中断输入 60
7.9.10 中断汇总 60
8. 增强功能 61
8.1 LCD驱动器 61
8.1.1 寄存器 63

8.1.2 LCD RAM配置 *66*
8.2 LED驱动器 67
8.2.1 寄存器 *67*
8.2.2 LED RAM配置 *68*
8.3 脉冲宽度调制（PWM） 70
8.3.1 特性 *70*
8.3.2 PWM允许寄存器 *70*
8.3.3 PWM保护寄存器 *71*
8.3.4 12位PWM定时器 *72*
8.3.5 PWM01 ..... *74*
8.3.6 死区时间 *75*
8.4 增强型通用异步收发器（EUART） 76
8.4.1 特性 *76*
8.4.2 EUART0工作方式 *76*
8.4.3 波特率 *81*
8.4.4 多机通讯 *81*
8.4.5 帧出错检测 *82*
8.4.6 寄存器 *83*
8.5 模/数转换器（ADC） 86
8.5.1 特性 *86*
8.5.2 ADC模块图 *86*
8.5.3 寄存器 *87*
8.6 蜂鸣器 90
8.6.1 特性 *90*
8.6.2 寄存器 *90*
8.7 低电压检测（LPD） 91
8.7.1 特性 *91*
8.7.2 寄存器 *91*
8.8 低电压复位（LVR ） 92
8.8.1 特性 *92*
8.9 看门狗定时器（WDT），程序超范围溢出（OVL ）复位及其它复位状态 93
8.9.1 特性 *93*
8.9.2 寄存器 *94*
8.10 电源管理 95
8.10.1 特性 *95*
8.10.2 空闲模式（Idle） *95*
8.10.3 掉电模式（Power-Down） *95*
8.10.4 寄存器 *96*
8.11 预热计数器 97
8.11.1 特性 *97*
8.12 代码选项 98
9. 指令集 99
10. 电气特性 104
11. 应用电路（仅供参考） 107
12. 订购信息 108
13. 封装信息 109
14. 规格更改记录 111