Ver 1.2

抗辐照加固 256K bit SRAM 存储器

产品使用手册

产品型号：B7156ARH

中国航天 北京微电子技术研究所

版本控制页

版本号	发布日期	更改章节	更改说明	备注
1.0		——	——	
1.1		第八章	增加典型应用描述	
1.2	2018.2.24		更改模板	
			增加鉴定检验信息 更新产品应用说明	

B7156ARH 使用手册签署页

编　　制	李　阳　20180224
校　　对	陆时进　20180224
审　　核	李建成　20180224
标　　检	李鑫云　20180224
批　　准	李卫民　20180224

目　录

一、产品概述----------1

1.1 产品特点 ----------1

1.2 产品用途及应用范围 ----------1

二、产品工作条件----------1

2.1 绝对最大额定值----------1

2.2 推荐工作条件----------2

三、封装及引出端说明----------2

3.1 引出端排列----------2

3.2 引脚信号描述----------3

3.3 外形尺寸说明 ----------4

四、产品功能----------5

4.1 产品的基本工作原理----------5

4.2 芯片系统结构和工作原理----------5

4.3 时序特性和操作方式----------6

五、产品电特性----------7

5.1 直流电特性（辐照前/辐照后）----------7

5.2 读周期交流电特性----------7

5.3 写周期交流电特性----------9

5.3 数据保持特性（辐照前后）----------11

六、典型应用----------11

七.应用注意事项----------12

7.1 产品应用说明 ----------12

7.2 产品防护----------12

八、用户关注产品信息----------13

8.1 产品鉴定信息----------13

8.2 产品标识----------13

8.3 产品环境试验和可靠性----------14

8.4 研制生产单位联系方式----------15

一、产品概述

1.1 产品特点

- **产品特性**

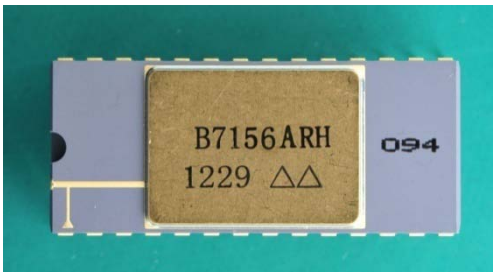
  最大数据存取时间：40ns

  异步存储器，功能兼容 Aeroflex 公司 UT7156 与 IDT 公司 IDT71256

  输入/输出接口 TTL 电平

  电源电压：5V

  封装形式：28 引线 D 型陶瓷双列封装（CQFP68）



抗总剂量：≥100Krad（Si）

单粒子锁定（SEL）LET 阈值：≥75MeV·cm^2/mg

单粒子翻转错误率小于 1E-10 错误/天·位（GEO 轨道，等效 Al3 mm）

- **可靠性指标**

  工作温度：-55℃ ～ +125℃

  抗静电指标（人体模型）：2000V

1.2 产品用途及应用范围

B7156ARH是一款高性能、异步、抗辐照加固32k×8位SRAM ，性能指标与Aeroflex公司UT7156一致。B7156ARH为异步操作存储器，不需要外接时钟。由于具有抗辐照加固、数据存取时间快等特点，B7156ARH是辐照环境中工作的系统设计的理想选择。

二、产品工作条件

2.1 绝对最大额定值

绝对最大额定值如表 2-1 所示。

表 2-1 绝对最大额定值

参数名称	参数符号	参数值	单位
电源电压	V_{DD}	-0.5～7.0	V
管脚输入电压	V_{in}	-0.5 V ~(VDD+0.3)	V
贮存温度	T_{stg}	-65～150	℃
引线耐焊接温度	T_h	260	℃

参数名称	参数符号	参数值	单位
热阻	$R_{th(J-C)}$	5	℃/W
功耗	P_D	2	W

2.2 推荐工作条件

推荐工作条件，见表 2-2 所示。

表 2-2 推荐工作条件

参数名称	参数符号	参数值	单位
电源电压	V_{DD}	4.5~5.5	V
输入电压	V_{IO}	0~V_{DD}	V
工作环境温度	T_A	-55～125	℃

三、封装及引出端说明

3.1 引出端排列

B7156ARH采用DIP28封装，引脚排列顺序如图3-1所示，表3-1为B7156ARH引脚说明。

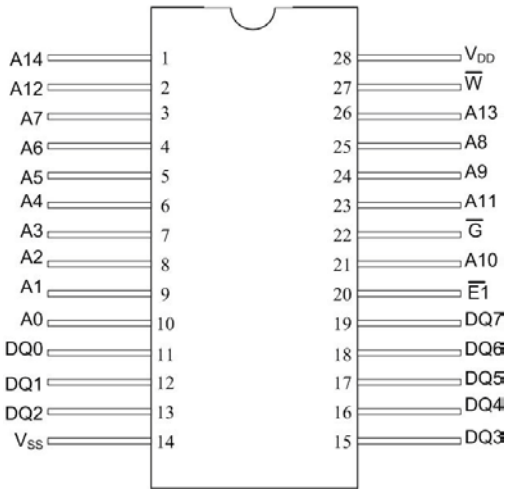


图 3-1 B7156ARH 引脚排列顺序

表 3-1 B7156ARH 引脚说明

序号	编号	Pin 符号	输入/输出	功能
1	P1	A14	输入	地址输入信号
2	P2	A12	输入	地址输入信号

序号	编号	Pin 符号	输入/输出	功能
3	P3	A7	输入	地址输入信号
4	P4	A6	输入	地址输入信号
5	P5	A5	输入	地址输入信号
6	P6	A4	输入	地址输入信号
7	P7	A3	输入	地址输入信号
8	P8	A2	输入	地址输入信号
9	P9	A1	输入	地址输入信号
10	P10	A0	输入	地址输入信号
11	P11	DQ0	双向	数据输出信号
12	P12	DQ1	双向	数据输出信号
13	P13	DQ2	双向	数据输出信号
14	P14	V_{SS}	输入	地
15	P15	DQ3	双向	数据输出信号
16	P16	DQ4	双向	数据输出信号
17	P17	DQ5	双向	数据输出信号
18	P18	DQ6	双向	数据输出信号
19	P19	DQ7	双向	数据输出信号
20	P20	$\overline{E1}$	输入	片选控制信号
21	P21	A10	输入	地址输入信号
22	P22	$\overline{G}$	输出	输出使能信号
23	P23	A11	输入	地址输入信号
24	P24	A9	输入	地址输入信号
25	P25	A8	输入	地址输入信号
26	P26	A13	输入	地址输入信号
27	P27	$\overline{W}$	输入	读写控制信号
28	P28	V_{DD}	输入	电源

3.2 引脚信号描述

表3-2为B7156ARH引脚信号说明。

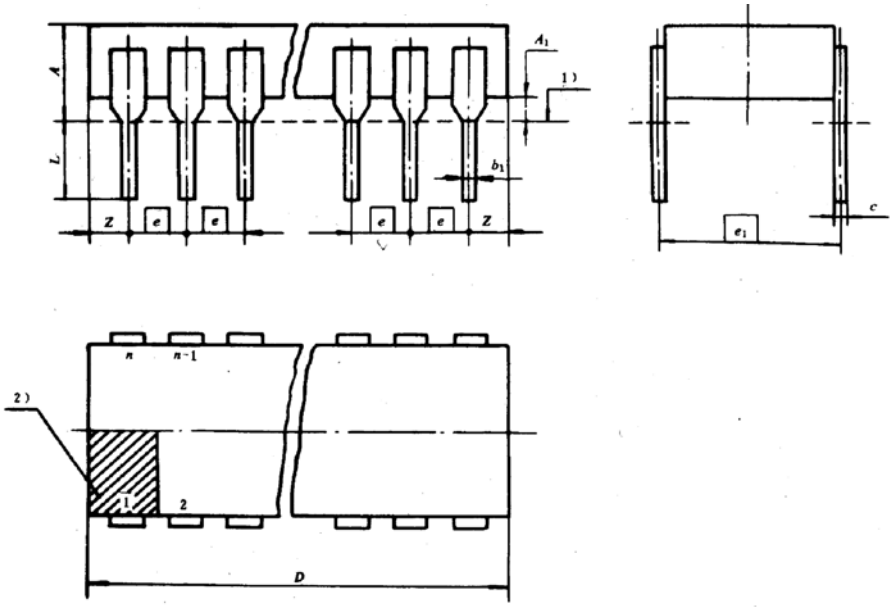
表3-2 引脚信号描述

符号	类型	名称及功能
A0~A14	输入	地址输入信号
DQ0~DQ7	双向	双向数据信号
$\overline{E1}$	输入	片选控制信号，低电平有效

$\overline{W}$	输入	读写控制信号，低电平时，作为写操作控制信号；高电平时，作为读操作控制信号
$\overline{G}$	输出	输出使能信号，低电平有效
V_{DD}	输入	5V 电源
V_{SS}	输入	地

3.3 外形尺寸说明

器件采用 28 引线 DIP 封装。外形尺寸按 GB/T7092 的规定，外形尺寸如图 3-2 所示，具体尺寸见表 3-3。



注：1）为装配平面，2）为引出端识别标志区

图 3-2 外壳外形

表 3-3 外形尺寸

尺寸符号	数　值（单位：毫米）		
	最　小	公　称	最　大
A	—	—	5.1
A_1	0.51	—	—
b_1	0.35	—	0.59
C	0.20	—	0.36
E	—	2.54	—
e_1	—	15.24	—

L	2.54	—	5.00
D	—	—	36.12
Z	—	—	1.78

注：未注公差按 GB/T7902 执行

四、产品功能

B7156ARH是一款宇航用异步操作存储器，具有抗辐照加固、数据存取时间快等特点，B7156ARH是辐照环境中工作的高速系统设计的理想选择。

4.1 产品的基本工作原理

抗辐照加固SRAM—B7156ARH结构框图如图4-1所示：

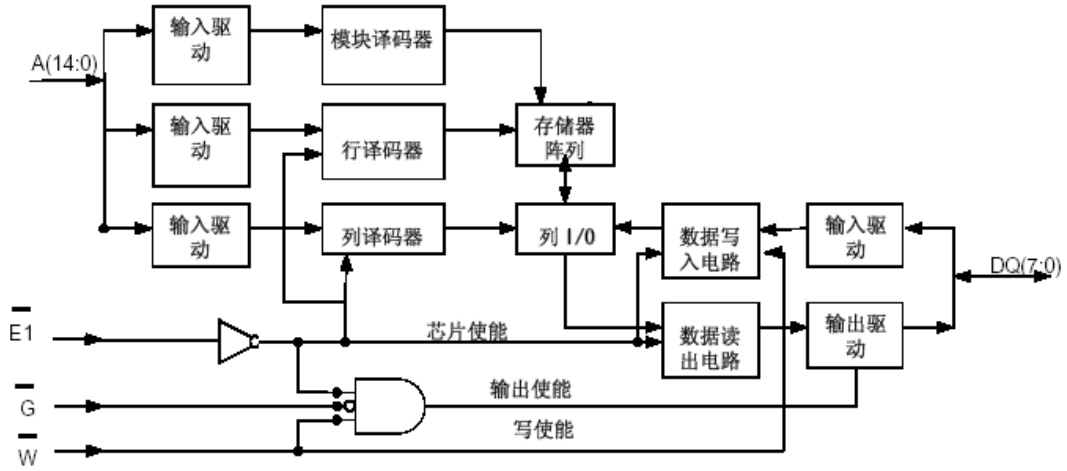


图 4-1 B7156ARH 电路功能框图

4.2 芯片系统结构和工作原理

B7156ARH有 3 个控制信号：芯片使能信号$\overline{E1}$，写使能信号$\overline{W}$，输出使能信号$\overline{G}$。使能控制端输入信号决定芯片工作模式，具体如表 4-1 所示。

表 4-1 真值表

输入			输出	
$\overline{G}$	$\overline{W}$	$\overline{E1}$	I/O模式	模式

X	X	1	三态	待机
X	0	0	数据输入	写操作
1	1	0	三态	读操作
0	1	0	数据输出	读操作

注：1. X = Don't care

4.3 时序特性和操作方式

➢ 读周期

$\overline{W}$电平高于V_{IH}(min)且$\overline{E1}$电平低于V_{IL}(max)时，操作定义为读周期。读操作访问时间定义为片选信号、输出使能和地址中较晚有效信号到来的时间和输出有效数据的时间之差。

读操作方式 1 为地址变化读取。当片选有效且$\overline{G}$=0，$\overline{W}$=1 时，输入地址的变化触发读操作。当满足指定的时间条件t_{AVQV}时，DQ(7:0)会输出有效数据。整个周期内输出都保持有效状态。

读操作方式 2 为片选控制读取，当在$\overline{G}$=0，$\overline{W}$=1，且地址在整个周期内维持稳定的情况下由$\overline{E}$1 触发读操作。当满足指定的时间条件t_{ETQV}时， DQ(7:0)输出有效数据。

读操作方式 3 为输出使能控制读取。当$\overline{E1}$=0、$\overline{W}$=1，且地址在整个周期内维持稳定时，由$\overline{G}$信号触发。t_{AVQV}和t_{ETQV}都满足的条件下，访问时间为t_{GLQV}。

➢ 写周期

$\overline{W}$和$\overline{E1}$电平均低于V_{IL}(max)，操作定义为写周期。$\overline{G}$端的信号状态在写周期时并不重要。当$\overline{G}$电平高于V_{IH}(min)或$\overline{W}$低于V_{IL}(max)时，输出置于高阻态。

写操作方式 1 为写使能控制写操作，在$\overline{E1}$=0 的情况下由变高的写使能信号$\overline{W}$触发的。$\overline{W}$触发写操作时写脉宽定义为*TWLWH*。对于$\overline{W}$触发的写操作，除非$\overline{G}$端的设定使得输出处于高阻态，用户必须在输入 8 位数据DQ(7:0)前等待*TWLQZ*的时间以避免总线冲突。

写操作方式 2 为片选控制写操作，由有效的$\overline{E1}$触发的。此时写脉宽定义为*TE1LWH*或*TE2HWH*。对于$\overline{E1}$触发的写操作，除非$\overline{G}$端的设定使得输出处于高阻态，用户必须在输入 8 位数据DQ(7:0)前等待*TWLQZ*的时间以避免总线冲突。

五、产品电特性

5.1 直流电特性（辐照前/辐照后）

参数	符号	条件 (除另有规定外) -55℃≤T_C≤125℃，V_{DD}=5×(1±10%) V	极限值		单位
			最小	最大	
输出高电平电压	V_{OH}	V_{DD}=4.5V，I_{OH}= -4mA	2.4	—	V
输出低电平电压	V_{OL}	V_{DD}=4.5V，I_{OL}=8mA	—	0.4	V
输入高电平电压	V_{IH}	TTL 接口，V_{DD}= 5V	2.2	—	V
输入低电平电压	V_{IL}	TTL 接口，V_{DD}= 5V	—	0.8	V
输入漏电流	I_{IN}	V_{IN} = V_{DD} 和 V_{SS} ,V_{DD}=5.5V	-5	5	μA
三态输出漏电流	I_{OZ}	V_O=V_{DD} 和 V_{SS}，V_{DD}=5.5V，$\overline{G}$ =5.5V	-10	10	μA
待机电源电流	$I_{DD(SB)}$	I_{OUT}=0，V_{DD}=5.5V， $\overline{E1}$=V_{DD}－0.5，V_{IH} =5.5V，V_{IL} = 0V	—	1.2	mA
数据保持电压	V_{DR}	V_{DD}=2.7V	2.7	—	V
数据保持电流	I_{DDR}	V_{DR}=2.7V，$\overline{E1}$=V_{DR}，其他输入为 V_{DR} 或 V_{SS}	—	0.4	mA
工作电源电流 @1MHz	$I_{DD(OP)}$	I_{OUT}=0，V_{DD}=5.5V	—	50	mA
工作电源电流 @25MHz	$I_{DD1(OP)}$	I_{OUT}=0，V_{DD}=5.5V	—	120	mA
输入电容	C_{IN}	f =1 MHz，T_A=25℃	—	20	pF
输出电容	C_{IO}	f =1 MHz，T_A=25℃	—	20	pF

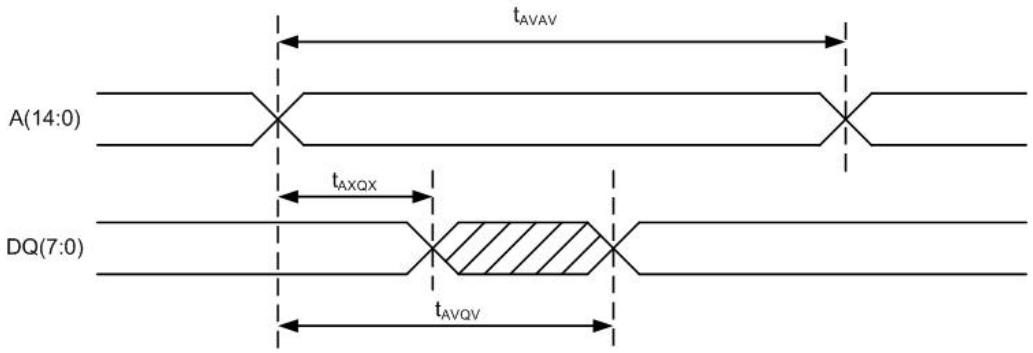
5.2 读周期交流电特性

参数	符号	条件 (除另有规定外) -55℃≤T_C≤125℃ V_{DD}=5×(1±10%) V	极限值		单位
			最小	最大	

读周期	t_{AVAV}	见图 5-1	40	—	ns
数据读取时间	t_{AVQV}		—	40	ns
输出保持时间	t_{AXQX}		5	—	ns
$\overline{G}$ 控制输出使能时间	t_{GLQX}	见图 5-3	3	—	ns
$\overline{G}$ 控制有效输出使能时间	t_{GLQV}		—	15	ns
$\overline{G}$ 控制输出三态时间 [1]	t_{GHQZ}		—	15	ns
$\overline{E1}$控制输出使能时间	t_{ETQX}	见图 5-2	3	—	ns
$\overline{E1}$控制读取时间	t_{ETQV}		—	40	ns
$\overline{E1}$控制输出三态时间 [1]	t_{EFQZ}		—	15	ns

注：* 辐照后性能在 25 ℃下测试

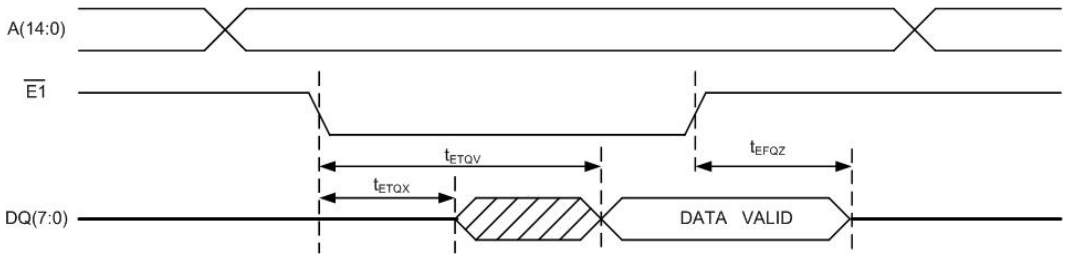
1. 设计保证但不测试。



测试条件：1. $\overline{E1} \le V_{IL}(\max)$、$\overline{G} \le V_{IL}(\max)$

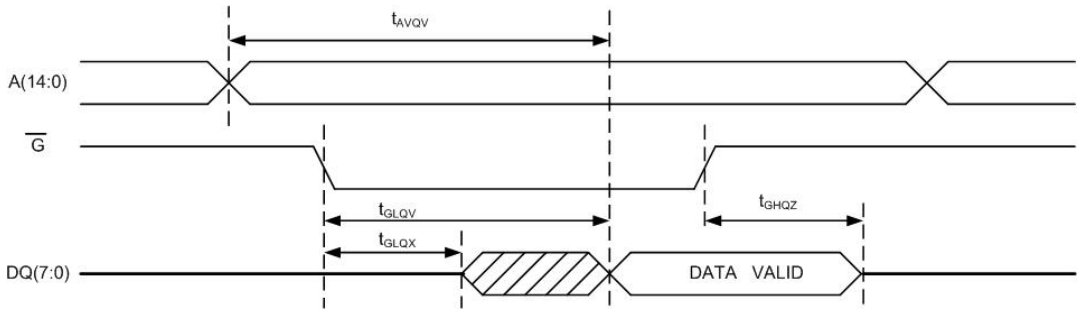
2. $\overline{W} \ge V_{IH}(\min)$

图 5-1 读操作方式 1：地址变化读取



测试条件：1. $\overline{G} \le V_{IL}(\max)$、$\overline{W} \ge V_{IH}(\min)$

图 5-2 读操作方式 2：片选控制读取



测试条件：1. $\overline{E1} \le V_{IL}(\max)$

2. $\overline{W} \ge V_{IH}(\min)$

图 5-3 读操作方式 3：输出使能控制读取

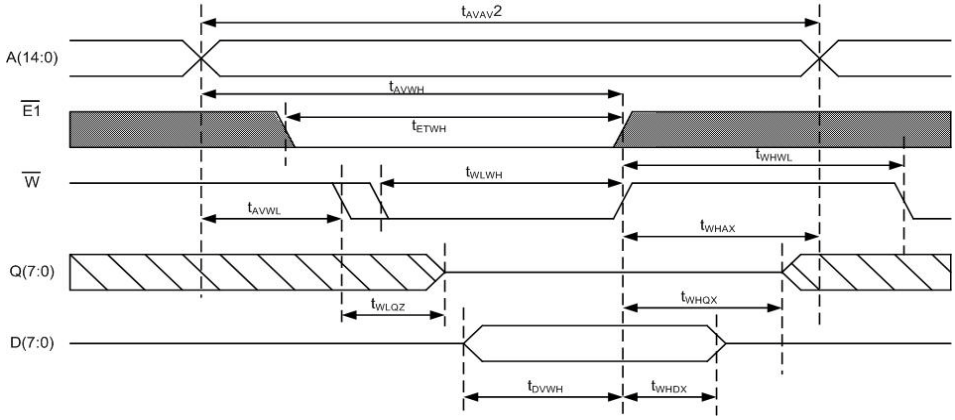
5.3 写周期交流电特性

参数	符号	条件 （除另有规定外） -55℃≤Tc≤125℃ V_{DD}=5×(1±10%) V	极限值		单位
			最小	最大	
写周期	t_{AVAV}		40	—	ns
片选使能到写周期结束时间	t_{ETWH}	见图 5-4	35	—	ns
地址相对 $\overline{E1}$ 控制写信号的建立时间	t_{AVET}	见图 5-5	0	—	ns
地址相对 $\overline{W}$ 控制写信号的建立时间	t_{AVWL}	见图 5-4	0	—	ns
写脉冲宽度	t_{WLWH}		35	—	ns
地址相对 $\overline{W}$ 控制写信号的保持时间	t_{WHAX}	见图 5-4	0	—	ns
地址相对 $\overline{E1}$ 控制写信号的建立时间	t_{EFAX}	见图 5-5	0	—	ns
$\overline{W}$ 控制三态时间 [1]	t_{WLQZ}	见图 5-4	—	15	ns
$\overline{W}$ 控制输出使能时间	t_{WHQX}		1	—	ns
片选使能脉冲宽度	t_{ETEF}	见图 5-5	35	—	ns
数据建立时间	t_{DVWH}	见图 5-4	30	—	ns
数据保持时间	t_{WHDX}		3	—	ns

片选使能控制写脉冲宽度	t_{WLEF}	见图 5-5	35	—	ns
数据建立时间	t_{DVEF}		35	—	ns
数据保持时间	t_{EFDX}		0	—	ns
地址有效到写操作结束时间	t_{AVWH}	见图 5-4	35	—	ns
写失效时间	t_{WHWL}		5	—	ns

注：* 辐照后性能在 25℃下测试

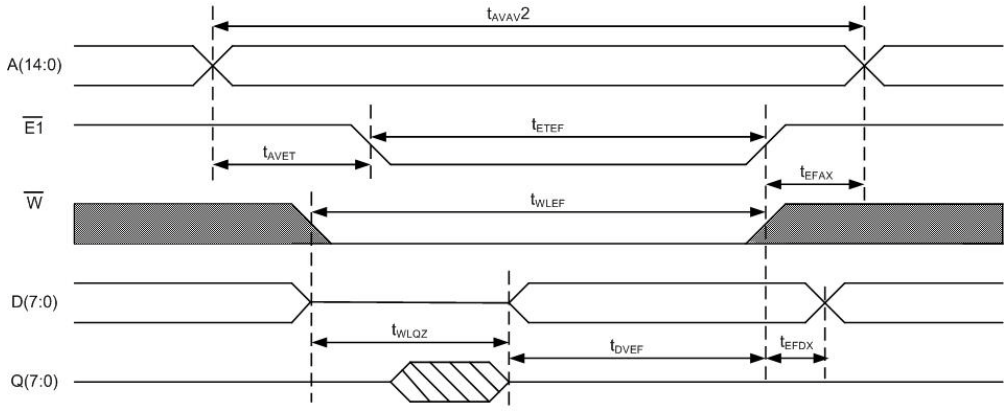
1.设计保证，不测试



测试条件：1. $\overline{G} \le V_{IL}(\max)$。如果$\overline{G} \ge V_{IH}(\min)$则 Q(7:0)将在整个写周期为三态

2. 在 t_{AVAV} 周期内，$\overline{G}$ 为高电平

图 5-4 写操作方式 1：$\overline{W}$ 控制写操作



测试条件：1. $\overline{G} \le V_{IL}(\max)$。如果$\overline{G} \ge V_{IH}(\min)$则 Q(7:0)将在整个写周期为三态

2. 在 t_{AVAV} 周期内，$\overline{G}$ 为高电平

图 5-5 写操作方式 2：片选控制写操作

5.3 数据保持特性（辐照前后）

符号	参数	最小值	最大值	单位
V_{DR}	数据保持电压	2.7	--	V
I_{DDR}[1]	数据保持电流	-	0.4	mA
T_{CDR}[2]	片选无效到数据保持时间	0	--	ns
T_R[2]	工作恢复时间	t_{AVAV}	--	ns

注：*. 辐照后特性在 25℃下保证

1. $\overline{E1}$ =V_{DR}，其它输入= V_{DR}或V_{SS}
2. 保证但不测试

图 5-6 为低电压数据保持波形图。

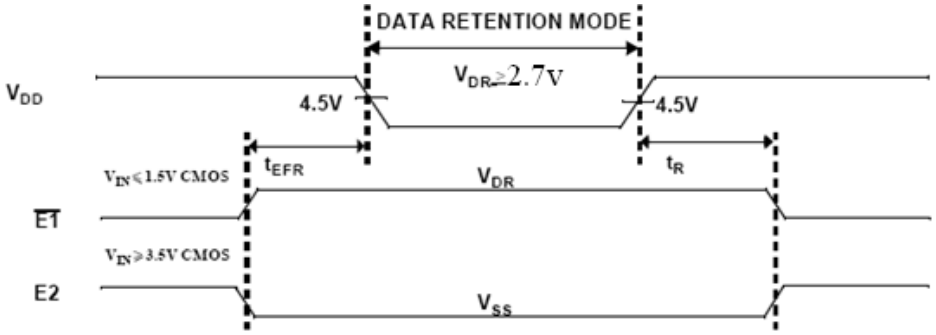


图 5-6 低电压数据保持波形

六、典型应用

B7156ARH芯片的一种典型应用系统如图6-1所示，系统包含两个部分：一部分是CPU，用于产生芯片工作所必须的控制信号、地址信号和数据信号；另一部分芯片自身。CPU 的构建可由用户根据需要灵活设计，其产生的信号只要满足 SRAM 芯片的时序要求，芯片就能正常工作。

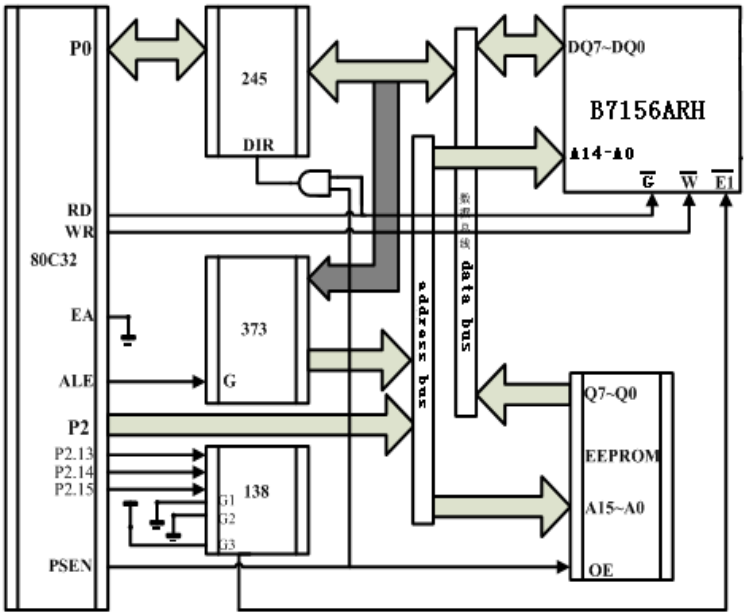


图 6-1 典型应用电路

七. 应用注意事项

7.1 产品应用说明

为了确保系统稳定运行，在系统应用中，配置存储器时需要注意：

（1）B7156ARH的供电电源应尽量稳定，电源峰峰值应小于500mV；

（2）所有输入信号爬坡应尽可能小，最大爬沿时间应小于8ns/v；当W信号因负载大跃变缓慢或跃变时有明显抖动，则W不可与CE同时结束， 应保证CE提前W（以vil计算）2ns结束或推后W（以vih计算）2ns结束；

（3）输入端不可悬空；

（4）输出端不可与电源或地相连；

（5）器件盖板内部接地，焊接时 应避免焊盘与盖板接触；

（6）系统中各种总线应尽可能避免过冲信号。

7.2 产品防护

产品包装由无腐蚀的材料制成，能导电或用抗静电材料涂敷过或浸渍过，具备足够的抗静电能力。

在避免雨、雪直接影响的条件下，装有产品的包装箱可以用任何运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。

包装好的产品贮存环境应满足Q/W 657A－2007 第8.1 规定的I类库房条件要求（温度：15℃~25℃， 湿度：25%~65%），周围没有酸、碱或其它腐蚀性气体，通风良好，且具备相应防静电措施。

八、用户关注产品信息

8.1 产品鉴定信息

表 8-1 B7156ARH 鉴定信息

鉴定产品批次		1511
鉴定执行标准	总规范名称及编号	半导体集成电路总规范（GJB 597A-1996）
	详细规范名称及编号	半导体集成电路 B7156ARH 型 32K×8bit SRAM 存储器(Q/Zt 20383-2014)
	附加技术条件	—
	质量等级	B
鉴定情况	鉴定试验日期	2015.07.03-2015.11.06
	鉴定试验机构	北京微电子技术研究所
	鉴定报告编号	15-025

8.2 产品标识

B7156ARH 芯片产品标识示意图见图 8-1。

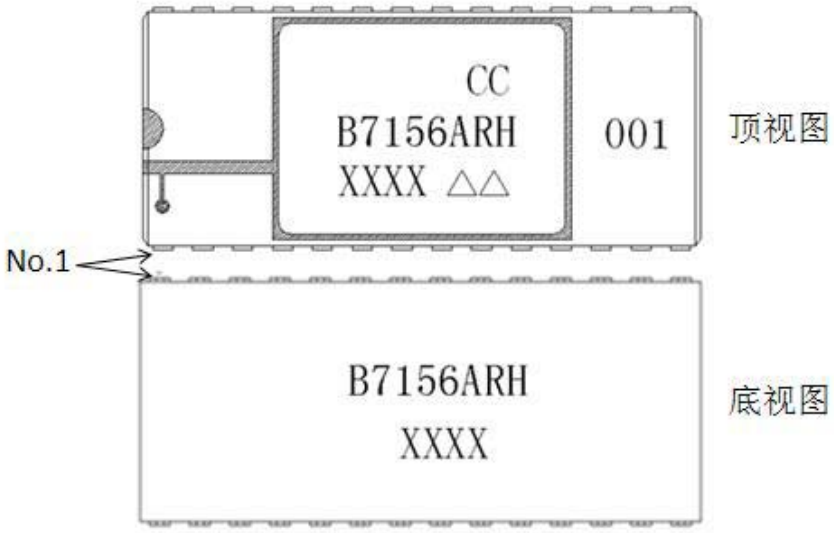


图8-1 标志示意图

8.3 产品环境试验和可靠性

产品环境试验情况如表8-2所示，寿命情况如表8-3所示，辐照试验情况如表8-4所示。

表8-2 产品环境试验情况

环境试验项目	试验条件（GJB548B-2005）		试验结果
	方 法	条 件	
引线牢固性	2004	试验条件 B2	合格
热冲击	1011	试验条件 B，15 次循环	合格
温度循环	1010	试验条件 C，100 次循环	合格
机械冲击	2002	试验条件 B，Y1 方向	合格
扫频振动	2007	试验条件 A	合格
恒定加速度	2001	试验条件 D，Y1 方向	合格
盐雾	1009	试验条件 A	合格
内部水汽含量	1018	100℃时最大水汽含量为:5000×10^{-6}	合格
引线涂覆粘附强度	2025	按规定	合格

表8-3 寿命情况

试 验	条件和要求(GJB548B-2005)		试验结果
	方 法	条 件	
稳态寿命	1005	125℃, 1000h	合格
终点电测试		按照电特性表、电试验表、老炼和稳态寿命试验终点电测试表要求进行	

内部水汽含量	1018	100℃时最大水汽含量为：5000×10^{-6}	

表8-4 辐照实验情况

试　　验	条件和要求(GJB548B-2005)		样本数	试验结果
	方 法	条　　件	（接收数）	
E1 分组稳态总剂量辐射	QJ10004	（25±3）℃，1×10^{3} Gy(Si)	2（0）/每晶片或 11（0）/晶片批（每晶片至少 1 只）	合格
E2 分组单粒子试验	QJ10005	锁定 LET 阈值：75MeV·cm^2/mg；单粒子翻转错误率不大于 1×10^{-10} 次/天·位（GEO 轨道等效 3mm 铝屏蔽）	3（0）	合格

8.4 研制生产单位联系方式

地　　址：北京市丰台区东高地四营门北路2号
联系部门：市场二部
电　　话：010-67968115-6553
传　　真：010-68757706
邮　　编：100076