RCJ09B0026-0100

Everywhere you imagine.

16

R5R0C02 群

硬件手册

瑞萨 16 位单片机

Hardware Manual

本资料记载的全部信息为本资料发行时的内容，瑞萨科技可能会在未事先通知的情况下变更本资料中记载的产品或规格。
请通过瑞萨科技的主页等确认最新公布的信息。

Rev.1.00
发行：2006 年 10 月 06 日

瑞 萨 科 技
www.renesas.com

Keep safety first in your circuit designs!

1. Renesas Technology Corp. puts the maximum effort into making semiconductor products better and more reliable, but there is always the possibility that trouble may occur with them. Trouble with semiconductors may lead to personal injury, fire or property damage.
   Remember to give due consideration to safety when making your circuit designs, with appropriate measures such as (i) placement of substitutive, auxiliary circuits, (ii) use of nonflammable material or (iii) prevention against any malfunction or mishap.

Notes regarding these materials

1. These materials are intended as a reference to assist our customers in the selection of the Renesas Technology Corp. product best suited to the customer's application; they do not convey any license under any intellectual property rights, or any other rights, belonging to Renesas Technology Corp. or a third party.
2. Renesas Technology Corp. assumes no responsibility for any damage, or infringement of any third-party's rights, originating in the use of any product data, diagrams, charts, programs, algorithms, or circuit application examples contained in these materials.
3. All information contained in these materials, including product data, diagrams, charts, programs and algorithms represents information on products at the time of publication of these materials, and are subject to change by Renesas Technology Corp. without notice due to product improvements or other reasons. It is therefore recommended that customers contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor for the latest product information before purchasing a product listed herein.
   The information described here may contain technical inaccuracies or typographical errors.
   Renesas Technology Corp. assumes no responsibility for any damage, liability, or other loss rising from these inaccuracies or errors.
   Please also pay attention to information published by Renesas Technology Corp. by various means, including the Renesas Technology Corp. Semiconductor home page (http://www.renesas.com).
4. When using any or all of the information contained in these materials, including product data, diagrams, charts, programs, and algorithms, please be sure to evaluate all information as a total system before making a final decision on the applicability of the information and products. Renesas Technology Corp. assumes no responsibility for any damage, liability or other loss resulting from the information contained herein.
5. Renesas Technology Corp. semiconductors are not designed or manufactured for use in a device or system that is used under circumstances in which human life is potentially at stake. Please contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor when considering the use of a product contained herein for any specific purposes, such as apparatus or systems for transportation, vehicular, medical, aerospace, nuclear, or undersea repeater use.
6. The prior written approval of Renesas Technology Corp. is necessary to reprint or reproduce in whole or in part these materials.
7. If these products or technologies are subject to the Japanese export control restrictions, they must be exported under a license from the Japanese government and cannot be imported into a country other than the approved destination.
   Any diversion or reexport contrary to the export control laws and regulations of Japan and/or the country of destination is prohibited.
8. Please contact Renesas Technology Corp. for further details on these materials or the products contained therein.

注意

本文只是参考译文，前页所载英文具有正式效力。

请遵循安全第一进行电路设计

1. 虽然瑞萨科技尽力提高半导体产品的质量和可靠性，但是半导体产品也可能发生故障。半导体的故障可能导致人身伤害、火灾事故以及财产损害。在电路设计时，请充分考虑安全性，采用合适的如冗余设计、利用非易燃材料以及故障或者事故防止等的安全设计方法。

关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的瑞萨科技产品的参考资料，不转让属于瑞萨科技或者第三者所有的知识产权和其它权利的许可。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法以及其它应用电路的例子而引起的损害或者对第三者的权力的侵犯，瑞萨科技不承担责任。
3. 本资料所记载的产品数据、图、表、程序、算法以及其它所有信息均为本资料发行时的信息，由于改进产品或者其它原因，本资料记载的信息可能变动，恕不另行通知。在购买本资料所记载的产品时，请预先向瑞萨科技或者经授权的瑞萨科技产品经销商确认最新信息。
   本资料所记载的信息可能存在技术不准确或者印刷错误。因这些错误而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
   同时也请通过各种方式注意瑞萨科技公布的信息，包括瑞萨科技半导体网站。
   （http：//www.renesas.com）
4. 在使用本资料所记载部分或者全部数据、图、表、程序以及算法等信息时，在最终做出有关信息和产品是否适用的判断前，务必对作为整个系统的所有信息进行评价。由于本资料所记载的信息而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
5. 瑞萨科技的半导体产品不是为在可能和人命相关的环境下使用的设备或者系统而设计和制造的产品。在研讨将本资料所记载的产品用于运输、交通车辆、医疗、航空宇宙用、原子能控制、海底中继器的设备或者系统等特殊用途时，请与瑞萨科技或者经授权的瑞萨产品经销商联系。
6. 未经瑞萨科技的书面许可，不得翻印或者复制全部或者部分资料的内容。
7. 如果本资料所记载的某产品或者技术内容受日本出口管理限制，必须在得到日本政府的有关部门许可后才能出口，并且不准进口到批准目的地国家以外的国家。
   禁止违反日本和（或者）目的地国家的出口管理法和法规的任何转卖、挪用或者再出口。
8. 如果需要了解本资料所记载的信息或者产品的详细，请与瑞萨科技联系。

本手册的使用方法

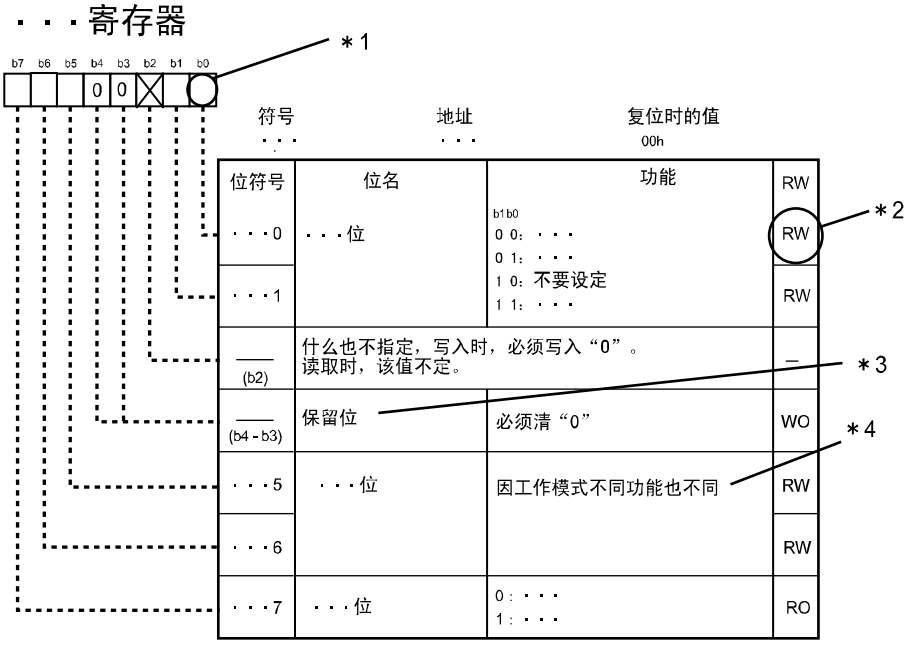
1. 对象

本手册是R5R0C02群的硬件手册。

在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

2．寄存器图表的阅读方法

说明在寄存器图表中使用的符号和用语：



*1

空白 ：按用途，置“0”或“1”。

0 ：置“0”。

1 ：置“1”。

× ：什么也不指定。

*2

RW ：可读，可写。

RO ：可读，写数据无效。

WO ：可写，不能读取位的状态。

－ ：什么也不指定。

*3

・保留位

保留位，必须写指定值。

*4

・什么也不指定

对该位，什么也不指定。根据将来外围功能的扩展，可能出现新的功能。写数据时只能写“0”。

・不能设定

不保证设定后的运行。

・功能根据运行模式而不同

位功能根据外围功能的模式发生变化，请参照各模式的寄存器图表。

目　录

地址-页速查表 B-1

第 1 章　概要 1

1.1　应用 1
1.2　性能概要 2
1.3　框图 3
1.4　产品一览 4
1.5　引脚连接图 5
1.6　引脚功能说明 6

第 2 章　中央处理器（CPU） 8

2.1　数据寄存器（R0、R1、R2、R3） 9
2.2　地址寄存器（A0、A1） 9
2.3　帧基址寄存器（FB） 9
2.4　中断表寄存器（INTB） 9
2.5　程序计数器（PC） 9
2.6　用户堆栈指针（USP）和中断堆栈指针（ISP） 9
2.7　堆栈基址寄存器（SB） 9
2.8　标志寄存器（FLG） 9
2.8.1　进位标志（C） 9
2.8.2　调试标志（D） 9
2.8.3　零标志（Z） 9
2.8.4　符号标志（S） 10
2.8.5　寄存器组指定标志（B） 10
2.8.6　溢出标志（O） 10
2.8.7　中断允许标志（I） 10
2.8.8　堆栈指针指定标志（U） 10
2.8.9　处理器中断优先级（IPL） 10
2.8.10　保留位 10

第 3 章　存储器 11

第 4 章　SFR 12

第 5 章　复位 19

5.1　硬件复位 22
5.1.1　电源稳定的情况 22
5.1.2　接通电源的情况 22
5.2　加电复位功能 24
5.3　电压监视0复位 25
5.4　电压监视1复位 25

5.5 电压监视2复位 25
5.6 看门狗定时器复位 26
5.7 软件复位 26

第 6 章 电压检测电路 27

6.1 VCC输入电压的监视 34
6.1.1 Vdet0 的监视 34
6.1.2 Vdet1 的监视 34
6.1.3 Vdet2 的监视 34
6.2 电压监视0复位 35
6.3 电压监视1中断和电压监视1复位 36
6.4 电压监视2中断和电压监视2复位 38

第 7 章 可编程输入/输出端口 40

7.1 可编程输入/输出端口的功能 40
7.2 对外围功能的影响 41
7.3 可编程输入/输出端口以外的引脚 41
7.4 端口的设定 53
7.5 未使用引脚的处理 65

第 8 章 处理器模式 66

8.1 处理器模式的种类 66

第 9 章 总线控制 67

第 10 章 时钟发生电路 68

10.1 XIN时钟 76
10.2 内部振荡器时钟 77
10.2.1 低速内部振荡器时钟 77
10.2.2 高速内部振荡器时钟 77
10.3 XCIN时钟 78
10.4 CPU时钟和外围功能时钟 79
10.4.1 系统时钟 79
10.4.2 CPU 时钟 79
10.4.3 外围功能时钟（f1、f2、f4、f8、f32） 79
10.4.4 fOCO 79
10.4.5 fOCO40M 79
10.4.6 fOCO-F 79
10.4.7 fOCO-S 80
10.4.8 fOCO128 80
10.4.9 fC4、fC32 80
10.5 功率控制 81
10.5.1 标准运行模式 81
10.5.2 等待模式 83
10.5.3 停止模式 87
10.6 振荡停止检测功能 90
10.6.1 振荡停止检测功能的使用方法 90
10.7 时钟发生电路的使用注意事项 93

10.7.1 停止模式和等待模式 93
10.7.2 振荡停止检测功能 93
10.7.3 振荡电路常数 93

第 11 章 保护 94

第 12 章 中断 95

12.1 中断概要 95
12.1.1 中断分类 95
12.1.2 软件中断 96
12.1.3 特殊中断 97
12.1.4 外围功能中断 97
12.1.5 中断和中断向量 98
12.1.6 中断控制 100
12.2 $\overline{\text{INT}}$中断 110
12.2.1 $\overline{\text{INTi}}$ 中断（i=0～3） 110
12.2.2 $\overline{\text{INTi}}$ 输入滤波器（i=0～3） 112
12.3 键输入中断 113
12.4 地址匹配中断 115
12.5 定时器RD中断、带片选的时钟同步串行I/O中断、I^2C总线接口中断（带有多个中断请求源的中断） 117
12.6 中断的使用注意事项 119
12.6.1 地址 00000h 的读取 119
12.6.2 SP 的设定 119
12.6.3 外部中断和键输入中断 119
12.6.4 看门狗定时器中断 119
12.6.5 中断源的更改 120
12.6.6 中断控制寄存器的更改 121

第 13 章 看门狗定时器 122

13.1 计数源保护模式无效时 125
13.2 计数源保护模式有效时 126

第 14 章 定时器 127

14.1 定时器RB 129
14.1.1 定时器模式 133
14.1.2 可编程波形发生模式 136
14.1.3 可编程单触发发生模式 139
14.1.4 可编程等待单触发发生模式 143
14.1.5 定时器 RB 的使用注意事项 146
14.2 定时器RD 147
14.2.1 计数源 152
14.2.2 缓冲器运行 153
14.2.3 同步运行 155
14.2.4 脉冲输出强制截止 156
14.2.5 输入捕捉功能 158
14.2.6 输出比较功能 172
14.2.7 PWM 模式 188

14.2.8 复位同步 PWM 模式 200
14.2.9 互补 PWM 模式 210
14.2.10 PWM3 模式 223
14.2.11 定时器 RD 中断 234
14.2.12 定时器 RD 使用上的注意事项 236
14.3 定时器RE 242
14.3.1 实时时钟模式 243
14.3.2 输出比较模式 251
14.3.3 定时器 RE 的使用注意事项 256

第 15 章 串行接口 259

15.1 时钟同步串行I/O模式 265
15.1.1 极性选择功能 268
15.1.2 LSB 先发送或者 MSB 先发送的选择 268
15.1.3 连续接收模式 269
15.2 时钟异步串行I/O（UART）模式 270
15.2.1 位速率 274
15.3 串行接口的使用注意事项 275

第 16 章 时钟同步串行接口 276

16.1 模式的选择 276
16.2 带片选的时钟同步串行I/O（SSU） 277
16.2.1 传送时钟 286
16.2.2 SS 移位寄存器（SSTRSR） 288
16.2.3 中断请求 289
16.2.4 各通信模式和引脚功能 290
16.2.5 时钟同步通信模式 291
16.2.6 4 线方式总线通信模式 298
16.2.7 $\overline{\text{SCS}}$ 引脚控制和仲裁 304
16.2.8 带片选的时钟同步串行 I/O 的使用注意事项 305
16.3 I^2C总线接口 306
16.3.1 传送时钟 316
16.3.2 中断请求 317
16.3.3 I^2C 总线接口模式 318
16.3.4 时钟同步串行模式 330
16.3.5 噪声消除电路 334
16.3.6 位同步电路 335
16.3.7 寄存器的设定例子 336
16.3.8 I^2C 总线接口的使用注意事项 340

第 17 章 A/D 转换器 341

17.1 单次模式 345
17.2 重复模式 348
17.3 采样和保持 351
17.4 A/D转换周期数 351
17.5 模拟输入内部等效电路 352
17.6 A/D转换时的传感器的输出阻抗 353
17.7 A/D转换器的使用注意事项 354

第 18 章　闪存 355
18.1　概要 355
18.2　存储器的配置 356
18.3　闪存改写的禁止功能 357
18.3.1　ID 码的检查功能 357
18.3.2　ROM 码的保护功能 358
18.4　CPU改写模式 359
18.4.1　EW0 模式 360
18.4.2　EW1 模式 360
18.4.3　软件命令 369
18.4.4　状态寄存器 374
18.4.5　全状态检查 375
18.5　标准串行输入/输出模式 377
18.5.1　ID 码检查功能 377
18.6　并行输入/输出模式 381
18.6.1　ROM 码保护功能 381
18.7　闪存的使用注意事项 382
18.7.1　CPU 改写模式 382

第 19 章　电特性 384

第 20 章　使用注意事项 403
20.1　时钟发生电路的使用注意事项 403
20.1.1　停止模式和等待模式 403
20.1.2　振荡停止检测功能 403
20.1.3　振荡电路常数 403
20.2　中断的使用注意事项 404
20.2.1　地址 00000h 的读取 404
20.2.2　SP 的设定 404
20.2.3　外部中断和键输入中断 404
20.2.4　看门狗定时器中断 404
20.2.5　中断源的更改 405
20.2.6　中断控制寄存器的更改 406
20.3　定时器 407
20.3.1　定时器 RB 的使用注意事项 407
20.3.2　定时器 RD 的使用注意事项 408
20.3.3　定时器 RE 的使用注意事项 414
20.4　串行接口的使用注意事项 417
20.5　时钟同步串行接口的使用注意事项 418
20.5.1　带片选的时钟同步串行 I/O 的使用注意事项 418
20.5.2　I^2C 总线接口的使用注意事项 418
20.6　A/D转换器的使用注意事项 419
20.7　闪存的使用注意事项 420
20.7.1　CPU 改写模式 420
20.8　有关噪声的注意事项 422
20.8.1　作为噪声和闩锁对策，在 VCC 引脚和 VSS 引脚之间插入旁路电容 422
20.8.2　端口控制寄存器的噪声误动作对策 422

第 21 章　内部调试器的注意事项 423

附　录 424

附录1　外形尺寸图 424
附录2　串行编程器和内部调试仿真器的连接例子 425
附录3　振荡评价电路例子 426

索　引 427

地址-页速查表

地址	寄存器	符号	记载页
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器0	PM0	66
0005h	处理器模式寄存器1	PM1	66
0006h	系统时钟控制寄存器0	CM0	70
0007h	系统时钟控制寄存器1	CM1	71
0008h			
0009h			
000Ah	保护寄存器	PRCR	94
000Bh			
000Ch	振荡停止检测寄存器	OCD	72
000Dh	看门狗定时器复位寄存器	WDTR	124
000Eh	看门狗定时器开始寄存器	WDTS	124
000Fh	看门狗定时器控制寄存器	WDC	123
0010h	地址匹配中断寄存器0	RMAD0	116
0011h			
0012h			
0013h	地址匹配中断允许寄存器	AIER	116
0014h	地址匹配中断寄存器1	RMAD1	116
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	124
001Dh			
001Eh			
001Fh			
0020h			
0021h			
0022h			
0023h	高速内部振荡器控制寄存器0	FRA0	73
0024h	高速内部振荡器控制寄存器1	FRA1	73
0025h	高速内部振荡器控制寄存器2	FRA2	74
0026h			
0027h			
0028h	时钟预定标器复位标志	CPSRF	75
0029h	高速内部振荡器控制寄存器4	FRA4	74
002Ah			
002Bh			
002Ch			
002Dh			
002Eh			
002Fh			
0030h			
0031h	电压检测寄存器1	VCA1	30
0032h	电压检测寄存器2	VCA2	30、75
0033h			
0034h			
0035h			
0036h	电压监视1电路控制寄存器	VW1C	32
0037h	电压监视2电路控制寄存器	VW2C	33
0038h	电压监视0电路控制寄存器	VW0C	31
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			

地址	寄存器	符号	记载页
0040h			
0041h			
0042h			
0043h			
0044h			
0045h			
0046h			
0047h			
0048h	定时器RD0中断控制寄存器	TRD0IC	101
0049h	定时器RD1中断控制寄存器	TRD1IC	101
004Ah	定时器RE中断控制寄存器	TREIC	100
004Bh			
004Ch			
004Dh	键输入中断控制寄存器	KUPIC	100
004Eh	A/D转换中断控制寄存器	ADIC	100
004Fh	SSU中断控制寄存器/IIC中断控制寄存器	SSUIC/IICIC	100
0050h			
0051h	UART0发送中断控制寄存器	S0TIC	100
0052h	UART0接收中断控制寄存器	S0RIC	100
0053h	UART1发送中断控制寄存器	S1TIC	100
0054h	UART1接收中断控制寄存器	S1RIC	100
0055h	INT2中断控制寄存器	INT2IC	102
0056h			
0057h			
0058h	定时器RB中断控制寄存器	TRBIC	100
0059h	INT1中断控制寄存器	INT1IC	102
005Ah	INT3中断控制寄存器	INT3IC	102
005Bh			
005Ch			
005Dh	INT0中断控制寄存器	INT0IC	102
005Eh			
005Fh			
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h			
0073h			
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

注1. 空白部分全部为保留区，不能存取。

地址	寄存器	符号	记载页
0080h			
0081h			
0082h			
0083h			
0084h			
0085h			
0086h			
0087h			
0088h			
0089h			
008Ah			
008Bh			
008Ch			
008Dh			
008Eh			
008Fh			
0090h			
0091h			
0092h			
0093h			
0094h			
0095h			
0096h			
0097h			
0098h			
0099h			
009Ah			
009Bh			
009Ch			
009Dh			
009Eh			
009Fh			
00A0h	UART0发送/接收模式寄存器	U0MR	262
00A1h	UART0位速率寄存器	U0BRG	261
00A2h	UART0发送缓冲寄存器	U0TB	261
00A3h			
00A4h	UART0发送/接收控制寄存器0	U0C0	263
00A5h	UART0发送/接收控制寄存器1	U0C1	264
00A6h	UART0接收缓冲寄存器	U0RB	261
00A7h			
00A8h	UART1发送/接收模式寄存器	U1MR	262
00A9h	UART1位速率寄存器	U1BRG	261
00AAh	UART1发送缓冲寄存器	U1TB	261
00ABh			
00ACh	UART1发送/接收控制寄存器0	U1C0	263
00ADh	UART1发送/接收控制寄存器1	U1C1	264
00AEh	UART1接收缓冲寄存器	U1RB	261
00AFh			
00B0h			
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h	SS控制寄存器H/IIC总线控制寄存器1	SSCRH/ICCR1	279、309
00B9h	SS控制寄存器L/IIC总线控制寄存器2	SSCRL/ICCR2	280、310
00BAh	SS模式寄存器/IIC总线模式寄存器	SSMR/ICMR	281、311
00BBh	SS允许寄存器/IIC中断允许寄存器	SSER/ICIER	282、312
00BCh	SS状态寄存器/IIC总线状态寄存器	SSSR/ICSR	283、313
00BDh	SS模式寄存器2/从属地址寄存器	SSMR2/SAR	284、314
00BEh	SS发送数据寄存器/IIC总线发送数据寄存器	SSTDR/ICDRT	285、314
00BFh	SS接收数据寄存器/IIC总线接受数据寄存器	SSRDR/ICDRR	285、314

注1. 空白部分全部为保留区，不能存取。

地址	寄存器	符号	记载页
00C0h	A/D寄存器	AD	344
00C1h			
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h	A/D控制寄存器2	ADCON2	344
00D5h			
00D6h	A/D控制寄存器0	ADCON0	343
00D7h	A/D控制寄存器1	ADCON1	344
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh			
00DEh			
00DFh			
00E0h	端口P0寄存器	P0	50
00E1h	端口P1寄存器	P1	50
00E2h	端口P0方向寄存器	PD0	50
00E3h	端口P1方向寄存器	PD1	50
00E4h	端口P2寄存器	P2	50
00E5h	端口P3寄存器	P3	50
00E6h	端口P2方向寄存器	PD2	50
00E7h	端口P3方向寄存器	PD3	50
00E8h	端口P4寄存器	P4	50
00E9h			
00EAh	端口P4方向寄存器	PD4	50
00EBh			
00ECh	端口P6寄存器	P6	50
00EDh			
00EEh	端口P6方向寄存器	PD6	50
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h	端口P2驱动能力控制寄存器	P2DRR	52
00F5h	UART1功能选择寄存器	U1SR	264
00F6h			
00F7h			
00F8h	端口模式寄存器	PMR	51、264、285、315
00F9h	外部输入允许寄存器	INTEN	110
00FAh	INT输入滤波器选择寄存器	INTF	111
00FBh	键输入允许寄存器	KIEN	114
00FCh	上拉控制寄存器0	PUR0	51
00FDh	上拉控制寄存器1	PUR1	51
00FEh			
00FFh			

地址	寄存器	符号	记载页
0100h			
0101h			
0102h			
0103h			
0104h			
0105h			
0106h			
0107h			
0108h	定时器RB控制寄存器	TRBCR	130
0109h	定时器RB单触发控制寄存器	TRBOCR	130
010Ah	定时器RB I/O控制寄存器	TRBIOC	131、133、137、140、144
010Bh	定时器RB模式寄存器	TRBMR	131
010Ch	定时器RB预定标器	TRBPRE	132
010Dh	定时器RB从寄存器	TRBSC	132
010Eh	定时器RB主寄存器	TRBPR	132
010Fh			
0110h			
0111h			
0112h			
0113h			
0114h			
0115h			
0116h			
0117h			
0118h	定时器RE计数器数据寄存器	TRESEC	245、252
0119h	定时器RE比较数据寄存器	TREMIN	245、252
011Ah	定时器RE时数据寄存器	TREHR	246
011Bh	定时器RE星期数据寄存器	TREWK	246
011Ch	定时器RE控制寄存器1	TRECR1	247、253
011Dh	定时器RE控制寄存器2	TRECR2	248、253
011Eh	定时器RE时钟源选择寄存器	TRECSR	249、254
011Fh			
0120h			
0121h			
0122h			
0123h			
0124h			
0125h			
0126h			
0127h			
0128h			
0129h			
012Ah			
012Bh			
012Ch			
012Dh			
012Eh			
012Fh			

注 1．空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
0130h			
0131h			
0132h			
0133h			
0134h			
0135h			
0136h			
0137h	定时器RD开始寄存器	TRDSTR	160、174、190、202、212、225
0138h	定时器RD模式寄存器	TRDMR	160、174、190、202、212、225
0139h	定时器RD PWM模式寄存器	TRDPMR	161、175、191
013Ah	定时器RD功能控制寄存器	TRDFCR	162、176、191、203、213、226
013Bh	定时器RD输出主允许寄存器1	TRDOER1	177、192、204、214、227
013Ch	定时器RD输出主允许寄存器2	TRDOER2	177、192、204、214、227
013Dh	定时器RD输出控制寄存器	TRDOCR	178、193、228
013Eh	定时器RD数字滤波器功能选择寄存器0	TRDDF0	163
013Fh	定时器RD数字滤波器功能选择寄存器1	TRDDF1	163
0140h	定时器RD控制寄存器0	TRDCR0	164、179、193、205、215、228
0141h	定时器RD I/O控制寄存器A0	TRDIORA0	165、180
0142h	定时器RD I/O控制寄存器C0	TRDIORC0	166、181
0143h	定时器RD状态寄存器0	TRDSR0	167、182、194、206、216、229
0144h	定时器RD中断允许寄存器0	TRDIER0	168、183、195、207、217、230
0145h	定时器RD PWM模式输出电平控制寄存器0	TRDPOCR0	196
0146h	定时器RD计数器0	TRD0	168、184、196、207、218、230
0147h			
0148h	定时器RD通用寄存器A0	TRDGRA0	169、184、197、208、218、231
0149h			
014Ah	定时器RD通用寄存器B0	TRDGRB0	169、184、197、208、218、231
014Bh			
014Ch	定时器RD通用寄存器C0	TRDGRC0	169、184、197、208、231
014Dh			
014Eh	定时器RD通用寄存器D0	TRDGRD0	169、184、197、208、179、231
014Fh			
0150h	定时器RD控制寄存器1	TRDCR1	164、179、193、215
0151h	定时器RD I/O控制寄存器A1	TRDIOA1	165、180
0152h	定时器RD I/O控制寄存器C1	TRDIOC1	166、181
0153h	定时器RD状态寄存器1	TRDSR1	167、182、194、206、216、229
0154h	定时器RD中断允许寄存器1	TRDIER1	168、183、195、207、217、230
0155h	定时器RD PWM模式输出电平控制寄存器1	TRDPOCR1	196
0156h	定时器RD计数器1	TRD1	168、185、196、218
0157h			
0158h	定时器RD通用寄存器A1	TRDGRA1	169、185、197、208、218、231
0159h			
015Ah	定时器RD通用寄存器B1	TRDGRB1	169、185、197、208、218、231
015Bh			
015Ch	定时器RD通用寄存器C1	TRDGRC1	169、185、197、208、218、231
015Dh			
015Eh	定时器RD通用寄存器D1	TRDGRD1	169、185、197、208、218、231
015Fh			

地址	寄存器	符号	记载页
0160h			
0161h			
0162h			
0163h			
0164h			
0165h			
0166h			
0167h			
0168h			
0169h			
016Ah			
016Bh			
016Ch			
016Dh			
016Eh			
016Fh			
0170h			
0171h			
0172h			
0173h			
0174h			
0175h			
0176h			
0177h			
0178h			
0179h			
017Ah			
017Bh			
017Ch			
017Dh			
017Eh			
017Fh			
0180h			
0181h			
0182h			
0183h			
0184h			
0185h			
0186h			
0187h			
0188h			
0189h			
018Ah			
018Bh			
018Ch			
018Dh			
018Eh			
018Fh			
0190h			
0191h			
0192h			
0193h			
0194h			
0195h			
0196h			
0197h			
0198h			
0199h			
019Ah			
019Bh			
019Ch			
019Dh			
019Eh			
019Fh			

注1. 空白部分全部为保留区，不能存取。

地址	寄存器	符号	记载页
01A0h			
01A1h			
01A2h			
01A3h			
01A4h			
01A5h			
01A6h			
01A7h			
01A8h			
01A9h			
01AAh			
01ABh			
01ACh			
01ADh			
01AEh			
01AFh			
01B0h			
01B1h			
01B2h			
01B3h	快速擦写存储器控制寄存器4	FMR4	365
01B4h			
01B5h	快速擦写存储器控制寄存器1	FMR1	364
01B6h			
01B7h	快速擦写存储器控制寄存器0	FMR0	363
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01B Eh			

FFFFh	选项功能选择寄存器	OFS	21、123、358

第1章　概要

本单片机是采用高性能硅栅 CMOS 工艺以及装载 R8C CPU 内核的单芯片微型计算机，封装于 52 引脚塑模 LQFP。该单芯片微型计算机既有高功能指令又有高效率指令，并且具有 1M 字节的地址空间和高速执行指令的能力。

1.1　应用

电表、洗衣机、小型家电。

1.2　性能概要

性能概要如表 1.1 所示。

表 1.1　性能概要

项目		性能
CPU	基本指令数	89条指令
	最短指令执行时间	50ns（f(XIN)=20MHz、VCC=3.0～5.5V） 100ns（f(XIN)=10MHz、VCC=2.7～5.5V）
	运行模式	单芯片
	地址空间	1M字节
	存储器容量	参照表1.2
外围功能	端口	输入/输出：41个，输入：3个
	LED驱动端口	输入/输出：8个
	定时器	定时器RB：8位×1个通道（各定时器：内有8位预定标器） 定时器RD：16位×2个通道（输入捕捉电路、输出比较电路） 定时器RE：内有实时时钟以及比较匹配功能
	串行接口	2个通道(UART0、UART1） 时钟同步串行I/O、时钟异步串行I/O
	时钟同步串行接口	1个通道 I^2C总线接口（注1）、 带片选时钟同步串行I/O
	A/D转换器	10位A/D转换器：1个电路、8个通道
	看门狗定时器	15位×1个通道（内有预定标器） 可选择复位启动功能
	中断	内部：10个中断源、外部：5个中断源、软件：4个中断源、 中断优先级：7级
	时钟发生电路	3个电路 • XIN时钟振荡电路（内置反馈电阻） • 内部振荡器（高速、低速） 高速内部振荡器带频率调整功能 • XCIN时钟振荡电路（32kHz）
	振荡停止检测功能	XIN时钟振荡停止检测功能
	电压检测电路	内置
	加电复位电路	内置
电特性	电源电压	VCC=3.0～5.5V（f(XIN)=20MHz） VCC=2.7～5.5V（f(XIN)=10MHz）
	消耗电流	标准10mA（VCC=5V、f(XIN)=20MHz） 标准6mA（VCC=3V、f(XIN)=10MHz） 标准2.0μA（VCC=3V、等待模式f(XCIN)=32kHz） 标准0.7μA（VCC=3V、停止模式）
闪存	编程和擦除电压	VCC=2.7～5.5V
	编程和擦除次数	100次
工作环境温度		-40°C～85°C
封装		52引脚塑模LQFP

注1. I^2C bus为荷兰PHILIPS公司的注册商标。

1.3　框图

框图如图 1.1 所示。

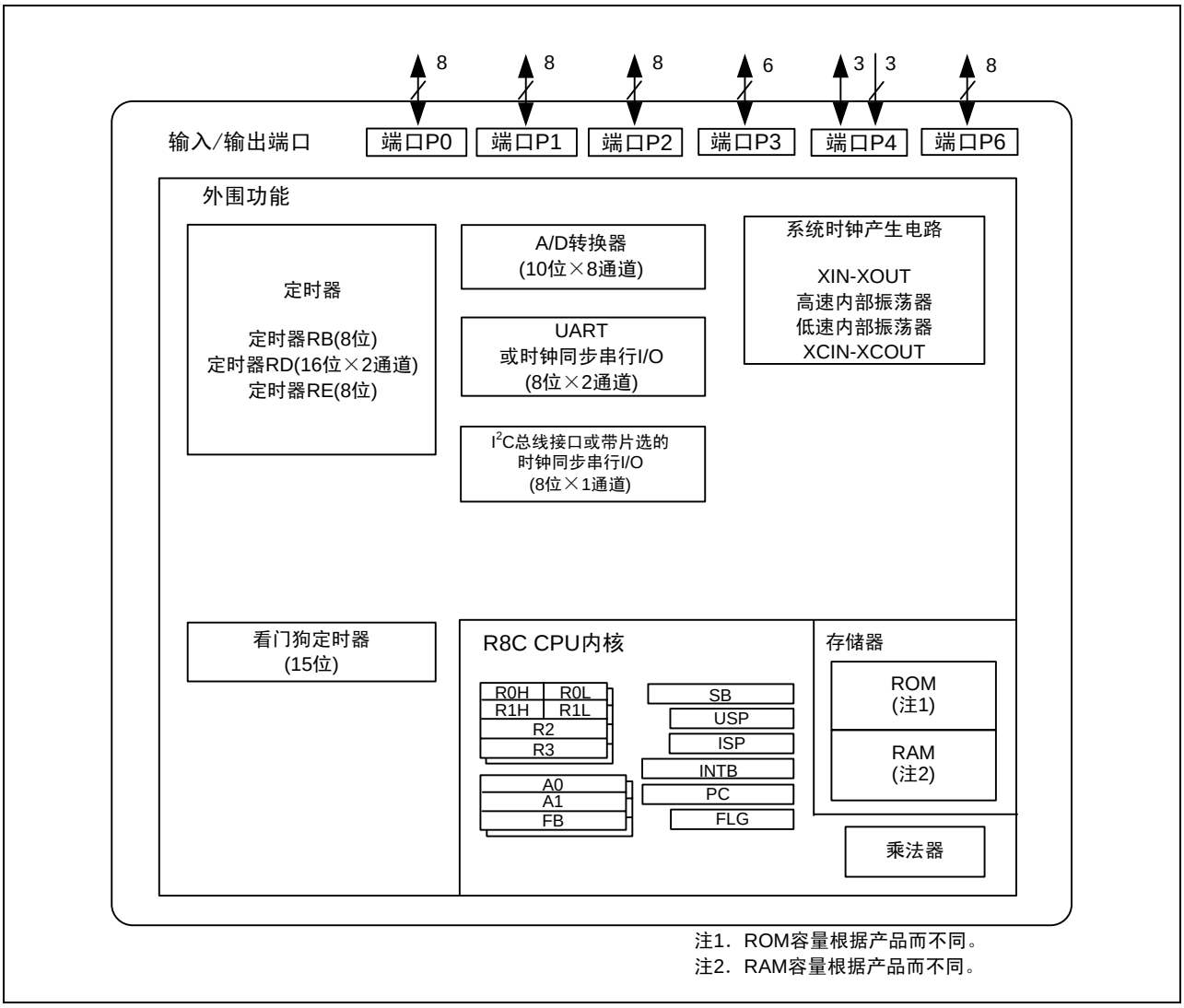


图 1.1　框图

1.4　产品一览

产品一览表如**表 1.2** 所示。

表 1.2　产品一览表

型号	ROM容量	RAM容量	封装	备考
R5R0C022FA	8K字节	384字节	PLQP0052JA-A	
R5R0C024FA	16K字节	512字节	PLQP0052JA-A	
R5R0C025FA	24K字节	768字节	PLQP0052JA-A	
R5R0C026FA	32K字节	1K字节	PLQP0052JA-A	
R5R0C027FA（开）	48K字节	1.5K字节	PLQP0052JA-A	
R5R0C028FA（开）	64K字节	2K字节	PLQP0052JA-A	

（开）：开发中

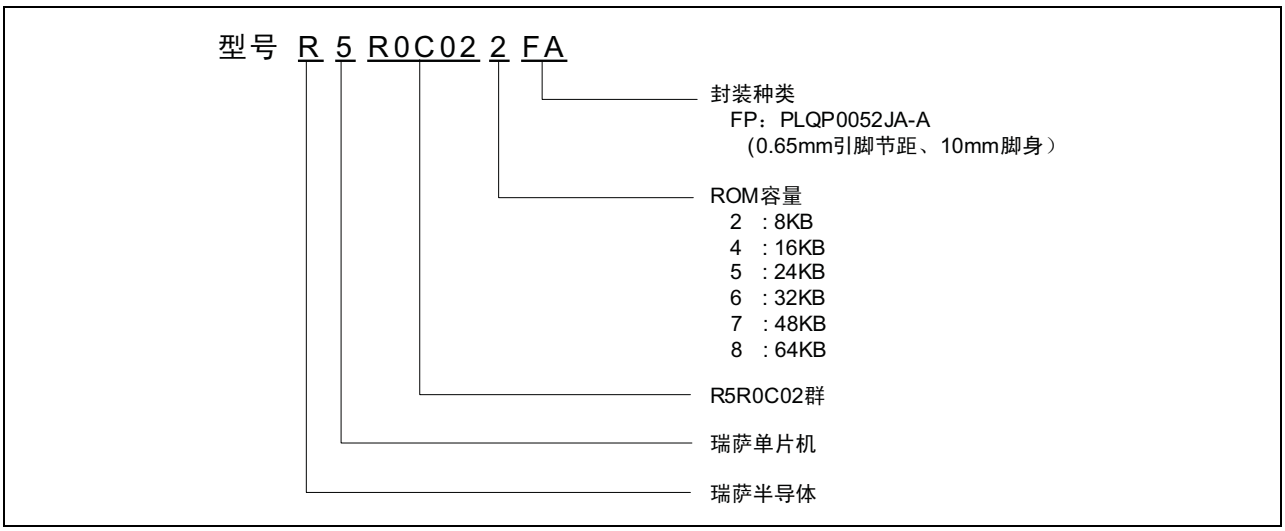
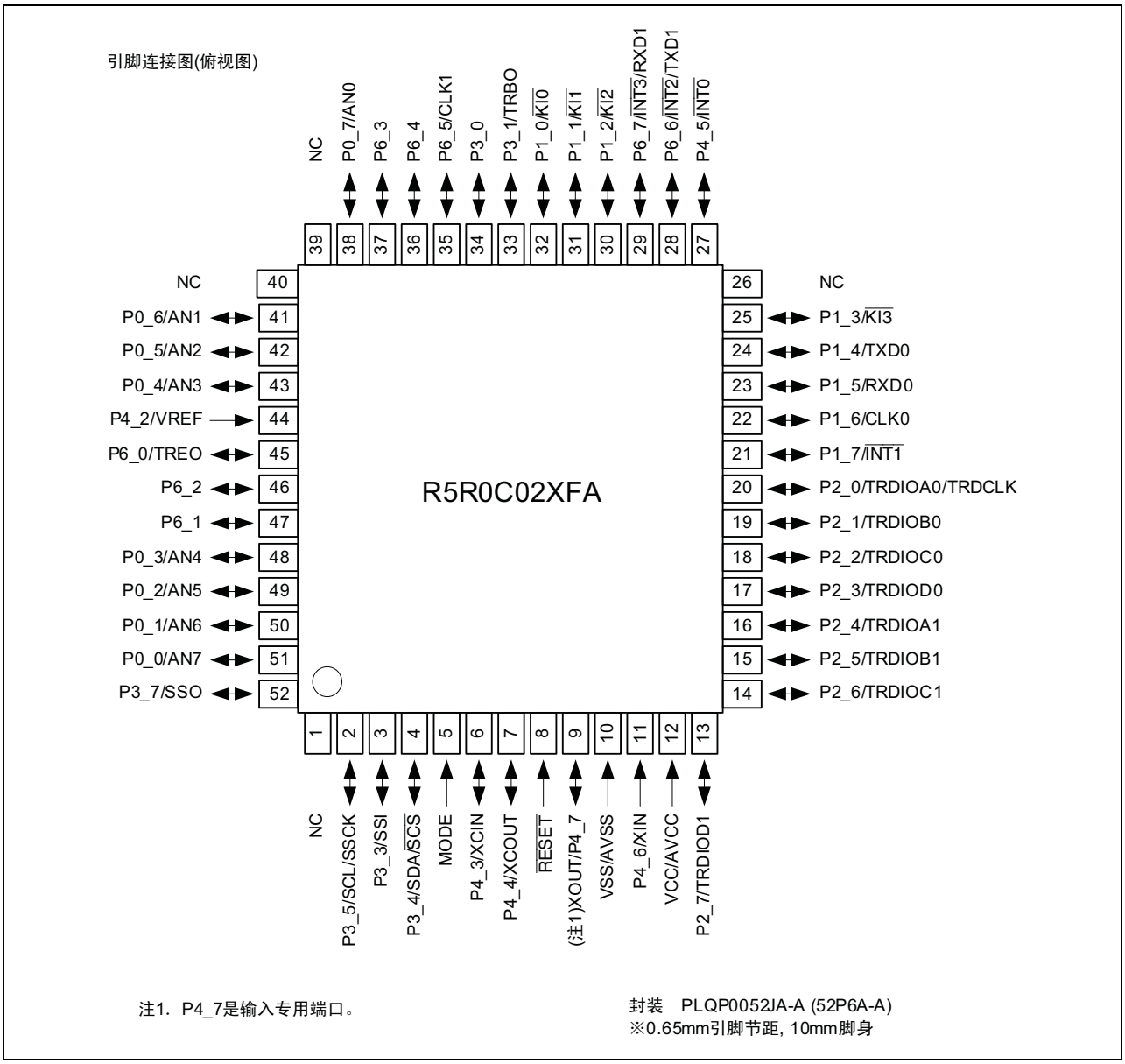


图 1.2　型号、存储器容量以及封装

1.5　引脚连接图

引脚连接图(俯视图)如**图 1.3** 所示。



注1. P4_7是输入专用端口。

封装　PLQP0052JA-A (52P6A-A)
※0.65mm引脚节距, 10mm脚身

图 1.3　引脚连接图

1.6　引脚功能说明

引脚功能说明如**表 1.3** 所示。

表 1.3　引脚功能说明

分类	引脚名	输入/输出	功能
电源输入	VCC、VSS	输入	必须给VCC输入2.7V～5.5V，给VSS输入0V。
模拟电源输入	AVCC、AVSS	输入	A/D转换器的电源输入。必须在AVCC和AVSS之间连接电容器。
复位输入	$\overline{\text{RESET}}$	输入	如果给该引脚输入“L”电平，单片机就变为复位状态。
MODE	MODE	输入	必须通过电阻连接到VCC。
XIN时钟输入	XIN	输入	XIN时钟振荡电路的输入/输出。必须在XIN和XOUT之间连接陶瓷谐振器或者晶体谐振器。在输入外部生成的时钟时，必须从XIN输入时钟，而将XOUT开路。
XIN时钟输出	XOUT	输出	
XCIN时钟输入	XCIN	输入	XCIN时钟振荡电路的输入/输出。必须在XCIN和XCOUT之间连接晶体谐振器。在输入外部生成的时钟时，必须从XCIN输入时钟，而将XCOUT开路。
XCIN时钟输出	XCOUT	输出	
$\overline{\text{INT}}$中断输入	$\overline{\text{INT0}}$～$\overline{\text{INT3}}$	输入	$\overline{\text{INT}}$中断的输入。 $\overline{\text{INT0}}$是定时器RD的输入。
键输入中断输入	$\overline{\text{KI0}}$～$\overline{\text{KI3}}$	输入	键输入中断的输入。
定时器RB	TRBO	输出	定时器RB的输出。
定时器RD	TRDIOA0、TRDIOA1 TRDIOB0、TRDIOB1 TRDIOC0、TRDIOC1 TRDIOD0、TRDIOD1	输入/输出	定时器RD的输入/输出。
	TRDCLK	输入	外部时钟的输入。
定时器RE	TREO	输出	分频时钟的输出
串行接口	CLK0、CLK1	输入/输出	传送时钟输入/输出。
	RXD0、RXD1	输入	串行数据输入。
	TXD0、TXD1	输出	串行数据输出。
I^2C总线接口	SCL	输入/输出	时钟输入/输出。
	SDA	输入/输出	数据输入/输出。
带片选时钟同步串行I/O	SSI	输入/输出	数据输入/输出。
	$\overline{\text{SCS}}$	输入/输出	片选输入/输出。
	SSCK	输入/输出	时钟输入/输出。
	SSO	输入/输出	数据输入/输出。
基准电压输入	VREF	输入	A/D转换器的基准电压输入。
A/D转换器	AN0～AN7	输入	A/D转换器的模拟输入。
输入/输出端口	P0_0～P0_7、 P1_0～P1_7、 P2_0～P2_7、 P3_0、P3_1、 P3_3～P3_5、P3_7、 P4_3～P4_5、 P6_0～P6_7	输入/输出	CMOS的8位输入/输出端口。具有用于选择输入/输出的方向寄存器，每个引脚能设定成输入端口或者输出端口。 输入端口能通过程序选择有无上拉电阻。 端口P2_0～P2_7能作为LED驱动端口使用。
输入端口	P4_2、P4_6、P4_7	输入	输入专用端口。

表 1.4　引脚序号-引脚名一览表

引脚序号	控制引脚	端口	外围功能的输入/输出引脚					
			中断	定时器	串行接口	带片选时钟同步串行I/O	I^2C总线接口	A/D转换器
2		P3_5				SSCK	SCL	
3		P3_3				SSI		
4		P3_4				$\overline{SCS}$	SDA	
5	MODE							
6	XCIN	P4_3						
7	XCOUT	P4_4						
8	$\overline{RESET}$							
9	XOUT	P4_7						
10	VSS/AVSS							
11	XIN	P4_6						
12	VCC/AVCC							
13		P2_7		TRDIOD1				
14		P2_6		TRDIOC1				
15		P2_5		TRDIOB1				
16		P2_4		TRDIOA1				
17		P2_3		TRDIOD0				
18		P2_2		TRDIOC0				
19		P2_1		TRDIOB0				
20		P2_0		TRDIOA0/TRDCLK				
21		P1_7	$\overline{INT1}$					
22		P1_6			CLK0			
23		P1_5			RXD0			
24		P1_4			TXD0			
25		P1_3	$\overline{KI3}$					
27		P4_5	$\overline{INT0}$	$\overline{INT0}$				
28		P6_6	$\overline{INT2}$		TXD1			
29		P6_7	$\overline{INT3}$		RXD1			
30		P1_2	$\overline{KI2}$					
31		P1_1	$\overline{KI1}$					
32		P1_0	$\overline{KI0}$					
33		P3_1		TRBO				
34		P3_0						
35		P6_5			CLK1			
36		P6_4						
37		P6_3						
38		P0_7						AN0
41		P0_6						AN1
42		P0_5						AN2
43		P0_4						AN3
44	VREF	P4_2						
45		P6_0		TREO				
46		P6_2						
47		P6_1						
48		P0_3						AN4
49		P0_2						AN5
50		P0_1						AN6
51		P0_0						AN7
52		P3_7				SSO		

第2章　　中央处理器（CPU）

CPU 的寄存器如图 2.1 所示。CPU 有 13 个寄存器，其中 R0、R1、R2、R3、A0、A1、FB 构成寄存器组。寄存器组有 2 组。

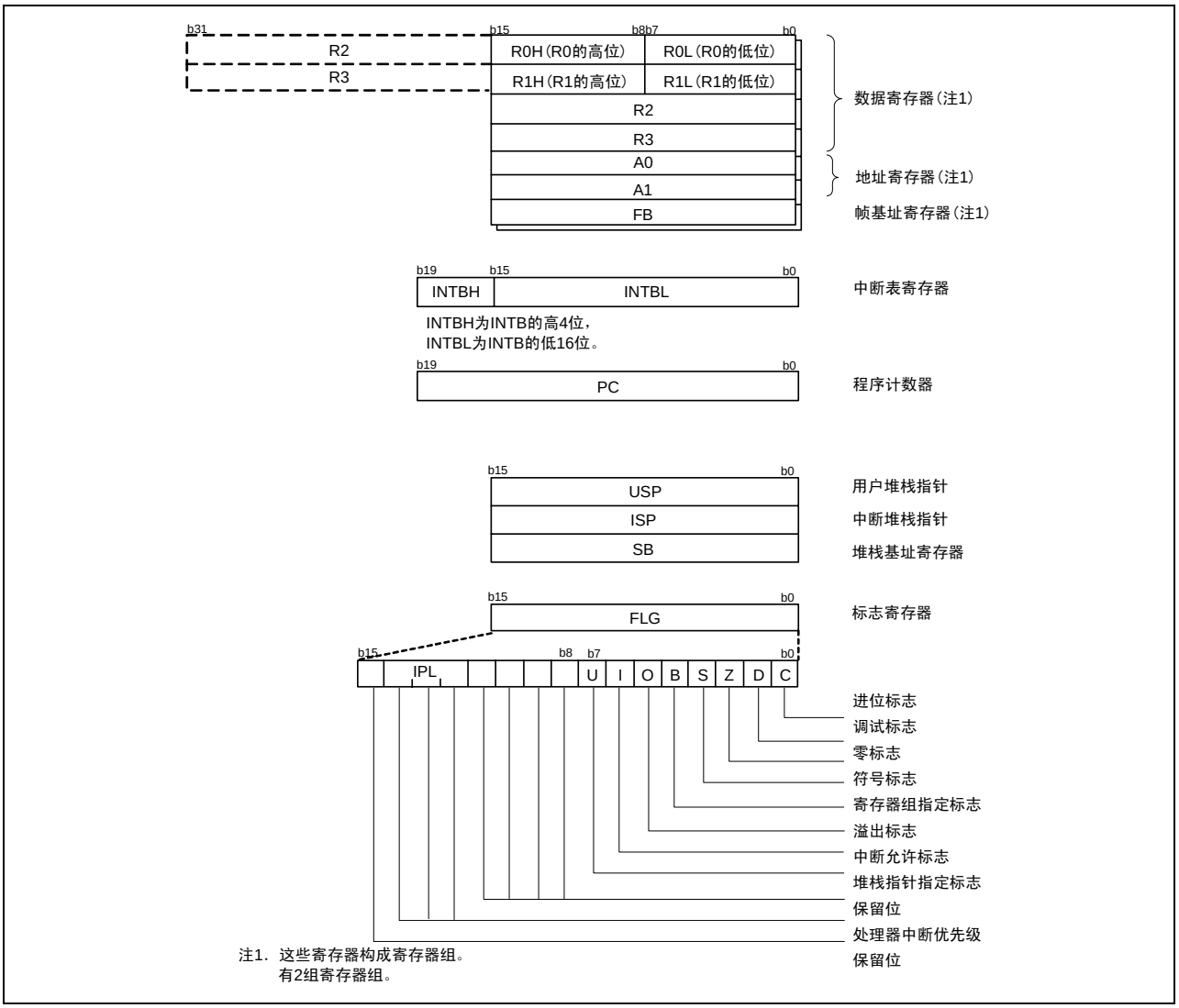


图 2.1　CPU 的寄存器

2.1　数据寄存器（R0、R1、R2、R3）

R0 由 16 位构成，主要用于传送、算术和逻辑运算。R1～R3 和 R0 相同。

能将 R0 的高位（R0H）和低位（R0L）分别作为 8 位数据寄存器使用，R1H、R1L 和 R0H、R0L 相同。能将 R2 和 R0 组合作为 32 位数据寄存器（R2R0）使用，R3R1 和 R2R0 同样。

2.2　地址寄存器（A0、A1）

A0 由 16 位构成，用于地址寄存器间接寻址和地址寄存器相对寻址。另外，还用于传送、算术和逻辑运算。A1 和 A0 相同。

能将 A1 和 A0 组合作为 32 位地址寄存器（A1A0）使用。

2.3　帧基址寄存器（FB）

FB 由 16 位构成，用于 FB 相对寻址。

2.4　中断表寄存器（INTB）

INTB 由 20 位构成，表示可变中断向量表的起始地址。

2.5　程序计数器（PC）

PC 由 20 位构成，表示下次执行的指令的地址。

2.6　用户堆栈指针（USP）和中断堆栈指针（ISP）

堆栈指针（SP）有 USP 和 ISP 两种，都由 16 位构成。

能通过 FLG 的 U 标志，选择 USP 和 ISP。

2.7　堆栈基址寄存器（SB）

SB 由 16 位构成，用于 SB 相对寻址。

2.8　标志寄存器（FLG）

FLG 由 11 位构成，表示 CPU 状态。

2.8.1　进位标志（C）

保存由算术逻辑运算器产生的进位、借位和移出位等。

2.8.2　调试标志（D）

D 标志是调试专用标志，必须清“0”。

2.8.3　零标志（Z）

在运算结果为 0 时为“1”，否则为“0”。

2.8.4　符号标志（S）

在运算结果为负时为“1”，否则为“0”。

2.8.5　寄存器组指定标志（B）

在 B 标志为“0”时，指定寄存器组 0；在 B 标志为“1”时，指定寄存器组 1。

2.8.6　溢出标志（O）

在运算结果溢出时为“1”，否则为“0”。

2.8.7　中断允许标志（I）

它是允许可屏蔽中断的标志。

在 I 标志为“0”时，禁止可屏蔽中断；在 I 标志为“1”时，允许可屏蔽中断。

如果接受中断请求，I 标志就变为“0”。

2.8.8　堆栈指针指定标志（U）

在 U 标志为“0”时，指定 ISP；在 U 标志为“1”时，指定 USP。

在接受硬件中断请求或者执行软件中断号 0～31 的 INT 指令时，U 标志变为“0”。

2.8.9　处理器中断优先级（IPL）

IPL 由 3 位构成，指定 0～7 级的 8 个处理器中断优先级。

如果请求的中断优先级高于 IPL，就允许该中断请求。

2.8.10　保留位

只能写“0”，读时值不定。

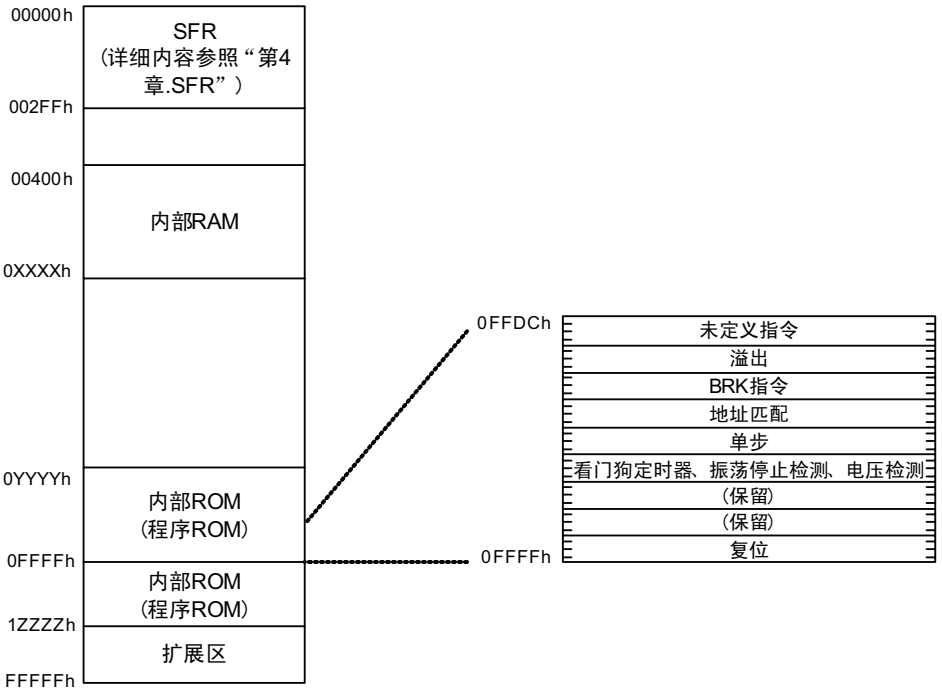
第3章　存储器

存储器分配图如图 3.1 所示。地址空间为从地址 00000h 到地址 FFFFFh 的 1M 字节。内部 ROM 分配在从地址 0FFFFh 向低位地址方向延伸的区域。例如，32K 字节的内部 ROM 分配在地址 08000h 到地址 0FFFFh 之间。

固定中断向量表分配在地址 0FFDCh 到地址 0FFFFh 之间，在这里，保存中断程序的起始地址。

内部 RAM 分配在从地址 00400h 向高位地址方向延伸的区域。例如，2K 字节的内部 RAM 分配在地址 00400h 到地址 00BFFh 之间。内部 RAM 除了保存数据以外，还作为子程序调用和中断时的堆栈使用。

SFR 分配在地址 00000h 到地址 002FFh 之间。在这里，分配了外围功能的控制寄存器。由于在 SFR 中未被分配的区域全部为保留区，因此用户不能使用。



注1．空白区域为保留区，不能存取。

型号	内部ROM			内部RAM	
	容量	地址0YYYYh	地址1ZZZZh	容量	地址0XXXXh
R5R0C022FA	8K字节	0E000h	—	384 字节	0057Fh
R5R0C024FA	16K字节	0C000h	—	512 字节	005FFh
R5R0C025FA	24K字节	0A000h	—	768 字节	006FFh
R5R0C026FA	32K字节	08000h	—	1K 字节	007FFh
R5R0C027FA	48K字节	04000h	—	1.5K 字节	009FFh
R5R0C028FA	64K字节	04000h	13FFFh	2K 字节	00BFFh

图 3.1　存储器分配图

第4章　　SFR

SFR(Special Function Register)是外围功能控制寄存器。SFR 一览表如表 4.1～表 4.7 所示。

表 4.1　SFR 一览表（1）（注 1）

地址	寄存器	符号	复位后的值
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器0	PM0	00h
0005h	处理器模式寄存器1	PM1	00h
0006h	系统时钟控制寄存器0	CM0	01101000b
0007h	系统时钟控制寄存器1	CM1	00100000b
0008h			
0009h			
000Ah	保护寄存器	PRCR	00XXX000b
000Bh			
000Ch	振荡停止检测寄存器	OCD	00000100b
000Dh	看门狗定时器复位寄存器	WDTR	XXh
000Eh	看门狗定时器开始寄存器	WDTS	XXh
000Fh	看门狗定时器控制寄存器	WDC	00011111b
0010h 0011h 0012h	地址匹配中断寄存器0	RMAD0	00h 00h 00h
0013h	地址匹配中断允许寄存器	AIER	00h
0014h 0015h 0016h	地址匹配中断寄存器1	RMAD1	00h 00h 00h
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	00h 10000000b（注6）
001Dh			
001Eh			
001Fh			
0020h			
0021h			
0022h			
0023h	高速内部振荡器控制寄存器0	FRA0	00h
0024h	高速内部振荡器控制寄存器1	FRA1	出厂值
0025h	高速内部振荡器控制寄存器2	FRA2	00h
0026h			
0027h			
0028h	时钟预标定器复位标志	CPSRF	00h
0029h	高速内部振荡器控制寄存器4	FRA4	出厂值
002Ah			
002Bh			

0030h			
0031h	电压检测寄存器1（注2）	VCA1	00001000b
0032h	电压检测寄存器2（注2）	VCA2	00h（注3） 01000000b（注4）
0033h			
0034h			
0035h			
0036h	电压监视1电路控制寄存器（注5）	VW1C	00001000b
0037h	电压监视2电路控制寄存器（注5）	VW2C	00h
0038h	电压监视0电路控制寄存器（注2）	VW0C	0000X000b（注3） 0100X001b（注4）
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			

注1.　空白部分为保留区，不能存取。
注2.　在软件复位、看门狗定时器复位、电压监视1、电压监视2复位时不变。
注3.　在OFS寄存器LVD0ON位为“1”并且硬件复位时。
注4.　在加电复位、电压监视0复位、或OFS寄存器LVD0ON位为“0”并且硬件复位时。
注5.　在软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时，b2和b3不变。
注6.　OFS寄存器的CSPROINI位为“0”时。
×：不定。

表 4.2　SFR 一览表（2）（注 1）

地址	寄存器	符号	复位后的值
0040h			
0041h			
0042h			
0043h			
0044h			
0045h			
0046h			
0047h			
0048h	定时器RD0中断控制寄存器	TRD0IC	XXXXX000b
0049h	定时器RD1中断控制寄存器	TRD1IC	XXXXX000b
004Ah	定时器RE中断控制寄存器	TREIC	XXXXX000b
004Bh			
004Ch			
004Dh	键输入中断控制寄存器	KUPIC	XXXXX000b
004Eh	A/D转换中断控制寄存器	ADIC	XXXXX000b
004Fh	SSU中断控制寄存器/IIC中断控制寄存器（注2）	SSUIC/IICIC	XXXXX000b
0050h			
0051h	UART0发送中断控制寄存器	S0TIC	XXXXX000b
0052h	UART0接收中断控制寄存器	S0RIC	XXXXX000b
0053h	UART1发送中断控制寄存器	S1TIC	XXXXX000b
0054h	UART1接收中断控制寄存器	S1RIC	XXXXX000b
0055h	INT2中断控制寄存器	INT2IC	XX00X000b
0056h			
0057h			
0058h	定时器RB中断控制寄存器	TRBIC	XXXXX000b
0059h	INT1中断控制寄存器	INT1IC	XX00X000b
005Ah	INT3中断控制寄存器	INT3IC	XX00X000b
005Bh			
005Ch			
005Dh	INT0中断控制寄存器	INT0IC	XX00X000b
005Eh			
005Fh			
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			
0070h			
0071h			
0072h			
0073h			
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

注1.　空白部分为保留区，不能存取。

注2.　能用PMR寄存器的IICSEL位选择。

×：不定。

表 4.3　SFR 一览表（3）（注 1）

地址	寄存器	符号	复位后的值
0080h			
0081h			
0082h			
0083h			
0084h			
0085h			
0086h			
0087h			
0088h			
0089h			
008Ah			
008Bh			
008Ch			
008Dh			
008Eh			
008Fh			
0090h			
0091h			
0092h			
0093h			
0094h			
0095h			
0096h			
0097h			
0098h			
0099h			
009Ah			
009Bh			
009Ch			
009Dh			
009Eh			
009Fh			
00A0h	UART0发送/接收模式寄存器	U0MR	00h
00A1h	UART0位速率寄存器	U0BRG	XXh
00A2h	UART0发送缓冲寄存器	U0TB	XXh
00A3h			XXh
00A4h	UART0发送/接收控制寄存器0	U0C0	00001000b
00A5h	UART0发送/接收控制寄存器1	U0C1	00000010b
00A6h	UART0接收缓冲寄存器	U0RB	XXh
00A7h			XXh
00A8h	UART1发送/接收模式寄存器	U1MR	00h
00A9h	UART1位速率寄存器	U1BRG	XXh
00AAh	UART1发送缓冲寄存器	U1TB	XXh
00ABh			XXh
00ACh	UART1发送/接收控制寄存器0	U1C0	00001000b
00ADh	UART1发送/接收控制寄存器 1	U1C1	00000010b
00AEh	UART1接收缓冲寄存器	U1RB	XXh
00AFh			XXh
00B0h			
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h	SS控制寄存器H/IIC总线控制寄存器1（注2）	SSCRH/ICCR1	00h
00B9h	SS控制寄存器L/IIC总线控制寄存器2（注2）	SSCRL/ICCR2	01111101b
00BAh	SS模式寄存器/IIC总线模式寄存器（注2）	SSMR/ICMR	00011000b
00BBh	SS允许寄存器/IIC中断允许寄存器（注2）	SSER/ICIER	00h
00BCh	SS状态寄存器/IIC总线状态寄存器（注2）	SSSR/ICSR	00h/0000X000b
00BDh	SS模式寄存器2/从属地址寄存器（注2）	SSMR2/SAR	00h
00BEh	SS发送数据寄存器/IIC总线发送数据寄存器（注2）	SSTDR/ICDRT	FFh
00BFh	SS接收数据寄存器/IIC总线接受数据寄存器（注2）	SSRDR/ICDRR	FFh

注1.　空白部分为保留区，不能存取。

注2.　能用PMR寄存器的IICSEL位选择。

×：不定。

表 4.4　SFR 一览表（4）（注 1）

地址	寄存器	符号	复位后的值
00C0h	A/D寄存器	AD	XXh
00C1h			XXh
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h	A/D控制寄存器2	ADCON2	00h
00D5h			
00D6h	A/D控制寄存器0	ADCON0	00h
00D7h	A/D控制寄存器1	ADCON1	00h
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh			
00DEh			
00DFh			
00E0h	端口P0寄存器	P0	XXh
00E1h	端口P1寄存器	P1	XXh
00E2h	端口P0方向寄存器	PD0	00h
00E3h	端口P1方向寄存器	PD1	00h
00E4h	端口P2寄存器	P2	XXh
00E5h	端口P3寄存器	P3	XXh
00E6h	端口P2方向寄存器	PD2	00h
00E7h	端口P3方向寄存器	PD3	00h
00E8h	端口P4寄存器	P4	XXh
00E9h			
00EAh	端口P4方向寄存器	PD4	00h
00EBh			
00ECh	端口P6寄存器	P6	XXh
00EDh			
00EEh	端口P6方向寄存器	PD6	00h
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h	端口P2驱动能力控制寄存器	P2DRR	00h
00F5h	UART1功能选择寄存器	U1SR	XXh
00F6h			
00F7h			
00F8h	端口模式寄存器	PMR	00h
00F9h	外部输入允许寄存器	INTEN	00h
00FAh	INT输入滤波器选择寄存器	INTF	00h
00FBh	键输入允许寄存器	KIEN	00h
00FCh	上拉控制寄存器0	PUR0	00h
00FDh	上拉控制寄存器1	PUR1	XX00XX00b
00FEh			
00FFh			

注1.　空白部分为保留区，不能存取。
×：不定。

表 4.5　SFR 一览表（5）（注 1）

地址	寄存器	符号	复位后的值
0100h			
0101h			
0102h			
0103h			
0104h			
0105h			
0106h			
0107h			
0108h	定时器 RB 控制寄存器	TRBCR	00h
0109h	定时器 RB 单触发控制寄存器	TRBOCR	00h
010Ah	定时器 RB I/O 控制寄存器	TRBIOC	00h
010Bh	定时器 RB 模式寄存器	TRBMR	00h
010Ch	定时器 RB 预定标器寄存器	TRBPRE	FFh
010Dh	定时器 RB 从寄存器	TRBSC	FFh
010Eh	定时器 RB 主寄存器	TRBPR	FFh
010Fh			
0110h			
0111h			
0112h			
0113h			
0114h			
0115h			
0116h			
0117h			
0118h	定时器 RE 秒数据寄存器/计数器数据寄存器	TRESEC	00h
0119h	定时器 RE 分数据寄存器/比较数据寄存器	TREMIN	00h
011Ah	定时器 RE 时数据寄存器	TREHR	00h
011Bh	定时器 RE 星期数据寄存器	TREWK	00h
011Ch	定时器 RE 控制寄存器 1	TRECR1	00h
011Dh	定时器 RE 控制寄存器 2	TRECR2	00h
011Eh	定时器 RE 时钟源选择寄存器	TRECSR	00001000b
011Fh			
0120h			
0121h			
0122h			
0123h			
0124h			
0125h			
0126h			
0127h			
0128h			
0129h			
012Ah			
012Bh			
012Ch			
012Dh			
012Eh			
012Fh			
0130h			
0131h			
0132h			
0133h			
0134h			
0135h			
0136h			
0137h	定时器 RD 开始寄存器	TRDSTR	11111100b
0138h	定时器 RD 模式寄存器	TRDMR	00001110b
0139h	定时器 ED PWM 模式寄存器	TRDPMR	10001000b
013Ah	定时器 RD 功能控制寄存器	TRDFCR	10000000b
013Bh	定时器 RD 输出主允许寄存器	TRDOER1	FFh
013Ch	定时器 RD 输出主允许寄存器 2	TRDOER2	01111111b
013Dh	定时器 RD 输出控制寄存器	TRDOCR	00h
013Eh	定时器 RD 数字滤波器功能选择寄存器 0	TRDDF0	00h
013Fh	定时器 RD 数字滤波器功能选择寄存器 1	TRDDF1	00h

注1.　空栏为保留区。不要存取。
×：不定。

表 4.6　SFR 一览表（6）（注 1）

地址	寄存器	符号	复位后的值
0140h	定时器 RD 控制寄存器 0	TRDCR0	00h
0141h	定时器 RD I/O 控制寄存器 A0	TRDIORA0	10001000b
0142h	定时器 RD I/O 控制寄存器 C0	TRDIORC0	10001000b
0143h	定时器 RD 状态寄存器 0	TRDSR0	11100000b
0144h	定时器 RD 中断允许寄存器 0	TRDIER0	11100000b
0145h	定时器 RD PWM 模式输出电平控制寄存器 0	TRDPOCR0	11111000b
0146h	定时器 RD 计数器 0	TRD0	00h
0147h			00h
0148h	定时器 RD 通用寄存器 A0	TRDGRA0	FFh
0149h			FFh
014Ah	定时器 RD 通用寄存器 B0	TRDGRB0	FFh
014Bh			FFh
014Ch	定时器 RD 通用寄存器 C0	TRDGRC0	FFh
014Dh			FFh
014Eh	定时器 RD 通用寄存器 D0	TRDGRD0	FFh
014Fh			FFh
0150h	定时器 RD 控制寄存器 1	TRDCR1	00h
0151h	定时器 RD I/O 控制寄存器 A1	TRDIORA1	10001000b
0152h	定时器 RD I/O 控制寄存器 C1	TRDIORC1	10001000b
0153h	定时器 RD 状态寄存器 1	TRDSR1	11000000b
0154h	定时器中断允许寄存器 1	TRDIER1	11100000b
0155h	定时器 RD PWM 模式输出电平控制寄存器 1	TRDPOCR1	11111000b
0156h	定时器 RD 计数器 1	TRD1	00h
0157h			00h
0158h	定时器 RD 通用寄存器 A1	TRDGRA1	FFh
0159h			FFh
015Ah	定时器 RD 通用寄存器 B1	TRDGRB1	FFh
015Bh			FFh
015Ch	定时器 RD 通用寄存器 C1	TRDGRC1	FFh
015Dh			FFh
015Eh	定时器 RD 通用寄存器 D1	TRDGRD1	FFh
015Fh			FFh
0160h			
0161h			
0162h			
0163h			
0164h			
0165h			
0166h			
0167h			
0168h			
0169h			
016Ah			
016Bh			
016Ch			
016Dh			
016Eh			
016Fh			
0170h			
0171h			
0172h			
0173h			
0174h			
0175h			
0176h			
0177h			
0178h			
0179h			
017Ah			
017Bh			
017Ch			
017Dh			
017Eh			
017Fh			

注1.　空栏为保留区。不要存取。
×：不定。

表 4.7　SFR 一览表（7）（注 1）

地址	寄存器	符号	复位后的值
0180h			
0181h			
0182h			
0183h			
0184h			
0185h			
0186h			
0187h			
0188h			
0189h			
018Ah			
018Bh			
018Ch			
018Dh			
018Eh			
018Fh			
0190h			
0191h			
0192h			
0193h			
0194h			
0195h			
0196h			
0197h			
0198h			
0199h			
019Ah			
019Bh			
019Ch			
019Dh			
019Eh			
019Fh			
01A0h			
01A1h			
01A2h			
01A3h			
01A4h			
01A5h			
01A6h			
01A7h			
01A8h			
01A9h			
01AAh			
01ABh			
01ACh			
01ADh			
01AEh			
01AFh			
01B0h			
01B1h			
01B2h			
01B3h	闪存控制寄存器 4	FMR4	01000000b
01B4h			
01B5h	闪存控制寄存器 1	FMR1	1000000Xb
01B6h			
01B7h	闪存控制寄存器 0	FMR0	00000001b
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			

FFFFh	选项功能选择寄存器（注 2）	OFS	（注 2）

注1.　空栏为保留区。不要存取。

注2.　OFS寄存器不能通过程序改变。必须使用闪存编程器。

×：不定。

第5章　　复位

复位有硬件复位、加电复位、电压监视 0 复位、电压监视 1 复位、电压监视 2 复位、看门狗定时器复位和软件复位。

复位名称和复位源如表 5.1 所示。

表 5.1　复位名称和复位源

复位名称	复位源
硬件复位	$\overline{\text{RESET}}$引脚的输入电压为“L”电平
加电复位	VCC的上升
电压监视0复位	VCC的下降（监视电压：Vdet0）
电压监视1复位	VCC的下降（监视电压：Vdet1）
电压监视2复位	VCC的下降（监视电压：Vdet2）
看门狗定时器复位	看门狗定时器的下溢
软件复位	给PM0寄存器的PM03位写“1”

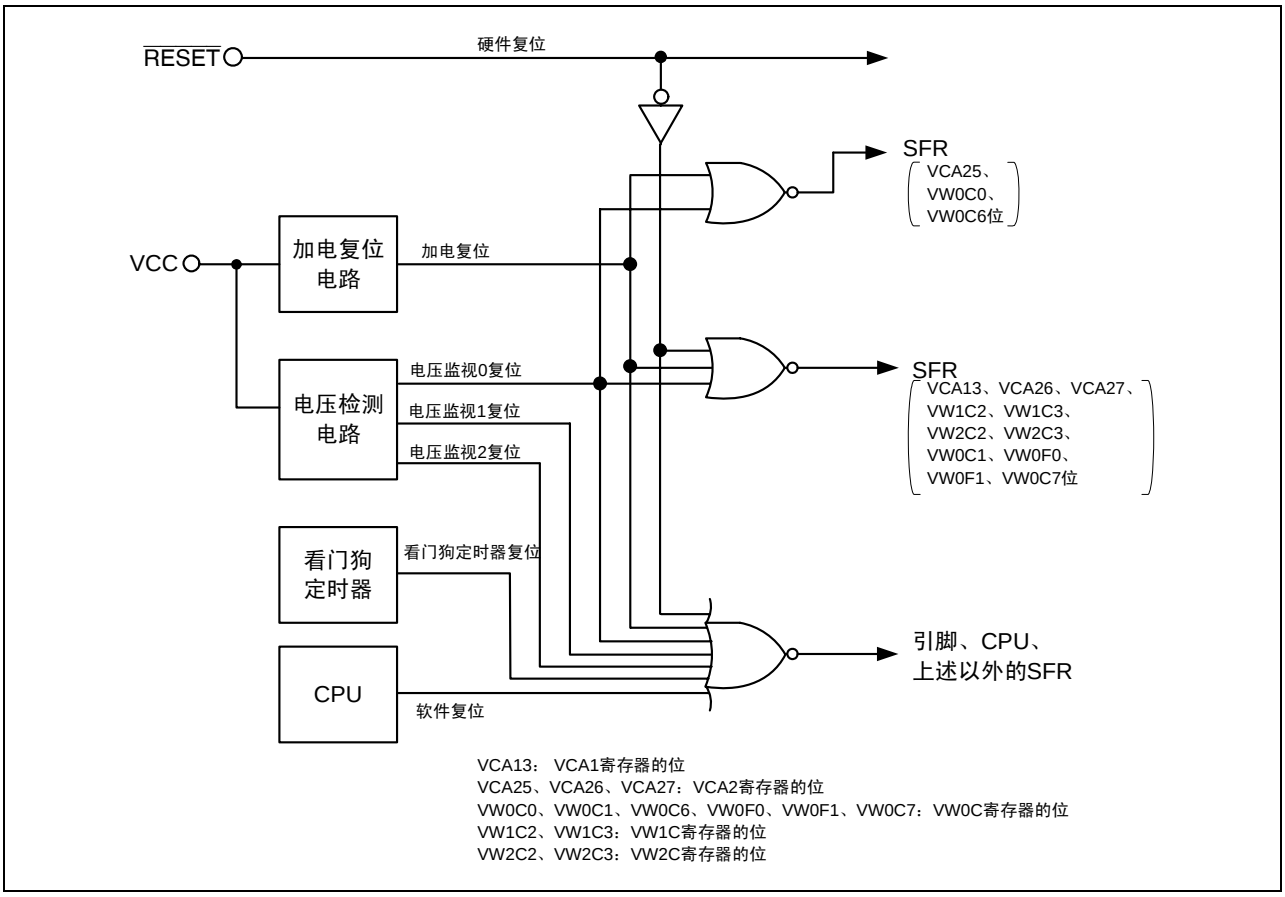


图 5.1　复位电路的框图

复位后的引脚状态如表 5.2、复位后的 CPU 寄存器状态如图 5.2、复位顺序如图 5.3 所示、OFS 寄存器如图 5.4 所示。

表 5.2　复位后的引脚状态

引脚名	引脚状态
P0、P1、P2	输入端口
P3_0、P3_1、P3_3～P3_5、P3_7	输入端口
P4_2～P4_7	输入端口
P6	输入端口

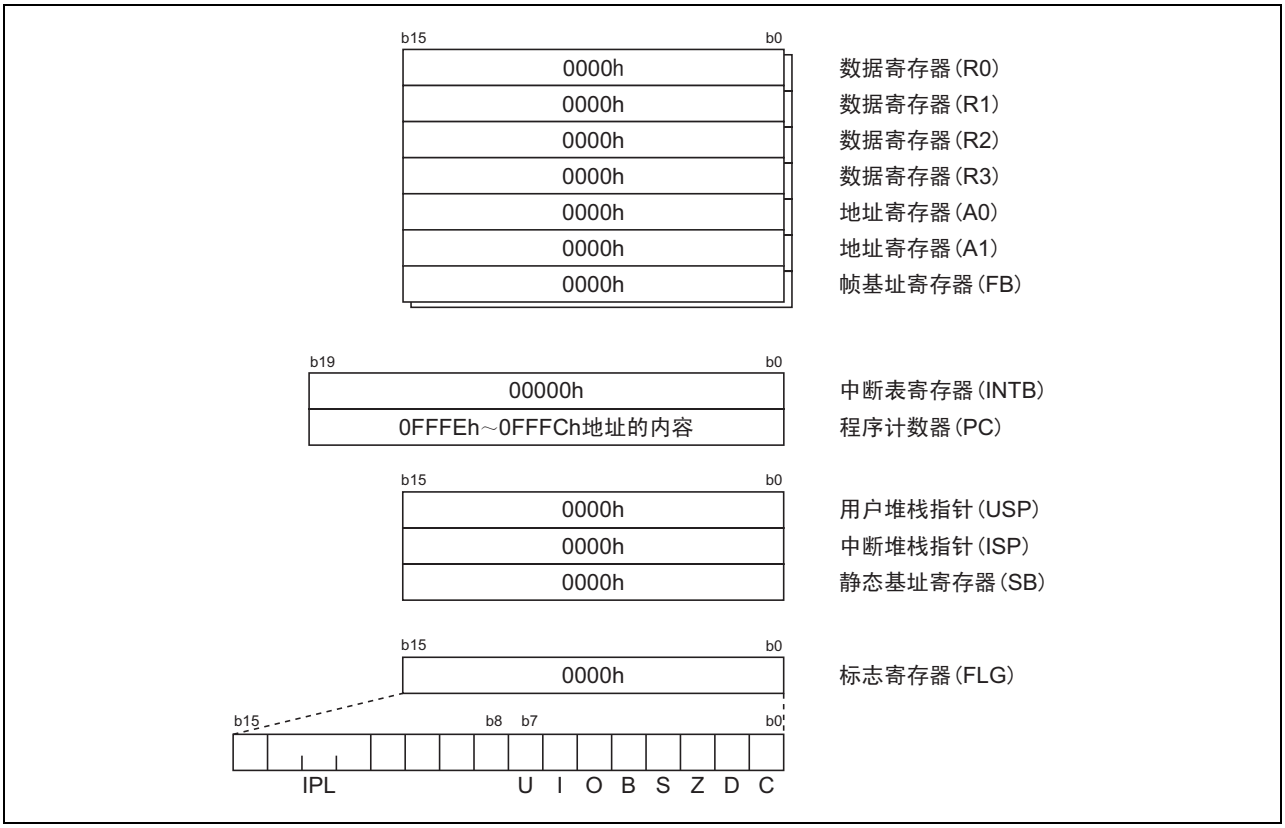


图 5.2　复位后的 CPU 寄存器状态

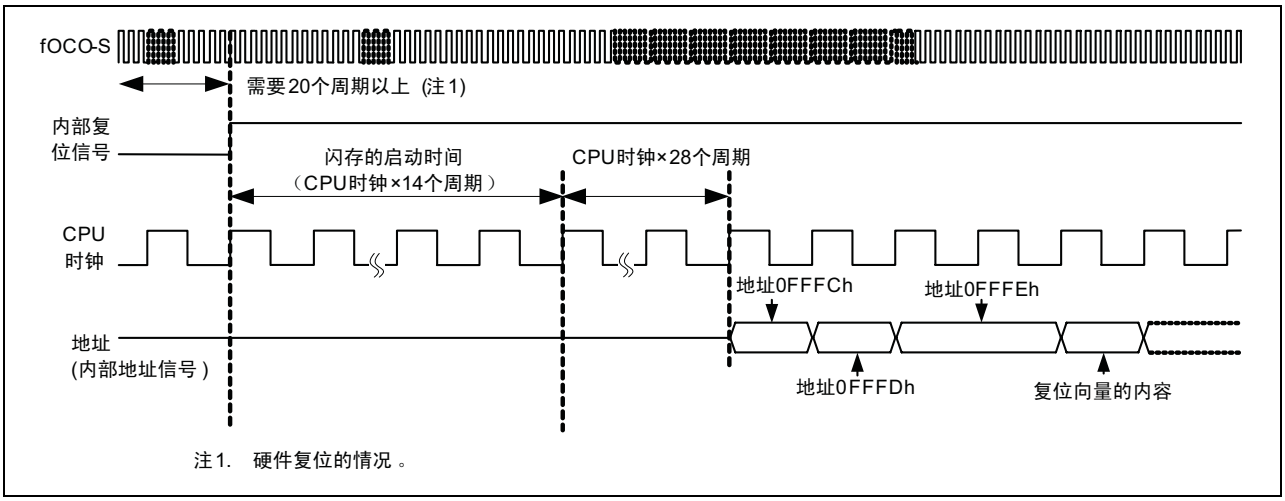
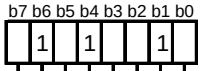


图 5.3　复位顺序

选项功能选择寄存器(注1)



符号 OFS　　地址 地址0FFFFh　　出厂值 FFh(注3)

位符号	位名	功能	RW
WDTON	看门狗定时器启动选择位	0：复位后，看门狗定时器自动启动 1：复位后，看门狗定时器为停止状态	RW
— (b1)	保留位	必须置“1”。	RW
ROMCR	ROM码保护解除位	0：ROM码保护解除 1：ROMCP1有效	RW
ROMCP1	ROM码保护位	0：ROM码保护有效 1：ROM码保护解除	RW
— (b4)	保留位	必须置“1”。	RW
LVD0ON	电压检测0电路启动位 (注2)	0：硬件复位后，电压看门狗0复位有效 1：硬件复位后，电压看门狗0复位无效	RW
— (b6)	保留位	必须置“1”。	RW
CSPROINI	复位后计数源保护模式选择位	0：复位后，计数源保护模式有效 1：复位后，计数源保护模式无效	RW

注1．OFS寄存器在闪存上。必须和程序一起写入。
注2．使用加电复位时，必须将LVD0ON位清“0”(硬件复位后，电压监视0复位有效)。
注3．在擦除包含OFS寄存器的块时，OFS寄存器值变为“FFh”。

图 5.4　OFS 寄存器

5.1　硬件复位

硬件复位是由 $\overline{\text{RESET}}$ 引脚引起的复位。当电源电压满足推荐运行条件时，如果将“L”电平输入到 $\overline{\text{RESET}}$ 引脚，引脚、CPU 和 SFR 就被初始化（参照“**表 5.2　复位后的引脚状态**”）。

如果将 $\overline{\text{RESET}}$ 引脚的输入电平从“L”电平变为“H”电平，就从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

复位后的 SFR 状态参照“**第 4 章　SFR**”。

不初始化内部 RAM。另外，如果在写内部 RAM 中 $\overline{\text{RESET}}$ 引脚变为“L”电平，内部 RAM 就不定。

硬件复位的电路例子和运行如**图 5.5**、硬件复位的电路例子（外接电源电压检测电路的使用例）以及运行如**图 5.6** 所示。

5.1.1　电源稳定的情况

(1) 将“L”电平输入到 $\overline{\text{RESET}}$ 引脚

(2) 等待 1/fOCO-S×20

(3) 将“H”电平输入到 $\overline{\text{RESET}}$ 引脚

5.1.2　接通电源的情况

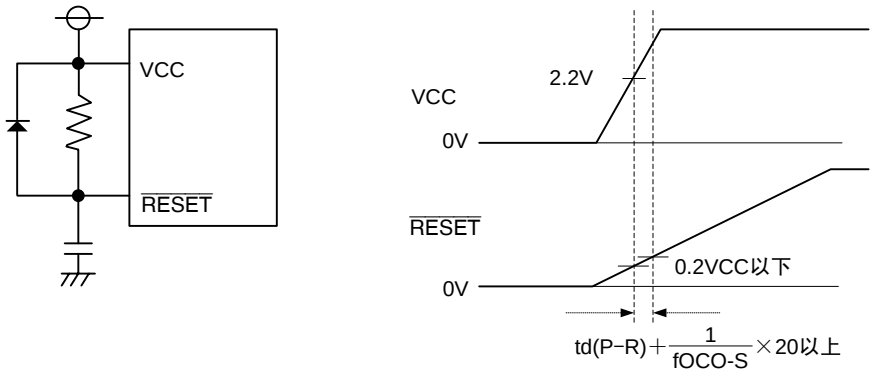
(1) 将“L”电平输入到 $\overline{\text{RESET}}$ 引脚

(2) 使电源电压上升到满足推荐运行条件的电平为止

(3) 等待 td(P-R)直到内部电源稳定为止（参照“**第 19 章　电特性**”）

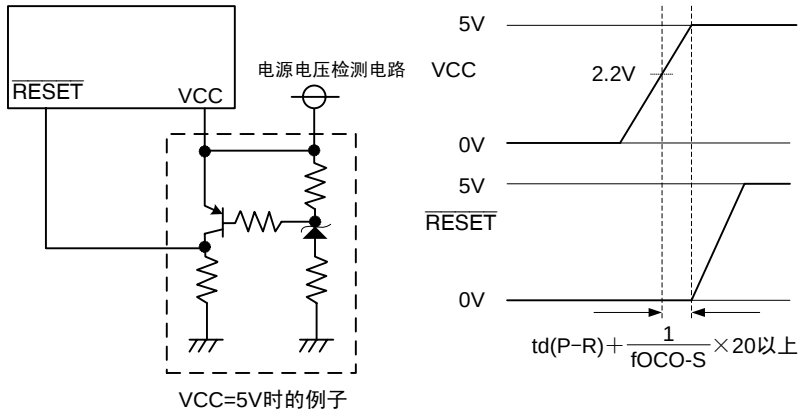
(4) 等待 1/fOCO-S×20

(5) 将“H”电平输入到 $\overline{\text{RESET}}$ 引脚



注1．电特性参照“第19章　电特性”。

图 5.5　硬件复位的电路例子和运行



注1．电特性参照“第19章　电特性”。

图 5.6　硬件复位的电路例子(外接电源电压检测电路的使用例)和运行

5.2　加电复位功能

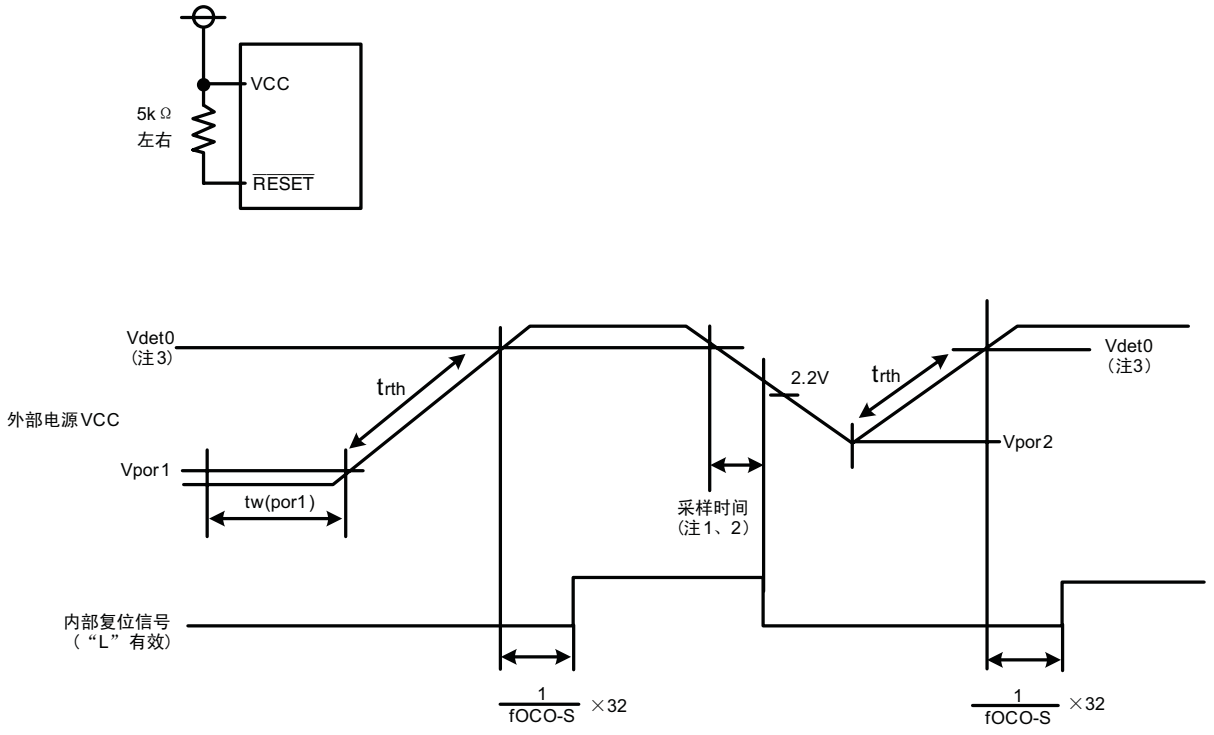
通过约 5kΩ的上拉电阻将 $\overline{\text{RESET}}$ 引脚连接到 VCC，当上升 VCC 时，加电复位功能有效，引脚、CPU 和 SFR 被初始化。必须注意当 $\overline{\text{RESET}}$ 引脚连接电容时，$\overline{\text{RESET}}$ 引脚的电压也通常大于 0.8VCC。

当输入到 VCC 引脚的电压达到 Vdet0 以上时，就开始低速内部振荡器时钟的计数。当进行了 32 次低速内部振荡器时钟的计数时，内部复位信号就变为“H”电平，进入复位顺序（参照“**图 5.3　复位顺序**”）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

加电复位后的 SFR 状态参照“**第 4 章　SFR**”。

加电复位后，电压监视 0 复位有效。

加电复位的电路例子和运行如**图 5.7** 所示。



注1．使用电压监视 0数字滤波器时，必须在采样时间内保持单片机 工作电压范围（2.2V以上）。
注2．能选择采样时钟 。详情参照“ 第6章　电压检测电路 ”。
注3．Vdet0表示电压检测 0电路的电压检测电平 。详情参照“ 第6章　电压检测电路 ”。
注4．电特性参照 “第19章　电特性 ”。
注5．使用加电复位时，必须将OFS寄存器的LVD0ON位清“0”，VW0C寄存器的VW0C0位和VW0C6位置“1”，以及VCA2寄存器的VCA25位置“1”，使电压监视0复位有效。

图 5.7　加电复位的电路例子和运行

5.3　电压监视 0 复位

电压监视 0 复位是由内置在单片机内的电压检测 0 电路引起的复位。电压检测 0 电路监视 VCC 引脚的输入电压，监视电压为 Vdet0。

当输入到 VCC 引脚的电压下降到 Vdet0 以下时，引脚、CPU 和 SFR 就被初始化。

其次，当输入到 VCC 引脚的电压达到 Vdet0 以上时，就开始低速内部振荡器时钟的计数。当进行了 32 次低速内部振荡器时钟的计数时，内部复位信号就变为“H”电平，进入复位顺序（参照“**图 5.3　复位顺序**”）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

可以用 OFS 寄存器的 LVD0ON 位选择硬件复位后电压监视 0 复位的有效或无效。LVD0ON 的设定仅在硬件复位中有效。

使用加电复位时，必须将 OFS 寄存器的 LVD0ON 位清“0”， VW0C 寄存器的 VW0C0 位和 VW0C6 位置“1”，以及 VCA2 寄存器的 VCA25 位置“1”，使电压监视 0 复位为有效。

LVD0ON 不能由程序来改变。在设定 LVD0ON 位时，请用闪存编程器在 0FFFF 地址的 b5 上写入“0”（硬件复位后，监视电压 0 复位有效）或“1”（硬件复位后，监视电压 0 复位无效）。OFS 寄存器的详情参照（**图 5.4　OFS 寄存器**）。

电压监视 0 复位后的 SFR 的状态参照“**第 4 章　SFR**”

不初始化内部 RAM。另外，如果在写内部 RAM 中 VCC 引脚的输入电压下降到 Vdet0 以下，内部 RAM 就不定。

电压监视 0 复位的详情参照“**第 6 章　电压检测电路**”。

5.4　电压监视 1 复位

电压监视 1 复位是由内置在单片机内的电压检测 1 电路引起的复位。电压检测 1 电路监视 VCC 引脚的输入电压，监视电压为 Vdet1。

当输入到 VCC 引脚的电压下降到 Vdet1 以下时，引脚、CPU 和 SFR 就被初始化，从复位向量指示的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

电压监视 1 复位中的一部分 SFR 不会被初始化。详情参照“**第 4 章　SFR**”。

不初始化内部 RAM。另外，如果在写内部 RAM 中 VCC 引脚的输入电压下降到 Vdet1 以下，内部 RAM 就不定。

电压监视 1 复位的详细内容参照“**第 6 章　电压检测电路**”。

5.5　电压监视 2 复位

电压监视 2 复位是由内置在单片机内的电压检测 2 电路引起的复位。电压检测 2 电路监视 VCC 引脚的输入电压，监视电压为 Vdet2。

当输入到 VCC 引脚的电压下降到 Vdet2 以下时，引脚、CPU 和 SFR 就被初始化，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

电压监视 2 复位不初始化部分 SFR，详细内容参照“**第 4 章　SFR**”。

不初始化内部 RAM。另外，如果在写内部 RAM 中 VCC 引脚的输入电压下降到 Vdet2 以下，内部 RAM 就不定。

电压监视 2 复位的详细内容参照“**第 6 章　电压检测电路**”。

5.6　看门狗定时器复位

在 PM1 寄存器的 PM12 位为“1”（在看门狗定时器下溢时复位）时，如果看门狗定时器下溢，单片机就初始化引脚、CPU 和 SFR。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

看门狗定时器复位不初始化部分 SFR，详细内容参照“**第 4 章　SFR**”。

不初始化内部 RAM。另外，如果在写内部 RAM 中看门狗定时器下溢，内部 RAM 就不定。

看门狗定时器的详细内容参照“**第 13 章　看门狗定时器**”。

5.7　软件复位

如果将 PM0 寄存器的 PM03 位设定为“1”（单片机复位），单片机就初始化引脚、CPU 和 SFR。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的 8 分频时钟。

软件复位不初始化部分 SFR，详细内容参照“**第 4 章　SFR**”。

不初始化内部 RAM。

第6章　　电压检测电路

电压检测电路是监视 VCC 引脚的输入电压的电路。能通过程序监视 VCC 输入电压。另外，能使用电压监视 0 复位、电压监视 1 中断、电压监视 1 复位、电压监视 2 中断以及电压监视 2 复位。

电压检测电路的说明如表 6.1 所示，框图如图 6.1～图 6.4 所示，另外，关联寄存器如图 6.5～图 6.8 所示。

表 6.1　电压检测电路的说明

项目		电压检测0	电压检测1	电压检测2
VCC监视	监视电压	Vdet0	Vdet1	Vdet2
	检测对象	上升或者下降过程中是否通过Vdet0	上升或者下降过程中是否通过Vdet1	上升或者下降过程中是否通过Vdet2
	监视	无	VW1C寄存器的VW1C3位	VCA1寄存器的VCA13位
			比Vdet1高或低	高于或者低于Vdet2
电压检测时的处理	复位	电压监视0复位	电压监视1复位	电压监视2复位
		当Vdet0＞VCC时复位，当VCC＞Vdet0时重新开始CPU的运行	当Vdet1＞VCC时复位，一定时间后重新开始CPU的运行	当Vdet2＞VCC时复位，一定时间后重新开始CPU的运行
	中断	无	电压监视1中断	电压监视2中断
			数字滤波器有效时：在Vdet1＞VCC时产生中断请求，并且在VCC＞Vdet1时也产生中断请求 数字滤波器无效时：只在Vdet1＞VCC时或者只在VCC＞Vdet1时产生中断请求	数字滤波器有效时：在Vdet2＞VCC时产生中断请求，并且在VCC＞Vdet2时也产生中断请求 数字滤波器无效时：只在Vdet2＞VCC时或者只在VCC＞Vdet2时产生中断请求
数字滤波器	有效/无效的转换	有	有	有
	采样时间	(fOCO-S的n分频)×4 n：1、2、4、8	(fOCO-S的n分频)×4 n：1、2、4、8	(fOCO-S的n分频)×4 n：1、2、4、8

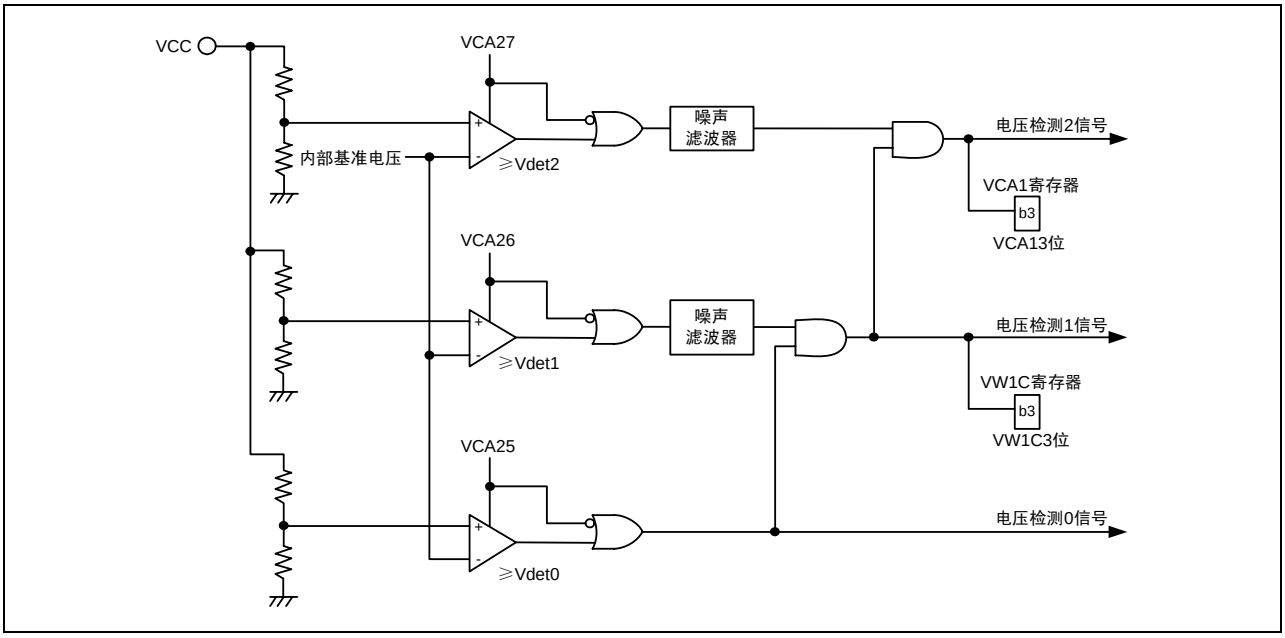


图 6.1　电压检测电路的框图

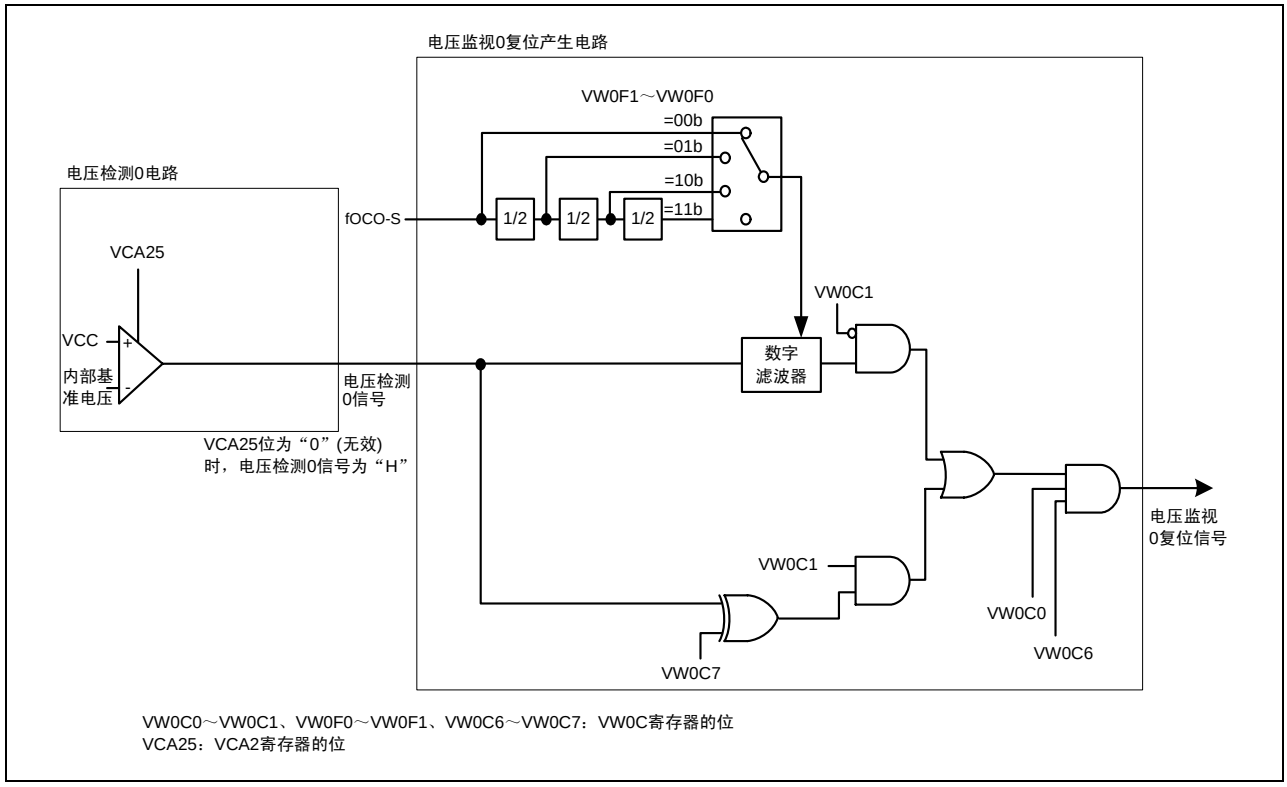


图 6.2　电压监视 0 复位产生电路的框图

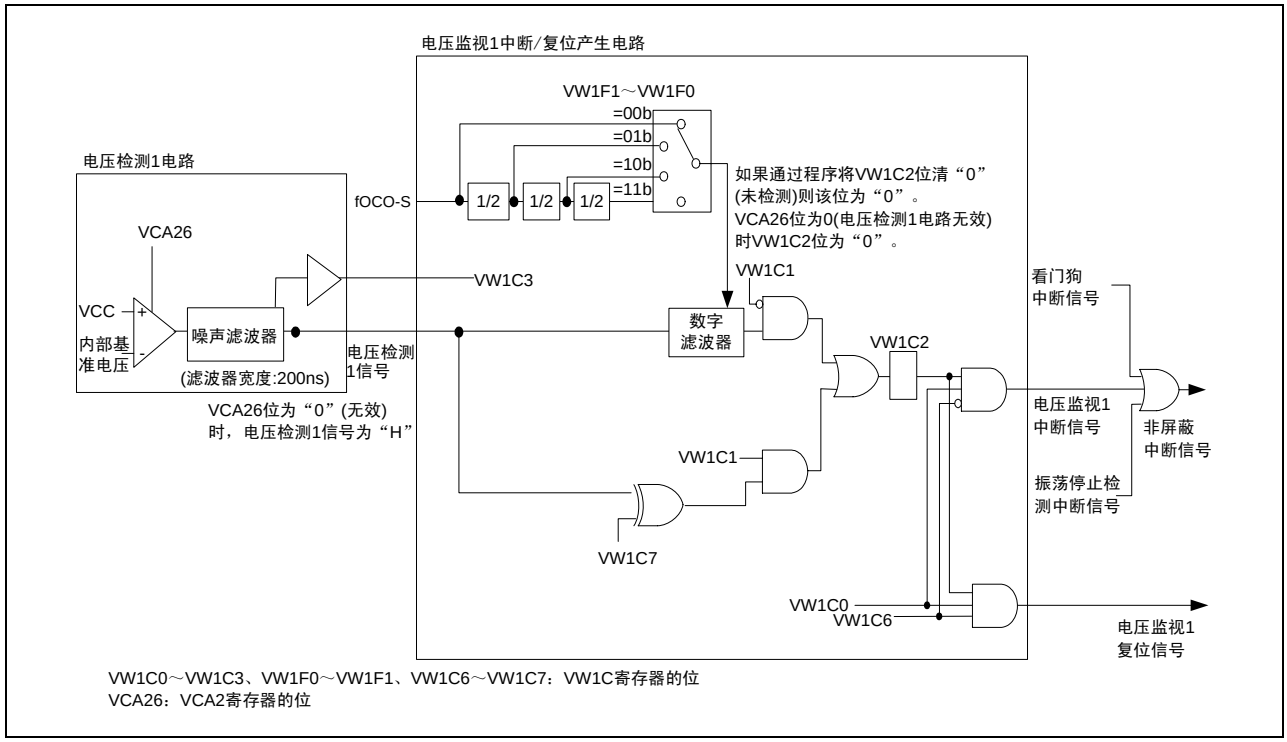


图 6.3　电压监视 1 中断/复位产生电路的框图

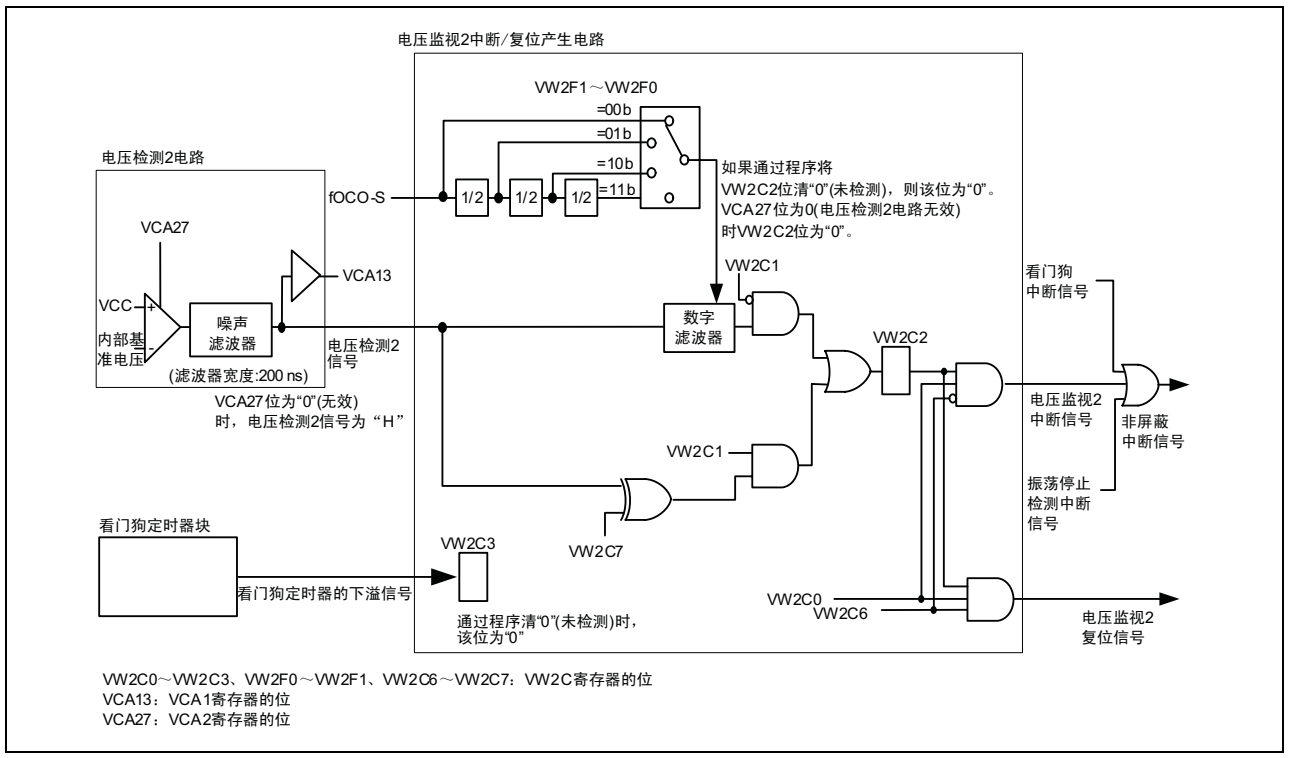


图 6.4　电压监视 2 中断/复位产生电路的框图

电压检测寄存器 1

b7	b6	b5	b4	b3	b2	b1	b0
0	0	0	0		0	0	0

符号	地址	复位后的值(注2)
VCA1	地址0031h	00001000b

位符号	位名	功能	RW
— (b2-b0)	保留位	必须清“0”	RW
VCA13	电压检测2信号监视标志 (注1)	0：VCC＜Vdet2 1：VCC≥Vdet2 或电压检测2电路无效	RO
— (b7-b4)	保留位	必须清“0”	RW

注1．VCA2寄存器的VCA27位为“1”(电压检测 2电路有效)时,VCA13位有效。VCA2寄存器的VCA27位为“0”(电压检测2电路无效)时,VCA13位为“1”(VCC≥Vdet2)。
注2．在软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时不变化。

电压检测寄存器 2(注1)

b7	b6	b5	b4	b3	b2	b1	b0
			0	0	0	0	

符号	地址	复位后的值(注5)
VCA2	地址0032h	OFS寄存器的LVD0ON位为“1”且 硬件复位　：00h 加电复位、电压监视0复位、 或OFS寄存器的LVD0ON位为“0” 且硬件复位　：00100000b

位符号	位名	功能	RW
VCA20	内部电压低功耗允许位(注6)	0：禁止低功耗 1：允许低功耗	RW
— (b4-b1)	保留位	必须清“0”	RW
VCA25	电压检测0允许位(注2)	0：电压检测 0电路无效 1：电压检测 0电路有效	RW
VCA26	电压检测 1允许位(注3)	0：电压检测 1电路无效 1：电压检测 1电路有效	RW
VCA27	电压检测2允许位(注4)	0：电压检测2电路无效 1：电压检测2电路有效	RW

注1．必须在将PRCR寄存器的PRC3位置“1”(允许写入)后，才能改写VCA2寄存器。
注2．使用电压监视0复位时，必须将VCA25位置“1”。VCA25位由“0”置“1”后，经过 td(E-A)检测电路才开始工作。
注3．使用电压监视1中断/复位时，或在使用VW1C寄存器的VW1C3位时，必须将VCA26位置“1”。VCA26位由“0”置“1”后，经过td(E-A)检测电路才开始工作。
注4．使用电压监视2中断/复位时，或在使用VCA1寄存器的VCA13位时，必须将VCA27位置“1”。VCA27位由“0”置“1”后，经过td(E-A)检测电路才开始工作。
注5．在软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时不变化 。
注6．仅在FRA0寄存器的FRA00位为“0”(高速内部振荡器停止)时有效。请参照“10.5.2.5　内部电源的功耗降低”。

图 6.5　VCA1、VCA2 寄存器

电压监视0电路控制寄存器 (注1)

b7	b6	b5	b4	b3	b2	b1	b0
					0		

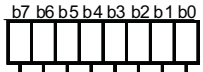
符号	地址	复位后的值(注2)
VW0C	地址0038h	OFS寄存器的LVD0ON位为“1”且硬件复位：0000X000b 加电复位、电压监视0复位、或OFS寄存器的LVD0ON位为“0”且硬件复位：0100X001b

位符号	位名	功能	RW
VW0C0	电压监视0复位允许位 (注3)	0：禁止 1：允许	RW
VW0C1	电压监视0数字滤波器无效模式选择位	0：数字滤波器有效模式 (数字滤波器电路有效) 1：数字滤波器无效模式 (数字滤波器电路无效)	RW
VW0C2	保留位	必须清“0”。	RW
— (b3)	保留位	读取时，该值不定。	RO
VW0F0	采样时钟选位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW0F1			RW
VW0C6	电压监视0电路模式选位	VW0C0位为“1”(允许电压监视0复位)时，必须置“1”。	RW
VW0C7	电压监视0复位产生条件选择位 (注4)	VW0C1位为“1”(数字滤波器无效模式)时，必须置“1”。	RW

注1．必须在将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW0C寄存器。
注2．在软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时不变化。
注3．VW0C0位在VCA2寄存器的VCA25位为“1”(电压检测0电路有效)时有效。
　　VCA25位为“0”(电压检测0电路无效)时，必须将VW0C0位清“0”(禁止)。
注4．VW0C7位在VW0C1位为“1”(数字滤波器无效模式)时有效。

图 6.6　VW0C 寄存器

电压监视 1电路控制寄存器 (注1)



符号 VW1C	地址 地址0036h	复位后的值(注8) 00001000b	
位符号	位名	功能	RW
VW1C0	电压监视1中断/复位允许位(注6)	0：禁止 1：允许	RW
VW1C1	电压监视1数字滤波器无效模式选择位(注2)	0：数字滤波器有效模式 (数字滤波器电路有效) 1：数字滤波器无效模式 (数字滤波器电路无效)	RW
VW1C2	电压变化检测标志 (注3、4、8)	0：未检测 1：Vdet1通过检测	RW
VW1C3	电压检测1信号监视器标志 (注3、4、8)	0：VCC＜Vdet1 1：VCC≥Vdet1或电压检测1电路无效	RW
VW1F0	采样时钟选择位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW1F1			RW
VW1C6	电压监视1电路模式选择位 (注5)	0：电压监视1中断模式 1：电压监视1复位模式	RW
VW1C7	电压监视1中断/复位产生条件选择位(注7、9)	0：VCC大于Vdet1时 1：VCC小于Vdet1时	RW

注1．必须在将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW1C寄存器。
注2．电压监视1中断用于停止模式返回后，再度用于返回时，必须在将VW1C1位写入“0”后，写入“1”。
注3．VW1C2位和VW1C3位在VCA2寄存器的VCA26位为“1”(电压检测1电路有效)时有效。
注4．必须通过程序清“0”。如果通过程序写入“0”则会变成“0”(即使写入“1”也不变化)。
注5．VW1C6位在VW1C0位为“1”(允许电压监视1中断/复位)时有效。
注6．VW1C0位在VCA2寄存器的VCA26位为“1”(电压检测1电路有效)时有效。VCA26位为“0”(电压检测1电路无效)时，必须将VW1C0位清“0”(禁止)。
注7．VW1C7位在VW1C1位为“1”(数字滤波器无效模式)时有效。
注8．VW1C2位和VW1C3位在软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时不变化。
注9．VW1C6位为“1”(电压监视1复位模式)时，必须将VW1C7位置“1”(小于Vdet1时) (不要清“0”)。

图 6.7　VW1C 寄存器

电压监视2电路控制寄存器 (注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号 VW2C	地址 地址0037h	复位后的值(注8) 00h	
位符号	位名	功能	RW
VW2C0	电压监视2中断/复位允许位(注6)	0：禁止 1：允许	RW
VW2C1	电压监视2数字滤波器无效模式选择位(注2)	0：数字滤波器有效模式 (数字滤波器电路有效) 1：数字滤波器无效模式 (数字滤波器电路无效)	RW
VW2C2	电压变化检测标志 (注3、4、8)	0：未检测 1：Vdet2通过检测	RW
VW2C3	WDT检测标志 (注4、8)	0：未检测 1：检测	RW
VW2F0	采样时钟选择位	b5 b4 0 0：fOCO-S的1分频 0 1：fOCO-S的2分频 1 0：fOCO-S的4分频 1 1：fOCO-S的8分频	RW
VW2F1			RW
VW2C6	电压监视2电路模式选择位(注5)	0：电压监视2中断模式 1：电压监视2复位模式	RW
VW2C7	电压监视2中断/复位产生条件选择位(注7、9)	0：VCC大于Vdet2时 1：VCC小于Vdet2时	RW

注1．必须在将PRCR寄存器的PRC3位置“1”(允许写入)后，改写VW2C寄存器。如果改写VW2C寄存器，则VW2C2位有时为“1”。改写VW2C寄存器后，必须将VW2C2位清“0”。
注2．电压监视2中断用于停止模式返回后，再度用于返回时，必须在对VW2C1位写入“0”后，写入“1”。
注3．VW2C2位在VCA2寄存器的VCA27位为“1”(电压检测2电路有效)时有效。
注4．必须通过程序清“0”。如果通过程序写入“0”则会变成“0”(即使写入“1”也不变化)。
注5．VW2C6位在VW2C0位为“1”(允许电压监视2中断/复位)时有效。
注6．VW2C0位在VCA2寄存器的VCA27位为“1”(电压检测2电路有效)时有效。VCA27位为“0”(电压检测2电路无效)时，必须将VW2C0位清“0”(禁止)。
注7．VW2C7位在VW2C1位为“1”(数字滤波器无效模式)时有效。
注8．VW2C2位和VW2C3位在软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时不变化。
注9．VW2C6位为“1”(电压监视2复位模式)时，必须将VW2C7位置“1”(小于Vdet2时) (不要清“0”)。

图 6.8　VW2C 寄存器

6.1　VCC 输入电压的监视

6.1.1　Vdet0 的监视

不能监视 Vdet0。

6.1.2　Vdet1 的监视

必须将 VCA2 寄存器的 VCA26 位设定为“1”（电压检测 1 电路有效）。经过 td(E-A)（参照“第 19 章　电特性”）后，能通过 VW1C 寄存器的 VW1C3 位监视 Vdet1。

6.1.3　Vdet2 的监视

必须将 VCA2 寄存器的 VCA27 位设定为“1”（电压检测 2 电路有效）。经过 td(E-A)（参照“第 19 章　电特性”）后，能通过 VCA1 寄存器的 VCA13 位监视 Vdet2。

6.2　电压监视 0 复位

电压监视 0 复位相关位的设定步骤如**表 6.2** 所示，电压监视 0 复位的运行例子如**图 6.9** 所示。

另外，在将电压监视 0 复位用于从停止模式的返回时，必须将 VW0C 寄存器的 VW0C1 位设定为“1”（数字滤波器无效）。

表 6.2　电压监视 0 复位相关位的设定步骤

步骤	使用数字滤波器的情况	不使用数字滤波器的情况
1	将VCA2寄存器的VCA25位设定为“1”（电压检测0电路有效）。	
2	等待td(E-A)。	
3	通过VW0C寄存器的VW0F0～VW0F1位选择数字滤波器的采样时钟。	将VW0C寄存器的VW0C7位设定为“1”。
4 （注1）	将VW0C寄存器的VW0C1位设定为“0”（数字滤波器有效）。	将VW0C寄存器的VW0C1位设定为“1”（数字滤波器无效）。
5（注1）	将VW0C寄存器的VW0C6位设定为“1”（电压监视0复位模式）。	
6	将VW0C寄存器的VW0C2位设定为“0”。	
7	将CM1寄存器的CM14位设定为“0”（低速内部振荡器振荡）。	—
8	等待“数字滤波器的采样时钟×4个周期”。	—（无等待时间）
9	将VW0C寄存器的VW0C0位设定为“1”（电压监视0复位允许）。	

注1. 当VW0C0位为“0”时，可以同时执行（用1条指令）步骤3、4、5。

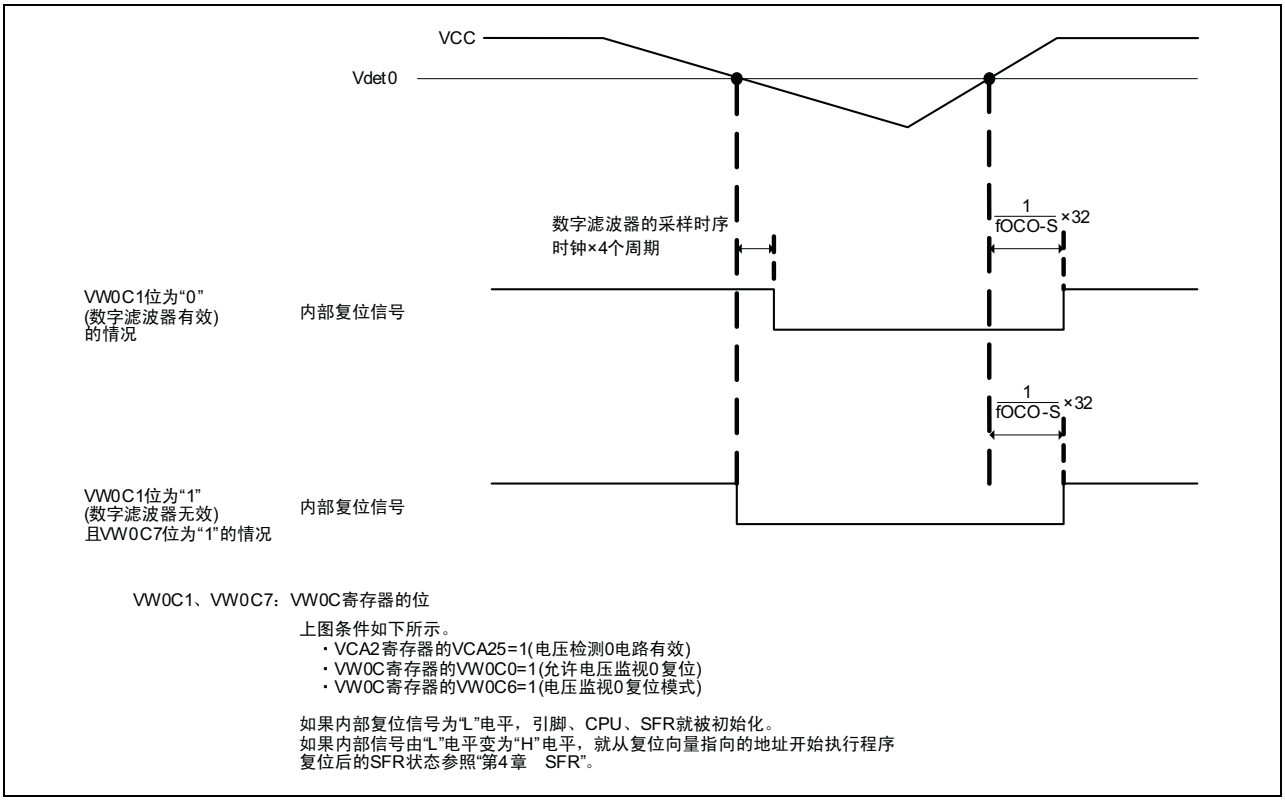


图 6.9　电压监视 0 复位的运行例子

6.3　电压监视 1 中断和电压监视 1 复位

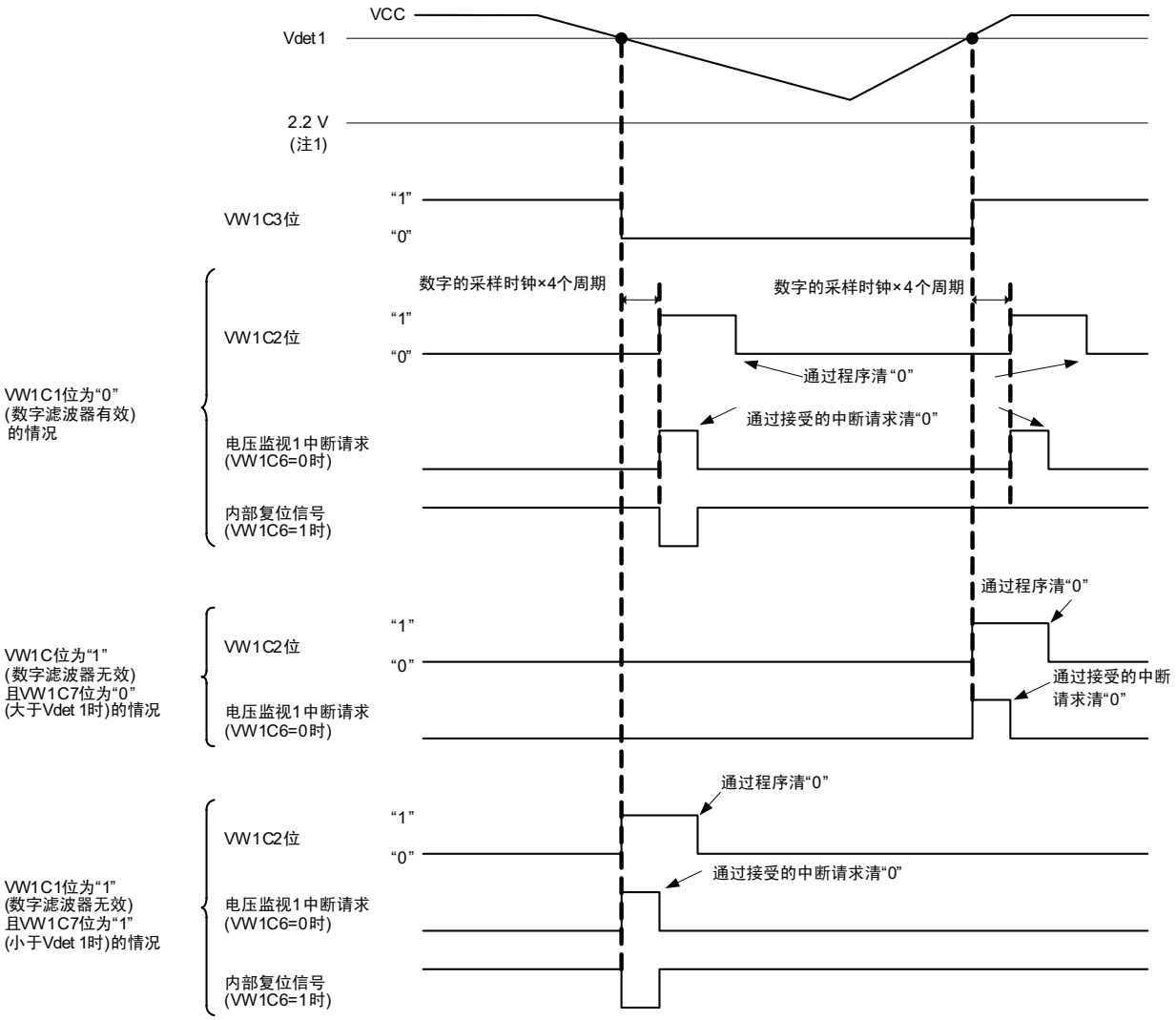
电压监视 1 中断和电压监视 1 复位相关位的设定步骤如表 6.3 所示，电压监视 1 中断和电压监视 1 复位的运行例子如图 6.10 所示。

另外，在将电压监视 1 中断或者电压监视 1 复位用于从停止模式的返回时，必须将 VW1C 寄存器的 VW1C1 位设定为“1”（数字滤波器无效）。

表 6.3　电压监视 1 中断和电压监视 1 复位相关位的设定步骤

步骤	使用数字滤波器的情况		不使用数字滤波器的情况	
	电压监视1中断	电压监视1复位	电压监视1中断	电压监视1复位
1	将VCA2寄存器的VCA26位设定为“1”（电压检测1电路有效）。			
2	等待td(E-A)。			
3	通过VW1C寄存器的VW1F0～VW1F1位选择数字滤波器的采样时钟。		通过VW1C寄存器的VW1C7位选择中断和复位请求的时序（注1）。	
4（注2）	将VW1C寄存器的VW1C1位设定为“0”（数字滤波器有效）。		将VW1C寄存器的VW1C1位设定为“1”（数字滤波器无效）。	
5（注2）	将VW1C寄存器的VW1C6位设定为“0”（电压监视1中断模式）。	将VW1C寄存器的VW1C6位设定为“1”（电压监视1复位模式）。	将VW1C寄存器的VW1C6位设定为“0”（电压监视1中断模式）。	将VW1C寄存器的VW1C6位设定为“1”（电压监视1复位模式）。
6	将VW1C寄存器的VW1C2位设定为“0”（未检测到“通过Vdet1”）。			
7	将CM1寄存器的CM14位设定为“0”（低速内部振荡器振荡）。		—	
8	等待“数字滤波器的采样时钟×4个周期”。		—（无等待时间）	
9	将VW1C寄存器的VW1C0位设定为“1”（允许电压监视1中断/复位）。			

注1. 在电压监视1复位时，必须将VW1C7位设定为“1”（在小于Vdet1时）。
注2. 当VW1C0位为“0”时，可以同时（用1条指令）执行步骤3、4、5。



VW1C1、VW1C2、VW1C3、VW1C6、VW1C7：VW1C寄存器的位

上图条件如下所示。
- VCA2寄存器的VCA26=1(电压检测1电路有效)
- VW1C寄存器的VW1C0=1(电压监视1中断、电压监视1复位允许)

注1．不使用电压监视0复位时，必须在VCC≥2.2 V时使用。

图 6.10　电压监视 1 中断和电压监视 1 复位的运行例子

6.4　电压监视 2 中断和电压监视 2 复位

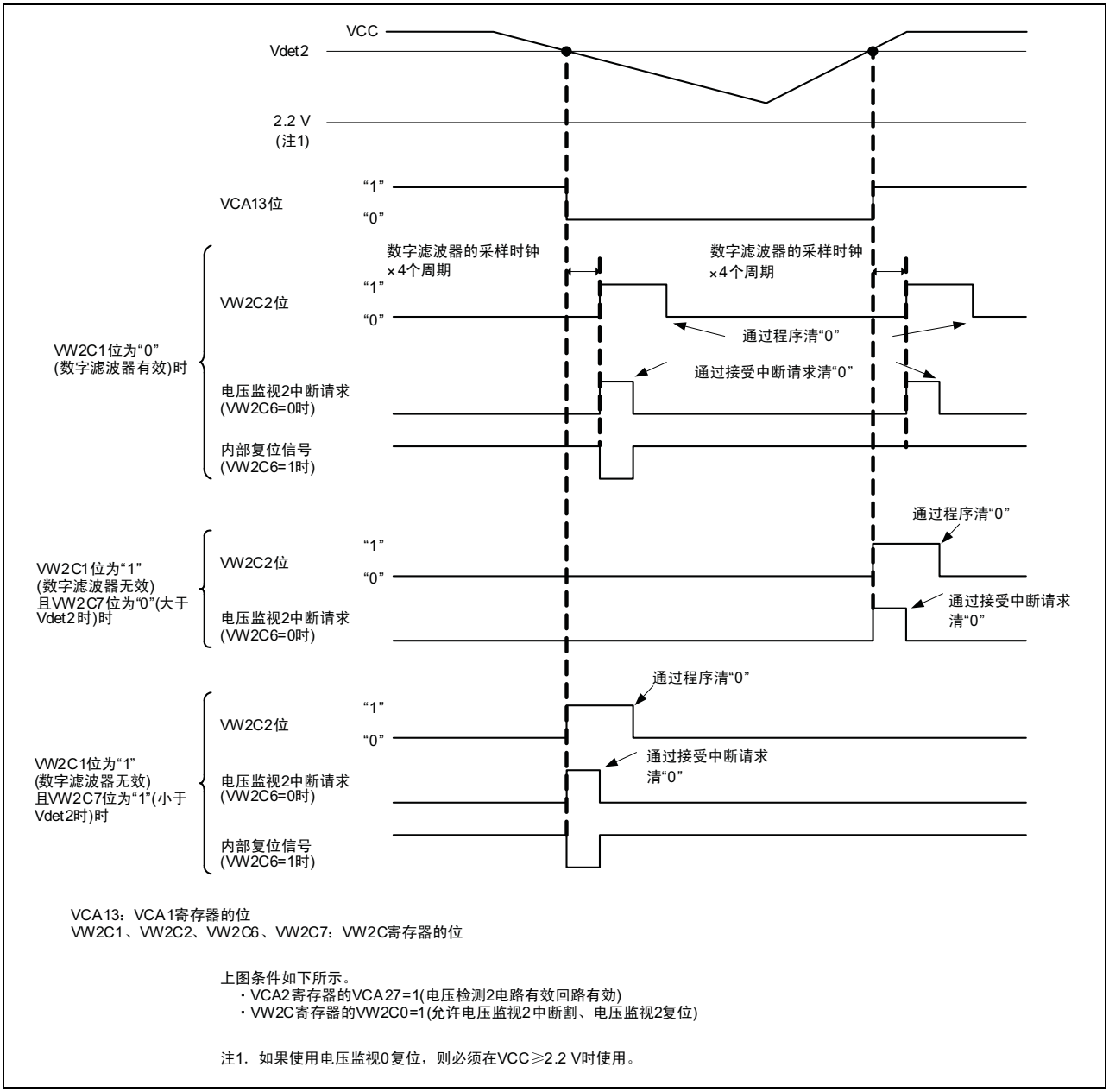
电压监视 2 中断和电压监视 2 复位相关位的设定步骤如表 6.4 所示，电压监视 2 中断和电压监视 2 复位的运行例子如图 6.11 所示。

另外，在将电压监视 2 中断或者电压监视 2 复位用于从停止模式的返回时，必须将 VW2C 寄存器的 VW2C1 位设定为“1”（数字滤波器无效）。

表 6.4　电压监视 2 中断和电压监视 2 复位相关位的设定步骤

步骤	使用数字滤波器的情况		不使用数字滤波器的情况	
	电压监视2中断	电压监视2复位	电压监视2中断	电压监视2复位
1	将VCA2寄存器的VCA27位设定为“1”（电压检测2电路有效）。			
2	等待td(E-A)。			
3 （注2）	通过VW2C寄存器的VW2F0～VW2F1位选择数字滤波器的采样时钟。		通过VW2C寄存器的VW2C7位选择中断和复位请求的时序（注1）。	
4 （注2）	将VW2C寄存器的VW2C1位设定为“0”（数字滤波器有效）。		将VW2C寄存器的VW2C1位设定为“1”（数字滤波器无效）)。	
5 （注2）	将VW2C寄存器的VW2C6位设定为“0”（电压监视2中断模式）。	将VW2C寄存器的VW2C6位设定为“1”（电压监视2复位模式）。	将VW2C寄存器的VW2C6位设定为“0”（电压监视2中断模式）。	将VW2C寄存器的VW2C6位设定为“1”（电压监视2复位模式）。
6	将VW2C寄存器的VW2C2位设定为“0”（未检测到“通过Vdet2”）。			
7	将CM1寄存器的CM14位设定为“0”（低速内部振荡器振荡）。		—	
8	等待“数字滤波器的采样时钟×4个周期”。		—（无等待时间）	
9	将VW2C寄存器的VW2C0位设定为“1”（允许电压监视2中断/复位）。			

注1. 在电压监视2复位时，必须将VW2C7位设定为“1”（在Vdet2以下时）。
注2. 当VW2C0位为“0”时，可以同时（用1条指令）执行步骤3、4、5。



VCA13：VCA1寄存器的位
VW2C1、VW2C2、VW2C6、VW2C7：VW2C寄存器的位

上图条件如下所示。
- VCA2寄存器的VCA27=1(电压检测2电路有效回路有效)
- VW2C寄存器的VW2C0=1(允许电压监视2中断割、电压监视2复位)

注1. 如果使用电压监视0复位，则必须在VCC≥2.2 V时使用。

图 6.11　电压监视 2 中断、电压监视 2 复位工作例子

第7章　可编程输入/输出端口

可编程输入/输出端口（以下称为输入/输出端口）有 P0～P2、P3_0、P3_1、P3_3～P3_5、P3_7、P4_3～P4_5、P6 等 41 个端口。另外，在不使用 XIN 时钟振荡电路的情况下，能将 P4_6、P4_7 用作输入专用端口，或者在不使用 A/D 转换器的情况下，能将 P4_2 用作专用端口。

可编程输入/输出端口的概要如**表 7.1** 所示。

表 7.1　可编程输入/输出端口的概要

端口名	输入/输出	输出格式	输入/输出的设定	内部上拉电阻
P0～P2、P6	输入/输出	CMOS三态	以1位为单位进行设定	以4位为单位进行设定（注1）
P3_0、P3_1、P3_3 P3_4 、P3_5 、P3_7	输入/输出	CMOS三态	以1位为单位进行设定	以3位为单位进行设定（注1）
P4_3	输入/输出	CMOS三态	以1位为单位进行设定	以1位为单位进行设定（注1）
P4_4、P4_5、	输入/输出	CMOS三态	以1位为单位进行设定	以2位为单位进行设定（注1）
P4_2（注2） P4_6、P4_7（注3）	输入	（无输出功能）	无	无

注1. 能在输入模式中选择是否通过PUR0寄存器和PUR1寄存器连接内部上拉电阻。
注2. 在不使用A/D转换器的情况下，能作输入专用端口使用。
注3. 在不使用XIN时钟振荡电路的情况下，能作输入专用端口。

7.1　可编程输入/输出端口的功能

端口 P0～P2、P3_0、P3_1、P3_3～P3_5、P3_7、P4_3～P4_5、P6 的输入/输出由 PDi（i=0～4、6）寄存器的 PDi_j（j=0～7）位控制。Pi 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成。

可编程输入/输出端口的结构如**图 7.1～图 7.7** 所示。可编程输入/输出端口的功能如**表 7.2** 所示，PDi 寄存器如**图 7.9**、Pi 寄存器如**图 7.10**、PUR0 和 PUR1 寄存器如**图 7.11** 以及 PMR 寄存器如**图 7.12** 所示。

表 7.2　可编程输入/输出端口的功能

存取Pi寄存器时的运行	PDi寄存器的PDi_j位的值（注1）	
	“0”（输入模式）	“1”（输出模式）
读	读引脚的输入电平	读端口锁存器
写	写到端口锁存器	写到端口锁存器。从引脚输出已写到端口锁存器的值。

i= 0～4、6、j=0～7
注1. 对于PD3_2位、PD3_6位、PD4_0～PD4_2位、PD4_6位、PD4_7位，什么也不指定。

7.2　对外围功能的影响

可编程输入/输出端口有时用作外围功能的输入/输出（参照“表 1.4　引脚序号-引脚名一览表”）。
用作外围功能的输入/输出时的 PDi_j 位的设定（i= 0～4、6、j=0～7）如表 7.3 所示。
外围功能的设定方法参照各功能说明。

表 7.3　用作外围功能的输入/输出时的 PDi_j 位的设定（i=0～4、6、j=0～7）

外围功能的输入/输出	共用引脚的端口PDi_j位的设定
输入	必须清“0”（输入模式）
输出	清“0”或者置“1”（与端口的设定无关，为输出）

7.3　可编程输入/输出端口以外的引脚

引脚的结构如图 7.8 所示。

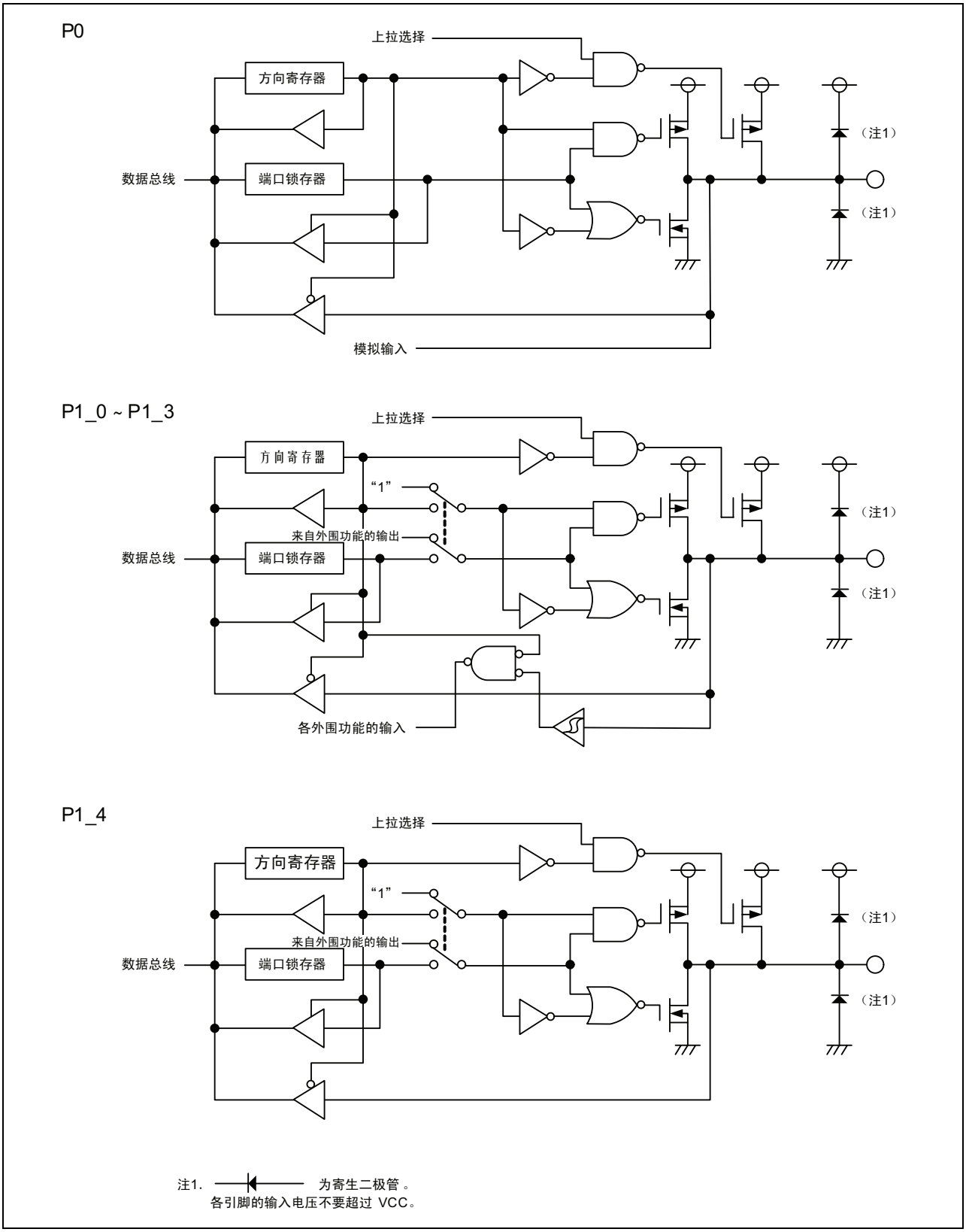


图 7.1　可编程输入/输出端口的结构（1）

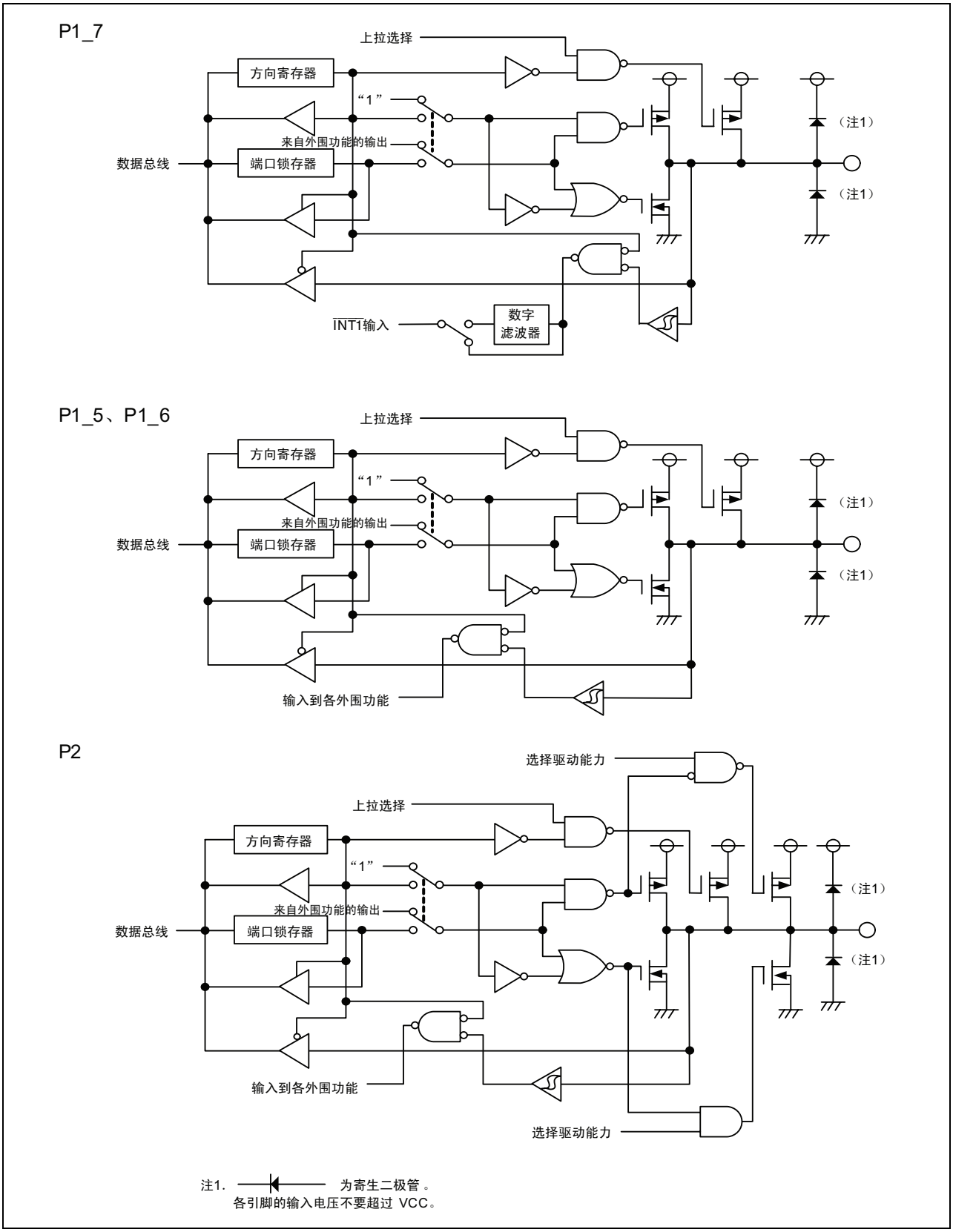


图 7.2　可编程输入/输出端口的结构（2）

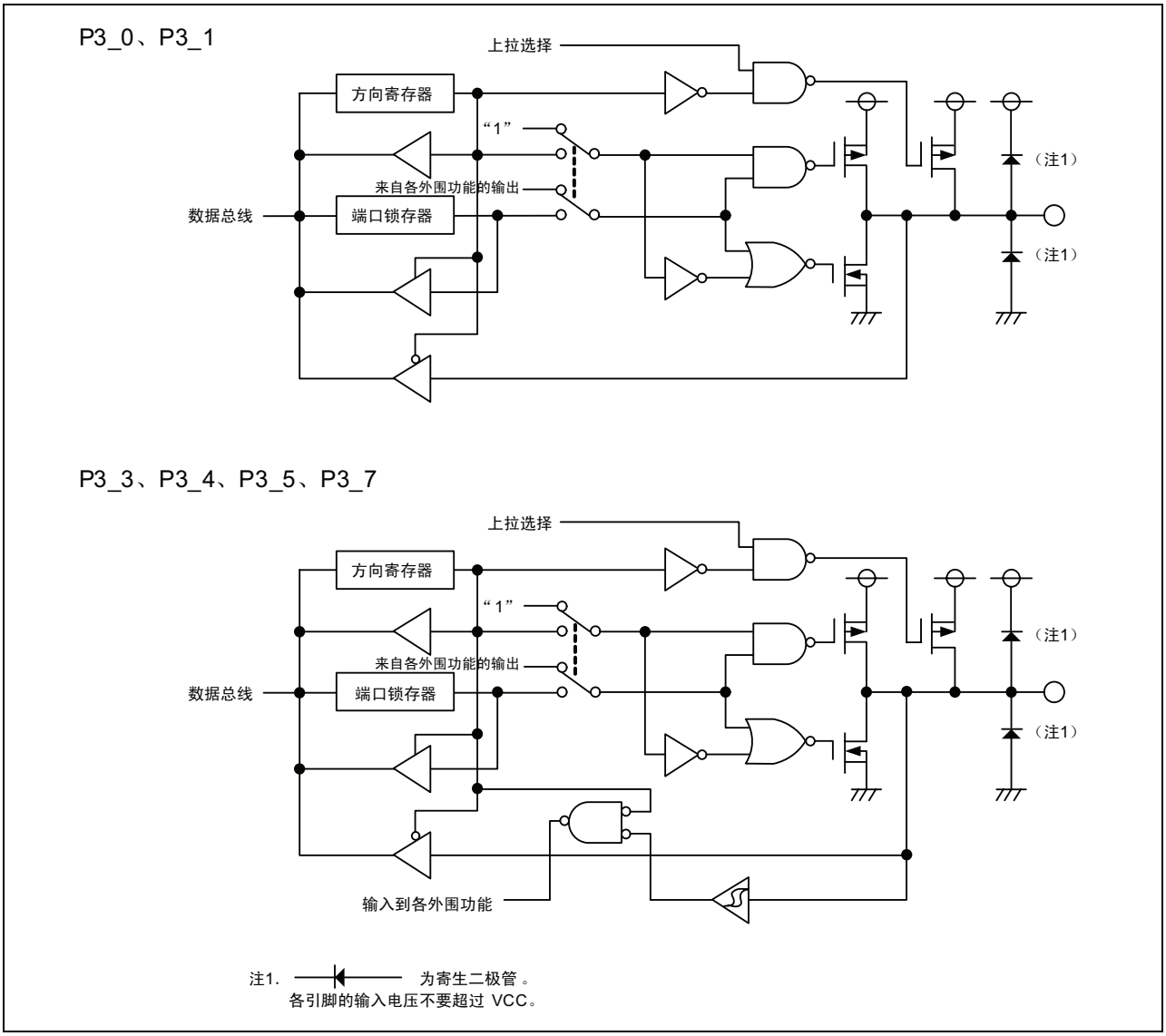
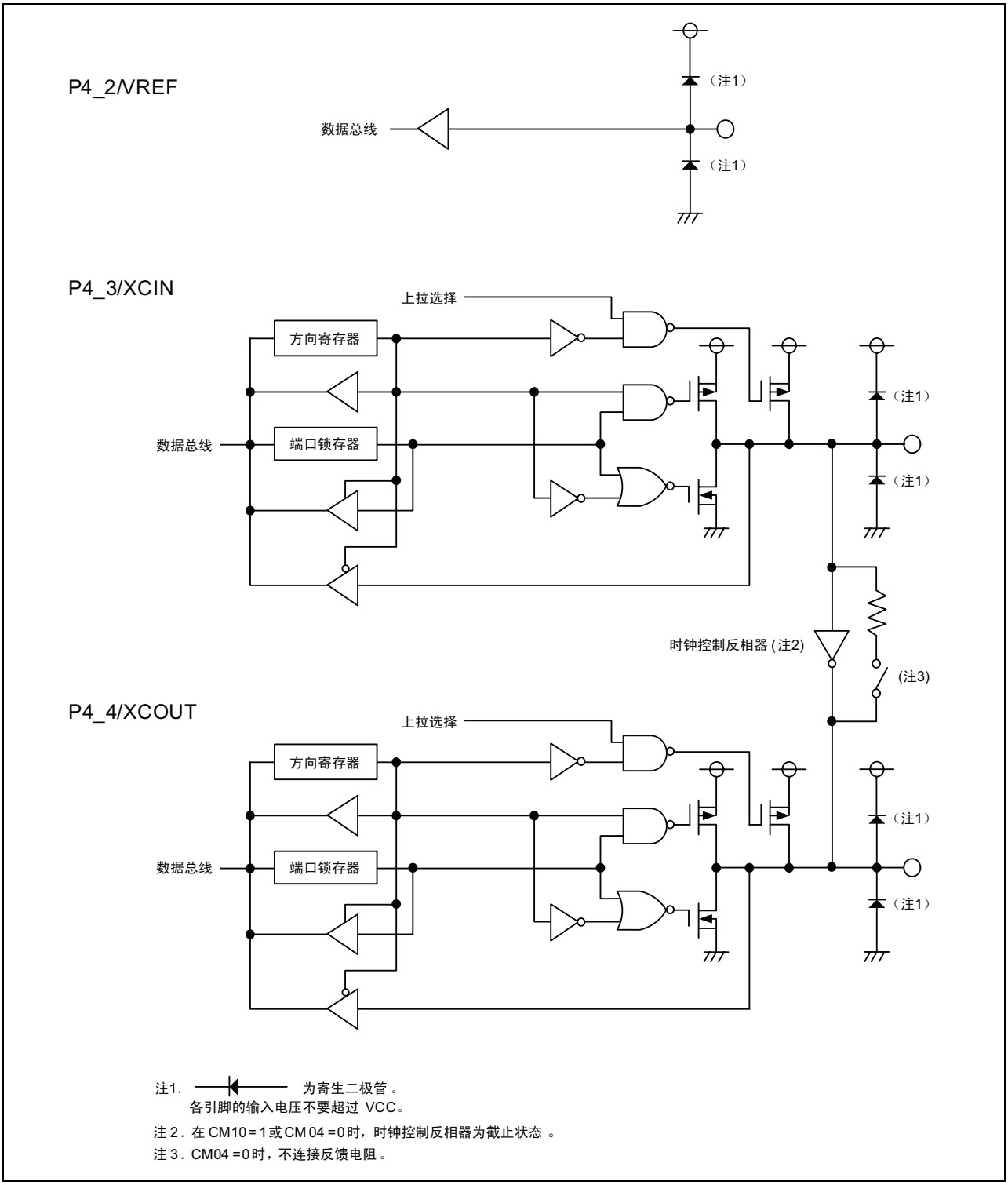


图 7.3　可编程输入/输出端口的结构（3）

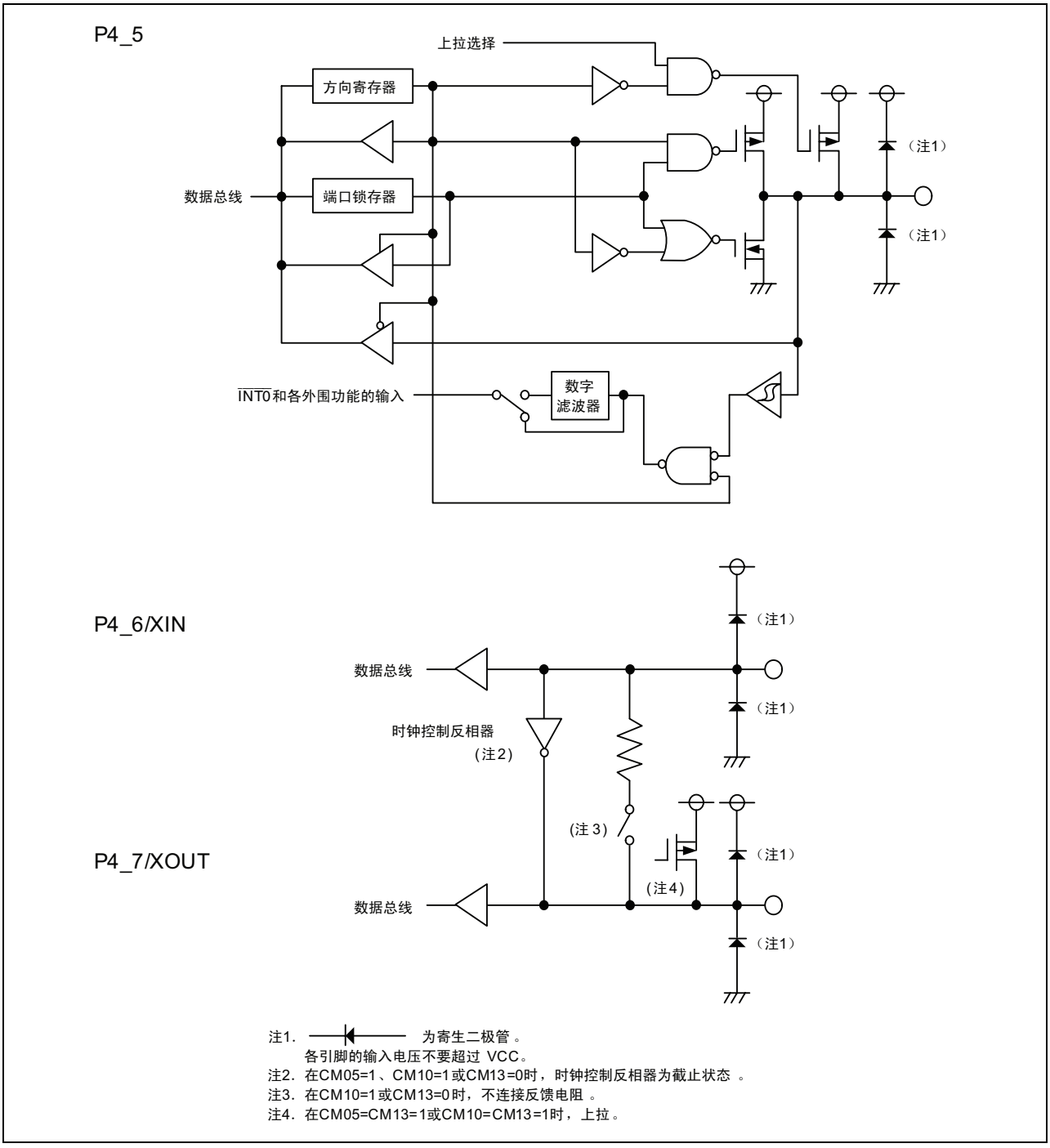


注1. ——|◀—— 为寄生二极管 。
各引脚的输入电压不要超过 VCC。

注 2．在 CM10 = 1或CM 04 = 0时，时钟控制反相器为截止状态 。

注 3．CM04 = 0时，不连接反馈电阻 。

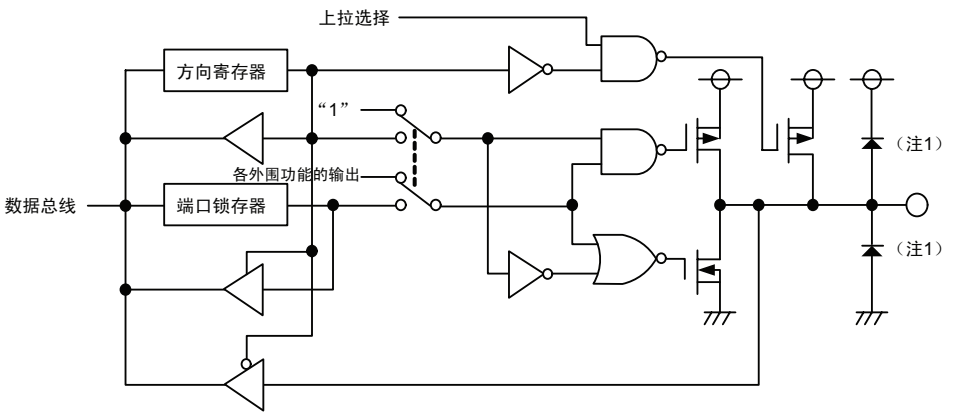
图 7.4　可编程输入/输出端口的结构（4）



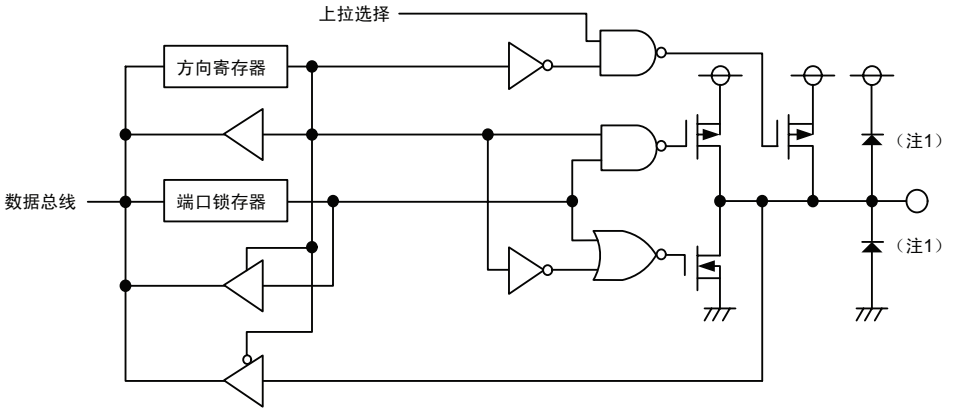
注1. ——|◄—— 为寄生二极管。
　　各引脚的输入电压不要超过 VCC。
注2. 在CM05=1、CM10=1或CM13=0时，时钟控制反相器为截止状态 。
注3. 在CM10=1或CM13=0时，不连接反馈电阻 。
注4. 在CM05=CM13=1或CM10=CM13=1时，上拉。

图 7.5　可编程输入/输出端口的结构（5）

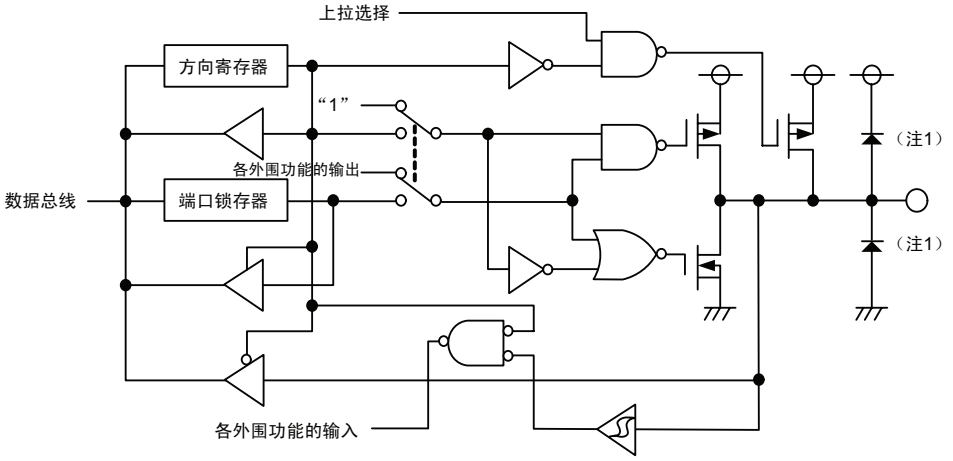
P6_0



P6_1、P6_2、P6_3、P6_4



P6_5



注1.　为寄生二极管 。
各引脚的输入电压不要超过 VCC。

图 7.6　可编程输入/输出端口的结构（6）

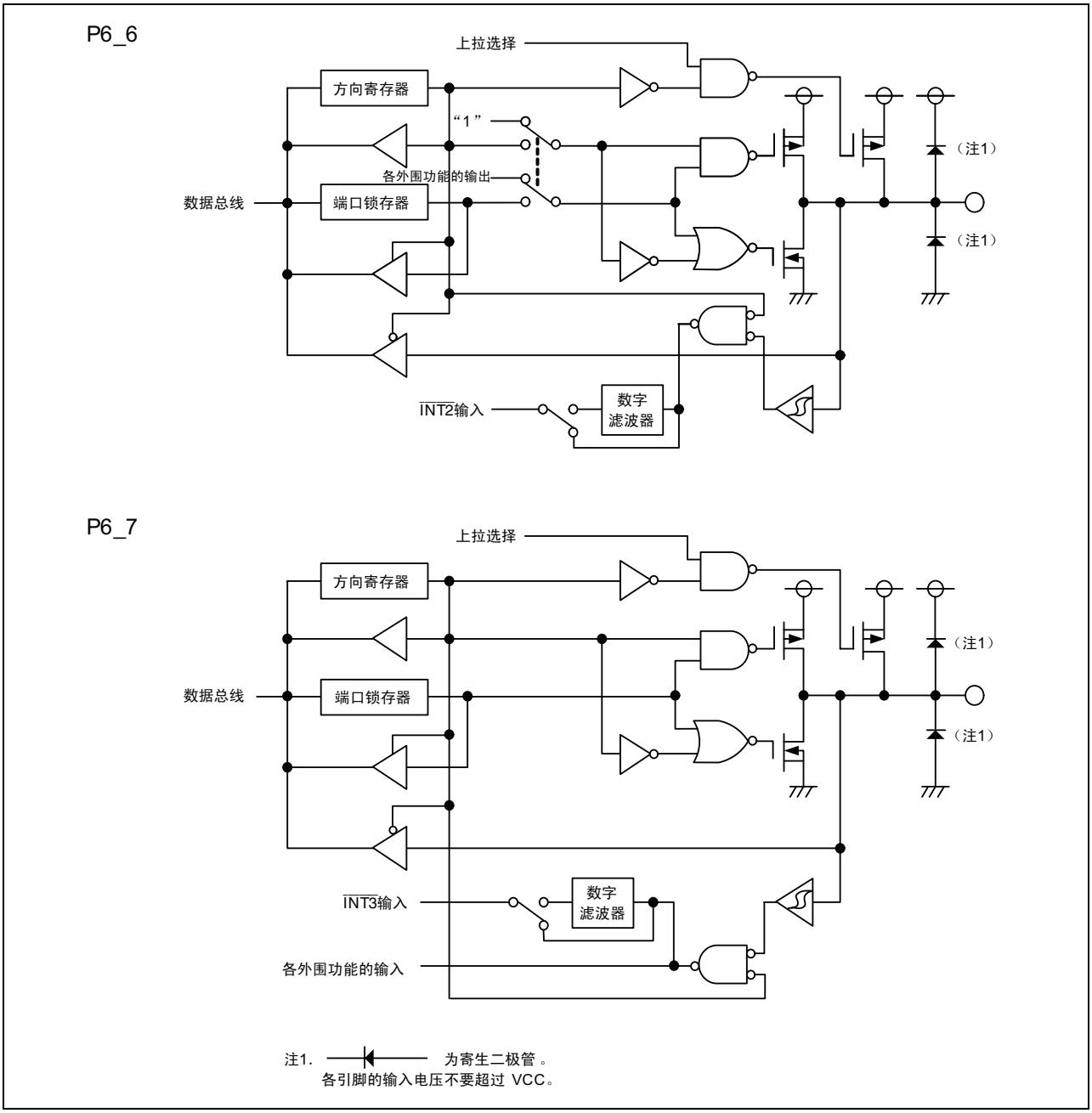


图 7.7　可编程输入/输出端口的结构（7）

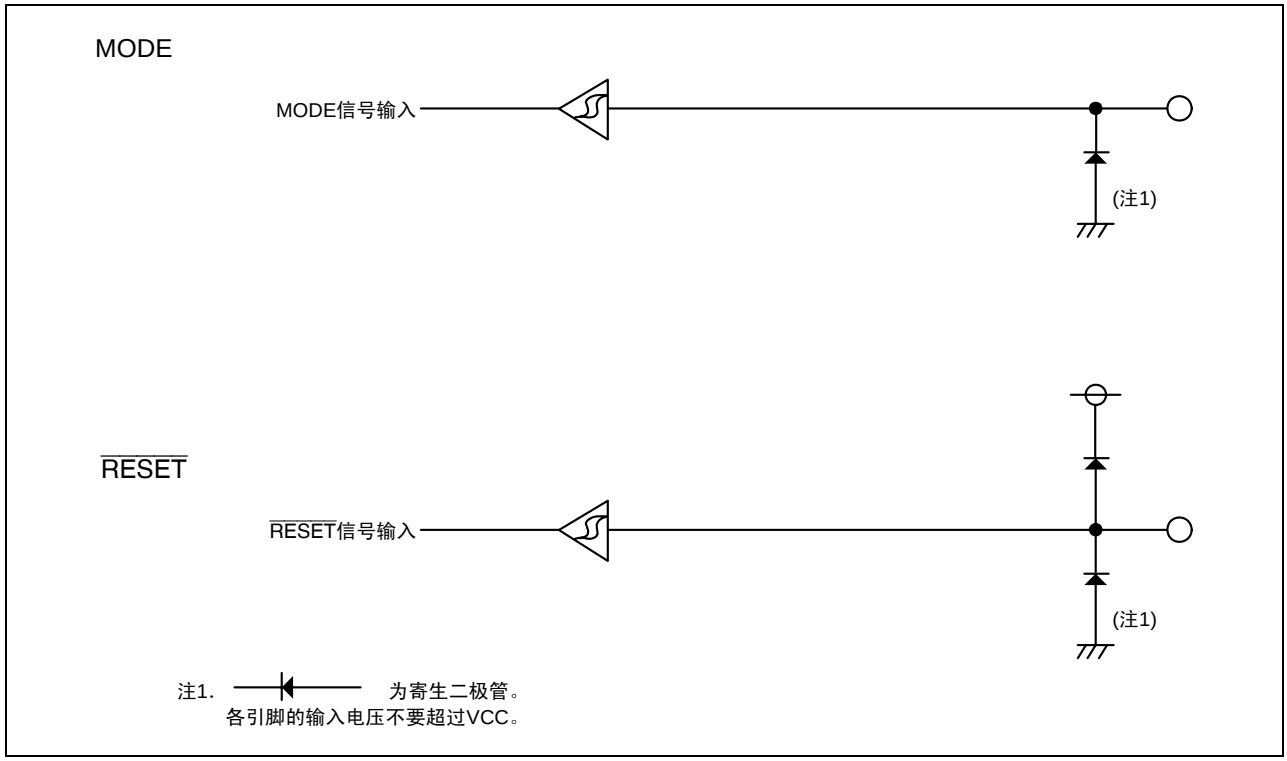

MODE
MODE信号输入
(注1)
RESET
RESET信号输入
(注1)
注1.
为寄生二极管。
各引脚的输入电压不要超过VCC。

图 7.8　引脚的结构

端口Pi方向寄存器(i=0～4、6)(注1、2)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
PD0(注3)	地址00E2h	00h
PD1	地址00E3h	00h
PD2	地址00E6h	00h
PD3	地址00E7h	00h
PD4	地址00EAh	00h
PD6	地址00EEh	00h

位符号	位名	功能	RW
PDi_0	端口Pi_0方向位	0：输入模式 （用作输入端口） 1：输出模式 （用作输出端口）	RW
PDi_1	端口Pi_1方向位		RW
PDi_2	端口Pi_2方向位		RW
PDi_3	端口Pi_3方向位		RW
PDi_4	端口Pi_4方向位		RW
PDi_5	端口Pi_5方向位		RW
PDi_6	端口Pi_6方向位		RW
PDi_7	端口Pi_7方向位		RW

注1．PD3寄存器的PD3_2、PD3_6位什么也不指定。写入PD3_2、PD3_6位时，必须写入“0”(输入模式)。读取时，该值为“0”。

注2．PD4寄存器的PD4_0～PD4_2位、PD4_6位和PD4_7位什么也不配置。写入PD4寄存器的PD4_0～PD4_2位、PD4_6位和PD4_7位时，必须写入“0”(输入模式)。读取时，该值为“0”。

注3．必须通过将PRCR寄存器的PRC2位置“1”(允许写入)后通过下一条指令写入PD0寄存器。

图 7.9　PDi 寄存器

端口Pi寄存器(i=0～4、6)(注1、2)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
P0	地址00E0h	不定
P1	地址00E1h	不定
P2	地址00E4h	不定
P3	地址00E5h	不定
P4	地址00E8h	不定
P6	地址00ECh	不定

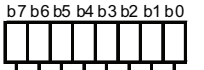
位符号	位名	功能	RW
Pi_0	端口Pi_0位	读取设定为输入模式的输入/输出端口对应的位时，能读取引脚的电平。 写入设定为输出模式的输入/输出端口对应的位时，能控制引脚的电平。 0：“L”电平 1：“H”电平	RW
Pi_1	端口Pi_1位		RW
Pi_2	端口Pi_2位		RW
Pi_3	端口Pi_3位		RW
Pi_4	端口Pi_4位		RW
Pi_5	端口Pi_5位		RW
Pi_6	端口Pi_6位		RW
Pi_7	端口Pi_7位		RW

注1. P3寄存器的P3_2、P3_6位什么也不指定。
写入P3_2、P3_6位时，必须写入“0”(“L”电平)。读取时，该值为“0”。

注2. P4寄存器的P4_0、P4_1位什么也不指定。
写入P4_0、P4_1位时，必须写入“0”(“L”电平)。读取时，该值为“0”。

图 7.10　Pi 寄存器

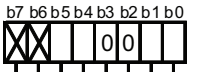
上拉控制寄存器 0



符号 PUR0	地址 地址00FCh		复位后的值 00h
位符号	位名	功能	RW
PU00	P0_0～P0_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU01	P0_4～P0_7的上拉(注1)		RW
PU02	P1_0～P1_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU03	P1_4～P1_7的上拉(注1)		RW
PU04	P2_0～P2_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU05	P2_4～P2_7的上拉(注1)		RW
PU06	P3_0、P3_1、P3_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU07	P3_4～P3_5、P3_7的上拉(注1)	0：无上拉 1：有上拉	RW

注1．该位为“1”(有上拉)且方向位为“0”(输入模式)的引脚被上拉。

上拉控制寄存器 1

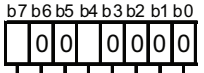


符号 PUR1	地址 00FDh番地		复位后的值 XX00XX00b
位符号	位名	功能	RW
PU10	P4_3的上拉（注1)	0：无上拉 1：有上拉	RW
PU11	P4_4、P4_5的上拉（注1)	0：无上拉 1：有上拉	RW
— (b3-b2)	保留位	必须清“0”。	RW
PU14	P6_0～P6_3的上拉(注1)	0：无上拉 1：有上拉	RW
PU15	P6_4～P6_7的上拉(注1)		RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值不定。		—

注1．该位为“1”(有上拉)且方向位为“0”(输入模式)的引脚被上拉。

图 7.11　PUR0、PUR1 寄存器

端口模式寄存器



符号 PMR	地址 地址00F8h		复位后的值 00h
位符号	位名	功能	RW
— (b3-b0)	保留位	必须清“0”。	—
U1PINSEL	端口CLK1/TXD1/RXD1切换位	0：输入/输出端口P6_5、P6_6、P6_7 1：CLK1、TXD1、RXD1	RW
— (b6-b5)	保留位	必须清“0”。	—
IICSEL	SSU/I^{2}C总线切换位	0：选择SSU功能 1：选择I^{2}C总线接口功能	RW

图 7.12　PMR 寄存器

端口P2驱动能力控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号 P2DRR	地址 地址00F4h	复位后的值 00h	
位符号	位名	功能	RW
P2DRR0	P2_0的驱动能力	进行P2输出晶体管的驱动能力设定 0：Low 1：High(注1)	RW
P2DRR1	P2_1的驱动能力		RW
P2DRR2	P2_2的驱动能力		RW
P2DRR3	P2_3的驱动能力		RW
P2DRR4	P2_4的驱动能力		RW
P2DRR5	P2_5的驱动能力		RW
P2DRR6	P2_6的驱动能力		RW
P2DRR7	P2_7的驱动能力		RW

注1．H电平输出、L电平输出都被设定为High驱动能力。

图 7.13　P2DRR 寄存器

7.4　端口的设定

端口的设定如表 7.4～表 7.47 所示。

表 7.4　端口 P0_0/AN7

寄存器	PD0	ADCON0				功能
位	PD0_0	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	1	1	1	0	A/D 转换输入（AN7）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU00位置“1”则有上拉。

表 7.5　端口 P0_1/AN6

寄存器	PD0	ADCON0				功能
位	PD0_1	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	1	1	0	0	A/D 转换输入（AN6）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU00位置“1”则有上拉。

表 7.6　端口 P0_2/AN5

寄存器	PD0	ADCON0				功能
位	PD0_2	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	1	0	1	0	A/D 转换输入（AN5）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU00位置“1”则有上拉。

表 7.7　端口 P0_3/AN4

寄存器	PD0	ADCON0				功能
位	PD0_3	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	1	0	0	0	A/D 转换输入（AN4）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU00位置“1”则有上拉。

表 7.8　端口 P0_4/AN3

寄存器	PD0	ADCON0				功能
位	PD0_4	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	0	1	1	0	A/D 转换输入（AN3）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU01位置“1”则有上拉。

表 7.9　端口 P0_5/AN2

寄存器	PD0	ADCON0				功能
位	PD0_5	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	0	1	0	0	A/D 转换输入（AN2）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU01位置“1”则有上拉。

表 7.10　端口 P0_6/AN1

寄存器	PD0	ADCON0				功能
位	PD0_6	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	0	0	1	0	A/D 转换输入（AN1）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU01位置“1”则有上拉。

表 7.11　端口 P0_7/AN0

寄存器	PD0	ADCON0				功能
位	PD0_7	CH2	CH1	CH0	ADGSEL0	
设定值	0	X	X	X	X	输入端口（注 1）
	1	X	X	X	X	输出端口
	0	0	0	0	0	A/D 转换输入（AN0）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU01位置“1”则有上拉。

表 7.12　端口 P1_0/$\overline{KI0}$

寄存器	PD1	KIEN	功能
位	PD1_0	KI0EN	
设定值	0	X	输入端口（注 1）
	1	X	输出端口
	0	1	$\overline{KI0}$ 输入

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU02位置“1”则有上拉。

表 7.13　端口 P1_1/$\overline{KI1}$

寄存器	PD1	KIEN	功能
位	PD1_1	KI1EN	
设定值	0	X	输入端口（注 1）
	1	X	输出端口
	0	1	$\overline{KI1}$ 输入

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU02位置“1”则有上拉。

表 7.14　端口 P1_2/$\overline{KI2}$

寄存器	PD1	KIEN	功能
位	PD1_2	KI2EN	
设定值	0	X	输入端口（注 1）
	1	X	输出端口
	0	1	$\overline{KI2}$ 输入

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU02位置“1”则有上拉。

表 7.15　端口 P1_3/$\overline{KI3}$

寄存器	PD1	KIEN	功能
位	PD1_3	KI3EN	
设定值	0	X	输入端口（注 1）
	1	X	输出端口
	0	1	$\overline{KI3}$ 输入

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU02位置“1”则有上拉。

表 7.16　端口 P1_4/TXD0

寄存器	PD1	U0MR			功能
位	PD1_4	SMD2	SMD1	SMD0	
设定值	0	0	0	0	输入端口（注 1）
	1	0	0	0	输出端口
	X	0	0	1	TXD0 输出（注 2）
		1	0	0	
		1	0	1	
		1	1	0	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU03位置“1”则有上拉。
注2. 如果将U0C0寄存器的NCH位置“1”，则为N通道漏极开路输出。

表 7.17　端口 P1_5/RXD0

寄存器	PD1	功能
位	PD1_5	
设定值	0	输入端口（注 1）
	1	输出端口
	0	RXD0 输入

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU03位置“1”则有上拉。

表 7.18　端口 P1_6/CLK0

寄存器	PD1	U0MR				功能
位	PD1_6	SMD2	SMD1	SMD0	CKDIR	
设定值	0	001b 以外			X	输入端口（注 1）
		X	X	X	1	
	1	001b 以外			X	输出端口
	0	X	X	X	1	CLK 0（外部时钟）输入
	X	0	0	1	0	CLK 0（内部时钟）输出

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU03位置“1”则有上拉。

表 7.19　端口 P1_7/$\overline{\text{INT1}}$

寄存器	PD1	INTEN	功能
位	PD1_7	INT1EN	
设定值	0	X	输入端口（注 1）
	1	X	输出端口
	0	1	$\overline{\text{INT1}}$ 输入

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU03位置“1”则有上拉。

表 7.20　端口 P2_0/TRDIOA0/TRDCLK

寄存器	PD2	TRDOER1	TRDFCR				TRDIORA0			功能
位	PD2_0	EA0	CMD1	CMD0	STCLK	PWM3	IOA2	IOA1	IOA0	
设定值	0	1	X	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	0	1	1	X	X	定时器模式（输入捕捉功能）
	0	X	X	X	1	1	0	0	0	外部时钟输入（TRDCLK）
	X	0	0	0	0	0	X	X	X	PWM3 模式波形输出（注 2）
	X	0	0	0	0	1	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
							0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU04位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR0位置“1”，输出驱动能力为High。

表 7.21　端口 P2_1/TRDIOB0

寄存器	PD2	TRDOER1	TRDFCR			TRDPMR	TRDIORA0			功能
位	PD2_1	EB0	CMD1	CMD0	PWM3	PWMB0	IOB2	IOB1	IOB0	
设定值	0	1	X	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	1	0	1	X	X	定时器模式（输入捕捉功能）
	X	0	1	0	X	X	X	X	X	互补 PWM 模式波形输出
			1	1						
	X	0	0	1	X	X	X	X	X	复位同步 PWM 模式波形输出
	X	0	0	0	0	X	X	X	X	PWM3 模式波形输出（注 2）
	X	0	0	0	1	1	X	X	X	PWM 模式波形输出（注 2）
	X	0	0	0	1	0	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
							0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU04位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR1位置“1”，输出驱动能力为High。

表 7.22　端口 P2_2/TRDIOC0

寄存器	PD2	TRDOER1	TRDFCR			TRDPMR	TRDIORC0			功能
位	PD2_2	EC0	CMD1	CMD0	PWM3	PWMC0	IOC2	IOC1	IOC0	
设定值	0	1	X	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	1	0	1	X	X	定时器模式（输入捕捉功能）
	X	0	1	0	X	X	X	X	X	互补 PWM 模式波形输出(注 2)
			1	1						
	X	0	0	1	X	X	X	X	X	复位同步 PWM 模式波形输出（注 2）
	X	0	0	0	1	1	X	X	X	PWM 模式波形输出（注 2）
	X	0	0	0	1	0	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
							0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU04位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR2位置“1”，输出驱动能力为High。

表 7.23　端口 P2_3/TRDIOD0

寄存器	PD2	TRDOER1	TRDFCR			TRDPMR	TRDIORC0			功能
位	PD2_3	ED0	CMD1	CMD0	PWM3	PWMD0	IOD2	IOD1	IOD0	
设定值	0	1	X	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	1	0	1	X	X	定时器模式（输入捕捉功能）
	X	0	1	0	X	X	X	X	X	互补 PWM 模式波形输出（注 2）
			1	1						
	X	0	0	1	X	X	X	X	X	复位同步 PWM 模式波形输出（注 2）
	X	0	0	0	1	1	X	X	X	PWM 模式波形输出（注 2）
	X	0	0	0	1	0	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
							0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU04位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR3位置“1”，输出驱动能力为High。

表 7.24　端口 P2_4/TRDIOA1

寄存器	PD2	TRDOER1	TRDFCR			TRDIORA1			功能
位	PD2_4	EA1	CMD1	CMD0	PWM3	IOA2	IOA1	IOA0	
设定值	0	1	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	1	1	X	X	定时器模式（输入捕捉功能）
	X	0	1	0	X	X	X	X	互补 PWM 模式波形输出（注 2）
			1	1					
	X	0	0	1	X	X	X	X	复位同步 PWM 模式波形输出（注 2）
	X	0	0	0	1	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
						0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU05位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR4位置“1”，输出驱动能力为High。

表 7.25　端口 P2_5/TRDIOB1

寄存器	PD2	TRDOER1	TRDFCR			TRDPMR	TRDIORA1			功能
位	PD2_5	EB1	CMD1	CMD0	PWM3	PWMB1	IOB2	IOB1	IOB0	
设定值	0	1	X	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	1	0	1	X	X	定时器模式（输入捕捉功能）
	X	0	1	0	X	X	X	X	X	互补 PWM 模式波形输出（注 2）
			1	1						
	X	0	0	1	X	X	X	X	X	复位同步 PWM 模式波形输出（注 2）
	X	0	0	0	1	1	X	X	X	PWM 模式波形输出（注 2）
	X	0	0	0	1	0	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
							0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU05位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR5位置“1”，输出驱动能力为High。

表 7.26　端口 P2_6/TRDIOC1

寄存器	PD2	TRDOER1	TRDFCR			TRDPMR	TRDIORC1			功能
位	PD2_6	EC1	CMD1	CMD0	PWM3	PWMC1	IOC2	IOC1	IOC0	
设定值	0	1	X	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	1	0	1	X	X	定时器模式（输入捕捉功能）
	X	0	1	0	X	X	X	X	X	互补 PWM 模式波形输出（注 2）
			1	1						
	X	0	0	1	X	X	X	X	X	复位同步 PWM 模式波形输出（注 2）
	X	0	0	0	1	1	X	X	X	PWM 模式波形输出（注 2）
	X	0	0	0	1	0	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
							0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU05位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR6位置“1”，输出驱动能力为High。

表 7.27　端口 P2_7/TRDIOD1

寄存器	PD2	TRDOER1	TRDFCR			TRDPMR	TRDIORC1			功能
位	PD2_7	ED1	CMD1	CMD0	PWM3	PWMD1	IOD2	IOD1	IOD0	
设定值	0	1	X	X	X	X	X	X	X	输入端口（注 1）
	1	1	X	X	X	X	X	X	X	输出端口（注 2）
	0	X	0	0	1	0	1	X	X	定时器模式（输入捕捉功能）
	X	0	1	0	X	X	X	X	X	互补 PWM 模式波形输出（注 2）
			1	1						
	X	0	0	1	X	X	X	X	X	复位同步 PWM 模式波形输出（注 2）
	X	0	0	0	1	1	X	X	X	PWM 模式波形输出（注 2）
	X	0	0	0	1	0	0	0	1	定时器模式波形输出（输出比较功能）（注 2）
							0	1	X	

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU05位置“1”则有上拉。
注2. 如果将P2DRR寄存器的P2DRR7位置“1”，输出驱动能力为High。

表 7.28　端口 P3_0

寄存器	PD3	功能
位	PD3_0	
设定值	0	输入端口（注 1）
	1	输出端口

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU06位置“1”则有上拉。

表 7.29　端口 P3_1/TRBO

寄存器	PD3	TRBMR		TRBIOC	功能
位	PD3_1	TMOD1	TMOD0	TOCNT	
设定值	0	0	0	X	输入端口（注 1）
	1	0	0	X	输出端口
	X	00b 以外		0	
	X	00b 以外		1	TRBO 输出

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU06位置“1”则有上拉。

表 7.30　端口 P3_3/SSI

寄存器	PD3	带片选的时钟同步串行 I/O（参照“表 16.4　通信模式和输入/输出引脚的关系”）		PMR	功能
位	PD3_3	SSI 输出控制	SSI 输入控制	IICSEL	
设定值	0	0	0	0	输入端口（注 1）
	1	0	0	0	输出端口（注 2）
	X	0	1	0	SSI 输入
	X	1	0	0	SSI 输出（注 2）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU06位置“1”则有上拉。
注2. 用作输出功能时，将SSMR2寄存器的SOOS位置“1”，则为N通道开路输出。

表 7.31　端口 P3_4/SDA/$\overline{SCS}$

寄存器	PD3	SSMR2		PMR	ICCR1	功能
位	PD3_4	CSS1	CSS0	IICSEL	ICE	
设定值	0	0	0	0	X	输入端口（注 1）
	0	0	0	X	0	
	1	0	0	0	X	输出端口（注 2）
	1	0	0	X	0	
	X	0	1	0	X	$\overline{SCS}$ 输入
	X	1	0	0	X	$\overline{SCS}$ 输出（注 2）
		1	1			
	X	X	X	1	1	SDA 输入/输出

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU07位置“1”则有上拉。
注2. 用作输出功能时，将SSMR2寄存器的CSOS位置“1”，则为N通道开路输出。

表 7.32　端口 P3_5/SCL/SSCK

寄存器	PD3	带片选的时钟同步串行 I/O（参照“表 16.4　通信模式和输入/输出引脚的关系”）		PMR	ICCR1	功能
位	PD3_5	SSCK 输出控制	SSCK 输入控制	IICSEL	ICE	
设定值	0	0	0	0	X	输入端口（注 1）
	0	0	0	X	0	
	1	0	0	0	X	输出端口（注 2）
	1	0	0	X	0	
	X	0	1	0	0	SSCK 输入
	X	1	0	0	0	SSCK 输出（注 2）
	X	1	0	1	1	SCL 输入/输出

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU07位置“1”则有上拉。
注2. 用作输出功能时，将SSMR2寄存器的SCKOS位置“1”，则为N通道开路输出。

表 7.33　端口 P3_7/SSO

寄存器	PD3	带片选的时钟同步串行 I/O（参照“表 16.4　通信模式和输入/输出引脚的关系”）		SSMR2	PMR	功能
位	PD3_7	SSO 输出控制	SSO 输入控制	SOOS	IICSEL	
设定值	0	0	0	X	0	输入端口（注 1）
	1	0	0	0	0	输出端口
	X	0	1	0	0	SSO 输入
	X	1	0	0	0	SSO 输出（CMOS 输出）
	X	1	0	1	0	SSO 输出（N 沟道漏极开路输出）

X：“0”或者“1”
注1. 如果将PUR0寄存器的PU07位置“1”则有上拉。

表 7.34　端口 P4_2/VREF

寄存器	ADCON1	功能
位	VCUT	
设定值	0	输入端口
	1	输入端口/VREF 输入

表 7.35　端口 P4_3/XCIN

寄存器	PD4	CM0	CM1		电路说明		功能
位	PD4_3	CM04	CM10	CM12	振荡缓冲器	反馈电阻	
设定值	0	0	X	X	OFF	OFF	输入端口（注 1）
	1	0	X	X	OFF	OFF	输出端口
	X	1	0	0	ON	ON	XCIN–XCOUT 振荡（内置反馈电阻有效）
	X	1	0	1	ON	OFF	XCIN–XCOUT 振荡（内置反馈电阻无效）
	X	1	1	0	OFF	OFF	XCIN–XCOUT 振荡停止
				1	OFF	ON	
	X	1	0	0	ON	OFF	外部 XCIN 输入
				1	ON	ON	

X：“0”或者“1”
注1. 如果将PUR1寄存器的PU10位置“1”则有上拉。

表 7.36　端口 P4_4/XCOUT

寄存器	PD4	CM0	CM1		电路说明		功能
位	PD4_4	CM04	CM10	CM12	振荡缓冲器	反馈电阻	
设定值	0	0	X	X	OFF	OFF	输入端口（注 1）
	1	0	X	X	OFF	OFF	输出端口
	X	1	0	0	ON	ON	XCIN–XCOUT 振荡（内置反馈电阻有效）
	X	1	0	1	ON	OFF	XCIN–XCOUT 振荡（内置反馈电阻无效）
	X	1	1	0	OFF	OFF	XCIN–XCOUT 振荡停止
				1	OFF	ON	
	X	1	0	0	ON	OFF	外部 XCIN 输入（XCIN 取反输出）（注 2）
				1	ON	ON	

X：“0”或者“1”
注1. 如果将PUR1寄存器的PU11位置“1”则有上拉。
注2. XCIN–XCOUT振荡缓冲器，通过内部降压电源工作，所以XCOUT输出电平不能直接作为CMOS电平信号使用。

表 7.37　端口 P4_5/$\overline{\text{INT0}}$

寄存器	PD4	INTEN	功能
位	PD4_5	INT0EN	
设定值	0	X	输入端口（注 1）
	1	X	输出端口
	0	1	$\overline{\text{INT0}}$ 输入

X：“0”或者“1”
注1. 如果将PUR1寄存器的PU11位置“1”则有上拉。

表 7.38　端口 P4_6/XIN

寄存器	CM1		CM0	电路说明		功能
位	CM13	CM10	CM05	振荡缓冲器	反馈电阻	
设定值	0	X	X	OFF	OFF	输入端口
	1	0	0	ON	ON	XIN–XOUT 振荡
	1	0	1	OFF	ON	外部 XIN 输入
	1	1	0	OFF	OFF	XIN–XOUT 振荡停止
	1	1	1	OFF	OFF	XIN–XOUT 振荡停止

X：“0”或者“1”

表 7.39　端口 P4_7/XOUT

寄存器	CM1		CM0	电路说明		功能
位	CM13	CM10	CM05	振荡缓冲器	反馈电阻	
设定值	0	X	X	OFF	OFF	输入端口
	1	0	0	ON	ON	XIN–XOUT 振荡
	1	0	1	OFF	ON	XOUT 为“H”上拉
	1	1	0	OFF	OFF	XIN–XOUT 振荡停止
	1	1	1	OFF	OFF	XIN–XOUT 振荡停止

X：“0”或者“1”

表 7.40　端口 P6_0/TREO

寄存器	PD6	TRECR1	功能
位	PD6_0	TOENA	
设定值	0	0	输入端口（注 1）
	1	0	输出端口
	X	1	TREO 输出

X：“0”或者“1”

注1. 如果将PUR1寄存器的PU14位置“1”则有上拉。

表 7.41　端口 P6_1

寄存器	PD6	功能
位	PD6_1	
设定值	0	输入端口（注 1）
	1	输出端口

注1. 如果将PUR1寄存器的PU14位置“1”则有上拉。

表 7.42　端口 P6_2

寄存器	PD6	功能
位	PD6_2	
设定值	0	输入端口（注 1）
	1	输出端口

注1. 如果将PUR1寄存器的PU14位置“1”则有上拉。

表 7.43　端口 P6_3

寄存器	PD6	功能
位	PD6_3	
设定值	0	输入端口（注 1）
	1	输出端口

注1. 如果将PUR1寄存器的PU14位置“1”则有上拉。

表 7.44　端口 P6_4

寄存器	PD6	功能
位	PD6_4	
设定值	0	输入端口（注 1）
	1	输出端口

注1. 注如果将PUR1寄存器的PU15位置“1”则有上拉。

表 7.45　端口 P6_5/CLK1

寄存器	PD6	PMR	U1MR				功能
位	PD6_5	U1PINSEL	SMD2	SMD1	SMD0	CKDIR	
设定值	0	X	001b 以外			X	输入端口（注 1）
		0	X	X	X	X	
		X	X	X	X	1	
	1	X	001b 以外			X	输出端口
		0	X	X	X		
		X	X	X	X	0	
	0	1	X	X	X	1	CLK1（外部时钟）输入
	X	1	0	0	1	0	CLK1（内部时钟）输出

X：“0”或者“1”

注1. 如果将PUR1寄存器的PU15位置“1”则有上拉。

表 7.46　端口 P6_6/$\overline{\text{INT2}}$/TXD1

寄存器	PD6	PMR	U1MR			U1C0	INTEN	功能
位	PD6_6	U1PINSEL	SMD2	SMD1	SMD0	NCH	INT2EN	
设定值	0	X	0	0	0	X	X	输入端口（注 1）
		0	X	X	X			
	1	X	0	0	0	X	X	输出端口
		0	X	X	X			
	0	X	X	X	X	X	1	$\overline{\text{INT2}}$ 输入
	X	1	0	0	1	0	X	TXD1 输出（COMS 输出）
			1	0	0			
			1	0	1			
			1	1	0			
	X	1	0	0	1	1	X	TXD1 输出（N 通道开路输出）
			1	0	0			
			1	0	1			
			1	1	0			

X：“0”或者“1”

注1. 如果将PUR1寄存器的PU15位置“1”则有上拉。

表 7.47　端口 P6_7/$\overline{\text{INT3}}$/RXD1

寄存器	PD6	PMR	INTEN	功能
位	PD6_7	U1PINSEL	INT3EN	
设定值	0	X	X	输入端口（注 1）
	1	X	X	输出端口
	0	X	1	$\overline{\text{INT3}}$ 输入
	0	1	X	RXD1 输入

X：“0”或者“1”

注1. 如果将PUR1寄存器的PU15位置“1”则有上拉。

7.5　未使用引脚的处理

未使用引脚的处理例子如表 7.48 所示。

表 7.48　未使用引脚的处理例子

引脚名	处理内容
端口P0～P2、P3_0、 P3_1、P3_3～P3_7、 P4_3～P4_5、P6	• 设定为输入模式，每个引脚通过电阻连接到VSS（下拉） 或者VCC（上拉）（注2） • 设定为输出模式，使引脚开路（注1、2）
端口P4_6、P4_7	通过电阻连接到VCC（上拉）（注2）
端口P4_2/VREF	连接到VCC
$\overline{\text{RESET}}$（注3）	通过电阻连接到VCC（上拉）（注2）
NC	开路

注1. 设定为输出模式，使引脚开路时，在通过程序将端口转换为输出模式前，端口为输入状态。因此，引脚的电压电平不定，在端口为输入模式期间，电源电流有可能增加。另外，考虑到噪声或者由于噪声引起的失控等使方向寄存器的内容发生变化的情况，建议通过程序定期地重新设定方向寄存器的内容，提高程序的可靠性。

注2. 必须尽量用短的布线（2cm以内）处理单片机的未使用引脚。

注3. 在使用加电复位功能时。

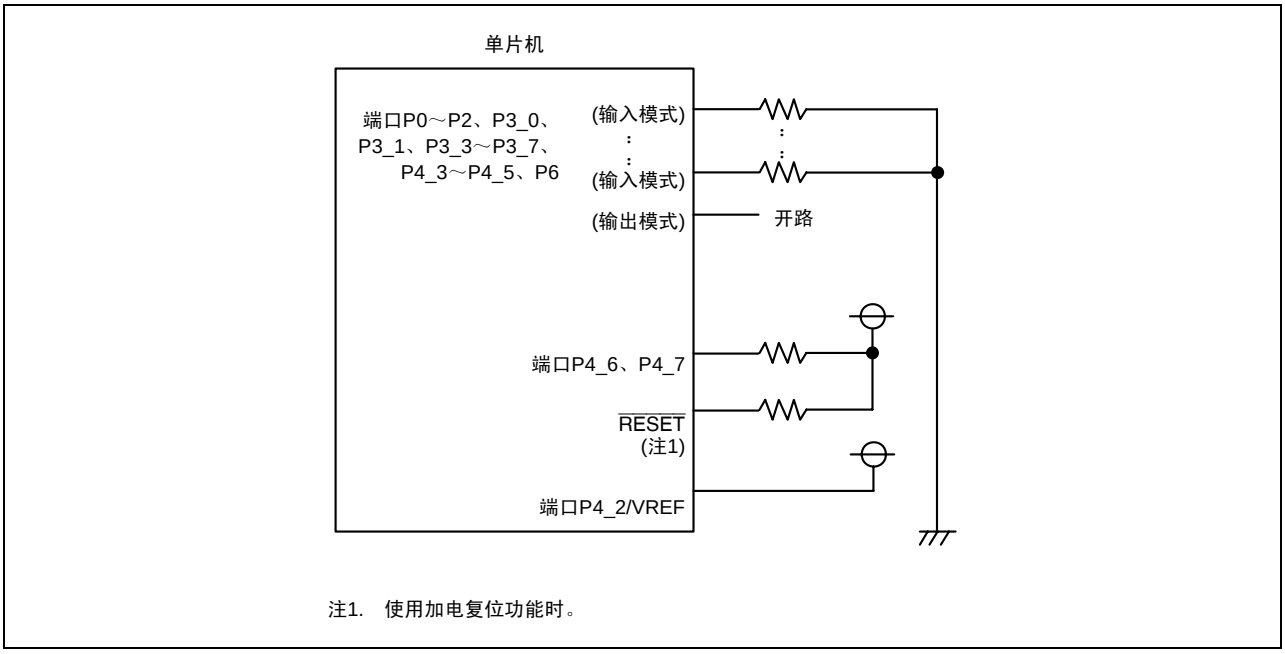


图 7.14　未使用引脚的处理例子

第8章　处理器模式

8.1　处理器模式的种类

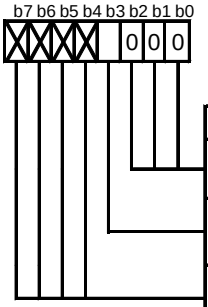
处理器模式为单芯片模式。

处理器模式的特点如表 8.1 所示，PM0 寄存器如图 8.1、PM1 寄存器如图 8.2 所示。

表 8.1　处理器模式的特点

处理器模式	存取空间	分配为输入/输出端口的引脚
单芯片模式	SFR、内部RAM、内部ROM	全部引脚为输入/输出端口或者外围功能输入/输出引脚

处理器模式寄存器0（注1）



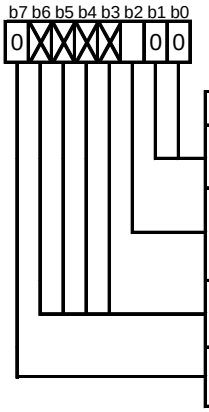
符号	地址	复位后的值
PM0	地址0004h	00h

位符号	位名	功能	RW
— （b2-b0）	保留位	必须清“0”。	RW
PM03	软件复位的位	如果将该位置“1”，单片机就被复位。 读取时，该值为“0”。	RW
— （b7-b4）	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。		—

注1．必须在将PRCR寄存器的PRC1位置“1”（允许写入）后改写PM0寄存器。

图 8.1　PM0 寄存器

处理器模式寄存器1（注1）



符号	地址	复位后的值
PM1	地址0005h	00h

位符号	位名	功能	RW
— （b1-b0）	保留位	必须清“0”。	RW
PM12	WDT中断/复位切换位	0：看门狗定时器中断 1：看门狗定时器复位 （注2）	RW
— （b6-b3）	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
— （b7）	保留位	必须清“0”。	RW

注1．必须在将PRCR寄存器的PRC1位置“1”（允许写入）后改写PM1寄存器。
注2．如果通过程序将PM12位置“1”，则为“1”（即使写入“0”也不变化）。
　　CSPR寄存器的CSPRO位为“1”（计数源保护模式有效）时，PM12位自动为“1”。

图 8.2　PM1 寄存器

第9章　　总线控制

ROM、RAM 与 SFR 存取时的总线周期不同。

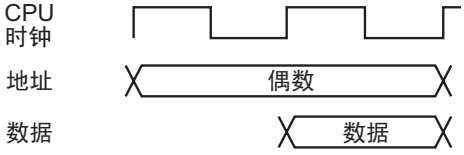
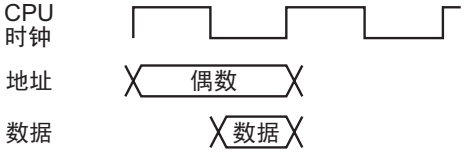
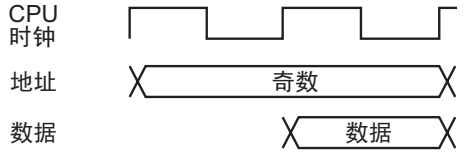
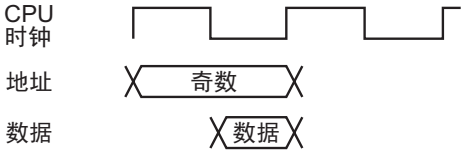
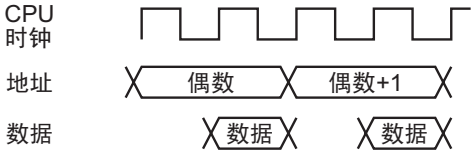
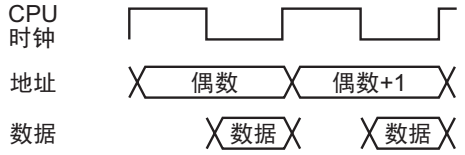
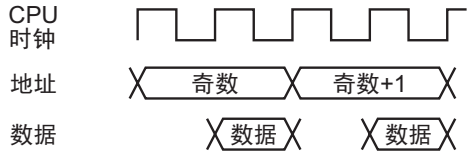
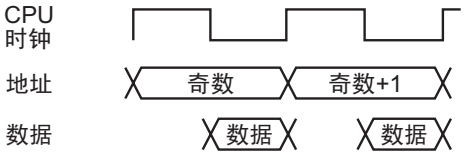
存取区的总线周期如表 9.1 所示。

ROM、RAM 和 SFR 通过 8 位总线和 CPU 连接。因此，在以字（16 位）单位存取时，以 8 位单位进行 2 次存取。存取单位和总线的运行如表 9.2 所示。

表 9.1　存取区的总线周期

存取区	总线周期
SFR	CPU时钟的2个周期
ROM/RAM	CPU时钟的1个周期

表 9.2　存取单位和总线的运行

区域	SFR、数据闪存	ROM（程序ROM）、RAM
偶数地址 字节存取		
奇数地址 字节存取		
偶数地址 字存取		
奇数地址 字存取		

不过，只有下一个 SFR 通过 16 位总线和 CPU 连接。

定时器 RD：寄存器 TRDi（i=0、1）、TRDGRAi、TRDGRBi、TRDGRCi、TRDGRDi

因此，以 16 位单位进行一次存取。总线的运行与“表 9.2　存取单位与总线的运行”的“区域：SFR、数据闪存、偶数地址字节存取”相同，一次存取 16 位数据。

第10章　时钟发生电路

时钟发生电路内置 4 个电路：

- XIN 时钟振荡电路
- XCIN 时钟振荡电路
- 低速内部振荡器（有振荡停止检测功能）
- 高速内部振荡器

时钟发生电路的概要规格如**表 10.1** 所示，时钟发生电路如**图 10.1** 所示，与时钟相关的寄存器如**图 10.2**～**图 10.8** 所示。

表 10.1　时钟发生电路的概要规格

项目	XIN时钟振荡电路	XCIN时钟振荡电路	内部振荡器	
			高速内部振荡器	低速内部振荡器
用途	• CPU的时钟源 • 外围功能的时钟源	• CPU的时钟源 • 定时器RE的时钟源	• CPU的时钟源 • 外围功能的时钟源 • XIN时钟振荡停止时的CPU和外围功能的时钟源	• CPU的时钟源 • 外围功能的时钟源 • XIN时钟振荡停止时的CPU和外围功能的时钟源
时钟频率	0～20MHz	32.768kHz	约40MHz（注4）	约125kHz
能连接的振荡器	• 陶瓷谐振器 • 晶体振荡器	• 晶体谐振器	—	—
振荡器的连接引脚	XIN、XOUT（注1）	XCIN、XCOUT（注2）	—（注1）	—（注1）
振荡开始和停止	有	有	有	有
复位后的状态	停止	停止	停止	振荡
其它	可输入外部产生的时钟（注3）	• 可输入外部产生的时钟 • 内置反馈电阻Rf。（可以选择连接/不连接）	—	—

注1.　在不使用XIN时钟振荡电路而将内部振荡器时钟用于CPU时钟时，该引脚能作为P4_6和P4_7使用。

注2.　在不使用XCIN时钟振荡电路而将XIN时钟振荡电路或者内部振荡器时钟用于CPU时钟时，该引脚能作为P4_3和P4_4使用。

注3.　在输入外部时钟时，必须将CM0寄存器的CM05位置“1”（XIN时钟停止），CM1寄存器的CM13位置“1”（XIN-XOUT引脚）。

注4.　作为CPU时钟源使用时，分频器最大频率：约20MHz。

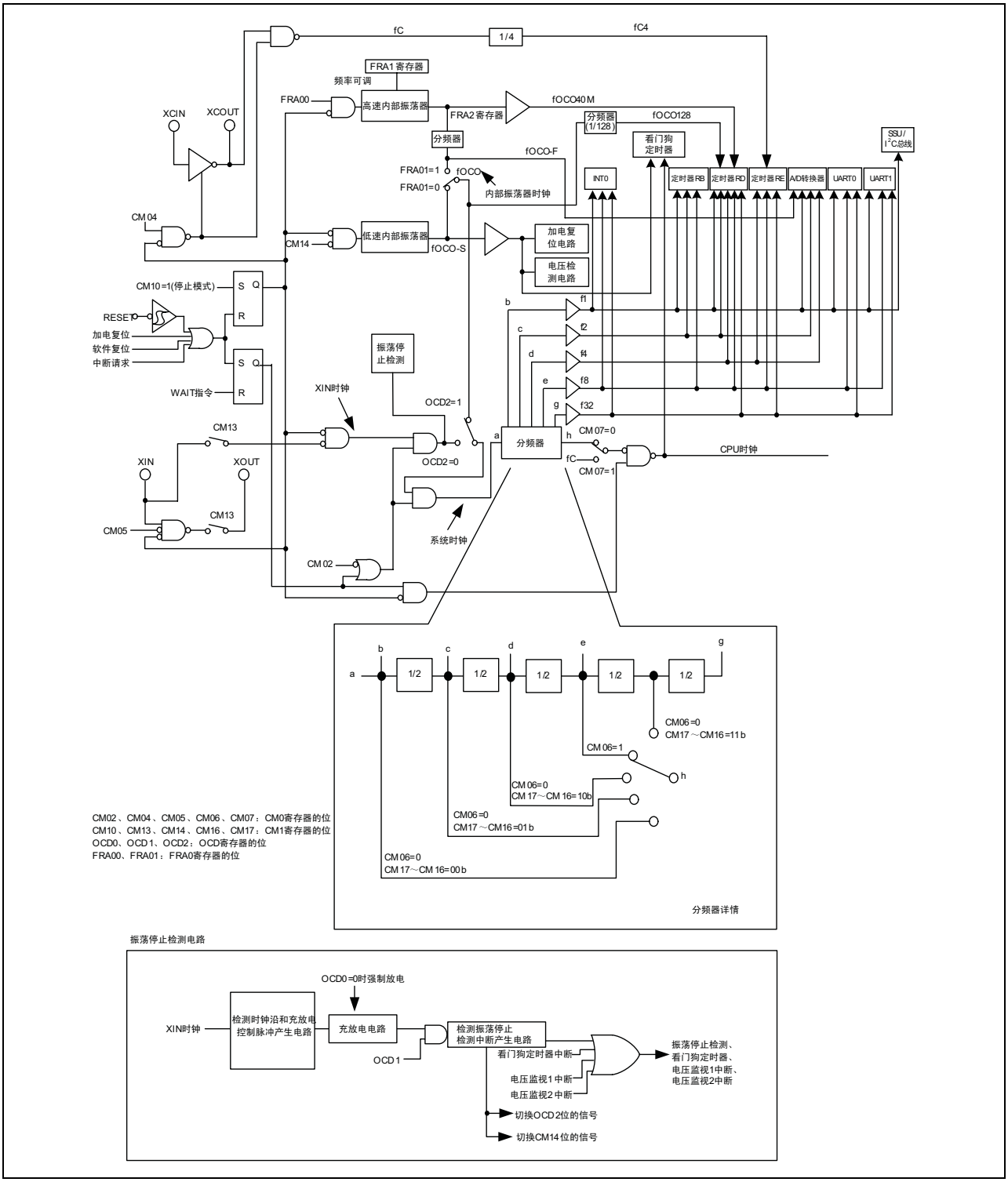
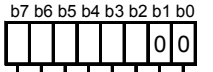

fC
1/4
fC4
FRA1寄存器
频率可调
FRA00
高速内部振荡器
fOCO40M
FRA2寄存器
分频器(1/128)
fOCO128
XCIN
XCOUT
分频器
fOCO-F
看门狗定时器
SSU/I²C总线
FRA01=1
fOCO
FRA01=0
内部振荡器时钟
INT0
定时器RB
定时器RD
定时器RE
A/D转换器
UART0
UART1
CM04
CM14
低速内部振荡器
fOCO-S
加电复位电路
电压检测电路
CM10=1(停止模式)
S
Q
R
RESET
加电复位
软件复位
中断请求
WAIT指令
振荡停止检测
XIN时钟
OCD2=1
f1
f2
f4
f8
f32
CM13
XIN
XOUT
OCD2=0
分频器
CM07=0
CM07=1
CPU时钟
CM05
系统时钟
CM02
a
b
c
d
e
f
g
h
1/2
CM06=0
CM17～CM16=11b
CM06=1
CM06=0
CM17～CM16=10b
CM06=0
CM17～CM16=01b
CM06=0
CM17～CM16=00b
分频器详情
CM02、CM04、CM05、CM06、CM07：CM0寄存器的位
CM10、CM13、CM14、CM16、CM17：CM1寄存器的位
OCD0、OCD1、OCD2：OCD寄存器的位
FRA00、FRA01：FRA0寄存器的位
振荡停止检测电路
OCD0=0时强制放电
XIN时钟
检测时钟沿和充放电控制脉冲产生电路
充放电电路
检测振荡停止检测中断产生电路
OCD1
看门狗定时器中断
电压监视1中断
电压监视2中断
振荡停止检测、看门狗定时器、电压监视1中断、电压监视2中断
切换OCD2位的信号
切换CM14位的信号

图 10.1　时钟产生电路

系统时钟控制寄存器0(注1)



符号 CM0　　地址 地址0006h　　复位后的值 01101000b

位符号	位名	功能	RW
— (b1-b0)	保留位	必须清“0”。	RW
CM02	WAIT时外围功能时钟停止位	0：等待模式时，外围功能时钟不停止 1：等待模式时，外围功能时钟停止	RW
CM03	XCIN-XCOUT驱动能力选择位(注9)	0：Low 1：High	RW
CM04	端口、XCIN-XCOUT切换位(注6)	0：输入／输出端口P4_3、P4_4 1：XCIN、XCOUT引脚(注7)	RW
CM05	XIN时钟(XIN-XOUT)停止位(注2、4)	0：振荡 1：停止(注3)	RW
CM06	系统时钟分频比选择位0(注5)	0：CM16、CM17有效 1：8分频模式	RW
CM07	CPU时钟选择位(注8)	0：系统时钟 1：XCIN时钟	RW

注1．必须在将PRCR寄存器的PRC0位置“1”(允许写入）后改写CM0寄存器。
注2．CM05位是选择高速内部振荡器模式、低速内部振荡器模式时，使XIN时钟停止的位。不能用来检测XIN时钟是否停止。如果使XIN时钟停止，则必须如下操作。
(1)对OCD寄存器的OCD1～OCD0位写入“00b”。
(2)将OCD2位置“1”（选择内部振荡器时钟）。
注3．在外部时钟输入时，只有时钟振荡缓冲器停止，时钟输入被接受。
注4．CM05位为“1”(XIN时钟停止)时，P4_6、P4_7能用作输入端口。
注5．转移到停止模式时，CM06位为“1”(8分频模式)。
注6．虽然CM04位能通过程序置“1”，但不能清“0”。
注7．使用XCIN时钟时，必须将CM04位置“1”。另外，端口P4_3、P4_4为输入端口时，不要上拉。
注8．将CM04位置“1”(XCIN-XCOUT引脚)，XCIN时钟振荡稳定后，CM07位由“0”置为“1”(XCIN时钟)。
注9．转移到停止模式时，CM03位为“1”(High)。必须在XCIN时钟振荡稳定时改写CM03位。

图 10.2　CM0 寄存器

系统时钟控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0

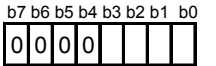
符号	地址	复位后的值
CM1	地址0007h	00100000b

位符号	位名	功能	RW
CM10	全时钟停止控制位 (注4、7、8)	0：时钟振荡 1：全时钟停止(停止模式)	RW
CM11	XIN-XOUT内置反馈电阻选择位	0：内置反馈电阻有效 1：内置反馈电阻无效	RW
CM12	XCIN-XCOUT内置反馈电阻选择位	0：内置反馈电阻有效 1：内置反馈电阻无效	RW
CM13	端口XIN-XOUT切换位 (注7、9)	0：输入端口P4_6、P4_7 1：XIN-XOUT引脚	RW
CM14	低速内部振荡器振荡停止位 (注5、6、8)	0：低速内部振荡器振荡 1：低速内部振荡器停止	RW
CM15	XIN-XOUT驱动能力选择位 (注2)	0：LOW 1：HIGH	RW
CM16	系统时钟分频比 选择位1(注3)	b7 b6 0 0：无分频模式 0 1：2分频模式 1 0：4分频模式 1 1：16分频模式	RW
CM17			RW

注1．必须在将PRCR寄存器的PRC0位置“1”(允许写入）后，改写CM1寄存器。
注2．转移到停止模式时，CM15位为“1”(驱动能力HIGH)。
注3．CM06位为“0”(CM16、CM17位有效)时，CM16～CM17位有效。
注4．CM10位为“1”(停止模式)时，内置反馈电阻无效。
注5．CM14位在OCD2位为“0”(选择XIN时钟)时，为“1”(低速内部振荡器停止)。将OCD2位置“1”(选择内部振荡器时钟)时，CM14位为“0”(低速内部振荡器振荡)。即使写入“1”也不变化。
注6．使用电压监视1中断、电压监视2中断时(使用数字滤波器时)，将CM14位清“0”(低速内部振荡器振荡)。
注7．CM10位为“1”(停止模式)时，CM13位为“1”(XIN-XOUT引脚)时，XOUT(P4_7)引脚为“H”电平。
CM13位为“0”(输入端口P4_6、P4_7)时，P4_7(XOUT)为输入状态。
注8．计数源保护模式有效时，(参照“13.2　计数源保护模式有效时”)，即使写CM10、CM14位也不变化。
注9．一旦通过程序将CM13位置“1”，就不会为“0”。

图 10.3　CM1 寄存器

振荡停止检测寄存器(注1)



符号 OCD	地址 地址000Ch	复位后的值 00000100b	
位符号	位名	功能	RW
OCD0	振荡停止检测有效位 (注7)	0：振荡停止检测功能无效(注2) 1：振荡停止检测功能有效	RW
OCD1	振荡停止检测中断允许位	0：禁止(注2) 1：允许	RW
OCD2	系统时钟选择位 (注4)	0：选择XIN时钟(注7) 1：选择内部振荡器时 (注3)	RW
OCD3	时钟监视位 (注5、6)	0：XIN时钟振荡 1：XIN时钟停止	RO
— (b7-b4)	保留位	必须清“0”。	RW

注1．必须在将PRCR寄存器的PRC0位置“1”(允许写入)后，改写OCD寄存器。
注2．转换到停止模式、高速内部振荡器模式、低速内部振荡器模式(XIN时钟停止)前必须对OCD1～OCD0位写入“00b”。
注3．将OCD2位置“1”(选择内部振荡器时钟)时，CM14位为“0”(低速内部振荡器振荡)。
注4．如果OCD1～OCD0位为“11b”时检测到XIN时钟振荡停止，OCD2位自动切换为“1”(选择内部振荡器时钟)。另外，在OCD3位为“1”(XIN时钟停止)时，即使将OCD2位清“0”(选择XIN时钟)也不变化。
注5．OCD3位在OCD0位为“1”(振荡停止检测功能有效)时有效。
注6．OCD1～OCD0位为“00b”时，OCD3位为“0”(XIN时钟振荡)，并且不变化。
注7．振荡停止检测后，XIN时钟再次振荡的切换步骤，参照“图10.15　从低速内部振荡器切换到XIN时钟的步骤”。

图 10.4　OCD 寄存器

高速内部振荡器控制寄存器0(注1)

b7 b6 b5 b4 b3 b2 b1 b0

0	0	0	0	0	0		

符号 FRA0　　地址 地址0023h　　复位后的值 00h

位符号	位名	功能	RW
FRA00	高速内部振荡器允许位	0：高速内部振荡器停止 1：高速内部振荡器振荡	RW
FRA01	高速内部振荡器选择位(注2)	0：选择低速内部振荡器　(注3) 1：选择高速内部振荡器	RW
— (b7-b2)	保留位	必须清“0”。	RW

注1．必须在将PRCR寄存器的PRC0位置“1”(允许写入)后，改写FRA0寄存器。

注2．FRA01位为以下条件时，必须变更。

- FRA00=1(高速内部振荡器振荡)
- CM1寄存器的CM14=0(低速内部振荡器振荡)
- FRA2寄存器的FRA22～FRA20位为

VCC=3.0V～5.5V时可设定全分频模式　　“000b”～“111b”

VCC=2.7V～5.5V时为4分频以上的分频比　　“010b”～“111b”(4分频模式以上)

VCC=2.2V～5.5V时为8分频以上的分频比　　“110b”～“111b”(8分频模式以上)

注3．将FRA01位清“0”(选择低速内部振荡器)时，不要同时将FRA00位清“0”(高速内部振荡器停止)。必须将FRA01位清“0”后，将FRA00位清“0”。

高速内部振荡器控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号 FRA1　　地址 地址0024h　　复位后的值 出厂值

功能	RW
可通过位0～7调整高速内部振荡器的频率。 高速内部振荡器的频率=40 MHz (FRA1寄存器=出厂值) 减少FRA1寄存器的值(最小值：00h)时，频率升高。 增加FRA1寄存器的值(最大值：FFh)时，频率降低。	RW

图 10.5　FRA0、FRA1 寄存器

高速内部振荡器控制寄存器2(注1)

b7 b6 b5 b4 b3 b2 b1 b0
0 0 0 0 0

符号 FRA2	地址 地址0025h		复位后的值 00h
位符号	位名	功能	RW
FRA20	高速内部振荡器频率切换位	选择分频比 选择高速内部振荡器时钟的分频比。 b2 b1 b0 0 0 0：2分频模式 0 0 1：3分频模式 0 1 0：4分频模式 0 1 1：5分频模式 1 0 0：6分频模式 1 0 1：7分频模式 1 1 0：8分频模式 1 1 1：9分频模式	RW
FRA21			RW
FRA22			RW
— (b7-b3)	保留位		RW

注1．必须将PRCR寄存器的PRC0位置“1”(允许写入)后，改写FRA2寄存器。

高速内部振荡器控制寄存器4

b7 b6 b5 b4 b3 b2 b1 b0

符号 FRA4	地址 地址0029h	复位后的值 出厂值
功能		RW
存储VCC=2.7～5.5V时的频率校正数据。(和复位后的FRA1寄存器的值相同) 通过将该值传送给FRA1寄存器，能对应电压条件做出最佳的校正。		RO

图 10.6　FRA2、FRA4 寄存器

时钟预定标器复位标志

b7 b6 b5 b4 b3 b2 b1 b0

0 0 0 0 0 0 0

符号 CPSRF　　地址 地址0028h　　复位后的值 00h

位符号	位名	功能	RW
— (b6-b0)	保留位	必须清“0”。	RW
CPSR	时钟预定标器复位标志(注1)	将这个位置“1”时，时钟预定标器被初始化 (读取时，该值为“0”)	RW

注1．仅在把XCIN时钟选择为CPU时钟时，必须写入“1”。

图 10.7　CPSRF 寄存器

电压检测寄存器2(注1)

b7 b6 b5 b4 b3 b2 b1 b0

0 0 0 0

符号 VCA2　　地址 地址0032h

复位后的值(注5)

OFS寄存器的LVD0ON位为“1”且硬件复位　　：00h

加电复位、电压监视0复位、或OFS寄存器的LVD0ON位为“0”且硬件复位　　：00100000b

位符号	位名	功能	RW
VCA20	内部电压低功耗允许位(注6)	0：禁止低功耗 1：允许低功耗	RW
— (b4-b1)	保留位	必须清“0”	RW
VCA25	电压检测0允许位(注2)	0：电压检测0电路无效 1：电压检测0电路有效	RW
VCA26	电压检测1允许位(注3)	0：电压检测1电路无效 1：电压检测1电路有效	RW
VCA27	电压检测2允许位(注4)	0：电压检测2电路无效 1：电压检测2电路有效	RW

注1．必须在将PRCR寄存器的PRC3位置“1”(允许写入)后，才能改写VCA2寄存器。
注2．使用电压监视0复位时，必须将VCA25位置“1”。VCA25位由“0”置“1”后，经过td(E-A)检测电路才开始工作。
注3．使用电压监视1中断/复位时，或在使用VW1C寄存器的VW1C3位时，必须将VCA26位置“1”。
VCA26位由“0”置“1”后，经过td(E-A)检测电路才开始工作。
注4．使用电压监视2中断/复位时，或在使用VCA1寄存器的VCA13位时，必须将VCA27位置“1”。
VCA27位由“0”置“1”后，经过td(E-A)检测电路才开始工作。
注5．在软件复位、看门狗定时器复位、电压监视1复位、电压监视2复位时不变化。
注6．仅在FRA0寄存器的FRA00位为“0”(高速内部振荡器停止)时有效。参照“10.5.2.5　内部电源的功耗降低”。

图 10.8　VCA2 寄存器

以下说明由时钟发生电路生成的时钟。

10.1　XIN 时钟

它是 XIN 时钟振荡电路提供的时钟，为 CPU 时钟和外围功能时钟的时钟源。XIN 时钟振荡电路通过在 XIN-XOUT 引脚之间连接谐振器构成振荡电路。XIN 时钟振荡电路内置反馈电阻，为了在停止模式时降低功耗，将反馈电阻从振荡电路分离。对于 XIN 时钟振荡电路，也能将外部生成的时钟输入到 XIN 引脚。

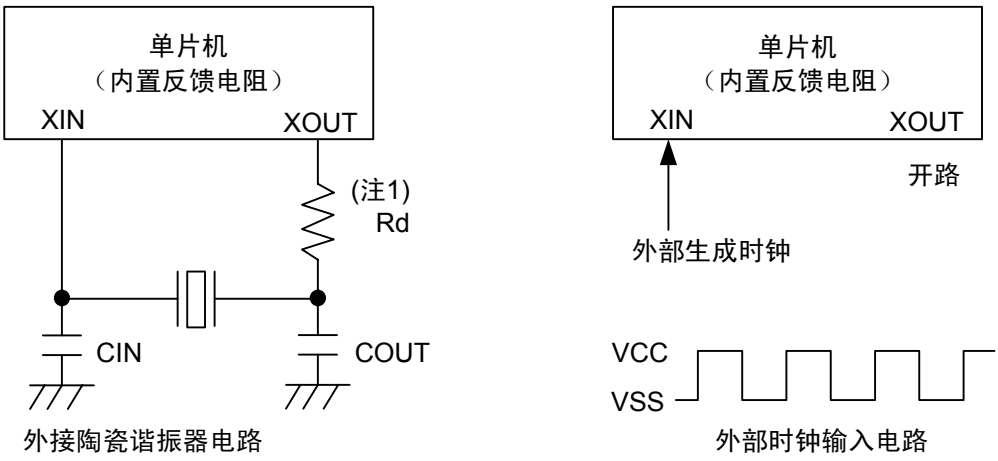
XIN 时钟的连接电路例子如图 10.9 所示。

在复位中和在复位后，XIN 时钟停止。

如果在将 CM1 寄存器的 CM13 位置“1”（XIN-XOUT 引脚）后，将 CM0 寄存器的 CM05 位清“0”（XIN 时钟振荡），XIN 时钟就开始振荡。如果在 XIN 时钟振荡稳定后，将 OCD 寄存器的 OCD2 位清“0”（选择 XIN 时钟），XIN 时钟就成为 CPU 的时钟源。

在将 OCD2 位置“1”（选择内部振荡器时钟）使用时，如果将 CM0 寄存器的 CM05 位置“1”（XIN 时钟停止），就能降低功耗。另外，在将外部生成的时钟输入到 XIN 引脚时，即使将 CM05 位置“1”，XIN 时钟也不停止，因此，必要时需从外部停止时钟。

在停止模式时，包括 XIN 时钟在内的全部时钟都停止。详细内容请参照“10.5　功率控制”。



注1. 必须在必要的位置加入阻尼电阻。电阻值因振荡器和振荡驱动能力而异，所以必须设定振荡器厂商的推荐值。开始振荡时是HIGH驱动，如果必须切换振荡驱动能力就必须在振荡稳定后进行。如果使用LOW振荡驱动能力，就必须在LOW的状态下确认振荡是否稳定。另外如果振荡器厂商要求在外部增加反馈电阻，就必须按照批示在XIN、XOUT之间增加反馈电阻。

图 10.9　XIN 时钟的连接电路例子

10.2　内部振荡器时钟

它是内部振荡器提供的时钟，内部振荡器有高速内部振荡器和低速内部振荡器。由 FRA0 寄存器的 FRA01 位选择的内部振荡器的时钟为内部振荡器时钟。

10.2.1　低速内部振荡器时钟

由低速内部振荡器生成的时钟成为 CPU 时钟、外围功能时钟、fOCO、fOCO-S 的时钟源。

在复位后，由低速内部振荡器生成的内部振荡器时钟的 8 分频成为 CPU 时钟。

另外，如果 OCD 寄存器的 OCD1～OCD0 位为“11b”，就在 XIN 时钟停止时低速内部振荡器自动开始运行，供给时钟。

由于低速内部振荡器的频率根据电源电压和工作环境温度变化很大，因此在设计应用产品时必须对频率变化留有充分的容限。

10.2.2　高速内部振荡器时钟

由高速内部振荡器生成的时钟成为 CPU 时钟、外围功能时钟、fOCO、fOCO-F、fOCO40M 的时钟源。

作为 CPU 时钟、外围时钟、fOCO、fOCO-F 的时钟源使用时，必须通过 FRA2 寄存器的 FRA20～FRA22 位，做以下设定。

- VCC=3.0V～5.5V时，可设定全部分频模式“000b”～“111b”
- VCC=2.7V～5.5V时，4分频以上的分频比“010b”～“111b”（4分频模式以上）

由高速内部振荡器生成的内部振荡器时钟在复位后停止。如果将 FRA0 寄存器的 FRA00 位置“1”（高速内部振荡器振荡），就开始振荡，并且能使用 FRA1 寄存器和 FRA2 寄存器调整频率。

另外，FRA4 寄存器存储了对应以下电源电压范围的频率校正数据。使用对应电压范围的校正值时，必须将 FRA4 的校正值传送到 FRA1 寄存器。

- FRA4 寄存器：存储对应 VCC=2.7V～5.5V 的频率校正数据。
  （与复位后的 FRA1 的值相同。）

FRA1 寄存器的各位的频率调整量有偏异，所以必须变化各位进行调整。

10.3　XCIN 时钟

它是 XCIN 时钟振荡电路提供的时钟，为 CPU 时钟和定时器 RE 的时钟源。XCIN 时钟振荡电路通过在 XCIN-XCOUT 引脚之间连接谐振器构成振荡电路。XCIN 时钟振荡电路内置反馈电阻，为了在停止模式时降低功耗，将反馈电阻从振荡电路分离。对于 XCIN 时钟振荡电路，也能将外部生成的时钟输入到 XCIN 引脚。

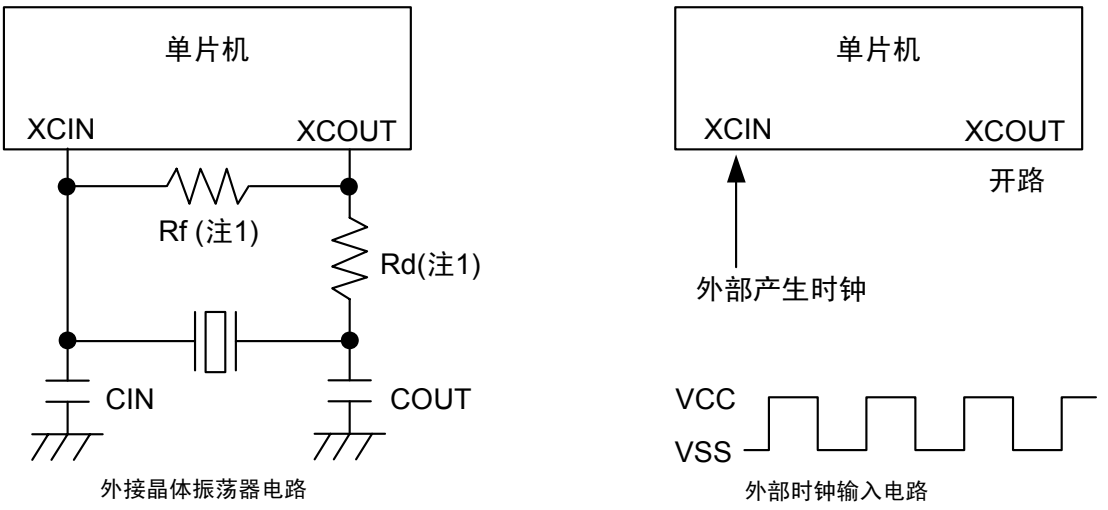
XCIN 时钟的连接电路例子如图 10.10 所示。

在复位中和在复位后，XCIN 时钟停止。

如果在将 CM0 寄存器的 CM04 位置“1”（XCIN-XCOUT 引脚）后，XCIN 时钟就开始振荡。如果在 XCIN 时钟振荡稳定后，将 CM0 寄存器的 CM07 位置“1”（选择 XCIN 时钟），XCIN 时钟就成为 CPU 的时钟源。在外部时钟输入 XCIN 时，也请将 CM0 寄存器的 CM04 位设置为“1”（XCIN-XCOUT 引脚）。这时请将 XCOUT 引脚断开。

该微型计算机内置了反馈电阻，可以由 CM1 寄存器的 CM12 位切换内置电阻的有效/无效。

在停止模式时，包括 XCIN 时钟在内的全部时钟都停止。详细内容参照“10.5　功率控制”。



注1．请在必要位置插入阻尼电阻和反馈电阻。电阻值因振荡器和振荡驱动能力而异，所以必须设定振荡器厂商推荐的值。
如果采用LOW振荡驱动能力，即使在LOW状态下也要确认振荡是否稳定。另外，如果振荡器厂商要求在外部增加反馈电阻时，就必须按照指示在XCIN、XCOUT之间，增加反馈电阻。

图 10.10　XCIN 时钟的连接电路例子

10.4　CPU 时钟和外围功能时钟

有使 CPU 运行的 CPU 时钟和使外围功能运行的时钟（请参照“**图 10.1　时钟产生电路**”）。

10.4.1　系统时钟

系统时钟是 CPU 时钟和外围功能时钟的时钟源，能选择 XIN 时钟或者内部振荡器时钟。

10.4.2　CPU 时钟

CPU 时钟是 CPU 和看门狗定时器的运行时钟。

CM0 寄存器的 CM07 位是“0”（系统时钟）时，对系统时钟进行 1 分频（不分频）或者 2、4、8、16 分频后的时钟成为 CPU 时钟。能通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM16～CM17 位选择分频。

CM0 寄存器的 CM07 位是“1”（XCIN 时钟）时，XCIN 时钟成为 CPU 时钟。

另外，必须在 XCIN 时钟振荡安定时使用 XCIN 时钟。

在复位后，低速内部振荡器时钟的 8 分频成为 CPU 时钟。

另外，转移到停止模式时，CM06 位变为“1”（8 分频模式）。

10.4.3　外围功能时钟（f1、f2、f4、f8、f32）

它是外围功能的运行时钟。

fi(i=1、2、4、8、32)是对系统时钟进行 i 分频后的时钟，用于定时器 RB、定时器 RD、定时器 RE、串行接口和 A/D 转换器。

如果在 CM0 寄存器的 CM02 位置“1”（在等待模式时，停止外围功能时钟)后执行 WAIT 指令，fi 就停止。

10.4.4　fOCO

它是外围功能的运行时钟。

fOCO 是和内部振荡器时钟相同频率的时钟。在执行 WAIT 指令时，fOCO 不停止。

10.4.5　fOCO40M

它是定时器 RD 的计数源。

fOCO40M 是由高速内部振荡器生成的时钟。如果将 FRA00 位置“1”，就供给 fOCO40M。

在执行 WAIT 指令时，fOCO40M 不停止。

该时钟能够在电源电压 VCC=3.0～5.5V 的范围内使用。

10.4.6　fOCO-F

是 A/D 转换器的计数源。

fOCO-F 是由高速内部振荡器生成的时钟。如果将 FRA00 位置“1”，就供给 fOCO-F。

在执行 WAIT 指令时，fOCO-F 不停止。

10.4.7　fOCO-S

它是看门狗定时器和电压检测电路的运行时钟。

fOCO-S 是由低速内部振荡器产生的时钟。如果将 CM14 位清“0”（低速内部振荡器振荡），就供给 fOCO-S。

在执行 WAIT 指令时或者在看门狗定时器的计数源保护模式时，fOCO-S 不停止。

10.4.8　fOCO128

它是将 fOCO 时钟 128 分频后的时钟。

它是用于定时器 RD 的 0 通道的捕捉信号。

10.4.9　fC4、fC32

fC4、fC32 用于定时器 RE。

并且，fC4、fC32 必须在 XCIN 时钟振荡稳定时使用。

10.5　功率控制

功率控制有 3 种模式。为了方便起见，在此将除了等待模式和停止模式以外的状态称为标准运行模式。

10.5.1　标准运行模式

标准运行模式又分为 4 种模式。

在标准运行模式，由于供给 CPU 时钟和外围功能时钟，因此 CPU 和外围功能都运行。通过控制 CPU 时钟的频率进行功率控制。CPU 时钟的频率越高处理能力就越强，频率越低功耗就越小。另外，如果使不需要的振荡电路停止，功耗就更小。

在转换 CPU 时钟的时钟源时，转换后的时钟需要稳定振荡。在转换后的时钟为 XIN 时钟或 XCIN 时钟时，必须在通过程序取得振荡稳定的等待时间后转移。

表 10.2　时钟相关位的设定和模式

模式		OCD 寄存器	CM1寄存器			CM0寄存器				FRA0寄存器	
		OCD2	CM17、CM16	CM14	CM13	CM07	CM06	CM05	CM04	FRA01	FRA00
高速时钟模式	无分频	0	00b	—	1	0	0	0	—	—	—
	2分频	0	01b	—	1	0	0	0	—	—	—
	4分频	0	10b		1	0	0	0	—	—	—
	8分频	0	—	—	1	0	1	0	—	—	—
	16分频	0	11b	—	1	0	0	0	—	—	—
低速时钟模式	无分频	—	—	—	—	1	—	—	1	—	—
高速内部振荡器模式（注）	无分频	1	00b	—	—	0	0	—	—	1	1
	2分频	1	01b	—	—	0	0	—	—	1	1
	4分频	1	10b	—	—	0	0	—	—	1	1
	8分频	1	—	—	—	0	1	—	—	1	1
	16分频	1	11b	—	—	0	0	—	—	1	1
低速内部振荡器模式	无分频	1	00b	0	—	0	0	—	—	0	—
	2分频	1	01b	0	—	0	0	—	—	0	—
	4分频	1	10b	0	—	0	0	—	—	0	—
	8分频	1	—	0	—	0	1	—	—	0	—
	16分频	1	11b	0	—	0	0	—	—	0	—

—：“0”和“1”都没有影响

10.5.1.1　高速时钟模式

XIN 时钟的 1 分频（不分频）、2 分频、4 分频、8 分频或 16 分频为 CPU 时钟。转换到高速内部振荡器模式、低速内部振荡器模式时，必须将 CM06 位设为“1”（8 分频模式）。在 CM14 位为“0”（低速内部振荡器振荡）或者 FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡）时，fOCO 能用于定时器 RA。

另外，RAF00 位为“1”时，fOCO40M 能用于定时器 RD。

在 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于看门狗定时器和电压检测电路。

10.5.1.2　低速时钟模式

XCIN 时钟 1 分频（不分频）为 CPU 时钟。

在该模式下，使 XIN 时钟和高速内部振荡器停止，将 FMR4 寄存器的 FMR47 位设为“1”（快速擦写存储器低消耗电流读模式），能够进行低消耗运行。

另外，FRA00 位为“1”时，fOCO40M 能用于定时器 RD。

CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于看门狗定时器和电压检测电路。

另外，从该模式进入等待模式时，通过将 VCA2 寄存器的 VCA20 位置“1”（允许内部电源低功耗），能够将等待模式中的电流功耗降的更低。

10.5.1.3　高速内部振荡器模式

FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡）时或 FRA0 寄存器的 FRA01 位为“1”时，高速内部振荡器成为内部振荡器时钟。这时，内部振荡器时钟的 1 分频（不分频）、2 分频、4 分频、8 分频或 16 分频为 CPU 时钟。转换到高速时钟模式时，必须将 CM06 位设为“1”（8 分频模式）。FRA00 位为“1”时，fOCO40M 能用于定时器 RD。

另外，CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于看门狗定时器和电压检测电路。

10.5.1.4　低速内部振荡器模式

当 CM1 寄存器的 CM14 位为“0”（低速内部振荡器振荡）、并且 FRA0 寄存器的 FRA01 位为“0”时，低速内部振荡器成为内部振荡器时钟。这时，内部振荡器时钟的 1 分频（不分频）、2 分频、4 分频、8 分频或 16 分频为 CPU 时钟。另外，内部振荡器时钟成为外围功能时钟的时钟源。在转移到高速时钟模式时，必须将 CM06 位设为“1”（8 分频模式）。在 FRA00 位为“1”时，fOCO4M 能用于定时器 RD。

另外，在 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于看门狗定时器和电压检测电路。

在该模式下，使 XIN 时钟和高速内部振荡器停止，将 FMR4 寄存器的 FMR47 位设为“1”（允许快速擦写存储器低消耗电流读模式），能够进行低消耗运行。

另外，从该模式进入等待模式时，将 VCA2 寄存器的 VCA20 位设为“1”（允许内部电源低功耗），可以使等待模式中的电流消耗更低。

10.5.2　等待模式

在等待模式时，CPU 时钟停止，所以用 CPU 时钟运行的 CPU 和计数源保护模式无效时的看门狗定时器停止运行。XIN 时钟、XCIN 时钟和内部振荡器时钟不停止，使用这些时钟的外围功能处于运行状态。

10.5.2.1　外围功能时钟停止功能

在 CM02 位为“1”（在等待模式时，停止外围功能时钟）的情况下，由于在等待模式时 f1、f2、f4、f8、f32 停止，因此能降低功耗。

10.5.2.2　等待模式的转移

如果执行 WAIT 指令，就变为等待模式。

OCD 寄存器的 OCD2 位为“1”（选择内部振荡器为系统时钟）时，必须在将 OCD 寄存器的 OCD1 位清“0”（禁止振荡停止检测中断）后，执行 WAIT 指令。

OCD1 位为“1”（允许振荡停止检测中断）的状态时，如果切换到等待模式，CPU 时钟不停止，所以消耗电流不会减少。

10.5.2.3　等待模式时的引脚状态

输入/输出端口保持进入等待模式前的状态。

10.5.2.4　从等待模式的返回

通过复位或者外围功能中断，从等待模式返回。

外围功能中断受 CM02 位的影响。在 CM02 位为“0”（在等待模式时，不停止外围功能时钟）时，所有外围功能中断都能用于从等待模式的返回。在 CM02 位为“1”（在等待模式时，停止外围功能时钟）时，由于使用外围功能时钟的外围功能停止，因此通过外部信号或者内部振荡器时钟运行的外围功能的中断能用于从等待模式的返回。

能用于从等待模式返回的中断和使用条件如表 10.3 所示。

表 10.3　能用于从等待模式返回的中断和使用条件

中断	在CM02=0时	在CM02=1时
串行接口中断	能用于内部时钟和外部时钟	能用于外部时钟
带片选的时钟同步串行I/O中断/I^2C总线接口中断	能用于全部模式	—（不能使用）
键输入中断	能使用	能使用
A/D转换中断	能用于单次模式	—（不能使用)
定时器RB中断	能用于所有模式	—（不能使用）
定时器RD中断	能用于所有模式	可选择fOCO40M为计数源来使用
定时器RE中断	能用于所有模式	能用于实时时钟模式
INT中断	能使用	能使用（NT0～INT3能在没有滤波器的情况下使用）
电压监视1中断	能使用	能使用
电压监视2中断	能使用	能使用
振荡停止检测中断	能使用	—（不能使用）
看门狗定时器中断	能用于计数源保护模式	能用于计数源保护模式

从等待模式到执行中断程序前的时间如图 10.11 所示。

如果在从等待模式返回时使用外围功能中断，必须在执行 WAIT 指令前进行以下设定。

（1）设定从等待模式返回时使用外围功能中断的中断控制寄存器的 ILVL2～ILVL0 位的中断优先级。
另外，将从等待模式返回时不使用的外围功能中断的 ILVL2～ILVL0 位全部设定为“000b”（禁止中断）。

（2）对 I 标志了置“1”。

（3）启动从等待模式返回时使用外围功能。

通过外围中断返回时，从产生中断请求到执行中断程序前的时间（周期数），与 FMR0 寄存器的 FMSTP 位和 CM0 寄存器的 CM07 位的设定对应，如图 10.11 所示。

在外围功能中断中从等待模式返回时的 CPU 时钟，与执行 WAIT 指令时的 CPU 时钟相同。

FMR0寄存器 FMSTP位	CM0寄存器 CM07位	返回闪存前的时间(T1)	供给CPU时钟之前的时间(T2)	执行中断响应顺序的时间(T3)	备注
0 (闪存工作)	0 (系统时钟)	系统时钟的周期 ×12周期＋30μs(最大)	CPU时钟的周期 ×6周期	CPU时钟的周期 ×20周期	左侧记载的时间的总和是从等待模式到执行中断程序的时间。
	1 (XCIN时钟)	XCIN时钟的周期 ×12周期＋30μs(最大)	同上	同上	
1 (闪存停止)	0 (系统时钟)	无	同上	同上	
	1 (XCIN时钟)	无	同上	同上	

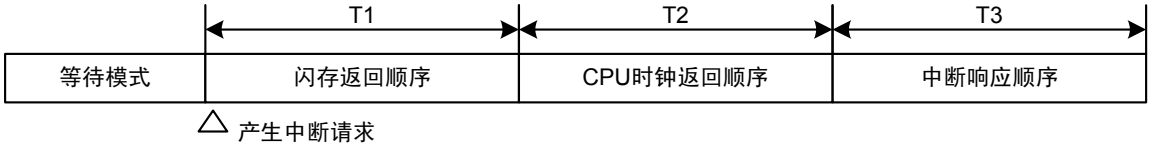
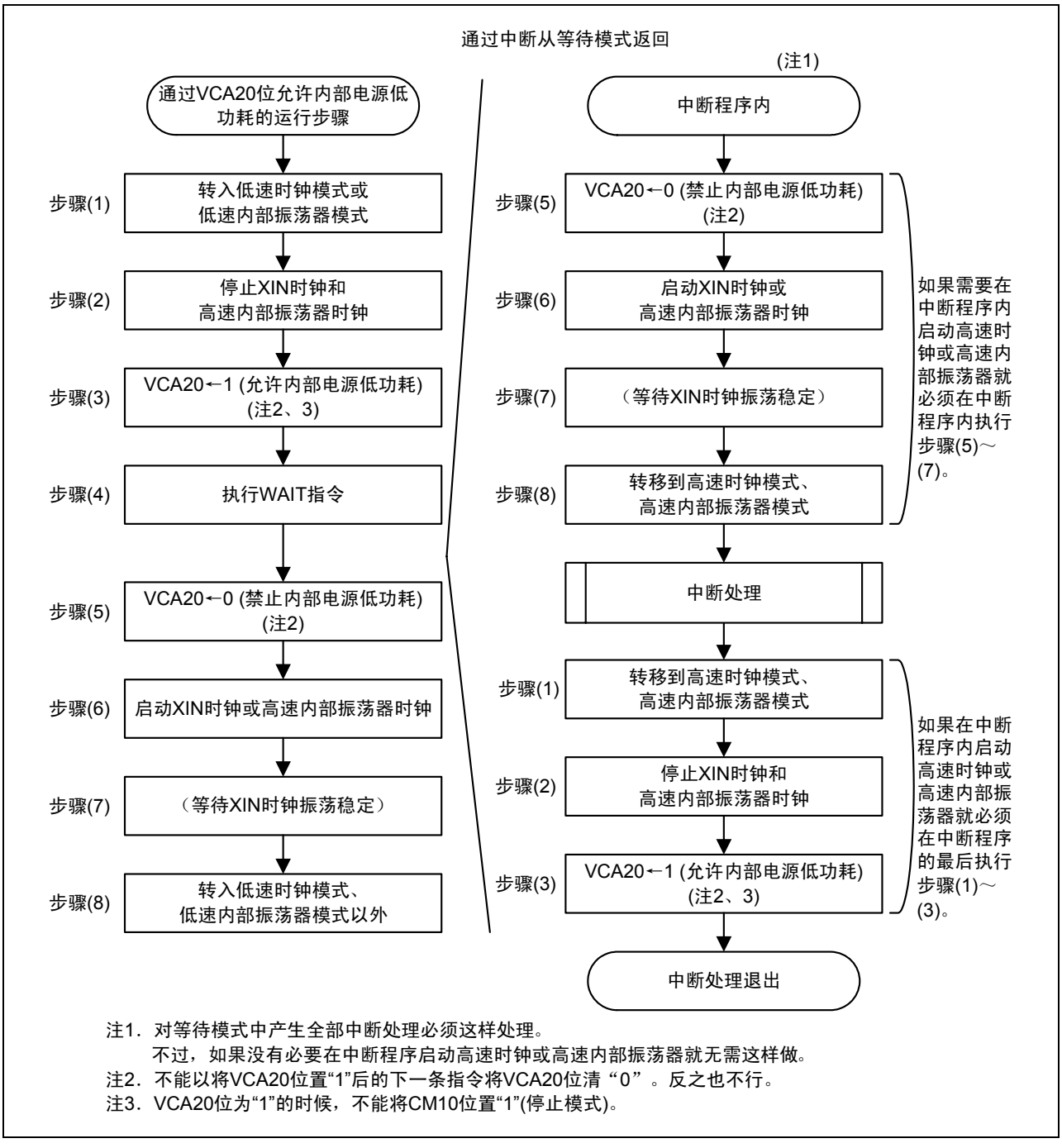


图 10.11　从等待模式到执行中断程序前的时间

10.5.2.5　内部电源的功耗降低

在低速时钟模式或低速内部振荡器模式时，能够减少内部电源的功耗。VCA20 位引脚的内部电源低功耗执行步骤，如图 10.12 所示。



注1．对等待模式中产生全部中断处理必须这样处理。
　　不过，如果没有必要在中断程序启动高速时钟或高速内部振荡器就无需这样做。
注2．不能以将VCA20位置“1”后的下一条指令将VCA20位清“0”。反之也不行。
注3．VCA20位为“1”的时候，不能将CM10位置“1”(停止模式)。

图 10.12　VCA20 位的内部电源低功耗操作步骤

10.5.3　停止模式

在停止模式，停止所有振荡。因此，CPU 时钟和外围功能时钟也停止，通过这些时钟运行的 CPU 和外围功能都停止运行。停止模式是功耗最小的模式。

另外，在外加给 VCC 引脚的电压为 VRAM 以上时，保持内部 RAM 的内容。

另外，通过外部信号运行的外围功能运行。能用于从停止模式返回的中断和使用条件如表 10.4 所示。

表 10.4　能用于从停止模式返回的中断和使用条件

中断	使用条件
键输入中断	—
$\overline{\text{INT0}}$～$\overline{\text{INT3}}$中断	能在没有滤波器的情况下使用
串行接口中断	在选择外部时钟时
电压监视1中断	能在数字滤波器无效模式（VW1C寄存器的VW1C1位为“1”）的情况下使用
电压监视2中断	能在数字滤波器无效模式（VW2C寄存器的VW2C1位为“1”）的情况下使用

10.5.3.1　停止模式的转移

如果将 CM1 寄存器的 CM10 位置“1”（停止所有时钟），就变为停止模式。同时 CM0 寄存器的 CM06 位变为“1”（8 分频模式），并且 CM10 寄存器的 CM15 位变为“1”（XIN 时钟振荡电路的驱动能力 HIGH）。

在使用停止模式时，必须在 OCD1～OCD0 位置“00b”后设定为停止模式。

10.5.3.2　停止模式时的引脚状态

保持进入停止模式前的状态。

但是，CM1 寄存器的 CM13 位为“1”（XIN-XOUT 引脚）时，XOUT（P4_7）引脚为“H”电平。CM13 位为“0”（输入端口 P4_6 和 P4_7）时，P4_7（XOUT）为输入状态。

10.5.3.3　从停止模式的返回

通过复位或者外围功能中断，从停止模式返回。

从停止模式到执行中断程序前的时间如图 10.13 所示。

在通过外围功能中断返回时，必须在进行如下设定后将 CM10 位置“1”：

（1）给用于从停止模式返回的外围功能中断的 ILVL2～ILVL0 位设定中断优先级。

另外，将不用于从停止模式返回的外围功能中断的 ILVL2～ILVL0 位置“000b”（禁止中断）。

（2）将 I 标志置“1”。

（3）让用于从停止模式返回的外围功能运行。

在通过外围功能中断返回的情况下，如果在发生中断请求后开始供给 CPU 时钟，就执行中断顺序。

如果停止模式前使用的时钟是系统时钟，那么通过外围功能中断从停止模式返回后的 CPU 时钟，变为该时钟的 8 分频时钟。

FMSTP位	CM07位	返回闪存前的时间(T2)	CPU时钟供给前的时间(T3)	中断响应顺序的时间(T4)	备注
0(闪存工作)	0(系统时钟)	系统时钟的周期 ×12周期＋30μs(最大)	CPU时钟周期 ×6周期	CPU时钟周期 ×20周期	左侧记载的时间是从停止模式到执行中断程序前的时间。
	1(XCIN时钟)	XCIN时钟的周期 ×12周期＋30μs(最大)	同上	同上	
1(闪存停止)	0(系统时钟)	无	同上	同上	
	1(XCIN时钟)	无	同上	同上	

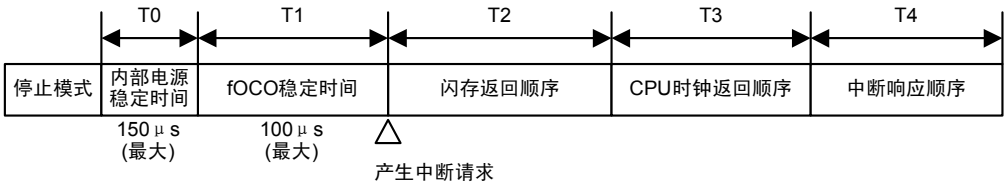


图 10.13　从停止模式到执行中断程序前的时间

功率控制的状态转移如图 10.14 所示。

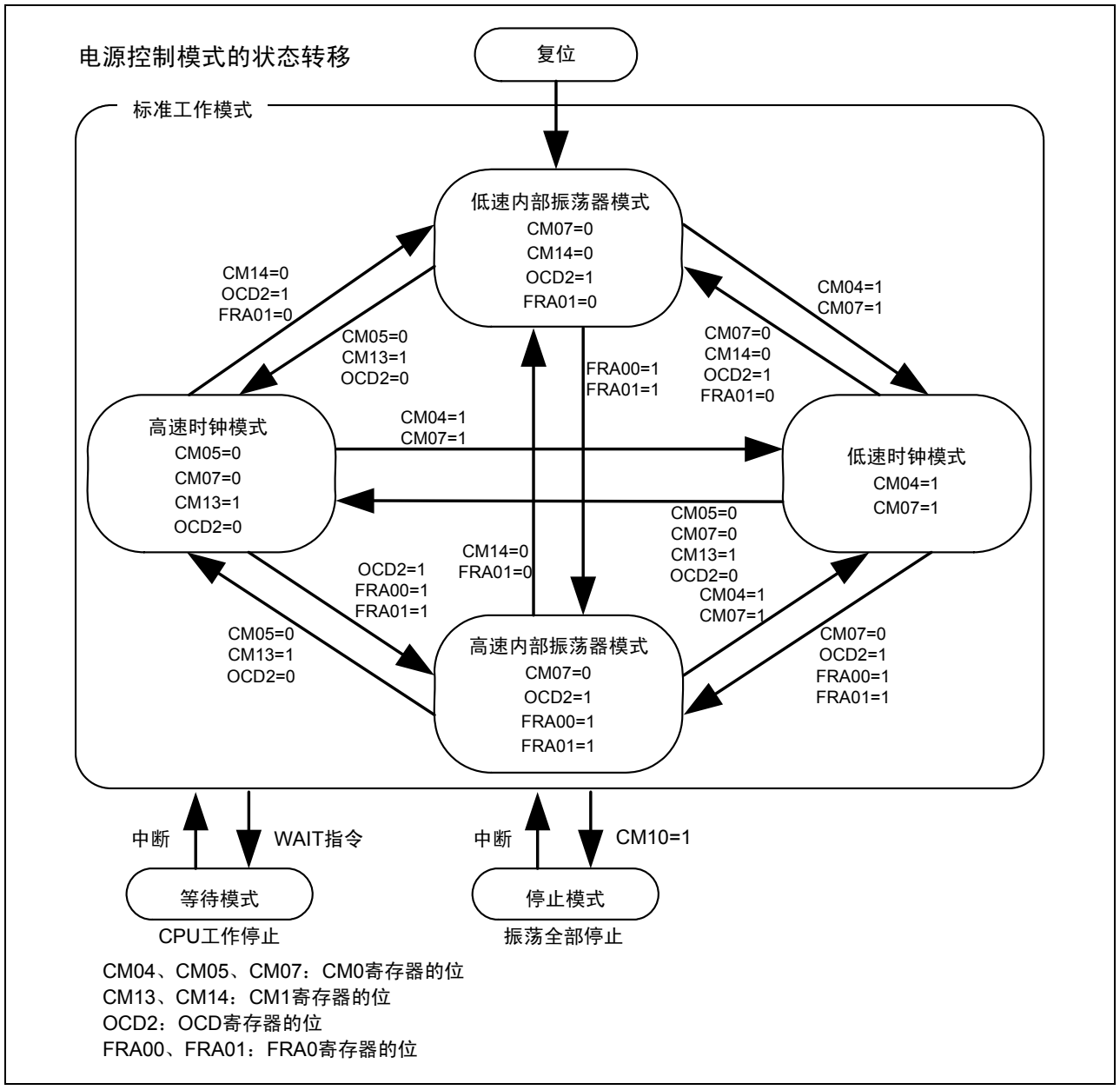


图 10.14　功率控制的状态转移

10.6　振荡停止检测功能

振荡停止检测功能是检测 XIN 时钟振荡电路停止的功能。

振荡停止检测功能通过 OCD 寄存器的 OCD0 位，能选择有效或者无效。

振荡停止检测功能的说明如**表 10.5** 所示。

在 XIN 时钟为 CPU 时钟源并且 OCD1～OCD0 位为“11b”的情况下，如果 XIN 时钟停止，就进入如下状态：

- OCD 寄存器的 OCD2 位＝1（选择内部振荡器时钟）
- OCD 寄存器的 OCD3 位＝1（XIN 时钟停止）
- CM1 寄存器的 CM14 位＝0（低速内部振荡器振荡）
- 产生振荡停止检测中断请求

表 10.5　振荡停止检测功能的说明

项目	说明
能检测振荡停止的时钟和频率范围	f(XIN)≥2MHz
振荡停止检测功能的有效条件	将OCD1～OCD0位置“11b”
振荡停止检测时的运行	产生振荡停止检测中断

10.6.1　振荡停止检测功能的使用方法

- 振荡停止检测中断和看门狗定时器中断、电压监视 1 中断、电压监视 2 中断共享向量。在同时使用振荡停止检测中断和看门狗定时器中断的情况下，必须判断中断源。
  振荡停止检测中断、看门狗定时器中断和电压监视 1 中断、电压监视 2 中断的中断源判断如**表 10.6** 所示。
  振荡停止检测中断、看门狗定时器中断和电压监视 1 中断、电压监视 2 中断的中断源判断方法的例子如**图 10.15** 所示。
- 在振荡停止后 XIN 时钟重新开始振荡时，必须通过程序将 XIN 时钟恢复到 CPU 时钟或者外围功能的时钟源。
  从低速内部振荡器转换到 XIN 时钟的步骤如**图 10.15** 所示。
- 在使用振荡停止检测功能期间转移到等待模式时，必须将 CM02 位清“0”（在等待模式时，不停止外围功能时钟）。
- 振荡停止检测功能是防止由外部因素引起的 XIN 时钟停止的功能，因此在通过程序使 XIN 时钟停止或者振荡时，（在设定成停止模式或者改变 CM05 位），必须将 OCD1～OCD0 位置“00b”。
- 由于在 XIN 时钟的频率低于 2MHz 时不能使用该功能，因此必须将 OCD1～OCD0 位置“00b”。
- 如果 CPU 时钟和外围功能的时钟源在检测到振荡停止后使用低速内部振荡器时钟，就必须在 FRA0 寄存器的 FRA01 位清“0”（选择低速内部振荡器）后将 OCD1～OCD0 位置“11b”。
  如果 CPU 时钟和外围功能的时钟源在检测到振荡停止后使用高速内部振荡器时钟，就必须在 FRA01 位置“1”（选择高速内部振荡器）后将 OCD1～OCD0 位置“11b”。

表 10.6　振荡停止检测中断、看门狗定时器中断、电压监视 1 中断和电压监视 2 中断的中断源判断

发生的中断源	表示中断源的位
振荡停止检测 （在(a)或者(b)时）	(a)OCD寄存器的OCD3＝1
	(b)OCD寄存器的OCD1～OCD0＝11b并且OCD2＝1
看门狗定时器	VW2C寄存器的VW2C3＝1
电压监视1	VW1C寄存器的VW1C2＝1
电压监视2	VW2C寄存器的VW2C2＝1

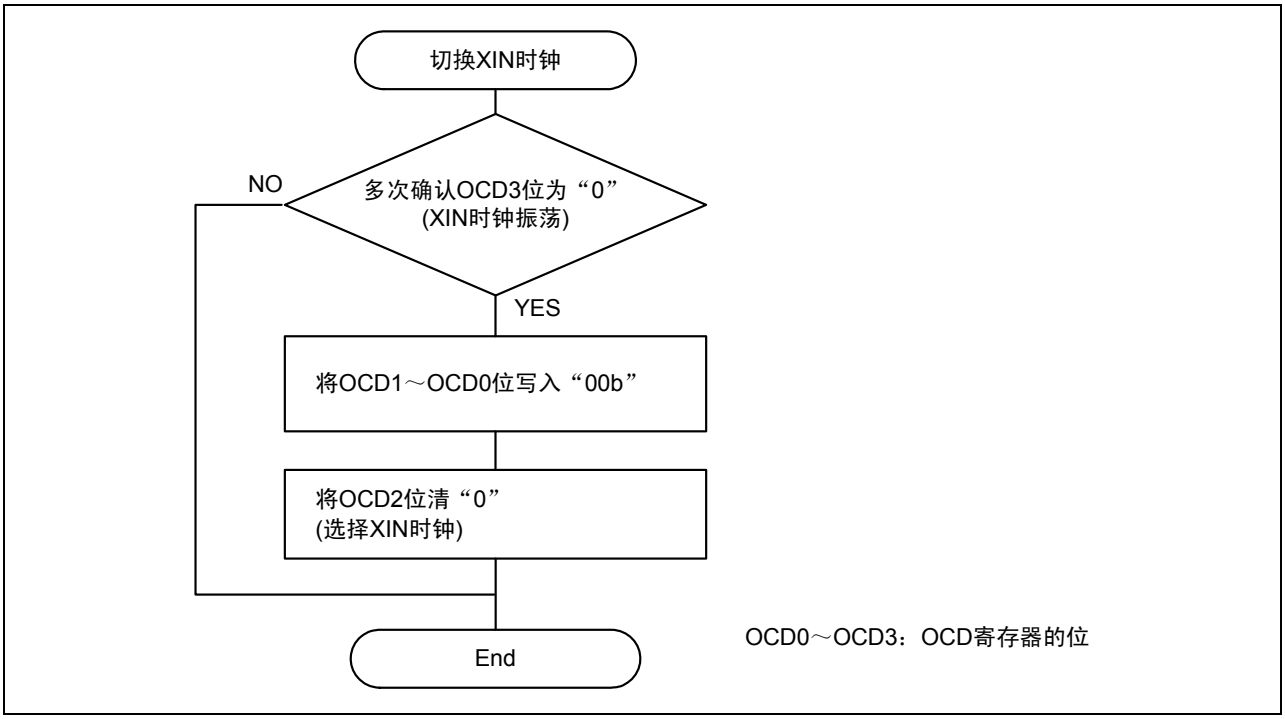
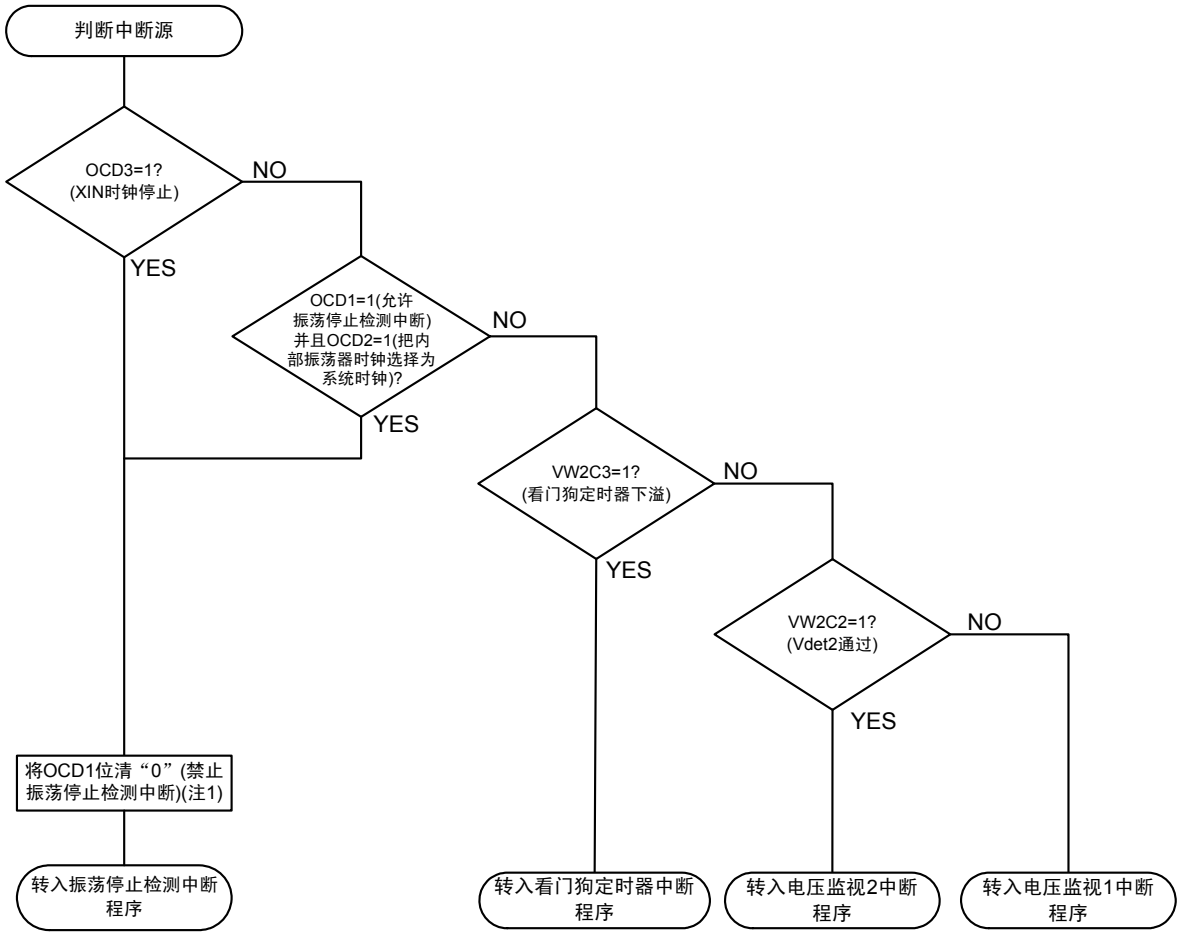


图 10.15　从低速内部振荡器转换到 XIN 时钟的步骤



注1.　为了禁止振荡停止检测的多重中断。

OCD1～OCD3：OCD寄存器的位
VW2C2、VW2C3：VW2C寄存器的位

图 10.16　振荡停止检测中断、看门狗定时器中断、电压监视 1 中断和电压监视 2 中断的中断源判断方法的例子

10.7　时钟发生电路的使用注意事项

10.7.1　停止模式和等待模式

在转移到等待模式和停止模式时，必须在 WAIT 指令和将 CM10 位置“1”指令后最少输入四条 NOP 指令。指令队列首先从 WAIT 指令和将 CM1 寄存器的 CM10 位置“1”（停止模式）的指令开始读 4 个字节，然后程序停止。

有时会根据指令的组合或执行的时序，在进入等待模式和停止模式前执行以下指令。

10.7.2　振荡停止检测功能

在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1～OCD0 位置“00b”。

10.7.3　振荡电路常数

有关用户系统的最佳振荡电路常数，请在向谐振器厂家询问后决定。

如果在电源电压不到 VCC=2.7V 时使用，推荐将 CM1 寄存器的 CM11 位置“1”（内置反馈电阻无效）并且将 CM15 位置“1”（HIGH 驱动），在外部连接反馈电阻。

第11章　保护

保护是为了在程序失控时重要的寄存器不被轻易改写的保护功能。

PRCR 寄存器如图 11.1 所示。PRCR 寄存器保护的寄存器如下：

- 由 PRC0 位保护的寄存器：CM0、CM1、OCD、FRA0、FRA1 和 FRA2 寄存器
- 由 PRC1 位保护的寄存器：PM0 和 PM1 寄存器
- 由 PRC2 位保护的寄存器：PD0 寄存器
- 由 PRC3 位保护的寄存器：VCA2、VW0 C、VW1C 和 VW2C 寄存器

保护寄存器

b7	b6	b5	b4	b3	b2	b1	b0
		0	0				

符号	地址	复位后的值
PRCR	地址000Ah	00XXX000b

位符号	位名	功能	RW
PRC0	保护位0	允许写入CM0、CM1、OCD、FRA0、FRA1、FRA2寄存器 0：禁止写入 1：允许写入	RW
PRC1	保护位1	允许写入PM0、PM1寄存器 0：禁止写入 1：允许写入	RW
PRC2	保护位2	允许写入PD0寄存器 0：禁止写入 1：允许写入(注1)	RW
PRC3	保护位3	允许写入VCA2、VW0C、VW1C、VW2C寄存器 0：禁止写入 1：允许写入	RW
— (b5-b4)	保留位	必须清“0”。	RW
— (b7-b6)	保留位	读取时，该值为“0”。	RO

注1. 将PRC2位置“1”后，在任意地址执行写入时，变为“0”。因为其他的位不变为“0”，所以必须通过程序清“0”。

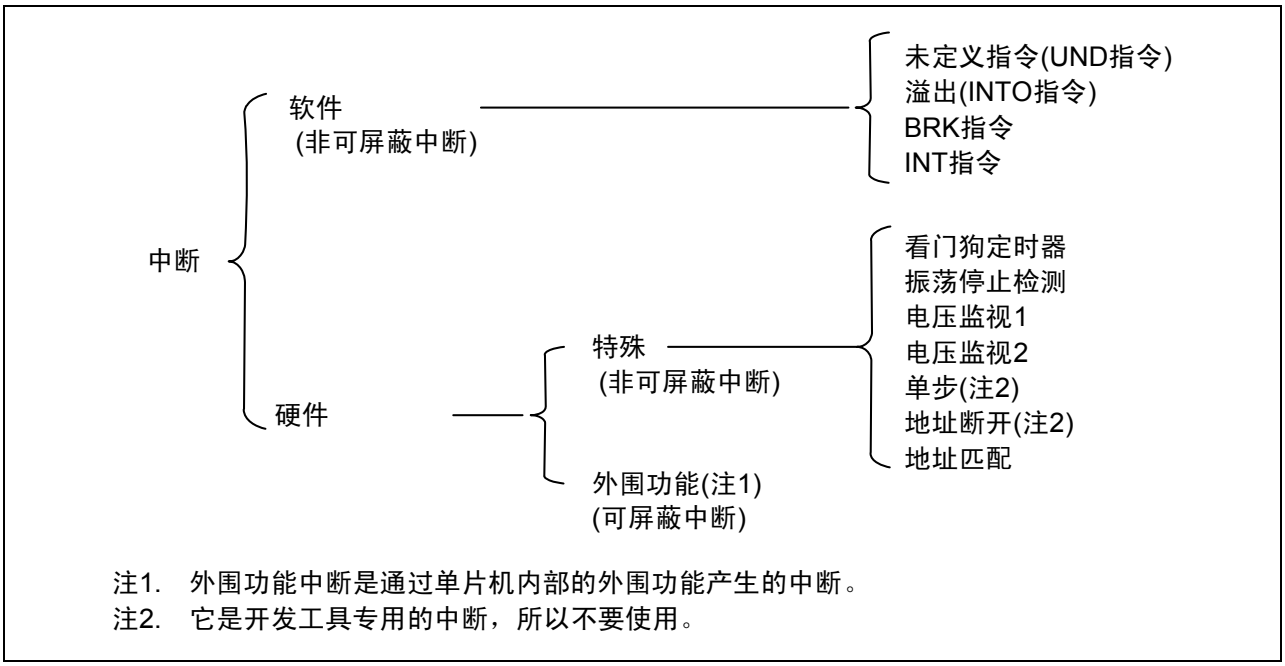
图 11.1　PRCR 寄存器

第12章　　中断

12.1　　中断概要

12.1.1　中断分类

中断分类如图 12.1 所示。



注1.　外围功能中断是通过单片机内部的外围功能产生的中断。
注2.　它是开发工具专用的中断，所以不要使用。

图 12.1　中断分类

可屏蔽中断：**能**通过中断允许标志（I 标志）控制中断的允许 / 禁止或者**能**通过中断优先级改变中断优先权
非屏蔽中断：**不能**通过中断允许标志（I 标志）控制中断的允许 / 禁止并且**不能**通过中断优先级改变中断优先权

12.1.2　软件中断

通过执行指令产生软件中断。软件中断是非屏蔽中断。

12.1.2.1　未定义指令中断

如果执行 UND 指令，就产生未定义指令中断。

12.1.2.2　溢出中断

在 O 标志为“1”（运算结果溢出）时，如果执行 INTO 指令，就产生溢出中断。根据运算 O 标志变化的指令如下：

ABS、ADC、ADCF、ADD、CMP、DIV、DIVU、DIVX、NEG、RMPA、SBB、SHA、SUB

12.1.2.3　BRK 中断

如果执行 BRK 指令，就产生 BRK 中断。

12.1.2.4　INT 指令中断

如果执行 INT 指令，就产生 INT 指令中断。能用 INT 指令指定的软件中断序号是 0～63。由于软件中断序号 3～31 分配给外围功能中断，因此能通过执行 INT 指令，执行和外围功能中断相同的中断程序。

软件中断序号 0～31 在执行指令时将 U 标志压栈，然后在 U 标志清“0”（选择 ISP）后，执行中断响应顺序。在从中断程序返回时，恢复被压栈的 U 标志。软件中断序号 32～63 在执行指令时 U 标志不变，使用当时选择的 SP。

12.1.3　特殊中断

特殊中断是非屏蔽中断。

12.1.3.1　看门狗定时器中断

它是由看门狗定时器产生的中断。必须在发生看门狗定时器中断后初始化看门狗定时器。看门狗定时器的详细内容请参照“**第 13 章　看门狗定时器**”。

12.1.3.2　振荡停止检测中断

它是由振荡停止检测功能产生的中断。振荡停止检测功能的详细内容请参照“**第 10 章　时钟发生电路**”。

12.1.3.3　电压监视 1 中断

它是由电压检测电路产生的中断。电压检测电路的详细内容请参照“**第 6 章　电压检测电路**”。

12.1.3.4　电压监视 2 中断

它是由电压检测电路产生的中断。电压检测电路的详细内容请参照“**第 6 章　电压检测电路**”。

12.1.3.5　单步中断、地址断开中断

它是开发工具专用的中断，不能使用。

12.1.3.6　地址匹配中断

在 AIER 寄存器的 AIER0 位和 AIER1 位中的任意一位为“1”（允许地址匹配中断）时，在执行由对应的 RMAD0～RMAD1 寄存器指向的地址的指令前，产生地址匹配中断。

地址匹配中断的详细内容请参照“**12.4　地址匹配中断**”。

12.1.4　外围功能中断

外围功能中断是由单片机内部的外围功能产生的中断，是可屏蔽中断。外围功能中断的中断源请参照“**表 12.2　可变向量表**”。另外，外围功能的详细内容请参照各外围功能的说明。

12.1.5　中断和中断向量

1 个向量为 4 个字节。必须在各中断向量中设定中断程序的起始地址。如果接受中断请求，就转移到设定在中断向量中的地址。

中断向量如图 12.2 所示。



图 12.2　中断向量

12.1.5.1　固定向量表

固定向量表分配在地址 0FFDCh 到地址 0FFFFh 中。

固定向量表如表 12.1 所示。固定向量的向量地址（H）用于检验 ID 码功能。详细内容请参照“18.3　闪存改写的禁止功能”。

表 12.1　固定向量表

中断源	向量地址 地址 (L) ～地址 (H)	备注	参照
未定义指令	0FFDCh～0FFDFh	通过 UND 指令中断	R8C/Tiny 系列软件手册
溢出	0FFE0h～0FFE3h	通过 INTO 指令中断	
BRK 指令	0FFE4h～0FFE7h	在 0FFE7h 地址的内容为 FFh 时，从可变向量表内的向量所指向的地址开始执行	
地址匹配	0FFE8h～0FFEBh		12.4　地址匹配中断
单步 (注 1)	0FFECh～0FFEFh		
看门狗定时器、 振荡停止检测、 电压监视 1 电压监视 2	0FFF0h～0FFF3h		第 13 章　看门狗定时器、 第 10 章　时钟发生电路、 第 6 章　电压检测电路
地址断开 (注 1)	0FFF4h～0FFF7h		
(保留)	0FFF8h～0FFFBh		
复位	0FFFCh～0FFFFh		第 5 章　复位

注1.　是开发工具专用的中断，不能使用。

12.1.5.2　可变向量表

从设定在 INTB 寄存器中的起始地址开始的 256 字节为可变向量表的区域。

可变向量表如**表 12.2** 所示。

表 12.2　可变向量表

中断源	向量地址（注 1） 地址（L）～地址（H）	软件中断序号	中断控制寄存器	参照
BRK 指令（注 3）	+0～+3（0000h～0003h）	0	—	R8C/Tiny 系列软件手册
—（保留）		1～2	—	
—（保留）		3～7	—	—
定时器 RD（通道 0）	+32～+35（0020h～0023h）	8	TRD0IC	14.2　定时器 RD
定时器 RD（通道 1）	+36～+39（0024h～0027h）	9	TRD1IC	
定时器 RE	+40～+43（0028h～002Bh）	10	TREIC	14.3　定时器 RE
—（保留）		11～12	—	—
键输入	+52～+55（0034h～0037h）	13	KUPIC	12.3　键输入中断
A/D 转换	+56～+59（0038h～003Bh）	14	ADIC	第 17 章　A/D 转换器
带片选的时钟同步串行 I/O/I^2C 总线接口（注 2）	+60～+63（003Ch～003Fh）	15	SSUIC/IICIC	16.2　带片选的时钟同步串行 I/O（SSU） 16.3　I^2C 总线接口
—（保留）		16	—	—
UART0 发送	+68～+71（0044h～0047h）	17	S0TIC	第 15 章　串行接口
UART0 接收	+72～+75（0048h～004Bh）	18	S0RIC	
UART1 发送	+76～+79（004Ch～004Fh）	19	S1TIC	
UART1 接收	+80～+83（0050h～0053h）	20	S1RIC	
$\overline{\text{INT2}}$	+84～+87（0054h～0057h）	21	INT2IC	12.2　$\overline{\text{INT}}$ 中断
—（保留）		22	—	—
—（保留）		23	—	—
定时器 RB	+96～+99（0060h～0063h）	24	TRBIC	14.1　定时器 RB
$\overline{\text{INT1}}$	+100～+103（0064h～0067h）	25	INT1IC	12.2　$\overline{\text{INT}}$ 中断
$\overline{\text{INT3}}$	+104～+107（0068h～006Bh）	26	INT3IC	
—（保留）		27	—	—
—（保留）		28	—	—
$\overline{\text{INT0}}$	+116～+119（0074h～0077h）	29	INT0IC	12.2　$\overline{\text{INT}}$ 中断
—（保留）		30	—	—
—（保留）		31	—	—
软件（注 3）	+128～+131（0080h～0083h） ～ +252～+255（00FCh～00FFh）	32～63	—	R8C/Tiny 系列软件手册

注1.　是从INTB寄存器指向的地址开始的相对地址。
注2.　能通过PMR寄存器的IICSEL位选择。
注3.　不能通过I标志禁止。

12.1.6　中断控制

说明如何允许或者禁止可屏蔽中断以及如何设定接受的优先权。在此说明的内容不适用非屏蔽中断。

通过 FLG 寄存器的 I 标志、IPL 以及各中断控制寄存器的 ILVL2～ILVL0 位，允许或者禁止可屏蔽中断。另外，各中断控制寄存器的 IR 位表示有无中断请求。

中断控制寄存器如图 12.3 所示，TRD0IC、TRD1IC、SSUIC/IICIC 寄存器如图 12.4 所示，INT0IC～INT3IC 寄存器如图 12.5 所示。

中断控制寄存器（注2）

符号	地址	复位后的值
TREIC	地址004Ah	XXXXX000b
KUPIC	地址004Dh	XXXXX000b
ADIC	地址004Eh	XXXXX000b
S0TIC	地址0051h	XXXXX000b
S0RIC	地址0052h	XXXXX000b
S1TIC	地址0053h	XXXXX000b
S1RIC	地址0054h	XXXXX000b
TRBIC	地址0058h	XXXXX000b



位符号	位名	功能	RW
ILVL0	中断优先级选择位	b2 b1 b0 0 0 0：级别0（禁止中断） 0 0 1：级别1 0 1 0：级别2 0 1 1：级别3 1 0 0：级别4 1 0 1：级别5 1 1 0：级别6 1 1 1：级别7	RW
ILVL1			RW
ILVL2			RW
IR	中断请求位	0：无中断请求 1：有中断请求	RW （注1）
— （b7-b4）	什么也不指定。写入时，必须写入“0”。 读取时，该值不定。		—

注1. IR位只能写入“0”（不要写入“1”）。
注2. 改变中断控制寄存器　必须在与该寄存器对应的中断请求未发生的位置进行
请参照“12.6.5　中断源的更改”。

图 12.3　中断控制寄存器

中断控制寄存器（注1）



符号	地址	复位后的值
TRD0IC	地址0048h	XXXXX000b
TRD1IC	地址0049h	XXXXX000b
SSUIC/IICIC（注2）	地址004Fh	XXXXX000b

位符号	位名	功能	RW
ILVL0	中断优先级选择位	b2 b1 b0 0 0 0：级别0（禁止中断） 0 0 1：级别1 0 1 0：级别2 0 1 1：级别3 1 0 0：级别4 1 0 1：级别5 1 1 0：级别6 1 1 1：级别7	RW
ILVL1			RW
ILVL2			RW
IR	中断请求位	0：无中断请求 1：有中断请求	RO
— （b7-b4）	什么也不指定。写入时，必须写入“0”。 读取时，该值不定。		—

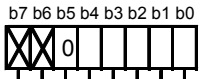
注1．改变中断控制寄存器，必须在与该寄存器对应的中断请求未发生的位置进行。请参照“12.6.6　中断控制寄存器的更改”。

注2．通过PMR寄存器的IICSEL位选择。

图 12.4　TRD0IC、TRD1IC、SSUIC/IICIC 寄存器

INTi中断控制寄存器(i=0～3)(注2)

符号	地址	复位后的值
INT2IC	地址0055h	XX00X000b
INT1IC	地址0059h	XX00X000b
INT3IC	地址005Ah	XX00X000b
INT0IC	地址005Dh	XX00X000b



位符号	位名	功能	RW
ILVL0	选择中断优先级	b2 b1 b0 0 0 0：级别0（禁止中断） 0 0 1：级别1 0 1 0：级别2 0 1 1：级别3 1 0 0：级别4 1 0 1：级别5 1 1 0：级别6 1 1 1：级别7	RW
ILVL1			RW
ILVL2			RW
IR	中断请求位	0：无中断请求 1：有中断请求	RW (注1)
POL	极性切换位(注4)	0：选择下降沿 1：选择上升沿(注3)	RW
— (b5)	保留位	必须清“0”。	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值不定。		—

注1．IR位只能写入“0”(不要写入“1”)。
注2．改变中断控制寄存器，必须在与该寄存器对应的中断请求未发生的位置进行。请参照“12.6.6　中断控制寄存器的更改”。
注3．INTEN寄存器的INT0PL位为“1”(双沿)时，必须将POL位清“0”(选择下降沿)。
注4．改变POL位时，有时IR位为“1”(有中断请求)。请参照“12.6.5　中断源的更改”。

图 12.5　INT0IC～INT3IC 寄存器

12.1.6.1　I 标志

I 标志允许或者禁止可屏蔽中断。如果将 I 标志置“1”（允许），就允许可屏蔽中断；如果清“0”（禁止），就禁止所有可屏蔽中断。

12.1.6.2　IR 位

如果产生中断请求，IR 位就变为“1”（有中断请求）。在接受中断请求并转移到对应的中断向量后，IR 位变为“0”（无中断请求）。

IR 位能通过程序清“0”，不能写“1”。

不过，定时器 RD 中断、带片选的时钟同步串行 I/O 中断、I^2C 总线接口中断，它们的 IR 位的工作不同。请参照“12.5　定时器 RD 中断、带片选的时钟同步串行 I/O 中断、I^2C 总线接口中断（带有多个中断请求源的中断）”。

12.1.6.3　ILVL2～ILVL0 位和 IPL

中断优先级能通过 ILVL2～ILVL0 位设定。

中断优先级的设定如表 12.3 所示，由 IPL 允许的中断优先级如表 12.4 所示。

接受中断请求的条件如下所示：

- I 标志　　＝ 1
- IR 位　　＝ 1
- 中断优先级　＞ IPL

I 标志、IR 位、ILVL2～ILVL0 位以及 IPL 各自独立互不影响。

表 12.3　中断优先级的设定

ILVL2～ILVL0	中断优先级	优先权
000b	0 级（禁止中断）	—
001b	1 级	低
010b	2 级	↓
011b	3 级	↓
100b	4 级	↓
101b	5 级	↓
110b	6 级	↓
111b	7 级	高

表 12.4　由 IPL 允许的中断优先级

IPL	允许的中断优先级
000b	允许 1 级以上
001b	允许 2 级以上
010b	允许 3 级以上
011b	允许 4 级以上
100b	允许 5 级以上
101b	允许 6 级以上
110b	允许 7 级以上
111b	禁止所有可屏蔽中断

12.1.6.4　中断响应顺序

以下说明关于在接受中断请求后到执行中断程序为止的中断响应顺序：

如果在指令执行中发生中断请求，就在该指令执行结束后判定优先权，并且从下一个周期转移到中断响应顺序。但是，对于 SMOVB、SMOVF、SSTR 以及 RMPA 各指令，如果在指令执行中发生中断请求，就暂时中断指令的运行，转移到中断响应顺序。

中断响应顺序运行如下。

中断响应顺序的执行时间如**图 12.6** 所示。

（1）通过读地址 00000h，CPU 获得中断信息（中断序号、中断请求级）。此后，该中断的 IR 位变为“0”（无中断请求）。（注 2）

（2）将中断响应顺序前的 FLG 寄存器保存到 CPU 内部的暂存器（注 1）。

（3）FLG 寄存器中的 I 标志、D 标志、U 标志变为：

I 标志为“0”（禁止中断）

D 标志为“0”（禁止单步中断）

U 标志为“0”（指定 ISP）

但是，在执行软件中断序号 32～63 的 INT 指令时，U 标志不变。

（4）将 CPU 内部的暂存器（注 1）压栈。

（5）将 PC 压栈。

（6）给 IPL 设定接受中断的中断优先级。

（7）中断向量所设定的中断程序的起始地址存入 PC。

在中断响应顺序结束后，从中断程序的起始地址执行指令。

注 1．用户不能使用。

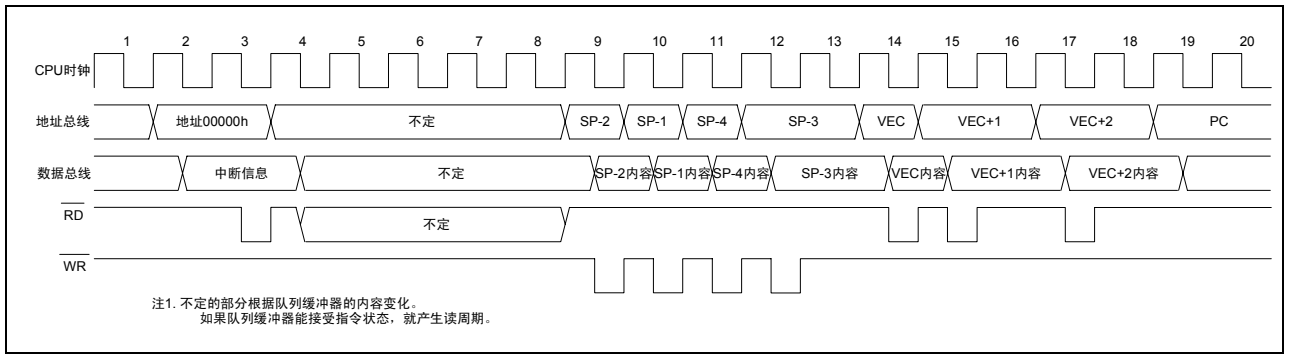
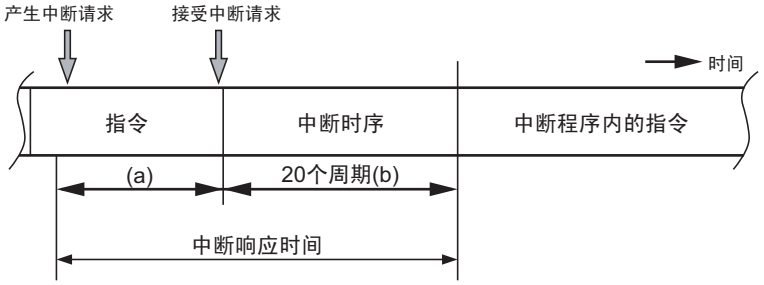


图 12.6　中断响应顺序的执行时间

注 2．定时器 RD 中断、带片选的时钟同步串行 I/O 中断、I^2C 总线接口中断的 IR 位的工作，请参照“12.5　定时器 RD 中断、带片选的时钟同步串行 I/O 中断、I^2C 总线接口中断（带有多个中断请求源的中断）”。

12.1.6.5　中断响应时间

中断响应时间如图 12.7 所示。中断响应时间是指从发生中断请求到执行中断程序内的最初指令为止的时间。该时间由从中断请求发生时开始到当时正在执行的指令结束为止的时间（图 12.7 的(a)）和执行中断响应顺序的时间（20 个周期(b)）构成。



(a) 为从产生中断请求开始到当时正在执行的指令结束为止的时间，时间根据正在执行的指令不同而不同。
此时间最长的指令是DIVX指令，为30个周期（无等待、除数为寄存器时的周期数）。
(b) 地址一致中断，单步中断为21个周期。

图 12.7　中断响应时间

12.1.6.6　接受中断请求时的 IPL 变化

如果接受可屏蔽中断的中断请求，就给 IPL 设定接受中断的中断优先级。
如果接受软件中断或者特殊中断请求，就给 IPL 设定如表 12.5 所示的值。
接受软件中断和特殊中断时的 IPL 值如表 12.5 所示。

表 12.5　接受软件中断和特殊中断时的 IPL 值

没有中断优先级的中断源	被设定的 IPL 值
看门狗定时器、振荡停止检测、电压监视 1、电压监视 2、地址断开	7
软件、地址匹配、单步	无变化

12.1.6.7　寄存器的保存

在中断响应顺序，将 FLG 寄存器和 PC 压栈。

首先将 PC 的高 4 位、FLG 寄存器的高 4 位（IPL）和低 8 位压栈（全部为 16 位），然后将 PC 的低 16 位压栈。接受中断请求前后的堆栈状态如图 12.8 所示。

其它必要的寄存器必须通过程序在中断程序的最初保存。如果使用 PUSHM 指令，就能用 1 条指令保存现正在使用的寄存器组的多个寄存器（注 1）。

注 1.　能从 R0、R1、R2、R3、A0、A1、SB、FB 寄存器选择。

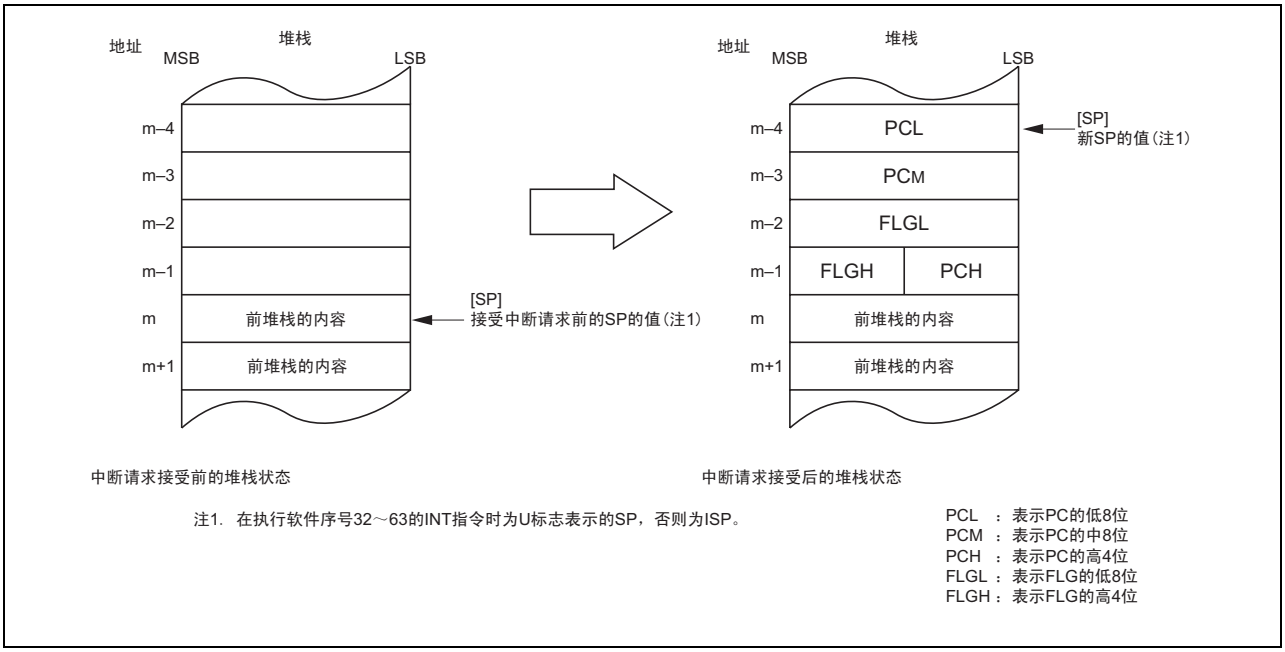


图 12.8　中断请求接受前后的堆栈状态

在中断响应顺序进行的寄存器保存运行按 8 位分 4 次进行。
寄存器保存运行如图 12.9 所示。

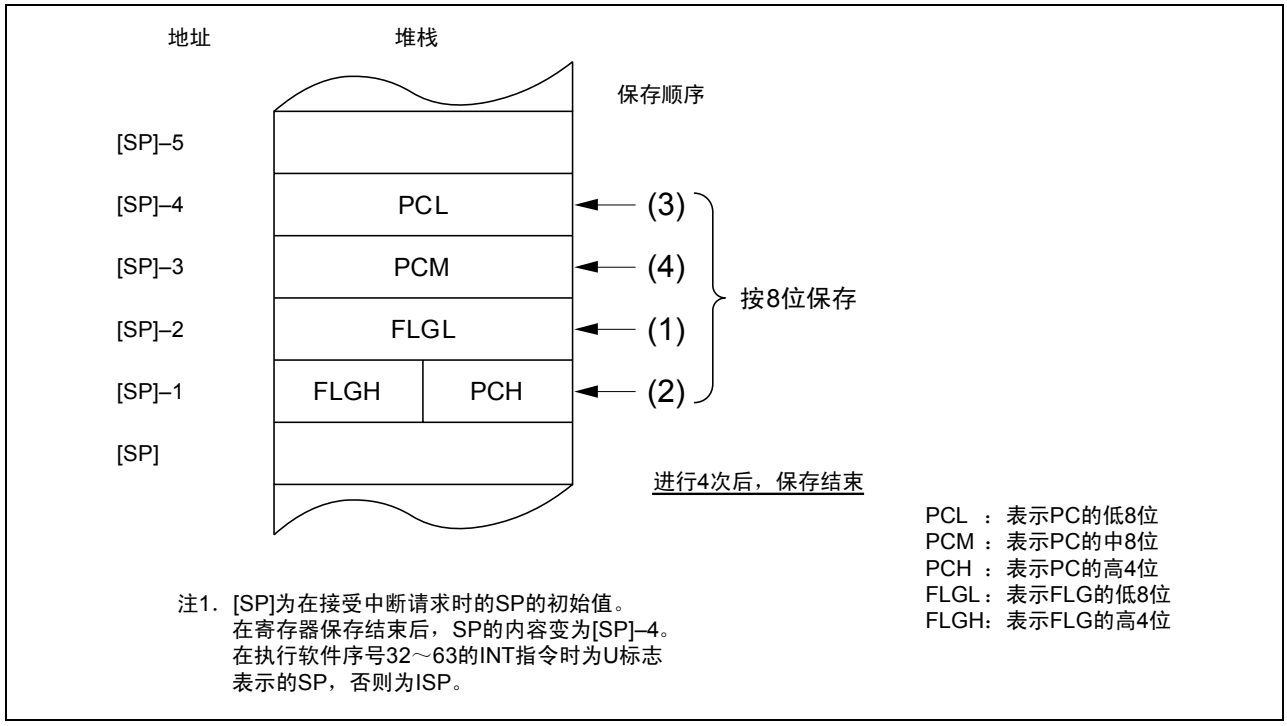


图 12.9　寄存器保存运行

12.1.6.8　从中断程序返回

如果在中断程序的最后执行 REIT 指令，就恢复被压栈的中断响应顺序前的 FLG 寄存器和 PC。然后，返回到在接受中断请求前执行的程序。

在中断程序内，通过程序保存的寄存器，必须在 REIT 指令执行前用 POPM 指令等恢复。

12.1.6.9　中断优先权

如果在 1 条指令执行中发生 2 个以上的中断请求，就接受优先权高的中断。

能通过 ILVL2～ILVL0 位任意选择可屏蔽中断（外围功能）的优先级。但是，在中断优先级为相同设定值的情况下，接受由硬件设定的优先权高的中断。

看门狗定时器中断等特殊中断的优先权由硬件设定。硬件中断的中断优先权如图 12.10 所示。

软件中断不受中断优先权的影响。如果执行指令，就执行中断程序。

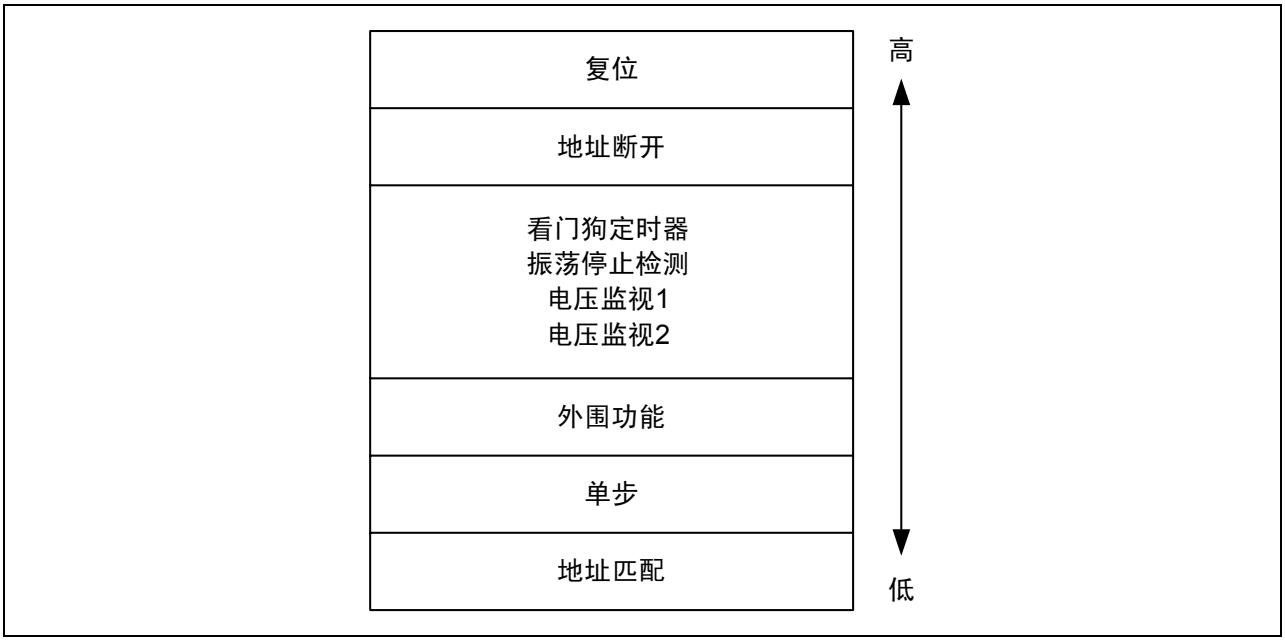


图 12.10　硬件中断的中断优先级

12.1.6.10 中断优先级判定电路

中断优先级判定电路是用于选择最高优先权中断的电路。

中断优先级判定电路如图 12.11 所示。

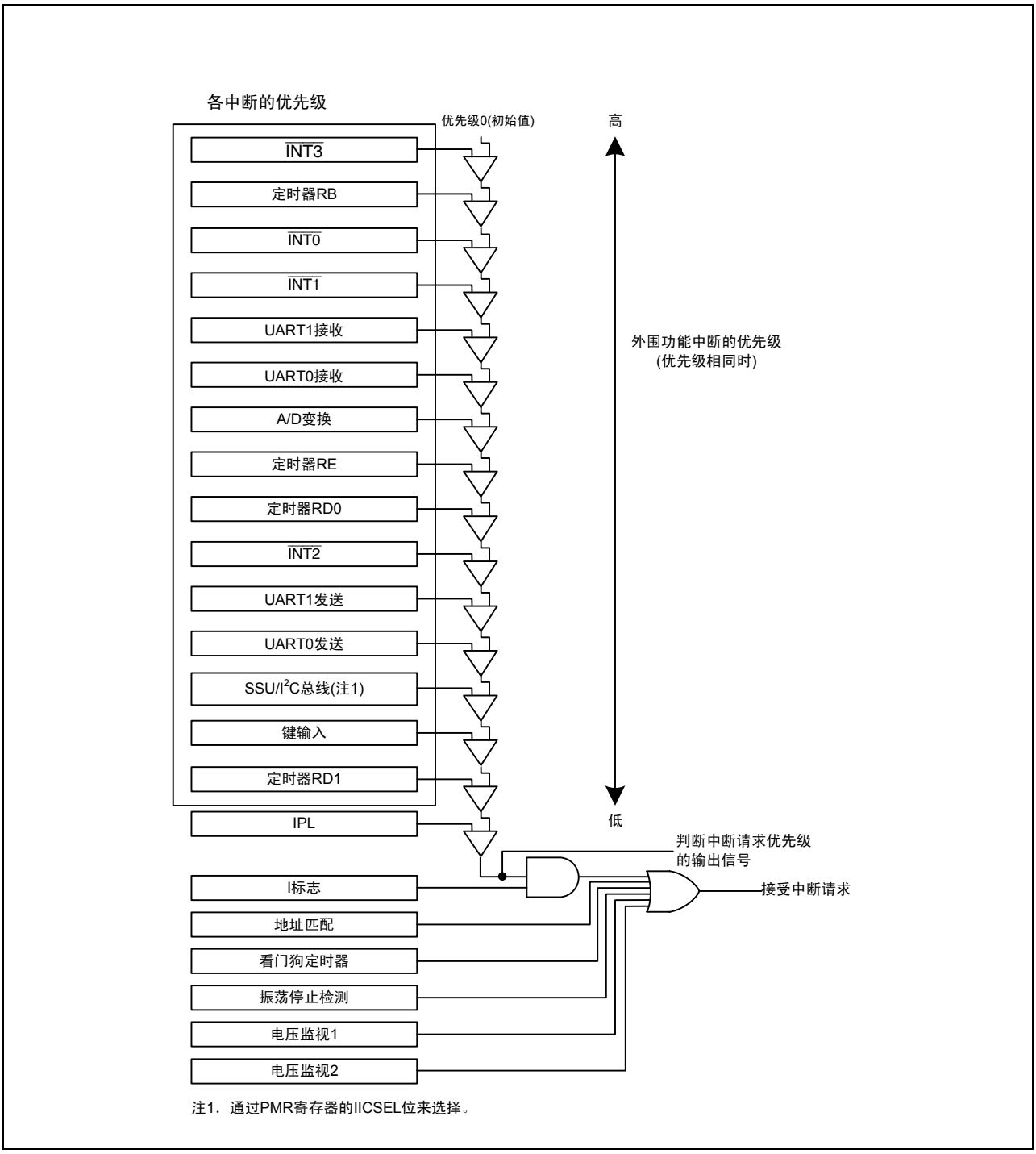


图 12.11　中断优先级判定电路

12.2　$\overline{\text{INT}}$ 中断

12.2.1　$\overline{\text{INTi}}$ 中断（i=0～3）

$\overline{\text{INTi}}$ 中断是由 $\overline{\text{INTi}}$ 输入产生的中断。在使用 $\overline{\text{INTi}}$ 中断时，必须将 INTEN 寄存器的 INTiEN 位置“1”（允许）。能通过 INTEN 寄存器的 INTiPL 位和 INTiIC 寄存器的 POL 位选择极性。

另外，也能通过具有 3 种采样时钟的数字滤波器进行输入。

$\overline{\text{INT0}}$ 引脚和定时器 RD 的脉冲输出强制截止输入兼用。

INTEN 寄存器如图 12.12 所示，INTF 寄存器如图 12.13 所示。

外部输入允许寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号 INTEN	地址 地址00F9h	复位后的值 00h	
位符号	位名	功能	RW
INT0EN	$\overline{\text{INT0}}$输入允许位	0：禁止 1：允许	RW
INT0PL	$\overline{\text{INT0}}$输入极性选择位 （注1、2）	0：单边沿 1：双边沿	RW
INT1EN	$\overline{\text{INT1}}$输入允许位	0：禁止 1：允许	RW
INT1PL	$\overline{\text{INT1}}$输入极性选择位 （注1、2）	0：单边沿 1：双边沿	RW
INT2EN	$\overline{\text{INT2}}$输入允许位	0：禁止 1：允许	RW
INT2PL	$\overline{\text{INT2}}$输入极性选择位 （注1、2）	0：单边沿 1：双边沿	RW
INT3EN	$\overline{\text{INT3}}$输入允许位	0：禁止 1：允许	RW
INT3PL	$\overline{\text{INT3}}$输入极性选择位 （注1、2）	0：单边沿 1：双边沿	RW

注1．将INTiPL位(i=0～3)置“1”（双边沿）时，必须将INTiIC寄存器的POL位清“0”（选择下降沿）。
注2．改变INTiPL位时，有时INTiIC寄存器的IR位为“1”（有中断请求）。参照“12.6.5　中断源的更改”。

图 12.12　INTEN 寄存器

INT输入滤波器选择寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
INTF	地址00FAh	00h

位符号	位名	功能	RW
INT0F0	$\overline{\text{INT0}}$输入滤波器选择位	b1 b0 0 0：无滤波器 0 1：有滤波器、用f1采样 1 0：有滤波器、用f8采样 1 1：有滤波器、用f32采样	RW
INT0F1			RW
INT1F0	$\overline{\text{INT1}}$输入滤波器选择位	b1 b0 0 0：无滤波器 0 1：有滤波器、用f1采样 1 0：有滤波器、用f8采样 1 1：有滤波器、用f32采样	RW
INT1F1			RW
INT2F0	$\overline{\text{INT2}}$输入滤波器选择位	b1 b0 0 0：无滤波器 0 1：有滤波器、用f1采样 1 0：有滤波器、用f8采样 1 1：有滤波器、用f32采样	RW
INT2F1			RW
INT3F0	$\overline{\text{INT3}}$输入滤波器选择位	b1 b0 0 0：无滤波器 0 1：有滤波器、用f1采样 1 0：有滤波器、用f8采样 1 1：有滤波器、用f32采样	RW
INT3F1			RW

图 12.13　INTF 寄存器

12.2.2　$\overline{\text{INTi}}$ 输入滤波器（i=0～3）

$\overline{\text{INTi}}$ 输入具有数字滤波器。能通过 INTF 寄存器的 INTiF0～INTiF1 位选择采样时钟。在每个采样时钟采样 $\overline{\text{INTi}}$ 的电平，在电平 3 次相同时，INTiIC 寄存器的 IR 位变为“1”（有中断请求）。

$\overline{\text{INTi}}$ 输入滤波器的结构如图 12.14 所示，$\overline{\text{INTi}}$ 输入滤波器运行例子如图 12.15 所示。

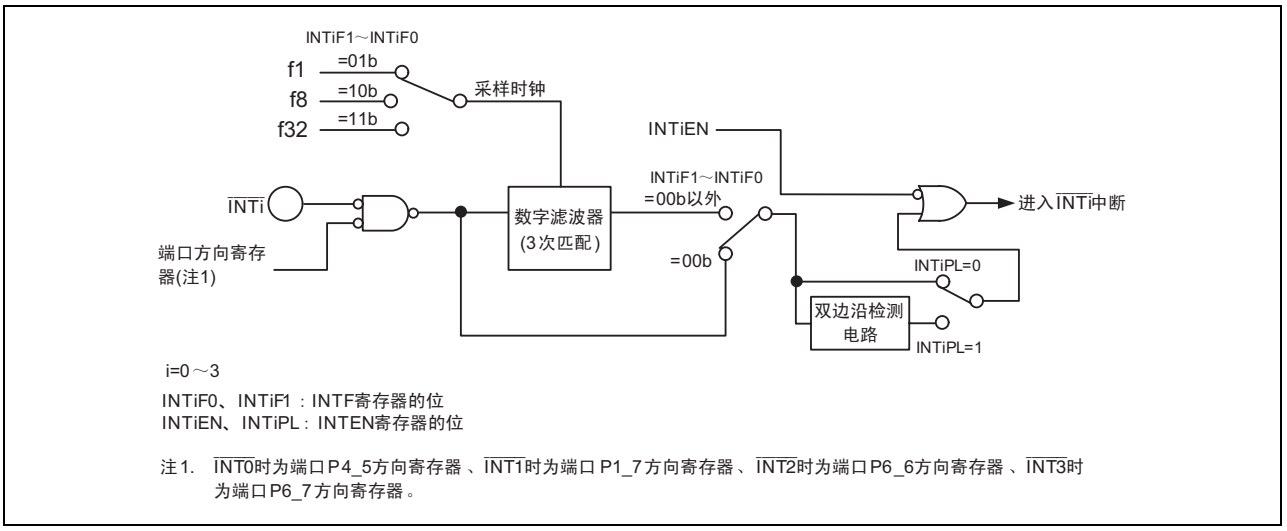


图 12.14　$\overline{\text{INTi}}$ 输入滤波器的结构

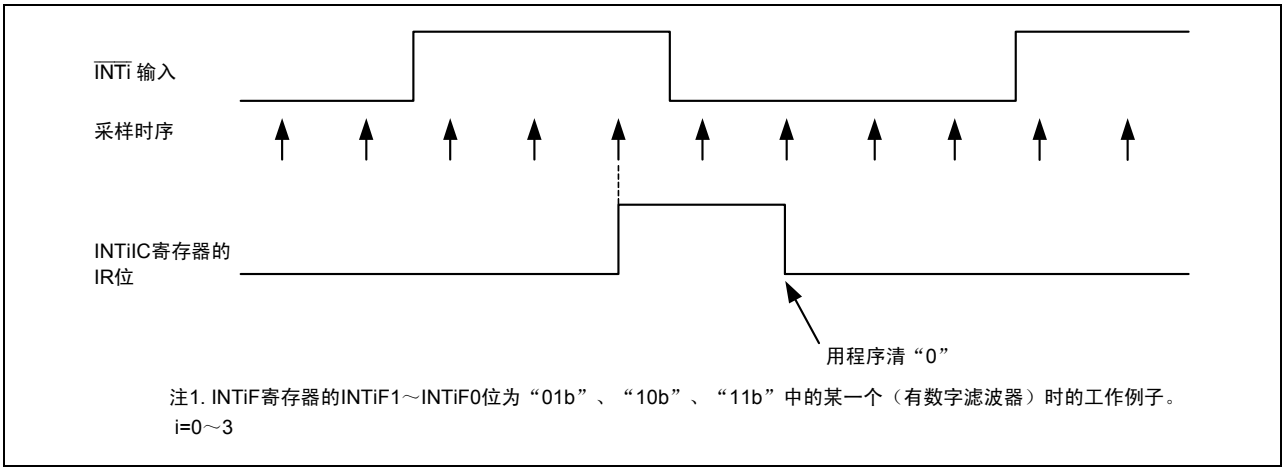


图 12.15　$\overline{\text{INTi}}$ 输入滤波器的工作例子

12.3　键输入中断

在 $\overline{KI0}$～$\overline{KI3}$ 引脚中的任何一个输入边沿都会发生键输入中断请求。键输入中断也能作为解除等待模式或者停止模式的键唤醒功能使用。

能通过 KIEN 寄存器的 KIiEN 位（i＝0～3），选择是否将引脚作为 $\overline{KIi}$ 输入使用。另外，能通过 KIEN 寄存器的 KIiPL 位选择输入极性。

另外，如果将 KIiPL 位清“0”（下降沿）的 $\overline{KIi}$ 引脚输入“L”，其他的 $\overline{KI0}$～$\overline{KI3}$ 引脚输入就不被作为中断检测。同样，如果将 KIiPL 位置“1”（上升沿）的 $\overline{KIi}$ 引脚输入“H”，其他的 $\overline{KI0}$～$\overline{KI3}$ 引脚输入就不被作为中断检测。

键输入中断的框图如**图 12.16** 所示。

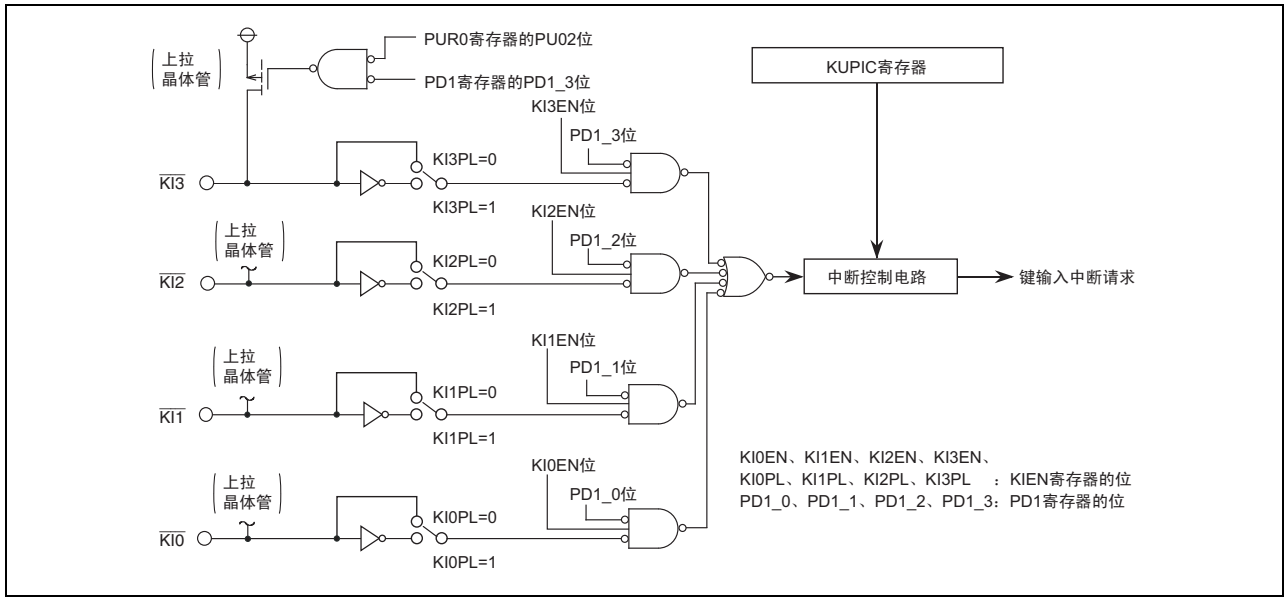
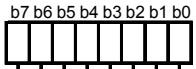


图 12.16　键输入中断的框图

键输入允许寄存器(注1)



符号	地址	复位后的值
KIEN	地址00FBh	00h

位符号	位名	功能	RW
KI0EN	KI0输入允许位	0：禁止 1：允许	RW
KI0PL	KI0输入极性选择位	0：下降沿 1：上升沿	RW
KI1EN	KI1输入允许位	0：禁止 1：允许	RW
KI1PL	KI1输入极性选择位	0：下降沿 1：上升沿	RW
KI2EN	KI2输入允许位	0：禁止 1：允许	RW
KI2PL	KI2输入极性选择位	0：下降沿 1：上升沿	RW
KI3EN	KI3输入允许位	0：禁止 1：允许	RW
KI3PL	KI3输入极性选择位	0：下降沿 1：上升沿	RW

注1．改变KIEN寄存器时，有时KUPIC寄存器的IR位为“1”(有中断请求)。请参照“12.6.5　中断源的更改”。

图 12.17　KIEN 寄存器

12.4　地址匹配中断

在执行由 RMADi（i=0～1）寄存器指向的地址的指令前，会发生地址匹配中断请求。用于调试器的暂停功能。另外，在使用在位式调试器时，用户系统不能设定地址匹配中断（AIER、RMAD0、RMAD1 寄存器和固定向量表）。

必须给 RMADi（i=0～1）设定指令的起始地址。能通过 AIER0 寄存器的 AIER0 位和 AIER1 位，选择禁止或者允许中断。地址匹配中断不受 I 标志和 IPL 的影响。

在接受了地址匹配中断请求时，被压栈的 PC 值（参照“12.1.6.7　寄存器的保存”）根据由 RMADi 寄存器指向的地址的指令不同而不同（正确的返回地址没有保存在堆栈）。因此，在从地址匹配中断返回的情况下，必须通过以下的任何一种方法进行：

- 改写堆栈内容，用 REIT 指令返回
- 在使用 POP 等指令将堆栈恢复到中断请求接受前的状态后，用转移指令返回

在接受地址匹配中断请求时被压栈的 PC 值，如表 12.6 所示，AIER 和 RMAD0～RMAD1 寄存器如图 12.18 所示。

表 12.6　在接受地址匹配中断请求时被压栈的 PC 值

由 RMADi 寄存器（i=0～1）指向的地址的指令	被压栈的 PC 值（注 1）
• 16 位操作码指令 • 在 8 位操作码指令中，如下所示的指令 ADD.B:S #IMM8,dest　SUB.B:S #IMM8,dest　AND.B:S #IMM8,dest OR.B:S #IMM8,dest　MOV.B:S #IMM8,dest　STZ.B:S #IMM8,dest STNZ.B:S #IMM8,dest　STZX.B:S #IMM81,#IMM82,dest CMP.B:S #IMM8,dest　PUSHM src　POPM dest JMPS #IMM8　JSRS #IMM8 MOV.B:S #IMM,dest(其中 dest＝A0 或者 A1)	由 RMADi 寄存器指示的地址+2
上述除外	由 RMADi 寄存器指示的地址+1

注1．被压栈的PC值，参照“12.1.6.7　寄存器的保存”。

表 12.7　地址匹配中断源和关联寄存器的对应

地址匹配中断源	地址匹配中断允许位	地址匹配中断寄存器
地址匹配中断 0	AIER0	RMAD0
地址匹配中断 1	AIER1	RMAD1

地址匹配中断允许寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号 AIER　　地址 地址0013h　　复位后的值 00h

位符号	位名	功能	RW
AIER0	地址匹配中断0 允许位	0：禁止 1：允许	RW
AIER1	地址匹配中断1 允许位	0：禁止 1：允许	RW
— (b7-b2)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

地址匹配中断寄存器i(i=0～1)

(b23) b7　(b19) b3　(b16) b0　(b15) b7　(b8) b0　b7　b0

符号 RMAD0 RMAD1　　地址 地址0012h-0010h 地址0016h-0014h　　复位后的值 000000h 000000h

功能		设定可能值	RW
用于地址匹配中断的地址设定寄存器		00000h～FFFFFh	RW
— (b7-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。		—

图 12.18　AIER 和 RMAD0～RMAD1 寄存器

12.5　定时器 RD 中断、带片选的时钟同步串行 I/O 中断、I²C 总线接口中断（带有多个中断请求源的中断）

定时器 RD（0 通道)、定时器 RD（1 通道）、带片选的时钟同步串行 I/O、I²C 总线接口，各自带有多个中断请求源，他们的逻辑和成为中断请求，反映在中断控制寄存器的 IR 位。因此，这些外围功能各自带有独立的中断请求源的状态寄存器（以下称做状态寄存器）和中断请求源的允许寄存器（以下称做允许寄存器），控制着中断请求的产生（通过中断控制寄存器的 IR 位的变化）。定时器 RD 中断、带片选的时钟同步串行 I/O 中断、I²C 总线接口中断的相关寄存器如表 12.8 所示，定时器 RD 中断的框图如图 12.19 所示。

表 12.8　定时器 RD 中断、带片选的时钟同步串行 I/O 中断、I²C 总线接口中断的相关寄存器

外围功能名		中断源请求源的状态寄存器	中断源请求源的允许寄存器	中断控制寄存器
定时器 RD	通道 0	TRDSR0	TRDIER0	TRD0IC
	通道 1	TRDSR1	TRDIER1	TRD1IC
带片选的时钟同步串行 I/O		SSSR	SSER	SSUIC
I²C 总线接口		ICSR	ICIER	IICIC

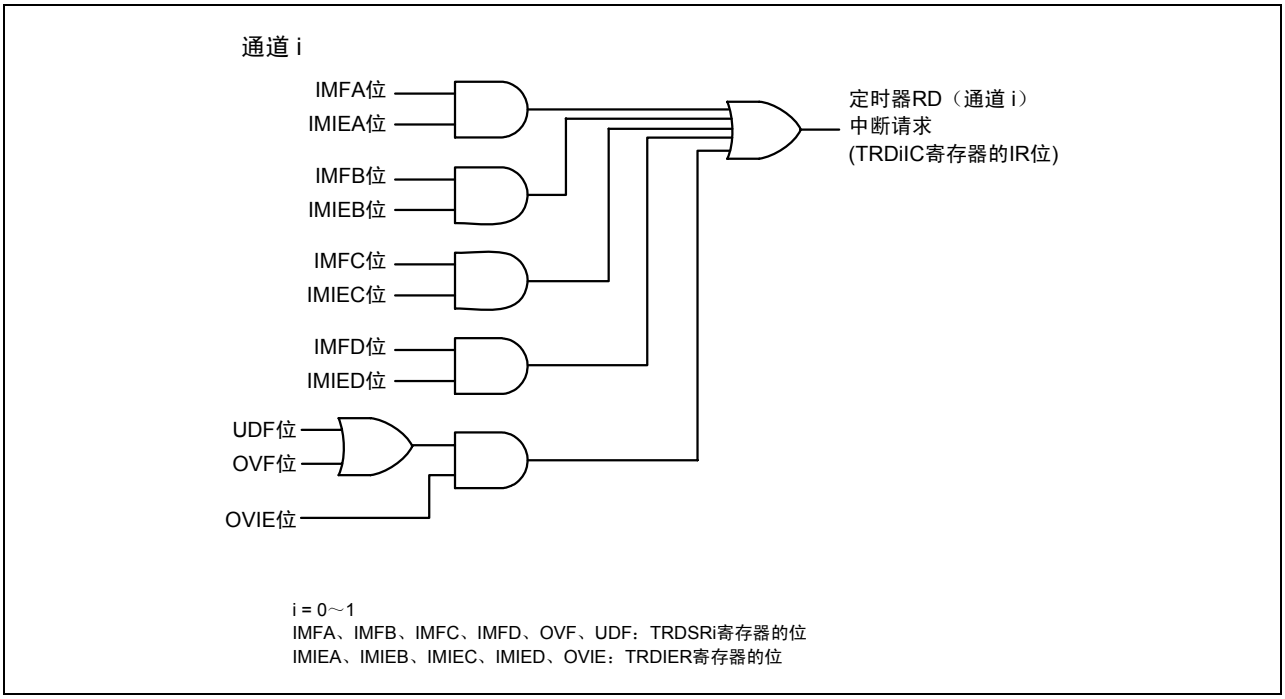


图 12.19　定时器 RD 中断的框图

定时器 RD（0 通道）、定时器 RD（1 通道）、带片选的时钟同步串行 I/O、I^2C 总线接口的中断，通过 I 标志、IR 位、ILVL0～ILVL2 位与 IPL 的关系进行中断控制，这与其他可屏蔽中断相同。但是，由于从多个中断请求源中产生的一个中断请求，所以和其他可屏蔽中断有如下的不同。

- 当状态寄存器的位为“1”，并且与其对应的允许寄存器的位为“1”（允许中断）时，中断控制寄存器的 IR 位为“1”（有中断请求）。
- 如果状态寄存器的位和与其对应的允许寄存器的位中的任何一个为“0”或者两者都为“0”，那么 IR 位为“0”（无中断请求）。
  即，IR 位一旦为“1”，即使中断未被接受，也不会保持中断请求。
  另外，即使把“0”写入 IR 位，IR 位也不会为“0” 。
- 即使中断被接受，状态寄存器的各个位也不会自动变成“0”。
  因此，在中断被接受时 IR 位不会自动变成“0”。
  必须在中断程序中把状态寄存器的各个位清“0”。把状态寄存器的各个位清“0”的方法请参照状态寄存器的图。
- 在给允许寄存器多个位置“1”时，IR 位成为“1”后，其他中断请求源有效时，IR 位保持“1”不变。
- 在给允许寄存器多个位置“1”时，执行哪一个中断请求源的中断，由状态寄存器判定。

状态寄存器和允许寄存器，请参照外围功能的章节（“14.2　定时器 RD”、“16.2　带片选的时钟同步串行 I/O(SSU)”、“16.3　I^2C 总线接口”）。

中断控制寄存器，参照“12.1.6　中断控制”。

12.6　中断的使用注意事项

12.6.1　地址 00000h 的读取

不能通过程序读地址 00000h。在接受到可屏蔽中断的中断请求时，CPU 在中断响应顺序中从地址 00000h 读取中断信息（中断序号和中断请求级）。此时，被接受的中断的 IR 位变为“0”。

如果通过程序读地址 00000h，就在被允许的中断中优先权最高的中断 IR 位变为“0”。因此，中断可能被取消或者发生预想外的中断。

12.6.2　SP 的设定

必须在接受中断前给 SP 设定值。在复位后，SP 为“0000h”。因此，如果在给 SP 设定值前接受中断，程序就会失控。

12.6.3　外部中断和键输入中断

输入到 $\overline{\text{INT0}}$～$\overline{\text{INT3}}$ 引脚和 $\overline{\text{KI0}}$～$\overline{\text{KI3}}$ 引脚的信号，需要显示在与 CPU 运行时钟无关的电特性的外部中断 $\overline{\text{INTi}}$ 输入(i=0～3)的“L”电平宽度或者“H”电平宽度。（详情参照“**表 19.18**(Vcc=5V)、**表 19.23**(Vcc=3V)、外部中断 $\overline{\text{INTi}}$ 输入(i=0～3)”）

12.6.4　看门狗定时器中断

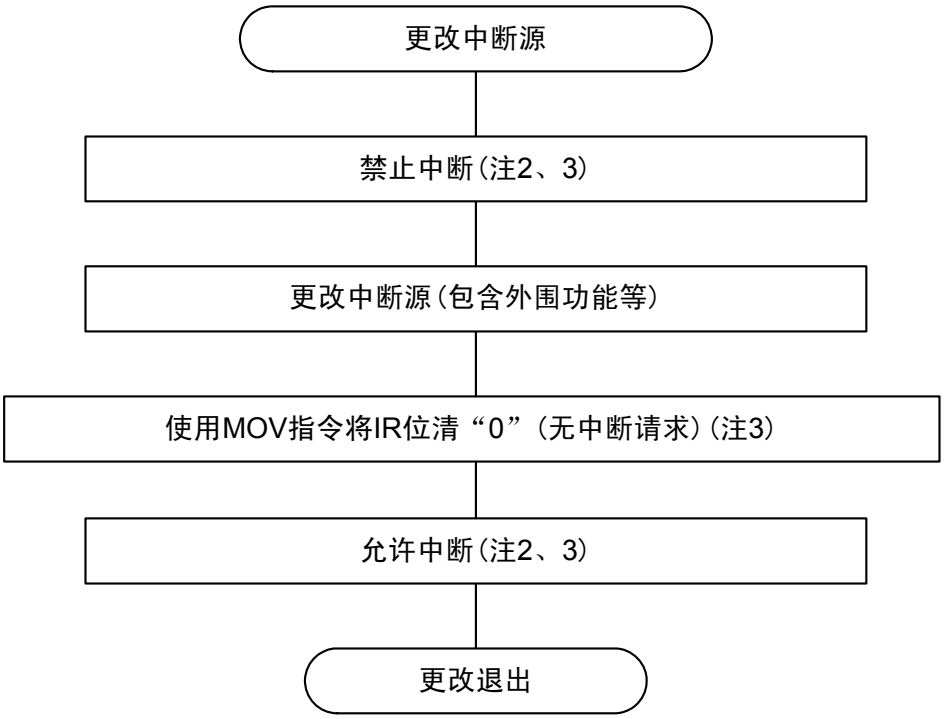
在看门狗定时器中断发生后，必须初始化看门狗定时器。

12.6.5　中断源的更改

如果改变中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。使用中断时，必须在改变中断源后，将 IR 位清“0”（无中断请求）。

另外，在此所说的改变中断源，包括改变被分配到各软件中断序号的中断源、极性和时序等全部要素。因此，在外围功能的模式改变等关系到中断源、极性和时序的情况下，必须在改变后将 IR 位清“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源更改步骤的例子如图 12.20 所示。



IR位: 更改中断源的中断的和中断控制寄存器的位。

注1．上述设定必须单步执行。不要同时（在1指令中）设定2个以上的设定。
注2．在$\overline{\text{INTi}}$中断（i=0～3）中、必须使用I标志。
在$\overline{\text{INTi}}$中断以外的外围功能中断中、为了避免产生中断请求、必须在作为中断源的外围功能停止后更改中断源。此时，如果可以禁止全部的可屏蔽中断就必须使用I标志。
如果不能禁止全部的可屏蔽中断，就必须使用更改在断源中断的ILVL0～LVL2位。
注3．使用的指令及其注意事项请参照“12.6.6　中断控制寄存器的更改”。

图 12.20　中断源更改步骤的例子

12.6.6　中断控制寄存器的更改

（a）必须在对应该寄存器的中断请求不发生的位置改变中断控制寄存器。在有可能发生中断请求时，必须在禁止中断后改变中断控制寄存器。

（b）在禁止中断后改变中断控制寄存器的情况下，必须注意使用的指令。

- 改变 IR 位以外的位

  在执行指令期间，当发生对应该寄存器的中断请求时，IR 位可能不变为“1”（有中断请求），中断被忽视。当在此情况出现问题时，必须使用以下指令改变寄存器：

  对象指令…AND、OR、BCLR、BSET

- 改变 IR 位

  在将 IR 位清“0”（无中断请求）时，根据使用的指令，IR 位可能不变为“0”。必须用 MOV 指令将 IR 位清“0”。

（c）在使用 I 标志禁止中断时，必须按照以下的程序例子设定 I 标志（程序例子的中断控制寄存器的更改请参照(b)）。

例 1～例 3 是防止由于受内部总线和指令队列缓冲器的影响，在改变中断控制寄存器前 I 标志变为“1”（允许中断）的方法。

例 1：通过 NOP 指令，等待改变中断控制寄存器的例子

```
INT_SWITCH1:
  FCLR    I                ; 禁止中断
  AND.B   #00H，0056H      ; 将 TRAIC 寄存器置“00h”
  NOP                      ;
  NOP
  FSET    I                ; 允许中断
```

例 2：通过虚读，使 FSET 指令等待的例子

```
INT_SWITCH2:
  FCLR    I                ; 禁止中断
  AND.B   #00H，0056H      ; 将 TRAIC 寄存器置“00h”
  MOV.W   MEM，R0          ; 虚读
  FSET    I                ; 允许中断
```

例 3：通过 POPC 指令，改变 I 标志的例子

```
INT_SWITCH3:
  PUSHC   FLG
  FCLR    I                ; 禁止中断
  AND.B   #00H，0056H      ; 将 TRAIC 寄存器置“00h”
  POPC    FLG              ; 允许中断
```

第13章　看门狗定时器

看门狗定时器有检测程序失控的功能。因此，为了提高系统的可靠性，建议使用看门狗定时器。

看门狗定时器具有 15 位计数器，可选择计数源保护模式是否有效。

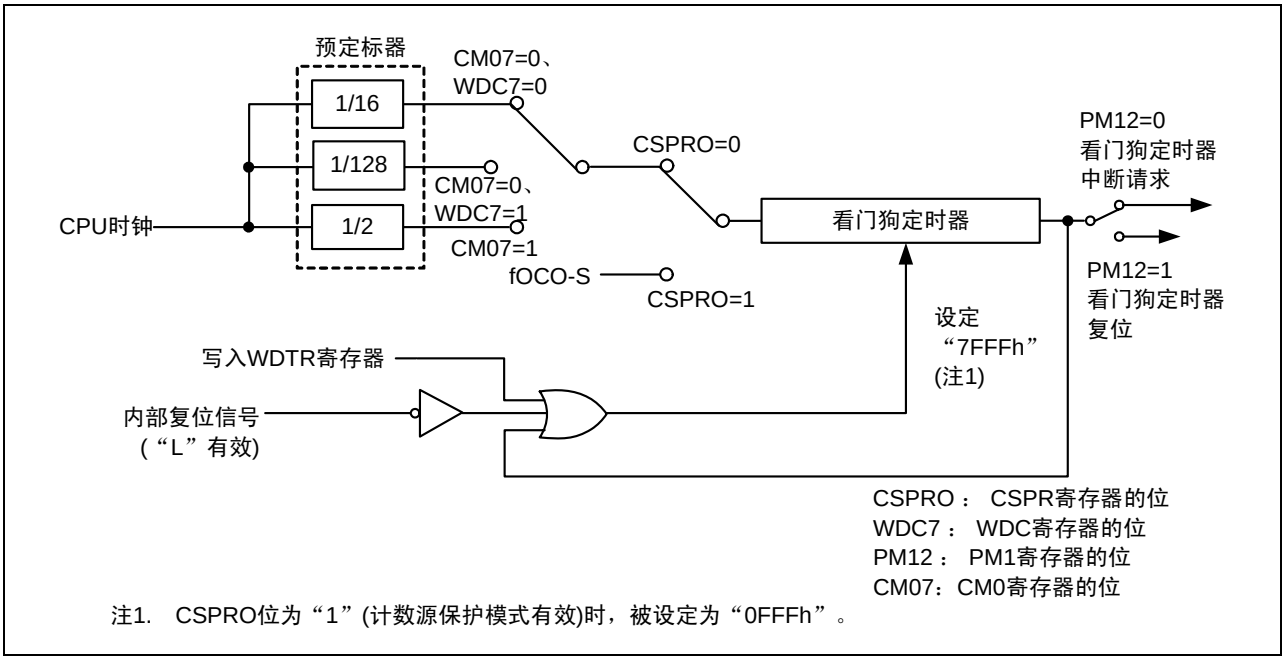
计数源保护模式的有效/无效如**表 13.1** 所示。

看门狗定时器复位的详细内容，参照“**5.6　看门狗定时器复位**”。

看门狗定时器的框图如**图 13.1** 所示，OFS、WDC 寄存器如**图 13.2**、WDTR、WDTS、CSPR 寄存器如**图 13.3** 所示。

表 13.1　计数源保护模式的有效/无效

项目	计数源保护模式无效	计数源保护模式有效
计数源	CPU时钟	低速内部振荡器时钟
计数运行	递减计数	
计数开始条件	可选择以下的任意一项 • 复位后自动开始计数 • 通过写WDTS寄存器，开始计数	
计数停止条件	停止模式、等待模式	无
看门狗定时器的初始条件	• 复位 • 将“00h”、“FFh”连续写到WDTR寄存器 • 下溢	
下溢时的工作	看门狗定时器中断或者看门狗定时器复位	看门狗定时器复位



注1.　CSPRO位为“1”(计数源保护模式有效)时，被设定为“0FFFh”。

图 13.1　看门狗定时器的框图

选项功能选择寄存器(注 1)

b7 b6 b5 b4 b3 b2 b1 b0
1 1 1

符号	地址	出厂值
OFS	地址0FFFFh	FFh(注3)

位符号	位名	功能	RW
WDTON	看门狗定时器启动选择位	0：复位后，看门狗定时器自动启动 1：复位后，看门狗定时器为停止状态	RW
— (b1)	保留位	必须置“1”。	RW
ROMCR	ROM码保护解除位	0：ROM码保护解除 1：ROMCP1有效	RW
ROMCP1	ROM码保护位	0：ROM码保护有效 1：ROM码保护解除	RW
— (b4)	保留位	必须置“1”。	RW
LVD0ON	电压检测0电路启动位 (注2)	0：硬件复位后，电压监视0复位有效 1：硬件复位后，电压监视0复位无效	RW
— (b6)	保留位	必须置“1”。	RW
CSPROINI	复位后计数源保护模式选择位	0：复位后，计数源保护模式有效 1：复位后，计数源保护模式无效	RW

注1．OFS寄存器在闪存上。必须和程序一起写入。
注2．使用加电复位时，必须将LVD0ON位清“0”(硬件复位后，电压监视0复位有效)。
注3．在擦除包含OFS寄存器的块时，OFS寄存器值变为“FFh”。

看门狗定时器控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0
0 0

符号	地址	复位后的值
WDC	地址000Fh	00011111b

位符号	位名	功能	RW
— (b4-b0)	看门狗定时器的高位		RO
— (b5)	保留位	必须清“0”。	RW
— (b6)	保留位	必须清“0”。	RW
WDC7	预定标器选择位	0：16分频 1：128分频	RW

图 13.2　OFS、WDC 寄存器

看门狗定时器复位寄存器

b7 b0

符号	地址	复位后的值
WDTR	地址000Dh	不定

功能	RW
写入“00h”，继续写入“FFh”时，看门狗定时器被初始化。(注1) 看门狗定时器的初始值在计数源保护模式无效时，被设定为“7FFFh”，在计数源保护模式有效时，被设定为“0FFFh”。(注2)	WO

注1．写入“00h”和写入“FFh”期间，不要使中断发生。
注2．在将CSPR寄存器的CSPRO位置“1”(计数源保护模式有效)后，在看门狗定时器中被设定为“0FFFh”。

看门狗定时器启动寄存器

b7 b0

符号	地址	复位后的值
WDTS	地址000Eh	不定

功能	RW
通过对该寄存器的写入指令，启动看门狗定时器。	WO

计数源保护模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0
0 0 0 0 0 0 0

符号	地址	复位后的值(注1)
CSPR	地址001Ch	00h

位符号	位名	功能	RW
— (b6-b0)	保留位	必须清“0”。	RW
CSPRO	计数源保护模式选择位(注2)	0：计数源保护模式无效 1：计数源保护模式有效	RW

注1．对OFS寄存器的CSPROINI位写入“0”时，复位后的值变为“10000000b”。
注2．为了将CSPRO位置“1”，必须在写入“0”后，继续写入“1”。
　　不能通过程序清“0”。

图 13.3　WDTR、WDTS、CSPR 寄存器

13.1　计数源保护模式无效时

当计数源保护模式无效时，看门狗定时器的计数源为 CPU 时钟。

看门狗定时器的规格（计数源保护模式无效时）如表 13.2 所示。

表 13.2　看门狗定时器的规格（计数源保护模式无效时）

项目	规格
计数源	CPU时钟
计数运行	递减计数
周期	预定标器的分频比(n)×看门狗定时器的计数值(32768)　（注1） CPU时钟 n：16或者128（由WDC寄存器的WDC7位选择） 例：当CPU时钟为16MHz并且预定标器为16分频时，周期约为32.8ms
计数开始条件	通过OFS寄存器（地址0FFFFh）的WDTON位（注2）选择复位后的看门狗定时器运行 • 当WDTON位为“1”（复位后，看门狗定时器处于停止状态）时 复位后，看门狗定时器和预定标器停止，通过写WDTS寄存器开始计数 • 当WDTON位为“0”（复位后，看门狗定时器自动启动）时 复位后，看门狗定时器和预定标器自动开始计数
看门狗定时器的初始化条件	• 复位 • 将“00h”、“FFh”连续写到WDTR寄存器 • 下溢
计数停止条件	停止模式、等待模式（解除后，从被保持的值开始继续计数）
下溢时的运行	• 当PM1寄存器的PM12位为“0”时 看门狗定时器中断 • 当PM1寄存器的PM12位为“1”时 看门狗定时器复位（参照“5.6　看门狗定时器复位”）

注1．在将“00h”和“FFh”连续写到WDTR寄存器时，看门狗定时器被初始化。预定标器在复位后被初始化。因此，看门狗定时器的周期将发生由预定标器引起的误差。

注2．不能通过程序更改WDTON位。在设定WDTON位时，必须通过闪存编程器将“0”写到地址0FFFFh的b0。

13.2　计数源保护模式有效时

当计数源保护模式有效时，看门狗定时器的计数源为低速内部振荡器时钟。在程序失控时，即使 CPU 时钟停止，也能给看门狗定时器提供时钟。

看门狗定时器的规格（计数源保护模式有效时）如表 13.3 所示。

表 13.3　看门狗定时器的规格（计数源保护模式有效时）

项目	规格
计数源	低速内部振荡器时钟
计数运行	递减计数
周期	看门狗定时器的计数值（4096） 低速内部振荡器时钟 例：当低速内部振荡器时钟为125kHz时，周期约为32.8ms
计数开始条件	通过OFS寄存器（地址0FFFFh）的WDTON位（注1）选择复位后的看门狗定时器的运行 • 当WDTON位为“1”（复位后，看门狗定时器处于停止状态）时 复位后，看门狗定时器和预定标器停止，通过写WDTS寄存器开始计数 • 当WDTON位为“0”（复位后，看门狗定时器自动启动）时 复位后，看门狗定时器和预定标器自动开始计数
看门狗定时器的初始化条件	• 复位 • 将“00h”、“FFh”连续写到WDTR寄存器 • 下溢
计数停止条件	无（在开始计数后，即使在等待模式也不停止。不变为停止模式。）
下溢时的运行	看门狗定时器复位（参照“5.6　看门狗定时器复位”）
寄存器、位	• 当将CSPR寄存器的CSPRO位设定为“1”（计数源保护模式有效）时（注2），自动进行如下设定： - 给看门狗定时器设定0FFFh - 将CM1寄存器的CM14位设定为“0”（低速内部振荡器振荡） - 将PM1寄存器的PM12位设定为“1”（在看门狗定时器下溢时，看门狗定时器复位） • 在计数源保护模式时进入以下状态： - 禁止写CM1寄存器的CM10位（即使写“1”也不变化，不转移到停止模式） - 禁止写CM1寄存器的CM14位（即使写“1”也不变化，低速内部振荡器不停止）

注1．不能通过程序更改WDTON位。在设定WDTON位时，必须通过闪存编程器将“0”写到地址0FFFFh的b0。

注2．即使将“0”写到OFS寄存器的CSPRO位，CSPRO位也为“1”。不能通过程序更改CSPRO位。在设定CSPRO位时，必须通过闪存编程器将“0”写到地址0FFFFh的b7。

第14章　定时器

定时器内置带 8 位预定标器的 8 位定时器、2 个 16 位定时器、1 个带有 4 位计数器和 8 位计数器的定时器。带 8 位预定标器的 8 位定时器为定时器 RB。此定时器含有记忆计数器初始值的重加载寄存器。16 位定时器为具有输入捕捉和输出比较功能的定时器 RD。4 位计数器、8 位计数器是带有输出比较的定时器 RE。所有定时器各自独立运行。

各定时器的功能比较如表 14.1 所示。

表 14.1　各定时器的功能比较

项目		定时器 RB	定时器 RD	定时器 RE
构成		带 8 位预定标器的 8 位定时器 （带重加载寄存器）	16 位定时器×2 （带输入捕捉和输出比较）	4 位计数器 8 位计数器
计数		递减计数	递增计数/递减计数	递增计数
计数源		• f1 • f2 • f8	• f1 • f2 • f4 • f8 • f32 • fOCO40M • TRDIOA0	• f4 • f8 • f32 • fC4 • fC32
功能	定时器模式	有	有 （输入捕捉功能、输出比较功能）	无
	脉冲输出模式	无	无	无
	事件计数模式	无	无	无
	脉宽测定模式	无	无	无
	脉冲周期测定模式	无	无	无
	可编程波形发生模式	有	无	无
	可编程单触发发生模式	有	无	无
	可编程等待单触发发生模式	有	无	无
	输入捕捉	无	有	无
	输出比较	无	有	有
	PWM 模式	无	有	无
	复位同步 PWM 模式	无	有	无
	互补 PWM 模式	无	有	无
	PWM3 模式	无	有	无
	实时时钟模式	无	无	有
输入引脚		$\overline{INT0}$	$\overline{INT0}$、TRDCLK、 TRDIOA0、TRDIOA1、 TRDIOB0、TRDIOB1、 TRDIOC0、TRDIOC1、 TRDIOD0、TRDIOD1	–
输出引脚		TRBO	TRDIOA0、TRDIOA1、 TRDIOB0、TRDIOB1、 TRDIOC0、TRDIOC1、 TRDIOD0、TRDIOD1	TREO
相关中断		定时器 RB 中断 $\overline{INT0}$ 中断	比较匹配/输入捕捉 A0～D0 中断 比较匹配/输入捕捉 A1～D1 中断 溢出中断 下溢中断（注 1） $\overline{INT0}$ 中断	定时器 RE 中断
定时器停止		有	有	有

注 1. 下溢中断只能设定通道 1

14.1　定时器 RB

定时器 RB 是带 8 位预定标器的 8 位定时器。预定标器和定时器分别由重加载寄存器和计数器构成，重加载寄存器和计数器分配了相同地址（有关重加载寄存器和计数器的存取，请参照表 14.2～表 14.5 的各模式的说明）。作为重加载寄存器，定时器 RB 具有定时器 RB 主寄存器和定时器 RB 次寄存器。

定时器 RB 的计数源是计数、重加载等定时器运行的运行时钟。

定时器 RB 的框图如图 14.1 所示，TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRE、TRBSC 以及 TRBPR 寄存器如图 14.2～图 14.4 所示。

定时器 RB 具有以下 4 种模式：

- 定时器模式　　内部计数源（外围功能时钟）计数模式
- 可编程波形发生模式　　连续输出任意脉宽的模式
- 可编程单触发发生模式　　输出单触发脉冲的模式
- 可编程等待单触发发生模式　　输出延迟单触发脉冲的模式

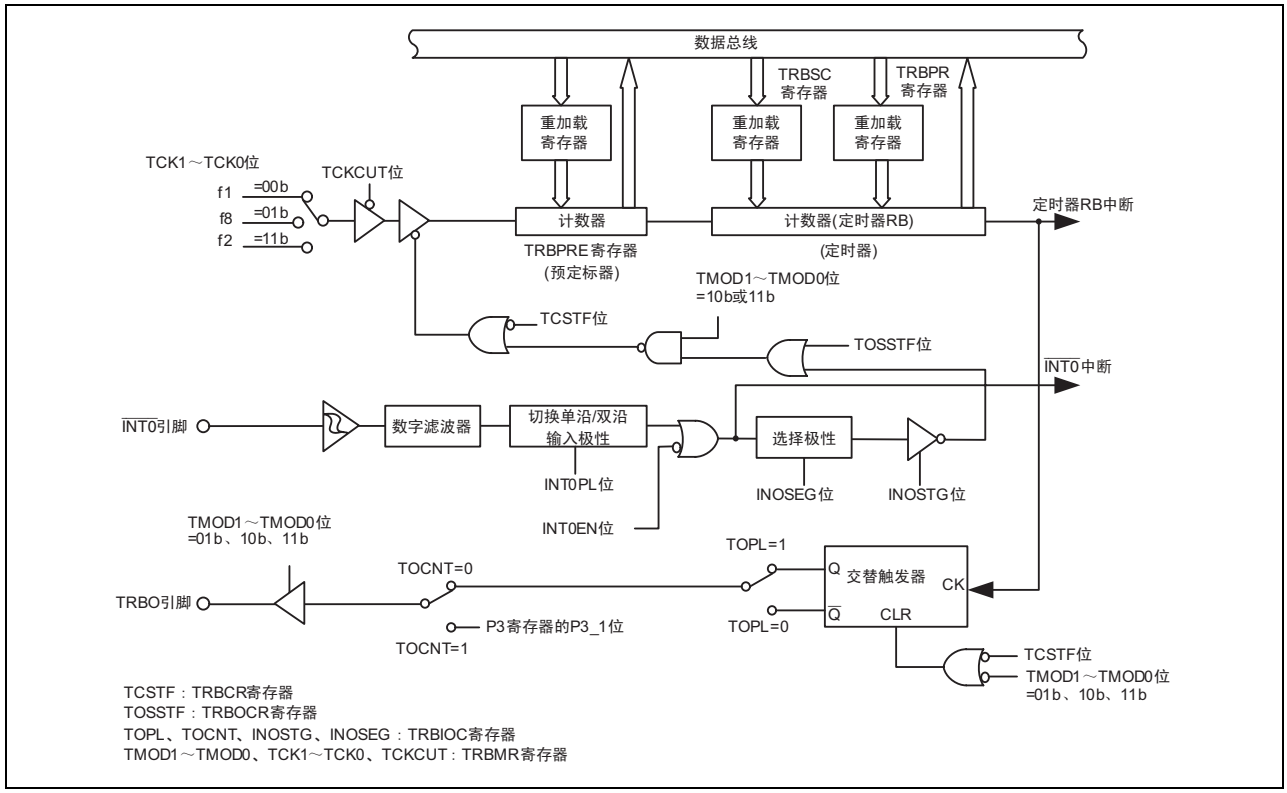


图 14.1　定时器 RB 框图

定时器RB控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRBCR	地址0108 h	00h

位符号	位名	功能	RW
TSTART	定时器RB计数开始位(注1)	0：停止计数 1：开始计数	RW
TCSTF	定时器RB计数状态标志 (注1)	0：停止计数 1：计数中(注3)	RO
TSTOP	定时器RB计数强制停止位 (注1、2)	写入“1”时，强制停止计数。 读取时，该值为“0”。	RW
— (b7-b3)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

注1．参照“14.2.5　定时器RB使用的注意事项”。
注2．对TSTOP位写入“1”时，TRBPRE 寄存器、TRBSC 寄存器、TRBPR 寄存器、TSTART 位、TCSTF位、TRBOCR寄存器的TOSSTF位为复位后的值。
注3．在定时器模式、可编程波形产生模式中，表示计数中。在可编程单触发产生模式、可编程等待单触发产生模式中，表示接受单触发脉冲的触发。

定时器RB单触发控制寄存器 (注2)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRBOCR	地址0109h	00h

位符号	位名	功能	RW
TOSST	定时器RB单触发开始位	写入“1”时,产生单触发。 读取时，该值为“0”。	RW
TOSSP	定时器RB单触发停止位	写入“1”时，单触发脉冲(包括等待)的计数停止。 读取时，该值为“0”。	RW
TOSSTF	定时器RB单触发状态标志 (注1)	0：单触发停止中 1：单触发工作中(包括等待时间)	RO
— (b7-b3)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

注1．将TRBCR寄存器的TSTOP位写入“1”时，TOSSTF位为“0”。
注2．TRBMR寄存器的TMOD1～TMOD0位为“10b”(可编程单触发产生模式)或“11b”(可编程等待单触发产生模式)时有效。

图 14.2　TRBCR、TRBOCR 寄存器

定时器RB I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号 TRBIOC	地址 地址010Ah	复位后的值 00h	
位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	因工作模式不同，功能也不同。	RW
TOCNT	定时器RB输出切换位		RW
INOSTG	单触发控制位		RW
INOSEG	单触发极性选择位		RW
— (b7-b4)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

定时器RB模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号 TRBMR	地址 地址010Bh	复位后的值 00h	
位符号	位名	功能	RW
TMOD0	定时器RB工作模式选择位 (注1)	b1 b0 0 0：定时器模式 0 1：可编程波形产生模式 1 0：可编程单触发产生模式 1 1：可编程等待单触发产生模式	RW
TMOD1			RW
— (b2)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—
TWRC	定时器RB写入控制位(注2)	0：写入重加载寄存器和计数器 1：只读取重加载寄存器	RW
TCK0	定时器RB计数源选择位(注1)	b5 b4 0 0：f1 0 1：f8 1 0：不要设定 1 1：f2	RW
TCK1			RW
— (b6)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—
TCKCUT	定时器RB计数源截断位(注1)	0：计数源供给 1：计数源截止	RW

注1．TMOD1～TMOD0位、TCK1～TCK0位、TCKCUT位必须在TRBCR寄存器的TSTART位和TCSTF位都为“0”(停止计数)时改变。
注2．在定时器模式时，可选择TWRC位为“0”或为“1”。在可编程波形产生模式、可编程单触发产生模式、可编程等待单触发产生模式中必须置“1”(只读取重加载寄存器)。

图 14.3　TRBIOC、TRBMR 寄存器

定时器RB预定标器寄存器 (注1)

b7 b0

符号 TRBPRE	地址 地址010Ch		复位后的值 FFh
模式	功能	设定范围	RW
定时器模式	对内部计数源计数	00h～FFh	RW
可编程波形产生模式		00h～FFh	RW
可编程单触发产生模式		00h～FFh	RW
可编程等待单触发产生模式		00h～FFh	RW

注1. 对TRBCR寄存器的TSTOP位写“1”时，TRBPRE寄存器为“FFh”。

定时器RB从寄存器(注3、4)

b7 b0

符号 TRBSC	地址 地址010Dh		复位后的值 FFh
模式	功能	设定范围	RW
定时器模式	无效	00h～FFh	—
可编程波形产生模式	定时器RB预定标器的下溢计数(注1)	00h～FFh	WO (注2)
可编程单触发产生模式	无效	00h～FFh	—
可编程等待单触发产生模式	定时器RB预定标器的下溢计数(单触发宽度计数)	00h～FFh	WO (注2)

注1. 将TRBPR寄存器和TRBSC寄存器的值交替重加载到计数器，开始计数。
注2. 计数值，即使在从时间计数中，也能通过TRBPR寄存器读取。
注3. 对TRBCR寄存器的TSTOP位写“1”时，TRBSC寄存器为“FFh”。
注4. 写入TRBSC寄存器时，必须按照以下步骤写入。
(1)对TRBSC寄存器写入数值
(2)对TRBPR寄存器写入数值(即使不改变数值，也会再次写入相同的数值)

定时器RB主寄存器(注2)

b7 b0

符号 TRBPR	地址 地址010Eh		复位后的值 FFh
模式	功能	设定范围	RW
定时器模式	定时器RB预定标器下溢计数	00h～FFh	RW
可编程波形产生模式	定时器RB预定标器下溢计数(注1)	00h～FFh	RW
可编程单触发模式	定时器RB预定标器下溢计数(单触发宽度计数)	00h～FFh	RW
可编程等待单触发产生模式	定时器RB预定标器下溢计数(等待时间计数)	00h～FFh	RW

注1. 将TRBPR寄存器和TRBSC寄存器的值交替重新装入寄存器，开始计数。
注2. 对TRBCR寄存器的TSTOP位写“1”时，TRBPR寄存器为“FFh”。

图 14.4　TRBPRE、TRBSC、TRBPR 寄存器

14.1.1　定时器模式

它是对内部生成的计数源或者定时器 RA 的下溢计数的模式（表 14.2）。在定时器模式时，不使用 TRBOCR 和 TRBSC 寄存器。

定时器模式时的 TRBIOC 寄存器如图 14.5 所示。

表 14.2　定时器模式的说明

项目	说明
计数源	f1、f2、f8
计数运行	• 递减计数 • 下溢时重新装入重加载寄存器的内容，然后继续计数 （在定时器 RB 下溢时，重新装入定时器 RB 主重加载寄存器的内容）
分频比	1/(n+1)(m+1)　　n：TRBPRE 寄存器的设定值、m：TRBPR 寄存器的设定值
计数开始条件	对 TRBCR 寄存器的 TSTART 位写“1”（开始计数）
计数停止条件	• 将 TRBCR 寄存器的 TSTART 位清“0”（停止计数） • 对 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）
中断请求发生时序	在定时器 RB 下溢时[定时器 RB 中断]
TRBO 引脚功能	可编程输入/输出端口
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口或者 $\overline{\text{INT0}}$ 中断输入引脚
读定时器	如果读 TRBPR 寄存器和 TRBPRE 寄存器，就读取各自的计数值
写定时器	• 如果在计数停止时对 TRBPRE 寄存器和 TRBPR 寄存器写数据，数据就被写入各自的重加载寄存器和计数器 •在计数中对 TRBPRE 寄存器和 TRBPR 寄存器写数据时，如果 TRBMR 寄存器的 TWRC 位为“0”，数据将被写入到各自的重加载寄存器和计数器。 如果 TWRC 位为“1”，数据只会被写入各自的重加载寄存器。请参照“14. 1.1.1　计数中的定时器写入控制”。

定时器RB I/O控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0
×	×	×	×	0	0	0	0

符号 TRBIOC　　地址 地址010Ah　　复位后的值 00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	在定时器模式中，必须清“0”。	RW
TOCNT	定时器RB输出切换位		RW
INOSTG	单触发控制位		RW
INOSEG	单触发极性选择位		RW
— (b7-b4)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

图 14.5　定时器模式时的 TRBIOC 寄存器

14.1.1.1　计数中的定时器写入控制

定时器 RB 带有预定标器和定时器（对预定标器的下溢进行计数的狭义的定时器），各自具有重加载寄存器和计数器。在定时器模式中，写入计数中的预定标器或定时器时，能通过 TRBMR 寄存器的 TWRC 位，选择写入重加载寄存器和定时器或只写入重加载寄存器。

但是，从预定标器的重加载寄存器向计数器传送值时与计数源同步传送。另外，从定时器的重加载寄存器向计数器传送值时与预定标器的下溢同步传送。因此，通过 TWRC 位选择写入重加载寄存器和计数器时，执行写入指令后不能立即更新计数器的值。另外，选择只写入重加载寄存器时，如果改变预定标器的值和写入时的周期就会错开。定时器 RB 计数中改写计数值的运行例如图 14.6 所示。

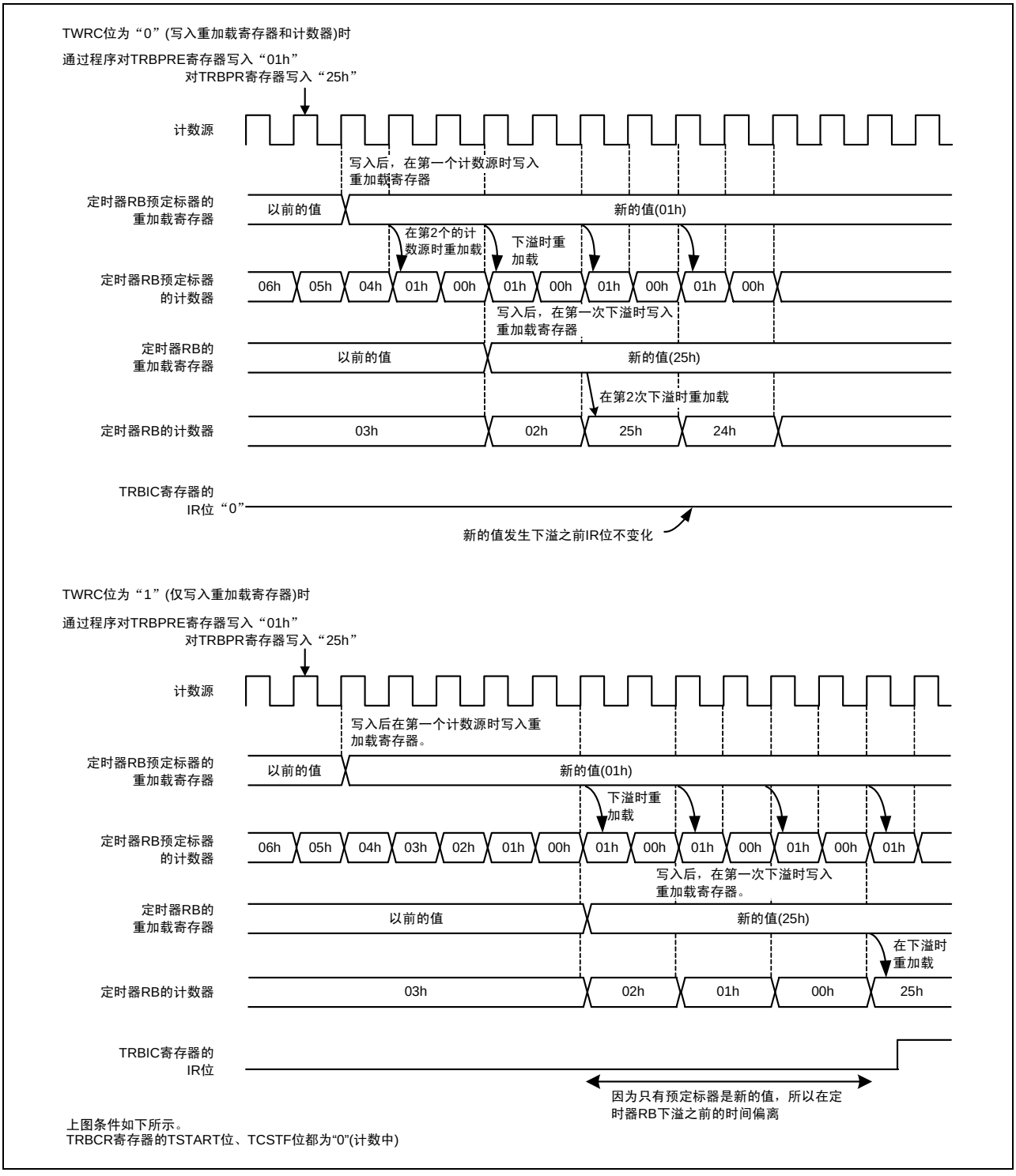


图 14.6　定时器 RB 计数中写入计数值时的运行例子

14.1.2　可编程波形发生模式

它是对 TRBPR 寄存器和 TRBSC 寄存器的值交替计数，每当计数器下溢时，反转从 TRBO 引脚输出的信号的模式（表 14.3）。在计数开始时，从设定在 TRBPR 寄存器的值开始计数。可编程波形发生模式时，不使用 TRBOCR 寄存器。

可编程波形发生模式时的 TRBIOC 寄存器如图 14. 7 所示，可编程波形发生模式时的定时器 RB 的运行例子如图 14.8 所示。

表 14.3　可编程波形发生模式的说明

项目	说明
计数源	f1、f2、f8
计数运行	・递减计数 ・下溢时交替重新装入主重加载寄存器和次重加载寄存器的内容，然后继续计数
输出波形的宽度和周期	主期间：(n+1)(m+1)/fi 次期间：(n+1)(p+1)/fi 周期　：(n+1) {(m+1)+(p+1)}/fi fi：计数源频率 n：TRBPRE 寄存器的设定值、m：TRBPR 寄存器的设定值 p：TRBSC 寄存器的设定值
计数开始条件	对 TRBCR 寄存器的 TSTART 位写“1”（开始计数）
计数停止条件	将 TRBCR 寄存器的 TSTART 位清“0”（停止计数） 对 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）
中断请求发生时序	在从次期间的定时器 RB 的下溢开始经过计数源的 1/2 周期后 （和 TRBO 输出变化同时）［定时器 RB 中断］
TRBO 引脚功能	可编程输出端口或脉冲输出
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口或者 $\overline{\text{INT0}}$ 中断输入
读定时器	如果读 TRBPR 寄存器和 TRBPRE 寄存器，就读取各自的计数值（注 1）
写定时器	・如果在计数停止中对TRBPRE寄存器、TRBSC寄存器和TRBPR寄存器写数据，数据就被写入各自的重加载寄存器和计数器 ・如果在计数中对 TRBPRE 寄存器、TRBSC 寄存器和 TRBPR 寄存器写数据，数据就被写入各自的重加载寄存器，在下一个重加载时刻数据传送到计数器（注 2）
选择功能	・输出电平选择功能 能通过 TOPL 位选择主期间和次期间的输出电平 ・TRBO 引脚输出转换功能 通过 TRBIOC 寄存器的 TOCNT 位，选择定时器 RB 脉冲输出或 P3_1 锁存器输出（注 3）

注 1.　即使在对次期间计数中，也必须读 TRBPR 寄存器。

注 2.　波形的输出在写 TRBPR 寄存器后，从下一个主期间反映其设定值。

注 3.　TOCNT 位写入的值在以下时序有效：

・在开始计数时

・在发生定时器 RB 中断请求时

所以在更改 TOCNT 位后从下一个主期间的输出反映其设定值。

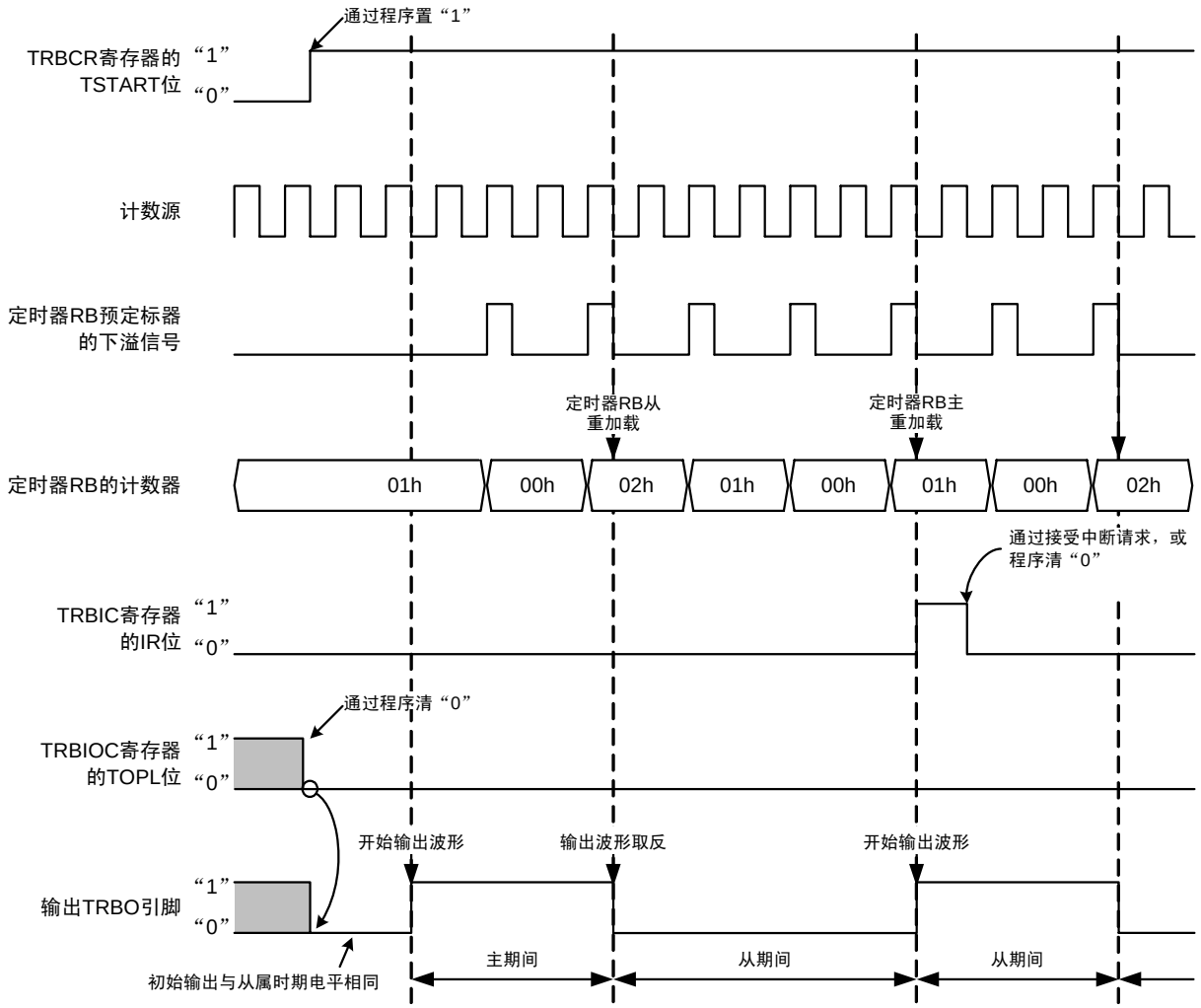
定时器RB I/O控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0
X	X	X	X	0	0		

符号	地址	复位后的值
TRBIOC	地址010Ah	00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	0：主期间输出“H”电平、从属期间输出“L”电平 定时器停止时输出“L”电平 1：主期间输出“L”电平、从属期间输出“H”电平 定时器停止时输出“H”电平	RW
TOCNT	定时器RB输出切换位	0：定时器RB波形输出 1：输出P3_1端口锁存器的值	RW
INOSTG	单触发控制位	在可编程波形产生模式中，必须清“0”。	RW
INOSEG	单触发极性选择位		RW
— (b7-b4)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

图 14.7　可编程波形产生模式时的 TRBIOC 寄存器



上图条件如下所示。

TRBPRE=01h、TRBPR=01h、TRBSC=02h
TRBIOC寄存器的TOCNT=0(从TRBO引脚输出定时器RB的波形)

- 图 14.8　可编程波形产生模式时的定时器 RB 的运行例子

14.1.3　可编程单触发发生模式

它是通过程序或者外部触发（$\overline{\text{INT0}}$ 引脚的输入）从 TRBO 引脚输出单触发脉冲的模式（**表 14.4**）。如果发生触发，就从此时起在任意时间（TRBPR 寄存器的设定值）内，定时器只运行 1 次。在可编程单触发发生模式时，不使用 TRBSC 寄存器。

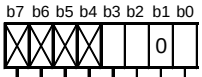
可编程单触发发生模式时的 TRBIOC 寄存器如**图 14.9** 所示，可编程单触发发生模式时的运行例子如**图 14.10** 所示。

表 14.4　可编程单触发发生模式的说明

项目	说明
计数源	f1、f2、f8
计数运行	• 对 TRBPR 寄存器的设定值递减计数 • 下溢时重新装入主重加载寄存器的内容，然后结束计数，TOSSTF 位变为“0”（停止单触发） • 计数停止时重新装入重加载寄存器的内容，然后计数
单触发脉冲输出时间	(n+1)(m+1)/fi fi：计数源频率、n：TRBPRE 寄存器的设定值、m：TRBPR 寄存器的设定值
计数开始条件	• 对 TRBCR 寄存器的 TSTART 位写“1”（开始计数），且产生下一触发。 • 对 TRBOCR 寄存器的 TOSST 位写“1”（开始单触发） • 给 $\overline{\text{INT0}}$ 引脚输入触发
计数停止条件	• 定时器 RB 为主计数器时的计数器值下溢并且重新装入后 • 对 TRBOCR 寄存器的 TOSSP 位写“1”（停止单触发） • 将 TRBCR 寄存器的 TSTART 位清“0”（停止计数） • 对 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）
中断请求发生时序	在从下溢开始经过计数源的 1/2 周期后 （和结束从 TRBO 引脚的波形输出同时）［定时器 RB 中断］
TRBO 引脚功能	脉冲输出
$\overline{\text{INT0}}$ 引脚功能	• 在 TRBIOC 寄存器的 INOSTG 位为“0”（$\overline{\text{INT0}}$ 引脚单触发无效）时，为可编程输入/输出端口或者 $\overline{\text{INT0}}$ 中断输入 • 在 TRBIOC 寄存器的 INOSTG 位为“1”（$\overline{\text{INT0}}$ 引脚单触发有效）时，为外部触发输入（$\overline{\text{INT0}}$ 中断输入）
读定时器	如果读 TRBPR 寄存器和 TRBPRE 寄存器，就读取各自的计数值
写定时器	• 如果在计数停止时对TRBPR寄存器和TRBPR寄存器写数据，数据就被写入各自的重加载寄存器和计数器 • 如果在计数中对 TRBPRE 寄存器和 TRBPR 寄存器写数据，数据就只被写入各自的重加载寄存器（注 1）
选择功能	• 输出电平选择功能 能通过 TOPL 位选择单触发脉冲波形的输出电平 • 单触发选择功能 参照“14.1.3.1　单触发选择”

注 1.　写入 TRBPR 寄存器的值，在从下一个单触发脉冲开始被反映。

定时器RB I/O控制寄存器

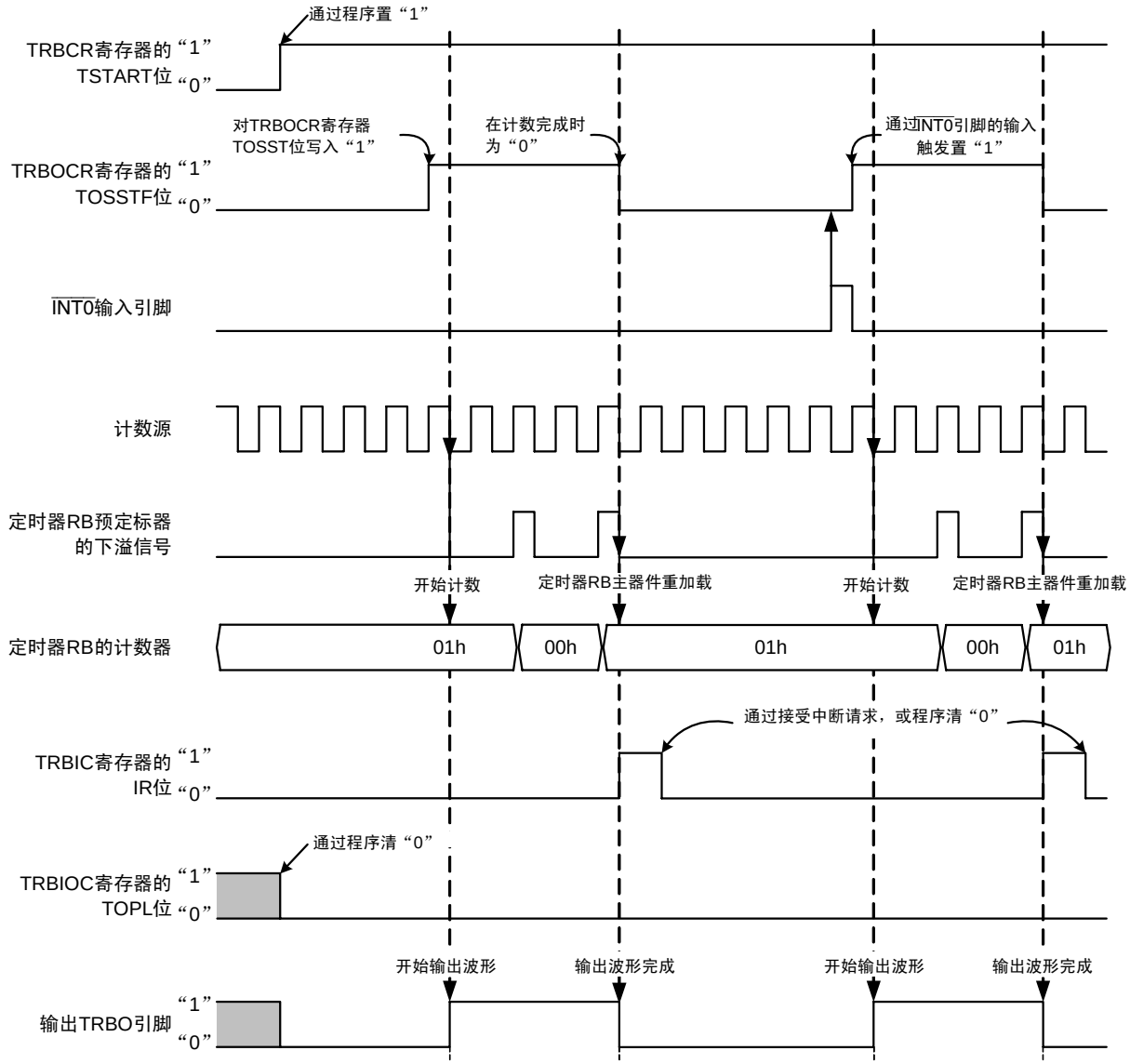


符号	地址	复位后的值
TRBIOC	地址010Ah	00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	0：单触发脉冲输出“H”电平、定时器停止时，输出“L”电平 1：单触发脉冲输出“L”电平、定时器停止时，输出“H”电平	RW
TOCNT	定时器RB输出切换位	在可编程单触发产生模式中，必须清“0”。	RW
INOSTG	单触发控制位(注1)	0：INT0引脚单触发无效 1：INT0引脚单触发有效	RW
INOSEG	单触发极性选择位(注1)	0：下降沿触发 1：上升沿触发	RW
— (b7-b4)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

注1. 参照“14.1.3.1　单触发选择”。

图 14.9　可编程单触发产生模式时的 TRBIOC 寄存器



上图条件如下所示。

TRBPRE=01h、TRBPR=01h
TRBIOC寄存器的TOPL=0、TOCNT=0、
INOSTG=1(INT0单触发有效)、
INOSEG=1(上升沿触发)

图 14.10　可编程单触发产生模式时的运行例子

14.1.3.1　单触发选择

在可编程单触发发生模式和可编程等待单触发产生模式中，TRBCR 寄存器的 TCSTF 位为“1”（开始计数）时，产生单触发就开始运行。

通过以下的某个源产生单触发。

- 通过程序对 TRBOCR 寄存器的 TOSST 位写“1”
- $\overline{\text{INT0}}$ 引脚输入触发

单触发产生后，经过计数源的1～2个周期后TRBOCR寄存器的TOSSTF位为“1”（单触发运行中）。然后开始计数，在可编程单触发产生模式中，开始输出单触发波形（在可编程等待单触发产生模式中，开始等待期间的计数）。在TOSSTF位为“1”的期间，即使产生单触发也不再发生触发。

使用从 $\overline{\text{INT0}}$ 引脚的触发输出时，必须在以下设定后输入触发。

- 将 PD4 寄存器的 PD4_5 位清“0”（输入端口）
- 通过 INTF 寄存器的 INT0F1～INT0F0 位选择 $\overline{\text{INT0}}$ 的数字滤波器
- 通过 INTEN 寄存器的 INT0PL 位选择双边沿或单边沿。选择单边沿模式时，可通过 TRBIOC 寄存器的 INOSEG 位选择上升沿或下降沿。
- 将 INTEN 寄存器的 INT0EN 清“0”（允许）
- 在上述设定后，对 TRBIOC 寄存器的 INOSTG 位置“1”（$\overline{\text{INT}}$ 引脚单触发有效）

并且，通过 $\overline{\text{INT0}}$ 引脚的触发输入产生中断请求时，必须注意以下几点。

- 使用中断所需的处理请参照“第 12 章　中断”。
- 选择单沿时，必须通过 INT0IC 寄存器的 POL 位选择下降沿或上升沿（TRBIOC 寄存器的 INOSEG 位与 $\overline{\text{INT0}}$ 中断无关）。
- 在 TOSSTF 位为“1”期间，即使产生单触发也不会影响定时器 RB 的运行，但 INT0IC 寄存器的 IR 位将发生变化。

14.1.4　可编程等待单触发发生模式

它是通过程序或者从外部触发（$\overline{\text{INT0}}$ 引脚的输入），在经过一定时间后从 TRBO 引脚输出单触发脉冲的模式（表 14.5）。如果发生触发，就从此时开始，在经过任意时间（TRBPR 寄存器的设定值）后，只输出 1 次任意时间（TRBSC 寄存器的设定值）的脉冲。

可编程等待单触发发生模式时的 TRBIOC 寄存器如图 14.11 所示，可编程等待单触发发生模式时的运行例子如图 14.12 所示。

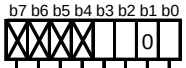
表 14.5　可编程等待单触发发生模式的说明

项目	说明
计数源	f1、f2、f8
计数运行	• 对定时器 RB 主寄存器的设定值递减计数 • 在定时器 RB 主寄存器的计数下溢时，重新装入定时器 RB 次寄存器的内容，然后继续计数 • 在定时器 RB 次寄存器的计数下溢时，重新装入定时器 RB 主寄存器的内容，然后结束计数，TOSSTF 位变为“0”（停止单触发） • 计数停止时重新装入重加载寄存器的内容，然后停止计数
等待时间	(n+1)(m+1)/fi fi：计数源频率、n：TRBPRE 寄存器的设定值、m：TRBPR 寄存器的设定值
单触发脉冲输出时间	(n+1)(p+1)/fi fi：计数源频率、n：TRBPRE 寄存器的设定值、p：TRBSC 寄存器的设定值
计数开始条件	• TRBCR 寄存器的 TSTART 位为“1”（开始计数）且产生下一个触发 • 给 TRBOCR 寄存器的 TOSST 位写“1”（开始单触发） • $\overline{\text{INT0}}$ 引脚的触发输入
计数停止条件	• 在定时器 RB 从属器件计数时的计数值为下溢且重新装入后 • 对 TRBOCR 寄存器的 TOSSP 位写“1”（停止单触发） • 将 TRBCR 寄存器的 TSTART 位清“0”（停止计数） • 对 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）
中断请求发生时序	从属期间的定时器 RB 下溢开始经过计数源的 1/2 周期后 （和结束从 TRBO 引脚的波形输出同时）[定时器 RB 中断]
TRBO 引脚功能	脉冲输出
$\overline{\text{INT0}}$ 引脚功能	• 在 TRBIOC 寄存器的 INOSTG 位为“0”（$\overline{\text{INT0}}$ 单触发无效）时，为可编程输入/输出端口或者 $\overline{\text{INT0}}$ 中断输入 • 在 TRBIOC 寄存器的 INOSTG 位为“1”（$\overline{\text{INT0}}$ 单触发有效）时，为外部触发输入（$\overline{\text{INT0}}$ 中断输入）
读定时器	如果读 TRBPR 寄存器和 TRBPRE 寄存器，就读取各自的计数值
写定时器	• 如果在计数停止时对TRBPRE寄存器、TRBSC寄存器和TRBPR写数据，数据就被写入各自的重加载寄存器和计数器 • 如果在计数中对 TRAPRE 寄存器、TRBSC 寄存器和 TRBPR 寄存器写数据，数据就只被写入各自的重加载寄存器（注 1）
选择功能	• 选择输出电平功能 能通过 TOPL 位选择单触发脉冲波形的输出电平 • 选择单触发功能 参照“14.1.3.1　单触发选择”。

注 1.　从下一个单触发脉冲反映写入 TRBSC 寄存器和 TRBPR 寄存器的值。

定时器RB I/O控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

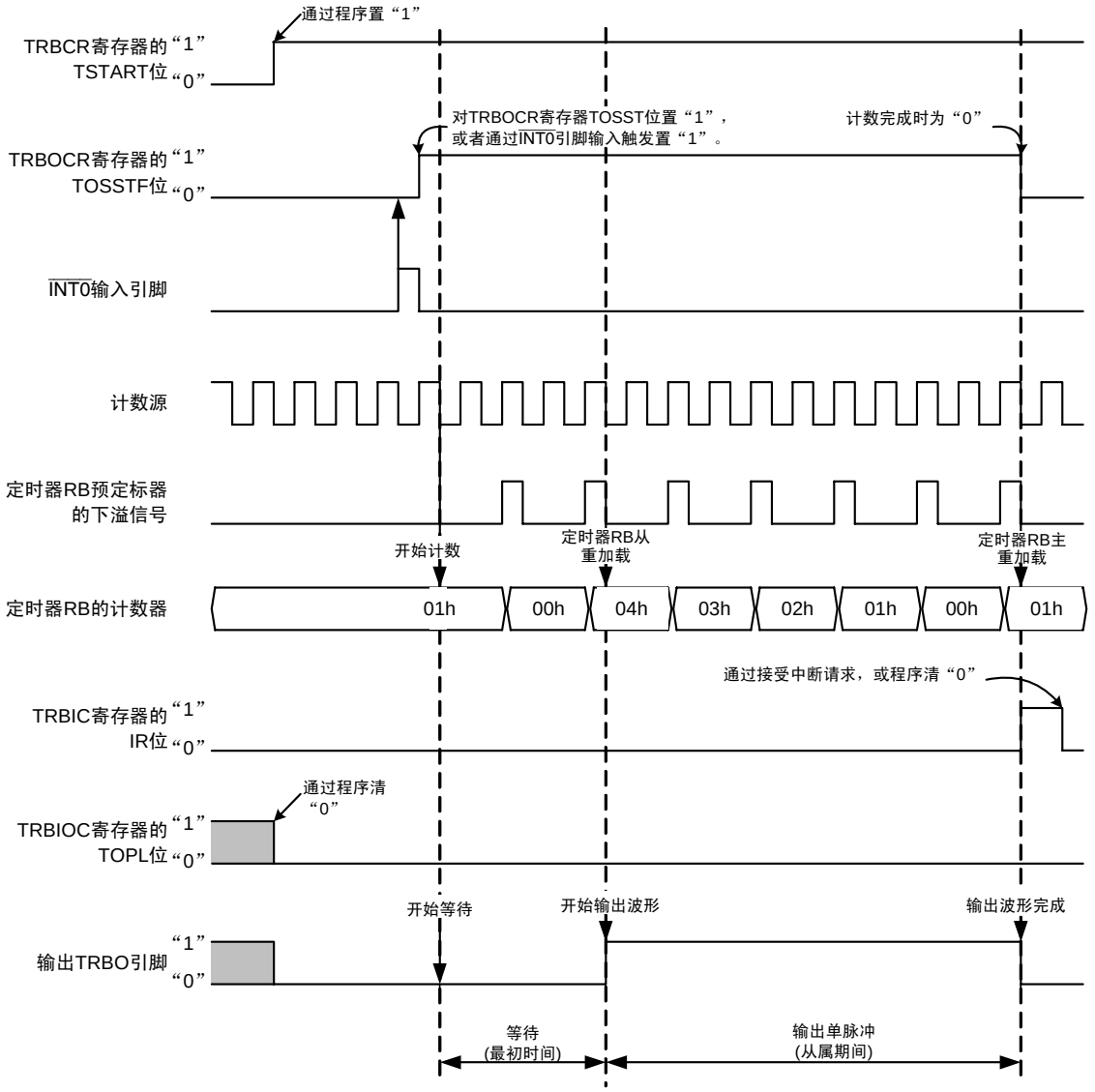


符号	地址	复位后的值
TRBIOC	地址010Ah	00h

位符号	位名	功能	RW
TOPL	定时器RB输出电平选择位	0：单触发脉冲输出“H”电平、 定时器停止时和等待时输出“L”电平 1：单触发脉冲输出“L”电平、 定时器停止时和等待时输出“H”电平	RW
TOCNT	定时器RB输出切换位	在可编程等待单触发产生模式中，必须清“0”。	RW
INOSTG	单触发控制位(注1)	0：INT0引脚单触发无效 1：INT0引脚单触发有效	RW
INOSEG	单触发极性选择位(注1)	0：下降沿触发 1：上升沿触发	RW
— (b7-b4)	什么也不指定。 写入时，必须写入“0”。读取时，该值为“0”。		—

注1. 参照“14.1.3.1　单触发选择”。

图 14.11　可编程等待单触发产生模式时的 TRBIOC 寄存器



上图条件如下所示。

TRBPRE=01h、TRBPR=01h、TRBSC=04h
INOSTG=1(INT0单触发有效)、
INOSEG=1(上升沿触发)

图 14.12　可编程等待单触发产生模式时的运行例子

14.1.5　定时器 RB 的使用注意事项

- 在复位后，定时器停止计数。必须在对定时器和预定标器设定值后，开始计数。
- 即使以 16 位单位读取预定标器和定时器，在单片机内部也按字节顺序读取。因此，在读取这 2 个寄存器期间，定时器值可能会更新。
- 可编程单触发发生模式和可编程等待单触发发生模式时，如果在 TRBCR 寄存器的 TSTART 位清“0”后停止计数，或者在 TRBOCR 寄存器的 TOSSP 位写“1”后停止单触发，定时器就重新装入重加载寄存器的值后停止。定时器的计数值必须在定时器停止前读取。
- 在计数停止中，如果在 TSTART 位写“1”后，在计数源的 1～2 个周期之间，TCSTF 位为“0”。
  在 TCSTF 位为“1”之前，请不要存取 TCSTF 位以外的与定时器 RB 相关的寄存器（注 1）。
  在计数过程中，如果在 TSTART 位清“0”后，且在计数源的 1～2 个周期之间，TCSTF 位为“1”。
  在 TCSTF 位为“0”之前，请不要存取 TCSTF 位以外的与定时器 RB 相关的寄存器（注 1）。
  在 TCSTF 位为“0”时停止计数。

  注 1. 与定时器 RB 相关的寄存器：TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRE、TRBSC、TRBPR

- 如果在计数中对 TRBCR 寄存器的 TSTOP 位写“1”，定时器 RB 将马上停止。
- 对 TRBOCR 寄存器的 TOSST 位或 TOSSP 位写入“1”时，在计数源的 1～2 个周期后 TOSSTF 位将发生变化。在对 TOSST 位写入“1”后 TOSSTF 位变为“1”前的时间内对 TOSSP 位写入“1”时，根据内部状态 TOSSTF 位有时为“0”有时为“1”。在对 TOSSP 位写入“1”后 TOSSTF 位变为“0”前的期间对 TOSST 位写入“1”时也一样，TOSSTF 位将变为“0”或变为“1”。

14.2　定时器 RD

定时器 RD 是有 2 个通道（通道 0、通道 1）的 16 位定时器。各通道有 4 个输入/输出引脚。

定时器 RD 的运行时钟是 f1 或 fOCO40M。定时器 RD 的运行时钟如**表 14.6** 所示。

表 14.6　定时器 RD 的运行时钟

条件	定时器 RD 的运行时钟
计数源是 f1、f2、f4、f8、f32、TRDCLK 的输入 （TRDCR0 寄存器、TRDCR1 寄存器的 TCK2～TCK0 位为“000b”～“110b”）	f1
计数源是 fOCO40M （TRDCR0 寄存器、TRDCR1 寄存器的 TCK2～TCK0 位为“110b”）	fOCO40M

定时器 RD 的框图如**图 14.13** 所示。定时器 RD 有 5 种模式

- 定时器模式
  - -输入捕捉功能　　是以外部信号作为触发把计数器的值装入寄存器的功能。
  - -输出比较功能　　检测计数器与寄存器的值是否匹配的功能（检测时引脚输出可能改变）

以下 4 种模式用于输出比较功能。

- PWM 模式　　连续输出任意脉宽的模式
- 复位同步 PWM 模式　　输出锯齿波调制、无死区时间寄存器的三态波形（6 个）模式
- 互补 PWM 模式　　输出三角波调制、有死区时间寄存器的三态波形（6 个）模式
- PWM3 模式　　输出相同周期的 PWM 波形（2 个）的模式

输入捕捉功能、输出比较功能、PWM 模式，在 0 通道和 1 通道上具有相同的功能，能够选择每个引脚的功能和模式。而且，能在某个通道中组合使用这些功能和模式。

复位同步 PWM 模式、互补 PWM 模式、PWM3 模式，可以组合 0 通道和 1 通道的计数器和寄存器，输出波形。引脚的功能由模式来决定。

定时器 RD 的引脚功能如**表 14.7**～**14.15** 所示。

表 14.7　TRDIOA0/TRDCLK（P2_0）引脚的功能

寄存器	TRDOER1	TRDFCR			TRDIORA0		功能
位	EA0	PWM3	STCLK	CMD1，CMD0	IOA3	IOA2～IOA0	
设定值	0	0	0	00b	×	×××b	PWM3 模式波形输出
	0	1	0	00b	1	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	0	00b	×	1×××b	定时器模式触发输入（输入捕捉功能）（注 1）
		1	1	××b	×	000b	外部时钟输入（TRDCLK）（注 1）
	上述以外						输入/输出端口

×：“0”、“1”均无影响

注1.　在定时器模式触发输入（输入捕捉功能）、外部时钟输入（TRDCLK）时，请将PD2寄存器的PD2_0位清“0”（输入模式）

表 14.8　TRDIOB0（P2_1）引脚的功能

寄存器	TRDOER1	TRDFCR		TRDPMR	TRDIORA0	功能
位	EB0	PWM3	CMD1，CMD0	PWMB0	IOB2～IOB0	
设定值	0	×	1×b	×	×××b	互补 PWM 模式波形输出
	0	×	01b	×	×××b	复位同步 PWM 模式波形输出
	0	0	00b	×	×××b	PWM3 模式波形输出
	0	1	00b	1	×××b	PWM 模式波形输出
	0	1	00b	0	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	00b	0	1××b	定时器模式触发输入（输入捕捉功能）（注 1）
	上述以外					输入/输出端口

×：“0”、“1”均无影响

注1.　在定时器模式触发输入（输入捕捉功能）时，请将PD2寄存器的PD2_1位清“0”（输入模式）

表 14.9　TRDIOC0（P2_2）引脚的功能

寄存器	TRDOER1	TRDFCR		TRDPMR	TRDIORC0	功能
位	EC0	PWM3	CMD1，CMD0	PWMC0	IOC2～IOC0	
设定值	0	×	1×b	×	×××b	互补 PWM 模式波形输出
	0	×	01b	×	×××b	复位同步 PWM 模式波形输出
	0	1	00b	1	×××b	PWM 模式波形输出
	0	1	00b	0	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	00b	0	1××b	定时器模式触发输入（输入捕捉功能）（注 1）
	上述以外					输入/输出端口

×：“0”、“1”均无影响

注 1.　在定时器模式触发输入（输入捕捉功能）时，请将 PD2 寄存器的 PD2_2 位清“0”（输入模式）

表 14.10　TRDIOD0（P2_3）引脚的功能

寄存器	TRDOER1	TRDFCR		TRDPMR	TRDIORC0	功能
位	ED0	PWM3	CMD1，CMD0	PWMD0	IOD2～IOD0	
设定值	0	×	1×b	×	×××b	互补 PWM 模式波形输出
	0	×	01b	×	×××b	复位同步 PWM 模式波形输出
	0	1	00b	1	×××b	PWM 模式波形输出
	0	1	00b	0	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	00b	0	1××b	定时器模式触发输入（输入捕捉功能）（注 1）
	上述以外					输入/输出端口

×：“0”、“1”均无影响
注1.　在定时器模式触发输入（输入捕捉功能）时，请将PD2寄存器的PD2_3位清“0”（输入模式）

表 14.11　TRDIOA1（P2_4）引脚的功能

寄存器	TRDOER1	TRDFCR		TRDIORA1	功能
位	EA1	PWM3	CMD1，CMD0	IOA2～IOA0	
设定值	0	×	1×b	×××b	互补 PWM 模式波形输出
	0	×	01b	×××b	复位同步 PWM 模式波形输出
	0	1	00b	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	00b	1××b	定时器模式触发输入（输入捕捉功能）（注 1）
	上述以外				输入/输出端口

×：“0”、“1”均无影响
注1.　在定时器模式触发输入（输入捕捉功能）时，请将PD2寄存器的PD2_4位清“0”（输入模式）

表 14.12　TRDIOB1（P2_5）引脚的功能

寄存器	TRDOER1	TRDFCR		TRDPMR	TRDIORA1	功能
位	EB1	PWM3	CMD1，CMD0	PWMB1	IOB2～IOB0	
设定值	0	×	1×b	×	×××b	互补 PWM 模式波形输出
	0	×	01b	×	×××b	复位同步 PWM 模式波形输出
	0	1	00b	1	×××b	PWM 模式波形输出
	0	1	00b	0	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	00b	0	1××b	定时器模式触发输入（输入捕捉功能）（注 1）
	上述以外					输入/输出端口

×：“0”、“1”均无影响
注1.　在定时器模式触发输入（输入捕捉功能）时，请将PD2寄存器的PD2_5位清“0”（输入模式）

表 14.13　TRDIOC1（P2_6）引脚的功能

寄存器	TRDOER1	TRDFCR		TRDPMR	TRDIORC1	功能
位	EC1	PWM3	CMD1，CMD0	PWMC1	IOC2～IOC0	
设定值	0	×	1×b	×	×××b	互补 PWM 模式波形输出
	0	×	01b	×	×××b	复位同步 PWM 模式波形输出
	0	1	00b	1	×××b	PWM 模式波形输出
	0	1	00b	0	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	00b	0	1××b	定时器模式触发输入（输入捕捉功能）（注 1）
	上述以外					输入/输出端口

×：“0”、“1”均无影响
注1.　在定时器模式触发输入（输入捕捉功能）时，请将PD2寄存器的PD2_6位清“0”（输入模式）

表 14.14　TRDIOD1（P2_7）引脚的功能

寄存器	TRDOER1	TRDFCR		TRDPMR	TRDIORC1	功能
位	ED1	PWM3	CMD1，CMD0	PWMD1	IOD2～IOD0	
设定值	0	×	1×b	×	×××b	互补 PWM 模式波形输出
	0	×	01b	×	×××b	复位同步 PWM 模式波形输出
	0	1	00b	1	×××b	PWM 模式波形输出
	0	1	00b	0	001b、01×b	定时器模式波形输出（输出比较功能）
	×	1	00b	0	1××b	定时器模式触发输入（输入捕捉功能）（注 1）
	上述以外					输入/输出端口

×：“0”、“1”均无影响
注1.　在定时器模式触发输入（输入捕捉功能）时，请将PD2寄存器的PD2_7位清“0”（输入模式）

表 14.15　$\overline{\text{INT0}}$（P4_5）引脚的功能

寄存器	TRDOER2	INTEN		PD4	功能
位	PTO	INT0PL	INT0EN	PD4_5	
设定值	1	1	0	0	脉冲输出强制截止信号输入
	上述以外				输入/输出端口或 $\overline{\text{INT0}}$ 中断输入

×：“0”、“1”均无影响

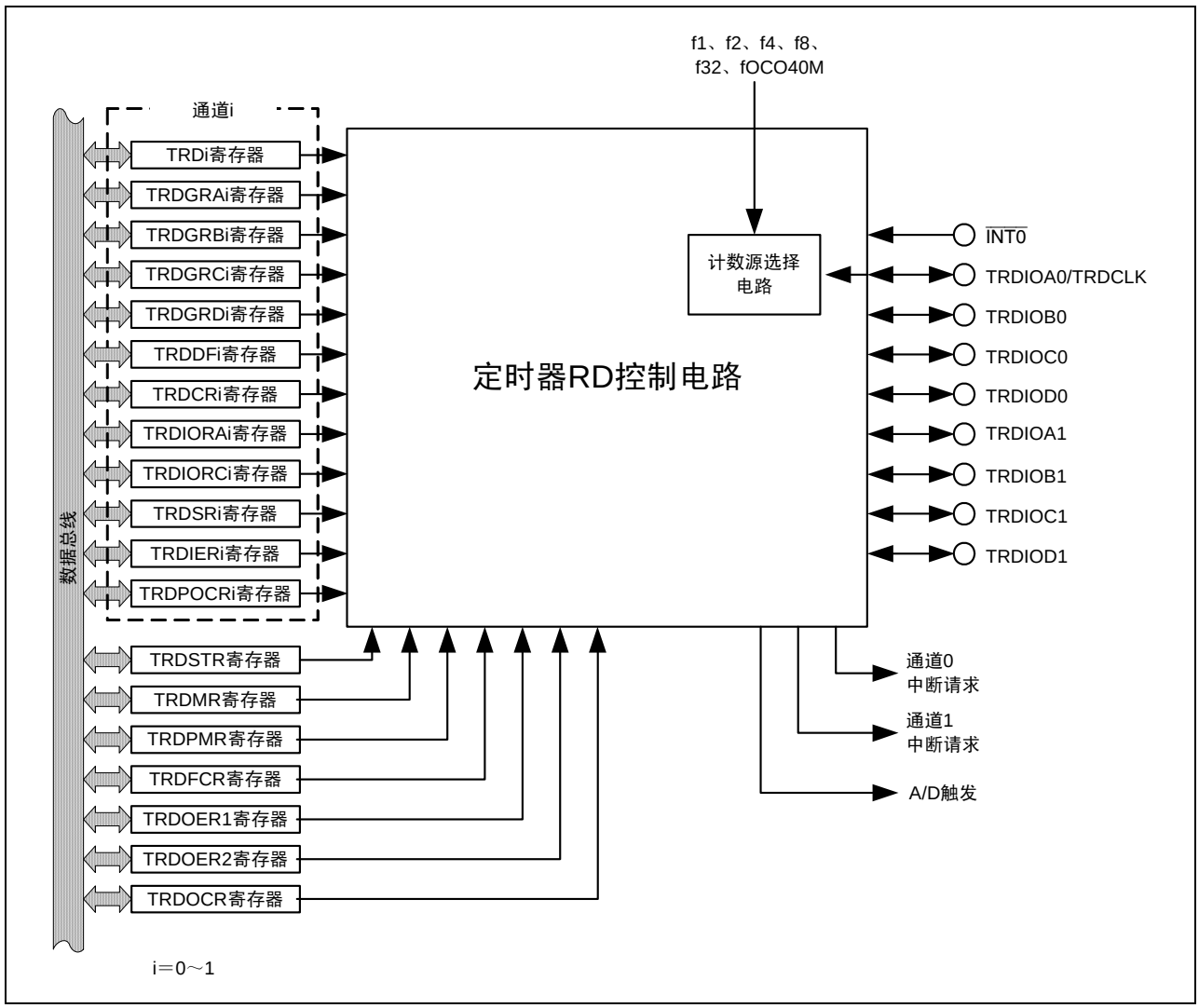


图 14.13　定时器 RD 的框图

14.2.1　计数源

所有模式的计数源选择方法相同。不过，PWM3 模式不能选择外部时钟。

表 14.16　计数源的选择

计数源	选择方法
f1、f2、f4、f8、f32	通过 TRDCRi 寄存器的 TCK2～TCK0 位选择计数源
fOCO40M（注 1）	FRA0 寄存器的 FRA00 位为“1”（高速内部振荡器振荡） TRDCRi 寄存器的 TCK2～TCK0 位为“110b”（fOCO40M）
输入到 TRDCLK 引脚的外部信号	TRDFCR寄存器的STCLK位为“1”（外部时钟输入有效） TRDCRi寄存器的TCK2～TCK0位为“101b”（计数源为外部时钟） 通过TRDCRi寄存器的CKEG1～CKEG0位选择有效沿 PD2寄存器的PD2_0位为“0”（输入模式）

i＝0～1

注1. 计数源 fOCO40M 能够用于 Vcc=3.0～5.5V 的范围。

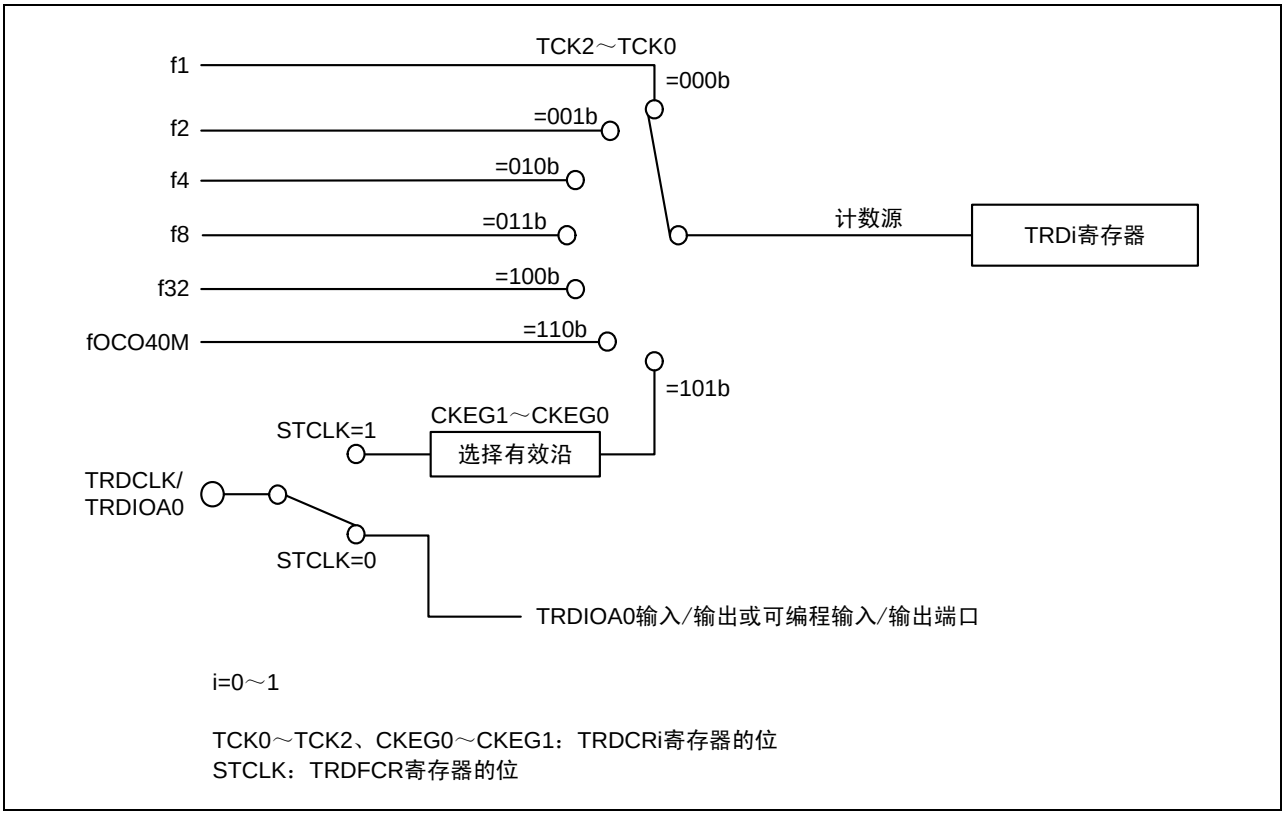


图 14.14　计数源的框图

输入到 TRDCLK 引脚的外部时钟脉冲宽度，必须设定为定时器 RD 的运行时钟（参照“表 14.6　定时器 RD 的运行时钟”）的 3 个周期以上。

如果选择 fOCO40M 为计数源，那么必须在 FRA0 寄存器的 FRA00 位置“1”（高速内部振荡器振荡）后，将 TRDCRi 寄存器（i=0～1）的 TCK2～TCK0 位置“110b”（fOCO40M）。

14.2.2　缓冲器运行

能够通过 TRDMR 寄存器的 BFCi（i=0～1）位、BFDi 位使 TRDGRCi、TRDGRDi 寄存器成为 TRDGRAi、TRDGRBi 寄存器的缓冲寄存器。

- TRDGRAi 的缓冲寄存器：TRDGRCi 寄存器
- TRDGRBi 的缓冲寄存器：TRDGRDi 寄存器

缓冲器的运行因模式而不同。各模式的缓冲器运行如表 14.17 所示。

表 14.17　各模式的缓冲器运行

功能、模式	传送时序	传送的寄存器
输入捕捉功能	输入捕捉信号输入	把 TRDGRAi（TRDGRBi）寄存器的内容传送到缓冲寄存器
输出比较功能 PWM 模式	TRDi 寄存器和 TRDGRAi（TRDGRBi）寄存器的比较匹配	把缓冲寄存器的内容传送到 TRDGRAi（TRDGRBi）寄存器
复位同步 PWM 模式	TRD0 寄存器和 TRDGRA0 寄存器是比较匹配	把缓冲寄存器的内容传送到 TRDGRAi（TRDGRBi）寄存器
互补 PWM 模式	• TRD0 寄存器和 TRDGRA0 寄存器的比较匹配 • TRD1 寄存器下溢	把缓冲寄存器的内容传送到 TRDGRB0、TRDGRA1、TRDGRB1 寄存器
PWM3 模式	比较 TRD0 寄存器与 TRDGRA0 寄存器匹配	把寄存器的内容传送到 TRDGRA0、TRDGRB0、TRDGRA1、TRDGRB1 寄存器

i：0～1

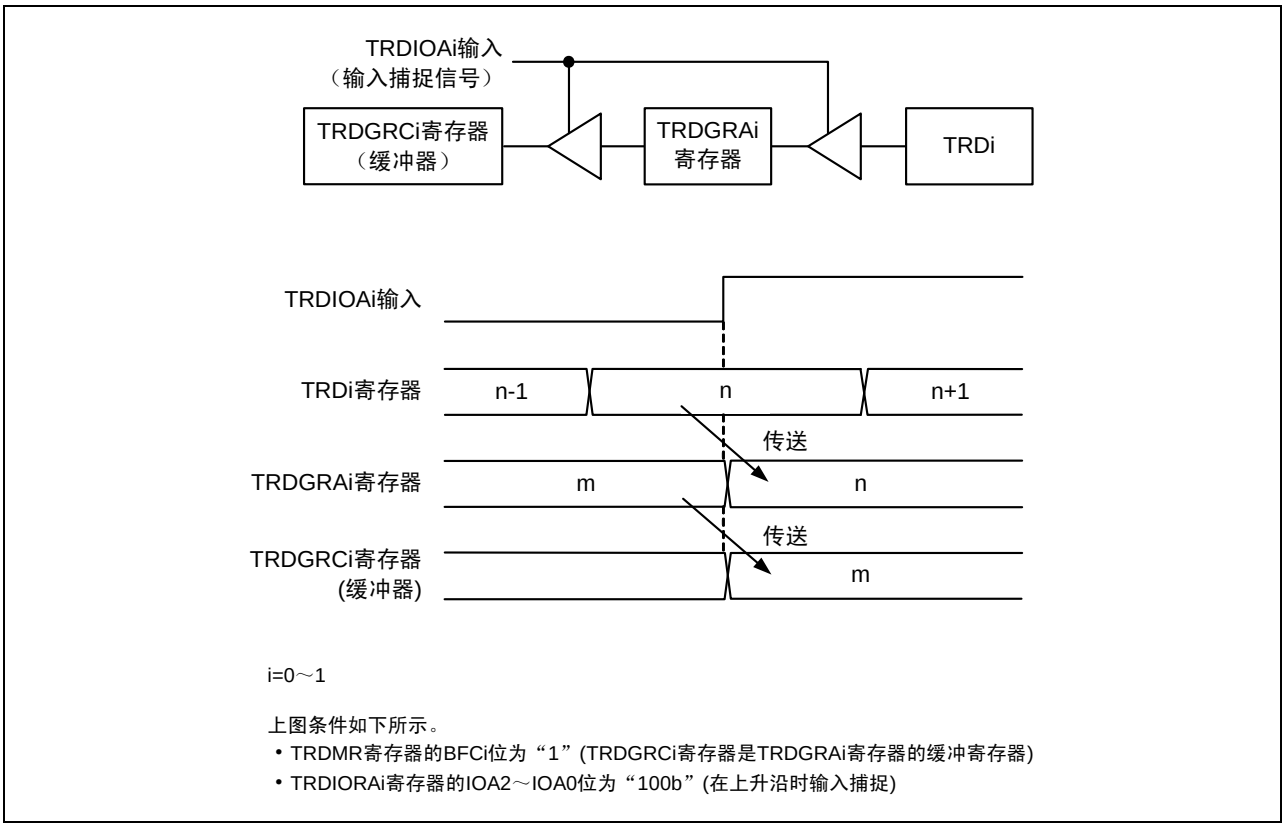


图 14.15　输入捕捉功能的缓冲器运行

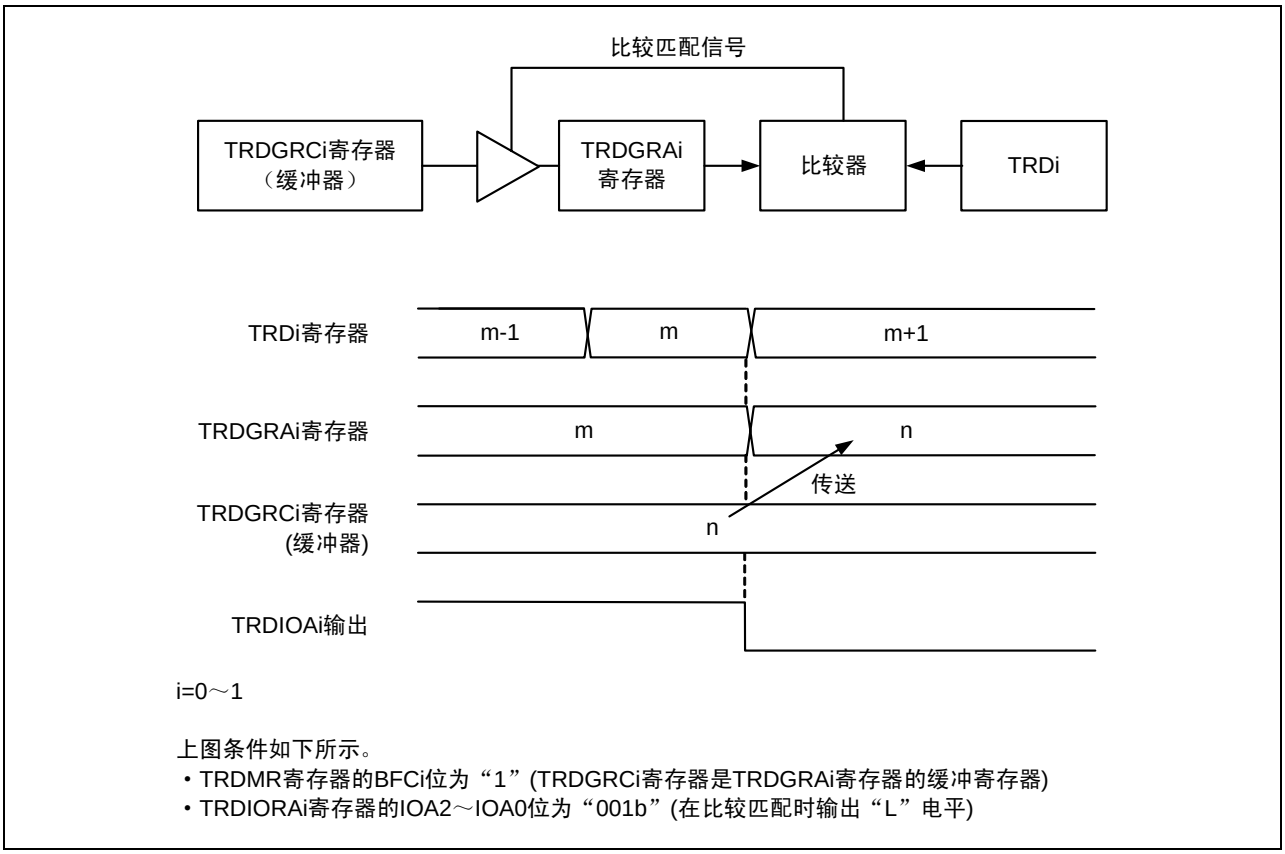


图 14.16　输出比较功能的缓冲器运行

必须如下使用定时器模式（输入捕捉功能、输出比较功能）。

TRDORCi（i=0～1）使用于 TRDGRAi 寄存器的缓冲寄存器时

- 必须将 TRDIORCi 寄存器的 IOC3 位置“1”（通用寄存器或缓冲寄存器）
- TRDORCi 寄存器的 IOC2 位的设定必须与 TRDIORAi 寄存器的 IOA2 位相同

TRDGRDi 寄存器使用于 TRDGRBi 寄存器的缓冲寄存器时

- 必须将 TRDIORDi 寄存器的 IOD3 位置“1”（通用寄存器或缓冲寄存器）
- TRDIORCi 寄存器的 IOD2 位的设定必须与 TRDIORAi 寄存器的 IOB2 位相同

在输入捕捉功能中，TRDGRCi、TRDGRDi 寄存器用于缓冲寄存器时，TRDIOCi 引脚的输入沿会将 TRDSRi 寄存器的 IMFC、IMFD 位置“1”。

在输出比较功能、PWM 模式、复位同步 PWM 模式、互补 PWM 模式、PWM3 模式中，TRDGRCi、TRDGRDi 寄存器用于缓冲寄存器时，与 TRDi 寄存器匹配时 TRDSRi 寄存器的 IMFC、IMFD 位为“1”。

14.2.3　同步运行

使 TRD0 寄存器与 TRD1 寄存器同步。

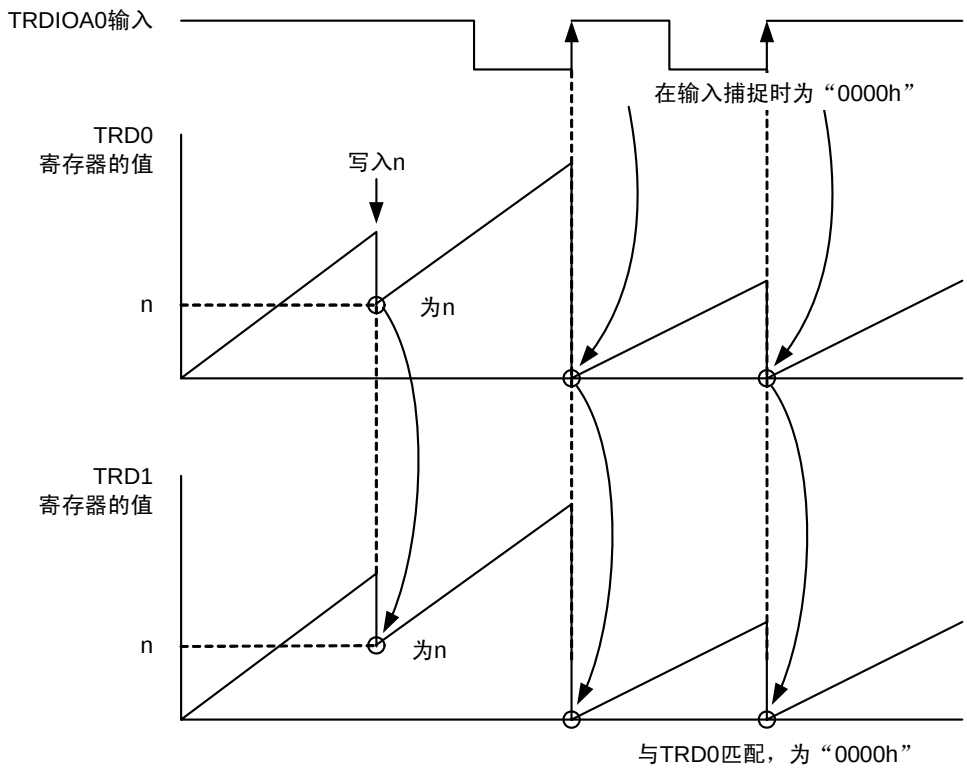
• 同步预置

如果 TRDMR 寄存器的 SYNC 位为“1”（同步运行），那么写入 TRDi 时会写入 TRD0 寄存器和 TRD1 寄存器。

• 同步清除

如果 TRDMR 寄存器的 SYNC 位为“1”，并且 TRDCR0 寄存器的 CCLR2～CCLR0 位为“011b”（同步清除），那么 TRD0 寄存器在 TRD1 寄存器变为“0000h”时，同时变为“0000h”。

同样，如果 TRDMR 寄存器的 SYNC 位为“1”并且 TRDCR1 寄存器的 CCLR2～CCLR0 位为“011b”（同步清除），那么 TRD1 寄存器在 TRD0 寄存器变为“0000h”时，同时变为“0000h”。



上图条件如下所示。

• TRDMR寄存器的SYNC位为“1”(同步工作)
• TRDCR0寄存器的CCLR2～CCLR0位为“001b”(在输入捕捉时对TRD0写入“0000h”)
  TRDCR1寄存器的CCLR2～CCLR0位为“011b”(与TRD0同步、对TRD1写入“0000h”)

• TRDIORA0寄存器的IOA2～IOA0位为“100b”
• TRDFCR寄存器的CMD1～CMD0位为“00b”
  TRDFCR寄存器的PWM3位为“1”

} (在TRDIOA0输入的上升沿时输入捕捉)

图 14.17　同步运行

14.2.4　脉冲输出强制截止

在输出比较功能、PWM 模式、复位同步 PWM 模式、互补 PWM 模式、PWM3 模式时，通过 $\overline{\text{INT0}}$ 引脚的输入，强制使 TRDIOji（i=0～1、j=A、B、C、D 的任何一个）输出引脚成为可编程输入/输出端口，截止脉冲输出。

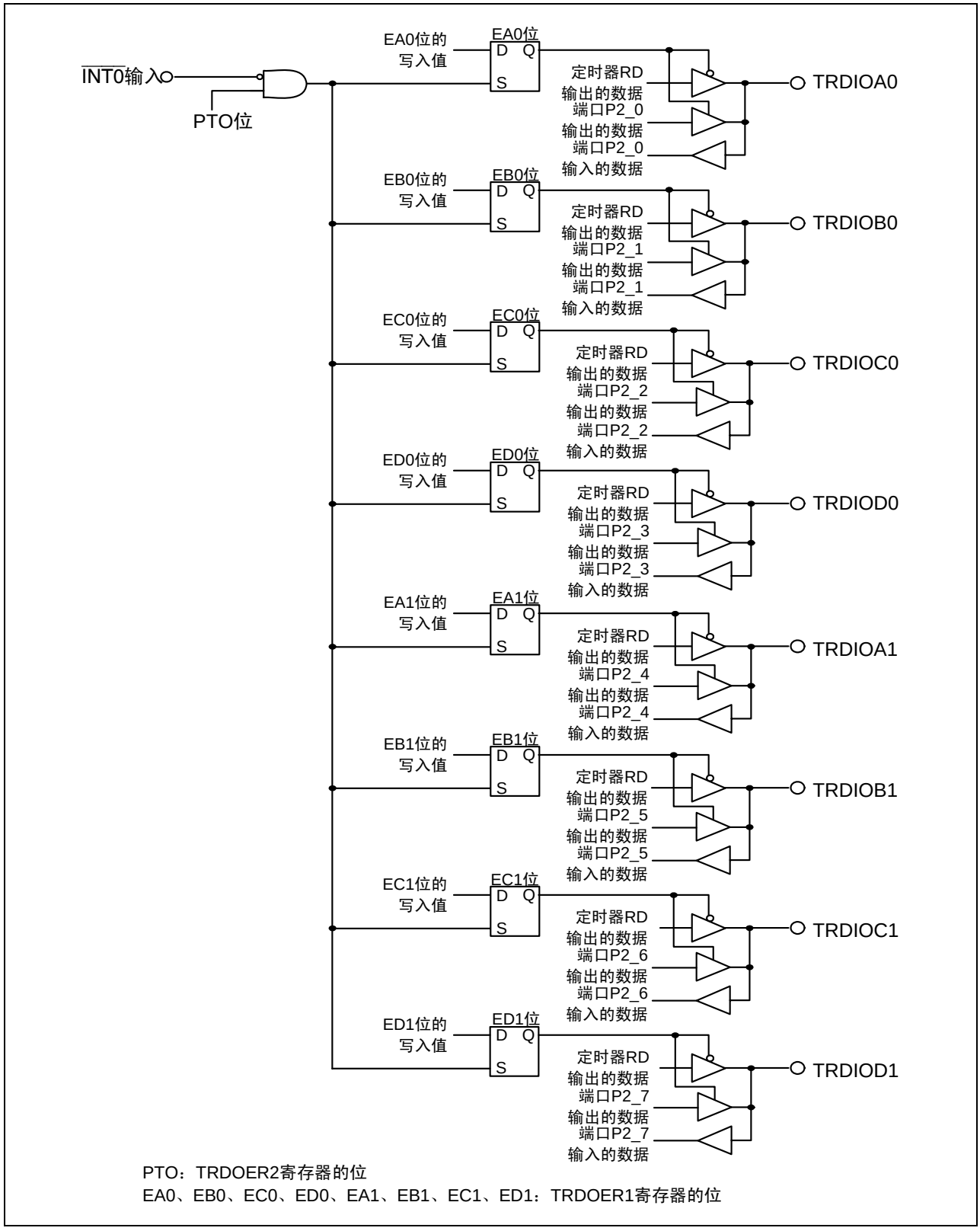
当 TRDOER1 寄存器的对应位清“0”（允许定时器 RD 输出）时，以这些功能/模式用于输出的引脚，具有定时器 RD 的输出引脚功能。当 TRDOER2 寄存器的 PTO 位为“1”（脉冲输出处强制截止信号输入 $\overline{\text{INT0}}$ 有效时）时，如果写入 $\overline{\text{INT0}}$ 引脚“L”电平，那么 TRDOER1 寄存器的全部位将变成“1”（禁止定时器 R D 的输出、TRDIOji 输出引脚成为可编程输入/输出端口）。向 $\overline{\text{INT0}}$ 引脚写入“L”电平后，定时器 RD 的运行时钟（参照“**表 14.6　定时器 RD 的运行时钟**”）的 1～2 周期后 TRDIOji 输出引脚将成为可编程输入/输出端口。

使用该功能时，请按照如下设定。

- 强制截止脉冲输出时的引脚状态（高阻抗、“L”电平输出或“H”电平输出）通过 P2 寄存器和 PD2 寄存器来设定。
- INTEN 寄存器的 INT0EN 位置“1”（允许 $\overline{\text{INT0}}$ 输入）、INT0PL 位清“0”（单边沿）。
- PD4寄存器的PD4_5位清“0”（输入模式）。
- 通过 INTF 寄存器的 INT0F1～INT0F0 位设定 INT0 的数字滤波器。
- TRDOER2 寄存器的 PTO 位置“1”（脉冲输出强制截止信号输入 INT0 有效）。

而且，随着 INT0IC 寄存器的 POL 位的选择和 INT0 引脚输入的变化，INT0IC 寄存器的 IR 位将变成“1”（有中断请求）。

中断的详细情况参照“**第 12 章　中断**”。



PTO：TRDOER2寄存器的位
EA0、EB0、EC0、ED0、EA1、EB1、EC1、ED1：TRDOER1寄存器的位

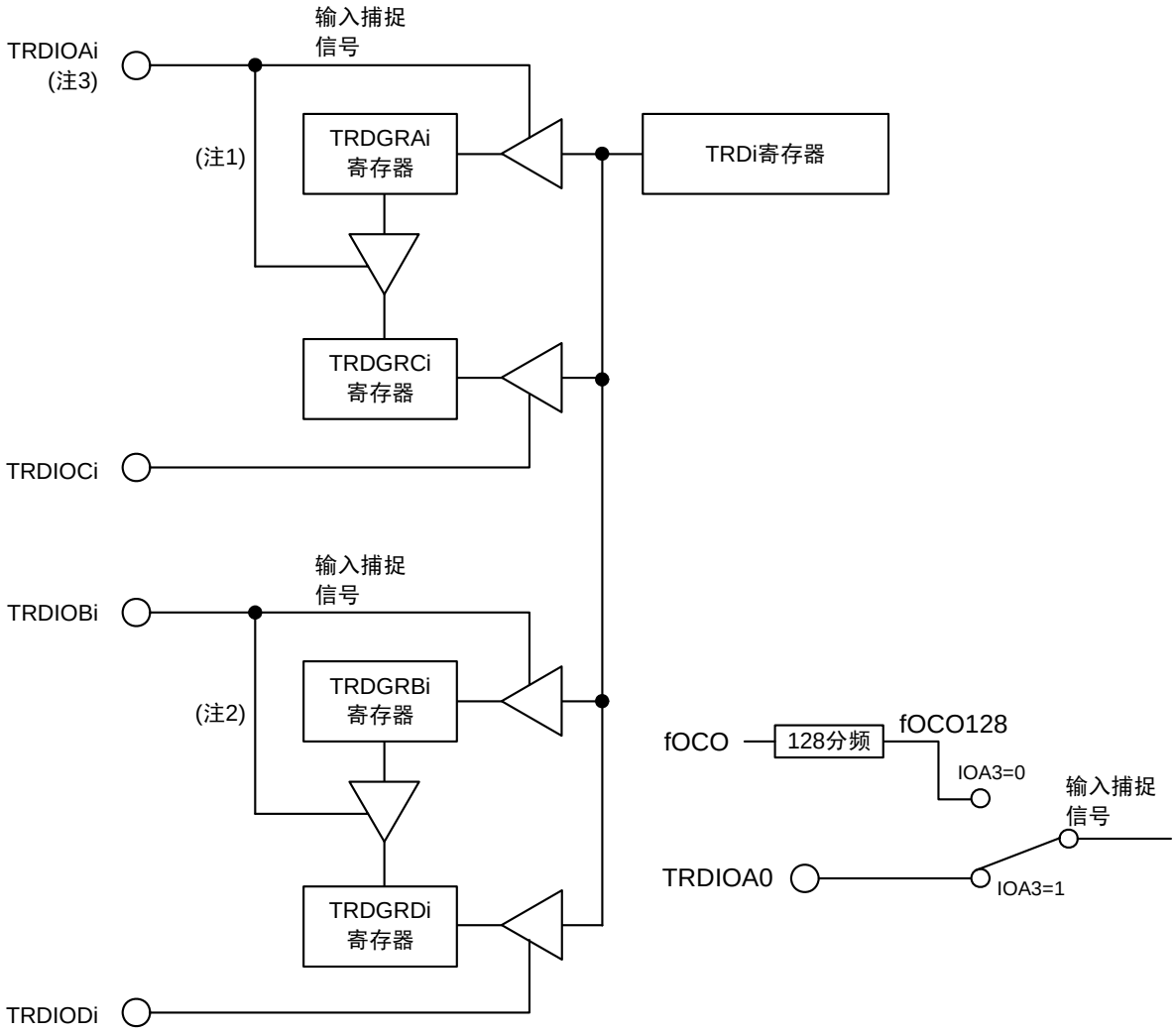
图 14.18　脉冲输出强制截断

14.2.5　输入捕捉功能

它是测定外部信号的宽度和周期的功能。以 TRDIOji（i=0～1、j=A、B、C、D 的任何一个）引脚的外部信号作为触发，把 TRDi 寄存器（计数器）的内容传送到 TRDGRji 寄存器（输入捕捉）。通过 TRDIOji 引脚和 TRDGRji 寄存器的组合才能实现功能，所以对每一个引脚都能选择是于输入捕捉或用于其他模式、功能。

并且，TRDGRA0 寄存器能选择 fOCO128 作为输入捕捉的触发输入。

输入捕捉功能的框图如**图 14.19** 所示，输入捕捉功能的说明如**表 14.18** 所示，输入捕捉功能相关寄存器如**图 14.20**～**图 14.30** 所示，输入捕捉功能的运行例子如**图 14.31** 所示。



i=0～1

注1．TRDMR寄存器的BFCi位为“1”(TRDGRCi寄存器是TRDGRAi寄存器的缓冲寄存器)时。
注2．TRDMR寄存器的BFDi位为“1”(TRDGRDi寄存器是TRDGRBi寄存器的缓冲寄存器)时。
注3．TRDGRA0寄存器的触发输入可选为，TRDIOA0引脚的输入或fOCO128信号。

图 14.19　输入捕捉功能的框图

表 14.18　输入捕捉功能的说明

项目	说明
计数源	f1、f2、f4、f8、f32、fOCO40M 输入到 TRDCLK 引脚的外部信号（通过程序选择有效沿）
计数运行	递增计数
计数周期	TRDCRi 寄存器的 CCLR2～CCLR0 位是“000b”（自由运行）时 1/fk ×65536　fk：计数源的频率
计数开始条件	对 TRDSTR 寄存器的 TSTARTi 位写“1”（开始计数）
计数停止条件	TRDSTR 寄存器的 CSELi 位设定为“1”时将 TSTARTi 位清“0”（停止计数）
中断请求发生时序	• 输入捕捉（TRDIOji 输入的有效边沿或 fOCO128 信号的边沿） • TRDi 溢出
TRDIOA0 引脚功能	可编程输入/输出端口、输入捕捉输入、或 TRDLK（外部时钟）输入
TRDIOB0、TRDIOC0、TRDIOD0、TRDIOA1～TRDIOD1 引脚功能	可编程输入/输出端口或输入捕捉输入（每个引脚都可选择）
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口或 $\overline{\text{INT0}}$ 中断输入
读定时器	如果读 TRDi 寄存器，就能读取计数值
写定时器	• TRDMR 寄存器的 SYNC 位为“0”（通道 0 和通道 1 独立运行）时 能写入 TRDi 寄存器 • TRDMR 寄存器的 SYNC 位为“1”（通道 0 和通道 1 独立运行）时 写入 TRDi 寄存器时，将写入 TRD0 寄存器和 TRD1 寄存器
选择功能	• 选择输入捕捉引脚 TRDIOAi、TRDIOBi、TRDIOCi、TRDIODi 引脚的任何一个或多个 • 选择输入捕捉输入的有效沿 上升沿有效、下降沿有效、或上升沿下降沿均有效 • TRDi 置“0000h”的时序 溢出或输入捕捉时 • 缓冲器运行（参照“14.2.2　缓冲器运行”） • 同步运行（参照“14.2.3　同步运行”） • 数字滤波器 对 TRDIOji 输入采样，如果 3 次匹配，就看作电平确定。 • 选择输入捕捉触发 能通过 fOCO128 选择 TRDGRA0 寄存器的输入捕捉触发输入

i=0～1、j=A、B、C、D 的任何一个

定时器RD开始寄存器 (注1)

b7 b6 b5 b4 b3 b2 b1 b0



符号 TRDSTR　　地址 地址0137h　　复位后的值 11111100b

位符号	位名	功能	RW
TSTART0	TRD0计数开始标志	0：停止计数 1：开始计数	RW
TSTART1	TRD1计数开始标志	0：停止计数 1：开始计数	RW
CSEL0	TRD0计数工作选择位	在输入捕捉功能中必须置“1”	RW
CSEL1	TRD1计数工作选择位	在输入捕捉功能中必须置“1”	RW
— (b7-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．必须使用MOV指令写入TRDSTR寄存器(不要使用位处理指令)。请参照定时器RD使用上的主要事项“14.2.12.1 TRDSTR寄存器”。

定时器RD模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0



符号 TRDMR　　地址 地址0138h　　复位后的值 00001110b

位符号	位名	功能	RW
SYNC	定时器RD同步位	0：TRD0和TRD1独立工作 1：TRD0和TRD1同步工作	RW
— (b3-b1)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
BFC0	TRDGRC0寄存器功能选择位	0：通用寄存器 1：TRDGRA0寄存器的缓冲寄存器	RW
BFD0	TRDGRD0寄存器功能选择位	0：通用寄存器 1：TRDGRB0寄存器的缓冲寄存器	RW
BFC1	TRDGRC1寄存器功能选择位	0：通用寄存器 1：TRDGRA1寄存器的缓冲寄存器	RW
BFD1	TRDGRD1寄存器功能选择位	0：通用寄存器 1：TRDGRB1寄存器的缓冲寄存器	RW

图 14.20　输入捕捉功能时的 TRDSTR、TRDMR 寄存器

定时器RD PWM模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0

X 0 0 0 X 0 0 0

符号	地址	复位后的值
TRDPMR	地址0139h	10001000b

位符号	位名	功能	RW
PWMB0	TRDIOB0 PWM模式选择位	在输入捕捉功能中必须清“0” (定时器模式)。	RW
PWMC0	TRDIOC0 PWM模式选择位	在输入捕捉功能中必须清“0” (定时器模式)。	RW
PWMD0	TRDIOD0 PWM模式选择位		RW
— (b3)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
PWMB1	TRDIOB1 PWM模式选择位	在输入捕捉功能中必须清“0” (定时器模式)。	RW
PWMC1	TRDIOC1 PWM模式选择位	在输入捕捉功能中必须清“0” (定时器模式)。	RW
PWMD1	TRDIOD1 PWM模式选择位	在输入捕捉功能中必须清“0” (定时器模式)。	RW
— (b7)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.21　输入捕捉功能时的 TRDPMR 寄存器

定时器RD功能控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0
1						0	0

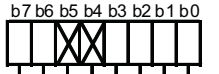
符号 TRDFCR　　地址 地址013Ah　　复位后的值 10000000b

位符号	位名	功能	RW
CMD0	联合模式选择位 (注1)	在输入捕捉功能中必须写入“00b”(定时器模式・PWM模式・PWM3模式)。	RW
CMD1			RW
OLS0	正相位输出电平选择位 (复位同步PWM模式或互补PWM模式时)	在输入捕捉功能中无效。	RW
OLS1	反相位输出电平选择位 (复位同步PWM模式或互补PWM模式时)	在输入捕捉功能中无效。	RW
ADTRG	A/D触发允许位 (互补PWM模式时)	在输入捕捉功能中无效。	RW
ADEG	A/D触发沿选择位 (互补PWM模式时)	在输入捕捉功能中无效。	RW
STCLK	外部时钟选择位	0：外部时钟输入无效 1：外部时钟输入有效	RW
PWM3	PWM3模式选择位 (注2)	在输入捕捉功能中必须置“1”(PWM3模式以外)。	RW

注1．必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写CMD1～CMD0位。
注2．CMD1～CMD0位为“00b”(定时器模式・PWM模式・PWM3模式)时，PWM3位的设定有效。

图 14.22　输入捕捉功能时的 TRDFCR 寄存器

定时器RD数字滤波器功能选择寄存器 i(i＝0～1)

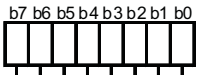


符号	地址	复位后的值
TRDDF0	地址013Eh	00h
TRDDF1	地址013Fh	00h

位符号	位名	功能	RW
DFA	TRDIOA引脚数字滤波器功能选择位	0：无功能 1：有功能	RW
DFB	TRDIOB引脚数字滤波器功能选择位	0：无功能 1：有功能	RW
DFC	TRDIOC引脚数字滤波器功能选择位	0：无功能 1：有功能	RW
DFD	TRDIOD引脚数字滤波器功能选择位	0：无功能 1：有功能	RW
— (b5-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
DFCK0	数字滤波器功能时钟选择位	b7 b6 0 0：f32 0 1：f8 1 0：f1 1 1：计数源(通过TRDCRi寄存器的TCK0～TCK2位选择的时钟)	RW
DFCK1			RW

图 14.23　输入捕捉功能时的 TRDDF0～TRDDF1 寄存器

定时器RD控制寄存器i(i＝0～1)



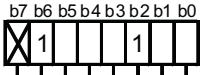
符号	地址	复位后的值
TRDCR0	地址0140h	00h
TRDCR1	地址0150h	00h

位符号	位名	功能	RW
TCK0	计数源选择位	b2 b1 b0 0 0 0：f1 0 0 1：f2 0 1 0：f4 0 1 1：f8 1 0 0：f32 1 0 1：TRDCLK输入(注1) 1 1 0：fOCO40M 1 1 1：不要设定	RW
TCK1			RW
TCK2			RW
CKEG0	外部时钟沿选择位(注2)	b4 b3 0 0：在上升沿计数 0 1：在下降沿计数 1 0：双边沿计数 1 1：不要设定	RW
CKEG1			RW
CCLR0	TRD计数清除选择位	b7 b6 b5 0 0 0：禁止清零(自由运行) 0 0 1：通过TRDGRAi的输入捕捉清零 0 1 0：通过TRDGRBi的输入捕捉清零 0 1 1：同步清零(和其他通道的计数器同步清零)(注3) 1 0 0：不要设定 1 0 1：通过TRDGRCi的输入捕捉清零 1 1 0：通过TRDGRDi的输入捕捉清零 1 1 1：不要设定	RW
CCLR1			RW
CCLR2			RW

注1．TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。
注2．TCK2～TCK0位为“101b”(TRDCLK输入)，且TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。
注3．TRDMR寄存器的SYNC位为“1”(TRD0和TRD1同步工作)时，有效。

图 14.24　输入捕捉功能时的 TRDCR0～TRDCR1 寄存器

定时器RD I/O控制寄存器Ai(i＝0～1)



符号	地址	复位后的值
TRDIORA0	地址0141h	10001000b
TRDIORA1	地址0151h	10001000b

位符号	位名	功能	RW
IOA0	TRDGRA控制位	b1 b0 0 0：在上升沿对TRDGRAi输入捕捉 0 1：在下降沿对TRDGRAi输入捕捉 1 0：在双边沿都对TRDGRAi输入捕捉 1 1：不要设定	RW
IOA1			RW
IOA2	TRDGRA模式选择位(注1)	在输入捕捉功能中必须置“1”(输入捕捉)	RW
IOA3	输入捕捉输入切换位(注3、4)	0：fOCO128信号 1：TRDIOA0引脚输入	RW
IOB0	TRDGRB控制位	b5 b4 0 0：在上升沿对TRDGRBi输入捕捉 0 1：在下降沿对TRDGRBi输入捕捉 1 0：在双边沿都对TRDGRBi输入捕捉 1 1：不要设定	RW
IOB1			RW
IOB2	TRDGRB模式选择位(注2)	在输入捕捉功能中必须置“1”(输入捕捉)	RW
— (b7)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．在通过TRDMR寄存器的BFCi位选择“1”(TRDGRAi寄存器的缓冲寄存器)时，必须设定TRDIORAi寄存器的IOA2位和TRDIORCi寄存器的IOC2位为相同值。
注2．在通过TRDMR寄存器的BFDi位选择“1”(TRDGRBi寄存器的缓冲寄存器)时，必须设定TRDIORAi寄存器的IOB2位和TRDIORCi寄存器的IOD2位为相同值。
注3．仅TRDIORA0寄存器有效。TRDIORA1寄存器，必须置“1”。
注4．IOA2位为“1”(输入捕捉功能)时有效。

图 14.25　输入捕捉功能时的 TRDIORA0～TRDIORA1 寄存器

定时器RD I/O制御寄存器Ci(i＝0～1)

b7	b6	b5	b4	b3	b2	b1	b0
1	1			1	1		

符号	地址	复位后的值
TRDIORC0	地址0142h	10001000b
TRDIORC1	地址0152h	10001000b

位符号	位名	功能	RW
IOC0	TRDGRC控制位	b1 b0 0 0：在上升沿对TRDGRCi输入捕捉 0 1：在下降沿对TRDGRCi输入捕捉 1 0：在双边沿都对TRDGRCi输入捕捉 1 1：不要设定	RW
IOC1			RW
IOC2	TRDGRC模式选择位(注1)	在输入捕捉功能中必须置“1”(输入捕捉)	RW
IOC3	TRDGRC寄存器功能选择位	在输入捕捉功能中必须置“1”(通用寄存器或缓冲寄存器)	RW
IOD0	TRDGRD控制位	b5 b4 0 0：在上升沿对TRDGRDi输入捕捉 0 1：在下降沿对TRDGRDi输入捕捉 1 0：在双边沿都对TRDGRDi输入捕捉 1 1：不要设定	RW
IOD1			RW
IOD2	TRDGRD模式选择位(注2)	在输入捕捉功能中必须置“1”(输入捕捉)	RW
IOD3	TRDGRD寄存器功能选择位	在输入捕捉功能中必须置“1”(通用寄存器或缓冲寄存器)	RW

注1．通过TRDMR寄存器的BFCi位选择“1”(TRDGRAi寄存器的缓冲寄存器)时，必须设定TRDIORAi寄存器的IOA2位和TRDIORCi寄存器的IOC2位为相同值。

注2．通过TRDMR寄存器的BFDi位选择“1”(TRDGRBi寄存器的缓冲寄存器)时，必须设定TRDIORAi寄存器的IOB2位和TRDIORCi寄存器德IOD2位为相同值。

图 14.26　输入捕捉功能时的 TRDIORC0～TRDIORC1 寄存器

定时器RD状态寄存器i(i＝0～1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDSR0	地址0143h	11100000b
TRDSR1	地址0153h	11000000b

位符号	位名	功能	RW
IMFA	输入捕捉/比较匹配标志A	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDSR0寄存器: TRDIORA0寄存器的IOA3位为“0”(fOCO128信号)时，fOCO128信号的沿 TRDIORA0寄存器的IOA3位为“1”(TRDIOA0输入)时、TRDIOA0信号的输入边沿（注3） TRDSR1寄存器: TRDIOA1引脚的输入边沿（注3）	RW
IMFB	输入捕捉/比较匹配标志B	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDIOBi引脚的输入边沿（注3）	RW
IMFC	输入捕捉/比较匹配标志C	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDIOCi引脚的输入边沿（注4）	RW
IMFD	输入捕捉/比较匹配标志D	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDIODi引脚的输入边沿（注4）	RW
OVF	溢出标志	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDi溢出时。	RW
UDF	下溢标志(注1)	在输入捕捉功能中无效。	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．TRDSR0寄存器的b5什么也不指定。写b5时，必须写入“0”。读取时，该值为“1”。
注2．写入结果如下。
·读取结果为“1”时，如果在相同位写入“0”则为“0”。
·读取结果为“0”时，即使在相同位写入“0”也不变化(读取后，由“0”变为“1”时，即使写入“0”也会保持“1”)。
·写入“1”时不变化。
注3．通过TRDIORAi 寄存器的IOj1～IOj0位(j=A或B)选择边沿。
注4．通过TRDIORCi 寄存器的 IOk1～IOk0位(k=C或D)选择边沿。
包括TRDMR寄存器的BFki位为“1”(TRDGRki为缓冲寄存器)时。

图 14.27　输入捕捉功能时的 TRDSR0～TRDSR1 寄存器

定时器RD中断允许寄存器i(i＝0～1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDIER0	地址0144h	11100000b
TRDIER1	地址0154h	11100000b

位符号	位名	功能	RW
IMIEA	输入捕捉/比较匹配中断允许位A	0：禁止IMFA位的中断(IMIA) 1：允许IMFA位的中断(IMIA)	RW
IMIEB	输入捕捉/比较匹配中断允许位B	0：禁止IMFB位的中断(IMIB) 1：允许IMFB位的中断(IMIB)	RW
IMIEC	输入捕捉/比较匹配中断允许位C	0：禁止IMFC位的中断(IMIC) 1：允许IMFC位的中断(IMIC)	RW
IMIED	输入捕捉/比较匹配中断允许位D	0：禁止IMFD位的中断(IMID) 1：允许IMFD位的中断(IMID)	RW
OVIE	溢出/下溢中断允许位	0：禁止OVF位的中断(OVI) 1：允许OVF位的中断(OVI)	RW
— (b7-b5)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.28　输入捕捉功能时的 TRDIER0～TRDIER1 寄存器

定时器RD计数器i(i＝0～1)(注1)

(b15) (b8)

b7 b0 b7 b0

符号	地址	复位后的值
TRD0	地址0147h-0146h	0000h
TRD1	地址0157h-0156h	0000h

功能	设定范围	RW
计数源计数。计数工作下溢。 如果溢出，TRDSRi寄存器的OVF位为“1”。	0000h～FFFFh	RW

注1．必须以16位为单位存取TRDi寄存器。不要以8位为单位存取。

图 14.29　输入捕捉功能时的 TRD0～TRD1 寄存器

定时器RD通用寄存器Ai、Bi、Ci、Di(i=0～1)(注1)

(b15) (b8) b7 b0 b7 b0

符号	地址	复位后的值
TRDGRA0	地址0149h-0148h	FFFFh
TRDGRB0	地址014Bh-014Ah	FFFFh
TRDGRC0	地址014Dh-014Ch	FFFFh
TRDGRD0	地址014Fh-014Eh	FFFFh
TRDGRA1	地址0159h-0158h	FFFFh
TRDGRB1	地址015Bh-015Ah	FFFFh
TRDGRC1	地址015Dh-015Ch	FFFFh
TRDGRD1	地址015Fh-015Eh	FFFFh

功能	RW
参照“表14.19　输入捕捉功能时的TRDGRji寄存器的功能”。	RW

注1. 必须以16位为单位存取TRDGRAi～TRDGRDi寄存器。不要以8位为单位存取。

图 14.30　输入捕捉功能时的 TRDGRAi、TRDGRBi、TRDGRCi、TRDGRDi 寄存器

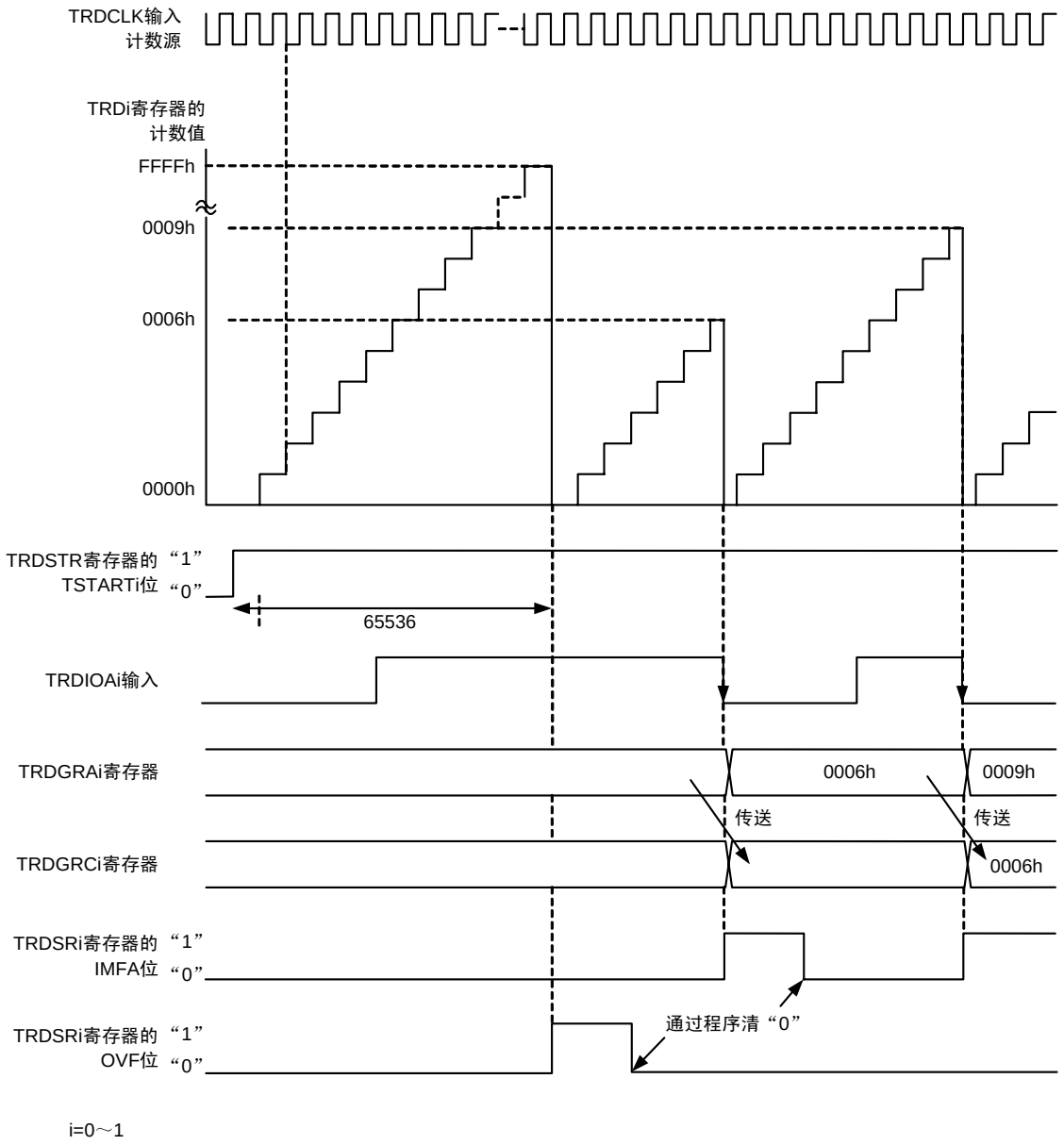
在输入捕捉功能中，以下的寄存器无效。
TRDOER1、TRDOER2、TRDOCR、TRDPOCR0、TRDPOCR1

表 14.19　输入捕捉功能时的 TRDGRji 寄存器的功能

寄存器	设定	寄存器的功能	输入捕捉输入引脚
TRDGRAi	—	通用寄存器。能读取输入捕捉时的 TRDi 寄存器的值	TRDIOAi
TRDGRBi			TRDIOBi
TRDGRCi	BFCi=0	通用寄存器。能读取输入捕捉时的 TRDi 寄存器的值	TRDIOCi
TRDGRDi	BFDi=0		TRDIODi
TRDGRCi	BFCi=1	缓冲寄存器。能读取输入捕捉时的 TRDi 寄存器的值	TRDIOAi
TRDGRDi	BFDi=1	（参照“14.2.2　缓冲器运行”）	TRDIOBi

i=0～1，j=A、B、C、D 的任何一个
BFCi、BFDi：TRDMR寄存器的位

在无数字滤波器（TRDDFi寄存器的DFj位为“0”）时，输入到TRDIOji引脚的输入捕捉信号的脉冲宽度，必须设定为定时器RD的运行时钟（参照“表14.6　定时器RD的运行时钟”）的3个周期以上。



上图条件如下所示。

TRDCRi寄存器的CCLR2～CCLR0位为“001b”(在TRDGRAi的输入捕捉时对TRDi写入“0000h”)
TRDCRi寄存器的TCK2～TCK0位为“101b”(计数源为TRDCLK输入)
TRDCRi寄存器的CKEG1～CKEG0位为“01b”(计数源在下降沿计数)
TRDIORAi寄存器的IOA2～IOA0位为“101b”(在TRDIOAi输入的下降沿时输入捕捉)
TRDMR寄存器的BFCi位为“1”(TRDGRCi寄存器是TRDGRAi寄存器的缓冲寄存器)

图 14.31　输入捕捉功能的运行例子

14.2.5.1　数字滤波器

对 TRDIOji（i=0～1、j=A、B、C、D 的任何一个）输入采样，如果 3 次匹配，就看作电平确定。能通过 TRDDFi 寄存器选择数字滤波器的功能和采样时钟。

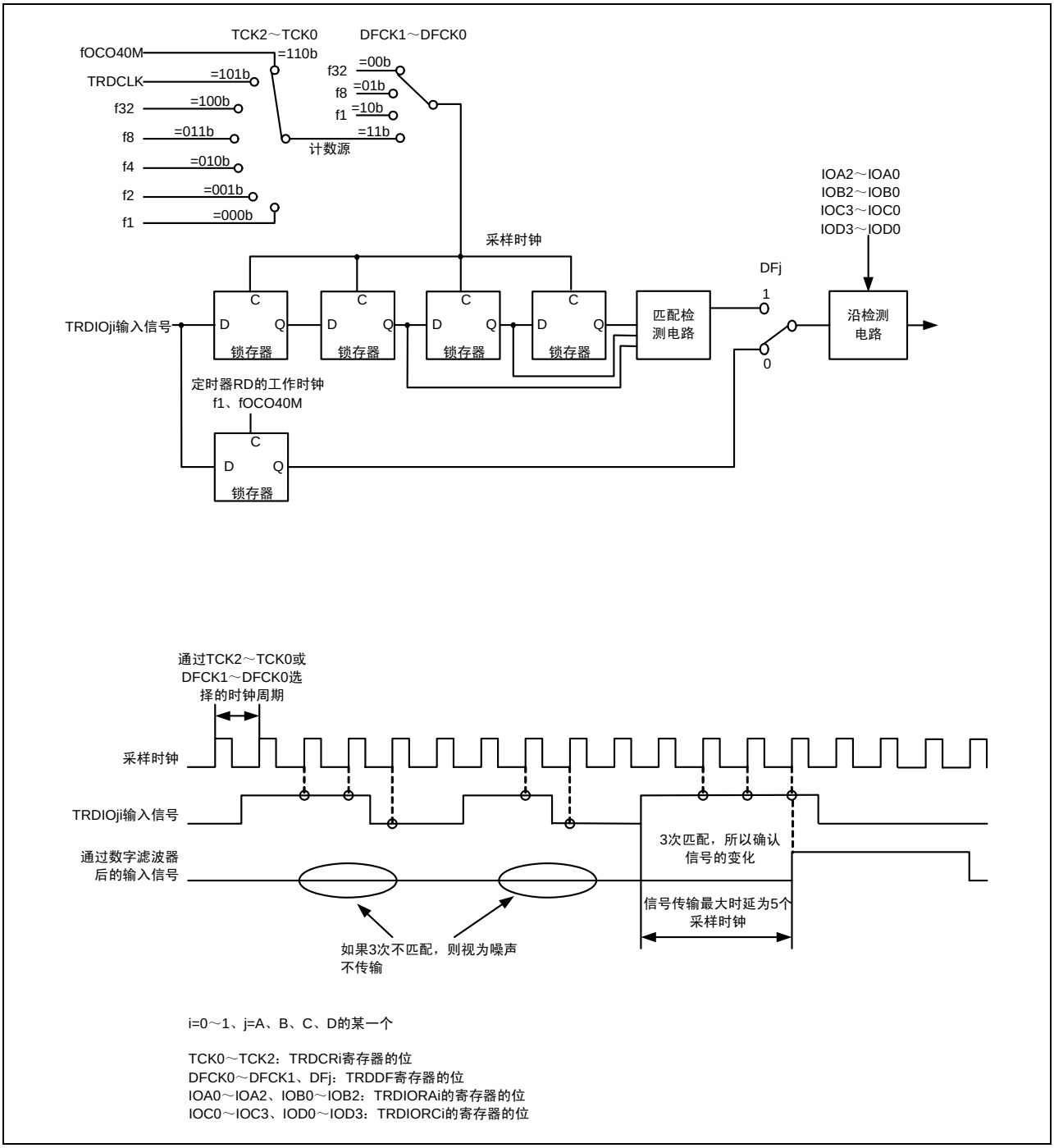


图 14.32　数字滤波器的框图

14.2.6　输出比较功能

检测 TRDi（i=0～1）寄存器的内容和 TRDGRji（j=A、B、C、D 的任何一个）寄存器的内容是否匹配（比较匹配）的模式。匹配时从 TRDIOji 引脚输出任意电平。通过 TRDIOji 引脚和 TRDGRji 寄存器的组合才能实现功能，所以对每一根引脚都能选择用于输出比较或用于其他模式、功能。

输出比较功能的框图如**图** 14.33 所示，输出比较功能的说明如**表** 14.20 所示，输出比较功能相关寄存器如**图** 14.34～**图** 14.45 所示，输出比较功能的运行例子如**图** 14.46 所示。

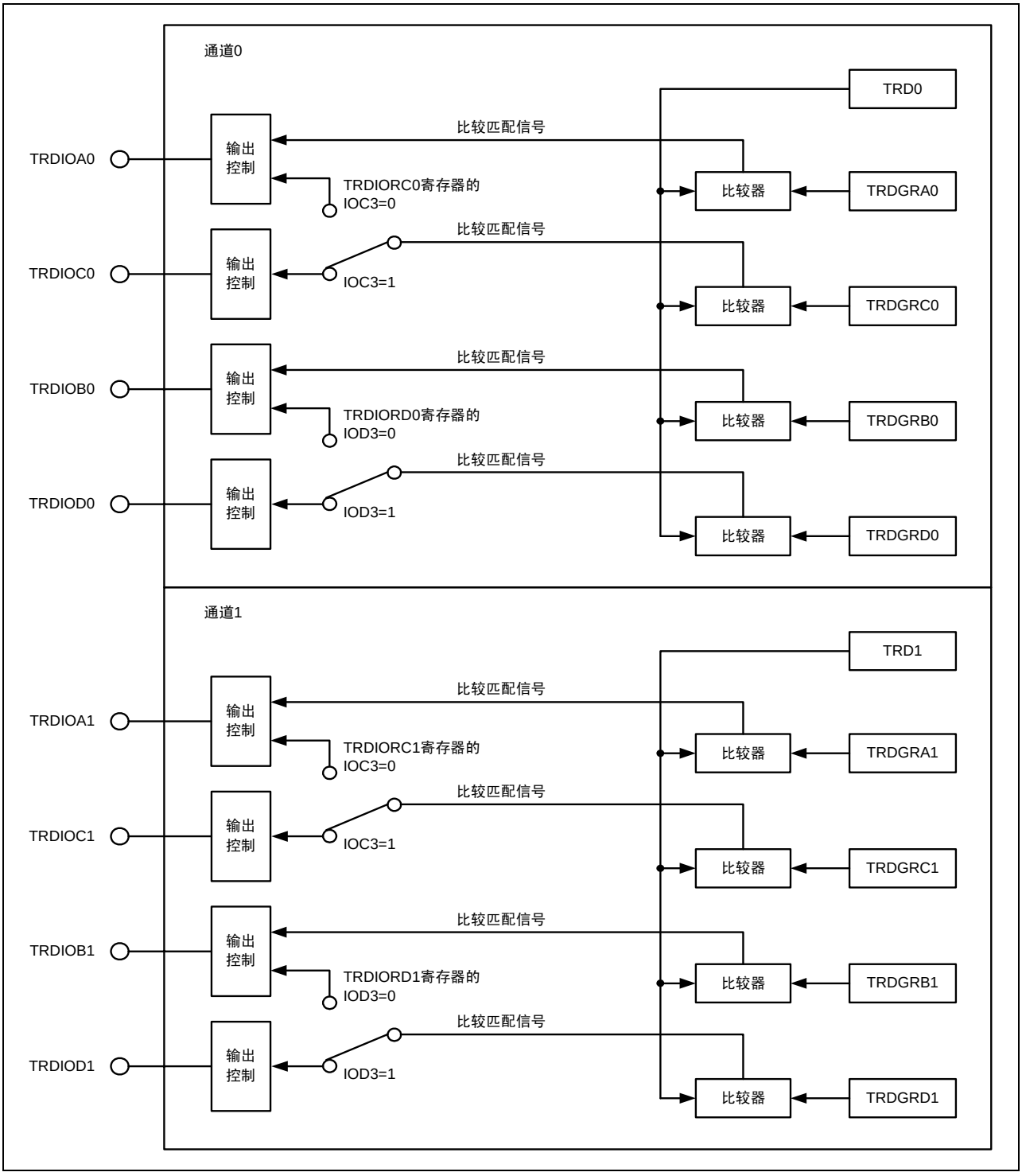


图 14.33　输出比较功能的框图

表 14.20　输出比较功能的说明

项目	说明
计数源	f1、f2、f4、f8、f32、fOCO40M 输入到 TRDCLK 引脚的外部信号（通过程序选择有效沿）
计数运行	• 递增计数
计数周期	• TRDCRi 寄存器的 CCLR2～CCLR0 位是“000b”（自由运行）时 1/fk ×65536　fk：计数源的频率 • TRDCRi 寄存器的 CCLR1～CCLR0 位是“01b”、“10b”（TRDGRji 的比较匹配时对 TRDi 置“0000h”）时 计数源的周期×（n+1） n：TRDGRji 寄存器的设定值
波形输出时序	比较匹配
计数开始条件	将 TRDSTR 寄存器的 TSTARTi 位置“1”（开始计数）
计数停止条件	• TRDSTR 寄存器的 CSELi 位设定为“1”时将 TSTARTi 位清“0”（停止计数） 输出比较输出引脚保持停止计数前的输出电平 • 如果 TRDSTR 寄存器的 CSELi 位设定为“0”，在 TRDGRAi 的比较匹配时，TRDi 变成“0000h”的同时停止计数 输出比较输出引脚保持输出比较匹配输出变化后的电平
中断请求发生时序	• 比较匹配（TRDi 寄存器和 TRDGRji 的内容比较匹配） • TRDI 溢出
TRDIOA0 引脚功能	可编程输入/输出端口、输出比较输出、或 TRDCLK（外部时钟）输入
TRDIOB0、TRDIOC0、TRDIOD0、TRDIOA1～TRDIOD1 引脚功能	可编程输入/输出端口或输出比较输出（对每根引脚选择）
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口、脉冲输出强制截止信号输入或 $\overline{\text{INT0}}$ 中断输入
读定时器	如果读 TRDi 寄存器，就能读取计数值
写定时器	• TRDMR 寄存器的 SYNC 位为“0”（通道 0 和通道 1 独立运行）时 能写入 TRDi 寄存器 • TRDMR 寄存器的 SYNC 位为“1”（通道 0 和通道 1 同步运行）时 写入 TRDi 寄存器时，将写入 TRD0 寄存器和 TRD1 寄存器
选择功能	• 选择输出比较输出引脚 TRDIOAi、TRDIOBi、TRDIOCi、TRDIODi 引脚的任何一根或多根 • 选择比较匹配时的输出电平 “L”电平输出、“H”电平输出、或输出电平取反 • 选择初始输出电平 设定从开始计数到比较匹配期间的电平 • TRDi 置“0000h”的时序 溢出或 TRDGRAi 寄存器的比较匹配 • 缓冲器运行（参照“14.2.2　缓冲器运行”） • 同步运行（参照“14.2.3　同步运行”） • TRDGRCi、TRDGRDi 的输出引脚的改变 TRDGRCi 能用于 TRCIOAi 引脚的输出控制、TRDGRDi 能用于 TRCIOBi 的输出控制 • 脉冲输出强制截止信号输入（参照“14.2.4　脉冲输出强制截止”） • 定时器 RD 不输出则可作为内部定时器使用

i=0～1、j=A、B、C、D 的任何一个

定时器RD开始寄存器(注1)

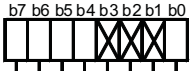


符号	地址	复位后的值
TRDSTR	地址0137h	11111100b

位符号	位名	功能	RW
TSTART0	TRD0计数开始标志 (注4)	0：停止计数(注2) 1：开始计数	RW
TSTART1	TRD1计数开始标志 (注5)	0：停止计数(注3) 1：开始计数	RW
CSEL0	TRD0计数工作选择位	0：在与TRDGRA0寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA0寄存器比较匹配时计数清零后，继续计数	RW
CSEL1	TRD1计数工作选择位	0：在与TRDGRA1寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA1寄存器比较匹配时计数清零后，继续计数	RW
— (b7-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1. 必须使用MOV指令写TRDSTR寄存器(不要使用位处理指令)。请参照定时器RD使用上的注意事项 “14.2.12.1 TRDSTR寄存器”。
注2. CSEL0位被设定为“1”时，必须将TSTART0位写入“0”。
注3. CSEL1位被设定为“1”时，必须将TSTART1位写入“0”。
注4. 在CSEL0位为“0”且产生比较匹配信号(TRDIOA0)时，为“0”(停止计数)。
注5. 在CSEL1位为“0”且产生比较匹配信号(TRDIOA1)时，为“0”(停止计数)。

定时器RD模式寄存器



符号	地址	复位后的值
TRDMR	地址0138h	00001110b

位符号	位名	功能	RW
SYNC	定时器RD同步位	0：TRD0和TRD1独立工作 1：TRD0和TRD1同步工作	RW
— (b3-b1)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
BFC0	TRDGRC0寄存器功能选择位(注1)	0：通用寄存器 1：TRDGRA0寄存器的缓冲寄存器	RW
BFD0	TRDGRD0寄存器功能选择位(注1)	0：通用寄存器 1：TRDGRB0寄存器的缓冲寄存器	RW
BFC1	TRDGRC1寄存器功能选择位(注1)	0：通用寄存器 1：TRDGRA1寄存器的缓冲寄存器	RW
BFD1	TRDGRD1寄存器功能选择位(注1)	0：通用寄存器 1：TRDGRB1寄存器的缓冲寄存器	RW

注1. 通过TRDIORCi (i=0～1)寄存器的IOj3(j=C或D)位选择“0”(TRDGRji寄存器输出引脚改变)时，必须将TRDMR寄存器的Bfji位清“0”。

图 14.34　输出比较功能时的 TRDSTR、TRDMR 寄存器

定时器 RD PWM 模式寄存器

b7	b6	b5	b4	b3	b2	b1	b0
X	0	0	0	X	0	0	0

符号 TRDPMR　　地址 地址 0139h　　复位后的值 10001000 b

位符号	位名	功能	RW
PWMB0	TRDIOB0 PWM 模式选择位	在输出比较功能中必须清 “0”(定时器模式)	RW
PWMC0	TRDIOC0 PWM 模式选择位	在输出比较功能中必须清 “0”(定时器模式)	RW
PWMD0	TRDIOD0 PWM 模式选择位	在输出比较功能中必须清 “0”(定时器模式)	RW
— (b3)	什么也不指定。写入时，必须写入 “0”。 读取时，该值为 “1”。		—
PWMB1	TRDIOB1 PWM 模式选择位	在输出比较功能中必须清 “0”(定时器模式)	RW
PWMC1	TRDIOC1 PWM 模式选择位	在输出比较功能中必须清 “0”(定时器模式)	RW
PWMD1	TRDIOD1 PWM 模式选择位	在输出比较功能中必须清 “0”(定时器模式)	RW
— (b7)	什么也不指定。写入时，必须写入 “0”。 读取时，该值为 “1”。		—

图 14.35　输出比较功能时的 TRDPMR 寄存器

定时器RD功能控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0
1						0	0

符号	地址	复位后的值
TRDFCR	地址013Ah	10000000b

位符号	位名	功能	RW
CMD0	联合模式选择位 (注1)	在输出比较功能中必须写入“00b”(定时器模式・PWM模式・PWM3模式)。	RW
CMD1			RW
OLS0	正相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	在输出比较功能中无效。	RW
OLS1	反相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	在输出比较功能中无效。	RW
ADTRG	A/D触发允许位 (互补PWM模式时)	在输出比较功能中无效。	RW
ADEG	A/D触发沿选择位 (互补PWM模式时)	在输出比较功能中无效。	RW
STCLK	外部时钟输入选择位	0：外部时钟输入无效 1：外部时钟输入有效	RW
PWM3	PWM3模式选择位 (注2)	在输出比较功能中必须置“1”(PWM3模式以外)。	RW

注1．必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写CMD1～CMD0位。
注2．CMD1～CMD0位为“00b”(定时器模式・PWM模式・PWM3模式)时，PWM3位的设定有效。

图 14.36　输出比较功能时 TRDFCR 寄存器

定时器 RD 输出主允许寄存器 1

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDOER1	地址013Bh	FFh

位符号	位名	功能	RW
EA0	TRDIOA0输出禁止位	0：允许输出 1：禁止输出(TRDIOA0引脚为可编程输入/输出端口)	RW
EB0	TRDIOB0输出禁止位	0：允许输出 1：禁止输出(TRDIOB0引脚为可编程输入/输出端口)	RW
EC0	TRDIOC0输出禁止位	0：允许输出 1：禁止输出(TRDIOC0引脚为可编程输入/输出端口)	RW
ED0	TRDIOD0输出禁止位	0：允许输出 1：禁止输出(TRDIOD0引脚为可编程输入/输出端口)	RW
EA1	TRDIOA1输出禁止位	0：允许输出 1：禁止输出(TRDIOA1引脚为可编程输入/输出端口)	RW
EB1	TRDIOB1输出禁止位	0：允许输出 1：禁止输出(TRDIOB1引脚为可编程输入/输出端口)	RW
EC1	TRDIOC1输出禁止位	0：允许输出 1：禁止输出(TRDIOC1引脚为可编程输入/输出端口)	RW
ED1	TRDIOD1输出禁止位	0：允许输出 1：禁止输出(TRDIOD1引脚为可编程输入/输出端口)	RW

定时器 RD 输出主允许寄存器 2

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDOER2	地址013Ch	01111111b

位符号	位名	功能	RW
— (b6-b0)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
PTO	脉冲输出强制截止信号输入INT0有效位 (注1)	0：脉冲输出强制截止输入无效 1：脉冲输出强制截止输入有效 (在INT0引脚输入“L”电平时，TRDOER1寄存器的全部位为“1”(禁止输出))	RW

注1．参照“14.2.4　脉冲输出强制截止”。

图 14.37　输出比较功能时的 TRDOER1～TRDOER2 寄存器

定时器RD输出控制寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

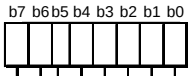
符号	地址	复位后的值
TRDOCR	地址013Dh	00h

位符号	位名	功能	RW
TOA0	TRDIOA0输出电平选择位	0：初始输出“L”电平 1：初始输出“H”电平	RW
TOB0	TRDIOB0输出电平选择位	0：初始输出“L”电平 1：初始输出“H”电平	RW
TOC0	TRDIOC0初始输出电平选择位	0：“L”电平 1：“H”电平	RW
TOD0	TRDIOD0初始输出电平选择位		RW
TOA1	TRDIOA1初始输出电平选择位		RW
TOB1	TRDIOB1初始输出电平选择位		RW
TOC1	TRDIOC1初始输出电平选择位		RW
TOD1	TRDIOD1初始输出电平选择位		RW

注1．必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写TRDOCR寄存器。

图 14.38　输出比较功能时的 TRDOCR 寄存器

定时器RD控制寄存器i(i＝0～1)



符号	地址	复位后的值
TRDCR0	地址0140h	00h
TRDCR1	地址0150h	00h

位符号	位名	功能	RW
TCK0	计数源选择位	b2 b1 b0 0 0 0：f1 0 0 1：f2 0 1 0：f4 0 1 1：f8 1 0 0：f32 1 0 1：TRDCLK输入(注1) 1 1 0：fOCO40M 1 1 1：不要设定	RW
TCK1			RW
TCK2			RW
CKEG0	外部时钟沿选择位 (注2)	b4 b3 0 0：在上升沿计数 0 1：在下降沿计数 1 0：双边沿计数 1 1：不要设定	RW
CKEG1			RW
CCLR0	TRDi计数器清零选择位	b7 b6 b5 0 0 0：禁止清零(自由运行) 0 0 1：TRDGRAi比较匹配时清零 0 1 0：TRDGRBi比较匹配时清零 0 1 1：同期清零(和其他通道的计数器同步清零)(注3) 1 0 0：不要设定 1 0 1：TRDGRCi比较匹配时清零 1 1 0：TRDGRDi比较匹配时清零 1 1 1：不要设定	RW
CCLR1			RW
CCLR2			RW

注1．TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。
注2．TCK2～TCK0位为“101b”(TRDCLK输入)，且TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。
注3．TRDMR寄存器的SYNC位为“1”(TRD0和TRD1同步工作)时，有效。

图 14.39　输出比较功能时的 TRDCR0～TRDCR1 寄存器

定时器RD I/O控制寄存器Ai(i＝0～1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDIORA0	地址0141h	10001000b
TRDIORA1	地址0151h	10001000b

位符号	位名	功能	RW
IOA0	TRDGRA控制位	b1 b0 0 0：禁止由比较匹配产生的引脚输出 (TRDIOAi引脚为可编程输入/输出端口) 0 1：TRDGRAi比较匹配时输出“L”电平 1 0：TRDGRAi比较匹配时输出“H”电平 1 1：TRDGRAi比较匹配时交替输出	RW
IOA1			RW
IOA2	TRDGRA模式选择位 (注1)	在输出比较功能中必须清“0”(输出比较)。	RW
IOA3	输入捕捉输入切换位	必须置“1”。	RW
IOB0	TRDGRB控制位	b5 b4 0 0：禁止由比较匹配产生的引脚输出 (TRDIOBi可编程输入/输出端口) 0 1：TRDGRBi比较匹配时输出“L”电平 1 0：TRDGRBi比较匹配时输出“H”电平 1 1：TRDGRBi比较匹配时交替输出	RW
IOB1			RW
IOB2	TRDGRB模式选择位(注2)	在输出比较功能中必须清“0”(输出比较)。	RW
— (b7)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．在通过TRDMR寄存器的BFCi位选择“1”(TRDGRAi寄存器的缓冲寄存器)时，必须设定TRDIORAi寄存器的IOA2位和TRDIORCi寄存器的IOC2位为相同值。

注2．在通过TRDMR寄存器的BFDi位选择“1”(TRDGRBi寄存器的缓冲寄存器)时，必须设定TRDIORAi寄存器的IOB2位和TRDIORCi寄存器的IOD2位为相同值。

图 14.40　输出比较功能时的 TRDIORA0～TRDIORA1 寄存器

定时器　RD I /O控制寄存器　Ci (i＝0～1)

b7	b6	b5	b4	b3	b2	b1	b0
	0				0		

符号	地址	复位后的值
TRDIORC0	地址0142h	10001000 b
TRDIORC1	地址0152h	10001000 b

位符号	位名	功能	RW
IOC0	TRDGRC控制位	b1b0 0 0：禁止由比较匹配产生的引脚输出 0 1：TRDGRCi比较匹配时输出 “L”电平 1 0：TRDGRCi比较匹配时输出 “H”电平 1 1：TRDGRCi比较匹配时交替输出	RW
IOC1			RW
IOC2	TRDGRC模式选择位(注1)	在输出比较功能中必须清 “0”(输出比较)。	RW
IOC3	TRDGRC寄存器功能选择位	0：TRDIOA输出寄存器 (参照“14.3.6.1　TRDGRCi (i=0～1)、TRDGRDi寄存器的输出引脚改变”) 1：通用寄存器或缓冲寄存器	RW
IOD0	TRDGRD控制位	b5b4 0 0：禁止由比较匹配产生的引脚输出 0 1：TRDGRDi比较匹配时输出 “L”电平 1 0：TRDGRDi比较匹配时输出 “H”电平 1 1：TRDGRDi比较匹配时交替输出	RW
IOD1			RW
IOD2	TRDGRD模式选择位(注2)	在输出比较功能中必须清 “0”(输出比较)。	RW
IOD3	TRDGRD寄存器功能选择位	0：TRDIOB输出寄存器 (参照“14.2.6.1　TRDGRCi (i=0～1)、TRDGRDi寄存器的输出引脚改变 ”) 1：通用寄存器或缓冲寄存器	RW

注1．通过TRDMR寄存器的BFCi 位选择“1”(TRDGRAi寄存器的缓冲寄存器)时，必须设定TRDIORAi 寄存器的IOA2位和TRDIORCi 寄存器的IOC2位为相同值。

注2．通过TRDMR寄存器的BFDi 位选择“1”(TRDGRBi寄存器的缓冲寄存器)时，必须设定TRDIORAi 寄存器的IOB2位和TRDIORCi 寄存器的IOD2位为相同值。

图 14.41　输出比较功能时的 TRDIORC0～TRDIORC1 寄存器

定时器　RD 状态寄存器　i(i＝0 ～ 1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDSR0	地址0143h	11100000 b
TRDSR1	地址0153h	11000000 b

位符号	位名	功能	RW
IMFA	输入捕捉/比较匹配标志A	[为“0”的中断源] 读取后，写入“0”。(注2) [为“1”的中断源] TRDi和TRDGRAi 的值匹配时。	RW
IMFB	输入捕捉/比较匹配标志B	[为“0”的中断源] 读取后，写入“0”。(注2) [为“1”的中断源] TRDi和TRDGRBi 的值匹配时。	RW
IMFC	输入捕捉/比较匹配标志C	[为“0”的中断源] 读取后，写入“0”。(注2) [为“1”的中断源] TRDi和TRDGRCi的值匹配时。（注3）	RW
IMFD	输入捕捉/比较匹配标志D	[为“0”的中断源] 读取后，写入“0”。(注2) [为“1”的中断源] TRDi和TRDGRDi的值匹配时。（注3）	RW
OVF	溢出标志	[为“0”的中断源] 读取后，写入“0”。(注2) [为“1”的中断源] TRDi溢出时。	RW
UDF	下溢标志(注1)	在输出比较功能中无效	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1. TRDSR0寄存器的b5什么也不指定。写b5时，必须写入“0”。读取时，该值为“1”。
注2. 写入结果如下。
·读取结果为“1”时，如果在相同位写入“0”则为“0”。
·读取结果为“0”时，即使在相同位写入“0”也不变化(读取后，由“0”变为“1”时，即使写入“0”也会保持“1”)。
·写入“1”时不变化。
注3. 包括TRDMR寄存器的Bfji位（j=C或D）为“1”（TRDGRji为缓冲寄存器）时。

图 14.42　输出比较功能时的 TRDSR0～TRDSR1 寄存器

定时器RD中断允许寄存器i(i＝0～1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDIER0	地址0144h	11100000b
TRDIER1	地址0154h	11100000b

位符号	位名	功能	RW
IMIEA	输入捕捉/比较匹配中断允许位A	0：禁止IMFA位的中断(IMIA) 1：允许IMFA位的中断(IMIA)	RW
IMIEB	输入捕捉/比较匹配中断允许位B	0：禁止IMFB位的中断(IMIB) 1：允许IMFB位的中断(IMIB)	RW
IMIEC	输入捕捉/比较匹配中断允许位C	0：禁止IMFC位的中断(IMIC) 1：允许IMFC位的中断(IMIC)	RW
IMIED	输入捕捉/比较匹配中断允许位D	0：禁止IMFD位的中断(IMID) 1：允许IMFD位的中断(IMID)	RW
OVIE	溢出/下溢中断允许位	0：禁止OVF位的中断 (OVI) 1：允许OVF位的中断 (OVI)	RW
— (b7-b5)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.43　输出比较功能时的 TRDIER0～TRDIER1 寄存器

定时器RD计数器i(i＝0～1)(注1)

(b15) (b8)
b7 b0 b7 b0

符号	地址	复位后的值
TRD0	地址0147h-0146h	0000h
TRD1	地址0157h-0156h	0000h

功能	设定范围	RW
计数源计数。计数工作为递增计数。 如果下溢，TRDSRi寄存器的OVF位为“1”。	0000h～FFFFh	RW

注1．必须以16位为单位存取TRD1寄存器。不要以8位为单位存取。

图 14.44　输出比较功能时的 TRD0～TRD1 寄存器

定时器RD通用寄存器Ai、Bi、Ci、Di(i＝0～1)(注1)

(b15) (b8)
b7 b0 b7 b0

符号	地址	复位后的值
TRDGRA0	地址0149h-0148h	FFFFh
TRDGRB0	地址014Bh-014Ah	FFFFh
TRDGRC0	地址014Dh-014Ch	FFFFh
TRDGRD0	地址014Fh-014Eh	FFFFh
TRDGRA1	地址0159h-0158h	FFFFh
TRDGRB1	地址015Bh-015Ah	FFFFh
TRDGRC1	地址015Dh-015Ch	FFFFh
TRDGRD1	地址015Fh-015Eh	FFFFh

功能	RW
参照“表14.21　输出比较功能时的TRDGRji寄存器功能”。	RW

注1．必须以16位为单位存取TRDGRAi～TRDGRDi寄存器。不要以8位为单位进行存取。

图 14.45　输出比较功能时的 TRDGRAi、TRDGRBi、TRDGRCi、TRDGRDi 寄存器

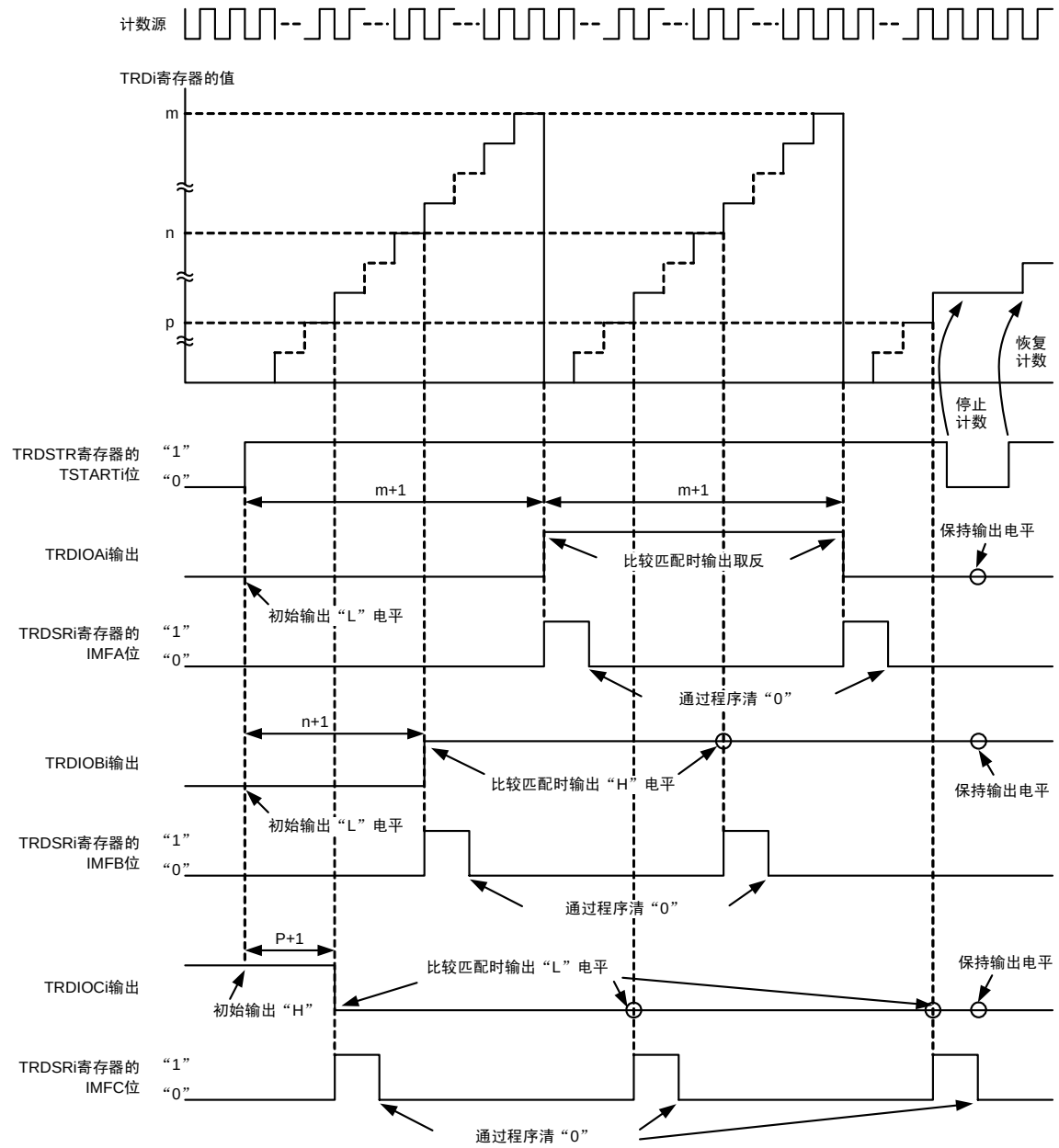
在输出比较功能中，以下寄存器无效
TRDDF0、TRDDF1、TRDPOCR0、TRDPOCR1

表 14.21　输出比较功能时的 TRDGRji 寄存器的功能

寄存器	设定		寄存器的功能	输出比较输出引脚
	BFji	IOj3		
TRDGRAi	—	—	通用寄存器。必须写入比较值	TRDIOAi
TRDGRBi				TRDIOBi
TRDGRCi	0	1	通用寄存器。必须写入比较值	TRDIOCi
TRDGRDi				TRDIODi
TRDGRCi	1	1	缓冲寄存器。必须写入下一次的比较值（参照“14.2.2　缓冲器运行”）	TRDIOAi
TRDGRDi				TRDIOBi
TRDGRCi	0	0	TRDIOAi 输出控制（参照“14.2.6.1　TRDGRCi（i=0～1）、TRDGRDi 寄存器的输出引脚改变”）	TRDIOAi
TRDGRDi				TRDIOBi

i=0～1、j=A、B、C、D 的任何一个

BFji：TRDMR 寄存器的位　　IOj3：TRDIORCi 寄存器的位



i=0～1

m：TRDGRAi寄存器的设定值
n：TRDGRBi寄存器的设定值
p：TRDGRCi寄存器的设定值

上图条件如下所示。
TRDSTR寄存器的CSELi位为“1”(TRDi在计数器清零的比较匹配时，不停止)
TRDMR寄存器的BFCi、BFDi位为“0”(TRDGRCi、TRDGRDi不进行缓冲工作)
TRDOER1寄存器的EAi、EBi、ECi位为“0”(允许TRDIOAi、TRDIOBi、TRDIOCi输出)
TRDCRi寄存器的CCLR2～CCLR0位为“001b”(在TRDGRAi的比较匹配时，对TRDi写入“0000h”)
TRDOCR寄存器的TOAi、TOBi位为“0”(在比较匹配前的初始输出为“L”电平)、TOCi位为“1”(在比较匹配前初始输出为“H”电平)
TRDIORAi寄存器的IOA2～IOA0位为“011b”(TRDGRAi比较匹配时，TRDIOAi输出取反)
TRDIORAi寄存器的IOB2～IOB0位为“010b”(TRDGRBi比较匹配时，TRDIOBi输出“H”电平)
TRDIORCi寄存器的IOC3～IOC0位为“1001b”(TRDGRCi比较匹配时，TRDIOCi输出“L”电平)
TRDIORCi寄存器的IOD3位为“1”(TRDGRDi寄存器不控制TRDIOBi引脚的输出)

图 14.46　输出比较功能的运行例子

14.2.6.1　TRDGRCi（i=0～1）、TRDGRDi 寄存器的输出引脚改变

TRDGRCi 寄存器能用于 TRDIOAi 引脚的输出控制、TRDGRDi 寄存器能用于 TRDIOBi 引脚的输出控制。因此各引脚的输出能如下控制。

- TRDIOAi 输出通过 TRDGRAi 寄存器的值和 TRDGRCi 寄存器的值两者来控制
- TRDIOBi 输出通过 TRDGRBi 寄存器的值和 TRDGRDi 寄存器的值两者来控制

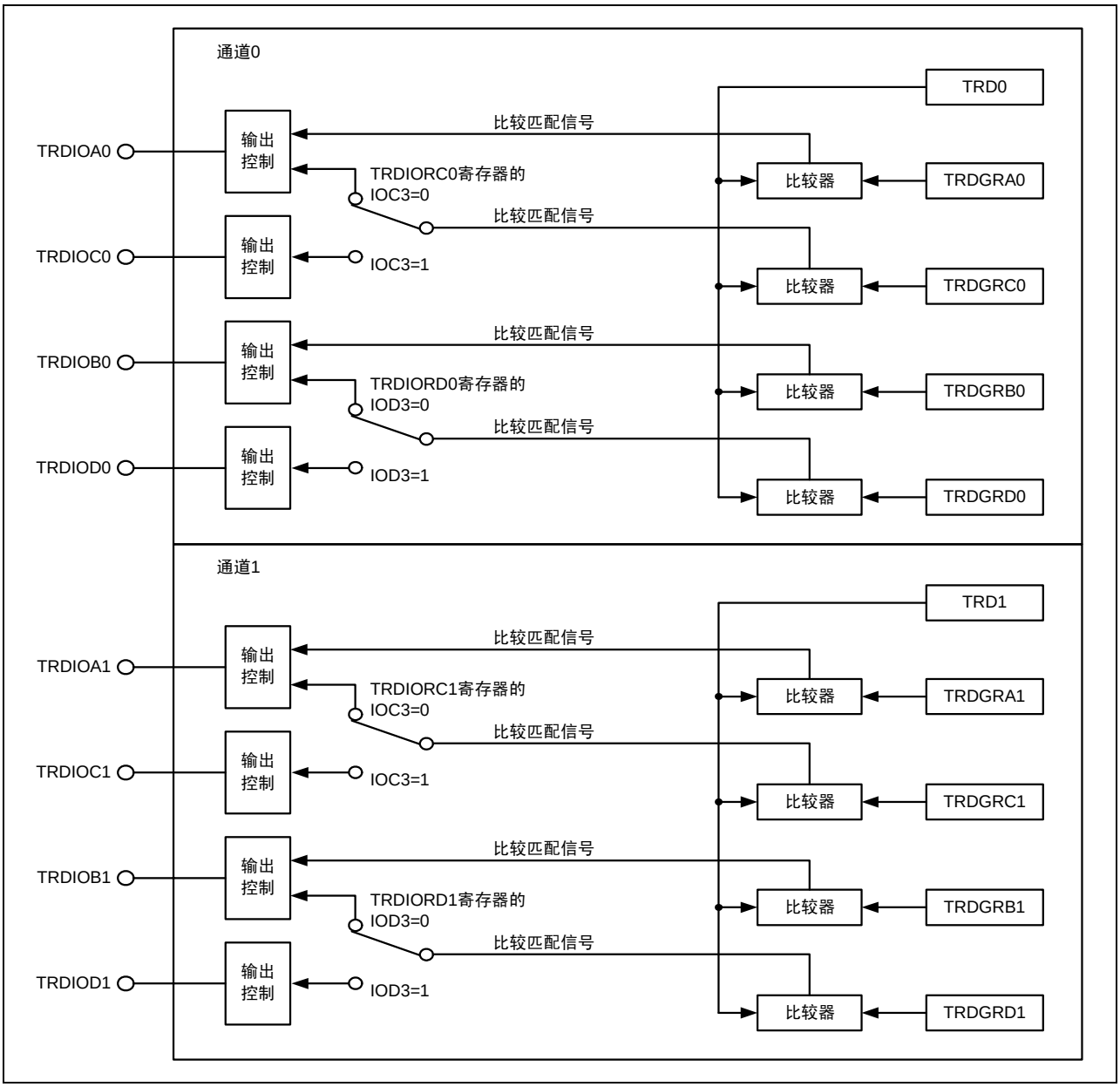


图 14.47　TRDGRCi、TRDGRDi 的输出引脚改变

改变 TRDGRCi、TRDGRDi 寄存器的输出引脚时，必须如下操作

- 通过 TRDIORCi 寄存器的 IOj3（j=C 或 D）位选择“0”（TRDGRji 寄存器输出引脚改变）。
- 通过 TRDMR 寄存器的 BFji 位清“0”（通用寄存器）。
- 通过 TRDGRAi 寄存器和 TRDGRCi 寄存器设定不同值。另外通过 TRDGRBi 寄存器和 TRDGRDi 寄存器设定不同值。

TRDGRCi 寄存器用于 TRDIOAi 引脚的输出控制、TRDGRDi 寄存器用于 TRDIOBi 引脚的输出控制时的运行例子如图 14.48 所示。

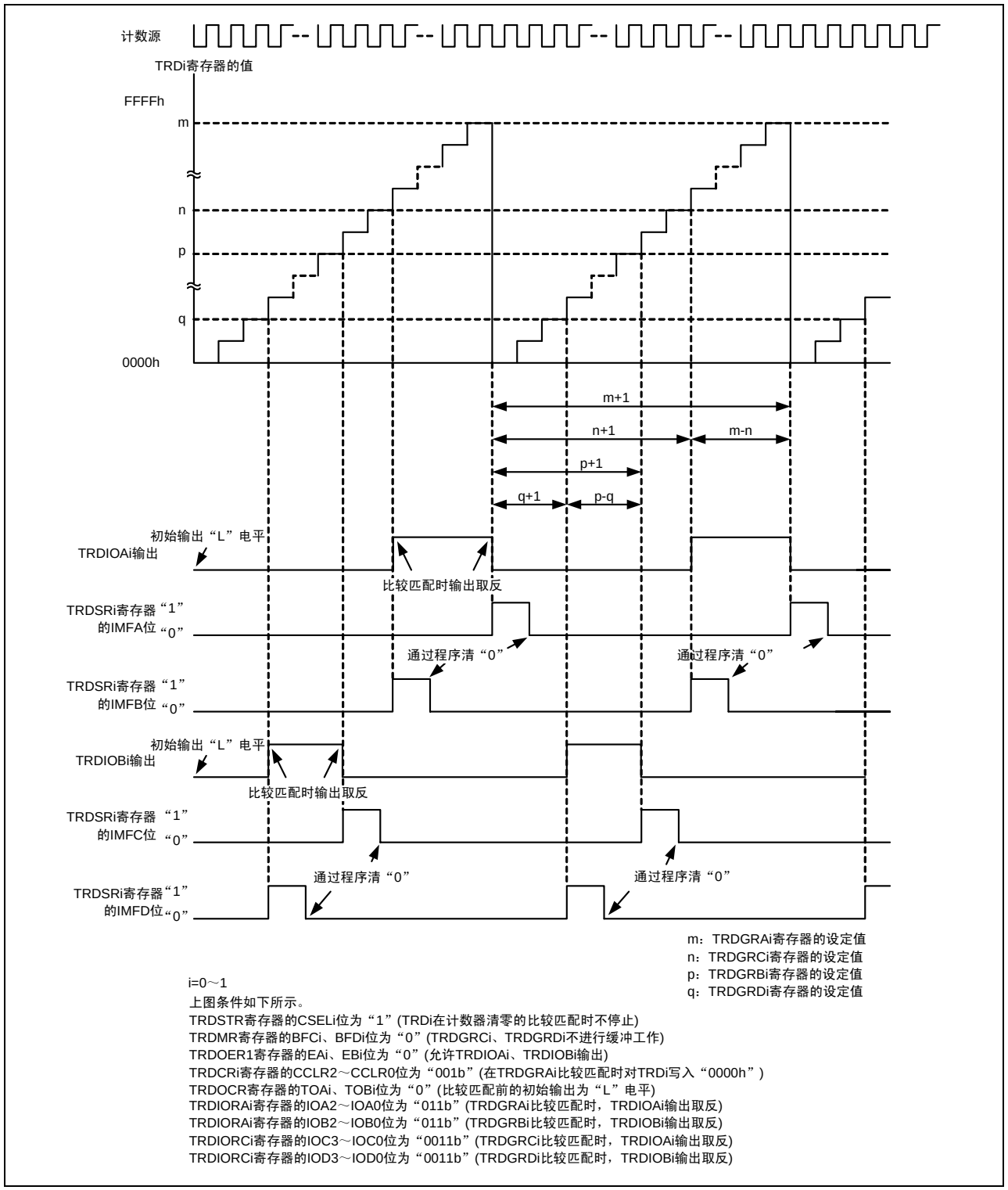


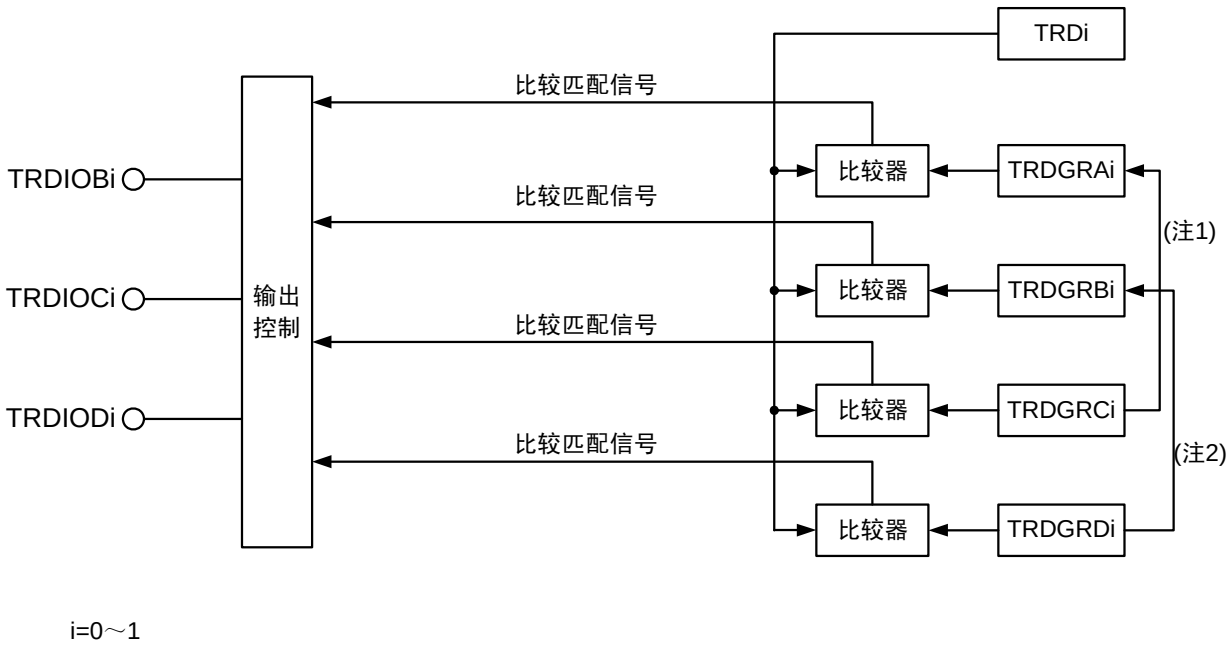
图 14.48　TRDGRCi 用作 TRDIOAi 引脚的输出控制，TRDGRDi 用作 TRDIOBi 引脚的输出控制时的运行例子

14.2.7　PWM 模式

它是输出 PWM 波形模式。在 1 通道中，最大能输出 3 个同周期的 PWM 波形。通过使通道 0、1 同步，可以最大输出 6 个同周期的 PWM 波形。

通过 TRDIOji（i=0～1、j=B、C、D）引脚和 TRDGRji 寄存器的组合才能实现功能，所以对每一个引脚都能选择用于 PWM 模式或用于其他模式、功能（不过，任何引脚用于 PWM 模式时都要使用 TRDGRAi 寄存器，所以 TRDGRAi 寄存器不能用于其他模式）。

PWM 模式的框图如**图** 14.49 所示，PWM 模式的说明如**表** 14.22 所示，PWM 模式相关寄存器如**图** 14.50～**图** 14.58 所示，PWM 模式的运行例子如**图** 14.59～**图** 14.60 所示。

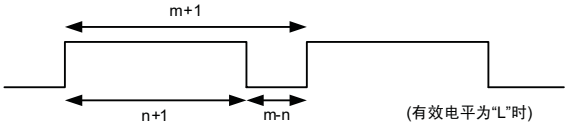


i=0～1

注1．TRDMR寄存器的BFCi位为“1”(TRDGRCi寄存器是TRDGRAi寄存器的缓冲寄存器)时。
注2．TRDMR寄存器的BFDi位为“1”(TRDGRDi寄存器是TRDGRBi寄存器的缓冲寄存器)时。

图 14.49　PWM 模式的框图

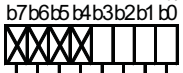
表 14.22　PWM 模式的说明

项目	说明
计数源	f1、f2、f4、f8、f32、fOCO40M 输入到 TRDCLK 引脚的外部信号（通过程序选择有效沿）
计数运行	递增计数
PWM 波形	PWM 周期：1/fk×（m+1） 有效电平宽度：1/fk×（m-n） 无效电平宽度：1/fk×（n+1） fk：计数源的频率 m：TRDGRAi（i＝0～1）寄存器的设定值 n：TRDGRji（j＝B、C、D）寄存器的设定值 
计数开始条件	将 TRDSTR 寄存器的 TSTARTi 位写“1”（开始计数）
计数停止条件	• TRDSTR 寄存器的 CSELi 位设定为“1”时将 TSTARTi 位清“0”（停止计数） PWM 输出引脚保持停止计数前的输出电平 • 如果 TRDSTR 寄存器的 CSELi 位设定为“0”，在 TRDGRAi 比较匹配时，TRDi 变成“0000h”的同时停止计数 PWM 输出引脚保持比较匹配输出变化后的电平
中断请求发生时序	• 比较匹配（TRDi 寄存器和 TRDGRji 寄存器的内容匹配） • TRDi 溢出
TRDIOA0 引脚功能	可编程输入/输出端口或 TRDCLK（外部时钟）输入
TRDIOA1 引脚功能	可编程输入/输出端口
TRDIOB0、TRDIOC0、TRDIOD0、TRDIOB1、TRDIOC1、TRDIOD1 引脚功能	可编程输入/输出端口或 PWM 输出（每个引脚都可选择）
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口、脉冲输出强制截止信号输入或 $\overline{\text{INT0}}$ 中断输入
读定时器	如果读 TRDi 寄存器，就能读取计数值
写定时器	能写入 TRDi 寄存器
选择功能	• 1 通道选择 1～3 个 PWM 输出引脚 TRDIOBi、TRDIOCi、TRDIODi 引脚的任何一个或多个 • 对每个引脚选择有效电平 • 对每个引脚选择初始输出电平 • 同步运行（参照“14.2.3　同步运行”） • 缓冲器运行（参照“14.2.2　缓冲器运行”） • 脉冲输出强制截止信号输入（参照“14.2.4　脉冲输出强制截止”）

i=0～1

定时器RD开始寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0



符号	地址	复位后的值
TRDSTR	地址0137h	11111100b

位符号	位名	功能	RW
TSTART0	TRD0计数开始标志 (注4)	0：停止计数(注2) 1：开始计数	RW
TSTART1	TRD1计数开始标志 (注5)	0：停止计数(注3) 1：开始计数	RW
CSEL0	TRD0计数工作选择位	0：在与TRDGRA0寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA0寄存器比较匹配时计数清零后，继续计数	RW
CSEL1	TRD1计数工作选择位	0：在与TRDGRA1寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA1寄存器比较匹配时计数清零后，继续计数	RW
— (b7-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．必须使用MOV指令写TRDSTR寄存器(不要使用位处理指令)。请参照定时器RD使用上的注意事项“14.2.12.1 TRDSTR寄存器”。
注2．CSEL0位被设定为“1”时，必须对TSTART0位写入“0”。
注3．CSEL1位被设定为“1”时，必须对TSTART1位写入“0”。
注4．在CSEL0位为“0”且产生比较匹配信号(TRDIOA0)时，为“0”(停止计数)。
注5．在CSEL1位为“0”且产生比较匹配信号(TRDIOA1)时，为“0”(停止计数)。

定时器RD模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0



符号	地址	复位后的值
TRDMR	地址0138h	00001110b

位符号	位名	功能	RW
SYNC	定时器RD同步位	0：TRD0和TRD1独立工作 1：TRD0和TRD1同步工作	RW
— (b3-b1)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
BFC0	TRDGRC0寄存器功能选择位	0：通用寄存器 1：TRDGRA0寄存器的缓冲寄存器	RW
BFD0	TRDGRD0寄存器功能选择位	0：通用寄存器 1：TRDGRB0寄存器的缓冲寄存器	RW
BFC1	TRDGRC1寄存器功能选择位	0：通用寄存器 1：TRDGRA1寄存器的缓冲寄存器	RW
BFD1	TRDGRD1寄存器功能选择位	0：通用寄存器 1：TRDGRB1寄存器的缓冲寄存器	RW

图 14.50　PWM 模式时的 TRDSTR、TRDMR 寄存器

定时器RD PWM模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDPMR	地址0139h	10001000b

位符号	位名	功能	RW
PWMB0	TRDIOB0 PWM模式选择位	0：定时器模式 1：PWM模式	RW
PWMC0	TRDIOC0 PWM模式选择位	0：定时器模式 1：PWM模式	RW
PWMD0	TRDIOD0 PWM模式选择位	0：定时器模式 1：PWM模式	RW
— (b3)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
PWMB1	TRDIOB1 PWM模式选择位	0：定时器模式 1：PWM模式	RW
PWMC1	TRDIOC1 PWM模式选择位	0：定时器模式 1：PWM模式	RW
PWMD1	TRDIOD1 PWM模式选择位	0：定时器模式 1：PWM模式	RW
— (b7)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

定时器RD功能控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDFCR	地址013Ah	10000000b

位符号	位名	功能	RW
CMD0	联合模式选择位 (注1)	在PWM模式中必须写入“00b”(定时器模式・PWM模式・PWM3模式)。	RW
CMD1			RW
OLS0	正相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	在PWM模式中无效。	RW
OLS1	反相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	在PWM模式中无效。	RW
ADTRG	A/D触发允许位 (互补PWM模式时)	在PWM模式中无效。	RW
ADEG	A/D触发沿选择位 (互补PWM模式时)	在PWM模式中无效。	RW
STCLK	外部时钟输入选择位	0：外部时钟输入无效 1：外部时钟输入有效	RW
PWM3	PWM3模式选择位 (注2)	在PWM模式中必须置“1” (PWM3模式以外)。	RW

注1．必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写CMD1～CMD0位。
注2．CMD1～CMD0位为“00b”(定时器模式・PWM模式・PWM3模式)时，PWM3位的设定有效。

图 14.51　PWM 模式时的 TRDPMR、TRDFCR 寄存器

定时器RD输出主允许寄存器1

b7 b6 b5 b4 b3 b2 b1 b0

1 1

符号	地址	复位后的值
TRDOER1	地址013Bh	FFh

位符号	位名	功能	RW
EA0	TRDIOA0输出禁止位	在PWM模式中，必须置“1”(TRDIOA0引脚为可编程输入/输出端口)。	RW
EB0	TRDIOB0输出禁止位	0：允许输出 1：禁止输出(TRDIOB0引脚为可编程输入/输出端口)	RW
EC0	TRDIOC0输出禁止位	0：允许输出 1：禁止输出(TRDIOC0引脚为可编程输入/输出端口)	RW
ED0	TRDIOD0输出禁止位	0：允许输出 1：禁止输出(TRDIOD0引脚为可编程输入/输出端口)	RW
EA1	TRDIOA1输出禁止位	在PWM模式中，必须置“1”(TRDIOA1引脚为可编程输入/输出端口)。	RW
EB1	TRDIOB1输出禁止位	0：允许输出 1：禁止输出(TRDIOB1引脚为可编程输入/输出端口)	RW
EC1	TRDIOC1输出禁止位	0：允许输出 1：禁止输出(TRDIOC1引脚为可编程输入/输出端口)	RW
ED1	TRDIOD1输出禁止位	0：允许输出 1：禁止输出(TRDIOD1引脚为可编程输入/输出端口)	RW

定时器RD输出主允许寄存器2

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDOER2	地址013Ch	01111111b

位符号	位名	功能	RW
— (b6-b0)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
PTO	脉冲输出强制截止信号输入INT0有效位 （注1）	0：脉冲输出强制截止输入无效 1：脉冲输出强制截止输入有效 （在INT0引脚输入“L”电平时，TRDOER1寄存器的全部位为“1”（禁止输出））	RW

注1．参照“14.2.4　脉冲输出强制截止”。

图 14.52　PWM 模式时的 TRDOER1～TRDOER2 寄存器

定时器RD输出控制寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0
0 0

符号	地址	复位后的值
TRDOCR	地址013Dh	00h

位符号	位名	功能	RW
TOA0	TRDIOA0输出电平选择位	在PWM模式中，必须清“0”。	RW
TOB0	TRDIOB0输出电平选择位	0：初始输出为无效电平 1：初始输出为有效电平	RW
TOC0	TRDIOC0初始输出电平选择位		RW
TOD0	TRDIOD0初始输出电平选择位		RW
TOA1	TRDIOA1初始输出电平选择位	在PWM模式中，必须清“0”。	RW
TOB1	TRDIOB1初始输出电平选择位	0：为无效电平 1：为有效电平	RW
TOC1	TRDIOC1初始输出电平选择位		RW
TOD1	TRDIOD1初始输出电平选择位		RW

注1．必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写TRDOCR寄存器。

定时器RD控制寄存器i(i＝0～1)

b7 b6 b5 b4 b3 b2 b1 b0
0 0 1

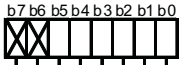
符号	地址	复位后的值
TRDCR0	地址0140h	00h
TRDCR1	地址0150h	00h

位符号	位名	功能	RW
TCK0	计数源选择位	b2 b1 b0 0 0 0：f1 0 0 1：f2 0 1 0：f4 0 1 1：f8 1 0 0：f32 1 0 1：TRDCLK输入(注1) 1 1 0：fOCO40M 1 1 1：不要设定	RW
TCK1			RW
TCK2			RW
CKEG0	外部时钟沿选择位 (注2)	b4 b3 0 0：在上升沿计数 0 1：在下降沿计数 1 0：双边沿计数 1 1：不要设定	RW
CKEG1			RW
CCLR0	TRDi计数器清零选择位	在PWM模式中必须写入“001b”(和TRDGRAi比较匹配时TRDi寄存器清零)	RW
CCLR1			RW
CCLR2			RW

注1．TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。
注2．TCK2～TCK0位为“101b”(TRDCLK输入)，且TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。

图 14.53　PWM 模式时的 TRDOCR、TRDCR0～TRDCR1 寄存器

定时器RD状态寄存器i(i＝0～1)



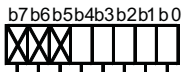
符号	地址	复位后的值
TRDSR0	地址0143h	11100000b
TRDSR1	地址0153h	11000000b

位符号	位名	功能	RW
IMFA	输入捕捉/比较匹配标志A	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDi和TRDGRAi的值匹配时。	RW
IMFB	输入捕捉/比较匹配标志B	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDi和TRDGRBi的值匹配时。	RW
IMFC	输入捕捉/比较匹配标志C	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDi和TRDGRCi的值匹配时。（注3）	RW
IMFD	输入捕捉/比较匹配标志D	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRDi和TRDGRDi的值匹配时。（注3）	RW
OVF	溢出标志	[为“0”的因素] 读取后，写入“0”。(注2) [为“1”的因素] TRD溢出时。	RW
UDF	下溢标志(注1)	在PWM模式中无效。	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．TRDSR0寄存器的b5什么也不指定。写b5时，必须写入“0”。读取时，该值为“1”。
注2．写入结果如下。
·读取结果为“1”时，如果在相同位写入“0”则为“0”。
·读取结果为“0”时，即使在相同位写入“0”也不变化(读取后，由“0”变为“1”时即使写入“0”也会保持“1”)。
·写入“1”时不变化。
注3．包括TRDMR寄存器的BFji位（j=C或D）为“1”（TRDGRj为缓冲寄存器）时。

图 14.54　PWM 模式时的 TRDSR0～TRDSR1 寄存器

定时器RD中断允许寄存器i(i＝ 0～ 1)



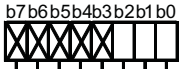
符号	地址	复位后的值
TRDIER0	地址0144h	11100000b
TRDIER1	地址0154h	11100000b

位符号	位名	功能	RW
IMIEA	输入捕捉/比较匹配中断允许位A	0：禁止IMFA位的中断(IMIA) 1：允许IMFA位的中断(IMIA)	RW
IMIEB	输入捕捉/比较匹配中断允许位B	0：禁止IMFB位的中断(IMIB) 1：允许IMFB位的中断(IMIB)	RW
IMIEC	输入捕捉/比较匹配中断允许位C	0：禁止IMFC位的中断(IMIC) 1：允许IMFC位的中断(IMIC)	RW
IMIED	输入捕捉/比较匹配中断允许位D	0：禁止IMFD位的中断(IMID) 1：允许IMFD位的中断(IMID)	RW
OVIE	溢出/下溢中断允许位	0：禁止OVF位的中断 (OVI) 1：允许OVF位的中断 (OVI)	RW
— (b7-b5)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.55　PWM 模式时的 TRDIER0～TRDIER1 寄存器

定时器RD PWM模式输出电平控制寄存器i(i＝0～1)

b7b6b5b4b3b2b1b0



符号	地址	复位后的值
TRDPOCR0	地址0145h	11111000b
TRDPOCR1	地址0155h	11111000b

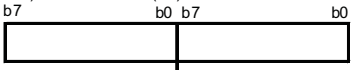
位符号	位名	功能	RW
POLB	PWM模式输出电平控制位B	0：TRDIOBi的输出电平为“L”电平有效 1：TRDIOBi的输出电平为“H”电平有效	RW
POLC	PWM模式输出电平控制位C	0：TRDIOCi的输出电平为“L”电平有效 1：TRDIOCi的输出电平为“H”电平有效	RW
POLD	PWM模式输出电平控制位D	0：TRDIODi的输出电平为“L”电平有效 1：TRDIODi的输出电平为“H”电平有效	RW
— (b7-b3)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.56　PWM 模式时的 TRDPOCR0～TRDPOCR1 寄存器

定时器RD计数器i(i＝0～1)(注1)

(b15) (b8)

b7 b0 b7 b0



符号	地址	复位后的值
TRD0	地址0147h-0146h	0000h
TRD1	地址0157h-0156h	0000h

功能	设定范围	RW
计数源计数。计数工作为递增计数。 如果溢出，TRDSR寄存器的OVF位为“1”。	0000h～FFFFh	RW

注1. 必须以16位为单位存取TRD1寄存器。不要以8位为单位存取。

图 14.57　PWM 模式时的 TRD0～TRD1 寄存器

定时器RD通用寄存器Ai、Bi、Ci、Di(i=0～1)(注1)

(b15) (b8)
b7 B0 b7 b0

符号	地址	复位后的值
TRDGRA0	地址0149h-0148h	FFFFh
TRDGRB0	地址014Bh-014Ah	FFFFh
TRDGRC0	地址014Dh-014Ch	FFFFh
TRDGRD0	地址014Fh-014Eh	FFFFh
TRDGRA1	地址0159h-0158h	FFFFh
TRDGRB1	地址015Bh-015Ah	FFFFh
TRDGRC1	地址015Dh-015Ch	FFFFh
TRDGRD1	地址015Fh-015Eh	FFFFh

功能	RW
参照“表14.23　PWM模式时的TRDGRji寄存器的功能”。	RW

注1. 必须以16位为单位存取TRDGRAi～TRDGRDi寄存器。不要以8位为单位进行存取。

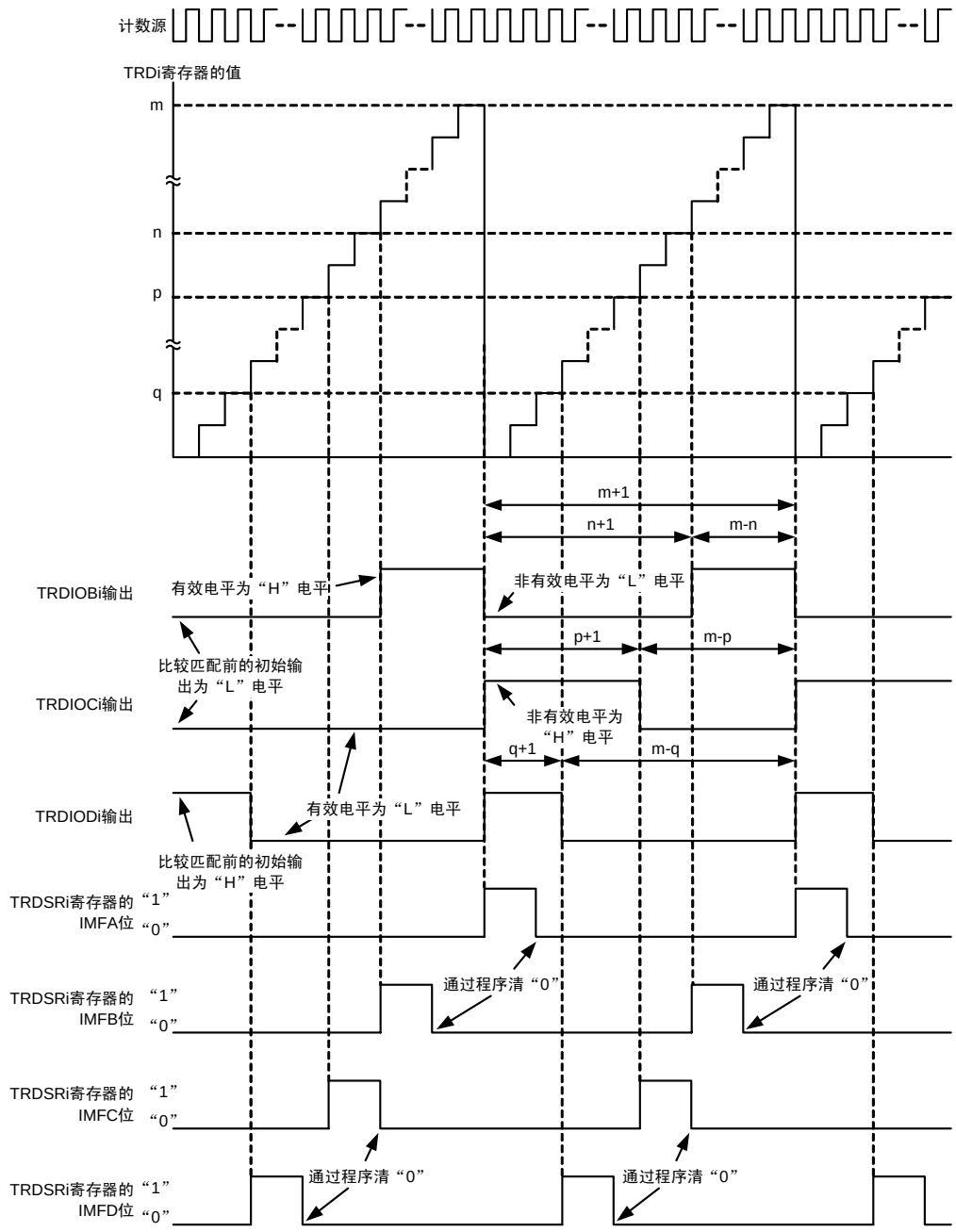
图 14.58　PWM 模式时的 TRDGRAi、TRDGRBi、TRDGRCi、TRDGRDi 寄存器

在 PWM 模式中，以下寄存器无效
TRDDF0、TRDDF1、TRDIORA0、TRDIORC0、TRDIORA1、TRDIORC1

表 14.23　PWM 模式时的 TRDGRji 寄存器的功能

寄存器	设定	功能	PWM 输出引脚
TRDGRAi	—	通用寄存器。必须设定 PWM 周期	—
TRDGRBi	—	通用寄存器。必须设定 PWM 输出的变化点	TRDIOBi
TRDGRCi	BFCi=0	通用寄存器。必须设定 PWM 输出的变化点	TRDIOCi
TRDGRDi	BFDi=0		TRDIODi
TRDGRCi	BFCi=1	缓冲寄存器。必须设定下一个 PWM 周期 （参照“14.2.2　缓冲器运行”）	—
TRDGRDi	BFDi=1	缓冲寄存器。必须设定下一个 PWM 输出的变化点 （参照“14.2.2　缓冲器运行”）	TRDIOBi

i=0～1
BFCi、BFDi：TRDMR寄存器的位



上图条件如下所示。
TRDMR寄存器的BFCi、BFDi位为“0”(TRDGRCi、TRDGRDi寄存器不进行缓冲工作)
TRDOER1寄存器的EBi、ECi、EDi位为“0”(允许TRDIOBi、TRDIOCi、TRDIODi输出)
TRDOCR寄存器的TOBi、TOCi位为“0”(比较匹配前的初始输出为“L”电平)、TODi位为“1”(比较匹配前的初始输出为“H”电平)
TRDPOCRi寄存器的POLB位为“1”(有效电平为“H”)、POLC、POLD位为“0”(有效电平为“L”)

图 14.59　PWM 模式的运行例子

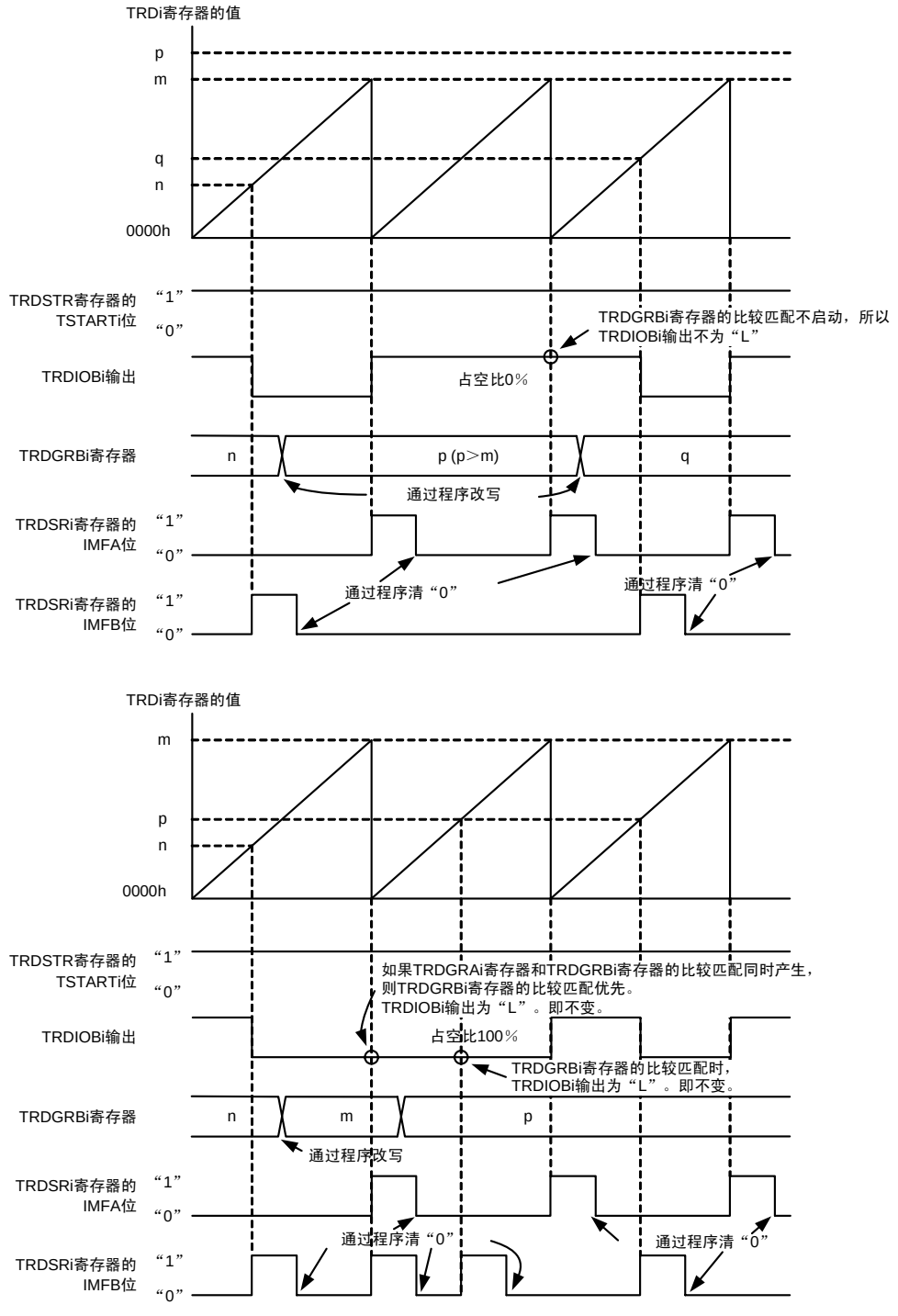


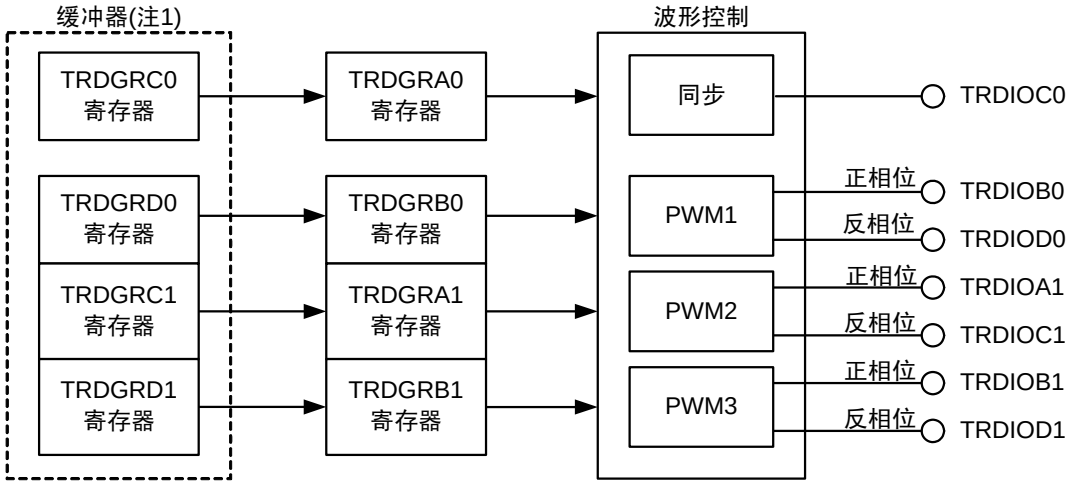
图 14.60　PWM 模式时的运行例子(占空比 0%、占空比 100%)

14.2.8　复位同步 PWM 模式

输出正相位 3 个反相位 3 个共 6 个同周期的 PWM 波形（三相、锯齿波调制、无死区时间）。

复位同步 PWM 模式的框图如图 14.61 所示，复位同步 PWM 模式的说明如表 14.24 所示，复位同步 PWM 模式相关寄存器如图 14.62～图 14.69 所示，复位同步 PWM 模式的运行实例如图 14.70 所示。

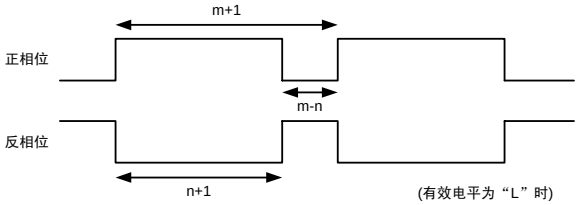
占空比 0%、100%的 PWM 运行例子参照“图 14.60　PWM 模式的运行例子（占空比 0%、100%）”。



注1. TRDMR寄存器的BFC0、BFD0、BFC1、BFD1位为“1”(缓冲寄存器)时。

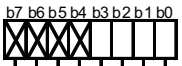
图 14.61　复位同步 PWM 模式的框图

表 14.24　复位同步 PWM 模式的说明

项目	说明
计数源	f1、f2、f4、f8、f32、fOCO40M 输入到 TRDCLK 引脚的外部信号（可通过程序选择有效边沿）
计数运行	TRD0 递增计数（TRD1 不使用）
PWM 波形	PWM 周期　　：1/fk×（m+1） 正相有效电平宽度　　：1/fk×（m-n） 反相有效电平宽度　　：1/fk×（n+1） fk：计数源的频率 m：TRDGRA0 寄存器的设定值 n：TRDGRB0 寄存器的设定值（PWM 输出 1） TRDGRA1 寄存器的设定值（PWM 输出 2） TRDGRB1 寄存器的设定值（PWM 输出 3） 
计数开始条件	将 TRDSTR 寄存器的 TSTART0 位置“1”（开始计数）
计数停止条件	• TRDSTR 寄存器的 CSEL0 位设定为“1”时，将 TSTART0 位清“0”（停止计数） PWM 输出引脚保持停止计数前的输出电平 • 如果 TRDSTR 寄存器的 CSEL0 位设定为“0”，在 TRDGRA0 比较匹配时，TRD0 变成“0000h”的同时停止计数 PWM 输出引脚保持比较匹配输出变化后的电平
中断请求发生时序	• 比较匹配（TRD0 寄存器和 TRDGRj0、TRDGRA1、TRDGB1 寄存器的内容匹配） • TRD0 溢出
TRDIOA0 引脚功能	可编程输入/输出端口或 TRDCLK（外部时钟）输入
TRDIOB0 引脚功能	PWM 输出 1 正相输出
TRDIOD0 引脚功能	PWM 输出 1 反相输出
TRDIOA1 引脚功能	PWM 输出 2 正相输出
TRDIOC1 引脚功能	PWM 输出 2 反相输出
TRDIOB1 引脚功能	PWM 输出 3 正相输出
TRDIOD1 引脚功能	PWM 输出 3 反相输出
TRDIOC0 引脚功能	每个 PWM 周期输出取反
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口、脉冲输出强制截止信号输入或 $\overline{\text{INT0}}$ 中断输入
读定时器	如果读 TRD0 寄存器，就能读取计数值
写定时器	能写入 TRD0 寄存器
选择功能	• 分别选择正相位、反相位的有效电平和初始输出电平 • 缓冲器运行（参照“14.2.2　缓冲器运行”） • 脉冲输出强制截止信号输入（参照“14.2.4　脉冲输出强制截止”）

j=A、B、C、D 中的任何一个

定时器RD开始寄存器 (注1)

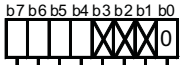


符号	地址	复位后的值
TRDSTR	地址0137h	11111100b

位符号	位名	功能	RW
TSTART0	TRD0计数开始标志 (注4)	0：停止计数(注2) 1：开始计数	RW
TSTART1	TRD1计数开始标志 (注5)	0：停止计数(注3) 1：开始计数	RW
CSEL0	TRD0计数工作选择位	0：在与TRDGRA0寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA0寄存器比较匹配时计数清零后，继续计数	RW
CSEL1	TRD1计数工作选择位	0：在与TRDGRA1寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA1寄存器比较匹配时计数清零后，继续计数	RW
— (b7-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．必须使用MOV指令写TRDSTR寄存器（不要使用位处理指令)。请参照定时器RD使用上的注意事项“14.2.12.1 TRDSTR寄存器”。
注2．CSEL0位被设定为“1”时，必须对TSTART0位写入“0”。
注3．CSEL1位被设定为“1”时，必须对TSTART1位写入“0”。
注4．在CSEL0位为“0”且产生比较匹配信号(TRDIOA0)时，为“0”(停止计数)。
注5．在CSEL1位为“0”且产生比较匹配信号(TRDIOA1)时，为“0”(停止计数)。

定时器RD模式寄存器



符号	地址	复位后的值
TRDMR	地址0138h	00001110b

位符号	位名	功能	RW
SYNC	定时器RD同步位	在复位同步PWM模式中必须清“0”(TRD0和TRD1独立工作)。	RW
— (b3-b1)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
BFC0	TRDGRC0寄存器功能选择位	0：通用寄存器 1：TRDGRA0寄存器的缓冲寄存器	RW
BFD0	TRDGRD0寄存器功能选择位	0：通用寄存器 1：TRDGRB0寄存器的缓冲寄存器	RW
BFC1	TRDGRC1寄存器功能选择位	0：通用寄存器 1：TRDGRA1寄存器的缓冲寄存器	RW
BFD1	TRDGRD1寄存器功能选择位	0：通用寄存器 1：TRDGRB1寄存器的缓冲寄存器	RW

图 14.62　复位同步 PWM 模式时的 TRDSTR、TRDMR 寄存器

定时器RD功能控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0
						0	1

符号	地址	复位后的值
TRDFCR	地址013Ah	10000000b

位符号	位名	功能	RW
CMD0	联合模式选择位 (注1、2)	在复位同步PWM模式中必须写入“01b”(复位同步PWM模式)。	RW
CMD1			RW
OLS0	正相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	0：初始输出“H”电平、有效电平为“L”电平 1：初始输出“L”电平、有效电平为“H”电平	RW
OLS1	反相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	0：初始输出“H”电平、有效电平为“L”电平 1：初始输出“L”电平、有效电平为“H”电平	RW
ADTRG	A/D触发允许位 (互补PWM模式时)	在复位同步PWM模式中无效。	RW
ADEG	A/D触发沿选择位 (互补PWM模式时)	在复位同步PWM模式中无效。	RW
STCLK	外部时钟输入选择位	0：外部时钟输入无效 1：外部时钟输入有效	RW
PWM3	PWM3模式选择位 (注3)	在复位同步PWM模式中无效。	RW

注1．对CMD1～CMD0位设定“01b”、“10b”、“11b”时，与TRDPMR寄存器的设定无关，为复位同步PWM模式或互补PWM模式。
注2．CMD1～CMD0位必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写入。
注3．CMD1～CMD0位为“00b”(定时器模式·PWM模式·PWM3模式)时，PWM3位的设定有效。

图 14.63　复位同步 PWM 模式时的 TRDFCR 寄存器

定时器RD输出主允许寄存器1

b7 b6 b5 b4 b3 b2 b1 b0

1

符号	地址	复位后的值
TRDOER1	地址013Bh	FFh

位符号	位名	功能	RW
EA0	TRDIOA0输出禁止位	在复位同步PWM模式中必须置“1” (TRDIOA0引脚为可编程输入/输出端口)。	RW
EB0	TRDIOB0输出禁止位	0：允许输出 1：禁止输出(TRDIOB0引脚为可编程输入/输出端口)	RW
EC0	TRDIOC0输出禁止位	0：允许输出 1：禁止输出(TRDIOC0引脚为可编程输入/输出端口)	RW
ED0	TRDIOD0输出禁止位	0：允许输出 1：禁止输出(TRDIOD0引脚为可编程输入/输出端口)	RW
EA1	TRDIOA1输出禁止位	0：允许输出 1：禁止输出(TRDIOA1引脚为可编程输入/输出端口)	RW
EB1	TRDIOB1输出禁止位	0：允许输出 1：禁止输出(TRDIOB1引脚为可编程输入/输出端口)	RW
EC1	TRDIOC1输出禁止位	0：允许输出 1：禁止输出(TRDIOC1引脚为可编程输入/输出端口)	RW
ED1	TRDIOD1输出禁止位	0：允许输出 1：禁止输出(TRDIOD1引脚为可编程输入/输出端口)	RW

定时器RD输出主允许寄存器 2

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDOER2	地址013Ch	01111111b

位符号	位名	功能	RW
— (b6-b0)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
PTO	脉冲输出强制截止信号输入$\overline{\text{INT0}}$有效位(注1)	0：脉冲输出强制截止输入无效 1：脉冲输出强制截止输入有效(在$\overline{\text{INT0}}$引脚输入“L”电平时，TRDOER1寄存器的全部位为“1”(禁止输出))	RW

注1. 参照“14.2.4　脉冲输出强制截止”。

图 14.64　复位同步 PWM 模式时的 TRDOER1~TRDOER2 寄存器

定时器RD控制寄存器0(注3)

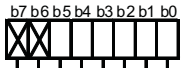
b7 b6 b5 b4 b3 b2 b1 b0
0 0 1

符号 TRDCR0	地址 地址0140h	复位后的值 00h	
位符号	位名	功能	RW
TCK0	计数源选择位	b2 b1 b0 0 0 0：f1 0 0 1：f2 0 1 0：f4 0 1 1：f8 1 0 0：f32 1 0 1：TRDCLK输入(注1) 1 1 0：fOCO40M 1 1 1：不要设定	RW
TCK1			RW
TCK2			RW
CKEG0	外部时钟沿选择位 (注2)	b4 b3 0 0：在上升沿计数 0 1：在下降沿计数 1 0：在双边沿计数 1 1：不要设定	RW
CKEG1			RW
CCLR0	TRD0计数器清零选择位	在复位同步PWM模式中必须写入“01b”(在与TRDGRA0寄存器的比较匹配时TRD0寄存器清零)	RW
CCLR1			RW
CCLR2			RW

注1．TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。
注2．TCK2～TCK0位为“101b”(TRDCLK输入)，且TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。
注3．在复位同步PWM模式中不使用TRDCR1寄存器。

图 14.65　复位同步 PWM 模式时的 TRDCR0 寄存器

定时器RD状态寄存器 i(i＝0～1)



符号	地址	复位后的值
TRDSR0	地址0143h	11100000b
TRDSR1	地址0153h	11000000b

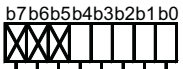
位符号	位名	功能	RW
IMFA	输入捕捉/比较匹配标志A	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi和TRDGRAi的值匹配时。	RW
IMFB	输入捕捉/比较匹配标志B	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi和TRDGRBi的值匹配时。	RW
IMFC	输入捕捉/比较匹配标志C	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi和TRDGRCi的值匹配时。（注3）	RW
IMFD	输入捕捉/比较匹配标志D	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi 和TRDGRDi的值匹配时。（注3）	RW
OVF	溢出标志	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi溢出时。	RW
UDF	下溢标志(注1)	在复位同步PWM模式中无效。	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．TRDSR0寄存器的b5什么也不指定。写入b5时，必须写“0”。读取时，该值为“1”。
注2．写入结果如下。
- 读取的结果为“1”时，在相同的位写入“0”则为“0”。
- 读取的结果为“0”时，即使在相同的位写入“0”也不变化(读取后，由“0”变为“1”时，即使写入“0”也会保持为“1”)。
- 写入“1”时不变化。

注3．包括TRDMR寄存器的BFji位(j=C或D)为“1”(TRDGRji为缓冲寄存器)时。

图 14.66　复位同步 PWM 模式时的 TRDSR0～TRDSR1 寄存器

定时器RD中断允许寄存器i(i＝ 0～ 1)

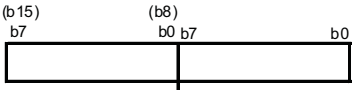


符号	地址	复位后的值
TRDIER0	地址0144h	11100000b
TRDIER1	地址0154h	11100000b

位符号	位名	功能	RW
IMIEA	输入捕捉/比较匹配中断允许位A	0：禁止IMFA位的中断(IMIA) 1：允许IMFA位的中断(IMIA)	RW
IMIEB	输入捕捉/比较匹配中断允许位B	0：禁止IMFB位的中断(IMIB) 1：允许IMFB位的中断(IMIB)	RW
IMIEC	输入捕捉/比较匹配中断允许位C	0：禁止IMFC位的中断(IMIC) 1：允许IMFC位的中断(IMIC)	RW
IMIED	输入捕捉/比较匹配中断允许位D	0：禁止IMFD位的中断(IMID) 1：允许IMFD位的中断(IMID)	RW
OVIE	溢出/下溢中断允许位	0：禁止OVF位的中断 (OVI) 1：允许OVF位的中断 (OVI)	RW
— (b7-b5)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.67　复位同步 PWM 模式时的 TRDIER0～TRDIER1 寄存器

定时器RD计数器0(注1、2)



符号	地址	复位后的值
TRD0	地址0147h-0146h	0000h

功能	设定范围	RW
对计数源计数。计数工作为递增计数。 如果溢出，TRDSR0寄存器的OVF位变为“1”。	0000h～FFFFh	RW

注1．必须以16位为单位存取TRD0寄存器。不要以8位为单位存取。
注2．在复位同步PWM模式中，不使用TRD1 寄存器。

图 14.68　复位同步 PWM 模式时的 TRD0 寄存器

定时器RD通用寄存器Ai、Bi、C1、Di(i＝0～1)(注1)

(b15) (b8) b7 b0 b7 b0

符号	地址	复位后的值
TRDGRA0	地址0149h-0148h	FFFFh
TRDGRB0	地址014Bh-014Ah	FFFFh
TRDGRC0	地址014Dh-014Ch	FFFFh
TRDGRD0	地址014Fh-014Eh	FFFFh
TRDGRA1	地址0159h-0158h	FFFFh
TRDGRB1	地址015Bh-015Ah	FFFFh
TRDGRC1	地址015Dh-015Ch	FFFFh
TRDGRD1	地址015Fh-015Eh	FFFFh

功能	RW
参照“表14.25　复位同步PWM模式时的TRDGRji寄存器的功能”。	RW

注1. 必须以16位为单位存取TRDGRAi～TRDGRDi寄存器。不要以8位为单位进行存取。

图 14.69　复位同步 PWM 模式时的 TRDGRAi、TRDGRBi、TRDGRCi、TRDGRDi 寄存器

在复位同步模式中，以下寄存器无效。
TRDPMR、TRDOCR、TRDDF0、TRDDF1、TRDIORA0、TRDIORC0、TRDPOCR0、TRDIORA1、TRDIORC1、TRDPOCR1

表 14.25　复位同步 PWM 模式时的 TRDGRji 寄存器的功能

寄存器	设定	寄存器的功能	PWM 输出引脚
TRDGRA0	—	通用寄存器。必须设定 PWM 周期。	（每隔 TRDIOC0、PWM 周期输出取反）
TRDGRB0	—	通用寄存器。必须设定 PWM1 输出的变化点。	TRDIOB0 TRDIOD0
TRDGRC0	BFC0=0	（不能在复位同步 PWM 模式中使用）	—
TRDGRD0	BFD0=0		
TRDGRA1	—	通用寄存器。必须设定 PWM2 输出的变化点。	TRDIOA1 TRDIOC1
TRDGRB1	—	通用寄存器。必须设定 PWM3 输出的变化点。	TRDIOB1 TRDIOD1
TRDGRC1	BFC1=0	（不能在复位同步 PWM 模式下使用）	—
TRDGRD1	BFD1=0		
TRDGRC0	BFC0=1	缓冲寄存器。必须设定下一个 PWM 周期。（参照“14.2.2 缓冲器运行”）。	（每隔 TRDIOC0、PWM 周期输出取反）
TRDGRD0	BFD0=1	缓冲寄存器。必须设定下一个 PWM1 输出的变化点（参照“14.2.2　缓冲器运行”）。	TRDIOB0 TRDIOD0
TRDGRC1	BFC1=1	缓冲寄存器。必须设定下一个 PWM2 输出的变化点（参照“14.2.2　缓冲器运行”）。	TRDIOA1 TRDIOC1
TRDGRD1	BFD1=1	缓冲寄存器。必须设定下一个 PWM3 输出的变化点（参照“14.2.2　缓冲器运行”）。	TRDIOB1 TRDIOD1

BFC0、BFD0、BFC1、BFD1：TRDMR寄存器的位

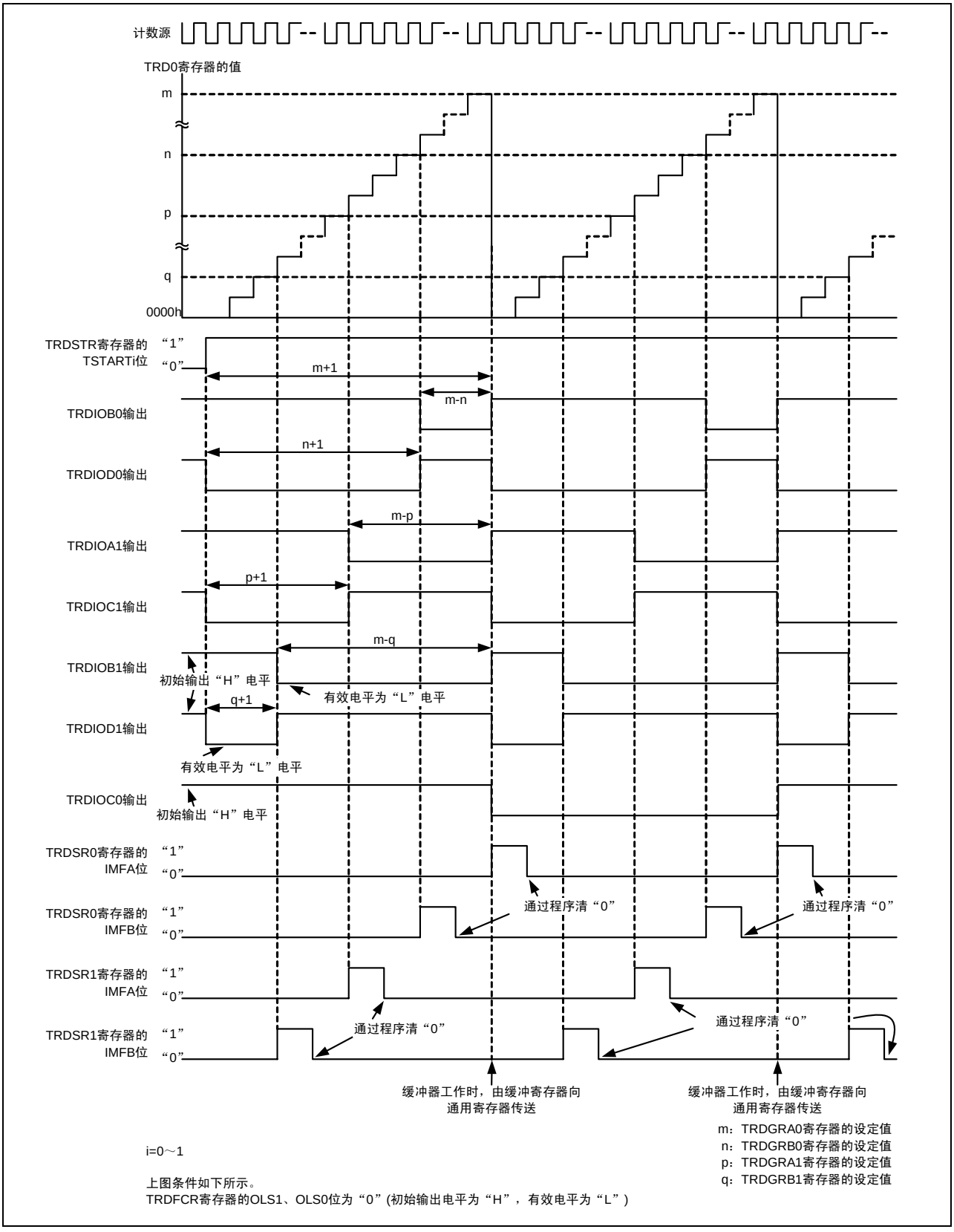


图 14.70　复位同步 PWM 模式的运行例子

14.2.9　互补 PWM 模式

输出正相 3 个反相 3 个共 6 个同周期的 PWM 波形（三相、三角波调制、有死区时间）

互补 PWM 模式的框图如图 14.71 所示，互补 PWM 模式的说明如表 14.26 所示，互补 PWM 模式相关寄存器如图 14.72～图 14.79 所示，互补 PWM 模式的输出模型如图 14.80 所示，互补 PWM 模式的运行例子如图 14.81 所示。

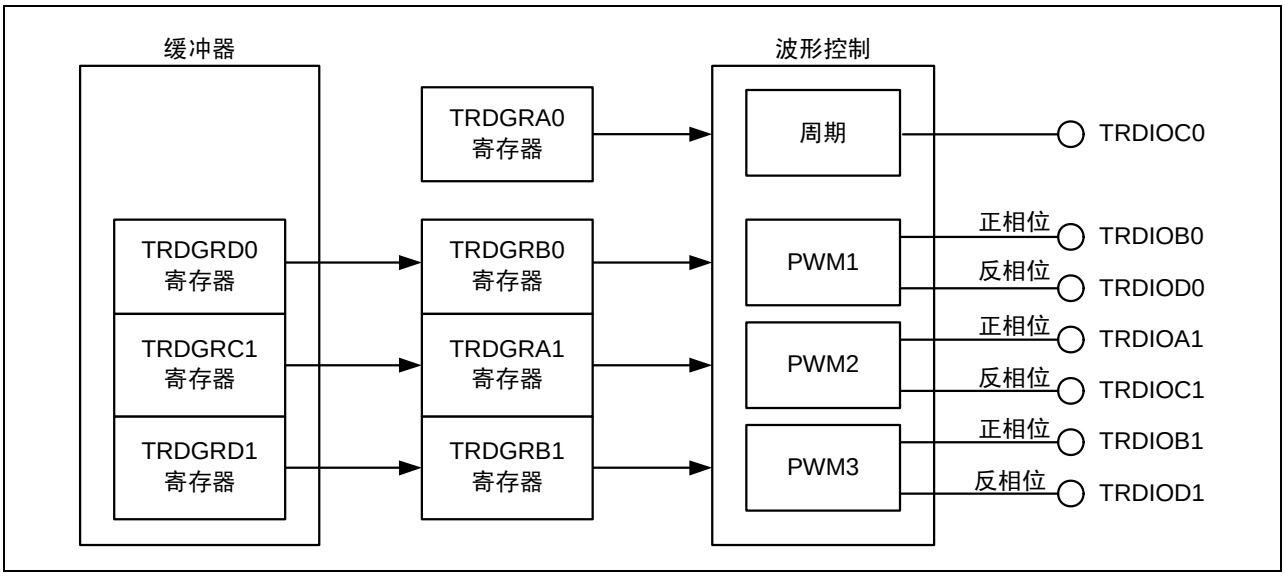
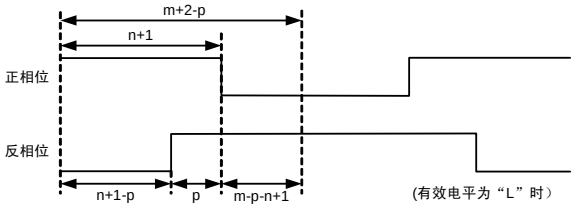


图 14.71　互补 PWM 模式的框图

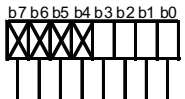
表 14.26　互补 PWM 模式的说明

项目	说明
计数源	f1、f2、f4、f8、f32、fOCO40M 输入到 TRDCLK 引脚的外部信号（可通过程序选择有效沿） 必须将 TRDCR0 寄存器的 TCK2～TCK0 位和 TRDCR1 寄存器的 TCK2～TCK0 位设定为相同的值（相同计数源）。
计数运行	递增计数或递减计数。 递增计数中 TRD0 寄存器和 TRDGRA0 寄存器比较匹配时，TRD0、TRD1 都变成递减计数。递减计数中 TRD1 寄存器由“0000h”变为“FFFFh”时，TRD0、TRD1 都变成递增计数。
PWM 波形	PWM 周期：1/fk×（m+2-p）×2（注 1） 死区时间　　：p 正相有效电平宽度　：1/fk×（m-n-p+1）×2 反相有效电平宽度　：1/fk×（n+1-p）×2 fk：计数源的频率 m：TRDGRA0 寄存器的设定值 n：　TRDGRB0 寄存器的设定值（PWM 输出 1） TRDGRA1 寄存器的设定值（PWM 输出 2） TRDGRB1 寄存器的设定值（PWM 输出 3） p：　TRD0 寄存器的设定值 
计数开始条件	将 TRDSTR 寄存器的 TSTART0 位置“1”（开始计数）
计数停止条件	•TRDSTR 寄存器的 CSEL0 位设定为“1”时，将 TSTART0 位和 TSTART1 位清“0”（停止计数）（PWM 输出引脚保持停止计数前的输出电平）
中断请求发生时序	• 比较匹配（TRDi 寄存器和 TRDGRji 寄存器的内容匹配） • TRD1 溢出
TRDIOA0 引脚功能	可编程输入/输出端口或 TRDCLK（外部时钟）输入
TRDIOB0 引脚功能	PWM 输出 1 正相输出
TRDIOD0 引脚功能	PWM 输出 1 反相输出
TRDIOA1 引脚功能	PWM 输出 2 正相输出
TRDIOC1 引脚功能	PWM 输出 2 反相输出
TRDIOB1 引脚功能	PWM 输出 3 正相输出
TRDIOD1 引脚功能	PWM 输出 3 反相输出
TRDIOC0 引脚功能	每隔 1/2 个 PWM 周期输出取反
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口、脉冲输出强制截止信号输入或 $\overline{\text{INT0}}$ 中断输入
读定时器	如果读 TRDi 寄存器，就能读取计数值
写定时器	写入 TRDi 寄存器
选择功能	• 脉冲输出强制截止信号输入（参照“14.2.4　脉冲输出强制截止”） • 分别选择正相位、反相位的有效电平和初始输出电平 • 选择从缓冲寄存器的传送时序 • 发生 A/D 触发

i=0、1、2、j=A、B、C、D 中的任何一个

注1.　开始计数后，PWM 周期是固定的。

定时器RD开始寄存器(注1)

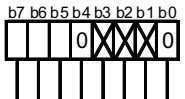


符号 TRDSTR　　地址 地址0137h　　复位后的值 11111100b

位符号	位名	功能	RW
TSTART0	TRD0计数开始标志 (注4)	0：停止计数(注2) 1：开始计数	RW
TSTART1	TRD1计数开始标志 (注5)	0：停止计数(注3) 1：开始计数	RW
CSEL0	TRD0计数工作选择位	0：在与TRDGRA0寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA0寄存器比较匹配时计数清零后，继续计数	RW
CSEL1	TRD1计数工作选择位	0：在与TRDGRA1寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA1寄存器比较匹配时计数清零后，继续计数	RW
— (b7-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．必须使用MOV指令写TRDSTR寄存器（不要使用位处理指令)。请参照定时器RD使用上的注意事项“14.2.12.1　TRDSTR寄存器”。
注2．CSEL0位被设定为“1”时，必须将TSTART0位写入“0”。
注3．CSEL1位被设定为“1”时，必须将TSTART1位写入“0”。
注4．在CSEL0位为“0”且产生比较匹配信号(TRDIOA0)时，为“0”(停止计数)。
注5．在CSEL1位为“0”且产生比较匹配信号(TRDIOA1)时，为“0”(停止计数)。

定时器RD模式寄存器



符号 TRDMR　　地址 地址0138h　　复位后的值 00001110b

位符号	位名	功能	RW
SYNC	定时器RD同步位	在互补PWM模式中必须清“0”(TRD0和TRD1独立工作)	RW
— (b3-b1)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
BFC0	TRDGRC0寄存器功能选择位	在互补PWM模式中必须清“0”(通用寄存器)	RW
BFD0	TRDGRD0寄存器功能选择位	0：通用寄存器 1：TRDGRB0寄存器的缓冲寄存器	RW
BFC1	TRDGRC1寄存器功能选择位	0：通用寄存器 1：TRDGRA1寄存器的缓冲寄存器	RW
BFD1	TRDGRD1寄存器功能选择位	0：通用寄存器 1：TRDGRB1寄存器的缓冲寄存器	RW

图 14.72　互补 PWM 模式的 TRDSTR、TRDMR 寄存器

定时器RD功能控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRDFCR	地址013Ah	10000000b

位符号	位名	功能	RW
CMD0	联合模式选择位 (注1、2)	b1 b0 1 0：互补PWM 模式(在TRD1下溢时，由缓冲寄存器向通用寄存器传送) 1 1：互补PWM 模式(TRD0和TRDGRA0寄存器比较匹配时，由缓冲寄存器向通用寄存器传送) 上述以外：不要设定	RW
CMD1			RW
OLS0	正相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	0：初始输出“H”电平、有效电平为“L”电平 1：初始输出“L”电平、有效电平为“H”电平	RW
OLS1	反相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	0：初始输出“H”电平、有效电平为“L”电平 1：初始输出“L”电平、有效电平为“H”电平	RW
ADTRG	A/D触发允许位 (互补PWM模式时)	0：禁止A/D触发 1：允许A/D触发(注3)	RW
ADEG	A/D触发沿选择位 (互补PWM模式时)	0：TRD0和TRDGRA0寄存器比较匹配时，产生A/D触发 1：TRD1比较匹配时，产生A/D触发	RW
STCLK	外部时钟输入选择位	0：外部时钟输入无效 1：外部时钟输入有效	RW
PWM3	PWM3模式选择位(注4)	在互补PWM模式中无效	RW

注1．对CMD1～CMD0位设定为“10b”、“11b”时，与TRDPMR寄存器的设定无关，为互补PWM模式。
注2．CMD1～CMD0位必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写入。
注3．必须将ADCON0寄存器的ADCAP位置“1”(通过定时器RD开始)。
注4．CMD1～CMD0位为“00b”(定时器模式·PWM模式·PWM3模式)时，PWM3位的设定有效。

图 14.73　互补 PWM 模式时的 TRDFCR 寄存器

定时器RD输出主允许寄存器1

b7 b6 b5 b4 b3 b2 b1 b0

1

符号 TRDOER1　　地址 地址013Bh　　复位后的值 FFh

位符号	位名	功能	RW
EA0	TRDIOA0输出禁止位	在互补PWM模式中必须置“1”(TRDIOA0引脚是可编程输入/输出端口)。	RW
EB0	TRDIOB0输出禁止位	0：允许输出 1：禁止输出(TRDIOB0引脚为可编程输入/输出端口)	RW
EC0	TRDIOC0输出禁止位	0：允许输出 1：禁止输出(TRDIOC0引脚为可编程输入/输出端口)	RW
ED0	TRDIOD0输出禁止位	0：允许输出 1：禁止输出(TRDIOD0引脚为可编程输入/输出端口)	RW
EA1	TRDIOA1输出禁止位	0：允许输出 1：禁止输出(TRDIOA1引脚为可编程输入/输出端口)	RW
EB1	TRDIOB1输出禁止位	0：允许输出 1：禁止输出(TRDIOB1引脚为可编程输入/输出端口)	RW
EC1	TRDIOC1输出禁止位	0：允许输出 1：禁止输出(TRDIOC1引脚为可编程输入/输出端口)	RW
ED1	TRDIOD1输出禁止位	0：允许输出 1：禁止输出(TRDIOD1引脚为可编程输入/输出端口)	RW

定时器RD输出主允许寄存器 2

b7 b6 b5 b4 b3 b2 b1 b0

符号 TRDOER2　　地址 地址013Ch　　复位后的值 01111111b

位符号	位名	功能	RW
— (b6-b0)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
PTO	脉冲输出强制截止信号输入INT0有效位（注1）	0：脉冲输出强制截止输入无效 1：脉冲输出强制截止输入有效 （在INT0引脚输入“L”电平时，TRDOER1寄存器的全部位为“1”（禁止输出））	RW

注1. 参照“14.2.4　脉冲输出强制截止”。

图 14.74　互补 PWM 模式时的 TRDOER1～TRDOER2 寄存器

定时器RD控制寄存器i(i=0～1)

b7	b6	b5	b4	b3	b2	b1	b0
0	0	0					

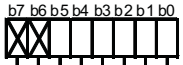
符号	地址	复位后的值
TRDCR0	地址0140h	00h
TRDCR1	地址0150h	00h

位符号	位名	功能	RW
TCK0	计数源选择位(注2)	b2 b1 b0 0 0 0：f1 0 0 1：f2 0 1 0：f4 0 1 1：f8 1 0 0：f32 1 0 1：TRDCLK输入(注1) 1 1 0：fOCO40M 1 1 1：不要设定	RW
TCK1			RW
TCK2			RW
CKEG0	外部时钟沿选择位(注2、3)	b4 b3 0 0：在上升沿计数 0 1：在下降沿计数 1 0：在双边沿计数 1 1：不要设定	RW
CKEG1			RW
CCLR0	TRDi计数器清零选择位	在互补PWM模式中必须设定为“000b”(禁止清零(自由运行))。	RW
CCLR1			RW
CCLR2			RW

注1．TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时有效。
注2．TRDCR0寄存器和TRDCR1寄存器的TCK0～TCK2位、CKEG0～CKEG1位的设定必须相同。
注3．TCK2～TCK0位为“101b”(TRDCLK输入)、且TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时有效。

图 14.75　互补 PWM 模式时的 TRDCR0～TRDCR1 寄存器

定时器RD状态寄存器i(i=0～1)



符号	地址	复位后的值
TRDSR0	地址0143h	11100000b
TRDSR1	地址0153h	11000000b

位符号	位名	功能	RW
IMFA	输入捕捉/比较匹配标志A	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi和TRDGRAi的值匹配时。	RW
IMFB	输入捕捉/比较匹配标志B	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi和TRDGRBi的值匹配时。	RW
IMFC	输入捕捉/比较匹配标志C	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi和TRDGRCi的值匹配时。(注3)	RW
IMFD	输入捕捉/比较匹配标志D	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi和TRDGRDi的值匹配时。(注3)	RW
OVF	溢出标志	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRDi溢出时。	RW
UDF	下溢标志(注1)	[为“0”的因素] 读取后写入“0”。(注2) [为“1”的因素] TRD1下溢时。	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．TRDSR0寄存器的b5什么也不指定。写入b5时，必须写“0”。读取时，该值为“1”。
注2．写入结果如下。
·读取的结果为“1”时，在相同的位写入“0”则为“0”。
·读取的结果为“0”时，即使在相同的位写入“0”也不变化(读取后，由“0”变为“1”时，即使写入“0”也会保持为“1”)。
·写入“1”时不变化。
注3．包括TRDMR寄存器的BFji位(j=C或D)为“1”(TRDGRji为缓冲寄存器)时。

图 14.76　互补 PWM 模式时的 TRDSR0～TRDSR1 寄存器

定时器RD中断允许寄存器 i(i=0～1)



符号	地址	复位后的值
TRDIER0	地址0144h	11100000b
TRDIER1	地址0154h	11100000b

位符号	位名	功能	RW
IMIEA	输入捕捉/比较匹配中断允许位A	0：禁止IMFA位的中断(IMIA) 1：允许IMFA位的中断(IMIA)	RW
IMIEB	输入捕捉/比较匹配中断允许位B	0：禁止IMFB位的中断(IMIB) 1：允许IMFB位的中断(IMIB)	RW
IMIEC	输入捕捉/比较匹配中断允许位C	0：禁止IMFC位的中断(IMIC) 1：允许IMFC位的中断(IMIC)	RW
IMIED	输入捕捉/比较匹配中断允许位D	0：禁止IMFD位的中断(IMID) 1：允许IMFD位的中断(IMID)	RW
OVIE	溢出/下溢中断允许位	0：禁止OVF、UDF位的中断(OVI) 1：允许OVF、UDF位的中断(OVI)	RW
— (b7-b5)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.77　互补 PWM 模式时的 TRDIER0～TRDIER1 寄存器

定时器RD计数器0(注1)

(b15) (b8)
b7 b0 b7 b0

符号	地址	复位后的值
TRD0	地址0147h-0146h	0000h

功能	设定范围	RW
必须设定死区时间。 对计数源计数。计数方式为递增计数或递减计数。 溢出时，TRDSR0寄存器的OVF位为“1”。	0000h～FFFFh	RW

注1．必须以16位为单位存取TRD0寄存器。不要以8位为单位存取。

定时器RD计数器1(注1)

(b15) (b8)
b7 b0 b7 b0

符号	地址	复位后的值
TRD1	地址0157h-0156h	0000h

功能	设定范围	RW
必须选择“0000h”。 对计数源计数。计数方式为递增计数或递减计数。 下溢时，TRDSR1寄存器的UDF位为“1”。	0000h～FFFFh	RW

注1．必须以16位为单位存取TRD1寄存器。不要以8位为单位存取。

图 14.78　互补 PWM 模式时的 TRD0～TRD1 寄存器

定时器RD通用寄存器Ai、Bi、C1、Di(i=0～1)(注1、2)

(b15) (b8)
b7 b0 b7 b0

符号	地址	复位后的值
TRDGRA0	地址0149h-0148h	FFFFh
TRDGRB0	地址014Bh-014Ah	FFFFh
TRDGRD0	地址014Fh-014Eh	FFFFh
TRDGRA1	地址0159h-0158h	FFFFh
TRDGRB1	地址015Bh-015Ah	FFFFh
TRDGRC1	地址015Dh-015Ch	FFFFh
TRDGRD1	地址015Fh-015Eh	FFFFh

功能	RW
参照“表14.27　互补PWM模式时的TRDGRj寄存器的功能”。	RW

注1．必须以16位为单位存取TRDGRAi～TRDGRDi寄存器。不要以8位为单位进行存取。
注2．在互补PWM模式中，不使用TRDGRC0寄存器。

图 14.79　互补 PWM 模式时的 TRDGRAi、TRDGRB i、TRDGRC1、TRDGRD i 寄存器

在互补 PWM 模式中，以下寄存器无效

TRDPMR、TRDOCR、TRDDF0、TRDDF1、TRDIORA0、TRDIORC0、TRDPOCR0、TRDIORA1、TRDIORC1、TRDPOCR1

表 14.27　互补 PWM 模式时的 TRDGRji 寄存器的功能

寄存器	设定	寄存器功能	PWM 输出引脚
TRDGRA0	—	通用寄存器。初始设定时必须设定 PWM 周期。 设定范围：大于 TRD0 寄存器的设定值、 小于 FFFFh-TRD0 寄存器的设定值 不要在 TRDSTR 寄存器的 TSTART0、TSTART1 位为“1”（开始计数）时写入。	（每隔 TRDIOC0 半周期输出取反）
TRDGRB0	—	通用寄存器。初始设定时定必须设定 PWM1 输出的变化点。 设定范围：大于 TRD0 寄存器的设定值、 小于 TRDGRA0 的设定值-TRD0 寄存器的设定值 不要在 TRDSTR 寄存器的 TSTART0、TSTART1 位为“1”（开始计数）时写入。	TRDIOB0 TRDIOD0
TRDGRA1	—	通用寄存器。初始设定时必须设定 PWM2 输出的变化点。 设定范围：大于 TRD0 寄存器的设定值、 小于 TRDGRA0 的设定值-TRD0 寄存器的设定值 不要在 TRDSTR 寄存器的 TSTART0、TSTART1 位为“1”（开始计数）时写入。	TRDIOA1 TRDIOC1
TRDGRB1	—	通用寄存器。初始设定时必须设定 PWM3 输出的变化点。 设定范围：大于 TRD0 寄存器的设定值、 小于 TRDGRA0 的设定值-TRD0 寄存器的设定值 不要在 TRDSTR 寄存器的 TSTART0、TSTART1 位为“1”（开始计数）时写入。	TRDIOB1 TRDIOD1
TRDGRC0	—	（在互补 PWM 模式下不使用）	—
TRDGRD0	BFD0=1	缓冲寄存器。必须设定下一个 PWM1 输出的变化点（参照“14.3.2 缓冲器运行”）。 设定范围：大于 TRD0 寄存器的设定值、 小于 TRDGRA0 的设定值-TRD0 寄存器的设定值 初始设定必须设定为和 TRDGRB0 寄存器相同的值。	TRDIOB0 TRDIOD0
TRDGRC1	BFC1=1	缓冲寄存器。必须设定下一个 PWM2 输出的变化点（参照“14.3.2 缓冲器运行”）。 设定范围：大于 TRD0 寄存器的设定值、 小于 TRDGRA0 的设定值-TRD0 寄存器的设定值 初始设定必须设定为和 TRDGRA1 寄存器相同的值。	TRDIOA1 TRDIOC1
TRDGRD1	BFD1=1	缓冲寄存器。必须设定下一个 PWM3 输出的变化点（参照“14.3.2 缓冲器运行”）。 设定范围：大于 TRD0 寄存器的设定值、 小于 TRDGRA0 的设定值-TRD0 寄存器的设定值 初始设定必须设定为和 TRDGRB1 寄存器相同的值。	TRDIOB1 TRDIOD1

BFC0、BFD0、BFC1、BFD1：TRDMR寄存器的位

开始计数后，不能对 TRDGRB0、TRDGRA1、TRDGRB1 寄存器写入直接值（禁止事项），所以必须把 TRDGRD0、TRDGRC1、TRDGRD1 用作缓冲器。不过，写入 TRDGRD0、TRDGRC1、TRDGRD1 时，将 BFD0、BFC1、BFD1 位清“0”（通用寄存器），然后可以将 BFD0、BFC1、BFD1 位置“1”（缓冲寄存器）。

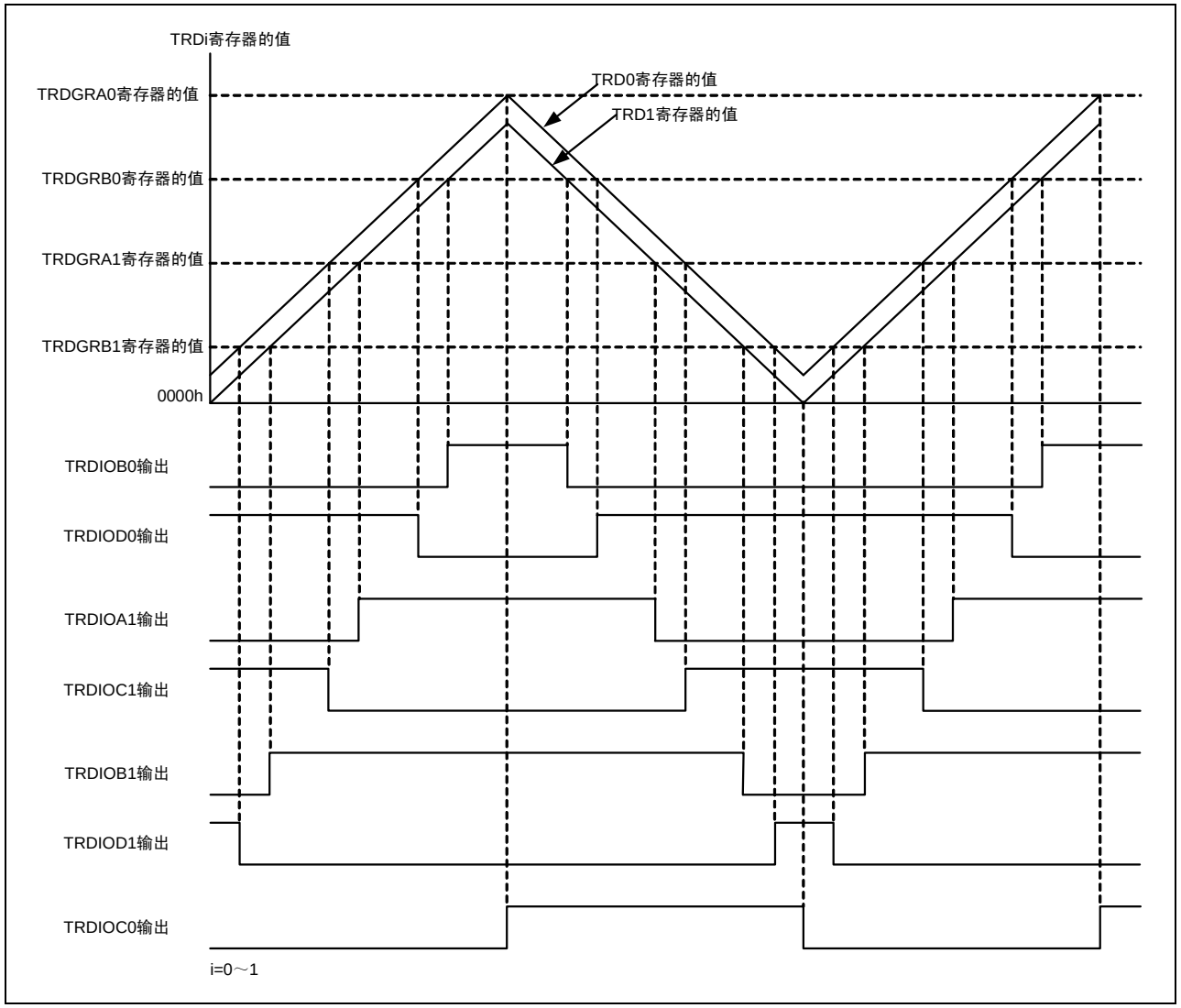


图 14.80　互补 PWM 模式的输出模型

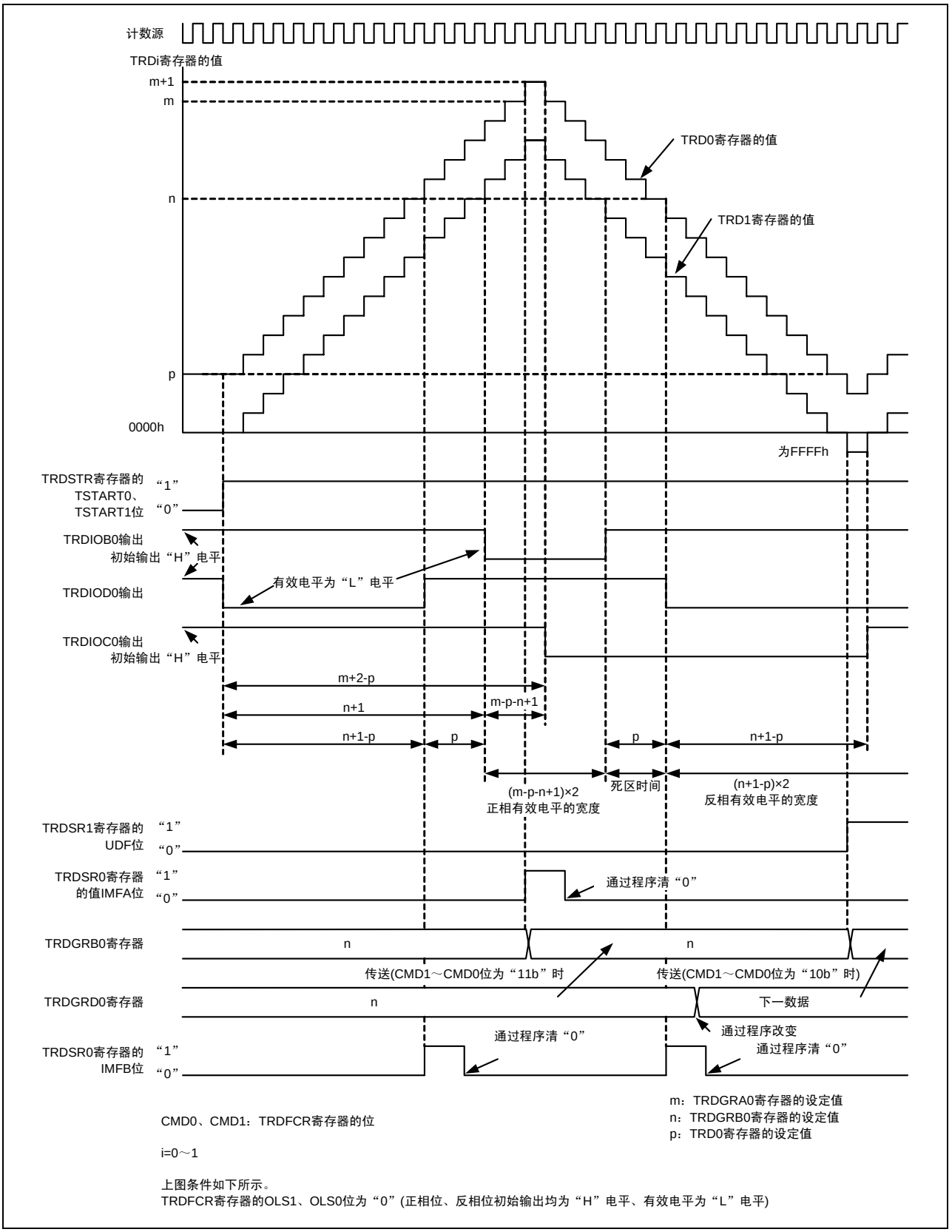


图 14.81　互补 PWM 模式的运行例

14.2.9.1　从缓冲寄存器传送的时序

- 从TRDGRD0、TRDGRC1、TRDGRD1寄存器向TRDGRB0、TRDGRA1、TRDGRB1寄存器传送。

  如果 TRDFCR 寄存器的 CMD1～CMD0 位为“10b”，则在 TRD1 下溢时传送。

  如果 CMD1～CMD0 位为“11b”，则在 TRD0 和 TRDGRA0 寄存器比较匹配时传送。

14.2.9.2　发生 A/D 触发

如果 TRD0 和 TRDGRA0 寄存器的比较匹配，则 TRD1 下溢能作为 A/D 转换器开始转换的触发使用。请通过 TRDFCR 寄存器的 ADEG、ADTRG 位来选择。

另外，必须将 ADCON0 寄存器的 ADCAP 位置“1”（用定时器 RD 开始）。

14.2.10　PWM3 模式

输出两个同周期的 PWM 波形。

PWM3 模式的框图如图 14.82 所示，PWM3 模式的说明如表 14.28 所示，PWM3 模式相关寄存器如图 14.83～图 14.90 所示，PWM3 模式的运行实例如图 14.91 所示。

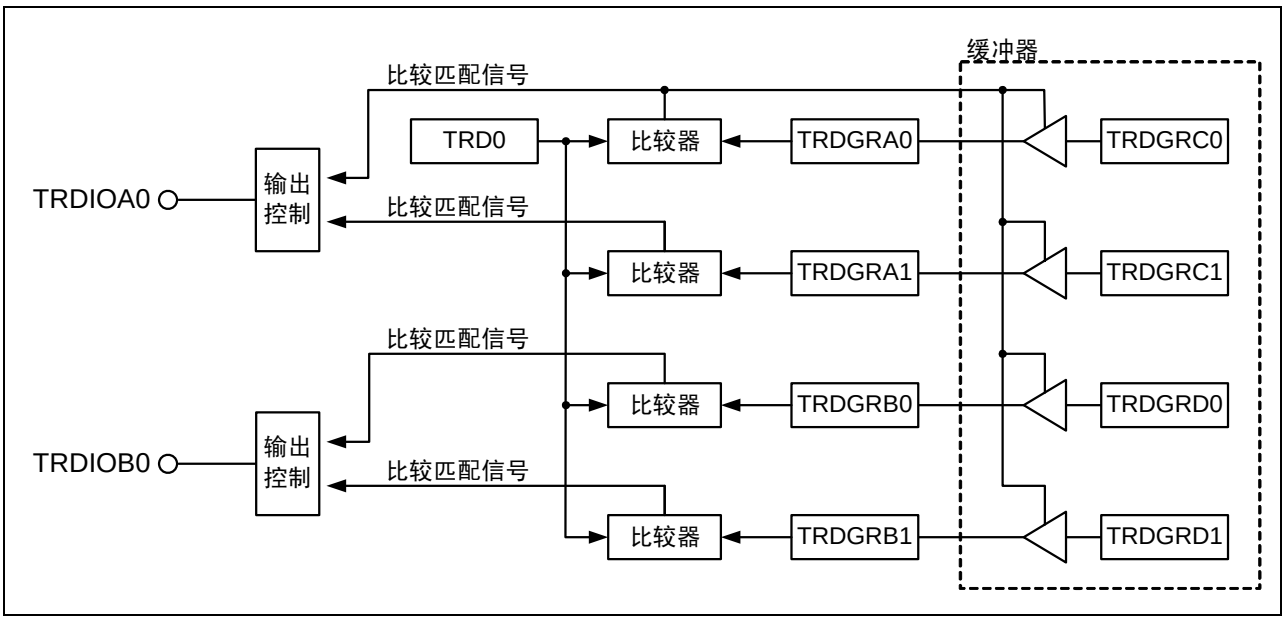
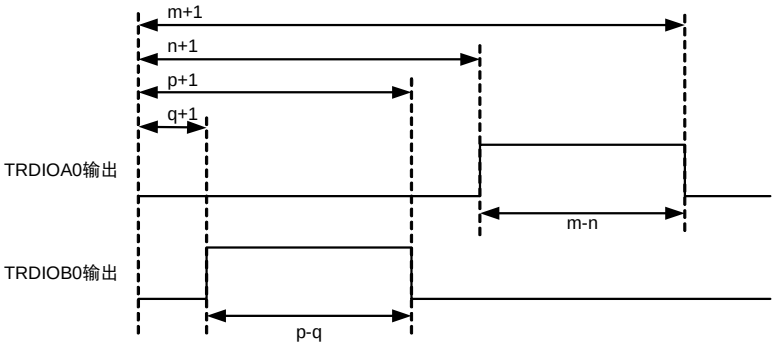


图 14.82　PWM3 模式的框图

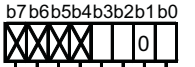
表 14.28　PWM3 模式的说明

项目	说明
计数源	f1、f2、f4、f8、f32、fOCO40M
计数运行	TRD0 为递增计数（不使用 TRD1）
PWM 波形	PWM 周期：1/fk×（m+1） TRDIOA0 输出的有效电平宽度：1/fk×（m-n） TRDIOB0 输出的有效电平宽度：1/fk×（p-q） fk ：计数源的频率 m ：TRDGRA0 寄存器的设定值 n ：TRDGRA1 寄存器的设定值 p ：TRDGRB0 寄存器的设定值 q ：TRDGRB1 寄存器的设定值  (有效电平为“H”时)
计数开始条件	将 TRDSTR 寄存器的 TSTART0 位置“1”（开始计数）
计数停止条件	• TRDSTR 寄存器的 CSEL0 位设定为“1”时，将 TSTART0 位清“0”（停止计数） PWM 输出引脚保持停止计数前的输出电平 • 如果 TRDSTR 寄存器的 CSEL0 位设定为“0”，在 TRDGRA0 比较匹配时，TRD0 变成“0000h”的同时停止计数 PWM 输出引脚保持通过比较匹配输出变化后的电平
中断请求发生时序	• 比较匹配（TRDi 寄存器和 TRDGRji 寄存器的内容匹配） • TRD0 溢出
TRDIOA0、TRDIOB0 引脚功能	PWM 输出
TRDIOC0、TRDIOD0、TRDIOA1～TRDIOD1 引脚功能	可编程输入/输出端口
$\overline{\text{INT0}}$ 引脚功能	可编程输入/输出端口、脉冲输出强制截止信号输入或 $\overline{\text{INT0}}$ 中断输入
读定时器	如果读 TRD0 寄存器，就能读取计数值
写定时器	能写入 TRD0 寄存器
选择功能	• 脉冲输出强制截止信号输入（参照“14.2.4　脉冲输出强制截止”） • 对每个引脚选择有效电平 • 缓冲器运行（参照“14.2.2　缓冲器运行”）

j=A、B、C、D 中的某个

定时器RD开始寄存器 (注 1)

b7 b6 b5 b4 b3 b2 b1 b0



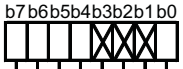
符号	地址	复位后的值
TRDSTR	地址0137h	11111100b

位符号	位名	功能	RW
TSTART0	TRD0计数开始标志 (注4)	0：停止计数(注2) 1：开始计数	RW
TSTART1	TRD1计数开始标志 (注5)	0：停止计数(注3) 1：开始计数	RW
CSEL0	TRD0计数运行选择位	0：在与TRDGRA0寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA0寄存器比较匹配时计数清零后，继续计数	RW
CSEL1	TRD1计数运行选择位 “在PWM3模式中不使用”	0：在与TRDGRA1寄存器比较匹配时计数清零后，停止计数 1：在与TRDGRA1寄存器比较匹配时计数清零后，继续计数	RW
— (b7-b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1．必须使用MOV指令写TRDSTR寄存器（不要使用位处理指令)。参照定时器RD使用上的注意事项“14.2.12.1 TRDSTR寄存器”。
注2．CSEL0位设定为“1”时，必须将TSTART0位写入“0”。
注3．CSEL1位被设定为“1”时，必须将TSTART1位写入“0”。
注4．在CSEL0位为“0”且产生比较匹配信号(TRDIOA0)时，为“0”(停止计数)。
注5．在CSEL1位为“0”且产生比较匹配信号(TRDIOA1)时，为“0”(停止计数)。

定时器RD模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0



符号	地址	复位后的值
TRDMR	地址0138h	00001110b

位符号	位名	功能	RW
SYNC	定时器RD同步位	在PWM3模式中必须清“0”（TRD0和TRD1独立工作）	RW
— (b3-b1)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
BFC0	TRDGRC0寄存器功能选择位	0：通用寄存器 1：TRDGRA0寄存器的缓冲寄存器	RW
BFD0	TRDGRD0寄存器功能选择位	0：通用寄存器 1：TRDGRB0寄存器的缓冲寄存器	RW
BFC1	TRDGRC1寄存器功能选择位	0：通用寄存器 1：TRDGRA1寄存器的缓冲寄存器	RW
BFD1	TRDGRD1寄存器功能选择位	0：通用寄存器 1：TRDGRB1寄存器的缓冲寄存器	RW

图 14.83　PWM3 模式时的 TRDSTR、TRDMR 寄存器

定时器RD功能控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

0	0					0	0

符号 TRDFCR　　地址 地址013Ah　　复位后的值 10000000b

位符号	位名	功能	RW
CMD0	联合模式选择位 (注1)	在PWM3模式中必须写入“00b”(主模式·PWM模式·PWM3模式)。	RW
CMD1			RW
OLS0	正相输出电平选择位 (复位同步PWM模式或互补PWM模式时)	在PWM3模式中无效。	RW
OLS1	反相输出电平选择位 (复位同步PWM模式或互补PWM模式时有效)	在PWM3模式中无效。	RW
ADTRG	A/D触发允许位 (互补PWM模式时有效)	在PWM3模式中无效。	RW
ADEG	A/D触发沿选择位 (互补PWM模式时有效)	在PWM3模式中无效。	RW
STCLK	外部时钟输入选择位	在PWM3模式中必须清“0”(外部时钟输入无效)。	RW
PWM3	PWM3模式选择位 (注2)	在PWM3模式中必须清“0”(PWM3模式)。	RW

注1．必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写CMD1～CMD0位。

注2．CMD1～CMD0位为“00b”(定时器模式·PWM模式·PWM3模式)时，PWM3位的设定有效。

图 14.84　PWM3 模式时的 TRDFCR 寄存器

定时器RD输出主允许寄存器1

b7 b6 b5 b4 b3 b2 b1 b0

1 1 1 1 1 1 ☐ ☐

符号 TRDOER1　　地址 地址013Bh　　复位后的值 FFh

位符号	位名	功能	RW
EA0	TRDIOA0输出禁止位	0：允许输出 1：禁止输出(TRDIOA0引脚为可编程输入/输出端口)	RW
EB0	TRDIOB0输出禁止位	0：允许输出 1：禁止输出(TRDIOB0引脚为可编程输入/输出端口)	RW
EC0	TRDIOC0输出禁止位	在PWM3模式中必须置“1”(可编程输入/输出端口)。	RW
ED0	TRDIOD0输出禁止位		RW
EA1	TRDIOA1输出禁止位		RW
EB1	TRDIOB输出禁止位		RW
EC1	TRDIOC1输出禁止位		RW
ED1	TRDIOD1输出禁止位		RW

定时器RD输出主允许寄存器 2

b7 b6 b5 b4 b3 b2 b1 b0

☒ ☒ ☒ ☒ ☒ ☒ ☒ ☒

符号 TRDOER2　　地址 地址013Ch　　复位后的值 01111111b

位符号	位名	功能	RW
— (b6-b0)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
PTO	脉冲输出强制截断信号输入$\overline{INT0}$有效位 （注1）	0：脉冲输出强制截断输入无效 1：脉冲输出强制截断输入有效(在$\overline{INT0}$引脚输入“L”电平时，TRDOER1寄存器的全部位为“1”（禁止输出）)	RW

注1. 参照“14.2.4　脉冲输出强制截止”。

图 14.85　PWM3 模式时的 TRDOER1～TRDOER2 寄存器

定时器RD输出控制寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号 TRDOCR	地址 地址013Dh	复位后的值 00h	
位符号	位名	功能	RW
TOA0	TRDIOA0输出电平选择位	0：有效电平为“H”电平， 初始输出“L”电平，在TRDGRA1的比较匹配时输出“H”电平，在TRDGRA0的比较匹配时输出“L”电平 1：有效电平为“L”电平 初始输出“H”电平、在TRDGRA1的比较匹配时输出“L”电平，在TRDGRA0的比较匹配时输出“H”电平	RW
TOB0	TRDIOB0输出电平选择位	0：有效电平为“H”电平 初始输出“L”电平，在TRDGRB1的比较匹配时输出“H”电平，在TRDGRB0的比较匹配时输出“L”电平 1：有效电平为“L”电平 初始输出“H”电平，在TRDGRB1的比较匹配时输出“L”电平，在TRDGRB0的比较匹配时输出“H”电平	RW
TOC0	TRDIOC0初始输出电平选择位	在PWM3模式中无效。	RW
TOD0	TRDIOD0初始输出电平选择位		RW
TOA1	TRDIOA1初始输出电平选择位		RW
TOB1	TRDIOB1初始输出电平选择位		RW
TOC1	TRDIOC1初始输出电平选择位		RW
TOD1	TRDIOD1初始输出电平选择位		RW

注1．必须在TRDSTR寄存器的TSTART0、TSTART1位都为“0”(停止计数)时写TRDOCR寄存器。

定时器RD控制寄存器0(注2)

b7 b6 b5 b4 b3 b2 b1 b0

0 0 1

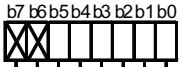
符号 TRDCR0	地址 地址0140h	复位后的值 00h	
位符号	位名	功能	RW
TCK0	计数源选择位	b2 b1 b0 0 0 0：f1 0 0 1：f2 0 1 0：f4 0 1 1：f8 1 0 0：f32 1 0 1：不要设定 1 1 0：fOCO40M 1 1 1：不要设定	RW
TCK1			RW
TCK2			RW
CKEG0	外部始终沿选择位 (注1)	在PWM3模式中无效。	RW
CKEG1			RW
CCLR0	TRD0计数器清零选择位	在PWM3模式中必须写入“001b”(在TRDGRA0寄存器比较匹配时TRD0寄存器清零)。	RW
CCLR1			RW
CCLR2			RW

注1．TCK2～TCK0位为“101b”(TRDCLK输入)，且TRDFCR寄存器的STCLK位为“1”(外部时钟输入有效)时，有效。

注2．在PWM3模式中，不使用TRDCR1寄存器。

图 14.86　PWM3 模式时的 TRDOCR、TRDCOR0 寄存器

定时器RD状态寄存器i(i=0～ 1)(注 2)



符号	地址	复位后的值
TRDSR0	地址0143h	11100000b
TRDSR1	地址0153h	11000000b

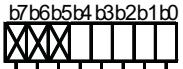
位符号	位名	功能	RW
IMFA	输入捕捉/比较匹配标志A	[为“0”的中断源] 读取后，写入“0”。(注1) [为“1”的中断源] TRDi和TRDGRAi的值匹配时。	RW
IMFB	输入捕捉/比较匹配标志B	[为“0”的中断源] 读取后，写入“0”。(注1) [为“1”的中断源] TRDi和TRDGRBi的值匹配时。	RW
IMFC	输入捕捉/比较匹配标志C	[为“0”的中断源] 读取后，写入“0”。(注1) [为“1”的中断源] TRDi和TRDGRCi的值匹配时。（注2）	RW
IMFD	输入捕捉/比较匹配标志D	[为“0”的中断源] 读取后，写入“0”。(注1) [为“1”的中断源] TRDi和TRDGRDi的值匹配时。（注2）	RW
OVF	溢出标志	[为“0”的中断源] 读取后，写入“0”。(注1) [为“1”的中断源] TRDi溢出时。	RW
UDF	下溢标志(注1)	在PWM3模式中无效。	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

注1. 写入结果如下。
·读取结果为“1”时，如果在相同位写入“0”则为“0”。
·读取结果为“0”时，即使在相同位写入“0”也不变化(读取后，由“0”变为“1”时　即使写入“0”也会保持“1”)。
·写入“1”时不变化。
注2. 包括TRDMR寄存器的Bfji位（j=C或D）为“1”（TRDGRji为缓冲寄存器）时。

图 14.87　PWM3 模式时的 TRDSR0～TRDSR1 寄存器

定时器RD中断允许寄存器i（i=0～1）

b7 b6 b5 b4 b3 b2 b1 b0



符号	地址	复位后的值
TRDIER0	地址0144h	11100000b
TRDIER1	地址0154h	11100000b

位符号	位名	功能	RW
IMIEA	输入捕捉/比较匹配中断允许位A	0：禁止IMFA位的中断(IMIA) 1：允许IMFA位的中断(IMIA)	RW
IMIEB	输入捕捉/比较匹配中断允许位B	0：禁止IMFB位的中断(IMIB) 1：允许IMFB位的中断(IMIB)	RW
IMIEC	输入捕捉/比较匹配中断允许位C	0：禁止IMFC位的中断(IMIC) 1：允许IMFC位的中断(IMIC)	RW
IMIED	输入捕捉/比较匹配中断允许位D	0：禁止IMFD位的中断(IMID) 1：允许IMFD位的中断(IMID)	RW
OVIE	溢出/下溢中断允许位	0：禁止OVF、UDF位的中断 (OVI) 1：允许OVF、UDF位的中断 (OVI)	RW
— (b7-b5)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—

图 14.88　PWM3 模式时的 TRDIER0～TRDIER1 寄存器

定时器RE分数据寄存器

b7 b6 b5 b4 b3 b2 b1 b0

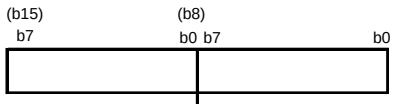


符号	地址	复位后的值
TREMIN	地址0119h	00h

位符号	位名	功能	设定范围	RW
MN00	分个位计数位	每分从0到9计数。计满则分十位加1。	0～9 (BCD码)	RW
MN01				RW
MN02				RW
MN03				RW
MN10	分十位计数位	从0到5计数，计60分。	0～5 (BCD码)	RW
MN11				RW
MN12				RW
BSY	定时器RE忙标志	在TRESEC、TREMIN、TREHR、TREWK寄存器更新过程中，为“1”。		RO

图 14.89　PWM3 模式时的 TRD0 寄存器

定时器RD通用寄存器Ai、Bi、Ci、Di(i＝0～1)(注1)



符号	地址	复位后的值
TRDGRA0	地址0149h-0148h	FFFFh
TRDGRB0	地址014Bh-014Ah	FFFFh
TRDGRC0	地址014Dh-014Ch	FFFFh
TRDGRD0	地址014Fh-014Eh	FFFFh
TRDGRA1	地址0159h-0158h	FFFFh
TRDGRB1	地址015Bh-015Ah	FFFFh
TRDGRC1	地址015Dh-015Ch	FFFFh
TRDGRD1	地址015Fh-015Eh	FFFFh

功能	RW
参照“表14.29　PWM3模式时的TRDGRji寄存器的功能”。	RW

注1. 必须以16位为单位存取TRDGRAi～TRDGRDi寄存器。不要以8位为单位进行存取。

图 14.90　PWM3 模式时的 TRDGRAi、TRDGRB i、TRDGRC i、TRDGRDi 寄存器

在 PWM3 模式中，以下寄存器无效。
TRDPMR、TRDDF0、TRDDF1、TRDIORA0、TRDIORC0、TRDPOCR0、TRDIORA1、TRDIORC1、TRDPOCR1

表 14.29　PWM3 模式时的 TRDGRji 寄存器的功能

寄存器	设定	寄存器功能	PWM 输出引脚
TRDGRA0	—	通用寄存器。必须设定 PWM 周期。 设定范围：大于 TRDGRA1 寄存器的设定值	TRDIOA0
TRDGRA1		通用寄存器。必须设定 PWM 输出的变化点（成为有效电平的时序）。 设定范围：小于 TRDGRA0 寄存器的设定值	
TRDGRB0		通用寄存器。必须设定 PWM 输出的变化点（返回初始输出电平的时序）。 设定范围：大于 TRDGRB1 寄存器的设定值、小于 TRDGRA0 的设定值	TRDIOB0
TRDGRB1		通用寄存器。必须设定 PWM 输出的变化点（成为有效电平的时序）。 设定范围：小于 TRDGRB0 寄存器的设定值	
TRDGRC0	BFC0=0	（在 PWM3 模式中不使用）	—
TRDGRC1	BFC1=0		
TRDGRD0	BFD0=0		
TRDGRD1	BFD1=0		
TRDGRC0	BFC0=1	缓冲寄存器。必须设定下一个 PWM 的周期（参照“14.2.2　缓冲器运行”）。 设定范围：大于 TRDGRC1 寄存器的设定值	TRDIOA0
TRDGRC1	BFC1=1	缓冲寄存器。必须设定下一个 PWM 输出的变化点（参照“14.2.2　缓冲器运行”）。 设定范围：小于 TRDGRC0 寄存器的设定值	
TRDGRD0	BFD0=1	缓冲寄存器。必须设定下一个 PWM 输出的变化点（参照“14.2.2　缓冲器运行”）。 设定范围：大于 TRDGRD1 寄存器的设定值、小于 TRDGRC0 寄存器的设定值	TRDIOB0
TRDGRD1	BFD1=1	缓冲寄存器。必须设定下一个 PWM 输出的变化点（参照“14.2.2　缓冲器运行”）。 设定范围：小于 TRDGRD0 寄存器的设定值	

BFC0、BFD0、BFC1、BFD1：TRDMR寄存器的位

虽然在PWM3模式中不使用，不过、TRDGRC0、TRDGRC1、TRDGRD0、TRDGRD1寄存器用作缓冲寄存器时，将BFC0、BFC1、BFD0、BFD1位清“0”（通用寄存器），对TRDGRC0、TRDGRC1、TRDGRD0、TRDGRD1寄存器写入数值，然后可以将BFC0、BFC1、BFD0、BFD1位置“1”（缓冲寄存器）。

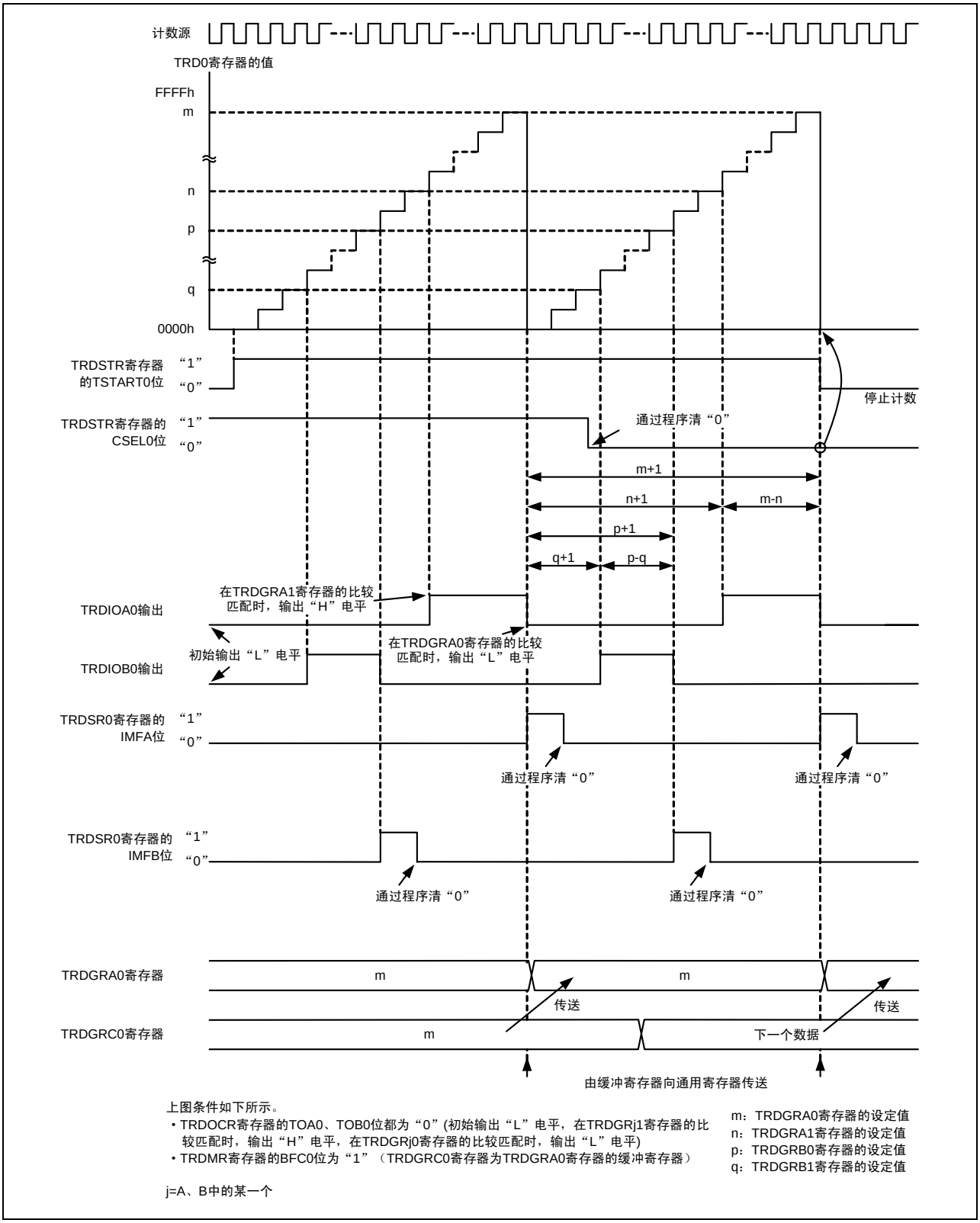


图 14.91　PWM3 模式的运行例子

14.2.11　定时器 RD 中断

定时器 RD 从每个通道的 6 个中断源发生定时器 RD 中断请求。定时器 RD 中断在每个通道上有一个 TRDiIC（i=0～1）寄存器（IR 位、ILVL0～ILVL2 位）和一个向量。

定时器 RD 中断的相关寄存器如**表 14.30** 所示，定时器 RD 中断的框图如**图 14.92** 所示。

表 14.30　定时器 RD 中断的相关寄存器

	定时器 RD 状态寄存器	定时器 RD 允许中断寄存器	定时器 RD 中断控制寄存器
通道 0	TRDSR0	TRDIER0	TRD0IC
通道 1	TRDSR1	TRDIER1	TRD1IC

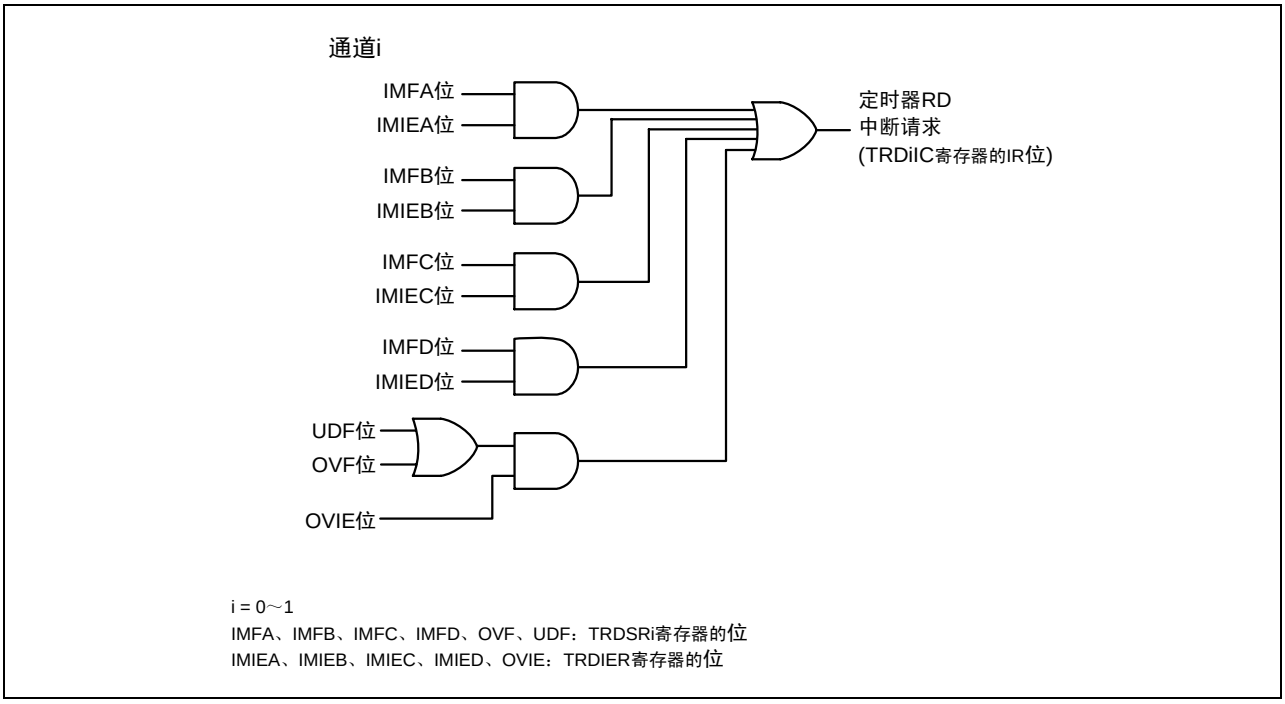


图 14.92　定时器 RD 中断的框图

定时器 RD 中断是通过 I 标志、IR 位、ILVL0～ILVL2 位和 IPL 的关系进行中断控制的，这和其他可屏蔽中断是相同的。但是，定时器 RD 中断是从多个中断请求源中，产生一个中断请求（定时器 RD 中断），因此和其他可屏蔽中断有如下不同。

- TRDSRi 寄存器的位为“1”，并且与它对应的 TRDIERi 寄存器的位为“1”（允许中断）时，TRDiIC 寄存器的 IR 位变成“1”（有中断请求）。
- TRDSRi 寄存器的位和与它对应的 TRDIERi 寄存器的位中的某一个或两个为“0”时，IR 位变成“0”（无中断请求）。即，一旦 IR 位变成“1”，即使中断未被接受，中断请求也不会保持。
- IR 位变成“1”后，即使其他中断请求源成立，IR 位也会保持“1”不变。
- 对 TRDIERi 寄存器的多个位置“1”时，必须由 TRDSRi 寄存器判断发生哪个中断请求源的中断。
- 即使中断被接受 TRDSRi 寄存器的各个位也不会自动变成“0”，因此必须在中断例行程序中将 TRDSRi 寄存器的各个位清“0”。清“0”方法请参照“各模式的每个 TRDSR0～TRDSR1 寄存器（**图 14.27**、**图 14.42**、**图 14.54**、**图 14.66**、**图 14.76**、**图 14.87**）”。

TRDSRi 寄存器请参照“各模式的每个 TRDSR0～TRDSR1 寄存器（图 14.27、图 14.42、图 14.54、图 14.66、图 14.76、图 14.87）”，TRDIERi 寄存器参照“各模式的每个 TRDIER0～TRDIER1 寄存器（图 14.28、图 14.43、图 14.55、图 14.67、图 14.77、图 14.88）”。

TRDiIC 寄存器请参照“12.1.6　中断控制”，中断向量请参照“12.1.5.2　可变向量表”。

14.2.12　定时器 RD 使用上的注意事项

14.2.12.1 TRDSTR 寄存器

- TRDSTR 寄存器必须使用 MOV 指令来写入。

- CSELi（i=0～1）位为“0”（通过 TRDi 寄存器和 TRDGRAi 寄存器的比较匹配，在计数清零后停止计数）时，即使对 TSTARTi 位写入“0”（停止计数），计数也不会停止，TSTARTi 位也不变化。
  因此，在 CSELi 位为“0”时，如果不改变 TSTARTi 位而改变其他位，就必须对 TSTARTi 位写入“0”。另外，如果要通过程序使计数停止，就必须对 CSELi 位写入“1”后，对 TSTARTi 位写入“0”。即使同时（通过 1 指令）对 CSELi 位写入“1”，对 TSTARTi 位写入“0”也不能停止计数。

- 通过定时器 RD 输出使用 TRDIOji（j=A、B、C、D）引脚时，计数停止时的输出电平如**表 14.31** 所示。

表 14.31　计数器停止时的 TRDIOji（j=A、B、C、D）引脚输出电平

停止计数方法	停止计数时的 TRDIOji 引脚输出
CSELi 位为“1”时，对 TSTARTi 写入“0”停止计数	保持以前的输出电平
CSELi 位为“0”时，通过 TRDi 寄存器和 TRDGRAi 寄存器的比较匹配使计数清零后，停止计数	比较匹配的输出变化后，保持该电平

14.2.12.2 TRDi 寄存器（i=0～1）

- 在 TRDSTR 寄存器的 TSTARTi 位为“1”（开始计数）的状态下，如果要通过程序对 TRDi 寄存器写入数值，就必须在与 TRDi 寄存器为“0000h”的时序不重叠时序写入。
  TRDi 寄存器为“0000h”的时序和对 TRDi 寄存器写入的时序重叠时，数值不会被写入，TRDi 寄存器将变成“0000h”。
  该注意事项，在 TRDCRi 寄存器的 CCLR2～CCLR0 位做以下选择时适用。
  – “001b”（通过和TRDGRAi寄存器的比较匹配，用TRDi清零）
  – “010b”（通过和 TRDGRBi 寄存器的比较匹配，用 TRDi 清零）
  – “011b”（同步清零）
  – “101b”（通过和 TRDGRCi 寄存器的比较匹配，用 TRDi 清零）
  – “110b”（通过和 TRDGRDi 寄存器的比较匹配，用 TRDi 清零）
- 写入 TRDi 寄存器后，如果连续读取相同的寄存器，有时会读取写入前的值。这时，在写入和读取之间必须使用 JMP.B 指令。

```
程序例子　　MOV.W #XXXXh，TRD0　　；写入
　　JMP.B L1　　；JMP.B指令
　　L1：MOV.W TRD0，DATA　　；读取
```

14.2.12.3 TRDSRi 寄存器（i=0～1）

写入 TRDSRi 寄存器后，如果连续读取相同的寄存器，有时会读取写入前的值。这时，在写入和读取之间必须使用 JMP.B 指令。

```
程序例子        MOV.B #XXh,TRDSR0        ；写入
                JMP.B L1                 ；JMP.B指令
L1：            MOV.B TRDSR0,DATA        ；读取
```

14.2.12.4 切换计数源

- 切换计数源时必须在停止计数后再切换。

  改变顺序

  （1）　将 TRDSTR 寄存器的 TSTARTi（i=0～1）位清“0”（停止计数）

  （2）　改变 TRDCRi 寄存器的 TCK2～TCK0 位

- 把计数源由 fOCO40M 切换到其他时钟，并且停止 fOCO40M 时，必须在设定切换时钟，并且等待 fi 的 2 个周以上期后，再停止 fOCO40M。

  改变顺序

  （1）　将 TRDSTR 寄存器的 TSTARTi（i=0～1）位清“0”（停止计数）

  （2）　改变 TRDCRi 寄存器的 TCK2～TCK0 位

  （3）　等待 fi 的 2 个周以上

  （4）　将 FRA0 寄存器的 FRA00 位清“0”（停止高速内部振荡器）

14.2.12.5 输入捕捉功能

- 输入捕捉信号脉冲的宽度必须设定为定时器 RD 运行时钟（参照“**表 14.6　定时器 RD 的运行时钟**”）的 3 个周期以上。
- 输入捕捉信号输入到 TRDIOji（i=0～1、j=A、B、C、D）引脚，再过定时器 RD 的运行时钟的 2～3 周期后，TRDi 寄存器的值传送到 TRDGRji 寄存器（在无数字滤波器的时）。

14.2.12.6 复位同步 PWM 模式

- 用于马达控制时，必须在 OLS0=OLS1 条件下使用。
- 设定为复位同步 PWM 模式时，必须按照以下顺序设定。

  改变顺序

  （1）　将 TRDSTR 寄存器的 TSTART0 位清“0”（停止计数）

  （2）　对 TRDFCR 寄存器的 CMD1～CMD0 位置“00b”（定时器模式、PWM 模式、PWM3 模式）

  （3）　对 CMD1～CMD0 写入“01b”（复位同步 PWM 模式）

  （4）　再次设定其他与定时器 RD 相关的寄存器

14.2.12.7 互补 PWM 模式

- 用于马达控制时，必须在 OLS0=OLS1 条件下使用。
- 改变 TRDFCR 寄存器的 CMD1～CMD0 时，必须按照以下顺序。

改变顺序：选择互补 PWM 模式时（包括再次设定）或者在互补 PWM 模式下改变由缓冲寄存器向通用寄存器传送数据的时序时

（1） 将 TRDFCR 寄存器的 TSTART0 位和 TSTART1 位都清“0”（停止计数）
（2） 将 TRDFCR 寄存器的 CMD1～CMD0 位都置“00b”（定时器模式、PWM 模式、PWM3 模式）
（3） 将 CMD1～CMD0 位置“00b”或“11b”（互补 PWM 模式）
（4） 再次设定其他与定时器 RD 相关的寄存器

改变顺序：中止互补 PWM 模式时

（1） 将 TRDSRT 寄存器的 TSTART0 位和 TSTART1 位都清“0”（停止计数）
（2） 将 CMD1～CMD0 位置“00b”（定时器模式、PWM 模式、PWM3 模式）

- 运行过程中不要写入 TRDGRA0、TRDGRB0、TRDGRA1、TRDGRB1 寄存器。

改变 PWM 波形时，必须把写入 TRDGRD0、TRDGRC1、TRDGRD1 寄存器的数值，通过缓冲器运行传送到 TRDGRB0、TRDGRA1、TRDGRB1 寄存器。
但是，写入TRDGRD0、TRDGRC1、TRDGRD1时，先将BFD0、BFC1、BFD1位清“0”（通用寄存器），然后可以将BFD0、BFC1、BFD1位置“1”（缓冲寄存器）。
不能改变 PWM 周期。互补 PWM 模式时，不要使用 TRDGRC0 寄存器。

- 如果设定 TRDGRA0 寄存器的设定值为 m，TRD0 寄存器在递增计数变成递减计数时，就会这样计数：m-1→m→m+1→m→m-1。

m→m+1 时，IMFA 位变成“1”。另外，TRDFCR 寄存器的 CMD1～CMD0 位为“11b”（互补 PWM 模式、在 TRD0 和 TRDGRA0 寄存器比较匹配时传送缓冲数据）时，缓冲寄存器（TRDGRD0、TRDGRC1、TRDGRD1）的内容传送到通用寄存器（TRDGRB0、TRDGRA1、TRDGRB1）。
在 m+1→m→m-1 运行过程中 IMFA 位不变化，也不向 TRDGRA0 寄存器等传送数据。

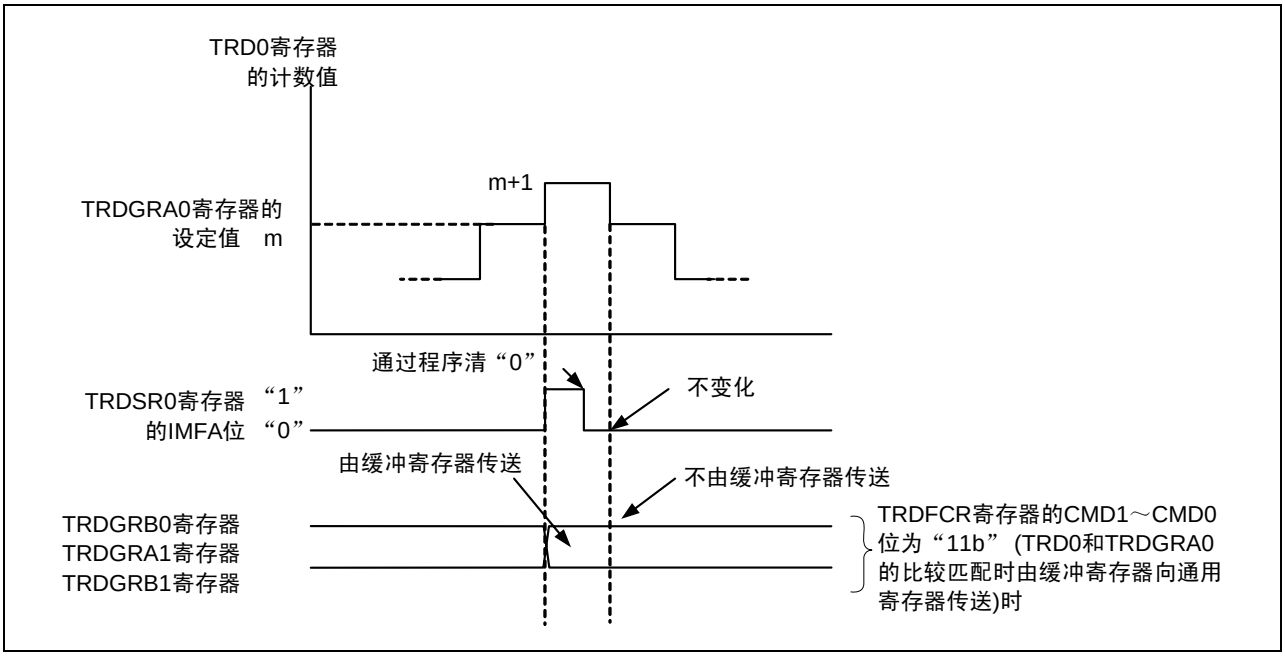


图 14.93　互补 PWM 模式时的 TRD0 和 TRDGRA0 寄存器比较匹配时的运行

• TRD1 在有递增计数变成递减计数时这样计数：1→0→FFFFh→0→1。
因 1→0→FFFFh 的运行，UDF 位变成“1”。另外，TRDFCR 寄存器的 CMD1～CMD0 位为“10b”（互补 PWM 模式，在 TRD1 下溢时传送缓冲数据）时，缓冲寄存器（TRDGRD0、TRDGRC1、TRDGRD1）的内容传送到通用寄存器（TRDGRB0、TRDGRA1、TRDGRB1）。
在 FFFFh→0→1 运行过程中，不向 TRDGRB0 寄存器等传送数据。另外，此时 OVF 位不变。

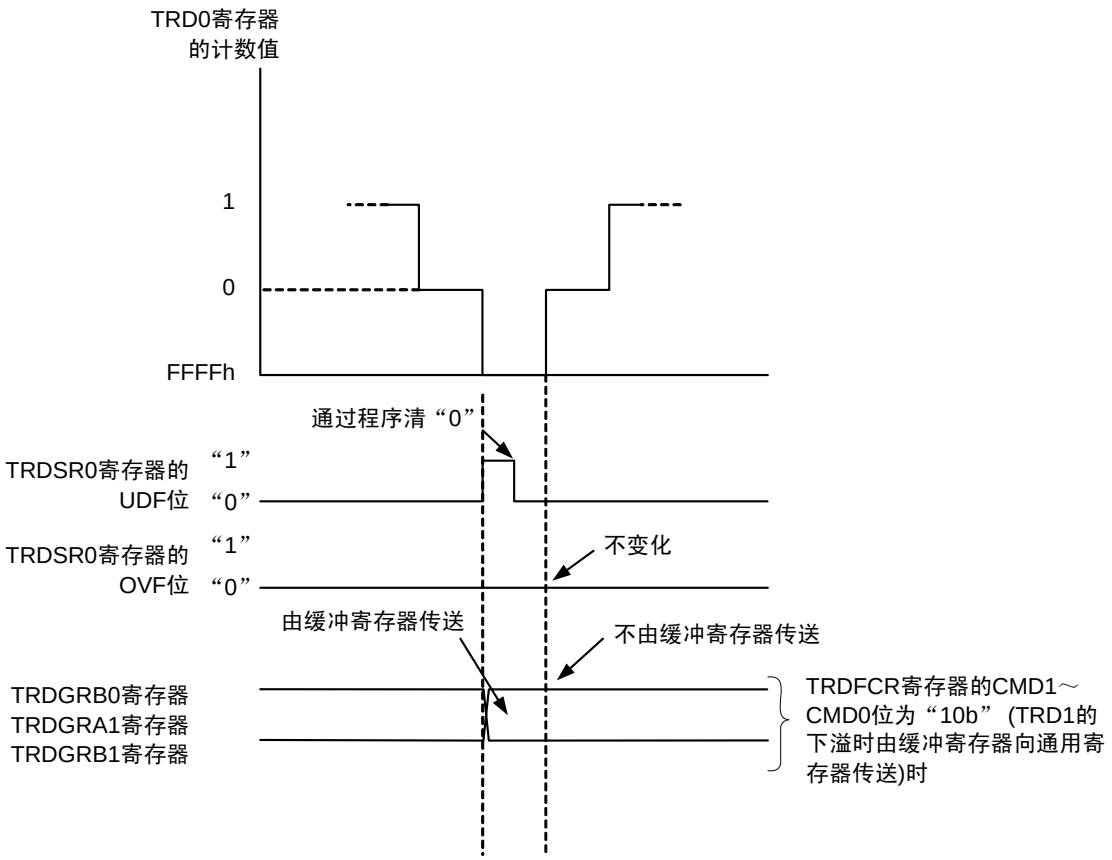


图 14.94　互补 PWM 模式 TRD1 下溢时的运行

• 必须通过 TRDFCR 寄存器的 CMD1～CMD0 位选择由缓冲寄存器向通用寄存器传送数据的时序。不过，在以下情况中，在与 CMD1～CMD0 位的值无关的时序传送。

缓冲寄存器的值≥TRDGRA0 寄存器的值时

在 TRD1　　寄存器下溢时传送。

然后，如果把大于“0001h”且小于 TRDGRA0 寄存器的值写入缓冲寄存器，那么在设定后 TRD1 寄存器第一次下溢时，向通用寄存器传送数据。此后，以由 CMD1～CMD0 位选择的时序传送数据。

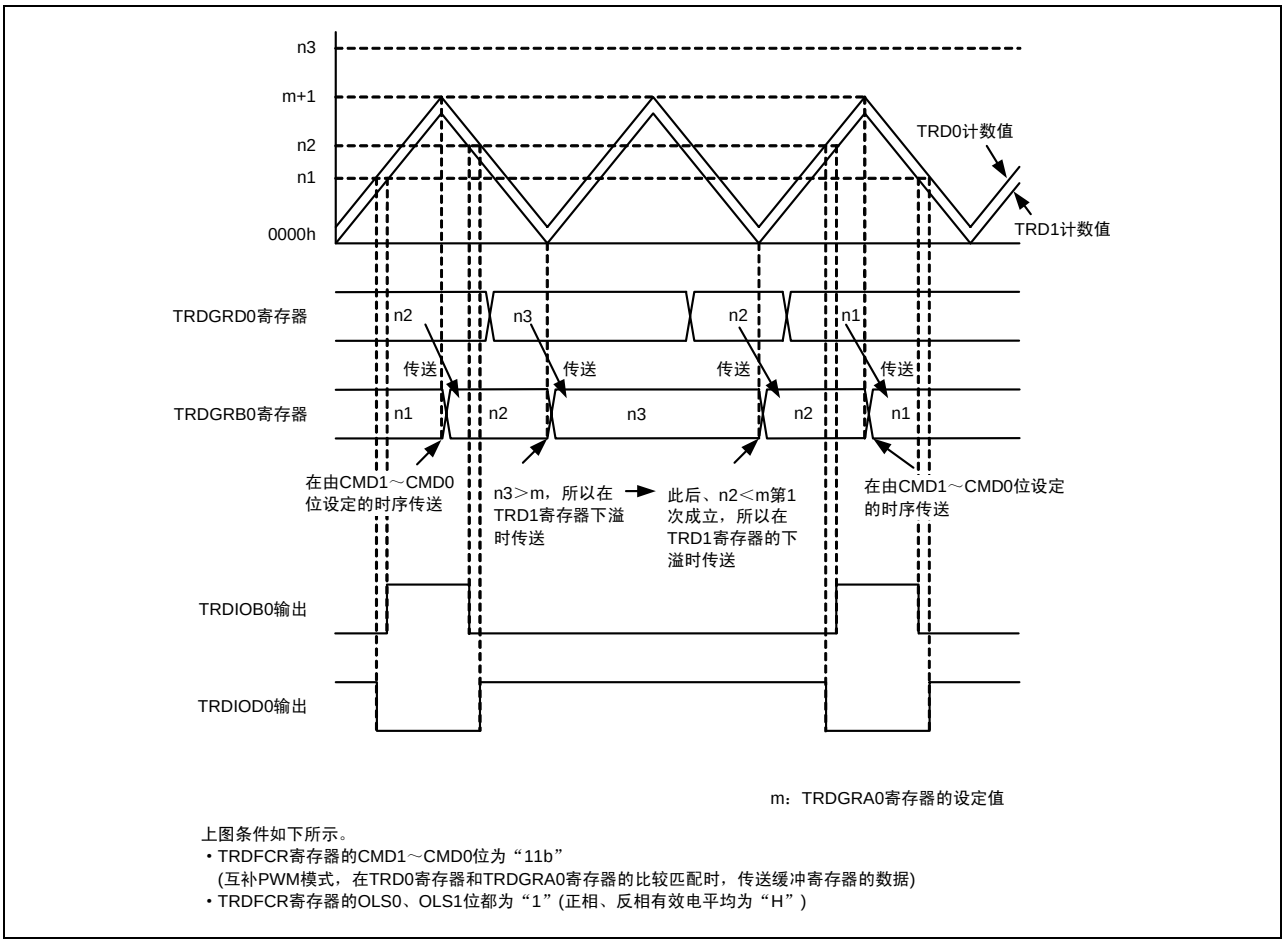


图 14.95　互补 PWM 模式时的缓冲寄存器的值≥TRDGRA0 寄存器的值时的运行例子

缓冲寄存器的值为“0000h”时

在 TRD0 和 TRDGRA0 寄存器比较匹配时传送。

然后，如果把大于“0001h”且小于 TRDGRA0 寄存器的值写入缓冲寄存器，那么在设定后 TRD0 和 TRDGRA0 寄存器比较匹配时，向通用寄存器传送数据。此后，通过由 CMD1～CMD0 位选择的时序传送数据。

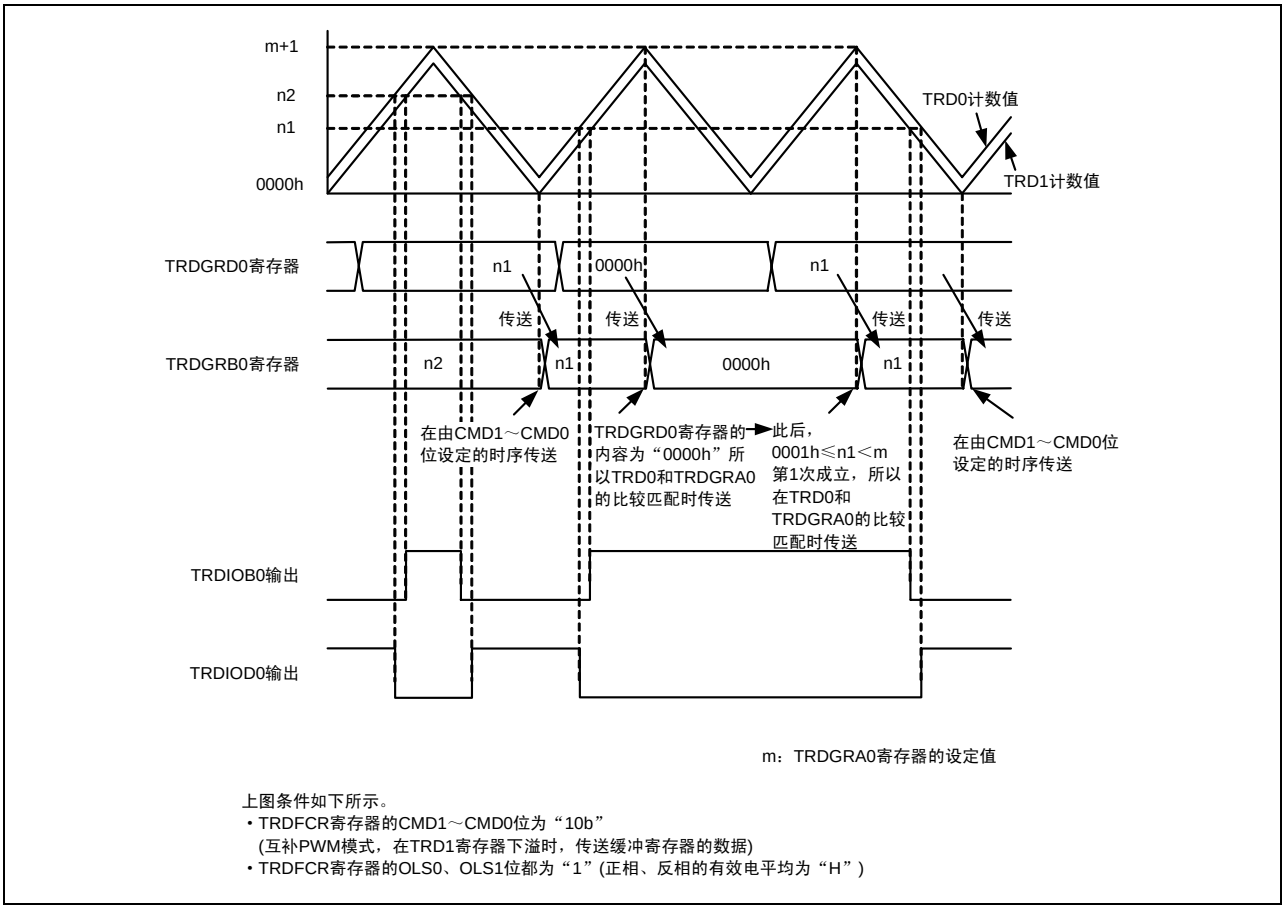


图 14.96　互补 PWM 模式时的缓冲寄存器的值为“0000h”时的运行例子

14.2.12.8 计数源 fOCO40M

关于计数源 fOCO40M，能够在电源电压 VCC=3.0～5.5V 的范围内使用。在此外的电压上，不要对 TRDCR0、TRDCR1 寄存器的 TCK2～TCK0 位置“110b”（选择 fOCO40M 为计数源）。

14.3　定时器 RE

定时器 RE 是带有 4 位计数器和 8 位计数器的定时器。

定时器 RE 带有以下 2 种个模式。

- 实时时钟模式　它是由 fC4 产生 1s，对秒、分、时、星期计数的模式
- 输出比较模式　它是对计数源计数，检测比较匹配的模式

定时器 RE 的计数源是定时器运行的运行时钟。

14.3.1　实时时钟模式

是使用 2 分频器、4 位计数器、8 位计数器由 fC4 产生 1s，并且以它为基础对秒、分、时、星期计数的模式。实时时钟模式的框图如图 14.97 所示，实时时钟模式的说明如表 14.32 所示，实时时钟模式的相关寄存器如图 14.98～14.102 和图 14.104～14.105 所示，中断源如表 14.33 所示，时间显示的定义如图 14.103 所示，实时时钟模式的运行例子如图 14.106 所示。

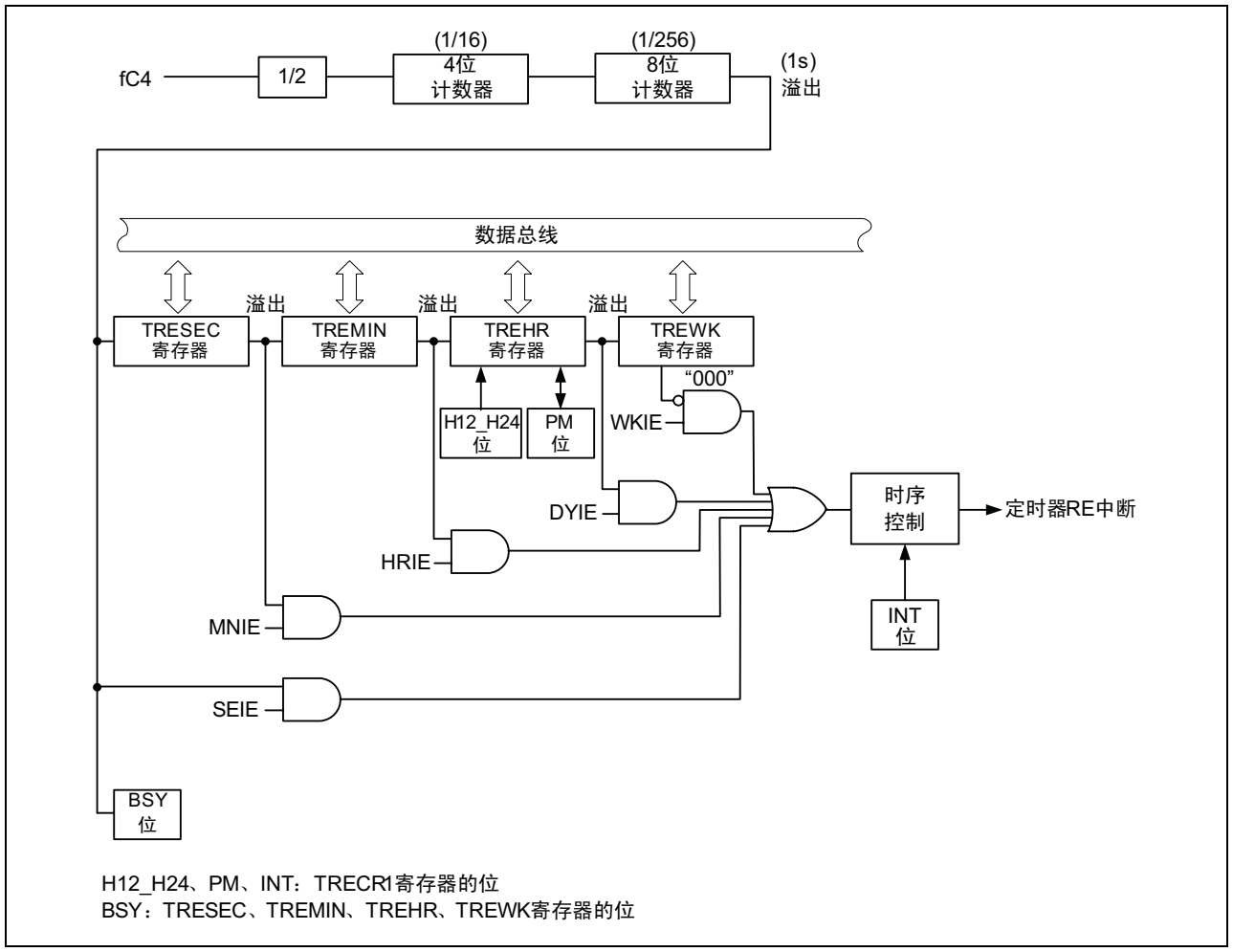
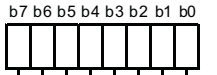


图 14.97　实时时钟模式的框图

表 14.32　实时时钟模式的说明

项目	说明
计数源	f4C
计数运行	递增计数
开始计数条件	将 TRECR1 寄存器的 TSTART 位写入“1”（开始计数）
停止计数条件	将 TRECR1 寄存器的 TSTART 位写入“0”（停止计数）
中断请求发生时序	选择以下内容的任何一个 • 更新秒数据 • 更新分数据 • 更新时数据 • 更新星期数据 • 星期数据变成“000b”（星期日）的时候
TREO 引脚功能	输出可编成输入/输出端口、或 f2、f4、f8 的任何一个
读定时器	读TRESEC、TREMIN、TREHR、TREWK寄存器时，可读取计数值。 TRESEC、TREMIN、TREHR 寄存器的值是 BCD 码。
写定时器	在 TRECR1 寄存器的 TSTART 位和 TCSTF 位都是“0”（定时器停止）时可写 TRESEC、TREMIN、TREHR、TREWK 寄存器。写入 TRESEC、TREMIN、TREHR 寄存器的值为 BCD 码。
选择功能	• 12 小时模式/24 小时模式切换功能

定时器RE秒数据寄存器

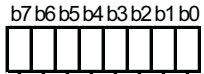


符号	地址	复位后的值
TRESEC	地址0118h	00h

位符号	位名	功能	设定范围	RW
SC00	秒个位计数位	每秒从0到9计数。计满则秒十位加1。	0～9 (BCD码)	RW
SC01				RW
SC02				RW
SC03				RW
SC10	秒十位计数位	从0到5计数、计60秒。	0～5 (BCD码)	RW
SC11				RW
SC12				RW
BSY	定时器RE忙标志	在TRESEC、TREMIN、TREHR、TREWK寄存器更新过程中，为“1”。		RO

图 14.98　实时时钟模式的 TRESEC 寄存器

定时器RE分数据寄存器



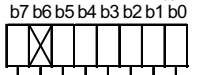
符号	地址	复位后的值
TREMIN	地址0119h	00h

位符号	位名	功能	设定范围	RW
MN00	分个位计数位	每分从0到9计数。计满则分十位加1。	0～9 (BCD码)	RW
MN01				RW
MN02				RW
MN03				RW
MN10	分十位计数位	从0到5计数，计60分。	0～5 (BCD码)	RW
MN11				RW
MN12				RW
BSY	定时器RE忙标志	在TRESEC、TREMIN、TREHR、TREWK寄存器更新过程中，为“1”。		RO

图 14.99　实时时钟模式时的 TREMIN 寄存器

定时器RE时数据寄存器

b7 b6 b5 b4 b3 b2 b1 b0



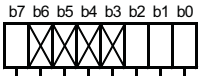
符号	地址	复位后的值
TREHR	地址011Ah	00h

位符号	位名	功能	设定范围	RW
HR00	时个位计数位	每小时从0到9计数。计满则分十位加1。	0～9 (BCD码)	RW
HR01				RW
HR02				RW
HR03				RW
HR10	时十位计数位	H12_H24位为“0”(12小时模式)时，从0到1计数。 H12_H24位为“1”(24小时模式)时，从0到2计数。	0～2 (BCD码)	RW
HR11				RW
— (b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。			—
BSY	定时器RE忙标志	在TRESEC、TREMIN、TREHR、TREWK寄存器更新过程中，为“1”。		RO

图 14.100　实时时钟模式时的 TREHR 寄存器

定时器RE星期数据寄存器

b7 b6 b5 b4 b3 b2 b1 b0



符号	地址	复位后的值
TREWK	地址011Bh	00h

位符号	位名	功能	RW
WK0	星期计数位	b2 b1 b0 0 0 0：星期日 0 0 1：星期一 0 1 0：星期二 0 1 1：星期三 1 0 0：星期四 1 0 1：星期五 1 1 0：星期六 1 1 1：不要设定	RW
WK1			RW
WK2			RW
— (b6-b3)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
BSY	定时器RE忙标志	在TRESEC、TREMIN、TREHR、TREWK寄存器更新过程中，为“1”。	RO

图 14.101　实时时钟模式时的 TREWK 寄存器

定时器RE控制寄存器1

b7	b6	b5	b4	b3	b2	b1	b0
							☒

符号	地址	复位后的值
TRECR1	地址011Ch	00h

位符号	位名	功能	RW
— (b0)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
TCSTF	定时器RE计数状态标志	0：计数停止中 1：计数中	RO
TOENA	TREO引脚输出允许位	0：禁止时钟输出 1：允许时钟输出	RW
INT	中断请求时序位	在实时时钟模式中必须置“1”。	RW
TRERST	定时器RE复位位	对该位置“1”后，如果写入“0”则为以下状态。 ·TRESEC、TREMIN、TREHR、TREWK、TRECR2寄存器为“00h” ·TRECR1寄存器的TCSTF、INT、PM、H12_H24、TSTART位为“0” ·8位计数器为“00h”、4位计数器为“0h”	RW
PM	上午/下午位	H12_H24位为“0”(12小时模式)时(注1) 0：上午 1：下午 H12_H24位为“1”(24小时模式)时，不定	RW
H12_H24	运行模式选择位	0：12小时模式 1：24小时模式	RW
TSTART	定时器RE计数开始位	0：停止计数 1：开始计数	RW

注1．定时器RE计数过程中，自动变化。

图 14.102　实时时钟模式时的 TRECR1 寄存器

中午

TREHR寄存器的内容	H12_H24位=1 (24小时模式)	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
	H12_H24位=0 (12小时模式)	0	1	2	3	4	5	6	7	8	9	10	11	0	1	2	3	4	5
PM位的内容		0 (上午)												1 (下午)					
TREWK寄存器的内容		000 (星期日)																	

日期改变

TREHR寄存器的内容	H12_H24位=1 (24小时模式)	18	19	20	21	22	23	0	1	2	3	…
	H12_H24位=0 (12小时模式)	6	7	8	9	10	11	0	1	2	3	…
PM位的内容		1 (下午)						0 (上午)				…
TREWK寄存器的内容		000 (星期日)						001 (星期一)				…

PM位、H12_H24位：TRECR1寄存器的位
上述为从星期日上午0点开始计数的情况。

图 14.103　时间显示的定义

定时器RE控制寄存器2

b7 b6 b5 b4 b3 b2 b1 b0



符号 TRECR2	地址 地址011Dh		复位后的值 00h
位符号	位名	功能	RW
SEIE	秒周期中断允许位(注1)	0：禁止秒周期中断 1：允许秒周期中断	RW
MNIE	分周期中断允许位(注1)	0：禁止分周期中断 1：允许分周期中断	RW
HRIE	时周期中断允许位(注1)	0：禁止时周期中断 1：允许时周期中断	RW
DYIE	日周期中断允许位(注1)	0：禁止日周期中断 1：允许日周期中断	RW
WKIE	周周期中断允许位(注1)	0：禁止周周期中断 1：允许周周期中断	RW
COMIE	比较匹配中断允许位	在实时时钟模式中必须清“0”。	RW
— (b7-b6)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—

注1．不要对多个允许位置“1”(允许中断)。

图 14.104　实时时钟模式时的 TRECR2 寄存器

表 14.33　中断源

中断源名	中断源	中断允许位
周周期中断	TREWK 寄存器的值为“000b”（星期日）（1 周周期）	WKIE
日周期中断	更新 TREWK 寄存器（1 日周期）	DYIE
时周期中断	更新 TREHR 寄存器（1 小时周期）	HRIE
分周期中断	更新 TREMIN 寄存器（1 分周期）	MNIE
秒周期中断	更新 TRESEC 寄存器（1 秒周期）	SEIE

定时器RE计数源选择寄存器

b7 b6 b5 b4 b3 b2 b1 b0
X X X X 1 0 0 0

符号 TRECSR	地址 地址011Eh	复位后的值 00001000b	
位符号	位名	功能	RW
RCS0	计数源选择位	在实时时钟模式中必须写入“00”。	RW
RCS1			RW
RCS2	4位计数器选择位	在实时时钟模式中必须清“0”。	RW
RCS3	实时时钟模式选择位	在实时时钟模式中必须置“1”。	RW
— (b4)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
RCS5	时钟输出选择位(注1)	b6 b5 0 0：f2 0 1：f4 1 0：f8 1 1：不要设定	RW
RCS6			RW
— (b7)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—

注1．必须在TRECR1寄存器的TOENA位为“0”(禁止时钟输出)时，写RCS5～RCS6位。

图 14.105　实时时钟模式的 TRECSR 寄存器

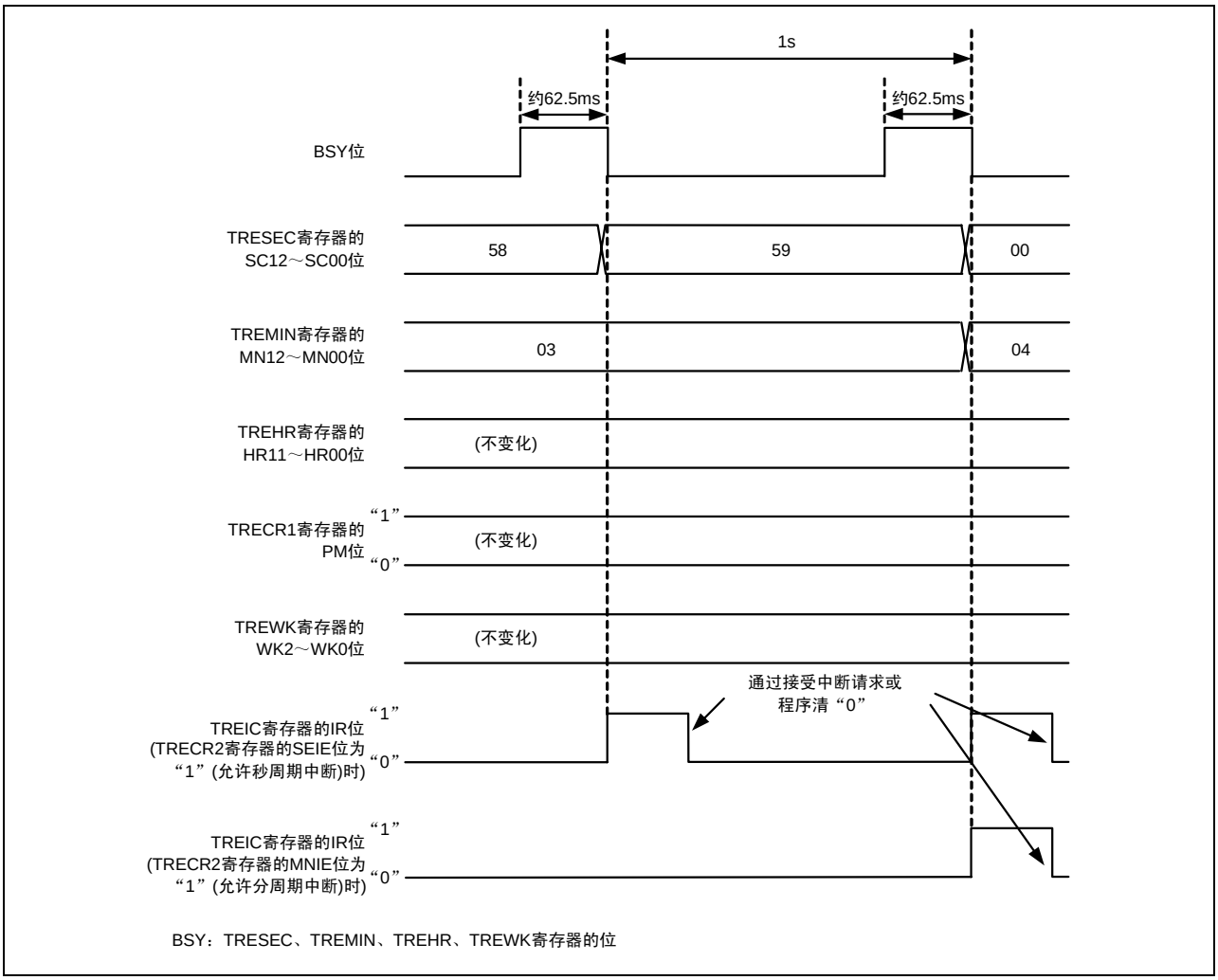


图 14.106　实时时钟模式的运行例

14.3.2　输出比较模式

它是，使用 4 位计数器和 8 位计数器对计数源的 2 分频计数，并检测 8 位计数器与比较值匹配的模式。输出比较模式的框图如图 14.107 所示，输出比较模式的说明如表 14.34 所示，输出比较模式的相关寄存器如图 14.108～14.112 所示，输出比较模式的运行例子如图 14.113。

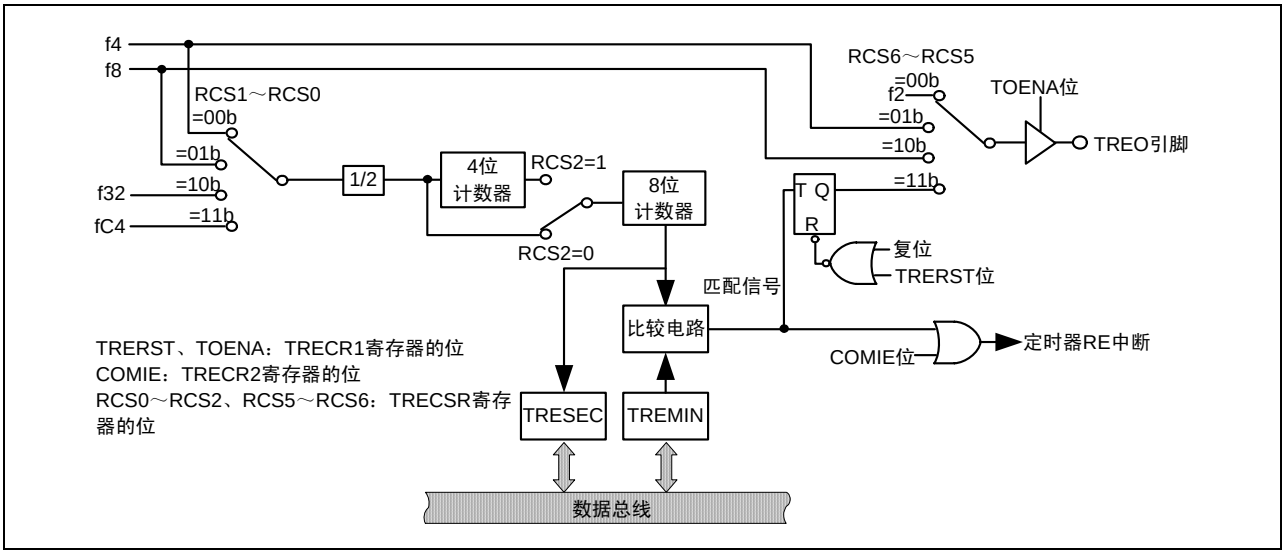


图 14.107　输出比较模式的框图

表 14.34　输出比较模式的说明

项目	说明
计数源	f4、f8、f32、fC4
计数运行	• 递增计数 • 8 位计数器的值与 TREMIN 寄存器的内容匹配时，它的值返回“00h”，继续计数。停止计数时保持计数值。
计数周期	• RCS2=0（不使用 4 位计数器）时 1/fi×2×（n+1） • RCS2=1（使用 4 位计数器）时 1/fi×32×（n+1） fi：计数源的频率 n：TREMIN 寄存器的设定值
开始计数的条件	对 TRECR1 寄存器的 TSTART 位置“1”（开始计数）
停止计数的条件	将 TRECR1 寄存器的 TSTART 位清“0”（开始计数）
中断请求发生时序	8 位计数器的内容和 TREMIN 寄存器的内容匹配时
TREO 引脚功能	选择以下的某个 • 可编程输入/输出端口 • 输出 f2、f4、f8 中的某一个 • 比较输出
读定时器	读 TRESEC 寄存器，会读出 8 位计数器的值 读 TREMIN 寄存器，会读出比较值
写定时器	不能写入 TRESEC 寄存器 TRECR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（定时器停止）时，能写入 TREMIN 寄存器
功能选择	• 选择使用 4 位计数器 • 比较输出功能 每当 8 位计数器的值和 TREMIN 寄存器的内容匹配时就对 TREO 输出极性取反。复位解除后，定时器 RE 通过 TRECR1 的 TRERST 位复位后输出“L”电平。将 TSTART 位清“0”（停止计数）后时保持输出电平。

定时器RE计数器数据寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TRESEC	地址0118h	00h

功能	RW
能读取8位计数器数据。 即使定时器RE停止计数，计数值也会保持不变。 在比较匹配时，TRESEC寄存器为“00h”。	RO

图 14.108　输出比较模式时 的 TRESEC 寄存器

定时器RE比较数据寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
TREMIN	地址0119h	00h

功能	RW
存储8位的比较数据。	RW

图 14.109　输出比较模式时的 TREMIN 寄存器

定时器RE控制寄存器1

b7	b6	b5	b4	b3	b2	b1	b0
0	0		0				X

符号	地址	复位后的值
TRECR1	地址011Ch	00h

位符号	位名	功能	RW
— (b0)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
TCSTF	定时器RE计数状态标志	0：计数停止中 1：计数中	RO
TOENA	TREO引脚输出允许位	0：禁止时钟输出 1：允许时钟输出	RW
INT	中断请求时序位	在输出比较模式中必须清“0”。	RW
TRERST	定时器RE复位位	将该位置“1”后，如果清“0”则为以下状态。 • TRESEC、TREMIN、TREHR、TREWK、TRECR2寄存器为“00h” • TRECR1寄存器的TCSTF、INT、PM、H12_H24、TSTART位为“0” • 8位计数器为“00h”、4位计数器为“0h”	RW
PM	上午/下午位	在输出比较模式中必须清“0”。	RW
H12_H24	工作模式选择位		RW
TSTART	定时器RE计数开始位	0：停止计数 1：开始计数	RW

图 14.110　输出比较模式时的 TRECR1 寄存器

定时器RE控制寄存器2

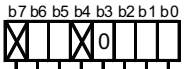
b7	b6	b5	b4	b3	b2	b1	b0
X	X		0	0	0	0	0

符号	地址	复位后的值
TRECR2	地址011Dh	00h

位符号	位名	功能	RW
SEIE	秒周期中断允许位	在输出比较模式中必须清0”。	RW
MNIE	分周期中断允许位		RW
HRIE	时周期中断允许位		RW
DYIE	日周期中断允许位		RW
WKIE	周周期中断允许位		RW
COMIE	比较匹配中断允许位	0：禁止比较匹配中断 1：允许比较匹配中断	RW
— (b7-b6)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—

图 14.111　输出比较模式时的 TRECR2 寄存器

定时器RE计数源选择寄存器



符号 TRECSR　　地址 地址011Eh　　复位后的值 00001000b

位符号	位名	功能	RW
RCS0	计数源选择位	b1 b0 0 0：f4 0 1：f8 1 0：f32 1 1：fC4	RW
RCS1			RW
RCS2	4位计数器选择位	0：不使用 1：使用	RW
RCS3	实时时钟模式选择位	在输出比较模式中必须清“0”。	RW
— (b4)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
RCS5	时钟输出选择位(注1)	b6 b5 0 0：f2 0 1：f4 1 0：f8 1 1：比较输出	RW
RCS6			RW
— (b7)	什么也指定。写入时，必须写入“0”。 读取时，该值为“0”。		—

注1. 必须在TRECR1寄存器的TOENA位为“0”(禁止时钟输出)时，写RCS5～RCS6位。

图 14.112　输出比较模式时的 TRECSR 寄存器

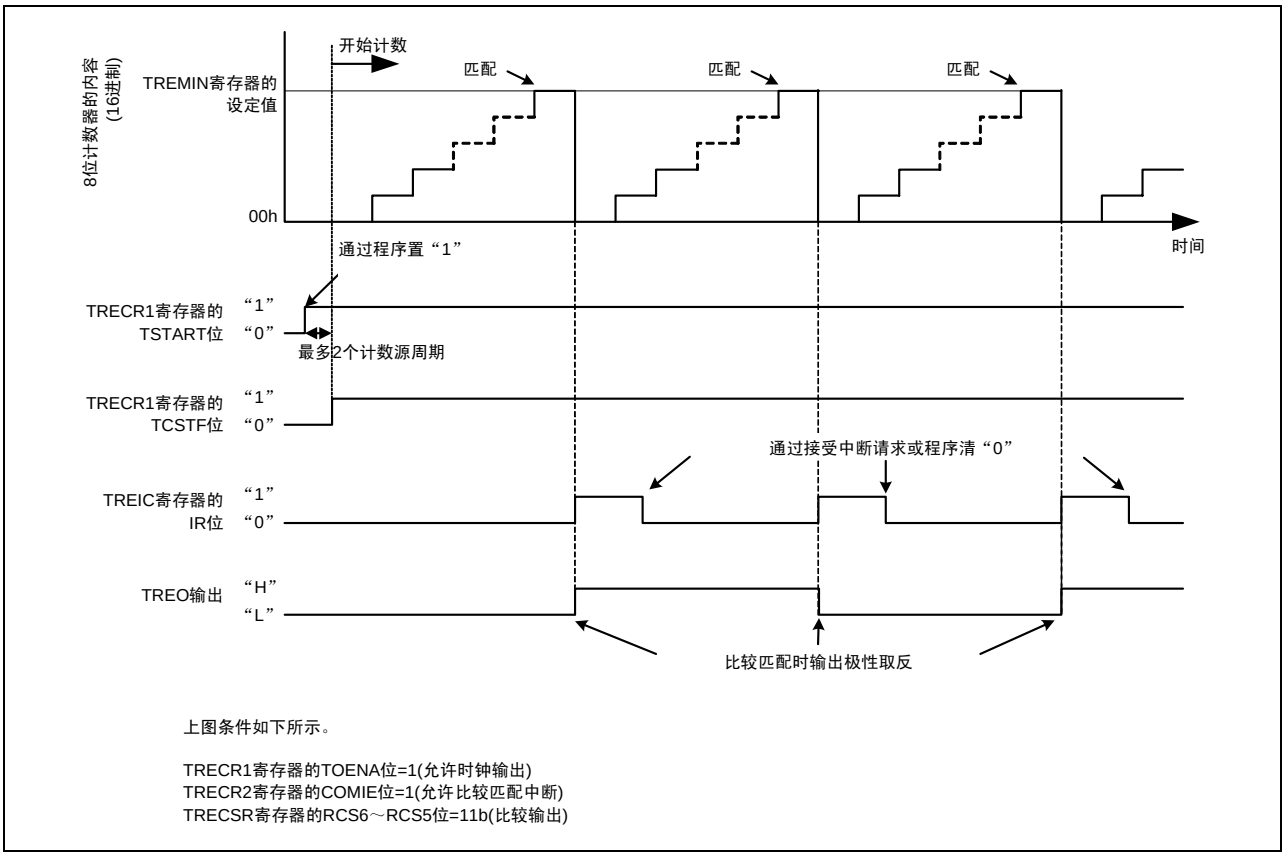


图 14.113　输出比较模式的运行例子

14.3.3　定时器 RE 的使用注意事项

14.3.3.1　开始、停止计数

在定时器 RE 上有指示开始或停止计数的 TSTART 位和显示开始或停止计数的 TCSTF 位。TSTART 位和 TCSTF 位都在寄存器 TRECR1 上。

对 TSTART 位置“1”（开始计数），定时器 RE 开始计数，TCSTF 位变为“1”（开始计数）。从对 TSTART 位置“1”后，到 TCSTF 位变为“1”之前，最多花费计数源的 2 个周期。其间，不要存取 TCSTF 位以外的与定时器 RE 相关的寄存器（注 1）。

同样，如果将 TSTART 位清“0”（停止计数），定时器 RE 就停止计数，TCSTF 位变为“0”（停止计数）。从将 TSTART 位清“0”后，到 TCSTF 位变为“0”之前，最多花费计数源的 2 个周期。其间，不要存取 TCSTF 位以外的与定时器 RE 相关的寄存器。

注1. 与定时器RE相关的寄存器：TRESEC、TREMIN、TREHR、TREWK、TRECR1、TRECR2、TRECSR

14.3.3.2　设定寄存器

在定时器 RE 停止时，必须写入以下的寄存器或位。

- TRESEC、TREMIN、TREHR、TREWK、TRECR2寄存器
- TRECR1寄存器的H12_H24位、PM位、INT位
- TRECSR寄存器的RCS0～RCS3位

定时器RE停止是指TRECR1寄存器的TSTART位和TCSTF位都为“0”（定时器RE停止）的状态。

另外，必须在设定上述寄存器或位的最后设定TRECR2寄存器（定时器RE开始计数之前）。

实时时钟模式时的设定例子如图14.114所示。

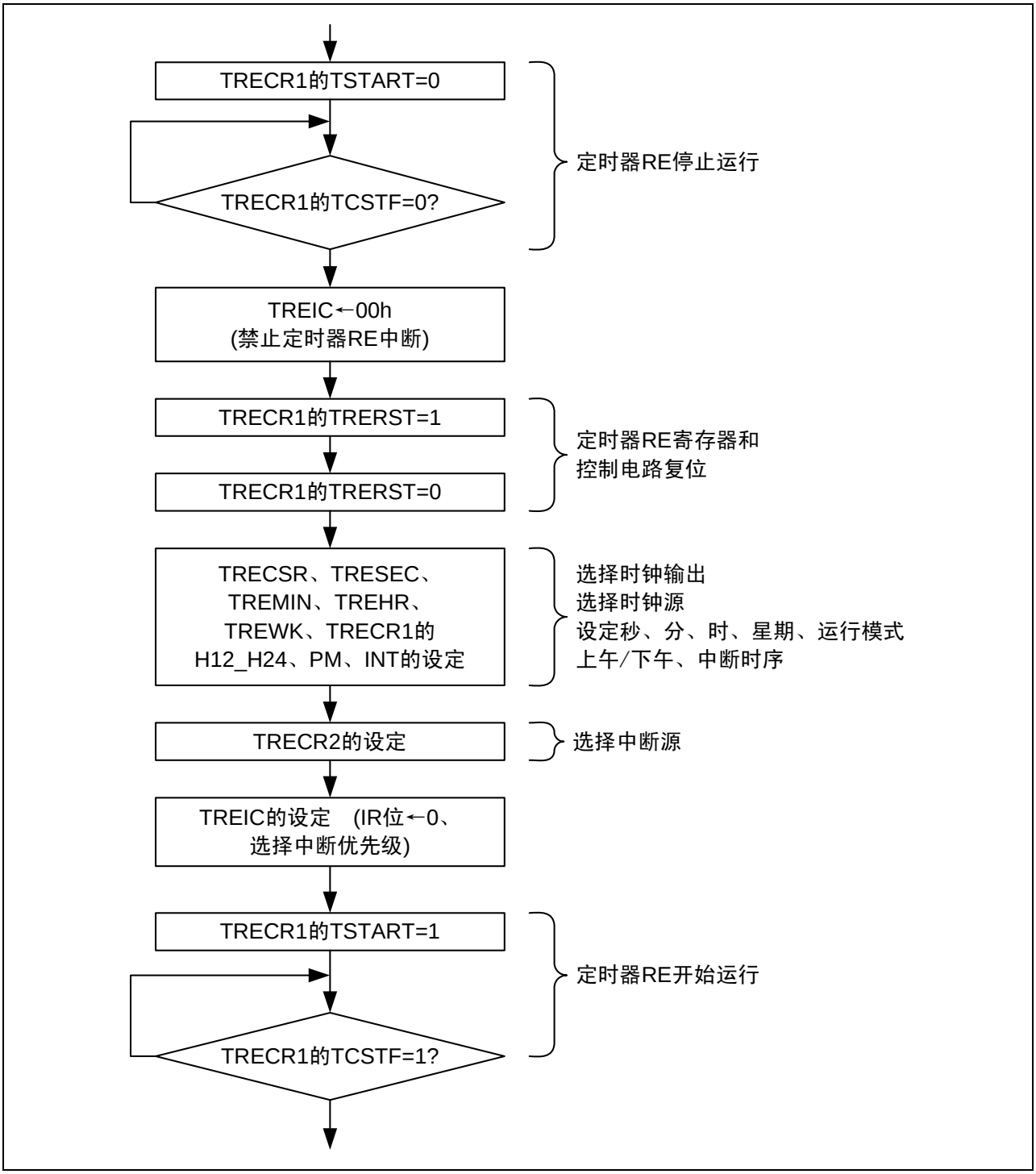


图 14.114　实时时钟模式时的设定例子

14.3.3.3　读取实时时钟模式时间的顺序

在实时时钟模式下，时间数据更新时，必须在 BSY 位为“0”（非数据更新状态）时读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位。

另外，读取多个寄存器时，如果在读取某寄存器后读取其他寄存器前数据被更新，结果会采用错误的数据。避免这种情况的读取顺序的例子如下所示。

- 使用中断法

  在定时器 RE 的中断程序中，读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位的需要的内容。

- 使用程序监视法 1

  用程序监视 TREIC 寄存器的 IR 位，该位为“1”（产生定时器 RE 中断请求）时读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位中读取需要的内容。

- 使用程序监视法 2

（1）监视 BSY 位。

（2）在 BSY 位为“1”后到它变成“0”之前进行监视（BYS 为“1”的时间约为 62.5ms）。

（3）BSY 位为“0”后，读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位中读取需要的内容。

- 两次读取结果相同时采用的方法

（1）从 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位的需要的内容。

（2）读取与（1）相同的寄存器，比较内容。

（3）如果匹配就作为正确值采用。不匹配则反复读取，直到与前一次的值匹配为止。

另外，在读取多个寄存器时，要尽量连续读取。

第15章　串行接口

串行接口由 UART0 和 UART1 二个通道构成。UART0 和 UART1 分别具有产生传送时钟的专用定时器，独立运行。

UARTi（i=0～1）的框图如图 15.1 所示，发送和接收部分的框图如图 15.2 所示。

它们具有时钟同步串行 I/O 模式和时钟异步串行 I/O 模式（UART 模式）2 种模式。

有关 UARTi 的寄存器如图 15.3～图 15.6 所示。

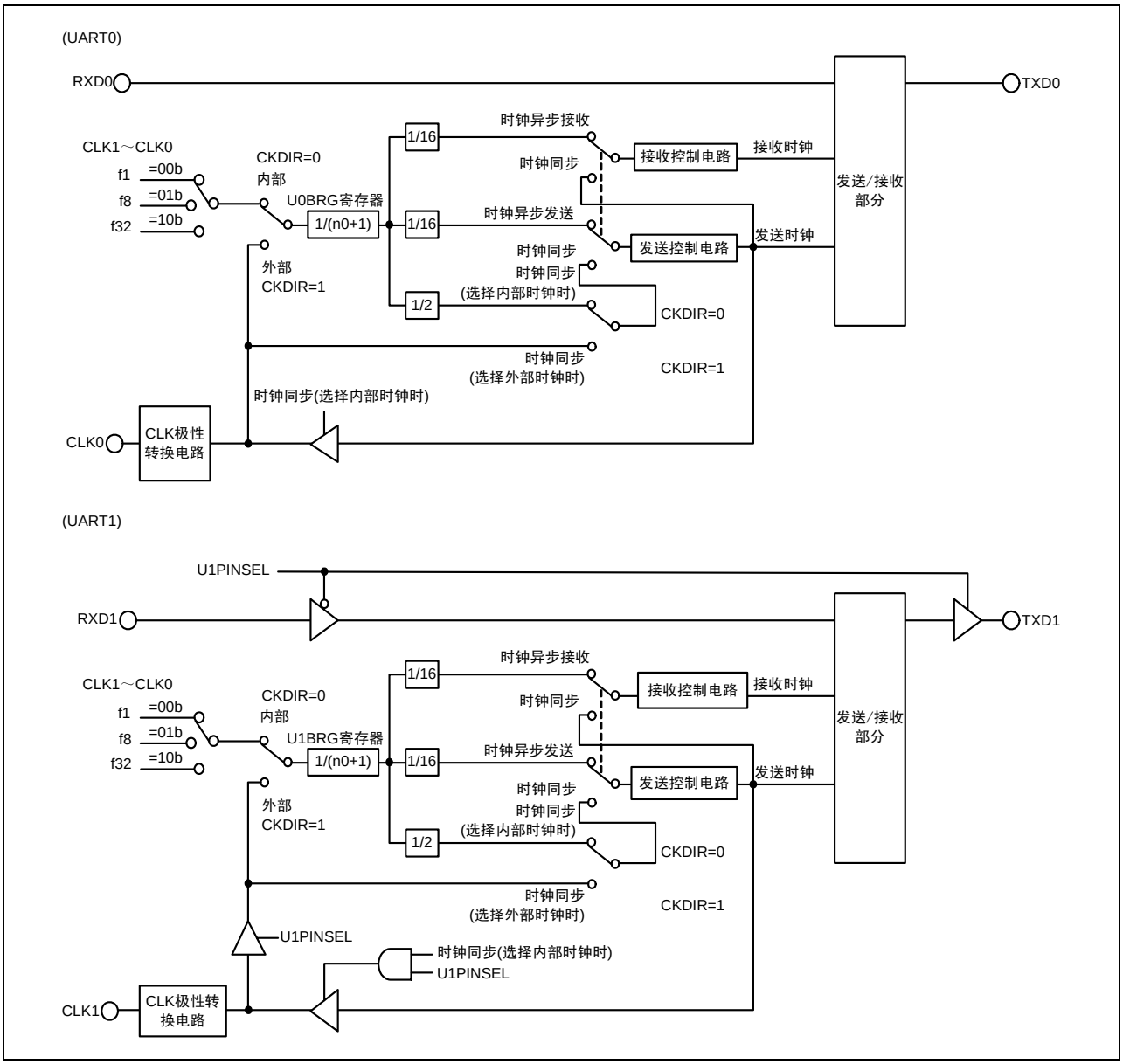


图 15.1　UARTi(i=0～1)框图

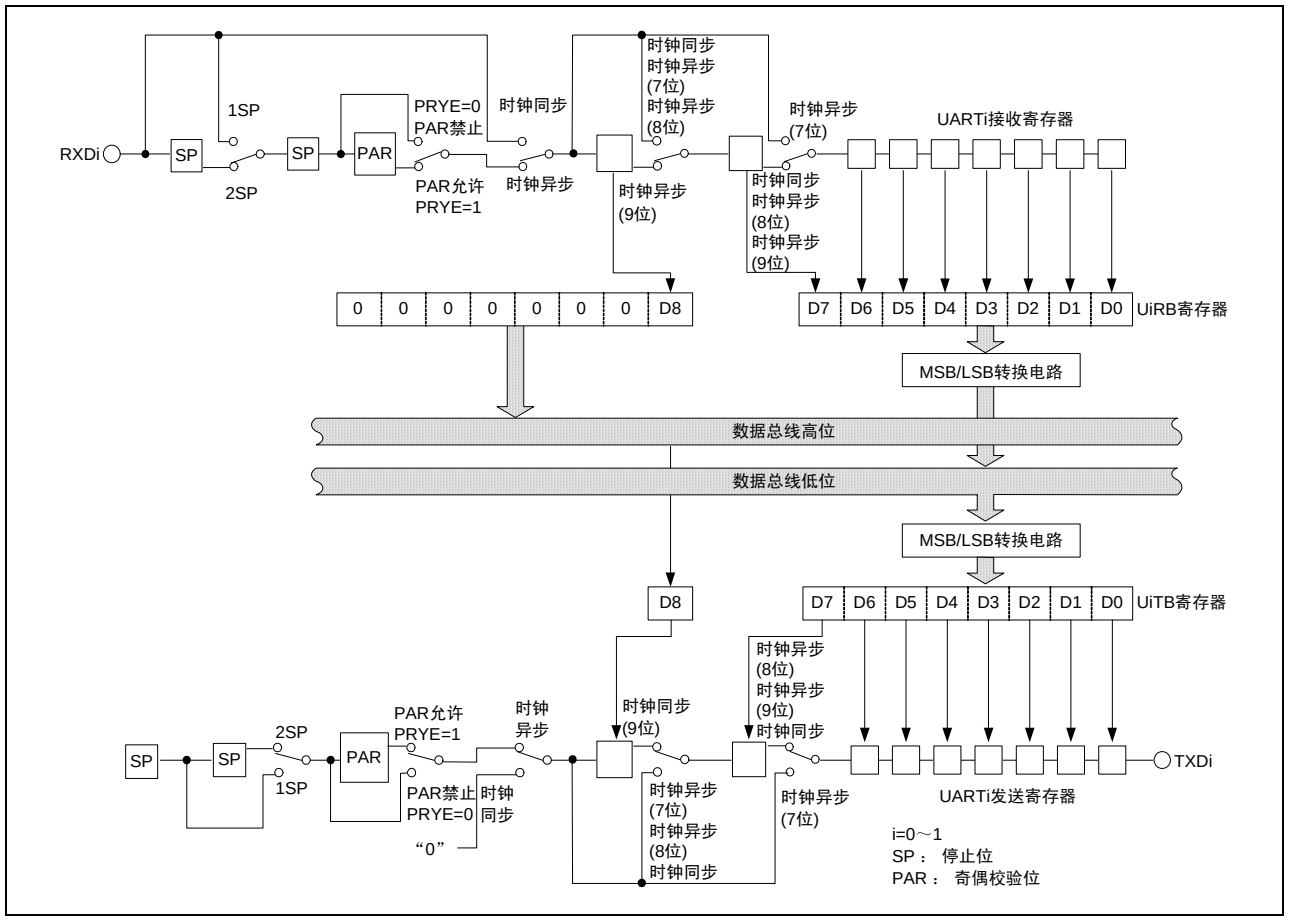
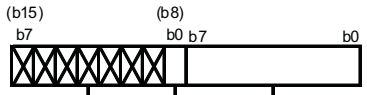


图 15.2　发送和接收部分的框图

UARTi发送缓冲寄存器 (i=0～1)(注1、2)

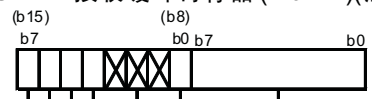


符号	地址	复位后的值
U0TB	地址00A3h-00A2h	不定
U1TB	地址00ABh-00AAh	不定

功能		RW
— (b8-b0)	发送数据	WO
— (b15-b9)	什么也不指定。写入时，必须写入“0”。 读取时，该值不定。	—

注1．传送数据长度为9位时，必须按照高位字节→低位字节的顺序写入。
注2．必须使用MOV指令写入。

UARTi接收缓冲寄存器 (i=0～1)(注1)

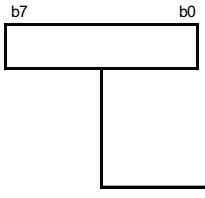


符号	地址	复位后的值
U0RB	地址00A7h-00A6h	不定
U1RB	地址00AFh-00AEh	不定

位符号	位名	功能	RW
— (b7-b0)	—	接收数据(D7～D0)	RO
— (b8)	—	接收数据(D8)	RO
— (b11-b9)	什么也不指定。写入时，必须写入“0”。 读取时，该值为不定。		—
OER	溢出错误标志(注2)	0：无溢出错误 1：产生溢出错误	RO
FER	帧错误标志(注2)	0：无帧错误 1：产生帧错误	RO
PER	奇偶校验错误标志(注2)	0：无奇偶校验错误 1：产生奇偶校验错误	RO
SUM	错误和标志 (注2)	0：无错误 1：产生错误	RO

注1．必须以16位为单位读取UiRB寄存器。
注2．SUM、PER、FER、OER位在对UiMR寄存器的SMD2～SMD0位置“000b”(串行接口无效)时，或将UiC1寄存器的RE位清“0”(禁止接收)时，为“0”(无错误)(SUM位在PER、FER、OER位全部为“0”(无错误)时，为“0”(无错误))。另外，PER、FER位在读取UiRB寄存器的高位字节时为“0”。

UARTi位速率寄存器 (i=0～1)(注1、2、3)



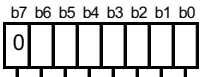
符号	地址	复位后的值
U0BRG	地址00A1h	不定
U1BRG	地址00A9h	不定

功　能	设定范围	RW
设定值为n时，U0BRG对计数源n+1分频	00h～FFh	WO

注1．必须在发送/接收停止时写入。
注2．必须使用MOV指令写入。
注3．必须在设定UiC0寄存器的CLK0～CLK1位后，写入UiBRG寄存器。

图 15.3　U0TB～U1TB、U0RB～U1RB 以及 U0BRG～U1BRG 寄存器

UARTi发送/接收模式寄存器 (i=0～1)



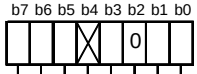
符号	地址	复位后的值
U0MR	地址00A0h	00h
U1MR	地址00A8h	00h

位符号	位名	功能	RW
SMD0	串行I/O模式选择位(注2)	b2 b1 b0 0 0 0：串行接口无效 0 0 1：时钟同步串行I/O模式 1 0 0：UART模式传送数据长度为7位 1 0 1：UART模式传送数据长度为8位 1 1 0：UART模式传送数据长度为9位 上述以外：不要设定	RW
SMD1			RW
SMD2			RW
CKDIR	内/外时钟选择位	0：内部时钟 1：外部时钟(注1)	RW
STPS	停止位长度选择位	0：1个停止位 1：2个停止位	RW
PRY	奇偶校验奇偶性选择位	PRYE=1时有效 0：奇数奇偶校验 1：偶数奇偶校验	RW
PRYE	奇偶校验允许位	0：禁止奇偶校验 1：允许奇偶校验	RW
— (b7)	保留位	必须清“0”	RW

注1．必须将PD1寄存器的PD1_6位清“0”(输入)。
注2．不要对U1MR寄存器的SMD2～SMD0位设定“000b”、“100b”、“101b”、“110b”以外的值。

图 15.4　U0MR～U1MR 寄存器

UARTi发送/接收控制寄存器0(i=0～1)



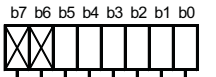
符号	地址	复位后的值
U0C0	地址00A4h	00001000b
U1C0	地址00ACh	00001000b

位符号	位名	功能	RW
CLK0	BRG计数源选择位(注1)	b1 b0 0 0：选择f1 0 1：选择f8 1 0：选择f32 1 1：不要设定	RW
CLK1			RW
— (b2)	保留位	必须清“0”。	RW
TXEPT	发送寄存器空标志	0：发送寄存器有数据 (发送中) 1：发送寄存器无数据 (发送完成)	RO
— (b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。		—
NCH	数据输出选择位	0：TXDi引脚为CMOS输出 1：TXDi引脚为N通道漏极开路输出	RW
CKPOL	CLK极性选择位	0：在传送时钟的下降沿输出发送的数据 在上升沿输入接收的数据 1：在传送时钟的上升沿输出发送的数据 在下降沿输入接收的数据	RW
UFORM	传送格式选择位	0： LSB格式 1： MSB格式	RW

注1．改变BRG计数源时，必须再次设定UiBRG寄存器。

图 15.5　U0C0～U1C0 寄存器

UARTi发送/接收控制寄存器 1(i=0～1)

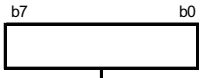


符号	地址	复位后的值
U0C1	地址00A5h	00000010b
U1C1	地址00ADh	00000010b

位符号	位名	功能	RW
TE	发送允许位	0：禁止发送 1：允许发送	RW
TI	发送缓冲器空标志	0：UiTB有数据 1：UiTB无数据	RO
RE	接收允许位	0：禁止接收 1：允许接收	RW
RI	接收完成标志受信完了 (注1)	0：UiRB无数据 1：UiRB有数据	RO
UiIRS	UARTi 发送中断源选择位	0：发送缓冲器为空(TI =1) 1：发送完成(TXEPT=1)	RW
UiRRM	UARTi 连续接收模式允许位 (注2)	0：禁止连续接收模式 1：允许连续接收模式	RW
— (b7-b6)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“0”。		—

注1．RI位在读取UiRB寄存器的高位字节时，为“0”。
注2．UART模式时，将UiRRM位清“0”(禁止连续接收模式)。

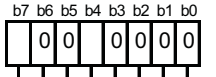
UART1功能选择寄存器



符号	地址	复位后的值
U1SR	地址00F5h	不定

功能	RW
使用UART1时，必须写入0Fh。 UART1可用与时钟同步或时钟异步。 不要设定0Fh以外的值。读取时，该值不定。	WO

端口模式寄存器



符号	地址	复位后的值
PMR	地址00F8h	00h

位符号	位名	功能	RW
— (b3-b0)	保留位	必须清“0”。	—
U1PINSEL	端口CLK1/TXD1/RXD1切换位	0：输入/输出端口P6_5、P6_6、P6_7 1：CLK1、TXD1、RXD1	RW
— (b6-b5)	保留位	必须清“0”。	—
IICSEL	SSU/I^{2}C总线切换位	0：选择SSU功能 1：选择I^{2}C总线接口功能	RW

图 15.6　U0C1～U1C1、U1SR、PMR 寄存器

15.1　时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是用传送时钟进行发送和接收的模式。时钟同步串行 I/O 模式的说明如表 15.1 所示，时钟同步串行 I/O 模式时使用的寄存器和设定值（注 1）如表 15.2 所示。

表 15.1　时钟同步串行 I/O 模式的说明

项目	说明
传送数据格式	• 传送数据长　8 位
传送时钟	• UiMR 寄存器的 CKDIR 位为“0”（内部时钟）：fi/2(n+1) fi=f1、f8、f32　n=UiBRG 寄存器的设定值　00h～FFh • CKDIR 位为“1”（外部时钟）：从 CLKi 引脚输入
发送开始条件	• 发送开始需要以下条件（注 1）： UiC1 寄存器的 TE 位为“1”（允许发送） UiC1 寄存器的 TI 位为“0”（UiTB 寄存器有数据）
接收开始条件	• 接收开始需要以下条件（注 1）： UiC1 寄存器的 RE 位为“1”（允许接收） UiC1 寄存器的 TE 位为“1”（允许发送） UiC1 寄存器的 TI 位为“0”（UiTB 寄存器有数据）
中断请求产生时序	• 在发送时，能选择以下的任何一个条件： - UiIRS 位为“0”（发送缓冲器空）： 从 UiTB 寄存器给 UARTi 发送寄存器传送数据时（在发送开始时） - UiIRS 位为“1”（发送结束）：从 UARTi 发送寄存器，结束数据发送时 • 在接收时 从 UARTi 接收寄存器给 UiRB 寄存器传送数据时（在接收结束时）
错误检测	• 溢出错误（注 2） 在读 UiRB 寄存器前，开始接收下一个数据，在接收下一个数据的第 7 个位时发生
选择功能	• CLK 极性选择 传送数据的输出和输入时序能选择发生在传送时钟的上升沿或者下降沿 • LSB 先和 MSB 先选择 选择是从 bit0 还是从 bit7 开始发送和接收 • 连续接收模式选择 通过读 UiRB 寄存器，同时成为接收允许状态

i=0～1

注 1.　在选择外部时钟的情况下，当 UiC0 寄存器的 CKPOL 位为“0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）时，必须在外部时钟为“H”电平状态下满足条件；当 CKPOL 位为“1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）时，必须在外部时钟为“L”电平状态下满足条件。

注 2.　当发生溢出错误时，UiRB 寄存器的内容不定。另外，SiRIC 寄存器的 IR 位不变化。

表 15.2　时钟同步串行 I/O 模式时使用的寄存器和设定值（注 1）

寄存器	位	功能
UiTB	0～7	设定发送数据
UiRB	0～7	能读取接收数据
	OER	溢出错误标志
UiBRG	0～7	设定位送率
UiMR	SMD2～SMD0	必须设定成“001b”
	CKDIR	选择内部时钟或者外部时钟
UiC0	CLK1～CLK0	选择 UiBRG 寄存器的计数源
	TXEPT	发送寄存器空标志
	NCH	选择 TXDi 引脚的输出形式
	CKPOL	选择传送时钟的极性
	UFORM	选择是 LSB 先还是 MSB 先
UiC1	TE	在允许发送和接收时，必须置“1”
	TI	发送缓冲器空标志
	RE	在允许接收时，必须置“1”
	RI	接收结束标志
	UiIRS	选择 UARTi 发送中断源
	UiRRM	在使用连续接收模式时，必须置“1”

i=0～1

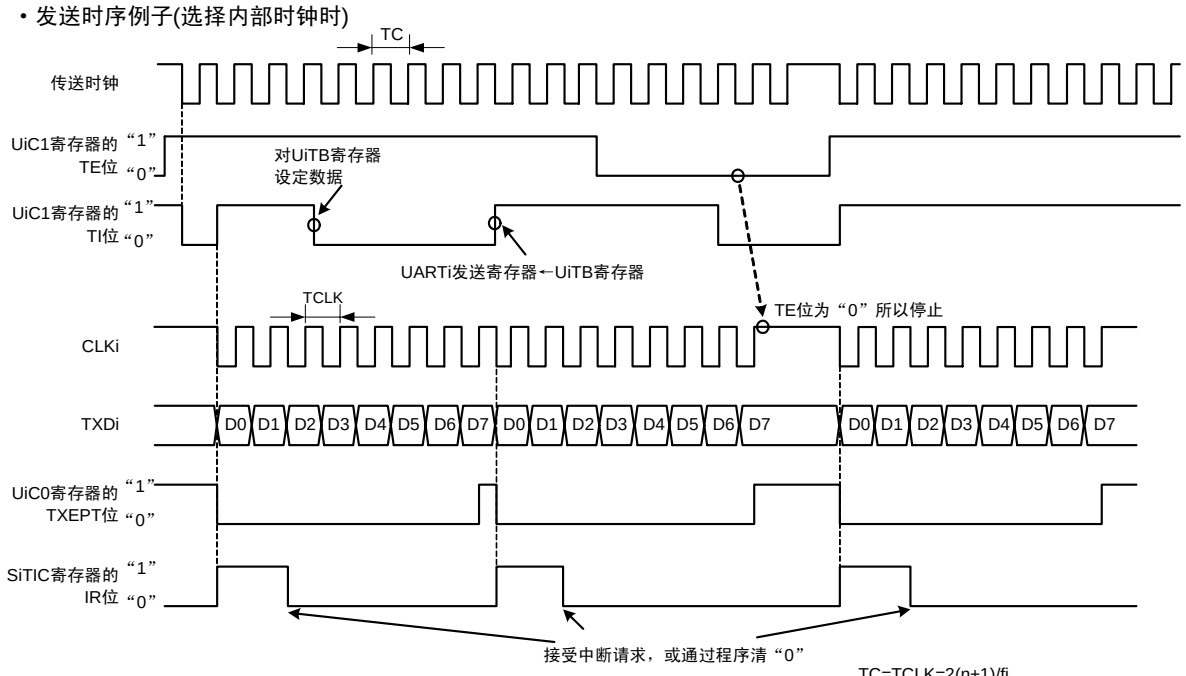
注 1.　对在此表中没有记载的位，在时钟同步串行 I/O 模式时只能写“0”。

时钟同步串行 I/O 模式时的输入/输出引脚功能如表 15.3 所示。

在选择 UARTi(i=0～1)的运行模式后到传送开始为止，TXDi 引脚输出“H”电平（在 NCH 位为“1”（N 沟道漏极开路输出）时，为高阻抗状态）。

表 15.3　时钟同步串行 I/O 模式时的输入/输出引脚功能

引脚名称	功能	选择方法
TXD0（P1_4）	输出串行数据	（在只进行接收时，进行虚设数据的输出）
RXD0（P1_5）	输入串行数据	PD1 寄存器的 PD1_5 位＝0 （在只进行发送时，能将 P1_5 作为输入端口使用）
CLK0（P1_6）	输出传送时钟	U0MR 寄存器的 CKDIR 位＝0
	输入传送时钟	U0MR 寄存器的 CKDIR 位＝1 PD1 寄存器的 PD1_6 位＝0
TXD1（P6_6）	输出串行数据	PMR 寄存器的 U1PINSEL 位=1 （在只进行接收时，进行虚设数据的输出）
RXD1（P6_7）	输入串行数据	PMR 寄存器的 U1PINSEL 位=1 PD6 寄存器的 PD6_7 位=0 （在只进行发送时，能将 P6_7 作为输入端口使用）
CLK1（P6_5）	输出传送时钟	PMR 寄存器的 U1PINSEL 位=1 U1MR 寄存器的 CKDIR 位=0
	输入传送时钟	PMR 寄存器的 U1PINSEL 位=1 PD6 寄存器的 PD6_5 位=0 U1MR 寄存器的 CKDIR 位=1



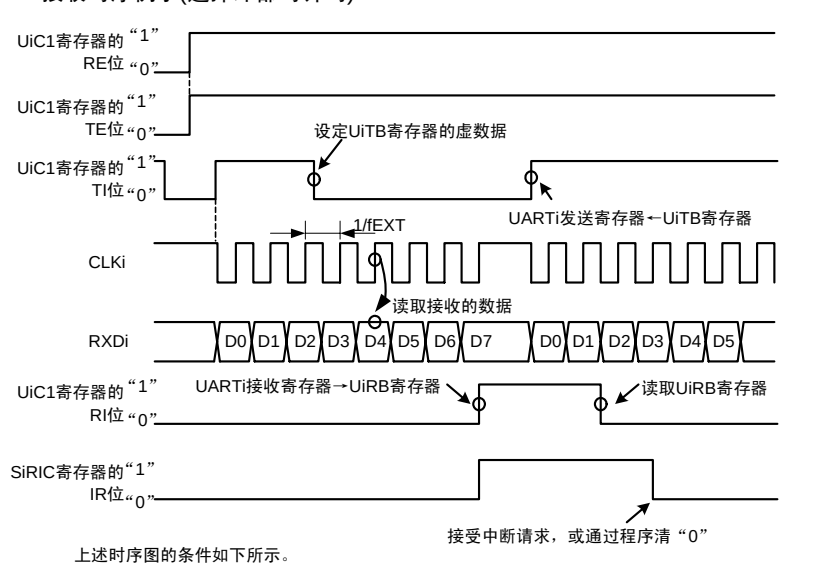


图 15.7　时钟同步串行 I/O 模式时的发送和接收时序例子

15.1.1　极性选择功能

传送时钟的极性如图 15.8 所示。能通过 UiC0 寄存器(i=0～1)的 CKPOL 位，选择传送时钟的极性。

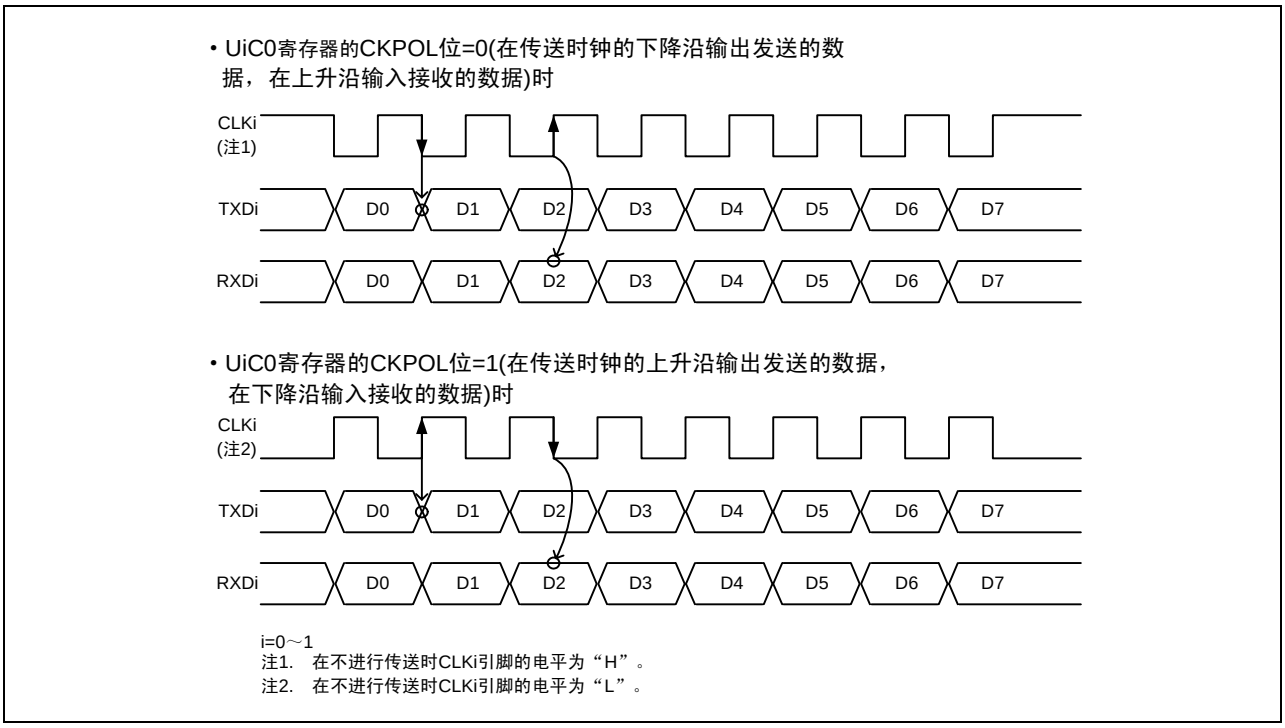


图 15.8　传送时钟的极性

15.1.2　LSB 先发送或者 MSB 先发送的选择

传送格式如图 15.9 所示。能通过 UiC0 寄存器(i=0～1)的 UFORM 位选择传送格式。

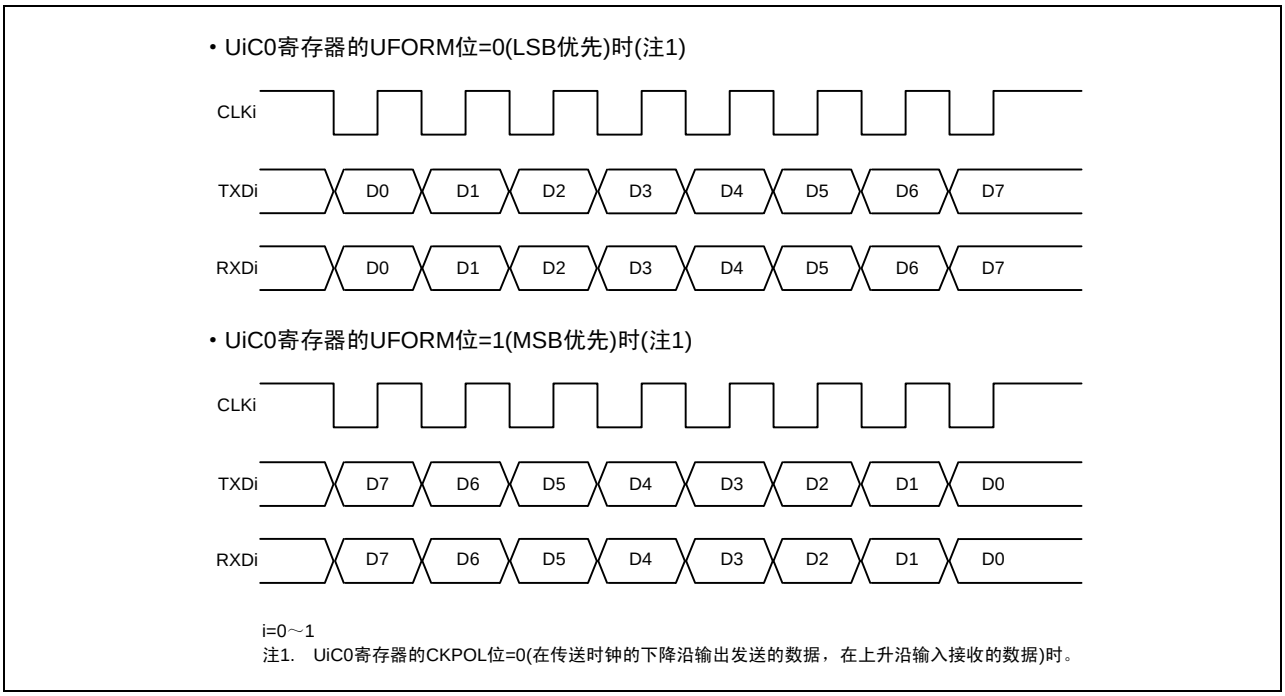


图 15.9　传送格式

15.1.3　连续接收模式

通过将 UiC1 寄存器(i=0～1)的 UiRRM 位设定为“1”（允许连续接收模式），成为连续接收模式。在连续接收模式，通过读 UiRB 寄存器，UiC1 寄存器的 TI 位变为“0”（UiTB 有数据）。在 UiRRM 位为“1”时，不能通过程序给 UiTB 寄存器写虚设数据。

15.2　时钟异步串行 I/O（UART）模式

时钟异步串行 I/O 模式是在设定任意位速率和传送数据格式后进行发送和接收的模式。

时钟异步串行 I/O 模式的说明如**表 15.4** 所示，UART 模式时的使用寄存器和设定值如**表 15.5** 所示。

表 15.4　时钟异步串行 I/O 模式的说明

项目	说明	
传送数据格式	• 字符位(传送数据) • 起始位 • 奇偶校验位 • 停止位	能选择 7 位、8 位、9 位 1 位 能选择奇数、偶数或者无校验 能选择 1 位、2 位
传送时钟	• UiMR 寄存器的 CKDIR 位为“0”（内部时钟）：fj/(16(n+1)) fj=f1、f8、f32　n=UiBRG 寄存器的设定值　00h～FFh • CKDIR 位为“1”（外部时钟）：fEXT/(16(n+1)) fEXT 为 CLKi 引脚的输入　n=UiBRG 寄存器的设定值　00h～FFh	
发送开始条件	• 发送开始需要以下条件： UiC1 寄存器的 TE 位为“1”（允许发送） UiC1 寄存器的 TI 位为“0”（UiTB 寄存器有数据）	
接收开始条件	• 接收开始需要以下条件： UiC1 寄存器的 RE 位为“1”（允许接收） 检测到起始位	
中断请求发生时序	• 在发送时，能选择以下的任何一个条件： - UiIRS 位为“0”（发送缓冲器空）： 从 UiTB 寄存器给 UARTi 传送寄存器发送数据时（在发送开始时） - UiIRS 位为“1”（发送结束）： 从 UARTi 发送寄存器，结束数据发送时 • 在接收时 - 从 UARTi 接收寄存器给 UiRB 寄存器传送数据时（在接收结束时）	
错误检测	• 溢出错误（注 1） • 帧错误 • 奇偶校验错误 • 错误和标志	在读 UiRB 寄存器前，开始接收下一个数据，在接收下一个数据的最后停止位的前一位时发生 在未检测到设定的停止位个数时发生 当允许奇偶校验时，在奇偶校验位和字符位中的“1”的个数不等于设定的个数时发生 在发生溢出错误、帧错误或者奇偶校验错误时为“1”

i=0～1

注 1.　当溢出错误发生时，UiRB 寄存器的内容不定。另外，SiRIC 寄存器的 IR 位不变化。

表 15.5　UART 模式时使用的寄存器和设定值

寄存器	位	功能
UiTB	0～8	设定发送数据（注 1）
UiRB	0～8	能读取接收数据（注 1）
	OER、FER、PER、SUM	错误标志
UiBRG	0～7	设定位速率
UiMR	SMD2～SMD0	在传送数据为 7 位时，设定“100b”。 在传送数据为 8 位时，设定“101b”。 在传送数据为 9 位时，设定“110b”。
	CKDIR	选择内部时钟或者外部时钟。
	STPS	选择停止位。
	PRY、PRYE	选择有无奇偶校验、偶数或者奇数。
UiC0	CLK0～CLK1	选择 UiBRG 寄存器的计数源。
	TXEPT	发送寄存器空标志
	NCH	选择 TXDi 引脚的输出形式。
	CKPOL	必须清“0”。
	UFORM	在传送数据长为 8 位时，能选择是 LSB 先还是 MSB 先。 在传送数据长为 7 位或者 9 位时，必须清“0”。
UiC1	TE	在允许发送时，必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时，必须置“1”。
	RI	接收结束标志
	UiIRS	选择 UARTi 发送中断源。
	UiRRM	必须清“0”。

i=0～1

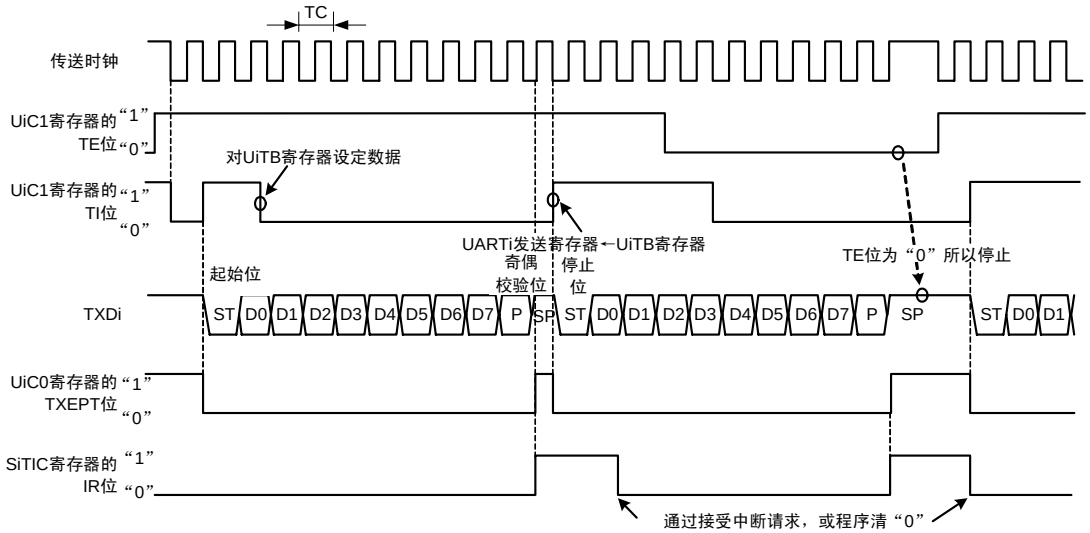
注 1.　使用的位为：当传送数据长为 7 位时，bit0～6；当传送数据长为 8 位时，bit0～7；传送数据长为 9 位时，bit0～8

UART 模式时的输入/输出引脚功能如表 15.6 所示。另外，在选择 UARTi(i=0～1)的运行模式后到传送开始为止，TXDi 引脚输出“H”电平（在 NCH 位为“1”（N 沟道漏极开路输出）时，为高阻抗状态）。

表 15.6　UART 模式时的输入/输出引脚功能

引脚名称	功能	选择方法
TXD0（P1_4）	输出串行数据	（在只进行接收时，不能作为端口使用）
RXD0（P1_5）	输入串行数据	PD1 寄存器的 PD1_5 位=0 （在只进行发送时，能将 P1_5 作为输入端口使用）
CLK0（P1_6）	可编程输入/输出端口	U0MR 寄存器的 CKDIR 位=0
	输入传送时钟	U0MR 寄存器的 CKDIR 位=1 PD1 寄存器的 PD1_6 位=0
TXD1（P6_6）	输出串行数据	PMR 寄存器的 U1PINSEL 位=1 （在只进行接收时，不能作为端口使用）
RXD1（P6_7）	输入串行数据	PMR 寄存器的 U1PINSEL 位=1 PD6 寄存器的 PD6_7 位=0 （在只进行发送时 P6_7 可作为输入端口使用）
CLK1（P6_5）	可编程输入/输出端口	U1MR 寄存器的 CKDIR 位=0
	输入传送时钟	PMR 寄存器的 U1PINSEL 位=1 PD6 寄存器的 PD6_5 位=0 U1MR 寄存器的 CKDIR 位=1

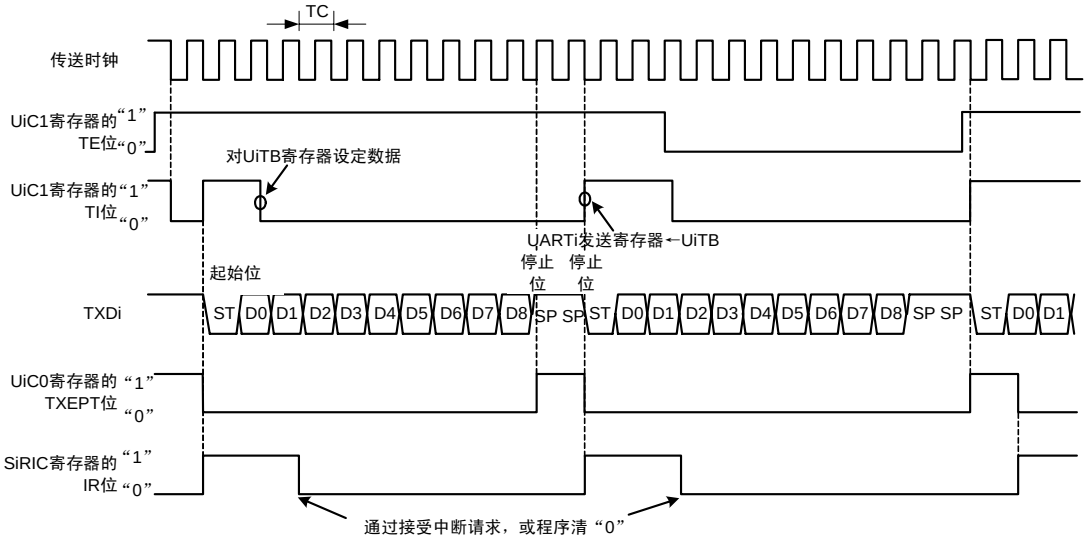
• 传送数据长度为8位时的发送时序例子(允许奇偶校验，1个停止位)



上述时序图条件如下所示。
- UiMR寄存器的PRYE位=1 (允许奇偶校验)
- UiMR寄存器的STPS位=0 (1停止位)
- UiC1寄存器的UiIRS位=1 (发送完成时产生中断请求)

TC=16(n+1)/fj或16(n+1)/fEXT
fj：UiBRG的计数源的频率(f1、f8、f32)
fEXT：UiBRG的计数源的频率(外部时钟)
n：对UiBRG设定的值
i=0～1

• 传送数据长度为9位时的传送时序例子(禁止奇偶校验，2个停止位)



上述时序图条件如下所示。
- UiMR寄存器的PRYE位=0 (禁止奇偶校验)
- UiMR寄存器的STPS位=1 (2个停止位)
- UiC1寄存器的UiIRS位=0 (等发送缓冲器为空时产生中断请求)

TC=16(n+1)/fj或16(n+1)/fEXT
fj：UiBRG的计数源的频率(f1、f8、f32)
fEXT：UiBRG的计数源的频率(外部时钟)
n：对UiBRG设定的值
i=0～1

图 15.10　UART 模式时的发送时序

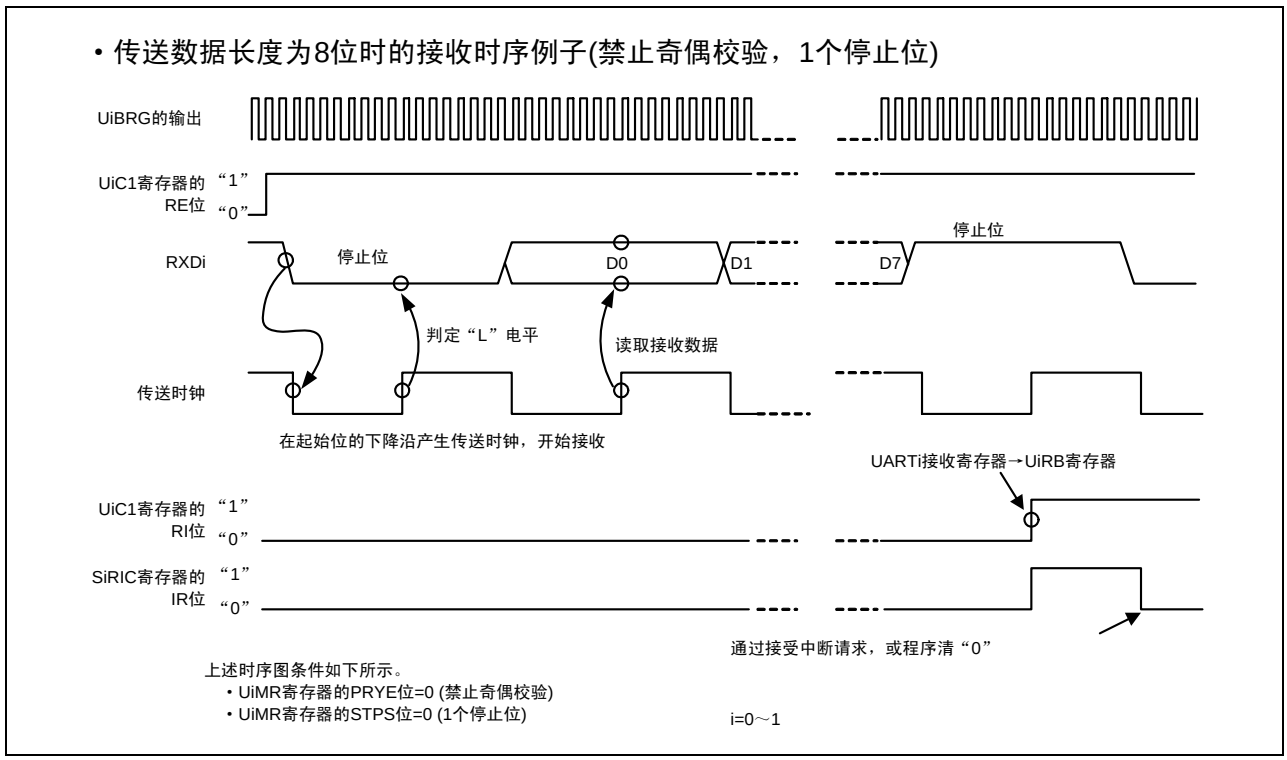


图 15.11　UART 模式时的接收时序例子

15.2.1　位速率

在 UART 模式，由 UiBRG 寄存器（i=0～1）分频的频率的 16 分频为位速率。

＜UART模式＞

・选择内部时钟时

$$\text{UiBRG寄存器的设定值} = \frac{\text{fj}}{\text{位速率}\times 16} - 1$$

fj：UiBRG寄存器的计数源频率(f1、f8、f32)

・选择外部时钟时

$$\text{UiBRG寄存器的设定值} = \frac{\text{fEXT}}{\text{位速率}\times 16} - 1$$

fEXT：UiBRG寄存器的计数源频率（外部时钟）

i=0～1

图 15.12　UiBRG 寄存器（i=0～1）的设定值的计算式

表 15.7　UART 模式时的位速率设定例（选择内部时钟时）

位速率 (bps)	BRG的计数源	系统时钟=20MHz			系统时钟=8MHz		
		BRG的设定值	实际时间(bps)	误差(%)	BRG的设定值	实际时间(bps)	误差(%)
1200	f8	129 (81h)	1201.92	0.16	51 (33h)	1201.92	0.16
2400	f8	64 (40h)	2403.85	0.16	25 (19h)	2403.85	0.16
4800	f8	32 (20h)	4734.85	−1.36	12 (0Ch)	4807.69	0.16
9600	f1	129 (81h)	9615.38	0.16	51 (33h)	9615.38	0.16
14400	f1	86 (56h)	14367.82	−0.22	34 (22h)	14285.71	−0.79
19200	f1	64 (40h)	19230.77	0.16	25 (19h)	19230.77	0.16
28800	f1	42 (2Ah)	29069.77	0.94	16 (10h)	29411.76	2.12
31250	f1	39 (27h)	31250.00	0.00	15 (0Fh)	31250.00	0.00
38400	f1	32 (20h)	37878.79	−1.36	12 (0Ch)	38461.54	0.16
51200	f1	23 (17h)	52083.33	1.73	9 (09h)	50000.00	−2.34

15.3　串行接口的使用注意事项

• 与时钟同步串行 I/O 模式和时钟异步串行 I/O 模式无关，在读取 UiRB(i=0～1)寄存器时，必须以 16 位单位进行。
在读取 UiRB 寄存器的高位字节时，UiRB 寄存器的 PER、FER 位和 UiC1 寄存器的 RI 位变为“0”。

＜读取接收缓冲寄存器的程序例子＞

```
MOV.W    00A6H, R0        ；读取 U0RB 寄存器
```

• 在传送数据位长为 9 位的时钟异步串行 I/O 模式中写 UiTB 寄存器时，必须以 8 位单位按高位字节→低位字节的顺序进行。

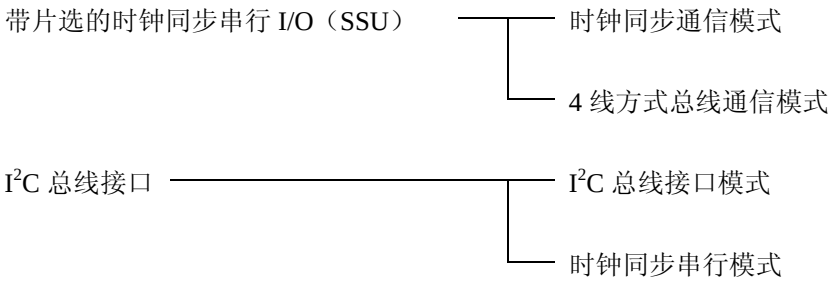
＜给发送缓冲寄存器写数据的程序例子＞

```
MOV.B    #XXH, 00A3H    ；写 U0TB 寄存器的高位字节
MOV.B    #XXH, 00A2H    ；写 U0TB 寄存器的低位字节
```

第16章　时钟同步串行接口

时钟同步串行接口的结构如下：

时钟同步串行接口



时钟同步串行接口使用地址 00B8h～00BFh 的寄存器，即使是相同的地址，寄存器及位的名称、符号和功能也因模式而不同，详细内容参照各功能的寄存器图。

另外，时钟同步通信模式和时钟同步串行模式的不同是传送时钟的选择、时钟输出格式和数据输出格式的选择等。

16.1　模式的选择

时钟同步串行接口有 4 种模式。

有关模式的选择位如表 16.1 所示，各模式的详细内容请参照“16.2　带片选的时钟同步串行 I/O（SSU）”以后的内容。

表 16.1　模式的选择

PMR寄存器的IICSEL位	地址00B8h的bit7（ICCR1寄存器的ICE位）	地址00BDh的bit0（SSMR2寄存器的SSUMS位、SAR寄存器的FS位）	功能名	模式
0	0	0	带片选的时钟同步串行I/O	时钟同步通信模式
0	0	1		4线方式总线通信模式
1	1	0	I^2C总线接口	I^2C总线接口模式
1	1	1		时钟同步串行模式

16.2　带片选的时钟同步串行 I/O（SSU）

带片选的时钟同步串行 I/O 可进行时钟同步的串行数据通信。带片选的时钟同步串行 I/O 的规格如表 16.2、带片选的时钟同步串行 I/O 的框图如图 16.1 所示。

带片选的时钟同步串行 I/O 的相关寄存器如图 16.2～图 16.9 所示。

表 16.2　带片选的时钟同步串行 I/O 的规格

项　目	规　格
传送数据格式	• 传送数据长度　8位 发送部和接收部为缓冲结构，所以可进行串行数据的连续发送和连续接收
运行模式	• 时钟同步通信模式 • 4线方式总线通信模式（包含双向通信模式）
主器件/从属器件	可选择
输入/输出引脚	SSCK（输入/输出）：时钟输入/输出引脚 SSI（输入/输出）：数据输入/输出引脚 SSO（输入/输出）：数据输入/输出引脚 $\overline{SCS}$（输入/输出）：片选输入/输出引脚
传送时钟	• 当SSCRH寄存器的MSS位是“0”（作为从属器件运行）时，为外部时钟（从SSCK引脚输入） • 当SSCRH寄存器的MSS位是“1”（作为主器件运行）时，为内部时钟（能从f1/256、f1/128、f1/64、f1/32、f1/16、f1/8、f1/4中选择，从SSCK引脚输出） • 能选择时钟极性和相位
接收错误的检测	• 检测溢出错误 表示在接收时发生溢出错误并异常结束。在SSSR寄存器的RDRF位为“1”（SSRDR寄存器中有数据）的状态下结束下一个串行数据的接收时，ORER位为“1”
多主器件错误的检测	• 检测冲突错误 在SSMR2寄存器的SSUMS位为“1”（4线方式总线通信模式）并且SSCRH寄存器的MSS位为“1”（作为主器件运行）的状态下开始串行通信时，如果$\overline{SCS}$引脚的输入电平为“L”，SSSR寄存器的CE位就为“1”。 在SSMR2寄存器的SSUMS位为“1”（4线方式总线通信模式）并且SSCRH寄存器的MSS位为“0”（作为从属器件运行）的状态下，如果在传送中途$\overline{SCS}$引脚的输入电平从“L”变为“H”，SSSR寄存器的CE位就为“1”。
中断请求	5种（发送结束、发送数据空、接收数据满、溢出错误和冲突错误）（注1）
选择功能	• 数据传送方向 选择MSB先或者LSB先 • SSCK时钟极性 选择时钟停止时的电平为“L”或者“H” • SSCK时钟相位 选择数据变化和取数据的边沿

注1. 在中断向量表中只有1个带片选的时钟同步串行I/O的中断向量。

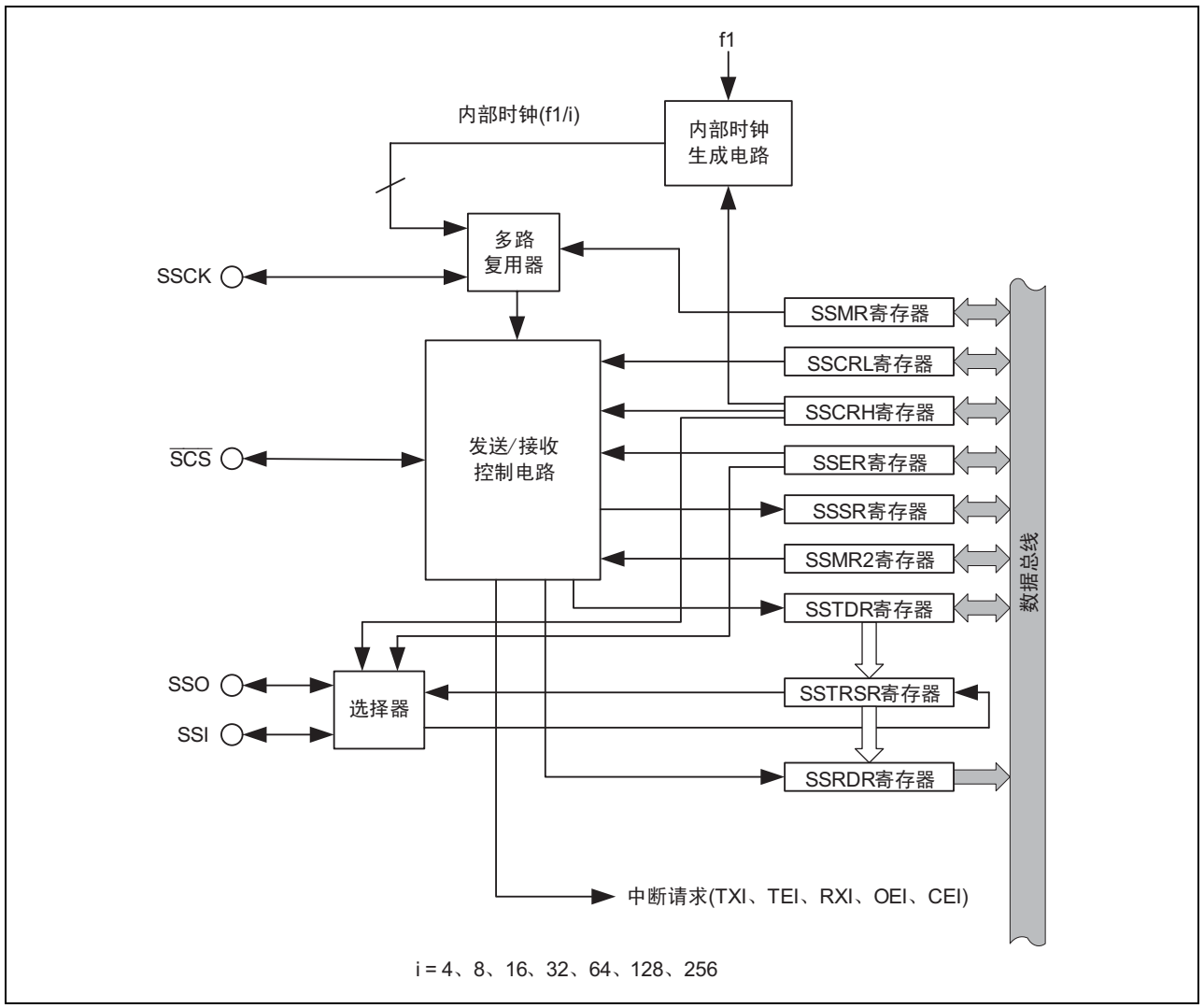


图 16.1　带片选的时钟同步串行 I/O 的框图

SS控制寄存器H(注4)



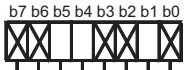
符号	地址	复位后的值
SSCRH	地址00B8h	00h

位符号	位名	功能	RW
CKS0	传送时钟速率选择位(注1)	b2 b1 b0 0 0 0：f1/256 0 0 1：f1/128 0 1 0：f1/64 0 1 1：f1/32 1 0 0：f1/16 1 0 1：f1/8 1 1 0：f1/4 1 1 1：不能设定	RW
CKS1			RW
CKS2			RW
— (b4-b3)	什么也不指定。只能写“0”，读时值为“0”。		—
MSS	主/从属器件选择位(注2)	0：作为从属器件运行 1：作为主器件运行	RW
RSSTP	接收单停止位(注3)	0：在接收1字节数据后还继续接收运行 1：在接收1字节数据后结束接收运行	RW
— (b7)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．在选择内部时钟时，使用被设定的时钟。
注2．在MSS位为“1”(作为主器件运行)时，SSCK管脚为传送时钟输出管脚。
　　如果SSSR寄存器的CE位为“1”(发生冲突错误)，MSS位就为“0”(作为从属器件运行)。
注3．在MSS位为“0”(作为从属器件运行)时，RSSTP位无效。
注4．有关带片选的时钟同步串行I/O相关寄存器的存取，请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

图 16.2　SSCRH 寄存器

SS控制寄存器L(注4)



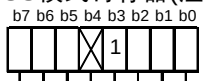
符号	地址	复位后的值
SSCRL	地址00B9h	01111101b

位符号	位名	功能	RW
— (b0)	什么也不指定。只能写“0”，读时值为“1”。		—
SRES	带片选的时钟同步串行I/O控制部复位位	如果此位置“1”，就初始化带片选的时钟同步串行I/O控制部和SSTRSR寄存器。 保持带片选的时钟同步串行I/O内部寄存器(注1)的值。	RW
— (b3-b2)	什么也不指定。只能写“0”，读时值为“1”。		—
SOLP	SOL写保护位(注2)	如果此位清“0”，就能通过SOL位更改输出电平。 即使置“1”也无效。读时值为“1”。	RW
SOL	串行数据输出值设定位	读时 0：串行数据输出为“L”电平 1：串行数据输出为“H”电平 写时(注2、3) 0：串行数据输出后的数据输出为“L”电平 1：串行数据输出后的数据输出为“H”电平	RW
— (b6)	什么也不指定。只能写“0”，读时值为“1”。		—
— (b7)	什么也不指定。只能写“0”，读时值为“0”。		—

注1．为SSCRH、SSCRL、SSMR、SSER、SSSR、SSMR2、SSTDR、SSRDR的各寄存器。
注2．如果在发送前或者发送后写SOL位，就能更改串行数据输出后的数据输出。在写SOL位时，必须在使SOLP位=0后用MOV指令写SOLP位和SOL位。
注3．不能在数据传送中写SOL位。
注4．有关带片选的时钟同步串行I/O相关寄存器的存取，请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

图 16.3　SSCRL 寄存器

SS模式寄存器(注2)

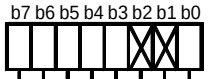


符号 SSMR	地址 地址00BAh	复位后的值 00011000b	
位符号	位名	功能	RW
BC0	位计数2～0	b2 b1 b0 0 0 0：剩8位 0 0 1：剩1位 0 1 0：剩2位 0 1 1：剩3位 1 0 0：剩4位 1 0 1：剩5位 1 1 0：剩6位 1 1 1：剩7位	RO
BC1			RO
BC2			RO
— (b3)	保留位	必须值“1”。 读取时，该值为“1”。	RW
— (b4)	什么也不指定。写入时，必须写入“0”。 读取时，该值为“1”。		—
CPHS	SSCK时钟极性选择位 (注1)	0：在奇数沿数据变化 (在偶数沿取数据) 1：在偶数沿数据变化 (在奇数沿取数据)	RW
CPOS	SSCK时钟相位选择位 (注1)	0：时钟停止时为“H” 1：时钟停止时为“L”	RW
MLS	MSB先/LSB先选择位	0：进行MSB先的数据传送 1：进行LSB先的数据传送	RW

注1．关于CPHS、CPOS位的设定请参照“16.2.1.1　传送时钟的极性、相位和数据关系”。
注2．带片选的时钟同步串行I/O相关寄存器的存取的请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

图 16.4　SSMR 寄存器

SS允许寄存器(注1)



符号	地址	复位后的值
SSER	地址00BBh	00h

位符号	位名	功能	RW
CEIE	冲突错误中断允许位	0：禁止冲突错误中断请求 1：允许冲突错误中断请求	RW
— (b2-b1)	什么也不指定。只能写“0”，读时值为“0”。		—
RE	接收允许位	0：接收禁止 1：接收允许	RW
TE	发送允许位	0：发送禁止 1：发送允许	RW
RIE	接收中断允许位	0：禁止接收数据满和溢出错误中断请求 1：允许接收数据满和溢出错误中断请求	RW
TEIE	发送结束中断允许位	0：禁止发送结束中断请求 1：允许发送结束中断请求	RW
TIE	发送中断允许位	0：禁止发送数据空中断请求 1：允许发送数据空中断请求	RW

注1．有关带片选的时钟同步串行I/O相关寄存器的存取，请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

图 16.5　SSER 寄存器

SS状态寄存器(注7)



符号	地址	复位后的值
SSSR	地址00BCh	00h

位符号	位名	功能	RW
CE	冲突错误标志(注1)	0：没发生冲突错误 1：发生冲突错误(注2)	RW
— (b1)	什么也不指定。只能写“0”，读时值为“0”。		—
ORER	溢出错误标志(注1)	0：没发生溢出错误 1：发生溢出错误(注3)	RW
— (b4-b3)	什么也不指定。只能写“0”，读时值为“0”。		—
RDRF	接收数据寄存器满(注1、4)	0：SSRDR寄存器中没有数据 1：SSRDR寄存器中有数据	RW
TEND	发送结束(注1、5)	0：在进行发送数据最后位的发送时，TDRE位为“0” 1：在进行发送数据最后位的发送时，TDRE位为“1”	RW
TDRE	发送数据空(注1、5、6)	0：没有从SSTDR寄存器数据传送给SSTRSR寄存器 1：从SSTDR寄存器传送了数据给SSTRSR寄存器	RW

注1．对CE、ORER、RDRF、TEND、TDRE位的写“1”无效。在将这些位清“0”时，必须在读取“1”后写“0”。
注2．在SSMR2寄存器的SSUMS位为“1”(4线方式总线通信模式)并且SSCRH寄存器的MSS位为“1”(作为主器件运行)的状态下开始串行通信时，如果$\overline{SCS}$管脚输入电平为“L”，CE位就为“1”。
SSMR2寄存器的SSUMS位为“1”(4线方式总线通信模式)并且SSCRH寄存器的MSS位为“0”(作为从属器件运行)的状态下，如果在传送中途$\overline{SCS}$管脚输入电平从“L”变为“H”，CE位就为“1”。
注3．表示在接收时发生溢出错误并异常结束。在RDRF位为“1”(SSRDR寄存器中有数据)的状态下结束下一个串行数据的接收时，ORER位为“1”。
在ORER位变为“1”(发生溢出错误)后、在“1”的状态下不能接收。另外，在MSS位为“1”(作为主器件运行)的状态下，也不能发送。
注4．在从SSRDR寄存器读取数据时，RDRF位变为“0”。
注5．在对SSTDR寄存器写数据时，TEND和TDRE位变为“0”。
注6．在将SSER寄存器的TE位置“1”(允许发送)时，TDRE位变为“1”。
注7．有关带片选的时钟同步串行I/O相关寄存器的存取，请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

图 16.6　SSSR 寄存器

SS模式寄存器2(注5)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
SSMR2	地址00BDh	00h

位符号	位名	功能	RW
SSUMS	带片选的时钟同步串行I/O模式选择位(注1)	0：时钟同步通信模式 1：4线方式总线通信模式	RW
CSOS	$\overline{SCS}$管脚漏极开路输出选择位	0：CMOS输出 1：N沟道漏极开路输出	RW
SOOS	串行数据漏极开路输出选择位(注1)	0：CMOS输出 1：N沟道漏极开路输出	RW
SCKOS	SSCK管脚漏极开路输出选择位	0：CMOS输出 1：N沟道漏极开路输出	RW
CSS0	$\overline{SCS}$管脚选择位(注2)	b5 b4 0 0：用作端口 0 1：用作$\overline{SCS}$输入管脚 1 0：用作$\overline{SCS}$输出管脚(注3) 1 1：用作$\overline{SCS}$输出管脚(注3)	RW
CSS1			RW
SCKS	SSCK管脚选择位	0：用作端口 1：用作串行时钟管脚	RW
BIDE	双向模式允许位(注1、4)	0：标准模式(使用2个管脚，进行数据输入和数据输出的通信) 1：双向模式(使用1个管脚，进行数据输入和数据输出的通信)	RW

注1．有关数据输入/输出管脚的组合，请参照“16.2.2.1　数据输入/输出管脚和SS移位寄存器的关系”。
注2．在SSUMS位为“0”(时钟同步通信模式)时，与CSS0、CSS1位的内容无关，$\overline{SCS}$管脚用作端口。
注3．在传送开始前，用作$\overline{SCS}$输入管脚。
注4．在SSUMS位为“0”(时钟同步通信模式)时，BIDE位无效。
注5．有关带片选的时钟同步串行I/O相关寄存器的存取，请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

图 16.7　SSMR2 寄存器

SS发送数据寄存器 (注1)

b7	b6	b5	b4	b3	b2	b1	b0

符号	地址	复位后的值
SSTDR	地址00BEh	FFh

功能	RW
保存发送数据。 如果检测到SSTRSR寄存器为空，被保存的发送数据传送到SSTRSR寄存器，开始发送。 如果在从SSTRSR寄存器发送数据中，给SSTDR寄存器写入下一个发送数据，则能连续发送。 SSMR寄存器的MLS位为“1”(LSB先的数据传送)时，写入SSTDR寄存器后，读取时，读取MSB和LSB取反的数据。	RW

注1．带片选的时钟同步串行I/O相关寄存器的存取请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

SS接收数据寄存器 (注2)

b7	b6	b5	b4	b3	b2	b1	b0

符号	地址	复位后的值
SSRDR	地址00BFh	FFh

功能	RW
保存接收数据。(注1) 如果SSTRSR寄存器接收到1字节数据，就把接收到的数据传送到SSRDR寄存器，退出接收工作。此时，可以进行下一次接收。 如此就能通过SSTRSR寄存器和SSRDR寄存器的2个寄存器进行数据连续接收。	RO

注1．SSSR寄存器的ORER位为“1”(产生溢出错误)时，SSRDR寄存器保持溢出错误产生前的接收数据，产生溢出错误时的接收数据被取消。

注2．带片选的时钟同步串行I/O相关寄存器的存取请参照“16.2.8.1　带片选的时钟同步串行I/O相关寄存器的存取”。

图 16.8　SSTDR、SSRDR 寄存器

端口模式寄存器

b7	b6	b5	b4	b3	b2	b1	b0
	0	0		0	0	0	0

符号	地址	复位后的值
PMR	地址00F8h	00h

位符号	位名	功能	RW
— (b3-b0)	保留位	必须清“0”。	—
U1PINSEL	端口CLK1/TXD1/RXD1切换位	0：输入/输出端口P6_5、P6_6、P6_7 1：CLK1、TXD1、RXD1	RW
— (b6-b5)	保留位	必须清“0”。	—
IICSEL	SSU/I^2C总线切换位	0：选择SSU功能 1：选择I^2C总线接口功能	RW

图 16.9　PMR 寄存器

16.2.1　传送时钟

能从 7 种内部时钟（f1/256、f1/128、f1/64、f1/32、f1/16、f1/8、f1/4）和外部时钟中选择传送时钟。

在使用带片选的时钟同步串行 I/O 时，必须先将 SSMR2 寄存器的 SCKS 位置“1”，然后选择 SSCK 引脚为串行时钟引脚。

当 SSCRH 寄存器的 MSS 位是“1”（作为主器件运行）时，选择内部时钟，SSCK 引脚为输出状态。如果开始传送，就从 SSCK 引脚输出由 SSCRH 寄存器的 CKS0～CKS2 选择的传送速率的时钟。

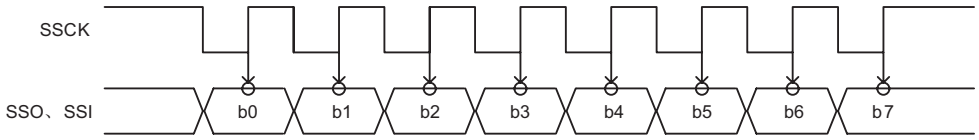
当 SSCRH 寄存器的 MSS 位是“0”（作为从属器件运行）时，选择外部时钟，SSCK 引脚为输入状态。

16.2.1.1　传送时钟的极性、相位和数据的关系

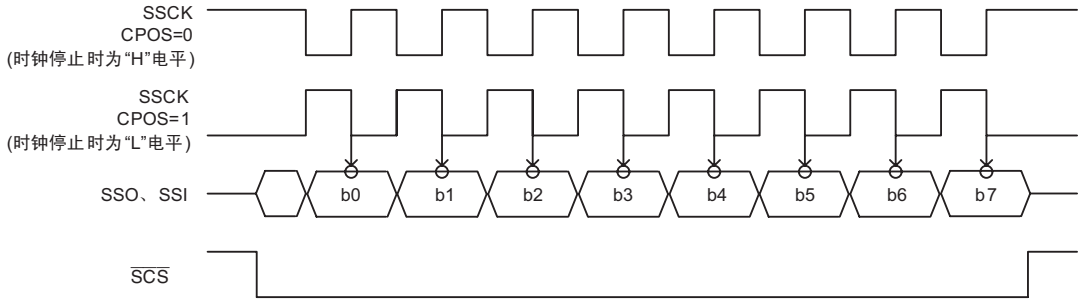
根据 SSMR2 寄存器的 SSUMS 位和 SSMR 寄存器的 CPHS、CPOS 位的组合，传送时钟的极性、相位和传送数据的关系不同。传送时钟的极性、相位和传送数据的关系如图 16.10 所示。

另外，能通过设定 SSMR 寄存器的 MLS 位，选择是以 MSB 先传送还是以 LSB 先传送。当 MLS 位是“1”时，按照从 LSB 开始最后为 MSB 的顺序传送；当 MLS 位是“0”时，按照从 MSB 开始最后为 LSB 的顺序传送。

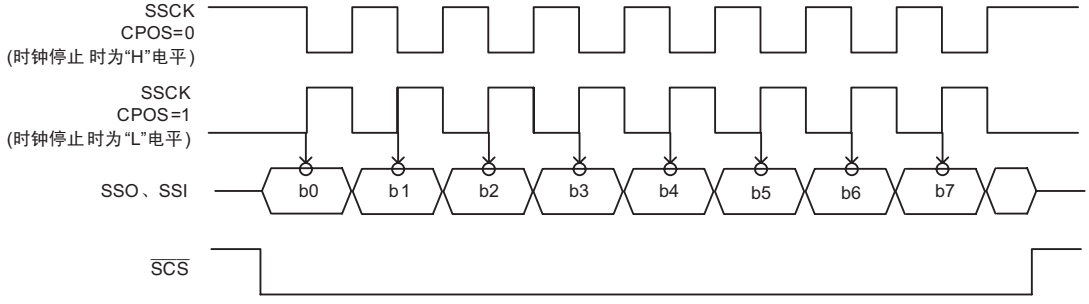
• 在SSUMS=0(时钟同步通信模式)、CPHS=0(在奇数边沿数据变化)、
CPOS=0(时钟停止时为“H”电平)时



• 在SSUMS=1(4线方式总线通信模式)、CPHS=0(在奇数边沿数据变化)时



• 在SSUMS=1(4线方式总线通信模式)、CPHS=1(在奇数边沿取数据)时



CPHS、CPOS：SSMR寄存器的位
SSUMS：SSMR2寄存器的位

图 16.10　传送时钟的极性、相位和传送数据的关系

16.2.2　SS 移位寄存器（SSTRSR）

SSTRSR 寄存器是发送和接收串行数据的移位寄存器。

在将发送数据从 SSTDR 寄存器传送到 SSTRSR 寄存器时，如果 SSMR 寄存器的 MLS 位是“0”（MSB 先），就将 SSTDR 寄存器的 bit0 传送到 SSTRSR 寄存器的 bit0；如果 MLS 位是“1”（LSB 先），就将 SSTDR 寄存器的 bit7 传送到 SSTRSR 寄存器的 bit0。

16.2.2.1　数据输入/输出引脚和 SS 移位寄存器的关系

根据 SSCRH 寄存器的 MSS 位和 SSMR2 寄存器的 SSUMS 位的组合，数据输入/输出引脚和 SSTRSR 寄存器的连接关系不同。另外，根据 SSMR2 寄存器的 BIDE 位连接关系也不同，数据输入/输出引脚和 SSTRSR 寄存器的连接关系如图 16.11 所示。

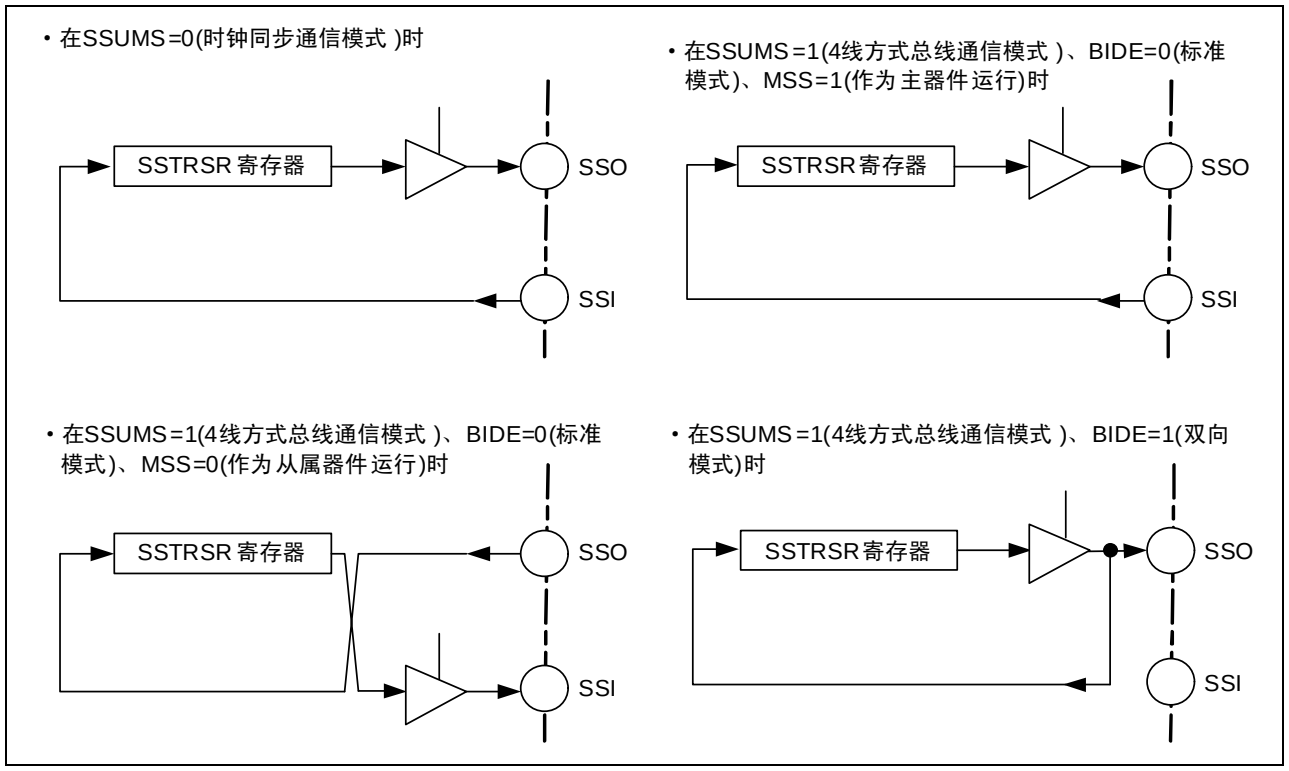


图 16.11　数据输入/输出引脚和 SSTRSR 寄存器的连接关系

16.2.3　中断请求

带片选的时钟同步串行 I/O 的中断请求有发送数据空、发送结束、接收数据满、溢出错误和冲突错误 5 种中断请求。由于这些中断请求被分配在带片选的时钟同步串行 I/O 的中断向量表，所以需要根据标志判断中断源。带片选的时钟同步串行 I/O 的中断请求如表 16.3 所示。

表 16.3　带片选的时钟同步串行 I/O 的中断请求

中断请求	略称	发生条件
发送数据空	TXI	TIE=1并且TDRE=1
发送结束	TEI	TEIE=1并且TEND=1
接收数据满	RXI	RIE=1并且RDRF=1
溢出错误	OEI	RIE=1并且ORER=1
冲突错误	CEI	CEIE=1并且CE=1

CEIE、RIE、TEIE、TIE：SSER寄存器的位
ORER、RDRF、TEND、TDRE：SSSR寄存器的位

如果满足表 16.3 的发生条件，就产生带片选的时钟同步串行 I/O 的中断请求。必须通过带片选的时钟同步串行 I/O 的中断程序将各自的中断源清“0”。

但是，TDRE 位和 TEND 位通过将发送数据写到 SSTDR 寄存器自动清“0”，RDRF 位通过读 SSRDR 寄存器自动清“0”。尤其是在将发送数据写到 SSTDR 寄存器的同时，TDRE 位再次变为“1”（已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），并且，如果将 TDRE 位清“0”（尚未将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），就可能多发送 1 个字节。

16.2.4　各通信模式和引脚功能

带片选的时钟同步串行 I/O 在各通信模式中，根据 SSCRH 寄存器的 MSS 位和 SSER 寄存器的 RE、TE 位的设定，输入/输出引脚的功能不同。通信模式和输入/输出引脚的关系如表 16.4 所示。

表 16.4　通信模式和输入/输出引脚的关系

通信模式	位的设定					引脚的状态		
	SSUMS	BIDE	MSS	TE	RE	SSI	SSO	SSCK
时钟同步通信模式	0	无效	0	0	1	输入	—（注1）	输入
				1	0	—（注1）	输出	输入
					1	输入	输出	输入
			1	0	1	输入	—（注1）	输出
				1	0	—（注1）	输出	输出
					1	输入	输出	输出
4线方式总线通信模式	1	0	0	0	1	—（注1）	输入	输入
				1	0	输出	—（注1）	输入
					1	输出	输入	输入
			1	0	1	输入	—（注1）	输出
				1	0	—（注1）	输出	输出
					1	输入	输出	输出
4线方式总线（双向）通信模式（注2）	1	1	0	0	1	—（注1）	输入	输入
				1	0	—（注1）	输出	输入
			1	0	1	—（注1）	输入	输出
				1	0	—（注1）	输出	输出

注1. 能用作可编程输入/输出端口。
注2. 在4线方式总线（双向）通信模式中，不能同时将TE和RE位置“1”。
SSUMS、BIDE：SSMR2寄存器的位
MSS：SSCRH寄存器的位
TE、RE：SSER寄存器的位

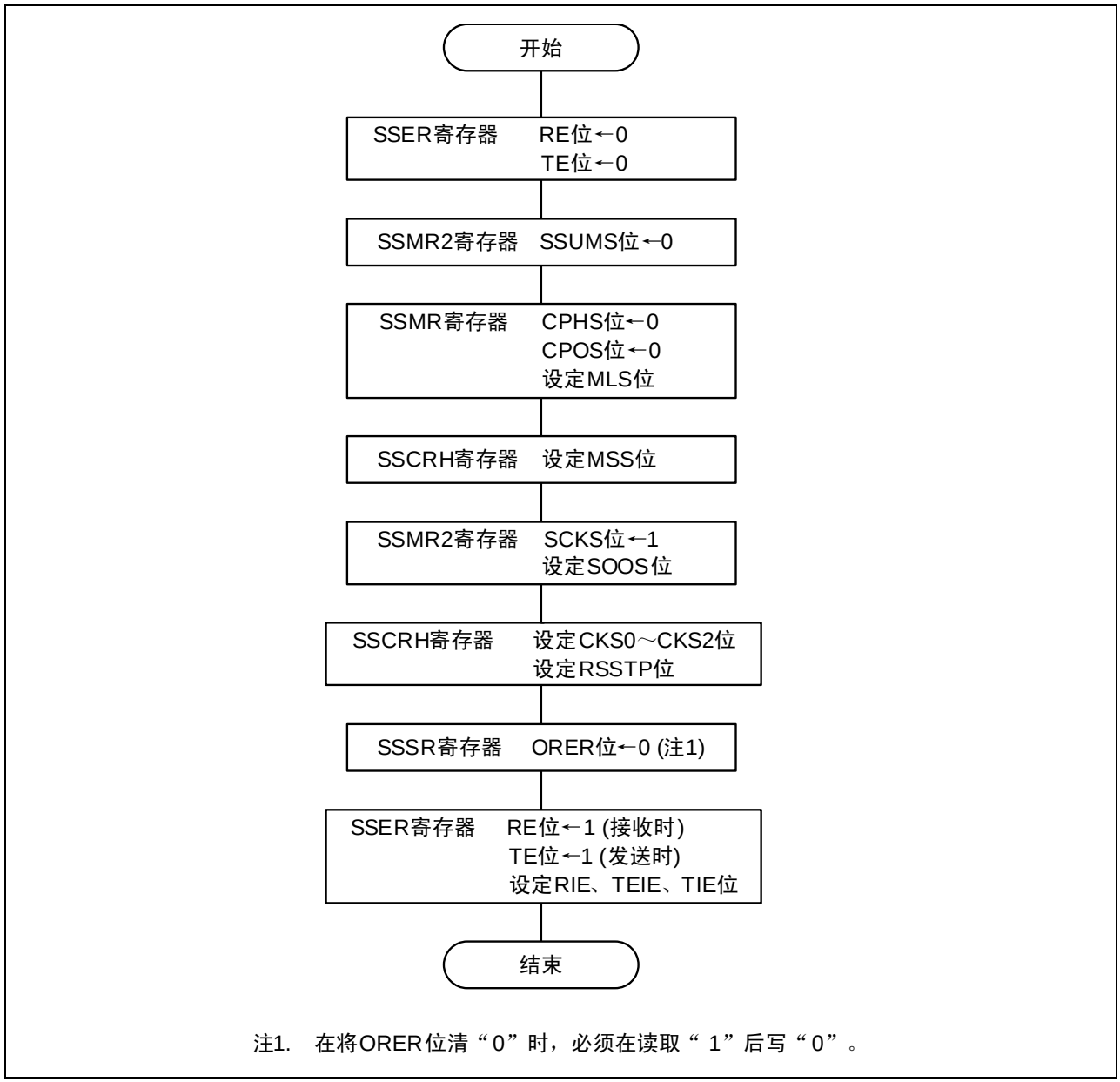
16.2.5　时钟同步通信模式

16.2.5.1　时钟同步通信模式的初始化

时钟同步通信模式的初始化如图 16.12 所示。必须在发送或接收数据前将 SSER 寄存器的 TE 位清“0”（禁止发送）、RE 位清“0”（禁止接收），进行初始化。

另外，在更改通信模式和通信格式等的情况下，必须在将 TE 位清“0”、RE 位清“0”，后更改。

即使将 RE 位清“0”，也保持 RDRF、ORER 的各标志和 SSRDR 寄存器的内容。



注1.　在将ORER位清“0”时，必须在读取“ 1”后写“0”。

图 16.12　时钟同步通信模式的初始化

16.2.5.2　数据的发送

发送数据时的运行例子（时钟同步通信模式）如图 16.13 所示，发送数据时的运行如下：

在将带片选的时钟同步串行 I/O 设定为主器件时，输出同步时钟和数据；在设定为从属器件时，与输入时钟同步输出数据。

如果在 TE 位置“1”（允许发送）后将发送数据写到 SSTDR 寄存器，TDRE 位就自动清“0”（尚未将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），并将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器。然后，TDRE 位为“1”（已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），开始发送。此时，如果 SSER 寄存器的 TIE 位为“1”，就产生 TXI 中断请求。

如果在 TDRE 位为“0”的状态下 1 帧的传送结束，就将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器，开始下一个帧的发送。如果在 TDRE 位为“1”的状态下发送第 8 个位，SSSR 寄存器的 TEND 位就为“1”（在发送数据的最后位被发送时，TDRE 位为“1”），并保持该状态。此时，如果 SSER 寄存器的 TEIE 位为“1”（允许发送结束的中断请求），就产生 TEI 中断请求。在发送结束后，SSCK 引脚被固定为“H”电平。

另外，在 SSSR 寄存器的 ORER 位为“1”（发生溢出错误）的状态下不能发送。必须在发送前确认 ORER 位是否为“0”。

发送数据的流程图例子（时钟同步通信模式）如图 16.14 所示。

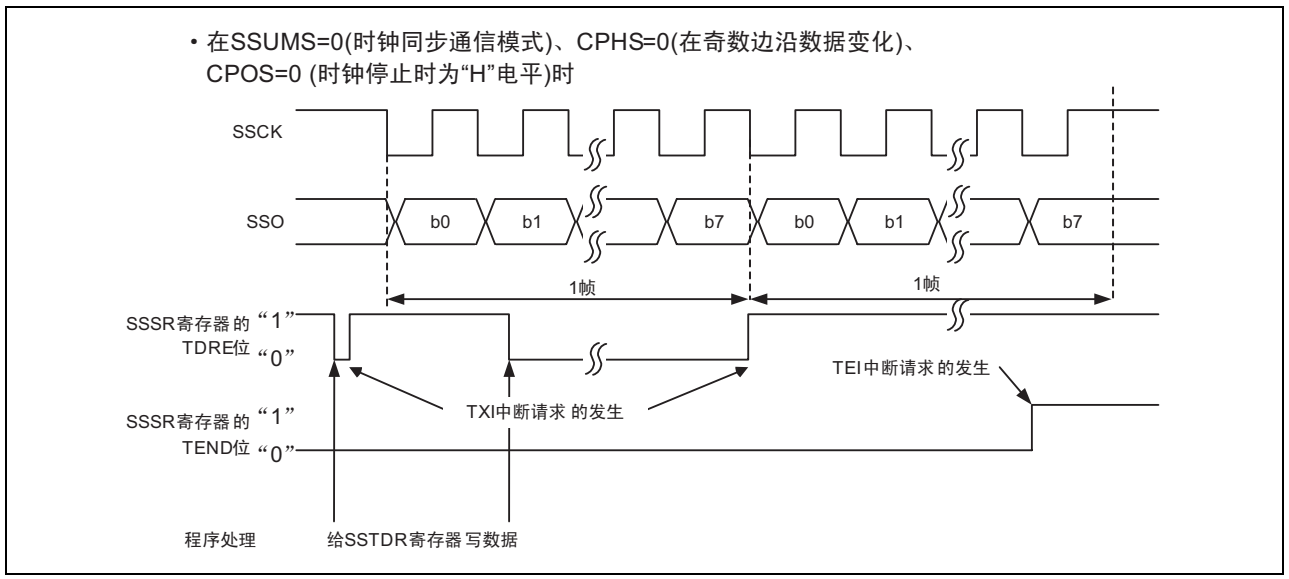
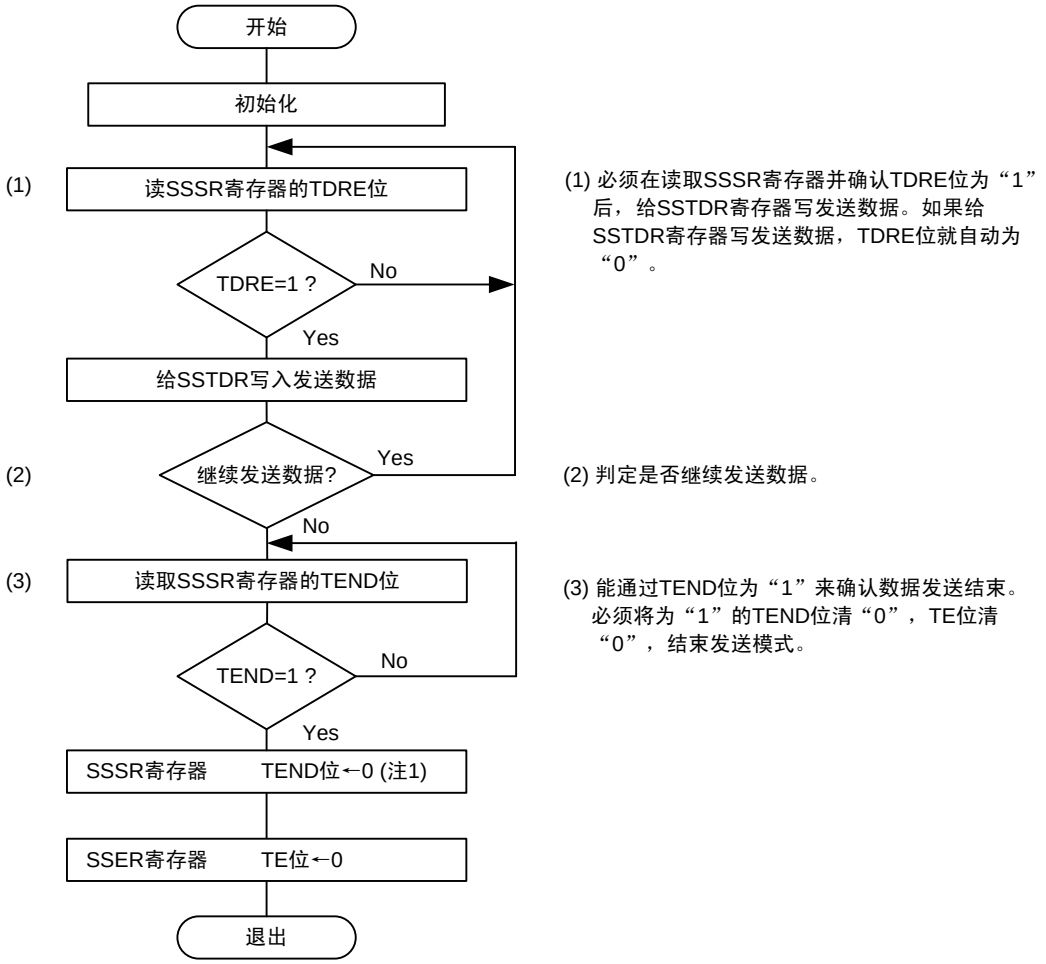


图 16.13　发送数据时的运行例子（时钟同步通信模式）



注1.　在将TEND位清“0”时，必须在读取“1”后，写入“0”。

图 16.14　发送数据的流程图例子（时钟同步通信模式）

16.2.5.3　数据的接收

接收数据时的运行例子（时钟同步通信模式）如图 16.15 所示，接收数据时的运行如下：

在将带片选的时钟同步串行 I/O 设定为主器件时，输出同步时钟，并输入数据；在设定为从属器件时，与输入时钟同步输入数据。

在设定为主器件时，最初通过虚读 SSRDR 寄存器输出接收时钟，开始接收。

在接收 8 位数据后，SSSR 寄存器的 RDRF 位为“1”（SSRDR 寄存器中有数据），并将接收数据保存到 SSRDR 寄存器。此时，如果 SSER 寄存器的 RIE 位为“1”（允许 RXI 和 OEI 中断请求），就产生 RXI 中断请求。如果读 SSRDR 寄存器，RDRF 位就自动清“0”（SSRDR 寄存器中没有数据）。

在设定为主器件并结束接收时，必须在将 SSCRH 寄存器的 RSSTP 位置“1”（在接收 1 字节数据后，接收运行结束）后读取接收的数据。从而在输出 8 位的时钟后停止接收运行。然后，必须将 SSER 寄存器的 RE 位清“0”（禁止接收）、RSSTP 位清“0”（即使在接收 1 字节数据后，还继续接收运行），读取最后接收的数据。如果在 RE 位为“1”（允许接收）的状态下读 SSRDR 寄存器，就再次输出接收时钟。

如果在 RDRF 位为“1”的状态下第 8 个时钟上升，SSSR 寄存器的 ORER 位就为“1”（发生溢出错误），发生溢出错误（OEI）并停止接收运行。另外，在 ORER 位为“1”的状态下不能接收。必须在重新开始接收前确认 ORER 位是否为“0”。

接收数据的流程图例子（MSS=1）（时钟同步通信模式）如图 16.16 所示。

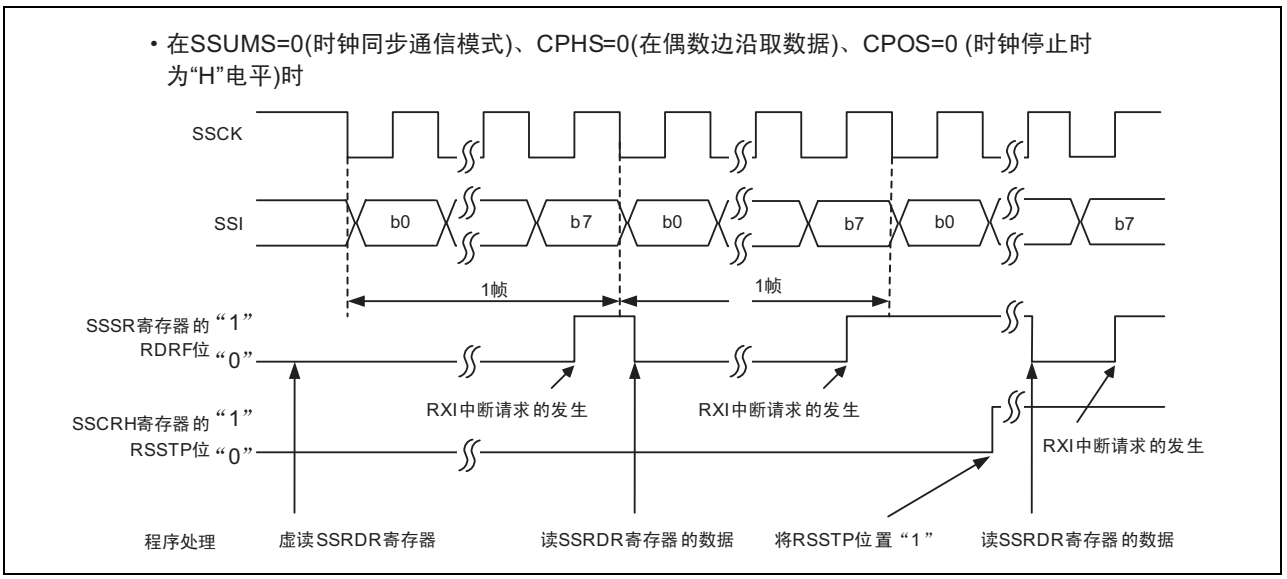


图 16.15　接收数据时的运行例子（时钟同步通信模式）

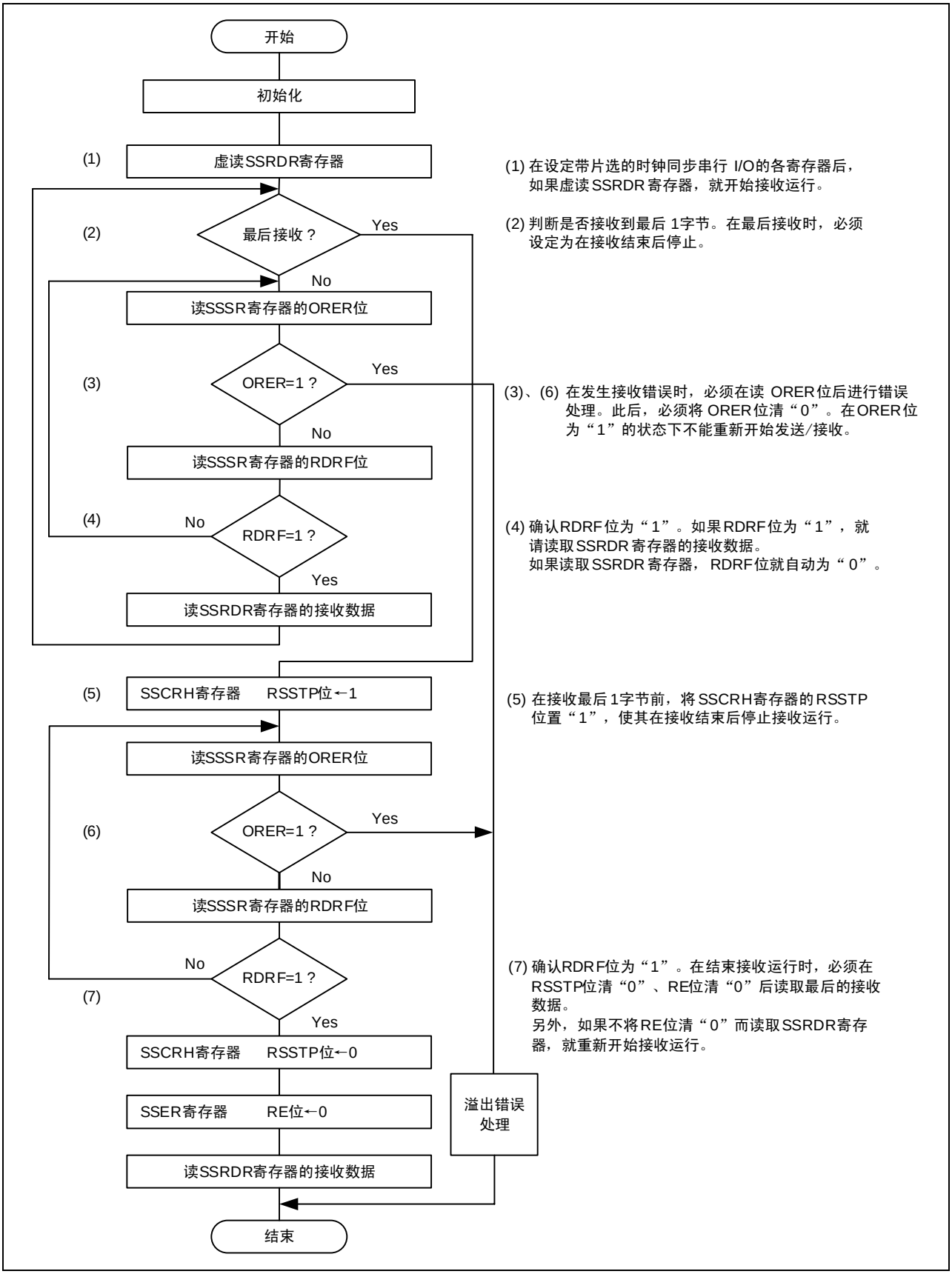


图 16.16　接收数据的流程图例子（MSS=1）（时钟同步通信模式）

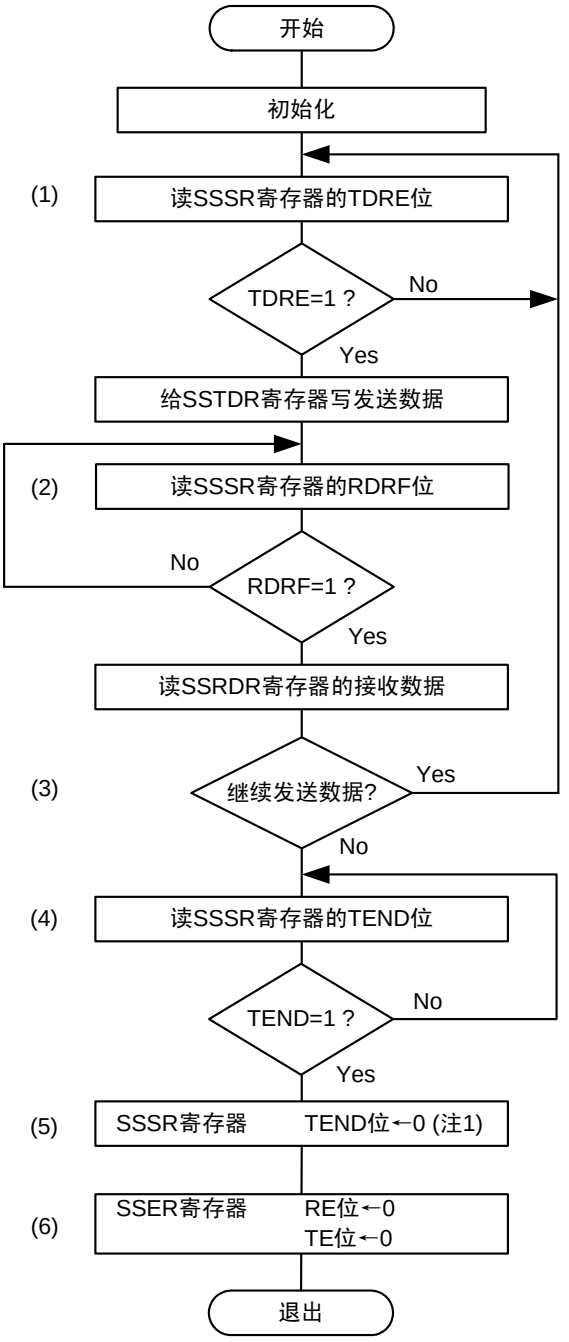
16.2.5.4　数据的发送和接收

数据的发送和接收为上述的发送数据和接收数据的复合运行。

如果将发送数据写到 SSTDR 寄存器，就开始发送和接收。另外，如果在 TDRE 位为“1”（将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器）的状态下第 8 个时钟上升或者 ORER 位为“1”（发生溢出错误），就停止发送和接收。

在从发送模式（TE=1）或者接收模式（RE=1）转换为发送和接收模式（TE=RE=1）时，必须先将 TE 位清“0”、RE 位清“0”后更改。另外，必须在确认 TEND 位是“0”（在发送数据的最后位被发送时，TDRE 位为“0”）、RDRF 位是“0”（SSRDR 寄存器中没有数据）以及 ORER 位是“0”（无溢出错误）后，将 TE 和 RE 位置“1”。

发送和接收数据的流程图例子（时钟同步通信模式）如图 16.17 所示。



(1) 必须在读取SSSR寄存器并确认TDRE位为“1”后，给SSTDR寄存器写发送数据。如果给SSTDR寄存器写发送数据，TDRE位就自动为“0”。

(2) 确认RDRF位是否为“1”。如果RDRF位为“1”，必须读取SSRDR寄存器的接收数据。如果读取SSRDR寄存器时，RDRF位就自动为“0”。

(3) 判断是否继续发送数据。

(4) 能通过SSSR寄存器的TEND位为“1”来确认数据发送的结束。

(5) 将TEND位清“0”。

(6) 必须将SSER寄存器的RE、TE位清“0”，来结束发送/接收模式。

注1.　在将TEND位清“0”时，必须在读取“1”后写入“0”。

图 16.17　发送和接收数据的流程图例子（时钟同步通信模式）

16.2.6　4 线方式总线通信模式

4 线方式总线通信模式是使用时钟线、数据输入线、数据输出线和片选线 4 条总线进行通信的模式。此模式也包含用 1 个引脚进行数据输入和数据输出的双向模式。

数据输入线和数据输出线因 SSCRH 寄存器的 MSS 位和 SSMR2 寄存器的 BIDE 位的设定而不同，详细内容请参照“16.2.2.1　**数据输入/输出引脚和 SS 移位寄存器的关系**”。另外，在此模式中，能通过 SSMR 寄存器的 CPOS 位和 CPHS 位设定时钟的极性、相位和数据的关系，详细内容请参照“16.2.1.1　**传送时钟的极性、相位和数据的关系**”。

片选线在主器件的情况下进行输出控制，在从属器件的情况下进行输入控制。在主器件的情况下，能将 SSMR2 寄存器的 CSS1 位置“1”，进行 $\overline{\text{SCS}}$ 引脚或者通用端口的输出控制。在从属器件的情况下，将 SSMR2 寄存器的 CSS1、CSS0 位置“01b”，使 $\overline{\text{SCS}}$ 引脚作为输入引脚使用。

在 4 线方式总线通信模式中，通常将 SSMR 寄存器的 MLS 位清“0”，进行 MSB 先的通信。

16.2.6.1　4 线方式总线通信模式的初始化

4 线方式总线通信模式的初始化如**图 16.18** 所示。必须在发送/接收数据前将 SSER 寄存器的 TE 位清“0”（禁止发送）、RE 位清“0”（禁止接收），进行初始化。

另外，在更改通信模式和通信格式等的情况下，必须在将 TE 位清“0”、RE 位清“0”后更改。

即使将 RE 位清“0”，也保持 RDRF、ORER 的各标志和 SSRDR 寄存器的内容。

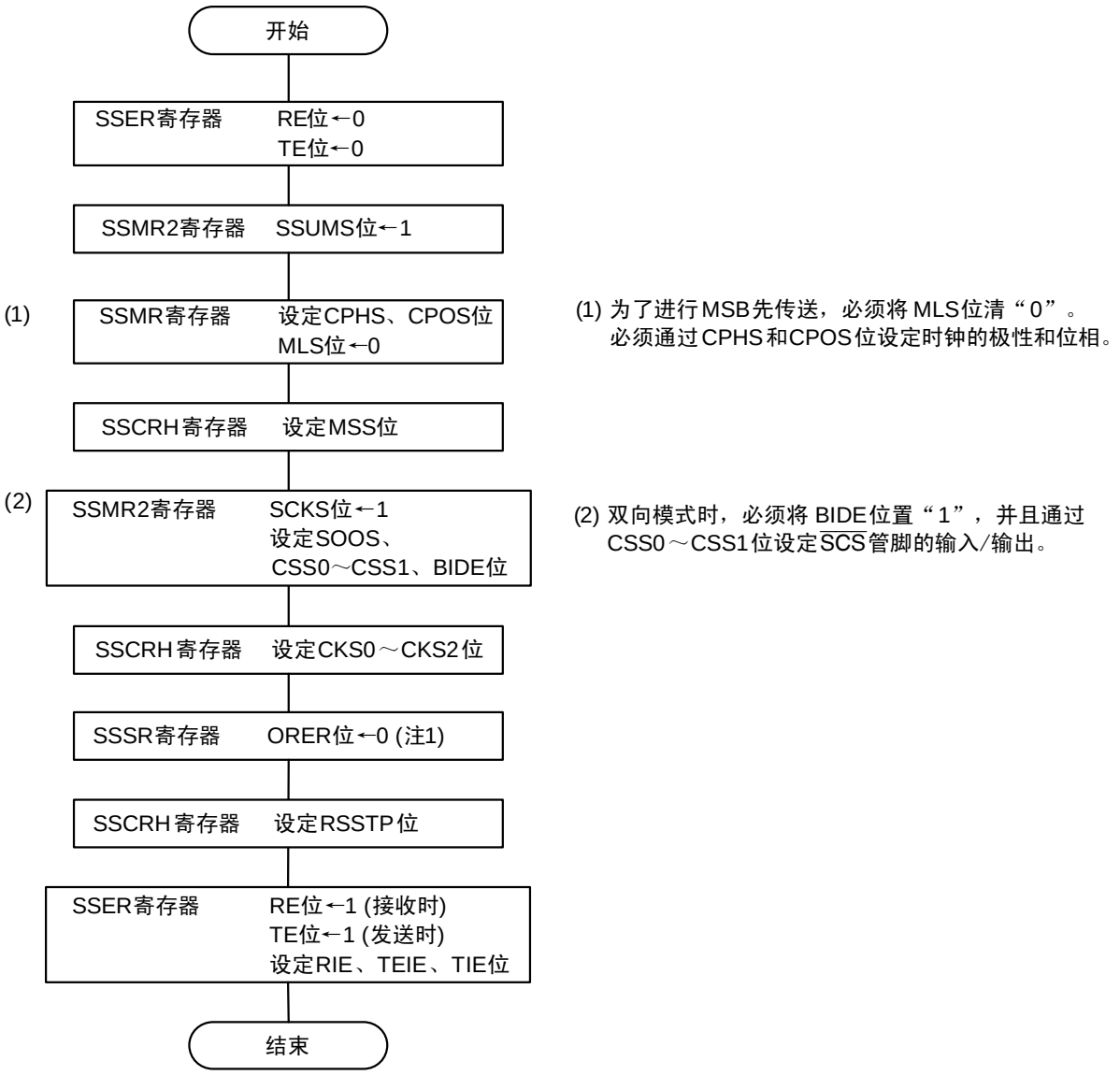


图 16.18　4 线方式总线通信模式的初始化

16.2.6.2　数据的发送

发送数据时的运行例子（4 线方式总线通信模式）如图 16.19 所示，发送数据时的运行如下：

在将带片选的时钟同步串行 I/O 设定为主器件时，输出同步时钟和数据；在设定为从属器件时，在 $\overline{\text{SCS}}$ 引脚为“L”电平输入的状态下，与输入时钟同步输出数据。

如果在 TE 位置“1”（允许发送）后将发送数据写到 SSTDR 寄存器，TDRE 位就自动清“0”（尚未将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），并将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器。然后，TDRE 位为“1”（已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），开始发送。此时，如果 SSER 寄存器的 TIE 位为“1”，就产生 TXI 中断请求。

如果在 TDRE 位为“0”的状态下 1 帧的传送结束，就将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器，开始发送下一个帧。如果在 TDRE 位为“1”的状态下发送第 8 个位，SSSR 寄存器的 TEND 位就为“1”（在发送数据的最后位被发送时，TDRE 位为“1”），并保持该状态。此时，如果 SSER 寄存器的 TEIE 位为“1”（允许发送结束的中断请求），就产生 TEI 中断请求。在发送结束后，SSCK 引脚固定为“H”电平，$\overline{\text{SCS}}$ 引脚为“H”电平。在 $\overline{\text{SCS}}$ 引脚仍为“L”电平进行连续发送时，必须在发送第 8 个位前将下一个发送数据写到 SSTDR 寄存器。

另外，在 SSSR 寄存器的 ORER 位为“1”（发生溢出错误）的状态下不能发送。必须在发送前确认 ORER 位是否为“0”。

和时钟同步通信模式的不同是：主器件时的 $\overline{\text{SCS}}$ 引脚在高阻抗状态下 SSO 引脚处于高阻抗状态；从属器件时的 $\overline{\text{SCS}}$ 引脚在“H”电平输入状态下 SSI 引脚处于高阻抗状态。

流程图的例子和时钟同步通信模式相同（参照“图 16.14　发送数据的流程图例子（时钟同步通信模式）”）。

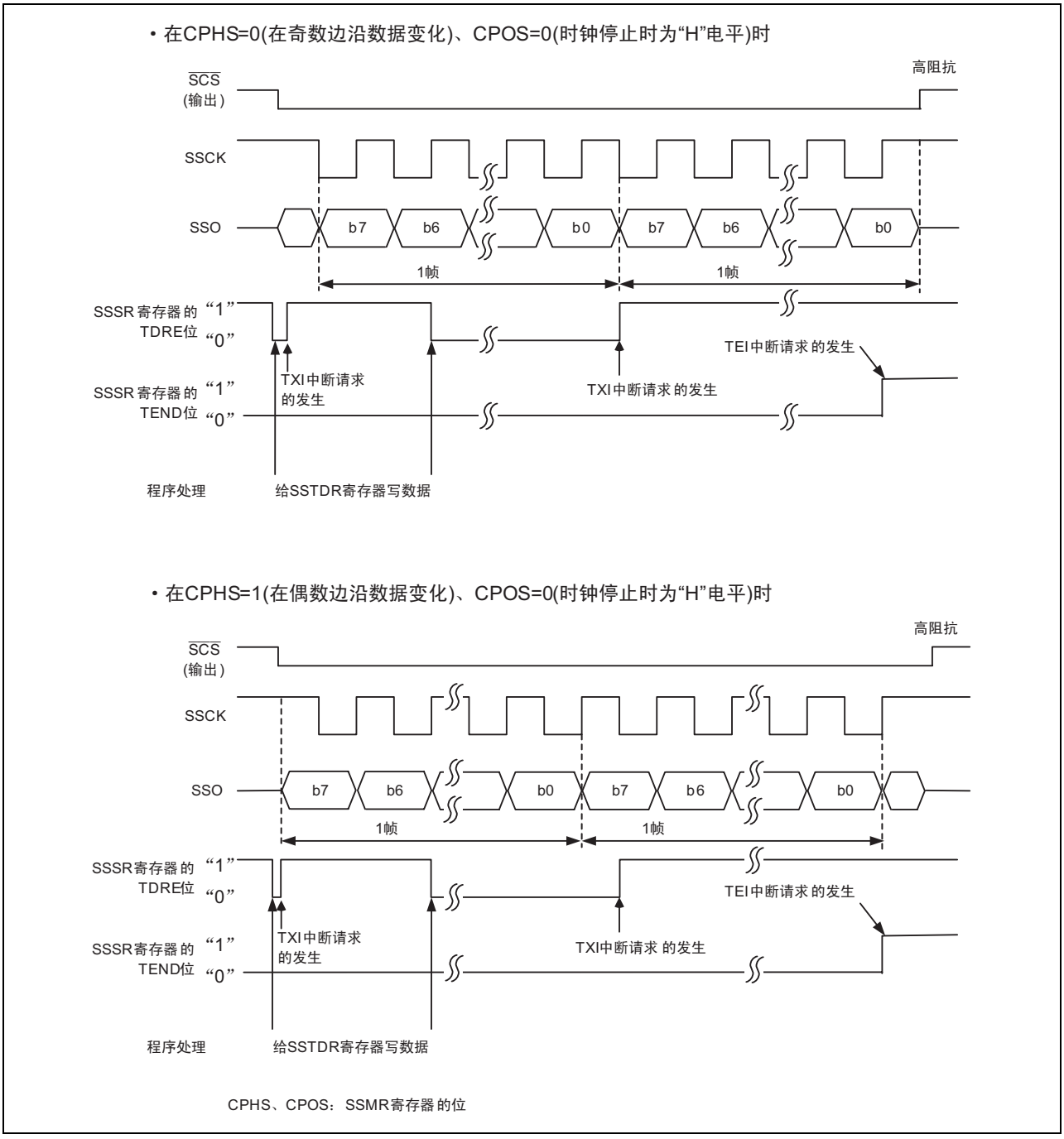


图 16.19　发送数据时的运行例子（4 线方式总线通信模式）

16.2.6.3　数据的接收

接收数据时的运行例子（4 线方式总线通信模式）如图 16.20 所示，接收数据时的运行如下：

在将带片选的时钟同步串行 I/O 设定为主器件时，输出同步时钟，并输入数据；在设定为从属器件时，在 $\overline{SCS}$ 引脚为“L”电平输入的状态下，与输入时钟同步输入数据。

在设定为主器件时，最初通过虚读 SSRDR 寄存器输出接收时钟，开始接收。

在接收 8 位数据后，SSSR 寄存器的 RDRF 位为“1”（SSRDR 寄存器中有数据），将接收数据保存到 SSRDR 寄存器。此时，如果 SSER 寄存器的 RIE 位为“1”（允许 RXI 和 OEI 中断请求），就产生 RXI 中断请求。如果读 SSRDR 寄存器，RDRF 位就自动清“0”（SSRDR 寄存器中没有数据）。

在设定为主器件并结束接收时，必须在 SSCRH 寄存器的 RSSTP 位置“1”（在接收 1 字节数据后，接收运行结束）后读取接收的数据。从而在输出 8 位的时钟后停止接收运行。然后，必须将 SSER 寄存器的 RE 位清“0”（禁止接收）、RSSTP 位清“0”（即使在接收 1 字节数据后，还继续接收运行），读取最后接收的数据。如果在 RE 位为“1”（允许接收）的状态下读 SSRDR 寄存器，就再次输出接收时钟。

如果在 RDRF 位为“1”的状态下第 8 个时钟上升，SSSR 寄存器的 ORER 位就为“1”（发生溢出错误），发生溢出错误（OEI）并停止接收运行。另外，在 ORER 位为“1”的状态下不能接收。必须在重新开始接收前确认 ORER 位是否为“0”。

RDRF 位和 ORER 位为“1”的时序因 SSMR 寄存器的 CPHS 位的设定而不同，此时序如图 16.20 所示。如果将 CPHS 位置“1”（在奇数边沿取数据），RDRF 位和 ORER 位就在帧的中途变为“1”，所以在结束接收时必须注意。

流程图的例子和时钟同步通信模式相同（参照“图 16.16　接收数据的流程图例子（MSS=1）（时钟同步通信模式”））。

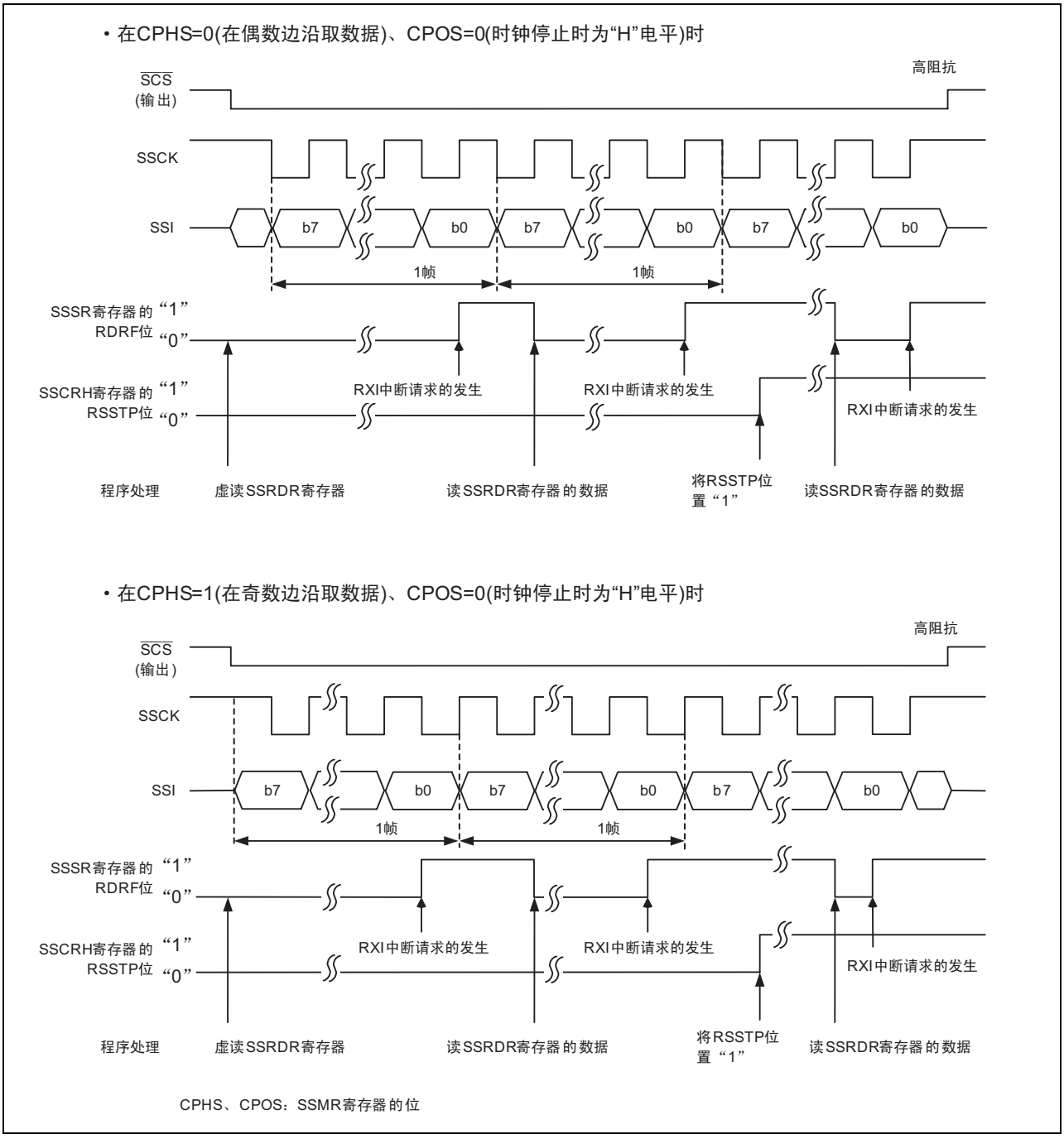


图 16.20　接收数据时的运行例子（4 线方式总线通信模式）

16.2.7　$\overline{\text{SCS}}$ 引脚控制和仲裁

如果将 SSMR2 寄存器的 SSUMS 位置“1”（4 线方式总线通信模式）、CSS1 位置“1”（用作 $\overline{\text{SCS}}$ 输出引脚），就在 SSCRH 寄存器的 MSS 位置“1”（作为主器件运行）后到开始串行传送前，检查 $\overline{\text{SCS}}$ 引脚的仲裁。如果检测到与此期间同步的内部 $\overline{\text{SCS}}$ 信号为“L”电平，SSSR 寄存器的 CE 位就为“1”（发生冲突错误），MSS 位自动清“0”（作为从属器件运行）。

仲裁检查时序如图 16.21 所示。

另外，在 CE 位为“1”的状态下不能进行以后的发送运行。因此，必须在开始发送前将 CE 位清“0”（无冲突错误）。

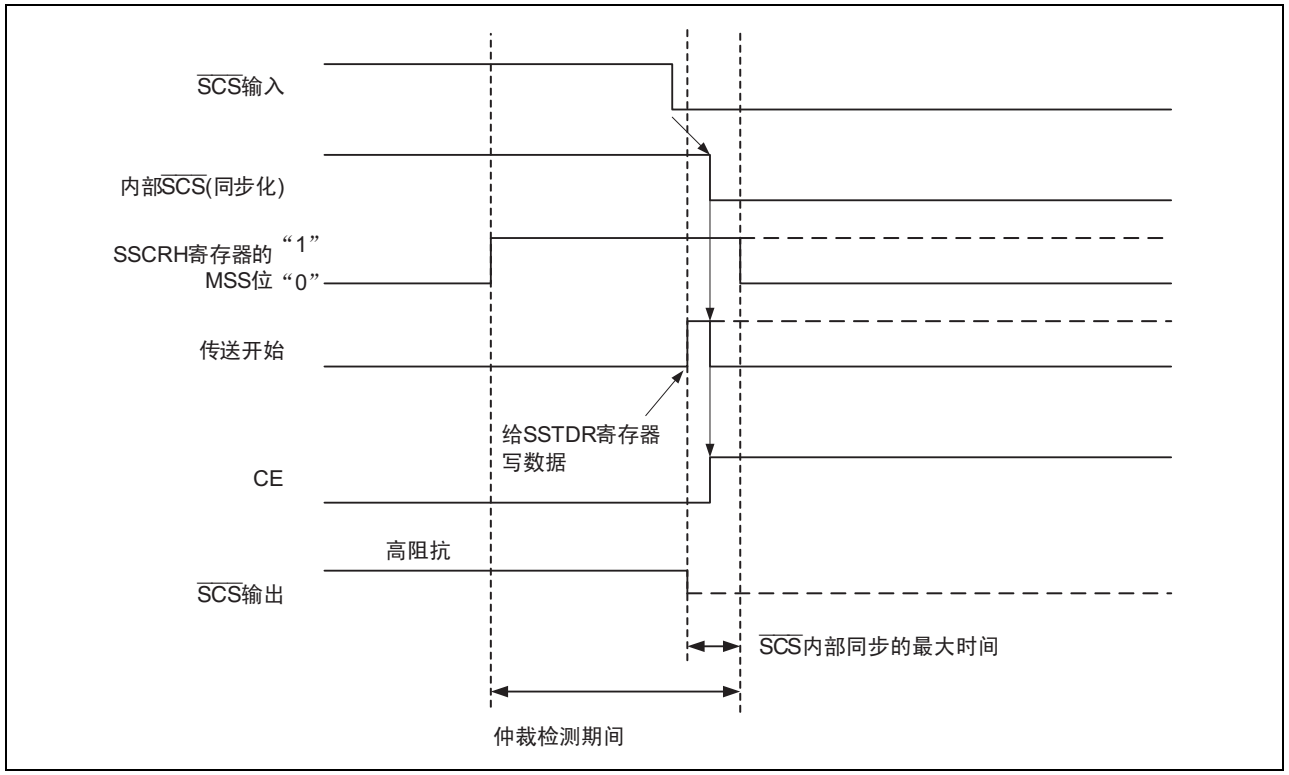


图 16.21　仲裁检查时序

16.2.8　带片选的时钟同步串行 I/O 的使用注意事项

在使用带片选的时钟同步串行 I/O 时，必须将 PMR 寄存器的 IICSEL 位清“0”（选择带片选的时钟同步串行 I/O 功能）。

16.2.8.1　带片选的时钟同步串行 I/O 相关寄存器的存取

对于带片选的时钟同步串行 I/O 相关寄存器（地址 00B8h～00BFh）的相同寄存器，必须在进行写操作后“等待 3 条指令以上”或者“等待 4 个周期以上”进行读操作。

- 等待 3 条指令以上的例子

```
程序例          MOV.B   #00h, 00BBh      ；将 SSER 寄存器置“00h”
                NOP
                NOP
                NOP
                MOV.B   00BBh, R0L
```

- 等待 4 个周期以上的例子

```
程序例          BCLR    4, 00BBh        ；禁止发送
                JMP.B   NEXT
        NEXT:
                BSET    3, 00BBh        ；允许接收
```

16.3　I²C 总线接口

I²C 总线接口是基于飞利浦公司 I²C 总线的数据传送格式进行串行通信的电路。

I²C 总线接口的规格如表 16.5、I²C 总线接口的框图如图 16.22 以及 SCL 和 SDA 引脚的外部电路的连接例子如图 16.23 所示。

I²C 总线接口相关寄存器如图 16.24～图 16.30 所示。

※　I²C bus 是荷兰 PHILIPS 公司的注册商标。

表 16.5　I²C 总线接口的规格

项　目	规　格
通信格式	• I²C总线格式 - 可选择主器件/从属器件 - 可连续发送和连续接收（因为移位寄存器、发送数据寄存器和接收数据寄存器各自独立） - 在主模式中自动生成开始条件和停止条件 - 在发送时，自动装入应答位 - 内置位同步和等待功能（在主模式中按位监视SCL状态，自动取得同步。在传送还没有准备好时，将SCL置“L”电平进行等待） - 可直接驱动SCL、SDA引脚（N沟道漏极开路输出） • 时钟同步串行格式 - 可连续发送和连续接收（移位寄存器、发送数据寄存器和接收数据寄存器各自独立）
输入/输出引脚	SCL（输入/输出）：串行时钟输入/输出引脚 SDA（输入/输出）：串行数据输入/输出引脚
传送时钟	• 当ICCR1寄存器的MST位是“0”时 为外部时钟（从SCL引脚输入） • 当ICCR1寄存器的MST位是“1”时 为由ICCR1寄存器的CKS0～CKS3位选择的内部时钟（从SCL引脚输出）
接收错误的检测	• 检测溢出错误（时钟同步串行格式） 表示在接收时发生溢出错误。在ICSR寄存器的RDRF位为“1”（ICDRR寄存器中有数据）的状态下接收到下一个数据的最后位时，AL位为“1”
中断源	• I²C总线格式..... 6种（注1） 发送数据空（包含从属地址匹配时）、发送结束、接收数据满（包含从属地址匹配时）、仲裁失利、NACK检测和停止条件检测 • 时钟同步串行格式..... 4种（注1） 发送数据空、发送结束、接收数据满和溢出错误
选择功能	• I²C总线格式 - 在接收时，可选择应答的输出电平 • 时钟同步串行格式 - 数据传送方向可选择MSB先或者LSB先

注1.　在中断向量表中只有1个I²C总线接口的中断向量。

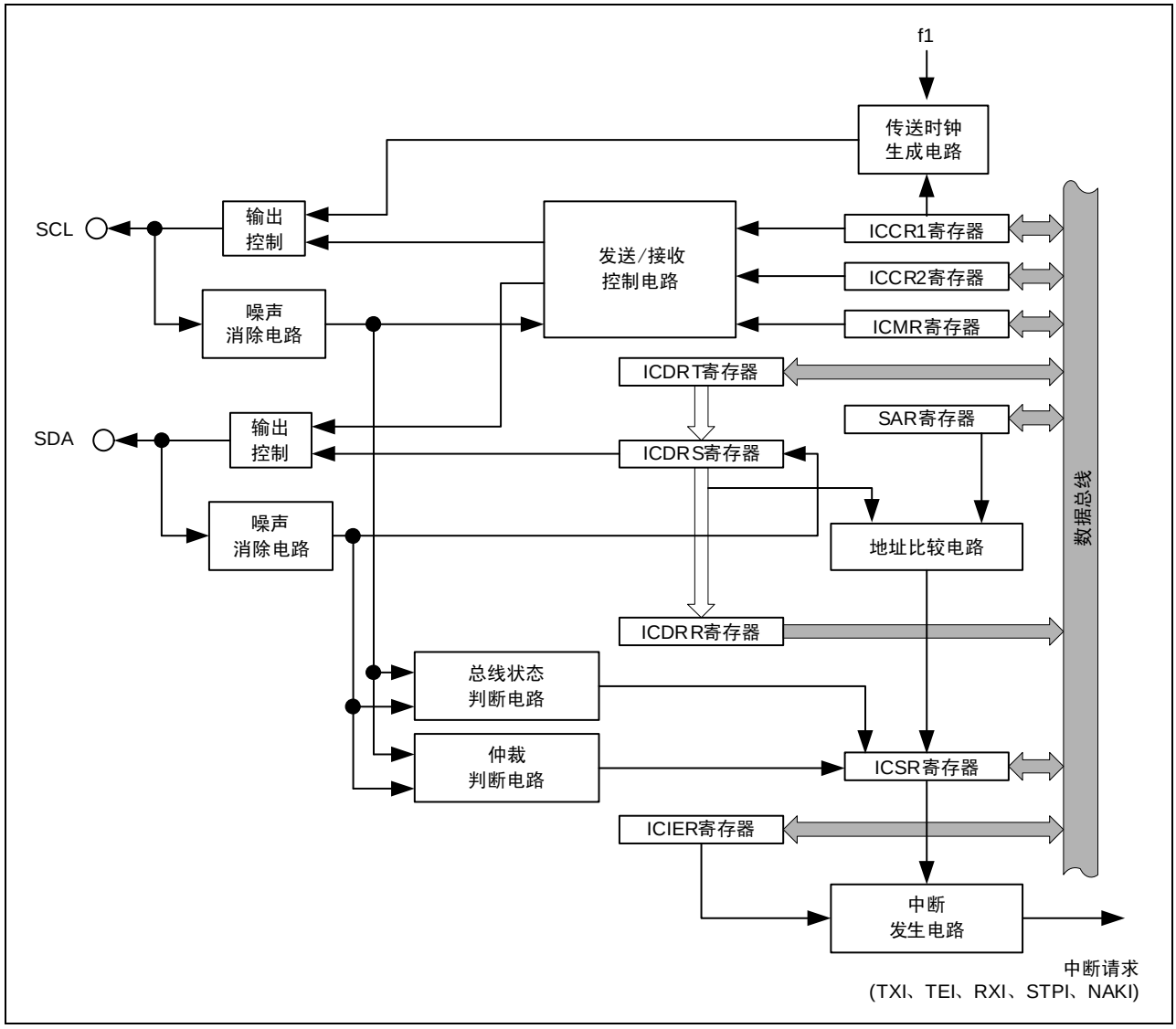


图 16.22　I²C 总线接口的框图

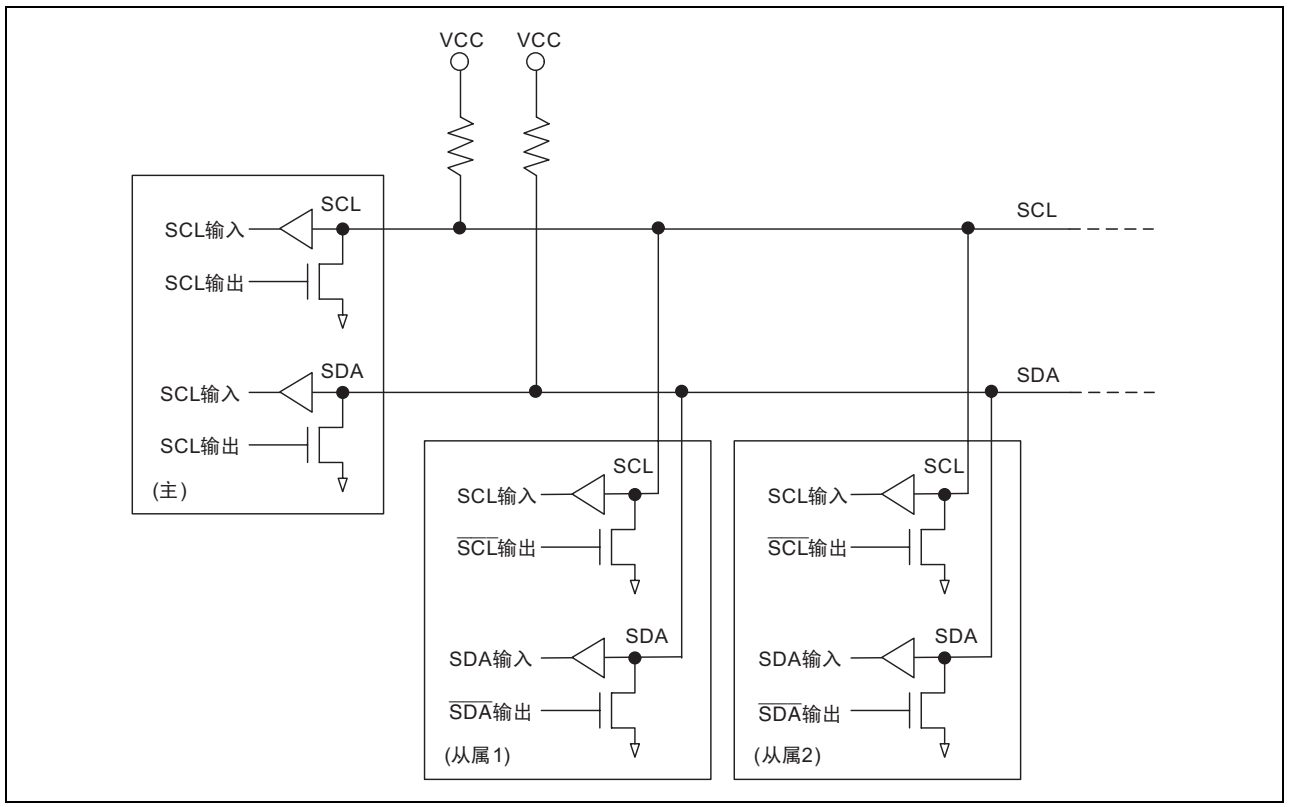


图 16.23　SCL、SDA 引脚的外部电路的连接例子

IIC总线控制寄存器1(注6)



符号	地址	复位后的值
ICCR1	地址00B8h	00h

位符号	位名	功能	RW
CKS0	传送时钟选择位3～0(注1)	b3 b2 b1 b0 0 0 0 0：f1/28 0 0 0 1：f1/40 0 0 1 0：f1/48 0 0 1 1：f1/64 0 1 0 0：f1/80 0 1 0 1：f1/100 0 1 1 0：f1/112 0 1 1 1：f1/128 1 0 0 0：f1/56 1 0 0 1：f1/80 1 0 1 0：f1/96 1 0 1 1：f1/128 1 1 0 0：f1/160 1 0 1 0：f1/200 1 0 1 1：f1/224 1 1 0 0：f1/256	RW
CKS1			RW
CKS2			RW
CKS3			RW
TRS	发送/接收选择位(注2、3)	b5 b4 0 0：从属接收模式(注4) 0 1：从属发送模式 1 0：主接收模式 1 1：主发送模式	RW
MST	主/从选择位(注5)		RW
RCVD	接收禁止位	在TRS=0的状态下读取ICDRR寄存器后， 0：继续下一次的接收运行 1：禁止下一次的接收运行	RW
ICE	I²C总线接口允许位	0：本模块为功能停止状态 (SCL、SDA管脚为端口功能) 1：本模块为可传送运行状态 (SCL、SDA管脚为总线驱动状态)	RW

注1．在主模式中，必须按照所需的传送速率设定。有关传送速率，请参照“表16.6　传送速率的例子”。在从属模式中，用于确保发送模式时的数据准备时间。此时间在CKS3=0时为10Tcyc，在CKS3=1时为20Tcyc。(1Tcyc=1/f1(s))

注2．必须在传送帧之间改写TRS位。

注3．在从属接收模式中，如果开始条件后的7位和设定在SAR寄存器中的从属地址一致并且第8位为“1”，TRS位就为“1”。

注4．以在主模式的I²C总线格式为例，当仲裁失利时，MST和TRS位将被设定成0后，I²C会进入从属接收模式。

注5．如果在时钟同步串行格式的主接收模式中发生溢出错误，MST位就为“0”，变为从属接收模式。

注6．有关I²C总线接口相关寄存器的存取，请参照“16.3.8.1　I²C总线接口相关寄存器的存取”。

图 16.24　ICCR1 寄存器

IIC总线控制寄存器2(注5)



符号 ICCR2　　地址 地址00B9h　　复位后的值 01111101b

位符号	位名	功能	RW
— (b0)	什么也不指定。只能写“0”，读时值为“1”。		—
IICRST	I^2C控制部复位位	如果在I^2C总线接口运行中因通信故障等造成意外停机时写“1”，就不进行端口的设定和寄存器的初始化，而对I^2C总线接口的控制部进行复位。	RW
— (b2)	什么也不指定。只能写“0”，读时值为“1”。		—
SCLO	SCL监视标志	0：SCL管脚为“L”电平 1：SCL管脚为“H”电平	RO
SDAOP	SDAO写保护位	改写SDAO位时，必须同时写“0”(注1)。 读时值为“1”。	RW
SDAO	SDA输出值控制位	读时 0：SDA管脚输出为“L”电平 1：SDA管脚输出为“H”电平 写时(注1、2) 0：SDA管脚输出变为“L”电平。 1：SDA管脚输出变为高阻抗 (根据外部上拉电阻，输出“H”电平)。	RW
SCP	开始/停止条件产生禁止位	在写BBSY位时，必须同时写“0”(注3)。 读时值为“1”。写“1”无效。	RW
BBSY	总线忙位(注4)	读时 0：总线为释放状态(在SCL信号为“H”的状态下SDA信号从“L”变为“H”) 1：总线为占有状态(在SCL信号为“H”的状态下SDA信号从“H”变为“L”) 写时(注3) 0：产生停止条件 1：产生开始条件	RW

注1．在改写SDAO位时，必须同时用MOV指令对SDAOP位写“0”。
注2．不能在传送运行中写。
注3．在主模式时有效。在写BBSY位时，必须同时用MOV指令对SCP位写“0”。在重新产生开始条件时也必须进行同样的操作。
注4．在时钟同步串行格式时无效。
注5．有关I^2C总线接口相关寄存器的存取，请参照“16.3.8.1　I^2C总线接口相关寄存器的存取”。

图 16.25　ICCR2 寄存器

IIC总线模式寄存器(注7)



符号	地址	复位后的值
ICMR	地址00BAh	00011000b

位符号	位名	功能	RW
BC0	位计数器2～0	I²C总线格式(读时为剩余的传送位数，写时为下一次传送的数据的位数) (注1、2) b2 b1 b0 0 0 0：9位(注3) 0 0 1：2位 0 1 0：3位 0 1 1：4位 1 0 0：5位 1 0 1：6位 1 1 0：7位 1 1 1：8位 时钟同步串行格式(读时为剩余的传送位数，写时只能写“000b”) b2 b1 b0 0 0 0：8位 0 0 1：1位 0 1 0：2位 0 1 1：3位 1 0 0：4位 1 0 1：5位 1 1 0：6位 1 1 1：7位	RW
BC1			RW
BC2			RW
BCWP	BC写保护位	改写BC0～BC2位时，必须同时写“0”。(注2、4) 读时值为“1”。	RW
— (b4)	什么也不指定。只能写“0”，读时值为“1”。		—
— (b5)	保留位	必须清“0”。	RW
WAIT	等待插入位(注5)	0：无等待(连续传送数据和应答) 1：有等待(在数据最后位的时钟下降后，延长2个传送时钟的“L”电平)	RW
MLS	MSB先/LSB先选择位	0：进行MSB先的数据传送(注6) 1：进行LSB先的数据传送	RW

注1．必须在传送帧之间改写。在写“000b”以外的值时，必须在SCL信号为“L”电平时进行。
注2．在写BC0～BC2位时，必须同时用MOV指令对BCWP位写“0”。
注3．在数据(包含应答)传送结束后自动变为“000b”。
注4．不能在时钟同步串行格式时改写。
注5．在I²C总线格式的主模式时，设定值有效。在I²C总线格式的从模式时或者在时钟同步串行格式时无效。
注6．必须在I²C总线格式时清“0”。
注7．有关I²C总线接口相关寄存器的存取，请参照“16.3.8.1　I²C总线接口相关寄存器的存取”。

图 16.26　ICMR 寄存器

IIC总线中断允许寄存器(注3)

b7 b6 b5 b4 b3 b2 b1 b0

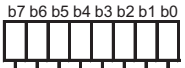
符号	地址	复位后的值
ICIER	地址00BBh	00h

位符号	位名	功能	RW
ACKBT	发送应答选择位	0：接收模式时，在应答时序发送“0” 1：接收模式时，在应答时序发送“1”	RW
ACKBR	接收应答位	0：发送模式时，从接收器件收到的应答位为“0” 1：发送模式时，从接收器件收到的应答位为“1”	RO
ACKE	应答位判断选择位	0：忽视接收应答的内容，连续传送 1：在接收应答为“1”时，中止传送	RW
STIE	停止条件检测中断允许位	0：禁止停止条件检测中断请求 1：允许停止条件检测中断请求(注2)	RW
NAKIE	NACK接收中断允许位	0：禁止NACK接收中断请求和仲裁失败/溢出错误中断请求 1：允许NACK接收中断请求和仲裁失败/溢出错误中断请求(注1)	RW
RIE	接收中断允许位	0：禁止接收数据满和溢出错误中断请求 1：允许接收数据满和溢出错误中断请求	RW
TEIE	发送结束中断允许位	0：禁止发送结束中断请求 1：允许发送结束中断请求	RW
TIE	发送中断允许位	0：禁止发送数据空中断请求 1：允许发送数据空中断请求	RW

注1．溢出错误中断请求在时钟同步格式时产生。
注2．在ICSR寄存器的STOP位为“0”时，必须将STIE位置“1”(允许停止条件检测中断请求)。
注3．有关I^2C总线接口相关寄存器的存取，请参照“16.3.8.1　I^2C总线接口相关寄存器的存取”。

图 16.27　ICIER 寄存器

IIC总线状态寄存器(注7)



符号	地址	复位后的值
ICSR	地址00BCh	0000X000b

位符号	位名	功能	RW
ADZ	一般调用地址识别标志(注1、2)	在检测到一般调用地址时，为“1”。	RW
AAS	从属地址识别标志(注1)	在从属接收模式中，如果开始条件后的第1帧和SAR寄存器的SVA0～SVA6一致，就为“1”(检测到从属地址、检测到一般调用地址)。	RW
AL	仲裁失败标志/溢出错误标志(注1)	I^2C总线格式时，表示主模式总线竞争失败。在以下的情况下变为“1”。(注3) • 主发送模式时，在SCL信号的上升沿内部SDA信号和SDA管脚的电平不一致时 • 主发送/接收模式时，在检测到开始条件时SDA管脚为“H”电平时 时钟同步格式时，表示发生溢出错误。在以下的情况下变为“1”。 • 在RDRF位为“1”的状态下接收到下一个数据的最后位时	RW
STOP	停止条件检测标志（注1）	在帧的传送结束后检测到停止条件时，为“1”。	RW
NACKF	无应答检测标志(注1、4)	发送时，从接收器件没有应答时为“1”。	RW
RDRF	接收数据寄存器满(注1、5)	将接收数据从ICDRS寄存器传送到ICDRR寄存器时，为“1”。	RW
TEND	发送结束(注1、6)	在I^2C总线格式时，在TDRE位为“1”的状态下SCL信号的第9个时钟上升时为“1”。 在时钟同步格式时，将发送帧的最后位输出时为“1”。	RW
TDRE	发送数据空(注1、6)	在以下的情况下变为“1”。 • 将数据从ICDRT寄存器传送到ICDRS寄存器并且ICDRT寄存器为空时 • 在将ICCR1寄存器的TRS位置“1”(发送模式)时 • 在发行了开始条件(含再次发送)时 • 在从属接收模式变为从属发送模式时	RW

注1．如果在读取“1”后写“0”，各位就变为“0”。
注2．在I^2C总线格式的从属接收模式时有效。
注3．在多个主器件几乎同时占有总线时，I^2C总线接口监视SDA，如果和自己发出的数据不同，就将AL标志置“1”，表示总线被其他主器件占有。
注4．NACKF位在ICIER寄存器的ACKE位为“1”(在接收应答为“1”时，中止传送)时有效。
注5．在从ICDRR寄存器读取数据时，RDRF位变为“0”。
注6．在给ICDRT寄存器写数据时，TEND、TDRE位变为“0”。
注7．有关I^2C总线接口相关寄存器的存取，请参照“16.3.8.1　I^2C总线接口相关寄存器的存取”。

图 16.28　ICSR 寄存器

从属地址寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
SAR	地址00BDh	00h

位符号	位名	功能	RW
FS	格式选择位	0：I²C总线格式 1：时钟同步串行格式	RW
SVA0	从属地址6～0	必须设定和I²C总线连接的其他从属设备不同的地址。 I²C总线格式的从属模式时，在开始条件后送来的第1帧的高7位和SVA0～SVA6一致时，作为从属器件运行。	RW
SVA1			RW
SVA2			RW
SVA3			RW
SVA4			RW
SVA5			RW
SVA6			RW

注1．有关I²C总线接口相关寄存器的存取，请参照“16.3.8.1　I²C总线接口相关寄存器的存取”。

IIC总线发送数据寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
ICDRT	地址00BEh	FFh

功能	RW
保存发送数据。 如果检测ICDRS寄存器为空，被保存的发送数据就传送到ICDRS寄存器，开始发送。 如果在从ICDRS寄存器发送数据中给ICDRT寄存器写下一个发送数据，就能连续发送。 在ICMR寄存器的MLS位为“1”(进行LSB先的数据传送)时，如果在写ICDRT寄存器后进行读操作，就读取MSB和LSB顺序相反的数据。	RW

注1．有关I²C总线接口相关寄存器的存取，请参照“16.3.8.1　I²C总线接口相关寄存器的存取”。

IIC总线接收数据寄存器(注1)

b7 b6 b5 b4 b3 b2 b1 b0

符号	地址	复位后的值
ICDRR	地址00BFh	FFh

功能	RW
保存接收数据。 如果ICDRS寄存器接收到1字节数据，就将接收数据传送到ICDRR寄存器，可进行下一次的接收。	RO

注1．有关I²C总线接口相关寄存器的存取，请参照“16.3.8.1　I²C总线接口相关寄存器的存取”。

IIC总线移位寄存器

b7 b6 b5 b4 b3 b2 b1 b0

符号
ICDRS

功能	RW
发送和接收数据的移位寄存器。 发送时，将发送数据从ICRDT寄存器传送到ICDRS寄存器，数据从SDA管脚输出。 接收时，如果1字节数据的接收结束，就将数据从ICDRS寄存器传送到ICDRR寄存器。	—

图 16.29　SAR、ICDRT、ICDRR、ICDRS 寄存器

端口模式寄存器

b7	b6	b5	b4	b3	b2	b1	b0
	0	0		0	0	0	0

符号 PMR　　地址 地址00F8h　　复位后的值 00h

位符号	位名	功能	RW
— (b3-b0)	保留位	必须清“0”。	—
U1PINSEL	端口CLK1/TXD1/RXD1切换位	0：输入/输出端口P6_5、P6_6、P6_7 1：CLK1、TXD1、RXD1	RW
— (b6-b5)	保留位	必须清“0”。	—
IICSEL	SSU/I^2C总线切换位	0：选择SSU功能 1：选择I^2C总线接口功能	RW

图 16.30　PMR 寄存器

16.3.1　传送时钟

当 ICCR1 寄存器的 MST 位是“0”时，传送时钟为 SCL 引脚输入的外部时钟。

当 ICCR1 寄存器的 MST 位是“1”时，传送时钟是由 ICCR1 寄存器的 CKS0～CKS3 位选择的内部时钟，从 SCL 引脚输出。传送速率的例子如表 16.6 所示。

表 16.6　传送速率的例子

ICCR1寄存器				传送时钟	传送速率				
CKS3	CKS2	CKS1	CKS0		f1=5MHz	f1=8MHz	f1=10MHz	f1=16MHz	f1=20MHz
0	0	0	0	f1/28	179kHz	286kHz	357kHz	571kHz	714kHz
			1	f1/40	125kHz	200kHz	250kHz	400kHz	500kHz
		1	0	f1/48	104kHz	167kHz	208kHz	333kHz	417kHz
			1	f1/64	78.1kHz	125kHz	156kHz	250kHz	313kHz
	1	0	0	f1/80	62.5kHz	100kHz	125kHz	200kHz	250kHz
			1	f1/100	50.0kHz	80.0kHz	100kHz	160kHz	200kHz
		1	0	f1/112	44.6kHz	71.4kHz	89.3kHz	143kHz	179kHz
			1	f1/128	39.1kHz	62.5kHz	78.1kHz	125kHz	156kHz
1	0	0	0	f1/56	89.3kHz	143kHz	179kHz	286kHz	357kHz
			1	f1/80	62.5kHz	100kHz	125kHz	200kHz	250kHz
		1	0	f1/96	52.1kHz	83.3kHz	104kHz	167kHz	208kHz
			1	f1/128	39.1kHz	62.5kHz	78.1kHz	125kHz	156kHz
	1	0	0	f1/160	31.3kHz	50.0kHz	62.5kHz	100kHz	125kHz
			1	f1/200	25.0kHz	40.0kHz	50.0kHz	80.0kHz	100kHz
		1	0	f1/224	22.3kHz	35.7kHz	44.6kHz	71.4kHz	89.3kHz
			1	f1/256	19.5kHz	31.3kHz	39.1kHz	62.5kHz	78.1kHz

16.3.2　中断请求

I^2C 总线接口的中断请求在 I^2C 总线格式中有 6 种，在时钟同步串行格式中有 4 种。I^2C 总线接口的中断请求如表 16.7 所示。

由于这些中断请求被分配在 I^2C 总线接口中断向量表，所以需要根据各位判断中断源。

表 16.7　I^2C 总线接口的中断请求

中断请求		发生条件	格式	
			I^2C总线	时钟同步串行
发送数据空	TXI	TIE=1并且TDRE=1	有效	有效
发送结束	TEI	TEIE=1并且TEND=1	有效	有效
接收数据满	RXI	RIE=1并且RDRF=1	有效	有效
停止条件检测	STPI	STIE=1并且STOP=1	有效	无效
NACK检测	NAKI	NAKIE=1并且AL=1	有效	无效
仲裁失利/溢出错误		（或者，NAKIE=1并且NACKF=1）	有效	有效

STIE、NAKIE、RIE、TEIE、TIE：ICIER寄存器的位
AL、STOP、NACKF、RDRF、TEND、TDRE：ICSR寄存器的位

如果满足表 16.7 的发生条件，就产生 I^2C 总线接口中断请求。必须通过 I^2C 总线接口中断程序将各自的中断发生条件清“0”。

但是，TDRE 位和 TEND 位通过将发送数据写到 ICDRT 寄存器自动清“0”，RDRF 位通过读 ICDRR 寄存器自动清“0”。尤其是在将发送数据写到 ICDRT 寄存器时，TDRE 位变为“0”，在将数据从 ICDRT 寄存器传送到 ICDRS 寄存器时，TDRE 位变为“1”，并且，如果将 TDRE 位清“0”，就可能多发送 1 个字节。

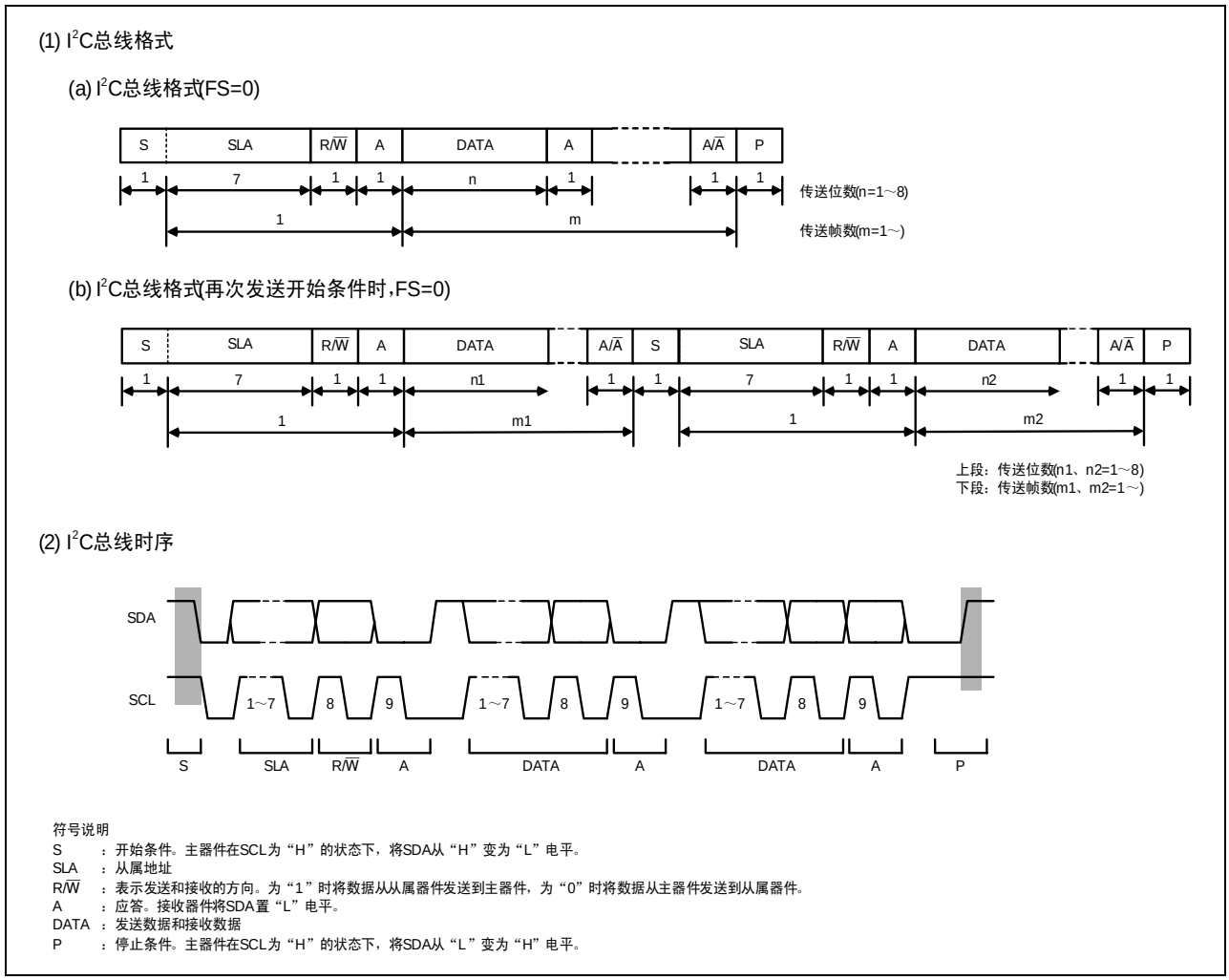
另外，将 STIE 位置“1”（允许停止条件检测的中断请求）时，必须在 STOP 位为“0”时进行。

16.3.3　I²C 总线接口模式

16.3.3.1　I²C 总线格式

如果将 SAR 寄存器的 FS 位清“0”，就以 I²C 总线格式进行通信。

I²C 总线格式和总线时序如图 16.31 所示，接着开始条件的第 1 帧总是由 8 位构成。



符号说明

S	：	开始条件。主器件在SCL为“H”的状态下，将SDA从“H”变为“L”电平。
SLA	：	从属地址
R/W	：	表示发送和接收的方向。为“1”时将数据从从属器件发送到主器件，为“0”时将数据从主器件发送到从属器件。
A	：	应答。接收器件将SDA置“L”电平。
DATA	：	发送数据和接收数据
P	：	停止条件。主器件在SCL为“H”的状态下，将SDA从“L”变为“H”电平。

图 16.31　I²C 总线格式和总线时序

16.3.3.2　主发送运行

在主发送模式中，主器件输出发送时钟和发送数据，从属器件返回应答。主发送模式的运行时序（I^2C 总线接口模式）如图 16.32、图 16.33 所示。

主发送模式的发送步骤和运行如下所示：

（1）为了初始化，必须将 ICSR 寄存器的 STOP 位清“0”，然后将 ICCR1 寄存器的 ICE 位置“1”（可传送运行状态），最后设定 ICMR 寄存器的 WAIT 和 MLS 位、ICCR1 寄存器的 CKS0～CKS3 位等（初始设定）。

（2）必须在读取 ICCR2 寄存器的 BBSY 位且确认总线是释放状态后，将 ICCR1 寄存器的 TRS、MST 位设定为主发送模式，然后用 MOV 指令写 BBSY=1 和 SCP=0（发行开始条件）。从而生成开始条件。

（3）必须在确认 ICSR 寄存器的 TDRE 位是“1”后，将发送数据（第 1 个字节是表示从属地址和 R/$\overline{W}$ 的数据）写到 ICDRT 寄存器。此时，TDRE 位自动清“0”，将数据从 ICDRT 寄存器传送到 ICDRS 寄存器，TDRE 位再次为“1”。

（4）在 TDRE 位为“1”的状态下，1 字节的发送结束，在发送时钟的第 9 个时钟的上升沿 ICSR 寄存器的 TEND 位变为“1”。必须在读 ICIER 寄存器的 ACKBR 位且确认从属器件已被选择后，将第 2 字节的数据写到 ICDRT 寄存器。当 ACKBR 位是“1”时，由于从属器件未被识别，所以必须发行停止条件。通过用 MOV 指令写 BBSY=0 和 SCP=0 进行停止条件的发行。另外，在准备完数据或者发行停止条件前，SCL 被固定为“L”电平。

（5）必须在每当 TDRE 位变为“1”时将第 2 个字节以后的发送数据写到 ICDRT 寄存器。

（6）在将发送的字节数写到 ICDRT 寄存器后，必须在 TDRE 位为“1”的状态下等待 TEND 位变为“1”；或者在 ICIER 寄存器的 ACKE 位为“1”（在接收应答为“1”时，中止传送）的状态下，必须等待接收器件的 NACK（ICSR 寄存器的 NACKF=1）。然后发行停止条件，将 TEND 位或者 NACKF 位清“0”。

（7）必须在 ICSR 寄存器的 STOP 位为“1”时返回从属接收模式。

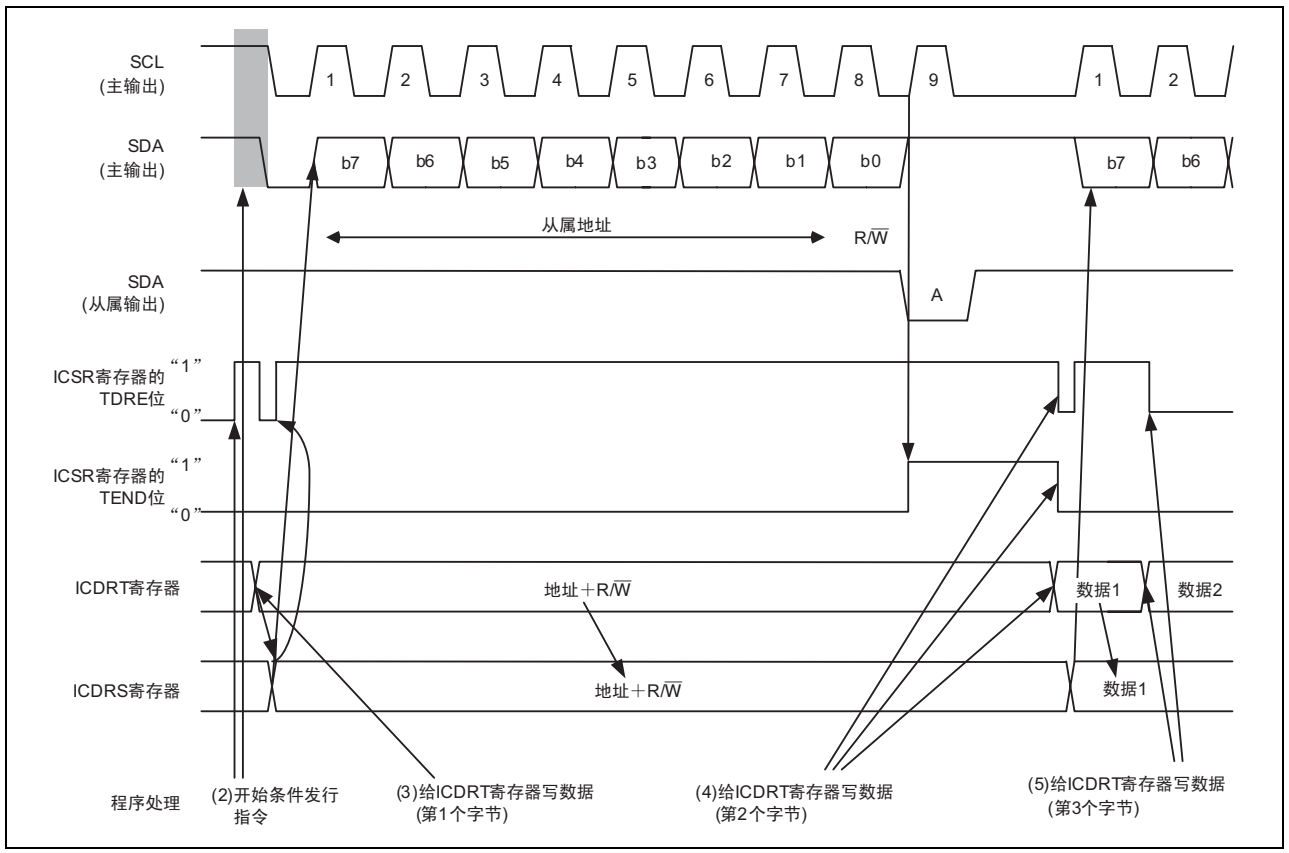


图 16.32　主发送模式的运行时序（I^2C 总线接口模式）（1）

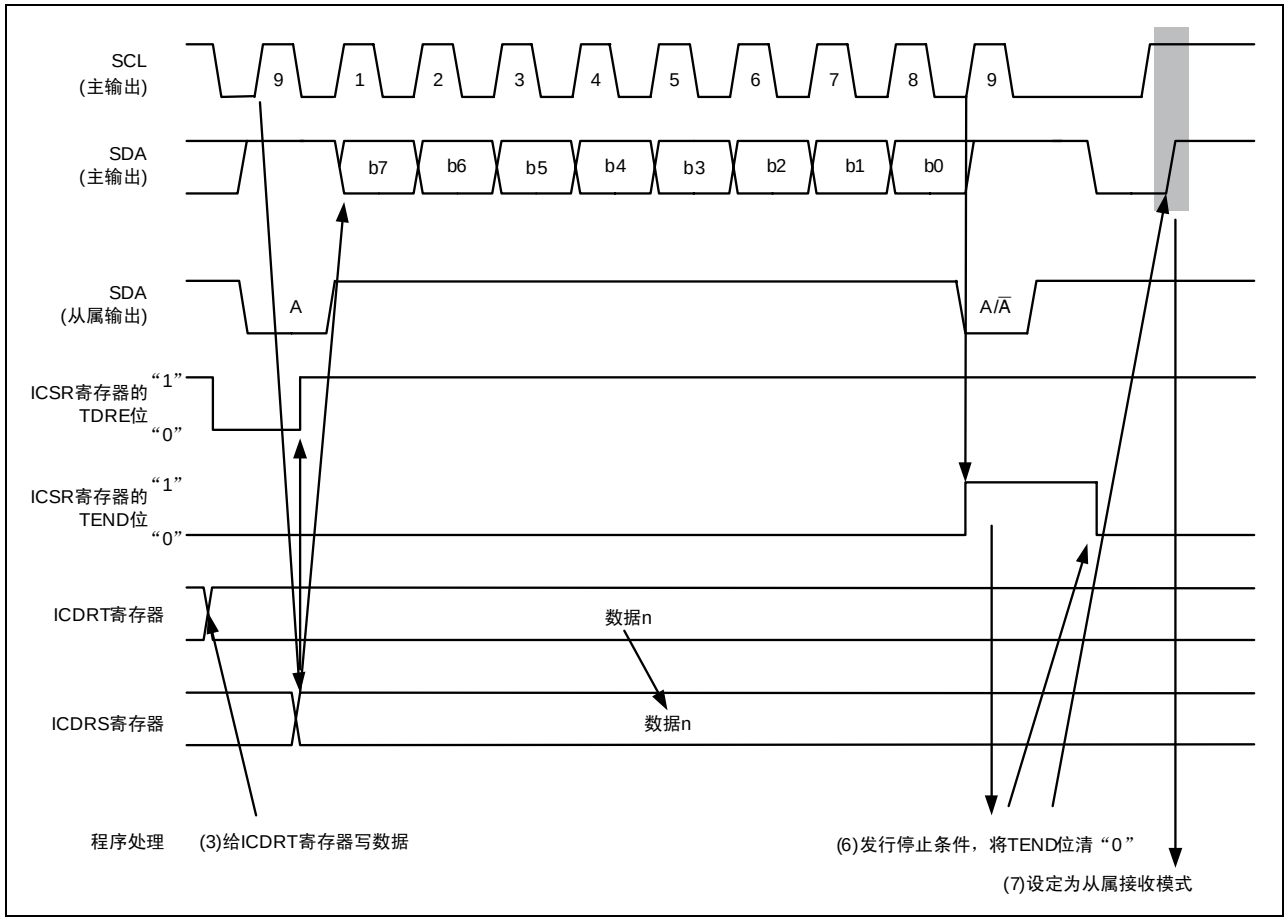


图 16.33　主发送模式的运行时序（I^2C 总线接口模式）（2）

16.3.3.3　主接收运行

在主接收模式中，主器件输出接收时钟，在接收从属器件的数据后返回应答。主接收模式的运行时序（I^2C 总线接口模式）如**图 16.34**、**图 16.35** 所示。

主接收模式的接收步骤和运行如下所示：

（1）必须在 ICSR 寄存器的 TEND 位清“0”后将 ICCR1 寄存器的 TRS 位清“0”，从主器件发送模式转换为主器件接收模式，然后将 ICSR 寄存器的 TDRE 位清“0”。

（2）如果虚读 ICDRR 寄存器，就开始接收，与内部时钟同步输出接收时钟并接收数据。主器件在接收时钟的第 9 个时钟将由 ICIER 寄存器的 ACKBT 位设定的电平输出到 SDA。

（3）1 帧数据的接收结束，在接收时钟的第 9 个时钟的上升沿 ICSR 寄存器的 RDRF 位变为“1”。此时，如果读 ICDRR 寄存器，就能读取接收的数据，同时 RDRF 位变为“0”。

（4）如果在每当 RDRF 位变为“1”时读取 ICDRR 寄存器，就能连续接收。另外，如果因其它处理 RDRF 位变为“1”并且在读取 ICDRR 寄存器前第 8 个时钟下降，就在读 ICDRR 寄存器前 SCL 被固定为“L”电平。

（5）在下一个接收为最后 1 帧的情况下，必须在读 ICDRR 寄存器前将 ICCR1 寄存器的 RCVD 位置“1”（禁止下一次接收运行）。因此，在下一次接收后处于可发行停止条件的状态。

（6）如果在接收时钟的第 9 个时钟的上升沿 RDRF 位变为“1”，就必须发行停止条件。

（7）如果 ICSR 寄存器的 STOP 位变为“1”，就必须读 ICDRR 寄存器，然后将 RCVD 位清“0”（继续下一次接收运行）。

（8）必须返回从属接收模式。

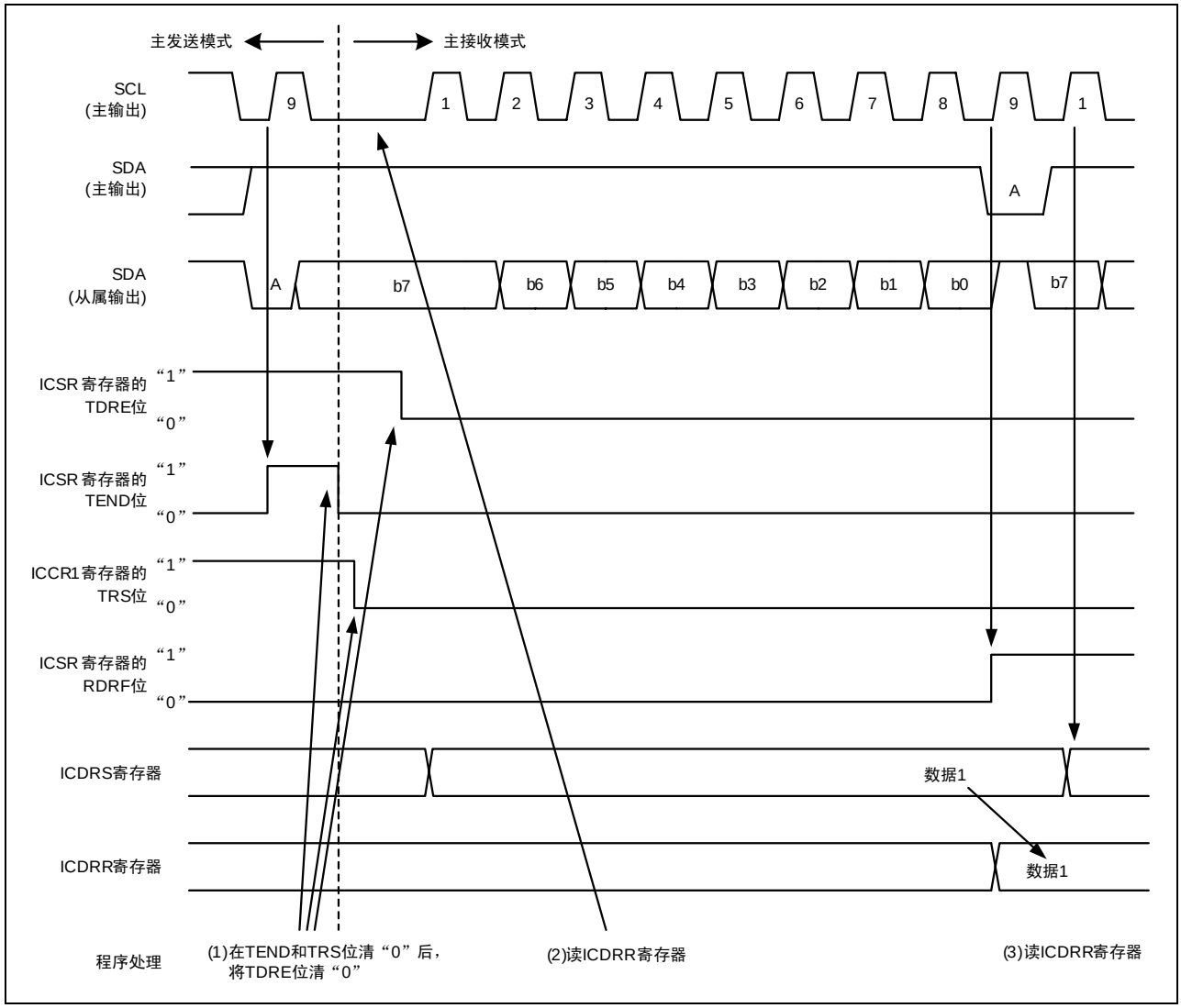


图 16.34　主接收模式的运行时序（I^2C 总线接口模式）（1）

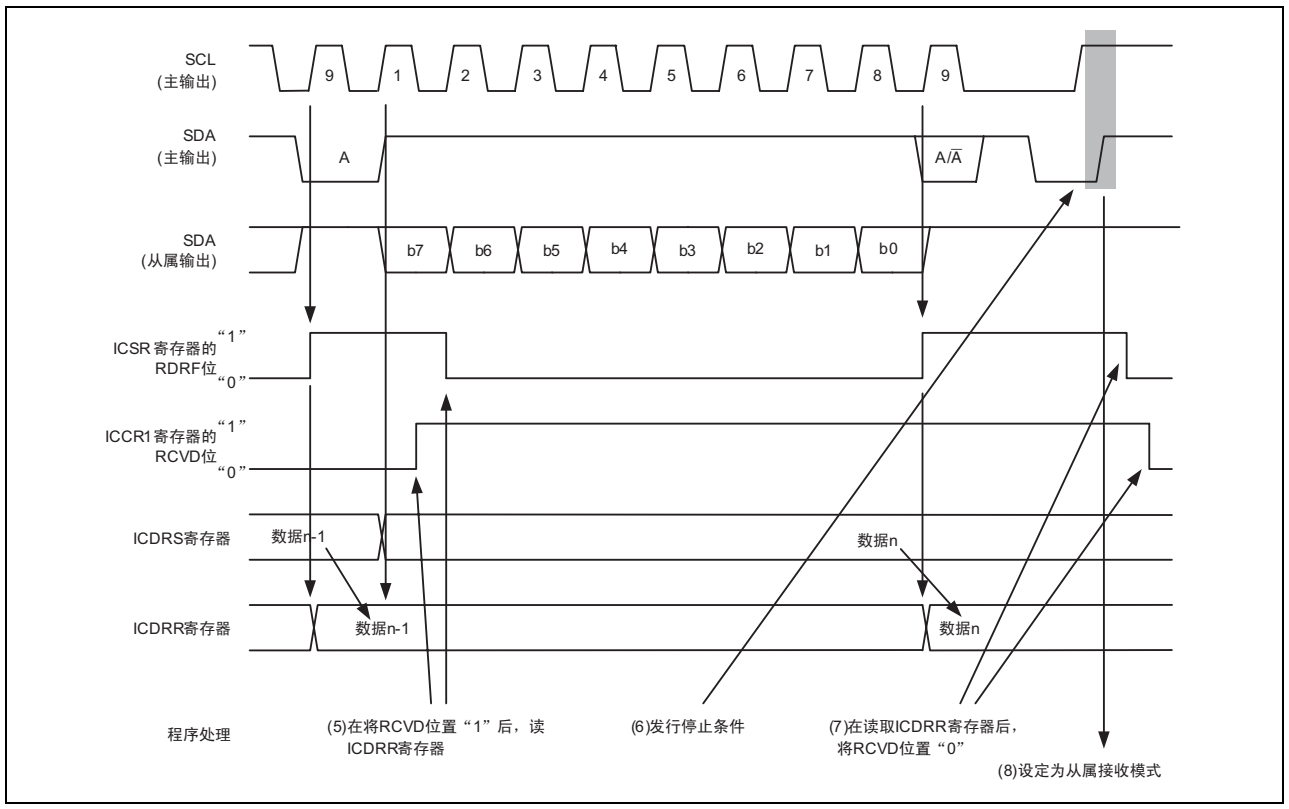


图 16.35　主接收模式的运行时序（I^2C 总线接口模式）（2）

16.3.3.4　从属发送运行

在从属发送模式中，从属器件输出发送数据，主器件在输出接收时钟后返回应答。从属发送模式的运行时序（I^2C 总线接口模式）如图 16.36、图 16.37 所示。

从属发送模式的发送步骤和运行如下所示：

（1）必须将 ICCR1 寄存器的 ICE 位置“1”（可传送运行状态），然后设定 ICMR 寄存器的 WAIT 和 MLS 位、ICCR1 寄存器的 CKS0～CKS3 位等（初始设定）。其次，必须将 ICCR1 寄存器的 TRS 和 MST 位清“0”，然后在从属接收模式中等待从属地址匹配。

（2）在检测到开始条件后的第 1 帧，从属地址匹配时，就在第 9 个时钟的上升沿从属器件将由 ICIER 寄存器的 ACKBT 位设定的电平输出到 SDA。此时，如果第 8 个位的数据（R/$\overline{W}$）是“1”，TRS 位和 ICSR 寄存器的 TDRE 位就为“1”，自动转换为从属发送模式。如果在每当 TDRE 位变为“1”时将发送数据写到 ICDRT 寄存器，就可连续发送。

（3）在将最后的发送数据写到 ICDRT 寄存器后 TDRE 位变为“1”时，必须在 TDRE 位为“1”的状态下等待 ICSR 寄存器的 TEND 位变为“1”。一旦 TEND 位变为“1”，就必须将 TEND 位清“0”。

（4）为了结束处理，必须将 TRS 位清“0”，并虚读 ICDRR 寄存器，释放 SCL。

（5）必须将 TDRE 位清“0”。

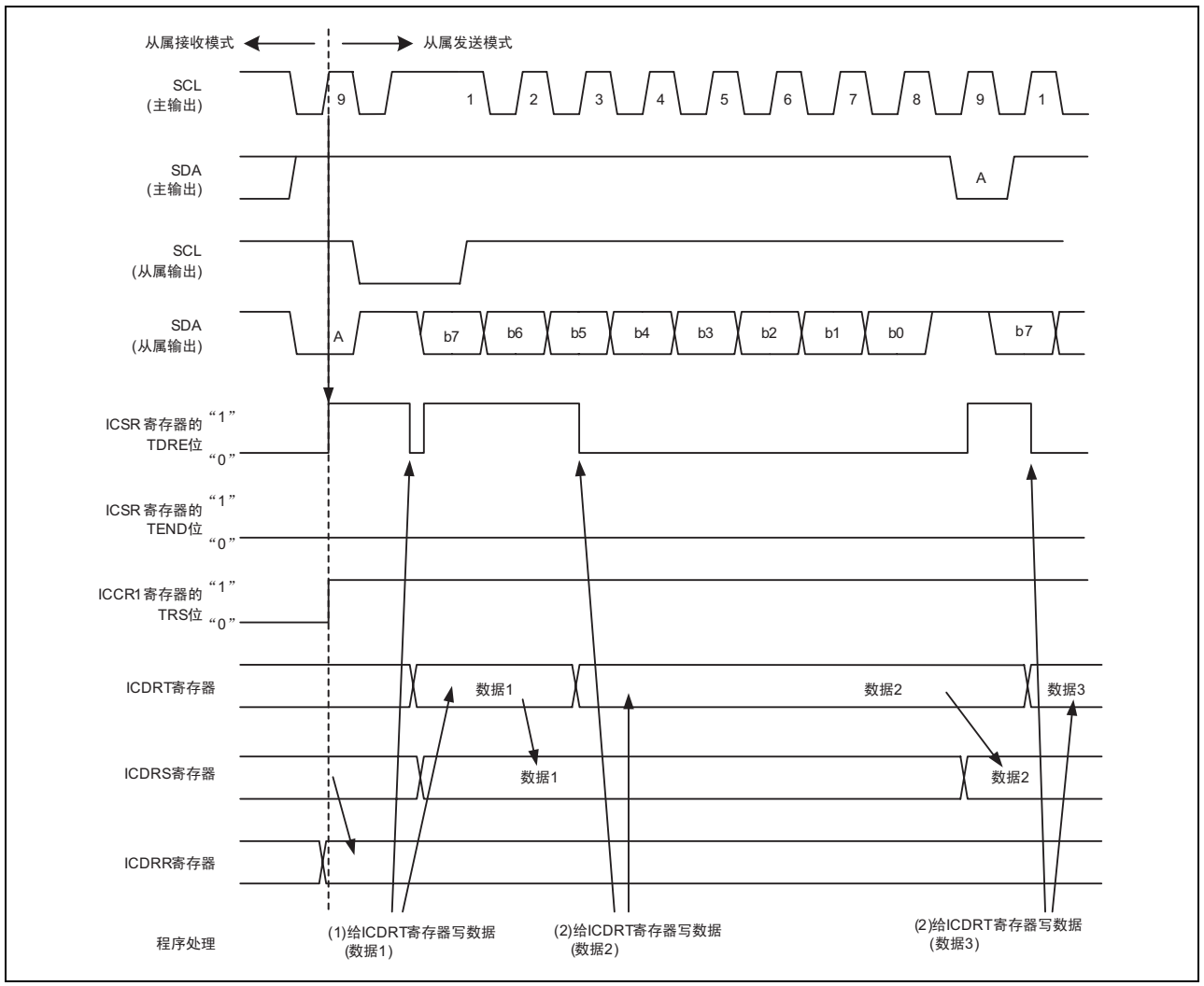


图 16.36　从属发送模式的运行时序（I^2C 总线接口模式）（1）

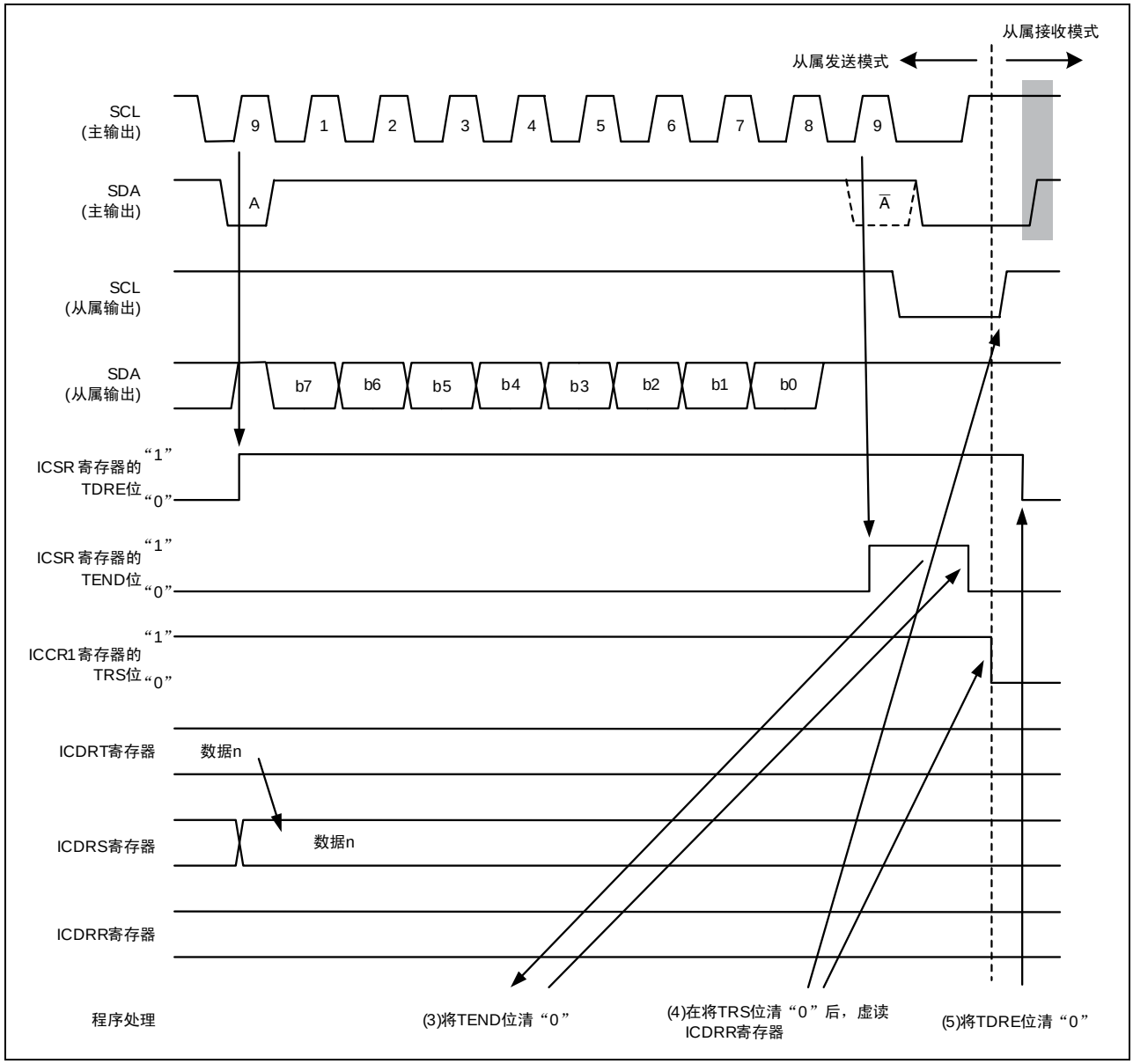


图 16.37　从属发送模式的运行时序（I^2C 总线接口模式）（2）

16.3.3.5　从属接收运行

在从属接收模式中，主器件输出发送时钟和发送数据，从属器件返回应答。从属接收模式的运行时序（I^2C 总线接口模式）如**图 16.38**、**图 16.39** 所示。

从属接收模式的接收步骤和运行如下所示：

（1）必须将 ICCR1 寄存器的 ICE 位置“1”（可传送运行状态），然后设定 ICMR 寄存器的 WAIT 和 MLS 位、ICCR1 寄存器的 CKS0～CKS3 位等（初始设定）。其次，必须将 ICCR1 寄存器的 TRS 和 MST 位清“0”，然后在从属接收模式中等待从属地址匹配。

（2）在检测到开始条件后的第 1 帧，从属地址匹配时，就在第 9 个时钟的上升沿从属器件将由 ICIER 寄存器的 ACKBT 位设定的电平输出到 SDA。同时 ICSR 寄存器的 RDRF 位变为“1”，所以必须虚读 ICDRR 寄存器（因为读取的数据表示从属地址＋R/$\overline{W}$，所以不需要）。

（3）必须在每当 RDRF 位变为“1”时读 ICDRR 寄存器。如果在 RDRF 位为“1”的状态下第 8 个时钟下降，就在读 ICDRR 寄存器前 SCL 被固定为“L”电平。读 ICDRR 寄存器前更改的返回给主器件的应答设定将反映在下一个传送帧。

（4）同样，通过读 ICDRR 寄存器进行最后字节的读取。

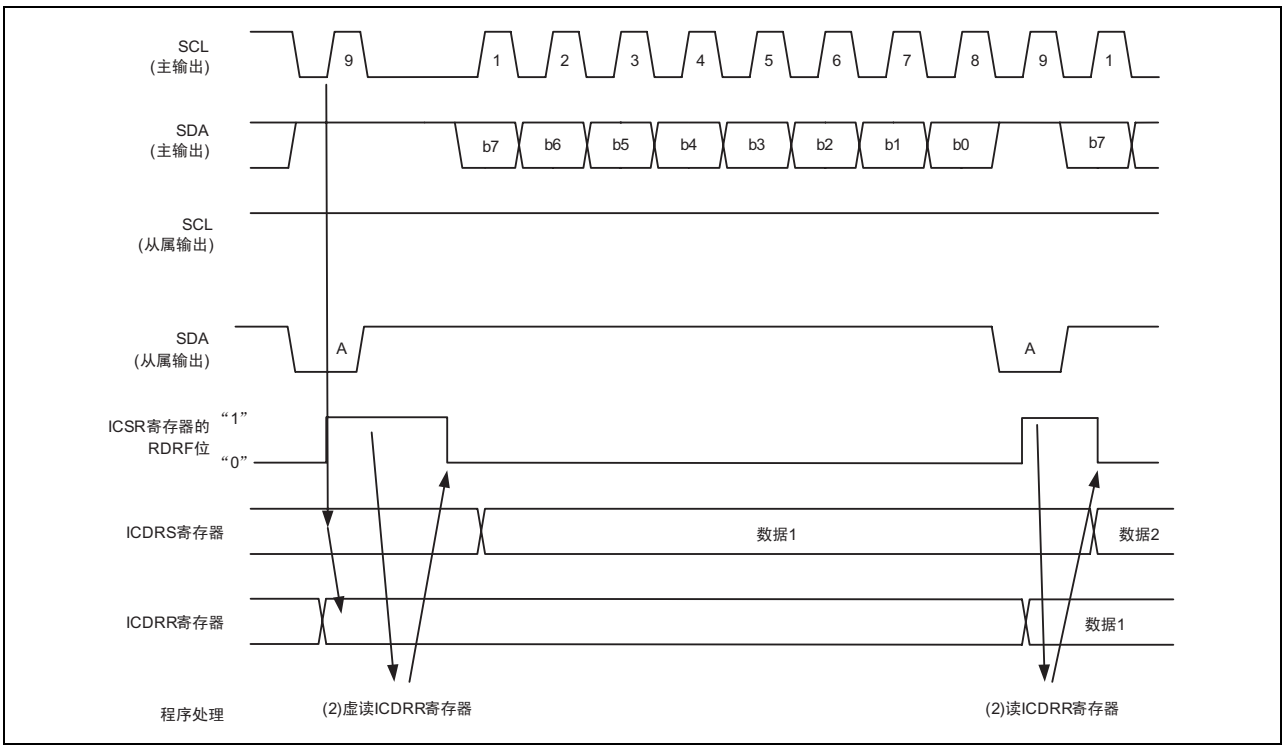


图 16.38　从属接收模式的运行时序（I²C 总线接口模式）（1）

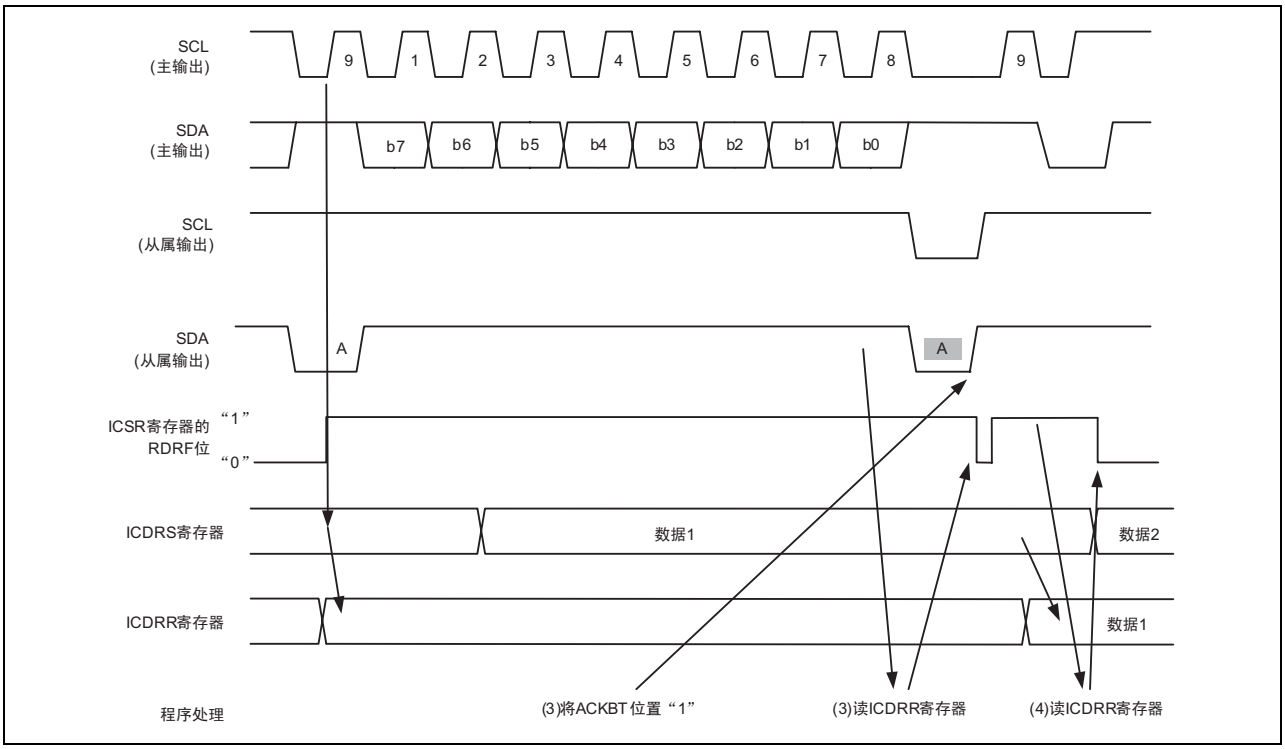


图 16.39　从属接收模式的运行时序（I²C 总线接口模式）（2）

16.3.4　时钟同步串行模式

16.3.4.1　时钟同步串行格式

如果将 SAR 寄存器的 FS 位置“1”，就以时钟同步串行格式进行通信。

时钟同步串行格式的传送格式如图 16.40 所示。

当 ICCR1 寄存器的 MST 位是“1”时，从 SCL 输出传送时钟；当 MST 位是“0”时，输入外部时钟。

在 SCL 时钟的下降沿到下一个下降沿之间输出传送数据，在 SCL 时钟的上升沿确定数据。可通过 ICMR 寄存器的 MLS 位选择数据的传送顺序是 MSB 先还是 LSB 先。另外，能通过 ICCR2 寄存器的 SDAO 位，在传送待机中更改 SDA 的输出电平。

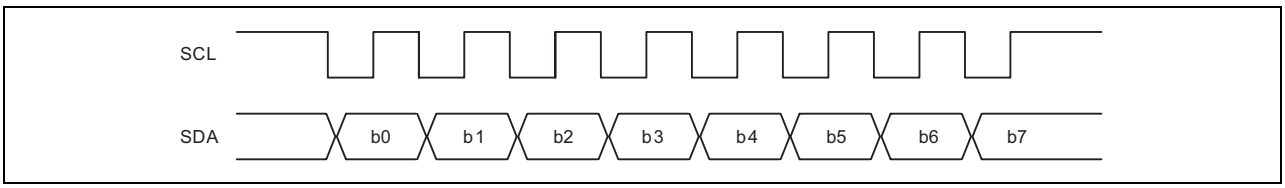


图 16.40　时钟同步串行格式的传送格式

16.3.4.2　发送的运行

在发送模式中，与传送时钟的下降沿同步从 SDA 输出发送数据。传送时钟在 ICCR1 寄存器的 MST 位是“1”时为输出；在 MST 位是“0”时为输入。

发送模式的运行时序（时钟同步串行模式）如图 16.41 所示。

发送模式的步骤和运行如下所示：

（1）必须将 ICCR1 寄存器的 ICE 位置“1”（可传送运行状态），然后设定 ICCR1 寄存器的 CKS0～CKS3 位和 MST 位等（初始设定）。

（2）必须将 ICCR1 寄存器的 TRS 位置“1”，设定为发送模式。从而 ICSR 寄存器的 TDRE 位变为“1”。

（3）必须在确认 TDRE 位是“1”后将发送数据写到 ICDRT 寄存器，使数据从 ICDRT 寄存器传送到 ICDRS 寄存器，TDRE 位自动变为“1”。如果在每当 TDRE 位变为“1”时将数据写到 ICDRT 寄存器，就可连续发送。另外，从发送模式转换为接收模式时，必须在 TDRE 位为“1”的状态下将 TRS 位清“0”。

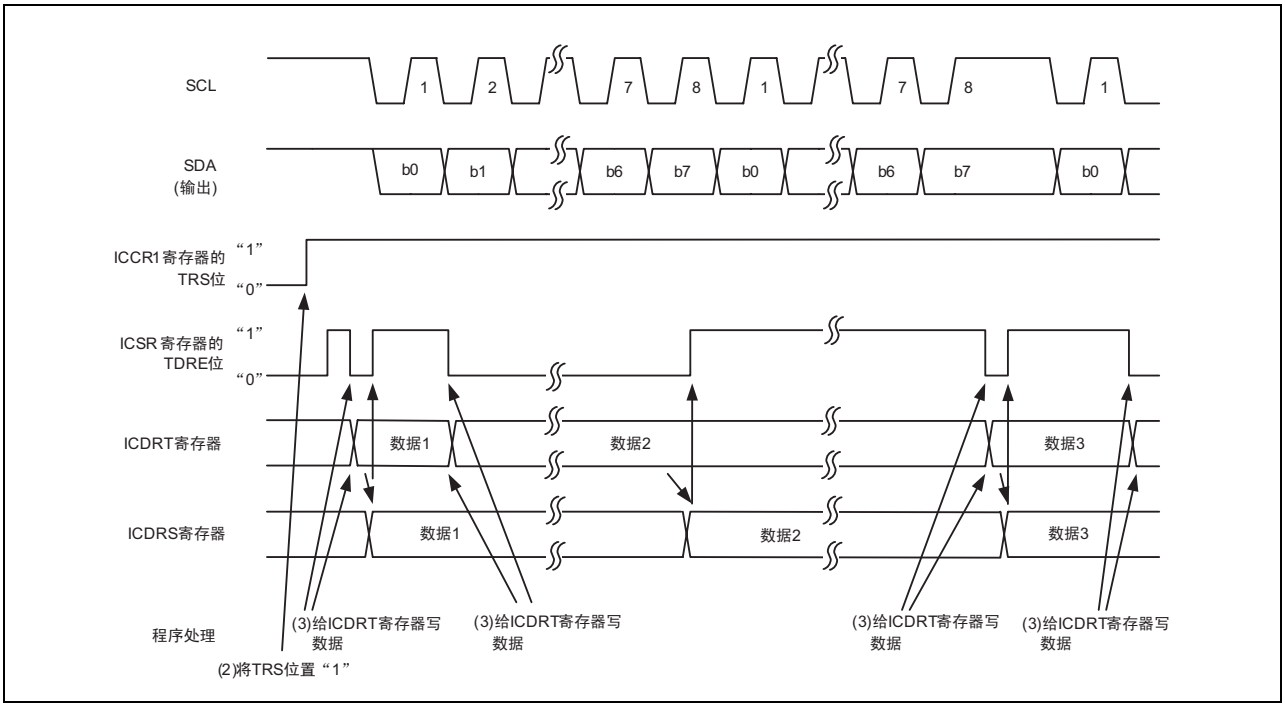


图 16.41　发送模式的运行时序（时钟同步串行模式）

16.3.4.3　接收的运行

接收模式在传送时钟的上升沿锁存数据。传送时钟在 ICCR1 寄存器的 MST 位是“1”时为输出；在 MST 位是“0”时为输入。

接收模式的运行时序（时钟同步串行模式）如**图** 16.42 所示。

接收模式的步骤和运行如下所示：

（1）必须将 ICCR1 寄存器的 ICE 位置“1”（可传送运行状态），然后设定 ICCR1 寄存器的 CKS0～CKS3 位和 MST 位等（初始设定）。

（2）在输出传送时钟时，必须将 MST 位置“1”，开始输出接收时钟。

（3）当接收结束时，将数据从 ICDRS 寄存器传送到 ICDRR 寄存器，ICSR 寄存器的 RDRF 位变为“1”。在 MST 位为“1”时，因处于可接收下一字节数据的状态，所以连续输出时钟。如果在每当 RDRF 位变为“1”时读 ICDRR 寄存器，就能连续接收。如果在 RDRF 位为“1”的状态下第 8 个时钟上升，就检测到溢出，ICSR 寄存器的 AL 位变为“1”。此时，ICDRR 寄存器保持前一个接收数据。

（4）在 MST 位为“1”时，为了停止接收，必须在 ICCR1 寄存器的 RCVD 位置“1”（禁止下一次接收运行）后读 ICDRR 寄存器。从而在结束下一字节数据的接收后，SCL 被固定为“H”电平。

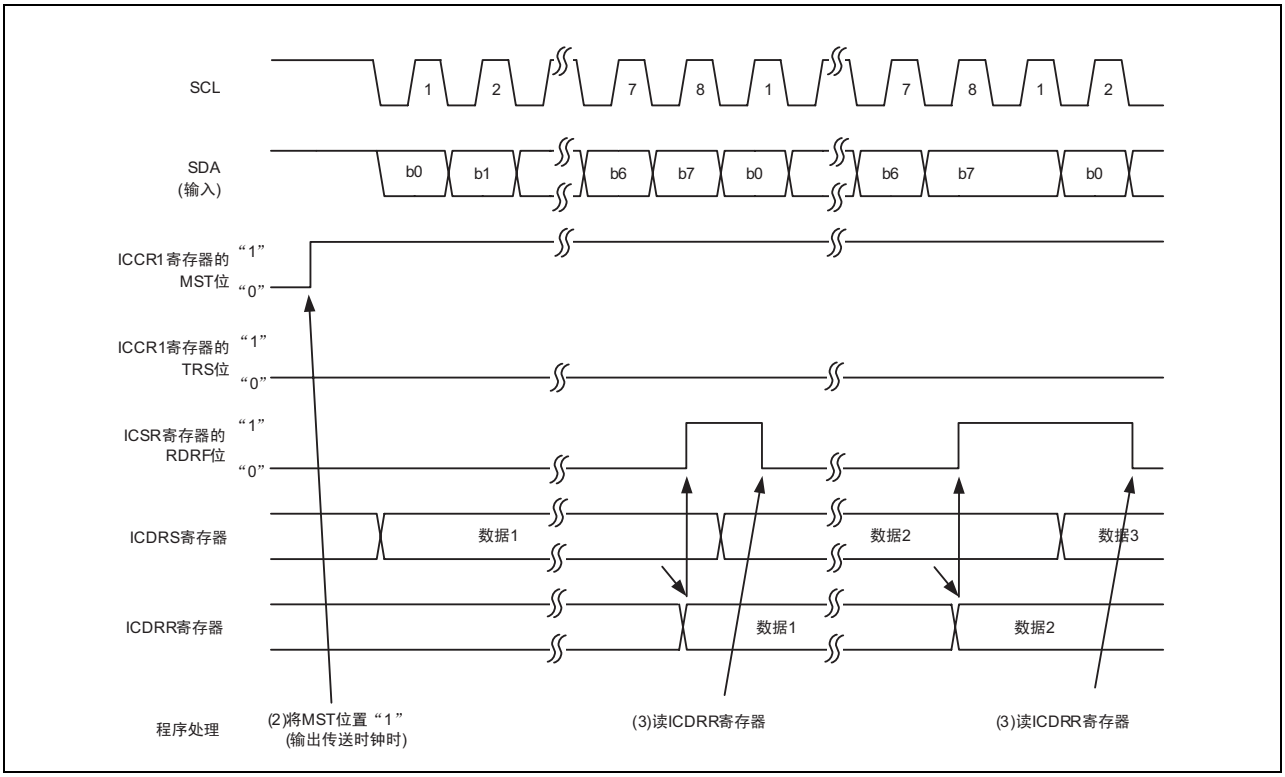


图 16.42　接收模式的运行时序（时钟同步串行模式）

16.3.5　噪声消除电路

SCL 引脚和 SDA 引脚的状态经过噪声消除电路输入到内部，噪声消除电路的框图如图 16.43 所示。

噪声消除电路由连接 2 段串联的锁存电路和一致检测电路构成。用 f1 采样 SCL 引脚输入信号（或者 SDA 引脚输入信号），当 2 个锁存器输出电平一致时，才开始将该电平传递给后段。不一致时，保持以前的值。

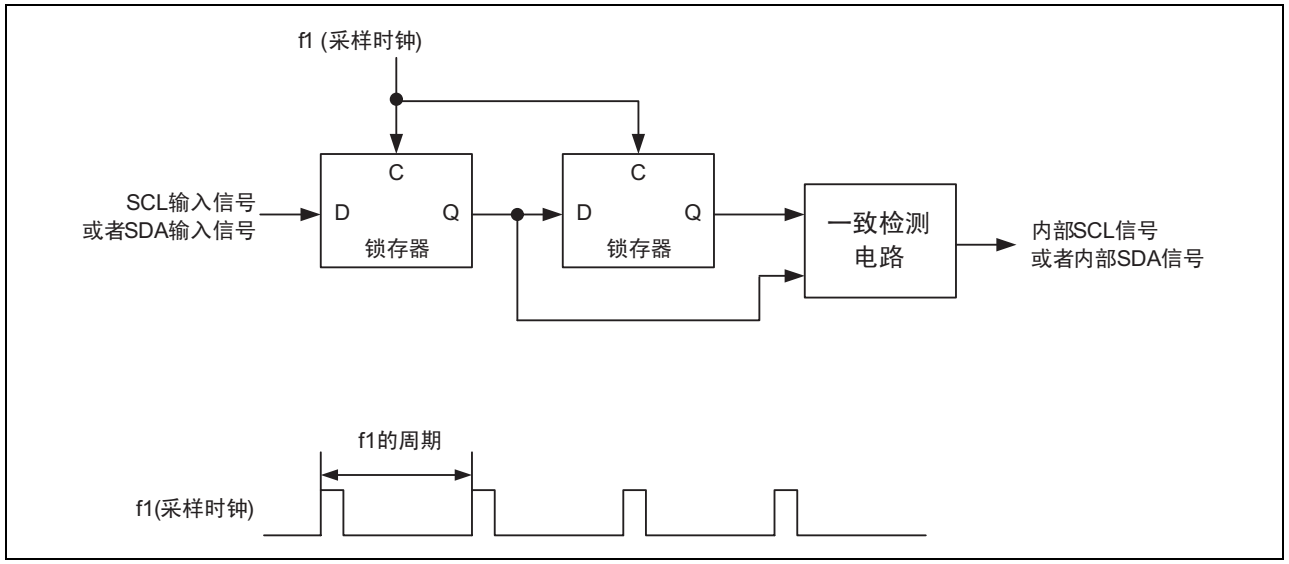


图 16.43　噪声消除电路的框图

16.3.6　位同步电路

在将 I^2C 总线接口设定为主模式时，由于在以下 2 种状态下可能缩短“H”电平期间，所以监视 SCL，将按每位取得同步以进行通信。

- 通过从属器件 SCL 保持为“L”电平时
- 根据 SCL 线的负载（负载电容和上拉电阻）SCL 的上升变得缓慢时

位同步电路的时序如**图 16.44** 所示，SCL 的“L”电平输出变为高阻抗到监视 SCL 为止的时间如**表 16.8** 所示。

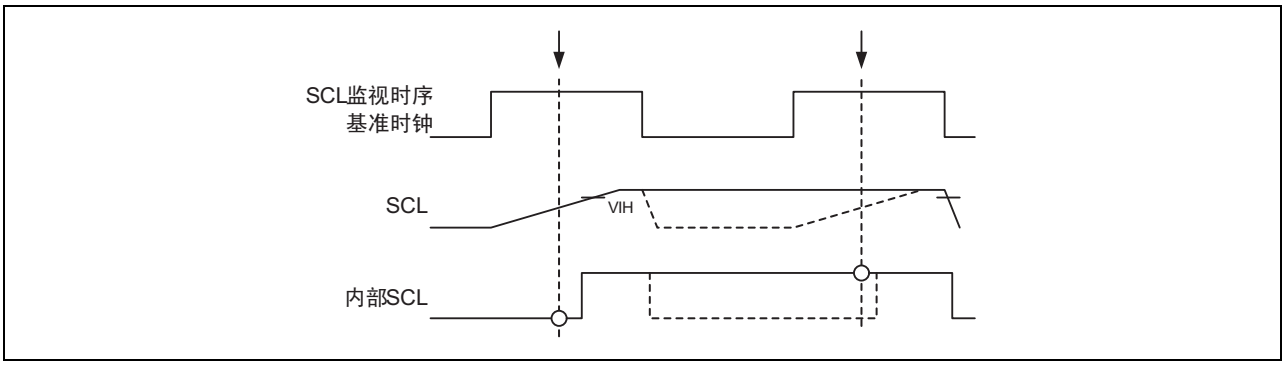


图 16.44　位同步电路的时序

表 16.8　SCL 的“L”电平输出变为高阻抗到监视 SCL 为止的时间

ICCR1寄存器		监视SCL的时间
CKS3	CKS2	
0	0	7.5Tcyc
	1	19.5Tcyc
1	0	17.5Tcyc
	1	41.5Tcyc

1Tcyc=1/f1（s）

16.3.7　寄存器的设定例子

使用 I²C 总线接口时的寄存器的设定例子如图 16.45～图 16.48 所示。

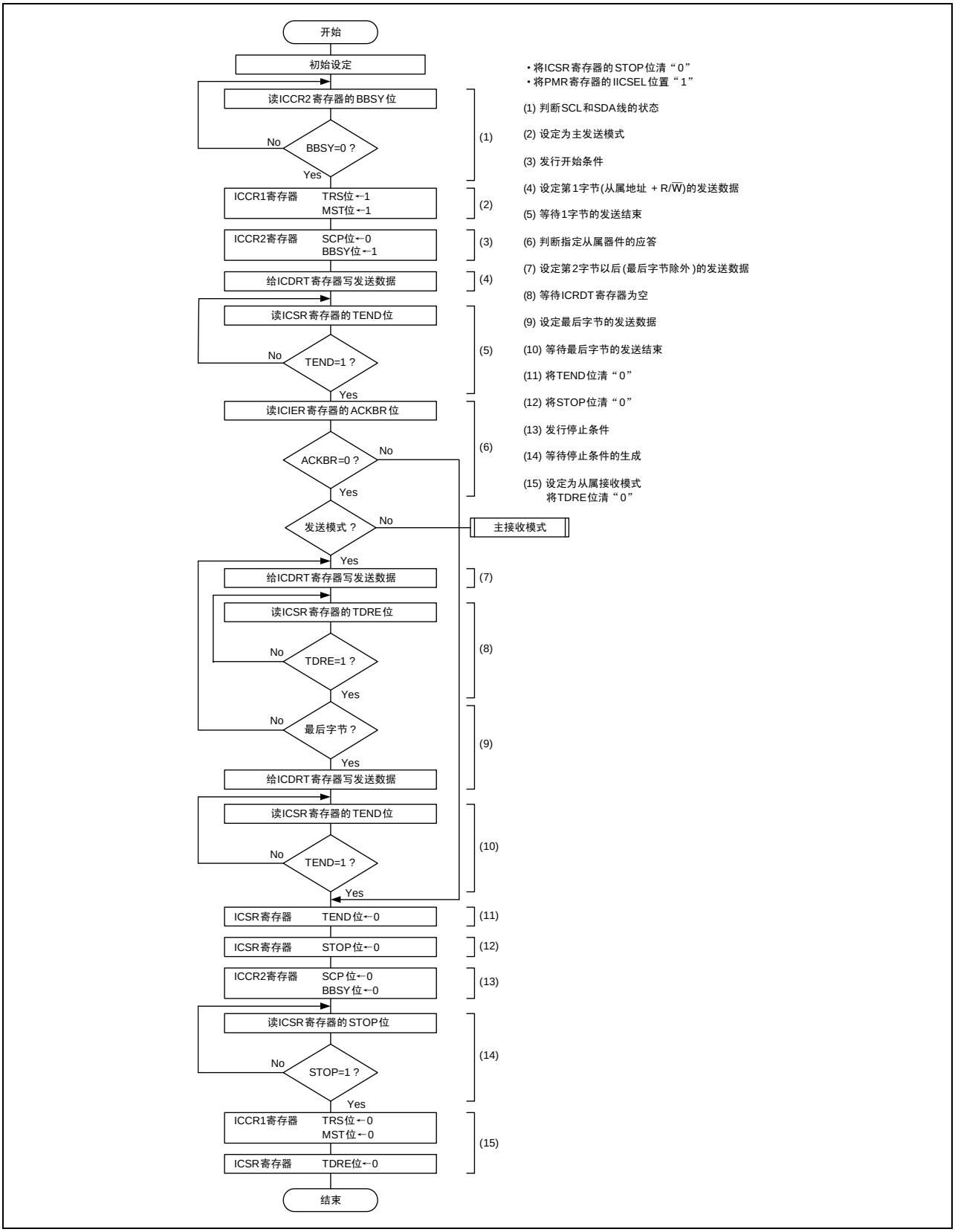
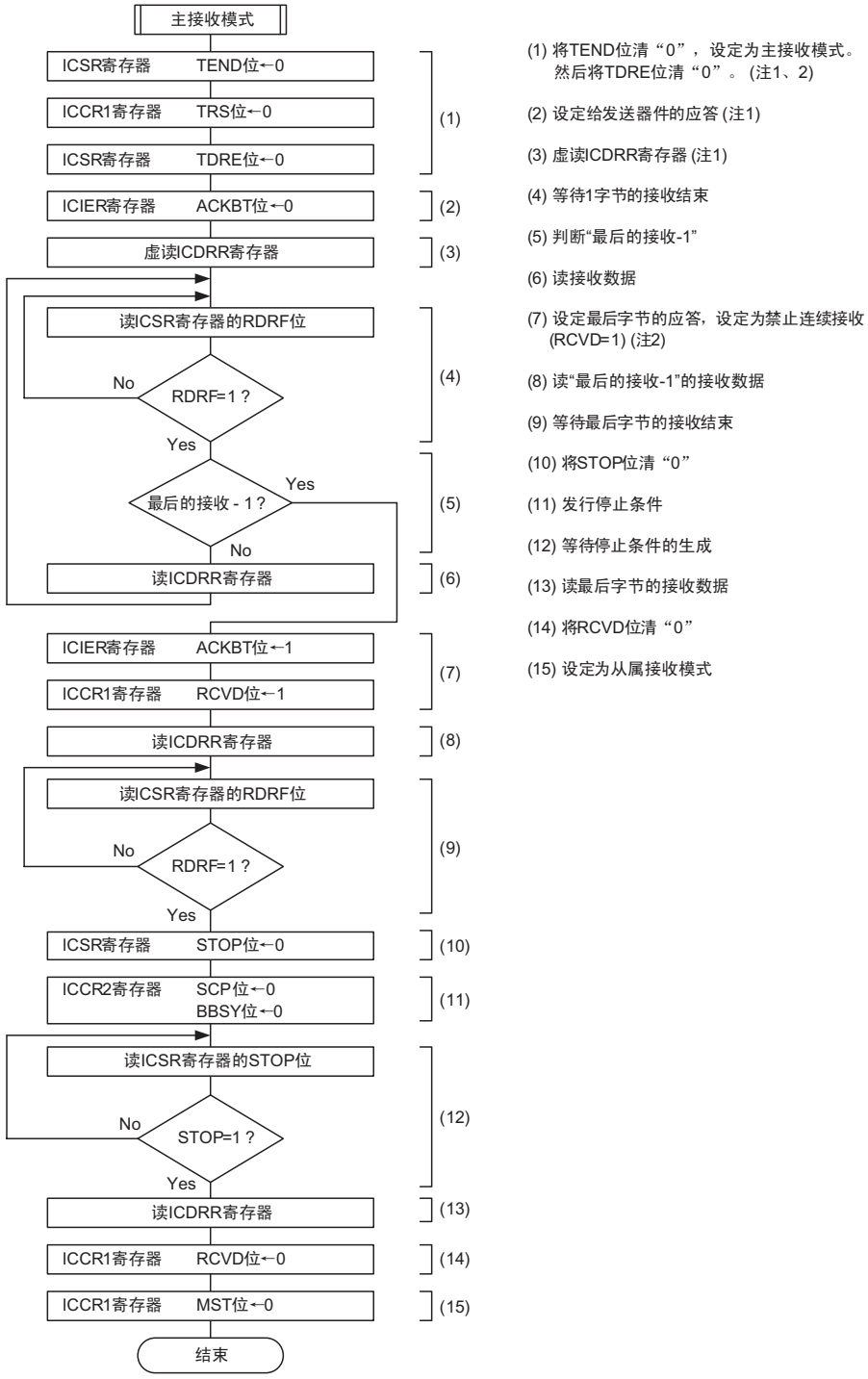


图 16.45　主发送模式的寄存器的设定例子（I²C 总线接口模式）



注1．不能在(1)～(3)的处理中发生中断。
注2．1字节接收时，在(1)的处理后省略(2)～(6)，转到(7)的处理。
(8)的处理为虚读ICDRR寄存器。

图 16.46　主接收模式的寄存器的设定例子（I^2C 总线接口模式）

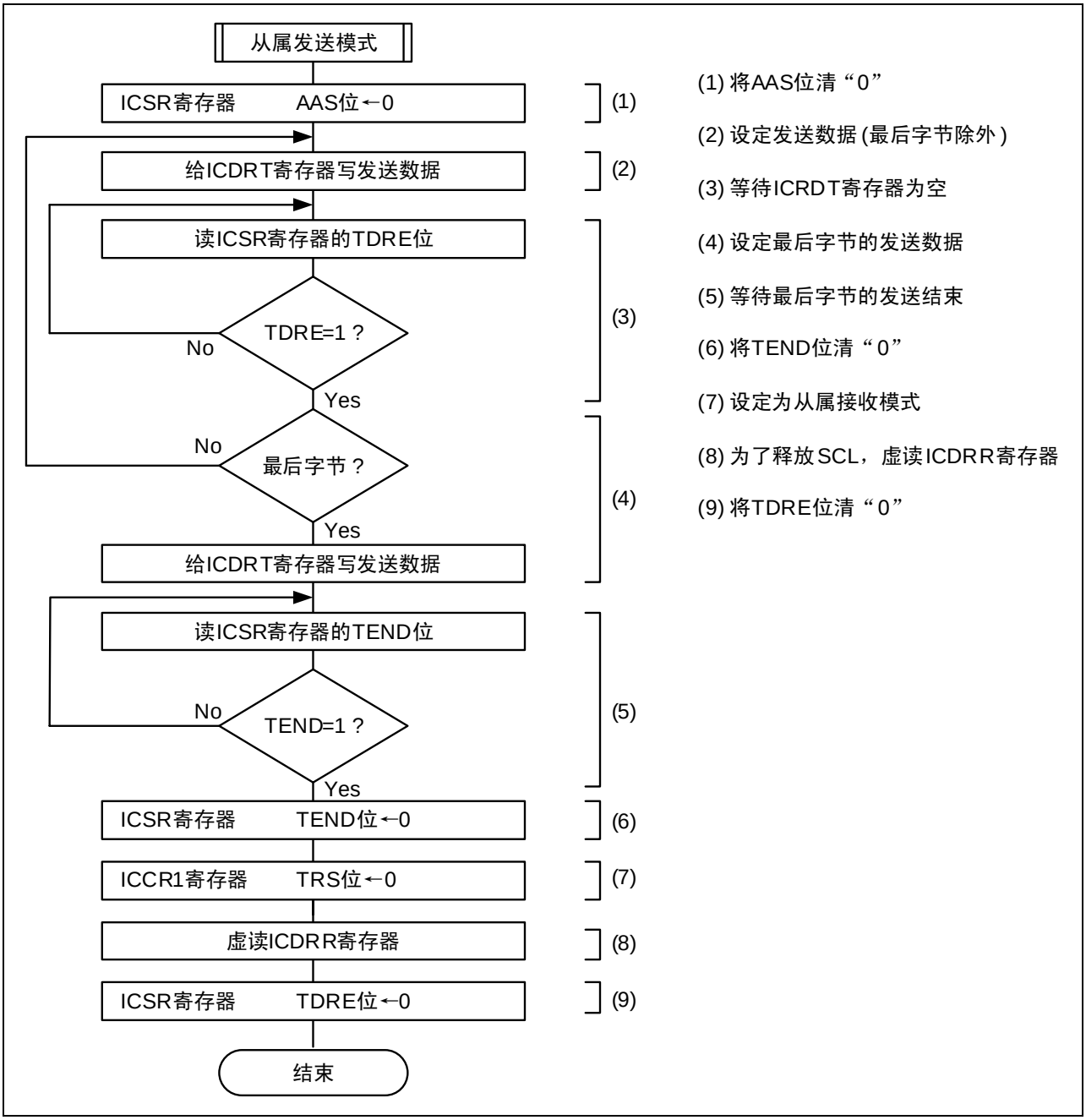
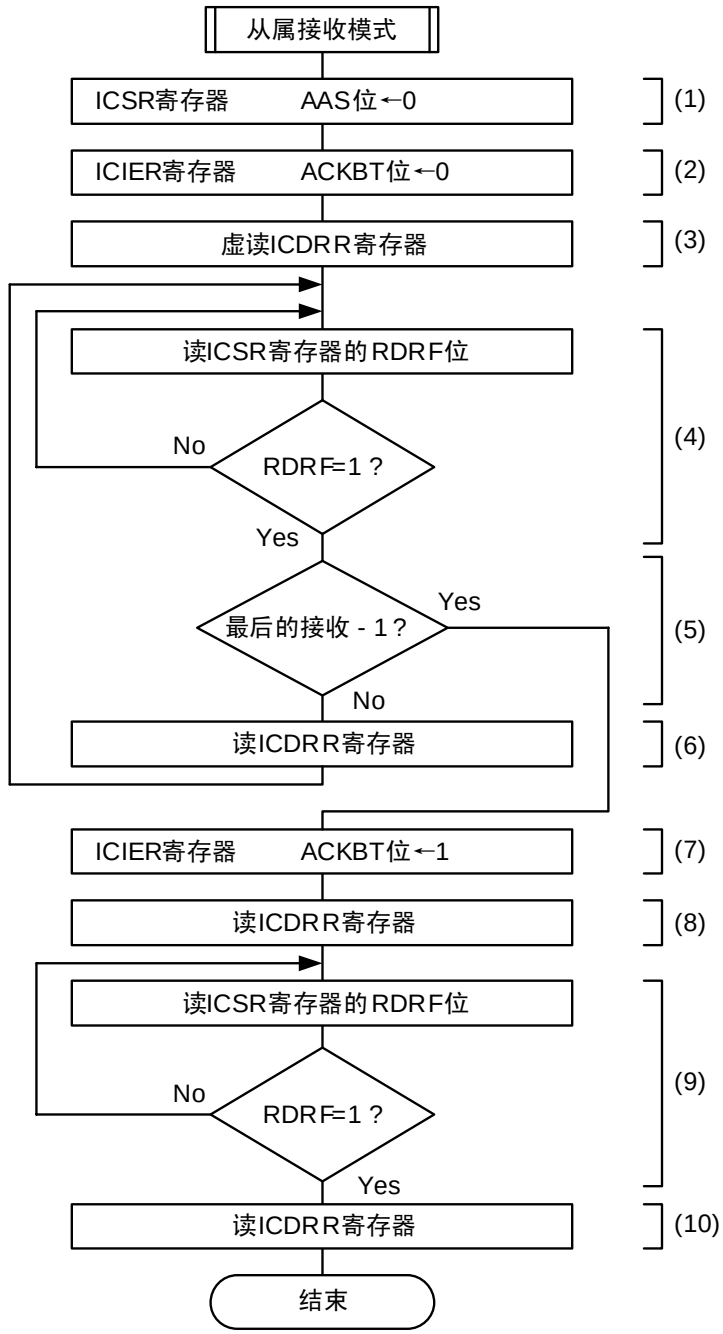


图 16.47　从属发送模式的寄存器的设定例子（I^2C 总线接口模式）



(1) 将AAS位清“0”(注1)

(2) 设定给发送器件的应答

(3) 虚读ICDRR寄存器

(4) 等待1字节的接收结束

(5) 判断“最后的接收 -1”

(6) 读接收数据

(7) 设定最后字节的应答 (注1)

(8) 读“最后的接收 -1”的接收数据

(9) 等待最后字节的接收结束

(10) 读最后字节的接收数据

注1．1字节接收时，在 (1)的处理后省略 (2)～(6)，转到(7)的处理。
(8)的处理为虚读ICDRR寄存器。

图 16.48　从属接收模式的寄存器的设定例子（I^2C 总线接口模式）

16.3.8　I²C 总线接口的使用注意事项

在使用 I²C 总线接口时，必须将 PMR 寄存器的 IICSEL 位置“1”（选择 I²C 总线接口功能）。

16.3.8.1　I²C 总线接口相关寄存器的存取

对于 I²C 总线接口相关寄存器（地址 00B8h～00BFh）的相同寄存器，必须在进行写操作后“等待 3 条指令以上”或者“等待 4 个周期以上”进行读操作。

- 等待 3 条指令以上的例子

```
程序例          MOV.B   #00h, 00BBh      ；将 ICIER 寄存器置“00h”
                NOP
                NOP
                NOP
                MOV.B   00BBh, R0L
```

- 等待4 个周期以上的例子

```
程序例          BCLR    6, 00BBh        ；禁止发送结束的中断请求
                JMP.B   NEXT
        NEXT:
                BSET    7, 00BBh        ；允许发送数据空的中断请求
```

第17章 A/D 转换器

A/D 转换器采用 10 位逐次逼近的 A/D 转换方式，由电容耦合放大器构成。模拟输入引脚和 P0_0～P0_7 引脚共用。在使用这些输入引脚时，必须将对应的端口方向位清“0”（输入模式）。另外，在不使用 A/D 转换器时，如果将 ADCON1 寄存器的 VCUT 位清“0”（不连接 Vref），从 VREF 引脚到梯形电阻就没有电流通过，能降低功耗。

A/D 转换的结果被保存到 AD 寄存器。

A/D 转换器的性能如表 17.1 所示，A/D 转换器的框图如图 17.1 所示，与 A/D 转换器有关的寄存器如图 17.2～图 17.3 所示。

表 17.1 A/D 转换器的性能

项目	性能
A/D 转换方式	逐次逼近方式（电容耦合放大器）
模拟输入电压（注 1）	0V～AVCC
工作时钟ϕAD（注 2）	在4.2V≤AVCC≤5.5V时，f1、f2、f4、fOCO-F 在 2.7V≤AVCC＜4.2V 时，f2、f4、fOCO-F
分辨率	能选择 8 位或者 10 位
绝对精度	在AVCC=Vref=5V、ϕAD=10MHz时 ・在分辨率为 8 位时，±2LSB ・在分辨率为 10 位时，±3LSB 在 AVCC=Vref=3.3V、ϕAD=10MHz 时 ・在分辨率为 8 位时，±2LSB ・在分辨率为 10 位时，±5LSB
工作模式	单次模式、重复模式（注 3）
模拟输入引脚	8 个（AN0～AN7）
A/D 转换开始条件	・软件触发 在 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换） ・捕捉 在 ADST 位为“1”的状态下发生定时器 RD 中断请求
每 1 个引脚的转换速度	・无采样保持功能 在分辨率为 8 位时，为 49 个ϕAD 周期；在分辨率为 10 位时，为 59 个ϕAD 周期 ・有采样保持功能 在分辨率为 8 位时，为 28 个ϕAD 周期；在分辨率为 10 位时，为 33 个ϕAD 周期

注1. 不依存有无采样保持功能。
模拟输入电压超过基准电压时，A/D 转换结果在 10 位模式时为 3FFh，在 8 位模式时为 FFh。

注2. 在 2.7V≤AVCC≤5.5V 时，必须将ϕAD 频率设定在 10MHz 以下。
在无采样保持功能时，ϕAD 的频率必须设定在 250kHz 以上。
在有采样保持功能时，ϕAD 的频率必须设定在 1MHz 以上。

注3. 重复模式只能在 8 位模式时使用。

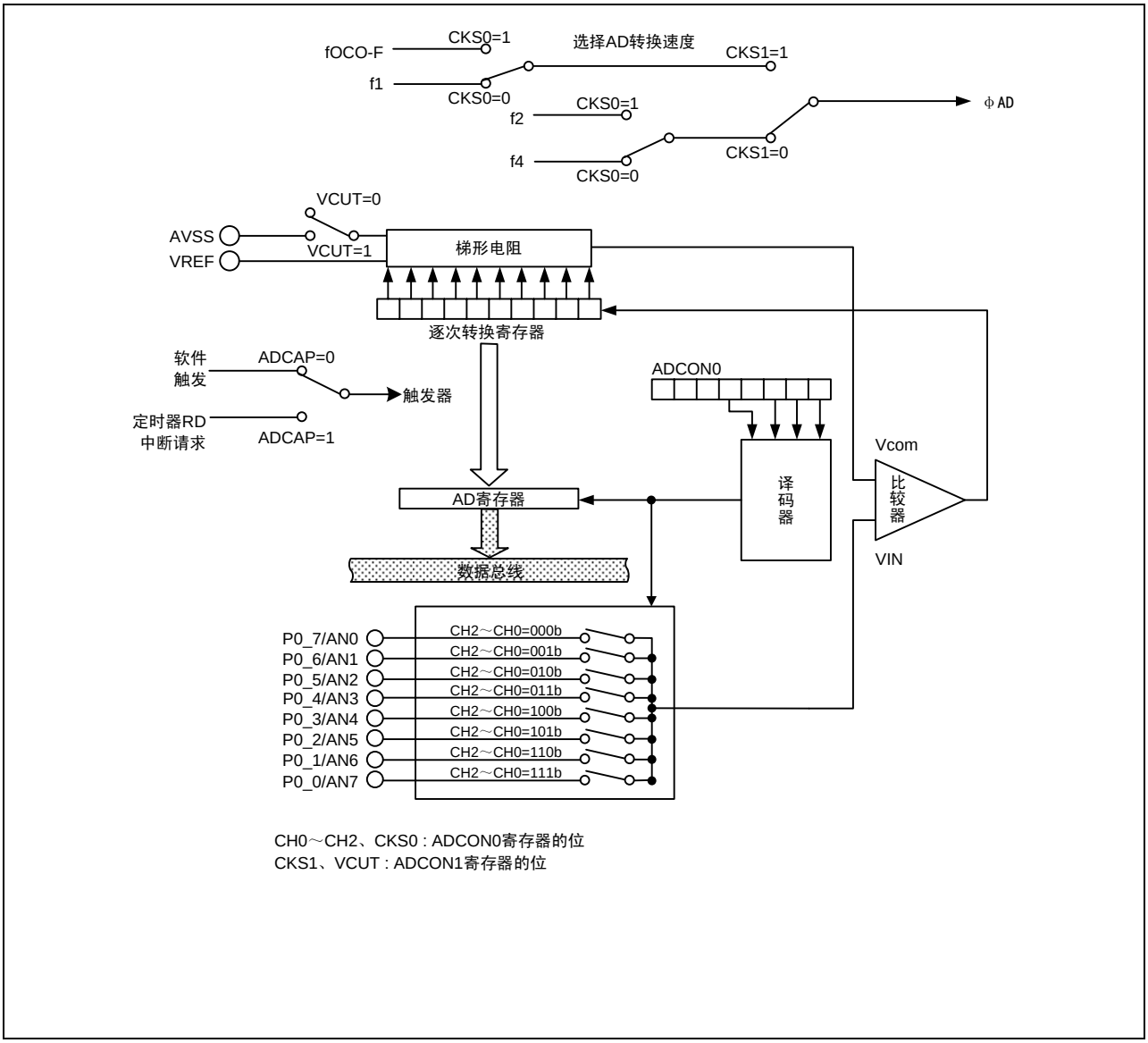
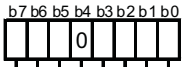


图 17.1　A/D 转换器的框图

A/D控制寄存器(注1)



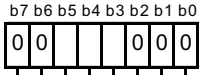
符号 ADCON0	地址 地址00D6h	复位后的值 00h	
位符号	位名	功能	RW
CH0	模拟输入引脚选择位	参照(注4)	RW
CH1			RW
CH2			RW
MD	A/D工作模式选择位(注2)	0：单次模式 1：重复模式	RW
ADGSEL0	保留位	必须清“0”。	RW
ADCAP	A/D转换自动启动位	0：通过软件触发(ADST位)启动 1：通过定时器RD(互补PWM模式)启动	RW
ADST	A/D转换启动标志	0：停止A/D转换 1：开始A/D转换	RW
CKS0	频率选择位0	[ADCON1寄存器的KS1=0时] 0：选择f4 1：选择f2 [ADCON1寄存器的CKS1=1时] 0：选择f1(注3) 1：选择fOCO-F	RW

注1．在A/D转换中，如果改写ADCON0寄存器的内容，则转换结果不定。
注2．在改变AD工作模式时，必须事先选择模拟输入引脚。
注3．ϕAD的频率必须设定为10MHz以下。
注4．模拟输入引脚可通过CH0～CH2位的组合来选择。

CH2～CH0	被选的模拟输入
000b	AN0
001b	AN1
010b	AN2
011b	AN3
100b	AN4
101b	AN5
110b	AN6
111b	AN7

图 17.2　ADCON0 寄存器

A/D控制寄存器1(注1)

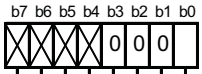


符号	地址	复位后的值
ADCON1	地址00D7h	00h

位符号	位名	功能	RW
— (b2-b0)	保留位	必须清“0”。	RW
BITS	8/10位模式选择位(注2)	0：8位模式 1：10位模式	RW
CKS1	频率选择位1	请参照ADCON0寄存器的CKS0位的功能说明。	RW
VCUT	Vref连接位(注3)	0：Vref未连接 1：Vref连接	RW
— (b7-b6)	保留位	必须清“0”。	RW

注1．在A/D转换中，如果改写ADCON1寄存器的内容，转换结果不定。
注2．重复模式时，必须对BITS位清“0”(8位模式)。
注3．VCUT位由“0”(未连接)置“1”(连接)时，必须经过1μs以上之后再启动A/D转换。

A/D控制寄存器2(注1)

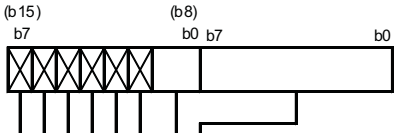


符号	地址	复位后的值
ADCON2	地址00D4h	00h

位符号	位名	功能	RW
SMP	A/D转换方式选择位	0：无采样&保持 1：有采样&保持	RW
— (b3-b1)	保留位	必须清“0”。	RW
— (b7-b4)	什么也不配置。写入时，必须写入“0”。 读取时，该值为“0”。		—

注1．在A/D转换中，如果改写ADCON2寄存器的内容，则转换结果不定。

A/D寄存器



符号	地址	复位后的值
AD	地址00C1h-00C0h	不定

功能		RW
ADCON1寄存器的BITS位为“1”(10位模式)时	ADCON1寄存器的BITS位为“0”(8位模式)时	RW
A/D转换结果的低8位	A/D转换结果	RO
A/D转换结果的高2位	读取时，该数值不定。	RO
什么也不配置。写入时必须写入“0”。 读取时，该值为“0”。		—

图 17.3　ADCON1、ADCON2 和 AD 寄存器

17.1　单次模式

单次模式是将选择的 1 个引脚的输入电压进行 1 次 A/D 转换的模式。

单次模式的说明如表 17.2 所示，单次模式时的 ADCON0 寄存器如图 17.4 所示，单次模式时的 ADCON1 寄存器如图 17.5 所示。

表 17.2　单次模式的说明

项目	说明
功能	将由 CH2～CH0 位选择的引脚的输入电压进行 1 次 A/D 转换
开始条件	• ADCAP 位为“0”(软件触发)时 将 ADST 位置“1”(A/D 转换开始) • ADCAP 位为“1”(定时器 RD 以互补 PWM 模式启动)时 在 ADST 位为“1”的状态下，发生 TRD0 与 TRDGRA0 寄存器的比较匹配和 TRD1 下溢
停止条件	• A/D 转换结束(ADST 位变为“0”) • 将 ADST 位清“0”
中断请求发生时序	在 A/D 转换结束时
输入引脚	从 AN0～AN7 中选择 1 个引脚
读 A/D 转换值	读 AD 寄存器

A/D控制寄存器0(注1)

b7	b6	b5	b4	b3	b2	b1	b0
			0	0			

符号 ADCON0	地址 地址00D6h	复位后的值 00h	
位符号	位名	功能	RW
CH0	模拟引脚选择位	参照(注4)	RW
CH1			RW
CH2			RW
MD	A/D工作模式选择未(注2)	0：单次模式	RW
ADGSEL0	保留位	必须清“0”	RW
ADCAP	A/D转换自动启动位	0：通过软件触发(ADST位)启动 1：通过定时器RD(互补PWM模式)启动	RW
ADST	A/D转换启动标志	0：停止A/D转换 1：开始A/D转换	RW
CKS0	频率选择位0	[ADCON1寄存器的CKS1=0时] 0：选择f4 1：选择f2 [ADCON1寄存器的CKS1=1时] 0：选择f1(注3) 1：选择fOCO-F	RW

注1．在A/D转换中，如果改写ADCON0寄存器的内容，转换结果不定。
注2．改变A/D工作模式时，必须事先选择模拟输入引脚。
注3．ϕAD的频率必须设定为10MHz以下。
注4．模拟输入引脚可通过CH0～CH2位的组合来选择。

地址00D6h	被选的模拟输入
000b	AN0
001b	AN1
010b	AN2
011b	AN3
100b	AN4
101b	AN5
110b	AN6
111b	AN7

图 17.4　单次模式时的 ADCON0 寄存器

A/D控制寄存器 1(注1)

b7	b6	b5	b4	b3	b2	b1	b0
0	0	1			0	0	0

符号 ADCON1　　地址 地址00D7h　　复位后的值 00h

位符号	位名	功能	RW
— (b2-b0)	保留位	必须清“0”。	RW
BITS	8/10位模式选择位	0：8位模式 1：10位模式	RW
CKS1	频率选择位1	请参照ADCON0寄存器的CKS0位的功能说明。	RW
VCUT	Vref连接位 (注2)	1：Vref连接	RW
— (b7-b6)	保留位	必须清“0”。	RW

注1．在A/D转换中，如果改写ADCON1寄存器的内容，则转换结果不定。
注2．VCUT位由“0”(未连接)设定为“1”(连接)时，必须经过1μs以上之后再启动A/D转换。

图 17.5　单次模式时的 ADCON1 寄存器

17.2　重复模式

重复模式是将选择的 1 个引脚的输入电压重复进行 A/D 转换的模式。

重复模式的说明如表 17.3 所示，重复模式时的 ADCON0 寄存器如图 17.6 所示，重复模式时的 ADCON1 寄存器如图 17.7 所示。

表 17.3　重复模式的说明

项目	说明
功能	将由 CH2～CH0 位选择的引脚的输入电压重复进行 A/D 转换
开始条件	• ADCAP 位为“0”(软件触发)时 将 ADST 位置“1”(A/D 转换开始) • ADCAP 位为“1”(定时器 RD 以互补 PWM 模式启动)时 在 ADST 位为“1”的状态下，发生 TRD0 与 TRDGRA0 寄存器的比较匹配和 TRD1 下溢
停止条件	将 ADST 位清“0”
中断请求发生时序	不发生
输入引脚	从 AN0～AN7 选择 1 个引脚
读 A/D 转换值	读 AD 寄存器

A/D控制寄存器0(注1)

b7	b6	b5	b4	b3	b2	b1	b0
			0	1			

符号 ADCON0	地址 地址00D6h	复位后的值 00h	
位符号	位名	功能	RW
CH0	模拟输入引脚选择位	参照(注4)	RW
CH1			RW
CH2			RW
MD	A/D工作模式选择位(注2)	1：重复模式	RW
ADGSEL0	保留位	必须清“0”	RW
ADCAP	A/D转换自动启动位	0：通过软件触发(ADST位)启动 1：通过定时器RD(互补PWM模式)启动	RW
ADST	A/D转换启动标志	0：停止A/D转换 1：启动A/D转换	RW
CKS0	频率选择位0	[ADCON1寄存器的CKS1=0时] 0：选择f4 1：选择f2 [ADCON1寄存器CKS1=1时] 0：选择f1(注3) 1：不能设定	RW

注1. 在A/D转换中，如果改变ADCON0寄存器的内容，转换结果不定。
注2. 如果改变A/D工作模式，必须事先选择模拟输入引脚。
注3. ϕAD的频率必须设定为10MHz以下。
注4. 模拟输入引脚可通过CH0～CH2位的组合来选择。

CH2～CH0	被选的模拟输入
000b	AN0
001b	AN1
010b	AN2
011b	AN3
100b	AN4
101b	AN5
110b	AN6
111b	AN7

图 17.6　重复模式时的 ADCON0 寄存器

A/D控制寄存器 1(注1)

b7	b6	b5	b4	b3	b2	b1	b0
0	0	1		0	0	0	0

符号 ADCON1　　地址 地址00D7h　　复位后的值 00h

位符号	位名	功能	RW
— (b2-b0)	保留位	必须清“0”。	RW
BITS	8/10位模式选择位(注2)	0：8位模式	RW
CKS1	频率选择位1	参照ADCON0寄存器的CKS0位的功能说明。	RW
VCUT	Vref连接位(注3)	1：Vref连接	RW
— (b7-b6)	保留位	必须清“0”。	RW

注1．在A/D转换中，如果改写ADCON1寄存器的内容，则转换结果不定。
注2．在重复模式时，必须将BITS位清“0”(8位模式)。
注3．VCUT位由“0”(为连接)位置“1”(连接)时，必须经过1μs以上之后再启动A/D转换。

图 17.7　重复模式时的 ADCON1 寄存器

17.3　采样和保持

如果将 ADCON2 寄存器的 SMP 位置“1”(有采样保持功能)，就能提高每 1 个引脚的转换速度。采样保持功能对所有工作模式都有效。必须在选择有无采样保持功能后启动 A/D 转换。

A/D 转换时序图如图 17.8 所示。

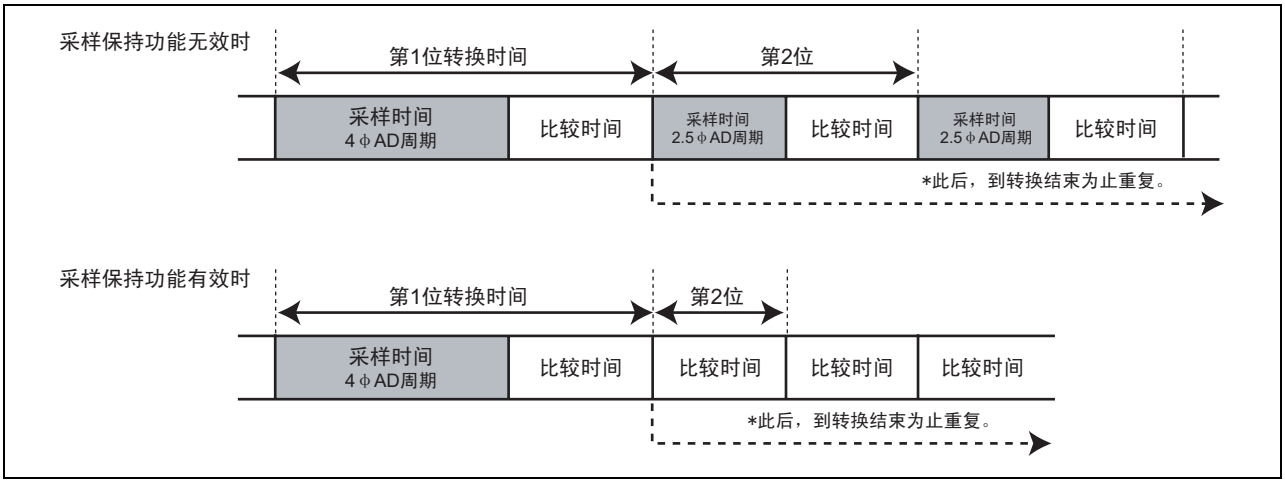


图 17.8　A/D 转换时序图

17.4　A/D 转换周期数

A/D 转换周期数如图 17.9 所示。

第1位转换时间　第2位以后的转换时间　处理结束

A/D转换模式		转换时间	采样时间	比较时间	采样时间	比较时间	处理结束
无采样保持功能	8位	49 ϕ AD	4 ϕ AD	2.0 ϕ AD	2.5 ϕ AD	2.5 ϕ AD	8.0 ϕ AD
无采样保持功能	10位	59 ϕ AD	4 ϕ AD	2.0 ϕ AD	2.5 ϕ AD	2.5 ϕ AD	8.0 ϕ AD
有采样保持功能	8位	28 ϕ AD	4 ϕ AD	2.5 ϕ AD	0.0 ϕ AD	2.5 ϕ AD	4.0 ϕ AD
有采样保持功能	10位	33 ϕ AD	4 ϕ AD	2.5 ϕ AD	0.0 ϕ AD	2.5 ϕ AD	4.0 ϕ AD

图 17.9　A/D 转换周期数

17.5　模拟输入内部等效电路

模拟输入内部等效电路如图 17.10 所示。

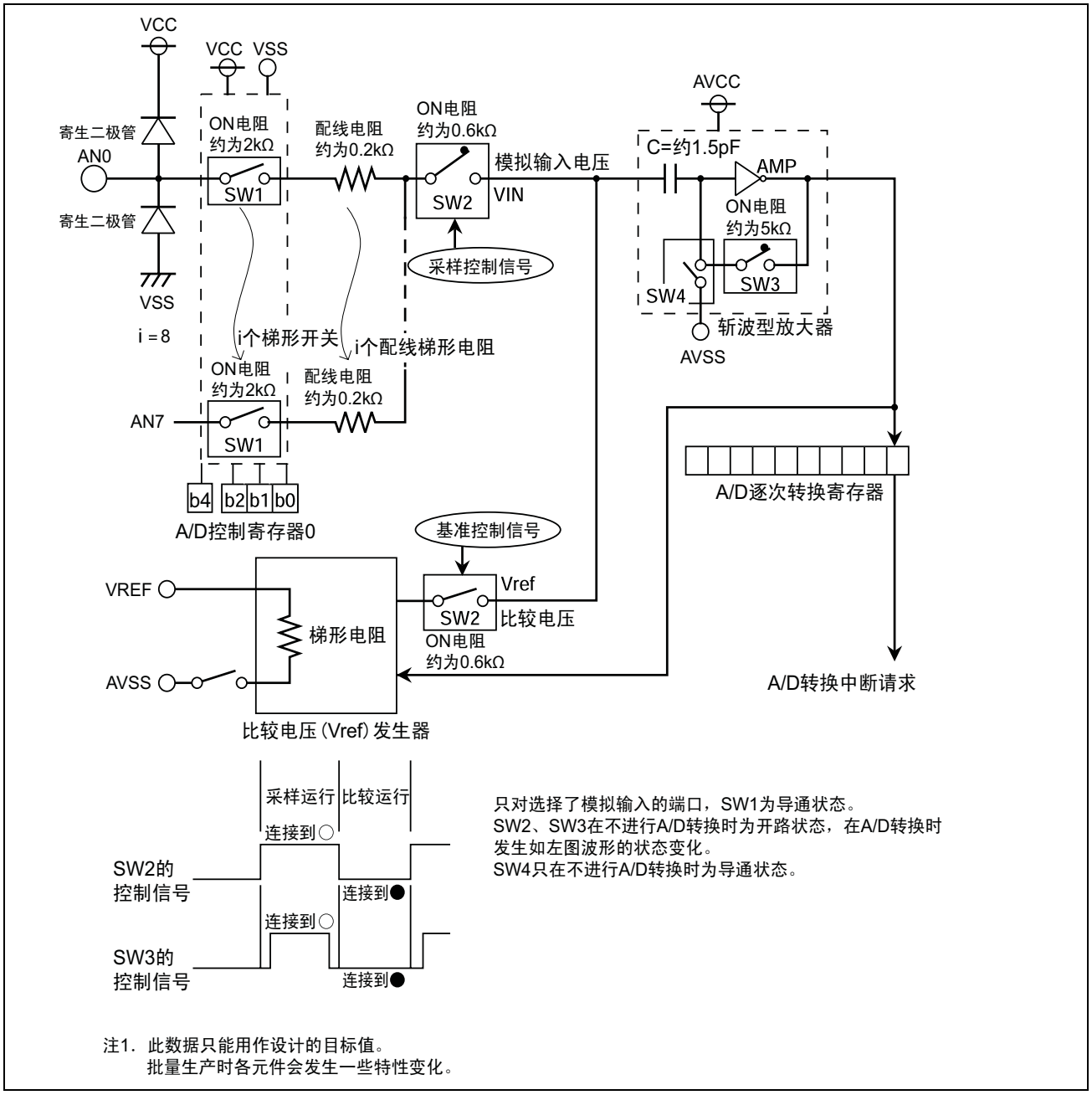


图 17.10　模拟输入内部等效电路

17.6　A/D 转换时的传感器的输出阻抗

为了正确进行 A/D 转换，需要在对如图 17.11 所示的内部电容 C 充电的预定时间内退出。该预定的时间(采样时间)设为 T。另外，传感器等效电路的输出阻抗设为 R0，单片机内部阻抗设为 R，A/D 转换的精度(误差)设为 X，分辨率设为 Y(Y 在 10 位模式时为 1024，在 8 位模式时为 256)。

VC一般为$VC = VIN\left\{1 - e^{-\frac{1}{C(R0+R)}t}\right\}$

t = T时，由$VC = VIN - \frac{X}{Y}VIN = VIN\left(1 - \frac{X}{Y}\right)$得，

$$e^{-\frac{1}{C(R0+R)}T} = \frac{X}{Y}$$

$$-\frac{1}{C(R0+R)}T = \ln\frac{X}{Y}$$

所以，$R0 = -\frac{T}{C \bullet \ln\frac{X}{Y}} - R$

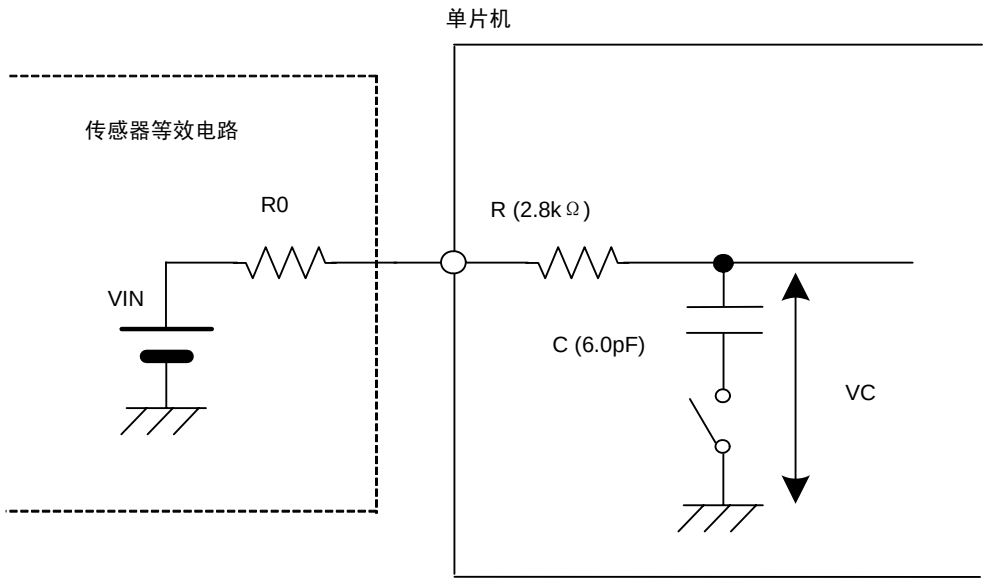
模拟输入引脚和外部传感器等效电路的例子如图17.11所示。VIN和VC的差为0.1LSB时，通过时间T求出电容C引脚间电压VC从0变为VIN-(0.1/1024)VIN时的阻抗R0。(0.1/1024)表示在10位模式的A/D转换时，把由于电容充电不充分造成的A/D精度下降值控制在0.1LSB。不过，实际的误差为0.1LSB加上绝对精度。

f(XIN)=10MHz时，在带有采样保持功能的A/D转换模式中，T=0.25μs。在该时间T内，要求进行电容C充分充电的输出阻抗R0满足以下条件。

由$T = 0.25\mu s, R = 2.8k\Omega, C = 6.0pF, X = 0.1, Y = 1024,$

得，$R0 = -\frac{0.25\times10^{-6}}{6.0\times10^{-12} \bullet \ln\frac{0.1}{1024}} - 2.8\times10^{3} \approx 1.7\times10^{3}$

因此，A/D转换精度(误差)小于0.1LSB时的传感器等效电路输出阻抗R0最大为1.7kΩ。



注1.　引脚电容量按照约4.5pF计算。

图 17.11　模拟输入引脚和外部传感器等效电路的例子

17.7　A/D 转换器的使用注意事项

- 对 ADCON0 寄存器的各位(位 6 除外)、ADCON1 寄存器的各位以及 ADCON2 寄存器的 SMP 位的写操作，必须在 A/D 转换停止时(发生触发前)进行。
  尤其在将 VCUT 位从“0”(未连接 VREF)置为“1”(连接 VREF)时，必须在至少经过 1μs 后开始 A/D 转换。
- 在改变 A/D 工作模式后，必须重新选择模拟输入引脚。
- 在单次模式使用时
  必须在确认 A/D 转换结束后，读 AD 寄存器(能通过 ADIC 寄存器的 IR 位或者 ADCON0 寄存器的 ADST 位判断 A/D 转换的结束)。
- 在重复模式中使用时
  对于 CPU 时钟，使用时不分频 XIN 时钟。
  对于ϕAD，不能选择 fOCO-F。
- 在 A/D 转换工作期间，当通过程序将 ADCON0 寄存器的 ADST 位清“0”(停止 A/D 转换)来强制结束时，A/D 转换器的转换结果不定。在通过程序将 ADST 位清“0”的情况下，不能使用 AD 寄存器的值。
- 必须在 P4_2/VREF 引脚和 AVSS 引脚之间连接 0.1μF 的电容。

第18章闪存

18.1 概要

能在 CPU 改写模式、标准串行输入/输出模式和并行输入/输出模式 3 种改写模式中对闪存进行操作。闪存的性能概要如表 18.1 所示（表 18.1 以外的项目，参照“表 1.1”）。

表 18.1 闪存的性能概要

项目		性能
闪存的运行模式		3种模式（CPU改写、标准串行输入/输出和并行输入/输出模式）
擦除块分配		参照图18.1
编程方式		字节单位
擦除方式		块擦除
编程、擦除的控制方式		由软件命令控制编程、擦除
改写的控制方式		由FMR0寄存器的FMR02位控制块0、块1的改写
		由FMR1寄存器的FMR15和FMR16位分别控制块0和块1的改写
命令数		5个命令
编程/擦除次数（注1）	块0、1（程序ROM）	100次
ID码检查功能		对应标准串行输入/输出模式
ROM码保护		对应并行输入/输出模式

注1. 编程/擦除次数的定义
编程/擦除次数是各块的擦除次数。
另外，建议保存擦除次数等信息，设定限制次数。

表 18.2 闪存改写模式的概要

闪存改写模式	CPU改写模式	标准串行输入/输出模式	并行输入/输出模式
功能概要	通过CPU执行软件命令改写用户ROM区 EW0模式：可改写闪存以外的区域 EW1模式：可改写闪存	使用专用串行编程器改写用户ROM区	使用专用并行编程器改写用户ROM区
能改写的区域	用户ROM区	用户ROM区	用户ROM区
运行模式	单芯片模式	引导模式	并行输入/输出模式
ROM编程器	—	串行编程器	并行编程器

18.2　存储器的配置

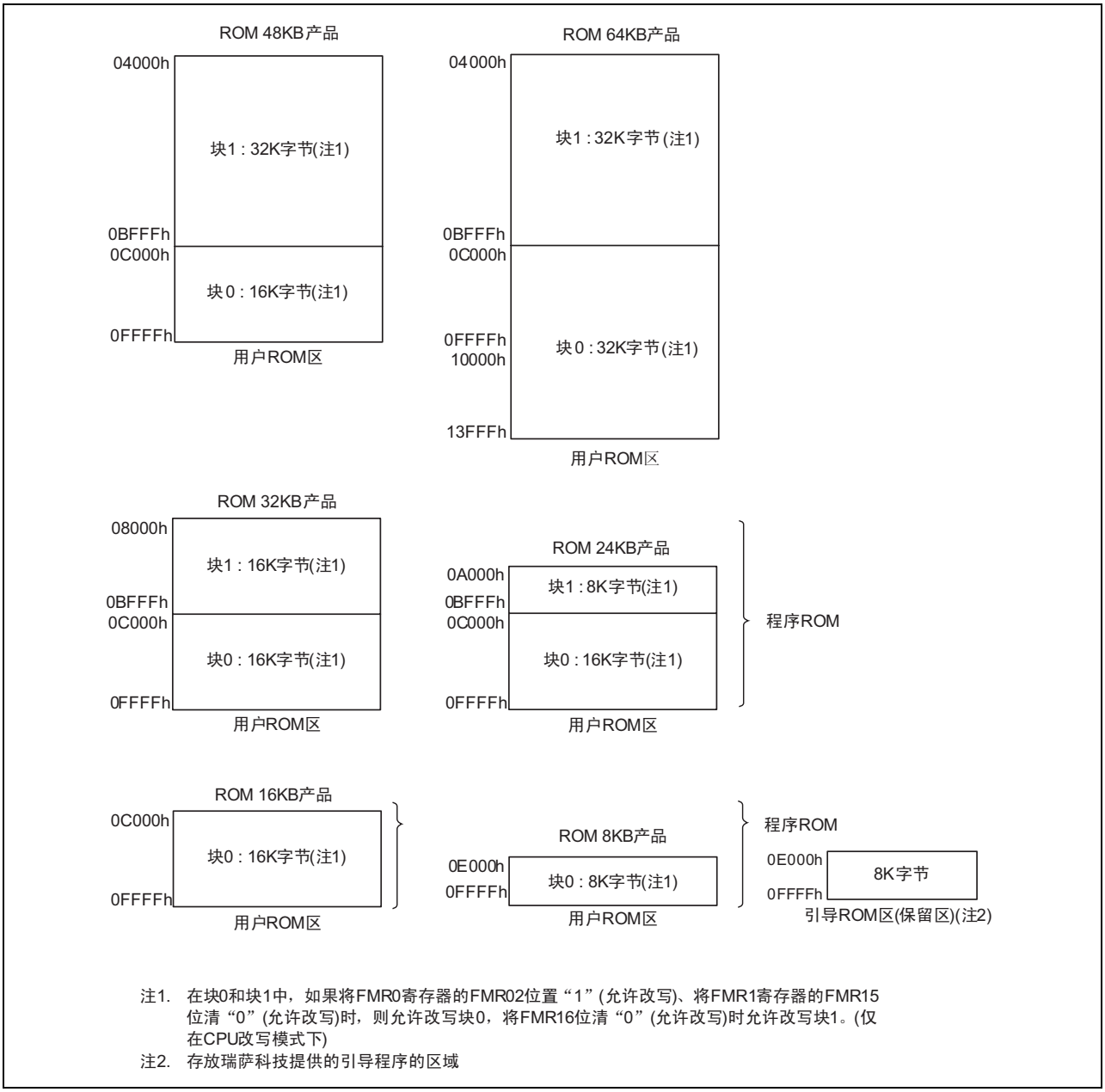
闪存分为用户 ROM 区和引导 ROM 区（保留区）。

闪存框图如图 18.1 所示。

用户 ROM 区被分为多个块。在 CPU 改写模式、标准串行输入/输出模式或者并行输入/输出模式中能改写用户 ROM 区。

CPU 改写模式中改写块 0 和块 1 时，在 FMR0 寄存器的 FMR02 位置“1”（允许改写）的情况下，如果 FMR1 寄存器的 FMR15 位清“0”（允许改写），就允许改写块 0；如果将 FMR16 位清“0”（允许改写），就允许改写块 1。

在出货时，引导 ROM 区存有标准串行输入/输出模式的改写控制程序。尽管引导 ROM 区被分配在与用户 ROM 区重叠的地址，但是存在不同的存储器。



注1.　在块0和块1中，如果将FMR0寄存器的FMR02位置“1”(允许改写)、将FMR1寄存器的FMR15位清“0”(允许改写)时，则允许改写块0，将FMR16位清“0”(允许改写)时允许改写块1。(仅在CPU改写模式下)

注2.　存放瑞萨科技提供的引导程序的区域

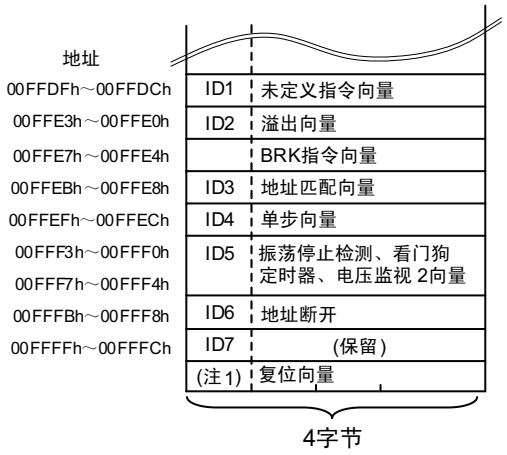
图 18.1　闪存框图

18.3　闪存改写的禁止功能

为了防止轻易地读或者改写闪存，标准串行输入/输出模式有 ID 码的检查功能，并行输入/输出模式有 ROM 码的保护功能。

18.3.1 ID 码的检查功能

用于标准串行输入/输出模式。在闪存不为空白的情况下，判断编程器送来的 ID 码和写在闪存中的 7 字节的 ID 码是否一致。如果不一致，就不接受编程器送来的命令。ID 码是各 8 位的数据，该区域从第 1 个字节开始为地址 00FFDFh、00FFE3h、00FFEBh、00FFEFh、00FFF3h、00FFF7h、00FFFBh。必须将预先给这些地址设定 ID 码的程序写到闪存。



注1.　在00FFFFh地址中分配了OFS寄存器。
有关OFS寄存器的详细内容，请参照“图18.3　OFS寄存器”

图 18.2　ID 码的保存地址

18.3.2 ROM 码的保护功能

ROM 码保护是在使用并行输入/输出模式时，通过 OFS 寄存器禁止读取和变更内部闪存内容的功能。

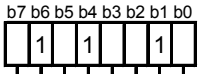
OFS 寄存器如图 18.3 所示。

如果给 ROMCR 位写“1”并给 ROMCP1 位写“0”，ROM 码保护就有效，禁止读取和变更内部闪存的内容。

如果给 ROMCR 位写“0”，就解除 ROM 码保护，能读取和变更内部闪存的内容。

一旦将 ROM 码保护设定为有效，就不能在并行输入/输出模式中改写内部闪存的内容。在解除 ROM 码保护时，必须使用 CPU 改写模式或者标准串行输入/输出模式给 ROMCR 位写“0”。

选项功能选择寄存器(注1)



符号 OFS	地址 地址0FFFFh	出厂值 FFh(注3)	
位符号	位名	功能	RW
WDTON	看门狗定时器启动选择位	0：复位后，看门狗定时器自动启动 1：复位后，看门狗定时器为停止状态	RW
— (b1)	保留位	必须置“1”。	RW
ROMCR	ROM码保护解除位	0：ROM码保护解除 1：ROMCP1有效	RW
ROMCP1	ROM码保护位	0：ROM码保护有效 1：ROM码保护解除	RW
— (b4)	保留位	必须置“1”。	RW
LVD0ON	电压检测0电路启动位 (注2)	0：硬件复位后，电压看门狗0复位有效 1：硬件复位后，电压看门狗0复位无效	RW
— (b6)	保留位	必须置“1”。	RW
CSPROINI	复位后计数源保护模式选择位	0：复位后，计数源保护模式有效 1：复位后，计数源保护模式无效	RW

注1．OFS寄存器在闪存上。必须和程序一起写入。
注2．使用加电复位时，必须将LVD0ON位清“0”(硬件复位后，电压监视0复位有效)。
注3．在擦除包含OFS寄存器的块时，OFS寄存器值变为“FFh”。

图 18.3　OFS 寄存器

18.4　CPU 改写模式

在 CPU 改写模式中，能通过 CPU 执行软件命令改写用户 ROM 区。因此，能在不使用 ROM 编程器等而将单片机安装在电路板的状态下改写用户 ROM 区。必须只对用户 ROM 区的各块区域执行编程、块擦除的命令。

另外，在 CPU 改写模式的擦除运行中发生中断请求时，有暂时性中断擦除运行以进行中断处理的擦除挂起功能。可在擦除挂起中通过程序读用户 ROM 区。

在 CPU 改写模式的自动编程中发生中断请求时，有暂时性中断自动编程以进行中断处理的编程挂起功能。可在编程挂起中通过程序读用户 ROM 区。

CPU 改写模式有擦除编程 0 模式（EW0 模式）和擦除编程 1 模式（EW1 模式）。

EW0 模式和 EW1 模式的不同点如**表 18.3** 所示。

表 18.3　EW0 模式和 EW1 模式的不同点

项目	EW0模式	EW1模式
运行模式	单芯片模式	单芯片模式
能配置改写控制程序的区域	用户ROM区	用户ROM区
能执行改写控制程序的区域	需要在传送到闪存以外的区域（RAM等）后执行	可在用户ROM区执行
能被改写的区域	用户ROM区	用户ROM区 但是，存有改写控制程序的块除外（注1）
软件命令的限制	无	• 对于存有编程、块擦除命令的改写控制程序的块，禁止执行 • 禁止执行读状态寄存器命令
编程、擦除后的模式	读状态寄存器模式	读阵列（Read Array）模式
读状态寄存器后的模式	读状态寄存器模式	不要执行命令。
自动编程、自动擦除时的CPU状态	运行	保持状态（输入/输出端口保持命令执行前的状态）
闪存的状态检测	• 通过程序读FMR0寄存器的FMR00、FMR06、FMR07位 • 执行读状态寄存器命令，读取状态寄存器的SR7、SR5、SR4	通过程序读FMR0寄存器的FMR00、FMR06、FMR07位
擦除挂起的转移条件	通过程序将FMR4寄存器的FMR40和FMR41位置“1”	FMR4寄存器的FMR40位为“1”并且发生被允许的可屏蔽中断的中断请求
编程挂起的转移条件	通过程序将FMR4寄存器的FMR40和FMR42位设定为“1”	FMR4寄存器的FMR40位为“1” 并且发生被允许的可屏蔽中断的中断请求
CPU时钟	5MHz以下	无限制（使用的时钟频率）

注1. 在FMR0寄存器的FMR02位置“1”（允许改写）的情况下，如果将FMR1寄存器的FMR15位清“0”（允许改写），就允许改写块0；如果将FMR16位清“0”（允许改写），就允许改写块1。

18.4.1 EW0 模式

在将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效）时，为 CPU 改写模式，可接受软件命令。此时，因为 FMR1 寄存器的 FMR11 位是“0”，所以为 EW0 模式。

通过软件命令控制编程、擦除运行。能通过 FMR0 寄存器或者状态寄存器确认编程、擦除结束时的状态等。

在自动擦除中转移到擦除挂起时，必须将 FMR40 位置“1”（允许挂起）、FMR41 位置“1”（请求擦除挂起），然后等待 td(SR-ES)，在确认 FMR46 位为“1”（允许读）后才能对用户 ROM 区进行存取。如果将 FMR41 位清“0”（重新启动擦除），就重新开始自动擦除。

在自动编程中转移到编程挂起时，必须将 FMR40 位置“1”（允许挂起）、FMR42 位置“1”（请求编程挂起），然后等待 td(SR-ES)，在确认 FMR46 位为“1”（允许读）后才能对用户 ROM 区进行存取。如果将 FMR42 位清“0”（重新启动编程），就重新开始自动编程。

18.4.2 EW1 模式

在 FMR01 位置“1”（CPU 改写模式有效）后将 FMR11 位置“1”（EW1 模式）时，为 EW1 模式。

能通过 FMR0 寄存器确认编程、擦除结束时的状态等。不能在 EW1 模式中执行读状态寄存器的软件命令。

在自动擦除时将擦除挂起功能设定为有效的情况下，必须在将 FMR40 位置“1”（允许挂起）后执行块擦除命令，并预先将转移到擦除挂起的中断设定为中断允许状态。如果在执行块擦除命令后经过 td(SR-ES)，就能接受中断请求。

如果发生中断请求，FMR41 位就自动变为“1”（请求擦除挂起），中断自动擦除。在结束中断处理后，如果自动擦除还没有结束（FMR00 位为“0”），就必须将 FMR41 位清“0”（重新启动擦除），重新开始自动擦除。

在自动编程时将编程挂起功能设定为有效的情况下，必须在将 FMR40 位置“1”（允许挂起）后执行编程命令，并预先将转移到编程挂起的中断设定为中断允许状态。如果在执行编程命令后经过 td(SR-ES)，就能接受中断请求。

如果发生中断请求，FMR42 位就自动变为“1”（请求编程挂起），中断自动编程。在结束中断处理后，如果自动编程还没有结束（FMR00 位为“0”），就必须将 FMR42 位清“0”（重新启动编程），重新开始自动编程。

FMR0 寄存器如图 18.4、FMR1 寄存器如图 18.5、FMR4 寄存器如图 18.6 所示。

18.4.2.1　FMR00位

FMR00 位是表示闪存运行状况的位。在编程、擦除运行中（包括挂起时间）为“0”，其他为“1”。

18.4.2.2　FMR01位

如果在 FMR01 位置“1”（CPU 改写模式），就可接受命令。

18.4.2.3　FMR02位

在 FMR02 位为“0”（禁止改写）时，块 0 和块 1 不接受编程命令、块擦除命令。

在 FMR02 位为“1”（允许改写）时，块 0 和块 1 由 FMR15、FMR16 位控制改写。

18.4.2.4　FMSTP位

FMSTP 位是初始化闪存的控制电路并降低闪存功耗的位。如果将 FMSTP 位置“1”，就不能存取闪存。因此，必须通过闪存以外的区域的程序写 FMSTP 位。

在以下的情况下，必须将 FMSTP 位置“1”：

- 在 EW0 模式的擦除和编程中闪存的存取发生异常（FMR00 位无法恢复到“1”（就绪））时
- 在高速内部振荡器模式、低速内部振荡器模式（XIN 时钟停止）、低速时钟模式（XIN 时钟停止）并设并定为低功耗时

在高速内部振荡器模式、低速内部振荡器模式（XIN 时钟停止）、低速时钟模式（XIN 时钟停止）设定为低功耗的处理如图 18.10 所示，按照此流程图操作。另外，在 CPU 改写模式无效时转移到停止模式或者等待模式的情况下，会自动切断闪存的电源，返回时自动连接，因此不需要设定 FMR0 寄存器。

18.4.2.5　FMR06位

FMR06 位是表示自动编程状态的只读位。如果发生编程错误，FMR06 位就为“1”，否则为“0”。详细内容参照“18.4.5　全状态检查”。

18.4.2.6　FMR07位

FMR07 位是表示自动擦除状态的只读位。如果发生擦除错误，FMR07 位就为“1”，否则为“0”。详细内容参照“18.4.5　全状态检查”。

18.4.2.7　FMR11位

如果将 FMR11 位置“1”（EW1 模式），就为 EW1 模式。

18.4.2.8　FMR15位

在 FMR02 位是“1”（允许改写）并且 FMR15 位是“0”（允许改写）时，块 0 接受编程命令、块擦除命令。

18.4.2.9　FMR16位

在 FMR02 位是“1”（允许改写）并且 FMR16 位是“0”（允许改写）时，块 1 接受编程命令、块擦除命令。

18.4.2.10　FMR40位

如果将 FMR40 位置“1”（允许），就允许擦除挂起功能。

18.4.2.11 FMR41位

如果在 EW0 模式中通过程序将 FMR41 位置“1”，就转移到擦除挂起模式。如果在 EW1 模式中发生被允许的中断的中断请求，FMR41 位就自动变为“1”（请求擦除挂起），转移到擦除挂起模式。

在重新开始自动擦除运行时，必须将 FMR41 位清“0”（重新启动擦除）。

18.4.2.12 FMR42位

如果在 EW0 模式中通过程序将 FMR42 位置“1”，就转移到编程挂起模式。如果在 EW1 模式中发生被允许的中断的中断请求，FMR42 位就自动变为“1”（请求编程挂起），转移到编程挂起模式。

在重新开始自动编程时，必须将 FMR42 位清“0”（重新启动编程）。

18.4.2.13 FMR43位

如果开始自动擦除，FMR43 位就为“1”（执行擦除中）。即使在擦除挂起中 FMR43 位也一直为“1”（执行擦除中）。

如果结束自动擦除，FMR43 位就为“0”（未执行擦除）。

18.4.2.14 FMR44位

如果开始自动编程，FMR44 位就为“1”（执行编程中）。即使在编程挂起中 FMR44 位也一直为“1”（执行编程中）。

如果结束自动编程，FMR44 位就为“0”（未执行编程）。

18.4.2.15 FMR46位

在执行自动擦除中 FMR46 位为“0”（禁止读）。在擦除挂起模式中 FMR46 位为“1”（读允许）。在为“0”期间，禁止存取闪存。

18.4.2.16 FMR47位

低速时钟模式（XIN 时钟停止）、低速内部振荡器模式（XIN 时钟停止）时，如果将 FMR47 位置“1”（允许），就能降低读闪存时的消耗电流。

闪存控制寄存器0

b7 b6 b5 b4 b3 b2 b1 b0

0 0

符号 FMR0　　地址 地址01B7h　　复位后的值 00000001b

位符号	位名	功能	RW
FMR00	RY/$\overline{BY}$状态标志	0：忙(写入、擦除执行中) 1：就绪	RO
FMR01	CPU改写模式选择位(注1)	0：CPU改写模式无效 1：CPU改写模式有效	RW
FMR02	块0、块1改写允许位(注2、6)	0：禁止改写 1：允许改写	RW
FMSTP	闪存停止位(注3、5)	0：闪存工作 1：闪存停止 (低功耗状态、闪存初始化)	RW
— (b5-b4)	保留位	必须清“0”。	RW
FMR06	程序状态标志(注4)	0：正常退出 1：错误退出	RO
FMR07	擦除状态标志(注4)	0：正常退出 1：错误退出	RO

注1．置“1”时，必须在写入“0”后，继续写入“1”。不要在写入“0”后到写入“1”前进入中断。
该位必须在进入读阵列模式后清“0”。
注2．置“1”时，FMR01位为“1”，必须在将该位写入“0”后，继续写入“1”。不要在写入“0”后到写入“1”前进入中断。
注3．必须通过闪存以外的区的程序写该位。
注4．如果执行清零状态命令，则为“0”。
注5．FMR01位为“1”(CPU改写模式)时有效。FMR01位为“0”时，如果将FMSTP位写入“1”则FMSTP位为“1”，
闪存不会进入低功耗状态，不被初始化。
注6．如果将FMR01位清“0”(CPU改写模式无效)，则FMR02位为“0”(禁止改写)。

图 18.4　FMR0 寄存器

闪存控制寄存器1

b7	b6	b5	b4	b3	b2	b1	b0
1			0	0	0		

符号	地址	复位后的值
FMR1	地址01B5h	1000000Xb

位符号	位名	功能	RW
— (b0)	保留位	读时值不定	RO
FMR11	EW1模式选择位 (注1、2)	0：EW0模式 1：EW1模式	RW
— (b4-b2)	保留位	必须清“0”。	RW
FMR15	块0改写禁止位 (注2、3)	0：允许改写 1：禁止改写	RW
FMR16	块1改写禁止位 (注2、3)	0：允许改写 1：禁止改写	RW
— (b7)	保留位	必须置“1”。	RW

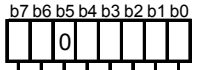
注1．在置“1”时，必须在FMR01位为“1”(CPU改写模式有效)的状态下给此位写“0”后连续写“1”。在写“0”和写“1”之间不能发生中断。

注2．如果将FMR01位清“0”(CPU改写模式无效)，就为“0”。

注3．在FMR01位为“1”(CPU改写模式有效)时，能写FMR15和FMR16位。
置“0”时，必须在给写“1”后连续此位写“0”。置“1”时，给此位写“1”。

图 18.5　FMR1 寄存器

闪存控制寄存器4



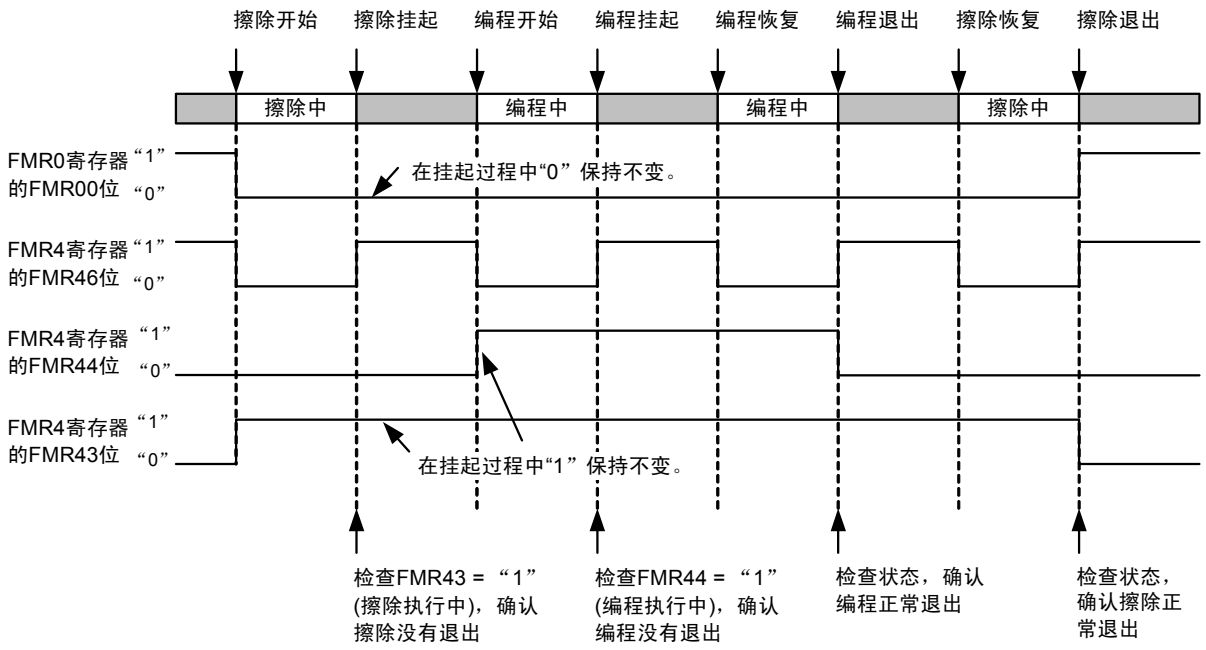
符号 FMR4　　地址 地址01B3h　　复位后的值 01000000b

位符号	位名	功能	RW
FMR40	挂起功能允许位(注1)	0：禁止 1：允许	RW
FMR41	擦除挂起请求位(注2)	0：开始擦除 1：请求擦除挂起	RW
FMR42	编程挂起请求位(注3)	0：编程重启 1：请求编程挂起	RW
FMR43	擦除命令标志	0：擦除未执行 1：擦除执行中	RO
FMR44	编程命令标志	0：编程未执行 1：编程执行中	RO
— (b5)	保留位	必须清“0”。	RO
FMR46	读状态标志	0：禁止读 1：允许读	RO
FMR47	低消耗电流模式允许位 (注1、4、5)	0：禁止 1：允许	RW

注1．置“1”时，必须在写入“0”后，继续写入“1”。不要在写入“0”后到写入“1”前进入中断。
注2．FMR41位仅在FMR40位为“1”(允许)时有效，仅在擦除命令发出后到擦除退出前的期间，能写入。(上述期间以外为“0”)
在EW0模式中该位可以通过编程写入“0”、“1”。
在EW1模式中FMR40位为“1”时，如果在擦除中产生可屏蔽中断，则自动为“1”。不能通过编程置“1”。(可写“0”)
注3．FMR42位仅在FMR40位为“1”(允许)时有效，只能在编程命令发出后到自动写入退出前的期间，写入该位。(上述期间以外为“0”)
在EW0模式中该位可以通过编程写入“0”、“1”。
在EW1模式中FMR40位为“1”时，如果在自动写入中发生可屏蔽中断，则自动为“1”。不能通过编程写“1”。
(可写“0”)
注4．在高速时钟模式、高速内部振荡器模式中，必须将FMR47位清“0”(禁止)。
注5．该模式不能在执行编程、擦除时使用。必须将FMR47位清“0”(禁止)。

图 18.6　FMR4 寄存器

有关挂起工作的时序如图 18.7 所示。

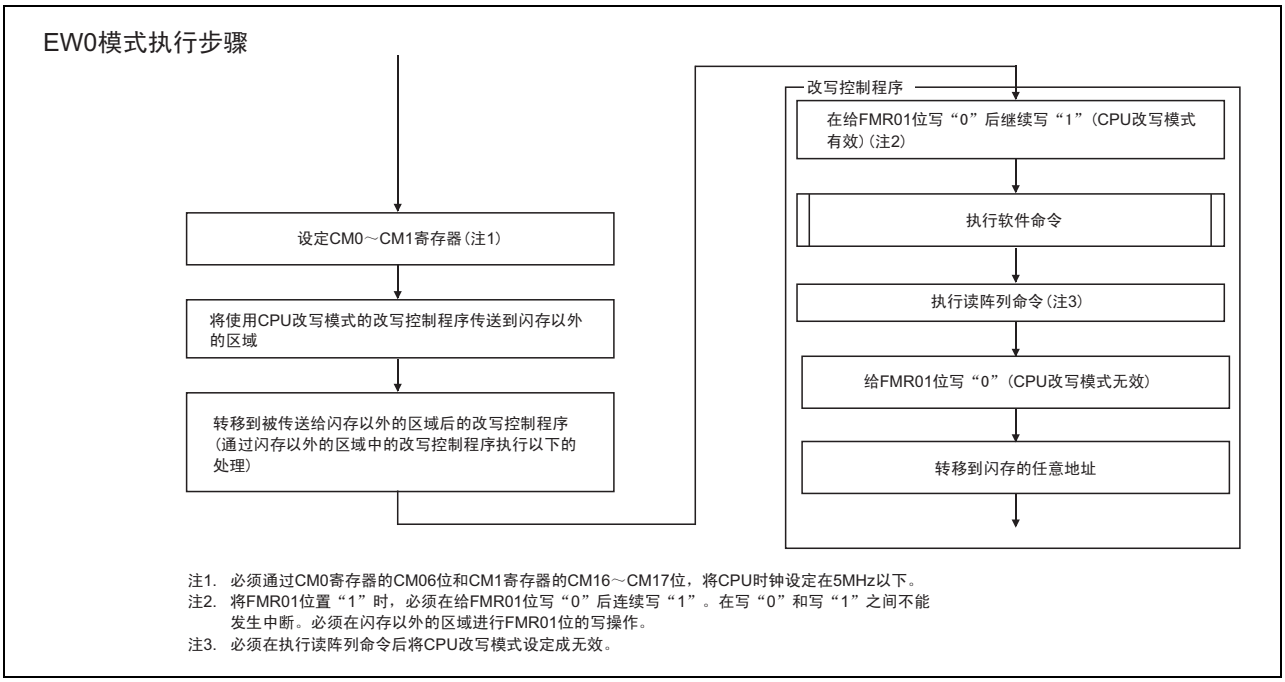


上图为擦除挂起编程中，再进行编程挂起的情况

注1.　在擦除挂起中，编程挂起时，必须从编程重启。

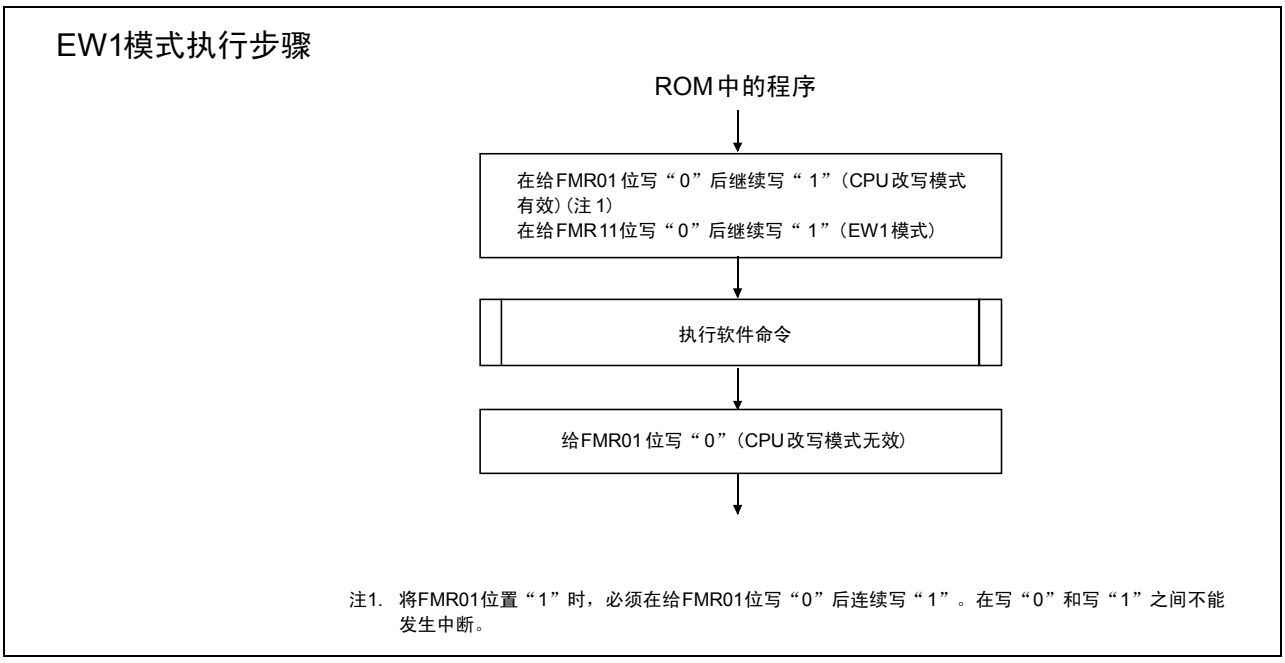
图 18.7　有关挂起工作的时序

EW0 模式的设定和解除方法如图 18.8、EW1 模式的设定和解除方法如图 18.9 所示。



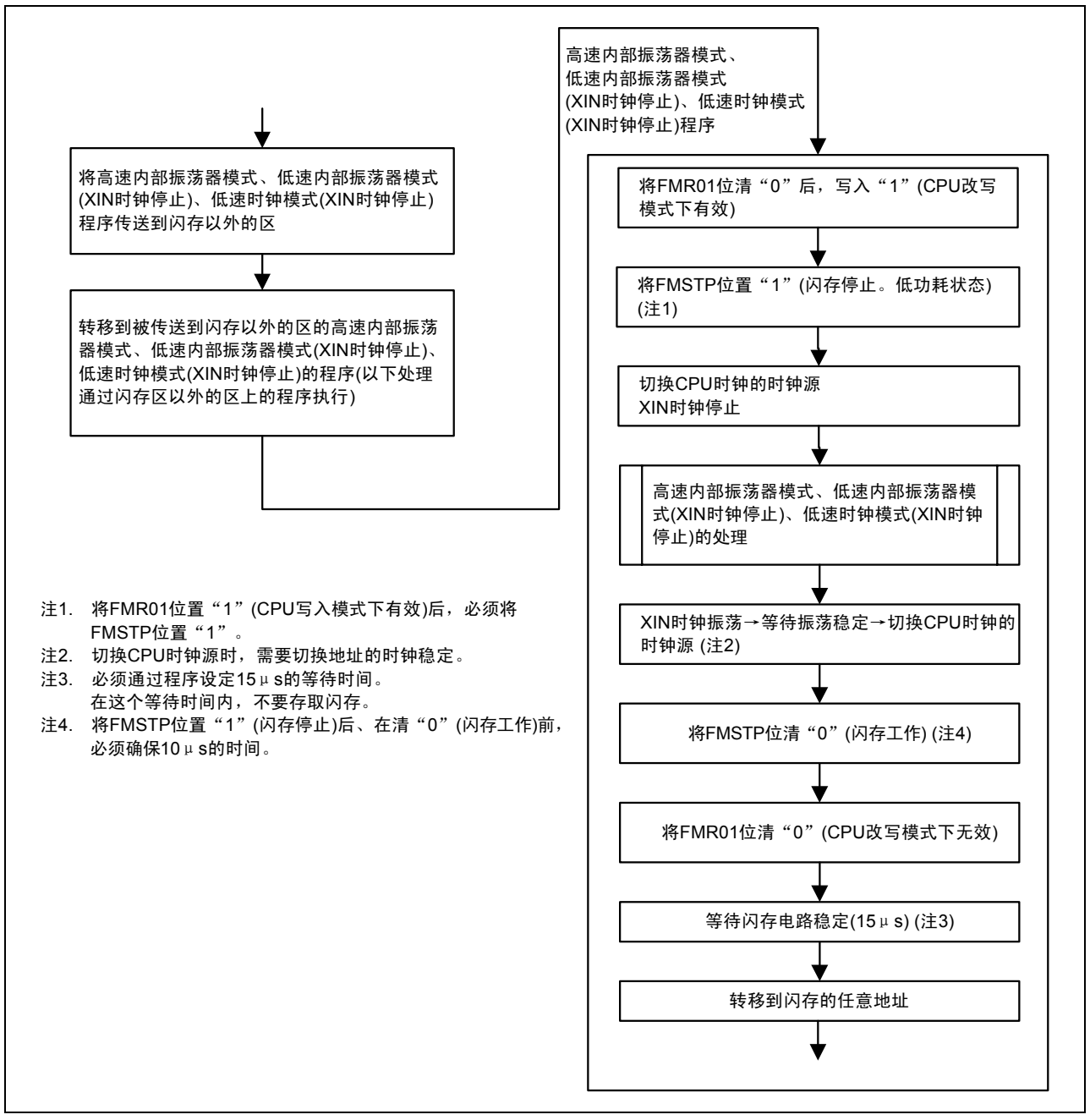
注1. 必须通过CM0寄存器的CM06位和CM1寄存器的CM16～CM17位，将CPU时钟设定在5MHz以下。
注2. 将FMR01位置“1”时，必须在给FMR01位写“0”后连续写“1”。在写“0”和写“1”之间不能发生中断。必须在闪存以外的区域进行FMR01位的写操作。
注3. 必须在执行读阵列命令后将CPU改写模式设定成无效。

图 18.8　EW0 模式的设定和解除方法



注1. 将FMR01位置“1”时，必须在给FMR01位写“0”后连续写“1”。在写“0”和写“1”之间不能发生中断。

图 18.9　EW1 模式的设定和解除方法



注1. 将FMR01位置“1”(CPU写入模式下有效)后，必须将FMSTP位置“1”。
注2. 切换CPU时钟源时，需要切换地址的时钟稳定。
注3. 必须通过程序设定15μs的等待时间。
在这个等待时间内，不要存取闪存。
注4. 将FMSTP位置“1”(闪存停止)后、在清“0”(闪存工作)前，必须确保10μs的时间。

图 18.10　在高速内部振荡器模式、低速内部振荡器模式（XIN 时钟停止）、低速时钟模式（XIN 时钟停止）设定为低功耗的处理

18.4.3 软件命令

以下说明有关软件命令，必须以 8 位为单位进行命令和数据的读写。

表 18.4　软件命令一览表

软件命令	第1总线周期			第2总线周期		
	模式	地址	数据（D7～D0）	模式	地址	数据（D7～D0）
读阵列	写	×	FFh			
读状态寄存器	写	×	70h	读	×	SRD
清除状态寄存器	写	×	50h			
编程	写	WA	40h	写	WA	WD
块擦除	写	×	20h	写	BA	D0h

SRD：状态寄存器数据（D7～D0）。
WA：写地址（第1总线周期的地址必须和第2总线周期的地址相同）。
WD：写数据（8位）。
BA：块的任意地址。
×：用户ROM区内的任意地址

18.4.3.1　读阵列

它是读闪存的命令。

如果在第 1 总线周期写“FFh”，就为读阵列模式。如果在下一个总线周期以后输入读地址，就能以 8 位为单位读指定地址的内容。

因为读阵列模式保持到写其它命令为止，所以能连续读多个地址的内容。

另外，复位解除后为读阵列模式。

18.4.3.2　读状态寄存器

它是读状态寄存器的命令。

如果在第 1 总线周期写“70h”，就能在第 2 总线周期读取状态寄存器（参照“18.4.4　状态寄存器”）。另外，读时必须读用户 ROM 区内的地址。

不能在 EW1 模式中执行此命令。

读状态寄存器模式持续到下一次写读阵列命令前。

18.4.3.3　清除状态寄存器

它是将状态寄存器清“0”的命令。

如果在第 1 总线周期写“50h”，FMR0 寄存器的 FMR06～FMR07 位和状态寄存器的 SR4～SR5 就变为“0”。

18.4.3.4　编程

它是以 1 字节为单位将数据写到闪存的命令。

如果在第 1 总线周期写“40h”，并且在第 2 总线周期将数据写到写地址，就开始自动编程（数据的编程和验证）。第 1 总线周期的地址值必须和第 2 总线周期指定的写地址相同。

能通过 FMR0 寄存器的 FMR00 位确认自动编程的结束。禁止挂起功能时，FMR00 位在自动编程期间为“0”，结束后为“1”。

允许挂起功能时，FMR44 位在自动编程期间为“1”，结束后为“0”。

在自动编程结束之后，能通过 FMR0 寄存器的 FMR06 位得知自动编程的结果（参照“18.4.5　全状态检查”）。

不能对已编程的地址进行追加写。

另外，当 FMR0 寄存器的 FMR02 位为“0”（禁止改写）时，或者当 FMR02 位为“1”（允许改写）并且 FMR1 寄存器的 FMR15 位为“1”（禁止改写）时，不接受对块 0 的编程命令；而当 FMR16 位为“1”（禁止改写）时，不接受对块 1 的编程命令。

编程的流程图（禁止挂起功能时）如图 18.11 所示，编程的流程图（允许挂起功能时）如图 18.12 所示。

不能在 EW1 模式中对已分配改写控制程序的地址执行此命令。

在 EW0 模式中，在自动编程开始的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7（SR7）在自动编程开始的同时变为“0”，在结束时恢复为“1”。此时的读状态寄存器模式被保持到下次写读阵列命令为止。另外，在自动编程结束后，能通过读取状态寄存器得知自动编程的结果。

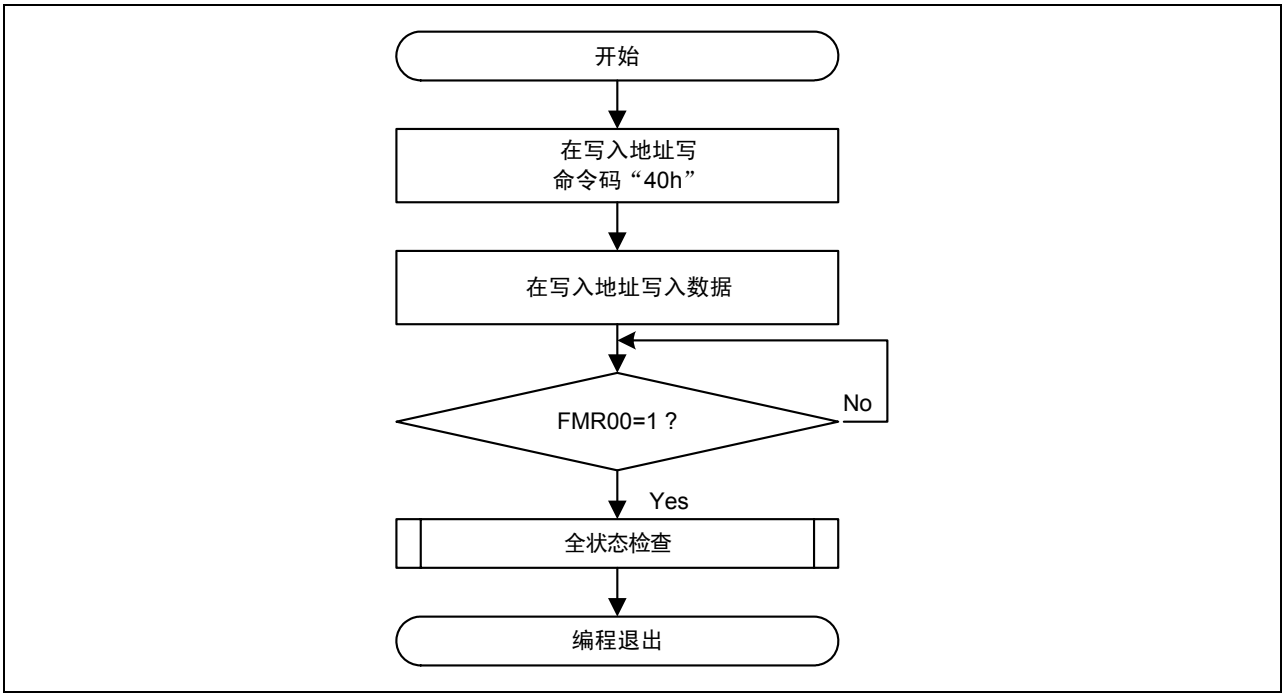
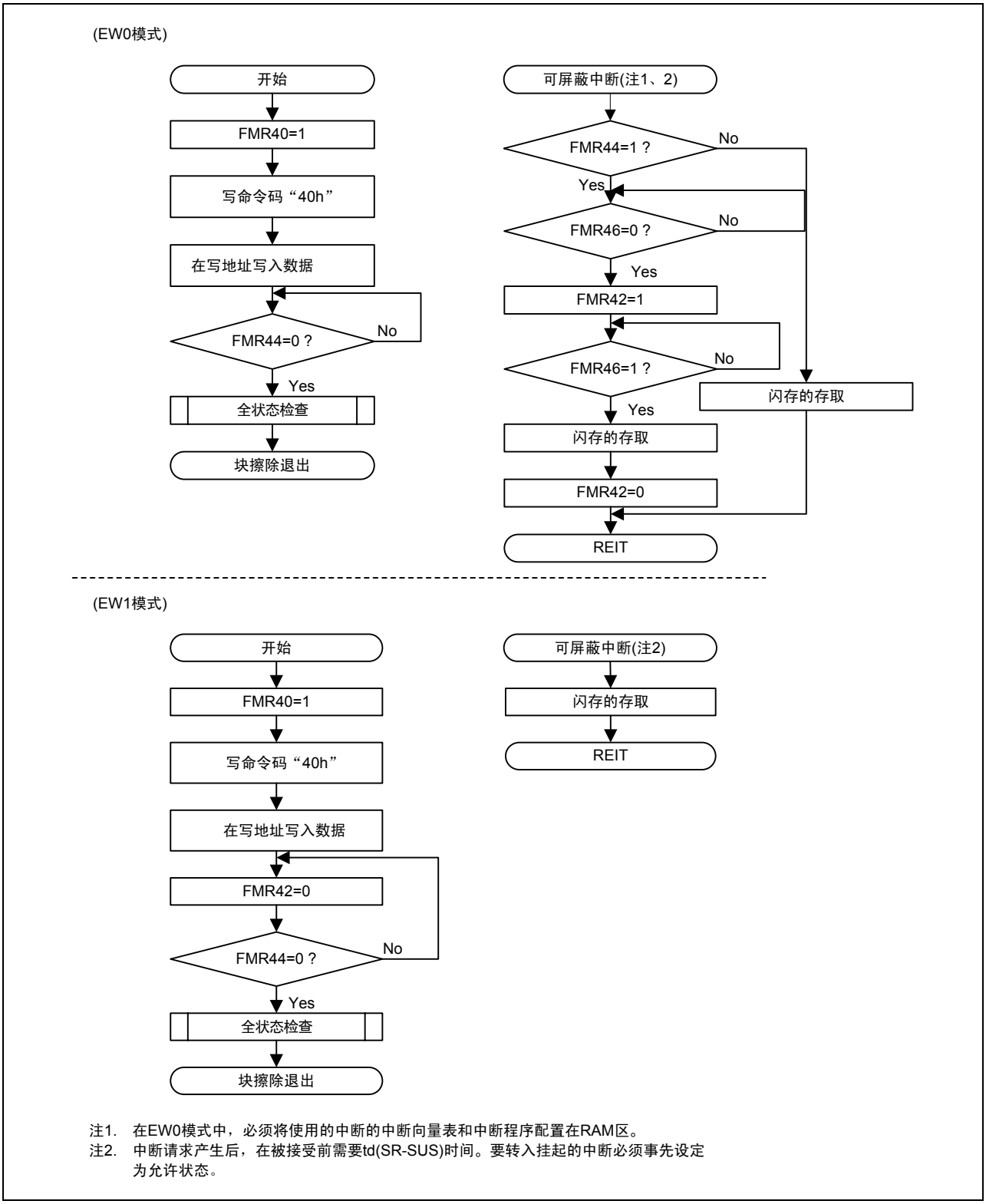


图 18.11　编程的流程图(禁止挂起功能时)



注1.　在EW0模式中，必须将使用的中断的中断向量表和中断程序配置在RAM区。
注2.　中断请求产生后，在被接受前需要td(SR-SUS)时间。要转入挂起的中断必须事先设定为允许状态。

图 18.12　编程的流程图(允许挂起功能时)

18.4.3.5　块擦除

如果在第 1 总线周期写“20h”，并且在第 2 总线周期将“D0h”写到块的任意地址，就对指定的块开始自动擦除（擦除和擦除验证）。

能通过 FMR0 寄存器的 FMR00 位确认自动擦除的结束。

FMR00 位在自动擦除期间为“0”，结束后为“1”。

在自动擦除结束后，能通过 FMR0 寄存器的 FMR07 位得知自动擦除的结果（参照“18.4.5　全状态检查”）。

另外，当 FMR0 寄存器的 FMR02 位为“0”（禁止改写）时，或者当 FMR02 位为“1”（允许改写）并且 FMR1 寄存器的 FMR15 位为“1”（禁止改写）时，不接受对块 0 的块擦除命令；而当 FMR16 位为“1”（禁止改写）时，不接受对块 1 的块擦除命令。

在编程挂起过程中，不能使用块擦除命令。

块擦除的流程图（禁止擦除挂起功能时）如图 18.13，块擦除的流程图（允许擦除挂起功能时）如图 18.14 所示。

不能在 EW1 模式中对已分配改写控制程序的块执行此命令。

在 EW0 模式中，在自动擦除开始的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7（SR7）在自动擦除开始的同时变为“0”，在结束时恢复为“1”。此时的读状态寄存器模式被保持到下次写读阵列命令为止。

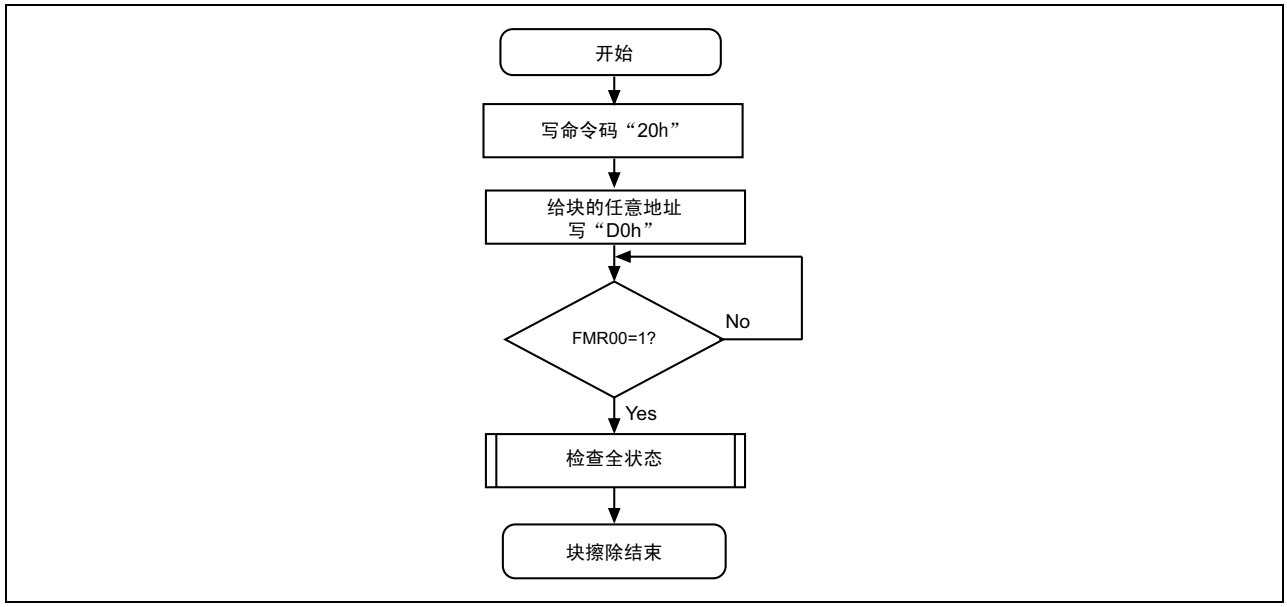
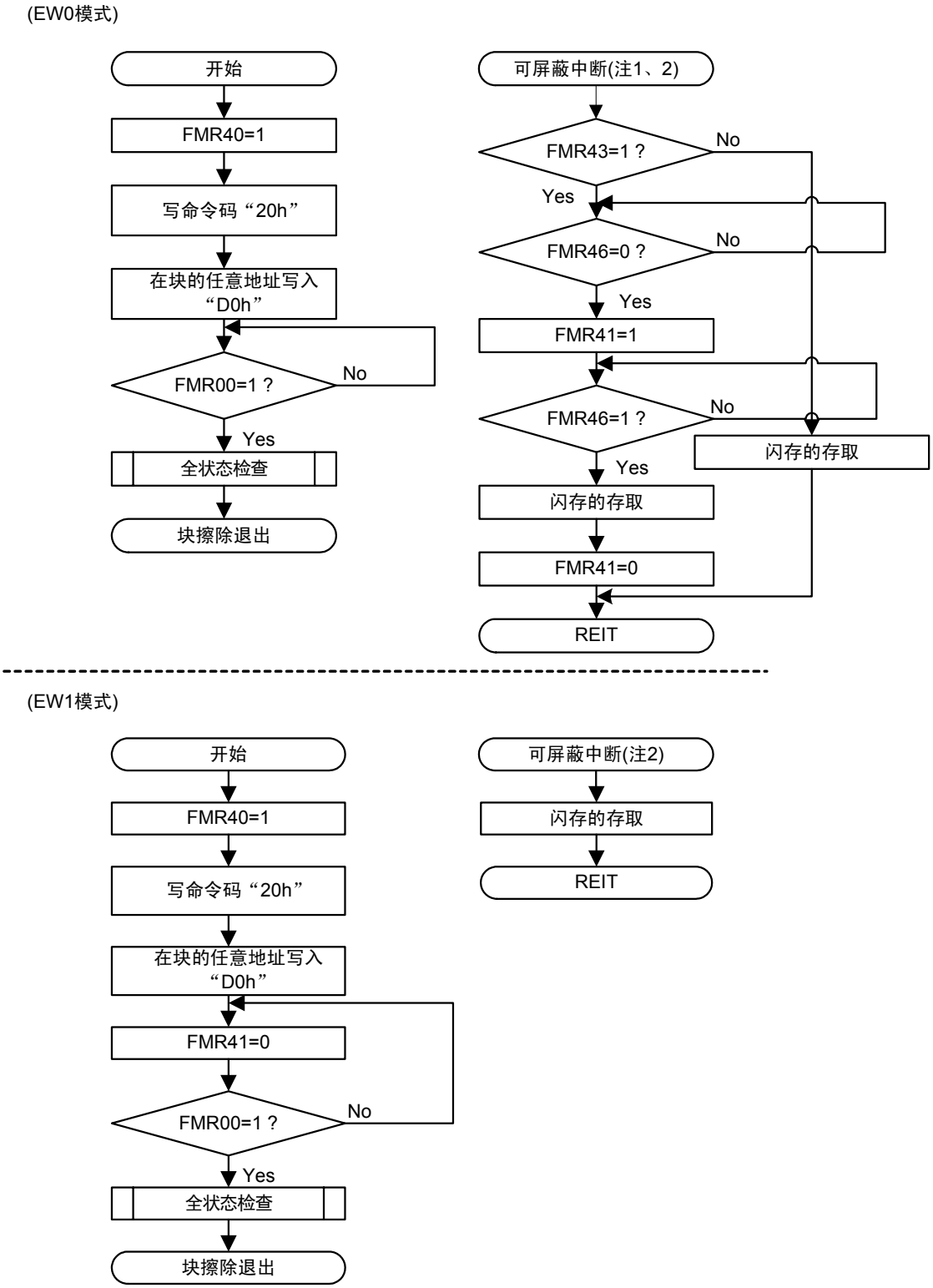


图 18.13　块擦除的流程图（禁止擦除挂起功能时）



注1.　在EW0模式中，必须将使用的中断的中断向量表和中断程序指定在RAM区。
注2.　中断请求产生后，在被接受前需要td(SR-SUS)时间。要挂起的中断必须事先设定为允许状态。

图 18.14　块擦除的流程图（允许擦除挂起功能时）

18.4.4 状态寄存器

状态寄存器是表示闪存的运行状态、擦除和编程的正常/错误结束等状态的寄存器，能通过 FMR0 寄存器的 FMR00、FMR06～FMR07 位读状态寄存器的状态。

状态寄存器如**表 18.5** 所示。

另外，能在 EW0 模式中的以下情况读取状态寄存器：

- 在写读状态寄存器命令后读用户 ROM 区内的任意地址时
- 在执行编程命令或者块擦除命令后到执行读阵列命令的期间，读用户 ROM 区内的任意地址时

18.4.4.1　定序器状态（SR7、FMR00位）

定序器状态表示闪存的运行状况。在自动编程和自动擦除中为“0”（忙），在这些运行结束的同时变为“1”（就绪）。

18.4.4.2　擦除状态（SR5、FMR07位）

参照“18.4.5　全状态检查”。

18.4.4.3　编程状态（SR4、FMR06位）

参照“18.4.5　全状态检查”。

表 18.5　状态寄存器

状态寄存器的位	FMR0寄存器的位	状态名	内容		复位后的值
			“0”	“1”	
SR0(D0)	—	保留	—	—	—
SR1(D1)	—	保留	—	—	—
SR2(D2)	—	保留	—	—	—
SR3(D3)	—	保留	—	—	—
SR4(D4)	FMR06	编程状态	正常结束	错误结束	0
SR5(D5)	FMR07	擦除状态	正常结束	错误结束	0
SR6(D6)	—	保留	—	—	—
SR7(D7)	FMR00	定序器状态	忙	就绪	1

D0～D7：表示在执行了读状态命令时被读取的数据总线。
在执行清除状态命令时，FMR07位（SR5）～FMR06位（SR4）为“0”。
在FMR07位（SR5）或者FMR06位（SR4）为“1”时，不接受编程和块擦除命令。

18.4.5 全状态检查

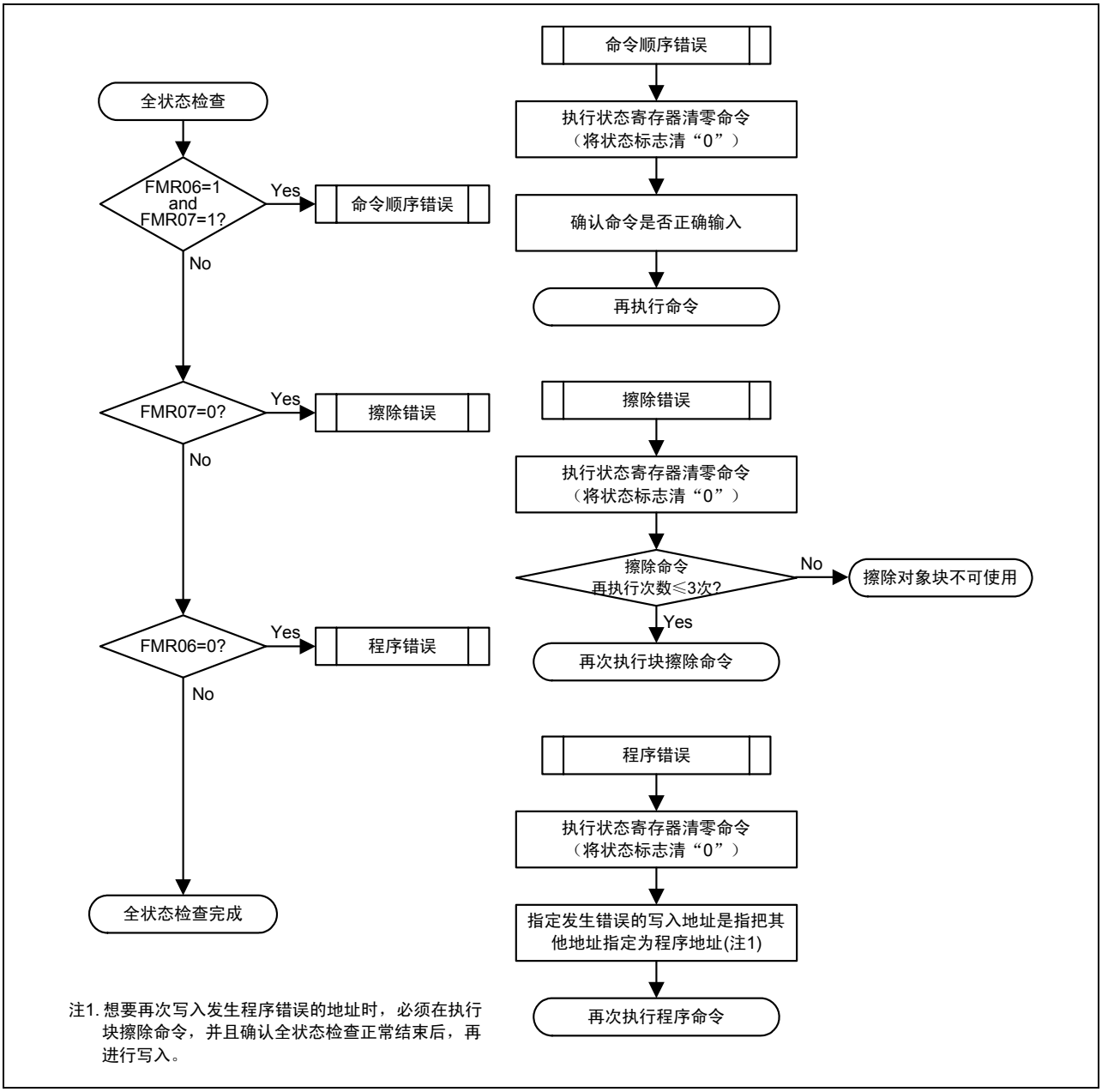
如果发生错误，FMR0 寄存器的 FMR06～FMR07 位就为“1”，表示发生的各错误。因此，能通过检查这些状态（全状态检查）确认执行结果。

错误和 FMR0 寄存器的状态如表 18.6、全状态检查的流程图和发生各种错误时的处理方法如图 18.15 所示。

表 18.6　错误和 FMR0 寄存器的状态

FMR00寄存器（状态寄存器）的状态		错误	发生错误的条件
FMR07（SR5）	FMR06（SR4）		
1	1	命令顺序错误	• 没有正确写命令 • 在块擦除命令的第2总线周期写了无效数据（“D0h”或者“FFh”以外的值）（注1） • 在使用FMR0寄存器的FMR02位、FMR1寄存器的FMR15位或者FMR16位设定为改写禁止的状态下，执行了编程命令或者块擦除命令 • 在输入擦除命令时，输入了没配置闪存的地址 • 在输入擦除命令时，对禁止改写的块执行了擦除命令 • 在输入编程命令时，输入了没配置闪存的地址 • 在输入编程命令时，对禁止改写的块执行了编程命令
1	0	擦除错误	• 执行块擦除命令，不能正确地自动擦除
0	1	编程错误	• 执行编程命令，不能正确地自动编程

注1. 在这些命令的第2总线周期写“FFh”时，为读阵列模式，同时在第1总线周期写的命令码无效。



注1. 想要再次写入发生程序错误的地址时，必须在执行块擦除命令，并且确认全状态检查正常结束后，再进行写入。

图 18.15　全状态检查流程图和发生错误时的处理方法

18.5　标准串行输入/输出模式

在标准串行输入/输出模式中，能使用与本单片机对应的串行编程器，在将单片机安装在电路板的状态下改写用户 ROM 区。

标准串行输入/输出模式有 3 种模式。

- 标准串行输入/输出模式 1……使用时钟同步串行 I/O 与串行编程器连接
- 标准串行输入/输出模式 2……使用时钟异步串行 I/O 与串行编程器连接
- 标准串行输入/输出模式 3……使用特殊的时钟异步串行 I/O 与串行编程器连接

本单片机能使用标准串行输入/输出模式 2 和标准串行输入/输出模式 3。

和串行编程器的连接例子参照“**附录 2　串行编程器和内部调试仿真器的连接例子**”。有关串行编程器请向各厂家询问，有关串行编程器的操作方法参照串行编程器的用户手册。

引脚的功能说明（闪存标准串行输入/输出模式 2）如**表 18.7**，引脚的功能说明（闪存标准串行输入/输出模式 3）如**表 18.8**，标准串行输入/输出模式 3 中的引脚连接图如**图 18.16** 所示。

另外，在进行如**表 18.8** 所示的引脚处理并使用编程器改写闪存后，在单芯片模式中执行闪存中的程序时，必须将“H”电平输入到 MODE 引脚，进行硬件复位。

18.5.1　ID 码检查功能

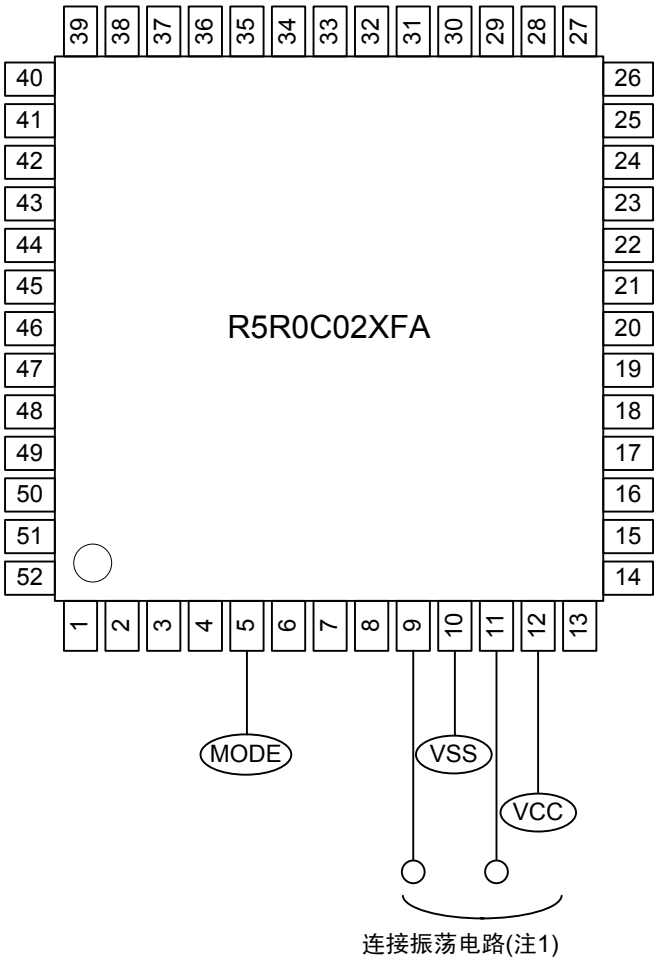
判断串行编程器送来的 ID 码和写在闪存中的 ID 码是否匹配（参照“**18.3　闪存改写的禁止功能**”）。

表 18.7　引脚的功能说明（闪存标准串行输入/输出模式 2）

引脚名	名　称	输入/输出	功能
VCC、VSS	电源输入		必须将编程、擦除的保证电压输入到Vcc引脚、Vss引脚输入0V。
$\overline{\text{RESET}}$	复位输入	输入	是复位输入引脚。
P4_6/XIN	P4_6输入/时钟输入	输入	必须在XIN引脚和XOUT引脚之间连接陶瓷谐振器或者晶体谐振器。
P4_7/XOUT	P4_7输入/时钟输出	输入/输出	
P4_3/XCIN	P4_3输入/时钟输入	输入	必须在XCIN引脚和XCOUT引脚之间连接晶体谐振器。
P4_4/XCOUT	P4_4输入/时钟输出	输入/输出	
P0_0～P0_7	输入端口P0	输入	必须输入“H”电平、“L”电平或者开路。
P1_0～P1_7	输入端口P1	输入	必须输入“H”电平、“L”电平或者开路。
P2_0～P2_7	输入端口P2	输入	必须输入“H”电平、“L”电平或者开路。
P3_0、P3_1、P3_3～P3_5、P3_7	输入端口P3	输入	必须输入“H”电平、“L”电平或者开路。
P4_2/VREF、P4_5	输入端口P4	输入	必须输入“H”电平、“L”电平或者开路。
P6_0～P6_5	输入端口P6	输入	必须输入“H”电平、“L”电平或者开路。
MODE	MODE	输入/输出	串行数据输入/输出引脚。必须连接闪存编程器。
P6_6	TXD输出	输出	串行数据的输出引脚。
P6_7	RXD输入	输入	串行数据的输入引脚。

表 18.8　引脚的功能说明（闪存标准串行输入/输出模式 3）

引脚名	名　称	输入/输出	功能
VCC、VSS	电源输入		必须将编程、擦除的保证电压输入到Vcc引脚、0V输入到Vss引脚。
$\overline{\text{RESET}}$	复位输入	输入	是复位输入引脚。
P4_6/XIN	P4_6输入/时钟输入	输入	连接外接振荡器时，必须在XIN引脚和XOUT引脚之间连接陶瓷谐振器或者晶体谐振器。 作为输入端口使用时，必须输入“H”电平、输入“L”电平或者开路。
P4_7/XOUT	P4_7输入/时钟输出	输入/输出	
P4_3/XCIN	P4_3输入/时钟输入	输入	连接外接振荡器时，必须在XCIN引脚和XCOUT引脚之间连接晶体谐振器。 作为输入端口使用时，必须输入“H”电平、输入“L”电平或者开路。
P4_4/XCOUT	P4_4输入/时钟输出	输入/输出	
P0_0～P0_7	输入端口P0	输入	必须输入“H”电平、“L”电平或者开路。
P1_0～P1_7	输入端口P1	输入	必须输入“H”电平、“L”电平或者开路。
P2_0～P2_7	输入端口P2	输入	必须输入“H”电平、“L”电平或者开路。
P3_0、P3_1、P3_3～P3_5 、P3_7	输入端口P3	输入	必须输入“H”电平、“L”电平或者开路。
P4_2/VREF、P4_5	输入端口P4	输入	必须输入“H”电平、“L”电平或者开路。
P6_0～P6_7	输入端口P6	输入	必须输入“H”电平、“L”电平或者开路。
MODE	MODE	输入/输出	串行数据输入/输出引脚。必须连接闪存编程器。



模式设定方法

信号线名	值
MODE	来自编程器的电压
$\overline{\text{RESET}}$	VSS→VCC

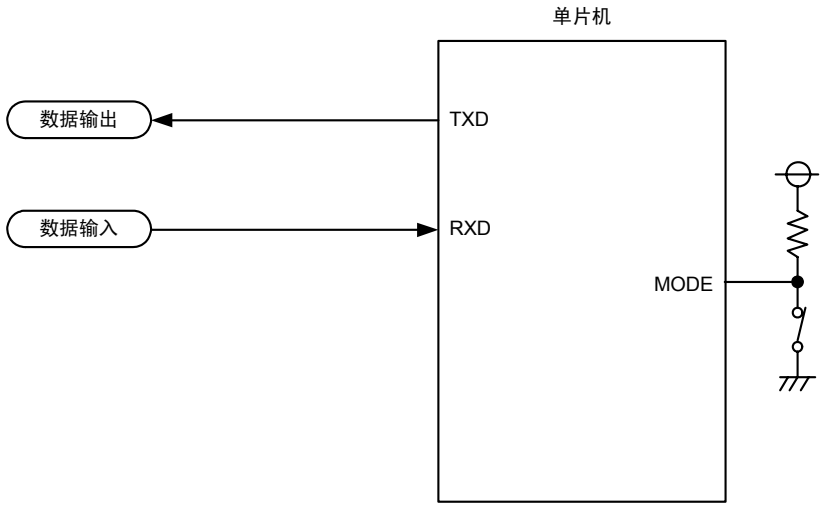
封装　PLQP0052JA-A

注1．用内部振荡器工作时，
不需要连接振荡电路。

图 18.16　标准串行输入/输出模式 3 中的引脚连接图

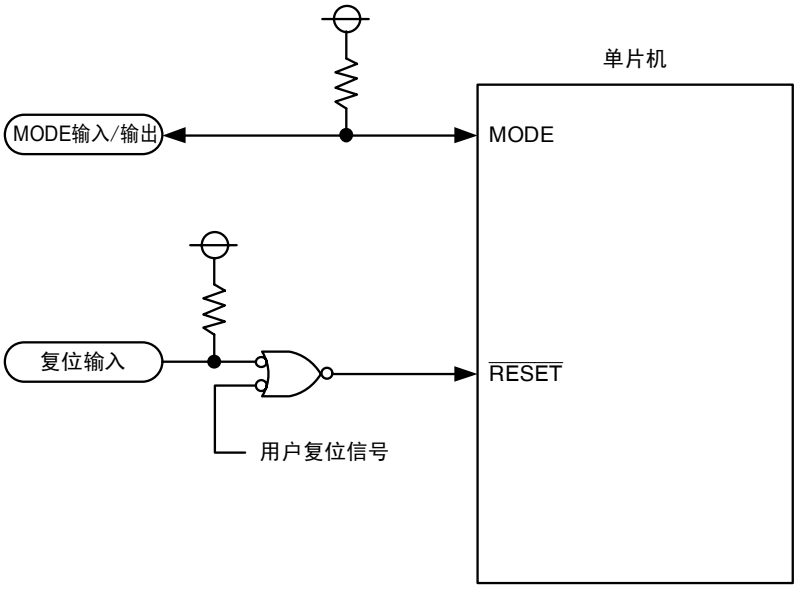
18.5.1.1　标准串行输入/输出模式中的引脚处理例子

使用标准串行输入/输出模式 2 时的引脚处理例如图 18.17 所示，使用标准串行输入/输出模式 3 时的引脚处理例如图 18.18 所示。因为编程器控制的引脚的不同，所以详细内容参照编程器的手册。



注1.　在这个例子中，通过开关控制MODE的输入，能切换单片模式和标准串行输入/输出模式。
注2.　必须连接振荡器。主时钟频率必须设定为1MHz～20MHz。
　　参照“附图2.1　M16C Flash Starter (M3A-0806)”。

图 18.17　使用标准串行输入/输出模式 2 时的引脚处理例子



注1.　控制的管脚和外接电路根据编程器而不同。详细内容请参照编程器手册。
注2.　此例通过连接编程器，转换单芯片模式和标准串行输入/输出模式。
注3.　在通过内部振荡器时钟运行时，不需要连接振荡电路。

图 18.18　使用标准串行输入/输出模式 3 时的引脚处理例子

18.6　并行输入/输出模式

并行输入/输出模式是操作内部闪存（读、编程和擦除等）所需的软件命令、地址和数据并行进行输入/输出的模式。

必须使用与本单片机对应的并行编程器。有关并行编程器请向各厂家询问，有关并行编程器的操作方法参照并行编程器的用户手册。

能在并行输入/输出模式中改写如**图 18.1** 所示的用户 ROM 区。

18.6.1 ROM 码保护功能

ROM 码保护是禁止读和改写闪存的功能（参照“**18.3　闪存改写的禁止功能**”）。

18.7　闪存的使用注意事项

18.7.1 CPU 改写模式

18.7.1.1　工作速度

在进入 CPU 改写模式（EW0 模式）前，必须通过 CM0 寄存器的 CM06 位、CM1 寄存器的 CM16～CM17 位将 CPU 时钟设定在 5MHz 以下。

EW1 模式不需要此注意事项。

18.7.1.2　使用禁止指令

在 EW0 模式中，因为以下的指令参照闪存内的数据，所以不能使用：

UND 指令、INTO 指令、BRK 指令

18.7.1.3　中断

EW0 模式时的中断如**表 18.9**、EW1 模式时的中断如**表 18.10** 所示。

表 18.9　EW0 模式时的中断

模式	状态	在接受可屏蔽的中断请求时	在接受看门狗定时器、振荡停止检测、电压监视1和电压监视2的中断请求时
EW0	自动擦除中	能通过将向量分配到RAM使用。	如果接受中断请求，就立即强制停止自动擦除或者自动编程，复位闪存。在一定时间后重新启动闪存，然后开始中断处理。 因为强制停止，可能从自动擦除中的块或者自动编程中的地址不能读取正常值，所以必须在重新启动闪存后再次执行自动擦除，并确认正常结束。 因为看门狗定时器即使在命令运行中也不停止，所以有可能发生中断请求。必须定期初始化看门狗定时器。
	自动编程中		

注1. 因为地址匹配中断的向量被分配在ROM中，所以不能在执行命令中使用。

注2. 因为给块0分配了固定向量，所以不能在自动擦除块0中使用非屏蔽中断。

表 18.10　EW1 模式的中断

模式	状态	在接受可屏蔽的中断请求时	在接受看门狗定时器、振荡停止检测、电压监视1和电压监视2的中断请求时
EW1	自动擦除中（擦除挂起功能有效）	在经过td(SR-SUS)时间后，停止自动擦除，执行中断处理。在结束中断处理后，能通过将FMR4寄存器的FMR41位清“0”（重新启动擦除），重新开始自动擦除。	如果接受中断请求，就立即强制停止自动擦除或者自动编程，复位闪存。在一定时间后重新启动闪存，然后开始中断处理。 因为强制停止，可能从自动擦除中的块或者自动编程中的地址不能读取正常值，所以必须在重新启动闪存后再次执行自动擦除，并确认正常结束。 因为看门狗定时器即使在命令运行中也不停止，所以有可能发生中断请求。必须使用擦除挂起功能定期初始化看门狗定时器。
	自动擦除中（擦除挂起功能无效）	优先自动擦除，让中断请求等待。在自动擦除结束后，执行中断处理。	
	自动编程中（编程挂起功能有效）	在经过td(SR-SUS)时间后，停止自动编程，执行中断处理。在中断处理结束后，能通过将FMR4寄存器的FMR42位清“0”（重新启动编程），重新开始自动编程。	
	自动编程中（编程挂起功能无效）	优先自动编程，让中断请求等待。在自动编程结束后，执行中断处理。	

注1. 因为地址匹配中断的向量被分配在ROM中，所以不能在执行命令中使用。
注2. 因为给块0分配了固定向量，所以不能在自动擦除块0中使用非屏蔽中断。

18.7.1.4　存取方法

在将 FMR01 位、FMR02 位、FMR11 位置“1”时，必须在给对象位写“0”后连续写“1”。另外，在写“0”后和写“1”之间，不能发生中断。

18.7.1.5　用户ROM区的改写

如果在使用 EW0 模式对保存改写控制程序的块进行改写中途电源电压下降，改写控制程序就不能被正常改写，所以此后就可能无法改写闪存。此块的改写必须使用标准串行输入/输出模式。

18.7.1.6　编程

不能对已编程的地址进行追加写。

18.7.1.7　转移到停止模式、等待模式

不能在擦除挂起中转移到停止、等待模式。

第19章　电特性

表 19.1　绝对最大额定值

符号	项目	测定条件	额定值	单位
Vcc/AVcc	电源电压		－0.3～6.5	V
VI	输入电压		－0.3～Vcc+0.3	V
VO	输出电压		－0.3～Vcc+0.3	V
Pd	功耗	Topr=25°C	500	mW
Topr	工作环境温度		－40～85	°C
Tstg	保存温度		－65～150	°C

表 19.2　推荐运行条件

符号	项目		测定条件	规格值			单位
				最小	标准	最大	
Vcc/AVcc	电源电压			2.7	－	5.5	V
Vss/AVss	电源电压			－	0	－	V
V_{IH}	“H”电平输入电压			0.8Vcc	－	Vcc	V
V_{IL}	“L”电平输入电压			0	－	0.2Vcc	V
$I_{OH(sum)}$	“H”电平输出总峰值电流	全部引脚的 $I_{OH(peak)}$的总和		－	－	－160	mA
$I_{OH(sum)}$	“H”电平输出总峰值电流	全部引脚的 $I_{OH(avg)}$的总和				－80	mA
$I_{OH(peak)}$	“H”电平输出峰值电流	P2_0～P2_7以外		－	－	－10	mA
		P2_0～P2_7		－	－	－40	mA
$I_{OH(avg)}$	“H”电平输出平均电流	P2_0～P2_7以外		－	－	－5	mA
		P2_0～P2_7		－	－	－20	mA
$I_{OL(sum)}$	“L”电平输出总峰值电流	全部引脚的 $I_{OL(peak)}$的总和		－	－	160	mA
$I_{OL(sum)}$	“L”电平输出总平均电流	全部引脚的 $I_{OL(avg)}$的总和		－	－	80	mA
$I_{OL(peak)}$	“L”电平输出峰值电流	P2_0～P2_7以外		－	－	10	mA
		P2_0～P2_7		－	－	40	mA
$I_{OL(avg)}$	“L”电平输出平均电流	P2_0～P2_7以外		－	－	5	mA
		P2_0～P2_7		－	－	20	mA
$f_{(XIN)}$	XIN时钟输入振荡频率		3.0V≤Vcc≤5.5V	0	－	20	MHz
			2.7V≤Vcc＜3.0V	0	－	10	MHz
$f_{(XCIN)}$	XCIN时钟输入振荡频率		2.7V≤Vcc≤5.5V	0	－	70	kHz
－	系统时钟	OCD2=“0” 选择XIN时钟时	3.0V≤Vcc≤5.5V	0	－	20	MHz
			2.7V≤Vcc＜3.0V	0	－	10	MHz
		OCD2=“1” 选择内部振荡器时钟时	FRA01=“0” 选择低速内部振荡器时	－	125	－	kHz
			FRA01=“1” 选择高速内部振荡器时 3.0V≤Vcc≤5.5V	－	－	20	MHz
			FRA01=“1” 选择高速内部振荡器时 2.7V≤Vcc≤5.5V	－	－	10	MHz

注1. 在没有指定条件时，Vcc=2.7V～5.5V、Topr=−40°C～85°C。
注2. 输出平均电流是100ms期间内的平均值。

表 19.3　A/D 转换器特性

符号	项目		测定条件	规格值			单位
				最小	标准	最大	
—	分辨率		Vref=Vcc	—	—	10	Bit
—	绝对精度	10位模式	ϕAD=10MHz、Vref=AVcc=5.0V	—	—	±3	LSB
		8位模式	ϕAD=10MHz、Vref=AVcc=5.0V	—	—	±2	LSB
		10位模式	ϕAD=10MHz、Vref=AVcc=3.3V	—	—	±5	LSB
		8位模式	ϕAD=10MHz、Vref=AVcc=3.3V	—	—	±2	LSB
R_{ladder}	梯形电阻		Vref=AVcc	10	—	40	KΩ
t_{conv}	转换时间	10位模式	ϕAD=10MHz、Vref=AVcc=5.0V	3.3	—	—	μs
		8位模式	ϕAD=10MHz、Vref=AVcc=5.0V	2.8	—	—	μs
V_{ref}	基准电压			2.7	—	AVcc	V
V_{IA}	模拟输入电压（注2）			0	—	AVcc	V
—	A/D运行时钟频率	无采样保持	Vref=AVcc=2.7～5.5V	0.25	—	10	MHz
		有采样保持	Vref=AVcc=2.7～5.5V	1	—	10	MHz

注1. 在没有指定条件时，AVcc=2.7V～5.5V、Topr=−40°C～85°C。
注2. 如果模拟输入电压超过基准电压，A/D转换结果就在10位模式时为3FFh，在8位模式时为FFh。

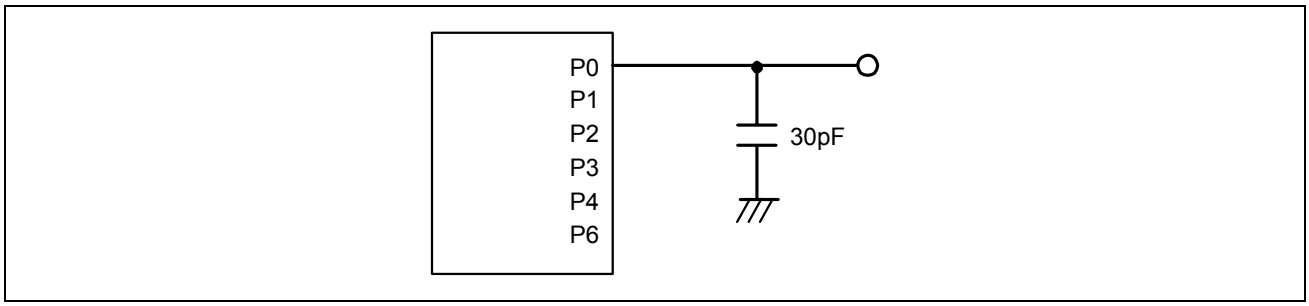


图 19.1　端口 P0～P4、P6 的时序测定电路

表 19.4　闪存（程序 ROM）的电特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
—	编程/擦除次数（注2）		100（注3）	—	—	次
—	字节编程时间		—	50	400	μs
—	块擦除时间		—	0.4	9	s
$t_{d(SR-SUS)}$	挂起的转移时间		—	—	97+CPU时钟×6个周期	μs
—	从开始或者重新开始擦除到下一次挂起请求的间隔		650	—	—	μs
—	从开始或者重新开始编程到下一次挂起请求的间隔		0	—	—	ns
—	从挂起到重新开始编程/擦除的时间		—	—	3+CPU时钟×4个周期	μs
—	编程、擦除电压		2.7	—	5.5	V
—	读电压		2.7	—	5.5	V
—	编程、擦除时的温度		0	—	60	°C
—	数据保持时间（注7）	外围温度=55°C	20	—	—	年

注1. 在没有指定条件时，AVcc=2.7V～5.5V、Topr=0°C～66°C。
注2. 编程/擦除次数的定义
　　编程/擦除次数是每块的擦除次数。
注3. 是保证编程/擦除后的全部电特性的次数（保证范围为1～“最小”值）。
注4. 在进行多次改写的系统中，作为减少实际的改写次数的方法，按顺序移动写地址等，尽量不留空区，在编程（写）后进行1次擦除。例如，在对一组16字节进行编程时，能通过最多编程128组后进行1次擦除，减少实际的改写次数。建议按块保存擦除次数等信息，并设定限制次数。
注5. 如果在块擦除中发生擦除错误，就必须至少执行3次清除状态寄存器命令→块擦除命令，直到不发生擦除错误为止。
注6. 有关故障率，请向瑞萨技术有关公司及特约经销商询问。
注7. 包括不外加电源电压或时钟的时候。

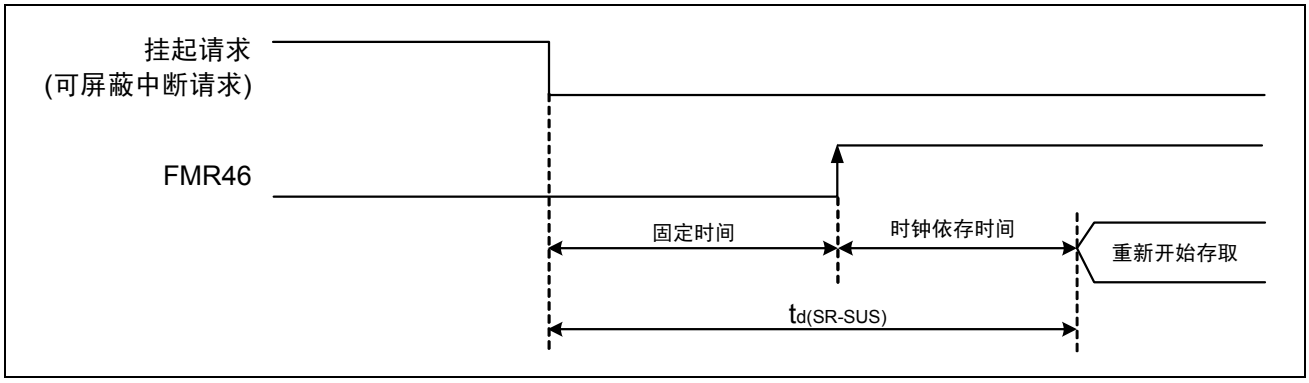


图 19.2　挂起的转移时间

表 19.5　电压检测 0 电路的电特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
V_{det0}	电压检测电平		2.2	2.3	2.4	V
—	电压检测电路的自消耗电流	VCA25=1、Vcc=5.0V	—	0.9	—	μA
$t_{d(E-A)}$	电压检测电路开始工作为止的等待时间（注2）		—	—	300	μs
Vccmin	单片机的工作电压的最小值		2.7	—	—	V

注1. 测定条件是Vcc=2.7V～5.5V、Topr=−40°C～85°C。
注2. 表示在将VCA2寄存器的VCA25位清“0”后再次置“1”时，电压检测电路开始工作为止所需的时间。

表 19.6　电压检测 1 电路的电特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
V_{det1}	电压检测电平		2.7	2.85	3.00	V
—	电压监视1中断请求的发生时间（注2）		—	40	—	μs
—	电压检测电路的自消耗电流	VCA26=1、Vcc=5.0V	—	0.6	—	μA
$t_{d(E-A)}$	电压检测电路开始工作为止的等待时间（注3）		—	—	100	μs

注1. 测定条件是Vcc=2.7V～5.5V、Topr=−40°C～85°C。
注2. 从通过V_{det1}时到发生电压监视1中断请求的时间。
注3. 表示在将VCA2寄存器的VCA26位清“0”后再次置“1”时 ，电压检测电路开始工作为止所需的时间。

表 19.7　电压检测 2 电路的电特性

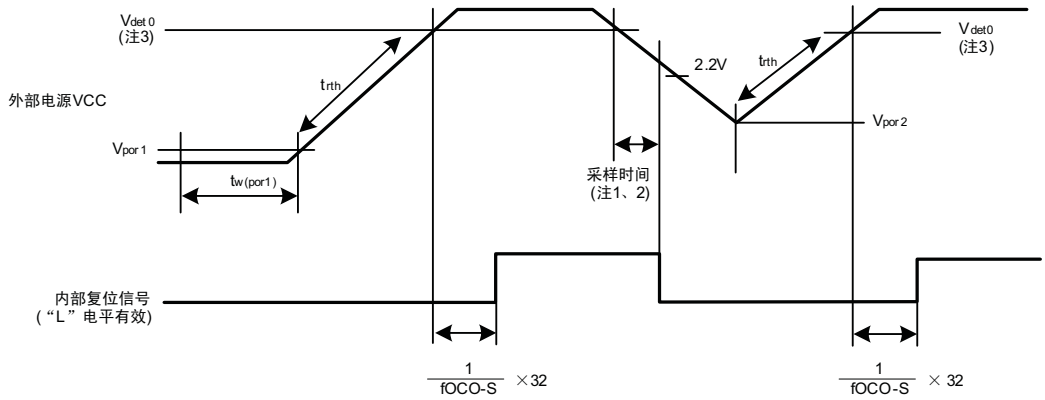
符号	项目	测定条件	规格值			单位
			最小	标准	最大	
V_{det2}	电压检测电平		3.3	3.6	3.9	V
—	电压监视2中断请求的发生时间（注2）		—	40	—	μs
—	电压检测电路的自消耗电流	VCA27=1、Vcc=5.0V	—	0.6	—	μA
$t_{d(E-A)}$	电压检测电路开始工作为止的等待时间（注3）		—	—	100	μs

注1. 测定条件是Vcc=2.7V～5.5V、Topr=−40°C～85°C。
注2. 从通过Vdet2时到发生电压监视2中断请求的时间。
注3. 表示在将VCA2寄存器的VCA27位清“0”后再次置“1”时，电压检测电路开始工作为止所需的时间。

表 19.8　加电复位电路、电压监视 0 复位的电特性（注 3）

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
V_{por1}	加电复位的有效电压（注4）		—	—	0.1	V
V_{por2}	使用加电复位电路、或者电压监视0复位的有效电压		0	—	V_{det0}	V
t_{rth}	外部电源Vcc倾斜上升（注2）		20	—	—	mV/msec

注1. 无指定时，测定条件为T_{opr}=−40°C～85°C。
注2. 如果在Vcc≥1.0V时使用，则不需要此条件（外部电源Vcc倾斜上升）。
注3. 在使用加电复位时，必须将OFS寄存器的LVD0ON位清“0”，VW0C寄存器的VW0C0位和VW0C6位置“1”，以及VCA2寄存器的VCA25位置“1”，使电压监视0复位有效。
注4. tw(por1)是将外部电源Vcc电压保持在有效电压(Vpor1)以下，使加电复位有效所需的时间。电源最初启动时，在−20°C≤Topr≤85°C环境下，必须将tw(por1)保持在30s以上，在−40°C≤Topr＜−20°C环境下，必须将tw(por1)保持在3000s以上。



注1.　在使用电压监视0数字滤波器时，必须在采样时间内保持单片机的工作电压范围(2.2V以上)内的电压。
注2.　可选择采样时钟。详情参照“第6章　电压检测电路”。
注3.　Vdet0指示电压检测0电路的电压检测电平。详情参照“第6章　电压检测电路”。

图 19.3　加电复位电路的电特性

表 19.9　高速内部振荡器振荡电路的电特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
fOCO40M	复位解除时的高速内部振荡器的振荡频率	Vcc=5.0V、Topr=25°C	—	40	—	MHz
fOCO40M	高速内部振荡器振荡频率的温度依赖性	Vcc=4.75V～5.25V 0°C≤Topr≤60°C（注2）	39.2	—	40.8	MHz
fOCO40M	高速内部振荡器振荡频率的温度依赖性	Vcc=3.0V～5.5V −20°C≤Topr≤85°C（注2）	38.8	—	41.2	MHz
fOCO40M	高速内部振荡器振荡频率的温度依赖性	Vcc=3.0V～5.5V −40°C≤Topr≤85°C（注2）	38.4	—	41.6	MHz
fOCO40M	高速内部振荡器振荡频率的温度依赖性	Vcc=2.7V～5.5V −20°C≤Topr≤85°C（注2）	38	—	42	MHz
fOCO40M	高速内部振荡器振荡频率的温度依赖性	Vcc=2.7V～5.5V −40°C≤Topr≤85°C（注2）	37.6	—	42.4	MHz
—	复位解除时的FRA1寄存器的值		08h	—	F7h	—
—	高速内部振荡器振荡频率的调整单位	把FRA1寄存器（复位解除时的值）调整为—1位	—	+0.3	—	MHz
—	振荡稳定时间	Vcc=5.0V、Topr=25°C	—	10	100	μs
—	振荡时的自身消耗电流	Vcc=5.0V、Topr=25°C	—	400	—	μA

注1.　无指定条件时，Vcc=2.7V～5.5V、Topr=−40°C～85°C。
注2.　FRA1寄存器在复位时的规格值。

表 19.10　低速内部振荡器振荡电路的电特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
fOCO-S	低速内部振荡器的振荡频率		30	125	250	kHz
—	振荡稳定时间	Vcc=5.0V、Topr=25°C	—	10	100	μs
—	振荡时的自身消耗电流	Vcc=5.0V、Topr=25°C	—	15	—	μA

注1.　在没有指定条件时，Vcc=2.7V～5.5V、Topr=−40°C～85°C。

表 19.11　电源电路的时序特性

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
$t_{d(P-R)}$	接通电源时内部电源的稳定时间（注2）		1	—	2000	μs
$t_{d(R-S)}$	STOP解除时间（注3）		—	—	150	μs

注1.　测定条件是Vcc=2.7V～5.5V、Topr=25°C。
注2.　是在接通电源时内部电源发生电路稳定为止的等待时间。
注3.　是从接受解除停止模式的中断后到开始供给系统时钟的时间。

表 19.12　带片选的时钟同步串行 I/O 的时序必要条件（注 1）

符号	项目		测定条件	规格值			单位
				最小	标准	最大	
t_{SUCYC}	SSCK时钟的周期时间			4	—	—	t_{CYC}（注2）
t_{HI}	SSCK时钟的“H”电平脉宽			0.4	—	0.6	t_{SUCYC}
t_{LO}	SSCK时钟的“L”电平脉宽			0.4	—	0.6	t_{SUCYC}
t_{RISE}	SSCK时钟的上升时间	主器件		—	—	1	t_{CYC}（注2）
		从属器件		—	—	1	μs
t_{FALL}	SSCK时钟的下降时间	主器件		—	—	1	t_{CYC}（注2）
		从属器件		—	—	1	μs
t_{SU}	SSO、SSI数据输入的准备时间			100	—	—	ns
t_H	SSO、SSI数据输入的保持时间			1	—	—	t_{CYC}（注2）
t_{LEAD}	$\overline{SCS}$准备时间	从属器件		$1t_{CYC}$+50	—	—	ns
t_{LAG}	$\overline{SCS}$保持时间	从属器件		$1t_{CYC}$+50	—	—	ns
t_{OD}	SSO、SSI数据输出的延迟时间			—	—	1	t_{CYC}（注2）
t_{SA}	SSI从属器件的存取时间			—	—	$1.5t_{CYC}$+100	ns
t_{OR}	SSI从属器件的释放时间			—	—	$1.5t_{CYC}$+100	ns

注1. 在没有指定条件时，Vcc=2.7V～5.5V、Topr=−40°C～85°C。
注2. $1t_{CYC}=1/f1(s)$

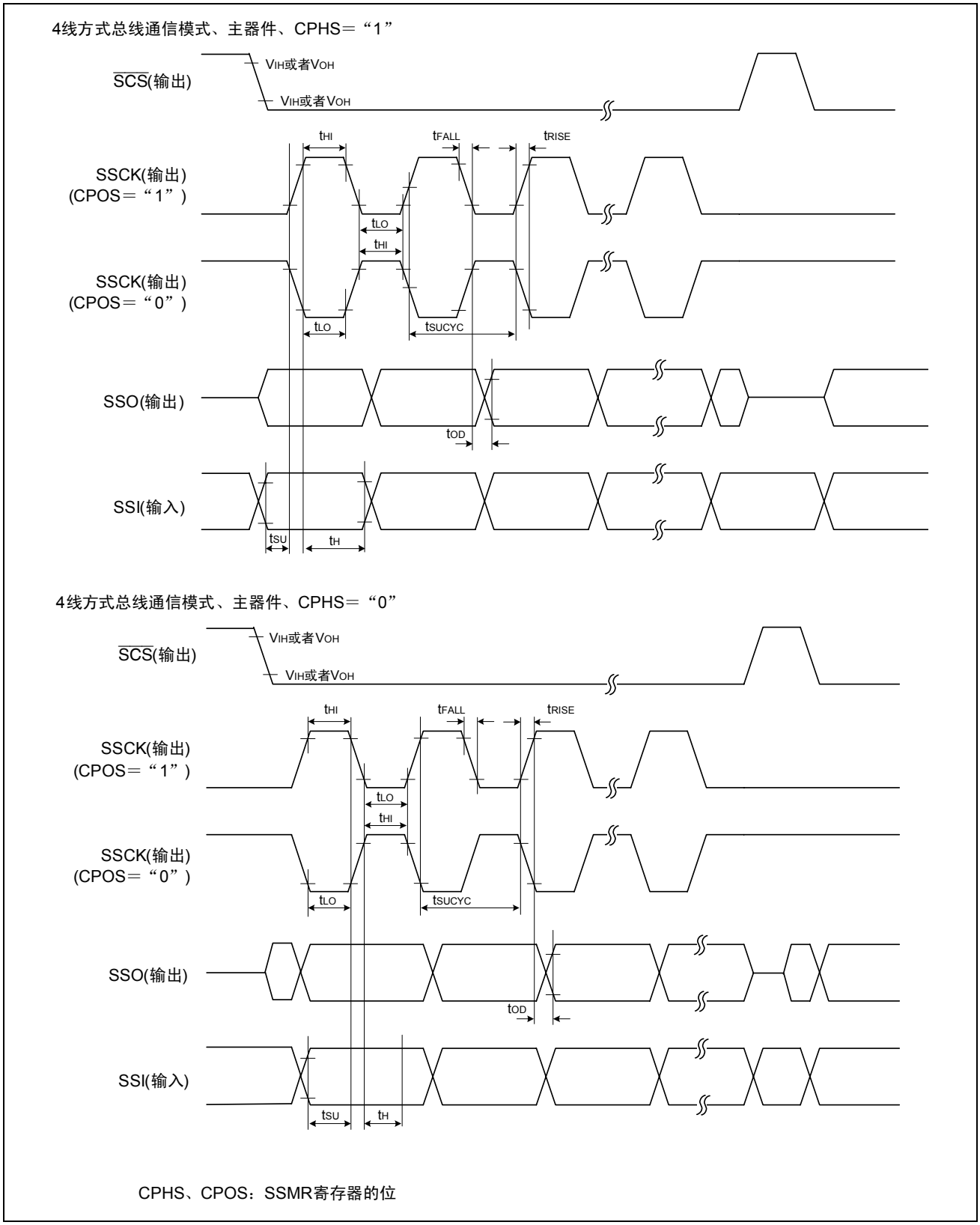


图 19.4　带片选的时钟同步串行 I/O 的输入/输出时序（主器件）

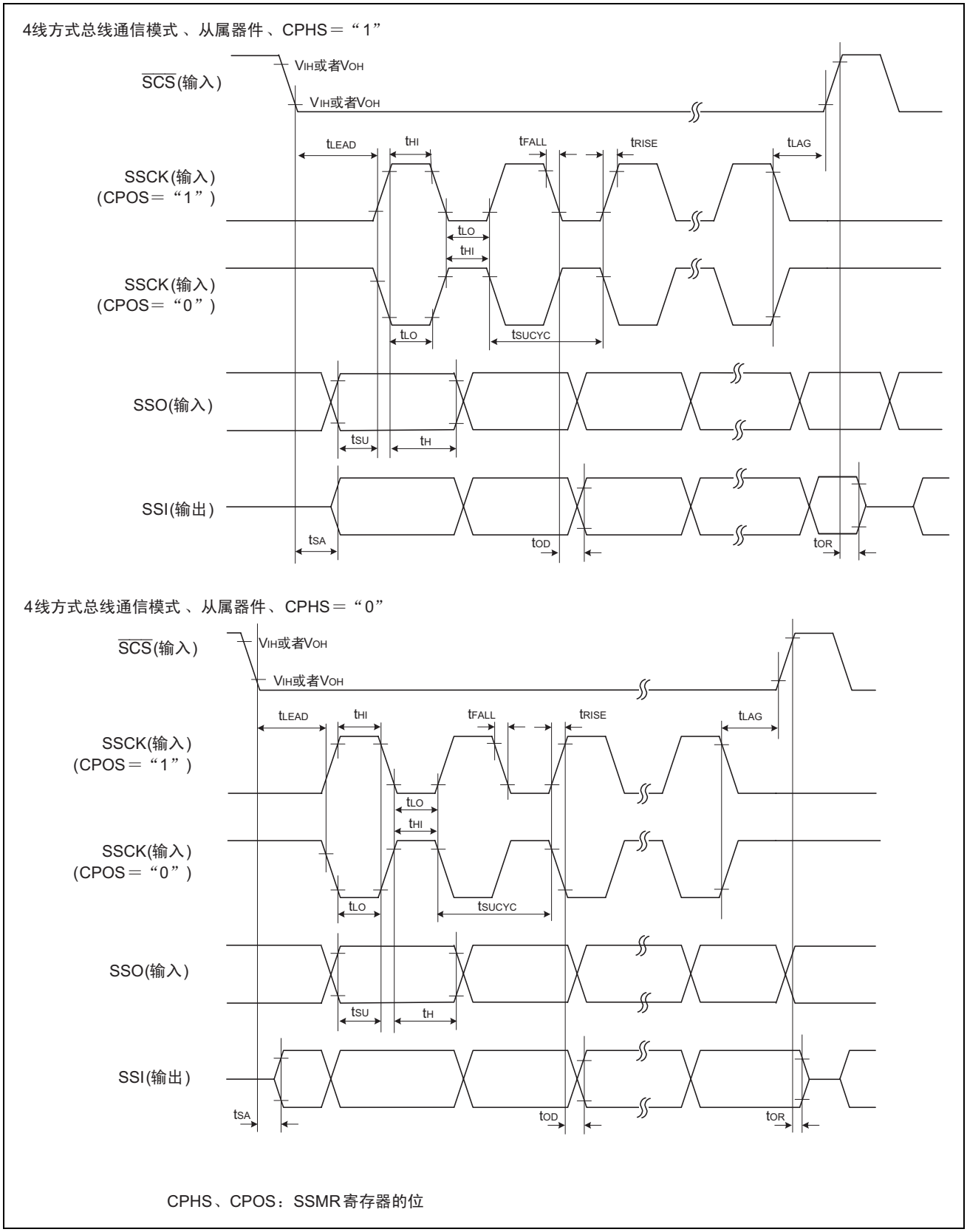


图 19.5　带片选的时钟同步串行 I/O 的输入/输出时序（从属器件）

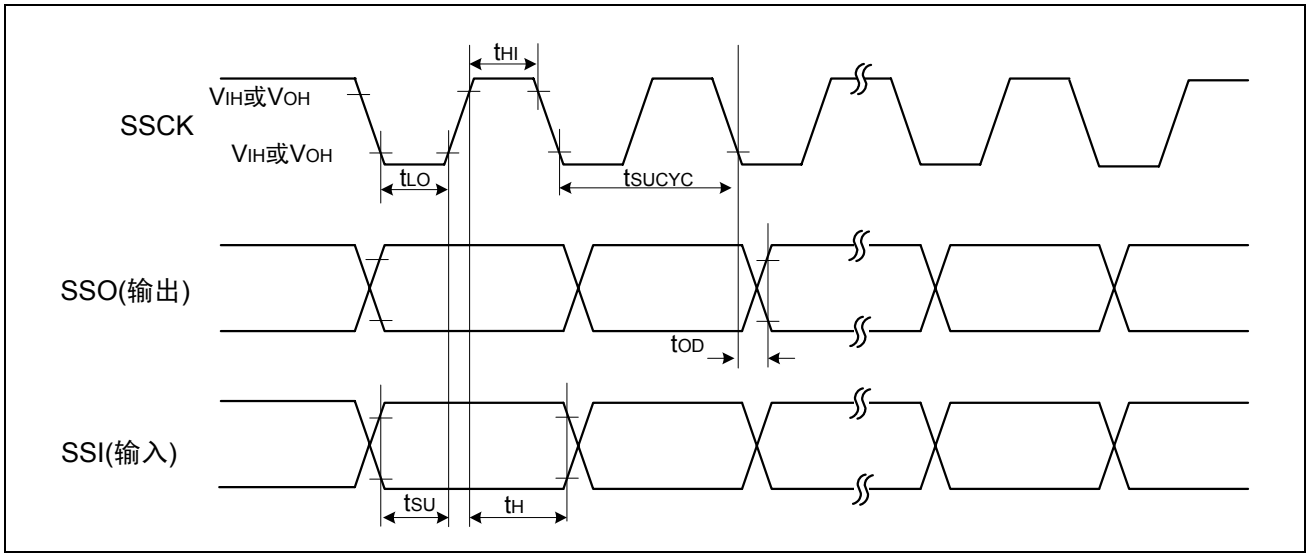
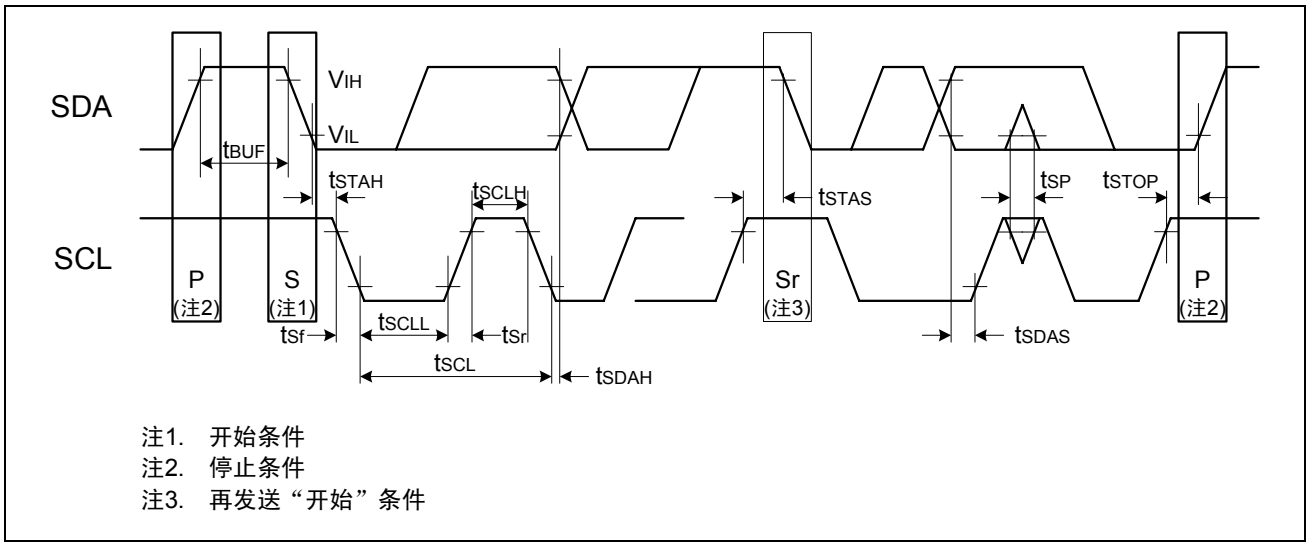


图 19.6　带片选的时钟同步串行 I/O 的输入/输出时序（时钟同步通信模式）

表 19.13　I²C 总线接口的时序必要条件（注 1）

符号	项目	测定条件	规格值			单位
			最小	标准	最大	
t_{SCL}	SCL输入的周期时间		12tCYC+600（注2）	—	—	ns
t_{SCLH}	SCL输入“H”电平脉宽		3tCYC+300（注2）	—	—	ns
t_{SCLL}	SCL输入“L”电平脉宽		5tCYC+500（注2）	—	—	ns
t_{sf}	SCL、SDA输入的下降时间		—	—	300	ns
t_{SP}	SCL、SDA输入尖峰脉冲的消除时间		—	—	1tCYC（注2）	ns
t_{BUF}	SDA输入的总线自由时间		5tCYC（注2）	—	—	ns
t_{STAH}	开始条件输入的保持时间		3tCYC（注2）	—	—	ns
t_{STAS}	重新发送开始条件输入的准备时间		3tCYC（注2）	—	—	ns
t_{STOP}	停止条件输入的准备时间		3tCYC（注2）	—	—	ns
t_{SDAS}	数据输入的准备时间		1tCYC+20（注2）	—	—	ns
t_{SDAH}	数据输入的保持时间		0	—	—	ns

注1.　在没有指定条件时，Vcc=2.7V～5.5V、Vss=0V、Topr=−40°C～85°C。
注2.　$1t_{CYC}=1/f1(s)$。



注1.　开始条件
注2.　停止条件
注3.　再发送“开始”条件

图 19.7　I²C 总线接口的输入/输出时序

表 19.14　电特性(1)［Vcc=5V］

符号	项目		测定条件		规格值			单位
					最小	标准	最大	
V_{OH}	“H”电平输出电压	P2_0～P2_7、XOUT以外	I_{OH}=－5mA		Vcc－2.0	－	Vcc	V
			I_{OH}=－200μA		Vcc－0.5	－	Vcc	V
		P2_0～P2_7	驱动能力HIGH	I_{OH}=－20mA	Vcc－2.0	－	Vcc	V
			驱动能力LOW	I_{OH}=－5mA	Vcc－2.0	－	Vcc	V
		XOUT	驱动能力HIGH	I_{OH}=－1mA	Vcc－2.0	－	Vcc	V
			驱动能力LOW	I_{OH}=－500μA	Vcc－2.0	－	Vcc	V
V_{OL}	“L”电平输出电压	P2_0～P2_7、XOUT以外	I_{OL}=5mA		－	－	2.0	V
			I_{OL}=200μA		－	－	0.45	V
		P2_0～P2_7	驱动能力HIGH	I_{OL}=20mA	－	－	2.0	V
			驱动能力LOW	I_{OL}=5mA	－	－	2.0	V
		XOUT	驱动能力HIGH	I_{OL}=1mA	－	－	2.0	V
			驱动能力LOW	I_{OL}=500μA	－	－	2.0	V
V_{T+}-V_{T-}	滞后	$\overline{INT0}$、$\overline{INT1}$、$\overline{INT2}$、$\overline{INT3}$、$\overline{KI0}$、$\overline{KI1}$、$\overline{KI2}$、$\overline{KI3}$、RXD0、RXD1、CLK0、CLK1、SSI、SCL、SDA SSO			0.1	0.5	－	V
		$\overline{RESET}$			0.1	1.0	－	V
I_{IH}	“H”电平输入电流		VI=5V		－	－	5.0	μA
I_{IL}	“L”电平输入电流		VI=0V		－	－	－5.0	μA
R_{PULLUP}	上拉电阻		VI=0V		30	50	167	kΩ
R_{fXIN}	反馈电阻	XIN			－	1.0	－	MΩ
R_{fXCIN}	反馈电阻	XCIN			－	18	－	MΩ
V_{RAM}	RAM保持电压		停止模式中		1.8	－	－	V

注1.　在没有指定条件时，Vcc=4.2V～5.5V、Topr=−40°C～85°C、f(XIN)=20MHz。

表 19.15　电特性(2)［Vcc=5V］
（在没有指定条件时，Topr=−40°C～85°C）

符号	项目	测定条件		规格值			单位
				最小	标准	最大	
Icc	电源电流 (Vcc=3.3V ～ 5.5V) 在单芯片模式，输出引脚为开路，其它引脚为Vss	高速时钟模式	XIN=20MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	10	17	mA
			XIN=16MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	9	15	mA
			XIN=10MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	6	—	mA
			XIN=20MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	5	—	mA
			XIN=16MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	4	—	mA
			XIN=10MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	2.5	—	mA
		高速内部 振荡器模式	XIN时钟停止 高速内部振荡器的振荡fOCO=10MHz 低速内部振荡器的振荡=125kHz 无分频	—	5.5	10	mA
			XIN时钟停止 高速内部振荡器的振荡fOCO=10MHz 低速内部振荡器的振荡=125kHz 8分频	—	2.5	—	mA
		低速内部 振荡器模式	XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频FMR47=“1”	—	130	300	μA
		低速时钟模式	XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz FMR47=“1”	—	130	300	μA
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz RAN上的编程工作 闪存停止时FMSTP=“1”	—	30	—	μA
		等待模式	XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟停止 VCA27=VCA26=VCA25=“0” VCA20=“1”	—	25	75	μA
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟停止 VCA27=VCA26=VCA25= “0” VCA20=“1”	—	23	60	μA
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz（HIGH驱动） WAIT指令执行中 VCA27=VCA26=VCA25=“0” VCA20=“1”	—	4.0	—	μA
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz（LOW驱动） WAIT指令执行中 VCA27=VCA26=VCA25=“0” VCA20=“1”	—	2.2	—	μA
		停止模式	XIN时钟停止、Topr=25°C 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 CM10=“1” 外围时钟停止 VCA27=VCA26= VCA25 =“0”	—	0.8	3.0	μA
			XIN时钟停止、Topr=85°C 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 CM10=“1” 外围时钟停止 VCA27=VCA26=VCA25=“0”	—	1.2	—	μA

时序必要条件（在没有指定条件时，Vcc=5V、Vss=0V、Ta=25°C）［Vcc=5V］

表 19.16　XIN 输入、XCIN 输入

符号	项目	规格值		单位
		最小	最大	
$t_{c(XIN)}$	XIN输入的周期时间	50	—	ns
$t_{WH(XIN)}$	XIN输入“H”电平脉宽	25	—	ns
$t_{WL(XIN)}$	XIN输入“L”电平脉宽	25	—	ns
$t_{c(XCIN)}$	XCIN输入的周期时间	14	—	μs
$t_{WH(XCIN)}$	XCIN输入“H”电平脉宽	7	—	μs
$t_{WL(XCIN)}$	XCIN输入“L”电平脉宽	7	—	μs

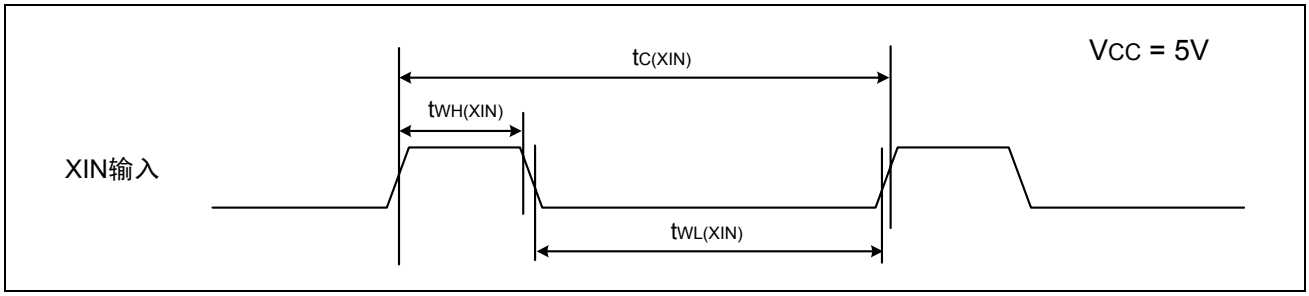


图 19.8　Vcc=5V 时的 XIN 输入、XCIN 输入时序

表 19.17　串行接口

符号	项目	规格值		单位
		最小	最大	
$t_{c(CK)}$	CLKi输入的周期时间	200	—	ns
$t_{W(CKH)}$	CLKi输入“H”电平脉宽	100	—	ns
$t_{W(CKL)}$	CLKi输入“L”电平脉宽	100	—	ns
$t_{d(C-Q)}$	TXDi输出的延迟时间	—	50	ns
$t_{h(C-Q)}$	TXDi保持时间	0	—	ns
$t_{su(D-C)}$	RXDi输入的准备时间	50	—	ns
$t_{h(C-D)}$	RXDi输入的保持时间	90	—	ns

i=0～1

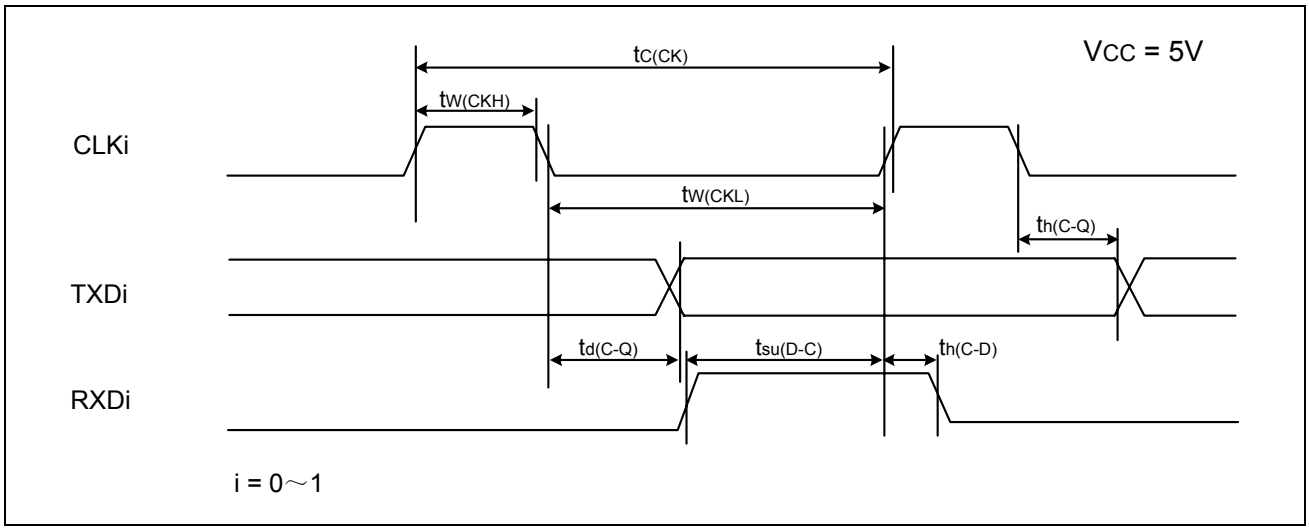


图 19.9　Vcc=5V 时的串行接口时序

表 19.18　外部中断 $\overline{INTi}$ 输入(i=0～3)

符号	项目	规格值		单位
		最小	最大	
$t_{W(INH)}$	$\overline{INTi}$输入“H”电平脉宽	250（注1）	—	ns
$t_{W(INL)}$	$\overline{INTi}$输入“L”电平脉宽	250（注2）	—	ns

注1. 如果通过$\overline{INTi}$输入滤波器的选择位选择有滤波器，$\overline{INTi}$输入“H”电平脉宽的最小值就为“1/数字滤波器采样频率×3”和最小值中大的值。

注2. 如果通过$\overline{INTi}$输入滤波器的选择位选择有滤波器，$\overline{INTi}$输入“L”电平脉宽的最小值就为“1/数字滤波器采样频率×3”和最小值中大的值。

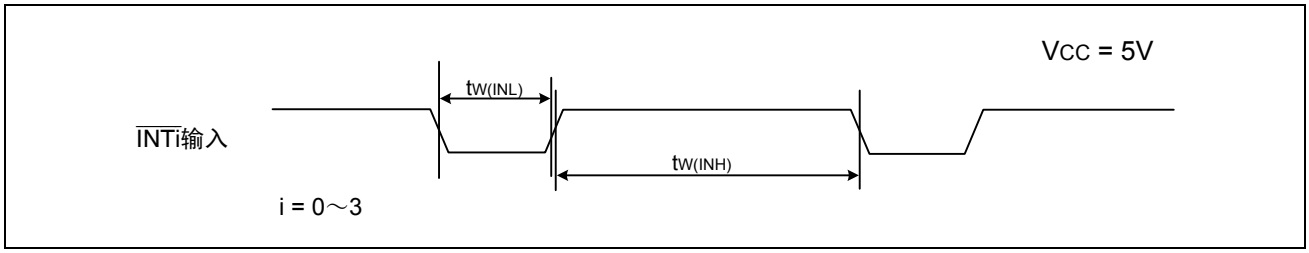


图 19.10　Vcc=5V 时的外部中断 $\overline{INTi}$ 输入时序

表 19.19　电特性(3)［Vcc=3V］

符号	项目		测定条件		规格值			单位
					最小	标准	最大	
V_{OH}	“H”电平输出电压	P2_0 ～ P2_7 、XOUT以外	I_{OH}=－1mA		Vcc－0.5	－	Vcc	V
		P2_0～P2_7	驱动能力HIGH	I_{OH}=－5mA	Vcc－0.5	－	Vcc	V
			驱动能力LOW	I_{OH}=－1 mA	Vcc－0.5	－	Vcc	V
		XOUT	驱动能力HIGH	I_{OH}=－0.1mA	Vcc－0.5	－	Vcc	V
			驱动能力LOW	I_{OH}=－50μA	Vcc－0.5	－	Vcc	V
V_{OL}	“L”电平输出电压	P2_0 ～ P2_7 、XOUT以外	IOL=1mA		－	－	0.5	V
		P2_0～P2_7	驱动能力HIGH	I_{OL}=5mA	－	－	0.5	V
			驱动能力LOW	I_{OL}=1mA	－	－	0.5	V
		XOUT	驱动能力HIGH	I_{OL}=0.1mA	－	－	0.5	V
			驱动能力LOW	I_{OL}=50μA	－	－	0.5	V
V_{T+}-V_{T-}	滞后	$\overline{INT0}$、$\overline{INT1}$、$\overline{INT2}$、$\overline{INT3}$、$\overline{KI0}$、$\overline{KI1}$、$\overline{KI2}$、$\overline{KI3}$、RXD0、RXD1 、 CLK0 、CLK1、SSI、SCL、SDA、SSO			0.1	0.3	－	V
		$\overline{RESET}$			0.1	0.4	－	V
I_{IH}	“H”输入电流		VI=3V		－	－	4.0	μA
I_{IL}	“L”输入电流		VI=0V		－	－	－4.0	μA
R_{PULLUP}	上拉电阻		VI=0V		66	160	500	kΩ
R_{fXIN}	反馈电阻	XIN			－	3.0	－	MΩ
R_{fXCIN}	反馈电阻	XCIN			－	18	－	MΩ
V_{RAM}	RAM保持电压		停止模式		1.8	－	－	V

注1. 在没有指定条件时，Vcc=2.7V～3.3V、Topr=－40°C～85°C、f(XIN)=10MHz。

表 19.20　电特性(4)［Vcc=3V］

（在没有指定条件时，Topr=－40°C～85°C）

符号	项目	测定条件		规格值			单位
				最小	标准	最大	
Icc	电源电流 (Vcc=2.7V ～ 3.3V) 在单芯片模式，输出引脚为开路，其它引脚为 Vss。	高速时钟模式	XIN=10MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 无分频	—	6	—	mA
			XIN=10MHz（方波） 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频	—	2	—	mA
		高速内部振荡器模式	XIN时钟停止 高速内部振荡器的振荡fOCO=10MHz 低速内部振荡器的振荡=125kHz 无分频	—	5	9	mA
			XIN时钟停止 高速内部振荡器的振荡fOCO=10MHz 低速内部振荡器的振荡=125kHz 8分频	—	2	—	mA
		低速内部振荡器模式	XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz 8分频、FMR47=“1”	—	130	300	μA
		低速时钟模式	XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz FMR47=“1”	—	130	300	
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz RAM上的编程工作 闪存停止时FMSTP=“1”	—	30	—	μA
		等待模式	XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟运行 VCA27=VCA26=VCA25=“0” VCA20=“1”	—	25	70	μA
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡=125kHz WAIT指令执行中 外围时钟停止 VCA27=VCA26=VCA25=“0” VCA20=“1”	—	23	55	μA
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz（HIGH驱动） WAIT指令执行中 外围时钟停止 VCA27=VCA26=VCA25=“0” VCA20=“1”	—	3.8	—	μA
			XIN时钟停止 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 XCIN时钟振荡=32kHz（LOW驱动） WAIT指令执行中 外围时钟停止 VCA27=VCA26=VCA25=“0” VCA20=“1”	—	2.0	—	μA
		停止模式	XIN时钟停止、Topr=25°C 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 CM10=“1” 外围时钟停止 VCA27=VCA26=VCA25=“0”	—	0.7	3.0	μA
			XIN时钟停止、Topr=85°C 高速内部振荡器的振荡停止 低速内部振荡器的振荡停止 CM10=“1” 外围时钟停止 VCA27=VCA26=VCA25=“0”	—	1.1	—	μA

时序必要条件（在没有指定条件时，Vcc=3V、Vss=0V、Topr=25°C）［Vcc=3V］

表 19.21　XIN 输入、XCIN 输入

符号	项目	规格值		单位
		最小	最大	
$t_{c(XIN)}$	XIN输入的周期时间	100	—	ns
$t_{WH(XIN)}$	XIN输入“H”电平脉宽	40	—	ns
$t_{WL(XIN)}$	XIN输入“L”电平脉宽	40	—	ns
$t_{c(XCIN)}$	XCIN输入的周期时间	14	—	μs
$t_{WH(XCIN)}$	XCIN输入“H”电平脉宽	7	—	μs
$t_{WL(XCIN)}$	XCIN输入“L”电平脉宽	7	—	μs

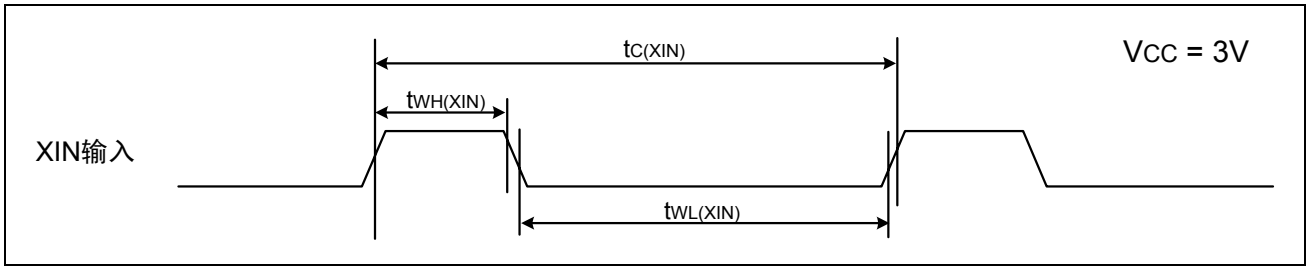


图 19.11　Vcc=3V 时的 XIN 输入、XCIN 输入时序

表 19.22　串行接口

符号	项目	规格值		单位
		最小	最大	
$t_{c(CK)}$	CLKi输入的周期时间	300	—	ns
$t_{W(CKH)}$	CLKi输入“H”电平脉宽	150	—	ns
$t_{W(CKL)}$	CLKi输入“L”电平脉宽	150	—	ns
$t_{d(C-Q)}$	TXDi输出的延迟时间	—	80	ns
$t_{h(C-Q)}$	TXDi保持时间	0	—	ns
$t_{su(D-C)}$	RXDi输入的准备时间	70	—	ns
$t_{h(C-D)}$	RXDi输入的保持时间	90	—	ns

i=0～1

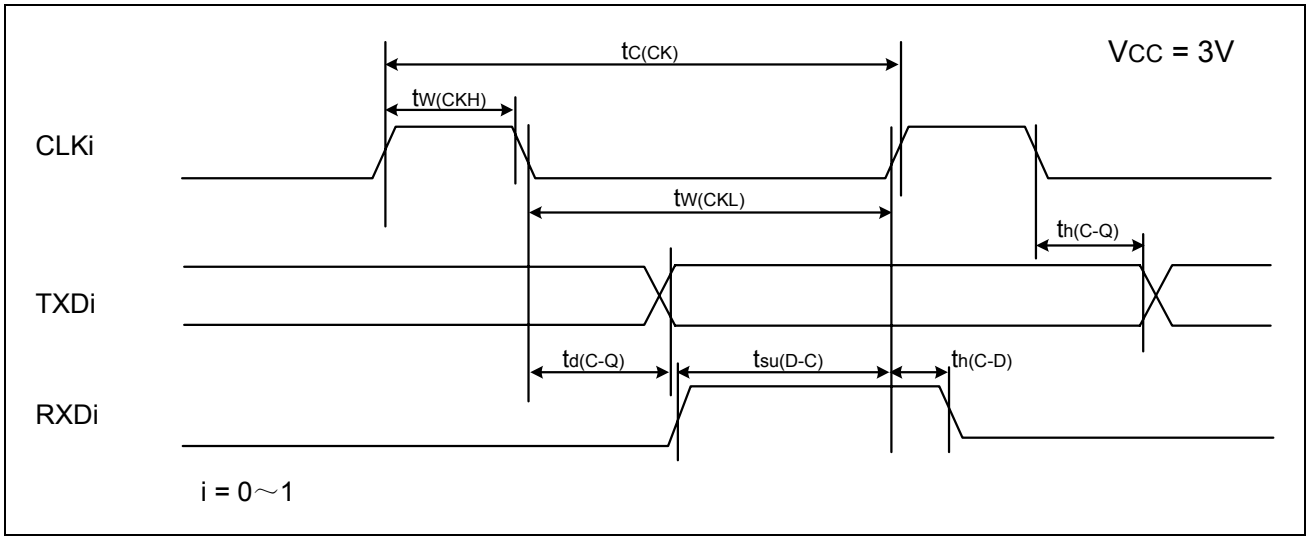


图 19.12　Vcc=3V 时的串行接口时序

表 19.23　外部中断 $\overline{INTi}$ 输入(i=0～3)

符号	项目	规格值		单位
		最小	最大	
$t_{W(INH)}$	$\overline{INTi}$输入“H”电平脉宽	380（注1）	—	ns
$t_{W(INL)}$	$\overline{INTi}$输入“L”电平脉宽	380（注2）	—	ns

注1. 如果通过$\overline{INTi}$输入滤波器的选择位选择有滤波器，$\overline{INTi}$输入“H”电平脉宽的最小值就为“1/数字滤波器采样频率×3”和最小值中大的值。

注2. 如果通过$\overline{INTi}$输入滤波器的选择位选择有滤波器，$\overline{INTi}$输入“L”电平脉宽的最小值就为“1/数字滤波器采样频率×3”和最小值中大的值。

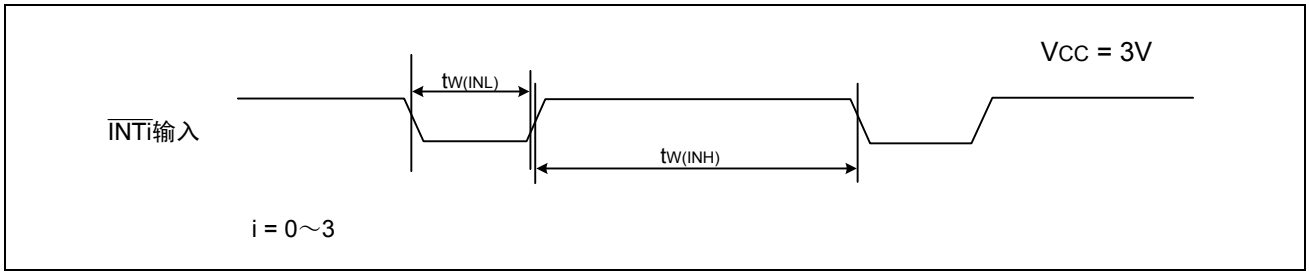


图 19.13　Vcc=3V 时的外部中断 $\overline{INTi}$ 输入时序

第20章　使用注意事项

20.1　时钟发生电路的使用注意事项

20.1.1　停止模式和等待模式

在转移到等待模式和停止模式时，必须在 WAIT 指令和在 CM10 位置“1”的指令后，至少插入 4 条 NOP 指令。指令队列先从 WAIT 指令和将 CM1 寄存器的 CM10 位置“1”（停止模式）指令开始读取 4 字节，然后停止程序。

由于指令的组合或执行时序的不同，在进入等待模式之前有时会执行下一条命令。

20.1.2　振荡停止检测功能

在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1～OCD0 位置“00b”。

20.1.3　振荡电路常数

有关用户系统的最佳振荡电路常数，请在向谐振器厂家询问后决定。

20.2　中断的使用注意事项

20.2.1　地址 00000h 的读取

不能通过程序读地址 00000h。在接受到可屏蔽中断的中断请求时，CPU 在中断响应顺序中从地址 00000h 读取中断信息（中断序号和中断请求级）。此时，被接受的中断的 IR 位变为“0”。

如果通过程序读地址 00000h，就在被允许的中断中优先权最高的中断 IR 位变为“0”。因此，中断可能被取消或者发生预想外的中断。

20.2.2　SP 的设定

必须在接受中断前给 SP 设定值。在复位后，SP 为“0000h”。因此，如果在给 SP 设定值前接受中断，程序就会失控。

20.2.3　外部中断和键输入中断

输入到 $\overline{\text{INT0}}$～$\overline{\text{INT3}}$ 引脚和 $\overline{\text{KI0}}$～$\overline{\text{KI3}}$ 引脚的信号，需要表示与 CPU 运行时钟无关的电特性外部中断 $\overline{\text{INTi}}$ 输入（i=0～3）的“L”电平宽度或“H”电平宽度。（详细情况参照“表 19.18（Vcc=5V）、表 19.23（Vcc=3V）、外部中断 $\overline{\text{INTi}}$ 输入（i=0～3）”）。

20.2.4　看门狗定时器中断

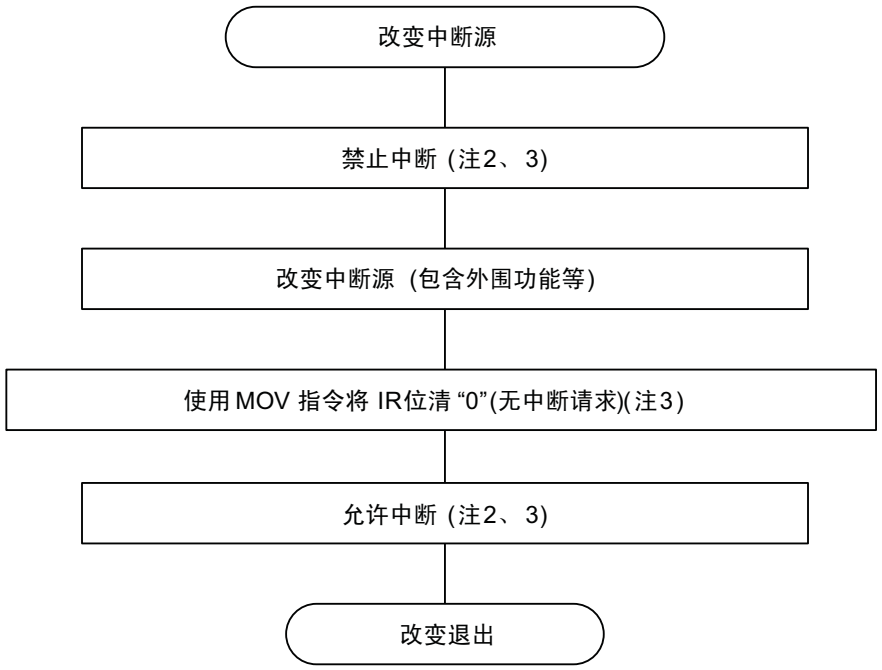
在看门狗定时器中断发生后，必须初始化看门狗定时器。

20.2.5　中断源的更改

如果改变中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。使用中断时，必须在改变中断源后，将 IR 位清“0”（无中断请求）。

另外，在此所说的改变中断源，包括改变被分配到各软件中断序号的中断源、极性和时序等全部要素。因此，在外围功能的模式改变等关系到中断源、极性和时序的情况下，必须在改变后将 IR 位清“0”（无中断请求）。外围功能的中断参照各外围功能。

中断源更改步骤的例子如图 20.1 所示。



IR位: 改变中断源的中断的和中断控制寄存器的位。

注 1．上述设定必须单步执行。不要同时(在1指令中)设定 2 个以上的设定。
注 2．在 INTi 中断(i= 0～ 3)中、必须使用 I 标志 。
在INTi 中断以外的外围功能中断中、为了避免产生中断请求、必须在作为中断源的外围功能停止后改变中断源 。 此时，如果可以禁止全部的可屏蔽中断就必须使用 I标志 。
如果不能禁止全部的可屏蔽中断，就必须使用改变在断源中断的 ILVL 0～ LVL 2位。
注 3．使用的指令及其注意事项参照“12 .6.6　中断控制寄存器的更改 ”。

图 20.1　中断源更改步骤的例子

20.2.6　中断控制寄存器的更改

（a）必须在对应该寄存器的中断请求不发生的位置改变中断控制寄存器。在有可能发生中断请求时，必须在禁止中断后改变中断控制寄存器。

（b）在禁止中断后改变中断控制寄存器的情况下，必须注意使用的指令。

改变 IR 位以外的位

在执行指令期间，当发生对应该寄存器的中断请求时，IR 位可能不变为“1”（有中断请求），中断被忽视。当在此情况出现问题时，必须使用以下指令改变寄存器：

对象指令…AND、OR、BCLR、BSET

改变 IR 位

在将 IR 位清“0”（无中断请求）时，根据使用的指令，IR 位可能不变为“0”。必须用 MOV 指令将 IR 位清“0”。

（c）在使用 I 标志禁止中断时，必须按照以下的程序例子设定 I 标志（程序例子的中断控制寄存器的更改参照(b)）。

例 1～例 3 是防止由于受内部总线和指令队列缓冲器的影响，在改变中断控制寄存器前 I 标志变为“1”（允许中断）的方法。

例 1：通过 NOP 指令，等待改变中断控制寄存器的例子

```
INT_SWITCH1:
  FCLR    I                ; 禁止中断
  AND.B   #00H，0056H      ; 将 TRAIC 寄存器置“00h”
  NOP                      ;
  NOP
  FSET    I                ; 允许中断
```

例 2：通过虚读，使 FSET 指令等待的例子

```
INT_SWITCH2:
  FCLR    I                ; 禁止中断
  AND.B   #00H，0056H      ; 将 TRAIC 寄存器置“00h”
  MOV.W   MEM，R0          ; 虚读
  FSET    I                ; 允许中断
```

例 3：通过 POPC 指令，改变 I 标志的例子

```
INT_SWITCH3:
  PUSHC   FLG
  FCLR    I                ; 禁止中断
  AND.B   #00H，0056H      ; 将 TRAIC 寄存器置“00h”
  POPC    FLG              ; 允许中断
```

20.3　定时器

20.3.1　定时器 RB 的使用注意事项

- 在复位后，定时器停止计数。必须在对定时器和预定标器设定值后，开始计数。
- 即使以 16 位单位读取预定标器和定时器，在单片机内部也按字节顺序读取。因此，在读取这 2 个寄存器期间，定时器值可能会更新。
- 可编程单触发发生模式和可编程等待单触发发生模式时，如果在 TRBCR 寄存器的 TSTART 位清“0”后停止计数，或者在 TRBOCR 寄存器的 TOSSP 位清“0”后停止单触发，定时器就重新装入重加载寄存器的值后停止。定时器的计数值必须在定时器停止前读取。
- 在计数停止中，如果在 TSTART 位置“1”（开始计数）后，且在计数源的 1～2 个周期之间，TCSTF 位为“0”，在 TCSTF 位为“1”之前，请不要存取 TCSTF 位以外的与定时器 RB 相关的寄存器（注 1）。
  从在 TCSTF 位为“1”后的最初的计数源的有效沿开始计数。
  在计数过程中，如果在 TSTART 位清“0”后，且在计数源的 1～2 个周期之间，TCSTF 位为“1”。
  在 TCSTF 位为“0”之前，请不要存取 TCSTF 位以外的与定时器 RB 相关的寄存器（注 1）。
  在 TCSTF 位为“0”时停止计数。

  注 1. 与定时器 RB 相关的寄存器：TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRE、TRBSC、TRBPR

- 在计数中将 TRBCR 寄存器的 TSTOP 位置“1”后，定时器 RB 将马上停止。
- 将 TRBOCR 寄存器的 TOSST 位或 TOSSP 位置“1”后，计数源的 1～2 个周期后 TOSSTF 位改变。从对 TOSST 位写入“1”开始到 TOSSTF 位为“1”的期间，在 TOSSP 位写入“1”时，根据内部状态 TOSSTF 位有时为“0”有时为“1”。从在 TOSSP 位写入“1”到 TOSSTF 位为“0”的期间对 TOSST 位写入“1”时也一样，TOSSTF 位有时为“0”有时为“1”。

20.3.2　定时器 RD 的使用注意事项

20.3.2.1　TRDSTR 寄存器

- TRDSTR 寄存器必须使用 MOV 指令来写入。
- CSELi（i=0～1）位为“0”（通过 TRDi 寄存器和 TRDGRAi 寄存器的比较匹配，在计数清零后停止计数）时，即使对 TSTARTi 位写入“0”（停止计数），计数也不会停止，TSTARTi 位也不变化。
  因此，在 CSELi 位为“0”时，如果要不改变 TSTARTi 位而改变其他位，就必须对 TSTARTi 位写入“0”。
  另外，如果要通过程序使计数停止，就必须对 CSELi 位写入“1”后，对 TSTARTi 位写入“0”。即使同时（通过 1 指令）对 CSELi 位写入“1”、对 TSTARTi 位写入“0”也不能停止计数。
- 通过定时器 RD 输出使用 TRDIOji（j=A、B、C、D）引脚时，计数停止时的输出电平如表 20.1 所示。

表 20.1　计数器停止时的 TRDIOji（j=A、B、C、D）引脚输出电平

停止计数方法	停止计数时的 TRDIOji 引脚输出
CSELi 位为“1”时，对 TSTARTi 写入“0”停止计数	保持以前的输出电平
CSELi 位为“0”时，通过 TRDi 寄存器和 TRDGRAi 寄存器的比较匹配使计数清零后，停止计数	比较匹配的输出变化后，保持该电平

20.3.2.2　TRDi 寄存器（i=0～1）

- 在 TRDSTR 寄存器的 TSTARTi 位为“1”（开始计数）的状态下，如果要通过程序对 TRDi 寄存器写入数值，就必须在与 TRDi 寄存器为“0000h”的时序不重叠时序下写入。
  TRDi 寄存器为“0000h”的时序和对 TRDi 寄存器写入的时序重叠时，数值不会被写入，TRDi 寄存器将变成“0000h”。
  该注意事项，在 TRDCRi 寄存器的 CCLR2～CCLR0 位做以下选择时适用。
  – “001b”（通过和TRDGRAi寄存器的比较匹配，用TRDi清零）
  – “010b”（通过和 TRDGRBi 寄存器的比较匹配，用 TRDi 清零）
  – “011b”（同步清零）
  – “101b”（通过和 TRDGRCi 寄存器的比较匹配，用 TRDi 清零）
  – “110b”（通过和 TRDGRDi 寄存器的比较匹配，用 TRDi 清零）
- 写入 TRDi 寄存器后，如果连续读取相同的寄存器，有时会读取写入前的值。这时，在写入和读取之间必须使用 JMP.B 指令。

```
程序例子　MOV.W #XXXXh，TRD0　；写入
　　JMP.B L1　　；JMP.B指令
L1:　MOV.W TRD0，DATA　　；读取
```

20.3.2.3　TRDSRi 寄存器（i=0～1）

写入 TRDSRi 寄存器后，如果连续读取相同的寄存器，有时会读取写入前的值。这时，在写入和读取之间必须使用 JMP.B 指令。

```
程序例子  MOV.B #XXh，TRDSR0    ；写入
          JMP.B L1               ；JMP.B指令
    L1:   MOV.B TRDSR0，DATA     ；读取
```

20.3.2.4　切换计数源

- 切换计数源时必须在停止计数后再切换。

  改变顺序

（1）将 TRDSTR 寄存器的 TSTARTi（i=0～1）位清“0”（停止计数）

（2）改变 TRDCRi 寄存器的 TCK2～TCK0 位

- 把计数源由 fOCO40M 切换到其他时钟，并且停止 fOCO40M 时，必须在设定切换时钟，并且等待 2 个以上的 fi 周期后，再停止 fOCO40M。

  改变顺序

（1）将 TRDSTR 寄存器的 TSTARTi（i=0～1）位清“0”（停止计数）

（2）改变 TRDCRi 寄存器的 TCK2～TCK0 位

（3）等待 2 个以上的 f1 周期

（4）将 FRA0 寄存器的 FRA00 位清“0”（停止高速内部振荡器）

20.3.2.5　输入捕捉功能

- 输入捕捉信号脉冲的宽度必须设定为定时器 RD 工作时钟(参照“**表 14.6　定时器 RD 的运行时钟**”)的 3 个周期以上。
- 输入捕捉信号输入到 TRDIOji（i=0～1、j=A、B、C、D）引脚，再过定时器 RD 的工作时钟的 2～3 周期后，TRDi 寄存器的值传送到 TRDGRji 寄存器（在无数字滤波器的时）。

20.3.2.6　复位同步 PWM 模式

- 用于马达控制时，必须在 OLS0=OLS1 条件下使用。
- 设定复位同步 PWM 模式时，必须按照以下步骤设定。

  改变顺序

（1）将 TRDSTR 寄存器的 TSTART0 位清“0”（停止计数）

（2）对 TRDFCR 寄存器的 CMD1～CMD0 位置“00b”（定时器模式、PWM 模式、PWM3 模式）

（3）对 CMD1～CMD0 写入“01b”（复位同步 PWM 模式）

（4）再次设定其他与定时器 RD 相关的寄存器

20.3.2.7　互补 PWM 模式

- 用于马达控制时，必须在 OLS0=OLS1 条件下使用。
- 改变 TRDFCR 寄存器的 CMD1～CMD0 时，必须按照以下的顺序。

  改变顺序：选择互补 PWM 模式时（包括再次设定）或者在互补 PWM 模式下改变由缓冲寄存器向通用寄存器传送数据的时序时

（1） 将 TRDFCR 寄存器的 TSTART0 位和 TSTART1 位都清“0”（停止计数）
（2） 对 TRDFCR 寄存器的 CMD1～CMD0 位都置“00b”（定时器模式、PWM 模式、PWM3 模式）
（3） 对 CMD1～CMD0 位置“00b”或“11b”（互补 PWM 模式）
（4） 再次设定其他与定时器 RD 相关的寄存器

  改变顺序：中止互补 PWM 模式

（1） 将 TRDSRT 寄存器的 TSTART0 位和 TSTART1 位清“0”
（2） 对 CMD1～CMD0 位置“00b”（定时器模式、PWM 模式、PWM3 模式）

- 工作过程中不要写入 TRDGRA0、TRDGRB0、TRDGRA1、TRDGRB1 寄存器。改变 PWM 波形时，必须把写入 TRDGRD0、TRDGRC1、TRDGRD1 寄存器的数值用于缓冲器工作并传送到 TRDGRB0、TRDGRA1、TRDGRB1 寄存器。

  但是，写入TRDGRD0、TRDGRC1、TRDGRD1时，将BFD0、BFC1、BFD1位清“0”（通用寄存器）后，可以将BFD0、BFC1、BFD1位置“1”（缓冲寄存器）。

  不能改变 PWM 周期。互补 PWM 模式时，不要使用 TRDGRC0 寄存器。
- 如果设定 TRDGRA0 寄存器的设定值为 m，TRD0 寄存器在递增计数变成递减计数时，就会这样计数：m-1→m→m+1→m→m-1。

  m→m+1 时，IMFA 位变成“1”。另外，TRDFCR 寄存器的 CMD1～CMD0 位为“11b”（互补 PWM 模式、在 TRD0 和 TRDGRA0 寄存器比较匹配时传送缓冲数据）时，缓冲寄存器（TRDGRD0、TRDGRC1、TRDGRD1）的内容传送到通用寄存器（TRDGRB0、TRDGRA1、TRDGRB1）。

  在 m+1→m→m-1 工作过程中 IMFA 位不变化，也不向 TRDGRA0 寄存器等传送数据。

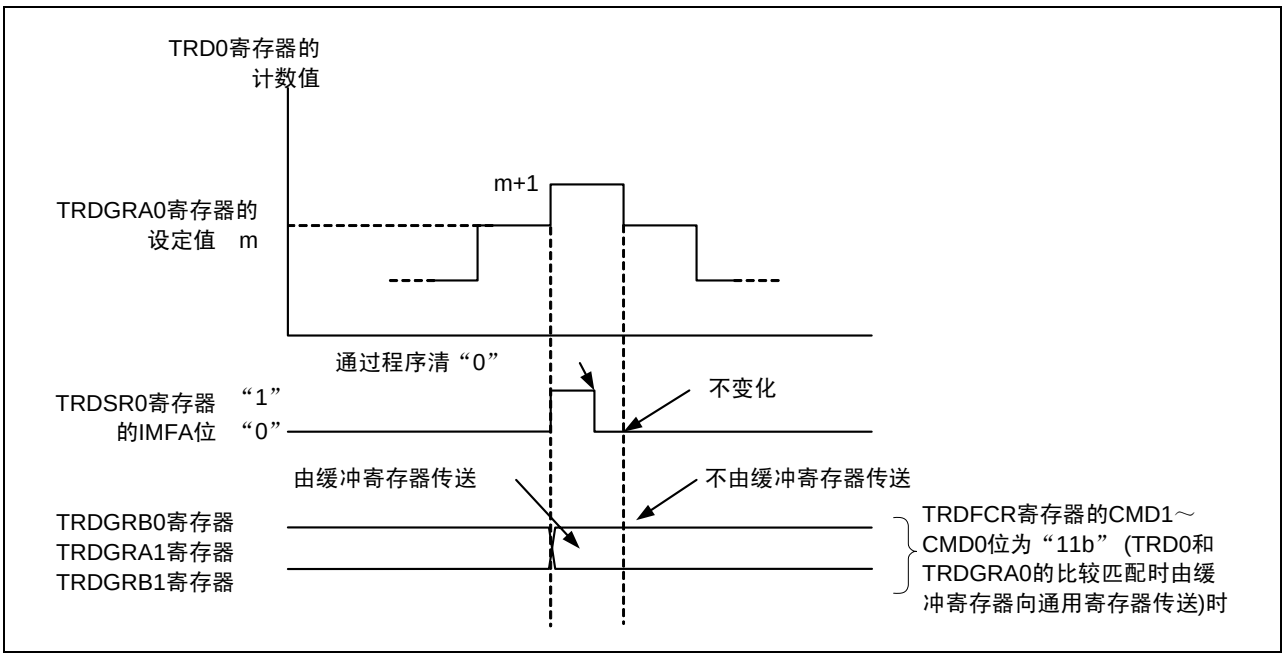


图 20.2　互补 PWM 模式时的 TRD0 和 TRDGRA0 寄存器比较匹配时的工作

• TRD1 在有递增计数变成递减计数时这样计数：1→0→FFFFh→0→1。
在 1→0→FFFFh 的工作过程中，UDF 位变成“1”。另外，TRDFCR 寄存器的 CMD1～CMD0 位为“10b”（互补 PWM 模式，在 TRD1 下溢时传送缓冲数据）时，缓冲寄存器（TRDGRD0、TRDGRC1、TRDGRD1）的内容传送到通用寄存器（TRDGRB0、TRDGRA1、TRDGRB1）。
在 FFFFh→0→1 工作过程中，不向 TRDGRB0 寄存器等传送数据。另外，此时 OVF 位不变。

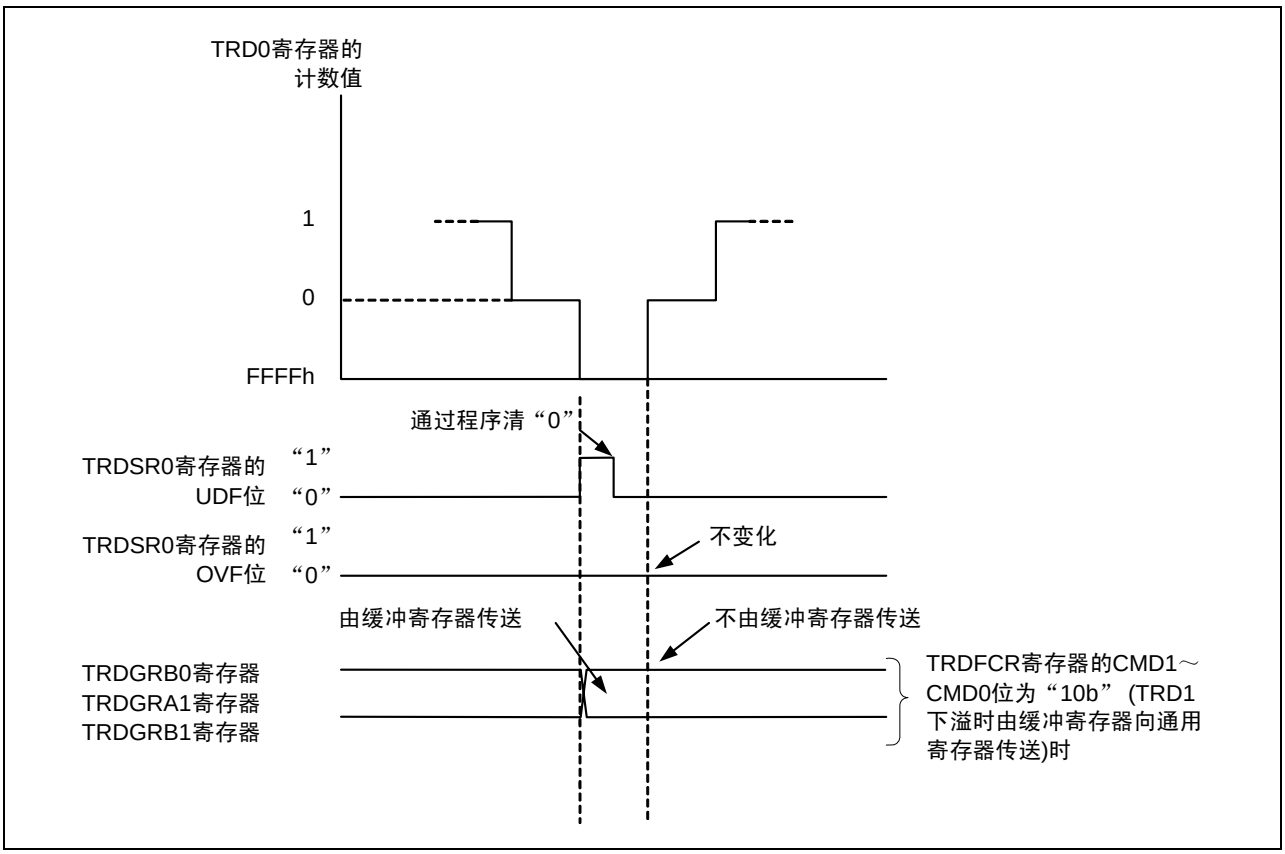


图 20.3　互补 PWM 模式 TRD1 下溢时的运行

• 必须通过 TRDFCR 寄存器的 CMD1～CMD0 位选择由缓冲寄存器向通用寄存器传送数据的时序。不过，在以下情况中，在与 CMD1～CMD0 的值无关的时序传送。

缓冲寄存器的值≥TRDGRA0 寄存器的值

在 TRD1 寄存器下溢时传送。

然后，如果把大于“0001h”且小于 TRDGRA0 寄存器的值写入缓冲寄存器，那么在设定后 TRD1 寄存器的第一次下溢时，向通用寄存器传送数据。此后，通过由 CMD1～CMD0 位选择的时序传送数据。

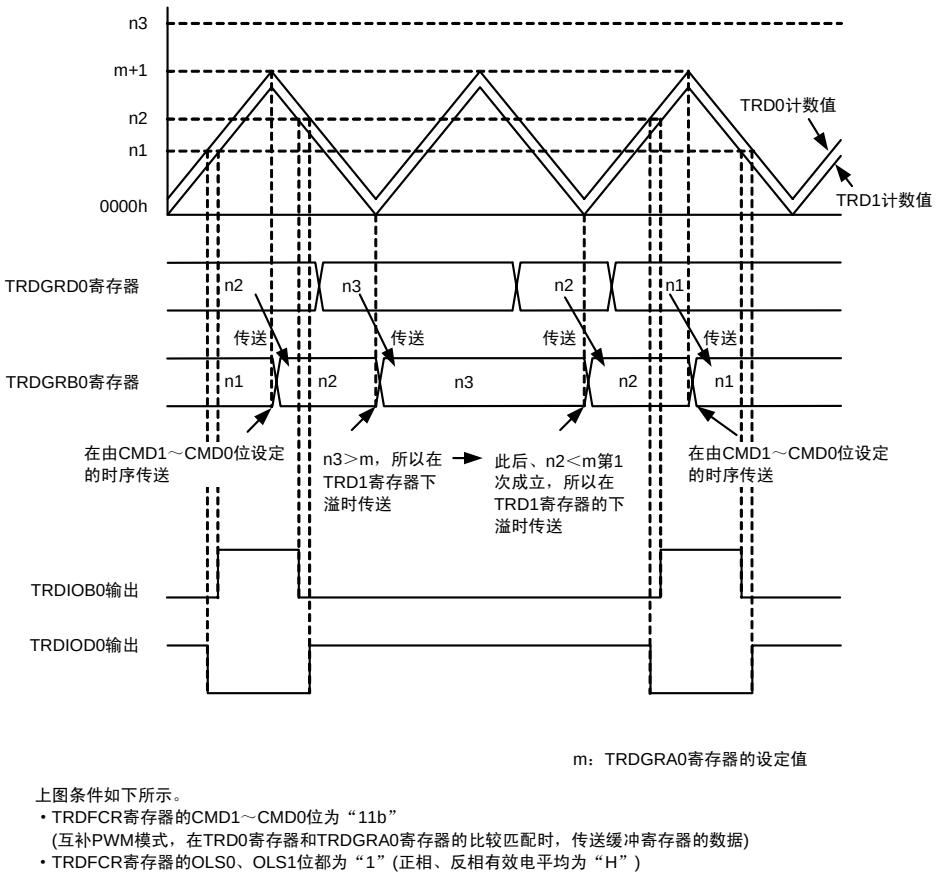


图 20.4　互补 PWM 模式时的缓冲寄存器的值≥TRDGRA0 寄存器的值时的运行例子

缓冲寄存器的值为“0000h”时

在 TRD0 和 TRDGRA0 寄存器比较匹配时传送。

然后，如果把大于“0001h”且小于 TRDGRA0 寄存器的值写入缓冲寄存器，那么在设定后 TRD0 和 TRDGRA0 寄存器比较匹配时，向通用寄存器传送数据。此后，通过由 CMD1～CMD0 位选择的时序传送数据。

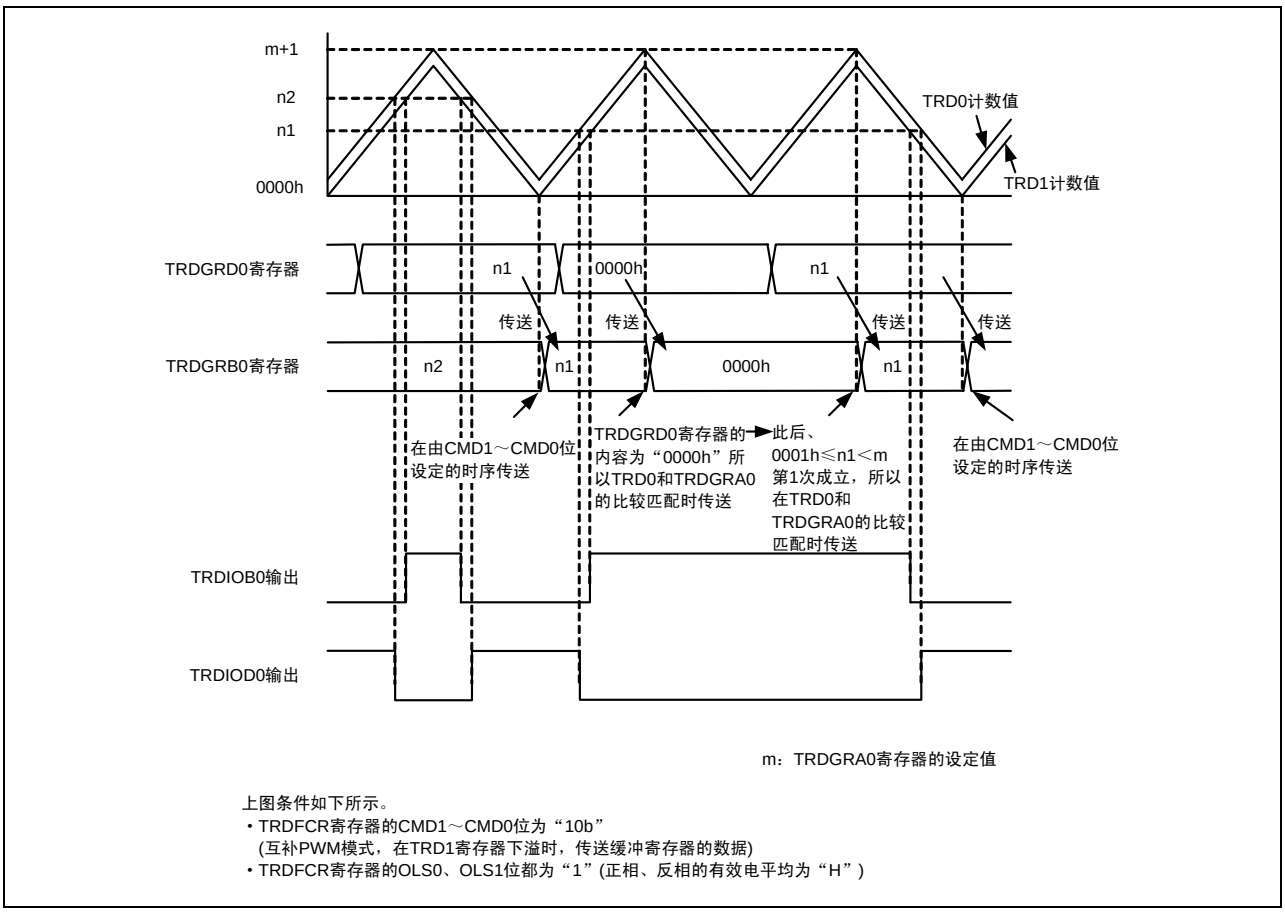


图 20.5　互补 PWM 模式时的缓冲寄存器的值为“0000h”时的运行例子

20.3.2.8　计数源 fOCO40M

关于计数源 fOCO40M，能够在电源电压 VCC=3.0～5.5V 的范围内使用

在此外的电压上，不要在 TRDCR0、TRDCR1 寄存器的 TCK2～TCK0 位置“110b”（选择 fOCO40M 为计数源）。

20.3.3　定时器 RE 的使用注意事项

20.3.3.1　开始、停止计数

在定时器 RE 上有指示开始或停止计数的 TSTART 位和显示开始或停止计数的 TCSTF 位。TSTART 位和 TCSTF 位都在寄存器 TRECR1 上。

将 TSTART 位置“1”（开始计数），定时器 RE 开始计数，TCSTF 位变为“1”（开始计数）。从将 TSTART 位置“1”后，到 TCSTF 位变为“1”之前，最多花费计数源的 2 个周期。其间，不要存取 TCSTF 位以外的与定时器 RE 相关的寄存器（注 1）。

同样，将 TSTART 位清“0”（停止计数），定时器 RE 停止计数，TCSTF 位变为“0”（停止计数）。从将 TSTART 位清“0”后，到 TCSTF 位变为“0”之前，最多花费计数源的 2 个周期。其间，不要存取 TCSTF 位以外的与定时器 RE 相关的寄存器。

注1. 与定时器RE相关的寄存器：TRESEC、TREMIN、TREHR、TREWK、TRECR1、TRECR2、TRECSR

20.3.3.2　寄存器设定

在定时器 RE 停止时，必须写入以下的寄存器或位

- TRESEC、TREMIN、TREHR、TREWK、TRECR2寄存器
- TRECR1寄存器的H12_H24位、PM位、INT位
- TRECSR寄存器的RCS0～RCS3位

定时器RE停止是指TRECR1寄存器的TSTART位和TCSTF位都为“0”（定时器RE停止）的状态。

另外，必须在设定上述寄存器或位的最后设定TRECR2寄存器（定时器RE开始计数之前）。
实时时钟模式时的设定例子如图20.6所示。

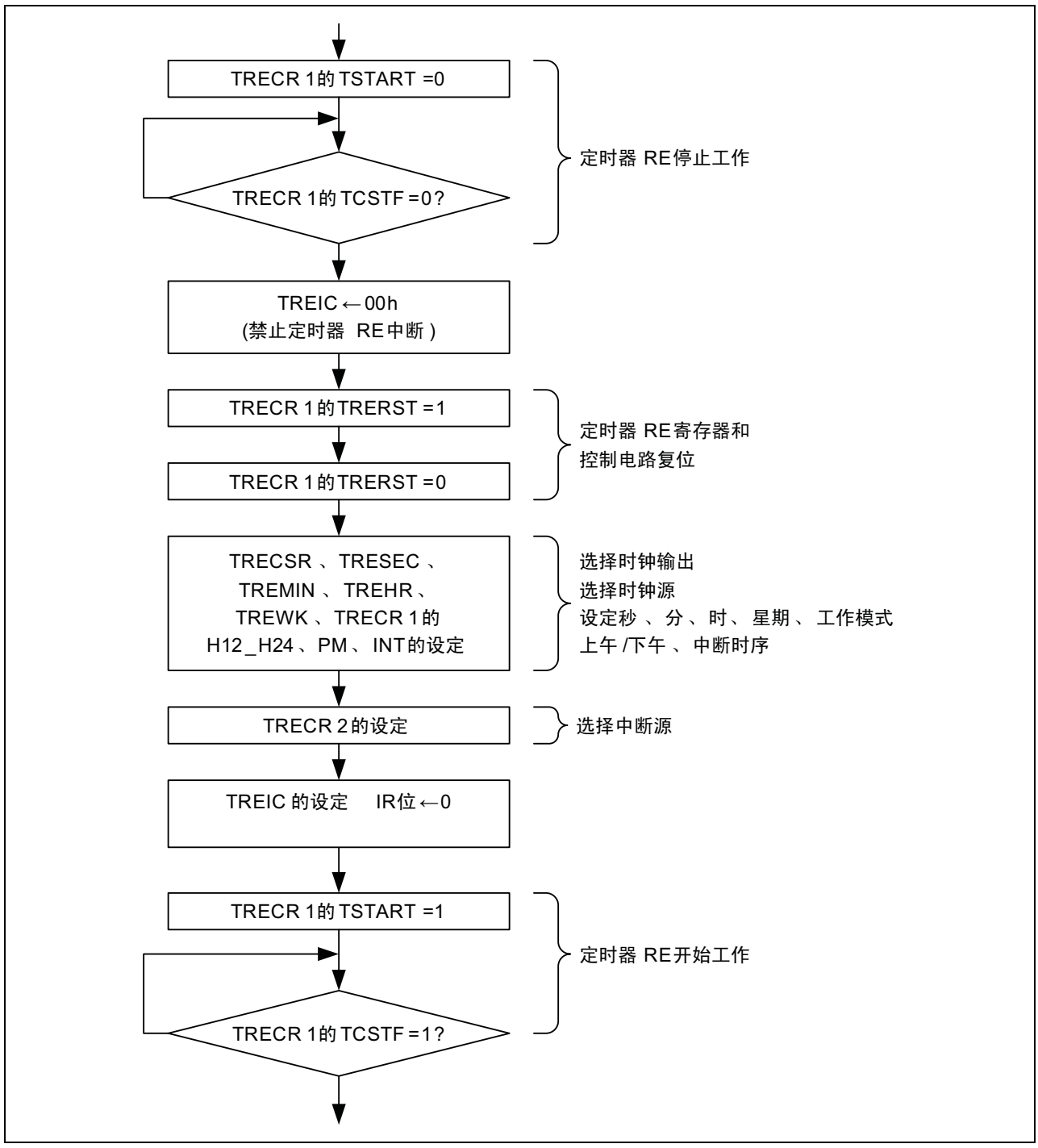


图 20.6　实时时钟模式时的设定例子

20.3.3.3　读取实时时钟模式时间的顺序

在实时时钟模式下，时间数据更新时，必须在 BSY 位为“0”（非数据更新状态）时读取 TRESEC、TREMIN、TREWK 寄存器和 TRECR1 寄存器的 PM 位。

另外，读多个寄存器时，在读取某些寄存器后读取其他寄存器前数据被更新，结果会采用错误的数据。

避免这种情况的读取顺序的例子如下所示。

- 使用中断法

  在定时期 RE 的中断程序中，读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位的必要内容。

- 用程序监视法 1

  用程序监视 TREIC 寄存器的 IR 位，该位为“1”（产生定时期 RE 中断请求）时读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位的必要内容。

- 用程序监视法 2

（1）监视 BSY 位。

（2）在 BSY 位为“1”后到它变成“0”之前进行监视（BYS 为“1”的时间约为 62.5ms）。

（3）BSY 位为“0”后读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位的必要内容。

- 两次读取结果相同则采用法

（1）读取 TRESEC、TREMIN、TREHR、TREWK 寄存器和 TRECR1 寄存器的 PM 位的必要内容。

（2）读取于（1）相同的寄存器，比较内容。

（3）如果匹配就作为正确值采用。不匹配则反复读取，直到前与上一次的值匹配为止。

另外，在读取多个寄存器时，要尽量连续读取。

20.4　串行接口的使用注意事项

• 与时钟同步串行 I/O 模式和时钟异步串行 I/O 模式无关，在读取 UiRB（i=0～1）寄存器时，必须以 16 位单位进行。
在读取 UiRB 寄存器的高位字节时，UiRB 寄存器的 PER、FER 位和 UiC1 寄存器的 RI 位变为“0”。

＜读取接收缓冲寄存器的程序例子＞

```
MOV.W    00A6H，R0      ；读取 U0RB 寄存器
```

• 在传送数据位长为 9 位的时钟异步串行 I/O 模式中写 UiTB 寄存器时，必须以 8 位单位按高位字节→低位字节的顺序进行。

＜给发送缓冲寄存器写数据的程序例子＞

```
MOV.B    #XXH，00A3H   ；写 U0TB 寄存器的高位字节
MOV.B    #XXH，00A2H   ；写 U0TB 寄存器的低位字节
```

20.5　时钟同步串行接口的使用注意事项

20.5.1　带片选的时钟同步串行 I/O 的使用注意事项

在使用带片选的时钟同步串行 I/O 时，必须将 PMR 寄存器的 IICSEL 位清“0”（选择带片选的时钟同步串行 I/O 功能）。

21.5.1.1　带片选的时钟同步串行 I/O 相关寄存器的存取

对于带片选的时钟同步串行 I/O 相关寄存器（地址 00B8h～00BFh）的相同寄存器，必须在进行写操作后“等待 3 条指令以上”或者“等待 4 个周期以上”进行读操作。

- 等待 3 条指令以上的例子

```
程序例          MOV.B    #00h，00BBh    ；将 SSER 寄存器置“00h”
                NOP
                NOP
                NOP
                MOV.B    00BBh，R0L
```

- 等待 4 个周期以上的例子

```
程序例          BCLR     4，00BBh       ；禁止发送
                JMP.B    NEXT
          NEXT:
                BSET     3，00BBh       ；允许接收
```

20.5.2　I^2C 总线接口的使用注意事项

在使用 I^2C 总线接口时，必须将 PMR 寄存器的 IICSEL 位置“1”（选择 I^2C 总线接口功能）。

21.5.2.1　I^2C 总线接口相关寄存器的存取

对于 I^2C 总线接口相关寄存器（地址 00B8h～00BFh）的相同寄存器，必须在进行写操作后“等待 3 条指令以上”或者“等待 4 个周期以上”进行读操作。

- 等待 3 条指令以上的例子

```
程序例          MOV.B    #00h，00BBh    ；将 ICIER 寄存器置“00h”
                NOP
                NOP
                NOP
                MOV.B    00BBh，R0L
```

- 等待4 个周期以上的例子

```
程序例          BCLR     6，00BBh       ；禁止发送结束的中断请求
                JMP.B    NEXT
          NEXT:
                BSET     7，00BBh       ；允许发送数据空的中断请求
```

20.6　A/D 转换器的使用注意事项

- 对 ADCON0 寄存器的各位（位 6 除外）、ADCON1 寄存器的各位以及 ADCON2 寄存器的 SMP 位的写操作，必须在 A/D 转换停止时（发生触发前）进行。
  尤其在将 VCUT 位从“0”（未连接 VREF）置为“1”（连接 VREF）时，必须在至少经过 1μs 后开始 A/D 转换。
- 在改变 A/D 运行模式后，必须重新选择模拟输入引脚。
- 在单次模式使用时
  必须在确认 A/D 转换结束后，读 AD 寄存器（能通过 ADIC 寄存器的 IR 位或者 ADCON0 寄存器的 ADST 位判断 A/D 转换的结束）。
- 在重复模式使用时
  对于 CPU 时钟，使用时不分频 XIN 时钟。
  对于ϕAD，不能选择 fOCO-F。
- 在 A/D 转换运行期间，当通过程序将 ADCON0 寄存器的 ADST 位清“0”（停止 A/D 转换）来强制结束时，A/D 转换器的转换结果不定。在通过程序将 ADST 位清“0”的情况下，不能使用 AD 寄存器的值。
- 必须在P4_2/VREF引脚和AVSS引脚之间连接0.1μF的电容。

20.7　闪存的使用注意事项

20.7.1　CPU 改写模式

20.7.1.1　运行速度

在进入 CPU 改写模式（EW0 模式）前，必须通过 CM0 寄存器的 CM06 位、CM1 寄存器的 CM16～CM17 位将 CPU 时钟设定在 5MHz 以下。

EW1 模式不需要此注意事项。

20.7.1.2　使用禁止指令

在 EW0 模式中，因为以下的指令参照闪存内的数据，所以不能使用：

UND 指令、INTO 指令、BRK 指令

20.7.1.3　中断

EW0 模式时的中断如表 20.2、EW1 模式时的中断如表 20.3 所示。

表 20.2　EW0 模式时的中断

模式	状态	在接受可屏蔽的中断请求时	在接受看门狗定时器、振荡停止检测、电压监视1和电压监视2的中断请求时
EW0	自动擦除中	能通过将向量分配到RAM使用。	如果接受中断请求，就立即强制停止自动擦除或者自动编程，复位闪存。在一定时间后重新启动闪存，然后开始中断处理。 因为强制停止，可能从自动擦除中的块或者自动编程中的地址不能读取正常值，所以必须在重新启动闪存后再次执行自动擦除，并确认正常结束。 因为看门狗定时器即使在命令运行中也不停止，所以有可能发生中断请求。必须定期初始化看门狗定时器。
	自动编程中		

注1.　因为地址匹配中断的向量被分配在ROM中，所以不能在执行命令中使用。

注2.　因为给块0分配了固定向量，所以不能在自动擦除块0中使用非屏蔽中断。

表 20.3　EW1 模式的中断

模式	状态	在接受可屏蔽的中断请求时	在接受看门狗定时器、振荡停止检测、电压监视1和电压监视2的中断请求时
EW1	自动擦除中（擦除挂起功能有效）	在经过td(SR-SUS)时间后，停止自动擦除，执行中断处理。在结束中断处理后，能通过将FMR4寄存器的FMR41位清“0”（重新启动擦除），重新开始自动擦除。	如果接受中断请求，就立即强制停止自动擦除或者自动编程，复位闪存。在一定时间后重新启动闪存，然后开始中断处理。 因为强制停止，可能从自动擦除中的块或者自动编程中的地址不能读取正常值，所以必须在重新启动闪存后再次执行自动擦除，并确认正常结束。 因为看门狗定时器即使在命令运行中也不停止，所以有可能发生中断请求。必须使用擦除挂起功能定期初始化看门狗定时器。
	自动擦除中（擦除挂起功能无效）	优先自动擦除，让中断请求等待。在自动擦除结束后，执行中断处理。	
	自动编程中（编程挂起功能有效）	在经过td(SR-SUS)时间后，停止自动编程，执行中断处理。在中断处理结束后，能通过将FMR4寄存器的FMR42位清“0”（重新启动编程），重新开始自动编程。	
	自动编程中（编程挂起功能无效）	优先自动编程，让中断请求等待。在自动编程结束后，执行中断处理。	

注1.　因为地址匹配中断的向量被分配在ROM中，所以不能在执行命令中使用。
注2.　因为给块0分配了固定向量，所以不能在自动擦除块0中使用非屏蔽中断。

20.7.1.4　存取方法

在将 FMR01 位、FMR02 位、FMR11 位置“1”时，必须在给对象位写“0”后连续写“1”。另外，在写“0”后和写“1”之间，不能发生中断。

20.7.1.5　用户 ROM 区的改写

如果在使用 EW0 模式对保存改写控制程序的块进行改写中途电源电压下降，改写控制程序就不能被正常改写，所以此后就可能无法改写闪存。此块的改写必须使用标准串行输入/输出模式。

20.7.1.6　编程

不能对已编程的地址进行追加写。

20.7.1.7　转移到停止模式、等待模式

不能在擦除挂起中转移到停止模式、等待模式。

20.8　有关噪声的注意事项

20.8.1　作为噪声和闩锁对策，在 VCC 引脚和 VSS 引脚之间插入旁路电容

必须在 VCC 引脚和 VSS 引脚之间以最短距离使用较粗的配线连接旁路电容（0.1μF 左右）。

20.8.2　端口控制寄存器的噪声误动作对策

在严格的噪声等试验中，如果受到外噪声（主要是电源方面的噪声），即使 IC 内部的噪声对策电路也可能无法完全对应。此时，和端口有关的寄存器值可能发生变化。

作为此时的程序对策，建议定期重新设定端口寄存器、端口方向寄存器以及上拉控制寄存器。但是，如果在中断处理中进行转换端口输出等控制，由于在与重新设定处理之间可能会发生竞争，因此必须在充分探讨控制处理的基础上，进行重新设定处理。

第21章　内部调试器的注意事项

在使用内部调试器进行程序开发和调试时，必须注意以下限制事项：

（1）不能存取 UART1 相关的寄存器。
（2）以下闪存区用于内部调试器，因此用户不能使用该区域。
　　ROM32KB 产品（R5R0C026FA）的 08000h 地址～087FFh 地址
　　ROM64KB 产品（R5R0C028FA）的 13800h 地址～13FFFh 地址
（3）不能在用户系统使用地址匹配中断（AIER、RMAD0、RMAD1 寄存器和固定向量表）。
（4）不能在用户系统使用 BRK 指令。
（5）在用户程序暂停时使用最大 8 字节的栈指针，所以必须确保 8 字节的栈区。

内部调试器的连接和使用方法有特殊的限制事项。关于内部调试器的详细内容，参照各内部调试器手册。

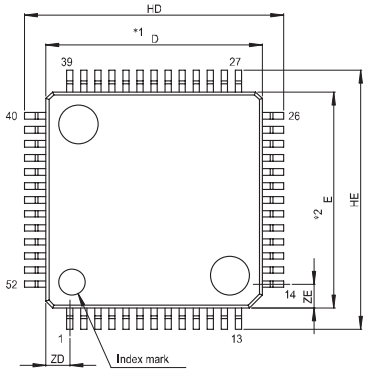
附　录

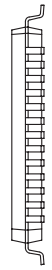
附录 1　外形尺寸图

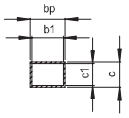
外形尺寸图的最新版本或安装的相关信息，刊登在瑞萨科技的主页的“封装”栏目中。

JEITA Package Code	RENESAS Code	Previous Code	MASS[Typ.]
P-LQFP52-10x10-0.65	PLQP0052JA-A	52P6A-A	0.3g

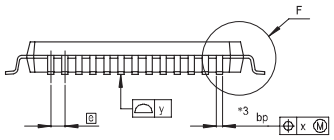
Under development

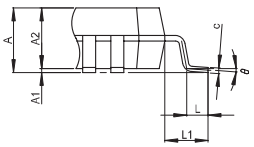






Terminal cross section





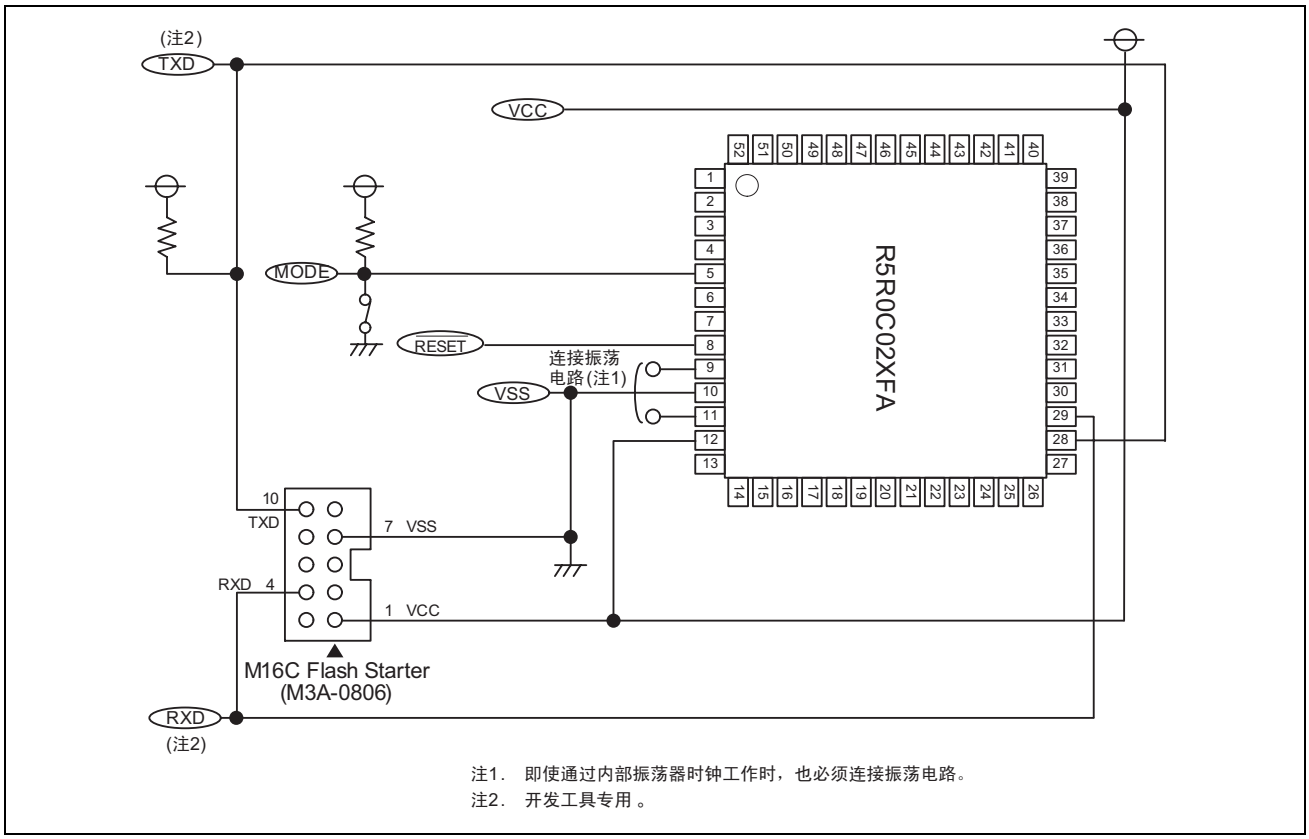
Detail F

NOTE)
1. DIMENSIONS "*1" AND "*2" DO NOT INCLUDE MOLD FLASH.
2. DIMENSION "*3" DOES NOT INCLUDE TRIM OFFSET.

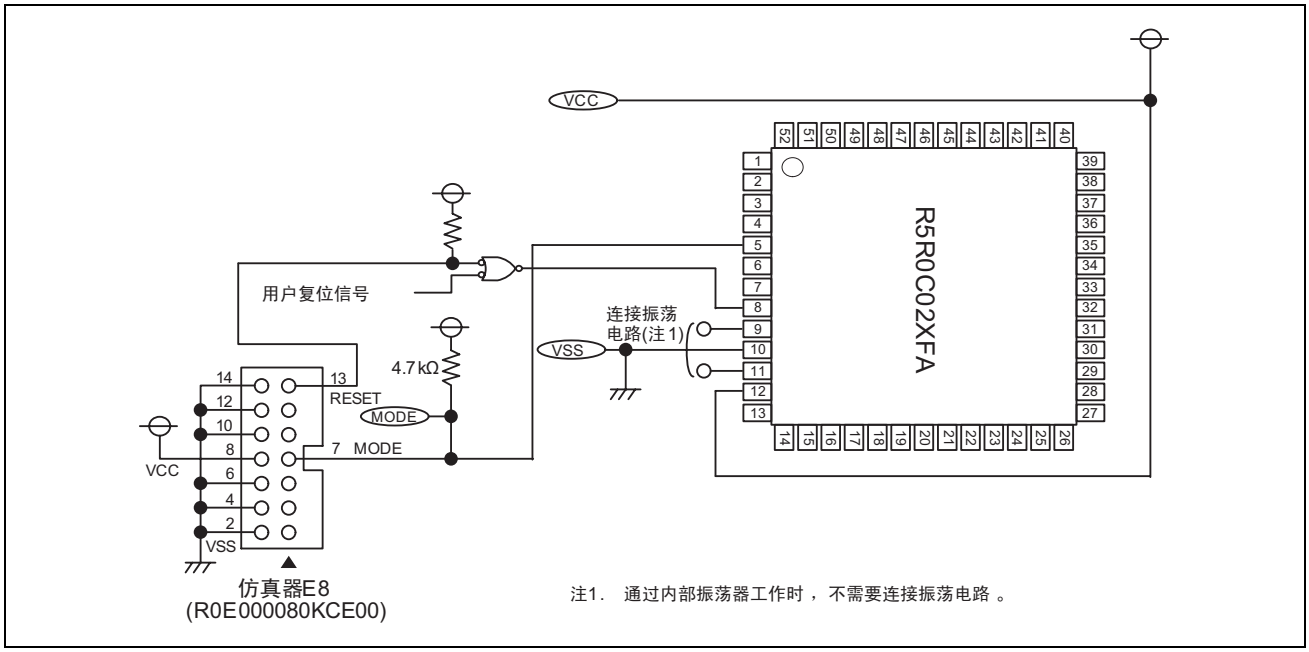
Reference Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	9.9	10.0	10.1
E	9.9	10.0	10.1
A_2	—	1.4	—
H_D	11.8	12.0	12.2
H_E	11.8	12.0	12.2
A	—	—	1.7
A_1	0.05	0.1	0.15
b_p	0.27	0.32	0.37
b_1	—	0.30	—
c	0.09	0.145	0.20
c_1	—	0.125	—
θ	0°	—	8°
e	—	0.65	—
x	—	—	0.13
y	—	—	0.10
Z_D	—	1.1	—
Z_E	—	1.1	—
L	0.35	0.5	0.65
L_1	—	1.0	—

附录 2　串行编程器和内部调试仿真器的连接例子

和 M16C Flash Starter 的连接例子（M3A-0806）如附图 2.1、和仿真器 E8（R0E000080KCE00）的连接例子如附图 2.2 所示。



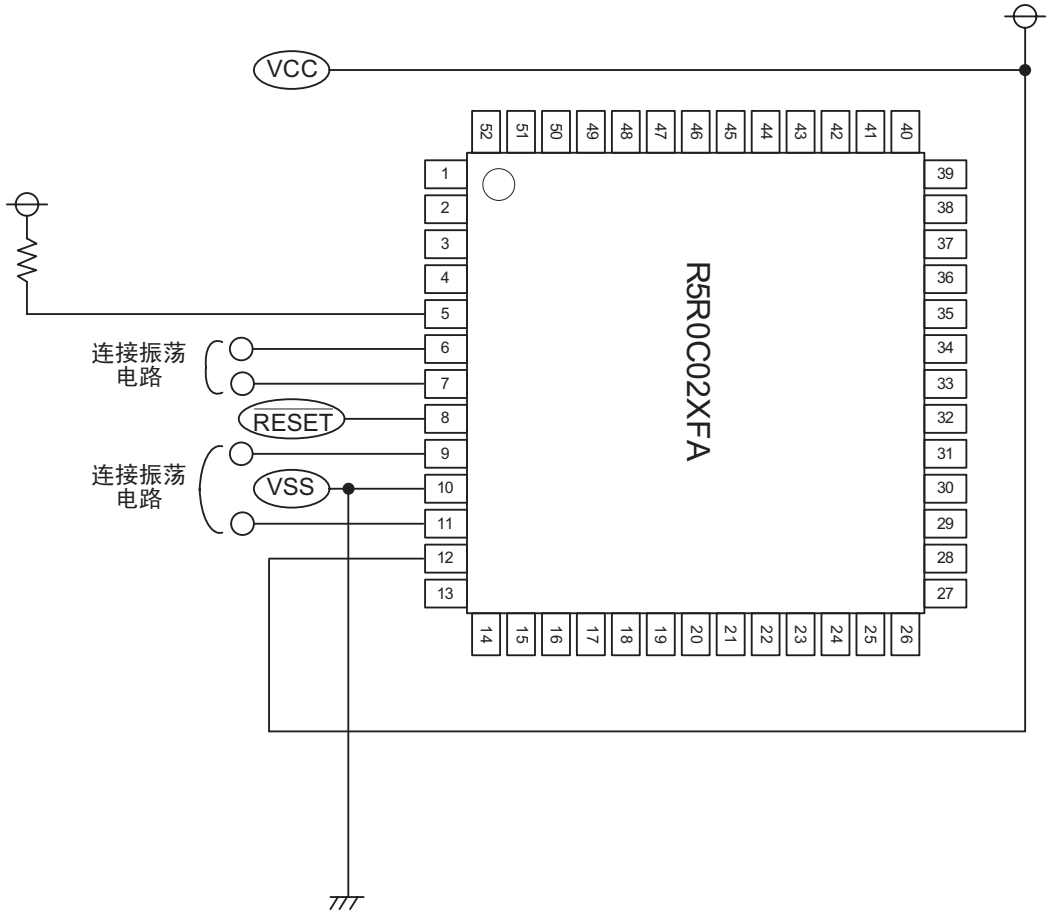
附图 2.1　和 M16C Flash Starter 的连接例子（M3A-0665）



附图 2.2　和仿真器 E8（R0E000080KCE00）的连接例子

附录 3　振荡评价电路例子

振荡评价电路例子如**附图 3.1** 所示。



注1.　必须在写入程序后进行评价。

附图 3.1　振荡评价电路例子

索　引

符号/数字

四线式总线通信模式 298

A

A/D 转换器 341
A0,A1 9
AD 344
ADCON0 343
ADCON1 344
ADCON2 344
ADIC 100
AIER 116

B

B 9

C

C 9
CM0 70
CM1 71
CPSRF 75
CPU 8
CPU 改写模式 359
CPU 时钟 79
CPU 时钟和外围功能时钟 79
CSPR 124

D

D 9

E

EW0 模式 360
EW1 模式 360

F

f1,f2,f4,f8,f32 79
FB 9
fC4,fC32 80
FLG 9
FMR0 363
FMR1 364
FMR4 365
fOCO 79
fOCO128 80
fOCO40M 79
fOCO–F 79
fOCO–S 80
FRA0 73
FRA1 73
FRA2 74
FRA4 74

I

I 10
I2C 总线接口 306
I^2C 总线接口模式 318
ICCR1 309
ICCR2 310
ICDRR 314
ICDRS 314
ICDRT 314
ICIER 312
ICMR 311
ICSR 312
ID 码检测功能 357
IICIC 101
INT0IC 102
INT1IC 102
INT2IC 102
INT3IC 102
INTB 9
INTEN 110
INTF 111
$\overline{\text{INTi}}$ 输入滤波器（i=0～3） 112
INTi 中断（i=0～3） 110
$\overline{\text{INT}}$ 中断 110
IPL 10
ISP 9

K

KIEN 114
KUPIC 100

L

LSB 先,MSB 先选择 268

O

O 10
OCD 73
OFS 21, 123, 358

P

P2 DRR 52
PC 9
PDi（0～4,6） 50
Pi（0～4,6） 50
PM0 66
PM1 66
PMR 51, 264, 285, 315
PRCR 94
PUR0 51
PUR1 51
PWM3 模式 223
PWM 模式 188

R

R0,R1,R2,R3 9
RMAD0 116
RMAD1 116
ROM 码保护功能 358

S

S 9
S0RIC 100
S0TIC 100
S1RIC 100
S1TIC 100
SAR 314
SB 9
$\overline{SCS}$ 引脚控制和仲裁 304
SFR 12
SSCRH 279
SSCRL 280
SSER 282
SSMR 281
SSMR2 284
SSRDR 285
SSSR 283
SSTDR 285
SSTRSR 288
SSUIC 101
SS 位移寄存器 288

T

TRBCR 130
TRBIC 100
TRBIOC 131,133,137,140,144
TRBMR 131
TRBOCR 130
TRBPR 132
TRBPRE 132
TRBSC 132
TRD0 168,184,196,207,218,230
TRD0IC 101
TRD1 168,185,196,218
TRD1IC 101
TRDCR0 164,179,193,205,215,228
TRDCR1 164,179,193,215
TRDDF0 163
TRDDF1 163
TRDFCR 162,126,191,203,213,226
TRDGRAi(0～1) 169,184,197,208,218,231
TRDGRBi(0～1) 169,184,197,208,218,231
TRDGRCi(0～1) 169,184,197,208,218,231
TRDGRDi(0～1) 169,184,197,208,218,231
TRDIER0 168,183,195,207,217,230
TRDIER1 168,183,195,207,217,230
TRDIORA0 165,180
TRDIORA1 165,180
TRDIORC0 166,181
TRDIORC1 166,181
TRDMR 160,174,190,202,212,225
TRDOCR 178,193,228
TRDOER1 177,192,204,214,227
TRDOER2 177,192,204,214,227
TRDPMR 161,175,191
TRDPOCR0 196
TRDPOCR1 196
TRDSR0 167,182,194,206,216,229
TRDSR1 167,182,194,206,216,229
TRDSTR 160,174,190,202,212,225
TRECR1 247,253
TRECR2 248,253
TRECSR 249,254
TREHR 246
TREIC 100
TREMIN 245,252
TRESEC 245,252
TREWK 246

U

U 10
U0BRG 261
U0C0 263

U0C1 264
U0MR 262
U0RB 261
U0TB 261
U1BRG 261
U1C0 263
U1C1 264
U1MR 262
U1RB 261
U1SR 264
U1TB 261
UART 270
USP 9

V

VCA1 30
VCA2 30,75
VCC 输入电压监视器 34
Vdet0 的监视器 34
Vdet1 的监视器 34
Vdet2 的监视器 34
VW0C 31
VW1C 32
VW2C 33

W

WDC 123
WDTR 124
WDTS 124

X

XCIN 时钟 78
XIN 时钟 76

Z

Z 9

修订记录	R5R0C02 群 硬件手册

Rev.	发行日	修订内容	
		页	修订处
1.00	2006.10.06	—	初版发行

瑞萨16位单片机 硬件手册
R5R0C02群

Publication Date: Rev.1.00, Oct. 06, 2006
Published by: Sales Strategic Planning Div.
Renesas Technology Corp.
Edited by: Customer Support Department
Global Strategic Communication Div.
Renesas Solutions Corp.

© 2006. Renesas Technology Corp., All rights reserved. Printed in Japan.

Renesas Technology Corp. Sales Strategic Planning Div. Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan

RENESAS SALES OFFICES

http://www.renesas.com

Refer to "**http://www.renesas.com/en/network**" for the latest and detailed information.

Renesas Technology America, Inc.
450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

Renesas Technology Europe Limited
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

Renesas Technology (Shanghai) Co., Ltd.
Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7898

Renesas Technology Hong Kong Ltd.
7th Floor, North Tower, World Finance Centre, Harbour City, 1 Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2730-6071

Renesas Technology Taiwan Co., Ltd.
10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 2713-2999

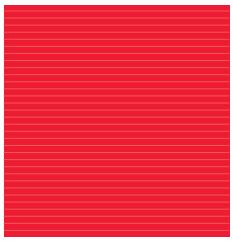
Renesas Technology Singapore Pte. Ltd.
1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

Renesas Technology Korea Co., Ltd.
Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

Renesas Technology Malaysia Sdn. Bhd
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jalan Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510

Colophon 6.0

R5R0C02 群
硬件手册



RENESAS

株式会社 瑞萨科技