

HT32 MCU 硬件开发指南

文件编号: AN0630SC

简介

本应用笔记为 HT32 MCU 系统设计人员提供了硬件实现所需的相关信息,包括电路板功能,如电源、时钟管理、复位、启动模式设定和调试管理等。它展示了如何使用 HT32 系列产品,并描述了应用所需的最少硬件资源。目的是协助刚接触 HT32 MCU 的使用者快速完成单片机相关电路设计。

HT32 系列上的电源和复位

各个型号 MCU 电源方案根据规格会有差异,具体情况以及参数可参考选用型号的数据手册和使用手册。

电源

- V_{DD}

V_{DD} 是内部稳压器、I/O、复位电路、电源管理和时钟电路(注 2 & 3)的电源,外部通过 VDD/VDDA 引脚提供,需连接一个旁路电容。 V_{DD} 电源工作电压范围可从数据手册查知。内部稳压器产生的电压(例如 1.5V 或 1.8V,注 1)给内核电源域 V_{CORE} 供电。对于具有内部 USB 稳压器的型号,内部 USB 稳压器输出可给 USB PHY 供电。

注 1: 实际参数请参考选定型号的数据手册和使用手册。

注 2: 对于较新推出的型号,内部高速时钟(HSI)由内核电源 V_{CORE} 供电。

注 3: 对于具有 VBAT 脚的型号,请参考 V_{BAK} 说明。

- V_{DDIO}

对于具有 VDDIO 电源脚的型号,存在一组可独立供电的 I/O,可在数据手册封装引脚图查知各个 I/O 脚分组类型。 V_{DDIO} 电压可不和 V_{DD} 相等,因此可使用 V_{DDIO} 组的 I/O 直连非 V_{DD} 电平的外部器件,节省电平转换电路。VDDIO 引脚需连接一个旁路电容,电源工作电压范围可从数据手册查知。

- V_{BAK}

对于具有 VBAT 引脚的型号存在备份电源域 V_{BAK} 。内部低速振荡器 LSI、外部低速晶振 LSE、电源管理、备份寄存器等由备份电源域 V_{BAK} 供电,这意味着当 V_{DD} 关闭时,备份寄存器的内容可被保留,RTC 电路、电源管理电路、低速时钟电路可以继续运行。备份域工作电压范围可查询数据手册取得。

注意：VBAT 脚不能浮空，当不使用备份电源时，VBAT 必须和 VDD 接一起。有一种较特殊情况，例如 HT32F52352/33 QFN 封装，在封装上未引出 VBAT 脚，则需在引脚 13、14 或 15(引脚 13、14 和 15 为备份电源域引脚)接一个 100Ω 的电阻到 VDD，以保证 VBAT 有电(原理是通过其内部 ESD 保护二极管连接到 V_{BAK})。

- LDO

内部稳压器产生电压(例如 1.5V 或 1.8V)给内核电源域 V_{CORE} 供电。须在其输出脚 CLDO 外挂一电容，建议电容大小可从数据手册引脚表 CLDO 引脚说明查知。LDO 具有数种功耗模式，可从选定型号使用手册 PWRCU 章节查知。

- USB LDO

内部 USB 稳压器输出可给 USB PHY 供电。须在其输出 VREGO 脚外挂一电容，建议电容大小可从数据手册引脚表 VREGO 引脚说明查知(各个型号 MCU 电源方案根据规格会有差异，实际参数请参考选定型号的数据手册和使用手册)。USB 稳压器的输出电压可根据需求配置，配置方式以及电压范围可参考使用手册 PWRCU 章节 PWRCR 寄存器说明。

- V_{LCD}

对于具有内建段码 LCD 外设的型号，V_{LCD} 给大部分 LCD 电路，包括 COM & SEG 驱动器、模拟开关/MUX、电阻梯形网络等供电。V_{LCD} 电压可由外部电源或内部充电泵电路提供。选择内部充电泵提供 LCD 电源电压时，必须在 VLCD 引脚连接一个 $2.2\mu\text{F}$ 电容，且尽量靠近 VLCD 引脚与 VSS 引脚。选择外部 LCD 供电时，则需连接一个旁路电容。

- V_{DDA}

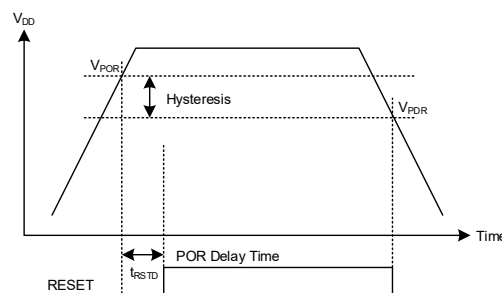
V_{DDA} 是用于 A/D 转换器、D/A 转换器、电压参考缓冲器和比较器的模拟电源。V_{DDA} 电压须与 V_{DD} 电压相同(注)，通过 VDDA 引脚提供。如果有使用到上述模拟电路，建议外加 $2.2\mu\text{F}$ 稳压电容并联一颗 $0.1\mu\text{F}$ 旁路电容或连接一个普通旁路电容。V_{DDA} 工作电压范围可从数据手册 ADC、DAC、CMP、VREF 等特性说明处查知。

注：部分型号允许 $V_{DDA} \leq V_{DD}$ ，详细信息，请参阅选定型号的数据手册。

复位

- 上电复位

上电复位 POR 是由内部复位发生器产生，内建一个内部滤波器，以防止因噪声而误动作。内置 POR/PDR 电路，当上电时复位信号有效，在 V_{DD} 上升超过 V_{POR} 后，经过 t_{RSTD} 滤波时间后复位除能，MCU 开始正常工作。在开始工作后，若 V_{DD} 下降到低于 V_{PDR}，则复位电路立即将 MCU 复位，防止芯片低压误动作。V_{POR} 和 V_{PDR} 电压可在数据手册 V_{DD} 电源复位特性查知。



● 系统复位

系统复位是由上电复位 PORRESETn、看门狗定时器复位 WDT_RSTn、nRST 引脚或软件复位 SYSRESETREQ 事件产生。

◆ WDT 复位

看门狗定时器是一个硬件定时电路，可用于检测因软件陷入死锁导致的系统锁定。看门狗定时器可工作在复位模式。当计数器向下计数到零时，看门狗定时器将产生复位。因此，软件应在看门狗定时器下溢前重载计数器的值。此外，如果在到达 WDT 增量值之前软件重载计数器，也会产生复位。其目的是防止软件死锁在不断对计数器进行加载的区段，计数器必须在看门狗定时器的值为 0~WDTD 有限的时间窗口内重载。

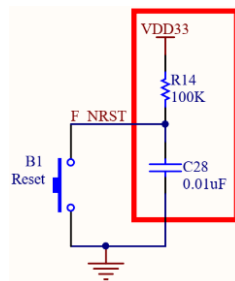
当处理器处于调试或休眠模式，看门狗定时器计数器可以停止。可以通过开启寄存器的写保护功能来防止看门狗定时器配置被无意改变。

◆ 软件复位(NVIC Reset)

通过 NVIC 对系统发出复位请求。更多信息请参考 Cortex®-M0+ 技术参考手册。

◆ nRST 引脚复位

nRST 输入低电平可重新设定 MCU 复位大部分寄存器，当 nRST 从低电平变高时结束设定。注意，复位的时候不会将 RTC、PWRCU 的寄存器以及备份寄存器复位。如下图所示，建议 nRST 脚接上拉电阻 100kΩ 以及 0.01μF 电容(具体数值可根据实际需求调整)，器件摆放时，电阻和电容尽量靠近 MCU。



时钟

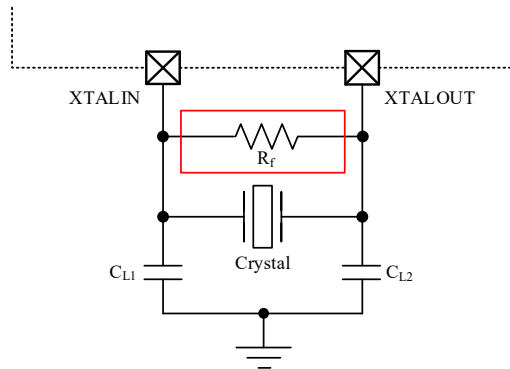
时钟控制单元 CKCU 提供了一系列振荡器和时钟功能，包括内部高速 RC 振荡器(HSI)、外部高速晶振(HSE)、内部低速 RC 振荡器(LSI)、外部低速晶振(LSE)、锁相环(PLL)、HSE 时钟监控、时钟预分频器、时钟倍频和 APB 时钟分频器与门电路。AHB、APB 和 Cortex®-M0+ 的时钟来源于系统时钟(CK_SYS)，而系统时钟可以来自 HSI、HSE、LSI、LSE 或者系统 PLL。看门狗定时器和实时时钟(RTC)使用 LSI 或 LSE 作为它们的时钟源。

可从选定型号使用手册 CKCU 方框图查知时钟树架构。

外部高速晶振 – HSE

外部高速晶体振荡器 HSE 可以产生高精度度的时钟源作为系统时钟使用。相关硬件设计详见下图。需在两个 HSE 引脚(XTALIN/XTALOUT)之间连接一个带特定频率的晶振并尽可能

靠近它们，支持的晶振频率范围可从数据手册外部高速时钟特性查知。为了确保振荡频率达到晶振标称精准度，需连接外部负载电容 C_L ，数值可从晶振数据手册查知。部分型号无内建回馈电阻则需外接(可从使用手册 CKCU 章节查看是否内建回馈电阻)。



为提高晶体振荡电路 PCB 布局的稳定性，建议遵守以下指南。

- 晶体振荡器应尽可能接近单片机，布线长度尽量缩短以减少寄生电容。
- 通过铺地来屏蔽晶体附近的任何线路以隔离信号和减小噪声。
- 频繁切换信号线应远离晶振区域，以防止串扰。

HSE 晶体振荡器可以使用全局时钟控制寄存器 GCCR 中的 HSEEN 位开启或关闭。全局时钟状态寄存器 GCSR 中的 HSERDY 标志位表示外部高速晶体振荡器是否稳定。当开启 HSE 时，HSE 时钟不会马上被释放来使用，需等到 HSERDY 位由硬件置位。这个特定的延迟时间被称为振荡器的“启动时间”。当 HSE 变稳定，HSE 时钟可以直接用作系统时钟源或 PLL 输入时钟。

HSE 时钟监控功能由全局时钟控制寄存器 GCCR 中的 HSE 时钟监控使能位 CKMEN 开启。此功能应该在 HSE 振荡器启动延迟后开启，在 HSE 停止时关闭。一旦检测到 HSE 故障，HSE 将自动除能。全局时钟中断寄存器 GCIR 中的 HSE 时钟故障标志位 CKSF 将被置位。此时如果 GCIR 寄存器中的时钟故障中断使能位 CKSIE 位为高，则会产生时钟故障中断。这种故障中断被连接到 CPU 的不可屏蔽中断 NMI 中。如果选择 HSE 直接作为系统时钟来源，当 HSE 振荡器故障发生，HSE 将关闭且系统时钟将由硬件自动切换到 HSI。如果选择 HSE 作为 PLL 电路的时钟输入，PLL 时钟输出作为系统时钟，当 HSE 故障发生时，PLL 电路将关闭，同时 HSE 也将关闭。

内部高速 RC 振荡器 - HSI

内部高速振荡器 HSI 是单片机上电时 CPU 的默认时钟源。HSI RC 振荡器提供了一个较低成本类型的时钟源，无需外部元件，但相较于外部晶振精准度较低。HSI 时钟频率和精准度可从数据手册 HSI 特性查知。

HSI RC 振荡器可以使用全局时钟控制寄存器 GCCR 中的 HSIEN 位开启或关闭。全局时钟状态寄存器 GCSR 中的 HSIRDY 标志位用来指出内部 RC 振荡器是否稳定。HSI 振荡器的启动时间比 HSE 晶体振荡器短。HSI 时钟还可以用作 PLL 的输入时钟。

通过软件设定省电唤醒 RC 时钟使能位 PSRCEN 位为 1，则系统从深度休眠 1 或深度休眠 2 模式唤醒后，将迫使 HSI 先作为系统时钟来源。随后，当初始时钟源 HSE 或 PLL 就绪标志位被置位，系统时钟会自动切换回初始时钟源 HSE 或 PLL。当使用 HSE 或 PLL 作为系统时钟，此功能会减少唤醒时间。

自动微调内部高速 RC 振荡器 - HSI

内部高速 RC 振荡器 HSI 的频率精准度可随着单片机制造过程的变化而不同。也就是说，工厂校准后的单片机精准度在常温常压下仍有约 $\pm 2\%$ (可从数据手册 HSI 特性查知)，但这个精准度不一定会满足一些应用领域和环境需求。因此，单片机提供了 HSI 频率校准的微调机制，使用更加精准的外部参考时钟。

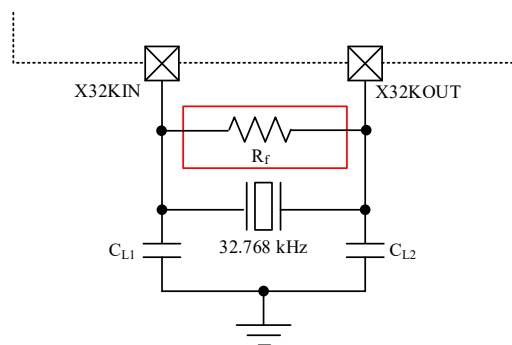
复位后，工厂微调值加载到 HSI 控制寄存器 HSICR 中的 HSICOARSE[4:0]位和 HSIFINE[7:0]位。HSI 的频率精准度会受到电压和温度改变而影响。如果应用需要更精准的 HSI 频率，用户可以使用 HSI 控制寄存器 HSICR 中的 HSIFINE[7:0]位手动微调，或通过外部参考时钟使用自动微调控制器 ATC 来自动调整。参考时钟可以来自于以下时钟源。

- 32768Hz 的外部低速晶振或陶瓷谐振器振荡器 LSE 输出时钟
- 1kHz USB 帧脉冲
- 外部引脚 CKIN 1kHz 脉冲

外部低速晶振 - LSE

外部低速晶体振荡器或陶瓷谐振器频率为 32768Hz，可以产生一个低功率但高精度的时钟源用于实时时钟电路、看门狗定时器或系统时钟。相关的硬件配置见下图。晶体或陶瓷谐振器必须靠近两个 LSE 引脚，X32KIN 和 X32KOUT。为了确保振荡频率达到晶振标称精准度，需连接外部负载电容 C_L ，数值可从晶振数据手册查知。部分型号无内建回馈电阻则需外接(可从使用手册 CKCU 章节查看是否内建回馈电阻)。

LSE 振荡器可以使用 RTC 控制寄存器 RTCCR 中的 LSEEN 位开启或关闭。全局时钟状态寄存器 GCSR 中的 LSERDY 标志位将指出 LSE 时钟是否稳定。



内部低速 RC 振荡器 - LSI

内部低速 RC 振荡器的频率约为 32kHz，是一个低功耗的时钟源用于实时时钟电路、看门狗定时器或系统时钟。LSI 提供了一个低成本的时钟源，无需外部元件。LSI 频率精准度可在数据手册(Datasheet)中查看。

锁相环 - PLL

PLL 为锁相环倍频输出，其时钟输入源可选择为 HSI 或 HSE，通过寄存器配置倍率将输入频率倍频到目标频率，配置方式可从选定型号的使用手册 CKCU 章节查知。特性参数可从选定型号的数据手册查知。

USB 锁相环 - USB PLL

USB PLL 可以提供 48MHz 的 USB 外设时钟，是 4~16MHz 基本参考频率的 3~12 倍。时钟合成器的原理依赖于数字 PLL，包括参考分频器、两级反馈分频器、两级输出分频器、数字鉴频鉴相器 PFD、电流控制的充电泵 CP、内部环路滤波器和压控振荡器 VCO，以实现稳定的锁相状态。

启动配置

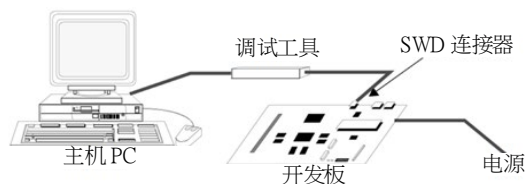
系统提供了 3 种启动模式，分别为启动加载器，主 Flash 以及 SRAM。通过 BOOT 引脚进行选择，BOOT 脚带有内部上拉的输入使能，不同型号产品 BOOT 脚数量不同，提供的模式也不同。M0+系列产品只有一个 BOOT 脚，可以选择启动加载器和主 Flash 两种模式。M3 系列有 2 个 BOOT 脚分别为 BOOT0 & BOOT1，所以 M3 系列产品可以选择 3 种模式。详细模式信息请参考使用手册。MCU 在上电复位或系统复位期间对 BOOT 引脚采样。一旦该引脚上的逻辑值确定，根据启动模式，向量的前 4 个字将被重映射到相应的源。

调试管理

主机/目标接口是可将主机与应用电路板相连的硬件设备。该接口由以下三部分组成：硬件调试工具、SWD 连接器以及将主机连接到调试工具的电缆。

下图显示了主机与开发板之间的接线情况。

HT32 开发板嵌入了调试工具(e-Link32 Lite)。可以直接通过 USB 连接到 PC。



SWD 端口(串行线调试)

HT32 系列内核集成了 SW-DP (Serial Wire Debug Port)接口。该端口是 Arm®标准的 CoreSight™ 调试端口，带有一个 2 针(时钟+数据)接口到调试访问端口。

引脚和调试端口引脚

不同的 HT32 MCU 封装中的可用引脚数也不同。详细信息请参考数据手册的封装引脚图。

1. 串行线调试(SWD)引脚分配

大部分 HT32 封装的 SWD 引脚分配均相同。

SWD 引脚名称	SWD 端口		引脚分配
	分类	调试分配	
SWDIO	I/O	串行线数据输入/输出	PA13
SWCLK	I	串行线时钟	PA12

2. SWD 引脚分配

复位(SYSRESETn 或 PORESETn)后，会将这些引脚指定为专用引脚，可供运行调试软件的主机立即使用。

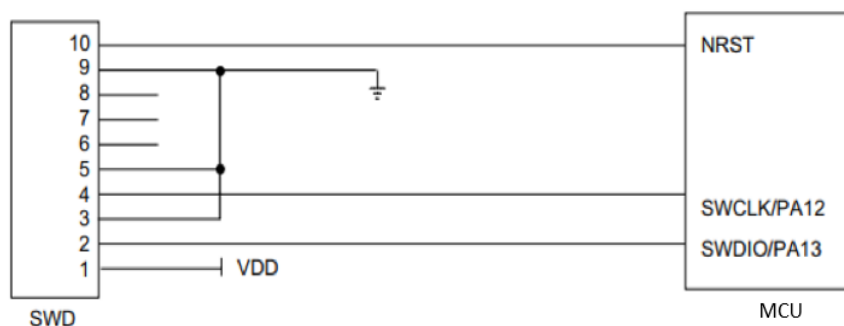
MCU 可将 SWD 引脚作为通用 I/O(GPIO)使用。详细信息请参考使用手册 GPIO 和 AFIO 章节。

3. SWD 引脚上的内部上拉和下拉

一旦用户软件释放了 SWD I/O，GPIO 控制器便会接管这些引脚。GPIO 控制寄存器的复位状态会将 I/O 置于等效状态。

- SWDIO：带有内部上拉的输入使能
- SWCLK：带有内部上拉的输入使能

由于带有内置的上拉电阻，因此无需添加外部电阻。



硬件 PCB Layout 建议

印刷电路板

出于技术方面的原因,最好使用多层的印刷电路板(PCB),其中单独有一层专用于接地(V_{SS}),另一层专用于连接 V_{DD} 电源。这样可获得良好的去耦效果和屏蔽效果。对于许多应用,出于节省成本方面的考虑而不能使用此类电路板。在这种情况下,主要要求是确保接地结构和电源结构良好。

元件位置

PCB 的初始布线必须包括以下几个单独的电路。

- 大电流电路
- 低电压电路
- 数字元件电路

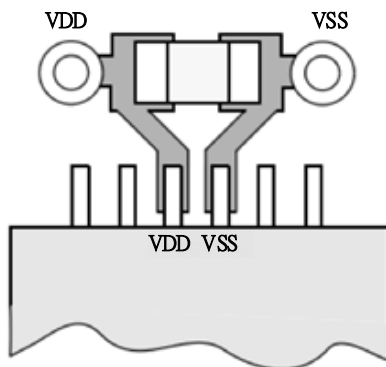
根据其 EMI 影响而独立布线的电路。这样可降低 PCB 上的交叉耦合,以免引入噪声。

接地和电源(V_{SS} 、 V_{DD} 、 V_{DDA})

每个模块(噪声、低电平敏感、数字等)都应单独接地,并且所有接地回路都应相通。必须避免形成环路或将其影响区域最小化。为了提高模拟性能,建议对 V_{DD} 和 V_{DDA} 使用单独的电源,并在布线时使去耦电容尽量靠近器件。电源应靠近接地线,使电源环路的区域最小。这是因为电源环路实际上可以当作天线,因此是 EMI 的主要发射器和接收器。所有不带元件的 PCB 区域必须布满额外的接地线,以达到一定的屏蔽效果(特别是在使用单层 PCB 时)。

去耦

所有电源和接地引脚都必须正确连接到电源。这些接线(包括焊盘、走线和过孔)的阻抗都必须尽可能的低。这通常可以通过增大走线宽度来实现,最好是使用多层 PCB 中的专用电源层。此外在 V_{DD} 与 V_{SS} 引脚之间连接 100nF 滤波陶瓷电容和约为 4.7 μ F 的电解电容进行去耦。这些电容需要尽可能置于 PCB 底面相应引脚附近或下方。滤波陶瓷电容的典型值为 10nF 到 100nF,但具体值取决于应用需求。下图显示了对 V_{DD}/V_{SS} 的典型布线。



注意事项

BOOT 脚注意事项

单片机 BOOT 脚可选择启动方式，在 Reset 时读取 BOOT 脚状态判断程序是从 Main Flash 或 ISP BootLoader 或 SRAM 开始执行。注意只有单片机有 BOOT0 和 BOOT1 两个引脚的型号才有 SRAM 启动选项，而只有一个 BOOT 脚的型号则只能选择从 Main Flash 或 ISP BootLoader 启动。

BOOT 脚功能说明：

1. BOOT 或 BOOT1 复位时读到。

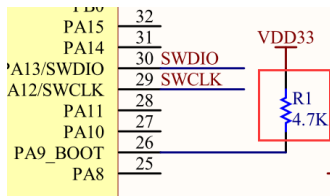
逻辑 1：单片机从 Main Flash 启动。

逻辑 0：单片机从 ISP BootLoader 启动(或是 SRAM)。

2. BOOT 脚 Reset 状态固定会开启内部上拉电阻，电阻值约 46k Ω ，具体数值请参考数据手册。

基于上述 2 点，应用上注意：

- BOOT 没有复用其它功能时可空接，但出于对 ESD/EFT 考量，建议预留电阻。
- BOOT 可复用作为输出脚使用，考虑 WDT Reset / NVIC Reset 速度较快，靠内部上拉电阻的话 BOOT 脚电压上升速度不够快怕会误进 ISP BootLoader (或 SRAM)，需外加一个 4.7K 上拉电阻到单片机 VDD。



- 尽量不要复用作为输入，除非可确定 Reset 时 BOOT 脚(或 BOOT1)会在逻辑 1。

Layout 注意事项

- MCU 下方避免规划电源线，尽量铺 DGND，并且 DGND 尽量完整避免破碎；DGND 与高频频率输出线需保持距离，且避免上下平行而产生耦合干扰。大电流电源线与 DGND 需保持距离；大电流电源线与 MCU 的 VDD 需保持距离，避免耦合干扰。
- 电源线尽量不要布置在 PCB 板边缘以避免 EMI 影响。
- 数字电源与模拟电源间可加磁珠做隔离。

结论

参考此注意事项可让初次使用 HT32 单片机的使用者，快速设计出安全、稳定的硬件，减少硬件改版的次数。

参考资料

如需进一步了解，敬请浏览 Holtek 官方网站 www.holtek.com.cn。

版本及修订信息

日期	作者	发行	修订说明
2022.9.26	李承锴	V1.00	第一版

免责声明

本网页所载的所有数据、商标、图片、链接及其他数据等（以下简称「数据」），只供参考之用，合泰半导体（中国）有限公司及其关联企业（以下简称「本公司」）将会随时更改数据，并由本公司决定而不作另行通知。虽然本公司已尽力确保本网页的数据准确性，但本公司并不保证该等数据均为准确无误。本公司不会对任何错误或遗漏承担责任。

本公司不会对任何人士使用本网页而引致任何损害（包括但不限于计算机病毒、系统故障、数据损失）承担任何赔偿。本网页可能会连结至其他机构所提供的网页，但这些网页并不是由本公司所控制。本公司不对这些网页所显示的内容作出任何保证或承担任何责任。

责任限制

在任何情况下，本公司并不须就任何人由于直接或间接进入或使用本网站，并就此内容上或任何产品、信息或服务，而招致的任何损失或损害负任何责任。

管辖法律

以本公司所在地法律为准据法，并以本公司所在地法院为第一审管辖法院。

免责声明更新

本公司保留随时更新本免责声明的权利，任何更改于本网站发布时，立即生效。