



dsPIC33F

产品概述

dsPIC[®] DSC 高性能 16 位
数字信号控制器

请注意以下有关 **Microchip** 器件代码保护功能的要点：

- **Microchip** 的产品均达到 **Microchip** 数据手册中所述的技术指标。
- **Microchip** 确信：在正常使用的情况下，**Microchip** 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 **Microchip** 数据手册中规定的操作规范来使用 **Microchip** 产品的。这样做的人极可能侵犯了知识产权。
- **Microchip** 愿与那些注重代码完整性的客户合作。
- **Microchip** 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。**Microchip** 承诺将不断改进产品的代码保护功能。任何试图破坏 **Microchip** 代码保护功能的行为均可视为违反了《数字器件千年版权法案（Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。**Microchip Technology Inc.** 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 **Microchip Technology Inc.** 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip** 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。**Microchip** 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 **Microchip** 器件用于生命维持和/或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 **Microchip** 免于承担法律责任，并加以赔偿。在 **Microchip** 知识产权保护下，不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、**Microchip** 徽标、Accuron、dsPIC、KEELOQ、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart、rfPIC 和 SmartShunt 均为 **Microchip Technology Inc.** 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 **Microchip Technology Inc.** 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzylab、In-Circuit Serial Programming、ICSP、ICEPIC、Linear Active Thermistor、Mindi、MiWi、MPASM、MPLIB、MPLINK、PICKit、PICDEM、PICDEM.net、PICLAB、PICKtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rfLAB、rfPICDEM、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 ZENA 均为 **Microchip Technology Inc.** 在美国和其他国家或地区的商标。

SQTP 是 **Microchip Technology Inc.** 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2006, **Microchip Technology Inc.** 版权所有。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe、位于俄勒冈州 Gresham 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均于通过了 ISO/TS-16949:2002 认证。公司在 PICmicro® 8 位单片机、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生方面的质量体系也已通过了 ISO 9001:2000 认证。

dsPIC33F 高性能 16 位 数字信号控制器产品概述

工作范围

- DC – 40 MIPS (40 MIPS @ 3.0-3.6V, -40°C 至 +85°C)
- 工业级温度范围 (-40°C 至 +85°C)

高性能 DSC CPU

- 改进型哈佛架构
- C 编译器优化的指令集
- 16 位宽数据总线
- 24 位宽指令
- 寻址范围为最大 4M 指令字的线性程序存储空间
- 寻址范围为最大 64 KB 的线性数据存储空间
- 84 条基本指令：大多数为单字 / 单周期指令
- 16 个 16 位通用寄存器
- 两个 40 位累加器：
 - 带有舍入和饱和选择
- 灵活和强大的寻址方式：
 - 间接寻址、模寻址和位反转寻址
- 软件堆栈
- 16 x 16 位小数 / 整数乘法运算
- 32/16 位和 16/16 位除法运算
- 单指令周期乘—累加：
 - DSP 指令的累加器回写操作
 - 双数据取
- 对最多 40 位数据左移或右移最多 16 位

直接存储器访问 (DMA)

- 8 通道硬件直接存储器访问 (Direct Memory Access, DMA)
- 允许在 CPU 执行代码期间在 RAM 和外设间传输数据 (不额外占用周期)
- 2 KB 双端口 DMA 缓冲区 (DMA RAM)，用于存储通过 DMA 传输的数据
- 大多数外设支持 DMA

中断控制器

- 中断响应延迟时间为 5 个周期
- 117 个中断向量
- 最多 67 个中断源，5 个外部中断
- 7 个可编程优先级
- 5 个处理器异常

数字 I/O

- 最多 85 个可编程数字 I/O 引脚
- 最多 24 个引脚的电平变化中断 / 唤醒
- 输出引脚的电压驱动能力为 3.0V 至 3.6V
- 所有数字输入引脚可承受 5V
- 所有 I/O 引脚的灌拉电流能力为 4 mA

片内闪存和 SRAM

- 闪存程序存储器：最大 256 KB
- 数据 SRAM (最大 30 KB)：
 - 包括 2 KB DMA RAM

系统管理

- 灵活的时钟选择：
 - 外部振荡器、晶振、谐振器和内部 RC 振荡器
 - 完全集成 PLL (Phase Locked Loop, PLL)
 - 超低抖动 PLL
- 上电延时定时器
- 振荡器起振定时器 / 稳定器
- 自带 RC 振荡器的看门狗定时器
- 故障保护时钟监视器
- 多个复位源

功耗管理

- 片内 2.5V 稳压器
- 实时时钟源切换
- 可快速唤醒的空闲、休眠和打盹 (Doze) 模式

定时器 / 捕捉 / 比较 / PWM

- 定时器 / 计数器：最多 9 个 16 位定时器：
 - 可以配对作为 4 个 32 位定时器使用
 - Timer1 可依靠外部 32 kHz 振荡器作为实时时钟使用
 - 可编程预分频器
- 输入捕捉（最多 8 路通道）：
 - 上升沿捕捉、下降沿捕捉或上升 / 下降沿捕捉
 - 16 位捕捉输入功能
 - 每个捕捉都有 4 字符深的 FIFO 缓冲区
- 输出比较（最多 8 路通道）：
 - 1 个或 2 个 16 位比较模式
 - 16 位无毛刺 PWM 模式

通信模块

- 3 线 SPI（最多 2 个模块）：
 - 帧支持简单编解码器的 I/O 接口
 - 支持 8 位和 16 位数据
 - 支持所有串行时钟格式和采样模式
 - 8 字深 FIFO 缓冲区
- I²C™（最多 2 个模块）：
 - 完全支持多主机从模式
 - 7 位和 10 位寻址
 - 总线冲突检测和仲裁
 - 集成信号调理
 - 地址掩码
- UART（最多两个模块）：
 - 检测到地址位时产生中断
 - 检测到启动位时将单片机从休眠模式唤醒
 - 4 字符深度的发送和接收 FIFO 缓冲区
 - LIN 总线支持
 - IrDA® 硬件编解码
 - 高速波特率模式
- 数据转换接口（Data Conversion Interface, DCI）模块：
 - 编解码器接口
 - 支持 I²S 和 AC'97 协议
 - 最多 16 位数据字，每帧最多 16 字
 - 4 字深度的发送和接收缓冲区
- 增强型 CAN 2.0B active 版本（最多两个模块）：
 - 最多 8 个发送缓冲区，16 个接收缓冲区
 - 16 个接收过滤器和 3 个屏蔽寄存器
 - 用于诊断和总线监视的环回模式、监听模式和监听所有报文模式
 - 收到 CAN 报文时唤醒单片机
 - 使用 DMA 的 FIFO 模式

电机控制外设

- 电机控制 PWM（最多 8 路通道）：
 - 4 个占空比发生器
 - 独立或互补模式
 - 可编程死区时间和输出极性
 - 边沿对齐或中心对齐
 - 手工输出改写控制
 - 最多 2 路故障输入
 - A/D 转换触发器
 - 16 位分辨率的 PWM 频率（@ 40 MIPS）：边沿对齐模式下为 1220 Hz，中心对齐模式下为 610 Hz
 - 11 位分辨率的 PWM 频率（@ 40 MIPS）：边沿对齐模式下为 39.1 kHz，中心对齐模式下为 19.55 kHz
- 正交编码器接口模块：
 - A 相、B 相和索引脉冲输入
 - 16 位递增 / 递减位置计数器
 - 计数方向状态
 - 位置测量（x2 和 x4）模式
 - 输入端上的可编程数字噪声滤波器
 - 备用 16 位定时器 / 计数器模式
 - 位置计数器计满返回 / 下溢时产生中断

模数转换器

- 一个器件中最多 2 个 10 位或 12 位 A/D 模块
- 10 位 2.2 Msps 或 12 位 1 Msps 转换：
 - 2 或 4 路同步采样
 - 最多 32 路带有自动扫描功能的输入通道
 - 16 字深度的结果缓冲器
 - 可手工启动转换或与 4 个触发源中的一个同步
 - 休眠模式下仍可进行转换
 - 积分非线性误差（Integral Non-Linearity, INL）最大为 ±1 LSB
 - 微分非线性误差（Differential Non-Linearity, DNL）最大为 ±1 LSB

CMOS 闪存技术

- 低功耗及高速的闪存技术
- 全静态设计
- 3.3V（+/- 10%）工作电压
- 工业级温度
- 低功耗

封装：

- 100 引脚 TQFP（14x14x1 mm 和 12x12x1 mm）
- 80 引脚 TQFP（12x12x1 mm）
- 64 引脚 TQFP（10x10x1 mm）

注： 关于每个器件的具体外设特性，请参见表 1-1 和表 1-2。

1.0 dsPIC33F 产品系列

1.1 通用系列

dsPIC33F 通用系列（表 1-1）是各种 16 位 MCU 嵌入式应用的理想选择。某些具有编解码器接口的器件很适合音频应用。

表 1-1: dsPIC33F 通用系列器件

产品	引脚数	闪存程序存储器 (KB)	RAM ⁽¹⁾ (KB)	16 位定时器	输入捕捉	输出比较 标准 PWM	编解码器 接口	A/D 转换器	UART	SPI	I ² C™	CAN	最大 I/O 引脚数 ⁽²⁾	封装形式
33FJ64GP206	64	64	8	9	8	8	1	1 A/D, 18 ch	2	2	1	0	53	PT
33FJ64GP306	64	64	16	9	8	8	1	1 A/D, 18 ch	2	2	2	0	53	PT
33FJ64GP310	100	64	16	9	8	8	1	1 A/D, 32 ch	2	2	2	0	85	PF, PT
33FJ64GP706	64	64	16	9	8	8	1	2 A/D, 18 ch	2	2	2	2	53	PT
33FJ64GP708	80	64	16	9	8	8	1	2 A/D, 24 ch	2	2	2	2	69	PT
33FJ64GP710	100	64	16	9	8	8	1	2 A/D, 32 ch	2	2	2	2	85	PF, PT
33FJ128GP206	64	128	8	9	8	8	1	1 A/D, 18 ch	2	2	1	0	53	PT
33FJ128GP306	64	128	16	9	8	8	1	1 A/D, 18 ch	2	2	2	0	53	PT
33FJ128GP310	100	128	16	9	8	8	1	1 A/D, 32 ch	2	2	2	0	85	PF, PT
33FJ128GP706	64	128	16	9	8	8	1	2 A/D, 18 ch	2	2	2	2	53	PT
33FJ128GP708	80	128	16	9	8	8	1	2 A/D, 24 ch	2	2	2	2	69	PT
33FJ128GP710	100	128	16	9	8	8	1	2 A/D, 32 ch	2	2	2	2	85	PF, PT
33FJ256GP506	64	256	16	9	8	8	1	1 A/D, 18 ch	2	2	2	1	53	PT
33FJ256GP510	100	256	16	9	8	8	1	1 A/D, 32 ch	2	2	2	1	85	PF, PT
33FJ256GP710	100	256	30	9	8	8	1	2 A/D, 32 ch	2	2	2	2	85	PF, PT

注 1: RAM 中包括 2 KB 的 DMA RAM。

2: 最大 I/O 引脚数包括与外设功能复用的引脚。

dsPIC33F

1.2 电机控制系列

dsPIC33F 控制器系列（表 1-2）支持多种电机控制应用，如无刷直流电机、单相和三相交流感应电机及开关磁阻电机。它们也适用于不间断电源（Uninterrupted

Power Supply, UPS）、逆变器、开关电源和功率因数校正，并且还适用于控制服务器、电信和其他工业设备中的电源管理模块。

表 1-2: dsPIC33F 电机控制和电源转换系列器件

器件	引脚数	闪存程序存储器 (KB)	RAM ⁽¹⁾ (KB)	16 位定时器	输入捕捉	输出比较 标准 PWM	电机控制 PWM	正交编码器接口	编解码器接口	A/D 转换器	UART	SPI	I ² C™	CAN	最大 I/O 引脚数 ⁽²⁾	封装形式
33FJ64MC506	64	64	8	9	8	8	8 ch	1	0	1 A/D, 16 ch	2	2	2	1	53	PT
33FJ64MC508	80	64	8	9	8	8	8 ch	1	0	1 A/D, 18 ch	2	2	2	1	69	PT
33FJ64MC510	100	64	8	9	8	8	8 ch	1	0	1 A/D, 24 ch	2	2	2	1	85	PF, PT
33FJ64MC706	64	64	16	9	8	8	8 ch	1	0	2 A/D, 16 ch	2	2	2	1	53	PT
33FJ64MC710	100	64	16	9	8	8	8 ch	1	0	2 A/D, 24 ch	2	2	2	2	85	PF, PT
33FJ128MC506	64	128	8	9	8	8	8 ch	1	0	1 A/D, 16 ch	2	2	2	1	53	PT
33FJ128MC510	100	128	8	9	8	8	8 ch	1	0	1 A/D, 24 ch	2	2	2	1	85	PF, PT
33FJ128MC706	64	128	16	9	8	8	8 ch	1	0	2 A/D, 16 ch	2	2	2	1	53	PT
33FJ128MC708	80	128	16	9	8	8	8 ch	1	0	2 A/D, 18 ch	2	2	2	1	69	PT
33FJ128MC710	100	128	16	9	8	8	8 ch	1	0	2 A/D, 24 ch	2	2	2	2	85	PF, PT
33FJ256MC510	100	256	16	9	8	8	8 ch	1	0	1 A/D, 24 ch	2	2	2	1	85	PF, PT
33FJ256MC710	100	256	30	9	8	8	8 ch	1	0	2 A/D, 24 ch	2	2	2	2	85	PF, PT

注 1: RAM 中包括 2 KB 的 DMA RAM。
2: 最大 I/O 引脚数包括与外设功能复用的引脚。

产品标识体系

Microchip 商标

架构

闪存存储器系列

程序存储器容量 (KB)

产品组

引脚数

卷带标志 (如果适用)

温度范围

封装

模式

dsPIC 33 FJ 256 GP7 10 T I / PT - XXX

示例:

a) dsPIC33FJ256GP710I/PT-PS: 通用 dsPIC33, 64 KB 程序存储器, 100 引脚, 工业级温度, TQFP 封装, 样机样片。

b) dsPIC33FJ64MC706I/PT-ES: 电机控制 dsPIC33, 64 KB 程序存储器, 64 引脚, 工业级温度, TQFP 封装, 工程样片。

架构	33	= 16 位数字信号控制器
闪存存储器系列	FJ	= 闪存程序存储器, 3.3V
产品组	GP2 = 通用系列 GP3 = 通用系列 GP5 = 通用系列 GP7 = 通用系列 MC5 = 电机控制系列 MC7 = 电机控制系列	
引脚数	06 = 64 引脚 08 = 80 引脚 10 = 100 引脚	
温度范围	I	= -40°C 至 +85°C (工业级)
封装	PT = 10x10 或 12x12 mm TQFP (薄型四方扁平封装) PF = 14x14 mm TQFP (薄型四方扁平封装)	
模式	3 位数字, 表示 QTP、SQTP、编码或特殊要求 (空白为其他情况) ES = 工程样片	

2.0 dsPIC33F 系列器件概述

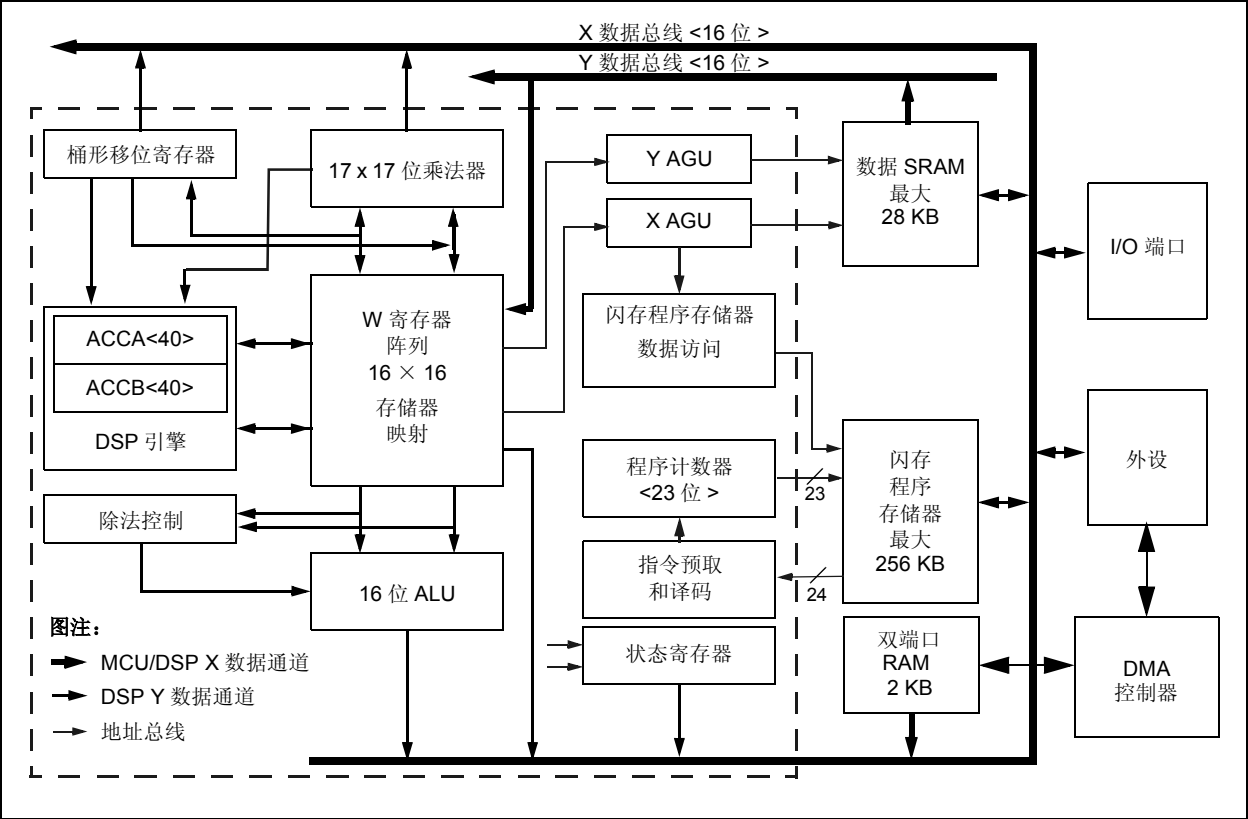
dsPIC33F 系列器件采用功能强大的 16 位架构，无缝集成了单片机（MCU）的控制功能和数字信号处理器（Digital Signal Processor, DSP）的计算能力。因此是以高速、重复计算和控制为基础的应用的理想选择。

DSP 引擎、2 个 40 位累加器、支持除法运算的硬件、桶形移位寄存器、17 x 17 位乘法器、大的 16 位工作寄存器阵列和多种数据寻址模式，使得 dsPIC33 中央处理

单元（Central Processing Unit, CPU）具有极强的数学处理能力。灵活和确定性的中断处理机制与功能强大的外设使得 dsPIC33F 器件适用于控制应用。而且，直接存储器访问（DMA）允许数据在几个外设和专用的 DMA RAM 间无开销地传输。可靠的现场可编程闪存程序存储器确保能够对使用 dsPIC33F 器件的应用进行扩展。

图 2-1 给出了 dsPIC33F 系列器件的典型示例框图。

图 2-1: dsPIC33F 器件框图



3.0 CPU 架构

3.1 概述

dsPIC33F CPU 模块采用 16 位（数据）的改进哈佛架构，具有增强指令集，其中包含对 DSP 的强大支持。CPU 拥有 24 位指令字，指令字带有长度可变的操作码字段。程序计数器（Program Counter，PC）为 23 位宽，可以寻址最大 4M × 24 位的用户程序存储空间。实际实现的程序存储容量在不同的器件上各不相同，如图 3-1 所示。单周期指令预取机制用来帮助维持吞吐量并提供可预测的执行。除了改变程序流的指令、双字传送（MOV.D）指令和表指令以外，其他所有指令都在单个周期内执行。使用 DO 和 REPEAT 指令支持无开销的程序循环结构，这两条指令在任何时间都可被中断。

dsPIC33F 器件在编程器模型中有 16 个 16 位工作寄存器。每个工作寄存器都可作为数据、地址或地址偏移量寄存器。第 16 个工作寄存器（W15）作为软件堆栈指针，用于中断和调用。

dsPIC33F 指令集有两类指令：MCU 类指令和 DSP 类指令。这两类指令无缝地集成到单个 CPU 中。指令集包括很多寻址模式，指令的设计可使 C 编译器的效率达到最优。

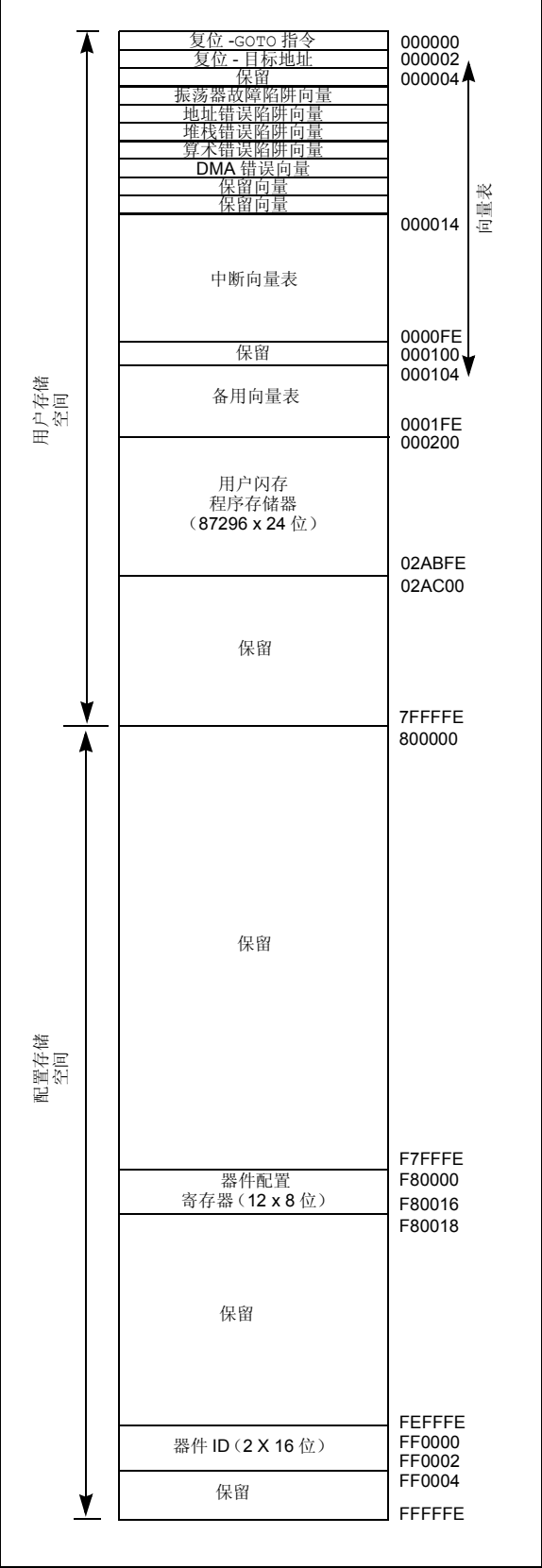
3.1.1 数据存储概述

数据空间可以作为 32K 字或 64 KB 寻址，并被分成两块，称为 X 和 Y 数据存储空间。每个存储块有各自独立的地址发生单元（Address Generation Unit，AGU）。MCU 类指令只通过 X 存储空间 AGU 进行操作，可将整个存储映射空间作为一个线性数据空间访问。某些 DSP 指令通过 X 和 Y 数据存储空间的 AGU 进行操作以支持双操作数读操作，这将数据地址空间分成两个部分。X 和 Y 数据空间的边界视具体器件而定。

可以选择将数据存储空间映射的高 32 KB 映射到由 8 位程序空间可视性页（Program Space Visibility Page，PSVPAG）寄存器定义的任何 16K 程序字边界内的程序空间内。程序空间到数据空间的映射功能让任何指令都能象访问数据空间一样访问程序空间。

数据空间包括 2 KB 的 DMA RAM，主要用于 DMA 数据传输，但也可以用作通用 RAM。

图 3-1：程序存储空间映射



3.1.2 寻址模式概述

X 和 Y 地址空间都支持无开销循环缓冲区（模寻址）。模寻址省去了 DSP 算法的软件边界检查开销。此外，X AGU 的循环寻址可以用于任何 MCU 类指令。X AGU 还支持位反转寻址，大幅简化了基 2 FFT 算法对输入或输出数据的重新排序。

CPU 支持固有（无操作数）寻址、相对寻址、立即数寻址、存储器直接寻址、寄存器直接寻址和寄存器间接寻址模式。每条指令根据其功能要求，与一组预定义的寻址模式相关。每条指令最多支持 6 种寻址模式。

对于大多数指令，在每个指令周期中 dsPIC33F 能执行一次数据（或程序数据）存储器读操作、一次工作寄存器（数据）读操作、一次数据存储器写操作和一次程序（指令）存储器读操作。因此可以支持 3 个操作数的指令，使 $A + B = C$ 操作能在单周期内执行。

3.1.3 DSP 引擎概述

DSP 引擎具备一个高速 17 位 $\times$ 17 位乘法器、一个 40 位 ALU、两个 40 位饱和累加器和一个 40 位双向桶形移位寄存器。该桶形移位寄存器能在单个周期内将一个 40 位的值右移或左移最多 16 位。DSP 指令可以无缝地与所有其他指令一起操作，其设计可实现最佳的实时性能。MAC 指令和其他相关指令可以在同一个周期内，同时完成从存储器中取出两个数据操作数，将两个 W 寄存器相乘并累加，且可选择使结果饱和。这要求 RAM 数据存储空间对于这些指令拆分为两块，但对所有其他指令保持线性。这是通过将某些工作寄存器专用于每个地址空间，以透明和灵活的方式实现的。

3.1.4 MCU 的特性

dsPIC33F 具备一个由 MCU ALU 和 DSP 引擎共用的 17 位 $\times$ 17 位单周期乘法器。此乘法器可以进行有符号、无符号和混合符号的乘法运算。使用 17 位 $\times$ 17 位乘法器进行 16 位 $\times$ 16 位乘法运算不仅允许您执行混合符号的乘法运算，而且对于 $(-1.0) \times (-1.0)$ 这样的特殊运算也可以得到准确结果。

dsPIC33F 支持小数和整数的 16/16 位和 32/16 位除法运算。所有的除法指令都是迭代操作且必须在一个 REPEAT 循环中执行，总执行时间为 19 个指令周期。在这 19 个周期的任一周期内可以中断除法操作而不会丢失数据。

一个 40 位的桶形移位寄存器用于在单个周期内将数据右移或左移最多 16 位。MCU 和 DSP 指令都可使用该桶形移位器。

3.1.5 中断概述

dsPIC33F 具有向量异常机制，具有最多 5 个不可屏蔽陷阱源和 67 个中断源。可以为每个中断源分配 7 个优先级之一。

3.1.6 提高编译器效率的特性

除了强大的 DSP 性能外，CPU 架构还具有几个特性可提高 C 编译器的效率（代码大小和执行速度）。

1. 支持大多数 3 操作数指令，允许在单个周期内执行 $A + B = C$ 操作。
2. 指令寻址模式极其灵活可满足编译器的需求。
3. 工作寄存器阵列由 16×16 位寄存器组成，每个寄存器都可作为数据、地址或地址偏移量寄存器。工作寄存器 W15 用作中断和调用时的软件堆栈指针。
4. 允许对所有数据空间进行线性间接访问，且存储器直接寻址范围最高可达 8 KB。该功能与直接寻址的 16 位 MOV 指令结合使用可提供一个连续的线性寻址空间。
5. 允许使用任何工作寄存器通过新的表读和表写指令对程序空间内的 32K 字（64 KB）页进行线性间接访问。
6. 部分数据空间可以被映射到程序空间中，从而允许对程序空间中的常数进行访问，犹如其在数据空间中一样。

3.2 编程模型

图 3-2 所示为 dsPIC33F 的编程模型。它由 16x16 位工作寄存器 (W0 至 W15)、2 个 40 位累加器 (ACCA 和 ACCB)、状态寄存器 (SR)、数据表页寄存器 (TBLPAG)、程序空间可视性页寄存器 (PSVPAG)、DO 和 REPEAT 寄存器 (DOSTART、DOEND、DCOUNT 和 RCOUNT) 以及程序计数器 (PC) 组成。工作寄存器可作为数据、地址或偏移量寄存器。所有寄存器都是存储器映射的。W0 是所有指令用来执行文件寄存器寻址的工作寄存器。

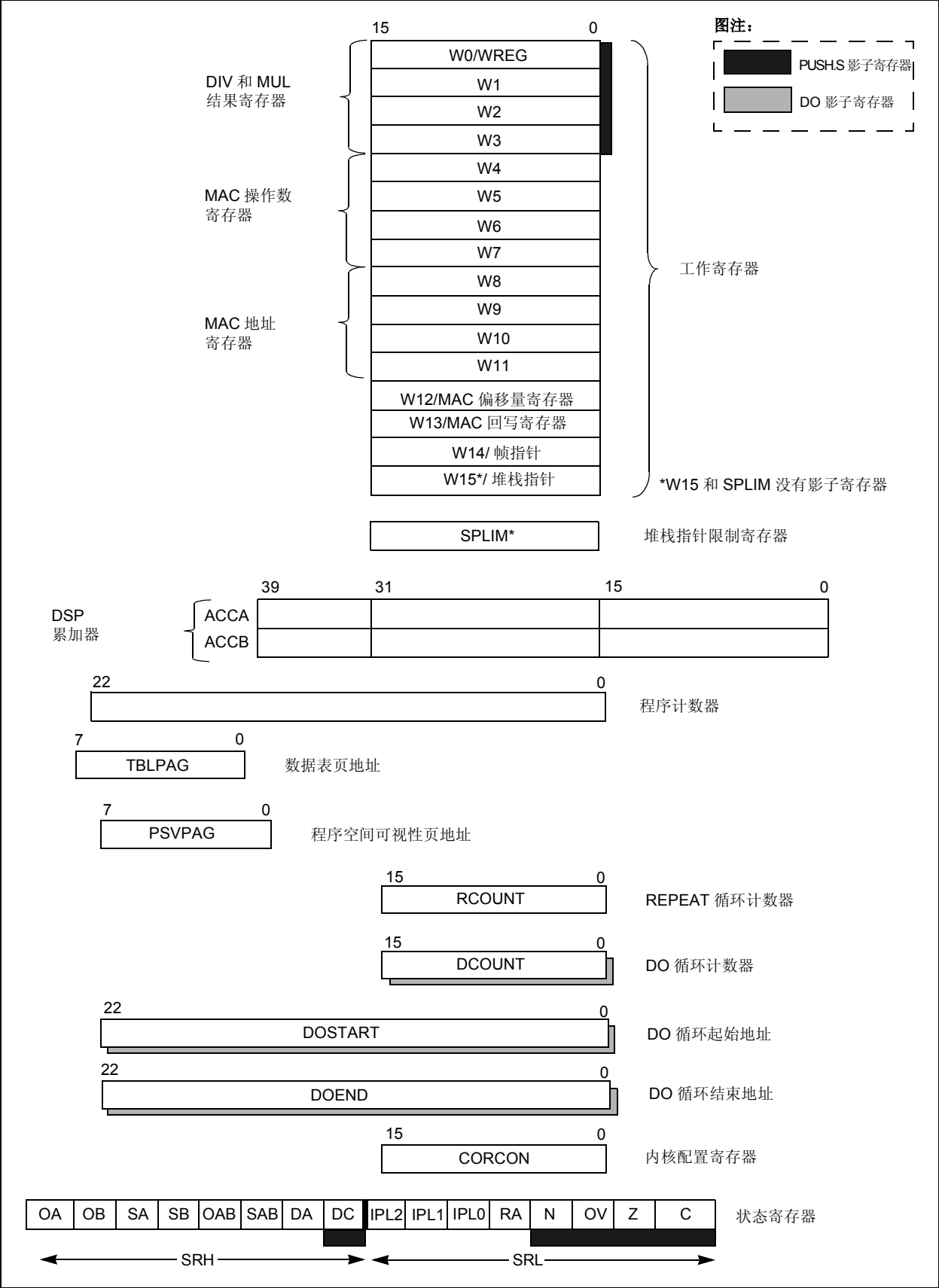
其中一些寄存器有与之相关联的影子寄存器 (见图 3-2 中的图注)。影子寄存器用作一个临时保存寄存器,它能够当一个周期内发生某些事件时将其主寄存器的内容送入其中或将自身内容送回主寄存器。影子寄存器都是不可直接访问的。当对一个工作寄存器执行字节操作时,仅目标寄存器的低字节会受到影响。但是对于存储器映射的工作寄存器来说,可以通过对数据存储空间进行字节宽度的访问来对工作寄存器的低字节和高字节进行操作,这一点是很有益的。

W15 是专用的软件堆栈指针 (Stack Pointer, SP)。它可被异常处理、子程序调用和返回自动修改,并且也能够被任何指令引用 (方式与引用所有其他工作寄存器相同)。这样就简化了对堆栈指针的读、写和操作 (如创建堆栈帧)。

W14 是专用的堆栈帧指针,由 INK 和 ULNK 指令定义。它能够被任何指令引用 (方式与引用所有其他工作寄存器相同)。

堆栈指针总是指向第一个可用的字并从低地址到高地址生长。出栈 (读操作) 时,堆栈指针预递减;压栈 (写操作) 时,堆栈指针后递增。

图 3-2: 编程模型



3.3 数据地址空间

内核有两个数据空间 X 和 Y。可单独访问这些数据空间（对于一些 DSP 指令）或作为一个统一的线性地址范围来访问（对于 MCU 指令）。使用两个地址发生单元（AGU）和独立的数据总线来访问这两个数据空间。此特性允许某些指令同时从 RAM 中取两个字，因此提高了某些 DSP 算法的执行效率，如有限冲激响应（Finite Impulse Response, FIR）滤波算法和快速傅立叶变换（Fast Fourier Transform, FFT）。

3.3.1 X 和 Y 数据空间

X 数据空间可以被所有指令使用并支持所有寻址模式。X 数据空间的读 / 写数据总线相互独立。所有将 X 和 Y 数据空间看作一个组合的 X 和 Y 地址空间的指令均将 X 读数据总线作为读数据路径。X 数据空间也可作为双操作数 DSP 指令（MAC 类）的 X 数据预取路径。

MAC 类指令（CLR、ED、EDAC、MAC、MOVSAC、MPY、MPY.N 和 MSC）将 Y 数据空间和与 X 数据空间一起使用，从而提供两条可同时对数据进行读操作的路径。

依据寻址模式的限制，X 和 Y 数据空间都支持所有指令的模寻址，而位反转寻址只可用于 X 数据空间的写操作。

DSP 指令中所有的数据存储器写操作均把数据空间视为组合的 X 和 Y 地址空间。X 和 Y 数据空间的分界取决于具体的器件（图 3-3 中给出了一个示例）且不能由用户编程。

所有有效地址均为 16 位宽并且指向数据空间内的字节。因此，数据空间地址范围为 64 KB 或 32 K 字，尽管不同器件上实际实现的存储单元互不相同。

3.3.2 DMA RAM

每个 dsPIC33F 器件在 Y 数据空间的末端包含 2 KB 的 DMA RAM。CPU 和 DMA 控制器模块可同时访问 DMA RAM 空间中的存储单元。DMA 控制器利用 DMA RAM 存储使用 DMA 传输到各个外设的数据，以及使用 DMA 从各个外设传输进来的数据。

当 CPU 和 DMA 控制器尝试同时写同一个 DMA RAM 单元时，硬件确保 CPU 具有优先访问权。因此，DMA RAM 提供了传输 DMA 数据的可靠方式，而无须暂停 CPU。

3.3.3 数据空间宽度

内核数据宽度为 16 位。所有内部寄存器都是 16 位宽的。数据存储空间组织为可字节寻址的 16 位宽的块。图 3-3 给出了一个带 33 KB RAM 的 dsPIC33F 器件的数据存储空间映射示例。

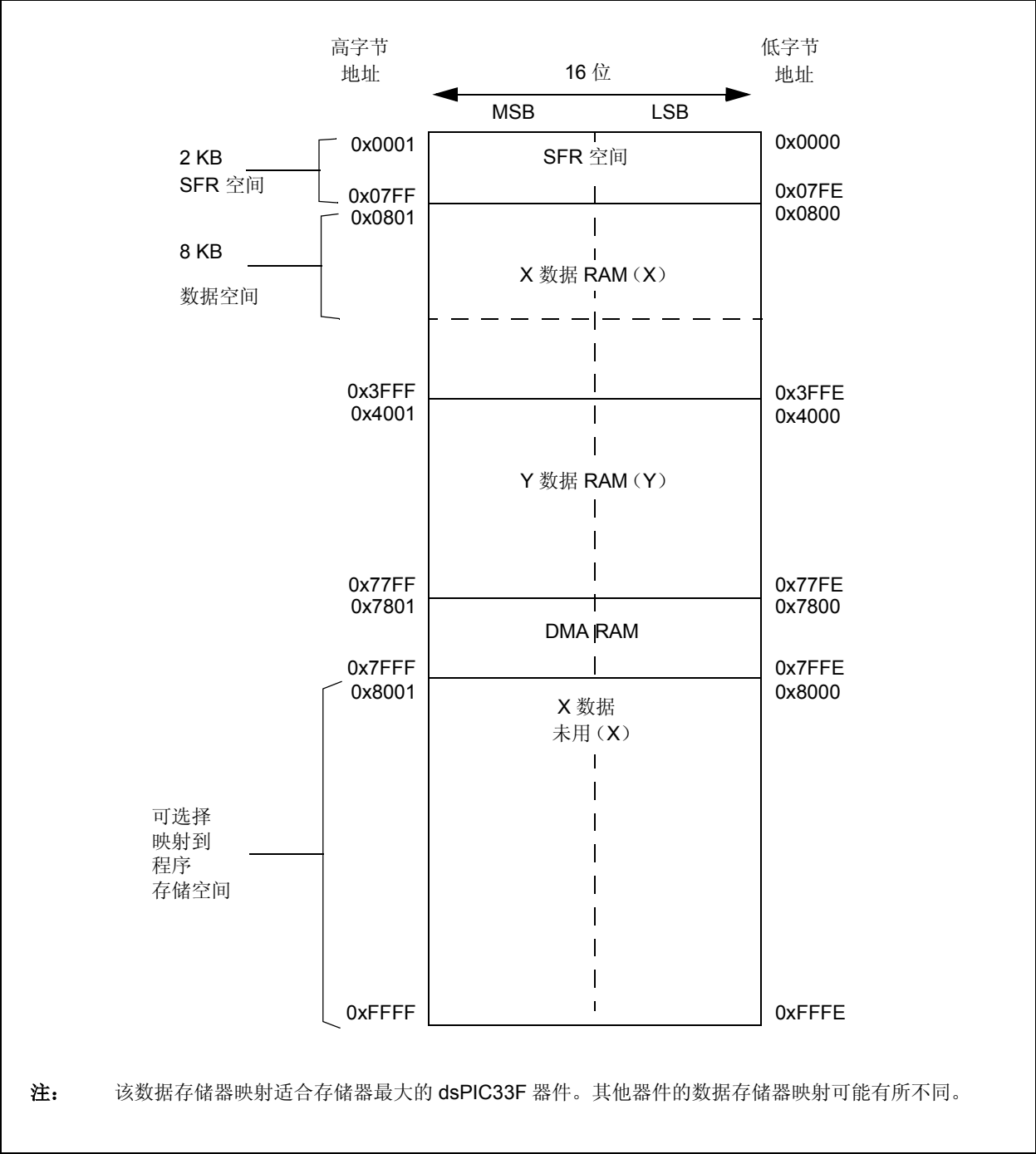
3.3.4 数据对齐方式

为了与将来的 PICmicro® 器件向后兼容和提高数据存储空间的使用效率，dsPIC33F 指令集同时支持字和字节操作。在数据存储器 and 寄存器中的数据是以字为单位对齐的，但所有数据空间的有效地址（Effective Address, EA）都被解析为字节。使用有效地址的最低位（LSb）决定要选择哪个字节，读数据字节的操作将读取包含此字节的整个字。

字节访问会在内部对所有有效地址的计算进行调整。例如，对于字节操作内核认为执行后修改寄存器间接寻址模式[Ws++]的结果是Ws+1，而对于字操作则是Ws+2。

所有字访问必须与一个偶地址对齐。不支持不对齐的字数据取操作。若试图进行这种不对齐的读或写操作，则会产生陷阱，使系统和 / 或用户能在执行错误地址之前检查机器状态。

图 3-3: 数据存储空间映射示例



3.4 DSP 引擎

DSP 引擎由一个高速的单周期 17 位 x17 位乘法器、一个桶形移位寄存器、一个带有两个目标累加器的 40 位加法器 / 减法器以及舍入和饱和逻辑组成。以上这些均提高了 DSP 计算密集的算法的执行效率。17 位 x17 位乘法器也用于基于 MCU 的乘法指令。

DSP 引擎能够执行固有的“累加器—累加器”的操作，而无需额外数据。这些指令是 ADD、SUB 和 NEG。此特性极大地简化了 32 位或 40 位数据的基本算术运算。

图 3-4 所示为 DSP 引擎的框图。

3.4.1 17 x 17 位乘法器

17x17 位乘法器可进行有符号或无符号运算。对输出进行适当调整可以支持 1.31 小数 (Q31) 或 32 位整数结果，因此无需在运算后手工处理小数乘法运算的结果。

3.4.2 40 位累加器

数据累加器具有一个带有自动符号扩展逻辑的 40 位加法器 / 减法器。它可以选择两个累加器 (A 或 B) 之一作为它累加前的源和累加后的目标。对于 ADD 和 LAC 指令，可选择通过桶形移位器在累加之前对将被累加或装入的数据进行调整。

加法器 / 减法器产生溢出状态位 SA/SB 和 OA/OB，这些位在状态寄存器中，它也可以选择性地产生算术错误陷阱：

- 从 bit 39 溢出。这是一种灾难性的溢出，因为它破坏了累加器的符号位。
- 溢出到警戒位 bit 32 至 bit 39。这是一种可恢复的溢出。这些警戒位不完全相同时，该位 (OA/OB) 置 1。

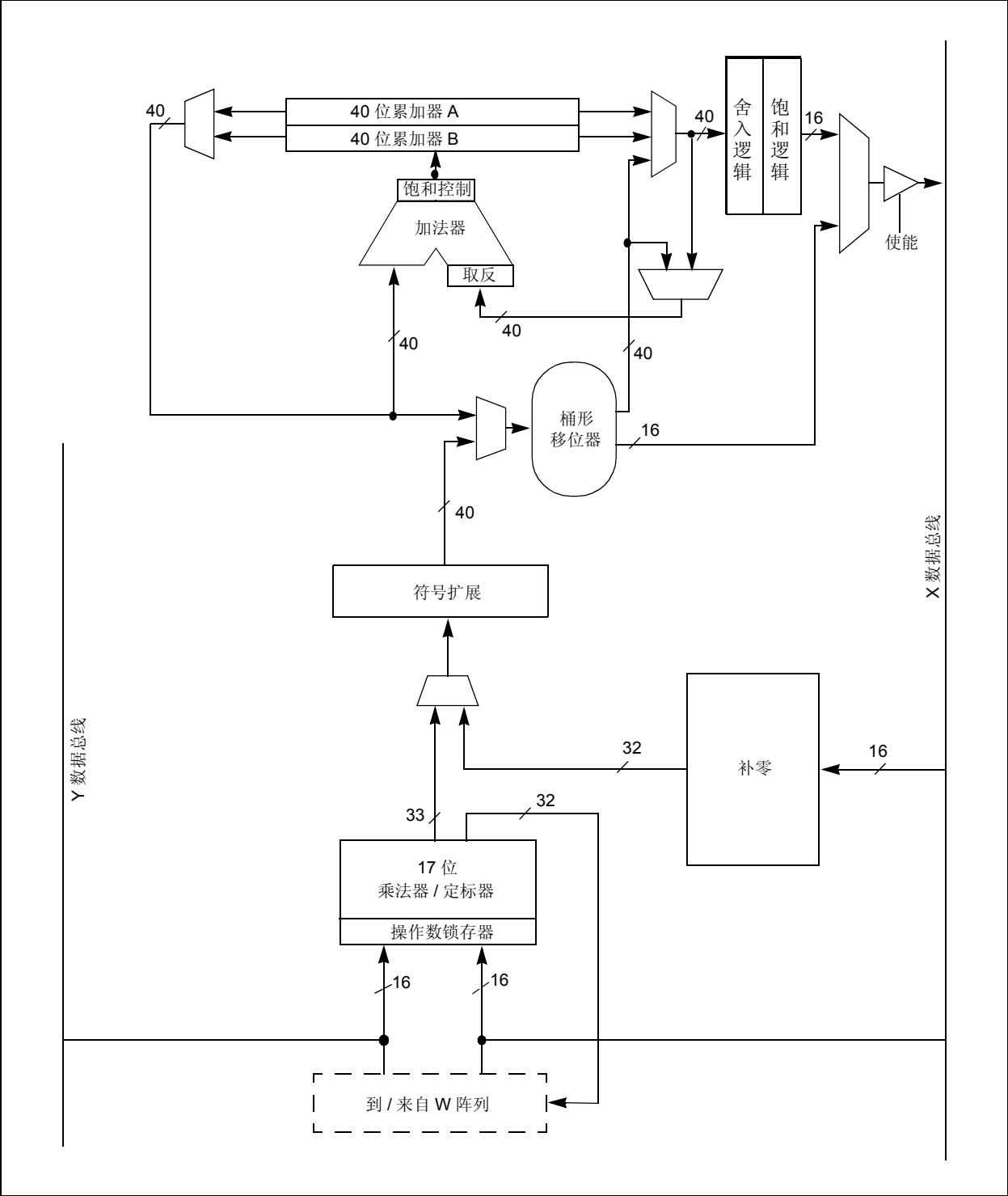
3.4.3 饱和和溢出

加法器有一个额外的饱和模块，如果选用该模块将控制累加器的数据饱和。饱和模块使用加法器的结果、上一节所述的状态位和用户配置的控制位来决定是否饱和以及什么值时饱和 (40 位值或 32 位值)。

除了加法器 / 减法器饱和，对数据空间进行写操作也会饱和，但不会影响源累加器的内容。

舍入逻辑在累加器写 (存储) 过程中可以执行传统的 (有偏) 或收敛的 (无偏) 数据舍入功能。舍入模式可由用户选择。舍入操作会产生一个 16 位的 1.15 数据值，它被送到数据空间写饱和逻辑。数据空间写饱和能够确保即使在执行舍入操作的情况下累加器中的数据仍会被准确地回写。如果指令没有明确指定舍入，那么将会存储一个截取的 1.15 数据值而只舍弃低位字。

图 3-4: DSP 引擎框图



4.0 直接存储器访问

直接存储器访问（DMA）是在外设 SFR（如 UART 接收寄存器和输入捕捉 1 缓冲区）和缓冲区或存储在 RAM 中的变量间复制数据非常高效的机制，它极少需要 CPU 干预。DMA 控制器能自动复制整块数据，无需用户软件在每次外设中断发生时读或写外设特殊功能寄存器（SFR）。要利用 DMA 功能，相应的用户缓冲区或变量必须位于 DMA RAM 空间中。

DMA 控制器具有 8 个相同的数据传输通道，每个都有各自的控制和状态寄存器组。UART、SPI、DCI、输入捕捉、输出比较、ECAN™ 和 A/D 模块可以使用 DMA。每个 DMA 通道可配置为将存储在 DMA RAM 缓冲区中的数据复制到外设 SFR 中，或从外设 SFR 复制到 DMA RAM 缓冲区中。

每个通道支持下列特性：

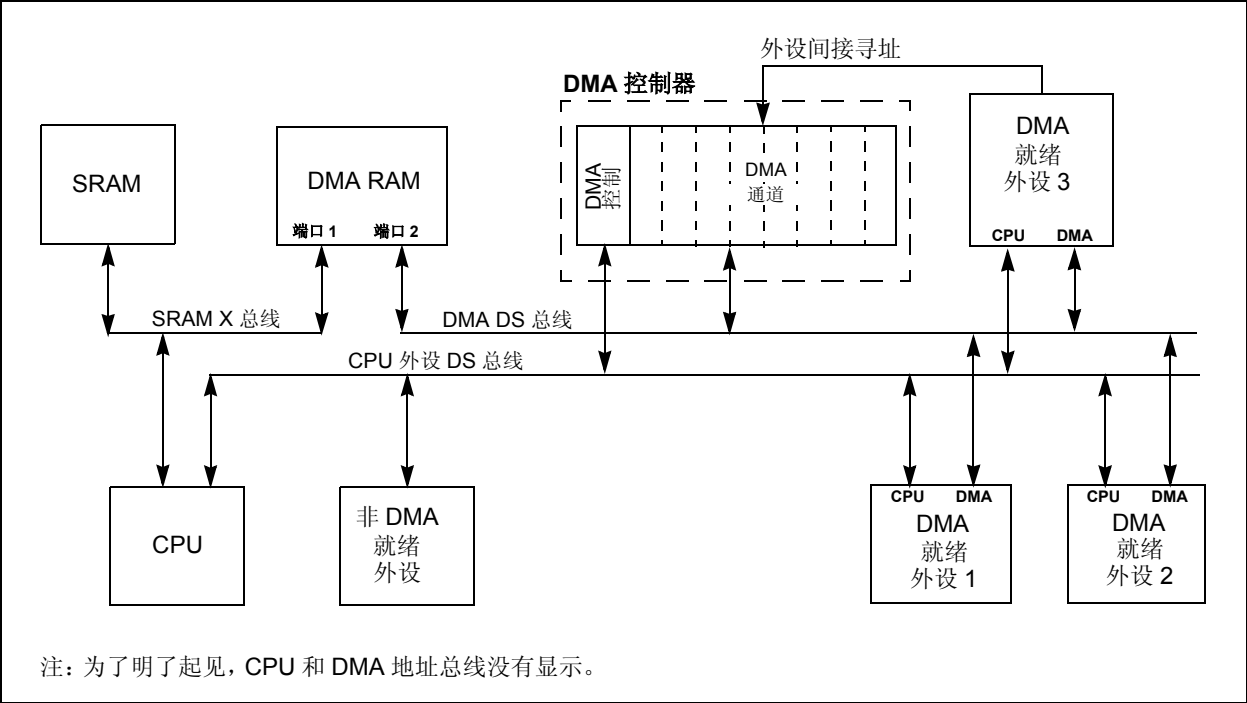
- 按字或字节传输数据
- 将数据从外设传输到 DMA RAM 或从 DMA RAM 传输到外设

- 有或无自动后递增的 DMA RAM 间接寻址
- 外设间接寻址——在某些外设中 DMA RAM 读 / 写地址的一部分可能来自外设
- 单数据块传输——在传输完一个数据块后终止 DMA 传输
- 连续数据块传输——在完成一次数据块传输后重新装载 DMA RAM 缓冲区起始地址
- “乒乓”（Ping-Pong）模式——在连续数据块传输之间切换两个 DMA RAM 的起始地址，然后交替填充两个缓冲区
- 自动或手动启动数据块传输
- 每个通道可以从 32 个可能的数据源或目标源中选择

对于每个 DMA 通道，在传输完每块数据后产生一个 DMA 中断请求。也可在填充完整块数据的一半后产生中断。此外，在发生以下任一故障条件时还将产生 DMA 错误陷阱：

- 在 CPU 和外设间发生 DMA RAM 数据写冲突
- CPU 和 DMA 控制器间发生外设 SFR 数据写冲突

图 4-1：使用专用事务总线的顶层系统架构



5.0 异常处理

dsPIC33F 有四个处理器异常（陷阱）和必须依据优先级机制进行处理的最多 67 个中断源。

外处理器内核负责读取中断向量表（Interrupt Vector Table, IVT）并将中断向量中的地址传递给程序计数器。

中断向量表（IVT）和备用中断向量表（Alternate Interrupt Vector Table, AIVT）放置在靠近程序存储器开头（0x000004）以便于调试。

中断控制器硬件在将中断提交给 CPU 之前预处理中断。使用集成的特殊功能寄存器来允许和控制中断及陷阱并为它们设置优先级。

每个中断源都有自己的向量地址，并且可在用户软件中单独地允许和设置优先级。每个中断源也有自己的状态标志。独立的中断控制和监视功能使得无需查询各个状态标志来决定其中断源。

表 5-1 中包含中断向量的信息。

某些中断具有专用的控制位来控制边沿触发中断、电平触发中断和电平变化中断等特性。在产生中断的外设模块中控制这些特性。

特殊的 DISI 指令可用于在几个周期内禁止对优先级小于等于 6 的中断进行处理，在此期间 DISI 位置 1。

表 5-1: 中断向量

向量编号	IVT 地址	AIVT 地址	中断源
8	0x000014	0x000114	INT0——外部中断 0
9	0x000016	0x000116	IC1——输入捕捉 1
10	0x000018	0x000118	OC1——输出比较 1
11	0x00001A	0x00011A	T1——Timer1
12	0x00001C	0x00011C	DMA0 —— DMA 通道 0
13	0x00001E	0x00011E	IC2 —— 输入捕捉 2
14	0x000020	0x000120	OC2 —— 输出比较 2
15	0x000022	0x000122	T2 —— Timer2
16	0x000024	0x000124	T3 —— Timer3
17	0x000026	0x000126	SPI1E —— SPI1 错误
18	0x000028	0x000128	SPI1D —— SPI1 传输完成
19	0x00002A	0x00012A	U1RX —— UART1 接收器
20	0x00002C	0x00012C	U1TX —— UART1 发送器
21	0x00002E	0x00012E	ADC1 —— A/D 转换器 1
22	0x000030	0x000130	DMA1 —— DMA 通道 1
23	0x000032	0x000132	保留
24	0x000034	0x000134	I2C1D —— I2C1 传输完成
25	0x000036	0x000136	I2C1E —— I2C1 总线冲突错误
26	0x000038	0x000138	保留
27	0x00003A	0x00013A	电平变化通知中断
28	0x00003C	0x00013C	INT1 —— 外部中断 1
29	0x00003E	0x00013E	ADC2 —— A/D 转换器 2
30	0x000040	0x000140	IC7 —— 输入捕捉 7
31	0x000042	0x000142	IC8 —— 输入捕捉 8
32	0x000044	0x000144	DMA2—— DMA 通道 2
33	0x000046	0x000146	OC3 —— 输出比较 3
34	0x000048	0x000148	OC4 —— 输出比较 4
35	0x00004A	0x00014A	T4 —— Timer4
36	0x00004C	0x00014C	T5 —— Timer5
37	0x00004E	0x00014E	INT2 —— 外部中断 2
38	0x000050	0x000150	U2RX —— UART2 接收器
39	0x000052	0x000152	U2TX—— UART2 发送器

表 5-1: 中断向量 (续)

向量编号	IVT 地址	AIVT 地址	中断源
40	0x000054	0x000154	SPI2E —— SPI2 错误
41	0x000056	0x000156	SPI1D —— SPI1 传输完成
42	0x000058	0x000158	C1RX —— ECAN1 接收数据就绪
43	0x00005A	0x00015A	C1 —— CAN1 事件
44	0x00005C	0x00015C	DMA3 —— DMA 通道 3
45	0x00005E	0x00015E	IC3 —— 输入捕捉 3
46	0x000060	0x000160	IC4 —— 输入捕捉 4
47	0x000062	0x000162	IC5 —— 输入捕捉 5
48	0x000064	0x000164	IC6 —— 输入捕捉 6
49	0x000066	0x000166	OC5 —— 输出比较 5
50	0x000068	0x000168	OC6 —— 输出比较 6
51	0x00006A	0x00016A	OC7 —— 输出比较 7
52	0x00006C	0x00016C	OC8 —— 输出比较 8
53	0x00006E	0x00016E	保留
54	0x000070	0x000170	DMA4 —— DMA 通道 4
55	0x000072	0x000172	T6 —— Timer6
56	0x000074	0x000174	T7 —— Timer7
57	0x000076	0x000176	I2C2D —— I2C2 传输完成
58	0x000078	0x000178	I2C2E —— I2C2 总线冲突错误
59	0x00007A	0x00017A	T8 —— Timer8
60	0x00007C	0x00017C	T9 —— Timer9
61	0x00007E	0x00017E	INT3 —— 外部中断 3
62	0x000080	0x000180	INT4 —— 外部中断 4
63	0x000082	0x000182	C2RX —— ECAN2 接收数据就绪
64	0x000084	0x000184	C2 —— CAN2 事件
65	0x000086	0x000186	PWM —— PWM 周期匹配
66	0x000088	0x000188	QE1 —— 位置计数器比较
67	0x00008A	0x00018A	DCIE —— DCI 错误
68	0x00008C	0x00018C	DCID —— DCI 传输完成
69	0x00008E	0x00018E	DMA5 —— DMA 通道 5
70	0x000090	0x000190	RTC —— 实时时钟
71	0x000092	0x000192	FLTA —— MCPWM 故障 A
72	0x000094	0x000194	FLTB —— MCPWM 故障 B
73	0x000096	0x000196	U1E —— UART1 错误
74	0x000098	0x000198	U2E —— UART2 错误
75	0x00009A	0x00019A	保留
76	0x00009C	0x00019C	DMA6 —— DMA 通道 6
77	0x00009E	0x00019E	DMA7 —— DMA 通道 7
78	0x0000A0	0x0001A0	C1TX —— ECAN1 发送数据请求 保留 (对于标有“PS”的器件)
79	0x0000A2	0x0001A2	C2TX —— ECAN2 发送数据请求 保留 (对于标有“PS”的器件)
80-125	0x0000A4- 0x0000FE	0x0001A4- 0x0001FE	保留

5.1 中断优先级

每个中断源都可由用户分配 8 个优先级之 1（从 0 到 7）。第 7 级和第 1 级分别为最高和最低的可屏蔽优先级，而优先级 0 则禁止中断。

由于特定的优先级会被分配给一个以上的中断请求源，所以提供了一种解决给定级别下优先级分配的方法，称为“自然顺序优先级”。

中断的自然顺序优先级在数字上与其向量编号相同。自然顺序优先级机制以 0 作为最高优先级，以 74 作为最低优先级。

用户可以为每个中断源分配 8 个优先级之一表示用户可以给低自然顺序优先级的中断分配非常高的总优先级，因此在设计使用大量外设的应用中提供了非常大的灵活性。

5.2 中断嵌套

在默认情况下中断是可嵌套的。任何正在处理的 ISR 都可以被另一个具有更高用户分配优先级的中断源中断。可以选择通过将 NSTDIS 控制位（INTCON1<15>）置 1 禁止中断嵌套。当 NSTDIS 控制位被置 1 时，所有处理中的中断将通过设置 IPL<2:0> = 111 强制 CPU 的优先级为 7。这将有效屏蔽其他所有中断源，直到执行 RETFIE 指令。当中断嵌套被禁止时，用户分配的中断优先级无效，除非是为了解决同时等待处理的中断之间的冲突。

当禁止中断嵌套时，IPL<2:0> 位变成只读。这将防止用户软件将 IPL<2:0> 设置为一个较低的值，从而防止其有效地重新使能中断嵌套。

表 5-2: 陷阱向量

向量编号	IVT 地址	AIVT 地址	陷阱源
0	0x000004	0x000084	保留
1	0x000006	0x000086	振荡器故障
2	0x000008	0x000088	地址错误
3	0x00000A	0x00008A	堆栈错误
4	0x00000C	0x00008C	算术错误
5	0x00000E	0x00008E	DMA 错误陷阱
6	0x000010	0x000090	保留
7	0x000012	0x000092	保留

5.3 陷阱

可以将陷阱看作不可屏蔽的可嵌套中断，它遵循固定的优先级结构。陷阱旨在为用户提供一种方法改正调试过程中和在应用中工作时的错误操作。如果用户不想对陷阱错误条件事件采取纠正措施，那么必须在陷阱向量中装入将使器件复位的软件程序地址。否则，陷阱向量将装入纠正陷阱条件的服务程序地址。

dsPIC33F 有四个不可屏蔽的陷阱源：

- 振荡器故障陷阱
- 地址错误陷阱
- 堆栈错误陷阱
- 算术错误陷阱
- DMA 陷阱

很多陷阱条件只有在发生的时候才能检测到。因此，允许引起陷阱的指令在异常处理开始之前完成。所以，用户必须改正会引起陷阱的指令的操作。

每个陷阱源均具有固定的优先级，与在 IVT 中定义的位置一致。振荡器故障陷阱具有最高的优先级，而算术错误陷阱具有最低的优先级。

表 5-2 中包含陷阱向量的信息。

5.4 产生一个软件中断

任何中断都可简单地通过在用户软件中允许中断并在需要的时候将中断标志位置 1 手动产生（即使相应的外设为禁止状态）。

6.0 系统集成

dsPIC33F 系列器件提供以下系统管理服务：

- 时钟选择和振荡器控制
- 上电复位
- 振荡器起振定时器 / 稳定器
- 自带 RC 振荡器的看门狗定时器
- 故障保护时钟监视器
- 多个复位源

6.1 时钟选择和振荡器

dsPIC33F 提供 7 种时钟选择：

- FRC 振荡器
- 带 PLL 的 FRC 振荡器
- 主（XT、HS 或 EC）振荡器
- 带 PLL 的主振荡器
- 辅助（LP）振荡器
- LPRC 振荡器

FRC（快速 RC）内部振荡器的工作频率为标称值 7.37 MHz。用户软件可以调节 FRC 频率。用户软件可以指定时钟频率调整的因子。

主振荡器能以下列任一时钟作为其时钟源：

1. XT（晶振）：3 MHz 至 10 MHz 范围内的晶振和陶瓷谐振器。晶振连接在 OSC1 和 OSC2 引脚之间。
2. HS（高速晶振）：10 MHz 至 40 MHz 范围内的晶振。晶振连接在 OSC1 和 OSC2 引脚之间。
3. EC（外部时钟）：0.8 MHz 至 64 MHz 范围内的外部时钟信号。外部时钟信号直接施加到 OSC1 引脚。

辅助振荡器（LP）是为低功耗运行而设计的，它使用 32 kHz 晶振或陶瓷谐振器。LP 振荡器使用 SOSCI 引脚和 SOSCO 引脚。

LPRC（低功耗 RC）内部振荡器工作频率为标称值 32.768 kHz。另一个调整的参考时钟用于看门狗定时器（Watchdog Timer, WDT）和故障保护时钟监视器（FSCM）。

可选择将 FRC 和主振荡器产生的时钟信号施加给片内锁相环（PLL），为器件工作提供宽范围的输出频率。输入给 PLL 的信号频率可以在 1.6 MHz 至 16 MHz 间，PLL 相位检测器输入信号分频比、PLL 倍频比和 PLL 压控振荡器（Voltage Controlled Oscillator, VCO）可由用户软件单独配置，以生成 25 MHz 至 160 MHz 范围内的输出频率。

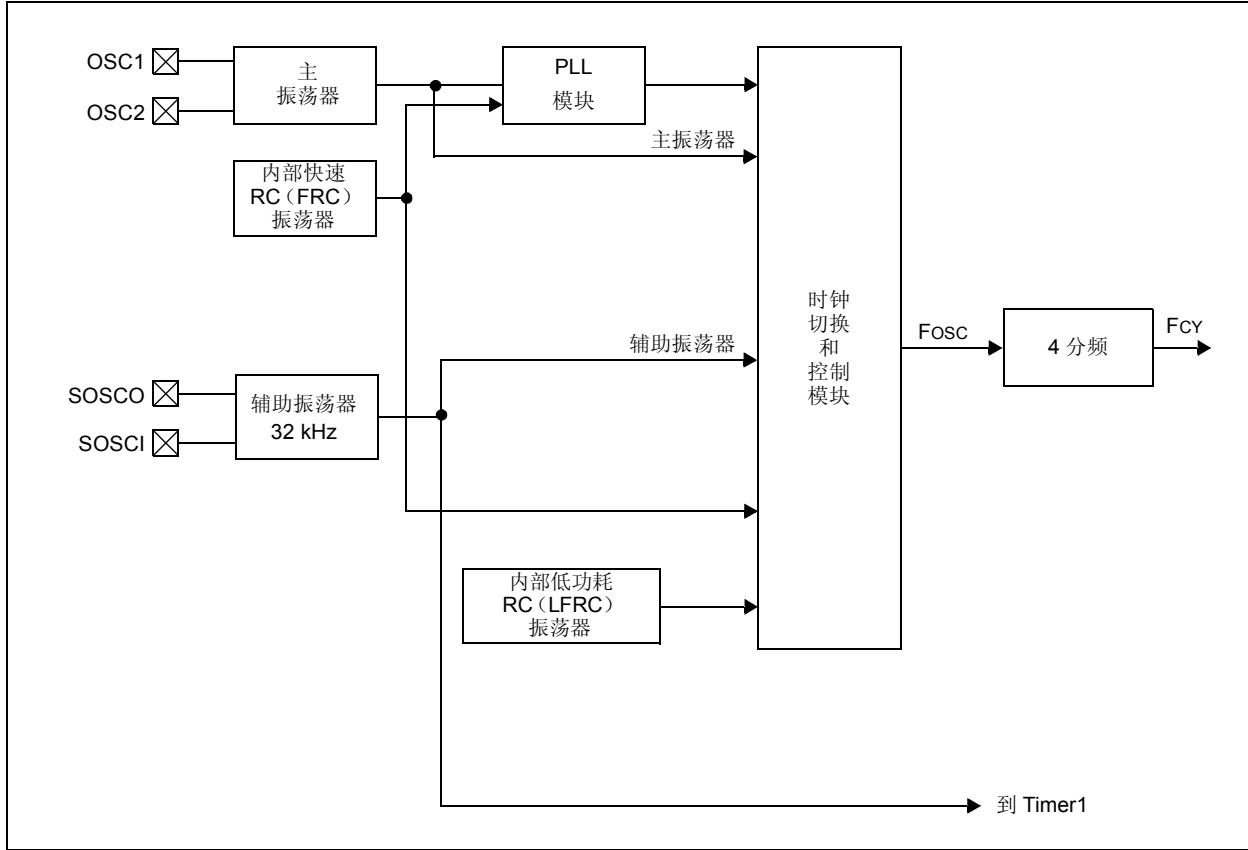
振荡器输出频率（如果选择了 PLL 模式，则为 PLL 输出）被 4 分频，以生成器件指令时钟（Fcy）。Fcy 定义器件的工作速度，dsPIC33F 架构支持最高为 40MHz 的工作速度。

dsPIC33F 振荡器系统提供：

- 可选择多种外部和内部振荡器作为时钟源
- 可将内部工作频率调整为所要求系统时钟频率的片上 PLL
- 内部 FRC 振荡器也可用于 PLL，因此允许在没有任何外部时钟产生硬件的情况下全速工作
- 不同时钟源之间的时钟切换
- 可节省系统功耗的可编程时钟后分频器
- 故障保护时钟监视器（FSCM）可检测时钟故障并采取故障保护措施
- 一个时钟控制寄存器（OSCCON）
- 用于主振荡器选择的非易失性存储器配置位。

图 6-1 给出了振荡器系统的简化框图。

图 6-1: 振荡器系统框图



6.2 上电复位

当给器件施加供电电压时会产生上电复位。如果供电电压降至器件门限电压（VPOR）以下，则将产生一个新的上电复位事件。当供电电压上升超过 POR 电路的门限电压时，将产生一个内部 POR 脉冲。

6.3 振荡器起振定时器 / 稳定器（OST）

振荡器起振定时器（OST）确保晶振（或陶瓷谐振器）已起振并达到稳定。OST 是一个简单的 10 位计数器，在将振荡器时钟释放给系统的其他部分之前计数 1024 个 TOSC 周期。超时周期由 TOST 表示。每次振荡器必须重启时（即上电复位（POR）和从休眠模式唤醒时）都会经过 TOST 时间。振荡器起振定时器适用于 LP 振荡器以及主振荡器的 XT 和 HS 模式（从休眠模式唤醒、POR 和 BOR 时）。

6.4 看门狗定时器（WDT）

看门狗定时器（WDT）的主要功能是在出现软件故障事件时复位处理器。WDT 是一个独立运行的定时器，它无需依赖片内 LPRC 振荡器并且不需要外部元件。即使系统时钟（例如晶振）出现故障，WDT 定时器仍然会继续工作。

看门狗定时器可通过配置寄存器的配置位（FWDTEN）或通过 SFR 位（SWDTEN）来“使能”或“禁止”。

任何能编程 dsPIC® DSC 器件的器件编程器（如 Microchip 的 MPLAB® PM3 编程器）都可将 WDT 配置位和其他配置位编程为所需的状态。如果使能 WDT，它将递增直到溢出或“超时”。WDT 超时会强制器件复位（休眠模式下除外）。

6.5 故障保护时钟监视器（FSCM）

故障保护时钟监视器（FSCM）允许器件在振荡器发生故障时继续运行。通过编程使能 FSCM 功能。如果使能 FSCM 功能，LPRC 内部振荡器将始终处于运行状态（休眠模式下除外）并且不受看门狗定时器控制。

在发生振荡器故障时，FSCM 会产生时钟故障陷阱事件并将系统时钟切换到 FRC 振荡器。应用程序可选择尝试重新启动振荡器或执行受控的关闭。只需将复位地址装入振荡器故障陷阱向量中，就可将陷阱视为热复位。

6.6 复位系统

复位系统结合了所有复位源并控制器件的主复位信号。

器件的复位源包括：

- POR：上电复位
- BOR：欠压复位
- SWR：RESET 指令
- EXTR：MCLR 复位
- WDTR：看门狗定时器超时复位
- TRAPR：陷阱冲突复位
- IOPUWR：试图执行非法操作码或使用未初始化的 W 寄存器进行间接寻址

7.0 器件的功耗管理

dsPIC33F 器件提供以下功耗管理服务：

- 实时时钟源切换
- 低功耗模式

7.1 实时时钟源切换

配置位决定上电复位（POR）和欠压复位（BOR）时的时钟源。其后可在允许的时钟源之间切换。OSCCON 寄存器控制时钟切换并包含与系统时钟相关的状态位。用户可切换到运行速度较慢的时钟源以减少功耗。

7.2 低功耗模式

dsPIC33F 器件有两个可降低功耗的模式，可以通过执行 PWRSAV 指令进入：

- 休眠模式：CPU、系统时钟源和任何依靠系统时钟源工作的外设都被禁止。这是器件功耗最低的模式。
- 空闲模式：CPU 被禁止，但是系统时钟源继续工作。外设继续工作，但可选择将其禁止。
- 打盹（Doze）模式：可由用户软件选择将 CPU 时钟速度暂时减慢到外设时钟速率以下。

当不使用 CPU 期间，这些模式是降低功耗的有效方式。

7.2.1 休眠模式

当器件进入休眠模式时：

- 系统时钟源关闭。如果使用了片上振荡器，就将其关闭。
- 在没有 I/O 引脚消耗电流的前提下，器件电流消耗最小。
- 由于系统时钟源被禁止，所以故障保护时钟监视器（FSCM）在休眠模式下不工作。
- 如果 WDT 被使能，LPRC 时钟将继续在休眠模式下运行。
- BOR 电路如果被使能，则在休眠模式下继续工作。
- WDT 如果被使能，则在进入休眠模式之前自动清零。
- 某些外设可能会继续在休眠模式运行。这些外设包括检测输入信号电平变化的 I/O 引脚，或使用外部时钟输入的外设。任何依靠系统时钟源工作的外设都会在休眠模式禁止。

发生下列事件之一时，处理器将从休眠模式退出或被唤醒：

- 任何单独允许的中断源
- 任何形式的器件复位
- WDT 超时

7.2.2 空闲模式

当器件进入空闲模式时：

- CPU 停止执行指令
- WDT 自动清零
- 系统时钟源保持有效
- 默认情况下，外设模块依靠系统时钟源继续正常工作
- 可以选择在空闲模式下使用“stop-in-idle”（在空闲模式停止）控制位关闭外设。
- 如果 WDT 或 FSCM 被使能，LPRC 也将保持有效。

在发生以下事件时，处理器将从空闲模式唤醒：

- 任何单独允许的中断
- 任何器件复位源
- WDT 超时

在从空闲模式唤醒时，时钟再次供 CPU 使用且指令立即从 PWRSAV 指令之后的指令或中断服务程序（ISR）中的第一条指令开始执行。

7.2.3 打盹（Doze）模式

打盹模式能使用户软件暂时将处理器指令周期频率相对于外设频率有所降低。支持 1:1、1:2、1:4、1:8、1:16、1:32、1:64 和 1:128 时钟频率比。

例如，假设器件工作在 20 MIPS 下，CAN 模块根据器件工作速度配置为 500 kbps 比特率。如果器件现在配置为 1:4 时钟频率比的打盹模式，那么 CAN 模块将继续按要求的 500 kbps 比特率通信，但 CPU 现在开始以 5 MIPS 执行指令。

该功能进一步降低了不太需要 CPU 活动期间的功耗。

当器件工作在打盹模式下时，硬件确保在外设事件和 CPU 访问 SFR 间仍保持同步。

8.0 dsPIC33F 外设

16 位 MCU 器件中的数字信号控制器 (Digital Signal Controller, DSC) 系列集成了很多外设功能。具体外设功能包括:

- 模数转换器
 - 10 位高速 A/D 转换器
 - 12 位高分辨率 A/D 转换器
- 通用 16 位定时器
- 电机控制 PWM 模块
- 正交编码器接口模块
- 输入捕捉模块
- 输出比较 /PWM 模块
- 数据转换器接口
- 串行外设接口 (Serial Peripheral Interface, SPI) 模块
- UART 模块
- I²C™ 模块
- 控制器局域网 (Controller Area Network, CAN) 模块
- I/O 引脚

8.1 模数转换器

模数 (Analog-to-Digital, A/D) 转换器提供带有单端和差分输入的最多 32 路模拟输入通道。这些模块提供片内采样保持电路。

为尽可能减少由更新时间 (转换与计算) 引起的控制环误差, 需要一个高速短延时的 ADC。

另外, 外设接口中包含的几个硬件特性可提高典型 DSP 应用的实时性能。

- 结果对齐方式选择
- 自动采样
- 自动通道扫描
- 双端口数据缓冲器
- 外部转换启动控制

dsPIC33F 系列器件有两个 A/D 转换器可供使用:

- 10 位 1.1 Msps A/D 模块:
 - 使用 2 路通道可实现 2.2 Msps A/D 转换
- 12 位 500 ksps A/D 模块:
 - 使用 2 路通道可实现 1 Msps A/D 转换

A/D 模块的主要特性包括:

- 10 位或 12 位分辨率
- 单极性差分采样 / 保持放大器
- 最多 32 路输入通道
- 可选择参考电压源
 - 可使用外部 VREF+ 和 VREF- 引脚
- 微分非线性误差最大为 ± 1 LSB ($3.3V \pm 10\%$)

- 积分非线性误差最大为 ± 1 LSB ($3.3V \pm 10\%$)
- 每个 A/D 转换器中最多有 4 个片内采样保持放大器
 - 允许同时对 2 路、4 路或 8 路模拟输入通道进行采样
- 自动通道扫描
- 单电源供电: 3.0-3.6V
- 3.0V 时采样速率为 2.2 Msps 或 1 Msps
- CPU 在休眠和空闲模式下时可以转换
- 可手动启动转换或由 4 个触发源 (自动、Timer3、外部中断和 PWM 周期匹配) 中的一个触发转换
- A/D 能使用 DMA 缓冲存储
- 在交替转换时会分别填充缓冲器的上半部分和下半部分。

8.2 通用定时器模块

通用 (General Purpose, GP) 定时器模块为输入捕捉和输出比较 /PWM 提供时基。它们可以被配置为实时时钟操作也可以被配置为各种定时器 / 计数器模式。定时器模式计数内部时基脉冲, 而计数器模式计数出现在定时器时钟引脚上的外部脉冲。

dsPIC33F 器件支持最多 9 个 16 位定时器 (Timer1 至 Timer9)。其中 8 个 16 位定时器可配置为 4 个 32 位定时器 (Timer2/3、Timer4/5、Timer6/7 和 Timer8/9)。每个定时器都有几种工作模式可供选择。

8.2.1 TIMER1

Timer1 模块 (图 8-1) 是一个可作为异步实时时钟的计时器或自由运行的内部定时器 / 计数器的 16 位定时器。该 16 位定时器具有如下模式:

- 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

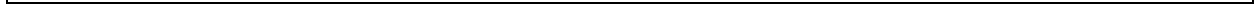
此外, 还支持以下工作特性:

- 受外部脉冲门控的定时器
- 可选择的预分频比设置
- 当 CPU 处于空闲和休眠模式时定时器的操作
- 在 16 位周期匹配或外部门控信号的下降沿产生中断

Timer1 运行在实时时钟 (Real-Time Clock, RTC) 模式时提供日期和事件时间标记功能。RTC 的主要工作特性为:

- 依靠 32 kHz LP 振荡器运行
- 8 位预分频器
- 低功耗
- 实时时钟中断

--



这三快坎不能触及 ADO 事件

8.3 电机控制 PWM 模块

- 三相交流感应电动机

- 开关磁阻 (Switched Reluctance, SR) 电机

PWM 模块具有如下特性：

- 专用的时基支持 $T_{cy}/2$ PWM 边沿分辨率
- 每个 PWM 发生器都有两个输出引脚（对）
- 每对输出引脚均可输出互补或独立的 PWM 信号
- 用于互补模式的硬件死区时间发生器
- 由非易失性器件配置位定义的输出引脚极性
- 多种输出模式：
 - 边沿对齐模式
 - 中心对齐模式
 - 带双重更新的中心对齐模式
 - 单事件模式
- PWM 输出引脚手动改写寄存器
- 有可编程功能的硬件故障输入引脚
- 用于使 A/D 采样和转换与 PWM 时序同步的触发器
- 每个与 PWM 相关的输出引脚都可以被单独使能

8.3.1 PWM 时基

PWM 时基由一个带有预分频器和后分频器的 15 位定时器提供。可以将 PWM 时基配置为以下四种不同的工作模式：

- 自由运行模式
- 单事件模式
- 连续向上 / 向下计数模式
- 带双重更新中断的连续向上 / 向下计数模式

向上 / 向下计数模式支持产生中心对齐的 PWM。单事件模式允许 PWM 模块支持对某些电子换相电机（Electronically Commutated Motor, ECM）进行脉冲控制。

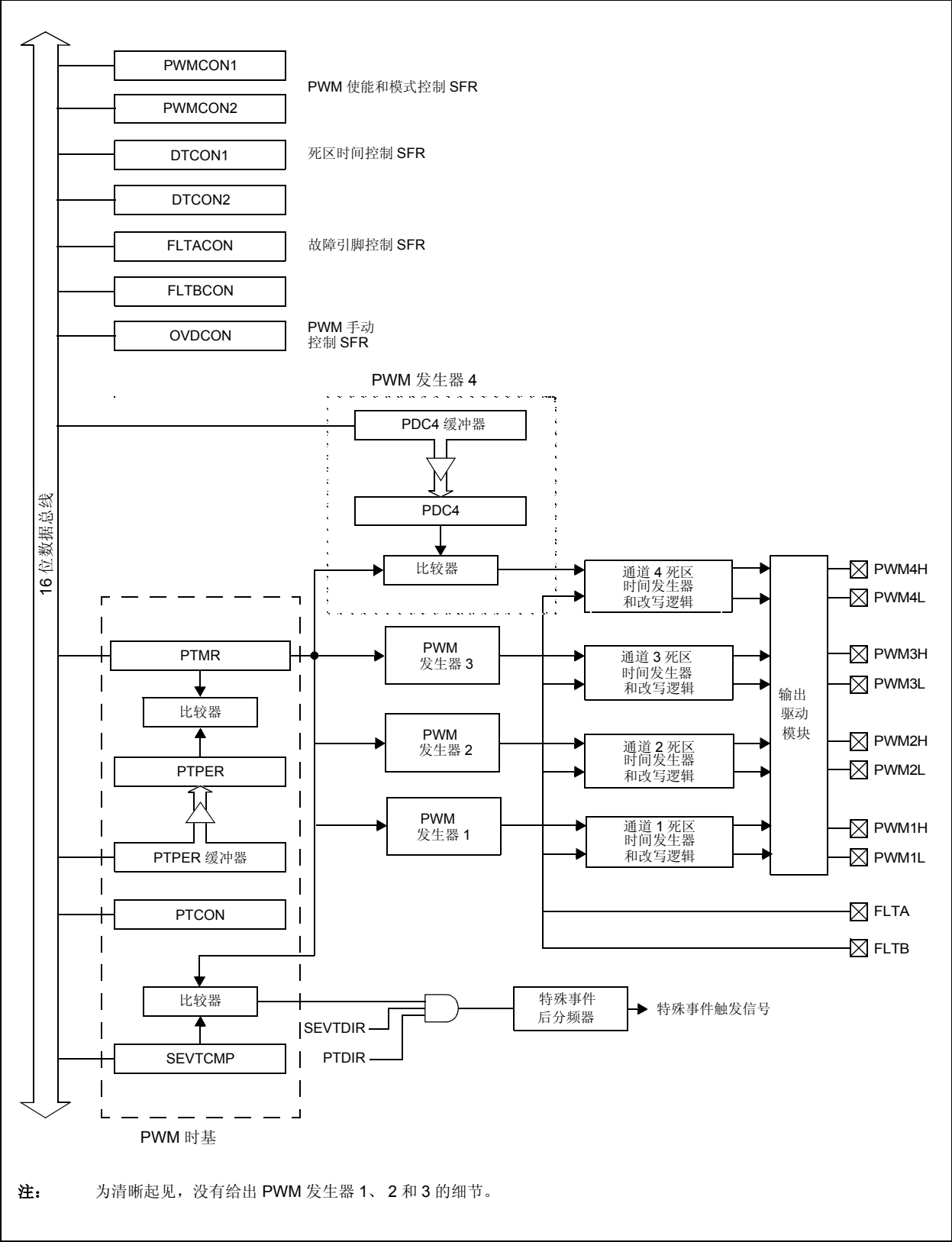
表 8-1 列出了 PWM 信号的频率和分辨率随 dsPIC33F 器件指令周期频率变化的情况。

表 8-1: PWM 频率和分辨率（预分频比为 1:1）示例

Tcy (Fcy)	PTPER 值	PWM 分辨率	PWM 频率 *
25 ns (40 MHz)	0x7FFF	16 位	1220 Hz
25 ns (40 MHz)	0x03FF	11 位	39.1 kHz
50 ns (20 MHz)	0x7FFF	16 位	610 Hz
50 ns (20 MHz)	0x01FF	10 位	39.1 kHz
100 ns (10 MHz)	0x7FFF	16 位	305 Hz
100 ns (10 MHz)	0x00FF	9 位	39.1 kHz
200 ns (5 MHz)	0x7FFF	16 位	153 Hz
200 ns (5 MHz)	0x007F	8 位	39.1 kHz

* 对于中心对齐的工作模式，PWM 频率将为表中显示的值的 1/2。

图 8-2: 8 输出 PWM 模块框图



8.4 正交编码器接口 (QEI) 模块

正交编码器 (又名增量式编码器或光电式编码器) 用于检测旋转运动系统的位置和速度。正交编码器可以对多种电机控制应用实现闭环控制, 诸如开关磁阻 (SR) 电机和交流感应电机 (AC Induction Motor, ACIM)。

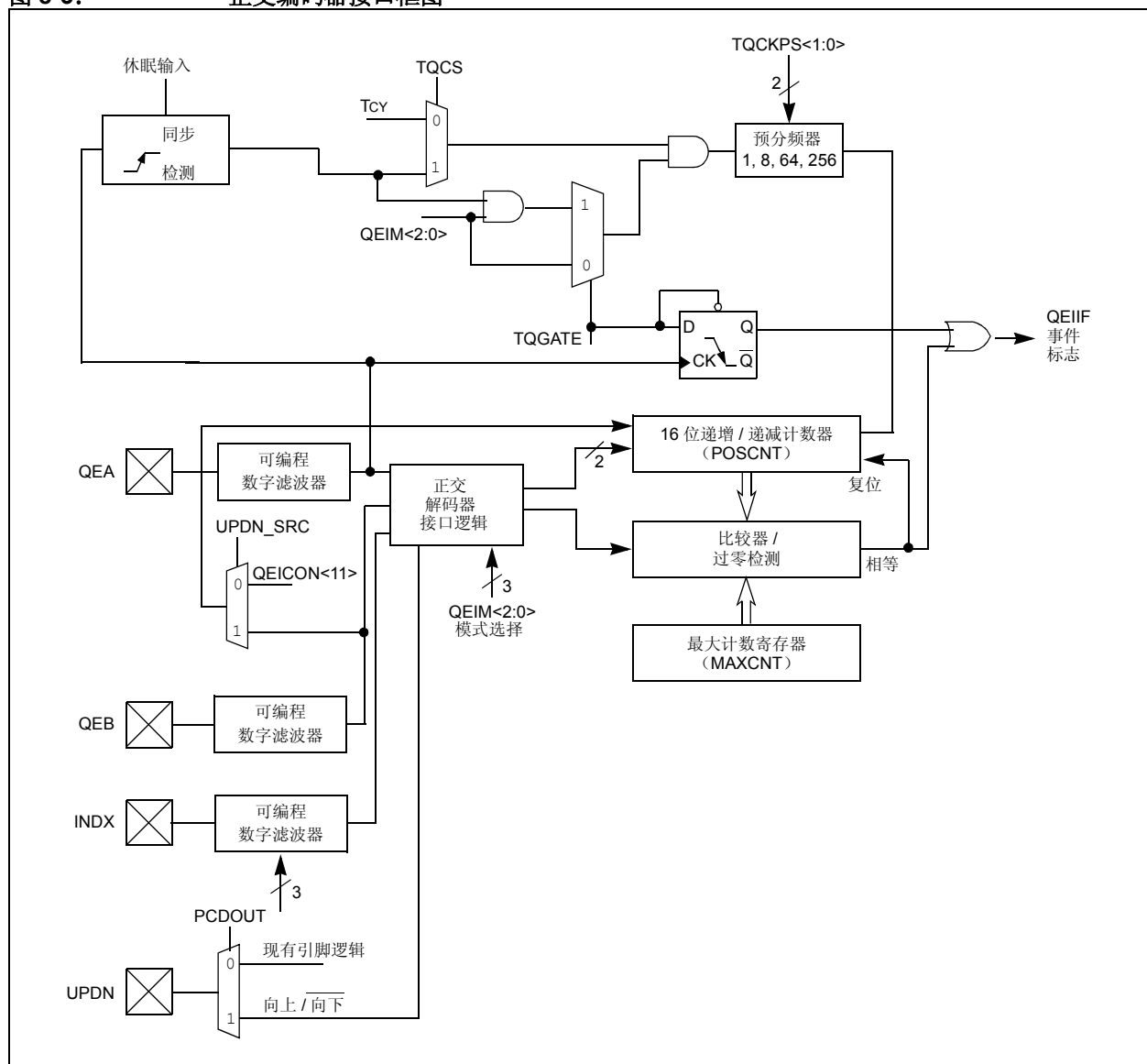
典型的正交编码器有三个输出: A 相、B 相和索引 (INDEX), 它们提供的信息可被解码用以提供有关电机轴的运动信息, 包括距离和方向。

正交解码器捕捉相位信号和索引脉冲, 并将该信息转换为位置脉冲的数字计数值。通常, 当传动轴向某一个方向旋转时, 该计数值将递增计数; 而当传动轴向另一个方向旋转时, 则递减计数。

QEI 模块 (图 8-3) 包括:

- 三个输入引脚, 即两个相位信号和一个索引脉冲
- 输入端上的可编程数字噪声滤波器
- 提供计数器脉冲和计数方向的正交解码器
- 16 位递增 / 递减位置计数器
- 计数方向状态
- x2 和 x4 计数分辨率
- 两种位置计数器复位模式
- 通用 16 位定时器 / 计数器模式
- 由 QEI 或计数器事件产生的中断

图 8-3: 正交编码器接口框图



8.5 输入捕捉模块

输入捕捉模块在需要频率（周期）和脉冲测量的应用中很有用。dsPIC33F 器件支持最多 8 路输入捕捉通道。

当 ICx 引脚上有事件发生时，输入捕捉模块捕捉选定定时寄存器的 16 位值。导致发生捕捉的事件分为以下三类：

1. 简单捕捉事件模式
 - 每当 ICx 引脚上的输入电平出现下降沿时捕捉定时器值
 - 每当 ICx 引脚上的输入电平出现上升沿时捕捉定时器值
2. 每个边沿（上升沿和下降沿）都捕捉定时器值
3. 预分频捕捉事件模式
 - ICx 引脚上的输入电平每出现 4 个上升沿捕捉一次定时器值
 - ICx 引脚上的输入电平每出现 16 个上升沿捕捉一次定时器值

每个输入捕捉通道都可以选择两个 16 位定时器（Timer2 或 Timer3）之一作为时基。选定定时器可以使用内部或外部时钟。

其他工作特性包括：

- 当 CPU 在休眠和空闲模式时通过捕捉引脚上的信号将器件唤醒
- 输入捕捉事件中断
- 用于存储捕捉值的 4 字 FIFO 缓冲器
 - 在填充完 1、2、3 或 4 个缓冲单元后可选择产生中断
- 输入捕捉也可用来提供其他外部中断源。

输入捕捉通道 IC1 和 IC2 支持 DMA 数据传输。

8.6 输出比较 /PWM 模块

输出比较模块在需要控制时序脉冲或 PWM 调制脉冲流的应用中十分有用。

输出比较模块具有把选定定时基的值与一个或两个比较寄存器的值（取决于选定的工作模式）作比较的功能。此外，它在比较匹配事件发生时能产生单个输出脉冲或一连串输出脉冲。如同大多数 dsPIC33F 外设一样，它在比较匹配事件发生时也能产生中断。

dsPIC33F 器件有最多 8 路输出比较通道，以符号 OC1 至 OC8 表示。欲知某个具体器件的可用通道数，请参见特定器件的数据手册。所有输出比较通道在功能上都是相同的。

每个输出比较通道均可使用两个可选时基中的一个。使用 OCTSEL 位（OCxCON<3>）选择时基。本文中引脚、寄存器或位名称中的“x”指代特定的输出比较通道。欲了解可以供各个编号的输出比较通道使用的特定定时器，请参见器件数据手册。

每个输出比较模块均有以下工作模式：

- 单比较匹配模式
- 双比较匹配模式产生
 - 单个输出脉冲
 - 连续输出脉冲
- 简单脉宽调制模式
 - 带有故障保护输入
 - 不带故障保护输入

输出比较通道 OC1 和 OC2 支持 DMA 数据传输。

8.7 数据转换器接口模块

dsPIC33F 数据转换器接口（DCI）模块允许与一些器件（例如，音频编码器 / 解码器（编解码器）、A/D 转换器和 D/A 转换器）进行简单接口。

支持以下接口：

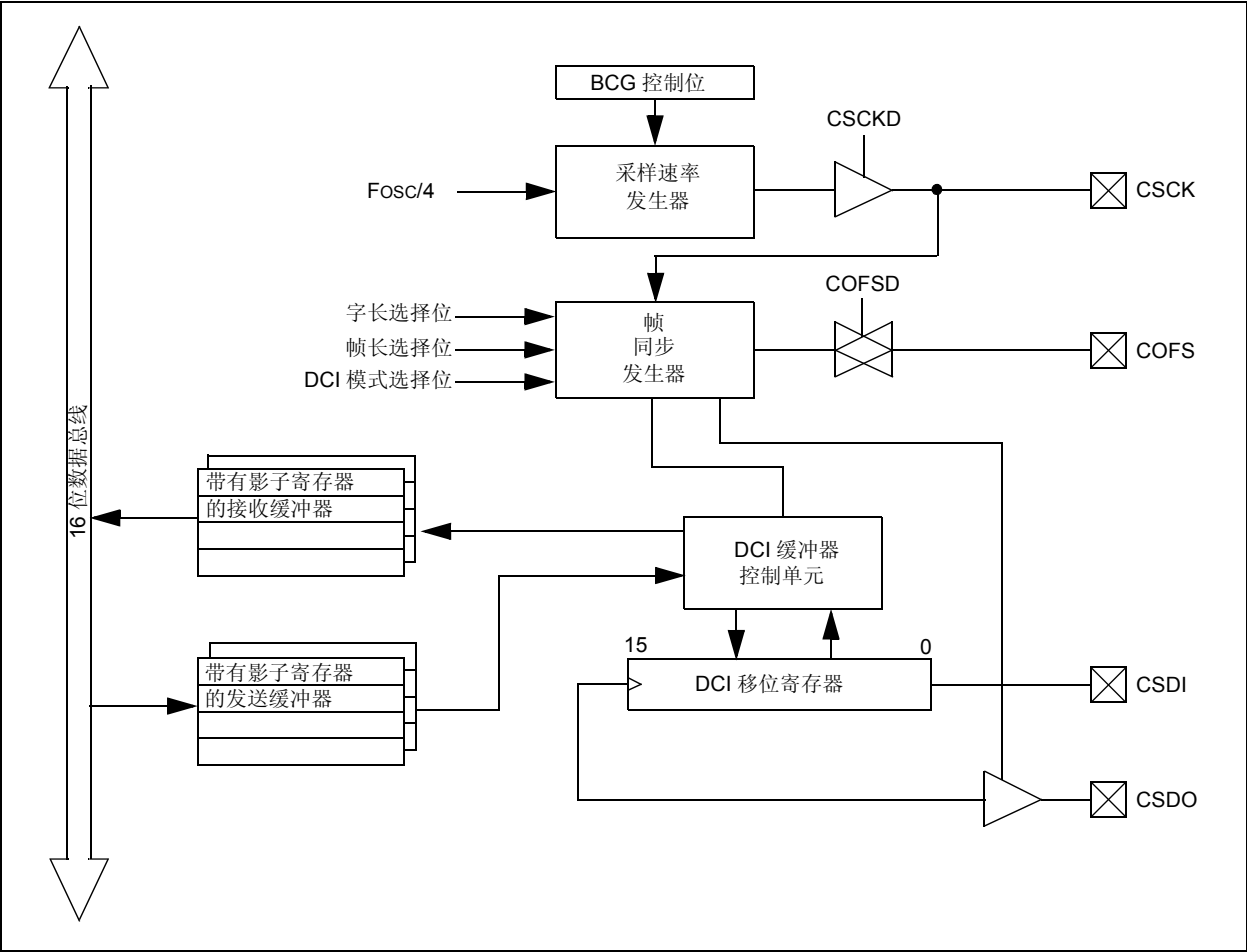
- 帧同步串行传输（单通道或多通道）
- Inter-IC Sound（I²S）接口
- AC-Link（AC'97）兼容模式

很多用于音频应用的编解码器支持 8 kHz 到 48 kHz 的采样速率并使用上述接口协议之一。DCI 会自动处理与这些编解码器相关的接口时序。在 DCI 发送和 / 或接收请求的数据量前，无需 CPU 开销。在 CPU 中断之间最多可以传输 4 个数据字。

要符合 dsPIC33F CPU 的数据长度要求，DCI 数据字的长度最大只能编程至 16 位。然而，很多编解码器都有大于 16 位的数据字。DCI 能够支持长数据字。DCI 可配置为在多个 16 位时隙中发送 / 接收长字。这种操作对用户而言是透明的，并且长字储存在连续的寄存器单元中。

图 8-4 是 DCI 模块的框图。DCI 能在一个数据帧内最多支持 16 个时隙，即帧长度最大为 256 位。数据帧中的每个时隙均有控制位决定 DCI 在该时隙内是进行发送还是进行接收。DCI 模块支持 DMA 数据传输。

图 8-4: DCI 模块框图



8.8 SPI 模块

串行外设接口（Serial Peripheral Interface，SPI）模块是一个同步串行接口，可用于与其他外设或者单片机进行通信。这些外设可以是串行 EEPROM、移位寄存器、显示驱动器和 A/D 转换器等。SPI 模块与 Motorola® 的 SPI 和 SIOP 接口兼容。

该 SPI 模块包含所有 SPI 模式。也包括帧同步模式以支持音频编解码。

该串行接口由以下 4 个引脚组成：串行数据输入 SDI、串行数据输出 SDO、移位时钟输入或输出 SCK 和低电平有效从动选择 SS，其中 SS 引脚也可用作帧同步脉冲输入引脚FSYNC。被设置为 SPI 主器件的器件通过 SCK 引脚提供串行通信时钟信号。

8 或 16 个串行时钟脉冲（取决于具体模式）移出 8 或 16 位数据（取决于正在传输的是字节还是字），同时从 SDI 引脚移入 8 或 16 位数据。当传输完成后产生一个中断。

从动选择同步允许有选择性地使能 SPI 从器件，这在一个主器件连接多个从器件的情况下特别有用。

SPI1 和 SPI2 模块支持 DMA 数据传输。

8.9 UART 模块

UART 是可以和外设（如个人电脑、RS-232 和 RS-485 接口）通信的全双工异步系统。

dsPIC33F 器件具有一个或多个 UART 模块。

UART 模块的主要特性有：

- 8 位或 9 位全双工数据传输
- 偶校验、奇校验或无奇偶校验选择（对于 8 位数据）
- 一个或两个停止位
- 完全集成的带 16 位预分频器的波特率发生器（Baud Rate Generator, BRG）
- 当工作在 40 MIPS 下时波特率范围为 38 Hz 至 10 Mbps
- 4 字符深度发送数据缓冲器
- 4 字符深度接收数据缓冲器
- 奇偶校验、帧和缓冲溢出错误检测
- 完全支持 IrDA[®]，包括硬件编码和解码 IrDA[®] 报文
- LIN 总线支持
 - 在检测到启动位后自动从休眠模式或空闲模式唤醒
 - 自动波特率检测
 - 支持间隔字符
- 支持地址检测中断（第 9 位 = 1）
- 相互独立的发送和接收中断
 - 发送 1 或 4 字符产生中断
 - 接收 1、3 和 4 字符产生中断
- 用于诊断的环回模式

UART1 和 UART2 模块支持 DMA 数据传输。

8.10 I²C™ 模块

I²C 模块是一个用来与其他外设或单片机通信的同步串行接口。这些外设可以是串行 EEPROM、移位寄存器、显示驱动器和 A/D 转换器等。

I²C 模块的硬件完全支持从动和多主机工作模式。

I²C 的主要特性包括：

- I²C 从动工作支持 7 位和 10 位寻址模式。
- I²C 主控工作支持 7 位和 10 位寻址模式。
- I²C 端口允许主器件和从器件间的双向传输。
- I²C 端口的串行时钟同步能用作握手机制，暂停和恢复串行传输（串行时钟延长）。
- I²C 支持多主机工作模式。能检测到总线冲突并进行相应的仲裁。
- 信号变化率控制以符合 100 kHz 到 400 kHz 的总线速率规范。

在 I²C 模式中，SCL 是时钟引脚而 SDA 是数据引脚。模块可以改写这些引脚的数据方向位。

8.11 控制器局域网（CAN）模块

控制器局域网（CAN）模块是一个串行接口，可用于与其他 CAN 模块或者单片机进行通信。此接口 / 协议是针对噪声环境下的通信而设计的。

CAN 模块是实现 BOSCH 规范中定义的 CAN 2.0 A/B 协议的通信控制器。该模块支持协议的 CAN1.2、CAN2.0A、CAN2.0B Passive 和 CAN 2.0B Active 版本。这些协议的详细信息请参见 BOSCH CAN 规范。

CAN 模块特性包括：

- 实现 CAN 协议：CAN 1.2、CAN 2.0A 和 CAN 2.0B
- 标准和扩展的数据帧
- 数据长度可为 0 到 8 字节
- 可编程比特率最高可达 1 Mb/s
- 自动响应远程帧
- DMA RAM 中最多有 16 个缓冲区
- FIFO 缓冲器模式（最多可存储 64 条报文）
- 16 个完全（标准 / 扩展标识符）接收过滤器
- 3 个完全接收过滤屏蔽寄存器
- DMA RAM 中最多 8 个发送缓冲区
- DMA 可用于发送和接收
- 集成低通滤波器的可编程唤醒功能
- 支持自检操作的可编程环回模式
- 通过中断功能通知用户所有 CAN 接收器和发送器的错误状态
- 可编程时钟源
- 可编程的定时器模块链接，以设置时间标记并同步网络
- 低功耗休眠和空闲模式

CAN 总线模块由一个协议引擎与报文缓冲 / 控制组成。CAN 协议引擎处理 CAN 总线上接收和发送报文的所有功能。首先通过装载相应数据寄存器来发送报文。可以通过读取相应的寄存器来检查状态和错误。检查在 CAN 总线上检测到的任何报文中的错误，然后与过滤器进行匹配，以确定该报文是否应被接收并存储到两个接收寄存器之一。

8.12 I/O 引脚

一些作为 I/O 功能的引脚与器件外设功能复用。一般来说，当相应的外设使能时，其对应的引脚将不再作为普通 I/O 引脚使用。

所有 I/O 端口引脚都有三个与其工作直接相关的寄存器。数据方向寄存器决定引脚是作为输入引脚还是作为输出引脚。端口数据锁存寄存器提供相应 I/O 引脚的锁存输出数据。端口寄存器提供 I/O 引脚的逻辑电平状态。读端口寄存器获取 I/O 引脚的逻辑电平状态，而写端口寄存器则是将数据值写入端口数据锁存器。

I/O 端口引脚具有锁存位（端口锁存寄存器）。当读该寄存器时获取锁存的 I/O 内容而写该寄存器则修改锁存的 I/O 内容，因此如果相应的数据方向寄存器位被配置为输出则会修改将在引脚上输出的值。这可用于读—修改—写指令中，该指令允许用户修改锁存寄存器的内容，而不受相应引脚状态的影响。

I/O 引脚的特性包括：

- 施密特触发器输入
- CMOS 输出驱动器
- 内部弱上拉功能

所有配置为数字输入的 I/O 引脚能承受 5V 的信号。这样能兼容不同电压的外部信号。但所有的数字输出和模拟引脚只能产生最高为 3.6V 的电平。

输入电平变化通知模块使 dsPIC33F 器件能够向处理器发出中断请求，以响应选定输入引脚上的电平状态变化。该模块能检测输入电平状态的变化，即使在时钟被禁止的休眠模式下也是如此。共有 24 个外部信号（CN0 到 CN23）可产生电平状态变化中断请求。每个 CN 引脚还具有可选的弱上拉功能。

9.0 dsPIC33F 指令集

9.1 简介

dsPIC33F 指令集提供了一整套支持传统单片机应用的指令，以及一类支持数学密集型应用的指令。由于保留了几乎所有 PICmicro[®] MCU 指令集的功能，因此该混合指令集使得已熟悉 PICmicro 单片机的用户可以很容易地将指令移植到 DSP 器件。

9.2 指令集综述

dsPIC33F 指令集包含 84 条指令，如表 9-1 所示可分为十个不同的功能组。表 9-2 对表 9-3 至表 9-12 指令汇总表中使用的符号进行了定义。指令汇总表定义了每一条指令的语法、说明、存储要求以及执行要求。存储要求以 24 位指令字数表示，而执行要求以指令周期数表示。大多数指令具有多种不同的寻址模式和执行流程，从而需要不同的指令形式。例如，共有 6 种不同的 ADD 指令，而每一种指令形式都具有其自身的指令编码。

表 9-1: dsPIC33F 指令集

功能组	汇总表
传送指令	表 9-3
数学指令	表 9-4
逻辑指令	表 9-5
循环 / 移位指令	表 9-6
位指令	表 9-7
比较 / 跳过指令	表 9-8
程序流指令	表 9-9
影子寄存器 / 堆栈指令	表 9-10
控制指令	表 9-11
DSP 指令	表 9-12

9.2.1 多周期指令

如指令汇总表所示，大多数指令的执行时间为一个指令周期，但存在以下例外情况：

- 指令 DO、MOV.D、POP.D、PUSH.D、TBLRDH、TBLRDL、TBLWTH 和 TBLWTL 的执行时间为 2 个指令周期。
- 指令 DIVF、DIV.S 和 DIV.U 是单周期指令，它们应该作为 REPEAT 指令的目标被连续执行 18 次。
- 改变程序计数器的指令执行时间需要 2 个指令周期，其中一个指令周期执行一条 NOP 指令。跳过双字指令的跳转指令需要执行 3 个指令周期，其中 2 个周期执行 NOP 指令。
- RETFIE、RETLW 和 RETURN 是改变程序计数器的特殊指令。这些指令的执行时间为 3 个指令周期。如果有异常等待处理时，将执行 2 个周期。

注： 当指令使用程序空间可视性以访问数据空间的方式访问程序存储空间时将额外花费一定的指令周期。

9.2.2 多字指令

如指令集汇总表所示，几乎所有的指令都占用一个指令字（24 位），但表 9-9 中所列的程序流指令 CALL、DO 和 GOTO 例外。因为这些指令的操作码中包含较大的立即数操作数，因此这些指令需要两个字的存储空间。

表 9-2: 汇总表中使用的符号

符号	说明
#	立即数操作数指示符
Acc	累加器 A 或累加器 B
AWB	累加器回写
bit4	4 位宽的位位置 (bit position) (0:15)
Expr	绝对地址、标号或表达式 (由链接器解析)
f	文件寄存器地址
lit1	1 位立即数 (0:1)
lit4	4 位立即数 (0:15)
lit5	5 位立即数 (0:31)
lit8	8 位立即数 (0:255)
lit10	10 位立即数 (字节模式 0:255, 字模式 0:1023)
lit14	14 位立即数 (0:16383)
lit16	16 位立即数 (0:65535)
lit23	23 位立即数 (0:8388607)
Slit4	有符号 4 位立即数 (-8:7)
Slit6	有符号 6 位立即数 (-16:16)
Slit10	有符号 10 位立即数 (-512:511)
Slit16	有符号 16 位立即数 (-32768:32767)
TOS	栈顶
Wb	基准工作寄存器
Wd	目标工作寄存器 (直接或间接寻址)
Wm, Wn	除法工作寄存器对 (被除数, 除数)
Wm*Wm	乘法工作寄存器对 (相同源寄存器)
Wm*Wn	乘法工作寄存器对 (不同源寄存器)
Wn	既是源工作寄存器又是目标工作寄存器 (直接寻址)
Wnd	目标工作寄存器 (直接寻址)
Wns	源工作寄存器 (直接寻址)
WREG	默认工作寄存器
Ws	源工作寄存器 (直接和间接寻址)
Wx	源寻址模式和用于 X 数据总线预取操作的工作寄存器
Wxd	用于 X 数据总线预取操作的目标工作寄存器
Wy	源寻址模式和用于 Y 数据总线预取操作的工作寄存器
Wyd	用于 Y 数据总线预取操作的目标工作寄存器

表 9-3: 传送指令

汇编	语法	说明	字数	周期数
EXCH	Wns, Wnd	将 Wns 和 Wnd 中的内容交换	1	1
MOV	f {, WREG}	将 f 中的内容传送到目标寄存器	1	1
MOV	WREG, f	将 WREG 中的内容传送到 f	1	1
MOV	f, Wnd	将 f 中的内容传送到 Wnd	1	1
MOV	Wns, f	将 Wns 中的内容传送到 f	1	1
MOV.b	#lit8, Wnd	将 8 位立即数传送到 Wnd	1	1
MOV	#lit16, Wnd	将 16 位立即数传送到 Wnd	1	1
MOV	[Ws+Slit10], Wnd	将 [Ws + 有符号 10 位偏移量] 中的内容传送到 Wnd	1	1
MOV	Wns, [Wd+Slit10]	将 Wns 中的内容传送到 [Wd + 有符号 10 位偏移量]	1	1
MOV	Ws, Wd	将 Ws 中的内容传送到 Wd	1	1
MOV.D	Ws, Wnd	将 Ws 中的双字内容传送到 Wnd:Wnd+1	1	2
MOV.D	Wns, Wd	将 Wns:Wns+1 中的双字内容传送到 Wd	1	2
SWAP	Wn	对 Wn 进行字节或半字节交换	1	1
TBLRDH	Ws, Wd	将高程序字读入 Wd	1	2
TBLRDL	Ws, Wd	将低程序字读入 Wd	1	2
TBLWTH	Ws, Wd	将 Ws 中的内容写入高程序字	1	2
TBLWTL	Ws, Wd	将 Ws 中的内容写入低程序字	1	2

注： 当指定了可选的操作数 {,WREG} 时，指令的目标寄存器为 WREG。当未指定 {,WREG} 时，指令的目标寄存器为文件寄存器 f。

注： 表 9-3 到表 9-12 代表 dsPIC33 的基本指令语法。这些指令不包括所有可用的寻址模式。例如，有些指令具有字节寻址模式而有些没有。

表 9-4: 数学指令

汇编	语法	说明	字数	周期数
ADD	f {,WREG}	目标寄存器 = f + WREG	1	1
ADD	#lit10, Wn	$Wn = \text{lit10} + Wn$	1	1
ADD	Wb, #lit5, Wd	$Wd = Wb + \text{lit5}$	1	1
ADD	Wb, Ws, Wd	$Wd = Wb + Ws$	1	1
ADDC	f {,WREG}	目标寄存器 = f + WREG + (C)	1	1
ADDC	#lit10, Wn	$Wn = \text{lit10} + Wn + (C)$	1	1
ADDC	Wb, #lit5, Wd	$Wd = Wb + \text{lit5} + (C)$	1	1
ADDC	Wb, Ws, Wd	$Wd = Wb + Ws + (C)$	1	1
DAW.B	Wn	Wn = 十进制调整 Wn	1	1
DEC	f {,WREG}	目标寄存器 = f - 1	1	1
DEC	Ws, Wd	$Wd = Ws - 1$	1	1
DEC2	f {,WREG}	目标寄存器 = f - 2	1	1
DEC2	Ws, Wd	$Wd = Ws - 2$	1	1
DIV.S	Wm, Wn	有符号 16/16 位整数除法 *	1	18
DIV.SD	Wm, Wn	有符号 32/16 位整数除法 *	1	18
DIV.U	Wm, Wn	无符号 16/16 位整数除法 *	1	18
DIV.UD	Wm, Wn	无符号 32/16 位整数除法 *	1	18
DIVF	Wm, Wn	有符号 16/16 位小数除法 *	1	18
INC	f {,WREG}	目标寄存器 = f + 1	1	1
INC	Ws, Wd	$Wd = Ws + 1$	1	1
INC2	f {,WREG}	目标寄存器 = f + 2	1	1
INC2	Ws, Wd	$Wd = Ws + 2$	1	1
MUL	f	$W3:W2 = f * WREG$	1	1
MUL.SS	Wb, Ws, Wnd	$\{Wnd + 1, Wnd\} = \text{sign}(Wb) * \text{sign}(Ws)$	1	1
MUL.SU	Wb, #lit5, Wnd	$\{Wnd + 1, Wnd\} = \text{sign}(Wb) * \text{unsign}(\text{lit5})$	1	1
MUL.SU	Wb, Ws, Wnd	$\{Wnd + 1, Wnd\} = \text{sign}(Wb) * \text{unsign}(Ws)$	1	1
MUL.US	Wb, Ws, Wnd	$\{Wnd + 1, Wnd\} = \text{unsign}(Wb) * \text{sign}(Ws)$	1	1
MUL.UU	Wb, #lit5, Wnd	$\{Wnd + 1, Wnd\} = \text{unsign}(Wb) * \text{unsign}(\text{lit5})$	1	1
MUL.UU	Wb, Ws, Wnd	$\{Wnd + 1, Wnd\} = \text{unsign}(Wb) * \text{unsign}(Ws)$	1	1
SE	Ws, Wnd	Wnd = 符号扩展 Ws	1	1
SUB	f {,WREG}	目标寄存器 = f - WREG	1	1
SUB	#lit10, Wn	$Wn = Wn - \text{lit10}$	1	1
SUB	Wb, #lit5, Wd	$Wd = Wb - \text{lit5}$	1	1
SUB	Wb, Ws, Wd	$Wd = Wb - Ws$	1	1
SUBB	f {,WREG}	目标寄存器 = f - WREG - (C)	1	1
SUBB	#lit10, Wn	$Wn = Wn - \text{lit10} - (C)$	1	1
SUBB	Wb, #lit5, Wd	$Wd = Wb - \text{lit5} - (C)$	1	1
SUBB	Wb, Ws, Wd	$Wd = Wb - Ws - (C)$	1	1
SUBBR	f {,WREG}	目标寄存器 = WREG - f - (C)	1	1
SUBBR	Wb, #lit5, Wd	$Wd = \text{lit5} - Wb - (C)$	1	1
SUBBR	Wb, Ws, Wd	$Wd = Ws - Wb - (C)$	1	1
SUBR	f {,WREG}	目标寄存器 = WREG - f	1	1
SUBR	Wb, #lit5, Wd	$Wd = \text{lit5} - Wb$	1	1
SUBR	Wb, Ws, Wd	$Wd = Ws - Wb$	1	1
ZE	Ws, Wnd	Wnd = 零扩展 Ws	1	1

* 除法指令可在每个指令周期的边界被中断。除法指令必须与 REPEAT 指令（额外添加了一个周期）一起使用。

表 9-5: 逻辑指令

汇编	语法	说明	字数	周期数
AND	f {, WREG}	目标寄存器 = f .AND.WREG	1	1
AND	#lit10, Wn	Wn = lit10 .AND.Wn	1	1
AND	Wb, #lit5, Wd	Wd = Wb .AND. lit5	1	1
AND	Wb, Ws, Wd	Wd = Wb .AND.Ws	1	1
CLR	f	f = 0x0000	1	1
CLR	WREG	WREG = 0x0000	1	1
CLR	Wd	Wd = 0x0000	1	1
COM	f {, WREG}	目标寄存器 = $\bar{f}$	1	1
COM	Ws, Wd	Wd = $\bar{W}s$	1	1
IOR	f {, WREG}	目标寄存器 = f .IOR.WREG	1	1
IOR	#lit10, Wn	Wn = lit10 .IOR.Wn	1	1
IOR	Wb, #lit5, Wd	Wd = Wb .IOR. lit5	1	1
IOR	Wb, Ws, Wd	Wd = Wb .IOR.Ws	1	1
NEG	f {, WREG}	目标寄存器 = $\bar{f} + 1$	1	1
NEG	Ws, Wd	Wd = $\bar{W}s + 1$	1	1
SETM	f	f = 0xFFFF	1	1
SETM	WREG	WREG = 0xFFFF	1	1
SETM	Wd	Wd = 0xFFFF	1	1
XOR	f {, WREG}	目标寄存器 = f .XOR.WREG	1	1
XOR	#lit10, Wn	Wn = lit10 .XOR.Wn	1	1
XOR	Wb, #lit5, Wd	Wd = Wb .XOR. lit5	1	1
XOR	Wb, Ws, Wd	Wd = Wb .XOR.Ws	1	1

注: 当指定了可选的操作数 {,WREG} 时, 指令的目标寄存器为 WREG。当未指定 {,WREG} 时, 指令的目标寄存器为文件寄存器 f。

表 9-6: 循环 / 移位指令

汇编	语法	说明	字数	周期数
ASR	f {,WREG}	目标寄存器 = 算术右移 f	1	1
ASR	Ws,Wd	Wd = 算术右移 Ws	1	1
ASR	Wb,#lit4,Wnd	Wnd = 将 Wb 算术右移 lit4 位	1	1
ASR	Wb,Wns,Wnd	Wnd = 将 Wb 算术右移 Wns 位	1	1
LSR	f {,WREG}	目标寄存器 = 逻辑右移 f	1	1
LSR	Ws,Wd	Wd = 逻辑右移 Ws	1	1
LSR	Wb,#lit4,Wnd	Wnd = 将 Wb 逻辑右移 lit4 位	1	1
LSR	Wb,Wns,Wnd	Wnd = 将 Wb 逻辑右移 Wns 位	1	1
RLC	f {,WREG}	目标寄存器 = 带进位位循环左移 f	1	1
RLC	Ws,Wd	Wd = 带进位位循环左移 Ws	1	1
RLNC	f {,WREG}	目标寄存器 = 不带进位位循环左移 f	1	1
RLNC	Ws,Wd	Wd = 不带进位位循环左移 Ws	1	1
RRC	f {,WREG}	目标寄存器 = 带进位位循环右移 f	1	1
RRC	Ws,Wd	Wd = 带进位位循环右移 Ws	1	1
RRNC	f {,WREG}	目标寄存器 = 不带进位位循环右移 f	1	1
RRNC	Ws,Wd	Wd = 不带进位位循环右移 Ws	1	1
SL	f {,WREG}	目标寄存器 = 左移 f	1	1
SL	Ws,Wd	Wd = 左移 Ws	1	1
SL	Wb,#lit4,Wnd	Wnd = 将 Wb 左移 lit4 位	1	1
SL	Wb,Wns,Wnd	Wnd = 将 Wb 左移 Wns 位	1	1

注：当指定了可选的操作数 {,WREG} 时，指令的目标寄存器为 WREG。当未指定 {,WREG} 时，指令的目标寄存器为文件寄存器 f。

表 9-7: 位指令

汇编	语法	说明	字数	周期数
BCLR	f,#bit4	将 f 中的某位清零	1	1
BCLR	Ws,#bit4	将 Ws 中的某位清零	1	1
BSET	f,#bit4	将 f 中的某位置 1	1	1
BSET	Ws,#bit4	将 Ws 中的某位置 1	1	1
BSW.C	Ws,Wb	将 C 位写入 Ws<Wb>	1	1
BSW.Z	Ws,Wb	将 SZ 位写入 Ws<Wb>	1	1
BTG	f,#bit4	将 f 中的某位翻转	1	1
BTG	Ws,#bit4	将 Ws 中的某位翻转	1	1
BTST	f,#bit4	对 f 中的某位进行测试	1	1
BTST.C	Ws,#bit4	对 Ws 中的某位进行测试，并将被测试位的值存储到进位标志位 C 中	1	1
BTST.Z	Ws,#bit4	对 Ws 中的某位进行测试，并将被测试位的反码存储到全零标志位 Z 中	1	1
BTST.C	Ws,Wb	对 Ws<Wb> 位进行测试，并将被测试位的值存储到进位标志位 C 中	1	1
BTST.Z	Ws,Wb	对 Ws<Wb> 位进行测试，并将被测试位的反码存储到全零标志位 Z 中	1	1
BTSTS	f,#bit4	对 f 中的某位进行测试，然后将 f 中的该位置 1	1	1
BTSTS.C	Ws,#bit4	对 Ws 中的某位进行测试，并将被测试位的值存储到进位标志位 C 中，然后将 Ws 中的该位置 1	1	1
BTSTS.Z	Ws,#bit4	对 Ws 中的某位进行测试，并将被测试位的反码存储到全零标志位 Z 中，然后将 Ws 中的该位置 1	1	1
FBCL	Ws,Wnd	从左边 (MSb) 查找位变化	1	1
FF1L	Ws,Wnd	从左边 (MSb) 查找第一个 1	1	1
FF1R	Ws,Wnd	从右边 (LSb) 查找第一个 1	1	1

注：对于字操作，位位置由 bit4 (0:15) 指定。

表 9-8: 比较 / 跳过指令

汇编	语法	说明	字数	周期数
BTSC	f, #bit4	对 f 中的某位进行测试, 如果为零则跳过	1	1 (2 或 3)
BTSC	Ws, #bit4	对 Ws 中的某位进行测试, 如果为零则跳过	1	1 (2 或 3)
BTSS	f, #bit4	对 f 中的某位进行测试, 如果置 1 则跳过	1	1 (2 或 3)
BTSS	Ws, #bit4	对 Ws 中的某位进行测试, 如果置 1 则跳过	1	1 (2 或 3)
CP	f	比较 (f – WREG)	1	1
CP	Wb, #lit5	比较 (Wb – lit5)	1	1
CP	Wb, Ws	比较 (Wb – Ws)	1	1
CP0	f	比较 (f – 0x0000)	1	1
CP0	Ws	比较 (Ws – 0x0000)	1	1
CPB	f	带借位位比较 (f – WREG – $\overline{C}$)	1	1
CPB	Wb, #lit5	带借位位比较 (Wb – lit5 – $\overline{C}$)	1	1
CPB	Wb, Ws	带借位位比较 (Wb – Ws – $\overline{C}$)	1	1
CPSEQ	Wb, Wn	比较 Wb 和 Wn, 如果相等 (Wb = Wn) 则跳过	1	1 (2 或 3)
CPSGT	Wb, Wn	有符号比较 Wb 和 Wn, 如果大于 (Wb > Wn) 则跳过	1	1 (2 或 3)
CPSLT	Wb, Wn	有符号比较 Wb 和 Wn, 如果小于 (Wb < Wn) 则跳过	1	1 (2 或 3)
CPSNE	Wb, Wn	有符号比较 Wb 和 Wn, 如果不等 (Wb ≠ Wn) 则跳过	1	1 (2 或 3)

- 注 **1:** 对于字操作, 位位置由 bit4 (0:15) 指定。
- 2:** 如果未发生跳过, 则条件跳过指令的执行时间为 1 个周期。如果跳过了单字指令, 则执行时间为 2 个周期, 如果跳过了双字指令, 则执行时间为 3 个周期。

表 9-9: 程序流指令

汇编	语法	说明	字数	周期数
BRA	Expr	无条件跳转	1	2
BRA	Wn	计算跳转	1	2
BRA	C, Expr	如果进位（无借位）则跳转	1	1 (2)
BRA	GE, Expr	如果大于或等于则跳转	1	1 (2)
BRA	GEU, Expr	如果无符号大于或等于则跳转	1	1 (2)
BRA	GT, Expr	如果大于则跳转	1	1 (2)
BRA	GTU, Expr	如果无符号大于则跳转	1	1 (2)
BRA	LE, Expr	如果小于或等于则跳转	1	1 (2)
BRA	LEU, Expr	如果无符号小于或等于则跳转	1	1 (2)
BRA	LT, Expr	如果小于则跳转	1	1 (2)
BRA	LTU, Expr	如果无符号小于则跳转	1	1 (2)
BRA	N, Expr	如果为负则跳转	1	1 (2)
BRA	NC, Expr	如果无进位（有借位）则跳转	1	1 (2)
BRA	NN, Expr	如果非负则跳转	1	1 (2)
BRA	NOV, Expr	如果未溢出则跳转	1	1 (2)
BRA	NZ, Expr	如果非全零则跳转	1	1 (2)
BRA	OA, Expr	如果累加器 A 溢出则跳转	1	1 (2)
BRA	OB, Expr	如果累加器 B 溢出则跳转	1	1 (2)
BRA	OV, Expr	如果溢出则跳转	1	1 (2)
BRA	SA, Expr	如果累加器 A 饱和则跳转	1	1 (2)
BRA	SB, Expr	如果累加器 B 饱和则跳转	1	1 (2)
BRA	Z, Expr	如果为零则跳转	1	1 (2)
CALL	Expr	调用子程序	2	2
CALL	Wn	间接调用子程序	1	2
DO	#lit14, Expr	循环执行自下一条指令起到 PC+Expr 之间的代码 (lit14+1) 次	2	2
DO	Wn, Expr	循环执行自下一条指令起到 PC+Expr 之间的代码 (Wn + 1) 次	2	2
GOTO	Expr	跳转到地址	2	2
GOTO	Wn	间接跳转到地址	1	2
RCALL	Expr	相对调用	1	2
RCALL	Wn	计算调用	1	2
REPEAT	#lit14	重复执行下一条指令 (lit14 + 1) 次	1	1
REPEAT	Wn	重复执行下一条指令 (Wn + 1) 次	1	1
RETFIE		从中断返回	1	3 (2)
RETLW	#lit10, Wn	从子程序返回，并将 lit10 存储到 Wn 中	1	3 (2)
RETURN		从子程序返回	1	3 (2)

- 注 1: 如果未发生跳转，则条件跳转指令执行时间为 1 个周期；而若发生跳转，则为 2 个周期。
- 2: RETURN 指令的执行时间通常为 3 个周期。但如果有一个中断等待处理，则执行时间为 2 个周期。

dsPIC33F

表 9-10: 影子寄存器 / 堆栈指令

汇编	语法	说明	字数	周期数
LNK	#lit14	分配堆栈帧	1	1
POP	f	栈顶内容弹出到 f	1	1
POP	Wd	栈顶内容弹出到 Wd	1	1
POP.D	Wnd	从栈顶弹出双字到 Wnd:Wnd + 1	1	2
POP.S		将影子寄存器的内容弹出到主寄存器	1	1
PUSH	f	将 f 内容压入栈顶	1	1
PUSH	Ws	将 Ws 内容压入栈顶	1	1
PUSH.D	Wns	将 Wns:Wns+1 中的内容压入栈顶	1	2
PUSH.S		将主寄存器的内容压入影子寄存器	1	1
ULNK		释放堆栈帧	1	1

表 9-11: 控制指令

汇编	语法	说明	字数	周期数
CLRWDT		将看门狗定时器清零	1	1
DISI	#lit14	在 (lit14+1) 个指令周期内禁止中断	1	1
NOP		空操作	1	1
NOPR		空操作	1	1
PWRSBV	#lit1	进入低功耗模式 lit1	1	1
RESET		软件器件复位	1	1

表 9-12: DSP 指令

汇编	语法	说明	字数	周期数
ADD	Acc	累加器相加	1	1
ADD	Ws, #Slit4, Acc	将 16 位有符号数加到累加器	1	1
CLR	Acc, Wx, Wxd, Wy, Wyd, AWB	清零累加器	1	1
ED	Wm*Wm, Acc, Wx, Wy, Wxd	欧几里德距离 (无累加)	1	1
EDAC	Wm*Wm, Acc, Wx, Wy, Wxd	欧几里德距离	1	1
LAC	Ws, #Slit4, Acc	装载累加器	1	1
MAC	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd, AWB	相乘并累加	1	1
MAC	Wm*Wm, Acc, Wx, Wxd, Wy, Wyd	平方并累加	1	1
MOVSAC	Acc, Wx, Wxd, Wy, Wyd, AWB	将 Wx 中内容传送到 Wxd, 并将 Wy 中内容传送到 Wyd	1	1
MPY	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd	Wn 和 Wm 相乘, 结果存入累加器	1	1
MPY	Wm*Wm, Acc, Wx, Wxd, Wy, Wyd	平方, 结果存入累加器	1	1
MPY.N	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd	Wn 和 Wm 相乘, 结果取反后存入累加器	1	1
MSC	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd, AWB	将 Wn 与 Wm 相乘, 并将结果从累加器中减去	1	1
NEG	Acc	累加器内容取反	1	1
SAC	Acc, #Slit4, Wd	存储累加器内容	1	1
SAC.R	Acc, #Slit4, Wd	存储舍入后的累加器内容	1	1
SFTAC	Acc, #Slit6	对累加器算术移位 Slit6 次	1	1
SFTAC	Acc, Wn	对累加器进行算术移位 (Wn) 次	1	1
SUB	Acc	累加器相减	1	1

10.0 MICROCHIP 开发工具支持

Microchip 提供了一整套支持 dsPIC33F 架构的开发工具和库。此外，本公司还与许多提供其他 dsPIC33F 器件支持的第三方工具制造商合作。表 10-1 列出了支持 dsPIC33F 系列的开发工具。后面的章节详细说明了每个工具。

表 10-1: dsPIC33F 开发工具

	开发工具	说明	部件编号	厂商
重要 软件工具	MPLAB® IDE (见第 10.1 节 MPLAB 集成开发环境软件)	集成开发环境	SW007002	Microchip
	MPLAB ASM30 (见第 10.2 节 MPLAB ASM30 汇编器 / 链接器 / 库管理器)	汇编器 (包含在 MPLAB IDE 中)	SW007002	Microchip
	MPLAB SIM (见第 10.3 节 MPLAB SIM 软件模拟器)	软件模拟器 (包含在 MPLAB IDE 中)	SW007002	Microchip
	MPLAB VDI (见第 10.4 节 MPLAB 可视化器件初始化程序)	dsPIC33F 可视化器件初始化程序 (包含在 MPLAB IDE 中)	SW007002	Microchip
	MPLAB C30 (见第 10.5 节 MPLAB C30 C 编译器 / 链接器 / 库管理器)	ANSI C 编译器、汇编器、链接器和库管理器	SW006012	Microchip
重要 硬件工具	MPLAB ICD 2 (见第 10.6 节 MPLAB ICD 2 在线调试器)	在线调试器和器件编程器	DV164005	Microchip
	MPLAB PM3 (见第 10.7 节 MPLAB PM3 通用器件编程器)	全功能器件编程器，基本单元	DV007004	Microchip
		100 引脚 TQFP 器件插座模块 (14 mm x 14 mm)	TBD	Microchip
		80 引脚 TQFP 器件插座模块 (12 mm x 12 mm)	TBD	Microchip
		64 引脚 TQFP 器件插座模块 (10 mm x 10 mm)	TBD	Microchip

图注: TBD = 待定

10.1 MPLAB 集成开发环境软件

MPLAB 集成开发环境（Integrated Development Environment, IDE）可免费使用。如图 10-1 所示，MPLAB IDE 允许用户通过同一个用户界面进行编辑、编译和仿真。您可以在与设计 PICmicro 单片机所使用的相同环境中为 dsPIC® DSC 器件设计和开发代码。MPLAB IDE 是一款基于 32 位 Windows® 操作系统的应用程序，它通过一个现代、便利的界面为工程师们提供了许多高级的功能。MPLAB IDE 集成了：

- 功能齐全的用颜色区分代码功能的文本编辑器
- 带可视化显示的易于使用的项目管理器
- 源代码调试功能
- 增强的源代码调试功能，可用于调试 C 语言（结构和自动变量等）
- 可定制的工具栏和键映射
- 动态显示处理器状态的状态栏

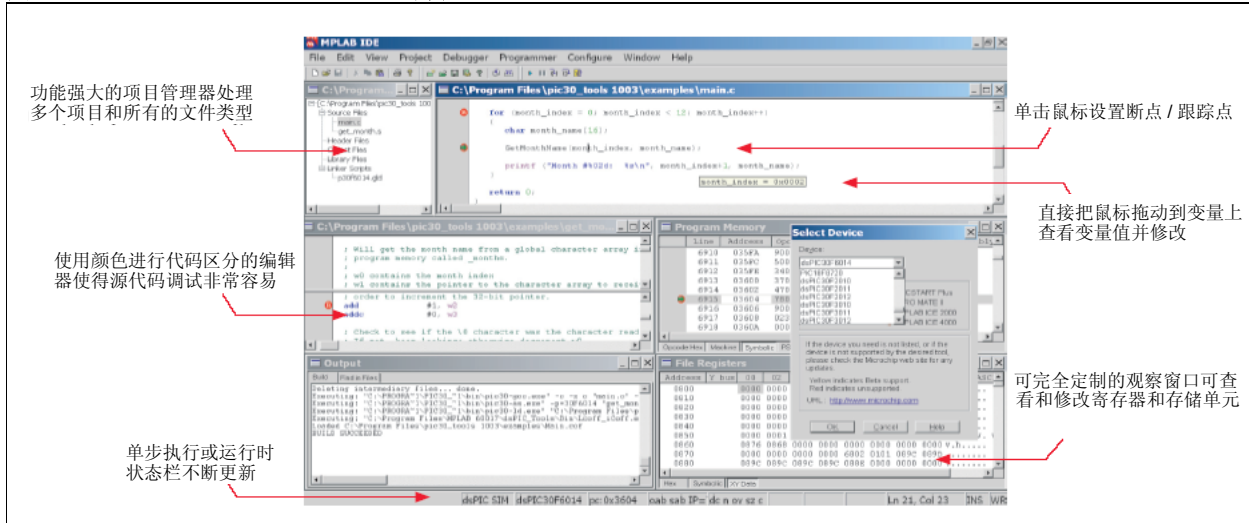
- 上下文关联的互动在线帮助
- 集成的 MPLAB SIM 指令模拟器
- MPLAB PM3 和 PICSTART® Plus 器件编程器（单独销售）的用户界面
- MPLAB ICD 2 在线调试器（单独销售）的用户界面

MPLAB IDE 可以让工程师：

- 用汇编语言或 C 语言编辑源文件
- 单击鼠标即可编译代码并将其下载到 dsPIC DSC 仿真器或模拟器中。
- 使用以下各项进行调试：
 - 源文件
 - 机器码
 - 混合的源代码和机器代码

由于 MPLAB IDE 能与多个开发和调试目标配合使用，使用户只需最少的再培训即可从低成本的软件模拟器转而使用 MPLAB ICD 2 或全功能的仿真器。

图 10-1: MPLAB® IDE 界面



10.2 MPLAB ASM30 汇编器 / 链接器 / 库管理器

MPLAB ASM30 是一个功能齐全的宏汇编器。用户定义的宏、条件汇编和多种汇编器伪指令使 MPLAB ASM30 成为强大的代码生成工具。

附带的 MPLAB LINK30 链接器和 MPLAB LIB30 库管理器模块允许高效地进行链接以及创建和维护库。

汇编器的重要特性包括：

- 支持整个 dsPIC DSC 指令集
- 支持定点和浮点数据
- 可在 Windows 操作系统中使用
- 命令行接口
- 丰富的伪指令集
- 灵活的宏语言
- 与 MPLAB IDE 兼容

链接器的显著特性包括：

- 自动或用户定义的栈分配
- 支持 dsPIC DSC 程序空间可视性 (PSV) 窗口
- 可在 Windows 操作系统中使用
- 命令行接口
- 所有 dsPIC DSC 器件的链接描述文件
- 与 MPLAB IDE 兼容

10.3 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器通过在指令级模拟 dsPIC33F 器件，在 PC 主机环境中为 dsPIC33F 系列开发代码。对于任意指令都可以对数据区域进行检查和更改，并通过文件或按下用户定义的键给任何引脚施加激励。

指令的执行方式包括“单步”、“执行到断点”或“跟踪”模式。MPLAB SIM 软件模拟器完全支持使用 MPLAB C30 C 编译器和汇编器进行符号调试。软件模拟器为实验室环境外开发和调试代码提供了灵活性，是一款完美的多项目软件开发工具。可以通过文件、同步时钟或用户定义键施加复杂激励。输出文件记录寄存器的变化以备后期分析。

除了模拟 CPU 的行为外，MPLAB SIM 还支持下列外设：

- 定时器
- 电机控制 PWM
- 输入捕捉
- UART
- 12 位 ADC
- I/O 端口
- 10 位 ADC
- 闪存程序存储器

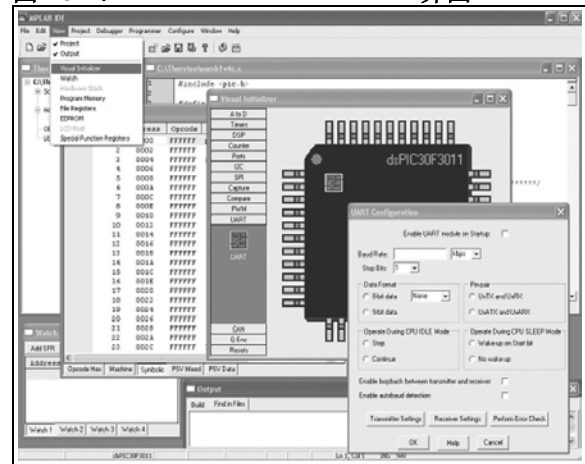
10.4 MPLAB 可视化器件初始化程序

MPLAB 可视化器件初始化程序 (Visual Device Initializer, VDI) 简化了配置 dsPIC33F 的任务。MPLAB VDI 软件能让您使用图形方式配置整个处理器 (见图 10-2)。当配置完成后，单击鼠标即生成汇编或 C 代码。MPLAB VDI 对引脚、存储器和中断的分配、冲突情况，以及工作状态的选择执行全面的错误检查。通过 MPLAB 项目，生成的代码文件能够与其余的应用代码无缝地集成在一起。

有关资源分配和配置的详细报告简化了项目文档。MPLAB VDI 的主要特性包括：

- 拖放式功能选择
- 单击鼠标进行配置
- 全面的错误检查
- 生成 C 可调用的汇编函数形式的初始化代码
- 无缝地集成到 MPLAB 项目中
- 可打印的报告简化了项目文档
- MPLAB VDI 可视化器件初始化程序是一个 MPLAB 插件，可独立于 MPLAB IDE 进行安装。

图 10-2: MPLAB® VDI 界面



10.5 MPLAB C30 C 编译器 / 链接器 / 库管理器

Microchip Technology 的 MPLAB C30 C 编译器支持用 C 语言编程 dsPIC33F 系列器件。此 C 编译器是一款完全符合 ANSI 标准并带有标准库的产品。它已针对 dsPIC33F 系列进行了高度优化，充分地利用了 dsPIC33F 架构的特性，能帮助您生成非常高效的软件代码。图 10-3 给出了其相对于一些竞争厂家在代码大小方面的优势。

MPLAB C30 还提供了能使硬件（例如，中断和外设）得到极佳支持的扩展功能。它完全集成在 MPLAB IDE 中，可进行高级语言的源代码调试。

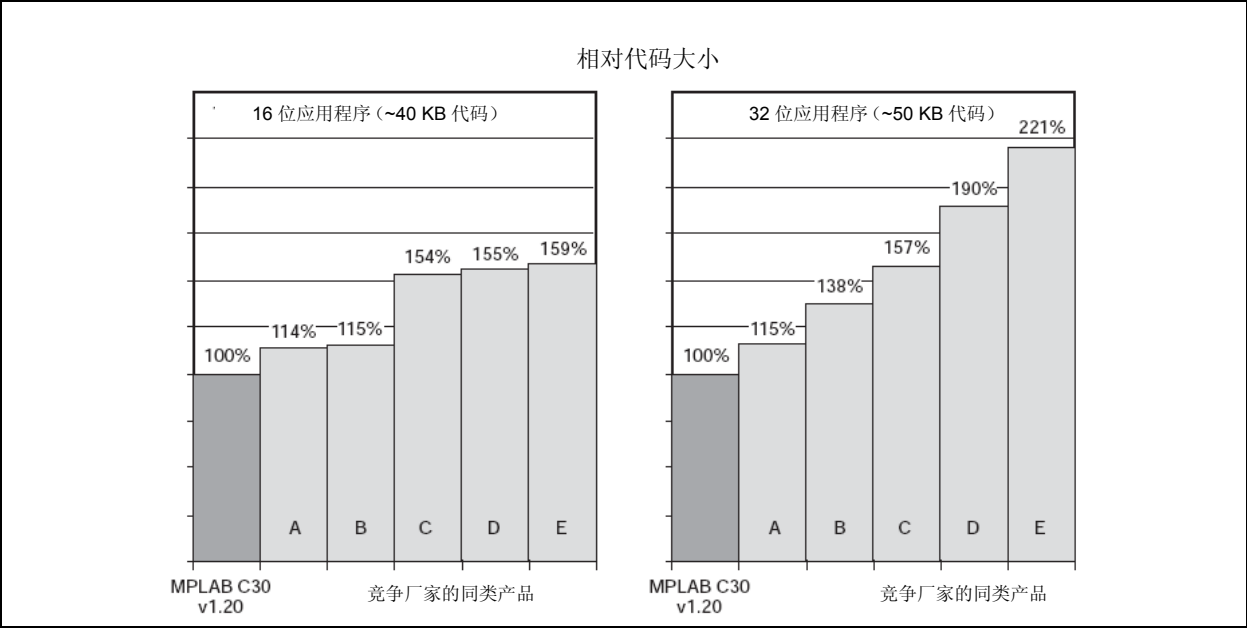
MPLAB C30 具有以下特性：

- 16 位原始数据类型
- 高效使用寄存器的 3 操作数指令
- 复杂的寻址模式
- 高效的多位移位操作
- 高效的有符号 / 无符号比较

MPLAB C30 自带汇编器、链接器和库管理器。这使得它能够编译混合使用 C 和汇编的程序，并将生成的目标文件链接成单个可执行文件。编译器是单独销售的。汇编器、链接器和库管理器是免费的，它们随 MPLAB C30 一起提供。

MPLAB C30 还包括数学函数库、外设函数库、DSP 函数库和标准 C 函数库。

图 10-3： 相对代码大小（以字节表示）



10.6 MPLAB ICD 2 在线调试器

MPLAB ICD 2 在线调试器是一款功能强大的低成本运行时开发工具，它使用 dsPIC33F 闪存器件内建的调试功能工作。此功能和 Microchip 的在线串行编程（In-Circuit Serial Programming™, ICSP™）协议一起，可通过 MPLAB IDE 的图形用户界面提供低成本的在线调试。这将使设计者通过观察变量、单步运行和设置断点来开发和调试源代码。其全速运行使测试硬件得以实时进行。

MPLAB ICD 2 包含以下特性：

- 可在器件允许的范围内全速运行
- 通过串口或 USB 口与 PC 连接
- 可通过 PC 的 USB 口供电
- 低噪声电源（VPP 和 VDD）可用于模拟和其他噪声敏感应用
- 工作电压低至 2.0V
- 可用作调试器和廉价串行编程器
- 需要一些器件资源（80 字节 RAM 和两个引脚）

图 10-4: MPLAB® ICD 2 在线调试器



10.7 MPLAB PM3 通用器件编程器

MPLAB PM3 通用器件编程器能很容易地同 PC 一起使用或作为独立单元对 Microchip 的全部 PICmicro 器件和最新的 dsPIC33F DSC 器件进行编程。MPLAB PM3 具有大面积、高亮度 LCD 屏（128x64 像素），能显示快捷菜单、编程统计数据和状态信息。

MPLAB PM3 编程器具有极高的编程速度，从而允许大批量生产。它对大型存储器件尤其重要。该编程器还具有一个安全数字 / 多媒体卡插槽，能方便安全地存储和传送数据。

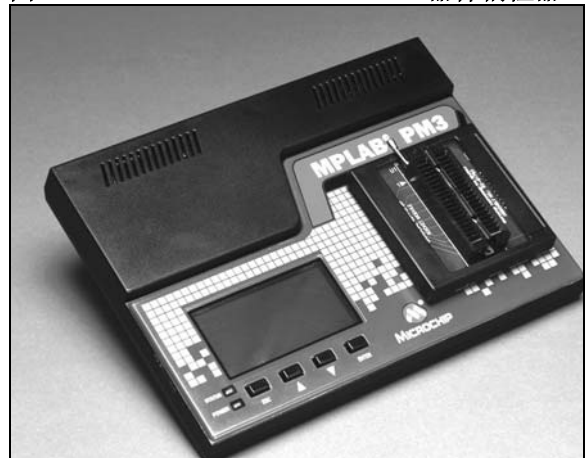
MPLAB PM3 编程器具有 40 个可编程插座引脚，允许配置每个插座模块以支持各种器件。这样就可以用较少的插座模块来支持 Microchip 的全部器件。插座模块使用可靠性高且能快速更换的多引脚连接器。

当连接到 PC 主机系统时，MPLAB PM3 编程器能与 MPLAB 集成开发环境（IDE）无缝集成，并提供用户友好的编程界面。

MPLAB PM3 编程器的主要特性包括：

- RS-232 或 USB 接口
- 集成在线串行编程（ICSP™）接口
- 快速编程时间
- 3 种工作模式：
 - 进行完全控制的 PC 主控模式
 - 保护数据的安全模式
 - 脱离 PC 编程的单机模式
- 完整的可更换插座模块系列，支持全部 Microchip 器件和封装类型（单独销售）
- SQTPSM 序列号编程功能可以在 PC 主控模式下为器件编程唯一的序列号。
- 用于批处理控制的备用 DOS 命令行接口
- 大面积易读显示器
- 现场可升级固件可快速支持新器件
- 支持安全数字（SD）和多媒体卡（MMC）外部存储器
- 噪声环境蜂鸣提醒

图 10-5: MPLAB® PM3 器件编程器



11.0 dsPIC33F 开发工具和应用程序库

Microchip 提供了一整套工具和函数库，有助于快速开发基于 dsPIC33F 的应用程序。

表 11-1 汇总了现有的和规划中的 dsPIC33F 软件工具和函数库。Microchip 还提供增值服务，例如参考设计，训练有素 / 技术过关的应用技术人员和软硬件开发人员还可为您提供技术支持。（请联系 Microchip DSCD 市场部。）

表 11-1: MICROCHIP 软件工具和应用程序库

开发工具	说明	部件编号
数学函数库（见第 11.1 节 数学函数库）	双精度和单精度浮点数组（ASM 和 C Wrapper）	SW300020
外设函数库（见第 11.2 节 外设驱动程序库）	外设初始化、控制和实用程序（C）	SW300021
DSP 函数库（见第 11.3 节 DSP 算法库）	基本 DSP 算法包（滤波器和 FFT）	SW300022
dsPICworks™ 工具（见第 11.4 节 dsPICworks™ 数据分析和 DSP 软件）	图形化数据分析和 DSP 算法转换工具	SW300023
数字滤波器设计（见第 11.5 节 数字滤波器设计软件实用程序）	dsPIC33F 图形化 IIR 和 FIR 滤波器设计包	SW300001
TCP/IP 协议程序库（见第 11.6 节 Microchip TCP/IP 协议栈）	TCP/IP 连接和协议支持	SW300024
软件调制解调器库（见第 11.7 节 软件调制解调器应用程序库）	V.22bis/V.22 软件调制解调器库	SW300002
	最多占用 5K 单元的 V.32bis 软件调制解调器库	SW300003-5K
	最多占用 25K 单元的 V.32bis 软件调制解调器库	SW300003-25K
	最多占用 100K 单元的 V.32bis 软件调制解调器库	SW300003-100K
	V.32bis 软件调制解调器库评估版	SW300003-EVAL
语音识别应用程序库（见第 11.8 节 语音识别应用程序库）	最多占用 5K 单元的语音识别应用程序库	SW300010-5K
	最多占用 25K 单元的语音识别应用程序库	SW300010-25K
	最多占用 100K 单元的语音识别应用程序库	SW300010-100K
	语音识别应用程序库评估版	SW300010-EVAL
噪音抑制库（见第 11.9 节 噪音抑制库）	最多占用 5K 单元的噪音抑制库	SW300040-5K
	最多占用 25K 单元的噪音抑制库	SW300040-25K
	最多占用 100K 单元的噪音抑制库	SW300040-100K
	噪音抑制库评估版	SW300040-EVAL
回声消除库（见第 11.10 节 回声消除库）	最多占用 5K 单元的回声消除库	SW300060-5K
	最多占用 25K 单元的回声消除库	SW300060-25K
	最多占用 100K 单元的回声消除库	SW300060-100K
	回声消除库评估版	SW300060-EVAL
对称密钥嵌入式加密库（见第 11.11 节 对称密钥嵌入式加密库）	最多占用 5K 单元的对称密钥嵌入式加密库	SW300050-5K
	最多占用 25K 单元的对称密钥嵌入式加密库	SW300050-25K
	最多占用 100K 单元的对称密钥嵌入式加密库	SW300050-100K
	对称密钥嵌入式加密库评估版	SW300050-EVAL
非对称密钥嵌入式加密库（见第 11.12 节 非对称密钥嵌入式加密库）	最多占用 5K 单元的非对称密钥嵌入式加密库	SW300055-5K
	最多占用 25K 单元的非对称密钥嵌入式加密库	SW300055-25K
	最多占用 100K 单元的非对称密钥嵌入式加密库	SW300055-100K
	非对称密钥嵌入式加密库评估版	SW300055-EVAL
语音编码 / 解码库（见第 11.13 节 语音编码 / 解码库）	最多占用 5K 单元的语音编码 / 解码库	SW300070-5K
	最多占用 25K 单元的语音编码 / 解码库	SW300070-25K
	最多占用 100K 单元的语音编码 / 解码库	SW300070-100K
	语音编码 / 解码库评估版	SW300070-EVAL

11.1 数学函数库

dsPIC33F 数学函数库是随高度优化符合 ANSI 标准的 dsPIC33F MPLAB C30 C 编译器（SW006012）提供的已编译版本。标准 C 头文件 math.h 包含高级的单精度、双精度浮点算术和三角函数。函数库中程序代码长度和数据长度都较小，能缩短执行周期并提供高精度。

特性

- 可以用 MPLAB C30 或 dsPIC33F 汇编语言调用数学函数库。
- 函数符合 IEEE-754 标准，支持有符号零、有符号无穷、NaN（非数）和非常规数据的运算并工作在“舍入到最接近”模式。
- 与 MPLAB ASM30 和 MPLAB LINK30 兼容，这两个工具可以从 Microchip 网站免费下载。

表 11-2 显示了数学函数库的存储器使用情况和性能。
表 11-3 列出了函数库中所包含的数学函数。

表 11-2: 存储器使用情况和性能

存储器使用情况（字节数） ^(1,2)	
代码大小	5250
数据大小	4
性能（周期数） ^(1,3)	
add	122
sub	124
mul	109
div	361
Rem	385
Sqrt	492

- 注 1: 以上结果是以 dsPIC33F 和 MPLAB C30 C 编译器（SW006012）1.20 版为基础得出的。
- 2: 当加载库中的所有函数时，占用最大的存储空间。大多数应用程序使用比这个值小的存储空间。
- 3: 32 位浮点运算的平均性能。

表 11-3: 数学函数

单精度和双精度浮点函数	
算术函数	加法、减法、乘法、除法和求余
平方根和幂函数	pow, sqrt
三角和双曲函数	acos, asin, atan, atan2, cos, cosh, sin, sinh, tan, tanh
对数和指数函数	exp, log, log10, frexp, ldexp
舍入函数	ceil, floor
绝对值函数	fabs
模算术函数	fmod, modf
比较和转换	比较以及整型和浮点型之间的转换

11.2 外设驱动程序库

Microchip 免费提供外设驱动程序库，支持 dsPIC33F 硬件外设的安装和控制，这些外设包括但不限于：

- 模数转换器
- 电机控制 PWM
- 正交编码器接口
- UART
- SPI
- 数据转换器接口
- I²C™
- 通用定时器
- 输入捕捉
- 输出比较 / 简单 PWM
- CAN
- I/O 端口和外部中断
- 复位

除了支持硬件外设，该库还支持软件生成的外设，如支持 Hitachi 控制器的标准 LCD 驱动程序。

外设驱动程序库由 270 多个函数和一些用于允许和禁止中断等简单任务的宏组成。所有外设驱动程序都用 MPLAB C30 C 编译器开发并进行了优化。外设驱动程序库附带的电子文档能帮助您了解库函数并掌握其使用方法。

dsPIC33F 外设驱动程序库的主要特性包括：

- dsPIC33F 系列每个器件对应一个库文件，包括与特定器件使用的外设对应的函数。
- 可利用 C 头文件中的预定义常量向不同的库函数传递参数。每种外设模块对应一个头文件。
- 因为函数是以预编译库的形式存在的，所以可以在由 MPLAB C30 或 dsPIC33F 汇编语言编写的用户应用程序中调用这些函数。
- 所提供的 C 源代码允许用户自定义外设函数以满足特定应用程序的要求。
- C 头文件中的预定义常量在初始化外设或检查状态位时省去了查阅每个特殊功能寄存器细节和结构的麻烦。

11.3 DSP 算法库

免费的 DSP 库支持多种滤波、卷积、矢量和矩阵函数。支持的函数有：

- 级联无限冲激响应（IIR）滤波器
- 相关
- 卷积
- 有限冲激响应（FIR）滤波器
- 窗函数
- FFT
- LMS 滤波器
- 矢量加和矢量减
- 矢量点积
- 矢量求幂
- 矩阵加和矩阵减
- 矩阵乘

有些 DSP 函数使用双精度和单精度浮点运算。所有 DSP 子程序使用 dsPIC33F 汇编语言开发和优化，可以通过汇编和 C 语言调用。它们支持 Microchip MPLAB C30 和 IAR C 编译器。

DSP 算法库的主要特性包括：

- 共 49 个函数
- 与 Microchip dsPIC33F C30 C 编译器、汇编器和链接器完全兼容
- 简单用户接口——仅一个库文件和一个头文件
- 函数可用 C 和汇编语言调用
- FIR 滤波函数支持格型 Lattice 滤波器、抽取（Decimating）滤波器、插值（Interpolating）滤波器和 LMS 滤波器
- IIR 滤波函数支持正准型（Canonic）滤波器、转置正准型（Transposed Canonic）滤波器和格型（Lattice）滤波器
- FIR 和 IIR 函数可与 dsPIC33F 滤波器设计程序生成的滤波器文件一起使用
- 变换函数支持“原址”计算和“非原址”计算 DCT、FFT 和 IFFT 变换
- 窗函数支持三角形（Bartlett）、布莱克曼（Blackman）、海明（Hamming）、汉宁（Hanning）和凯撒（Kaiser）窗
- 支持程序空间可视性
- 完整的函数概要信息，包括寄存器使用、周期数和函数大小等信息
- 随附的电子文档可帮助您理解和使用库函数

表 11-4: 函数执行时间

函数	指令周期计算公式	条件 ⁽¹⁾	指令周期数 ⁽²⁾	40MIPS 时执行时间
复数 FFT ⁽³⁾	—	N = 64	3739	93.5 μs
复数 FFT ⁽³⁾	—	N = 128	8485	212.1 μs
复数 FFT ⁽³⁾	—	N = 256	19055	476.4 μs
FIR	53 + N(4 + M)	N = 32, M = 32	1205	30.1 μs
格型 (Lattice) FIR	41 + N(4 + 7M)	N = 32, M = 32	7337	183.4 μs
正准型 (Canonic) IIR	36 + N(8 + 7S)	N = 32, M = 4	1188	29.7 μs
格型 (Lattice) IIR	46 + N(16 + 7M)	N = 32, M = 8	2350	58.8 μs
矩阵加	20 + 3(C * R)	C = 8, R = 8	212	5.3 μs
矩阵转置	16 + C(6 + 3(R - 1))	C = 8, R = 8	232	5.8 μs
矢量点积	17 + 3N	N = 32	113	2.8 μs
求矢量最大值	19 + 7(N - 2)	N = 32	229	5.7 μs
矢量乘	17 + 4N	N = 32	145	3.6 μs
矢量求幂	16 + 2N	N = 32	80	2.0 μs

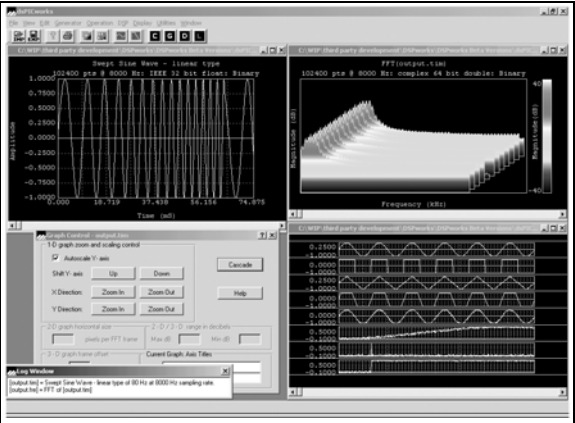
注 1: C = 列数, N = 采样数, M = 抽头数, S = 段数, R = 行数
2: 器件工作在 40 MIPS 时, 1 个指令周期 = 25 ns
3: 复数 FFT 子程序本身具有防溢出功能

11.4 dsPICworks™ 数据分析和 DSP 软件

dsPICworks 工具是一个免费的数据分析和信号处理软件包, 可在 Microsoft® Windows®9x、Windows NT®、Windows 2000 和 Windows XP 平台上使用。围绕以下各项提供了大量函数:

- 多种信号发生器——正弦波、方波、三角波、窗函数和噪声
- 丰富的 DSP 函数——FFT、DCT、滤波、卷积和插值
- 广泛的算术函数——代数表达式、数据调整和数据截取等
- 1 维、2 维与 3 维显示
- 多个数据量化和饱和度选项
- 多通道数据支持
- 自动的基于“脚本文件”的执行选项, 可用于任何用户定义的 dsPICworks 工具函数序列
- 可与 MPLAB IDE 互操作的文件导入 / 导出
- 数字滤波选项支持 dsPIC DSC Filter Design 生成的数字滤波器
- ASM30 汇编器文件选项, 可将数据表导出到 dsPIC33F 的 RAM 中

图 11-1: dsPICworks™ 数据分析和 DSP 软件



11.4.1 信号发生

dsPICworks™ 数据分析和 DSP 软件支持一整套信号发生器，包括基本的正弦波、方波和三角波发生器以及高级的窗函数、单位阶跃、单位采样、正弦波、指数和噪声函数发生器。可将指定分布的噪声添加到任意信号中。根据所要求的采样速率，生成的信号可以是 32 位浮点数或 16 位定点小数。生成信号的长度仅受磁盘可用空间限制。可以从 MPLAB IDE 文件寄存器窗口导入或导出信号。可以通过一组复用函数生成多通道数据。

11.4.2 数字信号处理（DSP）和算术运算

dsPICworks 数据分析和 DSP 软件有大量的 DSP 和算术函数，这些函数可用于信号处理。标准的 DSP 函数包括变换运算：FFT 和 DCT、卷积和相关、信号抽取、信号插值、采样速率转换和数字滤波。数字滤波是 dsPICworks 工具的重要部分，它使用由其姐妹应用程序 dsPIC Filter Design 设计的滤波器并将其应用到合成和导入的信号中。dsPICworks 工具还具有一些特殊功能，如信号截取、缩放和量化，在实际的 DSP 算法分析中这些功能非常重要。

11.4.3 显示和测量

dsPICworks 数据分析和 DSP 软件有大量的显示和测量选项。频域数据图象能选择以 2 维“频谱”或 3 维“瀑布”形式显示。单击鼠标就可以精确地测量信号。日志窗口显示当前的光标坐标和导出值，如与上一个位置和信号频率的差异。在特定的频率范围内可以测出信号强度。还特别支持显示多通道和复数。允许对图形进行缩放显示。用户可从一组颜色方案中进行选择以自定义显示设置。

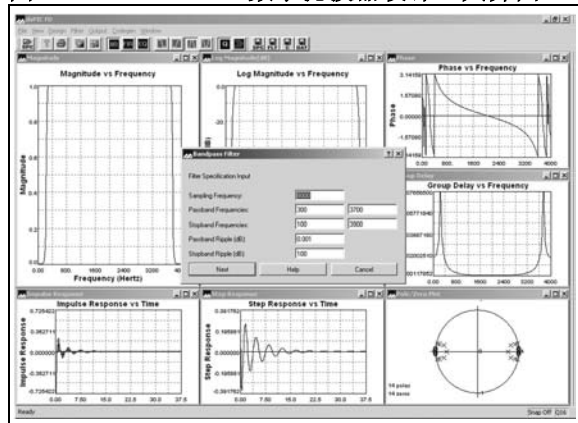
11.4.4 文件导入 / 导出——MPLAB 和 MPLAB ASM30 支持

dsPICworks 数据分析和 DSP 软件允许从外部导入 ASCII 文本或二进制文件形式的数据。同样也允许以文件形式导出数据。dsPICworks 工具支持所有 MPLAB 导入 / 导出表支持的文件格式。该功能允许用户将 MPLAB IDE 的实际数据导入 dsPICworks 工具进行分析。dsPICworks 工具还能创建可被导入到 MPLAB 工作区的 ASM30 汇编文件。

11.5 数字滤波器设计软件实用程序

dsPIC33F 16 位数字信号控制器的数字滤波器设计工具通过菜单和用户界面使设计、分析以及实现有限冲激响应（FIR）和无限冲激响应（IIR）数字滤波器成为易事。该工具执行滤波器设计过程中复杂的数学计算，提供优质的图形显示并生成全面的设计报告。输入所需的滤波器频率规格后该工具能自动生成将在 MPLAB 集成开发环境（IDE）中使用的滤波器代码和系数文件。使用许多生成的图可以对滤波器变换函数进行系统分析，诸如幅度、相位、群延迟、记录幅度、冲激响应和极点 / 零点位置。

图 11-2: 数字滤波器设计工具界面



数字滤波器设计工具的主要特性包括：

有限冲激响应滤波器设计

- 设计方法选择
 - FIR 窗设计
 - FIR Equiripple Design (Parks-McClellan)
- 低通、高通、带通和带阻滤波器
- FIR 滤波器最多可以有 513 个抽头
- 支持下列窗函数：
 - 矩形窗
 - 汉宁 (Hanning, Hann) 窗
 - 海明 (Hamming) 窗
 - 三角 (Triangular) 窗
 - 布莱克曼 (Blackman) 窗
 - 精确布莱克曼 (Exact Blackman) 窗
 - 三项余弦窗
 - 具有连续 3 阶导数的三项余弦窗
 - 至少三项余弦窗
 - 四项余弦窗
 - 具有连续 3 阶导数的四项余弦窗
 - 至少四项余弦窗
 - Good 4 Term Blackman Harris
 - Harris Flat Top
 - 凯撒 (Kaiser) 窗
 - Dolph-Tschebyscheff
 - 泰勒窗
 - 高斯窗
- 报告显示了设计的详细情况，例如窗函数系数和与窗函数相乘之前的冲激响应

无限冲激响应滤波器设计

- 低通、高通、带通和带阻滤波器
- 最大为 10 阶的低通和高通滤波器
- 最大为 20 阶的带通和带阻滤波器
- 5 个模拟原型滤波器：
 - 巴特沃兹 (Butterworth)
 - 切比雪夫 (Tschbyscheff)
 - 反切比雪夫 (Tschbyscheff)
 - 椭圆 (Elliptic)
 - 贝塞尔 (Bessel)
- 数字变换以双线性变换方式执行
- 报告显示了设计的详细情况，例如：从标准的低通滤波器到所需滤波器的所有变换

代码生成功能

- 生成的文件与 Microchip dsPIC33F C30 C 编译器、汇编器和链接器兼容
- 可选择将系数存放到程序空间或数据空间
- C Wrapper/ 头文件代码生成

图

- 幅频响应图
- 对数幅频响应图
- 相频响应图
- 群延迟和频率的关系图
- 冲激响应和时间 (每采样) 的关系图
- 阶跃响应和时间 (每采样) 的关系图
- 零极点位置图 (仅 IIR)

11.6 Microchip TCP/IP 协议栈

Microchip 免费的 TCP/IP 协议栈是一套提供标准应用 (HTTP 服务器和邮件客户机等) 服务或提供基于 TCP/IP 定制应用的服务的程序。用户不必是 TCP/IP 应用方面的专家，而只需具备 TCP/IP 用于 HTTP Server 应用的特定知识。

该协议栈以模块化方式实现，所有的服务均通过创建高度抽象的层实现，每层访问直接位于其下的一层或多层提供的服务。该协议栈的代码长度进行了优化，且设计为使用 dsPICDEM.net™ 开发板在 dsPIC33F 中运行；但可以被方便地移植到任何安装有 dsPIC33F 器件的硬件中。由 dsPIC33F 生成的 HTML 网页可通过标准 web 浏览器 (如 Microsoft Internet Explorer) 查看。

Microchip TCP/IP 协议栈的主要特性包括：

- 支持 Microchip C30 C 编译器
- 实现完整的 TCP 状态机
- 多个 TCP 和 UDP 套接字可进行同时连接或管理
- 包含支持各种标准协议的模块，支持的协议包括：MAC、SLIP、ARP、IP、ICMP、TCP、SNMP、UDP、DHCP、FTP、IP Gleaning、HTTP 和 MPFS (Microchip 文件系统)
- 可用作 HTTP Server 的一部分 (包含在内) 或任何定制的基于 TCP/IP 的应用
- 不依赖于 RTOS

11.7 软件调制解调器应用程序库

Microchip 数据调制解调器应用程序库由符合 ITU-T 规范的算法组成，可用于 V.21、V.22、V.22bis、V.23、V.32 和 V.32bis 调制解调器。该库还包含贝尔标准 103。

V.21、V.23 和 Bell 103 是频移键控（Frequency Shift Keying, FSK）调制解调器。V.32、V.32bis 和 V.22bis 是正交调幅（Quadrature Amplitude Modulation, QAM）调制解调器。V.22 是正交相移键控（Quadrature Phase Shift Keying, QPSK）调制解调器。V.21、V.22、V.22bis、V.32 和 V.32bis 都是 2 线全双工调制解调器。当使用 75 bps 反向通道操作时，V.23 是全双工调制解调器。

V.22bis 与 V.22、V.23 和 V.21 标准向下兼容。V.32bis 可选择与 V.22bis、V.22 和 V.21 标准向下兼容。

dsPIC DSC 软件调制解调器非常适合于面向小事务的应用，比如但不限于：

- POS 终端
- 机顶盒
- 升降梭箱
- 消防面板
- 通过 Internet 实现家庭安防系统
- 通过 Internet 连接电表、气表和水表
- 通过 Internet 连接自动售货机
- 智能电器
- 工业监控

每个库均提供支持 ITU-T 规范 V.42 的函数。V.42 包含高级的数据链路控制（High-Level Data Link Control, HDLC）协议，被称为调制解调器链路访问协议（Link Access Protocol for Modems, LAPM），并定义了调制解调器差错纠正协议。

所有的数据泵调制解调函数都是以 ASM30 汇编代码编写的，具有优化的代码大小和执行时间。AT、V.42 和数据泵 API 以 C30 C 编译器语言编写。

调制解调器库附带的电子文档帮助您熟悉并实现库函数。综合的“*dsPIC30F Soft Modem Library User's Guide*”说明了 AT、V.42 和数据泵层所要求的 API。

11.8 语音识别应用程序库

dsPIC 语音识别应用程序库提供需要备用用户接口的嵌入式应用的语音控制。具有多达 100 个单词的词库，语音识别库允许用户使用语音命令控制其应用。语音识别库是免提产品（比如调制解调设备、安防面板和手机）的理想前端。语音识别库对存储器和处理的要求不高，设计为用于 dsPIC30F5011、dsPIC30F5013、dsPIC30F6012 和 dsPIC30F6014 处理器。

dsPIC DSC 语音识别库的主要特性包括：

- 美式英语支持
- 不依赖于说话者的单独词汇识别
- 不需要说话者训练
- 基于隐含马尔可夫调制解调器的识别系统
- 识别时间 < 500 ms
- 具有 100 个常用词汇的主词汇库（在“*dsPIC30F Speech Recognition Library User's Guide*”中列出）
- 基于 Windows 操作系统的实用工具允许用户通过主词库创建自定义词库
- 可向主词库添加更多的单词（要收费）
- 数据表可被存储到外部存储器中
- 可选关键字激活和静音检测
- 可选择使用预定义的关键字进行系统自检测
- 灵活的 API
- 与 Microchip MPLAB C30 C 编译器语言工具完全兼容
- “*dsPIC30F Speech Recognition Library User's Guide*”和“*dsPIC30F Word Library Builder User's Guide*”
- 设计为在 dsPICDEM™1.1 通用开发板（DM300014）上运行

11.8.1 资源要求

- 采样接口：工作在 12.0 kHz 频率下的 Si-3000 音频编解码器
- 系统工作频率：12.288、18.432 或 24.576 MHz
- 运算能力：8 MIPS
- 闪存程序存储器：库中的每个单词占用 18 KB + 1.5 KB 的存储空间
- RAM：< 3.0 KB

11.9 噪音抑制库

dsPIC DSC 噪音抑制库提供了抑制噪音对语音信号干扰的功能。该功能对于基于话筒的应用来说是非常有用的，在这类应用中输入的语音可能受到话筒捕捉到的环境噪音的破坏。它尤其适用于无法隔离噪音的系统，比如：

- 免提蜂窝电话
- 扩音器
- 对讲机
- 电话会议系统
- 耳麦
- 作为语音识别或语音编码系统的前端
- 任何需要消除噪音的话筒应用
- 任何需要消除噪音干扰（来自于通信通道接收的信号）的应用

噪音抑制库使用 8 kHz 的采样速率。然而，该库包含采样速率转换函数，确保了库和配置为较高采样速率（9.6 kHz、11.025 kHz 或 12 kHz）的语音采样外设可以互操作。

噪音抑制库的主要特性包括：

- 所有函数都可以被 C 或汇编应用程序调用
- 与 Microchip C30 C 编译器、汇编器和链接器完全兼容
- 预编译的库归档文件
- 使用 DSP 指令和高级寻址模式的高度优化的汇编代码
- 音频带宽：采样速率为 8 kHz 时是 0-4 kHz
- 10-20 dB 的噪音衰减，具体取决于噪音的类型
- “dsPIC30F Noise Suppression Library User's Guide”
- 提供了演示应用程序源代码
- 需要购买的附属工具包括：音频电缆、耳麦、振荡器、话筒、扬声器、DB9 M/F RS-232 电缆和 DB9M-DB9M null 调制解调器适配器，可用来对库进行评估

表 11-5: 资源要求

算法	MIPS	闪存	RAM
噪音抑制	3.3	7 KB	1 KB
采样速率转换	1.0	2.6 KB	0.5 KB

注：用户应用程序可能需要额外的 1 KB-1.5 KB 空间用来缓冲数据（取决于应用程序）。

11.10 回声消除库

回声消除（Acoustic Echo Cancellation, AEC）库提供消除扬声器和话筒之间的路径中所产生回声的功能。该功能对于扬声器和话筒相互靠近的语音和电话应用非常有用，在这种应用中由于话筒很容易受到扬声器发出的信号的影响，因此会在远端产生显著的回声影响。该库尤其适用于以下应用：

- 免提蜂窝电话
- 扩音器
- 对讲机
- 电话会议系统

对于旨在用于窄小环境（比如轿车车厢）内的免提电话，该库完全符合回声消除标准 G.167。

与噪音抑制库相似，回声消除库同样包含采样速率转换函数。

AEC 库的主要特性包括：

- 所有函数都可以被 C 或汇编应用程序调用
- 与 Microchip C30 C 编译器、汇编器和链接器完全兼容
- 预编译的库归档文件
- 使用 DSP 指令和高级寻址模式的高度优化的汇编代码
- 可以消除 16ms、32ms 或 64ms 回声延迟或尾长的回声（可配置）
- 对于车内应用，已依据 G.167 规范进行了全面测试
- 音频带宽：采样速率为 8 kHz 时是 0-4 kHz
- 收敛速率：最高为 43 dB/s，典型值 > 30 dB/s。
- 回声消除：最高为 50 dB，典型值 > 40 dB
- “dsPIC30F Acoustic Echo Cancellation Library User's Guide”
- 提供了演示应用程序源代码
- 提供可购买的附属工具

表 11-6: 资源要求

算法	MIPS	闪存	RAM
AEC —— 64 ms 回声尾长	16.5	6 KB	5.7 KB
AEC —— 32 ms 回声尾长	10.5	6 KB	3.4 KB
AEC —— 16 ms 回声尾长	7.5	6 KB	2.6 KB
采样速率转换	1.0	2.6 KB	0.5 KB

注：用户应用程序可能需要额外的 2 KB-2.5 KB 空间用来缓冲数据（取决于应用程序）。

11.11 对称密钥嵌入式加密库

Microchip 为构建在 dsPIC33F 平台上的嵌入式应用提供了可靠的安全解决方案。通过两个库实现该解决方案——对称密钥和非对称密钥嵌入式加密库。对称密钥库包含以下几部分：

- 哈希（Hash）函数
 - SHA-1 安全哈希标准
 - MD5 报文摘要
- 对称密钥加密 / 解密函数
 - 高级加密标准（Advanced Encryption Standard, AES）
 - 三重数据加密标准（Triple Data Encryption Standard, Triple-DES）
- 随机数发生器函数
 - 确定性随机位发生器 ANSI X9.82

该库适用的一些典型应用包括：

- 移动、无线设备和 PDA
- 安全分级
- 安全 Web 事务
 - 安全套接字层（SSL）
 - 传输层安全性（TLS）
 - 安全多用途网际邮件扩展（Secure Multipurpose Mail Extensions, S/MIME）
- ZigBee™ 技术以及其他监视和控制应用
- 智能卡读取器 / 信用卡读取器
- 朋友 / 敌人识别
- 与 TCG（可信计算机组）和 NGSCB（Microsoft 新一代安全计算平台）个人电脑互操作的安全设备和外设

对称密钥嵌入式加密库的主要特性包括：

- 库函数用 MPLAB ASM30 汇编语言编写，可由 C 程序调用
- 优化了速度、代码大小和 RAM 利用率
 - RAM 利用在 60 字节以下
- 库函数已针对适用的标准进行了大量测试
- 对称密钥加密 / 解密函数支持多种工作模式：
 - 电子密码本（Electronic Code Book, ECB）模式
 - 经过报文验证的加密块链接（Cipher Block Chaining with Message Authentication, CBC-MAC）模式
 - 计数器（CTR）模式
 - 组合的 CBC-MAC 和 CTR（CCM）模式
- “dsPIC30F Embedded Encryption Libraries User's Guide”
- 为每个库函数提供了一些使用示例

11.12 非对称密钥嵌入式加密库

Microchip 为构建在 dsPIC33F 平台上的嵌入式应用提供了可靠的安全解决方案。通过两个库提供该解决方案——对称密钥和非对称密钥嵌入式加密库。非对称密钥库包含以下几部分：

- 公用密钥加密 / 解密函数
 - RSA（1024 和 2048 位）
- 主要协议
 - Diffie-Hellman（1024 和 2048 位）
- 信令和验证
 - DSA（1024 位）
 - RSA（1024 和 2048 位）
- 哈希函数
 - SHA-1 安全哈希标准
 - MD5 报文摘要
- 随机数发生器函数
 - ANSI X9.82

该库适用的一些典型应用包括：

- 移动、无线设备和 PDA
- 安全分级
- 安全 Web 事务
 - 安全套接字层（SSL）
 - 传输层安全性（TLS）
 - 安全多用途网际邮件扩展（S/MIME）
- ZigBee 技术以及其他监视和控制应用
- 智能卡读取器 / 信用卡读取器
- 朋友 / 敌人识别
- 与 TCG（可信计算机组）和 NGSCB（Microsoft 新一代安全计算平台）个人电脑互操作的安全设备和外设

非对称密钥嵌入式加密库的主要特性包括：

- 库函数用 MPLAB ASM30 汇编语言编写，可由 C 程序调用
- 优化了速度、代码大小和 RAM 利用率
 - RAM 利用在 100 字节以下
- 库函数已针对适用的标准进行了大量测试
- “dsPIC30F Embedded Encryption Libraries User's Guide”
- 为每个库函数提供了一些使用示例

11.13 语音编码 / 解码库

语音编码 / 解码库执行与一般电话相同音质的语音压缩和解压缩。该库以改进的 **Speex** 语音编码器 / 解码器源代码为基础，并执行 **16:1** 的压缩比。它以 **8 kHz** 的速率采样语音并将其压缩为 **8 kbps** 的数据传输速率。存储用来回放的压缩语音每秒语音需要大约 **1 KB** 的存储空间。该库尤其适用于以下基于语音的应用：

- 应答机
- 楼宇和家庭安防系统
- 对讲机
- 智能电器
- 语音记录仪
- 步谈机
- 使用消息回放的任何应用

基于 **PC** 的语音编码器实用程序允许您创建自己用来回放的编码语音文件。编码语音文件可由 **PC** 话筒或现有 **WAV** 文件创建。一旦创建了编码语音文件，它们就会像常规源文件一样被添加到 **MPLAB C30** 项目，并编译到应用程序中。语音编码器实用程序允许您选择四个目标存储区来存储语音文件：闪存程序存储器、**RAM** 和外部闪存存储器。外部闪存存储器允许您存储好几分钟的语音（1 分钟的语音需要 **60 KB** 的存储空间），通过通用 **I/O** 端口支持外部闪存存储器。

语音编码 / 解码库的主要特性包括：

- 基于 **PESQ** 的平均评价分：**3.7-4.2**（5 分制）
- 码激励线性预测（**Code Excited Linear Prediction, CELP**）编码
- 两个模拟输入接口——编解码器或片内 **ADC**
- 两个模拟输出接口——编解码器或片内 **PWM**
- 可选语音活动检测
- 存储压缩的语音，每秒钟语音需要 **1 KB** 的存储空间
- 免版税（只一次性收取许可费用）
- 与 **Microchip MPLAB C30 C** 编译器语言工具完全兼容
- *dsPIC30F Speech Encoding/Decoding Library User's Guide*
- 设计为在 **dsPICDEM™ 1.1** 通用开发板（**DM300014**）上运行

12.0 第三方开发工具和应用程序库

除了为 dsPIC33F 产品提供开发工具和应用程序库，Microchip 还与主要的第三方工具制造商合作，以开发支持 dsPIC33F 系列产品的高品质硬件和软件工具。各种第三方开发工具的详细信息将在随后简要地列出。

13.0 dsPIC33F 硬件开发板

Microchip 提供了两种硬件开发板，它们将帮助应用开发人员快速进行样机开发和验证设计的主要部分。每块板都具有各种 dsPIC33F 外设并支持 Microchip MPLAB

在线调试器（ICD 2）工具，以用于对 dsPIC33F 器件进行高成本效益的调试和编程。表 13-1 介绍了这两块板。
Microchip 正计划提供更多支持 dsPIC33F 系列产品的硬件开发板。更多信息请联系 Microchip DSCD 市场部。

表 13-1: 硬件开发板

	开发工具	说明	部件号	厂商
开发板和 开发板参考设计	通用开发板	dsPICDEM™ 80 引脚入门开发板	DM300019	Microchip
		Explorer 16 开发板	DM240001	Microchip
接插 接插板 样板	接插样板 (见第 13.3 节 接插模块)	带有 80 引脚 dsPIC33F6014A 通用 MCU 样片的 PC 板，与 DM300019 开发板一起使用。	MA300014	Microchip
		带有 100 引脚 dsPIC33F MCU 样片的 PC 板，与 DM240001 开发板一起使用。	MA330011	Microchip
		带有 100 引脚 dsPIC33F MCU 样片的 PC 板，与 DM300019 开发板一起使用。	MA330012	Microchip
附属 工具包	音响设备附属工具包 (见第 13.4 节 音响设备附属工具包)	附属工具包含有：音频电缆、耳麦、振荡器、话筒、扬声器、DB9 M/F RS-232 线缆和 DB9M-DB9M Null 调制解调器适配器，可用于对库进行评估。	AC300030	Microchip

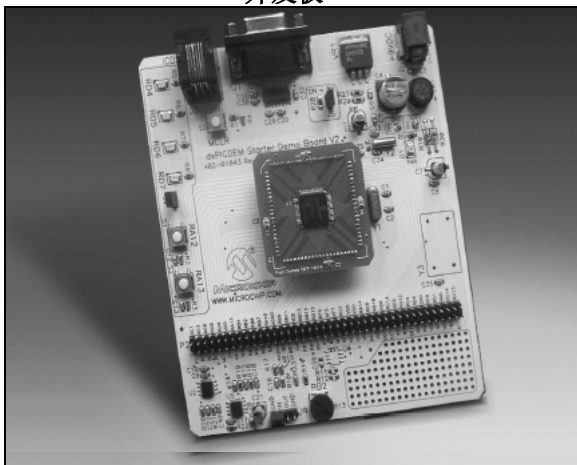
13.1 dsPICDEM™ 80 引脚入门开发板

使用该开发板能很经济地评估 dsPIC30F 和 dsPIC33F 通用和电机控制系列器件。该板是个非常理想的样机开发工具，能帮助您快速开发和验证关键设计要求。

dsPICDEM 80 引脚入门开发板的一些主要特性和属性包括：

- 包含一个 80 引脚 dsPIC30F6014A 接插模块 (MA300014)
- 9V 电源输入
- 5V 和 3.3V 可选稳压器输出
- LED、开关、电位计和 UART 接口
- 音频信号输入的 A/D 输入滤波电路
- 音频信号输出的板载 DAC 和滤波器
- 实验电路布线区
- 汇编语言演示程序和教程
- 可容纳一个 80 引脚 dsPIC30F6010 接插模块 (MA300013)
- 可容纳一个 100 到 80 引脚适配器 dsPIC33F 接插模块 (MA330012)

图 13-1: dsPICDEM™ 80 引脚入门开发板



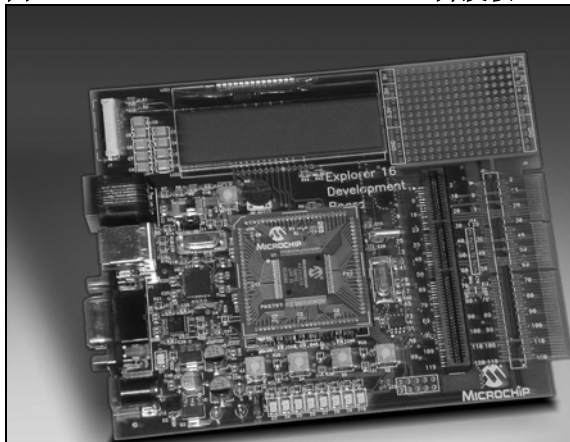
13.2 Explorer 16 开发板

使用该开发板能很经济地评估 dsPIC33F 通用和电机控制系列器件以及 PIC24F 器件。该板是个非常理想的样机开发工具，能帮助您快速开发和验证关键设计要求。

Explorer 16 开发板的一些主要特性和属性包括：

- 包含一个 100 引脚 dsPIC33F 接插模块 (MA330011)
- 包含一个 100 引脚 PIC24 接插模块 (部件编号待定)
- 9V 电源输入
- 接插演示板模块化设计和扩展插头
- 用于再编程的 ICD 2 和 JTAG 连接
- 通过 PIC18F4550 对 USB 和协议转换的支持
- 带有固件和驱动程序支持的 RS-232 连接
- 用于普通指示的 LED 显示屏
- 串行 EEPROM
- 16 x 2 字符式 LCD
- 温度传感器
- 终端接口程序和菜单程序

图 13-2: EXPLORER 16 开发板



13.3 接插模块

各种 dsPIC33F 开发板可以使用 dsPIC33F 器件的接插模块。由于开发板 PCB 上包含器件插头引脚，所以使用它们可以灵活替换 dsPIC33F 芯片。将提供三种支持 64 引脚、80 引脚和 100 引脚 TQFP 封装通用和电机控制系列样片的不同接插样板类型。使用接样板被认为是一种临时的开发板机制。

13.4 音响设备附属工具包

音响设备附属工具包包含以下附件，用于对针对声音处理的库（NS 和 AEC 等）进行评估和提供应用开发支持：

- 6 英尺立体声音频线缆
- 立体声耳麦
- 两个 14.7456 MHz 振荡器
- 便携话筒
- 折叠扬声器
- 6 英尺 DB9 M/F RS-232 线缆
- DB9M-DB9M Null 调制解调器适配器

附录 A：

通用系列器件的 I/O 引脚配置和功能

表 A-1 简单介绍了能与端口引脚复用的器件 I/O 引脚配置和功能。一个端口引脚可能具有多种功能。当发生复用
时，外设模块的功能要求会强制改变端口引脚的数据方向。

表 A-1：通用系列的 I/O 引脚配置说明

引脚名称	引脚类型	输入缓冲器类型	说明
AN0-AN23	I	Analog	模拟输入通道。
AVDD	P	P	模拟模块的正电源端。
AVSS	P	P	模拟模块的接地参考端。
CLKI CLKO	I O	ST/CMOS —	外部时钟源输入。始终与 OSC1 引脚功能相关联。 振荡器晶振输出。在晶振模式下连接到晶振和谐振器。在 RC 和 EC 模式下可作为 CLKO。始终与 OSC2 引脚功能相关联。
CN0-CN23	I	ST	输入电平变化通知输入。所有输入都能被软件编程为内部弱上拉功能。
COFS	I/O	ST	数据转换器接口帧同步引脚。
CSCK	I/O	ST	数据转换器接口串行时钟输入 / 输出引脚。
CSDI	I	ST	数据转换器接口串行数据输入引脚。
CSDO	O	—	数据转换器接口串行数据输出引脚。
C1RX C1TX C2RX C2TX	I O I O	ST — ST —	ECAN1 总线接收引脚。 ECAN1 总线发送引脚。 ECAN2 总线接收引脚。 ECAN2 总线发送引脚。
PGD1/EMUD1 PGC1/EMUC1 PGD2/EMUD2 PGC2/EMUC2 PGD3/EMUD3 PGC3/EMUC3	I/O I I/O I I/O I	ST ST ST ST ST ST	编程 / 调试通信通道 1 数据 I/O 引脚。 编程 / 调试通信通道 1 时钟输入引脚。 编程 / 调试通信通道 2 数据 I/O 引脚。 编程 / 调试通信通道 2 时钟输入引脚。 编程 / 调试通信通道 3 数据 I/O 引脚。 编程 / 调试通信通道 3 时钟输入引脚。
IC1-IC8	I	ST	捕捉输入 1 到 8。
INT0 INT1 INT2 INT3 INT4	I I I I I	ST ST ST ST ST	外部中断 0。 外部中断 1。 外部中断 2。 外部中断 3。 外部中断 4。
MCLR	I/P	ST	主复位输入或编程电压输入。该引脚为低电平时复位器件。
OCFA OCFB OC1-OC8	I I O	ST ST —	比较故障 A 输入（对于比较通道 1、2、3 和 4）。 比较故障 B 输入（对于比较通道 5、6、7 和 8）。 比较输出 1 到 8。
OSC1 OSC2	I I/O	ST/CMOS —	振荡器晶振输入。配置为 RC 模式时缓冲器类型为 ST；其他情况下为 CMOS。 振荡器晶振输出。在晶振模式下连接到晶振和谐振器。在 RC 和 EC 模式下可作为 CLKO。
RA0-RA7 RA9-RA10 RA12-RA15	I/O I/O I/O	ST ST ST	PORTA 是一个双向 I/O 端口。
RB0-RB15	I/O	ST	PORTB 是一个双向 I/O 端口。

图注：CMOS = CMOS 兼容输入或输出； Analog = 模拟输入
ST = 具有 CMOS 电平的施密特触发器输入； O = 输出； I = 输入； P = 电源

表 A-1: 通用系列的 I/O 引脚配置说明 (续)

引脚名称	引脚类型	输入缓冲器类型	说明
RC1-RC4	I/O	ST	PORTC 是一个双向 I/O 端口。
RC12-RC15	I/O	ST	
RD0-RD15	I/O	ST	PORTD 是一个双向 I/O 端口。
RE0-RE9	I/O	ST	PORTE 是一个双向 I/O 端口。
RF0-RF8	I/O	ST	PORTF 是一个双向 I/O 端口。
RF12-RF13	I/O	ST	
RG0-RG3	I/O	ST	PORTG 是一个双向 I/O 端口。
RG6-RG9	I/O	ST	
RG12-RG15	I/O	ST	
SCK1	I/O	ST	SPI1 同步串行时钟输入 / 输出。
SDI1	I	ST	SPI1 数据输入。
SDO1	O	—	SPI1 数据输出。
SS1	I	ST	SPI1 同步从动模式。
SCK2	I/O	ST	SPI2 同步串行时钟输入 / 输出。
SDI2	I	ST	SPI2 数据输入。
SDO2	O	—	SPI2 数据输出。
SS2	I	ST	SPI2 同步从动模式。
SCL1	I/O	ST	I2C1 同步串行时钟输入 / 输出。
SDA1	I/O	ST	I2C1 同步串行数据输入 / 输出。
SCL2	I/O	ST	I2C2 同步串行时钟输入 / 输出。
SDA2	I/O	ST	I2C2 同步串行数据输入 / 输出。
SOSCI	I	ST/CMOS	32kHz 低功耗晶振输入；其他情况下为 CMOS。
SOSCO	O	—	32kHz 低功耗晶振输出。
TMS	I	ST	JTAG 测试模式选择引脚。
TCK	I/O	ST	JTAG 测试时钟输入 / 输出引脚。
TDI	I	ST	JTAG 测试数据输入引脚。
TDO	O	—	JTAG 测试数据输出引脚。
T1CK	I	ST	Timer1 外部时钟输入。
T2CK	I	ST	Timer2 外部时钟输入。
T3CK	I	ST	Timer3 外部时钟输入。
T4CK	I	ST	Timer4 外部时钟输入。
T5CK	I	ST	Timer5 外部时钟输入。
T6CK	I	ST	Timer6 外部时钟输入。
T7CK	I	ST	Timer7 外部时钟输入。
T8CK	I	ST	Timer8 外部时钟输入。
T9CK	I	ST	Timer9 外部时钟输入。
U1CTS	I	ST	UART1 允许发送。
U1RTS	O	—	UART1 请求发送。
U1RX	I	ST	UART1 接收。
U1TX	O	—	UART1 发送。
U2CTS	I	ST	UART2 允许发送。
U2RTS	O	—	UART2 请求发送。
U2RX	I	ST	UART2 接收。
U2TX	O	—	UART2 发送。
VDD	P	—	外设逻辑和 I/O 引脚的正电源端。
VDDCORE	P	—	CPU 逻辑滤波器电容连接端。
VSS	P	—	逻辑模块和 I/O 引脚的接地参考端。
VREF+	I	Analog	模拟参考电压 (高) 输入。
VREF-	I	Analog	模拟参考电压 (低) 输入。

图注: CMOS = CMOS 兼容输入或输出; Analog = 模拟输入
ST = 具有 CMOS 电平的施密特触发器输入; O = 输出; I = 输入; P = 电源

dsPIC33F

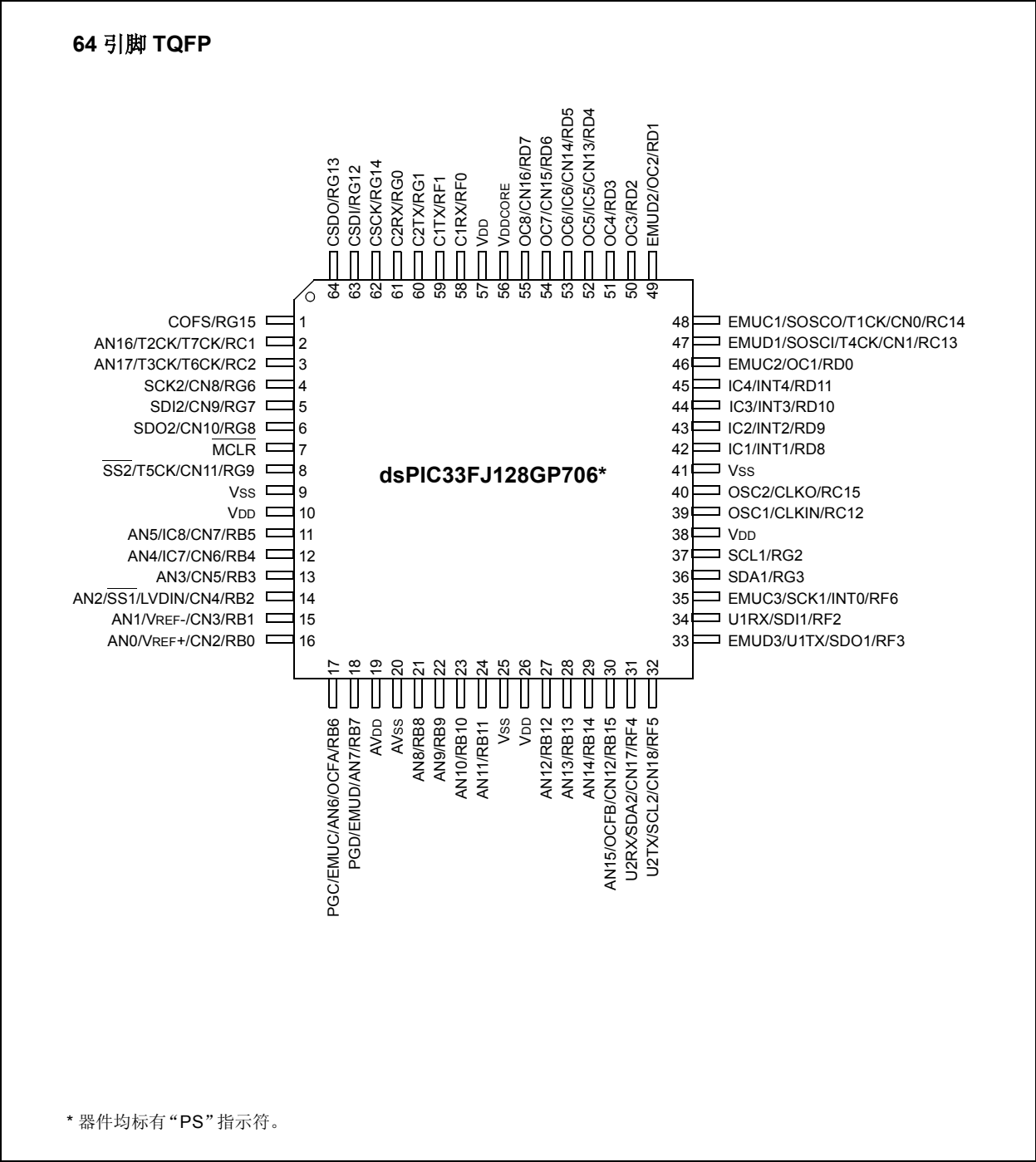
表 A-2: dsPIC33F 通用单片机系列器件（标有“PS”的器件）

器件	引脚数	闪存程序存储器 (KB)	RAM (KB) ⁽¹⁾	16 位定时器	输入捕捉	输出比较 标准 PWM	编解码器 接口	A/D 转换器	UART	SPI	I ² C™	CAN	最大 I/O 引脚数 ⁽²⁾	封装类型
33FJ128GP706	64	128	17	9	8	8	1	2 A/D, 18 ch	2	2	2	2	53	PT
33FJ128GP708	80	128	17	9	8	8	1	2 A/D, 24 ch	2	2	2	2	69	PT
33FJ256GP710	100	256	33	9	8	8	1	2 A/D, 32 ch	2	2	2	2	86	PF

注 1: RAM 中包括 1 KB 的 DMA RAM。
2: 最大 I/O 引脚数包括与外设功能复用的引脚。

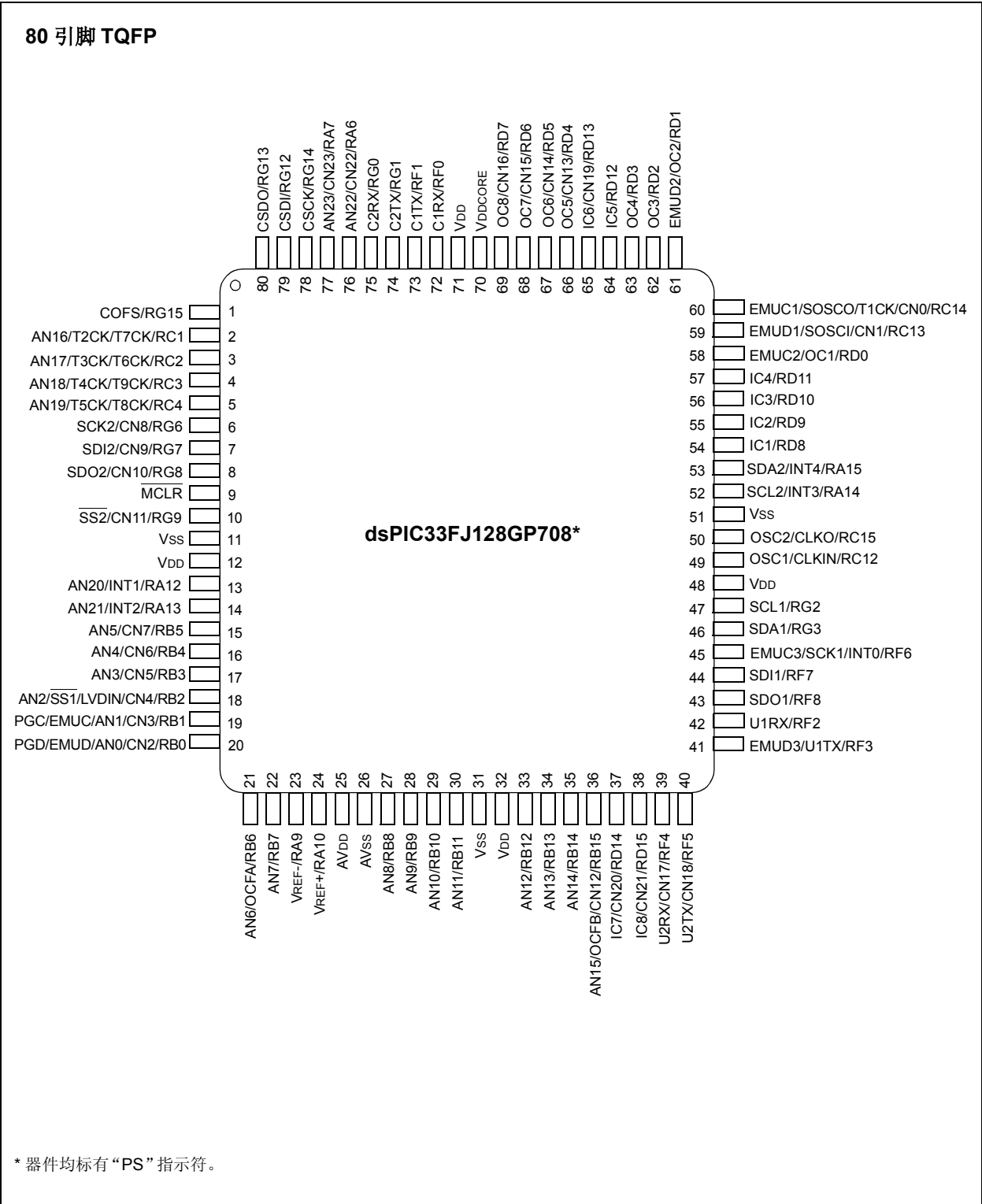
注: 样机样片设计为供 dsPIC33F 系列的早期使用者使用，它们以早期的芯片版本为基础。器件名均标有“PS”后缀。本数据手册注明了主要的不同。更多信息请参见“dsPIC33F Data Sheet”。

引脚图



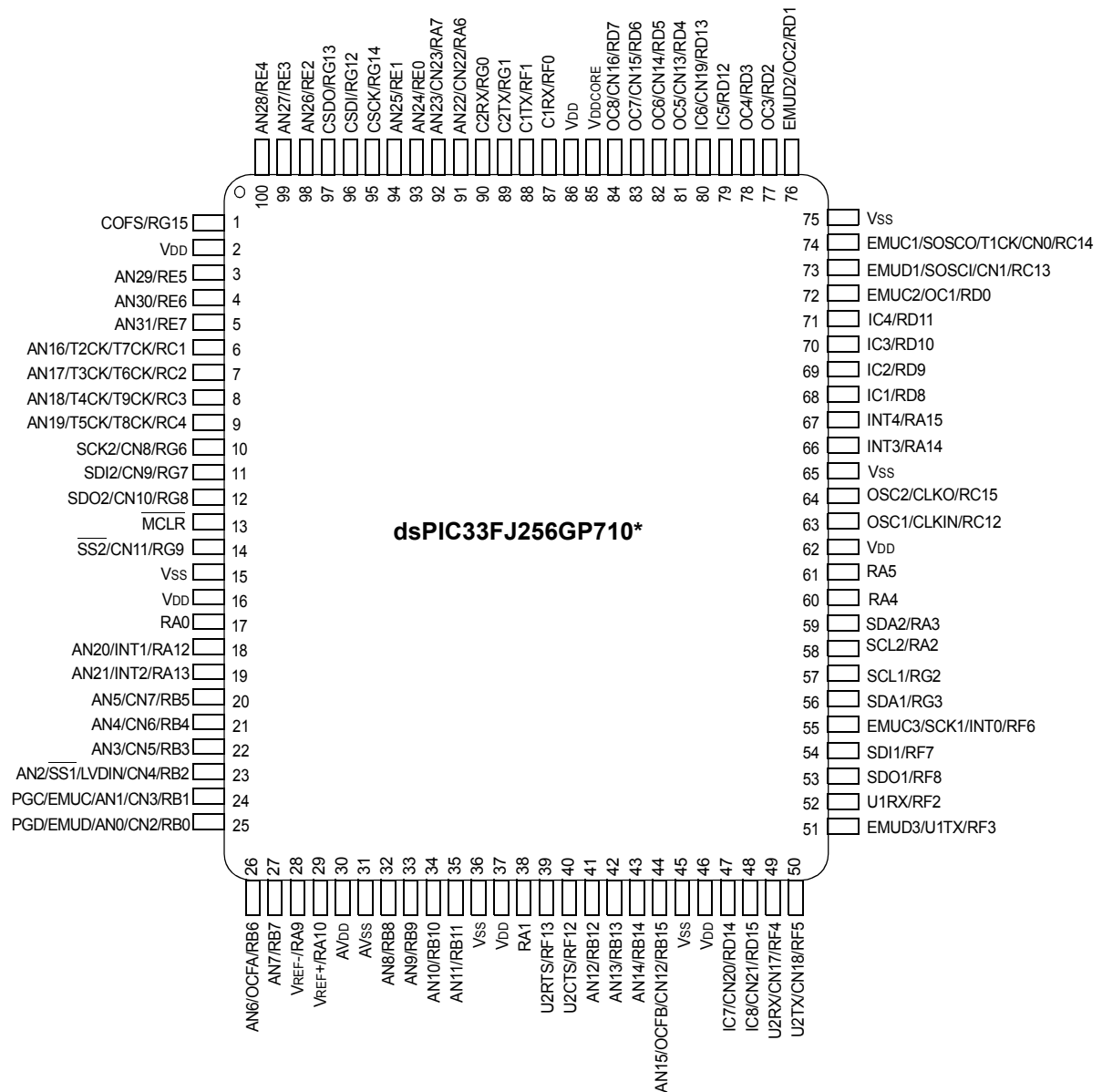
dsPIC33F

引脚图（续）



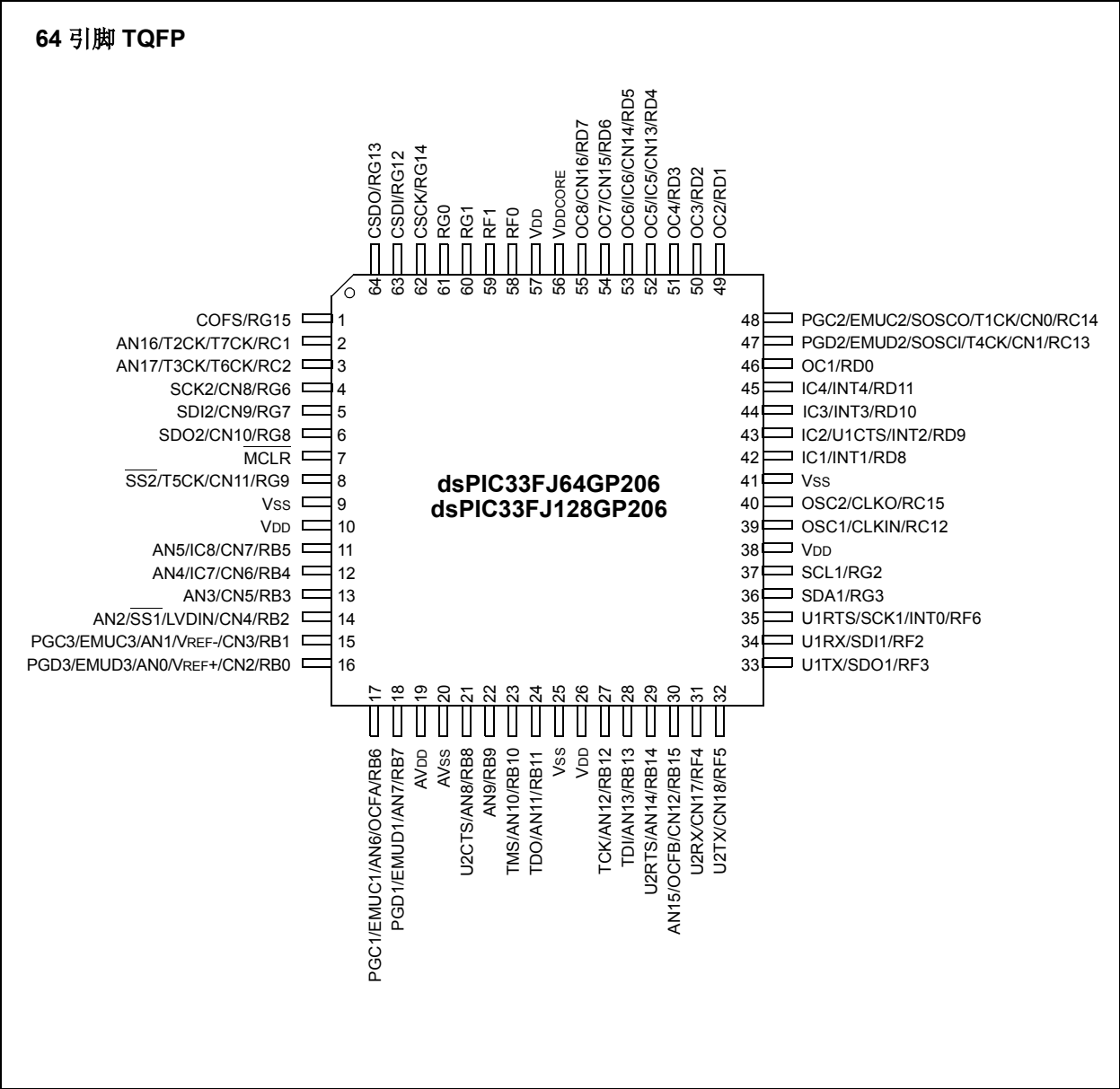
引脚图（续）

100 引脚 TQFP

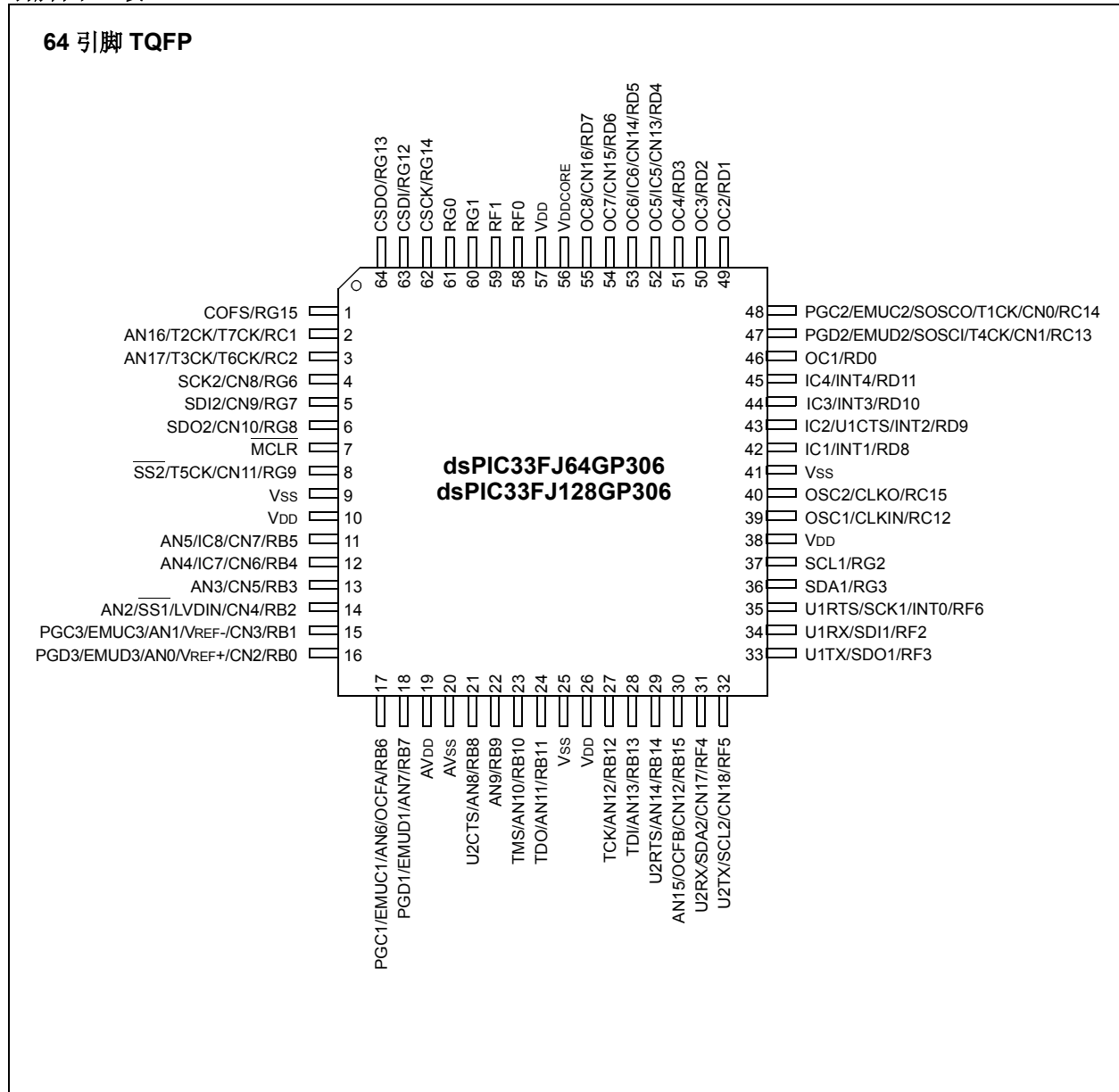


* 器件均标有“PS”指示符。

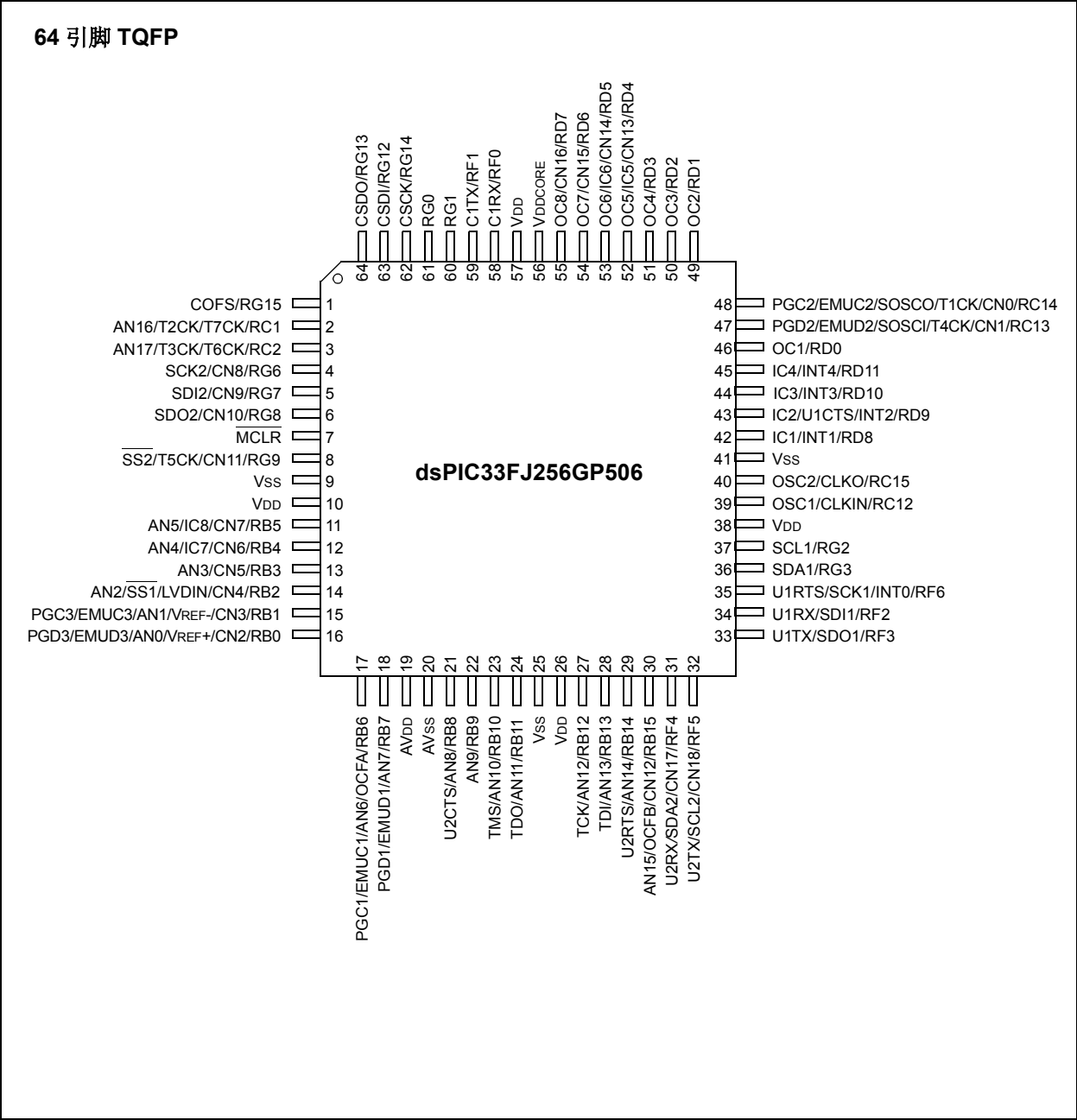
引脚图（续）



引脚图 (续)

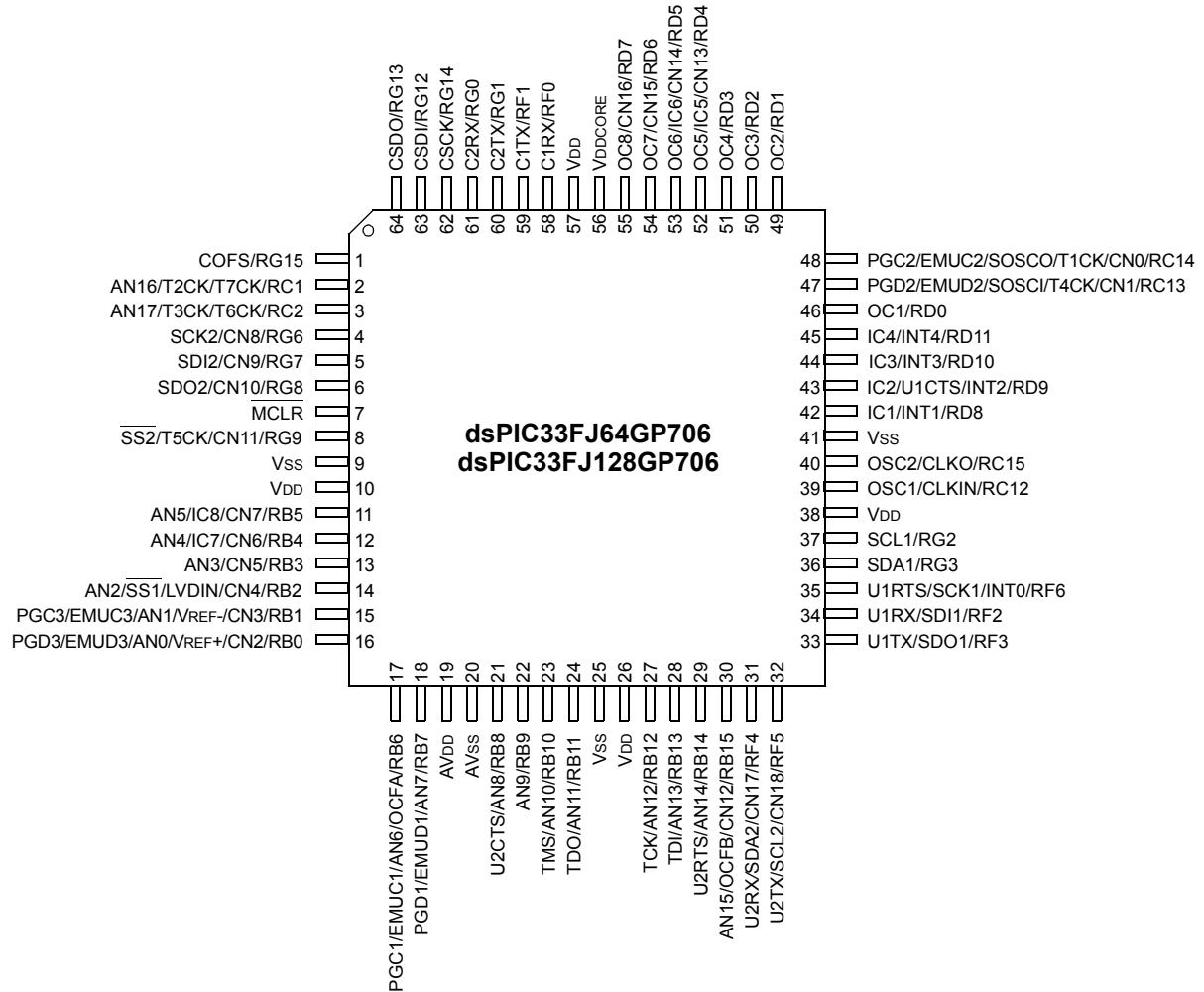


引脚图（续）



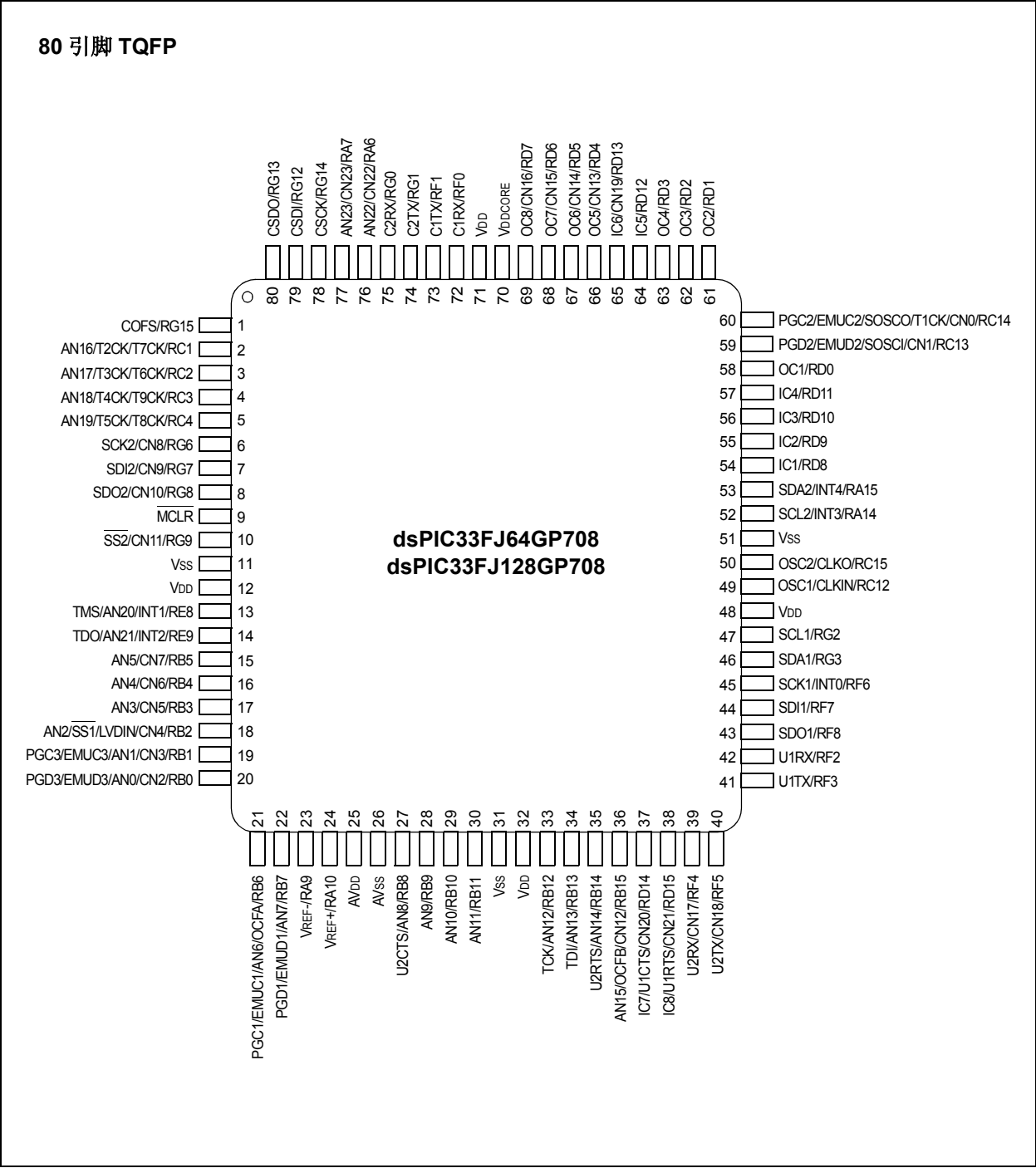
引脚图 (续)

64 引脚 TQFP

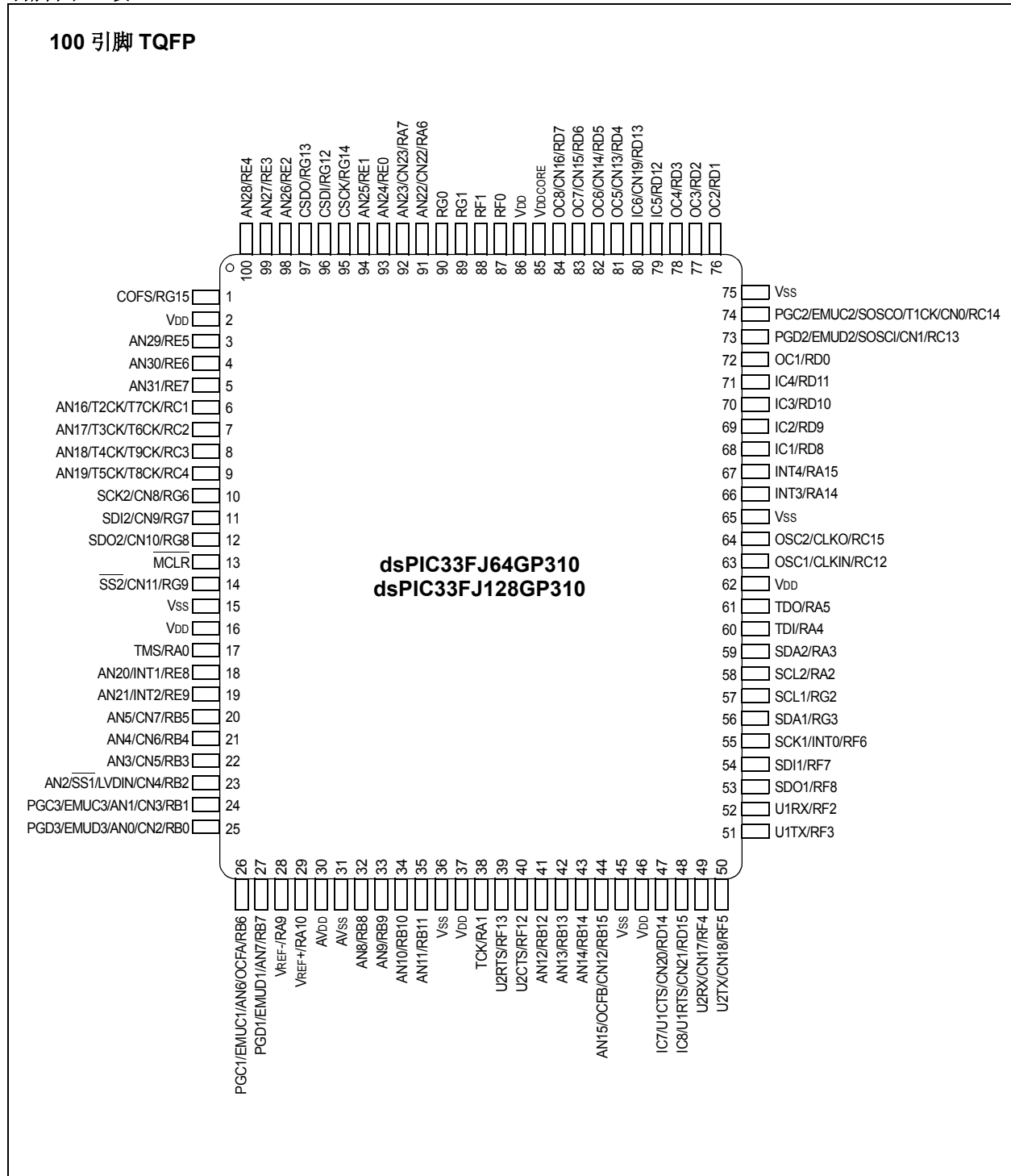


dsPIC33F

引脚图（续）

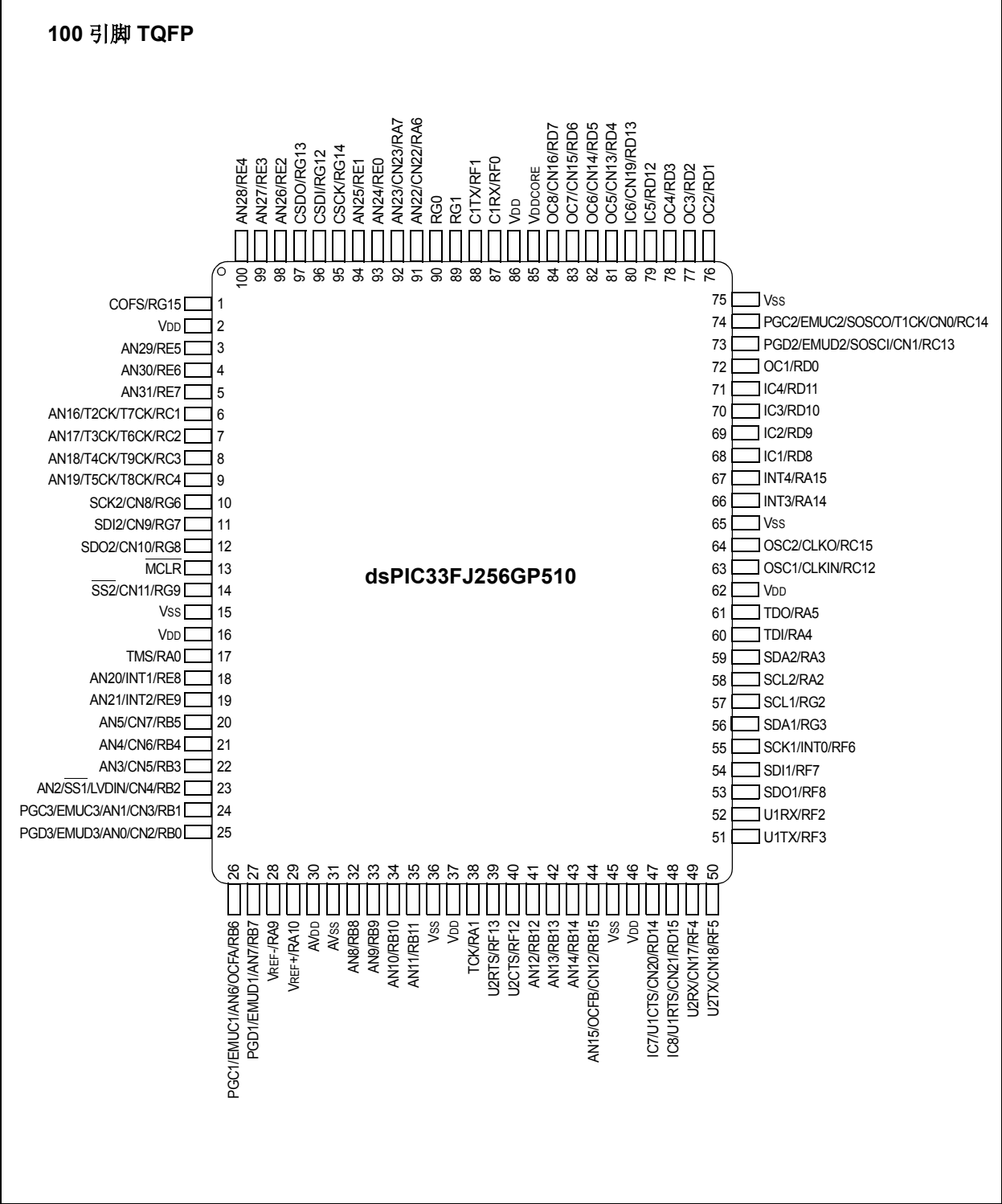


引脚图 (续)

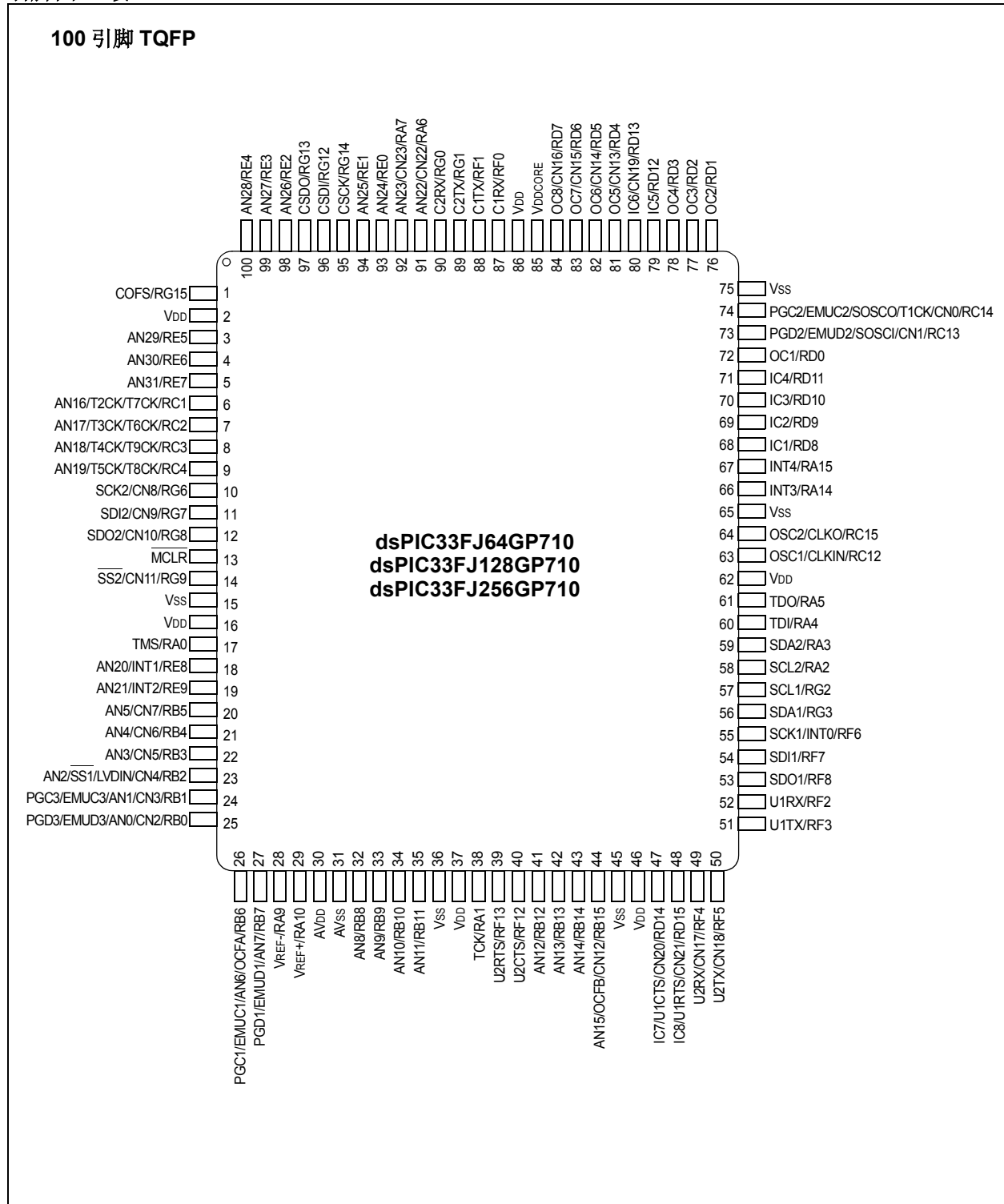


dsPIC33F

引脚图（续）



引脚图 (续)



附录 B：电机控制系列器件 I/O 引脚配置和功能

表 B-1 简单介绍了能与端口引脚复用的器件 I/O 引脚配置和功能。一个端口引脚可能具有多种功能。当发生复用
时，外设模块的功能要求会强制改变端口引脚的数据方向。

表 B-1：电机控制系列 I/O 引脚配置说明

引脚名称	引脚类型	缓冲器类型	说明
AN0-AN23	I	Analog	模拟输入通道。 AN0 和 AN1 还分别用作器件编程数据输入和时钟输入。
AVDD	P	P	模拟模块的正电源端。
AVSS	P	P	模拟模块的接地参考端。
CLKI CLKO	I O	ST/CMOS —	外部时钟源输入。始终与 OSC1 引脚功能相关联。 振荡器晶振输出。在晶振模式下连接晶振和谐振器。 在 RC 和 EC 模式下可作为 CLKO。始终与 OSC2 引脚功能相关联。
CN0-CN23	I	ST	输入电平变化通知输入。 所有输入都能被软件编程为内部弱上拉功能。
COFS	I/O	ST	数据转换器接口帧同步引脚。
CSCK	I/O	ST	数据转换器接口串行时钟输入 / 输出引脚。
CSDI	I	ST	数据转换器接口串行数据输入引脚。
CSDO	O	—	数据转换器接口串行数据输出引脚。
C1RX C1TX C2RX C2TX	I O I O	ST — ST —	CAN1 总线接收引脚。 CAN1 总线发送引脚。 CAN2 总线接收引脚。 CAN2 总线发送引脚。
PGD1/EMUD1 PGC1/EMUC1 PGD2/EMUD2 PGC2/EMUC2 PGD3/EMUD3 PGC3/EMUC3	I/O I I/O I I/O I	ST ST ST ST ST ST	编程 / 调试通信通道 1 数据 I/O 引脚。 编程 / 调试通信通道 1 时钟输入引脚。 编程 / 调试通信通道 2 数据 I/O 引脚。 编程 / 调试通信通道 2 时钟输入引脚。 编程 / 调试通信通道 3 数据 I/O 引脚。 编程 / 调试通信通道 3 时钟输入引脚。
IC1-IC8	I	ST	捕捉输入 1 到 8。
INDX QEA	I I	ST ST	正交编码器索引脉冲输入。 QEI 模式下正交编码器 A 相输入。
QEB	I	ST	定时器模式下辅助定时器外部时钟 / 门控信号输入。 QEI 模式下正交编码器 A 相输入。
UPDN	O	CMOS	定时器模式下辅助定时器外部时钟 / 门控信号输入。 位置递增 / 递减计数器方向状态。
INT0 INT1 INT2 INT3 INT4	I I I I I	ST ST ST ST ST	外部中断 0。 外部中断 1。 外部中断 2。 外部中断 3。 外部中断 4。
FLTA FLTB PWM1L PWM1H PWM2L PWM2H PWM3L PWM3H PWM4L PWM4H	I I O O O O O O O O	ST ST — — — — — — — —	PWM 故障 A 输入。 PWM 故障 B 输入。 PWM1 低端输出。 PWM1 高端输出。 PWM2 低端输出。 PWM2 高端输出。 PWM3 低端输出。 PWM3 高端输出。 PWM4 低端输出。 PWM4 高端输出。

图注：CMOS = CMOS 兼容输入或输出；Analog = 模拟输入
ST = 具有 CMOS 电平的施密特触发器输入；O = 输出；I = 输入；P = 电源

表 B-1: 电机控制系列 I/O 引脚配置说明 (续)

引脚名称	引脚类型	缓冲器类型	说明
MCLR	I/P	ST	主复位输入或编程电压输入。该引脚为低电平时复位器件。
OCFA OCFB OC1-OC8	I I O	ST ST —	比较故障 A 输入 (对于比较通道 1、2、3 和 4)。 比较故障 B 输入 (对于比较通道 5、6、7 和 8)。 比较输出 1 到 8。
OSC1 OSC2	I I/O	ST/CMOS —	振荡器晶振输入。配置在 RC 模式下缓冲器类型为 ST；其他情况下为 CMOS。 振荡器晶振输出。在晶振模式下连接到晶振和谐振器。在 RC 和 EC 模式下可作为 CLKO。
RA0-RA7 RA9-RA10 RA12-RA15	I/O I/O I/O	ST ST ST	PORTA 是一个双向 I/O 端口。
RB0-RB15	I/O	ST	PORTB 是一个双向 I/O 端口。
RC1-RC4 RC12-RC15	I/O I/O	ST ST	PORTC 是一个双向 I/O 端口。
RD0-RD15	I/O	ST	PORTD 是一个双向 I/O 端口。
RE0-RE9	I/O	ST	PORTE 是一个双向 I/O 端口。
RF0-RF8 RF12-RF13	I/O	ST	PORTF 是一个双向 I/O 端口。
RG0-RG3 RG6-RG9 RG12-RG15	I/O I/O I/O	ST ST ST	PORTG 是一个双向 I/O 端口。
SCK1 SDI1 SDO1 SS1 SCK2 SDI2 SDO2 SS2	I/O I O I I/O I O I	ST ST — ST ST ST — ST	SPI1 同步串行时钟输入 / 输出。 SPI1 数据输入。 SPI1 数据输出。 SPI1 同步从动模式。 SPI2 同步串行时钟输入 / 输出。 SPI2 数据输入。 SPI2 数据输出。 SPI2 同步从动模式。
SCL1 SDA1 SCL2 SDA2	I/O I/O I/O I/O	ST ST ST ST	I2C1 同步串行时钟输入 / 输出。 I2C1 同步串行数据输入 / 输出。 I2C2 同步串行时钟输入 / 输出。 I2C2 同步串行数据输入 / 输出。
SOSCI SOSCO	I O	ST/CMOS —	32 kHz 低功耗晶振输入；其他情况下为 CMOS。 32 kHz 低功耗晶振输出。
TMS TCK TDI TDO	I I/O I O	ST ST ST —	JTAG 测试模式选择引脚。 JTAG 测试时钟输入 / 输出引脚。 JTAG 测试数据输入引脚。 JTAG 测试数据输出引脚。
T1CK T2CK T3CK T4CK T5CK T6CK T7CK T8CK T9CK	I I I I I I I I I	ST ST ST ST ST ST ST ST ST	Timer1 外部时钟输入。 Timer2 外部时钟输入。 Timer3 外部时钟输入。 Timer4 外部时钟输入。 Timer5 外部时钟输入。 Timer6 外部时钟输入。 Timer7 外部时钟输入。 Timer8 外部时钟输入。 Timer9 外部时钟输入。

图注: CMOS = CMOS 兼容输入或输出; Analog = 模拟输入
ST = 具有 CMOS 电平的施密特触发器输入; O = 输出; I = 输入; P = 电源

dsPIC33F

表 B-1: 电机控制系列 I/O 引脚配置说明 (续)

引脚名称	引脚类型	缓冲器类型	说明
U1CTS	I	ST	UART1 允许发送。
U1RTS	O	—	UART1 请求发送。
U1RX	I	ST	UART1 接收。
U1TX	O	—	UART1 发送。
U2CTS	I	ST	UART2 允许发送。
U2RTS	O	—	UART2 请求发送。
U2RX	I	ST	UART2 接收。
U2TX	O	—	UART2 发送。
VDD	P	—	外设逻辑和 I/O 引脚的正电源端。
VDDCORE	P	—	CPU 逻辑滤波器电容连接。
VSS	P	—	逻辑模块和 I/O 引脚的接地参考端。
VREF+	I	Analog	模拟参考电压 (高) 输入。
VREF-	I	Analog	模拟参考电压 (低) 输入。

图注: CMOS = CMOS 兼容输入或输出; Analog = 模拟输入
ST = 具有 CMOS 电平的施密特触发器输入; O = 输出; I = 输入; P = 电源

表 B-2: dsPIC33F 电机控制系列器件 (标有 “PS” 的器件)

产品	引脚数	程序闪存存储器 (KB)	RAM (KB) ⁽¹⁾	16 位定时器	输入捕捉	输出比较 标准 PWM	电机控制 PWM	正交编码器接口	编解码器接口	A/D 转换器	UART	SPI	I ² C™	CAN	最大 I/O 引脚数 ⁽²⁾	封装类型
33FJ128MC706	64	128	17	9	8	8	8 ch	1	0	2 A/D, 16 ch	2	2	2	1	53	PT
33FJ128MC708	80	128	17	9	8	8	8 ch	1	0	2 A/D, 18 ch	2	2	2	1	69	PT
33FJ256MC710	100	256	33	9	8	8	8 ch	1	0	2 A/D, 24 ch	2	2	2	2	86	PF

注 1: RAM 中包括 1 KB 的 DMA RAM。
2: 最大 I/O 引脚数包括与外设功能复用的引脚。

注: 样机样片设计为供 dsPIC33F 系列的早期使用者使用, 它们以早期的芯片版本为基础。器件名均标有 “PS” 后缀。本数据手册注明了主要的不同。更多信息请参见 “dsPIC33F Data Sheet”。

引脚图

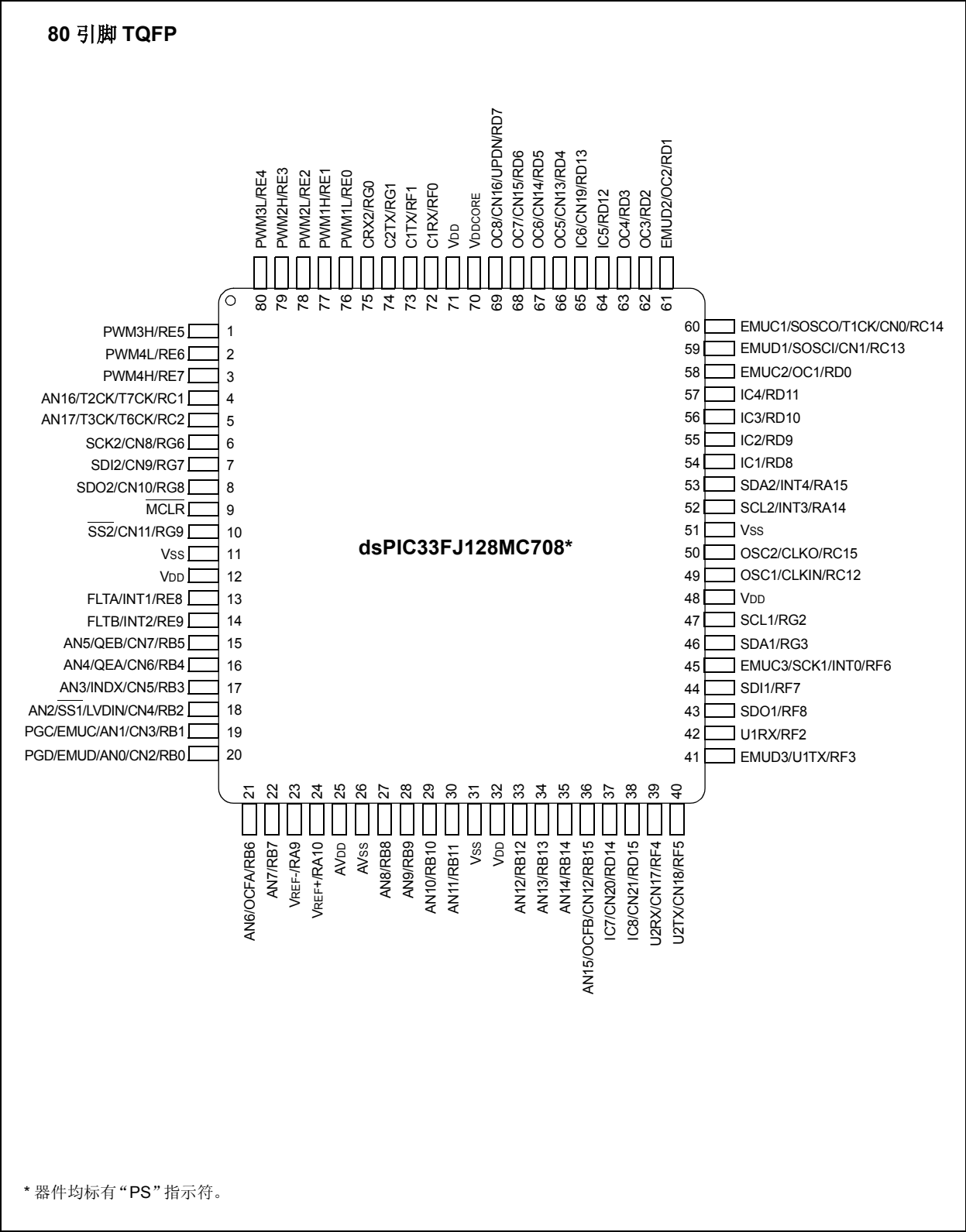
64 引脚 TQFP



* 器件均标有“PS”指示符。

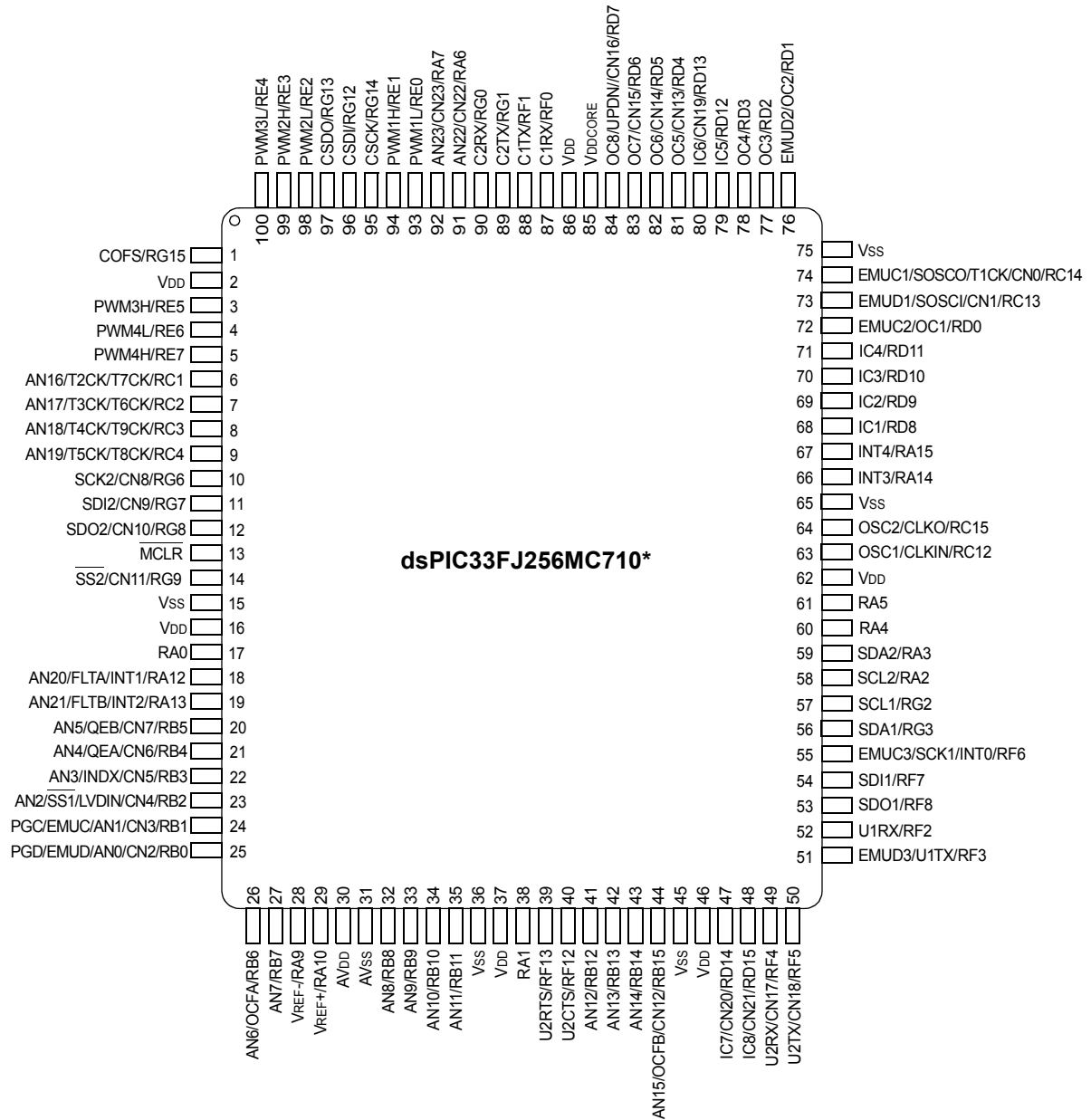
dsPIC33F

引脚图（续）



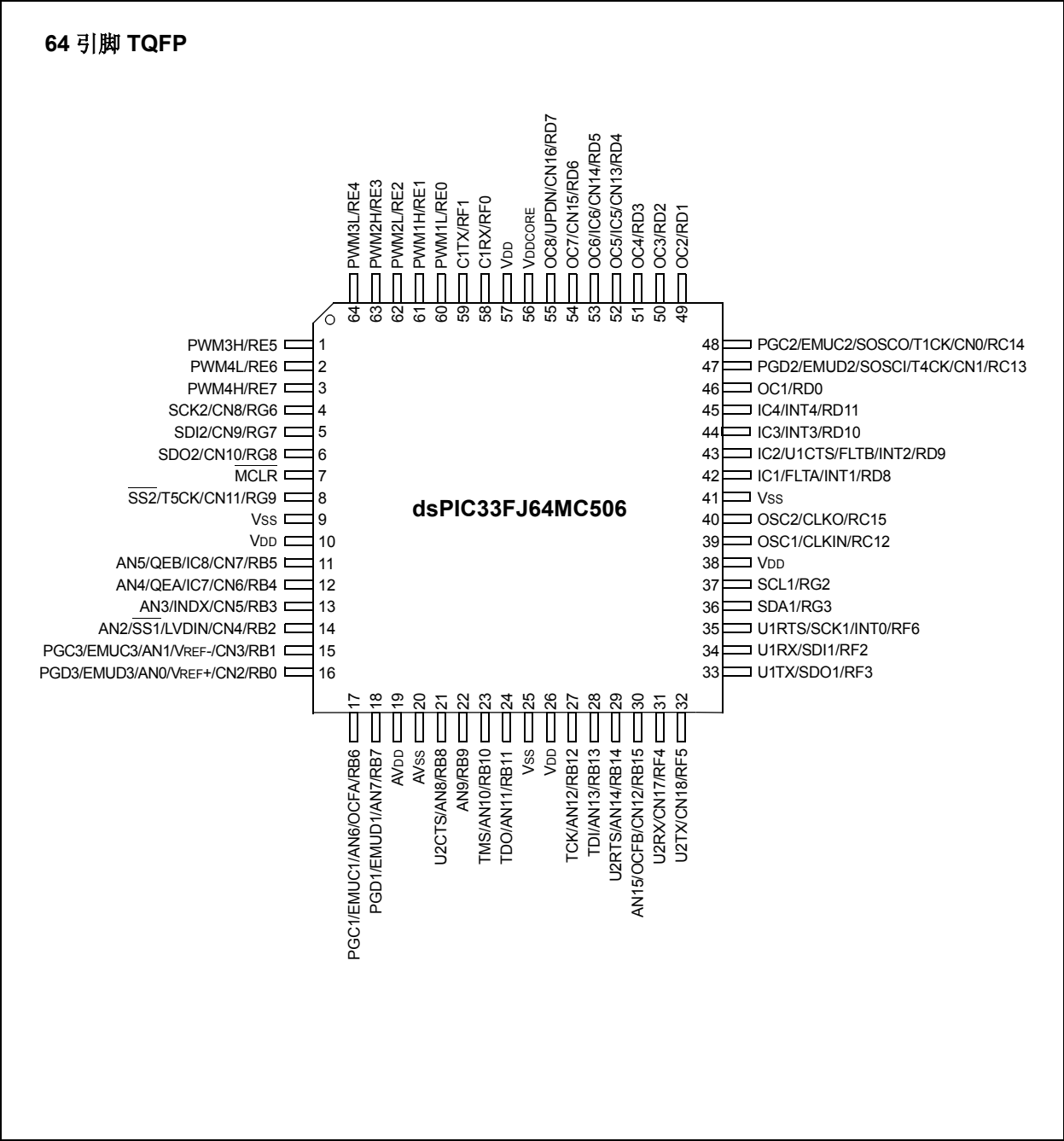
引脚图（续）

100 引脚 TQFP

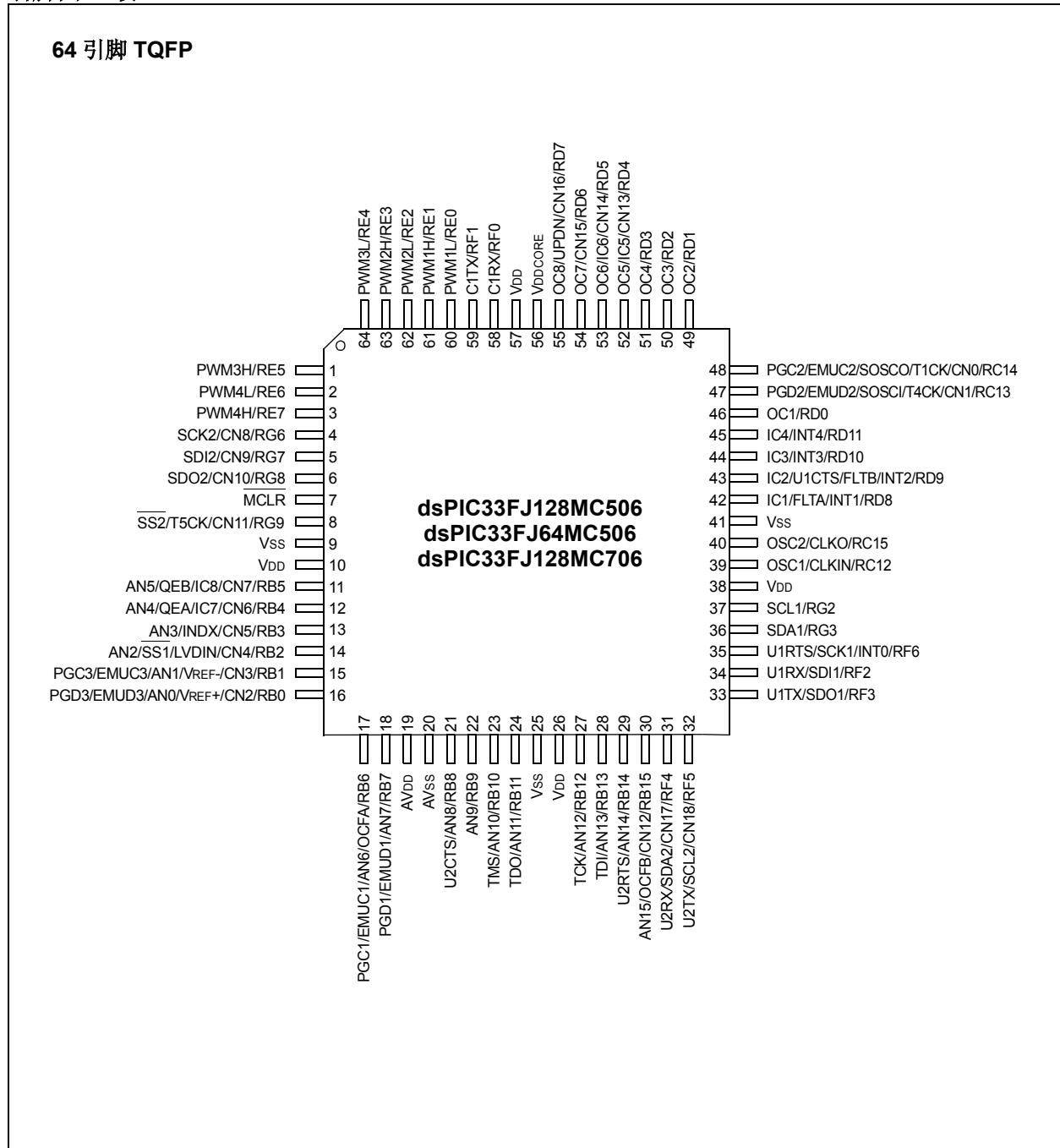


* 器件均标有“PS”指示符。

引脚图（续）

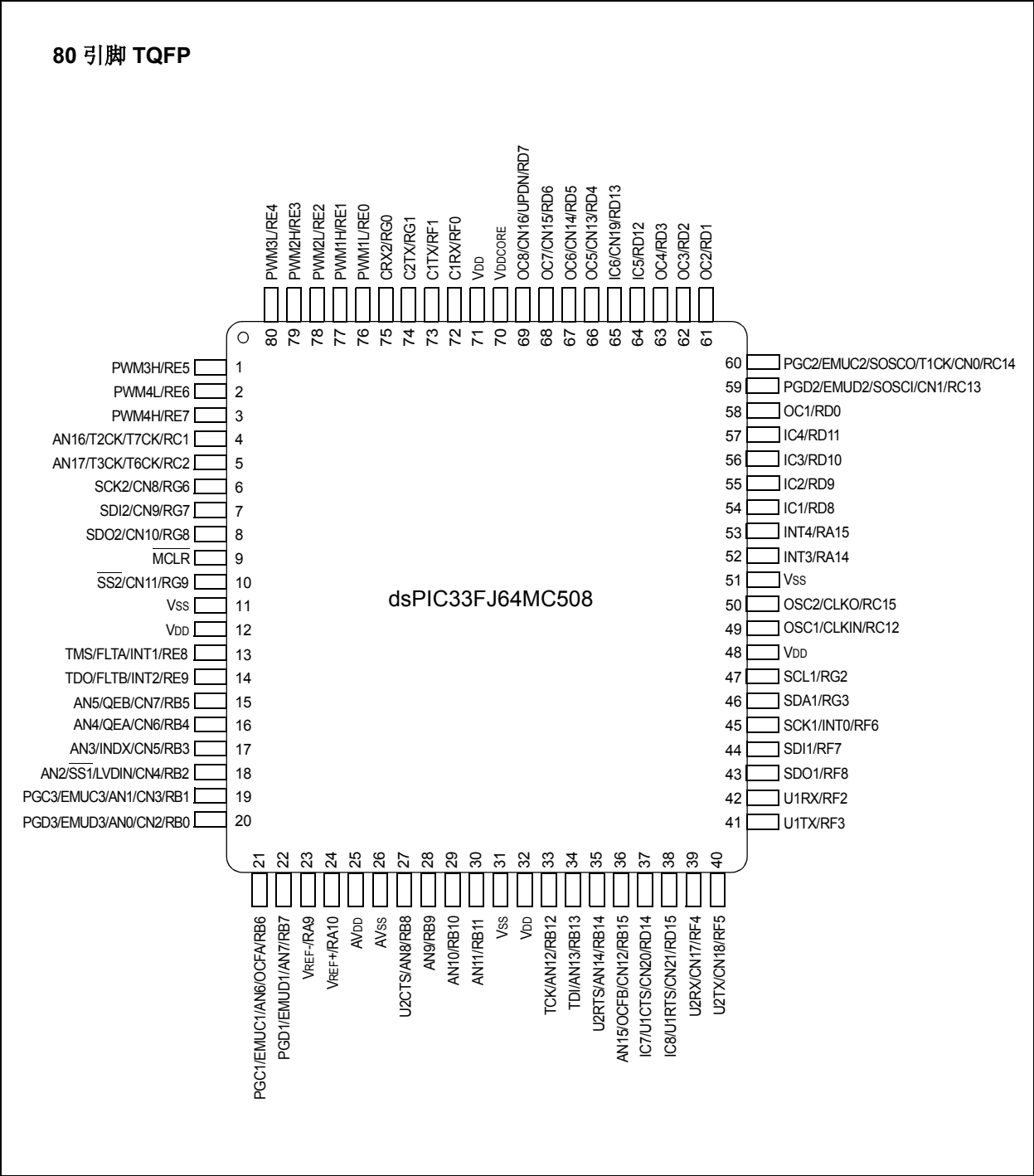


引脚图 (续)



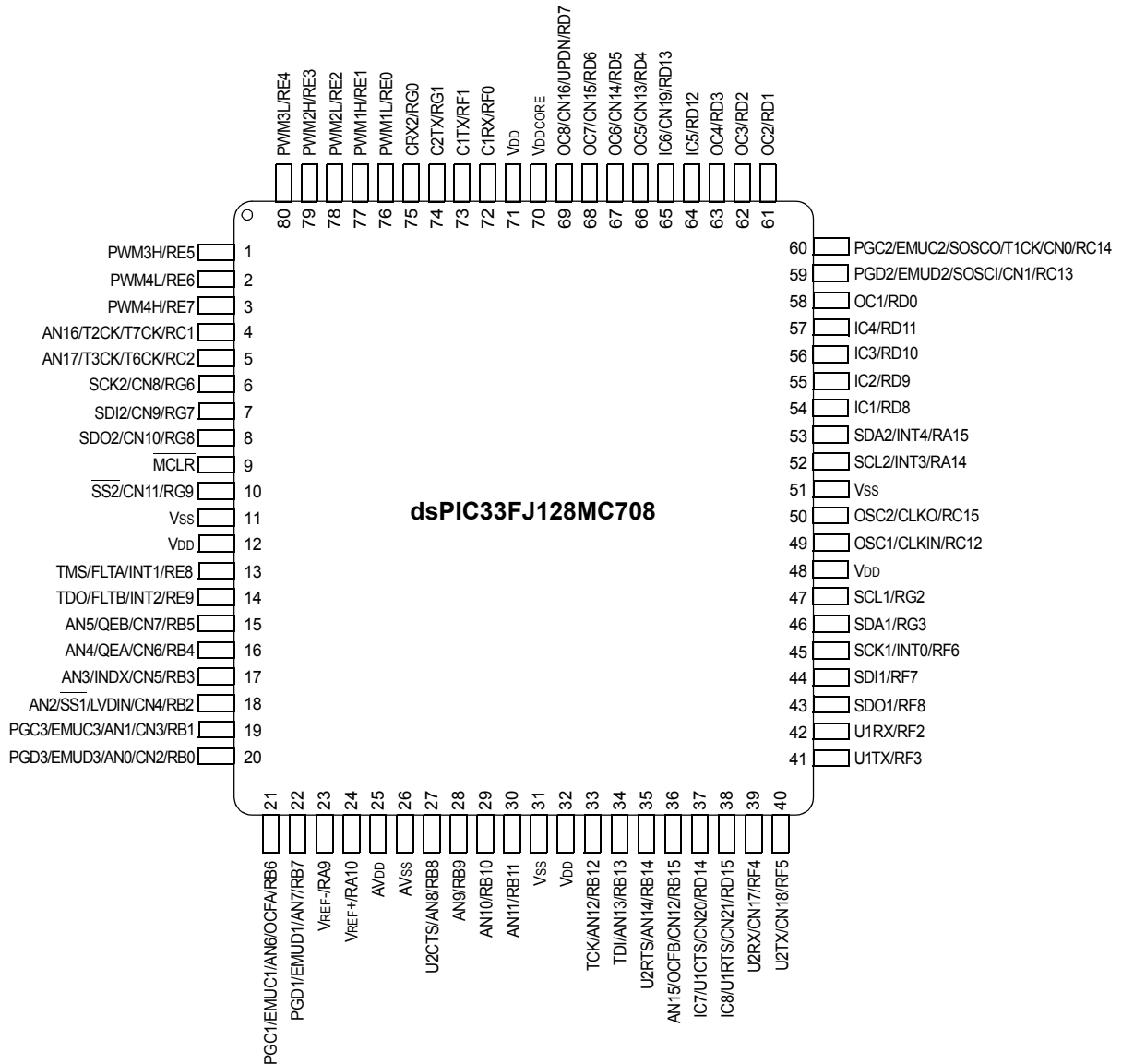
dsPIC33F

引脚图（续）



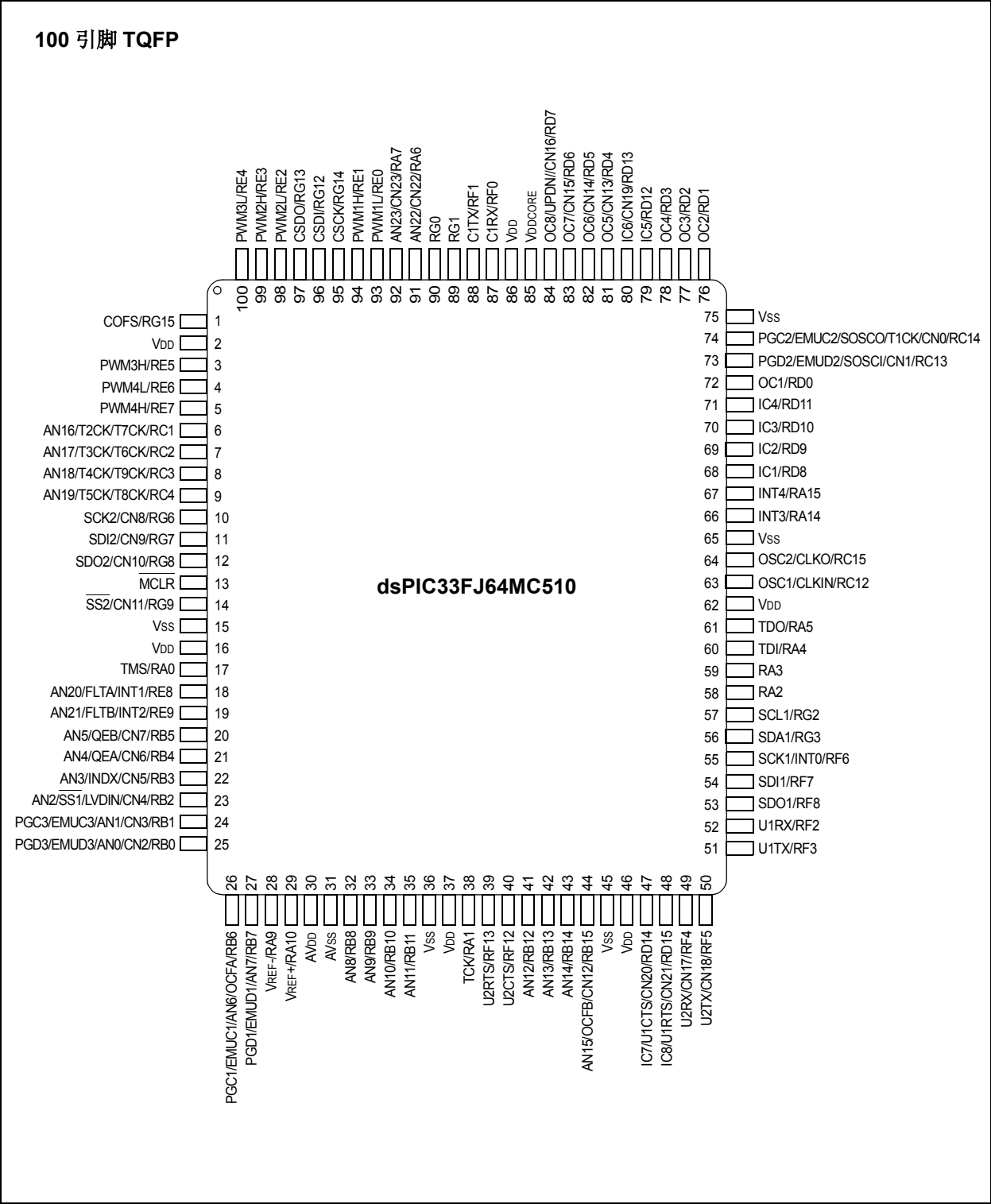
引脚图 (续)

80 引脚 TQFP



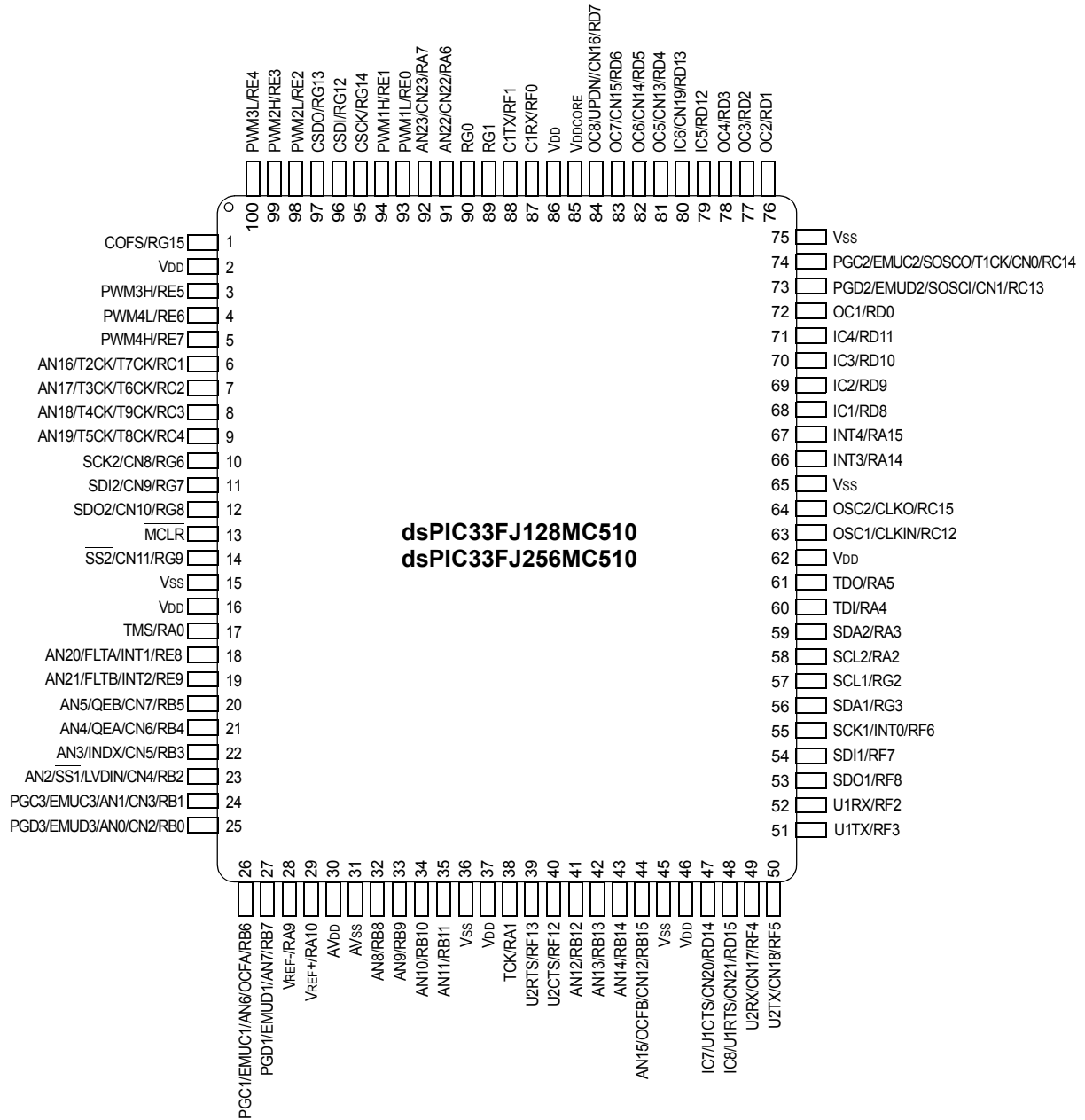
dsPIC33F

引脚图（续）



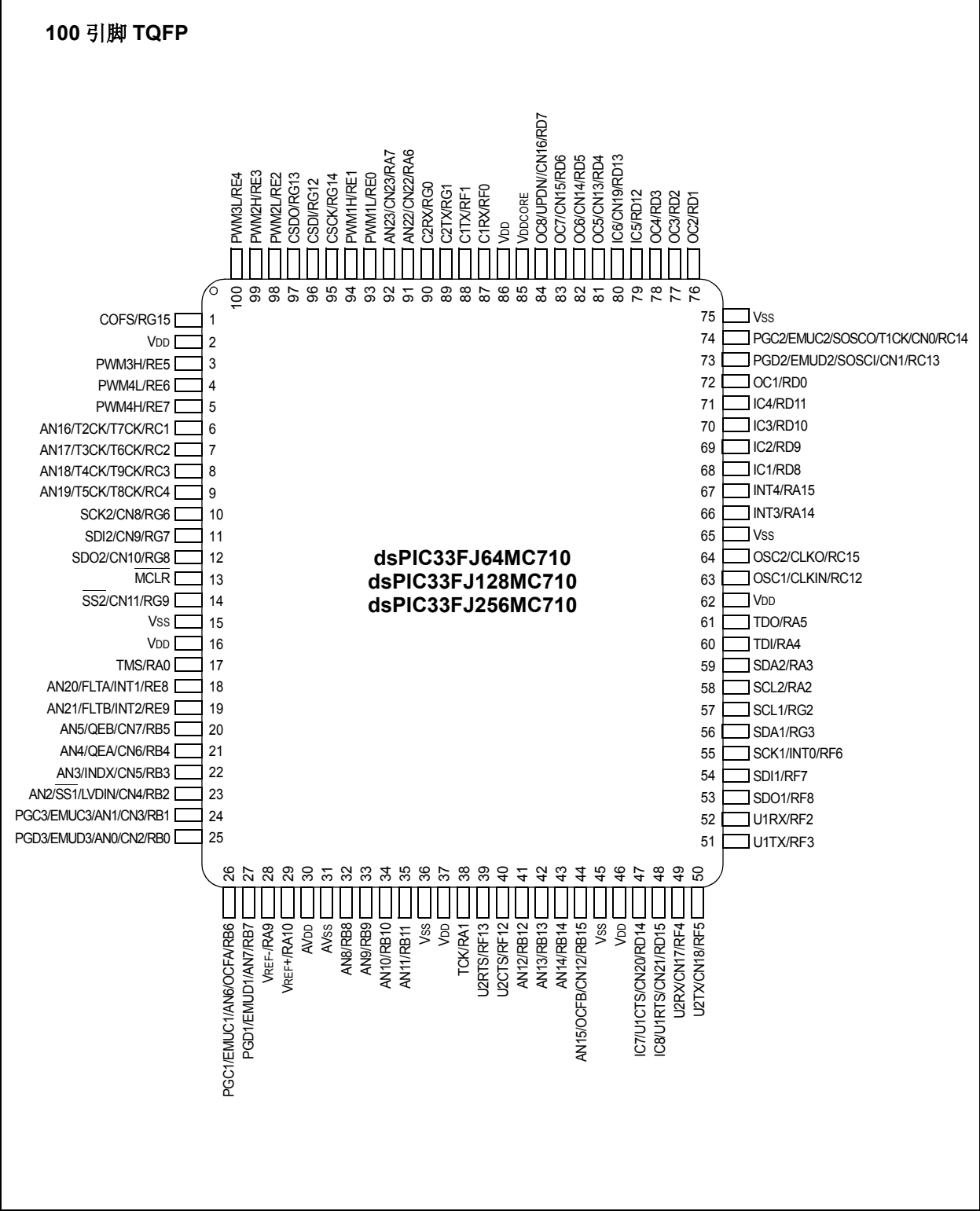
引脚图 (续)

100 引脚 TQFP



dsPIC33F

引脚图（续）



注:

全球销售及服务网点

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://support.microchip.com>
网址: www.microchip.com

亚特兰大 Atlanta
Alpharetta, GA
Tel: 1-770-640-0034
Fax: 1-770-640-0307

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 Santa Clara
Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

加拿大多伦多 Toronto
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 **Asia Pacific Office**
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8676-6200
Fax: 86-28-8676-6599

中国 - 福州
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

中国 - 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 顺德
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7250
Fax: 86-29-8833-7256

台湾地区 - 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-572-9526
Fax: 886-3-572-6459

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-4182-8400
Fax: 91-80-4182-8422

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 Korea - Gumi
Tel: 82-54-473-4301
Fax: 82-54-473-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Penang
Tel: 60-4-646-8870
Fax: 60-4-646-5086

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-3910
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Druenen
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820