

深圳市粤原点科技有限公司  
(Microchip Authorized Design Partner)指定授权  
总部地址：深圳市福田区福虹路世贸广场C座1103座  
Add：Room 1103,Block C,World Trade Plaza,  
9Fuhong Road,Futian District Shen Zhen City  
电话(tel)：86-755-83666321,83666320,83666325  
传真(fax)：86-755-83666329  
Web: WWW.ORIGIN-GD.COM  
E-mail：01@LZmcu.com abc85185@163.com  
联系人：马先生,王小姐,汤小姐  
在线咨询：QQ:42513912 MSN:action\_tech@hotmail.com  
7x24小时在线产品咨询:13509674380 13798484366



---

# PIC12F510/16F506

## 数据手册

8/14 引脚  
8 位闪存单片机

\*8 位 8 引脚器件受 Microchip 的低引脚数专利（美国专利号 5,847,450）保护。其他美国及外国的专利和应用可能已发布或正在等待批准。

---

**请注意以下有关 Microchip 器件代码保护功能的要点：**

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

---

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗中以其他方式转让任何许可证。

#### 商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、KEELOQ 徽标、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、rfPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Linear Active Thermistor、Migratable Memory、MXDEV、MXLAB、SEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Mindī、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、PICkit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rfLAB、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2007, Microchip Technology Inc. 版权所有。

**QUALITY MANAGEMENT SYSTEM**  
**CERTIFIED BY DNV**  
**== ISO/TS 16949:2002 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于佛罗里达州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC<sup>®</sup> MCU 与 dsPIC<sup>®</sup> DSC、KEELOQ<sup>®</sup> 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

## 8/14 引脚 8 位闪存单片机

### 本数据手册包含的器件有：

- PIC16F506
- PIC12F510

### 高性能 RISC CPU：

- 只需学习 33 条单字指令
- 除了程序转移指令，所有指令都是单周期指令；程序转移指令是双周期指令
- 12 位宽指令
- 2 层深硬件堆栈
- 数据和指令采用直接、间接和相对寻址模式
- 8 位宽数据总线
- 10 个特殊功能硬件寄存器（PIC12F510）
- 13 个特殊功能硬件寄存器（PIC16F506）
- 工作速度：
  - DC - 8 MHz 晶振（PIC12F510）
  - DC - 500 ns 指令周期（PIC12F510）
  - DC - 20 MHz 晶振（PIC16F506）
  - DC - 200 ns 指令周期（PIC16F506）

### 单片机特性：

- 可供选择的 4 或 8 MHz 高精度内部振荡器：
  - 出厂时精度已校准到  $\pm 1\%$
- 在线串行编程（In-Circuit Serial Programming™, ICSP™）
- 在线调试（In-Circuit Debugging, ICD）支持
- 上电复位（Power-on Reset, POR）
- 器件复位定时器（Device Reset Timer, DRT）：
  - 用于 INTOSC、EXTRC 和 EC 的短暂 DRT（1.125 ms，典型值）
  - 用于 HS、XT 和 LP 的 DRT（18 ms，典型值）
- 看门狗定时器（Watchdog Timer, WDT），带专用片上 RC 振荡器以便可靠工作
- 可编程代码保护
- 复用的 MCLR 输入引脚
- I/O 引脚具有可供选择的内部弱上拉功能
- 节能休眠模式
- 在引脚电平变化时从休眠中唤醒
- 在比较器电平变化时从休眠中唤醒

### 可供选择的振荡器选项：

- INTOSC：4/8 MHz 高精度内部振荡器
- EXTRC：外部低成本 RC 振荡器
- XT：标准晶振 / 谐振器
- LP：节能低频晶振
- HS：高速晶振 / 谐振器（仅限 PIC16F506）
- EC：高速外部时钟输入（仅限 PIC16F506）

### 模数（Analog-to-Digital, A/D）转换器：

- 8 位分辨率
- 4 路输入通道（1 路通道专门用于内部 0.6V 绝对参考电压的转换）
- 高灌 / 拉电流能力，可直接驱动 LED
- 带有 8 位可编程预分频器的 8 位实时时钟 / 计数器（TMR0）

### 低功耗特性 / CMOS 技术：

- 工作电流：
  - 2V 时  $< 170 \mu A$ ，4 MHz
- 待机电流：
  - 2V 时典型值为 100 nA
- 低功耗高速闪存技术：
  - 闪存耐写次数达 100,000 次
  - 数据保存时间  $> 40$  年
- 全静态设计
- 宽工作电压范围：2.0V 至 5.5V
- 宽温度范围：
  - 工业级：-40°C 至 +85°C
  - 扩展级：-40°C 至 +125°C

### 外设特性（PIC12F510）：

- 6 个 I/O 引脚：
  - 5 个可单独进行方向控制的 I/O 引脚
  - 1 个仅用作输入的引脚
- 1 个带有绝对参考电压模块的模拟比较器

### 外设特性（PIC16F506）：

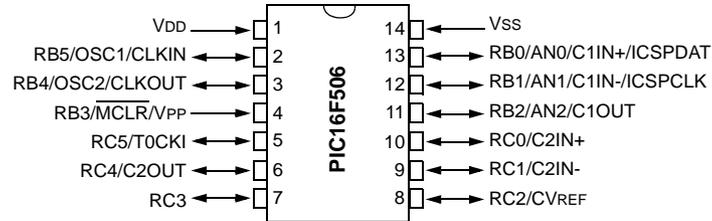
- 12 个 I/O 引脚：
  - 11 个可单独进行方向控制的 I/O 引脚
  - 1 个仅用作输入的引脚
- 2 个带有绝对参考电压和可编程参考电压模块的模拟比较器

# PIC12F510/16F506

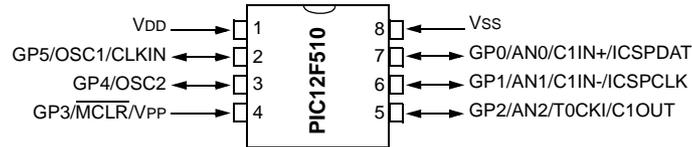
器件	程序存储器	数据存储器	I/O	8位 定时器
	闪存 (字数)	SRAM (字节数)		
PIC16F506	1024	67	12	1
PIC12F510	1024	38	6	1

## 引脚图

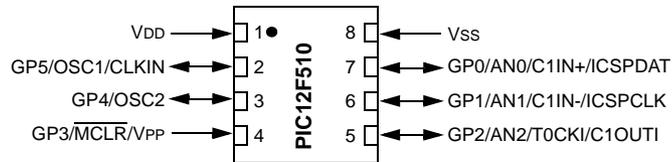
### PDIP、SOIC 和 TSSOP



### PDIP、SOIC 和 MSOP



### DFN



## 目录

1.0 概述 .....	5
2.0 PIC12F510/16F506 器件品种 .....	7
3.0 架构概述 .....	9
4.0 存储器构成 .....	15
5.0 I/O 端口 .....	27
6.0 TMR0 模块和 TMR0 寄存器 .....	39
7.0 比较器 .....	43
8.0 比较器参考电压模块 (仅限 PIC16F506) .....	49
9.0 模数 (A/D) 转换器 .....	51
10.0 CPU 的特殊功能 .....	55
11.0 指令集汇总 .....	71
12.0 开发支持 .....	79
13.0 电气特性 .....	83
14.0 直流和交流特性图表 .....	97
15.0 封装 .....	99
索引 .....	109
Microchip 网站 .....	111
变更通知客户服务 .....	111
客户支持 .....	111
读者反馈表 .....	112
产品标识体系 .....	113

## 致客户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进步骤的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 [CTRC@microchip.com](mailto:CTRC@microchip.com)，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

### 最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A 是 DS30000 的 A 版本。

### 勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处 (见最后一页)

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本 (包括文献编号)。

### 客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 [www.microchip.com](http://www.microchip.com) 上注册。

# PIC12F510/16F506

---

注：

## 1.0 概述

Microchip Technology 生产的 PIC12F510/16F506 器件是基于闪存的低成本高性能 8 位全静态 CMOS 单片机。它们采用了 RISC 架构，只有 33 条单字 / 单周期指令。除了程序转移指令，所有指令都是单周期指令；程序转移指令是双周期指令。PIC12F510/16F506 器件可提供比同等价位竞争产品更高数量级的性能参数。器件的 12 位宽指令是高度对称的指令，可带来典型的 2:1 代码压缩，超出其他同类的 8 位控制器。易于使用和易于记忆的指令集可以显著缩短开发时间。

PIC12F510/16F506 产品配备了一些特殊的功能，可以降低系统成本和功率要求。上电复位（POR）和器件复位定时器（DRT）使得可以不需要使用外部复位电路。共有 4 种（PIC16F506 上有 6 种）振荡器配置可供选择，包括 INTOSC 内部振荡器模式和节能 LP（低功耗）振荡器模式。节能休眠模式、看门狗定时器和代码保护等功能可以帮助节省系统成本、功耗和提高可靠性。

PIC12F510/16F506 器件使客户可以充分利用 Microchip 在闪存可编程单片机领域的价格领导地位，同时受益于闪存的可编程灵活性。

以下工具为 PIC12F510/16F506 产品提供支持：全功能宏汇编器、软件模拟器、在线仿真器、C 编译器、低成本开发编程器和全功能编程器。IBM® PC 及其兼容机均支持所有这些工具。

## 1.1 应用

PIC12F510/16F506 器件可适用于各种应用：从个人护理器具、安全系统到低功耗远程发送器 / 接收器。闪存技术使定制应用程序（发送器代码、器具设置、接收器频率等）变得极其快速和方便。针对过孔或表面安装而设计的小体积封装，使这些单片机成为具有空间限制的应用的理想选择。低成本、低功耗、高性能、易于使用和 I/O 灵活性等特点使 PIC12F510/16F506 器件用途广泛，甚至是在从未考虑使用单片机的领域（例如，较大系统和协处理器应用中的定时器功能、逻辑和 PLD）。

表 1-1 : PIC12F510/16F506 器件

		PIC16F506	PIC12F510
时钟	最大工作频率（MHz）	20	8
存储器	闪存程序存储器	1024	1024
	数据存储器（字节数）	67	38
外设	定时器模块	TMR0	TMR0
	在引脚电平变化时从休眠中唤醒	有	有
特性	I/O 引脚	11	5
	仅用作输入的引脚	1	1
	内部上拉	有	有
	在线串行编程	有	有
	指令数	33	33
	封装	14 引脚 PDIP、SOIC 和 TSSOP	8 引脚 PDIP、SOIC 和 MSOP

PIC12F510/16F506 器件具有上电复位、可供选择的看门狗定时器、可供选择的代码保护、高 I/O 电流能力和高精度内部振荡器。PIC12F510/16F506 器件可通过数据引脚 RB0/GP0 和时钟引脚 RB1/GP1 进行串行编程。

# PIC12F510/16F506

---

注：

## 2.0 PIC12F510/16F506 器件品种

器件提供多种封装选项。根据应用和生产要求，可以使用本节中的信息来选择适当的器件选项。在订购时，请使用本数据手册后面的PIC12F510/16F506产品标识体系来指定正确的器件编号。

### 2.1 快速批量编程（QTP）器件

Microchip 为工厂生产订单提供了 QTP 编程服务。该服务针对选择不自行对中到大批量器件进行编程并且器件代码模式已稳定的用户提供。这些器件与闪存器件是完全相同的，只是在出厂时已经烧写了所有闪存存储单元和熔丝选项。在产品发货之前，还会执行一些特定的代码和原型验证步骤。更多详细信息，请与当地的 Microchip Technology 销售办事处联系。

### 2.2 序列化快速批量编程（SQTP<sup>SM</sup>）器件

Microchip 提供了一种独特的编程服务，即可在每个器件的一些用户定义的存储单元中烧写入不同的序列号。这些序列号可能是随机、伪随机或顺序性的序列号。

串行编程使每个器件可以具有惟一的编号，该编号可以用作登录代码、密码或 ID 号。

# PIC12F510/16F506

---

注：

## 3.0 架构概述

PIC12F510/16F506 器件的高性能归结于许多通常在 RISC 微处理器中才提供的架构特性。PIC12F510/16F506 器件使用了哈佛架构,在该架构中程序和数据通过独立的总线进行访问。其带宽优于传统的冯·诺伊曼架构;在传统架构中,程序和数据通过同一总线进行访问。将程序和数据存储器分离还使得可以规定不同于 8 位宽数据字的指令大小。指令操作码为 12 位宽,这使所有指令可以全为单字指令。12 位宽的程序存储器访问总线可以在单个周期中取 12 位指令。器件采用了两级指令流水线,取指令和指令执行可以重叠进行。因此,除了程序转移指令,其他所有指令(33 条)都在单个周期(20 MHz 时为 200 ns,4 MHz 时为 1  $\mu$ s)内执行。

表 3-1 列出了 PIC12F510/16F506 器件的程序存储器(闪存)和数据存储器(RAM)。

表 3-1 : PIC12F510/16F506 存储器

器件	存储器	
	程序	数据
PIC12F510	1024 x 12	38 x 8
PIC16F506	1024 x 12	67 x 8

PIC12F510/16F506 器件可以对其寄存器文件和数据存储器进行直接或间接寻址。包括 PC 在内的所有特殊功能寄存器(Special Function Register, SFR)都被映射到数据存储器中。PIC12F510/16F506 器件具有高度正交(对称)的指令集,使得可以使用任意寻址模式对任意寄存器执行任意指令。这种对称特性和不存在“特殊最佳情况”使 PIC12F510/16F506 器件编程变得简单且高效。此外,学习时间也可以显著降低。

PIC12F510/16F506 器件含有一个 8 位 ALU 及工作寄存器。ALU 是通用算术运算单元。它在工作寄存器和任意寄存器文件中的数据之间执行算术和布尔运算。

ALU 为 8 位宽,能进行加法、减法、移位和逻辑运算。除非特别指明,算术运算一般采用二进制补码。在双操作数指令中,一个操作数通常是 W(工作)寄存器。另一个操作数是文件寄存器或立即数。在单操作数指令中,操作数是 W 寄存器或文件寄存器。

W 寄存器是用于 ALU 运算的 8 位工作寄存器。它不是可寻址寄存器。

根据所执行的指令,ALU 可能会影响 STATUS 寄存器中的进位标志位(C)、半进位标志位(DC)和全零标志位(Z)的值。在减法运算中,C 和 DC 位分别作为借位位和半借位位。请参见 SUBWF 和 ADDWF 指令中的示例。

图 3-1 中给出了 PIC12F510 的简化框图,表 3-2 中则描述了相应的器件引脚。图 3-2 中给出了 PIC16F506 的简化框图,表 3-3 中则描述了相应的器件引脚。

# PIC12F510/16F506

图 3-1 : PIC12F510 系列框图

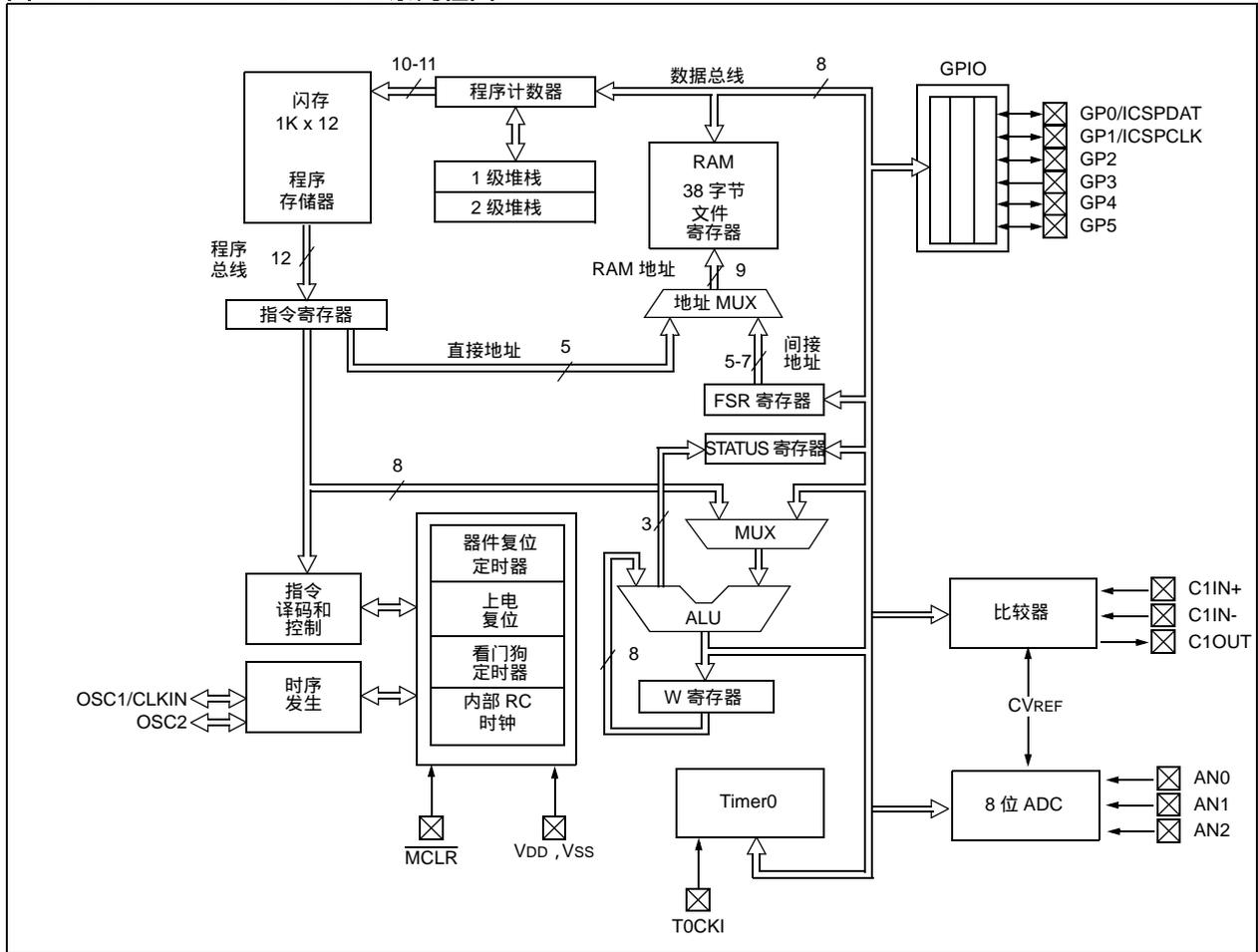


表 3-2 : 引脚说明——PIC12F510

名称	I/O/P 类型	输入类型	输出类型	说明
GP0/AN0/C1IN+/ICSPDAT	GP0	TTL	CMOS	双向 I/O 端口。可以通过软件设定内部弱上拉功能和在引脚电平变化时从休眠中唤醒的功能。
	AN0	AN	—	ADC 通道输入。
	C1IN+	AN	—	比较器输入。
	ICSPDAT	ST	CMOS	在线串行编程数据引脚。
GP1/AN1/C1IN-/ICSPCLK	GP1	TTL	CMOS	双向 I/O 端口。可以通过软件设定内部弱上拉功能和在引脚电平变化时从休眠中唤醒的功能。
	AN1	AN	—	ADC 通道输入。
	C1IN-	AN	—	比较器输入。
	ICSPCLK	ST	—	在线串行编程时钟引脚。
GP2/AN2/T0CKI/C1OUT	GP2	TTL	CMOS	双向 I/O 端口。
	AN2	AN	—	ADC 通道输入。
	T0CKI	ST	—	Timer0 的时钟输入。
	C1OUT	—	CMOS	比较器输出。
GP3/ $\overline{\text{MCLR}}$ /VPP	GP3	TTL	—	标准 TTL 输入。可以通过软件设定内部弱上拉功能和在引脚电平变化时从休眠中唤醒的功能。
	$\overline{\text{MCLR}}$	ST	—	MCLR 输入——在该模式下将始终使能弱上拉功能。
	VPP	HV	—	编程电压输入。
GP4/OSC2	GP4	TTL	CMOS	双向 I/O 端口。
	OSC2	—	XTAL	XTAL 振荡器输出引脚。
GP5/OSC1/CLKIN	GP5	TTL	CMOS	双向 I/O 端口。
	OSC1	XTAL	—	XTAL 振荡器输入引脚。
	CLKIN	ST	—	EXTRC 施密特触发器输入。
VDD	VDD	P	—	逻辑和 I/O 引脚的正电源。
VSS	VSS	P	—	逻辑和 I/O 引脚的参考地。

图注： I = 输入，O = 输出，I/O = 输入/输出，P = 电源，— = 未使用，TTL = TTL 输入，ST = 施密特触发器输入，AN = 模拟电压，HV = 高电压

# PIC12F510/16F506

图 3-2 : PIC16F506 系列框图

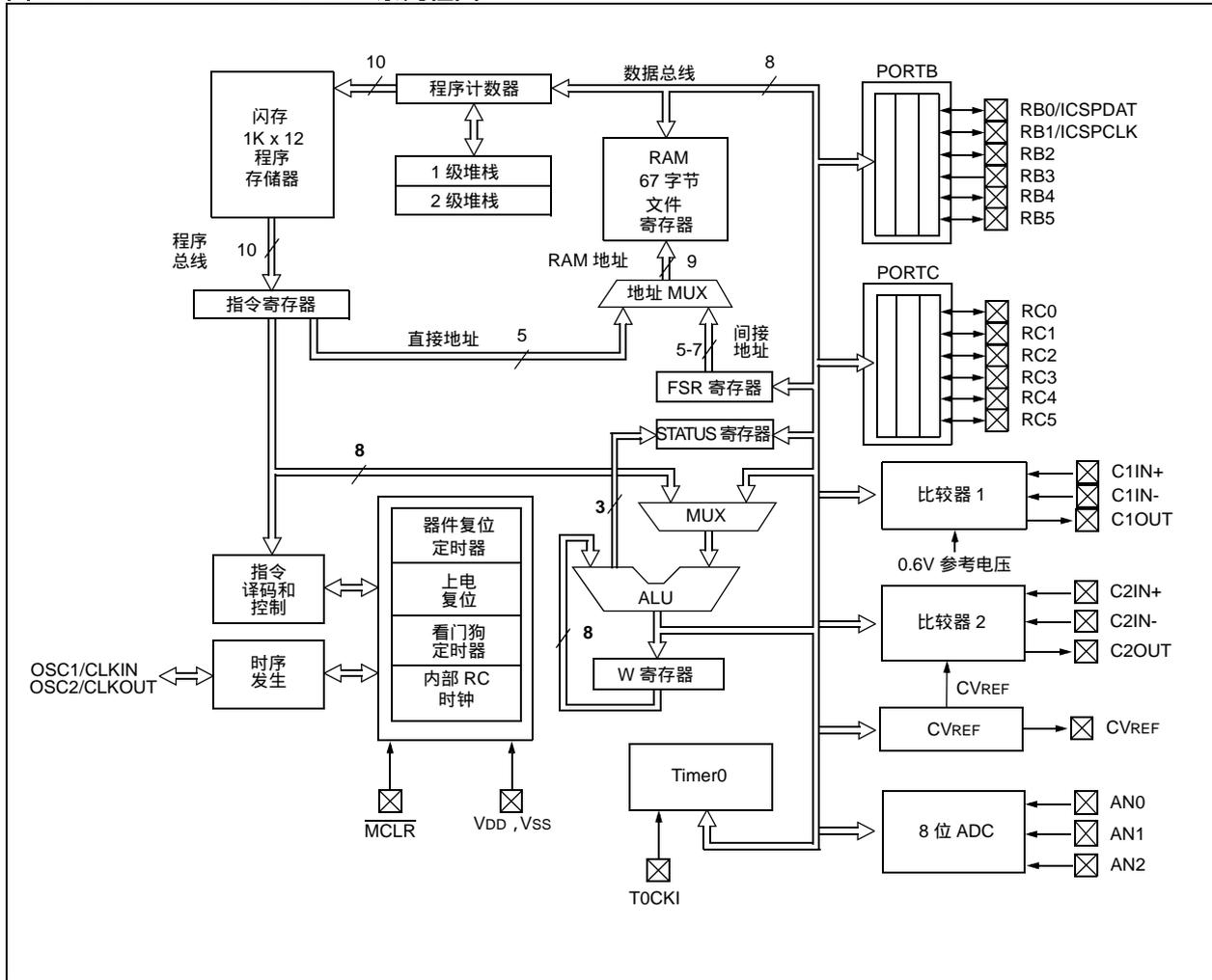


表 3-3 : 引脚说明——PIC16F506

名称	功能	输入类型	输出类型	说明
RB0/AN0/C1IN+/ICSPDAT	RB0	TTL	CMOS	双向 I/O 端口。可以通过软件设定内部弱上拉功能和在引脚电平变化时从休眠中唤醒的功能。
	AN0	AN	—	ADC 通道输入。
	C1IN+	AN	—	比较器 1 的输入。
	ICSPDAT	ST	CMOS	在线串行编程数据引脚。
RB1/AN1/C1IN-/ICSPCLK	RB1	TTL	CMOS	双向 I/O 端口。可以通过软件设定内部弱上拉功能和在引脚电平变化时从休眠中唤醒的功能。
	AN1	AN	—	ADC 通道输入。
	C1IN-	AN	—	比较器 1 的输入。
	ICSPCLK	ST	—	在线串行编程时钟引脚。
RB2/AN2/C1OUT	RB2	TTL	CMOS	双向 I/O 端口。
	AN2	AN	—	ADC 通道输入。
	C1OUT	—	CMOS	比较器 1 的输出。
RB3/MCLR/VPP	RB3	TTL	—	标准 TTL 输入。可以通过软件设定内部弱上拉功能和在引脚电平变化时从休眠中唤醒的功能。
	MCLR	ST	—	MCLR 输入——在该模式下将始终使能弱上拉功能。
	VPP	HV	—	编程电压输入。
RB4/OSC2/CLKOUT	RB4	TTL	CMOS	双向 I/O 端口。可以通过软件设定内部弱上拉功能和在引脚电平变化时从休眠中唤醒的功能。
	OSC2	—	XTAL	XTAL 振荡器输出引脚。
	CLKOUT	—	CMOS	EXTRC/INTOSC CLKOUT 引脚 (Fosc/4)。
RB5/OSC1/CLKIN	RB5	TTL	CMOS	双向 I/O 端口。
	OSC1	XTAL	—	XTAL 振荡器输入引脚。
	CLKIN	ST	—	EXTRC/EC 施密特触发器输入。
RC0/C2IN+	RC0	TTL	CMOS	双向 I/O 端口。
	C2IN+	AN	—	比较器 2 的输入。
RC1/C2IN-	RC1	TTL	CMOS	双向 I/O 端口。
	C2IN-	AN	—	比较器 2 的输入。
RC2/CVREF	RC2	TTL	CMOS	双向 I/O 端口。
	CVREF	—	AN	可编程参考电压输出。
RC3	RC3	TTL	CMOS	双向 I/O 端口。
RC4/C2OUT	RC4	TTL	CMOS	双向 I/O 端口。
	C2OUT	—	CMOS	比较器 2 的输出。
RC5/T0CKI	RC5	TTL	CMOS	双向 I/O 端口。
	T0CKI	ST	—	Timer0 的时钟输入。
VDD	VDD	P	—	逻辑和 I/O 引脚的正电源。
VSS	VSS	P	—	逻辑和 I/O 引脚的参考地。

图注： I = 输入，O = 输出，I/O = 输入/输出，P = 电源，— = 未使用，TTL = TTL 输入  
ST = 施密特触发器输入，AN = 模拟电压，HV = 高电压

# PIC12F510/16F506

## 3.1 时钟分配 / 指令周期

时钟输入（OSC1/CLKIN 引脚）在内部被 4 分频，以产生 4 个互不重叠的正交时钟信号，即 Q1、Q2、Q3 和 Q4。在内部，PC 在每个 Q1 递增；在 Q4 期间，从程序存储器取指令并将指令锁存到指令寄存器中。指令的译码和执行在下一个 Q1 到 Q4 周期完成。图 3-3 和例 3-1 所示为时钟和指令执行的流程图。

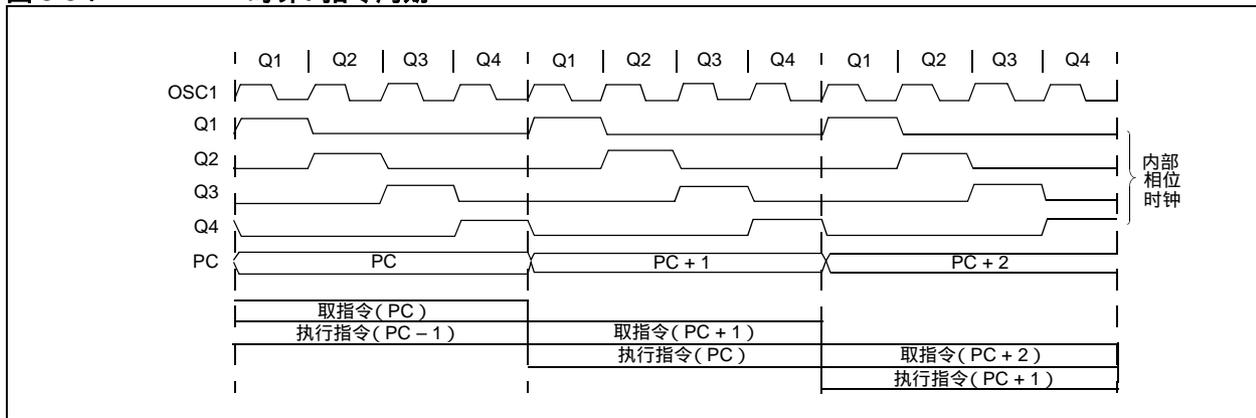
## 3.2 指令流 / 流水线

一个指令周期包含 4 个 Q 周期（Q1、Q2、Q3 和 Q4）。取指令和执行指令是以流水线方式进行的，用一个指令周期来取指令，而用另一个指令周期译码和执行指令。但由于是流水线操作，所以每条指令的等效执行时间都是一个指令周期。如果某条指令改变了 PC（如 GOTO），则需要两个指令周期才能完成该指令（例 3-1）。

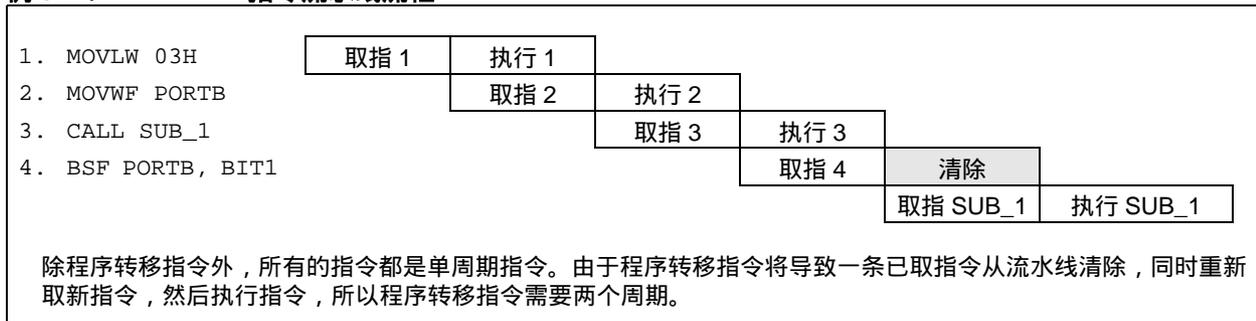
取指周期中：PC 在 Q1 周期递增 1，开始取指令。

指令执行周期中：在 Q1 周期，将所取指令锁存到指令寄存器（Instruction Register, IR）。在随后的 Q2、Q3 和 Q4 周期中译码并执行该指令。其中读数据存储器（读操作数）发生在 Q2 周期，写操作（写目标寄存器）发生在 Q4 周期。

图 3-3： 时钟 / 指令周期



例 3-1： 指令流水线流程



## 4.0 存储器构成

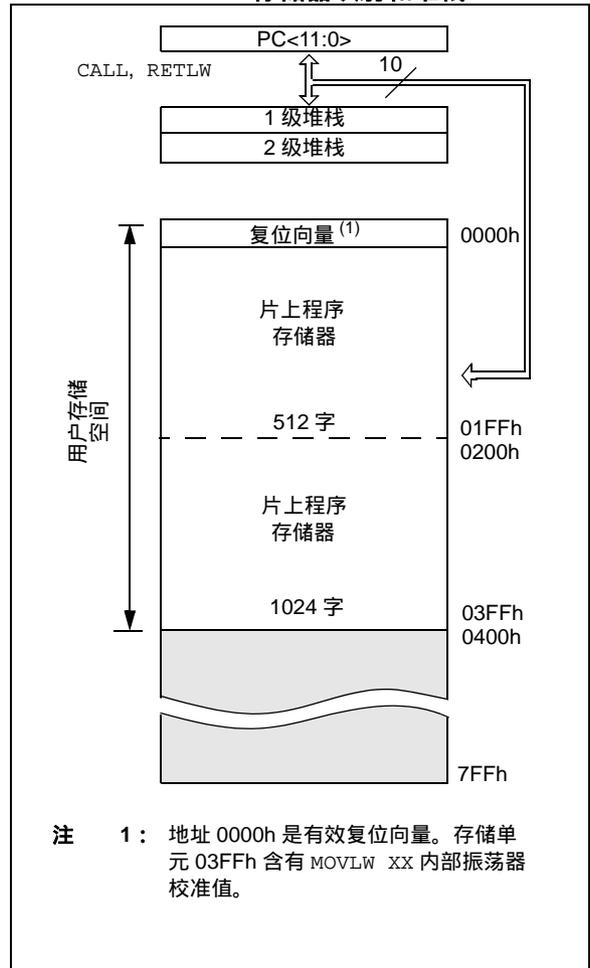
PIC12F510/16F506 存储器分为程序存储器和数据存储器。对于程序存储器多于 512 字节的器件，使用了分页机制。程序存储器页面使用 STATUS 寄存器位 PA0 访问。对于 PIC12F510 和 PIC16F506（具有由 32 个以上寄存器组成的数据存储器寄存器文件），使用了存储器分区机制。数据存储区使用文件选择寄存器（File Select Register，FSR）进行访问。

## 4.1 PIC12F510/16F506 的程序存储器构成

PIC12F510/16F506 器件具有一个 10 位的程序计数器（Program Counter，PC），能够寻址 2K x 12 的程序存储空间。

只有第一个 1K x 12（0000h-03FFh）是物理实现的（见图 4-1）。访问超出上述界限的存储单元，将回到原来的 1k x 12 空间内。有效复位向量是 0000h（见图 4-1）。存储单元 03FFh 含有内部时钟振荡器校准值。始终不应改写该值。

图 4-1： PIC12F510/16F506 的程序存储器映射和堆栈



# PIC12F510/16F506

## 4.2 数据存储结构

数据存储由寄存器或 RAM 字节组成。因此，器件的数据存储器由其寄存器文件指定。寄存器文件分为两个功能组：特殊功能寄存器（SFR）和通用寄存器（General Purpose Register, GPR）。

特殊功能寄存器包括 TMR0 寄存器、程序计数器（PCL）、STATUS 寄存器、I/O 寄存器（端口）和文件选择寄存器（FSR）。此外，特殊功能寄存器还用于控制 I/O 端口配置和预分频器选项。

通用寄存器用于在指令控制下存储数据和控制信息。

对于 PIC12F510，寄存器文件由 10 个特殊功能寄存器、6 个通用寄存器和 32 个通过存储区访问的通用寄存器组成（见图 4-2）。

对于 PIC16F506，寄存器文件由 13 个特殊功能寄存器、3 个通用寄存器和 64 个通过存储区访问的通用寄存器组成（见图 4-3）。

### 4.2.1 通用寄存器文件

通用寄存器文件通过文件选择寄存器（FSR）直接或间接访问。请参见第 4.8 节“间接数据寻址：INDF 和 FSR 寄存器”。

图 4-2： PIC12F510 寄存器文件映射

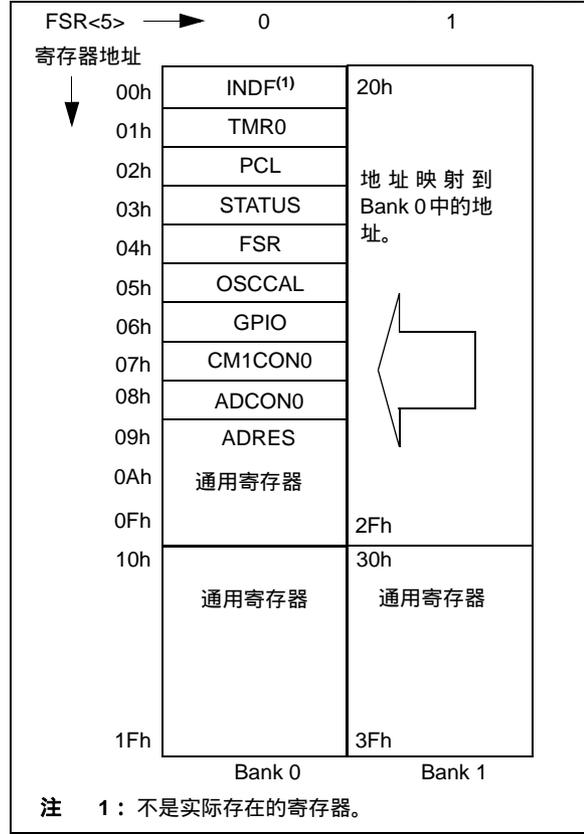
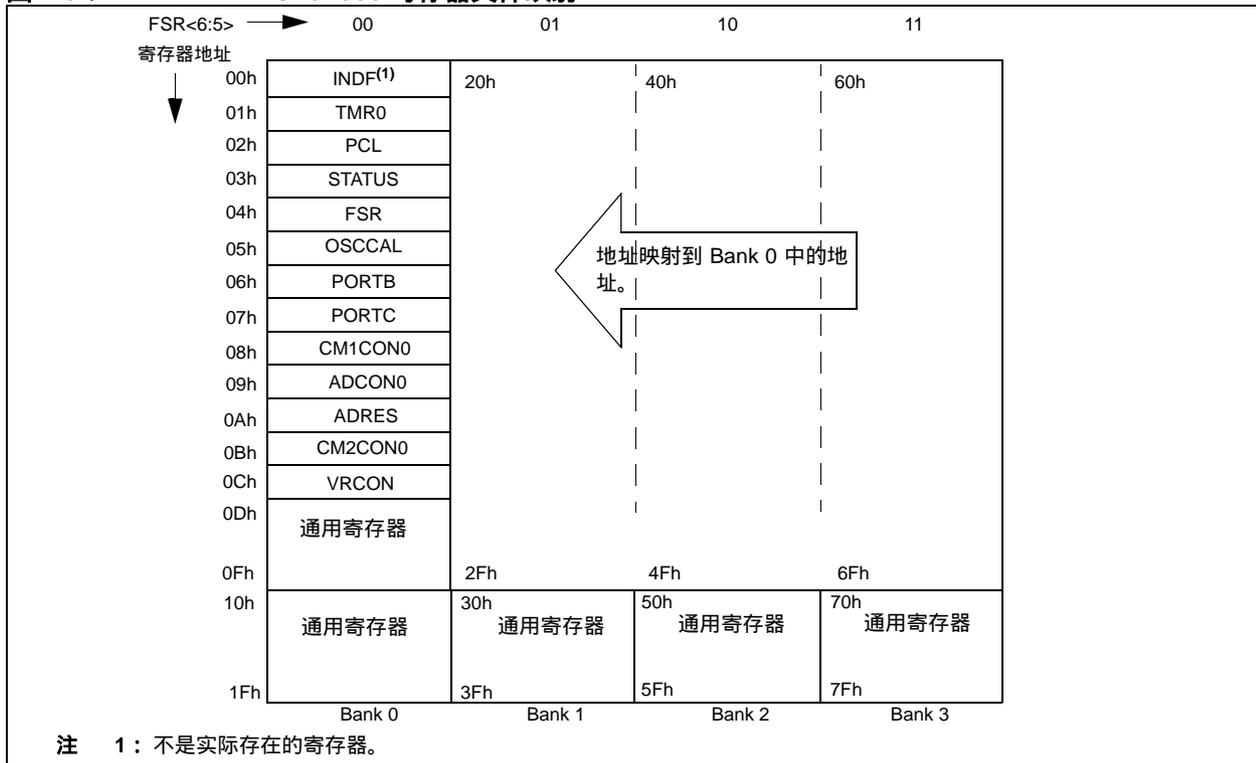


图 4-3： PIC16F506 寄存器文件映射



## 4.2.2 特殊功能寄存器

特殊功能寄存器（SFR）为 CPU 和外设模块用来对器件操作进行控制的寄存器（见表 4-1）。

特殊功能寄存器可分为两类。本节将介绍与“内核”功能相关的特殊功能寄存器。与外设模块相关的特殊功能寄存器将在相应的外设模块功能章节中介绍。

**表 4-1：特殊功能寄存器汇总——PIC12F510**

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位时的值
N/A	TRIS	I/O 控制寄存器（TRISGPIO）								--11 1111
N/A	OPTION	含有用于配置 Timer0 和 Timer0/WDT 预分频器的控制位								1111 1111
00h	INDF	使用 FSR 的内容来寻址数据存储器（不是实际存在的寄存器）								xxxx xxxx
01h	TMR0	Timer0 模块寄存器								xxxx xxxx
02h <sup>(1)</sup>	PCL	PC 的低 8 位								1111 1111
03h	STATUS	GPWUF	CWUF	PA0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxxx
04h	FSR	间接数据存储器地址指针								100x xxxx
05h	OSCCAL	CAL6	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	—	1111 111-
06h	GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxx
07h	CM1CON0	C1OUT	$\overline{C1OUTEN}$	C1POL	$\overline{C1T0CS}$	C1ON	C1NREF	C1PREF	$\overline{C1WU}$	1111 1111
08h	ADCON0	ANS1	ANS0	ADCS1	ADCS0	CHS1	CHS0	$\overline{GO/DONE}$	ADON	1111 1100
09h	ADRES	ADC 转换结果								xxxx xxxx

**图注：** x = 未知，u = 不变，- = 未实现，读为 0（如适用）。阴影单元 = 未实现或未用。

**注 1：** 程序计数器的高字节不可直接访问。关于如何访问这些位的说明，请参见第 4.6 节“程序计数器”。

**表 4-2：特殊功能寄存器汇总——PIC16F506**

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位时的值
N/A	TRIS	I/O 控制寄存器（TRISB 和 TRISC）								--11 1111
N/A	OPTION	含有用于配置 Timer0 和 Timer0/WDT 预分频器的控制位								1111 1111
00h	INDF	使用 FSR 的内容来寻址数据存储器（不是实际存在的寄存器）								xxxx xxxx
01h	TMR0	Timer0 模块寄存器								xxxx xxxx
02h <sup>(1)</sup>	PCL	PC 的低 8 位								1111 1111
03h	STATUS	RBWUF	CWUF	PA0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxxx
04h	FSR	间接数据存储器地址指针								100x xxxx
05h	OSCCAL	CAL6	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	—	1111 111-
06h	PORTB	—	—	RB5	RB4	RB3	RB2	RB1	RB0	--xx xxxx
07h	PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx xxxx
08h	CM1CON0	C1OUT	$\overline{C1OUTEN}$	C1POL	$\overline{C1T0CS}$	C1ON	C1NREF	C1PREF	$\overline{C1WU}$	1111 1111
09h	ADCON0	ANS1	ANS0	ADCS1	ADCS0	CHS1	CHS0	$\overline{GO/DONE}$	ADON	1111 1100
0Ah	ADRES	ADC 转换结果								xxxx xxxx
0Bh	CM2CON0	C2OUT	$\overline{C2OUTEN}$	C2POL	C2PREF2	C2ON	C2NREF	C2PREF1	$\overline{C2WU}$	1111 1111
0Ch	VRCON	VREN	VROE	VRR	—	VR3	VR2	VR1	VR0	001- 1111

**图注：** x = 未知，u = 不变，- = 未实现，读为 0（如适用）。阴影单元 = 未实现或未用。

**注 1：** 程序计数器的高字节不可直接访问。关于如何访问这些位的说明，请参见第 4.6 节“程序计数器”。

# PIC12F510/16F506

## 4.3 STATUS 寄存器

该寄存器中包含 ALU 的算术运算状态、复位状态和页面预选位。

STATUS 寄存器与任何其他寄存器一样，可以作为任何指令的操作目标。如果一条影响 Z、DC 或 C 位的指令以 STATUS 寄存器作为目标寄存器，那么对这三个位的写操作将被禁止。这些位根据器件逻辑被置 1 或清零。

而且， $\overline{TO}$  和  $\overline{PD}$  位均为不可写位。因此，当执行一条将 STATUS 寄存器作为目标寄存器的指令时，运行结果可能会与预想的不同。

例如，指令 `CLRF STATUS` 将会清除状态寄存器中的高三位，并将 Z 标志位置 1。这将使 STATUS 寄存器中的值成为 `000u u1uu`（其中 u = 不变）。

因此，建议仅使用 `BCF`、`BSF` 和 `MOVWF` 指令来更改 STATUS 寄存器。这些指令不会影响 STATUS 寄存器的 Z、DC 或 C 位。关于其他不影响状态位的指令，请参见第 11.0 节“指令集汇总”。

寄存器 4-1: STATUS : 状态寄存器 (PIC12F510)

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
GPWUF	CWUF	PA0	$\overline{TO}$	$\overline{PD}$	Z	DC	C
bit 7							bit 0

### 图注:

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7 **GPWUF**: GPIO 复位位  
1 = 由于在引脚电平变化时从休眠中唤醒而复位  
0 = 在上电或其他复位后复位
- bit 6 **CWUF**: 比较器复位位  
1 = 由于在比较器电平变化时从休眠中唤醒而复位  
0 = 在上电或其他复位后复位
- bit 5 **PA0**: 程序页面预选位  
1 = 页面 1 (200h-3FFh)  
0 = 页面 0 (000h-1FFh)  
每个页面为 512 字节。  
建议不要在不使用 PA0 位进行程序页面预选的器件中将 PA0 位用作通用读/写位，因为这可能会影响与未来产品的向上兼容性。
- bit 4  **$\overline{TO}$** : 超时位  
1 = 在上电、执行 `CLRWDT` 或 `SLEEP` 指令后  
0 = 产生了 WDT 超时
- bit 3  **$\overline{PD}$** : 掉电位  
1 = 在上电或执行 `CLRWDT` 指令后  
0 = 执行 `SLEEP` 指令
- bit 2 **Z**: 全零位  
1 = 算术运算或逻辑运算的结果为零  
0 = 算术运算或逻辑运算的结果不为零
- bit 1 **DC**: 半进位 / 借位位 (对于 `ADDWF` 和 `SUBWF` 指令)  
ADDWF :  
1 = 结果的第 4 个低位发生了进位  
0 = 结果的第 4 个低位未发生进位  
SUBWF :  
1 = 结果的第 4 个低位未发生借位  
0 = 结果的第 4 个低位发生了借位
- bit 0 **C**: 进位 / 借位位 (对于 `ADDWF`、`SUBWF` 和 `RRF`、`RLF` 指令)  
ADDWF :                      SUBWF :                      RRF 或 RLF :  
1 = 发生了进位              1 = 未发生借位              分别将 LSB 或 MSb 装入位中  
0 = 未发生进位              0 = 发生了借位

## 寄存器 4-2 : STATUS : 状态寄存器 ( PIC16F506 )

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
RBWUF	CWUF	PA0	$\overline{TO}$	$\overline{PD}$	Z	DC	C
bit 7							bit 0

### 图注 :

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7      **RBWUF** : PORTB 复位位  
 1 = 由于在引脚电平变化时从休眠中唤醒而复位  
 0 = 在上电或其他复位后复位
- bit 6      **CWUF** : 比较器复位位  
 1 = 由于在比较器电平变化时从休眠中唤醒而复位  
 0 = 在上电或其他复位后复位
- bit 5      **PA0** : 程序页面预选位  
 1 = 页面 1 ( 200h-3Fh )  
 0 = 页面 0 ( 000h-1Fh )  
 每个页面为 512 字节。  
 建议不要在不使用 PA0 位进行程序页面预选的器件中将 PA0 位用作通用读 / 写位, 因为这可能会影响与未来产品的向上兼容性。
- bit 4       **$\overline{TO}$**  : 超时位  
 1 = 在上电、执行 CLRWDT 或 SLEEP 指令后  
 0 = 产生了 WDT 超时
- bit 3       **$\overline{PD}$**  : 掉电位  
 1 = 在上电或执行 CLRWDT 指令后  
 0 = 执行 SLEEP 指令
- bit 2      **Z** : 全零位  
 1 = 算术运算或逻辑运算的结果为零  
 0 = 算术运算或逻辑运算的结果不为零
- bit 1      **DC** : 半进位 / 借位位 ( 对于 ADDWF 和 SUBWF 指令 )  
 ADDWF :  
 1 = 结果的第 4 个低位发生了进位  
 0 = 结果的第 4 个低位未发生进位  
 SUBWF :  
 1 = 结果的第 4 个低位未发生借位  
 0 = 结果的第 4 个低位发生了借位
- bit 0      **C** : 进位 / 借位位 ( 对于 ADDWF、SUBWF 和 RRF、RLF 指令 )  
 ADDWF :                      SUBWF :                      RRF 或 RLF :  
 1 = 发生了进位              1 = 未发生借位              分别将 LSB 或 MSb 装入位中  
 0 = 未发生进位              0 = 发生了借位



## 寄存器 4-4 : OPTION\_REG : 选项寄存器 ( PIC16F506 )

W-1	W-1	W-1	W-1	W-1	W-1	W-1	W-1
$\overline{\text{RBWU}}$	$\overline{\text{RBPU}}$	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

### 图注 :

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

bit 7                 $\overline{\text{RBWU}}$  : 引脚电平变化唤醒使能位 ( RB0、RB1、RB3 和 RB4 )

1 = 禁止  
 0 = 使能

bit 6                 $\overline{\text{RBPU}}$  : 弱上拉使能位 ( RB0、RB1、RB3 和 RB4 )

1 = 禁止  
 0 = 使能

bit 5                T0CS : Timer0 时钟源选择位

1 = T0CKI 引脚上的电平跳变  
 0 = 内部指令周期时钟 ( CLKOUT )

bit 4                T0SE : Timer0 时钟源边沿选择位

1 = 在 T0CKI 引脚信号从高至低跳变时, 递增计数  
 0 = 在 T0CKI 引脚信号从低至高跳变时, 递增计数

bit 3                PSA : 预分频器分配控制位

1 = 预分频器分配给 WDT  
 0 = 预分频器分配给 Timer0

bit 2-0             PS<2:0> : 预分频比选择位

位值	Timer0 预分频比	WDT 预分频比
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

# PIC12F510/16F506

## 4.5 OSCCAL 寄存器

振荡器校准（OSCCAL）寄存器用于校准内部高精度 4/8 MHz 振荡器。它含有 7 个校准位。

**注：** 擦除器件也会擦除预先设定的内部振荡器的内部校准值。在擦除器件之前，必须先读取校准值，以便稍后可以正确地重新设定它。

在写入校准常数之后，不要再更改该值。请参见第 10.2.5 节“内部 4/8 MHz RC 振荡器”。

### 寄存器 4-5： OSCCAL：振荡器校准寄存器

R/W-1	U-0						
CAL6	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	—
bit 7							bit 0

#### 图注：

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-1

**CAL<6:0>**：振荡器校准位

01111111 = 最高频率

•

•

•

0000001

0000000 = 中心频率

11111111

•

•

•

1000000 = 最低频率

bit 0

**未实现**：读为 0

## 4.6 程序计数器

执行一条程序指令时，程序计数器（PC）中将包含要执行的下一条程序指令的地址。除非指令更改了PC值，否则每隔一个指令周期，PC 值递增 1。

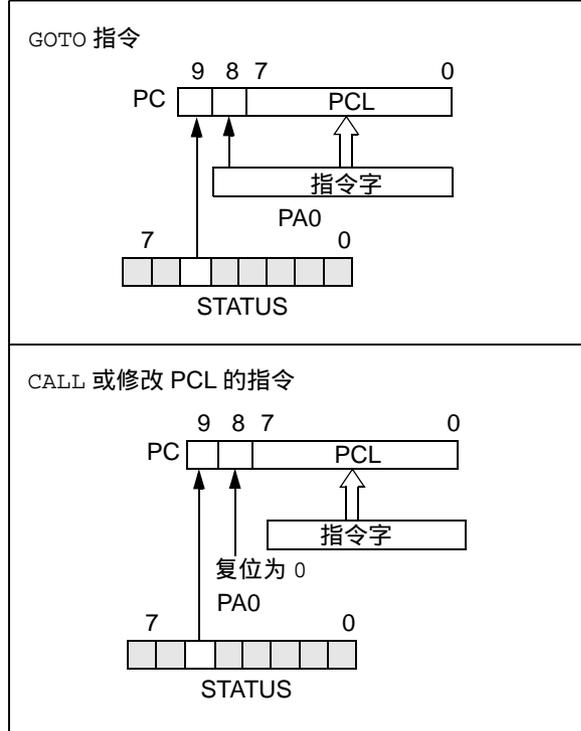
对于 GOTO 指令，PC 位 8:0 由 GOTO 指令字提供。程序计数器（PCL）被映射到 PC<7:0>。STATUS 寄存器的 bit 5 为 PC 的 bit 9 提供页面信息（图 4-4）。

对于 CALL 指令或以 PCL 作为操作目标的任何指令，PC 的位 7:0 也由指令字提供。但是，PC<8> 并不由指令字提供，而是始终清零（图 4-4）。

以 PCL 作为操作目标或修改 PCL 的指令包括 MOVWF PC、ADDWF PC 和 BSF PC，5。

**注：** 因为在 CALL 指令或任何修改 PCL 的指令中，PC<8> 被清零，所以所有子程序调用或计算得到的跳转都限制在任何程序存储器页面（512 字长）的前 256 个存储单元。

**图 4-4：** 装入 PC 跳转指令



### 4.6.1 复位的影响

在复位时，PC 会被置 1，这意味着 PC 寻址最后一个页面的最后一个单元（也即，振荡器校准指令）。在执行 MOV LW XX 之后，PC 将返回到单元 00h，并开始执行用户代码。

STATUS 寄存器页面预选位在复位时会被清零，这意味着预选页面是页面 0。

因此，在复位时，GOTO 指令将自动使程序跳转到页面 0，直到页面位的值更改为止。

## 4.7 堆栈

PIC12F510/16F506 具有 2 层深度的 12 位宽硬件压入/弹出堆栈。

CALL 指令会将第 1 层堆栈的当前值压入第 2 层堆栈，然后将当前的 PC 值（递增 1）压入第 1 层堆栈。如果连续执行了多于两条的 CALL 指令，则将仅存储最近的两个返回地址。

RETLW 指令会将第 1 层堆栈的内容弹出到 PC 中，然后将第 2 层堆栈的内容复制到第 1 层堆栈。如果连续执行了多于两条的 RETLW 指令，则堆栈中将填充先前存储在第 2 层堆栈中的地址。

- 注**
- 1: W 寄存器中将装入指令中指定的立即数。这对于在程序存储器内实现数据查找表特别有用。
  - 2: 不存在指明堆栈是否上溢或下溢的状态标志位。
  - 3: 不存在被称为 PUSH 或 POP 的指令助记符。这些是在执行 CALL 和 RETLW 指令时发生的操作。

# PIC12F510/16F506

## 4.8 间接数据寻址：INDF 和 FSR 寄存器

INDF 寄存器不是实际存在的寄存器，寻址 INDF 实际上是对地址包含在 FSR 寄存器中的寄存器进行寻址（FSR 是一个指针）。这是间接寻址。

### 4.8.1 间接寻址示例

- 寄存器文件 07 中含有值 10h
- 寄存器文件 08 中含有值 0Ah
- 将值 07 装入 FSR 寄存器
- 读 INDF 寄存器将返回值 10h
- 将 FSR 寄存器的值递增 1（FSR = 08）
- 读 INDR 寄存器现在将返回值 0Ah

间接对 INDF 进行读操作（FSR = 0）将返回 00h。间接对 INDF 寄存器进行写操作将导致空操作（尽管可能会影响状态位）。

例 4-1 给出了一个使用间接寻址将 RAM 地址单元 10h-1Fh 清零的简单程序。

### 例 4-1：如何使用间接寻址清零 RAM

```

MOV LW 0x10      ;initialize pointer
MOV WF FSR      ;to RAM
NEXT CLRF INDF  ;clear INDF register
      INCF FSR,F ;inc pointer
      BTFSC FSR,4 ;all done?
      GOTO NEXT ;NO, clear next
CONTINUE
      :          ;YES, continue
      :
  
```

FSR 是一个 5 位宽寄存器。它与 INDF 寄存器联合用于对数据存储区进行间接寻址。

FSR<4:0> 位用于选择数据存储区地址 00h 至 1Fh。

**PIC16F506**——使用 FSR<6:5>。从 Bank 0 至 Bank 3 进行选择。FSR<7> 未实现，读为 1。

**PIC12F510**——使用 FSR<5>。从 Bank 0 至 Bank 1 进行选择。FSR<7:6> 未实现，读为 11。

图 4-5：直接 / 间接寻址（PIC12F510）

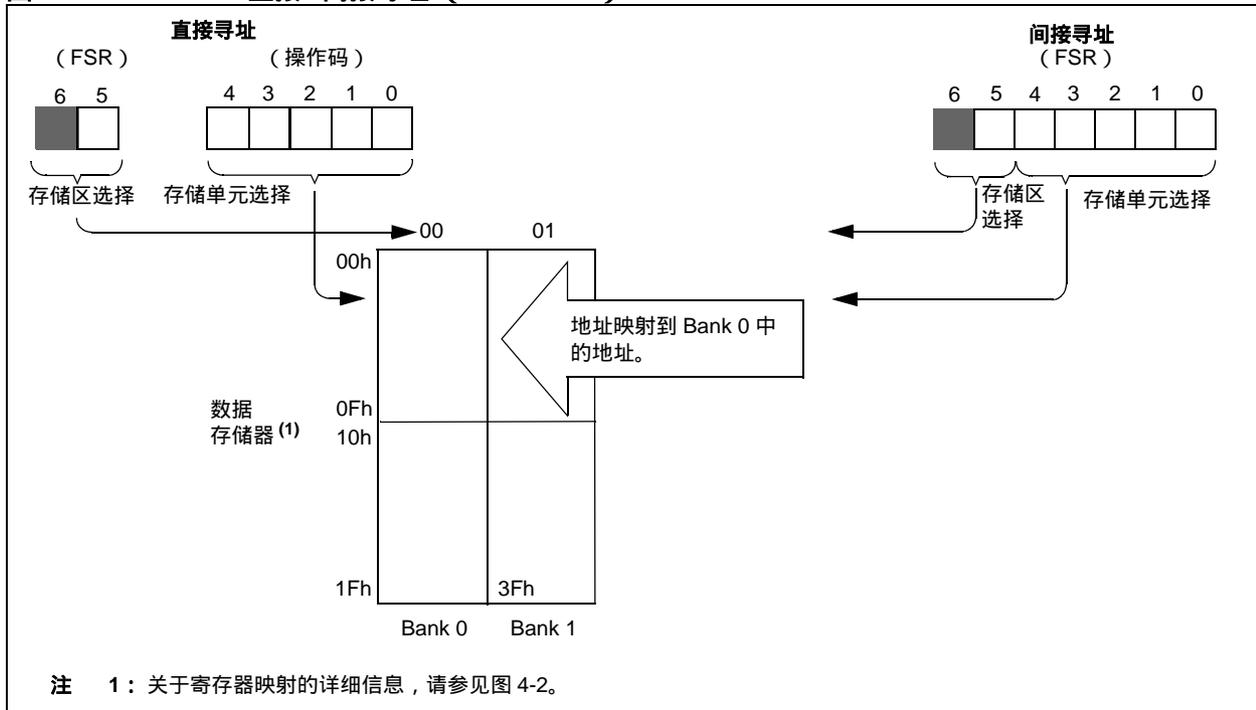
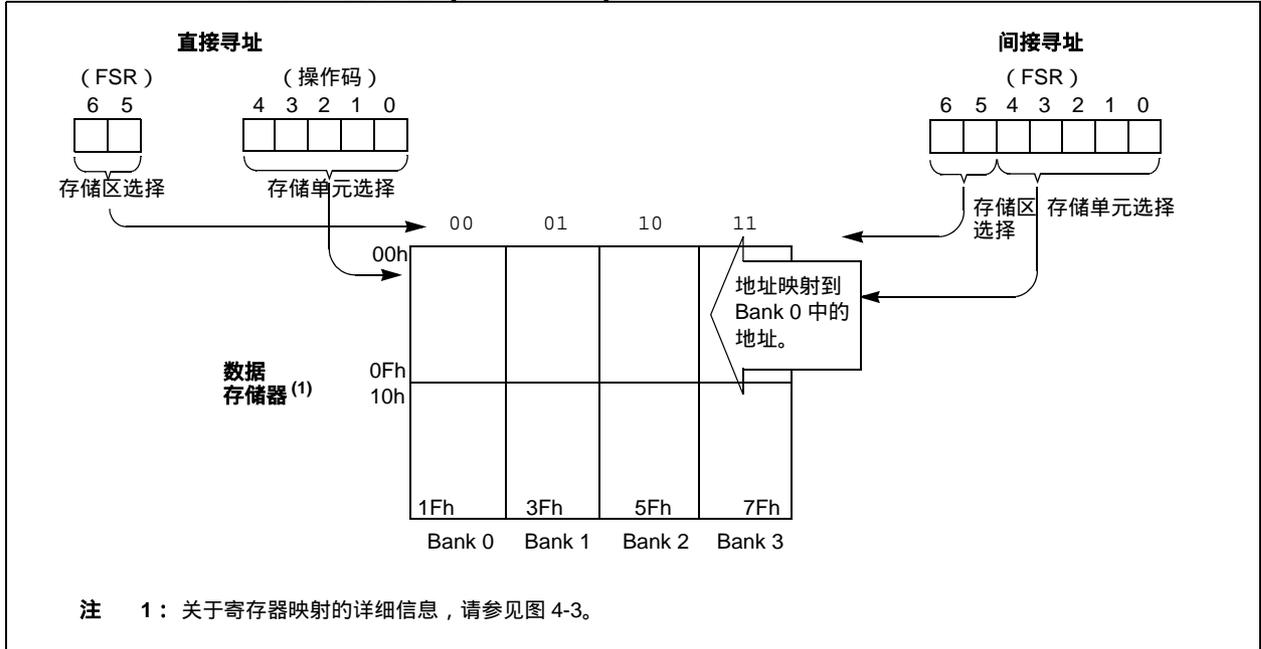


图 4-6 : 直接 / 间接寻址 (PIC16F506)



# PIC12F510/16F506

---

注：

## 5.0 I/O 端口

与任何其他寄存器一样，I/O 寄存器也可以在程序控制下进行读写。但是，无论 I/O 引脚的输入 / 输出模式如何，读指令（例如，`MOVF PORTB, W`）始终都会读 I/O 引脚。在复位时，所有 I/O 端口都定义为输入（输入处于高阻态），因为所有 I/O 控制寄存器都被置 1。

**注：** 在 PIC12F510 上，I/O PORTB 称为 GPIO。  
在 PIC16F506 上，I/O PORTB 称为 PORTB。

### 5.1 PORTB/GPIO

PORTB/GPIO 是 8 位 I/O 寄存器。只使用其低 6 位 (RB/GP<5:0>)。bit 7 和 bit 6 未实现，读为 0。请注意，RB3/GP3 是仅用作输入的引脚。配置字可以将几个 I/O 设置为备用功能。在用作备用功能时，在端口读操作期间，引脚将读为 0。引脚 RB0/GP0、RB1/GP1、RB3/GP3 和 RB4（仅限 PIC16F506）可以配置为带有弱上拉和在电平变化时唤醒的功能。在电平变化时唤醒和弱上拉功能不是可由引脚选择的。如果 RB3/GP3/MCLR 配置为 MCLR，则始终使能该引脚的弱上拉功能，并禁止该引脚在电平变化时唤醒的功能。

### 5.2 PORTC（仅限 PIC16F506）

PORTC 是 8 位 I/O 寄存器。只使用其低 6 位 (RC<5:0>)。bit 7 和 bit 6 未实现，读为 0。

### 5.3 TRIS 寄存器

执行 `TRIS f` 指令时，输出驱动器控制寄存器中将装入 W 寄存器的内容。TRIS 寄存器位为 1 时，对应的输出驱动器将处于高阻抗模式。寄存器位为 0 时，会将输出数据锁存器的内容送到选定引脚，并使能输出缓冲器。RB3/GP3 则例外，该引脚是仅用作输入的引脚；T0CKI 引脚也例外，该引脚可以通过 OPTION 寄存器进行控制。请参见寄存器 4-3。

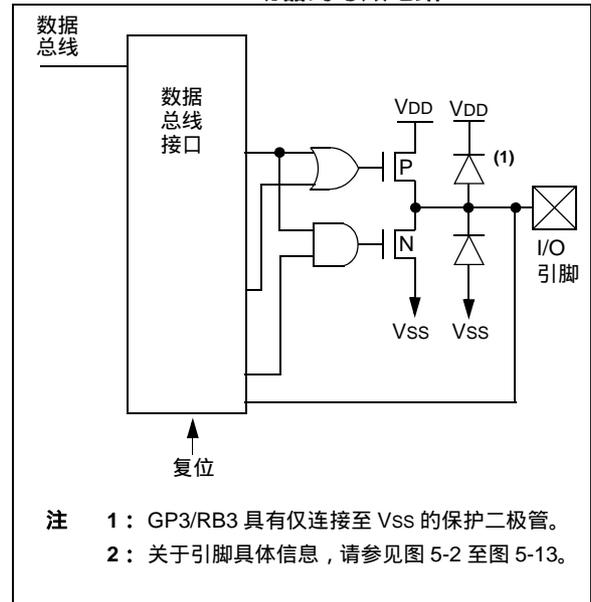
**注：** 对端口的读操作将会读取引脚，而不是读取输出数据锁存器。也即，如果使能了某个引脚上的输出驱动器并将该引脚驱动为高电平，但外部系统将该引脚保持为低电平，则对端口的读操作将指示引脚为低电平。

**注：** TRIS 寄存器是“只写”寄存器，在复位时会被置 1（输出驱动器被禁止）。

## 5.4 I/O 接口连接

图 5-1 中给出了 I/O 端口引脚的等效电路。所有端口引脚（RB3/GP3 除外，该引脚仅用作输入）都可以用于输入和输出操作。对于输入操作，这些端口不进行锁存。所有输入必须一直保持到被输入指令（例如，`MOVF PORTB, W`）读取为止。输出将进行锁存，并在输出锁存器被重新写入之前保持不变。要将某个端口引脚用作输出，必须将 TRIS 中对应的方向控制位清零 (= 0)。如果要用作输入，则对应的 TRIS 位必须置 1。所有 I/O 引脚（RB3/GP3 除外）都可以单独设定为输入或输出。

**图 5-1：** PIC12F510/16F506 引脚驱动器的等效电路<sup>(2)</sup>



# PIC12F510/16F506

图 5-2 : GP0/RB0 和 GP1/RB1 框图

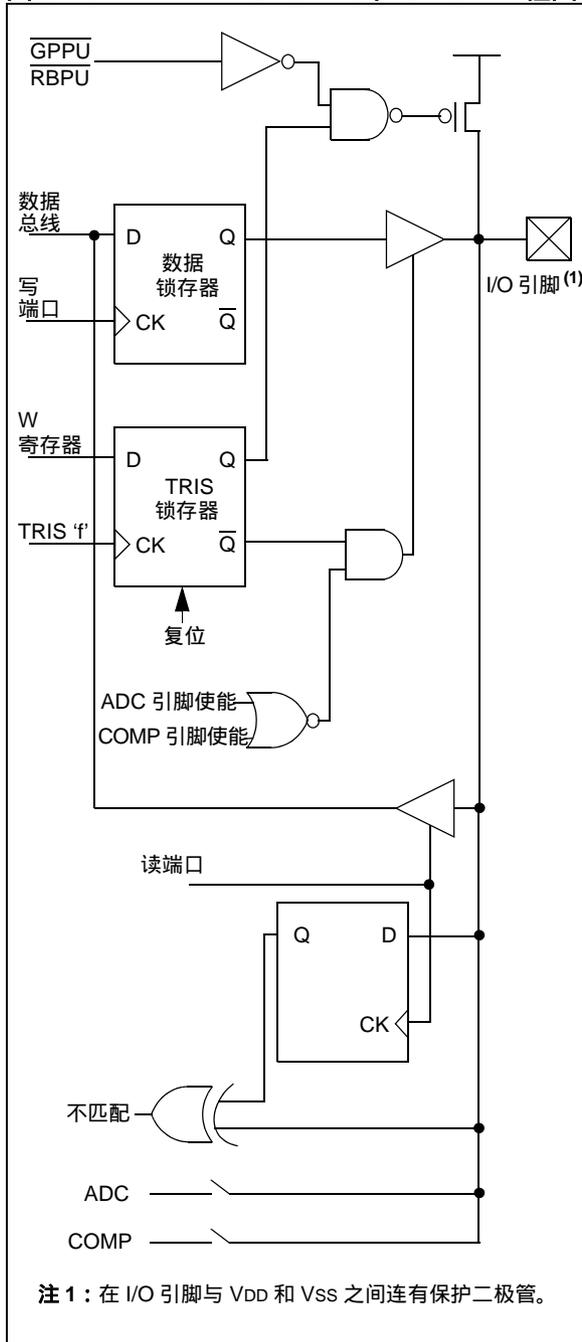


图 5-3 : GP3/RB3 框图 (带有弱上拉和在电平变化时唤醒的功能)

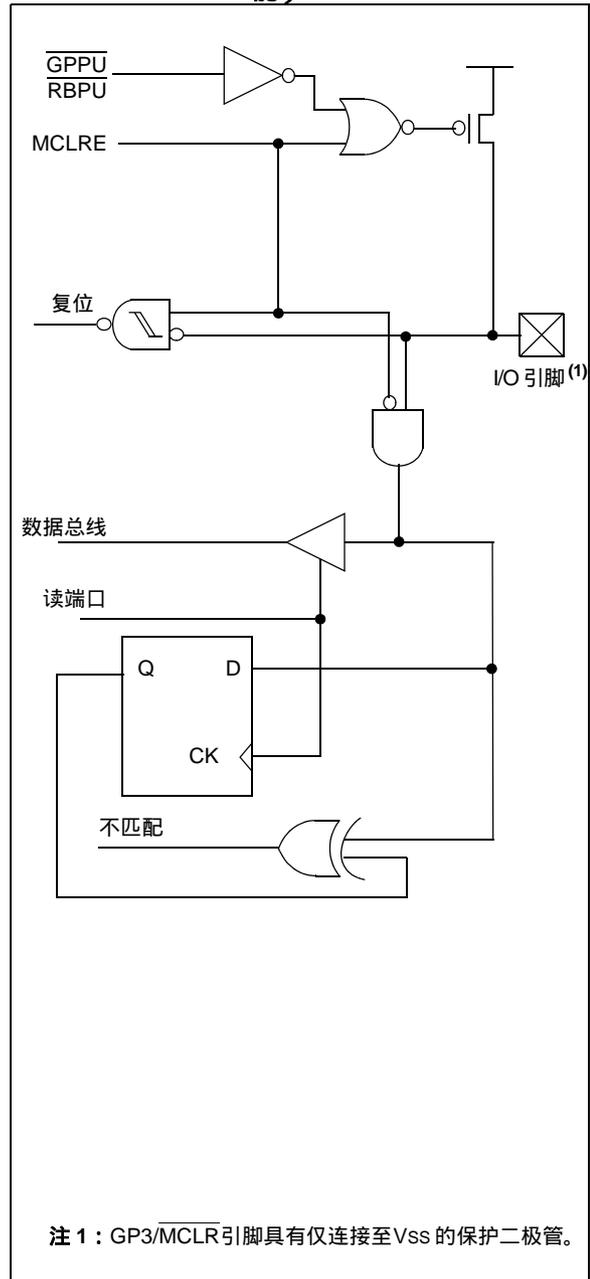


图 5-4 : GP2 框图

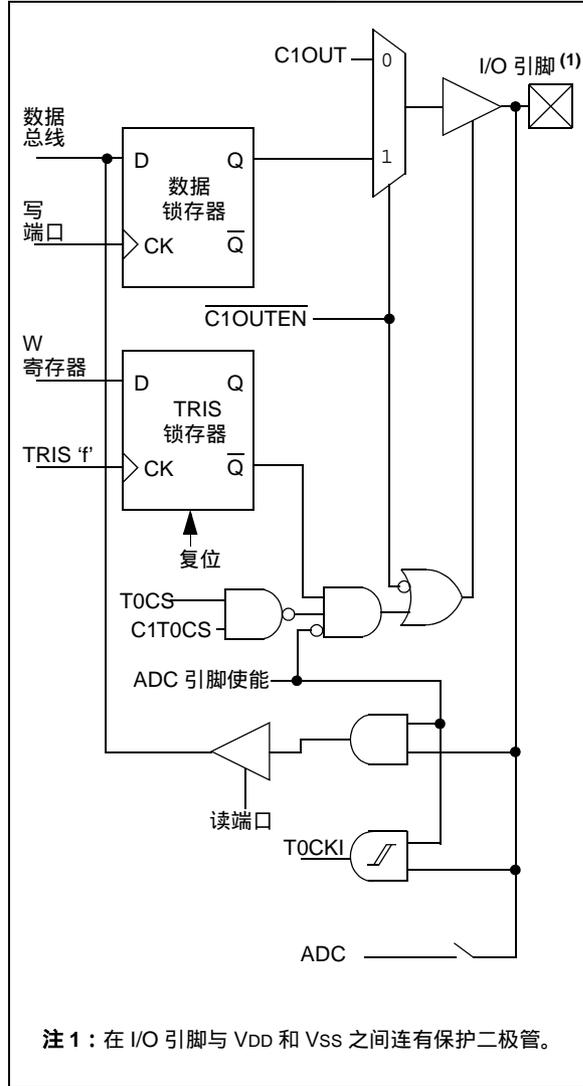
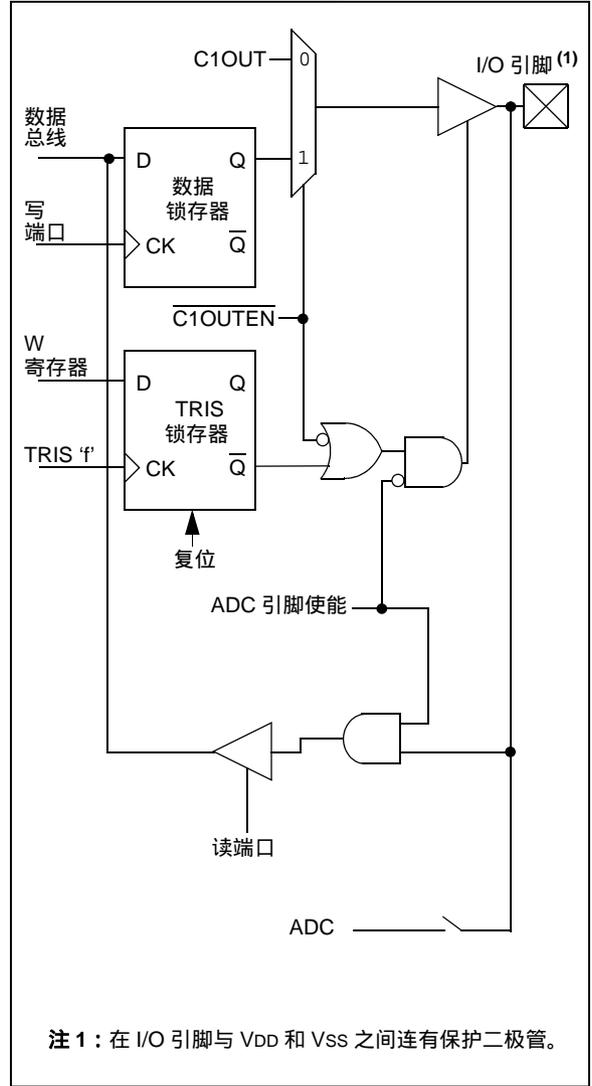


图 5-5 : RB2 框图



# PIC12F510/16F506

图 5-6 : RB4 框图

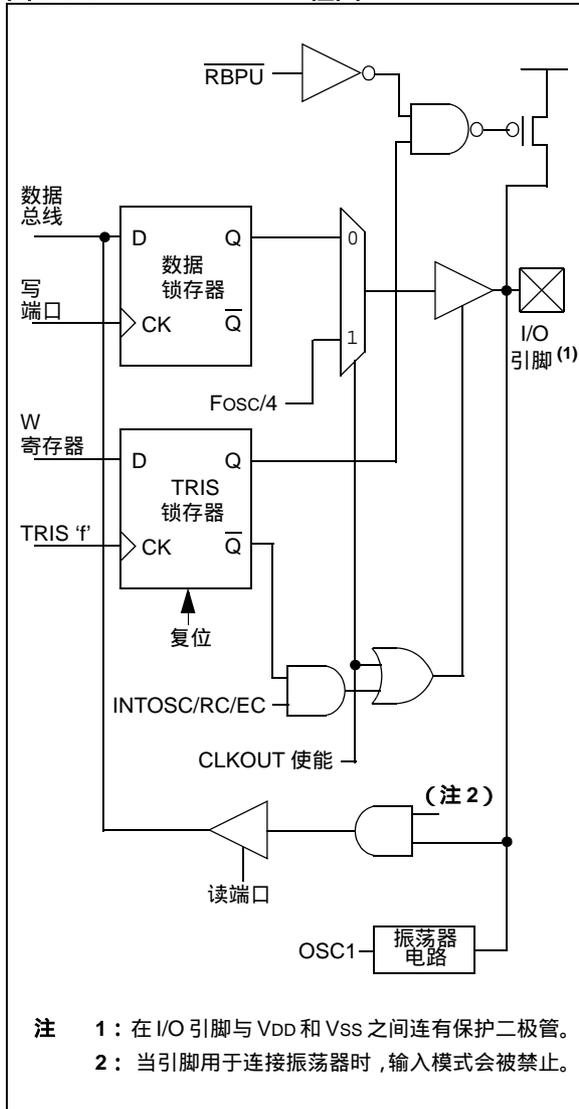


图 5-7 : GP4 框图

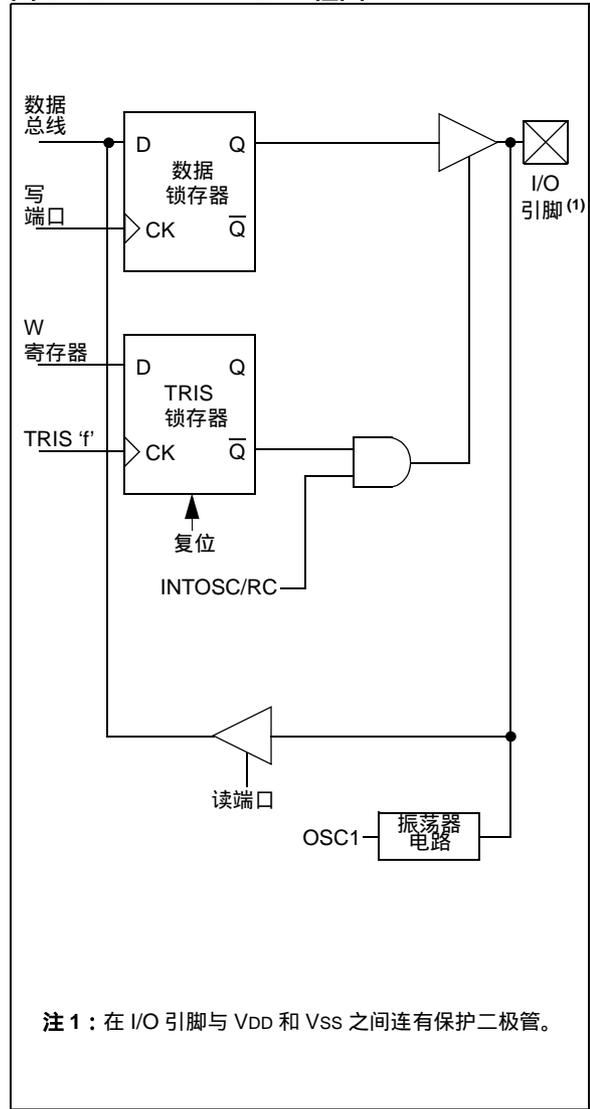


图 5-8 : RB5/GP5 框图

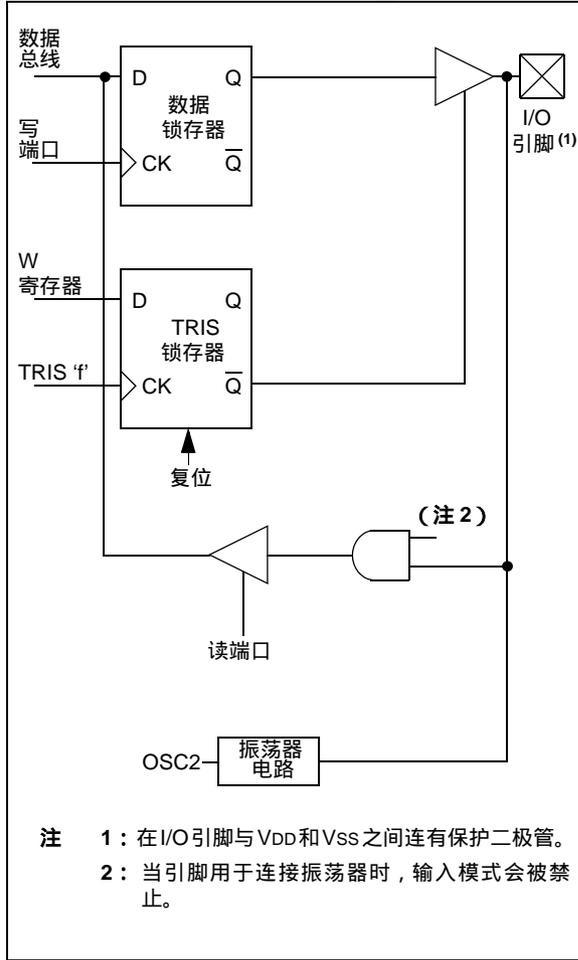
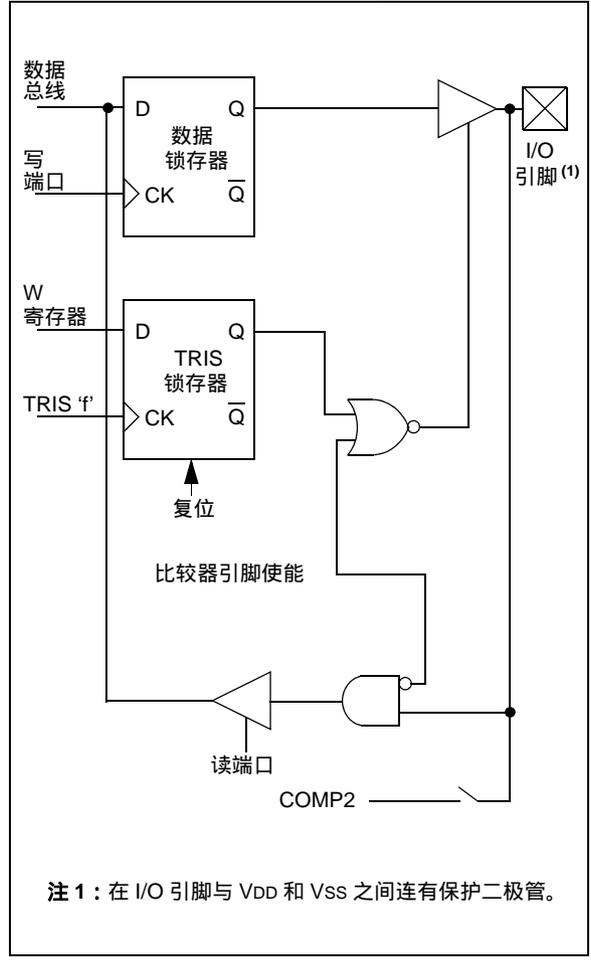


图 5-9 : RC0/RC1 框图



# PIC12F510/16F506

图 5-10 : RC2 框图

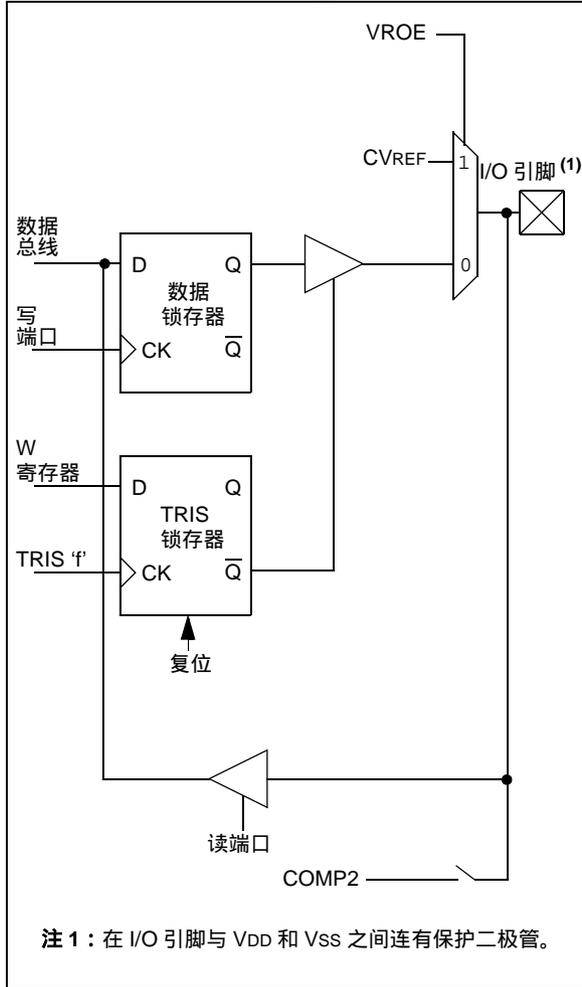


图 5-11 : RC3 框图

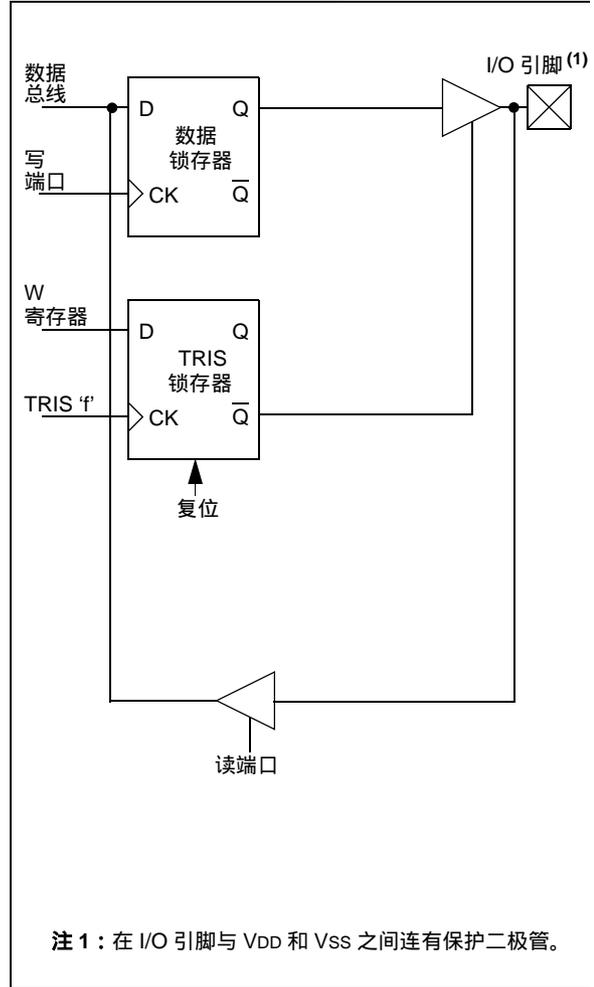


图 5-12 : RC4 框图

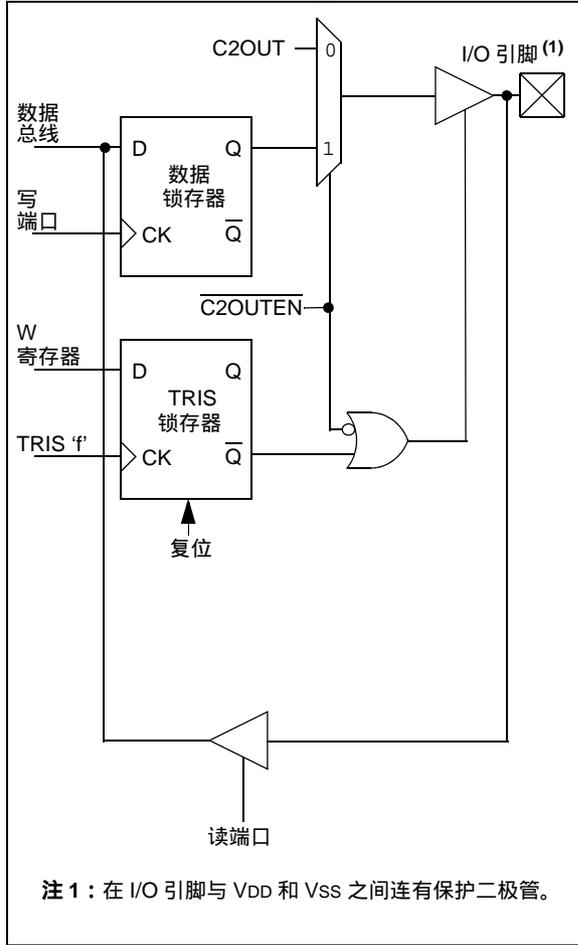
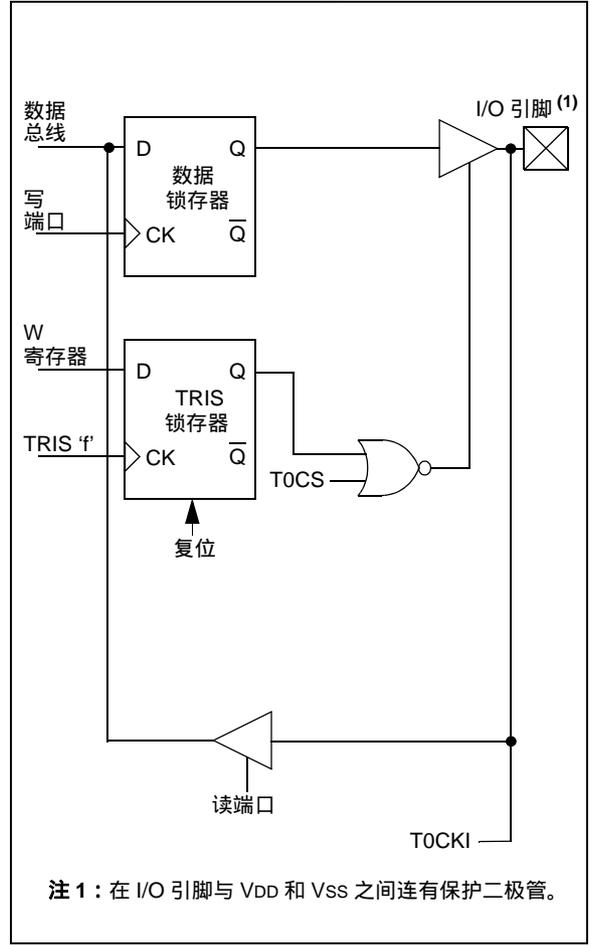


图 5-13 : RC5 框图



# PIC12F510/16F506

表 5-1 : 端口寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位时的值	所有其他复位时的值
N/A	TRISGPIO <sup>(1)</sup>	—	—	I/O 控制寄存器						--11 1111	--11 1111
N/A	TRISB <sup>(2)</sup>	—	—	I/O 控制寄存器						--11 1111	--11 1111
N/A	TRISC <sup>(2)</sup>	—	—	I/O 控制寄存器						--11 1111	--11 1111
N/A	OPTION <sup>(1)</sup>	GPWU	GPPU	T0CS	TOSE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
N/A	OPTION <sup>(2)</sup>	RBWU	RBPU	T0CS	TOSE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
03h	STATUS <sup>(1)</sup>	GPWUF	CWUF	PA0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	qq0q quuu <sup>(3)</sup>
03h	STATUS <sup>(2)</sup>	RBWUF	CWUF	PA0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	qq0q quuu <sup>(3)</sup>
06h	GPIO <sup>(1)</sup>	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxx	--uu uuuu
06h	PORTB <sup>(2)</sup>	—	—	RB5	RB4	RB3	RB2	RB1	RB0	--xx xxxx	--uu uuuu
07h	PORTC <sup>(2)</sup>	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx xxxx	--uu uuuu

图注： — = 未实现（读为 0），x = 未知，u = 不变，q = 取决于具体条件。

注 1： 仅限 PIC12F510。

注 2： 仅限 PIC16F506。

注 3： 如果复位是由于引脚电平变化时的唤醒引起的，则 bit 7 = 1。所有其他复位将导致 bit 7 = 0。

表 5-2 : I/O 引脚功能优先级 (PIC16F506)

优先级	RB0	RB1	RB2	RB3	RB4	RB5
1	AN0/C1IN+	AN1/C1IN-	C1OUT	输入 /MCLR	OSC2/CLKOUT	OSC1/CLKIN
2	TRISB	TRISB	AN2	—	TRISB	TRISB
3	—	—	TRISB	—	—	—

表 5-3 : I/O 引脚功能优先级 (PIC16F506)

优先级	RC0	RC1	RC2	RC3	RC4	RC5
1	C2IN+	C2IN-	CVREF	TRISC	C2OUT	T0CKI
2	TRISC	TRISC	TRISC	—	TRISC	TRISC

表 5-4 : I/O 引脚功能优先级 (PIC12F510)

优先级	GP0	GP1	GP2	GP3	GP4	GP5
1	AN0/C1IN+	AN1/C1IN-	C1OUT	输入 /MCLR	OSC2	OSC1/CLKIN
2	TRISIO	TRISIO	AN2	—	TRISIO	TRISIO
3	—	—	T0CKI	—	—	—
4	—	—	TRISIO	—	—	—

表 5-5 : 数字引脚工作要求 ( PIC12F510 )

	GP0	GP0	GP1	GP1	GP2	GP2	GP3	GP4	GP5
<b>CM1CON0</b>									
C1ON	0	1	0	1	0	1	—	—	—
C1PREF	—	0	—	1	—	—	—	—	—
C1NREF	—	—	—	0	—	—	—	—	—
C1T0CS	—	—	—	—	—	1	—	—	—
C1OUTEN	—	—	—	—	—	1	—	—	—
<b>CM2CON0</b>									
C2ON	—	—	—	—	—	—	—	—	—
C2PREF1	—	—	—	—	—	—	—	—	—
C2PREF2	—	—	—	—	—	—	—	—	—
C2NREF	—	—	—	—	—	—	—	—	—
C2OUTEN	—	—	—	—	—	—	—	—	—
<b>VRCON0</b>									
VROE	—	—	—	—	—	—	—	—	—
VREN	—	—	—	—	—	—	—	—	—
<b>OPTION</b>									
T0CS	—	—	—	—	—	0	—	—	—
<b>ADCON0</b>									
ANS<1:0>	00, 01	00, 01	00, 01, 10	00, 01, 10	00	00	—	—	—
<b>CONFIG</b>									
MCLRE	—	—	—	—	—	—	—	—	—
INTOSC	—	—	—	—	—	—	—	—	—
LP	—	—	—	—	—	—	—	禁止	禁止
EXTRC	—	—	—	—	—	—	—	—	禁止
XT	—	—	—	—	—	—	—	禁止	禁止

注 1 : 引脚的多列条目说明实现引脚数字功能的不同排列。  
 2 : 阴影单元表示位状态不会影响引脚数字功能。

# PIC12F510/16F506

表 5-6 : 数字引脚工作要求 ( PIC16F506 PORTB ) (1), (2)

	RB0	RB0	RB0	RB1	RB1	RB2	RB2	RB3	RB4	RB5
<b>CM1CON0</b>										
C1ON	—	0	1	0	1	0	1	—	—	—
C1PREF	—	—	0	—	—	—	—	—	—	—
C1NREF	—	—	—	—	0	—	—	—	—	—
C1T0CS	—	—	—	—	—	—	—	—	—	—
C1OUTEN	—	—	—	—	—	—	1	—	—	—
<b>CM2CON0</b>										
C2ON	1	—	—	—	—	—	—	—	—	—
C2PREF1	0	—	—	—	—	—	—	—	—	—
C2PREF2	1	—	—	—	—	—	—	—	—	—
C2NREF	—	—	—	—	—	—	—	—	—	—
C2OUTEN	—	—	—	—	—	—	—	—	—	—
<b>OPTION</b>										
T0CS	—	—	—	—	—	—	—	—	—	—
<b>ADCON0</b>										
ANS<1:0>	00, 01	00, 01	00, 01	00, 01, 10	00, 01, 10	00	00	—	—	—
<b>CONFIG</b>										
MCLRE	—	—	—	—	—	—	—	0	—	—
INTOSC	—	—	—	—	—	—	—	—	—	—
LP	—	—	—	—	—	—	—	—	禁止	禁止
EXTRC	—	—	—	—	—	—	—	—	—	禁止
XT	—	—	—	—	—	—	—	—	禁止	禁止
EC	—	—	—	—	—	—	—	—	—	禁止
HS	—	—	—	—	—	—	—	—	禁止	禁止
INTOSC CLKOUT	—	—	—	—	—	—	—	—	禁止	禁止
EXTRC CLOCKOUT	—	—	—	—	—	—	—	—	禁止	禁止

注 1 : 引脚的多列条目说明实现引脚数字功能的不同排列。

2 : 阴影单元表示位状态不会影响引脚数字功能。

表 5-7 : 数字引脚工作要求 ( PIC16F506 PORTC ) (1), (2)

	RC0	RC0	RC1	RC1	RC2	RC3	RC4	RC4	RC5	RC5
<b>CM2CON0</b>										
C2ON	0	1	0	1	—	—	0	1	—	—
C2PREF1	—	0	—	—	—	—	—	—	—	—
C2PREF2	—	0	—	—	—	—	—	—	—	—
C2NREF	—	—	—	0	—	—	—	—	—	—
C2OUTEN	—	—	—	—	—	—	—	1	—	—
<b>VRCON0</b>										
VROE	—	—	—	—	0	—	—	—	—	—
<b>OPTION</b>										
T0CS	—	—	—	—	—	—	—	—	0	—

注 1 : 引脚的多列条目说明实现引脚数字功能的不同排列。

2 : 阴影单元表示位状态不会影响引脚数字功能。

## 5.5 I/O 编程注意事项

### 5.5.1 双向 I/O 端口

一些指令在内部的操作方式是：先执行读操作，然后再执行写操作。例如，BCF 和 BSF 指令会将完整的端口内容读取到 CPU 中，然后执行位操作并重新写入结果。当对有一个或多个引脚用作输入 / 输出的端口执行这些指令时，必须很小心。例如，如果对 PORTB/GPIO 的 bit 5 执行 BSF 操作，则会将 PORTB/GPIO 的全部 8 位都读入 CPU 中，并将 bit 5 置 1，然后将 PORTB/GPIO 值写入输出锁存器。如果 PORTB/GPIO 有另一个位用作双向 I/O 引脚（假定是 bit 0），并且在此时被定义为输入，则送到引脚自身的输入信号将被读入 CPU，并重新写入该特定引脚的数据锁存器，改写先前的内容。只要引脚保持在输入模式，就不会发生任何问题。但是，如果稍后将 bit 0 切换为输出模式，则数据锁存器的内容现在可能变为未知。

例 5-1 显示了对 I/O 端口连续执行两条读 - 修改 - 写指令（如 BCF 和 BSF 等）的影响。

在某个引脚正在输出高电平或低电平时，不能同时从外部器件驱动该引脚来更改该引脚的电平（线“或”或线“与”）。所产生的高输出电流可能会损坏芯片。

### 例 5-1 : I/O 端口上的读 - 修改 - 写指令（以 PIC16F506 为例）

```

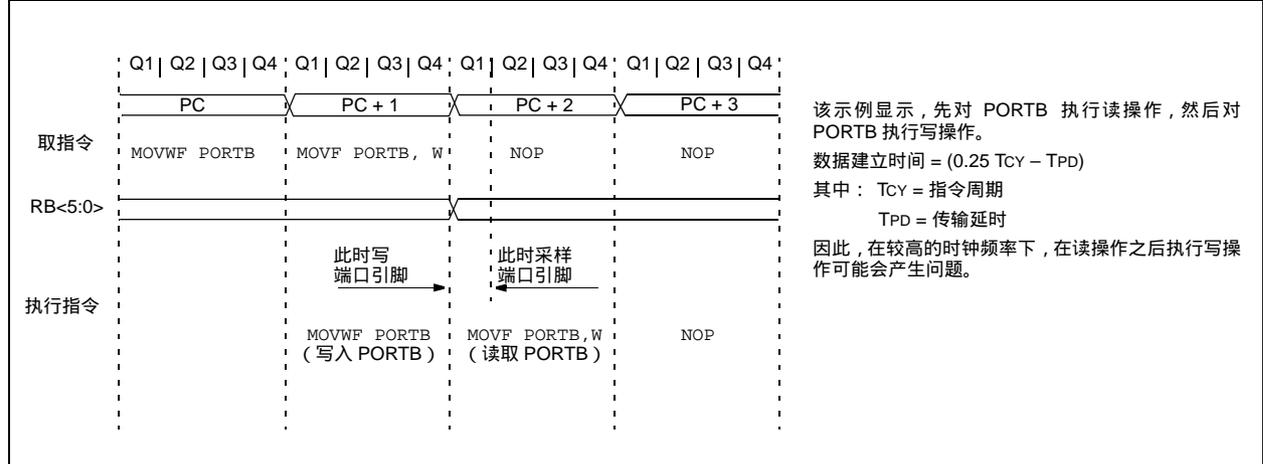
;Initial PORTB Settings
;PORTB<5:3> Inputs
;PORTB<2:0> Outputs
;
;           PORTB latch  PORTB pins
;           -----  -----
BCF   PORTB, 5 ;--01 -ppp  --11 pppp
BCF   PORTB, 4 ;--10 -ppp  --11 pppp
MOVLW 007h;
TRIS  PORTB   ;--10 -ppp  --11 pppp
;
    
```

**注：** 用户可能期望引脚值为“--00 pppp”。第二个 BCF 导致 RB5 被锁存为引脚值（高电平）。

### 5.5.2 对 I/O 端口连续执行操作

对 I/O 端口的实际写操作发生在指令周期末尾。但对于读取，数据必须在指令周期开始时就有效（图 5-14）。因此，如果对同一 I/O 端口，在执行读操作之后，又执行一个写操作，则必须非常小心。在下一条指令导致文件被读入 CPU 中之前，指令序列应当允许引脚电压稳定（取决于负载）。否则，读入 CPU 中的可能是引脚的先前状态，而不是新状态。在不能确定时，最好使用一条 NOP 指令或另一条不访问该 I/O 端口的指令将这些指令隔开。

图 5-14 : 连续的 I/O 操作 (PIC16F506)



# PIC12F510/16F506

---

---

注：

## 6.0 TMR0 模块和 TMR0 寄存器

Timer0 模块具有以下特性：

- 8 位定时器 / 计数器寄存器，TMR0
- 可读写
- 8 位软件可编程预分频器
- 内部或外部时钟选择：
  - 外部时钟的边沿选择
  - 来自 T0CKI 引脚或来自比较器输出的外部时钟

图 6-1 给出了 Timer0 模块的简化框图。

通过清零 T0CS 位 (OPTION<5>) 选择定时器模式。在定时器模式下，Timer0 模块在每个指令周期递增 (不带预分频器)。如果对 TMR0 寄存器执行写操作，则在接下来的两个周期 TMR0 禁止递增 (图 6-2 和图 6-3)。用户可通过将调整值写入 TMR0 寄存器来避开这一问题。

共有两种计数器模式。第一种计数器模式使用 T0CKI 引脚来递增 Timer0。这通过将 T0CKI 位 (OPTION<5>)、C1T0CS 位 (CM1CON0<4>) 和 C1OUTEN 位 (CM1CON0<6>) 置 1 进行选择。在该模式下，Timer0 将在 T0CKI 引脚信号的每个上升沿或下降沿递增。T0SE 位 (OPTION<4>) 决定时钟源边沿。清零 T0SE 位将选择上升沿。第 6.1 节 “Timer0 使用外部时钟” 中详细讨论了外部时钟输入的限制条件。

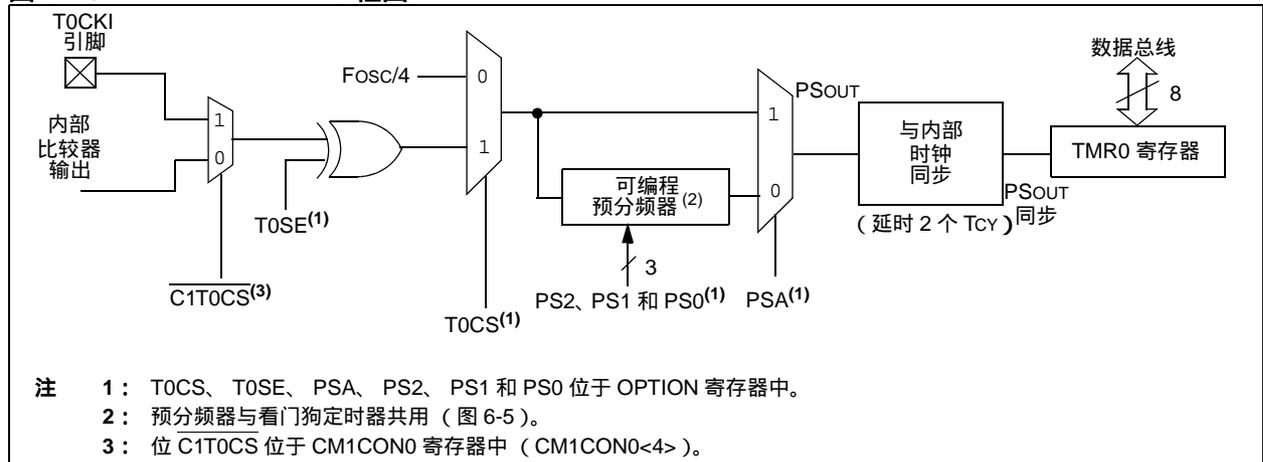
第二种计数器模式使用比较器输出来递增 Timer0。可以通过两种不同方式进入该模式。第一种方式是通过将 T0CS 位 (OPTION<5>) 置 1，将 C1T0CS 位 (CM1CON0<4>) 清零 (C1OUTEN [CM1CON0<6>] 不影响该工作模式) 进行选择。这将使能比较器和 Timer0 之间的内部连接。

第二种方式是通过将 T0CS 位 (OPTION<5>) 和 C1T0CS 位 (CM1CON0) 置 1，并将 C1OUTEN 位 (CM1CON0<6>) 清零进行选择。这允许比较器的输出进入 T0CKI 引脚，而同时保持 T0CKI 输入有效。因此，COUT 引脚上的任何比较器变化都会反馈到 T0CKI 输入中。T0SE 位 (OPTION<4>) 决定时钟源边沿。清零 T0SE 位将选择上升沿。第 6.1 节 “Timer0 使用外部时钟” 中讨论了外部时钟输入的限制条件。

预分频器可以由 Timer0 模块或看门狗定时器使用，但不能由两者同时使用。在软件中通过设定控制位 PSA (OPTION<3>)，可对预分频器的分配进行控制。PSA 位清零可将预分频器分配给 Timer0。预分频器是不可读写的。将预分频器分配给 Timer0 模块时，可以选择预分频比 1:2、1:4、...、1:256。第 6.2 节 “预分频器” 详细说明了预分频器的操作。

表 6-1 中汇总了与 Timer0 模块相关的寄存器。

图 6-1：TIMERO 框图



# PIC12F510/16F506

图 6-2： TIMERO 时序：内部时钟 / 无预分频

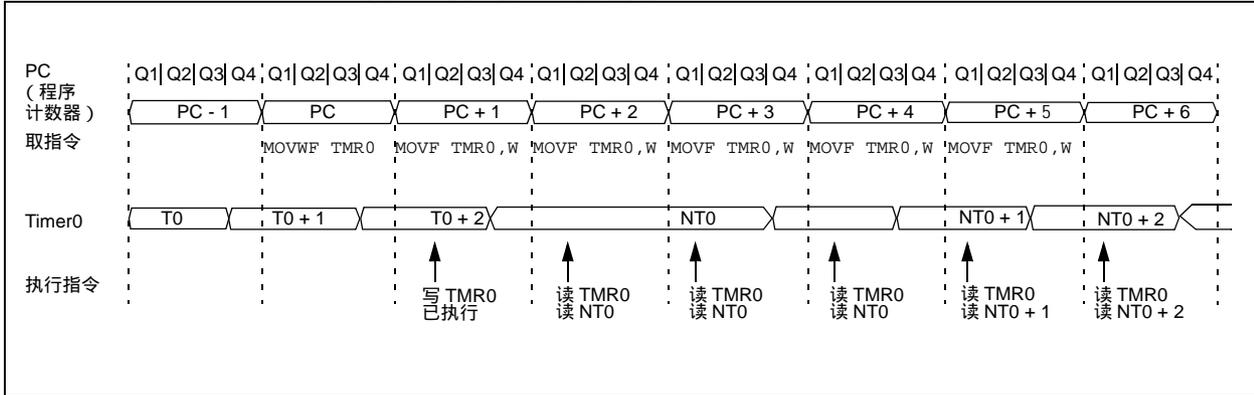


图 6-3： TIMERO 时序：内部时钟 / 预分频比 1:2

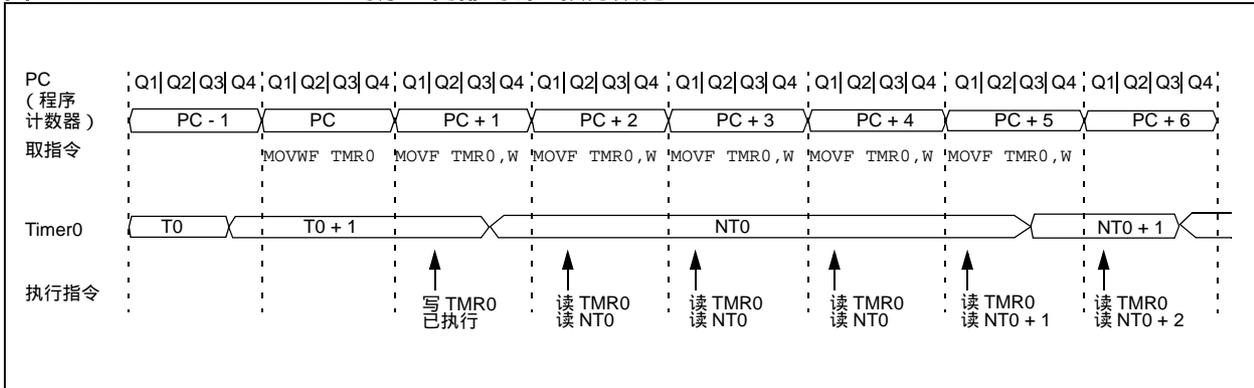


表 6-1： 与 TIMERO 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位时的值	所有其他复位时的值
01h	TMR0	Timer0—8 位实时时钟 / 计数器								xxxx xxxx	uuuu uuuu
07h	CM1CON0 <sup>(2)</sup>	C1OUT	$\overline{C1OUTEN}$	C1POL	$\overline{C1T0CS}$	C1ON	C1NREF	C1PREF	$\overline{C1WU}$	1111 1111	uuuu uuuu
08h	CM1CON0 <sup>(3)</sup>	C1OUT	$\overline{C1OUTEN}$	C1POL	$\overline{C1T0CS}$	C1ON	C1NREF	C1PREF	$\overline{C1WU}$	1111 1111	uuuu uuuu
N/A	OPTION	$\overline{GPWU}$	$\overline{GPPU}$	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
N/A	TRISGPIO <sup>(1)</sup>	—	—	I/O 控制寄存器				----	1111	--11	1111

图注： Timer0 不使用阴影单元，-- 未实现，x = 未知，u = 不变。

注 1： 当 T0CS = 1 时，TOCKI 引脚的 TRIS 设置被改写。

2： 对于 PIC12F510。

3： 对于 PIC16F506。

## 6.1 Timer0 使用外部时钟

对 Timer0 使用外部时钟输入时，必须满足一些特定的要求。外部时钟要求是由于内部相位时钟（TOSC）同步而产生的。此外，在同步之后，Timer0 的实际递增会有一个延时。

### 6.1.1 外部时钟同步

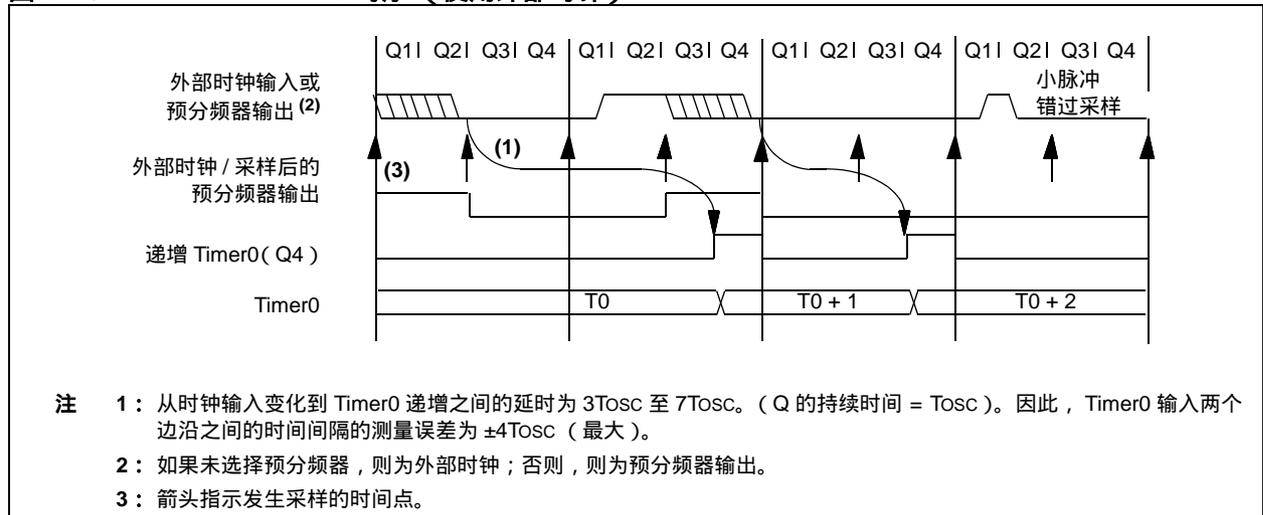
不使用预分频器时，外部时钟输入等同于预分频器输出。通过对内部相位时钟 Q2 和 Q4 周期的预分频器输出进行采样，可实现外部时钟与内部相位时钟的同步（图 6-4）。因此，要求 T0CKI 或比较器输出必须具有至少 4TOSC 的周期（以及 4Tt0H 的短暂 RC 延时），供预分频器值分频。对 T0CKI 或比较器输出高电平和低电平时间的唯一要求是它们不会违反最小脉冲宽度要求（Tt0H）。请参见其相应器件的电气规范说明。

当使用预分频器时，外部时钟输入会被异步脉动计数器类型预分频器分频，从而预分频器输出是对称的。要使外部时钟满足采样要求，必须将脉动计数器考虑在内。因此，要求 T0CKI 或比较器输出必须具有至少 4TOSC 的周期（以及 4Tt0H 的短暂 RC 延时），供预分频器值分频。对 T0CKI 或比较器输出高电平和低电平时间的唯一要求是它们不会违反最小脉冲宽度要求（Tt0H）。请参见相应器件的电气规范中的参数 40、41 和 42。

### 6.1.2 TIMER0 递增延时

因为预分频器输出需要与内部时钟进行同步，所以从外部时钟边沿产生的时间到 Timer0 模块实际递增的时间之间会有一个短暂的延时。图 6-4 显示了从外部时钟边沿到定时器递增之间的延时。

图 6-4：TIMER0 时序（使用外部时钟）



## 6.2 预分频器

Timer0 模块使用一个 8 位计数器作为预分频器，该计数器用于看门狗定时器（WDT）时则为后分频器（见图 10-12）。为简化起见，该计数器在本数据手册中统称为“预分频器”。

**注：** 预分频器可以由 Timer0 模块或 WDT 使用，但不能由两者同时使用。因此，将预分频器分配给 Timer0 模块意味着 WDT 没有预分频器，反之亦然。

将预分频器分配给 Timer0 模块时，所有写 TMR0 寄存器的指令（例如，CLRWF 1、MOVWF 1、BSF 1, x 等）都会将预分频器清零。将预分频器分配给 WDT 时，CLRWDWT 指令会同时将预分频器和 WDT 清零。预分频器是不可读写的。在复位时，预分频器包含全 0。

PSA 和 PS<2:0> 位（OPTION<3:0>）决定预分频器分配和预分频比。

# PIC12F510/16F506

## 6.2.1 切换预分频器的分配

预分频器的分配完全由软件控制（即，可以在程序执行过程中对预分频器的分配进行更改）。为避免意外的器件复位，当把预分频器从 Timer0 重新分配给 WDT 时，必须执行以下指令序列（例 6-1）。

### 例 6-1 : 更改预分频器 (TIMER0 → WDT)

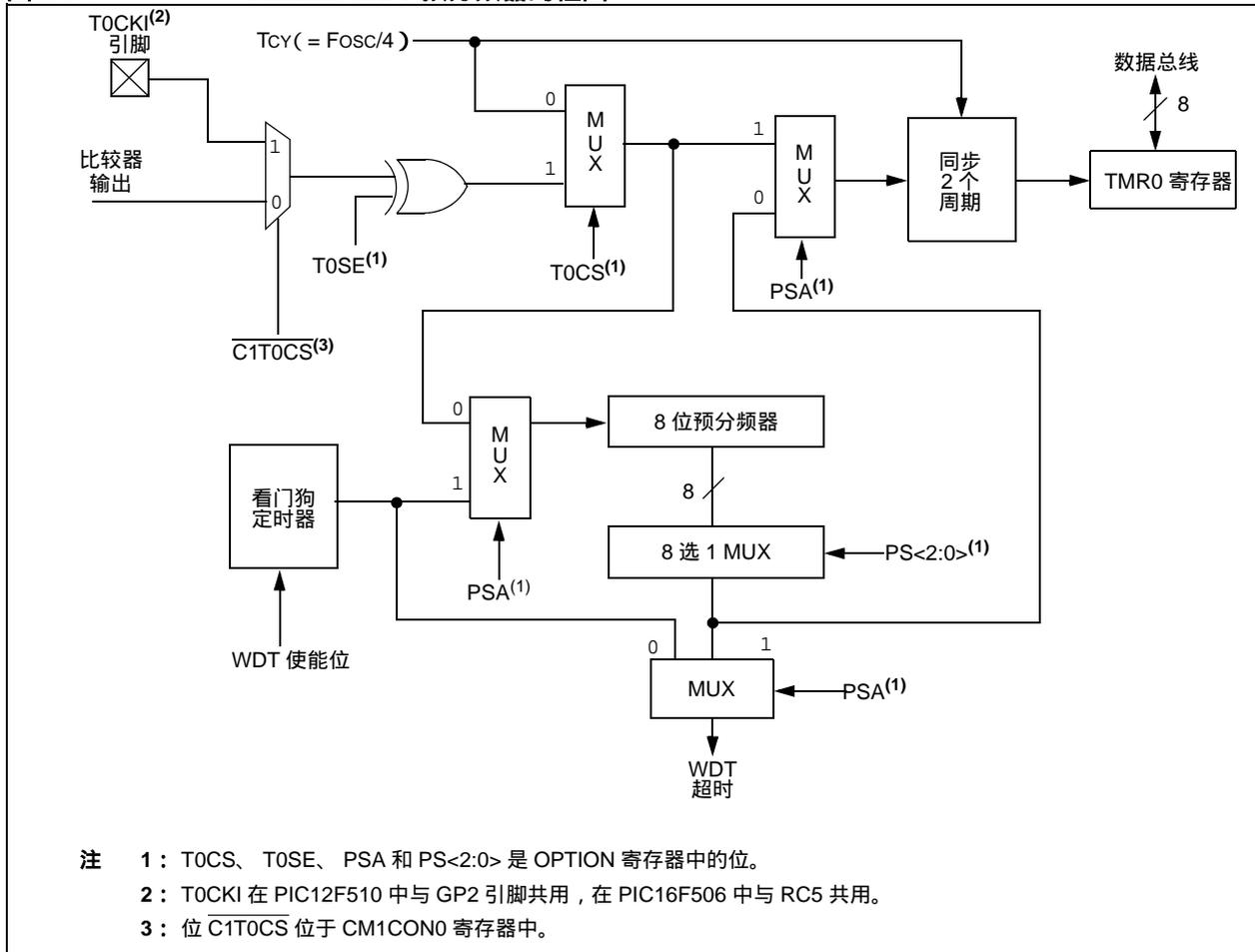
```
CLRWDTClear WDT
CLRF TMR0Clear TMR0 & Prescaler
MOVLW '00xx1111'b ;These 3 lines (5, 6, 7)
OPTION ;are required only if
;desired
CLRWDTClear WDT ;PS<2:0> are 000 or 001
MOVLW '00xx1xxx'b ;Set Postscaler to
OPTION ;desired WDT rate
```

将预分频器从 WDT 分配给 Timer0 模块时，使用例 6-2 所示的指令序列。即使禁止了 WDT，也必须执行该指令序列。在切换预分频器之前，应当执行 CLRWDTClear WDT 指令。

### 例 6-2 : 更改预分频器 (WDT → TIMER0)

```
CLRWDTClear WDT and
;prescaler
MOVLW 'xxxx0xxx' ;Select TMR0, new
;prescale value and
;clock source
OPTION
```

图 6-5 : TIMER0/WDT 预分频器的框图



## 7.0 比较器

PIC12F510 包含一个模拟比较器模块。PIC16F506 包含两个比较器和一个比较器参考电压。

**寄存器 7-1 : CM1CON0 : 比较器 C1 的控制寄存器 (PIC12F510)**

R-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
C1OUT	$\overline{\text{C1OUTEN}}$	C1POL	$\overline{\text{C1T0CS}}$	C1ON	C1NREF	C1PREF	$\overline{\text{C1WU}}$
bit 7							bit 0

**图注 :**

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7      **C1OUT** : 比较器输出位  
1 =  $V_{IN+} > V_{IN-}$   
0 =  $V_{IN+} < V_{IN-}$
- bit 6      **C1OUTEN** : 比较器输出使能位 (1), (2)  
1 = 比较器的输出不送到 C1OUT 引脚  
0 = 比较器的输出送到 C1OUT 引脚
- bit 5      **C1POL** : 比较器输出极性位 (2)  
1 = 比较器输出不反相  
0 = 比较器输出反相
- bit 4      **C1T0CS** : 比较器 TMR0 时钟源位 (2)  
1 = TMR0 时钟源由 T0CS 控制位选择  
0 = 比较器输出用作 TMR0 时钟源
- bit 3      **C1ON** : 比较器使能位  
1 = 比较器打开  
0 = 比较器关闭
- bit 2      **C1NREF** : 比较器负参考选择位 (2)  
1 = C1IN 引脚  
0 = 0.6V 内部参考电压
- bit 1      **C1PREF** : 比较器正参考选择位 (2)  
1 = C1IN+ 引脚  
0 = C1IN- 引脚
- bit 0      **C1WU** : 比较器电平变化唤醒使能位 (2)  
1 = 禁止在比较器电平变化时唤醒  
0 = 使能在比较器电平变化时唤醒

- 注** 1 : 改写 T0CS 位, 由 TRIS 控制 GP2。  
2 : 在比较器打开时, 这些控制位下拉为低电平。

# PIC12F510/16F506

寄存器 7-2 : CM1CON0 : 比较器 C1 的控制寄存器 (PIC16F506)

R-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
C1OUT	$\overline{\text{C1OUTEN}}$	C1POL	$\overline{\text{C1T0CS}}$	C1ON	C1NREF	C1PREF	$\overline{\text{C1WU}}$
bit 7							bit 0

**图注：**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7	<b>C1OUT</b> : 比较器输出位 1 = $V_{IN+} > V_{IN-}$ 0 = $V_{IN+} < V_{IN-}$
bit 6	<b><math>\overline{\text{C1OUTEN}}</math></b> : 比较器输出使能位 (1), (2) 1 = 比较器的输出不送到 C1OUT 引脚 0 = 比较器的输出送到 C1OUT 引脚
bit 5	<b>C1POL</b> : 比较器输出极性位 (2) 1 = 比较器输出不反相 0 = 比较器输出反相
bit 4	<b><math>\overline{\text{C1T0CS}}</math></b> : 比较器 TMR0 时钟源位 (2) 1 = TMR0 时钟源由 T0CS 控制位选择 0 = 比较器输出用作 TMR0 时钟源
bit 3	<b>C1ON</b> : 比较器使能位 1 = 比较器打开 0 = 比较器关闭
bit 2	<b>C1NREF</b> : 比较器负参考选择位 (2) 1 = C1IN 引脚 0 = 0.6V 内部参考电压
bit 1	<b>C1PREF</b> : 比较器正参考选择位 (2) 1 = C1IN+ 引脚 0 = C1IN- 引脚
bit 0	<b><math>\overline{\text{C1WU}}</math></b> : 比较器电平变化唤醒使能位 (2) 1 = 禁止在比较器电平变化时唤醒 0 = 使能在比较器电平变化时唤醒

注 1 : 改写 T0CS 位，由 TRIS 控制 GP2。

2 : 在比较器打开时，这些控制位下拉为低电平。否则，其他寄存器将具有优先权。

## 寄存器 7-3 : CM2CON0 : 比较器 C2 的控制寄存器 (PIC16F506)

R-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
C2OUT	$\overline{\text{C2OUTEN}}$	C2POL	C2PREF2	C2ON	C2NREF	C2PREF1	$\overline{\text{C2WU}}$
bit 7							bit 0

### 图注 :

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

- bit 7            **C2OUT** : 比较器输出位  
 1 =  $V_{IN+} > V_{IN-}$   
 0 =  $V_{IN+} < V_{IN-}$
- bit 6             **$\overline{\text{C2OUTEN}}$**  : 比较器输出使能位 (1), (2)  
 1 = 比较器的输出不送到 C2OUT 引脚  
 0 = 比较器的输出送到 C2OUT 引脚
- bit 5            **C2POL** : 比较器输出极性位 (2)  
 1 = 比较器输出不反相  
 0 = 比较器输出反相
- bit 4            **C2PREF2** : 比较器正参考选择位 (2)  
 1 = C1IN+ 引脚  
 0 = C2IN- 引脚
- bit 3            **C2ON** : 比较器使能位  
 1 = 比较器打开  
 0 = 比较器关闭
- bit 2            **C2NREF** : 比较器负参考选择位 (2)  
 1 = C2IN- 引脚  
 0 = CVREF
- bit 1            **C2PREF1** : 比较器正参考选择位 (2)  
 1 = C2IN+ 引脚  
 0 = C2PREF2 控制模拟输入选择
- bit 0             **$\overline{\text{C2WU}}$**  : 比较器电平变化唤醒使能位 (2)  
 1 = 禁止在比较器电平变化时唤醒  
 0 = 使能在比较器电平变化时唤醒

注 1 : 改写 TOCS 位, 由 TRIS 控制 RC4。

2 : 在比较器打开时, 这些控制位下拉为低电平。否则, 其他寄存器将具有优先权。

# PIC12F510/16F506

图 7-1 : PIC12F510/16F506 的比较器 1 框图

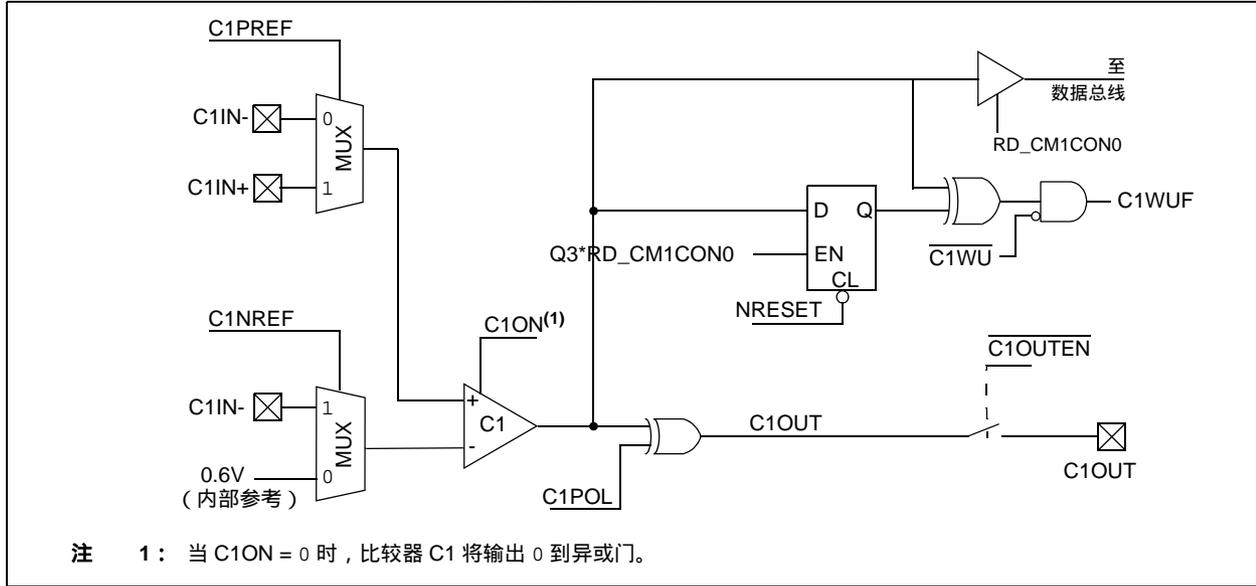
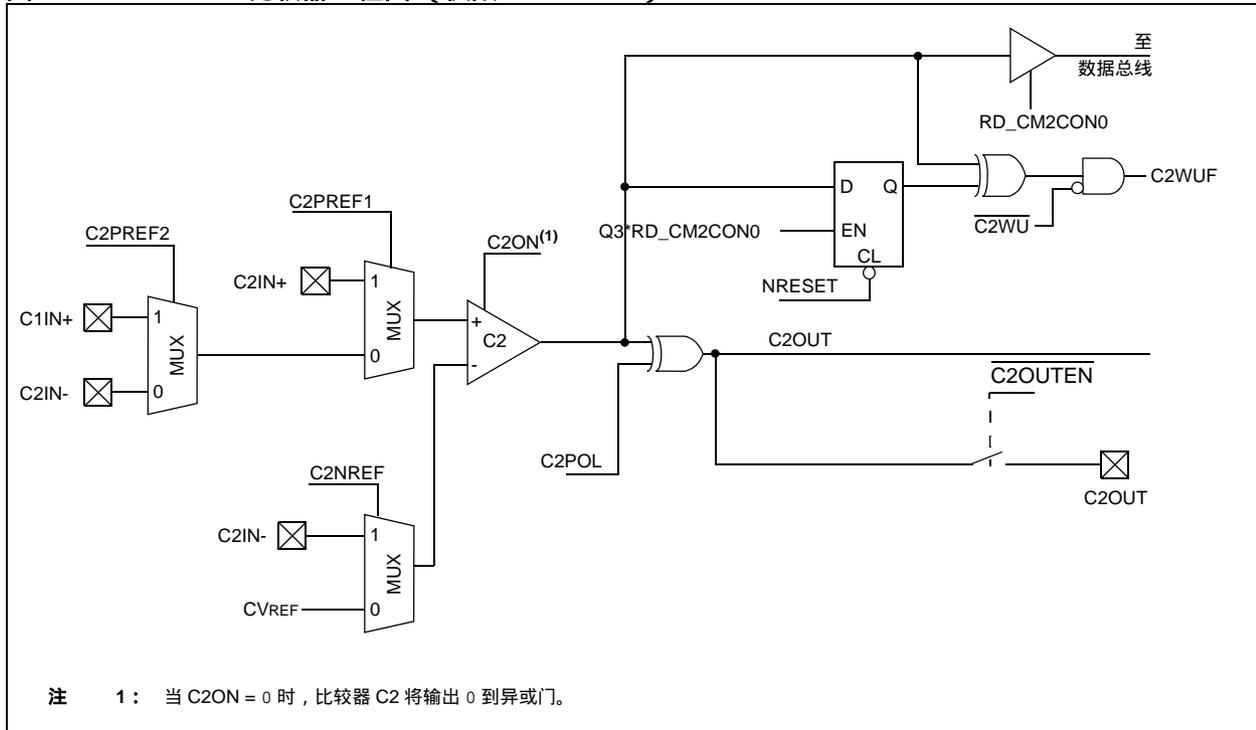


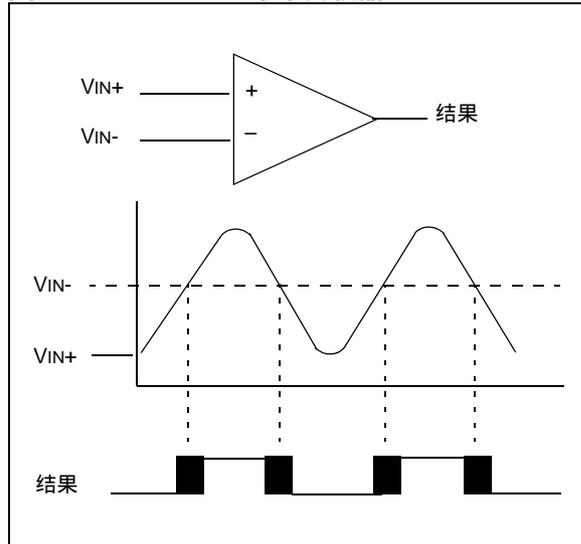
图 7-2 : 比较器 2 框图 (仅限 PIC16F506)



## 7.1 比较器工作原理

图 7-3 所示为单比较器以及模拟输入电平与数字输出之间的关系。当  $V_{IN+}$  上的模拟输入电平值小于  $V_{IN-}$  上的模拟输入值时，比较器输出数字低电平。图 7-3 中比较器输出的阴影部分表示因输入失调电压和响应时间所造成的输出不确定区域。关于共模电压的信息，请参见表 13-1。

图 7-3： 单个比较器



## 7.2 比较器参考电压

可以根据比较器工作模式来使用内部参考信号。器件将  $V_{IN-}$  上的模拟信号与  $V_{IN+}$  上的信号作比较，并相应地调整比较器的数字输出（图 7-3）。关于内部参考电压规范，请参见第 8.0 节“比较器参考电压模块（仅限 PIC16F506）”。

## 7.3 比较器响应时间

响应时间是指从选择新的参考电压或输入电源到比较器产生有效输出电平的最小时间。如果更改了比较器输入，则必须加入一个延时，以允许比较器稳定为其新状态。关于比较器响应时间规范，请参见表 13-1。

## 7.4 比较器输出

通过  $CM1CON0$  或  $CM2CON0$  寄存器可读取比较器输出。该位是只读的。比较器输出也可以在外部使用，请参见图 7-3。

注： 定义为数字输入的引脚上的模拟电平可能会使输入缓冲器的电流消耗超过规定值。

## 7.5 比较器唤醒标志

每当满足以下所有条件时，比较器唤醒标志将置 1：

- $\overline{C1WU} = 0$  ( $CM1CON0<0>$ ) 或  $C2WU = 0$  ( $CM2CON0<0>$ )
- 已读取  $CM1CON0$  或  $CM2CON0$  的内容，以锁存  $C1OUT$  和  $C2OUT$  位上次的已知状态 (`MOVF CM1CON0, W`)
- 器件处于休眠模式
- 比较器输出的状态发生变化

唤醒标志可以用软件清零，也可以通过另外的器件复位清零。

## 7.6 休眠期间的比较器操作

使能比较器后，比较器将一直工作。要最大程度降低处于休眠模式时的功耗，可以在进入休眠模式之前关闭比较器。

## 7.7 复位的影响

上电复位 (POR) 会将  $CM2CON0$  寄存器强制设为其复位状态。这会将比较器输入引脚强制设为模拟复位模式。当复位时引脚呈现模拟输入状态，将使得器件电流降至最小。

## 7.8 模拟输入连接注意事项

模拟输入的简化电路如图 7-4 所示。由于模拟引脚被连接到数字输出端，它们与  $V_{DD}$  和  $V_{SS}$  之间连有反向偏置的二极管。因此，模拟输入必须在  $V_{SS}$  和  $V_{DD}$  之间。如果输入电压与这一范围偏离的绝对值超过 0.6V，就可能发生一个二极管正向导通，从而可能导致锁死发生。模拟信号源的最大阻抗推荐值为 10 k $\Omega$ 。任何连接到模拟输入引脚的外部元件（如电容或齐纳二极管），均应保证其只具有极小的泄漏电流。

# PIC12F510/16F506

图 7-4 : 模拟输入模式

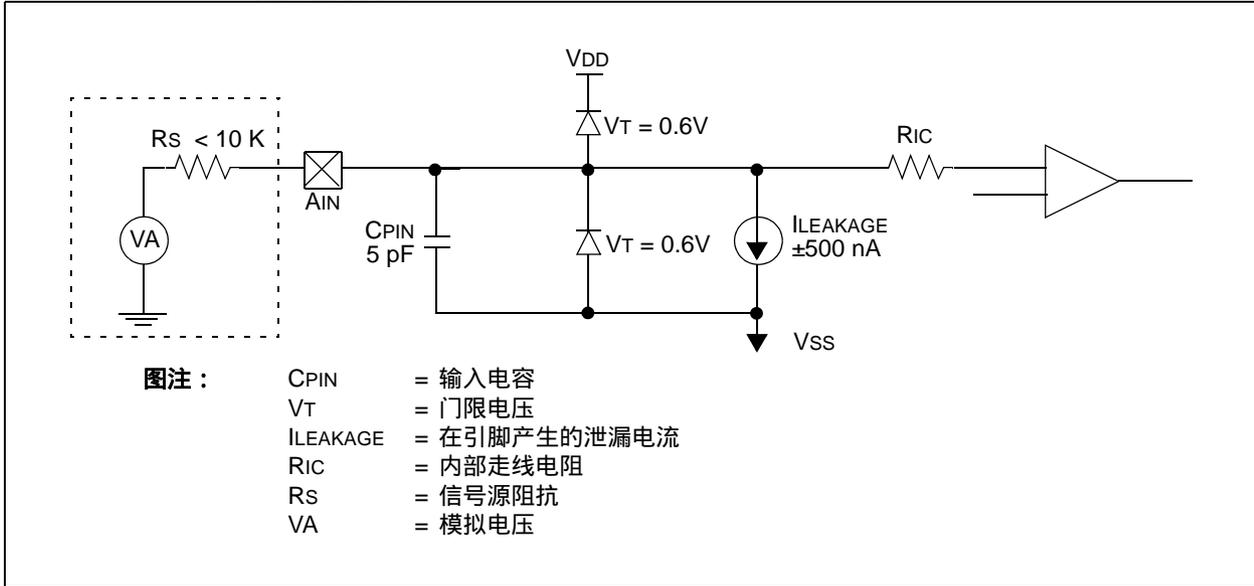


表 7-1 : 与比较器模块相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位时的值	所有其他复位时的值
03h	STATUS	GPWUF	CWUF	PA0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C	0001 1xxx	qq0q quuu
07h	CM1CON0 <sup>(1)</sup>	C1OUT	$\overline{\text{C1OUTEN}}$	C1POL	$\overline{\text{C1T0CS}}$	C1ON	C1NREF	C1PREF	$\overline{\text{C1WU}}$	1111 1111	uuuu uuuu
08h	CM1CON0 <sup>(2)</sup>	C1OUT	$\overline{\text{C1OUTEN}}$	C1POL	$\overline{\text{C1T0CS}}$	C1ON	C1NREF	C1PREF	$\overline{\text{C1WU}}$	1111 1111	uuuu uuuu
0Bh	CM2CON0 <sup>(2)</sup>	C2OUT	$\overline{\text{C2OUTEN}}$	C2POL	C2PREF2	C2ON	C2NREF	C2PREF1	$\overline{\text{C2WU}}$	1111 1111	uuuu uuuu
N/A	TRISB <sup>(2)</sup>	—	—	I/O 控制寄存器						--11 1111	--11 1111
N/A	TRISC <sup>(2)</sup>	—	—	I/O 控制寄存器						--11 1111	--11 1111
N/A	TRISGPIO <sup>(1)</sup>	—	—	I/O 控制寄存器						--11 1111	--11 1111

图注： x = 未知，u = 不变，- = 未实现（读为 0），q = 取决于具体条件。

注 1： 仅限 PIC12F510。

注 2： 仅限 PIC16F506。

## 8.0 比较器参考电压模块（仅限 PIC16F506）

比较器参考电压模块还允许为某一 C2 比较器输入选择内部产生的参考电压。VRCON 寄存器（寄存器 8-1）控制参考电压模块，如图 8-1 所示。

### 8.1 配置参考电压

参考电压模块可以输出 32 种电平；其中 16 种处于高量程范围，而其余 16 种处于低量程范围。

公式 8-1 决定输出电压：

公式 8-1：

$$VRR = 1 \text{ (低量程): } CVREF = (VR<3:0>/24) \times VDD$$

$$VRR = 0 \text{ (高量程):}$$

$$CVREF = (VDD/4) + (VR<3:0> \times VDD/32)$$

寄存器 8-1： VRCON：参考电压控制寄存器（仅限 PIC16F506）

R/W-0	R/W-0	R/W-1	U-0	R/W-1	R/W-1	R/W-1	R/W-1
VREN	VROE	VRR	—	VR3	VR2	VR1	VR0
bit 7							bit 0

图注：

R = 可读位                      W = 可写位                      U = 未实现位，读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

- bit 7            **VREN**：CVREF 使能位  
 1 = CVREF 上电  
 0 = CVREF 掉电，没有电流流出
- bit 6            **VROE**：CVREF 输出使能位<sup>(1)</sup>  
 1 = 使能 CVREF 输出  
 0 = 禁止 CVREF 输出
- bit 5            **VRR**：CVREF 量程选择位  
 1 = 低量程  
 0 = 高量程
- bit 4            **未实现**：读为 0
- bit 3-0        **VR<3:0>** CVREF 值选择位  
 当 VRR = 1 时：CVREF = (VR<3:0>/24)\*VDD  
 当 VRR = 0 时：CVREF = VDD/4+(VR<3:0>/32)\*VDD

- 注 1：当该位置 1 时，CVREF 引脚的 TRIS 设置被改写，模拟电压被送到 CVREF 引脚。  
 2：对 CVREF 的成比例参考电压控制仅适用于 PIC12F506 上的比较器 2。

## 8.2 参考电压精度 / 误差

此模块的结构可以实现 VSS 到 VDD 的满量程。梯形电阻网络上方的晶体管（图 8-1）使 CVREF 不会达到 VSS 或 VDD。但通过清零 VREN 位（VRCON<7>）禁止该模块时则例外。禁止时，参考电压为 VSS，此时 VR<3:0> 为 0000 且 VRR（VRCON<5>）位被置 1。这使得比较器可以检测到过零点，且不消耗 CVREF 模块的电流。

参考电压来自 VDD，因此，CVREF 输出会随着 VDD 的变化而变化。经过测试的比较器参考电压的绝对精度，请参见第 13.2 节“直流特性：PIC12F510/16F506（扩展级）”。

# PIC12F510/16F506

图 8-1 : 比较器参考电压框图

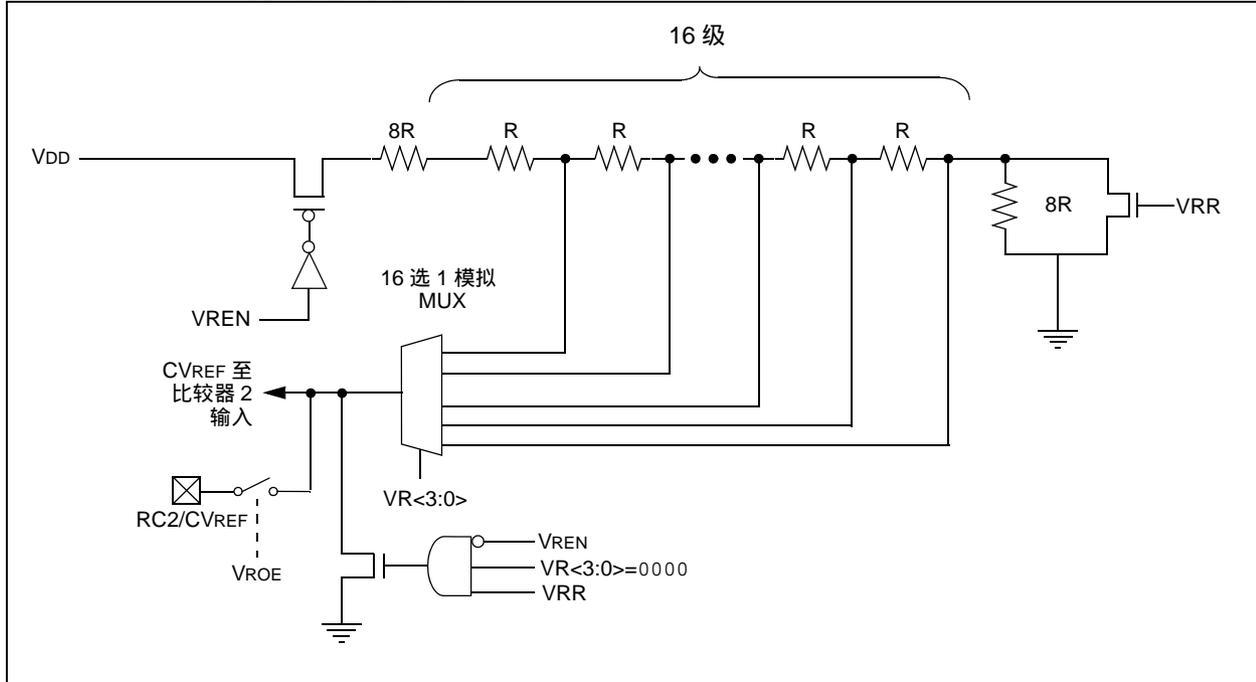


表 8-1 : 与比较器参考电压模块相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位时的值	所有其他复位时的值
0Ch	VRCON	VREN	VROE	VRR	—	VR3	VR2	VR1	VR0	001- 1111	001- 1111
08h	CM1CON0 <sup>(1)</sup>	C1OUT	$\overline{C1OUTEN}$	C1POL	$\overline{C1T0CS}$	C1ON	C1NREF	C1PREF	$\overline{C1WU}$	1111 1111	uuuu uuuu
0Bh	CM2CON0 <sup>(1)</sup>	C2OUT	$\overline{C2OUTEN}$	C2POL	C2PREF2	C2ON	C2NREF	C2PREF1	$\overline{C2WU}$	1111 1111	uuuu uuuu

图注： x = 未知，u = 不变，- = 未实现（读为 0）。

注 1： 仅限 PIC16F506。

## 9.0 模数 (A/D) 转换器

A/D 转换器可以将模拟信号转换为 8 位数字信号。

### 9.1 时钟分频比

ADC 有 4 种时钟源设置：ADCS<1:0>。共有 3 个分频比，分别为：16、8 和 4。第 4 种设置是 INTOSC，其分频比为 4。这些设置允许在使用速度为 20 MHz 至 350 kHz 的外部振荡器时，可以进行正确的转换。使用频率低于 350 kHz 的外部振荡器时，要求 ADC 振荡器设置为 INTOSC/4，才能获得有效的 ADC 结果。

ADC 需要 13 个 TAD 周期来完成转换。分频比值不会影响执行转换所需的 TAD 周期数。分频比值决定 TAD 周期的长度。

如果 ADC 转换正在进行时，ADCS<1:0> 位发生变化，则直到下一次转换开始时，才会选择新的 ADC 时钟源。在器件进入休眠模式时，该时钟源选择会丢失。

#### 9.1.1 参考电压

ADC 没有外部参考电压。ADC 参考电压将始终为 V<sub>DD</sub>。

#### 9.1.2 模拟模式选择

ANS<1:0> 位用于配置模拟输入的引脚。在任意一次复位时，ANS<1:0> 默认设置为 11。这会将引脚 AN0、AN1 和 AN2 配置为模拟输入。如果使能了比较器输出，则比较器输出 C1OUT 将改写 AN2 作为输入。配置为模拟输入的引脚不可用于数字输出。当转换正在进行时，用户不应更改 ANS 位。无论 ADON 的状态如何，ANS 位始终有效。

#### 9.1.3 ADC 通道选择

CHS 位用于选择要由 ADC 采样的模拟通道。CHS<1:0> 位可以随时更改，而不会对转换产生负面影响。要采集模拟信号，CHS<1:0> 选择必须与由 ANS<1:0> 位选择的一个引脚匹配。如果 ADC 打开 (ADON = 1)，并且所选择的通道同时也由比较器在使用，则比较器和 ADC 都将检测到引脚上的模拟电压。

**注：** 用户自行负责确保对同一引脚同时使用 ADC 和比较器，不会对所监视的信号产生负面影响，或者对器件工作产生负面影响。

如果在 ADC 转换期间，CHS<1:0> 位发生变化，则直到当前转换完成时，才会选择新的通道。这使当前的转换可以顺利完成，并返回有效结果。在器件进入休眠模式时，所有通道选择信息将会丢失。

**表 9-1： 发生事件之后的通道选择 (ADCS) 位**

事件	ADCS<1:0>
MCLR	11
转换完成	CS<1:0>
转换终止	CS<1:0>
上电	11
从休眠中唤醒	11

#### 9.1.4 GO/DONE 位

GO/DONE 位用于确定转换的状态，以启动转换和手动停止正在进行的转换。将 GO/DONE 位置 1 会启动转换。在转换完成时，ADC 模块会清零 GO/DONE 位。在转换正在进行时，可以通过手动清零 GO/DONE 位来终止转换。手动终止转换可能会导致在 ADRES 中产生部分转换的结果。

在器件进入休眠模式时，将会清零 GO/DONE 位，并停止当前的转换。ADC 没有专用的振荡器，它使用指令时钟运行。因此，在休眠模式下不能进行任何转换。

在 ADON 清零时，GO/DONE 位不能置 1。

# PIC12F510/16F506

## 9.1.5 休眠

该 ADC 没有专用的 ADC 时钟，因此，在休眠模式下无法进行任何转换。如果在正在进行转换时，执行了休眠命令，则 GO/DONE 和 ADON 位将被清零。这将会停止任何正在进行的转换，并使 ADC 模块掉电，以节省功耗。由于转换过程的特征，ADRES 可能会含有部分转换的结果。在进入休眠模式之前，必须至少已转换 1 位，ADRES 中才会含有部分转换的数据。ADCS 和 CHS 位复位为它们的默认状态；ANS<1:0> = 11 且 CHS<1:0> = 11。

- 要进行精确的转换，TAD 必须满足以下条件：
- $500 \text{ ns} < TAD < 50 \text{ }\mu\text{s}$
- $TAD = 1 / (FOSC / \text{分频比})$

阴影区域表示 TAD 超出精确转换的范围。如果希望在这些频率下采集模拟输入，请使用 INTOSC/4 作为 ADC 时钟源。

表 9-2：使用各种振荡器的 ADCS 设置的 TAD

时钟源	ADCS <1:0>	分频比	20 MHz	16 MHz	8 MHz	4 MHz	1 MHz	500 kHz	350 kHz	200 kHz	100 kHz	32 kHz
INTOSC	11	4	—	—	.5 $\mu\text{s}$	1 $\mu\text{s}$	—	—	—	—	—	—
FOSC	10	4	.2 $\mu\text{s}$	.25 $\mu\text{s}$	.5 $\mu\text{s}$	1 $\mu\text{s}$	4 $\mu\text{s}$	8 $\mu\text{s}$	11 $\mu\text{s}$	20 $\mu\text{s}$	40 $\mu\text{s}$	125 $\mu\text{s}$
FOSC	01	8	.4 $\mu\text{s}$	.5 $\mu\text{s}$	1 $\mu\text{s}$	2 $\mu\text{s}$	8 $\mu\text{s}$	16 $\mu\text{s}$	23 $\mu\text{s}$	40 $\mu\text{s}$	80 $\mu\text{s}$	250 $\mu\text{s}$
FOSC	00	16	.8 $\mu\text{s}$	1 $\mu\text{s}$	2 $\mu\text{s}$	4 $\mu\text{s}$	16 $\mu\text{s}$	32 $\mu\text{s}$	46 $\mu\text{s}$	80 $\mu\text{s}$	160 $\mu\text{s}$	500 $\mu\text{s}$

表 9-3：休眠对 ADCON0 的影响

	ANS1	ANS0	ADCS1	ADCS0	CHS1	CHS0	GO/DONE	ADON
进入休眠模式	不变	不变	1	1	1	1	0	0
唤醒或复位	1	1	1	1	1	1	0	0

## 9.1.6 模拟转换结果寄存器

ADRES 寄存器中包含上一次转换的结果。在下次模拟转换过程的采样周期期间，这些结果仍存在。在采样周期结束之后，ADRES 会被清零 (= 0)。然后，一个“前导 1”右移到 ADRES 中，用作内部转换完成位。在转换每个位（从 MSB 开始）时，前导 1 将右移，而转

换后的位则填入到 ADRES 中。在总共发生 9 次“前导 1”右移之后，转换完成；此时，“前导 1”已被移出，GO/DONE 位被清零。

如果在转换期间用软件将 GO/DONE 位清零，转换将停止。ADRES 中的数据是部分转换的结果。该数据对于已经转换的位而言是有效的。“前导 1”的位置决定已经转换的位数。在清零 GO/DONE 之前未转换的位是不可恢复的。

### 寄存器 9-1: ADCON0 : A/D 控制寄存器 (PIC12F510)

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-0	R/W-0
ANS1	ANS0	ADCS1	ADCS0	CHS1	CHS0	GO/DONE	ADON
bit 7						bit 0	

#### 图注:

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

bit 7-6 **ANS<1:0>** : ADC 模拟输入引脚选择位 (1), (2), (5)

- 00 = 没有任何引脚配置为模拟输入
- 01 = AN2 配置为模拟输入
- 10 = AN2 和 AN0 配置为模拟输入
- 11 = AN2、AN1 和 AN0 配置为模拟输入

bit 5-4 **ADCS<1:0>** : ADC 转换时钟选择位

- 00 = Fosc/16
- 01 = Fosc/8
- 10 = Fosc/4
- 11 = INTOSC/4

bit 3-2 **CHS<1:0>** : ADC 通道选择位 (5)

- 00 = 通道 AN0
- 01 = 通道 AN1
- 10 = 通道 AN2
- 11 = 0.6V 绝对参考电压

bit 1 **GO/DONE** : ADC 转换状态位 (4)

- 1 = ADC 转换正在进行。将该位置 1 可启动 ADC 转换周期。在 ADC 完成转换时，硬件将自动清零该位。
- 0 = ADC 转换已完成 / 不在进行。在转换正在进行时手动清零该位将终止当前的转换。

bit 0 **ADON** : ADC 使能位

- 1 = ADC 模块正在工作
- 0 = ADC 模块已关闭，不产生任何功耗

- 注**
- 1: 在设置 ANS 位之后，将会自动强制选定的通道进入模拟模式，而不论先前定义的引脚功能如何。惟一的例外是对于比较器：这种情况下，比较器和 ADC 的模拟输入将同时有效。用户自行负责确保比较器输入上的 ADC 负载不会影响它们的应用。
  - 2: 无论 ADON 的状态如何，ANS<1:0> 位始终有效。
  - 3: 在任意一次复位之后，CHS<1:0> 位默认设为 11。
  - 4: 如果 ADON 位清零，则 GO/DONE 位不能置 1。
  - 5: 在使能 C1OUT 时，C1OUT 将改写 AN2。

# PIC12F510/16F506

**寄存器 9-2 : ADRES 寄存器**

R-X							
ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2	ADRES1	ADRES0
bit 7							bit 0

**图注 :**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                      0 = 清零                      x = 未知

**例 9-1 : 执行模数转换**

```

;Sample code operates out of BANK0
    MOVLW 0xF1      ;configure A/D
    MOVWF ADCON0
    BSF ADCON0, 1  ;start conversion
loop0  BTFSC ADCON0, 1;wait for 'DONE'
        GOTO loop0
        MOVF ADRES, W ;read result
        MOVWF result0 ;save result

        BSF ADCON0, 2 ;setup for read of
                ;channel 1
        BSF ADCON0, 1 ;start conversion
loop1  BTFSC ADCON0, 1;wait for 'DONE'
        GOTO loop1
        MOVF ADRES, W ;read result
        MOVWF result1 ;save result

        BSF ADCON0, 3 ;setup for read of
                ;channel 2
        BCF ADCON0, 2 ;channel 2
        BSF ADCON0, 1 ;start conversion
loop2  BTFSC ADCON0, 1;wait for 'DONE'
        GOTO loop2
        MOVF ADRES, W ;read result
        MOVWF result2 ;save result
    
```

**例 9-2 : 在转换期间更改通道选择**

```

    MOVLW 0xF1      ;configure A/D
    MOVWF ADCON0
    BSF ADCON0, 1  ;start conversion
    BSF ADCON0, 2  ;setup for read of
                ;channel 1
loop0  BTFSC ADCON0, 1;wait for 'DONE'
        GOTO loop0
        MOVF ADRES, W ;read result
        MOVWF result0 ;save result

        BSF ADCON0, 1 ;start conversion
        BSF ADCON0, 3 ;setup for read of
                ;channel 2
        BCF ADCON0, 2 ;channel 2
loop1  BTFSC ADCON0, 1;wait for 'DONE'
        GOTO loop1
        MOVF ADRES, W ;read result
        MOVWF result1 ;save result

        BSF ADCON0, 1 ;start conversion
loop2  BTFSC ADCON0, 1;wait for 'DONE'
        GOTO loop2
        MOVF ADRES, W ;read result
        MOVWF result2 ;save result
        CLRF ADCON0 ;optional:returns
                ;pins to Digital mode and turns off
                ;the ADC module
    
```

## 10.0 CPU 的特殊功能

单片机采用一些特殊的电路来处理实时应用需求，这使单片机区别于其他处理器。PIC12F510/16F506 单片机具有许多功能，旨在最大限度地提高系统可靠性，通过减少外部元件将成本降至最低，并提供节能工作模式和代码保护功能。这些特殊功能包括：

- 振荡器选择
- 复位：
  - 上电复位（POR）
  - 器件复位定时器（DRT）
  - 在引脚电平变化时从休眠中唤醒
- 看门狗定时器（WDT）
- 休眠
- 代码保护
- ID 存储单元
- 在线串行编程（ICSP™）
- 时钟输出

PIC12F510/16F506 器件具有一个看门狗定时器，该定时器只能通过配置位 WDTE 关闭。它依靠自身的 RC 振荡器运行，以便提升可靠性。如果使用 HS（PIC16F506）、XT 或 LP 这些可供选择的振荡器选项，则始终会有一个延时，该延时是由器件复位定时器（DRT）产生的，旨在将芯片保持在复位状态，直到晶振稳定为止。如果使用 INTOSC、EXTRC 或 EC，则只有在 VDD 上电时会有 1.125 ms（标称值）的延时。有了这个片上定时器，大多数应用不再需要外部复位电路。

休眠模式的设计是为了提供电流极低的掉电模式。用户可以通过输入引脚电平变化或通过看门狗定时器超时来从休眠中唤醒。此外，还提供了几个振荡器选项（包括一个内部 4/8 MHz 振荡器），使器件可以适合于各种应用。EXTRC 振荡器可降低系统成本，而 LP 晶振功能可降低功耗。通过配置位的设定可选择不同选项。

## 10.1 配置位

PIC12F510/16F506 配置字包含 12 位。通过设定配置位可以选择各种器件配置。有 3 位用于选择振荡器类型；（在 PIC12F510 上为 2 位），1 位是看门狗定时器使能位，1 位是 MCLR 使能位，还有 1 位用于代码保护（寄存器 10-1 和寄存器 10-2）。

# PIC12F510/16F506

## 寄存器 10-1 : CONFIG : 配置字寄存器 ( PIC12F510 )

—	—	—	—	—	—	—	—
bit 15							bit 8

—	—	IOSCFS	MCLRE	$\overline{CP}$	WDTE	FOSC1	FOSC0
bit 7							bit 0

- bit 15-6      **未实现** : 读为 1
- bit 5      **IOSCFS** : 内部振荡器频率选择位  
1 = 8 MHz INTOSC 速度  
0 = 4 MHz INTOSC 速度
- bit 4      **MCLRE** : 主复位使能位  
1 = GP3/MCLR 引脚用作  $\overline{MCLR}$   
0 = GP3/MCLR 引脚用作 GP3,  $\overline{MCLR}$  内部连接到 VDD
- bit 3       **$\overline{CP}$**  : 代码保护位  
1 = 关闭代码保护  
0 = 打开代码保护
- bit 2      **WDTE** : 看门狗定时器使能位  
1 = 使能 WDT  
0 = 禁止 WDT
- bit 1-0      **FOSC<1:0>** : 振荡器选择位  
00 = LP 振荡器, 带 18 ms DRT  
01 = XT 振荡器, 带 18 ms DRT  
10 = INTOSC, 带 1.125 ms DRT<sup>(1)</sup>. <sup>(2)</sup>  
11 = EXTRC, 带 1.125 ms DRT<sup>(1)</sup>. <sup>(2)</sup>

- 注 1** : 关于如何访问配置字的信息, 请参见 “ PIC12F510 Memory Programming Specification ” ( DS41257 )。
- 注 2** : 应用设计人员需负责确保使用 1.125 ms ( 标称值 ) DRT 将产生可接受的工作状态。关于该工作模式的 VDD 上升时间和稳定性要求, 请参见电气规范。

## 寄存器 10-2 : CONFIG : 配置字寄存器 ( PIC16F506 )

—	—	—	—	—	—	—	—
bit 15							bit 8

—	IOSCFS	MCLRE	$\overline{\text{CP}}$	WDTE	FOSC2	FOSC1	FOSC0
bit 7							bit 0

- bit 11-7     **未实现** : 读为 1
- bit 6        **IOSCFS** : 内部振荡器频率选择位  
               1 = 8 MHz INTOSC 速度  
               0 = 4 MHz INTOSC 速度
- bit 5        **MCLRE** : 主复位使能位  
               1 = RB3/MCLR 引脚用作  $\overline{\text{MCLR}}$   
               0 = RB3/MCLR 引脚用作 RB3,  $\overline{\text{MCLR}}$  内部连接到 VDD
- bit 4         **$\overline{\text{CP}}$**  : 代码保护位  
               1 = 关闭代码保护  
               0 = 打开代码保护
- bit 3        **WDTE** : 看门狗定时器使能位  
               1 = 使能 WDT  
               0 = 禁止 WDT
- bit 2-0     **FOSC<2:0>** : 振荡器选择位  
               000 = LP 振荡器, 带 18 ms DRT  
               001 = XT 振荡器, 带 18 ms DRT  
               010 = HS 振荡器, 带 18 ms DRT  
               011 = EC 振荡器, 带 RB4/OSC2/CLKOUT 上的 RB4 功能, 以及 1.125 ms DRT<sup>(1), (2)</sup>  
               100 = INTOSC, 带 RB4/OSC2/CLKOUT 上的 RB4 功能, 以及 1.125 ms DRT<sup>(1), (2)</sup>  
               101 = INTOSC, 带 RB4/OSC2/CLKOUT 上的 CLKOUT 功能, 以及 1.125 ms DRT<sup>(1), (2)</sup>  
               110 = EXTRC, 带 RB4/OSC2/CLKOUT 上的 RB4 功能, 以及 1.125 ms DRT<sup>(1), (2)</sup>  
               111 = EXTRC, 带 RB4/OSC2/CLKOUT 上的 CLKOUT 功能, 以及 1.125 ms DRT<sup>(1), (2)</sup>

- 注 1** : 关于如何访问配置字的信息, 请参见 “ PIC16F506 Memory Programming Specification ” ( DS41258 )。
- 注 2** : 应用设计人员需负责确保使用 1.125 ms ( 标称值 ) DRT 将产生可接受的工作状态。关于该工作模式的 VDD 上升时间和稳定性要求, 请参见电气规范。

# PIC12F510/16F506

## 10.2 振荡器配置

### 10.2.1 振荡器类型

PIC12F510/16F506 器件可以在 6 种不同的振荡器模式下工作。用户可以对 3 个配置位进行编程 (FOSC<1:0> [PIC12F510] 和 FOSC<2:0> [PIC16F506])。选择以下一种模式：

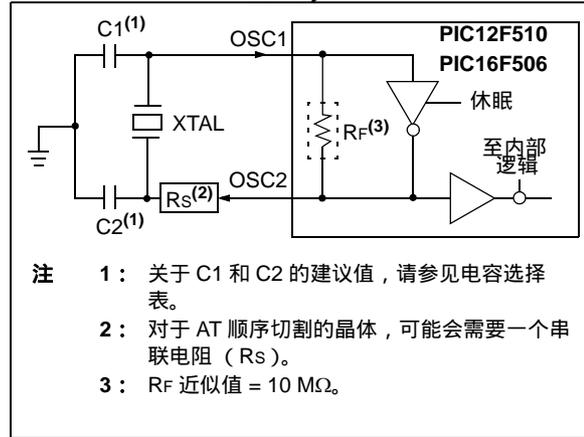
- LP：低功耗晶振
- XT：晶振 / 谐振器
- HS：高速晶振 / 谐振器（仅限 PIC16F506）
- INTOSC：内部 4/8 MHz 振荡器
- EXTRC：外部电阻 / 电容
- EC：外部高速时钟输入（仅限 PIC16F506）

### 10.2.2 晶振 / 陶瓷谐振器

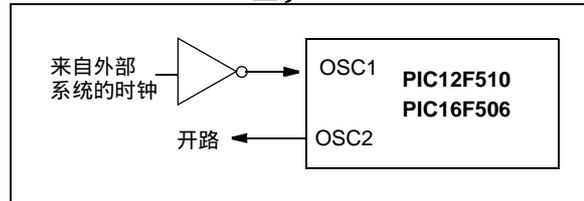
在 HS (PIC16F506)、XT 或 LP 模式下，一个晶振或陶瓷谐振器连接到 (GP5/RB5) / OSC1 / (CLKIN) 和 (GP4/RB4) / OSC2 / (CLKOUT) 引脚来产生振荡 (图 10-1)。PIC12F510/16F506 振荡器的设计要求使用平行切割的晶体。使用顺序切割的晶体，可能会使振荡器产生的频率超出晶体制造厂商所给的参数范围。在 HS (PIC16F506)、XT 或 LP 模式下，器件可以使用外部时钟源来驱动 (GP5/RB5) / OSC1 / CLKIN 引脚 (图 10-2)。

- 注 1：**该器件设计为按照数据手册上的参数来工作。它已通过电气规范测试，该规范用于确定器件是否符合这些参数。由于存在器件生产工艺上的差异，其性能特性可能与其早期版本的产品有所不同。这些不同可能导致该器件与其早期版本在应用中的性能差异。
- 2：**用户应验证器件振荡器是否以预期的方式启动和工作。用户可能会需要调整负载电容值和 / 或振荡器模式。

**图 10-1：** 晶振工作原理（或陶瓷谐振器）(HS、XT 或 LP 振荡器配置)



**图 10-2：** 外部时钟输入工作原理 (HS、XT 或 LP 振荡器配置)



**表 10-1：** 陶瓷谐振器的电容选择——PIC12F510/16F506<sup>(1)</sup>

晶振类型	谐振器频率	电容范围 C1	电容范围 C2
XT	4.0 MHz	30 pF	30 pF
HS <sup>(2)</sup>	16 MHz	10-47 pF	10-47 pF

- 注 1：**这些值仅供设计参考。因为每种谐振器都有其自身特性，用户应当向谐振器制造商询问外部元件的适当值。
- 2：**仅限 PIC16F506。

**表 10-2 : 晶振的电容选择——PIC12F510/16F506<sup>(2)</sup>**

晶振类型	谐振器频率	电容范围 C1	电容范围 C2
LP	32 kHz <sup>(1)</sup>	15 pF	15 pF
XT	200 kHz	47-68 pF	47-68 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS <sup>(3)</sup>	20 MHz	15-47 pF	15-47 pF

- 注 1 :** 对于  $V_{DD} > 4.5V$ ，建议  $C1 = C2 \approx 30 pF$ 。  
**注 2 :** 这些值仅供设计参考。可能需要使用电阻  $R_s$ ，以避免对晶体造成过驱动而超出驱动电平规定范围。因为每种晶振都有其自身特性，用户应当向晶振制造厂商询问外部元件的适当值。  
**注 3 :** 仅限 PIC16F506。

### 10.2.3 外部晶振电路

可以使用预封装的振荡器或带 TTL 门的简单振荡器电路作为外部晶振电路。预封装的振荡器可提供很宽的工作范围和较好的稳定性。设计优良的晶振将通过 TTL 门提供良好的性能。可以使用两种类型的晶振电路：一种使用并联谐振，一种使用串联谐振。

图 10-3 给出了并联谐振振荡器电路的实现图。该电路设计为使用晶振的基本频率。74AS04 反相器执行并联振荡器所需的 180 度相移。4.7 k $\Omega$  电阻提供负反馈，以确保稳定性。10 k $\Omega$  电位计用于偏置 74AS04，使之处于线性区。该电路可以用于外部振荡器设计。

**图 10-3 : 外部并联谐振晶振电路**

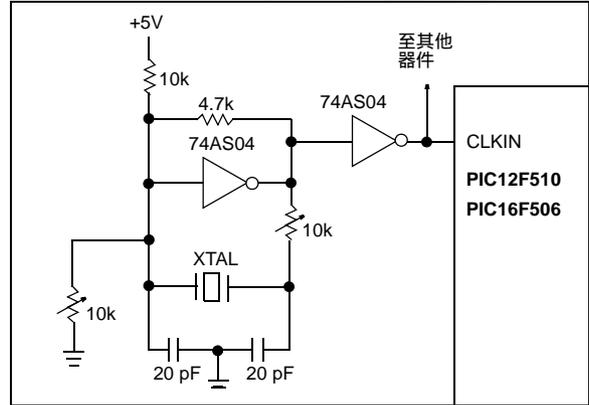
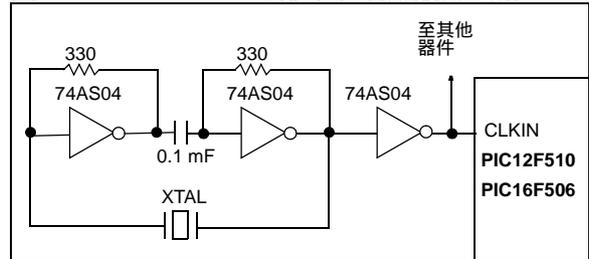


图 10-4 给出了串联谐振振荡器电路。该电路也设计为使用晶振的基本频率。反相器在串联谐振振荡器电路中执行 180 度相移。330 $\Omega$  电阻提供负反馈，以将反相器偏置在它们的线性区中。

**图 10-4 : 外部串联谐振晶振电路**



### 10.2.4 外部 RC 振荡器

对于对时序要求不高的应用，选择 EXTRC 器件选项能更好地节约成本。EXTRC 振荡器频率与供电电压、电阻 ( $R_{EXT}$ ) 和电容 ( $C_{EXT}$ ) 值以及工作温度有关。除此之外，由于正常的工艺参数差异，每个振荡器的振荡频率会各不相同。并且，不同封装类型的引线电容的不同也会影响振荡频率，特别是  $C_{EXT}$  值较低时。用户还应考虑因所使用的外部 R 和 C 元件的容差而导致的差异。

图 10-5 显示了 R/C 元件组合如何连接到 PIC12F510/16F506 器件。 $R_{EXT}$  值低于 5.0 k $\Omega$  时，振荡器可能变得不稳定或完全停止。 $R_{EXT}$  值极高 (例如，1 M $\Omega$ ) 时，振荡器将对噪声、湿度和泄漏电流变得敏感。因而，建议将  $R_{EXT}$  保持在 5.0 k $\Omega$  和 100 k $\Omega$  之间。

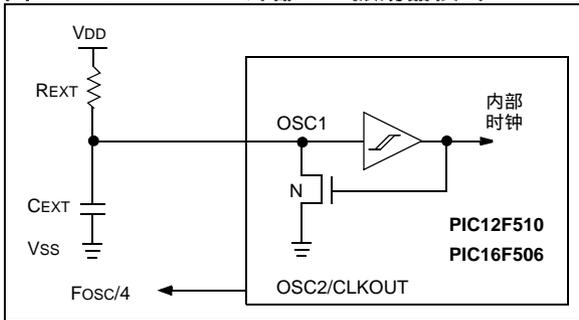
# PIC12F510/16F506

虽然没有外部电容（ $C_{EXT} = 0 \text{ pF}$ ）时，振荡器仍然可以工作，但建议使用高于  $20 \text{ pF}$  的值，以防止噪声和保持稳定。没有电容或外部电容很小时，由于外部电容（例如 PCB 走线电容或封装引线电容）的变化，振荡频率可能会显著变化。

**第 13.0 节 “电气特性”** 显示了由于正常的工艺差异，器件之间的 RC 频率差异。R 值越大（因为对于很大的 R，泄漏电流差异会对 RC 频率产生更大的影响）和 C 值越小（因为输入电容的差异会对 RC 频率产生更大影响），差异就越大。

此外，请参见电气规范一节，了解对于给定的  $R_{EXT}/C_{EXT}$  值，由于  $V_{DD}$  产生的振荡频率差异，以及对于给定的 R、C 和  $V_{DD}$  值，由于工作温度而产生的频率差异。

**图 10-5：外部 RC 振荡器模式**



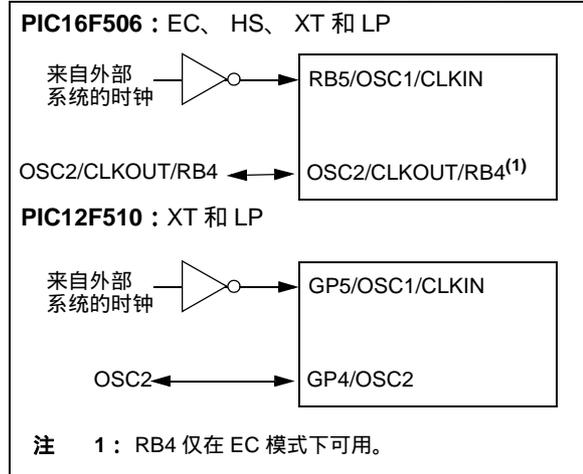
## 10.2.5 内部 4/8 MHz RC 振荡器

内部 RC 振荡器提供固定的 4/8 MHz（标称值）系统时钟（关于随电压和温度产生的差异的信息，请参见 **第 13.0 节 “电气特性”**）。

## 10.2.6 外部时钟输入

对于已在其他位置提供了时钟的应用，用户可以直接驱动 PIC12F510/16F506 器件，只要该外部时钟源满足 **第 10.6 节 “看门狗定时器 (WDT)”** 中列出的交流 / 直流时序要求。下面的图 10-6 显示了应如何配置外部时钟。

**图 10-6：外部时钟输入工作原理**



此外，有一条校准指令会被烧写到存储器的最后一个地址单元中，该指令中含有内部 RC 振荡器的校准值。无论代码保护设置如何，该地址单元始终不进行代码保护。该值设定为一条 `MOVLW XX` 指令，其中 `XX` 是校准值，并被放在复位向量处。在复位时，该指令会将校准值装入 W 寄存器，然后 PC 将跳转到地址 `0x000` 处的用户程序。然后，用户可以选择将值写入 `OSCCAL` 寄存器（`05h`）或忽略它。

在被写入校准值时，`OSCCAL` 将会“微调”内部振荡器，以消除振荡器频率的工艺差异。

**注：** 擦除器件也会擦除预先设定的内部振荡器的内部校准值。在擦除器件之前，必须先读取校准值，以便稍后可以正确地重新设定它。

对于 PIC12F510/16F506 器件，仅实现了 `OSCCAL` 的 `<7:1>` 位。`CAL6-CAL0` 位用于进行校准。将 `CAL6-CAL0` 从 `0000000` 调整为 `1111111` 可以更改时钟速度。更多信息，请参见寄存器 4-3。

**注：** `OSCCAL` 的 0 位未实现，在修改 `OSCCAL` 时，该位应写为 0，以保持与未来器件的兼容性。

## 10.3 复位

器件有以下几种不同类型的复位：

- 上电复位 (POR)
- 正常工作期间的  $\overline{\text{MCLR}}$  复位
- 休眠期间的  $\overline{\text{MCLR}}$  复位
- 正常工作期间的 WDT 超时复位
- 休眠期间的 WDT 超时复位
- 在引脚电平变化时从休眠中唤醒的复位
- 在比较器电平变化时从休眠中唤醒的复位

一些寄存器不会以任何方式复位，它们在 POR 时处于未知状态，在任何其他复位时不变。在发生上电复位 (POR)、 $\overline{\text{MCLR}}$  或 WDT 复位，以及在引脚电平变化时从休眠中唤醒的复位或在比较器电平变化时从休眠中唤醒的复位时，大部分其他寄存器复位为“复位状态”。TO、PD、CWUF 和 RBWUF/GPWUF 位则例外。在不同的复位情形下，它们置 1 或清零的情况将不同。在软件中使用这些位来确定复位的性质。关于所有寄存器的复位状态的完整说明，请参见表 10-4。

**表 10-3：寄存器的复位状态——PIC12F510**

寄存器	地址	上电复位	$\overline{\text{MCLR}}$ 复位、WDT 超时、在引脚电平变化时唤醒、在比较器电平变化时唤醒
W	—	qqqq qqqu <sup>(1)</sup>	qqqq qqqu <sup>(1)</sup>
INDF	00h	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	0001 1xxx	qq0q quuu <sup>(2)</sup>
FSR	04h	110x xxxx	11uu uuuu
OSCCAL	05h	1111 111-	uuuu uu-
GPIO	06h	--xx xxxx	--uu uuuu
CM1CON0	07h	1111 1111	uuuu uuuu
ADCON0	08h	1111 1100	uu11 1100
ADRES	09h	xxxx xxxx	uuuu uuuu
OPTION	—	1111 1111	1111 1111
TRISIO	—	--11 1111	--11 1111

**图注：** u = 不变，x = 未知，- = 未实现位（读为 0），q = 值取决于具体条件。

**注 1：** W 寄存器的位 <7:2> 包含由存储器最高地址单元中的 MOV LW XX 指令传递的振荡器校准值。

**注 2：** 关于特定条件下的复位值，请参见表 10-5。

# PIC12F510/16F506

表 10-4：寄存器的复位状态——PIC16F506

寄存器	地址	上电复位	MCLR 复位、WDT 超时、在引脚电平变化时唤醒、在比较器电平变化时唤醒
W	—	qqqq qqqu <sup>(1)</sup>	qqqq qqqu <sup>(1)</sup>
INDF	00h	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	0001 1xxx	qq0q quuu <sup>(2)</sup>
FSR	04h	110x xxxx	11uu uuuu
OSCCAL	05h	1111 111-	uuuu uuu-
PORTB	06h	--xx xxxx	--uu uuuu
PORTC	07h	--xx xxxx	--uu uuuu
CM1CON0	08h	1111 1111	uuuu uuuu
ADCON0	09h	1111 1100	uu11 1100
ADRES	0Ah	xxxx xxxx	uuuu uuuu
CM2CON0	0Bh	1111 1111	
VRCON	0Ch	001- 1111	
OPTION	—	1111 1111	1111 1111
TRISB	—	--11 1111	--11 1111
TRISC	—	--11 1111	--11 1111

图注： u = 不变， x = 未知， - = 未实现位（读为 0）， q = 值取决于具体条件。

注 1： W 寄存器的位 <7:2> 包含由存储器最高地址单元中的 MOVLW XX 指令传递的振荡器校准值。

注 2： 关于特定条件下的复位值，请参见表 10-5。

表 10-5：特殊寄存器的复位状态

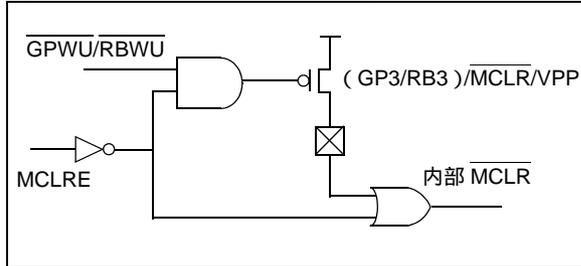
	STATUS 地址：03h	PCL 地址：02h
上电复位	0001 1xxx	1111 1111
正常工作期间的 MCLR 复位	000u uuuu	1111 1111
休眠期间的 MCLR 复位	0001 0uuu	1111 1111
休眠期间的 WDT 复位	0000 0uuu	1111 1111
正常工作期间的 WDT 复位	0000 uuuu	1111 1111
在引脚电平变化时从休眠中唤醒的复位	1001 0uuu	1111 1111
在比较器电平变化时从休眠中唤醒的复位	0101 0uuu	1111 1111

图注： u = 不变， x = 未知， - = 未实现位（读为 0）。

## 10.3.1 MCLR 使能

该配置位在未设定时（保留在 1 状态），将使能外部 MCLR 功能。在设定时，MCLR 功能连接到内部 VDD，引脚指定为 I/O 引脚。请参见图 10-7。

图 10-7： MCLR 选择



## 10.4 上电复位 (POR)

PIC12F510/16F506 器件具有一个片上上电复位 (POR) 电路，该电路提供大部分上电情况下的内部芯片复位。

在 VDD 达到足以使器件正常工作的电平之前，片上上电复位电路将使器件保持在复位状态。无论 MCLR 使能位的状态如何，POR 都是有效的。内部弱上拉电阻使用晶体管实现（关于上拉电阻范围的信息，请参见表 13-4）。这样就可无需使用通常产生外部上电复位所需的外接 RC 元件。器件规定了 VDD 的最大上升时间。详情请参见第 13.0 节“电气特性”。

当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作参数为止。

图 10-8 给出了片上上电复位电路的简化框图。

上电复位电路和器件复位定时器（见第 10.5 节“器件复位定时器 (DRT)”）电路关系非常密切。在上电时，复位锁存器被置 1，DRT 被复位。在 DRT 定时器检测到 MCLR（内部或外部）为高电平时，它会立即开始计数。在超时周期之后，它会将复位锁存器复位，从而结束片上复位信号。

图 10-9 给出了一个上电示例，其中的 MCLR 保持为低电平。VDD 可以在 MCLR 变为高电平之前上升并稳定。芯片将在 MCLR 变为高电平的 TDRT 毫秒之后实际退出复位状态。

在图 10-10 中，使用了片上上电复位功能（MCLR 和 VDD 连接在一起，或者引脚被设定为 GP3/RB3）。VDD 在起振定时器超时之前稳定，进行正确复位没有任何问题。但是，图 10-11 给出了一种有问题的情形，其中 VDD 的上升速度太慢。在 DRT 检测到 MCLR 为高电平到 MCLR 和 VDD 实际达到其全值之间的时间太长了。在这种情形下，当起振定时器超时时，VDD 尚未达到 VDD（最小）值，芯片无法正常工作。对于这种情形，建议使用外部 RC 电路来实现较长的 POR 延时（图 10-10）。

**注：** 当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN522，“Power-Up Considerations”（DS00522）和 AN607，“Power-up Trouble Shooting”（DS00607）。

# PIC12F510/16F506

图 10-8 : 片上复位电路的简化框图

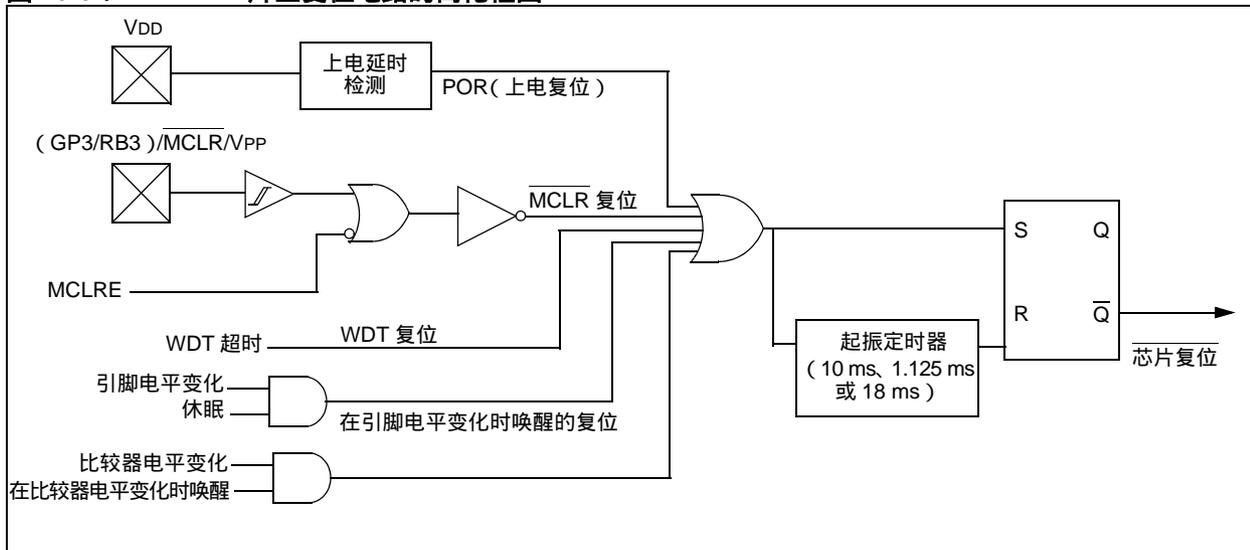


图 10-9 : 上电过程中的延时时序 (MCLR 下拉为低电平)

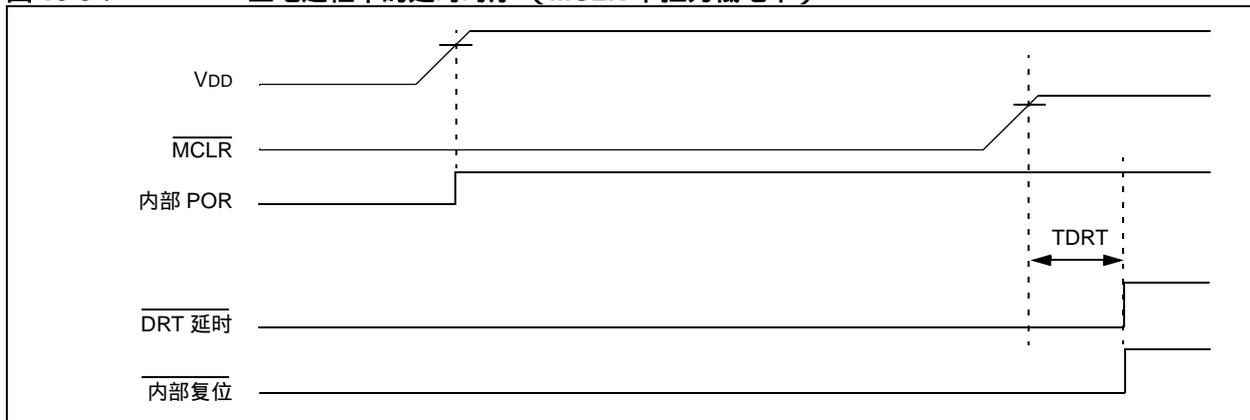


图 10-10 : 上电过程中的延时时序 (MCLR 连接到 VDD) : 快速 VDD 上升时间

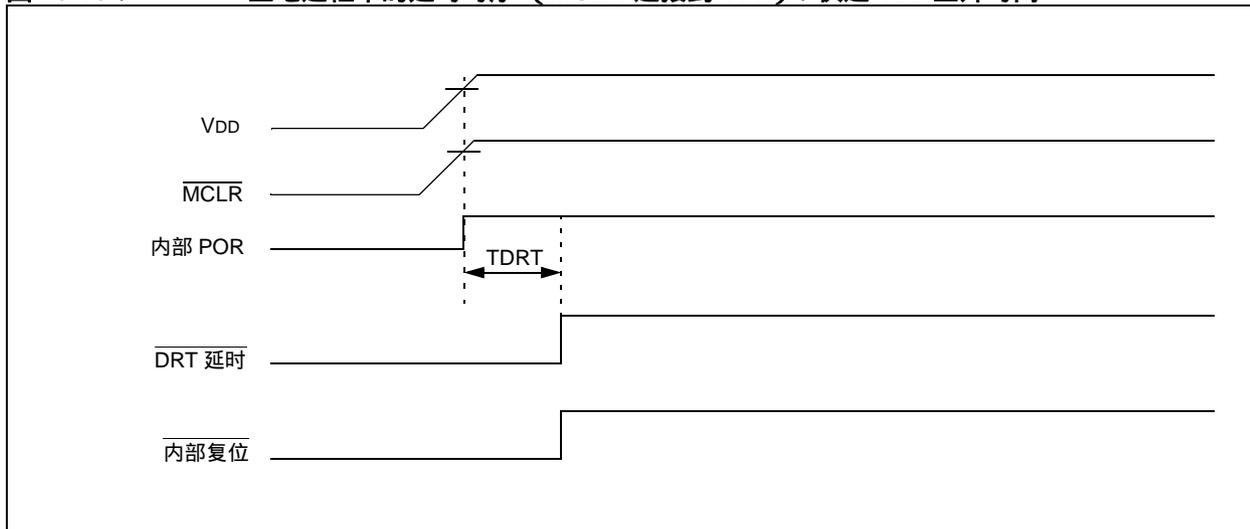
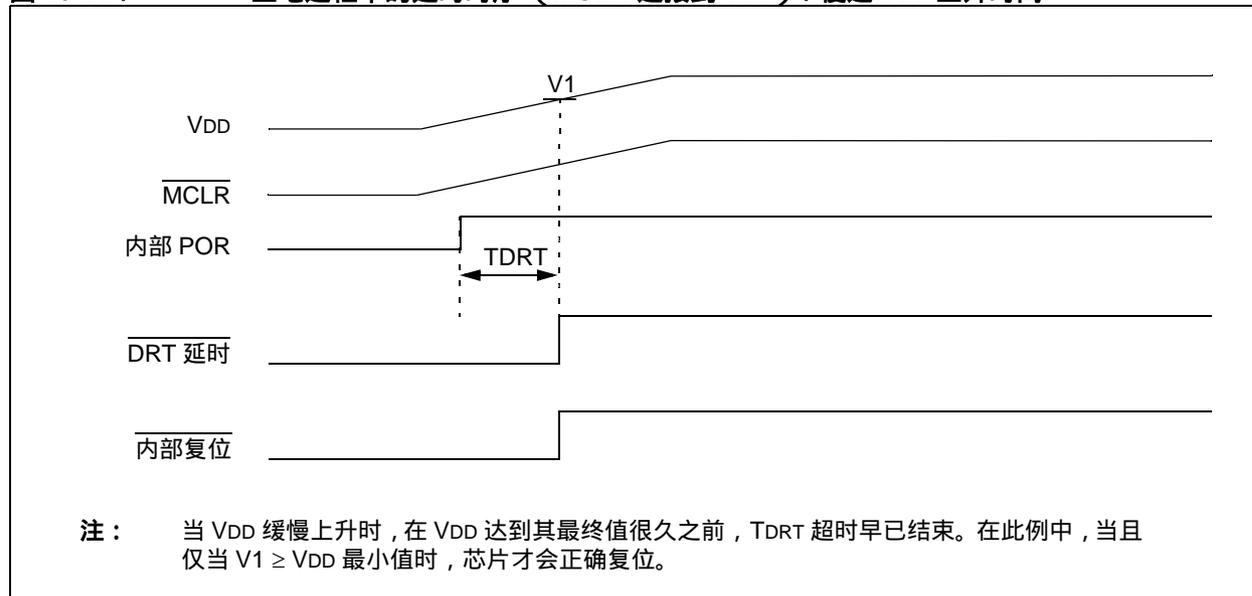


图 10-11 : 上电过程中的延时时序 ( $\overline{\text{MCLR}}$  连接到 VDD) : 慢速 VDD 上升时间



# PIC12F510/16F506

## 10.5 器件复位定时器 (DRT)

在 PIC12F510/16F506 器件上,每次上电时,DRT 都会运行。DRT 在复位时开始运行,其运行时间根据振荡器选择和复位类型而变化(见表 10-6)。

DRT 使用独立于 INTOSC 的自由运行片上振荡器工作。只要 DRT 处于活动状态,处理器就保持在复位状态。DRT 延时使 VDD 可以上升到高于 VDD 最小值,并使振荡器可以稳定。

基于晶振或陶瓷谐振器的振荡器电路在上电后需要一定时间才能产生稳定的振荡。在 MCLR 达到逻辑高电平 (VIH MCLR) 之后,片上 DRT 会将器件保持在复位状态,保持一个设定的周期,如表 10-6 中所示。在大部分情况下,不需要将 (GP3/RB3) /MCLR/VPP 设定为 MCLR 并使用连接到 MCLR 输入的外部 RC 网络。这使得在需要严格控制成本或限制空间的应用中可以产生节约,也使得可以使用 (GP3/RB3) /MCLR/VPP 引脚作为通用输入。

由于 VDD、温度和工艺差异,各个芯片之间的 DRT 延时会有不同。详情请参见交流参数。

在看门狗定时器从休眠中超时时,也会触发 DRT。这对于使用 WDT 从休眠模式自动唤醒的应用特别重要。

复位源有:POR、MCLR、WDT 超时、在引脚电平变化时唤醒和在比较器电平变化时唤醒。请参见第 10.9.2 节“从休眠状态唤醒复位”的注 1、2 和 3。

## 10.6 看门狗定时器 (WDT)

看门狗定时器 (WDT) 是自由运行的片上 RC 振荡器,不需要任何外部元件。RC 振荡器独立于 (GP5/RB5) /OSC1/CLKIN 引脚的外部 RC 振荡器和内部 4/8 MHz 振荡器。这意味着即使主处理器时钟已停止(例如,通过执行 SLEEP 指令),WDT 也会继续运行。在正常工作或休眠期间,WDT 复位或唤醒复位会产生器件复位。

在发生看门狗定时器复位时,TO 位 (STATUS<4>) 会被清零。

通过将配置 WDTE 设定为 0,可以永久地禁止 WDT(见第 10.1 节“配置位”)。关于如何访问配置字的信息,请参见 PIC12F510/16F506 编程规范。

表 10-6: 典型的 DRT 周期

振荡器配置	POR 复位	后续的复位
LP	18 ms	18 ms
XT	18 ms	18 ms
HS <sup>(1)</sup>	18 ms	18 ms
EC <sup>(1)</sup>	1.125 ms	10 μs
INTOSC	1.125 ms	10 μs
EXTRC	1.125 ms	10 μs

注 1: 仅限 PIC16F506

注: 应用设计人员需负责确保使用 1.125 ms (标称值) DRT 将产生可接受的工作状态。关于该工作模式的 VDD 上升时间和稳定性要求,请参见电气规范。

### 10.6.1 WDT 周期

WDT 超时溢出周期的标称值为 18 ms (无预分频器)。如果需要更长的超时溢出周期,可通过写入 OPTION 寄存器将分频比最高可达 1:128 的预分频器分配给 WDT (通过软件控制)。因此,可实现最长 2.3 秒标称值的超时溢出周期。这些周期会随温度、VDD 和器件之间的工艺差异而不同(见直流规范)。

在最坏情况下 (VDD = 最小值,温度 = 最大值,最大的 WDT 预分频比),可能需要几秒钟的时间才会发生 WDT 超时。

### 10.6.2 WDT 编程注意事项

如果将预分频器分配给 WDT,CLRWDT 指令会清零 WDT 和预分频器,并防止其超时以及产生器件复位。

SLEEP 指令会复位 WDT 和预分频器(如果分配给 WDT)。这可以在发生 WDT 唤醒复位之前提供最长的休眠时间。

图 10-12 : 看门狗定时器框图

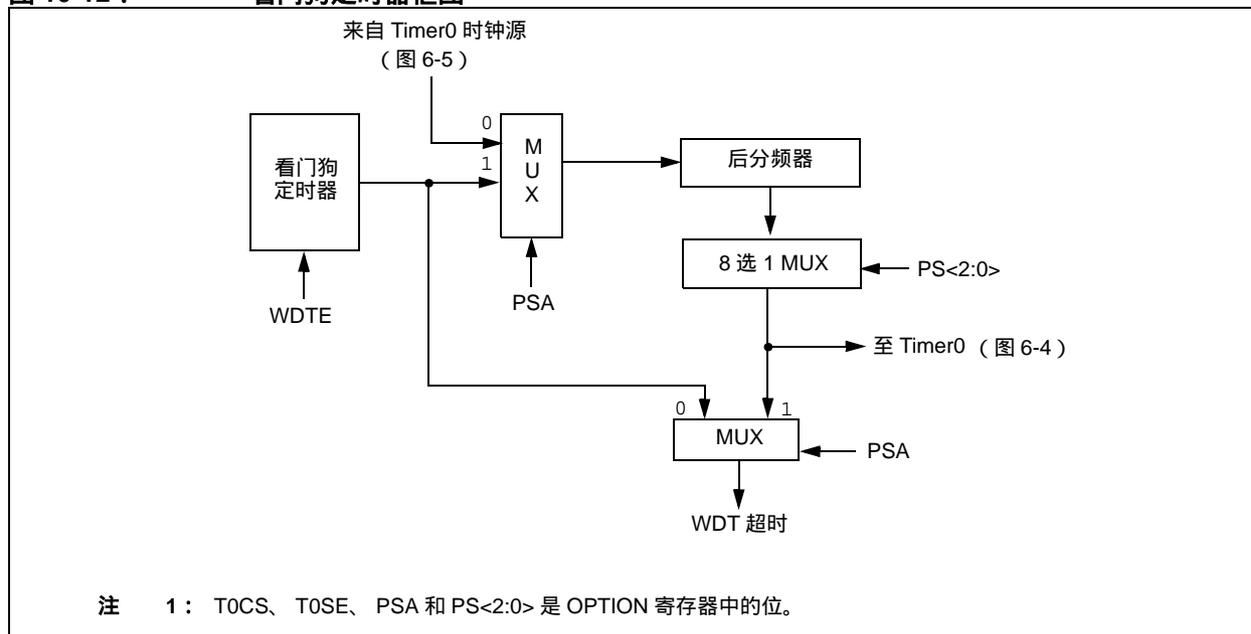


表 10-7 : 与看门狗定时器相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位时的值	所有其他复位时的值
N/A	OPTION <sup>(1)</sup>	GPWU	GPPU	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
N/A	OPTION <sup>(2)</sup>	RBWU	RBPU	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

图注： 阴影框 = 未被看门狗定时器使用。 - = 未实现（读为 0），u = 不变。

注 1： 仅限 PIC12F510。

注 2： 仅限 PIC16F506。

# PIC12F510/16F506

## 10.7 延时时序、掉电和从休眠中唤醒状态位 (TO、PD 和 GPWUF/RBWUF)

可以通过测试 STATUS 寄存器中的  $\overline{TO}$ 、 $\overline{PD}$  和 (GPWUF/RBWUF) 位, 确定复位状态是由上电状态、MCLR 还是看门狗定时器 (WDT) 复位导致的。

表 10-8 : 复位之后的  $\overline{TO}/\overline{PD}$  (GPWUF/RBWUF) 状态

CWUF	GPWUF/RBWUF	$\overline{TO}$	$\overline{PD}$	复位原因
0	0	0	0	从休眠中发生 WDT 唤醒
0	0	0	u	WDT 超时 (不是从休眠中唤醒)
0	0	1	0	从休眠中发生 MCLR 唤醒
0	0	1	1	上电延时
0	0	u	u	在非休眠期间发生 MCLR
0	1	1	0	在引脚电平变化时从休眠中唤醒
1	0	1	0	在比较器电平变化时从休眠中唤醒

图注: u = 不变

## 10.8 欠压复位

欠压是指以下情况: 器件电源 ( $V_{DD}$ ) 骤降至低于其最小值 (但非零), 然后又恢复。在发生欠压情况时, 应当对器件进行复位。

要在发生欠压情况时对 PIC12F510/16F506 器件进行复位, 可以构造一个外部欠压保护电路, 如图 10-13 和图 10-14 中所示。

图 10-13 : 欠压保护电路 1

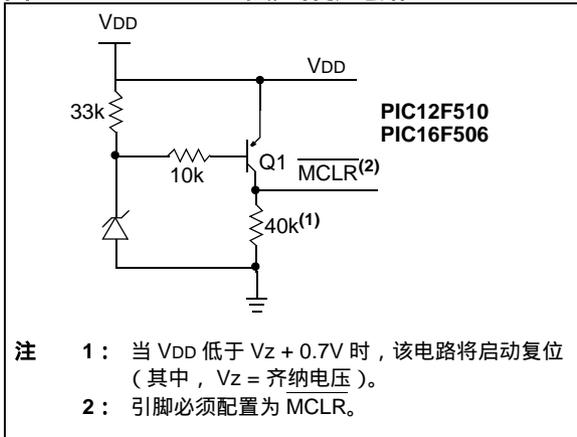


图 10-14 : 欠压保护电路 2

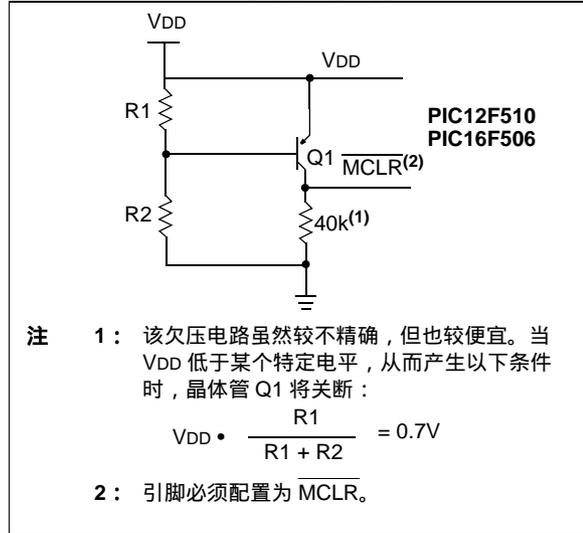
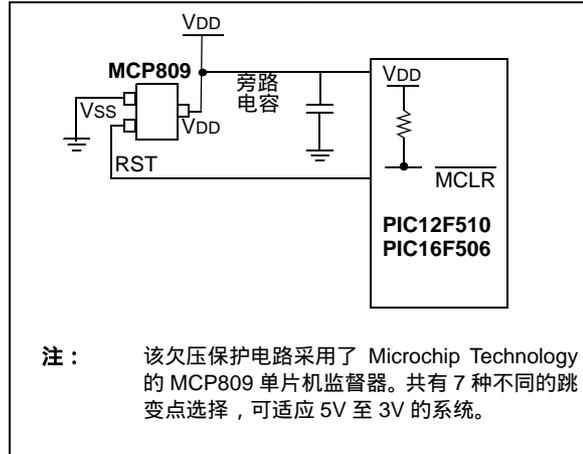


图 10-15 : 欠压保护电路 3



## 10.9 掉电模式（休眠）

器件可以先掉电（休眠），稍后再上电（从休眠中唤醒复位）。

### 10.9.1 休眠

通过执行 SLEEP 指令可进入掉电模式。

如果使能了看门狗定时器，则该定时器将被清零并保持运行，TO 位 (STATUS<4>) 被置 1，PD 位 (STATUS<3>) 被清零，而振荡器驱动器被关闭。I/O 端口保持它们在执行 SLEEP 指令之前所具有的状态（驱动为高电平、低电平或高阻态）。

**注：** 由 WDT 超时产生的器件复位不会将 MCLR 引脚驱动为低电平。

要在掉电时实现最低的电流消耗，所有输入引脚应为 VDD 或 VSS，并且 (GP3/RB3) /MCLR/VPP 引脚必须处于逻辑高电平（如果使能了 MCLR）。

### 10.9.2 从休眠状态唤醒复位

可以通过以下任一事件将器件从休眠状态唤醒：

1. (GP3/RB3) /MCLR/VPP 引脚的外部复位输入（当引脚配置为 MCLR 时）。
2. 看门狗定时器超时复位（如果使能了 WDT）。
3. 输入引脚 GP0/RB0、GP1/RB1、GP3/RB3 或 RB4 上的电平变化（当使能在发生电平变化唤醒时）。
4. 在比较器输出位 C1OUT 和 C2OUT 中发生电平变化（如果使能了比较器唤醒）。

这些事件会导致器件复位。 $\overline{TO}$ 、 $\overline{PD}$ 、CWUF 和 GPWUF/RBWUF 位可以用于确定产生器件复位的原因。如果发生了 WDT 超时（并导致唤醒），则 TO 位会被清零。PD 位在上电时被置 1，而在执行 SLEEP 指令时被清零。CWUF 位指示在器件处于休眠模式时比较器输出电平发生变化。GPWUF/RBWUF 位指示在处于休眠模式时，引脚 GP0/RB0、GP1/RB1、GP3/RB3 或 RB4 的电平发生变化（从上一次对 GP/RB 端口执行文件或位操作以来）。

**注：** **警告：** 在即将进入休眠模式之前，请读取这些输入引脚。在处于休眠模式时，如果引脚的值变为不同于上次读取时的状态，则会发生唤醒。如果发生了在电平变化时的唤醒，并且在重新进入休眠模式之前未读取这些引脚，则即使处于休眠模式时引脚电平未发生任何变化也会立即发生唤醒。

**注 1：警告：** 在即将进入休眠模式之前，请读取比较器配置寄存器 CM1CON0 和 CM2CON0。在处于休眠模式时，如果比较器输出位 C1OUT 和 C2OUT 变为不同于上次读取时的状态，则会发生唤醒。如果发生了在比较器电平变化时的唤醒，并且在重新进入休眠模式之前未读取这些引脚，则即使处于休眠模式时引脚电平未发生任何变化也会立即发生唤醒。

**2：** 仅限 PIC16F506。

器件从休眠状态唤醒时，WDT 都将被清零，而与唤醒原因无关。

## 10.10 程序校验 / 代码保护

如果未设定代码保护位，则可以读取片上程序存储器以进行验证。

无论代码保护位设置如何，都可以读取前 64 个存储单元和最后一个存储单元 (OSCCAL)。

无论 PIC12F510/16F506 器件上的代码保护位设置如何，都可以读取最后一个存储单元。

## 10.11 ID 存储单元

有 4 个存储单元被指定为 ID 存储单元，供用户存储校验和其他编码标识号。在正常执行过程中不能访问这些存储单元，但可在编程/校验模式下对它们进行读写。

仅使用 ID 存储单元的低 4 位，始终将高 4 位设置为 1。高 4 位未实现。

无论代码保护设置如何，都可以读取这些存储单元。

# PIC12F510/16F506

## 10.12 在线串行编程 (ICSP™)

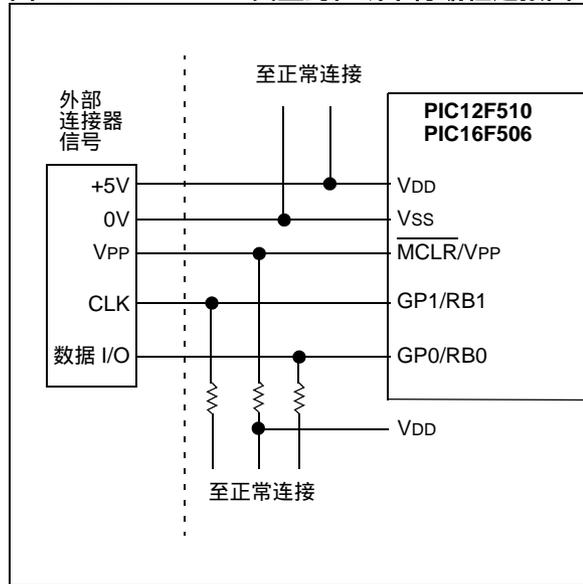
可在最终的应用电路中对 PIC12F510/16F506 单片机进行串行编程。只需要 5 根线即可实现这一操作，其中时钟线、数据线各一根，其余 3 根分别是电源线、接地线和编程电压线。这允许用户在生产电路板时使用未编程器件，仅在产品交付之前才对单片机进行编程，从而可以使用最新版本的固件或者定制固件进行编程。

通过将 GP1/RB1 和 GP0/RB0 引脚保持为低电平，并同时为 MCLR (VPP) 引脚电平从  $V_{IL}$  上升到  $V_{IH}$ ，可将器件置于编程 / 校验模式 (见编程规范)。GP1/RB1 将成为编程时钟线，而 GP0/RB0 成为编程数据线。在此模式下，GP1/RB1 和 GP0/RB0 均为施密特触发器输入引脚。

在复位之后，会向器件发送一条 6 位命令。根据命令，并且如果命令是 Load 或 Read，则向器件或从器件提供 14 位的程序数据。关于串行编程的完整详细信息，请参见 PIC12F510/16F506 编程规范。

图 10-16 给出了典型的在线串行编程连接图。

图 10-16 : 典型的在线串行编程连接图



## 11.0 指令集汇总

PIC16 指令集具有高度正交性，由以下三种基本类型的指令组成。

- 字节操作类指令
- 位操作类指令
- 立即数和控制操作类指令

每条 PIC16 指令都是一个 12 位字，由**操作码**（指定指令类型）和一个或多个**操作数**（进一步指定指令操作）组成。图 11-1 给出了上述各种类型的指令格式，表 11-1 给出了不同操作码字段的说明。

对于**字节操作类指令**，“f”表示文件寄存器标识符，“d”表示目标寄存器标识符。文件寄存器标识符指定了指令将会使用哪一个文件寄存器。

目标标识符指定了操作结果的存放位置。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存入指令指定的文件寄存器中。

对于**位操作类指令**，“b”表示位域标识符，它可选择受到操作影响的位数，而“f”表示该位所处的文件编号。

对于**立即数和控制操作类指令**，“k”表示一个 8 位或 9 位的常数或立即数。

**表 11-1：操作码字段说明**

字段	说明
f	文件寄存器地址（0x00 至 0x7F）
W	工作寄存器（累加器）
b	8 位文件寄存器内的位地址
k	立即数字段、常数或标号
x	无关位（= 0 或 1） 编译器将产生 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种形式。
d	目标寄存器选择； d = 0（结果存入 W） d = 1（结果存入文件寄存器 f） 默认值为 d = 1
label	标号名称
TOS	栈顶
PC	程序计数器
WDT	看门狗定时器计数器
$\overline{TO}$	超时位
PD	掉电位
dest	目标寄存器，可以是 W 寄存器或指定的文件寄存器地址
[ ]	选项
( )	内容
→	赋值
< >	寄存器位域
∈	表示属于某个集合
斜体文字	用户自定义项（字体为 courier）

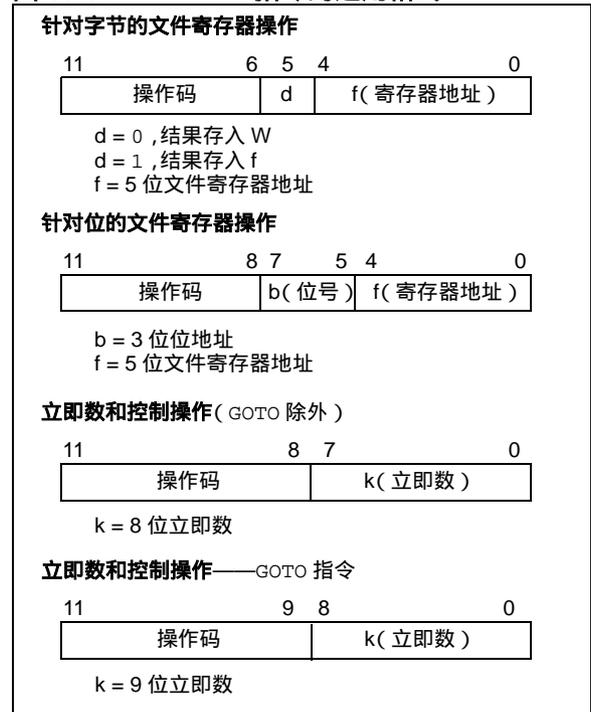
除非条件测试结果为真或指令执行改变了程序计数器的值，否则执行所有指令都只需要一个指令周期。在前一种情况下，指令执行需要两个指令周期。每个指令周期由 4 个振荡器周期组成。因此，如果振荡器频率为 4 MHz，正常的指令执行时间为 1 μs。如果条件测试结果为真或指令执行改变了程序计数器的值，则指令的执行时间为 2 μs。

图 11-1 给出了指令的三种通用格式。图中的所有示例使用以下格式来表示十六进制数：

0xhhh

其中“h”代表一个十六进制数字。

**图 11-1：指令的通用格式**



# PIC12F510/16F506

表 11-2： 指令集汇总

助记符， 操作数	说明	周期数	12 位操作码			受影响的状态位	注
			MSb	LSb			
ADDWF f, d	W 与 f 相加	1	0001	11df	ffff	C, DC, Z	1, 2, 4
ANDWF f, d	W 和 f 作逻辑与运算	1	0001	01df	ffff	Z	2, 4
CLRF f	将 f 清零	1	0000	011f	ffff	Z	4
CLRW -	将 W 清零	1	0000	0100	0000	Z	
COMF f, d	对 f 取反	1	0010	01df	ffff	Z	
DECF f, d	f 递减 1	1	0000	11df	ffff	Z	2, 4
DECFSZ f, d	f 递减 1，为 0 则跳过	1(2)	0010	11df	ffff	无	2, 4
INCF f, d	f 递增 1	1	0010	10df	ffff	Z	2, 4
INCFSZ f, d	f 递增 1，为 0 则跳过	1(2)	0011	11df	ffff	无	2, 4
IORWF f, d	W 和 f 作逻辑或运算	1	0001	00df	ffff	Z	2, 4
MOVF f, d	传送 f	1	0010	00df	ffff	Z	2, 4
MOVWF f	将 W 的内容传送到 f	1	0000	001f	ffff	无	1, 4
NOP -	空操作	1	0000	0000	0000	无	
RLF f, d	对 f 执行带进位的循环左移	1	0011	01df	ffff	C	2, 4
RRF f, d	对 f 执行带进位的循环右移	1	0011	00df	ffff	C	2, 4
SUBWF f, d	f 减去 W	1	0000	10df	ffff	C, DC, Z	1, 2, 4
SWAPF f, d	将 f 的高半字节和低半字节交换	1	0011	10df	ffff	无	2, 4
XORWF f, d	W 和 f 作逻辑异或运算	1	0001	10df	ffff	Z	2, 4
<b>针对位的文件寄存器操作</b>							
BCF f, b	将 f 中的指定位清零	1	0100	bbb f	ffff	无	2, 4
BSF f, b	将 f 中的指定位置 1	1	0101	bbb f	ffff	无	2, 4
BTFSC f, b	对 f 中的指定位进行测试，如果为 0 则跳过	1(2)	0110	bbb f	ffff	无	
BTFSS f, b	对 f 中的指定位进行测试，如果为 1 则跳过	1(2)	0111	bbb f	ffff	无	
<b>立即数和控制操作</b>							
ANDLW k	立即数和 W 作逻辑与运算	1	1110	kkkk	kkkk	Z	
CALL k	调用子程序	2	1001	kkkk	kkkk	无	1
CLRWDT -	将看门狗定时器清零	1	0000	0000	0100	TO, PD	
GOTO k	无条件跳转	2	101k	kkkk	kkkk	无	
IORLW k	立即数和 W 作逻辑或运算	1	1101	kkkk	kkkk	Z	
MOVLW k	将立即数传送到 W	1	1100	kkkk	kkkk	无	
OPTION -	装载 OPTION 寄存器	1	0000	0000	0010	无	
RETLW k	返回并将立即数送入 W	2	1000	kkkk	kkkk	无	
SLEEP -	进入待机模式	1	0000	0000	0011	TO, PD	
TRIS f	装载 TRIS 寄存器	1	0000	0000	0fff	无	3
XORLW k	立即数和 W 作逻辑异或运算	1	1111	kkkk	kkkk	Z	

- 注 1：** 程序计数器的第 9 位将被任何对 PC 执行写操作的指令强制设为 0（GOTO 除外）。请参见第 4.6 节“程序计数器”。
- 2：** 当 I/O 寄存器修改自身时（例如，MOVWF PORTB, 1），所使用的值是引脚上的当前值。例如，如果将一引脚配置为输入，且对应数据锁存器中的值为 1，但此时若有外部器件将该引脚驱动为低电平，则被写回数据锁存器的数据值将是 0。
- 3：** 指令 TRIS f（其中 f = 6）将导致 W 寄存器的内容被写入 PORTB 的三态锁存器。如果为 1，则会将引脚强制设为高阻态，并禁止输出缓冲器。
- 4：** 当对 TMR0 寄存器执行该指令（并且 d = 1）时，如果已为 TMR0 分配了预分频器，则将该预分频器清零。

## **ADDWF**      **W 与 f 相加**

语法：            [ 标号] ADDWF    f,d  
 操作数：         $0 \leq f \leq 31$   
                    $d \in [0,1]$   
 操作：             $(W) + (f) \rightarrow$  (目标寄存器)  
 受影响的状态位： C、DC 和 Z  
 说明：            将 W 寄存器的内容与寄存器 f 的内容相加。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回 f 寄存器。

## **BCF**            **将 f 中的指定位清零**

语法：            [ 标号] BCF      f,b  
 操作数：         $0 \leq f \leq 31$   
                    $0 \leq b \leq 7$   
 操作：             $0 \rightarrow (f<b>)$   
 受影响的状态位： 无  
 说明：            将寄存器 f 中的位 b 清零。

## **ANDLW**        **立即数和 W 作逻辑与运算**

语法：            [ 标号] ANDLW   k  
 操作数：         $0 \leq k \leq 255$   
 操作：             $(W) .AND.(k) \rightarrow (W)$   
 受影响的状态位： Z  
 说明：            将 W 寄存器中的内容与 8 位立即数 k 进行逻辑与运算。结果存入 W 寄存器。

## **BSF**            **将 f 中的指定位置 1**

语法：            [ 标号] BSF      f,b  
 操作数：         $0 \leq f \leq 31$   
                    $0 \leq b \leq 7$   
 操作：             $1 \rightarrow (f<b>)$   
 受影响的状态位： 无  
 说明：            将寄存器 f 的位 b 置 1。

## **ANDWF**        **W 和 f 作逻辑与运算**

语法：            [ 标号] ANDWF    f,d  
 操作数：         $0 \leq f \leq 31$   
                    $d \in [0,1]$   
 操作：             $(W) .AND.(f) \rightarrow$  (目标寄存器)  
 受影响的状态位： Z  
 说明：            将 W 寄存器的内容与寄存器 f 的内容进行逻辑与运算。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

## **BTFSC**        **对 f 中的指定位进行测试，如果为 0 则跳过**

语法：            [ 标号] BTFSC    f,b  
 操作数：         $0 \leq f \leq 31$   
                    $0 \leq b \leq 7$   
 操作：            如果  $(f<b>) = 0$ ，则跳过  
 受影响的状态位： 无  
 说明：            如果寄存器 f 的位 b 为 0，则跳过下一条指令。  
                   即在 b 位为 0 时，丢弃下一条指令（执行当前指令期间取的指令）转而执行一条 NOP 指令，使该指令成为双周期指令。

# PIC12F510/16F506

## **BTFSS**      对 f 中的指定位进行测试，如果为 1 则跳过

语法：      [ 标号] BTFSS f,b  
操作数：       $0 \leq f \leq 31$   
                 $0 \leq b < 7$   
操作：      如果  $(f < b) = 1$ ，则跳过  
受影响的状态位： 无  
说明：      如果寄存器 f 的位 b 为 1，则跳下一条指令。  
                即在 b 位为 1 时，丢弃下一条指令（执行当前指令期间取的指令）转而执行一条 NOP 指令，使该指令成为双周期指令。

## **CALL**      调用子程序

语法：      [ 标号] CALL k  
操作数：       $0 \leq k \leq 255$   
操作：       $(PC) + 1 \rightarrow$  栈顶；  
                 $k \rightarrow PC < 7:0 >$ ；  
                 $(STATUS < 6:5 >) \rightarrow PC < 10:9 >$ ；  
                 $0 \rightarrow PC < 8 >$   
受影响的状态位： 无  
说明：      调用子程序。首先，将返回地址（PC + 1）压入堆栈。8 位直接地址值被装入 PC 的 <7:0> 位。PC 的高位 <10:9> 从 STATUS <6:5> 装入，PC <8> 被清零。CALL 是一条双周期指令。

## **CLRF**      将 f 清零

语法：      [ 标号] CLRF f  
操作数：       $0 \leq f \leq 31$   
操作：       $00h \rightarrow (f)$ ；  
                 $1 \rightarrow Z$   
受影响的状态位： Z  
说明：      寄存器 f 的内容被清零，并且 Z 位被置 1。

## **CLRW**      将 W 清零

语法：      [ 标号] CLRW  
操作数：      无  
操作：       $00h \rightarrow (W)$ ；  
                 $1 \rightarrow Z$   
受影响的状态位： Z  
说明：      W 寄存器被清零。全零位（Z）被置 1。

## **CLRWDT**    将看门狗定时器清零

语法：      [ 标号] CLRWDT  
操作数：      无  
操作：       $00h \rightarrow WDT$ ；  
                 $0 \rightarrow$  WDT 预分频器（如果已分配）；  
                 $1 \rightarrow \overline{TO}$ ；  
                 $1 \rightarrow \overline{PD}$   
受影响的状态位：  $\overline{TO}$  和  $\overline{PD}$   
说明：      CLRWDT 指令会复位 WDT。如果预分频器已分配给 WDT 而不是 Timer0，则它还会复位预分频器。状态位  $\overline{TO}$  和  $\overline{PD}$  置 1。

## **COMF**      对 f 取反

语法：      [ 标号] COMF f,d  
操作数：       $0 \leq f \leq 31$   
                 $d \in [0,1]$   
操作：       $(\bar{f}) \rightarrow$ （目标寄存器）  
受影响的状态位： Z  
说明：      将寄存器 f 的内容取反。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECF	f 递减 1
语法：	[ 标号] DECF f,d
操作数：	$0 \leq f \leq 31$ $d \in [0,1]$
操作：	$(f) - 1 \rightarrow$ (目标寄存器)
受影响的状态位：	Z
说明：	将寄存器 f 的内容递减 1。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

INCF	f 递增 1
语法：	[ 标号] INCF f,d
操作数：	$0 \leq f \leq 31$ $d \in [0,1]$
操作：	$(f) + 1 \rightarrow$ (目标寄存器)
受影响的状态位：	Z
说明：	将寄存器 f 的内容递增 1。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECFSZ	f 递减 1，为 0 则跳过
语法：	[ 标号] DECFSZ f,d
操作数：	$0 \leq f \leq 31$ $d \in [0,1]$
操作：	$(f) - 1 \rightarrow$ (目标寄存器)；如果结果 = 0 则跳过
受影响的状态位：	无
说明：	将寄存器 f 的内容递减 1。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。如果结果为 0，则丢弃已取的指令转而执行一条 NOP 指令，使该指令成为双周期指令。

INCFSZ	f 递增 1，为 0 则跳过
语法：	[ 标号] INCFSZ f,d
操作数：	$0 \leq f \leq 31$ $d \in [0,1]$
操作：	$(f) + 1 \rightarrow$ (目标寄存器)，如果结果 = 0 则跳过
受影响的状态位：	无
说明：	将寄存器 f 的内容递增 1。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。如果结果为 0，则丢弃已取的指令转而执行一条 NOP 指令，使该指令成为双周期指令。

GOTO	无条件跳转
语法：	[ 标号] GOTO k
操作数：	$0 \leq k \leq 511$
操作：	$k \rightarrow PC<8:0>$ ； $STATUS <6:5> \rightarrow PC<10:9>$
受影响的状态位：	无
说明：	GOTO 是一条无条件转移指令。9 位立即数被装入 PC 的 <8:0> 位。PC 的高位从 STATUS <6:5> 装入。GOTO 是一条双周期指令。

IORLW	立即数和 W 作逻辑或运算
语法：	[ 标号] IORLW k
操作数：	$0 \leq k \leq 255$
操作：	$(W) .OR.(k) \rightarrow (W)$
受影响的状态位：	Z
说明：	将 W 寄存器的内容与 8 位立即数 k 进行逻辑或运算。结果存入 W 寄存器。

# PIC12F510/16F506

---

---

## **IORWF**      **W 和 f 作逻辑或运算**

---

语法：      [ 标号] IORWF f,d  
操作数：     $0 \leq f \leq 31$   
               $d \in [0,1]$   
操作：      (W) .OR.(f) → ( 目标寄存器 )  
受影响的状态位： Z  
说明：      将 W 寄存器的内容与寄存器 f 的内容进行逻辑或运算。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

## **MOVWF**      **将 W 的内容传送到 f**

---

语法：      [ 标号] MOVWF f  
操作数：     $0 \leq f \leq 31$   
操作：      (W) → (f)  
受影响的状态位： 无  
说明：      将 W 寄存器的数据传送到寄存器 f。

## **MOVF**      **传送 f**

---

语法：      [ 标号] MOVF f,d  
操作数：     $0 \leq f \leq 31$   
               $d \in [0,1]$   
操作：      (f) → ( 目标寄存器 )  
受影响的状态位： Z  
说明：      将寄存器 f 的内容传送到目标寄存器 d 中。如果 d 为 0，则目标寄存器为 W 寄存器。如果 d 为 1，则目标寄存器为文件寄存器 f。由于状态标志位 Z 要受影响，可用 d = 1 对文件寄存器进行检测。

## **NOP**      **空操作**

---

语法：      [ 标号] NOP  
操作数：    无  
操作：      空操作  
受影响的状态位： 无  
说明：      不执行任何操作。

## **MOVLW**      **立即数移至 W**

---

语法：      [ 标号] MOVLW k  
操作数：     $0 \leq k \leq 255$   
操作：       $k \rightarrow (W)$   
受影响的状态位： 无  
说明：      将 8 位立即数 k 装入 W 寄存器。其余无关位均汇编为 0。

## **OPTION**      **装载 OPTION 寄存器**

---

语法：      [ 标号] Option  
操作数：    无  
操作：      (W) → Option  
受影响的状态位： 无  
说明：      将 W 寄存器的内容装入 OPTION 寄存器。

## RETLW 立即数送到 W 中返回

语法： [ 标号 ] RETLW k  
 操作数：  $0 \leq k \leq 255$   
 操作：  $k \rightarrow (W)$  ;  
 $TOS \rightarrow PC$   
 受影响的状态位： 无  
 说明： 将 8 位立即数 k 装入 W 寄存器。将栈顶内容（返回地址）装入程序计数器。这是一条双周期指令。

## SLEEP 进入休眠模式

语法： [ 标号 ] SLEEP  
 操作数： 无  
 操作：  $00h \rightarrow WDT$  ;  
 $0 \rightarrow WDT$  预分频器 ;  
 $1 \rightarrow \overline{TO}$  ;  
 $0 \rightarrow PD$   
 受影响的状态位：  $\overline{TO}$ 、 $\overline{PD}$  和 RBWUF  
 说明： 超时状态位 ( $\overline{TO}$ ) 被置 1。掉电状态位 (PD) 被清零。RBWUF 不受影响。WDT 及其预分频器被清零。振荡器停振，处理器进入休眠模式。关于休眠的更多详细信息，请参见第 10.9 节“掉电模式（休眠）”。

## RLF f 带进位循环左移

语法： [ 标号 ] RLF f,d  
 操作数：  $0 \leq f \leq 31$   
 $d \in [0,1]$   
 操作： 参见如下说明  
 受影响的状态位： C  
 说明： 将寄存器 f 的内容连同进位标志位一起循环左移 1 位。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回 f 寄存器。

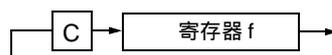


## SUBWF f 减去 W

语法： [ 标号 ] SUBWF f,d  
 操作数：  $0 \leq f \leq 31$   
 $d \in [0,1]$   
 操作：  $(f) (W) \rightarrow$  (目标寄存器)  
 受影响的状态位： C、DC 和 Z  
 说明： 用寄存器 f 的内容减去 W 寄存器的内容（通过二进制补码方式进行运算）。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

## RRF f 带进位循环右移

语法： [ 标号 ] RRF f,d  
 操作数：  $0 \leq f \leq 31$   
 $d \in [0,1]$   
 操作： 参见如下说明  
 受影响的状态位： C  
 说明： 将寄存器 f 的内容连同进位标志位一起循环右移 1 位。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。



## SWAPF 将 f 的高半字节和低半字节交换

语法： [ 标号 ] SWAPF f,d  
 操作数：  $0 \leq f \leq 31$   
 $d \in [0,1]$   
 操作：  $(f<3:0>) \rightarrow$  (目标寄存器  $<7:4>$ ) ;  
 $(f<7:4>) \rightarrow$  (目标寄存器  $<3:0>$ )  
 受影响的状态位： 无  
 说明： 寄存器 f 的高半字节和低半字节相互交换。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

# PIC12F510/16F506

---

---

## TRIS            装载 TRIS 寄存器

---

语法：            [ 标号] TRIS    f  
操作数：            f = 6  
操作：            (W) → TRIS 寄存器 f  
受影响的状态位： 无  
说明：            将 W 寄存器的内容装入 TRIS 寄存器 f (f = 6 或 7)。

## XORWF          W 和 f 作逻辑异或运算

---

语法：            [ 标号] XORWF   f,d  
操作数：             $0 \leq f \leq 31$   
                       $d \in [0,1]$   
操作：            (W) .XOR.(f) → ( 目标寄存器 )  
受影响的状态位： Z  
说明：            将 W 寄存器的内容与寄存器 f 的内容进行逻辑异或运算。如果 d 为 0 , 结果存入 W 寄存器。如果 d 为 1 , 结果存回寄存器 f。

## XORLW          立即数和 W 作逻辑异或运算

---

语法：            [ 标号] XORLW   k  
操作数：             $0 \leq k \leq 255$   
操作：            (W) .XOR. k → (W)  
受影响的状态位： Z  
说明：            将 W 寄存器的内容与 8 位立即数 k 进行逻辑异或运算。结果存入 W 寄存器。

## 12.0 开发支持

一系列硬件及软件开发工具对 PIC® 单片机提供支持：

- 集成开发环境
  - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
  - MPASM™ 汇编器
  - MPLAB C18 和 MPLAB C30 C 编译器
  - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
  - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
  - MPLAB SIM 软件模拟器
- 仿真器
  - MPLAB ICE 2000 在线仿真器
  - MPLAB REAL ICE™ 在线仿真器
- 在线调试器
  - MPLAB ICD 2
- 器件编程器
  - PICSTART® Plus 开发编程器
  - MPLAB PM3 器件编程器
  - PICKit™ 2 开发编程器
- 低成本演示和开发板及评估工具包

## 12.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
  - 模拟器
  - 编程器（单独销售）
  - 仿真器（单独销售）
  - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 可视化器件初始化程序，便于进行寄存器的初始化
- 鼠标停留在变量上进行查看的功能
- 通过拖放把变量从源代码窗口拉到观察窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 HI-TECH 软件 C 编译器和 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（汇编语言或 C 语言）
- 点击一次即可完成汇编（或编译）并将代码下载到 PIC MCU 仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
  - 源文件（汇编语言或 C 语言）
  - 混合汇编语言和 C 语言
  - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

# PIC12F510/16F506

---

## 12.2 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于所有的 PIC MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

## 12.3 MPLAB C18 和 MPLAB C30 C 编译器

MPLAB C18 和 MPLAB C30 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC18 和 PIC24 系列单片机及 dsPIC30F 和 dsPIC33 系列数字信号控制器。这些编译器可提供其他编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

## 12.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

## 12.5 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。MPLAB C30 C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或与其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

## 12.6 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PIC MCU 和 dsPIC® DSC 进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过各种触发机制来产生激励。可以将各寄存器的情况记录在文件中，以便进行进一步地运行时分析。跟踪缓冲器和逻辑分析器的显示使模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器的状况。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C18 和 MPLAB C30 C 编译器以及 MPASM 和 MPLAB ASM30 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

## 12.7 MPLAB ICE 2000 高性能在线仿真器

MPLAB ICE 2000 在线仿真器旨在为产品开发工程师提供一整套用于 PIC 单片机的设计工具。MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可插拔，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 2000 在线仿真器的架构允许对其进行扩展以支持新的 PIC 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows® 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

## 12.8 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件而推出的新一代高速仿真器。结合 MPLAB 集成开发环境 (IDE) 所具有的易于使用且功能强大的图形用户界面，该仿真器可对 PIC® 闪存 MCU 和 dsPIC® DSC 进行调试和编程。IDE 是随每个工具包一起提供的。

MPLAB REAL ICE 探针通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与常用 MPLAB ICD 2 系统兼容的连接器 (RJ11) 或新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB IDE 下载将来版本的固件，对 MPLAB REAL ICE 进行现场升级。在即将推出的 MPLAB IDE 版本中，会支持许多新器件，还将增加一些新特性，如软件断点和汇编代码跟踪等。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：低成本、高速仿真、实时变量监视、跟踪分析、复杂断点、耐用的探针接口及较长 (长达 3 米) 的互连电缆。

## 12.9 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PIC MCU，可用于开发本系列及其他 PIC MCU 和 dsPIC DSC。MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程 (In-Circuit Serial Programming™, ICSP™) 协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PIC 器件的开发编程器。

## 12.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器 (128 x 64)，以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

# PIC12F510/16F506

---

## 12.11 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM (RS-232) 端口与 PC 相连。MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持采用 DIP 封装的大部分 PIC 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

## 12.12 PICkit 2 开发编程器

PICkit™ 2 开发编程器是一个低成本编程器；对于某些选定闪存器件，它也是一个调试器，通过其易于使用的接口可对众多 Microchip 的低档、中档和 PIC18F 系列闪存单片机进行编程。PICkit 2 入门工具包中包含一个有实验布线区的开发板、十二堂系列课程、软件和 HI-TECH 的 PICC™ Lite C 编译器，有助于用户快速掌握 PIC® 单片机的使用。这一工具包为使用 Microchip 功能强大的中档闪存系列单片机进行编程、评估和应用开发，提供了所需的一切。

## 12.13 演示、开发和评估板

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于测试和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、 $\Sigma\text{-}\Delta$  ADC、流速传感器，等等。

有关演示、开发和评估工具包的完整列表，请查阅 Microchip 公司网页 ([www.microchip.com](http://www.microchip.com))。

## 13.0 电气特性

### 绝对最大额定值 †

环境温度.....	-40°C 至 +125°C
储存温度.....	-65°C 至 +150°C
V <sub>DD</sub> 引脚相对于 V <sub>SS</sub> 的电压.....	0 至 +7.0V
MCLR 引脚相对于 V <sub>SS</sub> 的电压.....	0 至 +14V
所有其他引脚相对于 V <sub>SS</sub> 的电压.....	-0.3V 至 (V <sub>DD</sub> + 0.3V)
总功耗 <sup>(1)</sup> .....	700 mW
流出 V <sub>SS</sub> 引脚的最大电流.....	200 mA
流入 V <sub>DD</sub> 引脚的最大电流.....	150 mA
输入箝位电流, I <sub>IK</sub> (V <sub>I</sub> < 0 或 V <sub>I</sub> > V <sub>DD</sub> ).....	±20 mA
输出箝位电流, I <sub>OK</sub> (V <sub>O</sub> < 0 或 V <sub>O</sub> > V <sub>DD</sub> ).....	±20 mA
任一 I/O 引脚的最大输出灌电流.....	25 mA
任一 I/O 引脚的最大输出拉电流.....	25 mA
I/O 端口的最大输出拉电流.....	100 mA
I/O 端口的最大输出灌电流.....	100 mA

**注 1:** 功耗计算公式为:  $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$

†注: 如果器件工作条件超过上述“绝对最大额定值”,可能引起器件永久性损坏。这仅是极限参数,我们不建议器件工作在极限值甚至超过上述极限值。器件长时间工作在额定最大值条件下,其稳定性可能受到影响。

# PIC12F510/16F506

图 13-1 : 电压 - 频率关系图,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$  (PIC12F510)

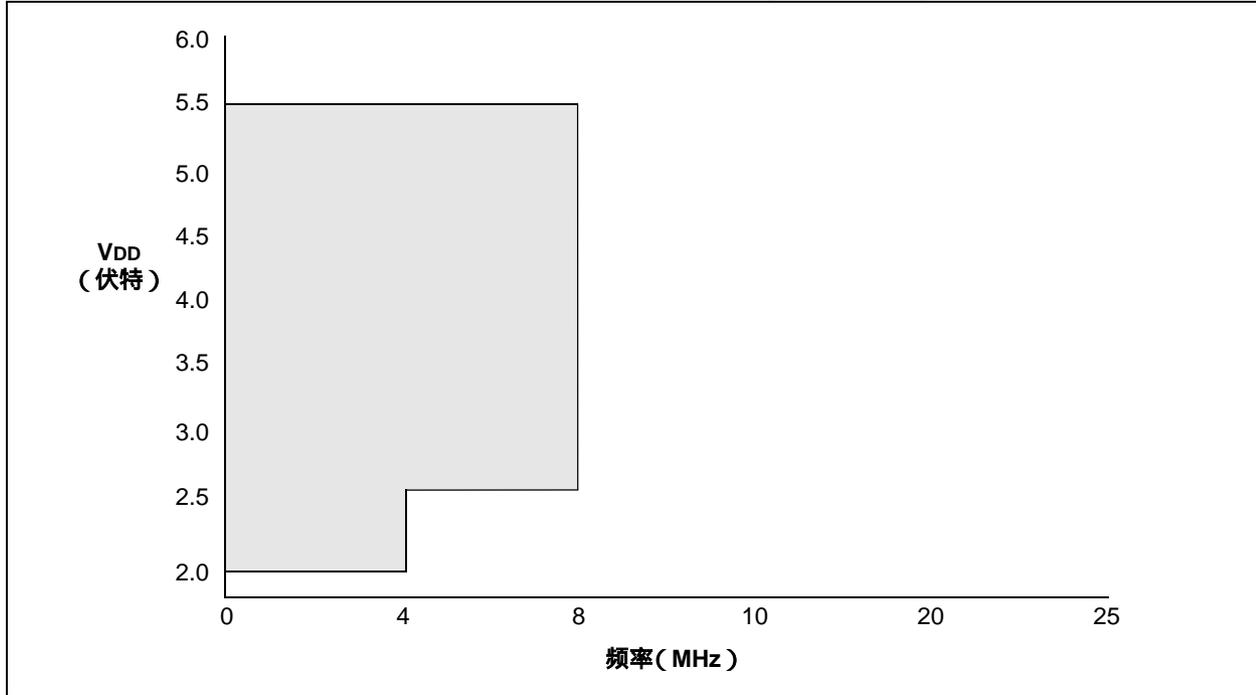


图 13-2 : 最大振荡器频率表 (PIC12F510)

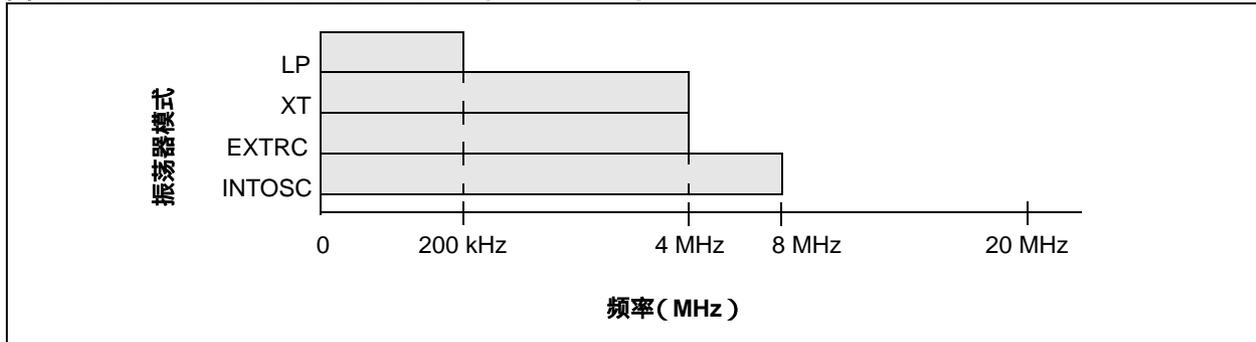


图 13-3 : 电压 - 频率关系图,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$  (PIC16F506)

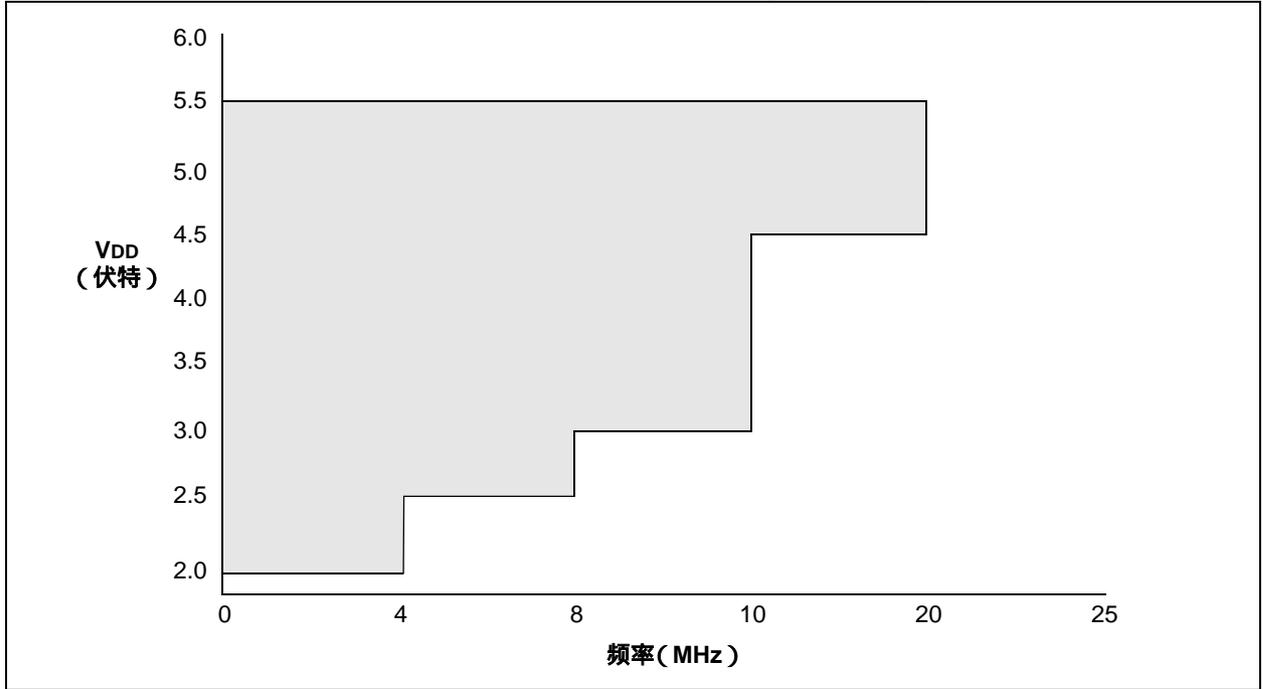
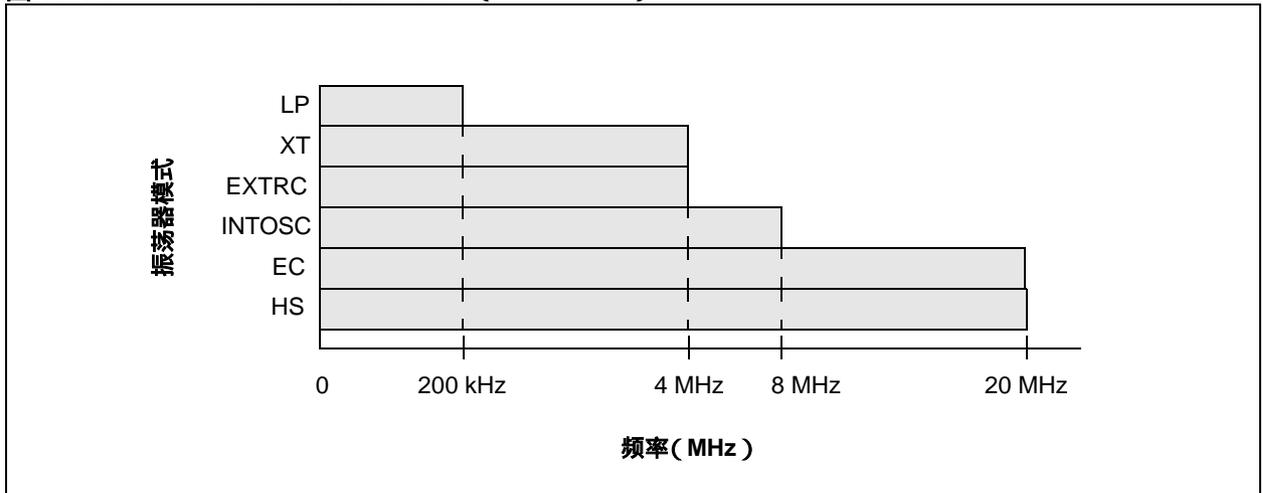


图 13-4 : 最大振荡器频率表 (PIC16F506)



# PIC12F510/16F506

## 13.1 直流特性：PIC12F510/16F506（工业级）

直流特性			标准工作条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ （工业级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
D001	VDD	供电电压	2.0	—	5.5	V	见图 13-1
D002	VDR	RAM 数据保持电压 <sup>(2)</sup>	—	1.5*	—	V	器件处于休眠模式
D003	VPOR	VDD 启动电压（确保内部上电复位信号）	—	VSS	—	V	详情请参见第 10.4 节“上电复位 (POR)”
D004	SVDD	VDD 上升率（确保内部上电复位信号）	0.05*	—	—	V/ms	详情请参见第 10.4 节“上电复位 (POR)”
D010	IDD	供电电流 <sup>(3)</sup>	—	170	TBD	$\mu\text{A}$	FOSC = 4 MHz, VDD = 2.0V <sup>(4)</sup>
			—	0.4	TBD	mA	FOSC = 8 MHz, VDD = 3.0V
			—	1.7	TBD	mA	FOSC = 20 MHz, VDD = 5.0V
			—	15	TBD	$\mu\text{A}$	FOSC = 32 kHz, VDD = 2.0V, WDT 禁止
D020	IPD	掉电电流 <sup>(5)</sup>	—	0.1	TBD	$\mu\text{A}$	VDD = 2.0V
D022	$\Delta I_{\text{WDT}}$	WDT 电流 <sup>(5)</sup>	—	1.0	TBD	$\mu\text{A}$	VDD = 2.0V
D023	$\Delta I_{\text{CMP}}$	比较器电流	—	15	TBD	$\mu\text{A}$	VDD = 2.0V
D024	$\Delta I_{\text{ADC}}$	ADC 电流	—	100	TBD	$\mu\text{A}$	VDD = 2.0V
D025	$\Delta I_{\text{VREF}}$	内部参考电流	—	80	TBD	$\mu\text{A}$	VDD = 2.0V
D026	$\Delta CV_{\text{REF}}$	比较器参考电压电流	—	58	TBD	$\mu\text{A}$	VDD = 2.0V

图注： TBD = 待定。

\* 这些参数为特性值，未经测试。

- 注 1： “典型值” 栏中的数据基于在 25°C 时的特性结果。该数据仅供设计参考，未经测试。
- 注 2： 这是在不丢失 RAM 数据的前提下，休眠模式下 VDD 所能降到的最小电压值。
- 注 3： 供电电流主要受工作电压和频率的影响。其他因素如总线负载、振荡器类型、总线速率、内部代码执行模式以及温度也对电流消耗有影响。
- a) 有效工作模式下，所有 IDD 测量值的测试条件为：  
OSC1 = 外部方波，轨到轨满幅；所有 I/O 引脚均为三态，上拉至 VSS, T0CKI = VDD, MCLR = VDD；  
根据具体应用使能 / 禁止 WDT。
- b) 对于待机电流测量，条件是相同的（器件处于休眠模式时除外）。
- 注 4： 不要包含通过 REXT 的电流（仅当处于 EXTRC 模式时）。通过电阻的电流可以通过以下公式估算：  
 $I = V_{\text{DD}} / 2R_{\text{EXT}}$  (mA), REXT 以 k $\Omega$  为单位。
- 注 5： 在休眠模式下，掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式、所有 I/O 引脚处于高阻态并且连接到 VDD 或 VSS 时测得的。

## 13.2 直流特性：PIC12F510/16F506（扩展级）

直流特性			标准工作条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ （扩展级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
D001	VDD	供电电压	2.0	—	5.5	V	见图 13-1
D002	VDR	RAM 数据保持电压 <sup>(2)</sup>	—	1.5*	—	V	器件处于休眠模式
D003	VPOR	VDD 启动电压（确保内部上电复位信号）	—	Vss	—	V	详情请参见第 10.4 节“上电复位 (POR)”
D004	SVDD	VDD 上升率（确保内部上电复位信号）	0.05*	—	—	V/ms	详情请参见第 10.4 节“上电复位 (POR)”
D010	IDD	供电电流 <sup>(3)</sup>					
			—	385	TBD	$\mu\text{A}$	FOSC = 4 MHz, VDD = 5.0V
			—	170	TBD	$\mu\text{A}$	FOSC = 4 MHz, VDD = 2.0V <sup>(4)</sup>
			—	0.4	TBD	mA	FOSC = 8 MHz, VDD = 3.0V
			—	1.7	TBD	mA	FOSC = 20 MHz, VDD = 5.0V
			—	15	TBD	$\mu\text{A}$	FOSC = 32 kHz, VDD = 2.0V, WDT 禁止
D020	IPD	掉电电流 <sup>(5)</sup>	—	0.1	TBD	$\mu\text{A}$	VDD = 2.0V
D022	$\Delta I_{\text{WDT}}$	WDT 电流 <sup>(5)</sup>	—	1.0	TBD	$\mu\text{A}$	VDD = 2.0V
D023	$\Delta I_{\text{CMP}}$	比较器电流	—	15	TBD	$\mu\text{A}$	VDD = 2.0V
D024	$\Delta I_{\text{ADC}}$	ADC 电流	—	100	TBD	$\mu\text{A}$	VDD = 2.0V
D025	$\Delta I_{\text{VREF}}$	内部参考电流	—	80	TBD	$\mu\text{A}$	VDD = 2.0V
D026	$\Delta C_{\text{VREF}}$	比较器参考电压电流	—	58	TBD	$\mu\text{A}$	VDD = 2.0V

图注： TBD = 待定。

\* 这些参数为特性值，未经测试。

注 1： “典型值” 栏中的数据基于在 25°C 时的特性结果。该数据仅供设计参考，未经测试。

2： 这是在不丢失 RAM 数据的前提下，休眠模式下 VDD 所能降到的最小电压值。

3： 供电电流主要受工作电压和频率的影响。其他因素如总线负载、振荡器类型、总线速率、内部代码执行模式以及温度也对电流消耗有影响。

a) 有效工作模式下，所有 IDD 测量值的测试条件为：

OSC1 = 外部方波，轨到轨满幅；所有 I/O 引脚均为三态，上拉至 Vss,  $\overline{\text{TOCKI}} = \text{VDD}$ ,  $\overline{\text{MCLR}} = \text{VDD}$ ；  
根据具体应用使能 / 禁止 WDT。

b) 对于待机电流测量，条件是相同的（器件处于休眠模式时除外）。

4： 不要包含通过 REXT 的电流（仅当处于 EXTRC 模式时）。通过电阻的电流可以通过以下公式估算：  
 $I = \text{VDD}/2\text{REXT}$  (mA)，REXT 以 k $\Omega$  为单位。

5： 在休眠模式下，掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式、所有 I/O 引脚处于高阻态并且连接到 VDD 或 Vss 时测得的。

# PIC12F510/16F506

## 13.3 直流特性：PIC12F510/16F506（工业级，扩展级）

直流特性		标准工作条件（除非另外说明） 工作温度 -40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）					
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
<b>输入低电压</b>							
D030	VIL	I/O 端口	VSS	—	0.8V	V	对于 4.5 ≤ VDD ≤ 5.5V 其他
D030A		带 TTL 缓冲器	VSS	—	0.15 VDD	V	
D031		带施密特触发缓冲器	VSS	—	0.15 VDD	V	
D032		MCLR 和 TOCKI	VSS	—	0.15 VDD	V	
D033		OSC1（处于 EXTRC 模式）和 EC <sup>(1)</sup>	VSS	—	0.15 VDD	V	
D033		OSC1（处于 HS 模式）	VSS	—	0.3 VDD	V	
D033		OSC1（处于 XT 和 LP 模式）	VSS	—	0.3 VDD	V	
<b>输入高电压</b>							
D040	VIH	I/O 端口	2.0	—	VDD	V	4.5 ≤ VDD ≤ 5.5V 其他
D040A		带 TTL 缓冲器	0.25 VDD + 0.8V	—	VDD	V	
D041		带施密特触发缓冲器	0.85 VDD	—	VDD	V	
D042		MCLR 和 TOCKI	0.85 VDD	—	VDD	V	
D043		OSC1（处于 EXTRC 模式）和 EC <sup>(1)</sup>	0.85 VDD	—	VDD	V	
D043		OSC1（处于 HS 模式）	0.7 VDD	—	VDD	V	
D043		OSC1（处于 XT 和 LP 模式）	1.6	—	VDD	V	
D070	IPUR	<b>GPIO/PORTB 弱上拉电流</b>	TBD	250	TBD	μA	VDD = 5V, VPIN = VSS
<b>输入泄漏电流<sup>(2), (3)</sup></b>							
D070	IIL	GPIO 弱上拉电流（GP3）	TBD	225	TBD	μA	VDD = 5V VPIN = 0V
D060		I/O 端口	—	—	±1	μA	VSS ≤ VPIN ≤ VDD, 引脚处于高阻态
D061A		GP3/RB3/MCLR <sup>(4)</sup>	—	—	±5	μA	VSS ≤ VPIN ≤ VDD
D063		OSC1	—	—	±5	μA	VSS ≤ VPIN ≤ VDD, XT、HS 和 LP 振荡器配置
<b>输出低电压</b>							
D080	VOL	I/O 端口 /CLKOUT	—	—	0.6	V	IOL = 8.5 mA, VDD = 4.5V, -40°C 至 +85°C
D080A			—	—	0.6	V	IOL = 7.0 mA, VDD = 4.5V, -40°C 至 +125°C
D083		OSC2	—	—	0.6	V	IOL = 1.6 mA, VDD = 4.5V, -40°C 至 +85°C
D083A			—	—	0.6	V	IOL = 1.2 mA, VDD = 4.5V, -40°C 至 +125°C
<b>输出高电压</b>							
D090	VOH	I/O 端口 /CLKOUT <sup>(3)</sup>	VDD - 0.7	—	—	V	IOH = -3.0 mA, VDD = 4.5V, -40°C 至 +85°C
D090A			VDD - 0.7	—	—	V	IOH = -2.5 mA, VDD = 4.5V, -40°C 至 +125°C
D092		OSC2	VDD - 0.7	—	—	V	IOH = -1.3 mA, VDD = 4.5V, -40°C 至 +85°C
D092A			VDD - 0.7	—	—	V	IOH = -1.0 mA, VDD = 4.5V, -40°C 至 +125°C
<b>输出引脚上的容性负载规范</b>							
D100	Cosc2	OSC2 引脚	—	—	15	pF	当外部时钟用于驱动 OSC1 时处于 XT、HS 和 LP 模式下。
D101	Cio	所有 I/O 引脚	—	—	50	pF	

图注： TBD = 待定。

† 除非另外声明，否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注 1：在 EXTRC 振荡器配置中，OSC1/CLKIN 引脚被配置为施密特触发器输入。不建议在 RC 模式下使用外部时钟驱动 PIC12F510/16F506。  
 2：MCLR 引脚上的泄漏电流主要取决于所施加电压。规定电压为正常工作条件下的电压。在不同的输入电压下可测得更高的泄漏电流。  
 3：负电流定义为从引脚输出的电流。  
 4：当 GP3/MCLR 配置为输入引脚，并且禁止上拉功能时，该规范适用。MCLR 电路的泄漏电流高于标准的 I/O 逻辑。

**表 13-1： 比较器规范**

符号	特性	最小值	典型值	最大值	单位	备注
VOS	输入失调电压	—	±3	±10	mV	
VCM	输入共模电压	0	—	VDD - 1.5	V	
CMRR	共模抑制比	+55*	—	—	dB	
TRT	响应时间 <sup>(1)</sup>	—	150	400*	ns	内部
VIVRF	内部参考电压	0.550	0.6	0.650	V	

\* 这些参数为特性值，未经测试。

**注 1：** 响应时间是在比较器有一个输入端为 (VDD - 1.5)/2，同时另一个输入端电平从 VSS 变化到 VDD - 1.5V 时测量的。

**表 13-2： 比较器参考电压 (CVREF) 规范**

符号	特性	最小值	典型值	最大值	单位	备注
CVRES	分辨率	—	VDD/24*	—	LSb	低电平范围 (VRR = 1)
		—	VDD/32	—	LSb	高电平范围 (VRR = 0)
	绝对精度	—	—	±1/2*	LSb	低电平范围 (VRR = 1)
		—	—	±1/2*	LSb	高电平范围 (VRR = 0)
单位电阻值 (R)	—	2K*	—	Ω		
	稳定时间 <sup>(1)</sup>	—	—	10*	μs	

\* 这些参数为特性值，未经测试。

**注 1：** 稳定时间是在 VRR = 1 且 VR<3:0> 的状态从 0000 跃变至 1111 时测量的。

**表 13-3： A/D 转换器特性 (PIC12F510/16F506)**

参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
A01	NR	分辨率	—	—	8 位	位	
A03	EIL	积分线性误差	—	—	± 2	LSb	VDD = 5.0V
A04	EDL	微分线性误差	—	—	-1 < EDL ≤ 2	LSb	8 位不会丢失编码， VDD = 5.0V
A05	EFS	满量程	2	—	5.5*	V	VDD
A06	E0FF	失调误差	—	—	± 2	LSb	VDD = 5.0V
A07	E0GN	增益误差	—	—	± 2	LSb	VDD = 5.0V
A10	—	单调性	—	保证 <sup>(2)</sup>	—	—	VSS ≤ VAIN ≤ VDD
A25	VAIN	模拟输入电压	VSS	—	VDD	V	
			VSS	—	0.9 VDD	V	仅限 T > 85°C 且 FOSC > 10 MHz
A30	ZAIN	模拟电压源的推荐阻抗	—	—	10	kΩ	

\* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

**注 1：** 总的绝对误差包括积分、微分、失调和增益误差。  
**2：** A/D 转换结果不会因输入电压的增加而减小，并且不会丢失编码。  
**3：** 当 A/D 关断时，它除了消耗很少的泄漏电流外，不消耗任何其他电流。掉电电流参数中包括源自 A/D 模块的任何漏电流。

# PIC12F510/16F506

表 13-4: A/D 转换器特性 (PIC12F510)

参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
A01	NR	分辨率	—	—	8 位	位	
A03	EIL	积分线性误差	—	—	± 1	LSb	VDD = 5.0V
A04	EDL	微分线性误差	—	—	-1 < EDL ≤ 1	LSb	8 位不会丢失编码, VDD = 5.0V
A05	EFS	满量程	2	—	5.5*	V	VDD
A06	EOFF	失调误差	—	—	± 1	LSb	VDD = 5.0V
A07	EGN	增益误差	—	—	± 1	LSb	VDD = 5.0V
A10	—	单调性	—	保证 (2)	—	—	VSS ≤ VAIN ≤ VDD
A25	VAIN	模拟输入电压	VSS	—	VDD	V	
A30	ZAIN	模拟电压源的推荐阻抗	—	—	10	kΩ	

\* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注 1: 总的绝对误差包括积分、微分、失调和增益误差。
- 2: A/D 转换结果不会因输入电压的增加而减小, 并且不会丢失编码。
- 3: 当 A/D 关断时, 它除了消耗很少的泄漏电流外, 不消耗任何其他电流。掉电电流参数中包括源自 A/D 模块的任何泄漏电流。

## 13.4 时序参数符号体系和负载条件

时序参数符号采用以下格式之一进行创建：

1. TppS2ppS
2. TppS

<b>T</b>	
F 频率	T 时间

小写字母 (pp) 及其含义：

<b>pp</b>			
2	至	mc	MCLR
ck	CLKOUT	osc	振荡器
cy	周期时间	os	OSC1
drt	器件复位定时器	t0	T0CKI
io	I/O 端口	wdt	看门狗定时器

大写字母及其含义：

<b>S</b>			
F	下降	P	周期
H	高	R	上升
I	无效 (高阻)	V	有效
L	低	Z	高阻

图 13-5： 负载条件

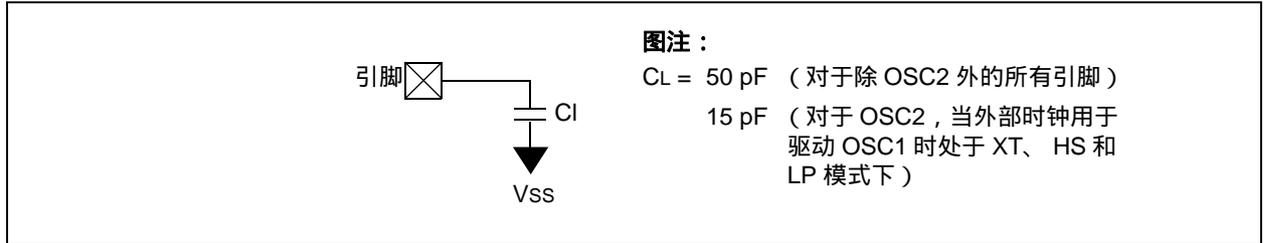
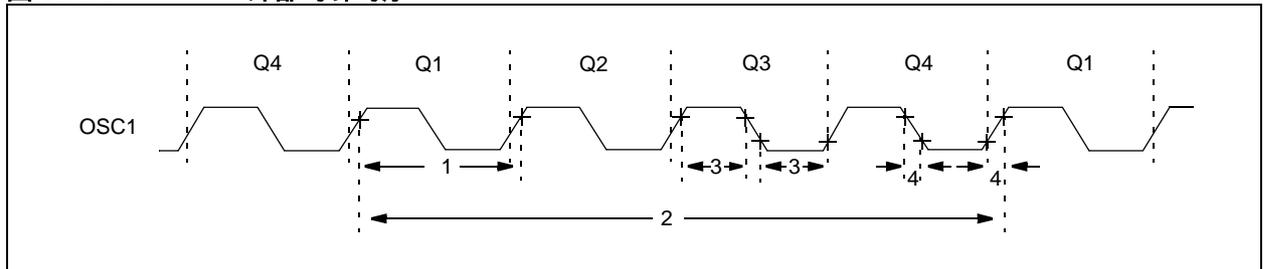


图 13-6： 外部时钟时序



# PIC12F510/16F506

表 13-5： 外部时钟时序要求

交流特性			标准工作条件（除非另外说明） 工作温度 -40°C ≤ Ta ≤ +85°C（工业级）， -40°C ≤ Ta ≤ +125°C（扩展级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
1A	FOSC	外部 CLKIN 频率 (2)	DC	—	4	MHz	XT 振荡器模式
			DC	—	20	MHz	HS/EC 振荡器模式 (仅限 PIC16F506)
			DC	—	200	kHz	LP 振荡器模式
		振荡器频率 (2)	—	—	4	MHz	EXTRC 振荡器模式
			0.1	—	4	MHz	XT 振荡器模式
			4	—	20	MHz	HS/EC 振荡器模式 (仅限 PIC16F506)
			—	—	200	kHz	LP 振荡器模式
1	TOSC	外部 CLKIN 周期 (2)	250	—	—	ns	XT 振荡器模式
			50	—	—	ns	HS/EC 振荡器模式 (仅限 PIC16F506)
			5	—	—	μs	LP 振荡器模式
		振荡器周期 (2)	250	—	—	ns	EXTRC 振荡器模式
			250	—	10,000	ns	XT 振荡器模式
			50	—	250	ns	HS/EC 振荡器模式 (仅限 PIC16F506)
			5	—	—	μs	LP 振荡器模式
2	TCY	指令周期时间	200	4/FOSC	—	ns	
3	TosL , TosH	时钟输入 (OSC1) 的低电平 或高电平时间	50*	—	—	ns	XT 振荡器
			2*	—	—	μs	LP 振荡器
			10	—	—	ns	HS/EC 振荡器 (仅限 PIC16F506)
4	TosR , TosF	时钟输入 (OSC1) 的上升或 下降时间	—	—	25*	ns	XT 振荡器
			—	—	50*	ns	LP 振荡器
			—	—	15	ns	HS/EC 振荡器 (仅限 PIC16F506)

\* 这些参数为特性值，未经测试。

注 1：除非另外声明，否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

2：所有规定值均为基于针对特定振荡器类型，器件在标准工作条件下执行代码时的特性数据。超出这些规定的极限值可能导致振荡器运行不稳定和 / 或电流消耗超出预期值。当使用了外部时钟输入时，所有器件的“最大”周期时间限制为“DC”（无时钟）。

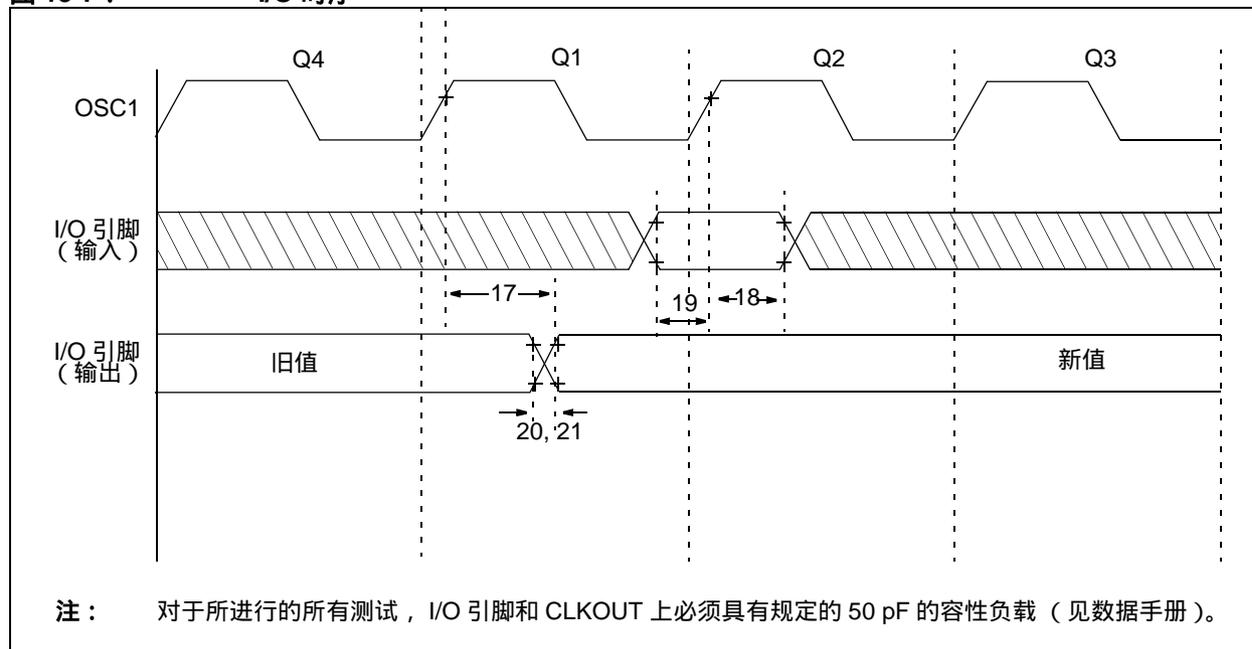
表 13-6 : 已校准的内部 RC 频率

交流特性			标准工作条件 (除非另外说明)					单位	条件
参数编号	符号	特性	频率容差	最小值	典型值 <sup>(1)</sup>	最大值 <sup>*</sup>			
			工作温度						
			-40°C ≤ TA ≤ +85°C (工业级),						
			-40°C ≤ TA ≤ +125°C (扩展级)						
F10	FOSC	内部已校准 INTOSC 频率 <sup>(1)</sup>	±1%	7.92	8.00	8.08	MHz	VDD = 3.5V TA = 25°C 2.5V ≤ VDD ≤ 5.5V 0°C ≤ TA ≤ +85°C 2.0V ≤ VDD ≤ 5.5V -40°C ≤ TA ≤ +85°C (工业级) -40°C ≤ TA ≤ +125°C (扩展级)	
			±2%	7.84	8.00	8.16	MHz		
			±5%	7.60	8.00	8.40	MHz		

\* 这些参数为特性值, 未经测试。

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

图 13-7 : I/O 时序



# PIC12F510/16F506

表 13-7： 时序要求

交流特性		标准工作条件（除非另外说明） 工作温度 -40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位
17	TosH2ioV	OSC1↑（Q1 周期）到端口输出有效的时间 (2), (3)	—	—	100*	ns
18	TosH2ioI	OSC1↑（Q2 周期）到端口输入无效的时间 (I/O 输入保持时间) (2)	TBD	—	—	ns
19	TioV2osH	端口输入有效到 OSC1↑ 的时间（I/O 输入 建立时间）	TBD	—	—	ns
20	TioR	端口输出上升时间 (2), (3)	—	10	25**	ns
21	TioF	端口输出下降时间 (2), (3)	—	10	25**	ns

\* 这些参数为特性值，未经测试。

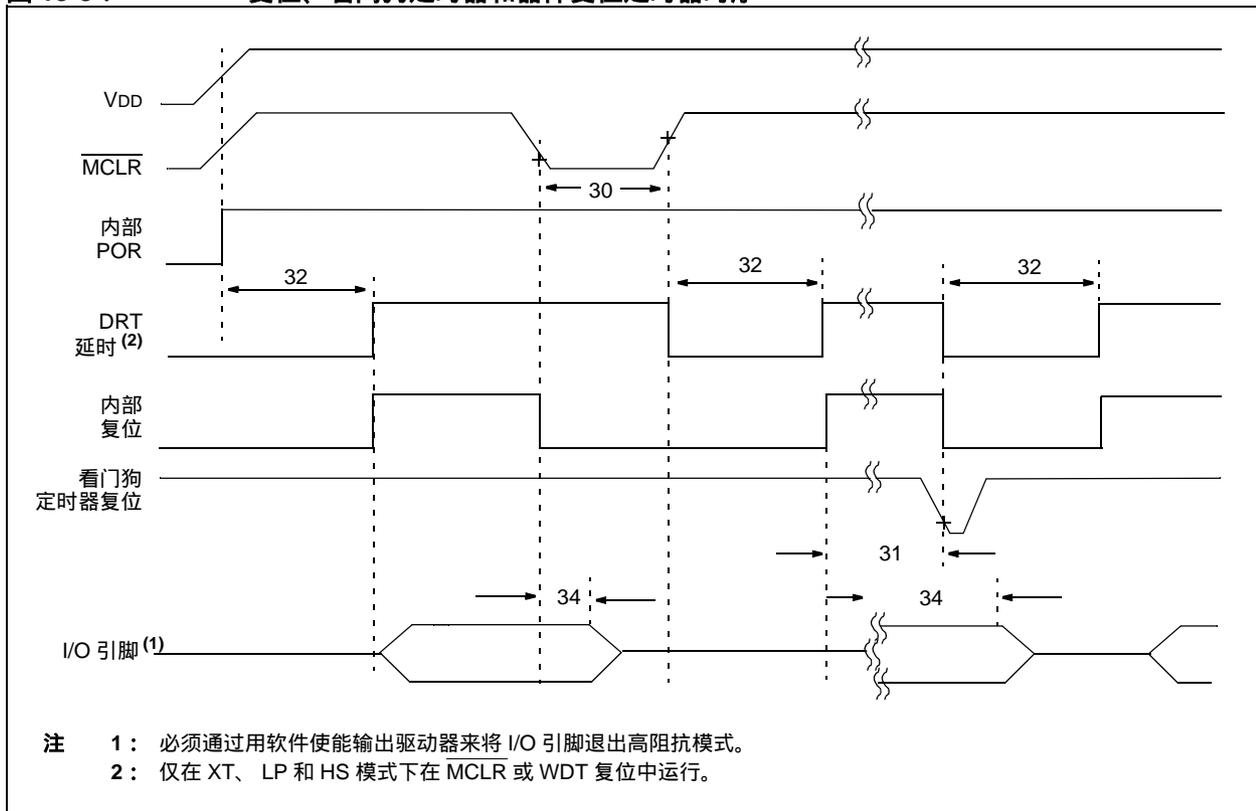
\*\* 这些参数仅供设计参考，未经测试。

注 1：除非另外声明，否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

2：测量在 EXTRC 模式下进行。

3：负载条件请参见图 13-5。

图 13-8： 复位、看门狗定时器和器件复位定时器时序



注 1：必须通过用软件使能输出驱动器来将 I/O 引脚退出高阻抗模式。

2：仅在 XT、LP 和 HS 模式下在 MCLR 或 WDT 复位中运行。

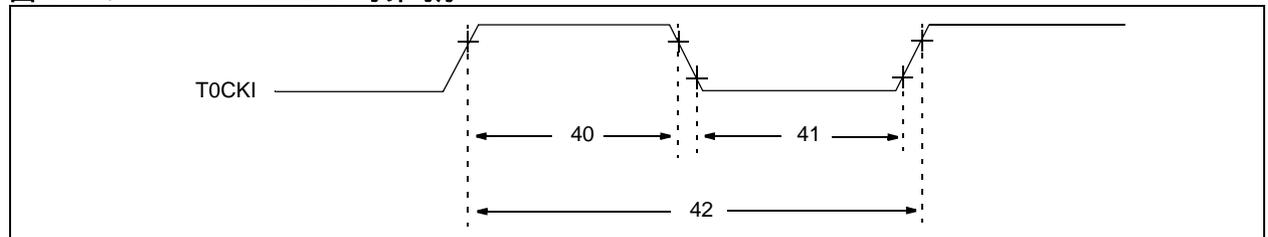
**表 13-8： 复位、看门狗定时器和器件复位定时器**

交流特性		标准工作条件（除非另外说明） 工作温度 -40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）					
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
30	TmCL	MCLR 脉冲宽度（低电平）	2000*	—	—	ns	VDD = 5.0V
31	TWD <sub>T</sub>	看门狗定时器超时周期（无预分频器）	9*	18*	30*	ms	VDD = 5.0V（商业级）
			9*	18*	40*	ms	VDD = 5.0V（扩展级）
32	TDRT	器件复位定时器周期					
		标准	9*	18*	30*	ms	VDD = 5.0V（工业级）
			9*	18*	40*	ms	VDD = 5.0V（扩展级）
短暂	0.5*	1.125*	2*	ms	VDD = 5.0V（工业级）		
	0.5*	1.125*	2.5*	ms	VDD = 5.0V（扩展级）		
34	Tioz	MCLR 变为低电平后 I/O 处于高阻抗的时间	—	—	2000*	ns	

\* 这些参数为特性值，未经测试。

注 1：除非另外声明，否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

**图 13-9： TIMERO 时钟时序**



**表 13-9： TIMERO 时钟要求**

交流特性		标准工作条件（除非另外说明） 工作温度 -40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）						
参数编号	符号	特性		最小值	典型值 (1)	最大值	单位	条件
40	Tt0H	T0CKI 高电平脉冲宽度	无预分频器	0.5 Tcy + 20*	—	—	ns	
			带预分频器	10*	—	—	ns	
41	Tt0L	T0CKI 低电平脉冲宽度	无预分频器	0.5 Tcy + 20*	—	—	ns	
			带预分频器	10*	—	—	ns	
42	Tt0P	T0CKI 周期		20 或 Tcy + 40* N	—	—	ns	以较大值为准。 N = 预分频值 (1, 2, 4, ..., 256)

\* 这些参数为特性值，未经测试。

注 1：除非另外声明，否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

# PIC12F510/16F506

---

注：

## 14.0 直流和交流特性图表

当前没有可用图表。

# PIC12F510/16F506

---

注：

## 15.0 封装

### 15.1 封装标识信息

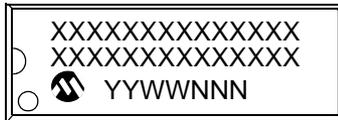
8 引脚 PDIP



示例



14 引脚 PDIP



示例



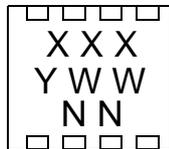
8 引脚 SOIC ( 3.90 mm )



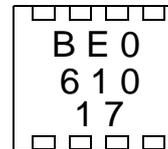
示例



8 引脚 2x3 DFN\*



示例



**图注：** XX...X 客户信息  
 Y 年份代码（日历年的最后一位数字）  
 YY 年份代码（日历年的最后两位数字）  
 WW 星期代码（1月1日的星期代码为“01”）  
 NNN 以字母数字排序的追踪代码  
 (e3) 雾锡（Matte Tin, Sn）的 JEDEC 无铅标志  
 \* 本封装为无铅封装。JEDEC 无铅标志 ((e3)) 标示于此种封装的外包装上。

**注：** Microchip 元器件编号如果无法在同一行内完整标注，将换行标出。因此会限制表示客户信息的字符数。

\* 标准 PIC<sup>®</sup> 器件标识包括 Microchip 器件编号、年份代码、星期代码和追踪代码。若 PIC 器件标识超出上述内容，需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件，任何特殊标记的费用都已包含在 QTP 价格中。

# PIC12F510/16F506

## 15.2 封装标识信息 (续)

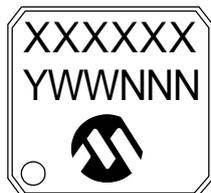
14 引脚 SOIC ( 3.90 mm )



示例



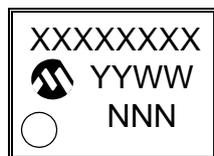
8 引脚 MSOP



示例



14 引脚 TSSOP ( 4.4 mm )

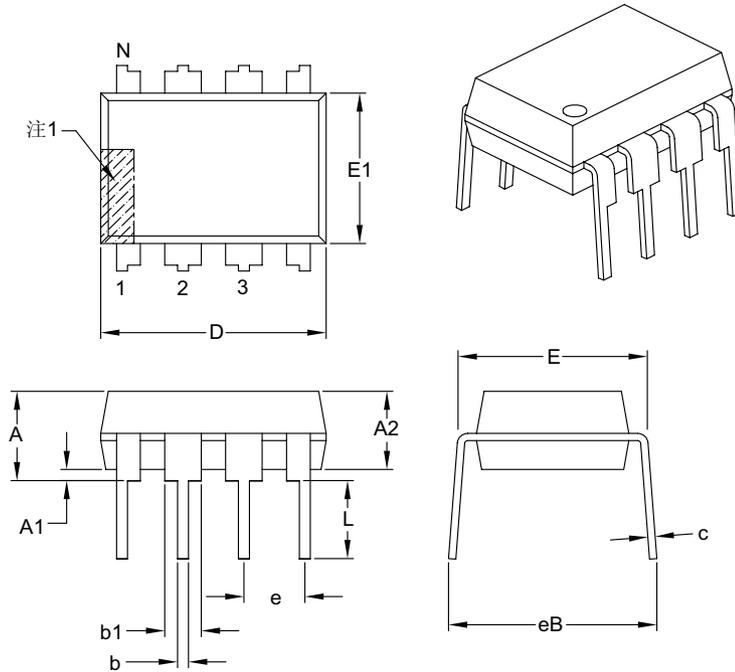


示例



## 8引脚塑封双列直插式封装（P）——300 mil主体 [PDIP]

注：最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



	单位	英寸		
		尺寸范围		
		最小	正常	最大
引脚数	N	8		
引脚间距	e	.100 BSC		
顶端到固定面高度	A	—	—	.210
塑模封装厚度	A2	.115	.130	.195
塑模底面到固定面高度	A1	.015	—	—
肩到肩宽度	E	.290	.310	.325
塑模封装宽度	E1	.240	.250	.280
总长度	D	.348	.365	.400
引脚尖到固定面高度	L	.115	.130	.150
引脚厚度	c	.008	.010	.015
引脚上部宽度	b1	.040	.060	.070
引脚下部宽度	b	.014	.018	.022
总排列间距 §	eB	—	—	.430

注：

1. 引脚1的可见定位功能可能不同，但必须在阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过0.010英寸。
4. 尺寸和公差请参见ASME Y14.5M。

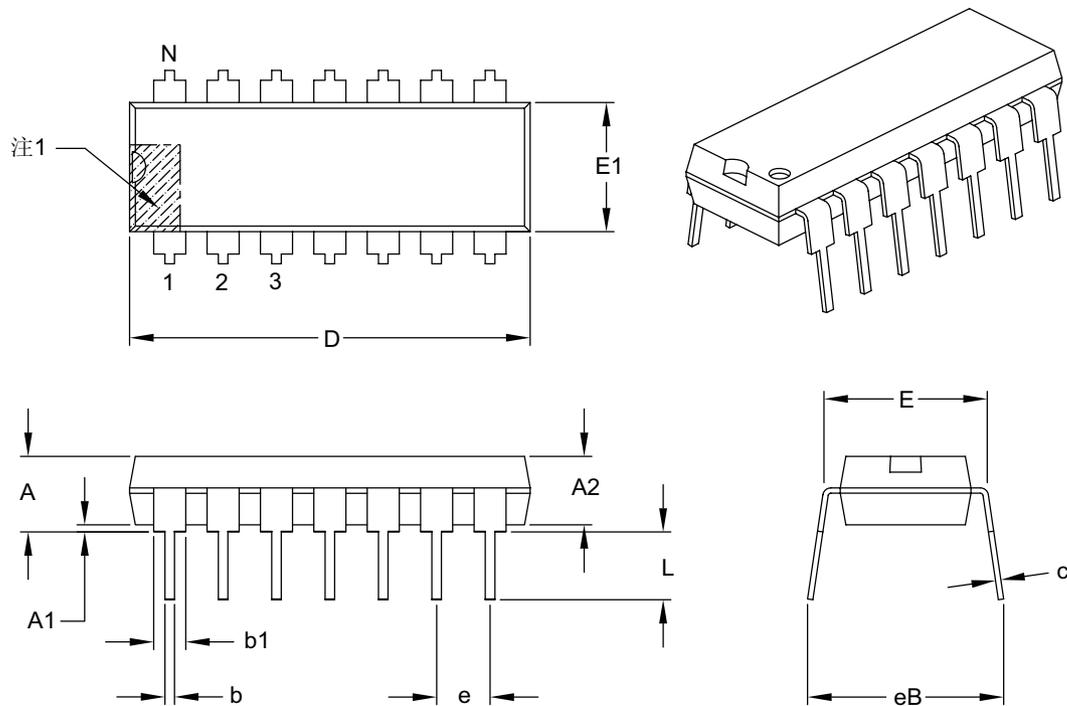
BSC：基本尺寸。显示的是没有公差的理论精确值。

Microchip Technology 图号C04-018B

# PIC12F510/16F506

## 14引脚塑封双列直插式封装（P）——300 mil 主体 [PDIP]

注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



单位		英寸		
尺寸范围		最小	正常	最大
引脚数	N	14		
引脚间距	e	.100 BSC		
顶端到固定面高度	A	-	-	.210
塑模封装厚度	A2	.115	.130	.195
塑模底面到固定面高度	A1	.015	-	-
肩到肩宽度	E	.290	.310	.325
塑模封装宽度	E1	.240	.250	.280
总长度	D	.735	.750	.775
引脚尖到固定面高度	L	.115	.130	.150
引脚厚度	c	.008	.010	.015
引脚上部宽度	b1	.045	.060	.070
引脚下部宽度	b	.014	.018	.022
总排列间距 §	eB	-	-	.430

注：

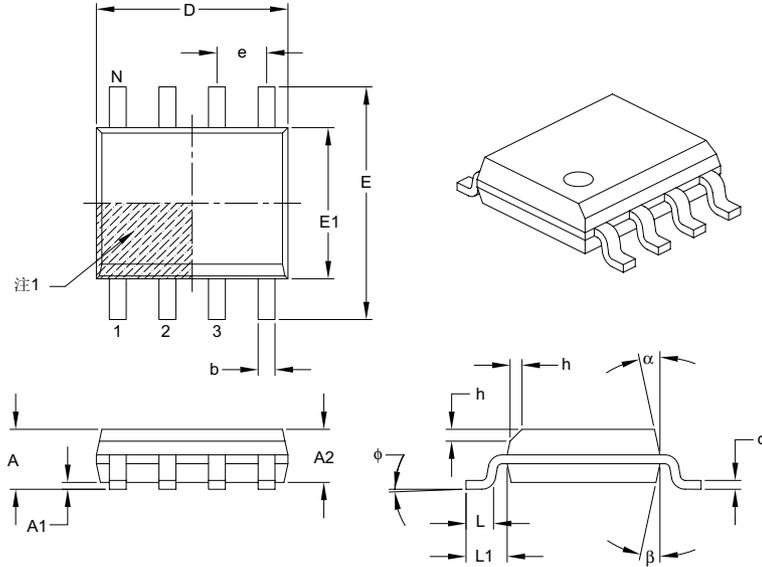
1. 引脚1的可见定位功能可能不同，但必须在阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过0.010英寸。
4. 尺寸和公差请参见ASME Y14.5M。

BSC：基本尺寸。显示的是没有公差的理论精确值。

Microchip Technology 图号C04-005B

## 8引脚塑封小外形封装 (SN) ——窄条, 3.90 mm主体 [SOIC]

注: 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	8		
引脚间距	e	1.27 BSC		
总高度	A	—	—	1.75
塑模封装厚度	A2	1.25	—	—
悬空间隙 §	A1	0.10	—	0.25
总宽度	E	6.00 BSC		
塑模封装宽度	E1	3.90 BSC		
总长度	D	4.90 BSC		
斜面 (可选)	h	0.25	—	0.50
底脚长度	L	0.40	—	1.27
引脚投影长度	L1	1.04 REF		
底脚倾斜角	$\phi$	0°	—	8°
引脚厚度	c	0.17	—	0.25
引脚宽度	b	0.31	—	0.51
塑模顶部锥度	$\alpha$	5°	—	15°
塑模底部锥度	$\beta$	5°	—	15°

注:

1. 引脚1的可见定位功能可能不同, 但必须在阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过0.15毫米。
4. 尺寸和公差请参见ASME Y14.5M。

BSC: 基本尺寸。显示的是没有公差的理论精确值。

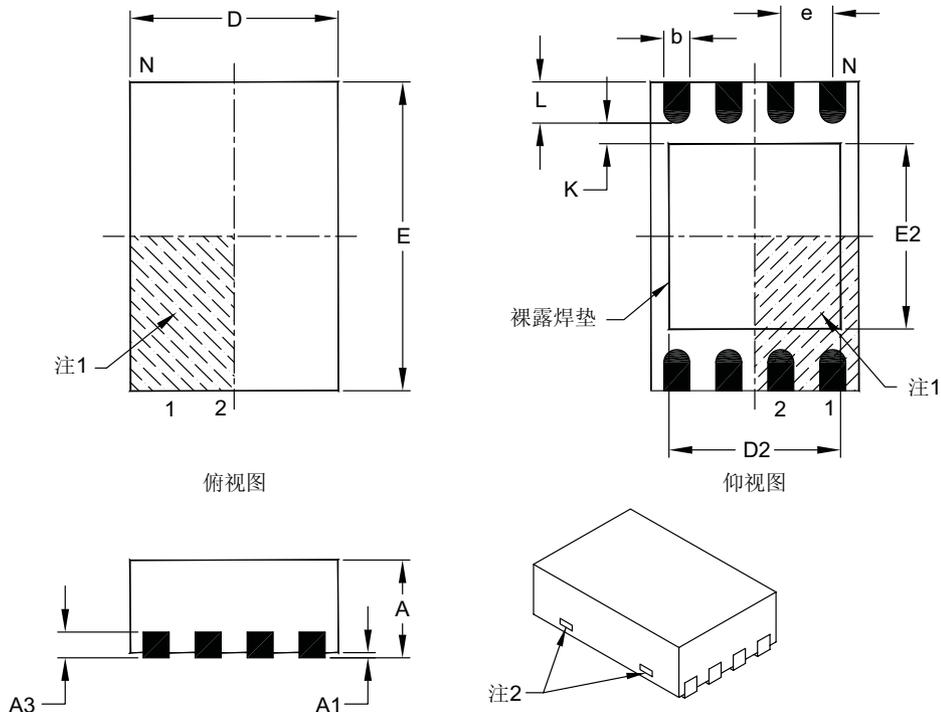
REF: 参考尺寸, 通常无公差, 仅供参考。

Microchip Technology 图号C04-057B

# PIC12F510/16F506

## 8引脚塑封正方扁平无脚封装（MC）——2x3x0.9 mm主体 [DFN]

注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	8		
引脚间距	e	0.50 BSC		
总高度	A	0.80	0.90	1.00
悬空间隙	A1	0.00	0.02	0.05
触点厚度	A3	0.20 REF		
总长度	D	2.00 BSC		
总宽度	E	3.00 BSC		
裸露金属焊垫长度	D2	1.30	—	1.75
裸露金属焊垫宽度	E2	1.50	—	1.90
触点宽度	b	0.18	0.25	0.30
触点长度	L	0.30	0.40	0.50
触点到裸露金属焊垫的距离	K	0.20	—	—

注：

1. 引脚1的可见定位功能可能不同，但必须在阴影区域内。
2. 封装可能在末端有一个或多个裸露的系杆。
3. 封装为切割分离。
4. 尺寸和公差请参见ASME Y14.5M。

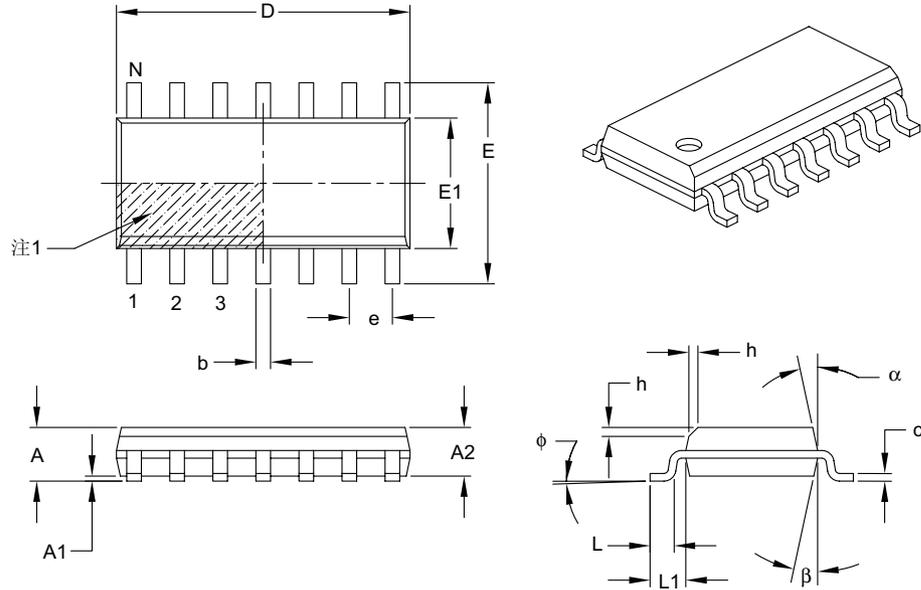
BSC：基本尺寸。显示的是没有公差的理论精确值。

REF：参考尺寸，通常无公差，仅供参考。

Microchip Technology 图号C04-123B

## 14引脚塑封小外形封装（SL）——窄条，3.90 mm主体 [SOIC]

注：最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	14		
引脚间距	e	1.27 BSC		
总高度	A	—	—	1.75
塑模封装厚度	A2	1.25	—	—
悬空间隙 §	A1	0.10	—	0.25
总宽度	E	6.00 BSC		
塑模封装宽度	E1	3.90 BSC		
总长度	D	8.65 BSC		
斜面（可选）	h	0.25	—	0.50
底脚长度	L	0.40	—	1.27
引脚投影长度	L1	1.04 REF		
底脚倾斜角	$\phi$	0°	—	8°
引脚厚度	c	0.17	—	0.25
引脚宽度	b	0.31	—	0.51
塑模顶部锥度	$\alpha$	5°	—	15°
塑模底部锥度	$\beta$	5°	—	15°

注：

1. 引脚1的可见定位功能可能不同，但必须在阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过0.15毫米。
4. 尺寸和公差请参见ASME Y14.5M。

BSC：基本尺寸。显示的是没有公差的理论精确值。

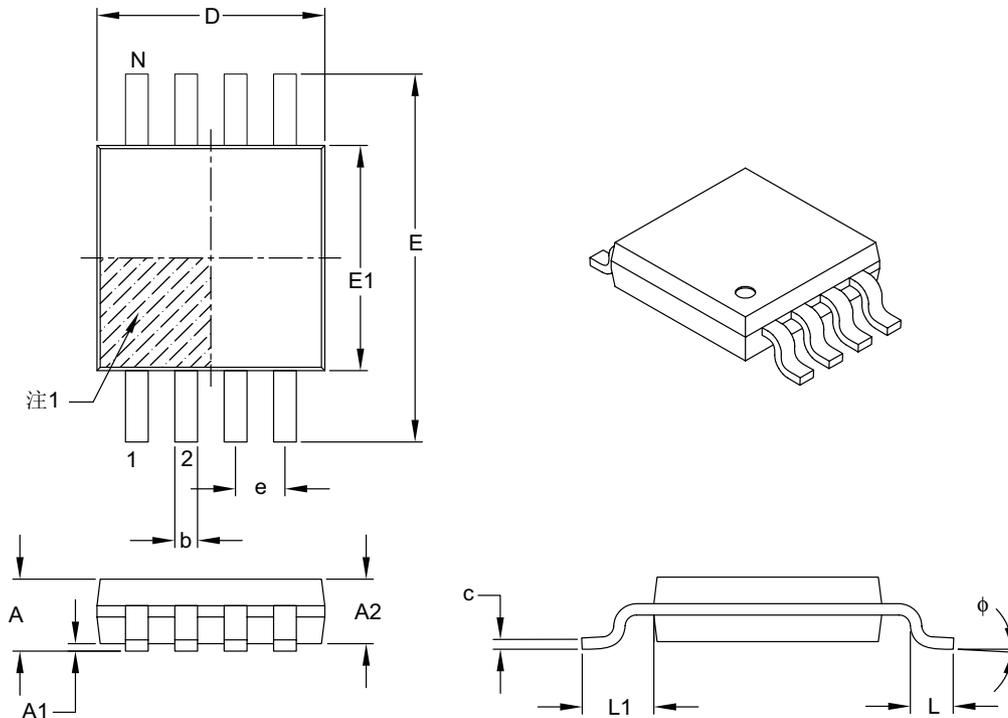
REF：参考尺寸，通常无公差，仅供参考。

Microchip Technology 图号C04-065B

# PIC12F510/16F506

## 8引脚塑封微小外形封装（MS） [MSOP]

注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	8		
引脚间距	e	0.65 BSC		
总高度	A	—	—	1.10
塑模封装厚度	A2	0.75	0.85	0.95
悬空间隙	A1	0.00	—	0.15
总宽度	E	4.90 BSC		
塑模封装宽度	E1	3.00 BSC		
总长度	D	3.00 BSC		
底脚长度	L	0.40	0.60	0.80
引脚投影长度	L1	0.95 REF		
底脚倾斜角	$\phi$	0°	—	8°
引脚厚度	c	0.08	—	0.23
引脚宽度	b	0.22	—	0.40

注：

1. 引脚1的可见定位功能可能不同，但必须在阴影区域内。
2. 尺寸D和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过0.15毫米。
3. 尺寸和公差请参见ASME Y14.5M。

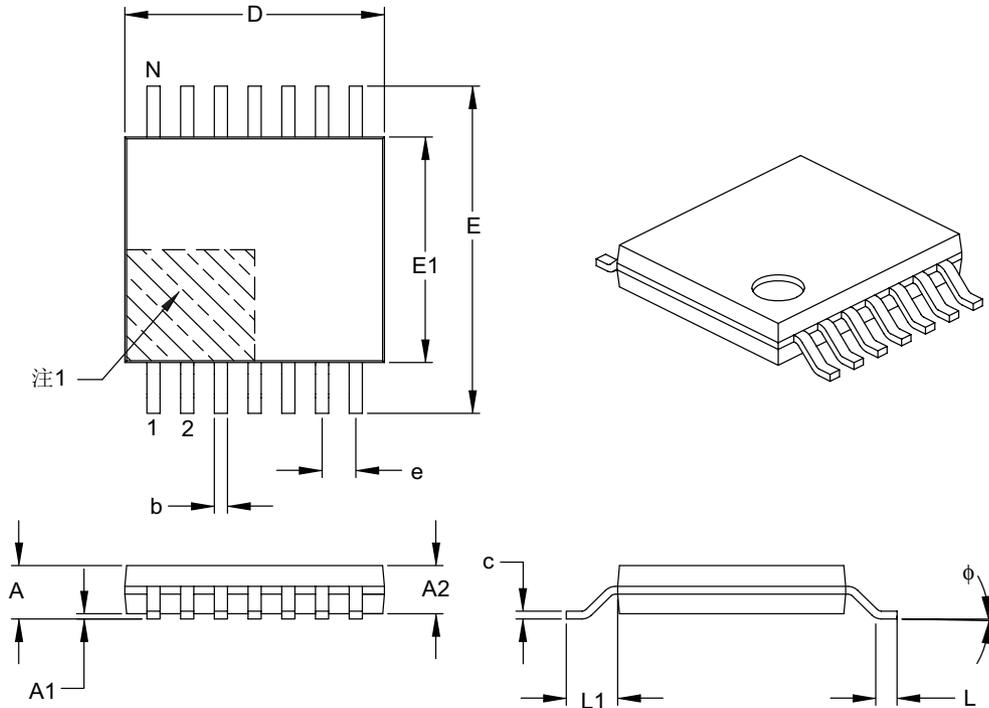
BSC：基本尺寸。显示的是没有公差的理论精确值。

REF：参考尺寸，通常无公差，仅供参考。

Microchip Technology 图号C04-111B

## 14引脚塑封薄缩小外形封装（ST）——4.4 mm主体 [TSSOP]

注：最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	14		
引脚间距	e	0.65 BSC		
总高度	A	–	–	1.20
塑模封装厚度	A2	0.80	1.00	1.05
悬空间隙	A1	0.05	–	0.15
总宽度	E	6.40 BSC		
塑模封装宽度	E1	4.30	4.40	4.50
塑模封装长度	D	4.90	5.00	5.10
底脚长度	L	0.45	0.60	0.75
引脚投影长度	L1	1.00 REF		
底脚倾斜角	$\phi$	0°	–	8°
引脚厚度	c	0.09	–	0.20
引脚宽度	b	0.19	–	0.30

注：

1. 引脚1的可见定位功能可能不同，但必须在阴影区域内。
2. 尺寸D和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过0.15毫米。
3. 尺寸和公差请参见ASME Y14.5M。

BSC：基本尺寸。显示的是没有公差的理论精确值。

REF：参考尺寸，通常无公差，仅供参考。

Microchip Technology 图号C04-087B

# PIC12F510/16F506

---

## 附录 A： 版本历史

### 版本 A

最初版本。

### 版本 B

第 3 页——单片机特性和低功耗特性章节。

PIC12F510 引脚图。

第 3.0 章——图 3-1，图 3-2，表 3-2，表 3-3。

第 4.0 章——第一段，第 4.2 节——图引用，表 4-1 和 4-2（注 1）。

第 5.0 章——表 5-2，表 5-6 标题。

第 6.0 章

第 7.0 章——第一段，第 7.7 节，寄存器 7-1，寄存器 7-2，寄存器 7-3，图 7-1，图 7-2，第 7.4 至 7.7 节，表 7-1。

第 8.0 章——第 8.0 至 8.2 节，图 8-1，表 8-1。

第 9.0 章——表 9-2，寄存器 9-1，寄存器 9-2，表 9-3。

第 10.0 章——寄存器 10-1 和 10-2（注 1），表 10-2（注 2），第 10.2.5 节，第 10.3 节，表 10-3，表 10-4，表 10-5，第 10.4 节，第 10.5 节，第 10.6.1 节，第 10.9 节，第 10.9.1 节，第 10.9.2 节，第 10.11 节。

第 13.0 章——13.1 直流特性，13.2 直流特性，表 13-1，表 13-3，表 13-4。

### 版本 C（2007 年 3 月）

修订表 3-2 GP3 和图注；修订表 3-3 RB3 和图注；寄存器更新为新的格式；修订第 9.1 节；修订表 9-2；修订 13.1 直流特性 D025；修订表 13-2 和表 13-3 及注释；更换封装图（版本 AN）；新增 DFN 封装；更换开发支持章节；修订产品标识体系。

## 索引

### A

ALU ..... 9

### B

半进位 ..... 9  
变更通知客户服务 ..... 111

### C

C 编译器  
MPLAB C18 ..... 80  
MPLAB C30 ..... 80  
CONFIG1 寄存器 ..... 56, 57  
CPU 的特殊功能 ..... 55  
程序计数器 ..... 23  
从休眠状态唤醒 ..... 69  
存储器构成 ..... 15  
程序存储器 ( PIC12F510/16F506 ) ..... 15  
数据存储器 ..... 16

### D

代码保护 ..... 55, 69  
掉电模式 ..... 69  
读者反馈 ..... 112  
读 - 修改 - 写 ..... 37  
堆栈 ..... 23

### F

FSR ..... 24  
复位 ..... 55

### H

汇编器  
MPASM 汇编器 ..... 80

### I

I/O 编程注意事项 ..... 37  
I/O 端口 ..... 27  
I/O 接口连接 ..... 27  
ID 存储单元 ..... 55, 69  
INDF ..... 24

### J

寄存器  
CONFIG1 ( 配置字寄存器 1 ) ..... 56, 57  
OPTION\_REG ( OPTION ) ..... 20, 21  
特殊功能 ..... 17  
寄存器文件映射  
PIC12F510 ..... 16  
PIC16F506 ..... 16  
间接数据寻址 ..... 24  
进位 ..... 9

### K

开发支持 ..... 79  
看门狗定时器 ( WDT ) ..... 55, 66  
编程注意事项 ..... 66  
周期 ..... 66  
勘误表 ..... 3  
客户通知服务 ..... 111  
客户支持 ..... 111  
框图  
PIC12F510 的比较器 ..... 46  
PIC16F506 的比较器 ..... 46  
Timer0 ..... 39

TMRO/WDT 预分频器 ..... 42  
看门狗定时器 ..... 67  
片上复位电路 ..... 64

### M

Microchip 因特网网站 ..... 111  
MPLAB ASM30 汇编器、链接器和库管理器 ..... 80  
MPLAB ICD 2 在线调试器 ..... 81  
MPLAB ICE 2000 高性能通用在线仿真器 ..... 81  
MPLAB PM3 器件编程器 ..... 81  
MPLAB REAL ICE 在线仿真器系统 ..... 81  
MPLAB 集成开发环境软件 ..... 79  
MPLINK 目标链接器 /MPLIB 目标库管理器 ..... 80

### O

OPTION 寄存器 ..... 20, 21  
OSCCAL 寄存器 ..... 22

### P

PIC12F510/16F506 器件品种 ..... 7  
PICSTART 2 开发编程器 ..... 82  
PICSTART Plus 开发编程器 ..... 82  
POR  
PD ..... 68  
TO ..... 68  
器件复位定时器 ( DRT ) ..... 55, 66  
上电复位 ( POR ) ..... 55  
PORTB ..... 27  
配置位 ..... 55

### Q

Q 周期 ..... 14  
器件系列  
PIC12F510/16F506 ..... 5  
欠压保护电路 ..... 68  
欠压复位 ..... 68  
全零位 ..... 9

### R

RC 振荡器 ..... 59  
熔丝。请参见配置位  
软件模拟器 ( MPLAB SIM ) ..... 80

### S

STATUS 寄存器 ..... 9, 18  
时序参数符号体系和负载条件 ..... 91  
时序图和规范 ..... 91  
时钟分配 ..... 14

### T

Timer0  
Timer0 ..... 39  
Timer0 ( TMRO ) 模块 ..... 39  
TMRO 使用外部时钟 ..... 41  
TRIS 寄存器 ..... 27  
特殊功能寄存器 ..... 17

### W

WWW 地址 ..... 111  
WWW, 在线支持 ..... 3

### X

休眠 ..... 55, 69

# PIC12F510/16F506

---

## Y

因特网地址 .....	111
预分频器 .....	41

## Z

### 振荡器类型

HS .....	58
LP .....	58
RC .....	58
XT .....	58

振荡器配置 .....	58
-------------	----

振荡器选择 .....	55
-------------	----

指令集汇总 .....	72
-------------	----

指令流 / 流水线 .....	14
-----------------	----

指令周期 .....	14
------------	----

直流特性 .....	88
------------	----

直流特性 (工业级) .....	86
------------------	----

直流特性 (工业级, 扩展级) .....	88
-----------------------	----

直流特性 (扩展级) .....	87
------------------	----

装入 PC .....	23
-------------	----

## MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息：

- **产品支持**——数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排、Microchip 销售办事处、代理商以及工厂代表列表

## 变更通知客户服务

Microchip 的客户通知服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 www.microchip.com，点击“变更通知客户 (Customer Change Notification)”服务并按照注册说明完成注册。

## 客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过<http://support.microchip.com>获得网上技术支持。

# PIC12F510/16F506

---

---

## 读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。请填写以下信息，并从下面各方面提出您对本文档的意见。

致： TRC 经理 总页数 \_\_\_\_\_  
关于： 读者反馈  
发自： 姓名 \_\_\_\_\_  
公司 \_\_\_\_\_  
地址 \_\_\_\_\_  
国家 / 省份 / 城市 / 邮编 \_\_\_\_\_  
电话：(\_\_\_\_\_) \_\_\_\_\_ - \_\_\_\_\_ 传真：(\_\_\_\_\_) \_\_\_\_\_ - \_\_\_\_\_

应用(选填)：

您希望收到回复吗？是 \_\_\_ 否 \_\_\_

器件： PIC12F510/16F506

文献编号： DS41268C\_CN

问题：

1. 本文档中哪些部分最有特色？

---

---

2. 本文档是否满足了您的软硬件开发要求？如何满足的？

---

---

3. 您认为本文档的组织结构便于理解吗？如果不便于理解，那么问题何在？

---

---

4. 您认为本文档应该添加哪些内容以改善其结构和主题？

---

---

5. 您认为本文档中可以删减哪些内容，而又不会影响整体使用效果？

---

---

6. 本文档中是否存在错误或误导信息？如果存在，请指出是什么信息及其具体页数。

---

---

7. 您认为本文档还有哪些方面有待改进？

---

---

## 产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

器件编号	X	XX	XXX
器件	温度范围	封装	模式
<b>器件：</b> PIC16F506 PIC12F510 PIC16F506T <sup>(1)</sup> PIC12F510T <sup>(2)</sup>  VDD 范围为 2.0V 至 5.5V	<b>温度范围：</b> I = -40°C 至 +85°C (工业级) E = -40°C 至 +125°C (扩展级)	<b>封装：</b> MC = 8L DFN 2x3 (双列扁平无脚) <sup>(3)</sup> MS = 微小外形封装 (MSOP) <sup>(3,4)</sup> P = 塑封 (PDIP) <sup>(4)</sup> SL = 14L 小外形, 3.90 mm (SOIC) <sup>(4)</sup> SN = 8L 小外形, 3.90 mm, 窄条 (SOIC) <sup>(4)</sup> ST = 薄缩小外形 (TSSOP) <sup>(4)</sup>	<b>模式：</b> QTP、SQTP、代码或特殊要求 (其他情况空白)

**示例：**

a) PIC16F506-E/P 301 = 扩展级温度, PDIP 封装, QTP 模板 #301

b) PIC16F506-I/SN = 工业级温度, SOIC 封装

c) PIC16F506T-E/P = 扩展级温度, PDIP 封装, 卷带式

**注** 1: T = 卷带式, 仅限 SOIC 和 TSSOP 封装。  
 2: T = 卷带式, 仅限 SOIC 和 MSOP 封装。  
 3: 仅限 PIC12F510。  
 4: 无铅。



**MICROCHIP**

---

---

## 联系我们

---

---

深圳市粤原点科技有限公司

(Microchip Authorized Design Partner)指定授权

总部地址：深圳市福田区福虹路世贸广场C座1103座

Add：Room 1103,Block C,World Trade Plaza,

9Fuhong Road,Futian District Shen Zhen City

电话(tel)：86-755-83666321,83666320,83666325

传真(fax)：86-755-83666329

Web: WWW.ORIGIN-GD.COM

E-mail：01@LZmcu.com abc85185@163.com

联系人：马先生,王小姐,汤小姐

在线咨询：QQ:42513912 MSN:action\_tech@hotmail.com

7x24小时在线产品咨询:13509674380 13798484366

01/02/08