



AN-6078SC

FAN480X PFC+PWM集成控制器

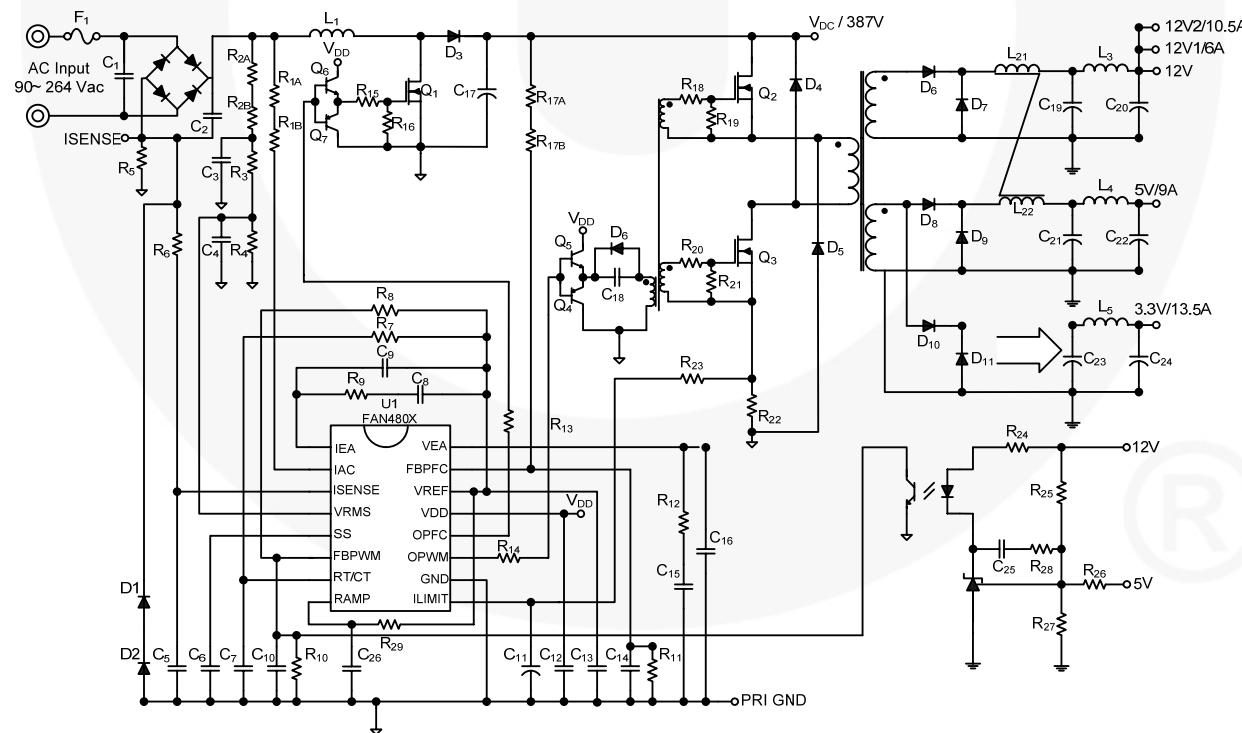
FAN4800A / FAN4800C / FAN4801 / FAN4802

1. 簡介

這篇應用指南用於幫助使用者使用FAN480X設計高效率的電源供應器，FAN480X由採用平均電流控制模式的PFC (Power Factor Correction)和PWM (Pulse-Width Modulation) 兩種控制器組成，其中PFC 採用Switching Charge 技術的乘法器可以獲得較高的功因PF (Power Factor)與較低的總諧波失真THD (Total Harmonic Distortion)，PWM可採用電流模式控制或是電壓模式控制。PFC調變控制為前緣調變(Leading-Edge Modulation)控制，而PWM調變控制採用後緣調變控制(Trailing-Edge Modulation)，因為採用不同觸發的調變控制可以降低PFC輸出電容上的漣波電壓。FAN4801/2增加可規劃的兩段式PFC輸出功能，可使低交流輸入電壓且輕載時的系統效率能提升。

FAN480X可取代FAN4800與ML4800，只需在周邊零件上作些許的調整。FAN480X系列的功能比較表請見附錄一的表格十二。

FAN480X具有多種保護功能，其中包含PWM與PFC的軟式啟動(Soft-Start)、PFC過壓/欠壓(Over-Voltage Protection / Under-Voltage Protection)保護、逐週期電流限制(Cycle-by-Cycle Current Limit)，低交流輸入電壓(Brown-out)等保護，確保電源與後級設備不受損壞。使用者可以利用本篇所述的方程式選擇所需的關鍵元件。圖一為FAN480X的應用線路圖，其中輸出瓦數為300W(10W由待機電源(Standby)所提供之)，交流輸入電壓範圍是90 ~ 264V，PFC電路輸出電壓為387V提供給後級雙晶體順向式轉換器(Dual Forward Converter)的輸入電壓。



圖一、FAN480X應用線路圖

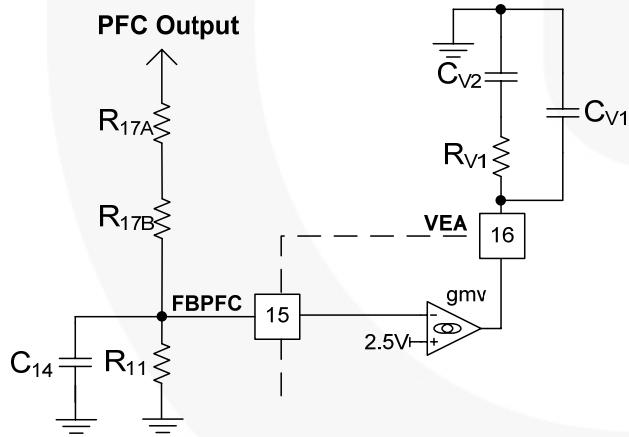
2. PFC單元

2.1 FAN480X動作原理

FAN480X的V_{DD}電壓由待機電源中的輔助繞組所提供的，當所提供的電壓高於V_{TH-ON}，則Q₁開始切換，PFC單元開始動作，使C₁₇上的電壓開始上升到387V，使輸入電壓與電流趨近同相位，而功率因數接近1。為了避免V_{DD}受到高頻雜訊的干擾，一般建議在V_{DD}接腳並聯低等效串聯電阻(Low-ESR)的陶瓷電容或是電解電容落地。設定的PFC輸出電壓必須高於最高交流輸入電壓的有效值，才能達到PFC的作用，所以C₁₇上的耐壓必須要大於最高交流輸入電壓的1.2倍，可由(1)式計算。

$$V_{C_{17}} > \sqrt{2}V_{in(rms_max)} \times 1.2 \quad (1)$$

FAN480X因為使用電壓誤差產生電流變化的轉導放大器(transconductance amplifiers)，可使補償網路為開迴路補償。也因為此迴路補償的特性，可以減少輸出分壓電阻網路上的雜訊因傳統負回授放大與迴路補償網路所造成的影響，如圖二。



圖二、輸出分壓電阻網路與電壓回授網路

因此可以利用參考電壓2.5V來設定輸出電壓的電阻分配值。故(R_{17A}+R_{17B})與R₁₁的分配值可以由(2)式計算出。對於可靠度操作來說，R_{17A}與R_{17B}的耐壓應力(Voltage Stress)最少必須承受387V的耐壓；而避免FBPFC受到雜訊的干擾，建議在FBPFC接腳並上約470pF的電容落地。

$$\frac{R_{17A} + R_{17B}}{R_{11}} = \frac{V_{C_{17}}}{2.5} - 1 \quad (2)$$

2.2 PFC功率元件的選用

由於FAN480X的PFC操作在連續電流模式(Continuous Current Mode, CCM)，因此可以減少電感電流的變化量，也可以操作在較大的功率瓦數下，所以電感值可以藉由設定電感電流的變化量來計算，一般設定電感電流的變化量為最大輸入峰值電流的20%到30%之間，而最大輸入峰值電流可以利用(3)式與(4)式計算出：

$$I_{in(peak_max)} = \frac{\sqrt{2}P_{in}}{V_{in(rms_min)}} \quad (3)$$

$$P_{in} = \frac{P_O}{\eta} \quad (4)$$

因此電感最大電流與最大輸入峰值電流的關係表示如(5)式；其中I_{in(peak_max)}為最大輸入峰值電流，V_{in(rms_min)}為最小交流輸入電壓的有效值，P_O為最大輸出功率瓦數，η為整體效率。

$$I_{L(max)} = I_{in(peak_max)} + \frac{\Delta I}{2} \quad (5)$$

其中dI為電感電流的變化量與電感電流的比例(一般設定為20% ~ 30%)，I_{L(max)}為電感的最大電流。

選擇電感值L₁時，除了考慮電感的電流變化量之外，也受到責任週期D_{PFC}和切換頻率f_S影響；責任週期可藉由輸出電壓與輸入電壓計算出，如(6)式。因此電感值利用(7)式計算可得。

$$D_{PFC} = \frac{V_{O_PFC} - \sqrt{2}V_{in(rms_min)}}{V_{O_PFC}} \quad (6)$$

$$L_1 = \frac{D_{PFC} \times \sqrt{2}V_{in(rms_min)}}{f_S \times \Delta I} \quad (7)$$

功率二極體D₁與切換晶體Q₁的耐壓應力選擇上由於受到輸出電壓的影響，所以耐壓至少選擇PFC輸出電壓的1.2倍以上來符合安規。切換晶體Q₁之最大有效值耐流應力(Current Stress)可以由(8)式所獲得。切換晶體Q₁與D₁的最大耐流應力可以由(9)式所獲得。功率二極體D₁的平均電流可由(10)式所計算出。

$$I_{Q1rms} = \sqrt{2} I_{in(rms_min)} \sqrt{\frac{1}{2} - \frac{4\sqrt{2}V_{in(rms_min)}}{3\pi V_{O_PFC}}} \quad (8)$$

$$= \frac{\sqrt{2}P_O}{\eta \times V_{in(rms_min)}} \sqrt{\frac{1}{2} - \frac{4\sqrt{2}V_{in(rms_min)}}{3\pi V_{O_PFC}}}$$

$$I_{Q1peak} = I_{D1peak} = I_{in(peak_max)} + \frac{\Delta I}{2} \quad (9)$$

$$I_{D1avg} = I_{O(max)} = \frac{P_O}{\eta_{PWM} V_{O_PFC}} \quad (10)$$

為了防止輸入端交流電壓的突然消失，一般在輸出電容選擇上需要加入維持時間(hold-up time)的考量，因此可由(11)式計算出輸出電容的容值。

$$C_{17} \geq \frac{2P_O \times t_{HLD}}{\eta_{PWM} (V_{O_PFC}^2 - V_{C17(min)}^2)} \quad (11)$$

其中 P_O 為 PFC 所需要提供給 PWM 的輸出功率， t_{HLD} 為維持時間， η_{PWM} 為 PWM 單元之效率， $V_{C17(min)}$ 為在 PWM 部分仍然維持最大輸出功率時，PFC 端輸出電容仍然能提供能量的最小輸出電壓。

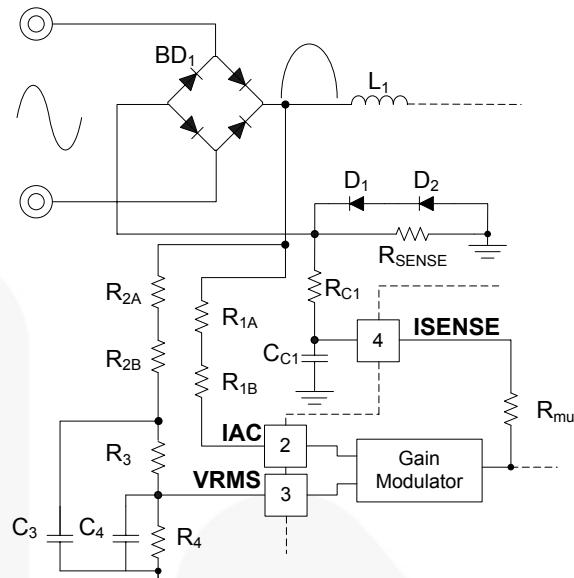
由於 FAN480X 使用前緣/後緣觸發調變的優點，所以當 PFC 的功率晶體 Q1 截止且 PWM 的功率晶體導通時，PFC 電感電流大部分會直接透過 PWM 端的變壓器提供能量給負載，輸出能量不完全由 PFC 輸出電容所提供，一部分由 PFC 電感所負擔。這樣的優點可以使 PFC 輸出電容的電壓漣波降低。

2.3 選擇乘法器(Gain Modulator)周邊零件

乘法器主要的目的在於產生一個控制訊號，藉由這個訊號來調變 PFC 的責任週期，使輸入電流追隨輸入電壓，並且使輸出電壓維持在 387V。乘法器周邊零件接線圖如圖三。

為了設計最大輸出功率的 PFC 部分，在乘法器的周邊零件選擇上有以下步驟：

2.3.1 步驟一：VRMS 接腳所設定的被動二階濾波器是為了得到較好的總諧波失真、提高抗干擾能力與隨交流輸入電壓變化的響應速度，因此在設定 VRMS 腳的電阻分壓比例可參考(12)式，其中 $V_{in(rms_bout)}$ 為最低交流輸入電壓保護(Brownout Voltage)的電壓， $V_{RMS(LV_min)}$ 為 VRMS 接腳在最低交流輸入電壓保護的電壓，其值為 1.05；而電容值 C_3 與 C_4 可以由(13)式與(14)式計算出。



圖三、乘法器周邊零件圖

$$\frac{R_4}{R_{TOT}} = \frac{V_{RMS(LV_min)} \times \pi}{2\sqrt{2}V_{in(rms_bout)}} = \frac{1.05 \times \pi}{2\sqrt{2}V_{in(rms_bout)}} \quad (12)$$

$$C_3 = \frac{R_{TOT}}{2\pi f_1 \times (R_{2A} + R_{2B}) \times (R_3 + R_4)} \quad (13)$$

$$C_4 = \frac{1 + \frac{R_4 \times R_{TOT}}{(R_{2A} + R_{2B}) \times (R_3 + R_4)}}{2\pi f_2 \times R_4} \quad (14)$$

其中 f_1 建議值為 15Hz， f_2 建議值為 23Hz， R_{TOT} 為 $R_{2A} + R_{2B} + R_3 + R_4$ 。

2.3.2 步驟二：選擇 $R_{1A}+R_{1B}$ 值設定乘法器所需的最大輸出電流，可用(15)式計算出；建議值為 $6M\Omega$ ~ $8M\Omega$ 。

$$R_{1A} + R_{1B} \geq \frac{\sqrt{2}V_{in(rms_bout)} \times R_{mul} \times Gain_{max}}{V_{Gain_max}} \quad (15)$$

其中 $V_{Gain_max} = (I_{MO} \times R_{mul})$ ， R_{mul} 為乘法器的輸出電阻，其值為 $5.5k\Omega$ ；乘法器最大增益($Gain_{max}$)可查附錄一的表格十四得 8.996，乘法器最大輸出電壓(V_{Gain_max})可查附錄一的表格十四得 0.88V。

2.3.3 步驟三：選擇 偵測電流電阻(R_{SENSE})，由於乘法器輸出電流與輸出電阻的乘積會與輸入最大電流與偵測電流電阻的乘積相等。所以輸入最大電流($I_{in(peak_max)}$)可以由(3)式獲得， I_{AC} 在最低交流輸入電壓的電流可由(16)式計算出，因此可藉由所計算的 I_{AC} 查附錄一的表格十四可得乘法器在最低交流輸入電壓的增益值($Gain$)，但

是注意到此時所查到的增益值所需的 I_{AC} 、 V_{RMS} 、FBPFC的條件，所獲得的增益值為 V_{EA} 最大的時候，但為使乘法器的線性區能夠有效的利用，一般在設計上 V_{EA} 並不會設定到最大的操作範圍，建議在滿載時 V_{EA} 設計在 4.5V 左右，故可利用(17)式計算所需的偵測電流電阻。

$$I_{AC} = \sqrt{2} \frac{V_{in(rms_bout)}}{R_{1A} + R_{1B}} \quad (16)$$

$$R_{SENSE} \leq \frac{V_{EA} \times Gain \times I_{AC} \times R_{mul}}{V_{EA_max} \times I_{in(peak_max)}} \quad (17)$$

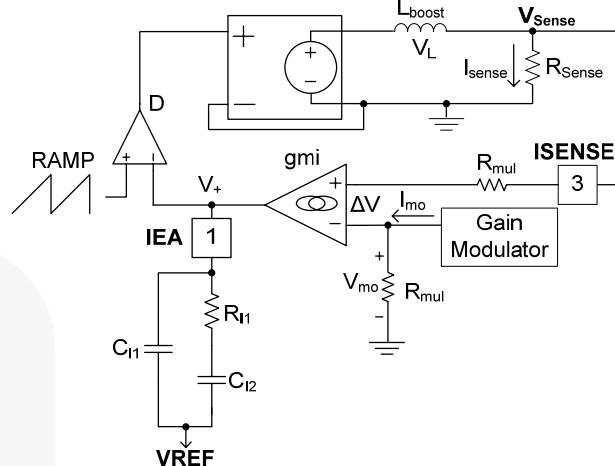
設計偵測電流電阻除了設定乘法器的線性區之外，還加入過電流保護，內部限制 -1.15V 的過電流比較器，可以限定臨界電流 I_{Rs_max} ，因此可由(18)式計算流過偵測電流電阻上的臨界電流，可藉由臨界電流確認電感是否飽和。在偵測電流電阻到 ISENSE 接腳間，需加上 R_{C1} 與 C_{C1} 所組成的濾波器，抑制功率晶體 Q1 導通與截止所造成的突波， R_{C1} 建議值少於 100Ω，濾波器的頻率建議設計在切換頻率的 1/2 ~ 1/6。圖三中的 D1 與 D2 為了保護湧浪電流 (Inrush) 所造成電流突波，使 IC 內部動作異常，建議使用快速回復二極體 (Fast Recovery Diode) 或是超快速回復二極體 (Ultra Fast Recovery Diode)。

$$I_{Rs_max} = \left| \frac{-1.15V}{R_{SENSE}} \right| \quad (18)$$

2.4 電流回授補償 (Current-Loop Compensation)

FAN480X 在 PFC 部份有兩個迴路補償，一個為電流迴路補償；另一個為電壓迴路補償。電流迴路補償的目的是使電流波形能追隨輸入電流 120Hz 的波形；而電壓迴路補償的目的是為了 PFC 輸出電壓的穩定。

圖四為 PFC 電流控制迴路的補償示意圖，其方式為當 I_{mo} 電流命令改變時，則責任週期 D 也會隨之改變，使責任週期的改變現象即時反應在 I_{sense} 上。電流回授補償的目的是使電流波形能追隨輸入電流 120Hz 的波形，這意味著電流回授補償的頻寬必須夠寬，使響應速度夠快，但因為要減少電流波形上的 Switching ripple，又使頻寬必須小於切換頻率，因此建議頻寬設計在切換頻率 f_s 的 1/6 ~ 1/10 之間。



圖四、電流迴授補償示意圖

對升壓型轉換器而言，電流控制命令對輸入電流的轉移函數在零點存在著一個極點，此一極點主要由升壓電感阻抗 ωL_{boost} 與偵測電阻 R_{SENSE} 所造成的。因此電流控制命令對輸入電流的轉移函數方程式如(19)式。

$$\frac{V_{SENSE}}{V_{IEA}} = \frac{V_{O_PFC} \times R_{SENSE}}{V_{RAMP} \times 2\pi f_S \times L_{boost}} \quad (19)$$

因此電流控制模式下的系統頻率響應增益 (G_{PWM_BOOST}) 如(20)式，其中 V_{RAMP} 為 2.55V

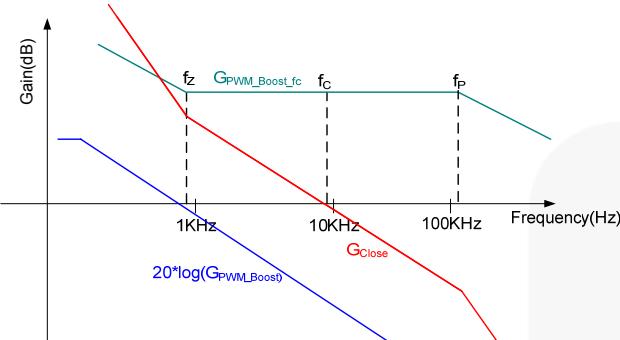
$$G_{PWM_BOOST} = \frac{V_{O_PFC} \times R_{SENSE}}{V_{RAMP} \times 2\pi f_S \times L_{boost}} \quad (20)$$

圖五為電流控制迴路之波德圖，其中 G_{PWM_Boost} 為升壓轉換器電流迴路的系統頻率響應曲線， $G_{PWM_Boost_fc}$ 為電流誤差放大器的補償器頻率響應曲線， G_{Close} 為升壓轉換器電流迴路增益的頻率響應曲線。

從升壓轉換器電流迴路的系統頻率響應曲線中可以找出在交越頻率點 (Current-Loop crossover frequency, f_c) 的增益，為了將此增益點補償為零，因此在電流誤差放大器的交越頻率點所補償的增益必須與系統頻率響應在交越頻率點的增益相互抵銷，使升壓轉換器電流迴路增益在交越頻率點的增益為零 (0dB)，如(21)式，故可利用(22)式計算出 R_{L1} 值，其中 G_{mi} 為電流誤差放大器的轉導值。

$$G_{PWM_Boost_fc_LG} = - \left[20 \log \frac{R_{SENSE} \times V_{O_PFC}}{2\pi f_C \times L_{boost} \times V_{RAMP}} \right] \quad (21)$$

$$R_{I1} = \frac{10}{\frac{G_{PWM_boost_fC_LG}}{Gm_i}} \quad (22)$$



圖五、電流回授系統之波德圖

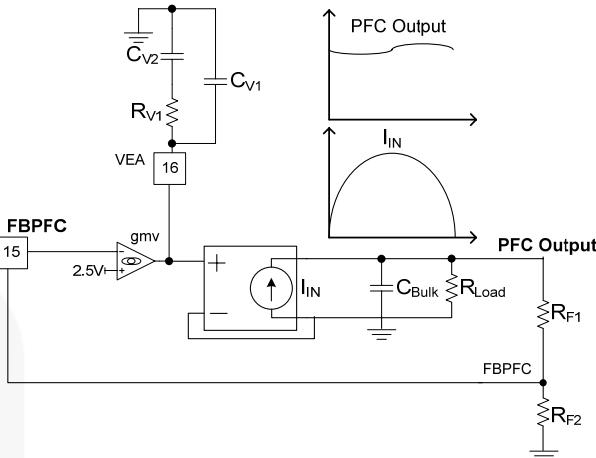
為了衰減系統頻率響應的高頻雜訊與增加頻寬，因此在電流迴路補償上必須增加一個零點頻率 f_z 與極點頻率 f_p ，一般建議交越頻率 f_c 設計在切換頻率 f_s 的 $1/6 \sim 1/10$ 之間，零點頻率 f_z 建議設計在交越頻率 f_c 的 $1/10$ 附近，交越頻率 f_c 提供升壓轉換器迴路增益的頻寬，使用者可以視系統適當的調整零點頻率 f_z 與 f_p 極點頻率，使系統穩定； f_p 極點頻率建議設計在交越頻率 f_c 的10倍附近，故可利用(23)與(24)式計算出所需的 C_{I2} 與 C_{I1} 。

$$C_{I2} = \frac{1}{2\pi f_z \times R_{GM}} \Big|_{f_z = \frac{f_c}{10}} \quad (23)$$

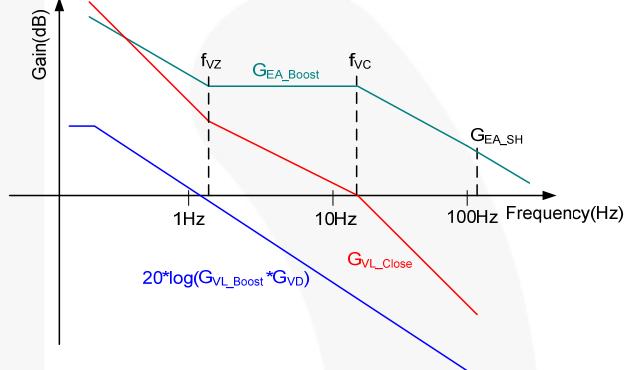
$$C_{I1} = \frac{1}{2\pi f_p \times R_{GM}} \Big|_{f_p = 10f_c} \quad (24)$$

2.5 電壓迴路補償 (Voltage-Loop Compensation)

電壓迴路補償的方式類似電流迴路補償的方式，電壓迴路補償目的在使PFC輸出電壓穩定，因此必須降低輸出電壓上的120Hz ripple，這意味著電壓迴路補償的頻寬必須要夠小，但頻寬的減少會使輸出動態響應的速度降低，一般建議頻寬控制在輸入交流頻率的一半以下（建議 $10\text{Hz} \sim 30\text{Hz}$ ），以減少輸出電容上因為輸入交流頻率的二次諧波成分所產生的漣波電壓，故在電壓迴路補償中加入一個極點 f_{VP} ，以降低輸入電流的失真；圖六為PFC電壓控制迴路的補償示意圖，圖七為電壓控制迴路所繪出的波德圖，其中 G_{VL_Boost} 為升壓轉換器電壓迴路的系統頻率響應曲線， $G_{EA_Boost_fc}$ 為電壓誤差放大器的補償器頻率響應曲線， G_{VL_Close} 為升壓轉換器電壓迴路增益的頻率響應曲線。



圖六、電壓迴授補償示意圖



圖七、電壓回授系統之波德圖

對升壓型轉換器而言，電壓控制模式下系統頻率響應的增益(G_{VL_Boost})如(25)式，其中 ΔV_{EA} 為VEA電壓的可用範圍，其值為 $V_{EAH} - V_{EAL}(5.8V - 0.7V)$ ， $I_{IN_Average}$ 如(26)式。

$$G_{VL_Boost} = \frac{I_{IN_Average} \times \frac{1}{2\pi f_s \times C_{Bulk}}}{\Delta V_{EA}} \quad (25)$$

$$I_{IN_Average} = \frac{P_O}{\eta \times V_{O_PFC}} \quad (26)$$

從升壓轉換器電壓迴路的系統頻率響應曲線中可以找出在交越頻率點(Voltage-Loop crossover frequency, f_{VC})的增益 $G_{VL_Boost_fvc}$ ，如(27)式，其中交越頻率設定為兩倍輸入交流頻率的 $1/6 \sim 1/10$ 倍附近($f_{VC} = 2f_{line}/6 \sim 2f_{line}/10$)，為了將交越頻率 f_{VC} 的增益補償為零，因此在電壓誤差放大器的交越頻率點所補償的增益必須與系統頻率響應在交越頻率點的增益相互抵銷，使升壓轉換器電壓迴路增益的交越頻率點增益為零(0dB)，如(28)式，其中 $G_{VL_Boost_fc}$ 為系統頻率響應在交越頻率點的增益， G_{VD} 為輸出分壓電組的電壓增益，如(29)式，故可

利用(30)式計算出 R_{V1} 值，其中 Gm_V 為電壓誤差放大器的增益。

$$G_{VL_Boost_f_{VC}} = \frac{I_{IN_Average} \times \frac{1}{2\pi f_{VC} \times C_{Bulk}}}{\Delta V_{EA}} \quad (27)$$

$f_{VC} = \frac{2f_{line}}{6}$

$$G_{EA_Boost_f_{VC_LG}} = -[20 \log(G_{VL_Boost_f_{VC}} \times G_{VD})] \quad (28)$$

$$G_{VD} = \frac{R_{F2}}{R_{F1} + R_{F2}} \quad (29)$$

$$R_{V1} = \frac{10}{\frac{G_{EA_Boost_f_{VC_LG}}}{20}} \quad (30)$$

為了衰減輸出電容上交流頻率的二次諧波成分所造成的漣波電壓與增加頻寬，因此在補償迴路上必須增加一個零點頻率 f_{VZ} 與極點頻率 f_{VP} ，而一般零點頻率 f_{VZ} 建議設計在交越頻率 f_C 的1/10倍附近，故可利用(31)式計算出所需的 C_{V2} 。

$$C_{V2} = \frac{1}{2\pi f_{VZ} \times R_{V1}} \Big|_{f_{VZ} = \frac{f_{VC}}{10}} \quad (31)$$

f_P 極點頻率的設計與輸出電容上二次諧波的漣波電壓有關，故可利用(32) ~ (37)式計算出所需的 C_{V1} ，其中，(32)式為輸出電容在輸入交流頻率的阻抗，(33)式為輸出電容上二次諧波的漣波電壓，(34)式為輸出電容的漣波電壓對電壓誤差放大器所造成的增益，式中 α 為二次諧波成分的百分比，(35)式為輸出分壓電組對電壓誤差放大器所造成的增益，(36)式為電壓誤差放大器抑制漣波電壓所需的阻抗，其中 Gm_V 為電壓誤差放大器的轉導值。 C_{V1} 的值會影響系統二次諧波之外還會影響系統的響應速度，若 C_{V1} 取太大則會抑制系統二次諧波成分，但隨之而來的是頻率響應的頻寬減少，易使系統頻率響應速度過慢；反之取太小，則VEA上二次諧波成分太多，進入乘法器影響電流命令，造成輸入電流波型失真。

$$Z_{C_{Bulk}} = \frac{1}{\omega C_{Bulk}} = \frac{1}{2\pi \times 2 \times f_{line} \times C_{Bulk}} \quad (32)$$

$$V_{Bulk_SH} = I_{IN_Average} \times Z_{C_{Bulk}} \quad (33)$$

$$G_{VD_EA} = \frac{\Delta V_{EA} \times \alpha}{V_{Bulk_SH}} \quad (34)$$

$$G_{EA_SH} = \frac{G_{VD_EA}}{G_{VD}} \quad (35)$$

$$Z_{EA_SH} = \frac{G_{EA_SH}}{Gm_V} \quad (36)$$

$$C_{V1} = \frac{1}{2\pi \times 2 \times f_{line} \times Z_{EA_SH}} \quad (37)$$

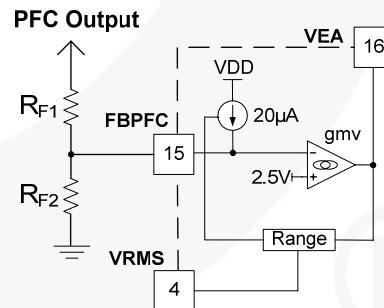
2.6 兩段式PFC輸出功能 (Two-Level PFC Output)

為提升低交流輸入電壓且輕載時的系統效率，FAN4801/2提供可規劃的兩段式PFC輸出功能；利用系統在低輸入電壓且輕載時，降低PFC的輸出電壓，以減少系統的切換損失，提升系統效率。

如圖八所示，VEA接腳與VRMS接腳內部會偵測系統是否在低交流輸入電壓且輕載的狀況，當在此狀況時，在FBPFC接腳會產生20μA的電流流過 R_{F2} 電阻，使FBPFC的參考電壓上升，降低PFC的輸出電壓，所以兩段式PFC輸出電壓可由(38)式計算出：

$$PFC_output \approx \frac{R_{F1} + R_{F2}}{R_{F2}} \times (2.5-20\mu A \times R_{F2}) \quad (38)$$

舉例來說：假設兩段式PFC輸出電壓為300V，而典型值為387V，設定 R_{F2} 為28KΩ，從(38)式可知 R_{F1} 為4.3MΩ。兩段式PFC輸出電壓建議設定在340V ~ 300V的範圍之間。



圖八、兩段式PFC輸出功能

2.7 低交流輸入電壓保護 (Brownout Protection)

FAN480X內建低交流輸入電壓保護，VRMS接腳會偵測交流輸入電壓的狀態，當VRMS接腳上的電壓低於1V時，則立即將OPFC的訊號停止，立即保護系統。

最低交流輸入電壓保護點的設計，主要利用 R_{TOT} 與 R_4 的分壓比例與VRMS接腳的遲滯電壓，因此可由(12)式計算出當低電壓保護點(Brownout)所需的 R_4/R_{TOT} 分壓比例；低電壓切入點($V_{in(rms_Brownout)}$)可由(39)式計算出。 $V_{RMS(HV_min)}$ 為VRMS接腳在最低交流輸入電壓保護的電壓，其值為1.9。舉例來說：當低電壓保護點設計為75V_{AC}時， R_4/R_{TOT} 的分壓比例為0.016，因此可得低電壓切入電壓為83.4V_{AC}。對於230V_{AC}歐洲電源系統的應用，需要將 R_4/R_{TOT} 的分壓比例等比例下降， $R_{1A}+R_{1B}$ 也須等比例上升。

$$V_{in(rms_boutin)} = \frac{V_{RMS(HV_min)}}{\sqrt{2} \times \frac{R_4}{R_{TOT}}} \quad (39)$$

3. PWM 單元

3.1 軟式啟動 (Soft-Start)

FAN480X內建軟式啟動(Soft-Start)的功能，避免開機時輸出電壓過衝的現象，同時也避免PFC端發生過電流的現象。軟啟動的動作為當 $V_{FBPFC} > 2.4V$ 時(代表VIN OK)， I_{SS} 會開始對 C_{SS} 充電，當 V_{SS} 充電至1.5V時，OPWM訊號開始輸出，可藉由設定 V_{SS} 充電至1.5V的延遲時間 t_{DELAY} 來決定 C_{SS} 電容值，如(40)式，一般延遲時間設定約在10ms，若延遲時間設定太小(C_{SS} 電容值太小)則對於輸出電壓會有負斜率的現象，且在測試電容

性負載時會由於過電流保護，造成輸出電壓無法建立。而延遲時間若設定過大，則輸出電壓的上升時間會過長，且造成負斜率的上升波形。

$$C_{SS} = t_{DELAY} \times \frac{I_{SS}}{1.5V} \quad (40)$$

3.2 設定切換頻率

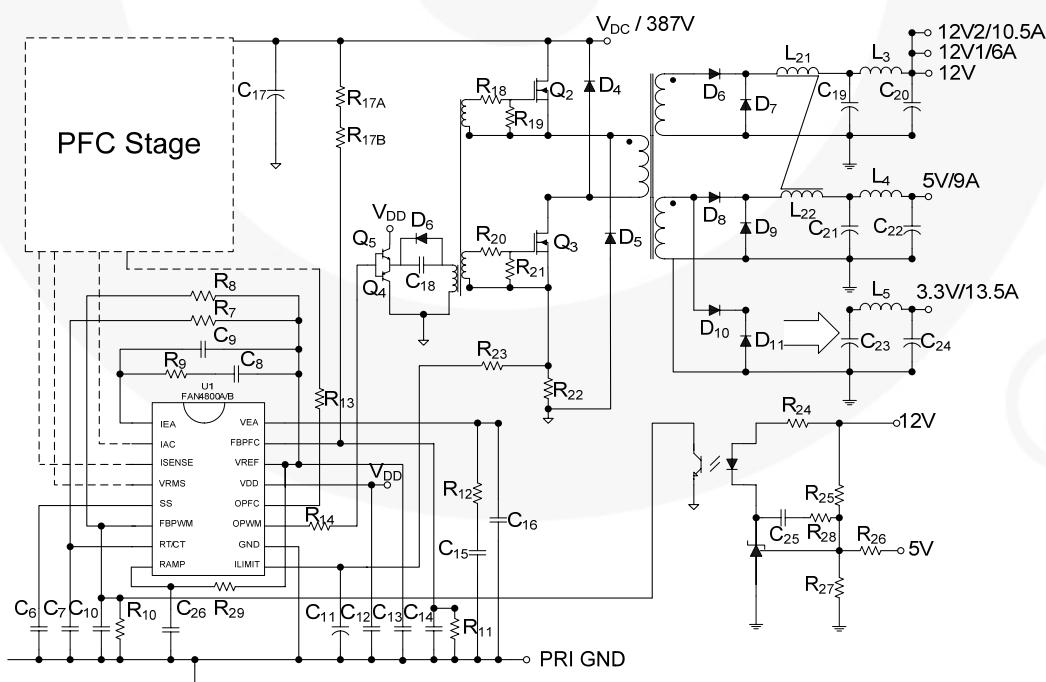
FAN480X之PFC端的切換頻率 f_{S_PFC} 與PWM端的切換頻率 f_{S_PWM} 可藉由外部的 C_T 與 R_T 來設定，可參考(41)式。注意FAN4802與FAN4800C之PFC端的切換頻率 f_{S_PFC} 與PWM端的切換頻率 f_{S_PWM} 為1：2，在使用時要特別注意。

$$f_{S_PFC} = f_{S_PWM} = \frac{1}{4(0.51 \times R_T \times C_T + C_T \times 240)} \text{ (kHz)} \quad (41)$$

舉例來說使用 $R_T = 7.75k\Omega$ ， $C_T = 1nF$ ，可得切換頻率為55kHz。

3.3 電壓控制模式 (Voltage Mode)

電壓控制模式，以FBPWM上的回授電壓 V_{FB} 與RAMP的三角波作比較後調變PWM的責任週期D。若將 V_C 由VREF改成PFC輸出電容上的漣波電壓，則責任週期D會隨輸入端的漣波電壓改變而改變，使負載端的漣波電壓上交流頻率漣波可以降低。

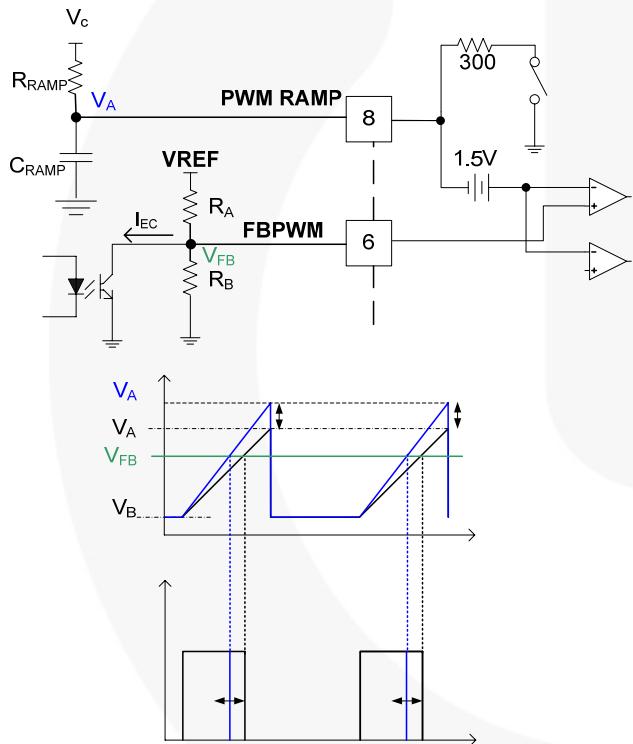


圖九、PWM 單元線路圖

如圖十或附錄一的圖二十八，其中 V_C 可以接VREF，也可接PFC輸出電容上的漣波電壓 V_{Bulk_peak} ，如(43)，因此可利用(42)式計算出所需要 R_{RAMP} ，其中 C_c 的值一般設定470pF ~ 1000pF， V_A 的值一般設定2 ~ 5V， $\sigma_{(MAX)}$ 為FAN480X的最大責任週期0.5。此控制模式會因輸入電壓改變時才會造成輸出電壓變動，因此其動態響應速度較慢。

$$R_{RAMP} = \frac{D_{(max)}}{C_{RAMP} \times f_S \times \ln\left(\frac{V_C}{V_C + V_A}\right)} \quad (42)$$

$$V_{Bulk_peak} = V_{O_PFC} + \frac{1}{2} \left[I_{IN_Average} \sqrt{(Z_{Bulk})^2 + ESR(C_{Bulk})^2} \right] \quad (43)$$

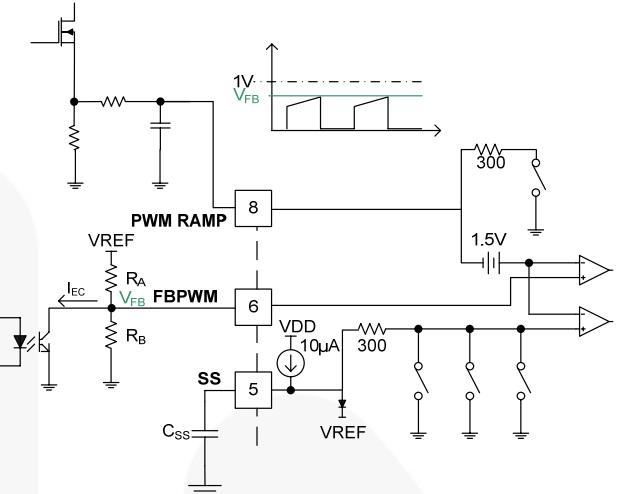


圖十、PWM電壓控制模式

3.4 電流控制模式 (Current Mode)

電流控制模式，以FBPWM上的回授電壓 V_{FB} 直接控制開關電流命令的峰值，以調整責任週期D的變化，如圖十一或附錄一的圖二十九，這種直接控制電流的方式可以獲得較快的動態響應速度，但伴隨著在開關切換時所造成的切換雜訊也會影響責任週期D的變化。而PWM部分也加入過電流保護功能，PWM會逐週期性(Cycle-by-cycle)偵測電流電阻上的電壓，當 V_{SENSE} 超過

1V時，會停止OPWM訊號，達到逐週期電流限制的功能。



圖十一、PWM電流控制模式

3.5 變壓器設計 (Transformer Design)

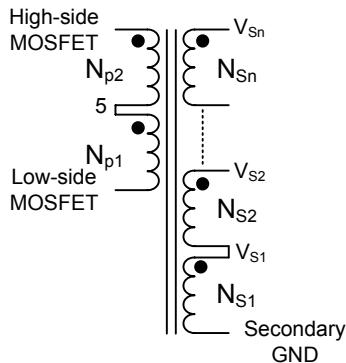
變壓器的設計，首先可以利用(44)式來挑選所需要的鐵心與繞線架，其中 A_e 為鐵心有效磁通面積， A_w 為繞線架有效繞線面積， ΔB 為磁通變化量一般設定0.2T ~ 0.3T， D_{cma} 為電流密度一般設定300 ~ 500A/cm²；再利用(45)式與(46)式計算所需的初級側圈數與次級側的圈數，其中 $V_{DC,min}$ 為PWM的最低輸入電壓。

$$A_P = A_w \times A_e \geq \left[\frac{2.92 \times P_O \times D_{cma} \times \sqrt{D}}{\eta \times \Delta B \times f_S} \right] (\text{cm}^4) \quad (44)$$

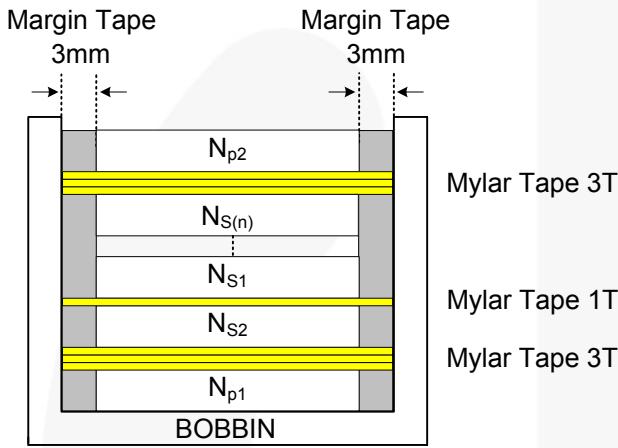
$$N_{P,min} = \frac{V_{DC,min} \times D_{cma}}{A_e \times f_S \times \Delta B} \times 10^6 \quad (45)$$

$$N_{S(n)} = \frac{V_{O(n)} + V_{F(n)}}{V_{DC,min} \times D_{cma}} \times N_P \quad (46)$$

變壓器可採用三明治繞法，因此變壓器示意圖參考圖十二，繞線層面可參考圖十三。其中 N_{P1} 與 N_{P2} 為一次側繞組， $N_{S(n)}$ 為二次繞組，二次側繞組可以採用疊繞方式，因此可以有效利用繞線窗的面積，Mylar Tape為絕緣層，Margin Tape為擋牆。



圖十二、變壓器示意圖



圖十三、變壓器繞線層面

3.6 PWM功率元件的選用

由於雙晶體順向轉換器的特性，兩個功率晶體會同時導通與截止，在功率晶體導通時，能量透過一次側繞組傳遞到二次側，使能量得以傳送至負載端；在功率晶體截止時，一次側繞組極性反轉，此時D₄與D₅會導通，因此存在在變壓器的洩磁能量得以釋能。由於D₄與D₅的作用使得功率晶體上的跨壓最高不會超過PFC輸出電壓。故功率晶體、洩磁二極體D₄與D₅的耐壓可參考(47)式，耐流可參考(48)式。輸出整流二極體的耐壓與耐流可參考(49)式，其中輸出整流二極體的耐流要考慮順向導通時的電流I_{DF}與飛輪時所承受的電流I_{DFM}，最大峰值電流I_{DF(peak)}，其中Δ I_{Lo(n)}為各組輸出電感上的電流漣波如(50)式。

$$V_{DS_Q2} = V_{DS_Q3} = V_{D4} = V_{D5} > V_{O_PFC} \times 1.2 \quad (47)$$

$$I_{DS_Q2(rms)} = I_{DS_Q3(rms)} \geq \frac{P_O}{\eta_{PWM} \times V_{O_PFC} \times \sqrt{D_{max}}} \quad (48)$$

$$I_{D4(rms)} = I_{D5(rms)} \geq \frac{P_O}{\eta_{PWM} \times V_{O_PFC} \times \sqrt{1-D_{max}}}$$

$$V_{DF} \geq V_{O_PFC} \times \frac{N_P}{N_{S(n)}} + V_{O(n)}$$

$$I_{DF} \geq I_{out(n)} \times D_{max}$$

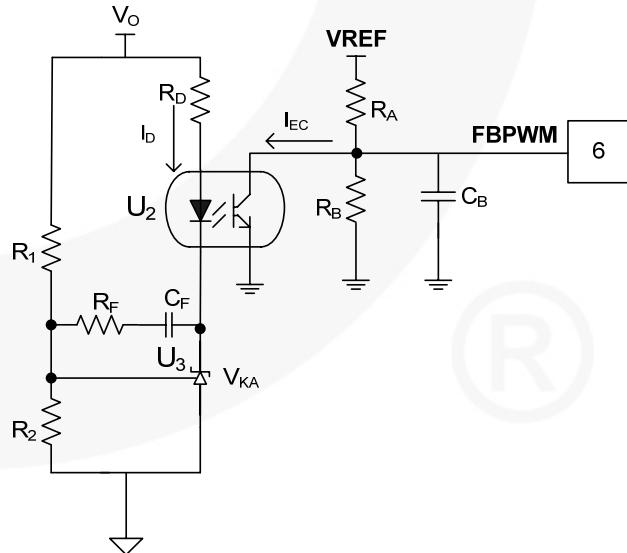
$$I_{DFM} \geq I_{out(n)} \times (1 - D_{max})$$

$$I_{DF(peak)} \geq I_{out(n)} + \frac{\Delta I_{Lo}}{2}$$

$$\Delta I_{Lo(n)} = dI_{Lo(n)} \times I_{out(n)} \quad (50)$$

3.7 輸出電壓補償線路

由圖十四輸出電壓補償線路，輸出電壓V_O經由分壓電組R₁與R₂所產生的電壓，會與TL431所提供的參考電壓做比較，比較後會將電壓差給放大成電流I_D，透過光耦合器將一次側與二次側訊號隔離，並將I_D轉換成I_{EC}，將輸出的動態響應反應到一次側的責任週期上。R_F與C_F組成一個極點一個零點的補償器，可以補償原本輸出電容與負載所造成的極點與輸出電容與輸出電容的ESR所造成的零點。而R_A與R_B可調整回授響應速度與補償器的頻寬，同時也會影響I_{EC}的電流大小；若響應速度過快時，會造成輸出電壓過衝的現象發生，此時應適時的調整R_A與R_B的阻抗匹配。



圖十四、輸出電壓補償線路

4. 設計實例

以下提供一個設計實例，其中轉換器所訂定的電器規範如下：

$V_{out1} = 12V$	輸出電壓1
$I_{out1} = 16.5A$	輸出電流1
$V_{out2} = 5V$	輸出電壓2
$I_{out2} = 9A$	輸出電流2
$V_{out3} = 3.3V$	輸出電壓3
$I_{out3} = 13.5A$	輸出電流3
$V_{out4} = -12V$	輸出電壓4
$I_{out4} = 0.8A$	輸出電流4
$P_O = 300W$	總輸出瓦數
$V_{in_rms(min)} = 90V$	最低交流輸入電壓
$V_{in_rms(max)} = 264V$	最高交流輸入電壓
$\eta = 0.8$	整機效率
$\eta_{PWM} = 0.9$	PWM單元之效率
$t_{HLD} = 20ms$	維持時間
$dI = 20\%$	PFC電感上的電流連波量
$f_{line} = 60Hz$	交流電壓之頻率
$f_S = 64KHz$	切換頻率
$V_{O_PFC} = 387V$	PFC輸出電壓
$V_{in(rms_bout)} = 75V$	低電壓保護點(Brownout)的電壓
$\alpha = 4\%$	總諧波失真量
$\Delta B = 0.27T$	變壓器磁通變化量
$D_{cma} = 400C-m/A$	電流密度
$D_{max} = 0.35$	PWM的最大責任週期
$dI_{Lo1} = 10\%$	12V輸出電感上的電流連波量
$dI_{Lo2} = 20\%$	5V輸出電感上的電流連波量

以下為FAN4800A相關參數：

$V_{RMS(LV_min)} = 1.05V$	VRMS接腳在最低輸入電壓時的電壓
$R_{mul} = 5.5K\Omega$	乘法器輸出電阻
$Gain_{max} = 8.996$	乘法器最大增益
$V_{Gain_max} = 0.88V$	乘法器的最大輸出電壓
$V_{EA_max} = 6V$	V_{EA} 最大輸出電壓
$V_{RAMP} = 2.55V$	三角波最大電壓
$V_{EAH} = 5.8V$	V_{EA} 最高電壓

$V_{EAL} = 0.7V$	V_{EA} 最低電壓
$Gm_i = 85$	電流誤差放大器的轉導值
$Gm_V = 60$	電壓誤差放大器的轉導值
$I_{SS} = 10\mu A$	SS接腳之電流
$\sigma_{max} = 0.5$	PWM最大限制責任週期

以下將步驟式設計週邊零件：

1.步驟一：設定頻率與PFC輸出分壓電阻

將設定的頻率 $f_S = 65KHz$ 與 $C_T = 1nF$ ，代入(41)式，可求出所需的 $R_T = 6.2K\Omega$ ，一般 C_T 的選擇上建議值為 $470pF \sim 1nF$ ，避免所產生的三角波斜率過於陡峭或過平緩，造成責任週期D的損失。

選擇 R_{11} 為 $13K\Omega$ ，可由(2)式計算所需的 $R_{17A} + R_{17B} = 1999K\Omega$ ，故選擇 $R_{17A} = R_{17B} = 1M\Omega$ ，一般在 R_{11} 的選擇建議值為 $K\Omega$ 以上， R_{17A} 與 R_{17B} 的選擇建議值為百 $K\Omega$ 以上，避免過多的功率損失。

2.步驟二：選擇PFC功率元件

由(3)式與(4)式可知 $I_{in(peak_max)} = 5.89A$ ，在將所設定的 $dI = 20\%$ 代入(5)式可得 $I_L = 6.482A$ ，由(6)式可知 D_{PFC} 為0.67，所以可由(7)式將所需要的PFC電感量計算可得 $L_1 = 1.115mH$ ，選用1mH。

PFC的MOSFET與Diode可由(8)式、(9)式與(10)式計算出所需的耐流 $I_{Q1rms} = 3.54A$ 、 $I_{Q1peak} = 6.48A$ 與 $I_{D1avg} = 0.957A$ ，耐壓也必須選擇大於所設定的PFC輸出電壓值 $V_{Q1} = V_{D1} > 387V$ ，因此可以利用附錄一的表格十三選擇所需的MOSFET與diode，選用FDA18N50 ($V_{DS} = 500V$, $I_D = 19A$, $R_{DS(on)} = 0.265\Omega$)的MOSFET，與BYC10600 ($V_{RV} = 600V$, $I_{F(AV)} = 10A$, $t_{rr} < 19nS$) diode。

PFC的輸出電容可以藉由設定 $V_{C17(min)} = 310V$ ，代入(11)式將所需要的容值計算可得 $248\mu F$ ，選用 $270\mu F$ 。

3.步驟三：選擇乘法器周邊元件

首先找出設定VRMS接腳電壓的相關電阻值，選擇 $R_4 = 36K\Omega$ ，可由(12)式得 R_{TOT} 為 $2315K\Omega$ ，故選用 $R_{2A} = R_{2B} = 1M\Omega$, $R_3 = 200K\Omega$ ，可在利用(13)式與(14)式計算所需的 $C_3 = 0.05\mu F$ 與 $C_4 = 0.211\mu F$ ，選用 $C_3 = 47nF$ 與 $C_4 = 220nF$ 。

設定乘法器最大輸出電流，可由(15)式求出所需的 $R_{1A} + R_{1B} = 5964\text{K}\Omega$ ，選擇 $R_{1A} = R_{1B} = 3\text{M}\Omega$ 。由(16)式可知 I_{AC} 為 $17.68\mu\text{A}$ ，將乘法器之 V_{EA} 設定為 4.5V ，代入(17)式可知 $R_{SENSE} < 0.111\Omega$ ，選用 $0.1\Omega / 3\text{W}$ 。

4.步驟四：選擇電流回授補償值

設定 $f_C = 7\text{KHz}$ ，並且設定在最低交流輸入電壓時的電感量為所設計感量的一半，避免電感飽和，由(21)式與(22)式可求出 R_{I1} 為 $17\text{K}\Omega$ ，選用 $20\text{K}\Omega$ 。

設定 $f_Z = 2.5\text{KHz}$ ，由(23)式可求出 C_{I2} 為 0.11nF ，選用 0.1nF 。設定 $f_P = 70\text{KHz}$ ，由(24)式可求出 C_{I1} 為 3.1nF ，選用 3.3nF 。

5.步驟五：選擇電壓回授補償值

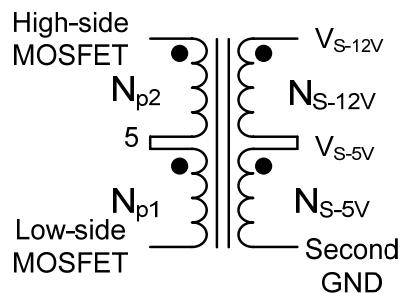
由(26)式與(29)式可知 $I_{IN_Average} = 0.969\text{A}$ 與 $G_{VD} = 0.00646$ ，設定 $f_{VC} = 22\text{Hz}$ ，所以(27)式 $G_{VL_Boost_fvc} = 5.091$ ，(28)式 $G_{EA_Boost_fvc_LG} = 29.662$ ，故由(30)式可知所需的 R_{V1} 為 $506\text{K}\Omega$ ，選用 $510\text{K}\Omega$ 。設定 $f_{VZ} = 5\text{Hz}$ ，由(31)式可知所需的 C_{V2} 為 $0.062\mu\text{F}$ ，選用 68nF 。由(32)式可知 $Z_{Cbulk} = 4.91\text{moh}$ ，代入(33)式可知 $V_{bulk_SH} = 4.76\text{V}$ ，將 α 設定為 4% ，並將其他已知代入(34)式與(35)式可知 $G_{VD_EA} = 0.0428$ 與 $G_{EA_SH} = 6.636$ ，再代入(36)式與(37)式可知所需求的 $C_{V1} = 0.011\mu\text{F}$ ，選用 10nF 。

6.步驟六：設定軟式啟動時間與設定PWM電壓控制模式

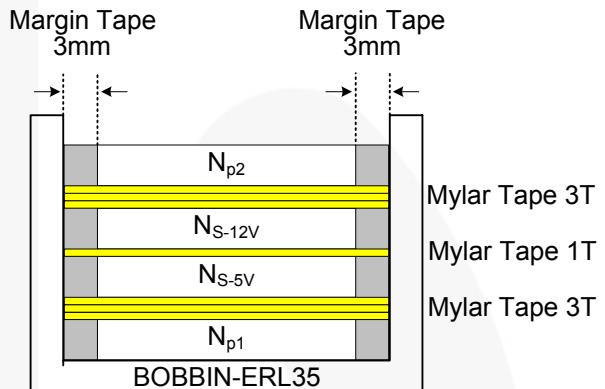
設定軟啟動時間 $t_{DELAY} = 10\text{ms}$ ，由(38)式可知 $C_{SS} = 0.066\mu\text{F}$ ，選用 $0.068\mu\text{F}$ 。若PWM採用電壓控制模式，則設定 $V_c = V_{REF} = 7.5\text{V}$ ， $V_A = 3\text{V}$ ， $C_{RAMP} = 1000\text{pF}$ ，代入(41)式可知所需的 $R_{RAMP} = 22.86\text{K}\Omega$ ，選用 $22\text{k}\Omega$ 。

7.步驟七：設計變壓器

由(44)式可知 $A_p = 1.3124\text{cm}^4$ ，選用 ERL35 的鐵心 $A_e = 1.07\text{cm}^2$ 與繞線架 $A_w = 1.527\text{cm}^2$ 。由(45)式可求出所需的一次側圈數 $N_p = 72.1$ 圈，選用 74 圈。設定 12V 與 5V 輸出二極體的壓降為 $V_{F1} = 0.7\text{V}$ ，由(46)式可知 $N_{S1} = 7$ 圈， $N_{S2} = 3$ 圈。變壓器使用三明治繞法，二次側採用疊繞方式，將 N_{S3} 與 N_{S1} 疊繞在 N_{S2} 上，因此 $N_{S-12V} = 4$ 圈， $N_{S-5V} = 3$ 圈， $N_{P1} = 37$ 圈， $N_{P2} = 37$ 圈，如下圖十五，變壓器繞線層面如圖十六。



圖十五、變壓器示意圖



圖十六、變壓器繞線層面

8.步驟八：選擇PWM功率元件

由(47)式與(48)式可知功率晶體與洩磁二極體的耐壓至少要大於 PFC 的輸出電壓 387V 的 1.2 倍，功率晶體耐流要大於 1.46A ，洩磁二極體要大於 1.07A ，因此選用 FCP11N60 ($V_{DS} = 650\text{V}$, $I_D = 11\text{A}$, $R_{DS(on)} = 0.32\Omega$) 的 MOSFET 與 FR157 ($V_{RV} = 1000\text{V}$, $I_F = 1.5\text{A}$) 的 diode。

由(49)式可知輸出 12V 的整流二極體的耐壓 $V_{DF} \geq 48.29\text{V}$ 與耐流 $I_{DF} = 5.775\text{A}$, $I_{DFM} = 10.73\text{A}$, $I_{DF(peak)} = 17.33\text{A}$ ，選用耐流 20A 耐壓 60V 的 FYPF2006DN； 5V 的整流二極體的耐壓 $V_{DF} \geq 21.29\text{V}$ 與耐流 $I_{DF} = 3.15\text{A}$, $I_{DFM} = 5.85\text{A}$, $I_{DF(peak)} = 10.8\text{A}$ ，選用耐流 60A 耐壓 45V 的 STPS60L45CW； 3.3V 的整流二極體的耐壓 $V_{DF} \geq 14.73\text{V}$ 與耐流 $I_{DF} = 4.725\text{A}$, $I_{DFM} = 8.78\text{A}$, $I_{DF(peak)} = 13.5\text{A}$ ，選用耐流 60A 耐壓 45V 的 STPS60L45CW。

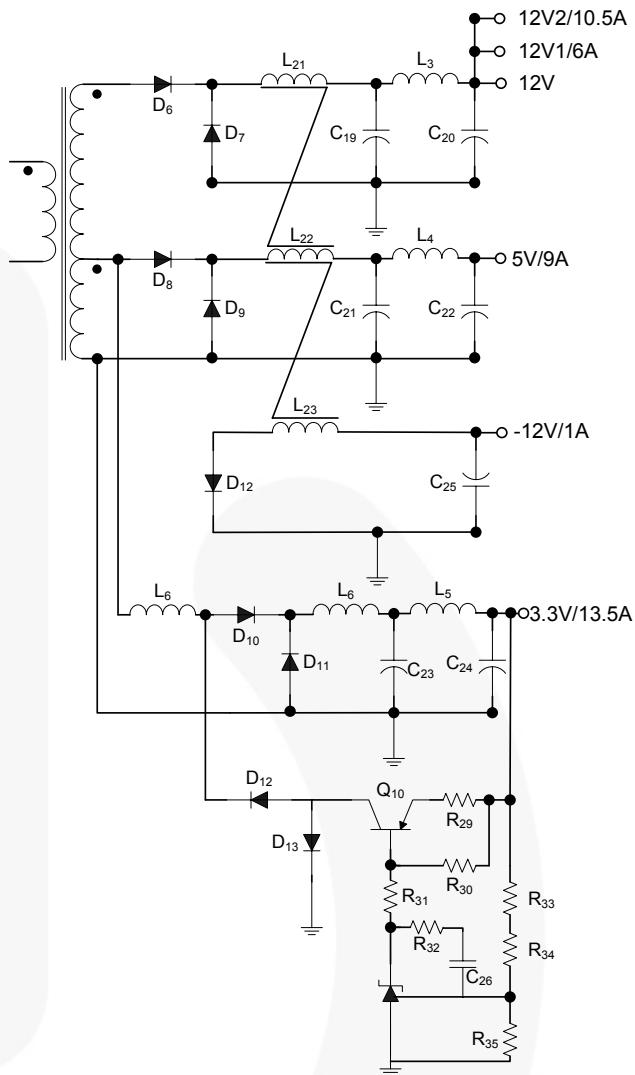
9.步驟九：3.3V輸出線路與 -12V 輸出線路

3.3V 的輸出電壓，可以利用磁放大器線路來實現，而 -12V 的輸出電壓可以利用耦合電感來實現，因此可參考圖十七。

4.1 取代ML4800和FAN4800的方式

由於FAN480X與ML4800和FAN4800接腳完全相同，但由於內部電路的些許不同，因此僅需要些許的修改，便可以取代，修改與注意的部分如下：

1. 修改 $R_{1A}+R_{1B}$ ，由於FAN480X的乘法器參數的改變，因此在IAC接腳外的 $R_{1A}+R_{1B}$ 電阻必須改變，以本篇的範例來說，若要取代則需將 $R_{1A}+R_{1B}$ 電阻改變為 $6M\Omega \sim 8M\Omega$ 之間。
2. 修改 C_{SS} 電容，由於FAN480X的 I_{SS} 為原來的一半，因此在 C_{SS} 電容的容值需要修正為原來的一半。
3. 修改 R_T 電阻，FAN480X內部振盪產生器的除頻為原來的四分之一，因此在設定切換頻率上需要調整 R_T 電阻為原來的四分之一。
4. VEA接腳的電壓在滿載時需在4.5V左右，且VEA上的連波電壓至少要小於400mV。
5. 在85V ~ 264V交流輸入電壓的應用設計時，VRMS接腳的電壓在交流輸入電壓85V時需為1.224V且頻寬設定為15Hz與23Hz。



圖十七、3.3V磁放大器線路與 - 12V輸出線路

5. 應用線路

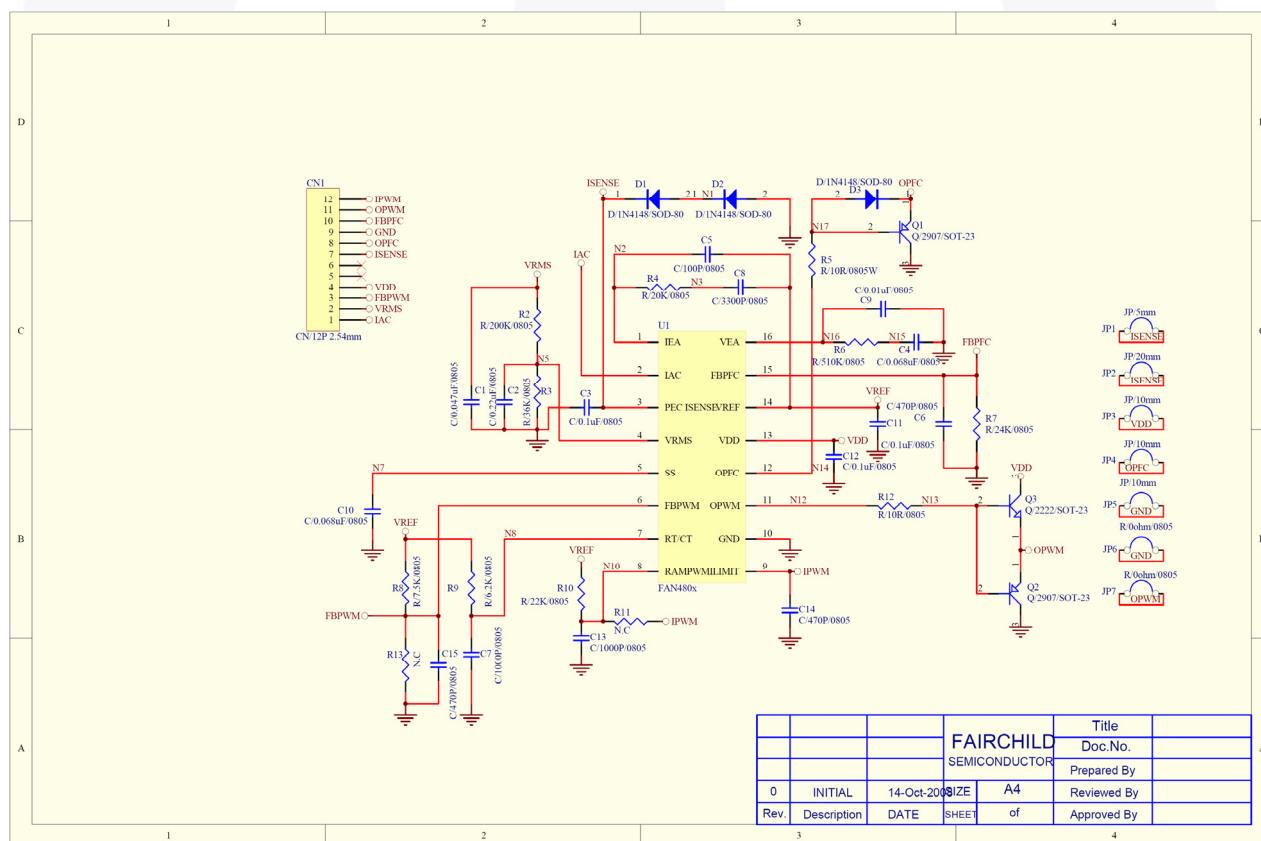
應用範圍	輸出瓦數	交流輸入電壓範圍	輸出電壓/輸出電流
ATX	300W	90~264V _{AC}	12V/16.5A ; 5V/9A ; 3.3V/13.5A ; 5V/2A

5.1 特色

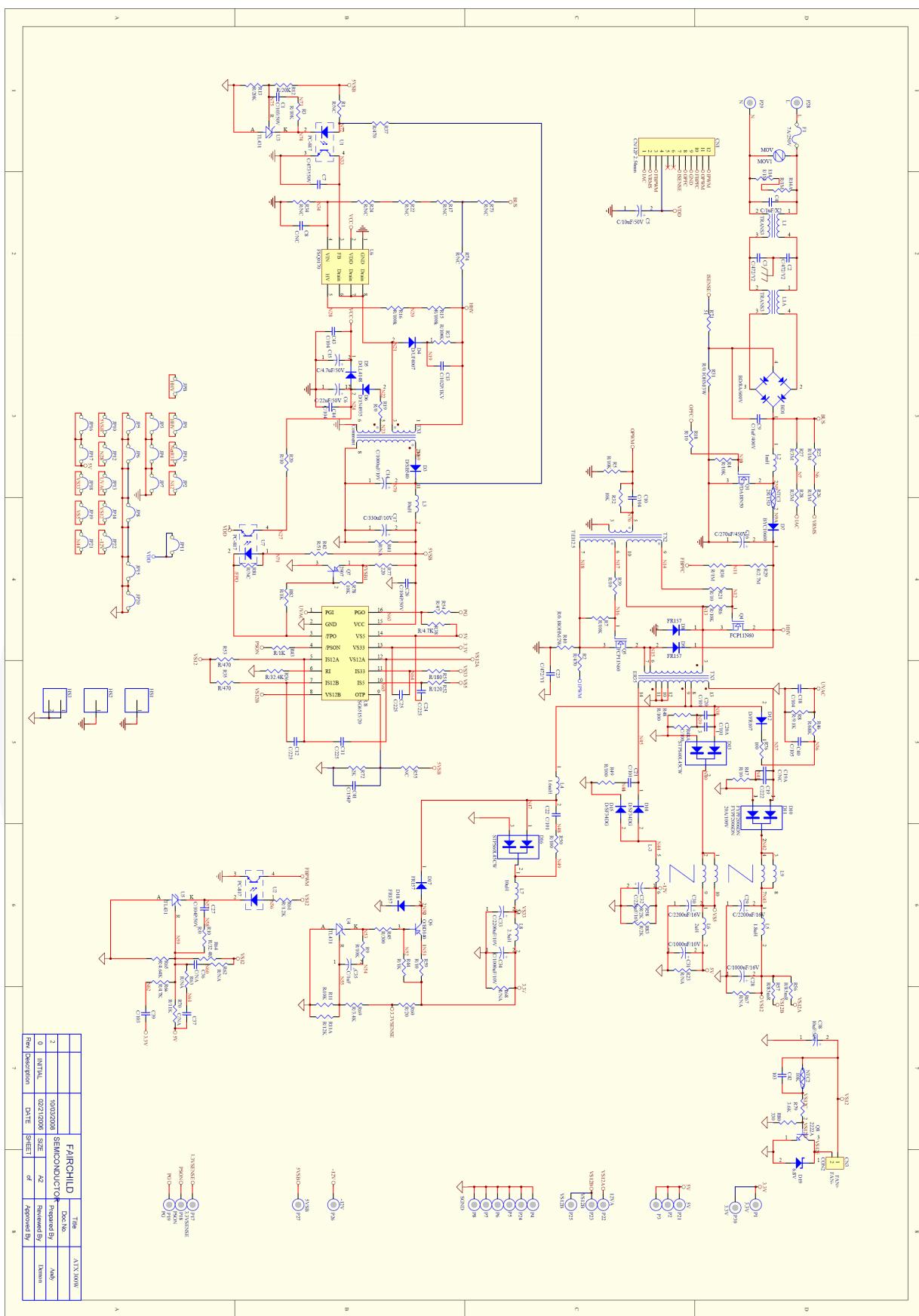
- 符合ATX 80plus 規範。
- FAN4800A的接腳完全可取代ML4800與FAN4800，僅需要些許的零件值修改。
- 乘法器採用Switch-Charge的技術可以獲得較高的PF與較低的THD。
- PFC與PWM採用不同觸發的脈寬調變技術可以降低PFC輸出電容上的漣波電壓。
- 多種保護功能：OVP (Over-Voltage Protection)、UVP (Under-Voltage Protection)、OLP (Open-Loop Protection)、最大電流限制等保護。

5.2 設計注意事項

- 使用FSQ0170 PWM IC來實現5V/2A的輔助電源。
- 使用SG6520 Supervisor IC監控各組的輸出狀態，提供二次側各組輸出OVP、UVP、OCP (Over-Current Protection) 的保護，PG (Power Good) 訊號，PS_ON訊號，可規劃的OTP。



圖十八、採用FAN4800A之300W-ATX應用線路圖(小板)



圖十九、採用FAN4800A之300W-ATX應用線路圖(主板)

表格一、300W-ATX零件表(小板)

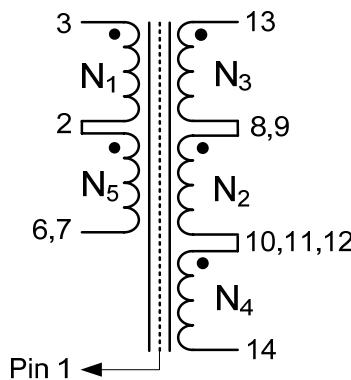
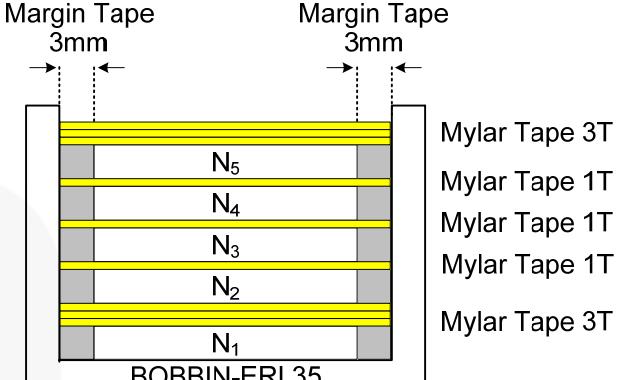
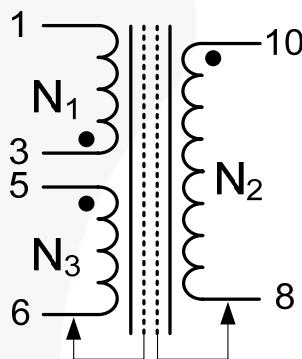
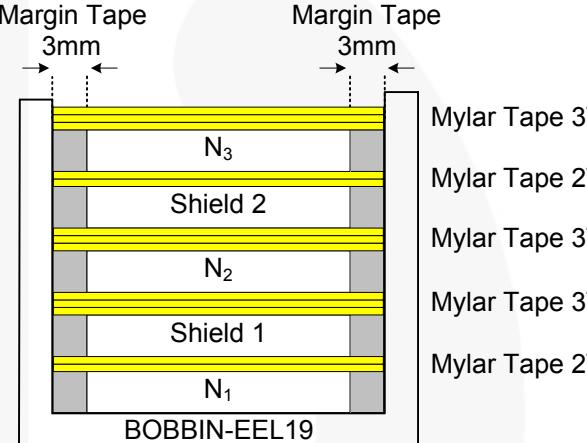
PART#	VALUE	NOTE	PART#	VALUE	NOTE
Resistor			Capacitor		
R9	6.2kΩ	SMD 0805 +/-5%	C5	100pF	SMD cap. 0805 +/-10%
R8	7.5kΩ	SMD 0805 +/-5%	C7, C13	1nF	SMD cap. 0805 +/-10%
R4	20kΩ	SMD 0805 +/-5%	C9	10nF	SMD cap. 0805 +/-10%
R10	22kΩ	SMD 0805 +/-5%	C3,C11,C12	0.1μF	SMD cap. 0805 +/-10%
R7	24kΩ	SMD 0805 +/-5%	C2	220nF	SMD cap. 0805 +/-10%
R3	36kΩ	SMD 0805 +/-5%	C8	3.3nF	SMD cap. 0805 +/-10%
R2	200kΩ	SMD 0805 +/-5%	C6,C14,C15	470pF	SMD cap. 0805 +/-10%
R6	510kΩ	SMD 0805 +/-5%	C1	47nF	SMD cap. 0805 +/-10%
R5,R12	10Ω	SMD 0805 +/-5%	C4,C10	68nF	SMD cap. 0805 +/-10%
Transistor			Diode		
Q1,Q2	MMBT2907AL-T1G	SMD, Fairchild	D1, D2, D3	1N4148	SOD-80
Q3	MMBT2222AL-T1G	SMD, Fairchild			
IC					
U1	FAN4800A	DIP-16, Fairchild			

表格二、300W-ATX零件表(主板)

PART#	VALUE	NOTE	PART#	VALUE	NOTE
Fuse			Capacitor		
F1	250V/7A	Glass/Quick	C22	100pF	Ceramic cap.,1KV
Resistor			C13	1nF	Ceramic cap.,1KV
R47	10Ω	1/4W +/-5%	C43	150nF	Ceramic cap., 50V +/-10%
R77	220Ω	1/2W +/-5%	C18, C26, C27	100nF	SMD cap. 0805 +/-10%
R70	11kΩ	1/8W +/-1%	C1, C39, C42	10nF	SMD cap. 0805 +/-10%
R72	2kΩ	1/4W +/-1%	C40	0.1μF	SMD cap. 0805 +/-10%
R23	3.01kΩ	1/4W +/-1%	C11, C12, C24, C25	0.22μF	SMD cap. 0805 +/-10%
R36	32.4kΩ	1/4W +/-1%	C7	47nF	SMD cap. 0805 +/-10%
R33	100kΩ	1/4W +/-1%	C10,C43,C44	100nF	SMD cap. 1206 +/-10%
R30	1MΩ	1/4W +/-1%	C20, C20A, C21	100pF	SMD cap. 1206 +/-10%
R40	0.18Ω	2W +/-1%	C19	2.2nF	SMD cap. 1206 +/-10%
R31	0.1Ω	3WS+/-5%	C35	1μF	Electrolytic cap. 50V 105°C
R10	0Ω	SMD 0805 +/-5%	C15	4.7μF	Electrolytic cap. 50V 105°C
R18, R59	10Ω	SMD 0805 +/-5%	C5, C38	10μF	Electrolytic cap. 50V 105°C
R60	20Ω	SMD 0805 +/-5%	C6	22μF	Electrolytic cap. 50V 105°C
R54	47Ω	SMD 0805 +/-5%	C32	220μF	Electrolytic cap. 16V 105°C
R42	51Ω	SMD 0805 +/-5%	C17	330μF	Electrolytic cap. 10V 105°C
R52	120Ω	SMD 0805 +/-5%	C16	270μF	Electrolytic cap. 450V 105°C
R51	180Ω	SMD 0805 +/-5%	C31,C34	1000μF	Electrolytic cap. 10V 105°C
R45	300Ω	SMD 0805 +/-5%	C14	1000μF	Electrolytic cap. 10V 105°C

R80	330Ω	SMD 0805 +/-5%	C28	1000µF	Electrolytic cap. 16V 105°C
R35,R37,R53	470Ω	SMD 0805 +/-1%	C33	2200µF	Electrolytic cap. 10V 105°C
R43, R44, R82	1kΩ	SMD 0805 +/-5%	C29,C30	2200µF	Electrolytic cap. 16V 105°C
R61	1.2kΩ	SMD 0805 +/-5%	C9	1µF	MPE cap. 400V ±20%
R69	3.4kΩ	SMD 0805 +/-1%	C4	0.47µF	X1 cap. 300V +/-20%
R79	3.6kΩ	SMD 0805 +/-5%	C23	4.7nF	Y1 cap. 400V +/-20%
R65	4.64kΩ	SMD 0805 +/-1%	Induction		
R38,R66	4.7kΩ	SMD 0805 +/-5%	L1, L1A	9mH	EMI filter common choke
R8	9.1kΩ	SMD 0805 +/-1%	L2	1mH	Ring choke
R3, R4, R7, R9, R78	10kΩ	SMD 0805 +/-5%	L3	10µF	Rod core for 5VSB
R11	10kΩ	SMD 0805 +/-1%	L4	1.6mH	Mag. Amp.
R12,R13	20kΩ	SMD 0805 +/-1%	L5	1.8µF	Rod core for 12V
R46	32.4kΩ	SMD 0805 +/-1%	L6	2µF	Rod core for 5V
R19	0Ω	SMD 0805 +/-5%	L7	10µF	Ring core for 3.3V
R20,R21,R39	10Ω	SMD 1206 +/-5%	L8	2.5µF	Rod core for 3.3V
R71	51Ω	SMD 1206 +/-5%	L9		Multi-choke
R48,R48A,R49,R50, R76	100Ω	SMD 1206 +/-5%	Diode		
R2	470Ω	SMD 1206 +/-1%	D6	IN4935	1A/200V
R58,R83	2kΩ	SMD 1206 +/-5%	D4	UF1007	1A/1000V DO-41
R6	10kΩ	SMD 1206 +/-1%	D12	FR107	
R14,R14A,R25,R26	1MΩ	SMD 1206 +/-5%	D14, D15	SF34 Taping	3A/200V
R15,R16	100kΩ	SMD 1206 +/-5%	D7	BYC10600	TO220AC 10A/600V
R29	2.7MΩ	SMD 1206 +/-5%	D8, D9, D17, D18	FR157	
R27,R28	3MΩ	SMD 1206 +/-5%	D3	SB540	DO-210AD 5A/40V
R56, R57	8.5mΩ/1.6ψ	Copper-Manganese +/-5%	D10,D11	FYPF2006DN	20A/60V TO-220F
NTC2	10000Ω	Thermistor/5ψ	D13,D16	STPS60L45W	60A/45V TO-247
NTC3	2Ω	Thermistor/13ψ	D5	LL4148	1A/100V SOD-80
Transistor					D19
Q1	FDA18N50	18A/500V TO-247	BD1	GBU805	Bridge Diode 600V/8A
Q7	PN2907	TO-92	IC		
Q4,Q5	FCP11N60	11A/600V TO-220	U3,U4,U5	TL431AC	Regulator +/-1%
Q6	BD140	TO-126	U1,U2	FOD817A	DIP
Q8	PN2222	TO-92	U7	FOD817C	DIP
Varistor			U8	SG6520	DIP
MOV	14ψ/470V	Varistor	U6	FSQ0170	DIP-8

5.3 變壓器規格

	
<p>圖二十、主變壓器電路圖</p> 	<p>圖二十一、主變壓器繞線順序圖</p> 
<p>圖二十二、輔助電源變壓器電路圖</p>	<p>圖二十三、輔助電源變壓器繞線順序圖</p>

5.3.1 線圈規格

表格三、主變壓器繞線規格

No	Pin(s-f)	Wire	Turns	Winding Method
N ₁	3-2	0.6Φ	37Ts	Solenoid Winding
Insulation: Mylar Tape t = 0.03mm, 3 Layers				
N ₂	8,9-10,11,12	Copper-Foil 10mil	3Ts	Copper-Foil Width 18mm
Insulation: Mylar Tape t = 0.03mm, 1 Layers				
N ₃	13-8,9	1.0Φ*4	4Ts	Solenoid Winding
Insulation: Mylar Tape t = 0.03mm, 1 Layers				
N ₄	10,11,12-14	0.4Φ	6Ts	Solenoid Winding
Insulation: Mylar Tape t = 0.03mm, 1 Layers				
N ₅	2-6,7	0.6Φ	37Ts	Solenoid Winding
Insulation: Mylar Tape t = 0.03mm, 3 Layers				
Core-ERL35				
Insulation: Mylar Tape t = 0.03mm, 3 Layers				
Insulation: Copper-Foil Tape t = 0.05mm-pin1 Open Loop				
Insulation: Mylar Tape t = 0.03mm, 3 Layers				

表格四、輔助電源變壓器繞線規格

No	Pin(s-f)	Wire	Turns	Winding Method
N ₁	2-1	0.27Φ	90Ts	Solenoid Winding
Insulation: Mylar Tape t = 0.03mm, 3 Layers				
N ₂	10-8	0.55Φ*2	11Ts	Solenoid Winding
Insulation: Mylar Tape t = 0.03mm, 3 Layers				
N ₁	2-1	0.27Φ	58Ts	Solenoid Winding
Insulation: Mylar Tape t = 0.03mm, 6 Layers				
N ₃	5-6	0.15Φ	31Ts	One-Sided Winding
Insulation: Mylar Tape t = 0.03mm, 3 Layers				
Core-EEL19				
Shield 1	-pin6	Copper-Foil	1.2Ts Open Loop	Copper-Foil Width 12mm
Insulation: Mylar Tape t = 0.03mm, 2 Layers				

5.3.2 變壓器電器規格

表格五、主變壓器電器規格

	Pin	Value	Remarks
Inductance	3-6,7	13mH (minimum)	1KHz, 1V

- Core and Bobbin: ERL35
- Ae: 107 [mm²]

表格六、輔助電源變壓器電器規格

	Pin	Value	Remarks
Inductance	3-1	1.25mH±5%	1KHz, 1V

- Core and Bobbin: EEL19
- Ae: 25 [mm²]

5.4 實驗結果

表格七、效率測試結果

Input Voltage/Load	Efficiency	Efficiency requirement of 80 Plus
115V/100%Load	80.20%	>80%
115V/50%Load	83.39%	
115V/20%Load	82.04%	
230V/100%Load	82.62%	
230V/50%Load	85.30%	
230V/20%Load	83.49%	

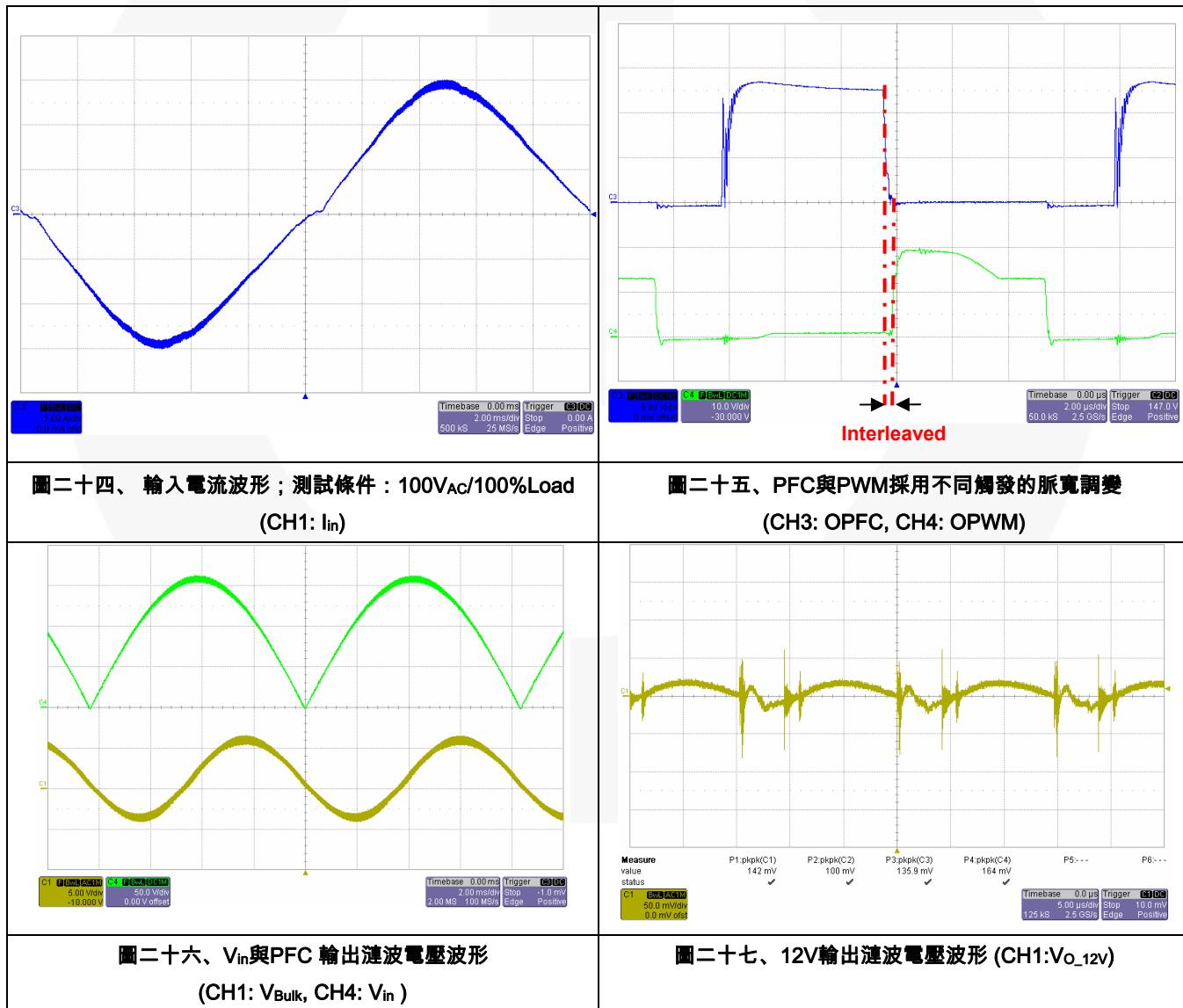
表格八、PF與THD測試結果

Input Voltage/Load	PF	THD(%)
100V/75WLoad	0.976	14.56%
100V/50%Load	0.990	11.09%
100V/100%Load	0.993	9.70%
230V/75WLoad	0.909	24.17%
230V/50%Load	0.947	21.26%
230V/100%Load	0.966	16.93%

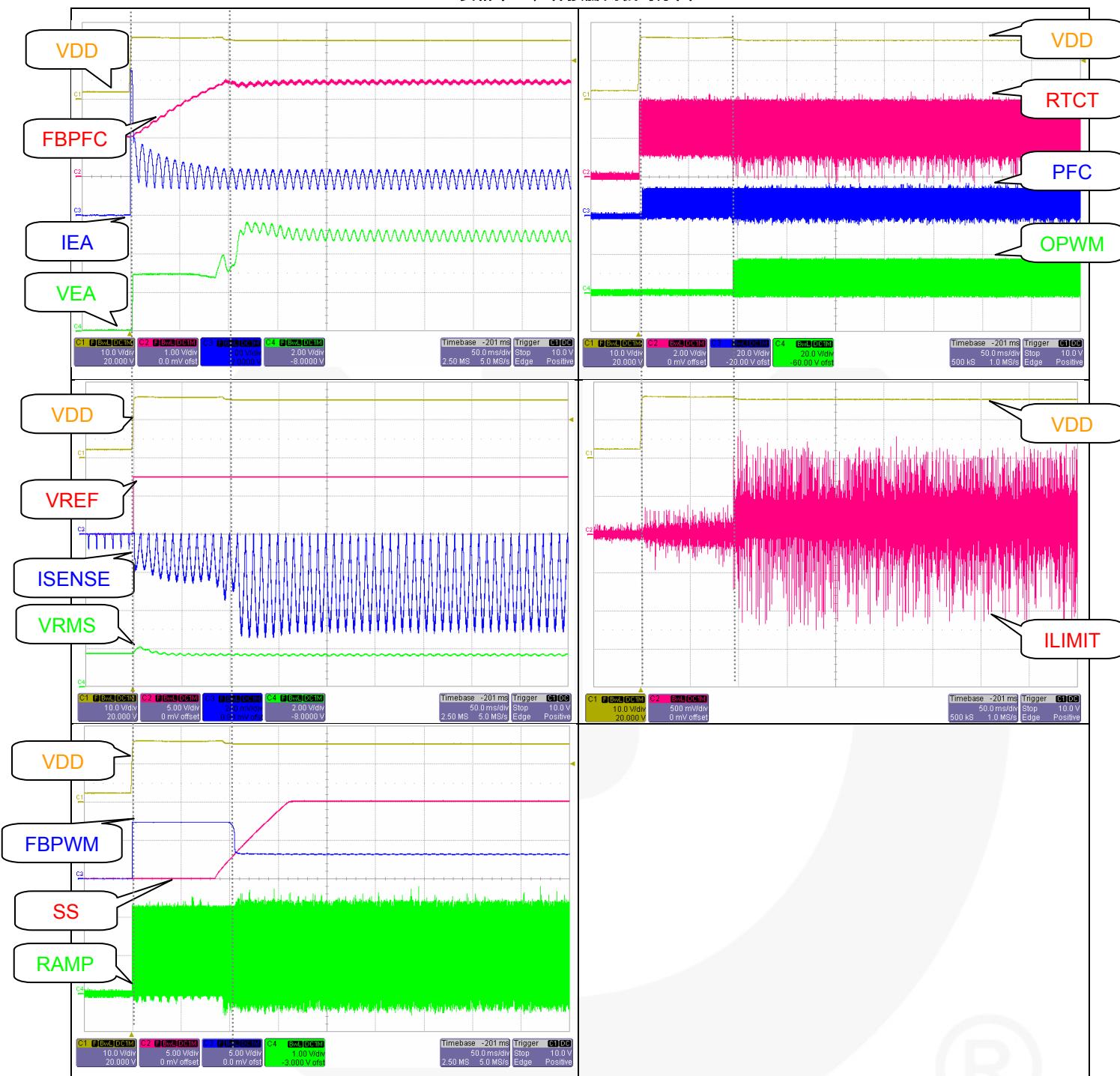
表格九、低交流輸入電壓保護測試結果

	Minimum Load	Maximum Load
AC voltage of turn off	71V	72V
AC voltage of turn on	84V	87V

表格十、實驗波形



表格十一、各接腳開機時序圖



6. 參考資料

[FAN4800A/B — PFC/Forward PWM Controller Combo](#)

[FAN4801/2 — PFC/Forward PWM Controller Combo](#)

[AN-6004 — 500W Power Factor Corrected \(PFC\) Design with FAN4810](#)

[AN-6032 — FAN4800 Combo Controller Applications](#)

[AN-42030 — Theory and Application of the ML4821 Average Current Mode PFC Controller](#)

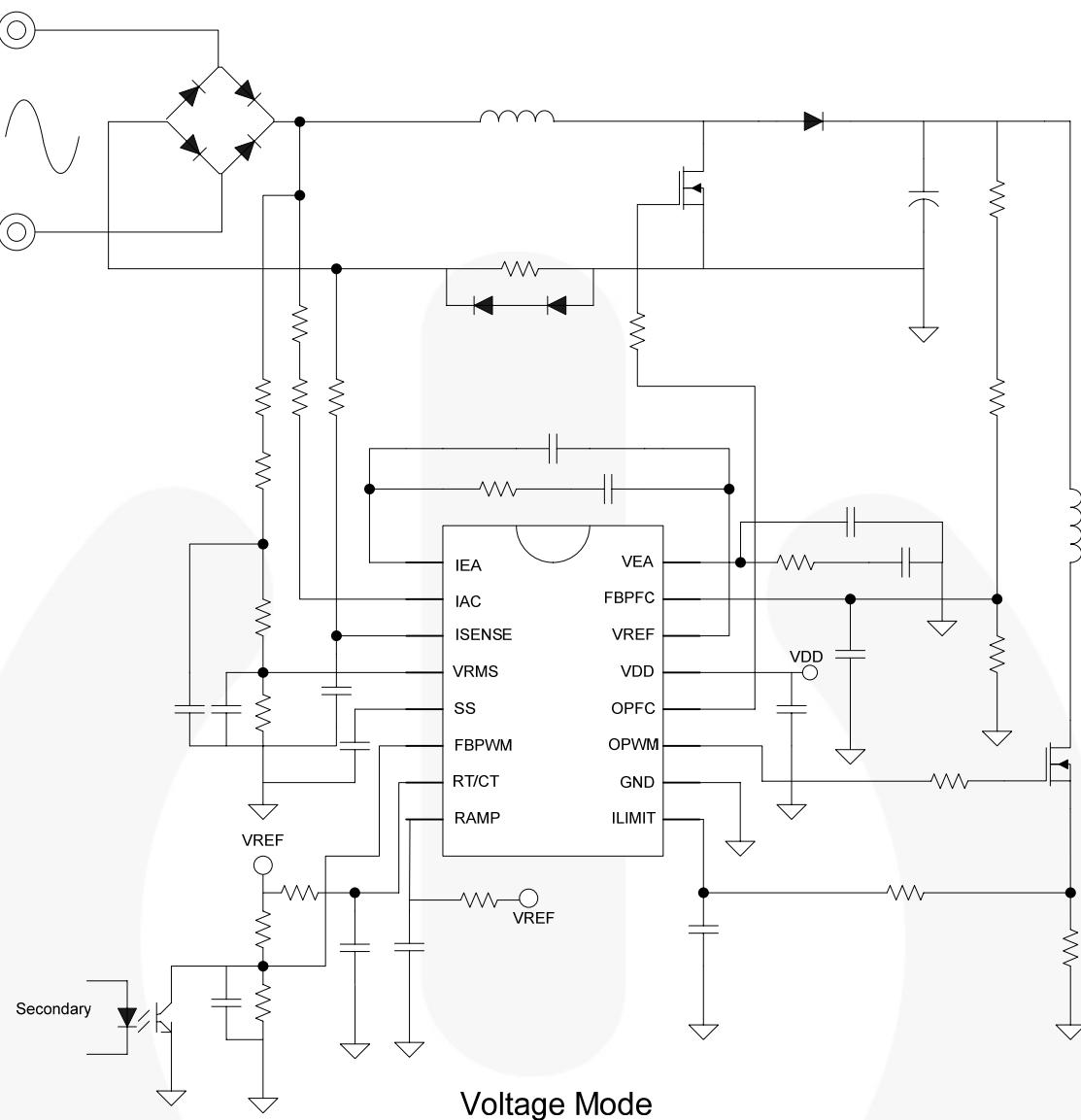
[AN-42009 — ML4824 Combo Controller Applications](#)

[ATX 300W 80+ Evaluation Board of FAN4800A+SG6520+FSQ0170](#)

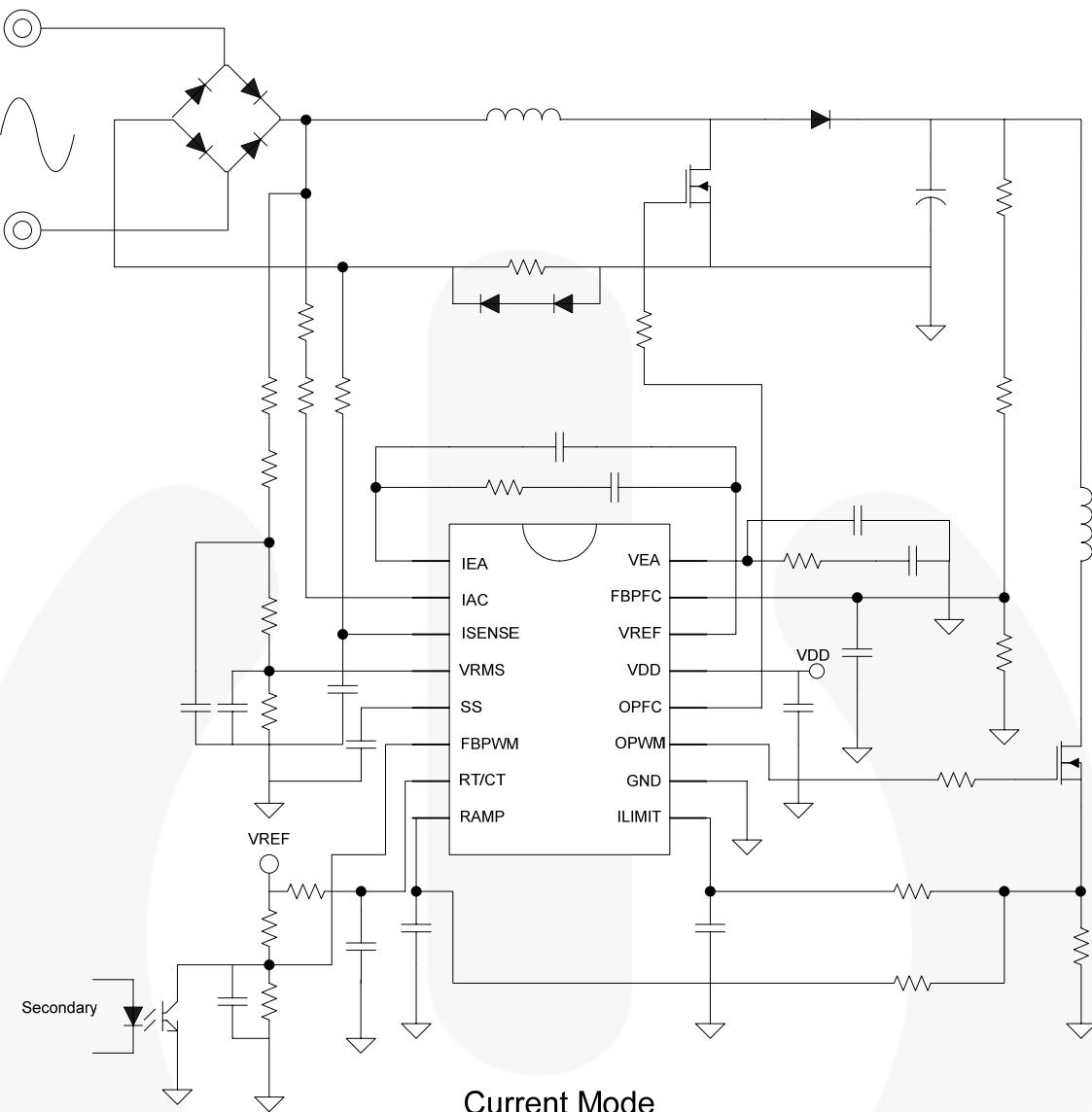
附錄一

表格十二、FAN480X系列相關參數比較表

	FAN4800	New Generation FAN4800A	New Generation FAN4800C	New Generation FAN4801	New Generation FAN4802
V _{DD} Maximum rating	20V	30V	30V	30V	30V
V _{DD} OVP	17.9V/Clamp	28/Auto-Recover	28/Auto-Recover	28/Auto-Recover	28/Auto-Recover
V _{CC} UVLO	10V/13V	9.3/11V	9.3/11V	9.3/11V	9.3V/11V
Two-Level PFC Output	NO	NO	NO	YES	YES
PFC Soft-Start	NO	YES	YES	YES	YES
Brown-out	NO	YES	YES	YES	YES
PFC : PWM Frequency	1 : 1	1 : 1	1 : 2	1 : 1	1 : 2
Frequency Range	68kHz~81kHz	50kHz~75kHz	50kHz~75kHz	50kHz~75kHz	50kHz~75kHz
Gate Clamp	NO	16V	16V	16V	16V
PFC Multiplier	Traditional	Switching Charge	Switching Charge	Switching Charge	Switching Charge
VinOK	2.25V/1.1V	2.40V/1.15V	2.40V/1.15V	2.40V/1.15V	2.40V/1.15V
PWM Maximum Duty	42%~49%	49.5%~50%	49.5%~50%	49.5%~50%	49.5%~50%
Start-up Current	100µA	30µA	30µA	30µA	30µA
Soft-Start Current	20µA	10µA	10µA	10µA	10µA
PWM Comparator Level Shift	1.0V	1.5V	1.5V	1.5V	1.5V
R _{AC}	1~2MΩ	5~8 MΩ	5~8 MΩ	5~8 MΩ	5~8 MΩ



圖二十八、FAN480X採用電壓控制模式線路圖



圖二十九、FAN480X 採用電流控制模式線路圖

表格十三、MOSFET與Diode參考規格

PFC MOSFETs		Part Number
Voltage Rating	500V	FQP13N50C、FQPF13N50C、FDP18N50、FDPF18N50、FDA18N50、FDP20N50(T)、FDPF20N50(T)
600V	FCP11N60、FCPF11N60、FCP16N60、FCPF16N60、FCP20N60S、FCPF20N60S、FCA20N60S、FCP20N60、FCPF20N60	
Boost Diodes		
600V	FFP08H60S、FFPF10H60S、FFP08S60S、FPP08S60SN、BYC10600	
PWM MOSFETs		
500V	FQP/PF9N50C、FQPF9N50C、FQP13N50C、FQPF13N50C、FQA13N50C、FDP18N50、FDPF18N50、FDP20N50(T)、FDPF20N50(T)	
600V	FCP11N60、FCPF11N60、FCP16N60、FCPF16N60、FCA16N60、FCP20N60S、FCPF20N60S、FCA20N60S、FCP20N60、FCPF20N60、FCA20N60	

表格十四、乘法器(Gain Modulator)相關參數

Gain Modulator						
I _{AC}	Input for AC Current	Multiplier linear range	0		100	uA
GAIN	GAIN Modulator	I _{AC} = 17.67uA, V _{RMS} = 1.080V V _{FBPFC} = 2.25V, @ T=25°C	7.500	9.000	10.50	
		I _{AC} = 20uA, V _{RMS} = 1.224V V _{FBPFC} = 2.25V, @ T=25°C	6.367	7.004	7.704	
		I _{AC} = 25.69uA, V _{RMS} = 1.585V V _{FBPFC} = 2.25V, @ T=25°C	3.801	4.182	4.600	
		I _{AC} = 51.62uA, V _{RMS} = 3.169V V _{FBPFC} = 2.25V, @ T=25°C	0.950	1.045	1.149	
		I _{AC} = 62.23uA, V _{RMS} = 3.803V V _{FBPFC} = 2.25V, @ T=25°C	0.660	0.726	0.798	
BW	Bandwidth	I _{AC} = 40uA		1		MHz
V _{O(gm)}	Output Voltage = R _{mul} × (I _{SENSE} -I _{OFFSET})	I _{AC} = 20uA, V _{RMS} = 1.224V, V _{FBPFC} = 2.25V	0.86	0.88	0.9	V

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.