

基于ADE7757的低成本瓦特小时电表

作者: Stephen T. English

简介

本应用笔记介绍基于ADE7757的高精度、低成本、单相电表。这种电表针对单相两线分配系统而设计。可根据具体的地区要求调整设计,例如,在美国,针对住宅客户的电力通常按单相三线分配。

ADE7757是一种用于电能测量的低成本、单芯片解决方案。ADE7757是一个高度集成的系统,包含两个ADC、一个参考电路和用于计算实际功率的固定DSP功能。设计中集成一个高度稳定的振荡器,能够为IC提供必要的时钟。ADE7757能够直接驱动机电计数器,并提供用于校准和系统通信的高频脉冲输出。

本应用笔记应该与ADE7757数据手册配合使用。该数据手册提供了有关ADE7757功能的详细信息,本应用笔记中会多次引用。

设计目标

此设计将国际标准IEC 61036 (2000-09)有功功率交流电静态瓦特小时电表(1类和2类)用作主要规范。对于更熟悉ANSI C12.16规范的读者,请参见本应用笔记末尾的“ANSI C12.16和IEC 61036”部分,以便对比这两种标准。这部分内容以对应的ANSI规范为参照对关键的IEC 61036规范进行了说明。

ADE7757板的设计在许多精度要求方面都大大超出了这项基本规范的预期水平,例如单位功率因数下的精度和较低功率因数下的精度($PF = \pm 0.5$)。此外,电表的动态范围性能已扩展到400。IEC 61036标准指定了5% I_b 至 I_{MAX} 范围内的精度(见表I)。 I_{MAX} 的典型值为 I_b 的400%至600%。

表I. 精度要求

电流值 ¹	PF ²	百分比误差限制 ³	
		1类	2类
0.05 $I_b < I < 0.1 I_b$	1	±1.5%	±2.5%
0.1 $I_b < I < I_{MAX}$	1	±1.0%	±2.0%
0.1 $I_b < I < 0.2 I_b$	0.5滞后	±1.5%	±2.5%
	0.8超前	±1.5%	
0.2 $I_b < I < I_{MAX}$	0.5滞后	±1.0%	±2.0%
	0.8超前	±1.0%	

注释

¹ 表I所示的指定精度电流范围均为基本电流(I_b)。基本电流在IEC 61036 (2000-09)第3.5.1.1节中被定义为用于固定直连电表相关性能的电流值。 I_{MAX} 为维持精度的最大电流。

² 表I中的功率因数(PF)与基础电压(45 Hz至65 Hz)和电流波形之间的相位关系有关。此例中,PF可以简单地定义为 $PF = \cos(\phi)$,其中 ϕ 为纯正弦电流和电压之间的相位角度。

³ 类别指数在IEC 61036 (2000-09)第3.5.5节(第27页)中被定义为容许百分比误差的限制。百分比误差定义为

$$\text{Percentage Error} = \frac{\text{Energy Registered by Meter} - \text{True Energy}}{\text{True Energy}} \times 100\%$$

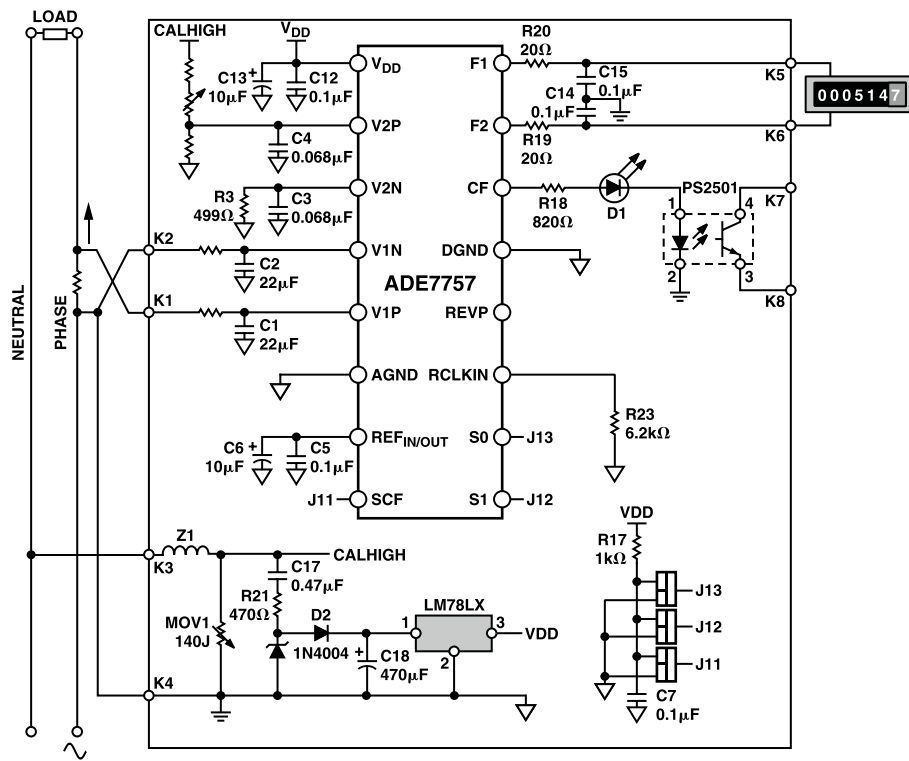


图1. 基于ADE7757的单相瓦特小时电表

图1中的原理图显示利用ADE7757实现的简单、低成本、瓦特小时电表。分流电阻用于提供ADE7757所需的电流至电压转换，简单的分压器网络则用于衰减线路电压。电能寄存器(kWh)是一个使用两相步进电机的简单机电计数器。ADE7757为这种类型的计数器提供直接驱动功能。ADE7757还针对选定的1600 imp/kWh电表常数在CF引脚提供高频输出。因此，可在LED和光隔离器输出端获得高频输出。这种高频输出用于加快校准流程，并提供了一种在生产环境中快速验证电表功能和精度的方式。利用串联电阻网络R5至R16，通过改变线路电压衰减来校准电表。图1将这些电阻显示为电位计。

设计方程

ADE7757产生一种输出频率，此频率与两个电压信号乘积的时间平均值成比例。输入电压信号施加于V1和V2。ADE7757数据手册的“工作原理”部分说明了ADE7757的详细功能。ADE7757数据手册还提供了—个方程，此方程将F1和F2(计数器驱动)上的输出频率与V1和V2上rms信号电平之积关联起来。为了方便起见，这里显示了此方程，将用于确定V2上的正确信号调整，以便将电表校准到固定常数。

$$Freq = \frac{515.84 \times V1_{rms} \times V2_{rms} \times F_{1-4}}{(V_{REF})^2} \quad (1)$$

图1所示电表的工作线路电压为220 V，最大电流(I_{MAX})为30 A。但是，通过正确调整通道1和通道2上的信号，也可以设计出能够在任意线路电压和最大电流条件下工作的电表。

ADE7757中的四种可用频率选项将允许设计出 I_{MAX} 高达120 A的类似电表(即，直接计数器驱动)。此电表的基本电流(I_b)选定为5 A，电流精度范围是 I_b 的2%至 I_{MAX} ，或者是400:1(75 mA至30 A)的动态范围。

机电寄存器(kWh)将拥有100 imp/kWh常数，也就是说，记录1 kWh的值需要ADE7757发出100次脉冲。IEC 61036第4.2.11节规定，电磁寄存器的最小值为10倍计数单位，每个计数单位再细分为10个单位。因此使用至少五加一位显示读数，即10,000s、1,000s、100s、10s、1s和1/10s。电表常数(用于校准和测试)选定为1600 imp/kWh。



图2. ADE7757电表的最终方案

ADE7757参考电路

ADE7757的片内参考电路的温度系数典型值为30 ppm/°C。但是，在A级器件上并不能保证这种规格，可能高达80 ppm/°C。在80 ppm/°C条件下，假定在+25°C校准，-20°C/+60°C时ADE7757误差可能高达0.65%。可以使用可选的外部参考电路，将其连接至REF_{IN/OUT}引脚以提高精度。

分流电阻选择

选择使用350 $\mu\Omega$ 的分流电阻，以便最大限度地利用通道V1(电流通道)上的动态范围。但是，针对电能计量应用选择分流电阻时，有一些重要因素需要考虑。第一，最大限度地降低分流电阻中的功耗。此设计的最大额定电流是30 A；因此，分流电阻中的最大功耗是 $30 A^2 \times 350 \mu\Omega = 315 mW$ 。IEC 61036要求电流电路中的最大功耗为4.0 VA*。第二，功耗更高可能会导致难以控制散热问题。虽然分流电阻是用锰铜材料制作而成，但是电阻温度系数较低的合金加上高温可能导致在负载较重时出现显著的误差。

第三项考虑因素是电表抵御相位电路短接窃电的能力。凭借非常低的分流电阻值，可以最大限度地降低在外部短接分流电阻的影响。因此，务必尽可能使分流电阻小一些，但它必须与V1上的信号范围(0 mV至20 mV rms)抵消。如果分流电阻太小，就不可能满足IEC 61036轻负载精度要求。对于这种设计，350 $\mu\Omega$ 算是比较折衷的理想分流电阻值。

设计计算

设计参数如下：

- 线路电压 = 220 V(标称)
- $I_{MAX} = 30 A$ ($I_b = 5 A$)
- 计数器 = 100 imp/kWh
- 电表常数 = 1600 imp/kWh
- 分流电阻大小 = 350 $\mu\Omega$
- 100 imp/小时 = 100/3600秒 = 0.02777 Hz
- I_b (5 A)条件下的电表校准
- I_b 条件下的功耗 = $220 V \times 5 A = 1.2 kW$
- I_b 条件下F1(和F2)上的频率 = $1.1 \times 0.0277 Hz = 0.0305555 Hz$
- I_b 条件下分流电阻两端的电压(V1) = $5 A \times 350 \mu\Omega = 1.75 mV rms$

*IEC 61036, 2.1版, 第4.4.1.2节, 表8

要为方程1选择 F_{1-4} 频率, 请参见ADE7757数据手册中的“电表应用选择频率”部分。根据该数据手册中的表IV至V可以发现, 对于 $I_{MAX} = 30\text{ A}$ 的电表, F_{1-4} 频率的最佳选择为3.44 Hz (F2)。该频率通过逻辑输入S0和S1来选择(参见ADE7757数据手册中的表II)。CF频率(电表常数)则利用逻辑输入SCF选择。两个可用选项为 $16 \times F1$ (1600 imp/kWh)或 $32 \times F1$ (3200 imp/kWh)。对于这种设计, 通过设置SCF逻辑低电平选择1600 imp/kWh。在电表常数为1600 imp/kWh、最大电流为30 A的情况下, CF最大频率为11.2 Hz。方程1剩余的唯一未知数是V2, 即通道2(电压通道)上的信号电平。

根据方程1, 求解V2得出61.5 mV rms:

$$0.0305555\text{ Hz} = \frac{515.84 \times 1.75\text{ mV} \times V2 \times F_{1-4}}{2.5^2} \quad (2)$$

因此, 要通过线路电压校准电表, 必须将输入V2衰减到此值。

校准电表

根据前面所述可以看出, 只需将线路电压衰减到61.5 mV即可校准电表。如图3所示, 线路电压的衰减通过一个简单的电阻分压器实施。衰减网络应该允许至少 $\pm 30\%$ 的校准范围, 以便接纳分流容差和 $\pm 8\%$ 的片内基准容差(参见ADE7757数据手册)。此外, 该网络的拓扑结构应该能够保持通道1和通道2之间的相位匹配, 即便是正在调解衰减(参见本应用笔记中“通道之间的正确相位匹配”部分)。

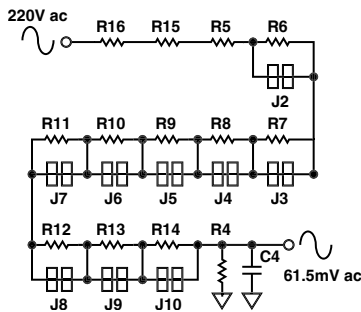


图3. 衰减网络

图3中网络的-3 dB截止频率由R4和C4决定。即使所有跳线都闭合, R16 (649 k Ω)、R15 (649 k Ω)和R5 (300 k Ω)的电阻也仍然远远高于R4 (499 Ω)。因此, 改变电阻链R6至R14的电阻对网络的-3 dB截止频率影响甚微。图3所示网络允许在57 mV rms至68 mV rms范围内衰减和调节线路电压, 分辨率为9位或21 μV 。这通过使用二进制加权电阻链R6至R14来实现。这样就可以利用逐次逼近法精确地校准电表。从J2开始, 所有跳线按升序依次闭合, 例如J2、J3等。如果任何跳线闭合时超出了CF上的校准频率 $16 \times 100\text{ imp/hr}$ (0.4888 Hz), 则应重新断开该跳线。测试所有跳线, 最后测试的跳线是J10。注意, 通过短接两个焊盘进行跳线连接。相对于使用调整电位计, 选择此方法更好, 因为调整电位计的稳定性会随着时间的推移和环境条件的变化而受到影响。

由于ADE7757传递函数具有极强的线性, 只需一个单位功率因数下的单点校准(IB)即可校准电表。如果在设计阶段采取了正确的防范措施, 则无需在较低功率因数下(PF=0.5)进行校准。下一部分探讨低功率因数下正确计算电能的相位匹配。

通道之间的正确相位匹配

ADE7757会在两个通道之间根据40 Hz至1 kHz的频率范围进行内部的相位匹配。在电能计量应用中, 正确的相位匹配很重要, 因为通道之间的任何相位不匹配在较低的功率因数条件下都会转化为显著的测量误差。通过以下示例可以很容易明白这一点。

图4显示针对感性负载的电压和电流波形。在示例中, 电流比电压滞后 60° (PF = -0.5)。假定为纯正弦条件, 则可轻松计算出功率

$$V_{rms} \times I_{rms} \times \cos(60^\circ) \quad (3)$$

但是，如果从外部向ADE7757中引入了相位误差(ϕ_e)，例如在抗混叠滤波器中，那么误差计算如下

$$\left[\cos(\delta^\circ) - \cos(\delta^\circ + \phi_e) \right] / \cos(\delta^\circ) \times 100\% \quad (4)$$

其中 δ 为电压和电流之间的相位角度， ϕ_e 为外部相位误差(参见表I中的注释3)。例如，相位误差为 0.2° 时，可以得出 $PF = 0.5$ (60°)时的误差为 0.6% 。如此例所示，即便是非常小的相位误差也会在低功率因数下产生较大的测量误差。

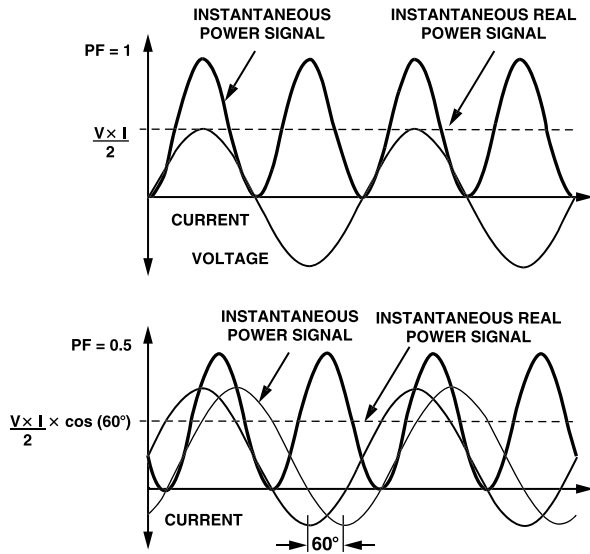


图4. 电压和电流(感性负载)

抗混叠滤波器

如前文所述，通道1和通道2上的抗混叠滤波器是外部相位误差的可能来源之一。抗混叠滤波器是放置在任意ADC模拟输入之前的低通滤波器。为了防止采样混叠导致的潜在失真，需要用到抗混叠滤波器。图5展示了混叠效应。

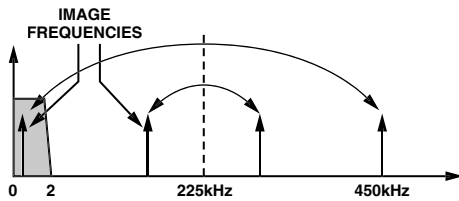


图5. 混叠效应

图5展示了基于ADE7757的电表设计中混叠效应会如何造成精度问题。ADE7757使用两个 Δ - Σ ADC对电压和电流信号进行数字化处理。这两个ADC拥有非常高的采样速率，即450 kHz。

图5显示了高于采样频率(也称为奈奎斯特频率，即450 kHz)一半的频率组分(黑色箭头)如何镜像或折返至225 kHz以下(标为镜像频率的箭头)。无论架构如何，所有ADC都会出现这种情况。在给出的示例中可以发现，只有采样频率(即450 kHz)附近的频率会移动到目标计量频段(即0 kHz to 2 kHz)中。由于这种情况，用户将能通过非常简单的低通滤波器(LPF)衰减这些高频(450 kHz附近)，并防止目标频段中出现失真。

最简单的LPF就是RC滤波器。这是一种滚降或衰减为 -20 dB/dec的单极滤波器。

选择滤波器-3 dB截止频率

除了有幅度响应之外，所有滤波器都还有相位响应。图6和图7中显示了简单RC滤波器($R = 499 \Omega$, $C = 68$ nF)的幅度响应和相位响应。根据图6可以发现，这个简单LPF在450 kHz条件下的衰减约为40 dB。这种衰减足以确保不会因为混叠造成不良影响。

如前文所述，如果通道1和通道2上的LPF相位响应不匹配，那么相位响应会造成显著的误差。由于LPF中的元件容差不佳，很容易发生相位不匹配的情况。LPF(抗混叠滤波器)中的截止频率越低，这些误差就会越突出。即使将转折频率设置为4.7 kHz($R = 499 \Omega$, $C = 68$ nF)，元件容差不佳造成的相位误差也还是很显著。

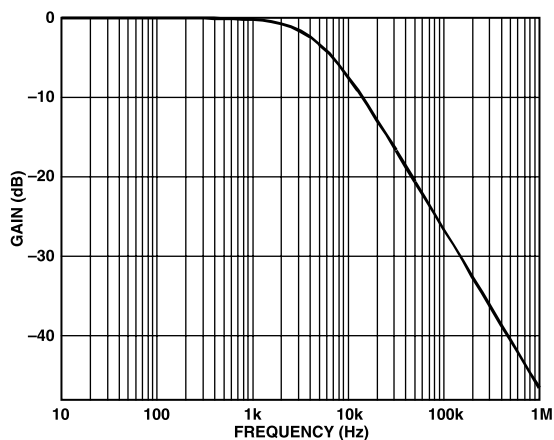


图6. RC滤波器幅度响应

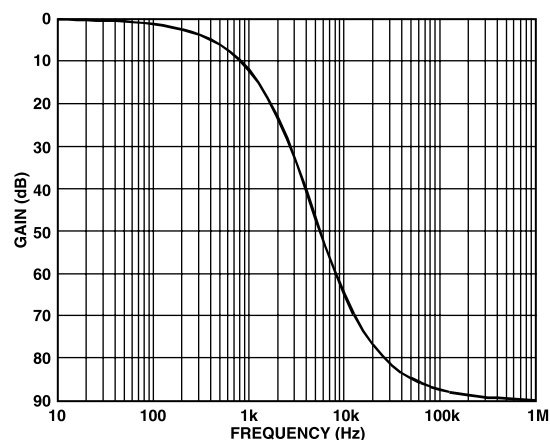


图7. RC滤波器相位响应

图8所示为50 Hz下简单LPF的相位响应，其中 $R = 499\ \Omega \pm 10\%$ ， $C = 68\ \text{nF} \pm 10\%$ 。用于电流信号的低通滤波器根据电压通道AAF的相同转折频率使用 $1.54\ \text{k}\Omega$ 和 $22\ \mu\text{F}$ 。记住，在低功率因数条件下， 0.2° 的相移会造成0.6%的测量误差。这种设计针对抗混叠滤波器使用1%容差的电阻和10%容差的电容，以便减少因为相位不匹配而可能导致的问题。或者，抗混叠滤波器的转折频率也可以提到10 kHz至15 Hz。但是，此频率不能太高，否则可能会混叠高频率组分，并因此在高噪声环境下造成精度问题。

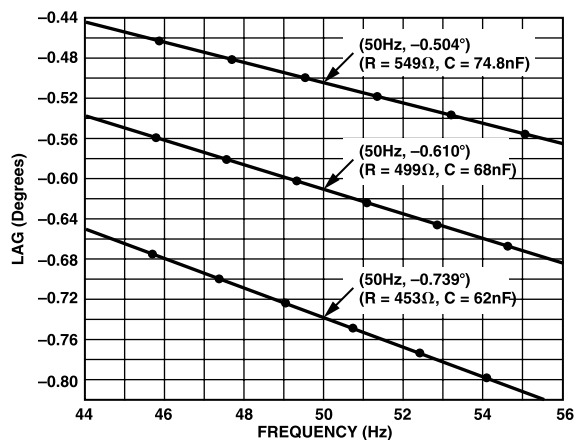


图8. 在50 Hz条件下由元件容差导致的相移

注意，这也说明了为什么对通道2(电压通道)的校准网络设计要采取防范措施。通过改变衰减网络的电阻来校准电表并不会改变截止频率，因而也不会改变通道2的网络相位响应(参见本应用笔记中的“校准电表”部分)。图9显示了校准网络电阻从 $1.6\ \text{M}\Omega$ (J2至J10闭合)变为 $1.9\ \text{M}\Omega$ (J2至J10断开)时50 Hz条件下的相位滞后后曲线图。注意，相位变化不超过0.1毫度。

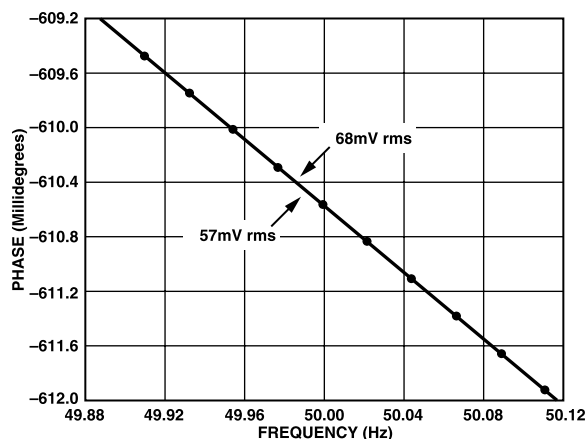


图9. 由校准导致的相移

振荡器稳定性

集成振荡器电路能够在各种温度和电源电压条件下保持稳定。初始振荡器频率取决于基准电压值和RCLKIN电阻值。振荡器电路的独特架构拒绝了基准漂移的变化。RCLKIN电阻值的变化会导致振荡器频率发生移动；因此推荐使用温度系数较低的电阻。

电源设计

该设计基于电容分压器网络(即C17和C18)使用简单的低成本电源。大部分线路电压在C17两端都会发生压降，C17是一个 $0.47\ \mu\text{F}$ 、630 V的金属化聚酯薄膜电容。C17的阻抗决定了电源的有效VA额定值。但是，C17的大小受到IEC 61036中功耗规范的限制。IEC 61036 (2000-9)第4.4.1.1节的表7规定了电压电路中的总功耗(包括电源)：“正常条件下，各相上的总功耗为2 W、10 VA。”该设计中，电源的标称VA额定值为8 VA。总功耗约为0.5 W。加上30 A负载下的分流电阻功耗，电表的总功耗为1 W。图10显示了基本的电源设计。

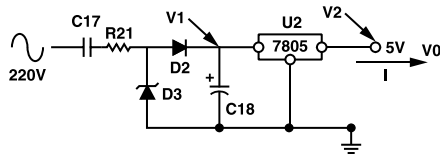


图10. 电源

图11、12和13所示的曲线图显示了重负载(30 A)条件下的PSU性能。目前来说，电源上的最大负载是驱动步进电机所需的电流，此电机的线圈阻抗约为 $400\ \Omega$ 。图11显示电源线路电流为40 mA rms。图12显示了C18两端的电压。注意步进电机切换时造成的波形尖峰。图13显示了5 V的电源所产生的电流。电流尖峰由数字电路产生，较长的尖峰则由CF LED在脉冲时产生。查看测得的曲线图时，请参见图10。

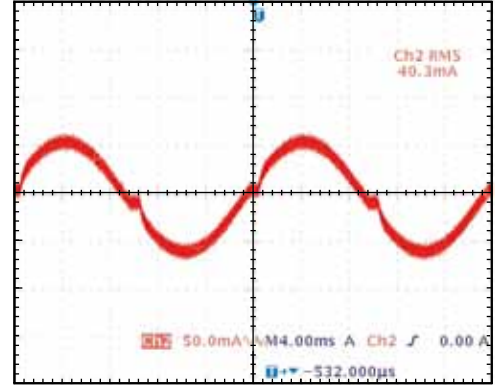


图11. 220 V线路电压和30 A负载电流条件下的线路电流

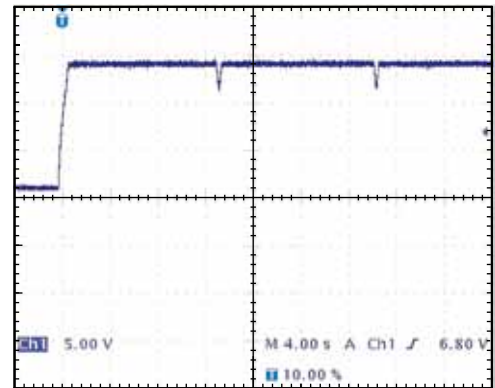


图12. 220 V和30 A负载条件下的电源电压输出(参见图10中的V1)

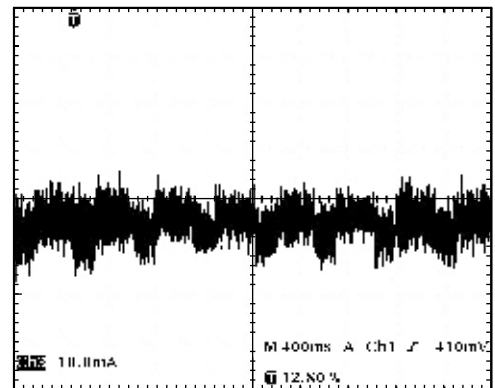


图13. 220 V和30 A负载条件下的5 V电源电流输出

针对电磁干扰抗扰度进行设计

IEC 61036第4.5节规定：“设计电表时需要确保传导性或辐射性电磁干扰和静电放电不会损坏电表或对电表造成显著影响。”需要考虑的干扰为

- 静电放电
- 电磁HF场
- 快速瞬变突波
- 电力线电涌

铁氧体磁珠、电容线路滤波器、大型SMD电阻以及PCB布局(包括接地)等防范措施和设计方法都有利于保护电表电子元件，使其免受各类电磁干扰的影响。但是，有些防范措施(例如铁氧体磁珠)可在某些干扰下(例如RF和快速瞬变突波)发挥更加重要的作用。接下来的几部分介绍了上述干扰以及相应的保护措施。

静电放电(ESD)

尽管许多敏感电子元件含有一定量的片内ESD保护措施，但无法针对下文所述的某些严重放电提供保护。另一个问题是ESD的效应具有累积性；也就是说，器件可能在一次ESD中幸存下来，但无法保证能在将来某个阶段的多次放电中幸免于难。最好的方法是在ESD事件接触敏感电子器件之前，即消除或降低其效应。这种办法适用于所有传导性电磁干扰。

保护器件往往不需要使用额外的元件。只需略加注意，电路中本来就需要的那些元件就可以发挥双重作用。例如，在电表与外界接触的那些点上(例如，与分流电阻的连接)，必须对电表进行ESD事件防护。本文中通过两个LPF(抗混叠滤波器)将ADE7757连接至分流电阻，LPF是ADC所需要的(参见本应用笔记的“抗混叠滤波器”部分)。该RC滤波器可能就足以保护CMOS器件，避免其遭受ESD的破坏。然而，对于使用的元件种类务必小心。例如，不能使用绕线电阻，因为任何放电都会通过电阻。电阻还必须具有较大的物理尺寸，以避免电阻上发生放电电弧现象。在该设计中，抗混叠滤波器中使用的是1/8W SMD 1206电阻。

当与分流电阻串联时，铁氧体磁珠可能也有效。铁氧体扼流圈对于减缓ESD电流脉冲的快速上升时间尤其有效。高频瞬变能量被铁氧体材料吸收了，而不是被导引或反射至系统的另一部分。PSU电路也直接与电表端子相连。在此，放电由铁氧体、输入电容(C17)以及整流二极管(D2和D3)消耗了。模拟输入V2P由校准所用的衰减网络中的大电阻提供保护。

对于遏制ESD事件，有另一种很常见的低成本方法，那就是在PCB的元件侧使用火花隙(见图14)。然而，由于电表很有可能在露天环境下工作，可能遇到许多放电情况，因此不建议在敏感节点(例如分流电阻连接处)使用这种方法。多种放电可能导致在火花隙两端造成碳积累，从而导致短路或产生阻抗，进而随着时间的推移影响精度。在PSU中、MOV之后引入了火花隙，用于应对幅度非常高/上升时间很短的放电。

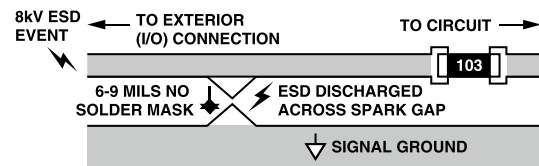


图14. 用于遏制ESD事件的火花隙

电磁HF场

根据IEC 61000-4-3进行测试。集成电路在20 MHz至200 MHz范围内往往更易受RF的影响。高于此频率之后，似乎就借助寄生电容远离敏感器件了。一般而言，在IC级别，20 MHz至200 MHz范围内RF影响的频率范围通常较广，也就是说，受影响程度差不多。但是，由于PCB上的谐振，对于某些频率可能有更高的敏感度。这些谐振可能导致在特定频率下产生插入增益，进而导致敏感器件出现问题。目前为止，最大的RF信号电平是那些通过电缆耦合至系统中的情况。应该对这些连接点采取保护措施。部分系统保护方法有

- 最大限度地降低带宽
- 隔离系统的敏感部件

最大限度地降低带宽

在此应用中,所需的模拟带宽只有2 kHz。尝试降低RF影响时,这是一项重大优势。电缆入口点可采取低通滤波措施,以便减少进入系统的RF辐射量。分流电阻输出在连接至ADE7757之前已经进行了滤波。这是为了防止前文所述的混叠效应。通过选择正确的元件并增加一些额外的元件(例如,铁氧体磁珠),这些抗混叠滤波器可以加倍成为非常有效的RF滤波器。图6针对模拟输入中的抗混叠滤波器显示了在某种程度上理想化的频率响应。考虑较高的频率(例如, >1 MHz)时,必须考虑每个集总元件的寄生电抗要素。图15显示了包括寄生要素的抗混叠滤波器。这些较小的寄生电容和电感值在频率较高的情况下会变得非常显著,因此必须予以考虑。

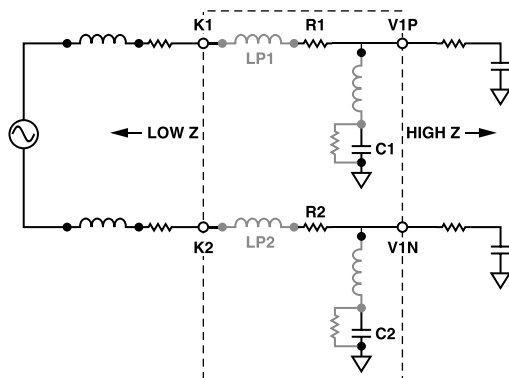


图15. 显示了寄生要素的抗混叠滤波器

通过使用引线较短的小型元件(例如表贴型),可将寄生要素保持在最低水平。因为不知道确切的源阻抗条件(这取决于电源的源阻抗),所以需要采取一些一般防范措施,以便最大限度地降低潜在谐振的影响。这些谐振包括电容以及布局中寄生元件的谐振。源阻抗和滤波器网络的交互产生的谐振会导致插入增益效应,并因此在某些(谐振)频率条件下增加系统接触RF辐射的风险。图15展示了电容的有损寄生要素,如C1和C2所示。高达0.8 nH会导致频率约为100 MHz时抗混叠滤波器响应为零。在输入端增加一个串联电感会进一步降低对EFT、电涌或ESD事件产生的高频信号的敏感度。与抗混叠滤波器串联增加的铁氧体磁珠在这种情况下会有非常出色的表现。

电快速瞬变(EFT)突波测试

该测试可确定系统对传导性瞬变的抗扰度。该测试在明确已知的条件下根据IEC 61000-4-4进行。EFT脉冲可能尤其难以防护,因为干扰是通过外部连接(例如电源线)传导至系统的。图16显示了IEC 61000-4-4所用的EFT脉冲物理特性。脉冲最显著的衰减属性可能不是其幅度(可能高达4 kV),而是快速上升时间导致的高频组分。快速上升时间指允许脉冲通过杂散电容等方式与系统其他部分耦合的高频组分。PCB走线和信号地的电感可能产生大的差分信号。这些大差分信号可能会使敏感电子元件的运行发生中断。由于存在数据破坏,因此数字系统通常具有最大的风险。缩短走线长度、减少接地层的使用,都能降低对这些高频脉冲的敏感度。

模拟电子系统一般只会在干扰持续期间受到影响。由于模拟部分的带宽往往有限制,因而可以降低EFT事件的影响。

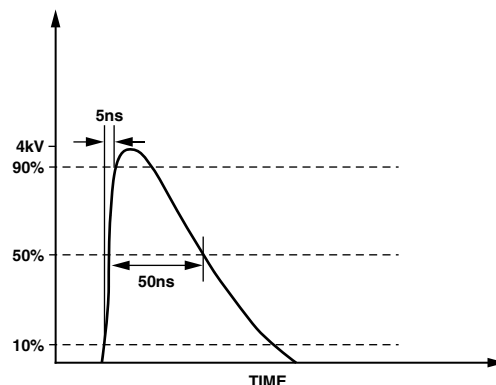


图16. 单EFT脉冲特性

传导性EFT的另一个潜在问题是,电子元件的辐射效应(像ESD一样)具有累积性。一个EFT脉冲中的能量可能高达4 mJ,向50 Ω的负载中提供40 A电流(见图19)。例如,因电感负载切换等情况导致持续接触EFT可能会影响元件的长期可靠性。最好的办法是保护系统中可能对EFT敏感的那些器件。

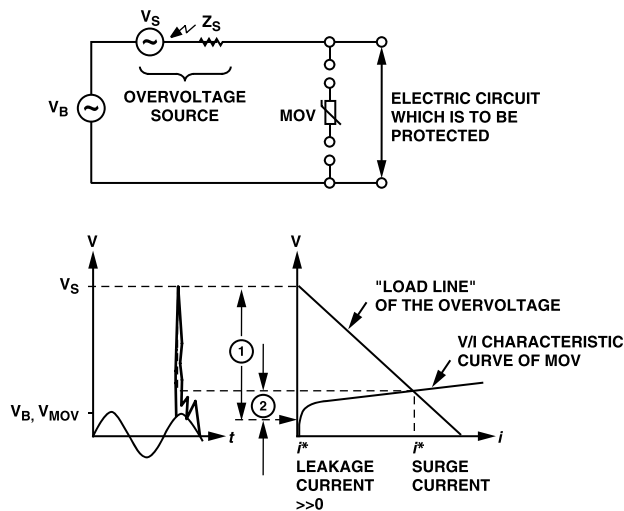
“电磁HF场”部分介绍的保护方法同样适用于EFT情况。应该通过PCB布局(如深沟)以及对信号和电源连接进行过滤将电子元件和干扰源尽可能隔离。另外,电源的输入电容为EFT脉冲提供了一个低阻抗旁路。一个齐纳二极管使EFT脉冲的低阻抗接地路径成为一个整体。

可以用一个压敏电阻或金属氧化物压敏电阻(MOV)来增加保护。该器件充当一个与非线性电压相关的电阻。有关该器件的描述,请参见下一部分。

务必谨慎操作,缩短电源中的走线长度,从而降低寄生走线电感的效应。因引线和PCB走线导致的杂散电感意味着,MOV将无法有效衰减差分EFT脉冲。MOV可以有效衰减高能量、持续时间较长的干扰,比如雷击导致的干扰。

S20K275型MOV

该设计中使用的是来自Siemens的S20K275型MOV。MOV是一种与电压相关的电阻,其电阻值会随着电压的升高而降低。MOV通常与受保护的器件或电路并联。发生过压事件期间,它们会形成一种低电阻分流,从而防止受保护电路两端的电压进一步升高。过压实际上会在过压源的源阻抗两端下降,例如,主电源网络的源阻抗。图17展示了工作原理。



*TAKEN FROM SIEMENS MATSUSHITA COMPONENTS
SIOV METAL OXIDE VARISTOR CATALOG

图17. MOV过压保护原理

图17所示的曲线图展示了针对给定过压和源阻抗所估计的MOV电压和电流。在与MOV特性曲线相同的图上绘制了负载线的曲线图(开路电压、短路电流)。在曲线相交的地方可以读取MOV箝位电压和电流。注意,确定短路电流时必须小心谨慎。必须将过压的频率成分考虑进入,因为源阻抗(例如主电源)可能根据频率的不同产生极大差异。在快速瞬变(高频)脉冲测试期间,对主电源的源阻抗采用了50 Ω 的典型阻抗值。接下来的几部分探讨了IEC 61000-4-4和IEC 61000-4-5,也就是瞬变和过压EMC兼容性测试。

IEC 61000-4-4和S20K275

虽然上述图形方法很有用,但是还有一种更好的方法,那就是利用模拟更好地了解MOV的工作原理。EPCOS组件为其所有MOV提供PSPICE模型;在各种IEC EMC兼容性测试中确定器件的工作时,这是非常有用的。有关EPCOS、PSPICE模型及其应用的更多信息,请参见see www.epcos.com。

IEC 61000-4-4的目的是确定电子系统中重复性、低能量、高电压、快速上升时间的脉冲有何影响。该测试旨在按照干扰源自开关瞬变的情况模拟瞬变干扰(例如,感性负载或继电器触点抖动产生的干扰)。

图18显示了一个等效电路,旨在按照IEC 61000-4-4的规定复制EFT测试脉冲。发生器电路基于图1 IEC 61000-4-4(1995-01)。各种工作特性为:

- 最大能量为每次脉冲4 mJ(向50 Ω 负载提供2 kV)
- 源阻抗为50 $\Omega \pm 20\%$
- 脉冲上升时间为5 ns $\pm 30\%$
- 脉冲持续时间((50%值)为50 ns $\pm 30\%$)
- 脉冲形状如图23所示

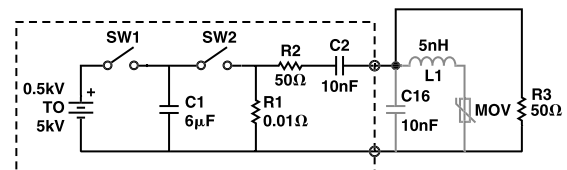


图18. EFT发生器

图19显示了发生器向纯阻性 $50\ \Omega$ 负载提供的模拟输出。来自发生器的开路输出脉冲振幅为 4 kV 。因此,根据IEC 61000-4-4的规定,发生器的源阻抗为 $50\ \Omega$,也就是说无负载与有负载($50\ \Omega$)情况下的峰值脉冲输出之比为2:1。

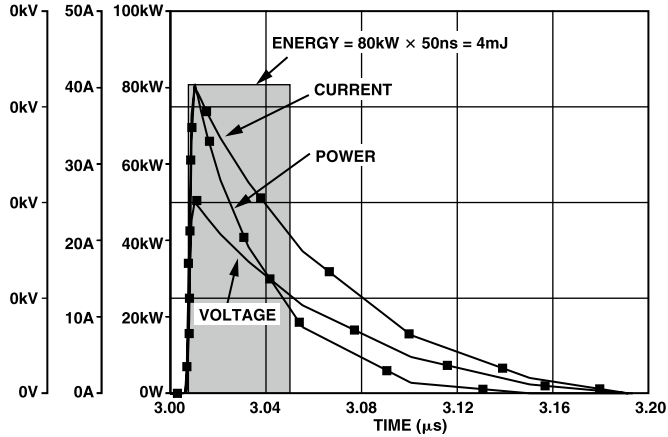


图19. 向 $50\ \Omega$ 负载提供的EFT发生器输出(无保护)

图19所示的曲线图还展示了向负载提供的电流和瞬时功率($V \times I$)。总能量为功率的积分,可通过所示的矩形方式近似计算。根据规范,在 2 kV 条件下约为 4 mJ 。图20显示了在使用MOV和一些电感(5 nH)的情况下向 $50\ \Omega$ 负载提供的发生器输出。包含这些内容是为了考虑由PCB走线和引线造成的杂散电感。尽管模拟结果表明EFT脉冲已经衰减(600 V)，而且大部分能量都由MOV吸收了(只向 $50\ \Omega$ 负载中提供了 0.8 mJ)，但还是应该注意一点,杂散电感和电容会导致MOV无用。例如,图21显示了杂散电感降至 $1\ \mu\text{H}$ 情况下的相同模拟,在未对布局采取合适处理措施时很容易发生这种情况。脉冲幅度再次达到 2 kV 。

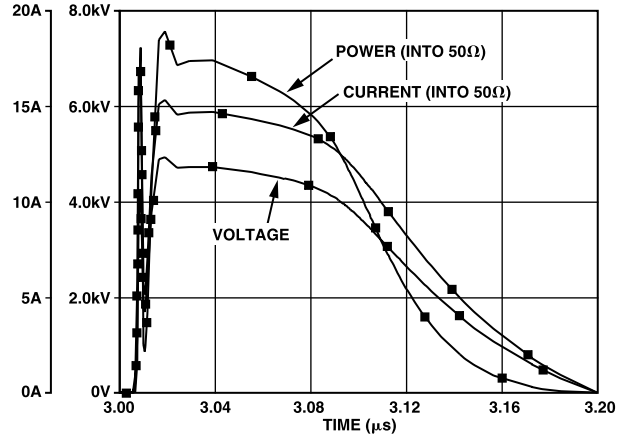


图20. 在妥当安置了MOV的情况下向 $50\ \Omega$ 负载提供的EFT发生器输出

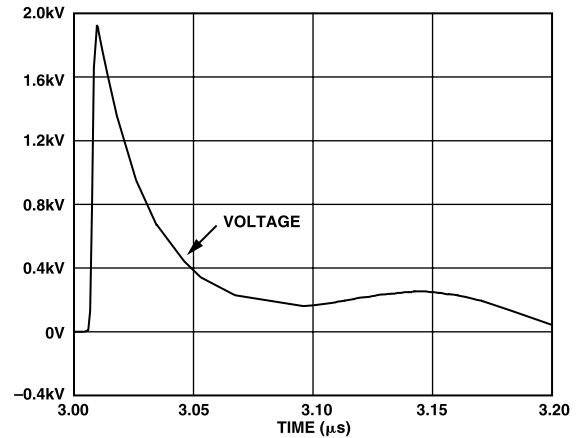


图21. 在妥当安置了MOV且杂散电感为 $1\ \mu\text{H}$ 的情况下向 $50\ \Omega$ 负载提供的EFT发生器输出

增加一个高电压 10 nF 输入电容有助于减少EFT脉冲的高频成分。在该设计中,性能已经满足了IEC规范的要求,因此就没有使用电容。对于该设计,通过将所有引线的长度缩短并使用接地层,杂散电感得以保持在最低水平。

IEC 61000-4-5

IEC 61000-4-5的目的是建立一种公用的基准，用于评估设备在受到电力线和互连线上的高能量干扰时具备的性能。图22显示了一个电路，用于产生IEC 61000-4-5所述的组合波形(混合)脉冲。此电路基于IEC 61000-4-5 (2001-04)图1所示的电路。

这种发生器可产生 $1.2\ \mu\text{s}/50\ \mu\text{s}$ 的开路电压波形和 $8\ \mu\text{s}/20\ \mu\text{s}$ 的短路电流波形，正因为如此，它才称为混合发生器。电涌发生器的有效输出阻抗为 $2\ \Omega$ 。这定义为峰值开路电压与峰值短路电流之比。

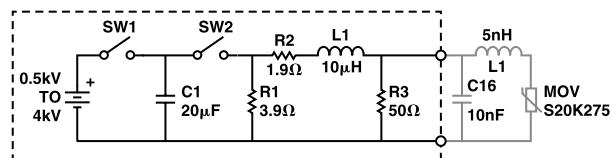


图22. 电涌发生器(IEC 61000-4-5)

图23显示了发生器的电压和电流输出波形。组合波形发生器的特性如下：

- 开路电压
 - 0.5 kV到至少4.0 kV
 - 波形如图23所示
 - 开路电压容差为 $\pm 10\%$
- 短路电流
 - 0.25 kA到2.0 kA
 - 波形如图23所示
 - 短路电流容差为 $\pm 10\%$
- 至少60秒的重复速率

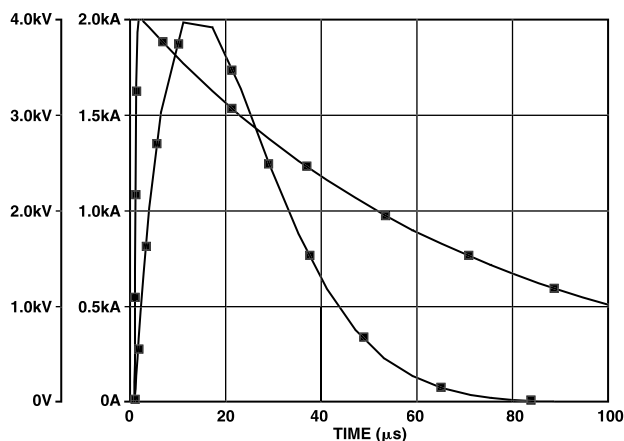


图23. 开路电压/短路电流

对于抑制这类高能量/持续时间长的电涌，MOV非常有效。图24显示了MOV在连接至图22所示发生器时两端的电

压，此外还显示了电流和瞬时功率波形。利用所示的矩形方法可以随时估计MOV吸收的能量。

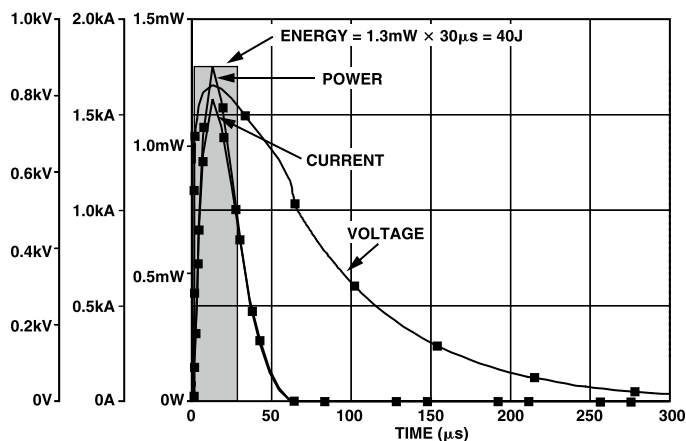


图24. MOV在4 kV电涌期间吸收的能量

MOV电涌电流减额

MOV能够处理的最大电涌电流(和因此而定的吸收能量)取决于MOV在整个生命周期内接触电涌的次数。每次遇到电涌事件后，MOV的寿命就会相应地缩短。MOV器件的数据手册会列出针对 $8\ \mu\text{s}/20\ \mu\text{s}$ 电流脉冲所能实现的最大非重复性电涌电流。如果电流脉冲持续时间较长，并且在器件寿命期间发生不止一次，这种最大电流额定值就会相应地减小。图25显示了S20K275的减额曲线。假设持续时间为 $30\ \mu\text{s}$ ，峰值电流如图24所示，MOV在寿终正寝之前所能处理的电涌次数最多约为10次。重复加载(上述情况下为10次)之后，MOV电压就会改变。在起初增加之后，就会快速衰减。

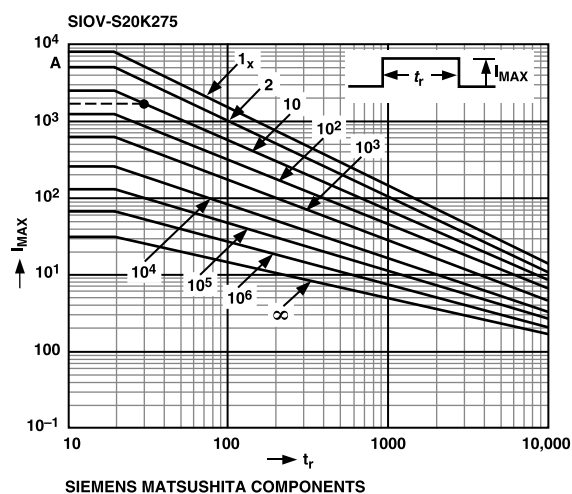


图25. S20K275的减额曲线

EMC测试结果

基准设计在独立测试公司经过EMC测试。为确保设计符合IEC规范，电表的限值远远高于IEC规范。测试由位于美国马赛诸塞州(01460)利特尔顿的Entela Design & Test Services, Inc.进行。根据IEC 61036:2000-9要求针对辐射敏感度(EN 61000-4-3:1998)对基准设计进行了评估。本应用笔记的“测试结果”部分显示了为该设计颁发的证书副本。

PCB设计

在PCB设计阶段，对传导性或辐射性电磁干扰的敏感度以及模拟性能都进行了考虑。幸运的是，用于增强模拟和混合信号性能的许多设计方法也都很好地从自身角度出发，提高了设计的EMI稳定性。关键一点是将电路中容易受噪声和电磁干扰影响的部件隔离开来。由于ADE7757执行所有的数据转换和信号处理，电表的稳定性将在很大程度上取决于ADE7757的受保护情况。

最大限度地提高电涌抗扰度的布局至关重要。走线和电路板上各种元件之间的距离会影响有关高电压抗扰度的整体性能。本应用笔记中使用的材料是电介质强度为1000 V/mil的proprog。高电压走线之间的间隔至少为20 mil，这样才能有20 kV的击穿电压经过绝缘体。其他防范措施包括注意各种元件之间的间隔。元件之间气隙的电介质强度为75 V/mil，远远低于proprog。因此，所有裸露的引线或元件都应该保持100 mil的间隔，以便实现7500 V的击穿电压。元件放置得过于密集会导致元件之间击穿。制造过程中，还应该采取一些额外措施，以确保电路板没有杂质。这样可以最大限度地减少可能在高电压事件期间产生泄漏路径的阻性路径。

为确保在宽动态范围内都保持精度，PCB的数据采集部分应该尽可能保持安静，也就是将电气噪声最小化。噪声会导致ADE7757中发生的模数转换过程不精确。任何混合信号系统中都有一个常见的噪声源，那就是电源的接地回路。这种情况下，通过接地返回路径的公共阻抗，可将高频噪声(来自快速边沿上升时间)耦合至PCB的模拟部分。图26展示了这种机制。

解决这类问题的一种常用方法是对电源采用单独的模拟和数字返回路径。应该尽一切努力将这些返回路径的阻抗尽可能降低。电路板的走线电感可以在33 nH/in.左右，这样能够增强针对高频信号的敏感性。根据图26可以发现，接地电流的公共路径可以在电表的数字和模拟部分之间耦合。实际上，将信号去耦到一个较窄的接地走线能够将不必要的噪声耦合到电路的其他部分。ADE7757的PCB设计中使用了一个接地层，用于将这些返回路径的阻抗最小化。用高频陶瓷电容对来自数字电路的高频噪声源进行去耦，使其尽量接近ADE7757。铝电解电容等大型电容无效，因为这类电容的典型残留串联电感为6.8 nF，往往会降低电容在高频条件下的去耦效果。

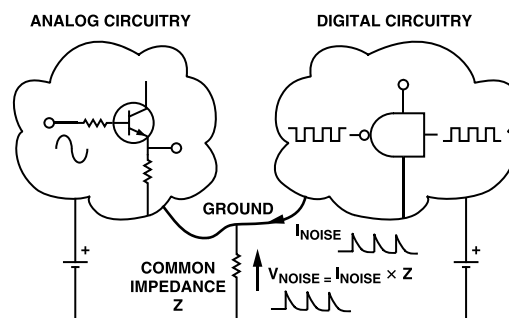


图26. 通过接地回路阻抗实现的噪声耦合

第二种噪声源是基于电容的电源所拥有的接地回路电流路径。为了最大限度地降低这种影响，将电源接地电流与ADE7757接地电流隔离。这样可以将来自线路电压的信号最小化，防止其影响ADE7757的性能。实心接地层以及这些接地层的信号分区往往会隔开接地电流。图27显示了电路板上两种接地电流的返回路径。

PCB的电源部分是连接相位线和零线的唯一地方。由于PSU是以电容为基础的，因此，有一个较大的电流(大约32 mA, 220 V)通过接地回路流回相位线(系统地)。PCB的这一部分含有瞬变抑制电路(例如MOV或铁氧体)和电源电路。尽量缩短电源回流路径的长度，以使其与模拟电路相隔离。

ADE7757和敏感信号路径位于电路板的一个无噪声部分，该部分与设计的噪声元素(例如电源和闪烁的LED)相隔离。具体情况如图27所示。来自电源的接地电流与被测信号的频率相同，如果不注意回流的路由，可能导致精度问题，例如，在作为模拟输入的PSU之间导致串扰。另外，衰减网络中针对通道2(电压通道)的部分位于PCB的电源部分。这样有利于消除通道1的潜在串扰，其方法是尽量降低PCB模拟(无噪声)部分的模拟信号幅度。记住，采用350 $\mu\Omega$ 的分流电阻时，通道1上的电压信号范围为35 μV 至10.5 mV (2% Ib至600% Ib)。图27显示了为瓦特小时电表最终采用的PCB物理规划。

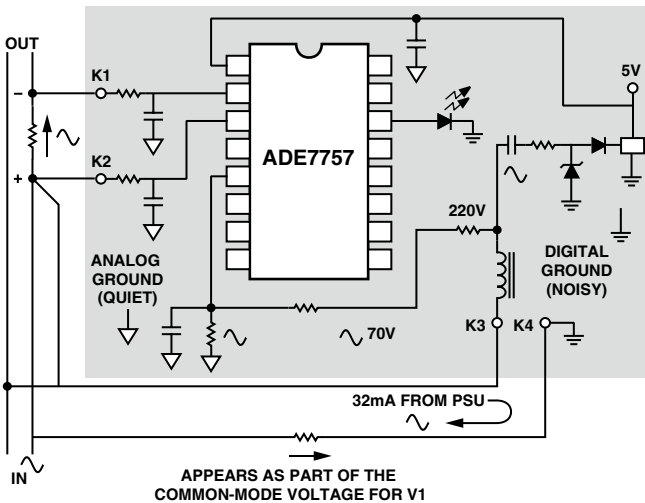


图27. ADE7757瓦特小时电表PCB设计

为确保电表实现高性能，整个布局必须确保信号路径上的信号完整性。短引线、表贴元件以及信号之间的接地走线有助于增强电路板上各种信号之间的隔离以及电路板的整体性能。

电表精度/测试结果

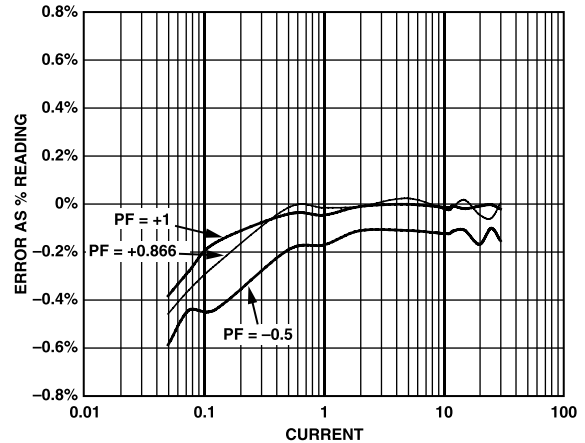


图28. 温度25°C、电压220 V、PF = +1、+0.866和-0.5且频率 = 50 Hz条件下的测量误差(读数百分比)

EN 61000-6-2、EN 61000-4-3、EN 61000-4-4、EN 61000-4-5、EN 61000-4-8敏感测试(EMC)

参见本应用笔记末尾的合格证书(图34)。

ANSI C12.16和IEC 61036

固态电表适用的ANSI标准是ANSI C12.16 -1991。因为本应用笔记在解释设计时引用了IEC 61036规范，这一部分将从对应的ANSI规范角度对其中一些关键的IEC61036规范加以说明。这应该有助于消除因为两种标准中包含的某些术语的不同应用而产生的混淆。

类 - IEC 61036

IEC 61036中对电表类别的指定是指其精度。例如，1类电表与基准性能的偏差不得超过1%。0.5类电表的最大偏差为0.5%，以此类推。在ANSI C12.16中，类别指电表在额定精度下所能处理的最大电流。给定的类别有：10、20、100、200和320。这些类别分别对应于10 A、20 A、100 A、200 A和320 A的最大电表电流。

I_{basic} (I_b) - IEC 61036

基本电流(I_b)是定义电表的工作范围时依据的电流值。IEC 61036定义了特定动态范围(例如 $0.05 I_b < I < I_{MAX}$)内电表的精度类别。在指定影响因素(例如电压变化和频率变化)的最大容许效应时,也可将其用作测试负载。ANSI C12.16中最接近的等效术语是测试电流。每种电表类别(最大电流)对应的测试电流分别如下:

10类: 2.5 A
20类: 2.5 A
100类: 15 A
200类: 30 A
320类: 50 A

I_{MAX} - IEC 61036

I_{MAX}是电表实现额定精度的最大电流。这对应于ANSI C12.16中的电表类别。例如根据IEC 61036的规定I_{MAX}为20 A的电表在ANSI C12.16中将会指定为20类。

空载阈值

ADE7757拥有片内防爬电功能。如果输出频率降至特定水平以下, ADE7757将不会在CF、F1或F2上产生脉冲。此功能可确保电表在未连接负载时不会记录能量。IEC 61036(2000-09)第4.6.4节规定,在PF = 1的条件下,启动电流不能超过0.4% I_b。在该设计中,启动电流计算为3.8 mA或0.076% I_b(参见ADE7757数据手册中的“空载阈值”部分)。

AN-679

物料清单

器件	详情	注释
C1, C2	芯片电容0.022 $\mu\text{F} \pm 10\%$, 50 V, 多层陶瓷, X7R	SMD 0805表贴电容 Digi-Key产品型号PCC223BGCT-ND
C3, C4	芯片电容68000 pF $\pm 10\%$, 50 V, 多层陶瓷, X7R	SMD 0805表贴电容 Digi-Key产品型号PCC1838CT-ND
C5, C7, C12, C14, C15	芯片电容0.1 $\mu\text{F} \pm 10\%$, 16 V, 多层陶瓷, X7R	Panasonic ECJ-2VB1H333K SMD 0805表贴电容 Digi-Key产品型号BC1300CT-ND
C6, C13	钽电容10 $\mu\text{F} \pm 20\%$, 6.3 V	BC元件编号0805B104K160BT 钽壳表贴电容 Digi-Key产品型号PCS1106CT-ND
C16(无填充)	0.01 μF 电容, 250 V X2类	Panasonic编号ECS-TOJY106R Panasonic ECA-OJFQ221
C17	电容0.47 $\mu\text{F} \pm 10\%$, 630 V	Digi-Key P5604-ND 径向金属化聚酯电容
C18	电容470 $\mu\text{F} \pm 20\%$, 35 V	Digi-Key产品型号EF6474-ND Panasonic编号ECQ-E6474KF
D1、D4(D4无填充)	LED	NHG径向电解电容 Digi-Key产品型号P5554-ND
D2	整流二极管1 W, 400 V	Panasonic编号ECA-1VHG471 LED壳DIOT1-34 Digi-Key产品型号HLMPD150A-ND
D3	齐纳二极管1 W, 15 V	Fairchild编号HLMPD150A DO-41壳, 1N4004 Digi-Key产品型号1N4004DICT-ND
R1, R2	1.54 k Ω , 1%, 1/8 W	Diodes, Inc.编号1N4004-T DO-41壳, 1N4744 A Digi-Key产品型号1N4744ADICT-ND
R3, R4	499 Ω , 1%, 1/8 W	Diodes, Inc.编号1N4744-T SMD 0805表贴电阻 Digi-Key产品型号311-1.54KCCT-ND
R5	300 k Ω , 1%, 1/2 W	Yageo America编号9C08052A1541FKHFT SMD 0805表贴电阻 Digi-Key产品型号311-499CCT-ND
R6	150 k Ω , 1%, 1/4 W	Yageo America编号9C08052A4990FKHFT SMD 2010表贴电阻 Digi-Key产品型号P301KACCT-ND
R7	75 k Ω , 1%, 1/8 W	Panasonic编号ERJ-12SF3013U SMD 1206表贴电阻 Digi-Key产品型号311-150KFCT-ND
R8	39 k Ω , 1%, 1/8 W	Yageo America编号9C12063A1503FKHFT SMD 0805表贴电阻 Digi-Key产品型号311-75.0KCCT-ND
R9	18 k Ω , 1%, 1/8 W	Yageo America编号9C08052A7502FKHFT SMD表贴电阻 Digi-Key产品型号311-39.0KCCT-ND
R10	9.1 k Ω , 1%, 1/8 W	Yageo America编号9C08052A3902FKHFT SMD 0805表贴电阻 Digi-Key产品型号311-18.0KCCT-ND
		Yageo America编号9C08052A1802FKHFT SMD 0805表贴电阻 Digi-Key产品型号311-9.10KCCT-ND
		Yageo America编号9C08052A9101FKHFT

器件	详情	注释
R11	5.1 k Ω , 1%, 1/8 W 2.2 k Ω , 1%, 1/8 W	SMD 0805表贴电阻 Digi-Key产品型号311-5.10KCCT-ND Yageo America编号9C08052A5101FKHFT SMD 0805表贴电阻 Digi-Key产品型号311-2.20KCCT-ND Yageo America编号9C08052A2201FKHFT
R13	1.2 k Ω , 1%, 1/8 W	SMD 0805表贴电阻 Digi-Key产品型号311-1.20KCCT-ND Yageo America编号9C08052A1201FKHFT
R14	560 Ω , 1%, 1/8 W	SMD表贴电阻 Digi-Key产品型号311-560CCT-ND Yageo America编号9C08052A5600FKHFT
R15, R16	649 k Ω , 1%, 1/2 W	SMD 2010表贴电阻 Digi-Key产品型号P649KACCT-ND Panasonic编号ERJ-12SF6493U
R17	1 k Ω , 1%, 1/8 W	SMD 0805表贴电阻 Digi-Key产品型号311-1.00KCCT-ND Yageo America编号9C08052A1001FKHFT
R18、R22(R22无填充)	820 Ω , 1%, 1/4 W	SMD 1206表贴电阻 Digi-Key产品型号311-820FCT-ND Yageo America编号9C12063A8200FKHFT
R19, R20	20 Ω , 1%, 1/8 W	SMD 0805表贴电阻 Digi-Key产品型号311-20.0CCT-ND Yageo America编号9C08052A20R0FKHFT
R21	470 Ω , 5%, 1 W	32壳体轴向金属氧化膜电阻 Digi-Key产品型号P470W-1BK-ND Panasonic编号ERG-1SJ471
R23	6.2 k Ω , 0.5%, 1/8 W $\pm$ 25 ppm	SMD 0805表贴电阻 Digi-Key产品型号RR12P6.2KDCT-ND Susumu Co., Ltd.编号RR1220P-622-D
U1	AD7757 SO-16	TO-92A壳体稳压器 Digi-Key产品型号LM78L05ACZNS-ND National Semiconductor编号LM78L05ACZ
U2	LM78LX 5 V稳压器	
U3	光隔离器	
Z1, Z2	滤波扼流圈LA600140	NEC光隔离器, DIP04壳体 Digi-Key产品型号PS2501-1-ND NEC编号PS2501-1 串心磁珠3.5 mm $\times$ 9 mm轴向 Digi-Key产品型号P9818BK-ND
Z3、Z4(Z3、Z4无填充)	SMD滤波磁珠	Steward Ferrite Digi-Key产品型号240-1030-1-ND
MOV1	140 J MOV VAR9026	AC 275 V, 140 J Siemens S20K275
计数器	两相步进器, 100 imp	中国电子进出口陕西公司 中国陕西省西安市金花北路11号 电子邮件: chenylf@public.xa.sn.cn 电话: 86-29 3218247, 3221399 传真: 86-29 3217977, 3215870

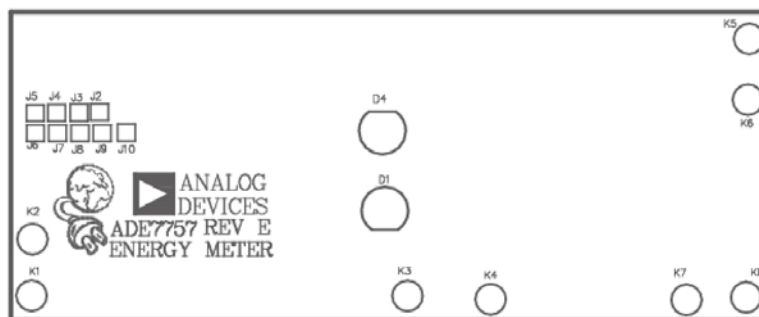


图29. PCB装配(顶层)

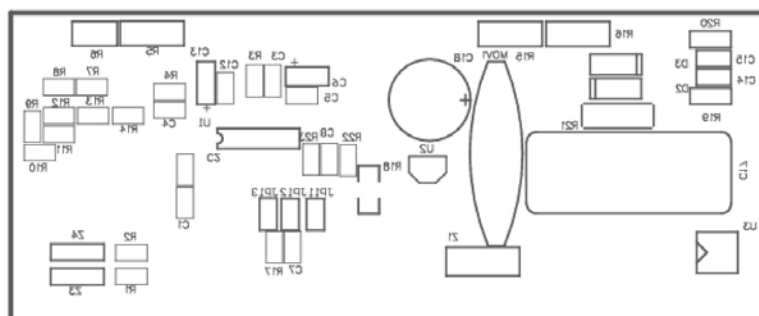


图30. PCB装配(底层)

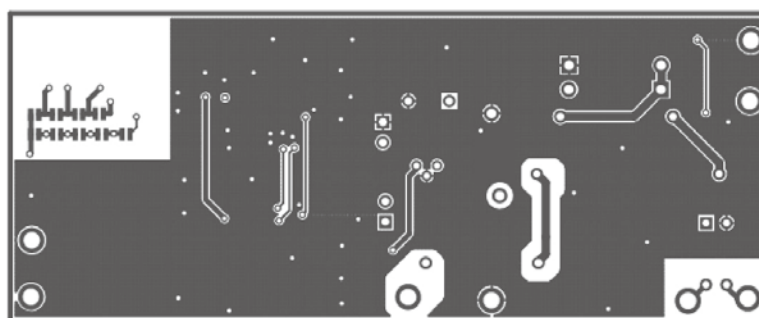


图31. PCB(顶层)

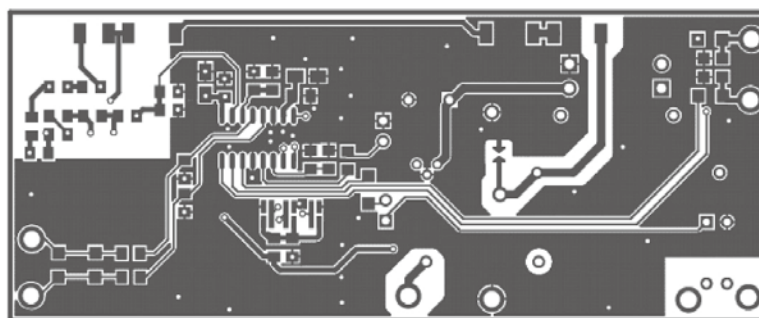


图32. PCB(底层)

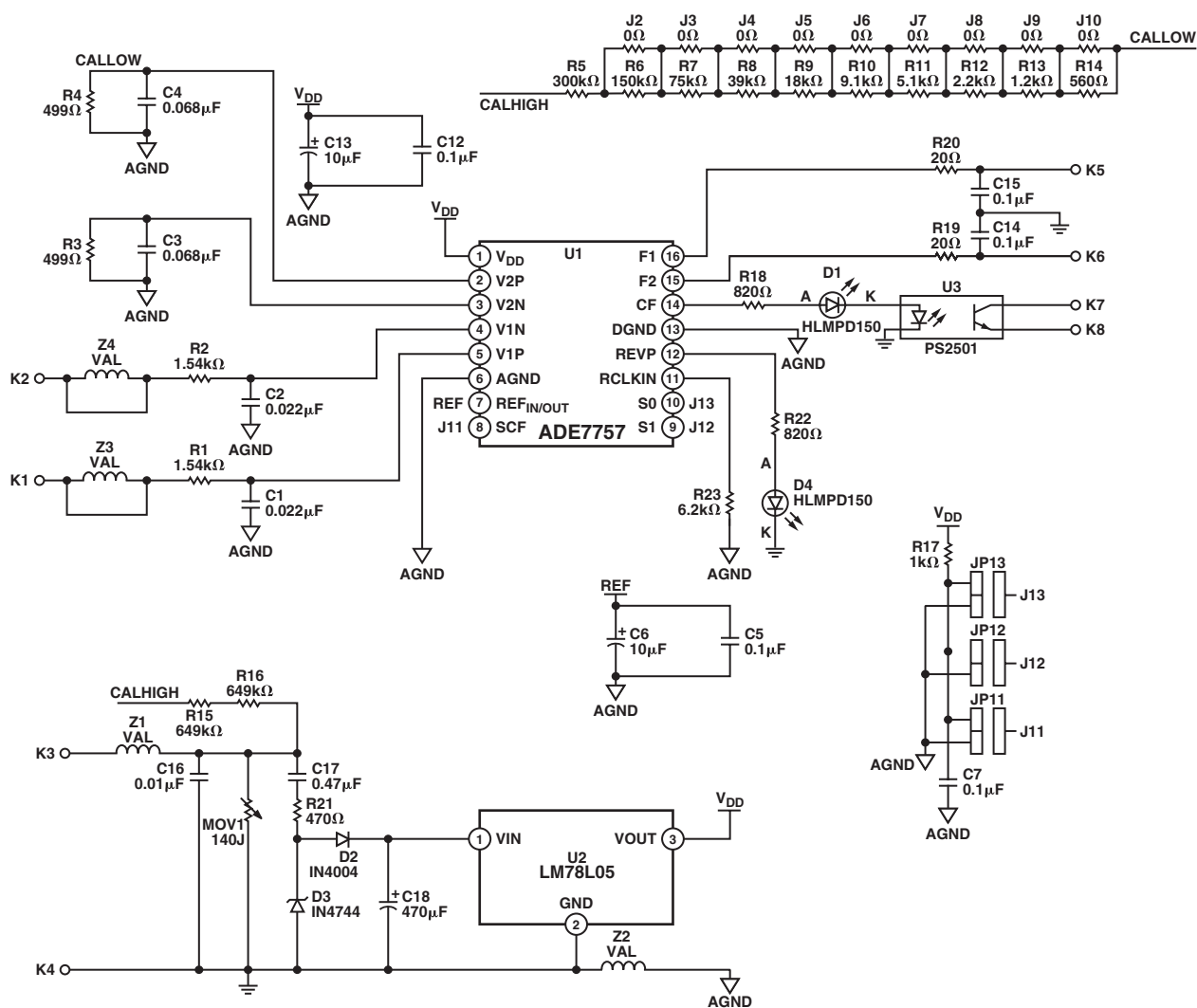


图33. 原理图



entela
Entela-Boston
Integrity Design & Test Services

Certificate of Compliance

The following product was found to comply with the requirement stated below when tested in accordance with the test procedures described in the accompanying test/measurement report. Reference report number 69293.c1

Manufacturer: Analog Devices
804 Woburn Street
Wilmington, MA 01887

Product Name(s): ADE 7757

Model Number(s): N/A

Requirement: EN 61000-6-2:1999
EN61000-4-3: 1998
EN61000-4-4: 1995
EN61000-4-5: 1995
EN61000-4-8: 2001

EN 61036: 2000
Section 5.5.3
Section 5.5.4
Section 5.4.6.3
Passed when tested as recieved

Applicable Directive: 89/336/EEC

Approved By:

Michael Koffink A2LA Signatory	
Date	July 9, 2003

Remarks: Testing is performed using calibrated equipment traceable to the National Institute of Standards and Technology (NIST). This certificate is valid for products tested as described in the accompanying test report. Specific modifications necessary to meet the above requirement, recommended by Entela-Boston are described therein.

图34. 合格证书