MICROCHIP 公司产品

PIC10F200/202/204/206数据手册

6 管脚 8 位 FLASH 微控制器

本数据手册涵盖的器件：
- PIC10F200
- PIC10F202
- PIC10F204
- PIC10F206

高性能 RISC CPU：
- 只需要 33 条单字指令
- 除程序分支指令为两周期以外，所有指令均为单周期
- 12 位宽度指令
- 两层硬件堆栈
- 针对数据和指令的直接、间接和相关寻址模式
- 8 位宽度数据通道
- 8 个特殊功能硬件寄存器
- 工作速度：
  ——4MHz 内部时钟频率
  ——1 μ s 指令周期

微控制器专属特性：
- 4MHz 精确内置振荡器
  ——出厂校准至±1%
- 在线串行编程™（ICSP™）技术
- 在线调试（ICD）支持
- 上电复位（POR）
- 器件复位定时器（DRT）
- 看门狗定时器（WDT），带专用片内 RC 振荡器以实现可靠工作
- 可编程代码保护
- 多工 $\overline{MCLR}$ 输入管脚
- I/O 管脚带有内部弱上拉电阻
- 节电休眠模式
- 改变管脚状态可唤醒休眠模式

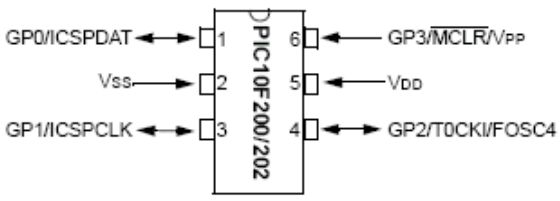
低功耗特性/CMOS 技术：
- 工作电流：
  ——< 350 μ A @ 2V，4 MHz
- 待机电流：
  ——100 nA @ 2V（典型值）
- 低功耗、高速FLASH技术：
  ——10000次FLASH擦写
  ——>40年保存期
- 完全静态设计
- 宽工作电压范围：2.0V 到 5.5V
- 宽温度范围：
  ——工业级：—40℃到+85℃
  ——扩展级：—40℃到+125℃

外围设备特性（PIC10F200/202）：
- 4 个 I/O 管脚：
  ——3 个具有独立方向控制功能的 I/O 管脚
  ——1 个输入管脚
  ——用于直接 LED 驱动的高吸收/电源电流
  ——基于变化的唤醒功能
  ——弱上拉电阻
- 8 位实时时钟/计数器（TMR0），带有 8 位可编程预定标器

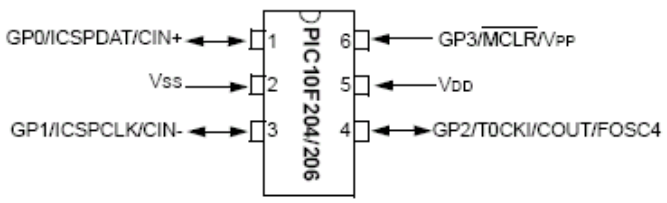
外围设备特性（PIC10F204/206）：
- 4 个 I/O 管脚：
  ——3 个具有独立方向控制功能的 I/O 管脚
  ——1 个输入管脚
  ——用于直接 LED 驱动的高吸收/电源电流
  ——基于变化的唤醒功能
  ——弱上拉电阻
- 8 位实时时钟/计数器（TMR0），带有 8 位可编程预定标器
- 1 个比较器
  ——内置绝对电压基准
  ——比较器的两个输入端从外部可见
  ——比较器输出端外部可见

管脚排列图

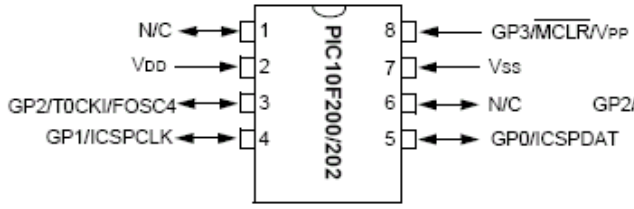
SOT-23



SOT-23



PDIP



PDIP

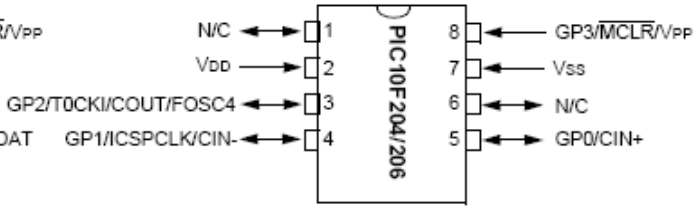


表 1-1：PIC10F2XX 存储器及特性

器件	程序存储器 FLASH（字）	数据存储器 SRAM（字节）	I/O	8 位定时器	比较器
PIC10F200	256	16	4	1	0
PIC10F202	512	24	4	1	0
PIC10F204	256	16	4	1	1
PIC10F206	512	24	4	1	1

目　　录

PIC10F200/202/204/206 数据手册 1
1．0 概述 5
1．1 应用 5
2．0 PIC10F200/202/204/206 微控制器类型 5
2．1 快速批量编程（QTP）器件 6
2．2 带序列号的快速批量编程SM（SQTPSM）器件 6
3．0 结构概述 6
3．1 时钟配置/指令周期 9
3．2 指令流/流水线工作 10
4．0 存储器结构 10
4．1 PIC10F200/204 的程序存储器结构 10
4．2 PIC10F202/206 的程序存储器结构 11
4．3 数据存储器结构 12
4．4 状态寄存器 13
4．5 选择寄存器 14
4．6 振荡器校准寄存器（OSCCAL） 15
4．7 程序计数器 16
4．8 堆栈 17
4．9 间接数据寻址：INDF 和 FSR 寄存器 17
4．10 间接寻址 17
5．0 I/O 口 18
5．1 GPIO 18
5．2 TRIS 寄存器 18
5．3 I/O 接口 19
5．4 I/O 编程研究 20
6．0 定时器 0 模块和 TMR0 寄存器（PIC10F200/202） 21
6．1 定时器 0 与外部时钟一起使用（PIC10F200/202） 22
6．2 预定标器 23
7．0 定时器 0 模块和 TMR0 寄存器（PIC10F204/206） 24
7．1 定时器 0 与外部时钟一起使用（PIC10F204/206） 26
7．2 预定标器 26
8．0 比较器模块 28
8．1 比较器配置 29
8．2 比较器工作 29
8．3 比较器基准 30
8．4 比较器响应时间 30
8．5 比较器输出 30
8．6 比较器唤醒标志 30
8．7 休眠模式中比较器的工作 30
8．8 复位影响 30
8．9 模拟输入连线研究 30
9．0 CPU 专属特性 31
9．1 配置位 31
9．2 振荡器配置 32
9．3 复位 32
9．4 上电复位（POR） 34

9．5　器件复位定时器（DRT）..... 36
9．6　看门狗定时器（WDT）..... 36
9．7　通过休眠状态位（$\overline{TO}$、$\overline{PD}$、GPWUF、CWUF）确定超时序列、掉电以及唤醒复位的结果..... 37
9．8　低压复位..... 38
9．9　掉电模式（休眠）..... 38
9．10　程序验证/代码保护..... 39
9．11　ID 地址..... 39
9．12　在线串行编程™..... 39
10．0　指令集概述..... 40
11．0　开发支持..... 46
11．1　MPLAB 集成开发环境软件..... 47
11．2　MPASM 汇编器..... 47
11．3　MPLAB C17 与 MPLAB C18 C 编译器..... 48
11．4　MPLINK 目标链接器/MPLIB 目标库管理器..... 48
11．5　MPLAB C30 C 编译器..... 48
11．6　MPLAB ASM30 汇编器、链接器和库管理器..... 48
11．7　MPLAB SIM 软件模拟器..... 48
11．8　MPLAB SIM30 软件模拟器..... 49
11．9　MPLAB ICE2000 高性能通用在线仿真器..... 49
11．10　MPLAB ICE4000 高性能通用在线仿真器..... 49
11．11　MPLAB ICD2 在线调试器..... 49
11．12　PRO MATE II 通用器件编程器..... 50
11．13　MPLAB PM3 器件编程器..... 50
11．14　PICSTART Plus 开发编程器..... 50
11．15　PICDEM 1 PICmicro 演示板..... 50
11．16　PICDEM.net 内部网或以太网演示板..... 50
11．17　PICDEM 2 Plus 演示板..... 50
11．18　PICDEM 3 PIC16C92X 演示板..... 51
11．19　PICDEM 4 8/14/18 管脚单片机演示板..... 51
11．20　PICDEM 17 演示板..... 51
11．21　PICDEM 18R PIC18C601/801 演示板..... 51
11．22　PICDEM LIN PIC16C43X 演示板..... 51
11．23　PICkit™ 1FLASH启动器套件..... 51
11．24　PICDEM USB PIC16C7X5 演示板..... 52
11．25　评估和编程工具..... 52
12．0　电气特性..... 52
12．1　直流特性：PIC10F200/202/204/206（工业级）..... 53
12．2 直流特性：PIC10F200/202/204/206（扩展级）..... 54
12．3　定时参数符号体系和负载情况——PIC10F200/202/204/206..... 56
13．0　直流和交流特性图表..... 59
14．0　封装信息..... 60
14．1　封装标识信息..... 60
产品辨识系统..... 63

1．0 概述

Microchip 技术公司推出的 PIC10F200/202/204/206 器件是低成本、高性能、8 位、全静态、基于 FLASH CMOS 的微控制器。这些器件采用 RISC 结构，只需要 33 条单字/单周期指令。除程序分支指令为两周期以外，所有指令均为单周期（1μs）指令。PIC10F200/202/204/206 器件的性能量级高于同价位竞争产品。12 位宽度指令高度对称，与同类其它 8 位微控制器相比所得代码减缩比的典型值为 2：1。易用易记的指令集可极大地缩短开发时间。

PIC10F200/202/204/206 产品具有降低系统成本和功率要求的独有特性。上电复位（POR）和器件复位定时器（DRT）使器件不再需要外部复位电路。INTRC 内置振荡器模式保护现有数量的 I/O 口。节电休眠模式、看门狗定时器和代码保护特性降低了系统成本、功耗同时改善了系统的可靠性。

PIC10F200/202/204/206 FLASH 微控制器成本利用率较高，适合于各种量产。客户可以充分利用 Microchip 公司在 FLASH 可编程微控制器方面的价格优势同时还可以体验 FLASH 可编程器件灵活性的优点。

PIC10F200/202/204/206 产品还配套有功能齐全的宏汇编器、软件模拟器、在线调试器、C编译器、低成本开发编程器以及另一个功能齐备的编程器。所有IBM®PC及兼容机都接受这些工具。

1．1 应用

PIC10F200/202/204/206 适合于个人医疗设备与安全系统、低功耗遥控收发器等应用。FLASH 技术使特定应用程序（发送器代码、器具设置、接收器频率等）的运行快速便利。通孔或表贴型小面积封装使这些微控制器非常适合于空间有限的应用。低成本、低功耗、高性能、易用性以及灵活的 I/O 口等特性将 PIC10F200/202/204/206 器件带入一些非传统的微控制器应用领域（例如，定时器、大型系统中的逻辑与可编程逻辑电路及协处理器应用）。

表 1-1：PIC10F200/202/204/206 产品

		PIC10F200	PIC10F202	PIC10F204	PIC10F206
Clock	Maximum Frequency of Operation (MHz)	4	4	4	4
Memory	Flash Program Memory	256	512	256	512
	Data Memory (bytes)	16	24	16	24
Peripherals	Timer Module(s)	TMR0	TMR0	TMR0	TMR0
	Wake-up from Sleep on Pin Change	Yes	Yes	Yes	Yes
	Comparators	0	0	1	1
Features	I/O Pins	3	3	3	3
	Input Only Pins	1	1	1	1
	Internal Pull-ups	Yes	Yes	Yes	Yes
	In-Circuit Serial Programming	Yes	Yes	Yes	Yes
	Number of Instructions	33	33	33	33
	Packages	6-pin SOT-23 8-pin PDIP	6-pin SOT-23 8-pin PDIP	6-pin SOT-23 8-pin PDIP	6-pin SOT-23 8-pin PDIP

PIC10F200/202/204/206 微控制器带上电复位、可选择的看门狗定时器、可选择的代码保护、高 I/O 电流容量以及精确的内置振荡器。

PIC10F200/202/204/206 微控制器通过数据管脚 GP0 和时钟管脚 GP1 实现串行编程。

2．0 PIC10F200/202/204/206微控制器类型

PIC10F200/202/204/206 微控制器有多种封装选项。根据具体应用环境和产品要求，利用本节中的相关

信息可以选择适当的器件。在下订单时，请参照本数据手册后面的 PIC10F200/202/204/206 产品辨识系统以确保正确的产品型号。

2．1 快速批量编程（QTP）器件

Microchip公司为工厂生产订单提供快速批量编程服务。这种服务适用于那些不想对中到大批量单片机编程，并且代码已经相对稳定的用户。这种器件与FLASH器件相同，只是所有的FLASH位置和配置已在出厂前设定，并对代码和样机进行了必要的校验。欲了解更详细信息，请与当地Microchip销售办事处联系。

2．2 带序列号的快速批量编程^{SM}（SQTP^{SM}）器件

Microchip向用户提供这种独特的编程服务，可将每个器件中的几个用户指定位置编程为各自不同的序列号。该序列号可以是随机数、伪随机数或连续编号。

这种串行编程使每个器件具有唯一的序列号，可以作为登录码、口令或用户识别码。

3．0 结构概述

PIC10F200/202/204/206 微控制器的高性能属于 RISC 微处理器的普遍结构特性。PIC10F200/202/204/206 微控制器以哈佛结构开始，此结构中程序和数据分别在分立的总线上被访问。这与传统的冯·诺伊曼结构相比扩展了带宽，冯·诺伊曼结构中程序和数据在同一条总线上提取。将程序和数据存储器分离还可以允许指令是除 8 位宽度的数据字以外的其它不同宽度。指令操作码有 12 位宽，这样就能接受所有单字指令。一条 12 位宽的程序存储器访问总线在一个单周期内提取一条 12 位的指令。两级管线使指令的提取和执行可以交迭进行。这样，所有指令（33 条）除程序分支指令外在一个单周期内（1μs @ 4MHz）内执行。下表列出了 PIC10F200/202/204/206 微控制器的程序存储器（FLASH）和数据存储器（RAM）。

表 3-1：PIC10F2XX 的存储器

Device	Memory	
	Program	Data
PIC10F200	256 x 12	16 x 8
PIC10F202	512 x 12	24 x 8
PIC10F204	256 x 12	16 x 8
PIC10F206	512 x 12	24 x 8

PIC10F200/202/204/206 微控制器可以对寄存器文件和数据存储器进行直接或间接寻址。所有特殊功能寄存器（SFR）包括程序计数器（PC）均映射在数据存储器中。PIC10F200/202/204/206 微控制器的高度正交（对称）指令集可以实现使用任何寻址模式对任意寄存器进行任何操作。这种对称的特性和不需要“特殊选择”使利用 PIC10F200/202/204/206 微控制器编程变得简单高效。此外，还大大缩减了学习周期。

PIC10F200/202/204/206 微控制器含有一个 8 位的算术逻辑部件（ALU）和工作寄存器。该算术逻辑部件是通用算术部件，用于对工作寄存器和任何寄存器文件中的数据进行算术和布尔函数运算。

该算术逻辑部件为 8 位宽，可以进行加、减、移位和逻辑运算。除非另有说明，否则算术运算默认为二进制补码形式。在含有两个操作码的指令中，典型地，一个操作码为工作寄存器（W 寄存器），另一个操作码要么是文件寄存器要么是即时常量。在单操作码指令中，操作码是工作寄存器或文件寄存器。

工作寄存器为 8 位寄存器，用于 ALU 运算，不可寻址。

根据所执行的指令，算术逻辑部件会影响状态寄存器中的进位（C）位、数字进位（DC）位和零（Z）位的值。进位位和数字进位位在减法中分别用作 $\overline{\text{借位}}$（$\overline{borrow}$）和 $\overline{\text{数字借位}}$（$\overline{digit\ borrow}$）输出位。示例见 SUBWF 和 ADDWF 指令。

图 3-1 和 3-2 是简化方框图，表 3-2 则是相应的器件管脚说明。

图 3-1：PIC10F200/202 方框图

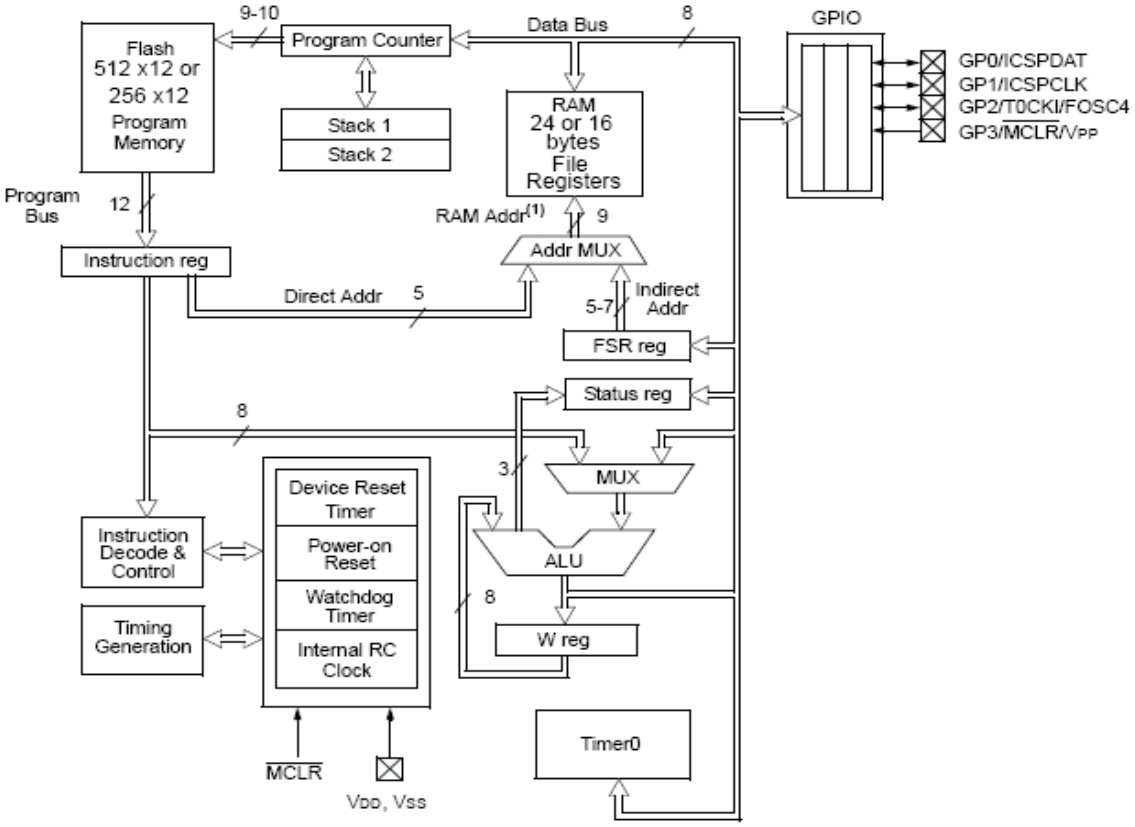


图 3-2：PIC10F204/206 方框图

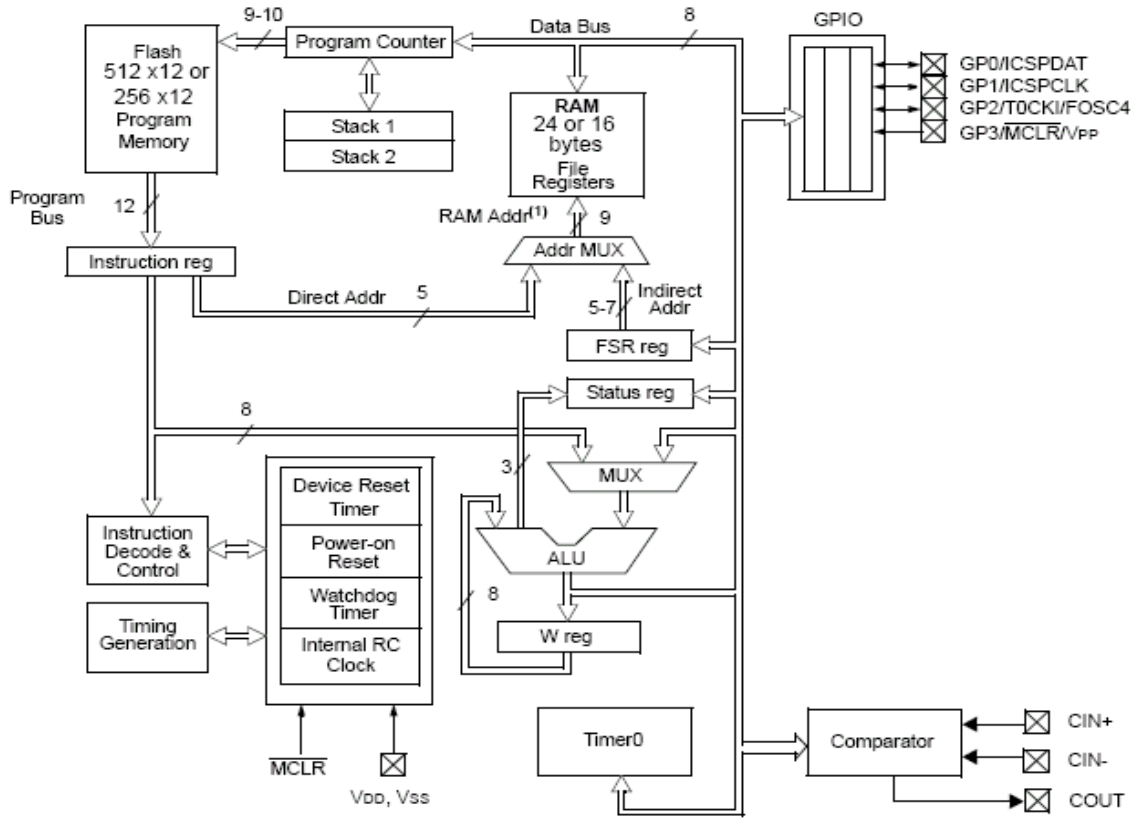


表 3-2：PIC10F200/202/204/206 管脚说明

名　　称	功能	输入	输出	说　　明

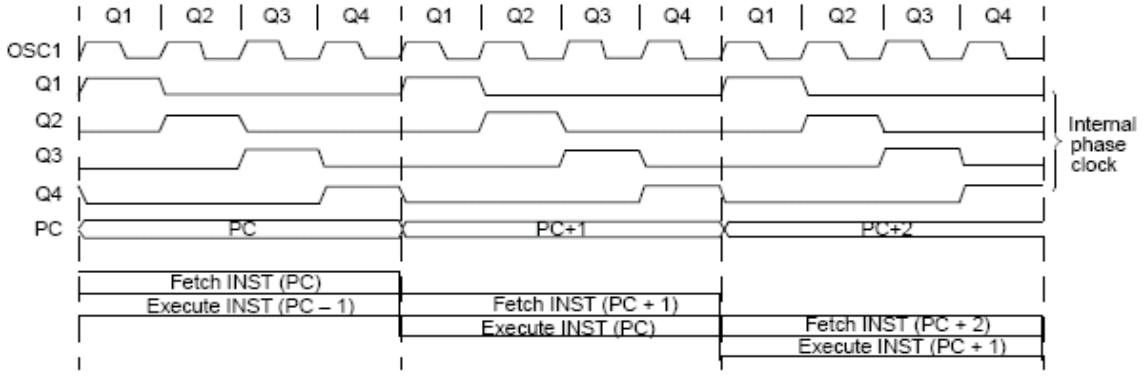
		类型	类型	
GP0/ICSPDAT/CIN+	GP0	TTL	CMOS	双向 I/O 脚。可通过软件编程，用于内部弱上拉并且在管脚变化时用于唤醒休眠状态。
	ICSPDAT	ST	CMOS	在线串行编程TM数据管脚。
	CIN+	AN	—	比较器输入端（仅限 PIC10F204/206）
GP1/ICSPCLK/CIN-	GP1	TTL	CMOS	双向 I/O 脚。可通过软件编程，用于内部弱上拉并且在管脚变化时用于唤醒休眠状态。
	ICSPCLK	ST	CMOS	在线串行编程时钟管脚。
	CIN-	AN	—	比较器输入端（仅限 PIC10F204/206）
GP2/T0CKI/COUT /FOSC4	GP2	TTL	CMOS	双向 I/O 脚。
	T0CKI	ST	—	TMR0 的时钟输入端
	COUT	—	CMOS	比较器输出端（仅限 PIC10F204/206）
	FOSC4	—	CMOS	振荡器/4 输出端。
GP3/ $\overline{MCLR}$ /V_{PP}	GP3	TTL	—	输入脚。可通过软件编程，用于内部弱上拉并且在管脚变化时用于唤醒休眠状态。
	$\overline{MCLR}$	ST	—	主机清零（复位）。在置为 $\overline{MCLR}$ 时，该管脚为器件的低态有效复位脚。在器件正常工作期间 GP3/ $\overline{MCLR}$ /V_{PP} 管脚上的电压不能超过 V_{DD}，否则器件将进入编程模式。如果置为 $\overline{MCLR}$ 脚，弱上拉总是处于接通状态。
	V_{PP}	HV	—	编程电压输入端。
V_{DD}	V_{DD}	P	—	逻辑和 I/O 管脚的正电源电压。
V_{SS}	V_{SS}	P	—	逻辑和 I/O 管脚的接地基准电压

符号说明：I=输入，O=输出，I/O=输入/输出，P=电源，—=未用，TTL=TTL 输入，ST=施密特触发器输入，AN=模拟输入

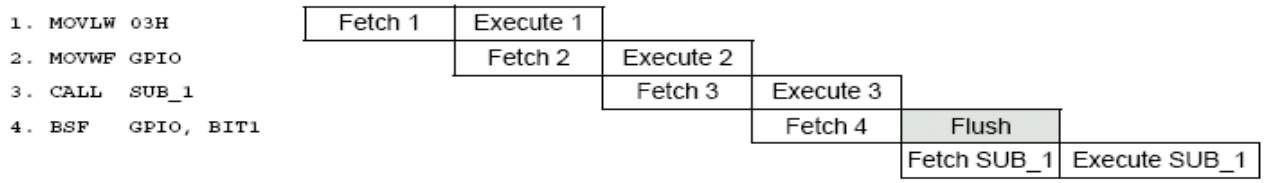
3．1　时钟配置/指令周期

时钟在内部一分为四，形成四个不交迭的正交时钟——Q1、Q2、Q3、Q4。在内部每过 Q1 周期，程序计数器即加 1，同时指令从程序存储器中提取并在 Q4 时钟期间锁存到指令寄存器中。在接下来的 Q1 到 Q4 期间，指令被解码并执行。时钟和指令执行流程如图 3-3 和示例 3-1 所示。

图 3-3：时钟/指令周期



示例 3-1：指令执行流程



除程序分支指令以外，所有指令均为单周期。程序分支指令需要两个周期，因为提取指令从管线中“涌出”，而同时新指令被提取并执行。

3．2　指令流/流水线工作

一个指令周期由四个 Q 周期（Q1、Q2、Q3 和 Q4）组成。指令的提取和执行以流水线方式进行，也就是用一个指令周期取指，而在下一个指令周期解码和执行。但是，由于采用了流水线技术，每条指令在一个周期内高效地执行。如果是会引起程序计数器变化的指令（如 GOTO），则需要两个周期来完成（见示例 3-1）。

在 Q1 周期中在程序计数器加 1 时，取指周期开始。

在执行周期期间，所提取的指令在 Q1 周期期间锁存于指令寄存器（IR）。接着在 Q2、Q3、Q4 周期中对该指令解码并执行。在 Q2 周期期间读数据存储器（操作数读操作），在 Q4 周期期间进行写操作（目的存储器写操作）。

4．0　存储器结构

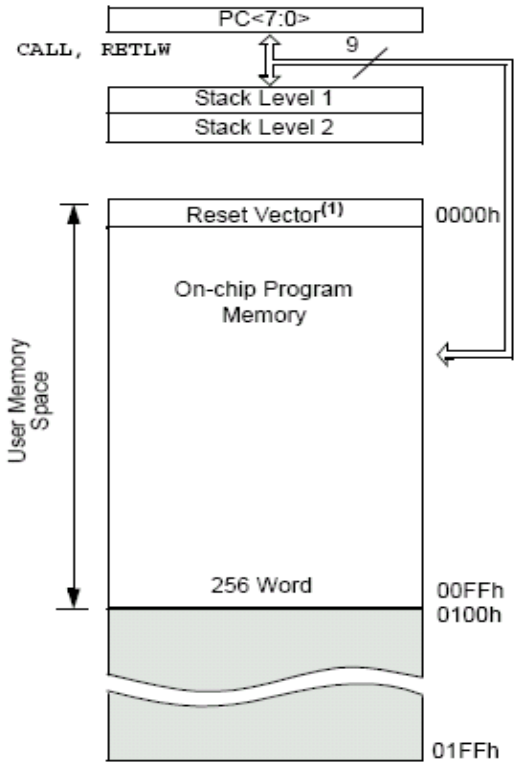
PIC10F200/202/204/206 的存储器包括程序存储器和数据存储器。数据存储器组可以通过文件选择寄存器（FSR）访问。

4．1　PIC10F200/204 的程序存储器结构

PIC10F200/204 带有一个 9 位程序计数器（PC），可以对 512×12 的程序存储器空间寻址。

只能对 PIC10F200/204 的第一部分 256×12 的程序存储器空间（0000h-00FFh）进行物理操作（见图 4-1）。访问此区域以外的地址会导致在第一部分 256×12 空间内进行一次返转（PIC10F200/204）。有效的复位向量位于 0000h（见图 4-1）。地址 00FFh（PIC10F200/204）包含内部时钟振荡器的校准值。该值不能被覆盖。

图 4-1：程序存储器映射图和 PIC10F200/204 堆栈



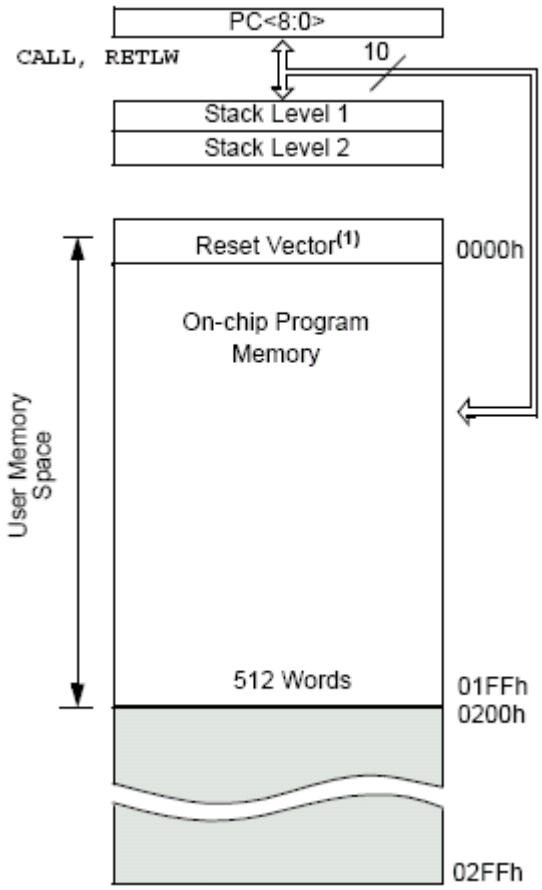
注 1：地址 0000h 成为有效复位向量。地址 00FFh 包含 MOVLW XX 内部振荡器的校准值。

4．2　PIC10F202/206 的程序存储器结构

PIC10F202/206 带有一个 10 位程序计数器（PC），可以对 1024×12 的程序存储器空间寻址。

只能对 PIC10F202/206 的第一部分 512×12 的程序存储器空间（0000h-01FFh）进行物理操作（见图 4-2）。访问此区域以外的地址会导致在第一部分 512×12 空间内进行一次返转（PIC10F202/206）。有效的复位向量位于 0000h（见图 4-2）。地址 01FFh（PIC10F202/206）包含内部时钟振荡器的校准值。该值不能被覆盖。

图 4-2：程序存储器映射图和 PIC10F202/206 堆栈



注 1：地址 0000h 成为有效复位向量。地址 01FFh 包含 MOVLW XX 内部振荡器的校准值。

4．3　数据存储器结构

数据存储器由寄存器或 RAM 字节组成。因此，器件的数据存储器由它的寄存器文件确定。寄存器文件分为两个功能组：特殊功能寄存器（SFR）和通用寄存器（GPR）。

特殊功能寄存器包括 TMR0 寄存器、程序计数器（PCL）、状态寄存器、I/O 寄存器（GPIO）和文件选择寄存器（FSR）。另外，特殊功能寄存器用于控制 I/O 口的配置和预定标器选项。

通用寄存器专用于数据和控制信息，由指令来控制。

对于 PIC10F200/204，寄存器文件由 7 个特殊功能寄存器和 16 个通用寄存器组成（见图 4-3 和 4-4）。

对于 PIC10F202/206，寄存器文件由 8 个特殊功能寄存器和 24 个通用寄存器组成（见图 4-4）。

4．3．1　通用寄存器文件

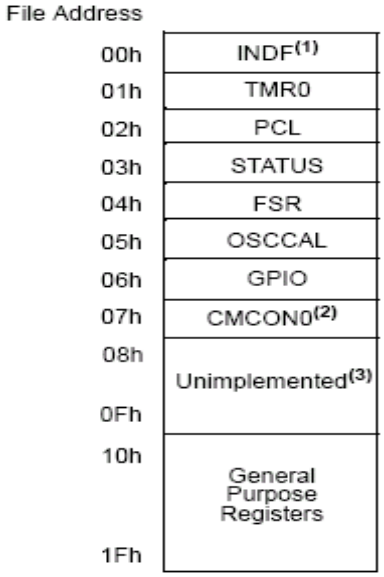
通用寄存器文件可以通过文件选择寄存器（FSR）直接或间接寻址。见 4.9 节“间接数据寻址：INDF 和 FSR 寄存器”。

4．3．2　特殊功能寄存器

CPU 和外围设备使用特殊功能寄存器（SFR）来控制器件的工作（表 4-1）。

特殊功能寄存器可以分为两种类型。本节介绍的是带“内核”功能的特殊功能寄存器。那些与外设特性有关的特殊功能寄存器在介绍每种外设特性的章节中说明。

图 4-3：PIC10F200/204 寄存器文件映射图

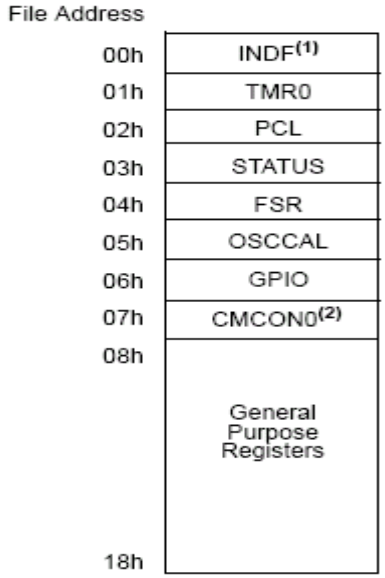


注 1：不是物理寄存器。见 4.9 节“间接数据寻址：INDF 和 FSR 寄存器”。

2：仅限 PIC10F204。在 PIC10F200 中未用，读作 00h。

3：未用，读作 00h。

图 4-4：PIC10F202/206 寄存器文件映射图



注 1：不是物理寄存器。见 4.9 节“间接数据寻址：INDF 和 FSR 寄存器”。

2：仅限 PIC10F206。在 PIC10F202 中未用，读作 00h。

表 4-1：特殊功能寄存器（SFR）小结（PIC10F200/202/204/206）

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-On Reset(2)	Page #
00h	INDF	Uses Contents of FSR to Address Data Memory (not a physical register)								xxxx xxxx	23
01h	TMR0	8-bit Real-Time Clock/Counter								xxxx xxxx	29, 33
02h(1)	PCL	Low-order 8 bits of PC								1111 1111	22
03h	STATUS	GPWUF	CWUF(5)	—	$\overline{TO}$	$\overline{PD}$	Z	DC	C	00-1 1xxx(3)	19
04h	FSR	Indirect Data Memory Address Pointer								111x xxxx	23
05h	OSCCAL	CAL6	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	FOSC4	1111 1110	21
06h	GPIO	—	—	—	—	GP3	GP2	GP1	GP0	---- xxxx	25
07h(4)	CMCON0	CMPOUT	$\overline{COUTEN}$	POL	$\overline{CMPT0CS}$	CMPON	CNREF	CPREF	$\overline{CWU}$	1111 1111	34
N/A	TRISGPIO	—	—	—	—	I/O Control Register				---- 1111	37
N/A	OPTION	$\overline{GPWU}$	$\overline{GPPU}$	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	20

符号说明：—=未用，读作“0”；x=未知；u=不变；q=按条件取值。

注：1：程序计数器的高位字节不可直接访问。参考 4.7 节“程序计数器”了解如何访问这些位。

2：其它复位（非上电复位）包括通过 $\overline{MCLR}$ 管脚的外部复位、看门狗定时器和管脚变化唤醒复位。

3：其它复位的规定值见表 9-1。

4：仅限 PIC10F204/206。

5；仅限 PIC20F204/206。在其它器件中该位保留并且不应使用。

4．4　状态寄存器

该寄存器包含算术逻辑部件的运算状态、复位状态和页预选位。

状态寄存器与其它寄存器一样可以作为任意指令的目的寄存器。如果状态寄存器是任意一条影响零位

（Z）、数字进位位（DC）或进位位（C）指令的目的寄存器，则禁止对这三位写入。对这三位的置位或清零取决于器件逻辑。另外，$\overline{TO}$ 和 $\overline{PD}$ 位不可写。因此，以状态寄存器作为目的寄存器的指令执行结果会与预计的不同。

例如，CLRF STATUS 将清除高三位并设置零位。这样使状态寄存器变为 000u uluu（其中 u=不变）。

因此，建议只使用 BCF、BSF 和 MOVWF 指令改变状态寄存器。这些指令不会影响状态寄存器的零位、数字进位位或进位位。有关其它影响这些状态位的指令，请参考 10.0 章“指令集概述”。

寄存器 4-1：状态寄存器（地址：03h）

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
GPWUF	CWUF(1)	—	$\overline{TO}$	$\overline{PD}$	Z	DC	C
bit 7							bit 0

位 7　GPWUF：GPIO 复位位
1=由于管脚变化唤醒休眠状态而导致的复位
0=上电后复位或其它复位

位 6　CWUF：基于变化标志位 (1) 的比较器唤醒
1=由于比较器变化唤醒休眠状态而导致的复位
0=上电后复位或其它复位情形

位 5　保留：不用。使用此位会影响与将来产品的向上兼容性。

位 4　$\overline{TO}$：超时位
1=上电后，CLRWDT 指令或 SLEEP 指令
0=发生一次看门狗定时器（WDT）超时

位 3　$\overline{PD}$：掉电位
1=上电后或通过 CLRWDT 指令
0=通过执行 SLEEP 指令

位 2　Z：零位
1=算术或逻辑运算的结果为 0
0=算术或逻辑运算的结果不为 0

位 1　DC：数字进位位/$\overline{借位}$（$\overline{borrow}$）位（针对 ADDWF 和 SUBWF 指令）
ADDWF：
1=所得结果的第 4 低序位进位
0=所得结果的第 4 低序位未进位
SUBWF：
1=未从所得结果的第 4 低序位借位
0=从所得结果的第 4 低序位借位

位 0　C：进位位/$\overline{借位}$（$\overline{borrow}$）位（针对 ADDWF、SUBWF 和 RRF、RLF 指令）
ADDWF：1=进位　　0=未进位
SUBWF：1=未借位　　0=借位
RRF或RLF：分别加载最低有效位或最高有效位
注：1、此位在 PIC10F204/206 中使用。鉴于代码兼容性，请不要在 PIC10F200/202 中使用此位。

符号说明：R=可读位　　W=可写位　　U=未用位，读作“0”
-n=上电复位时的值　　“1”=置位　　“0”=对该位清零　　x=未知位

4．5　选择寄存器

选择寄存器是一个 8 位宽、只可写入的寄存器，含有各种控制位用于配置定时器 0/看门狗定时器的预

定标器和定时器 0。

通过执行 OPTION 指令，工作寄存器的内容被传输到选择寄存器。复位操作将选择位<7：0>置 1。

注意：如果 TRIS 位置为“0”，则相应管脚上的变化导致唤醒功能和上拉功能被禁止（例如，要注意 TRIS 位覆盖 $\overline{GPPU}$ 和 $\overline{GPWU}$ 选择控制）。

注意：如果 T0CS 位置“1”将覆盖 T0CKI 管脚上的 TRIS 功能。

寄存器 4-2：选择寄存器

W-1	W-1	W-1	W-1	W-1	W-1	W-1	W-1
$\overline{GPWU}$	$\overline{GPPU}$	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

位 7 $\overline{GPWU}$：激活管脚变化产生唤醒位（GP0、GP1、GP3）
1=禁止
0=激活

位 6 $\overline{GPPU}$：激活弱上拉位（GP0、GP1、GP3）
1=禁止
0=激活

位 5 T0CS：定时器 0 的时钟源选择位
1=T0CKI 管脚上的转变（覆盖 T0CKI 管脚上的 TRIS）
0=内部指令周期时钟$F_{OSC}/4$ 的转变

位 4 T0SE：定时器 0 的时钟源边沿选择位
1=T0CKI 管脚发生从高到低的转变时加 1
0=T0CKI 管脚发生从低到高的转变时加 1

位 3 PSA：预定标器分配位
1=预定标器分配给看门狗定时器
0=预定标器分配给定时器 0

位 2-0 PS<2：0>：预定标器比率选择位

位值	定时器 0 比率	看门狗定时器比率
000	1：2	1：1
001	1：4	1：2
010	1：8	1：4
011	1：16	1：8
100	1：32	1：16
101	1：64	1：32
110	1：128	1：64
111	1：256	1：128

符号说明：R=可读位　　W=可写位　　U=未用位，读作“0”
-n=上电复位时的值　　“1”=置位　　“0”=对该位清零　　x=未知位

4．6　振荡器校准寄存器（OSCCAL）

振荡器校准（OSCCAL）寄存器用于校准 4MHz 内置精密振荡器，含有 7 个校准位。

注意：擦除器件也会擦除为内置振荡器预先编定的内部校准值。在擦除器件之前应先读取校准值，这样稍后才能重新正确编定校准值。

在接触到校准常量时，不要改变常量值。见 9.2.2 节“4MHz 内置振荡器”。

寄存器 4-3：振荡器校准寄存器（地址：05h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-0
CAL6	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	FOSC4
bit 7							bit 0

位 7-1　CAL<6：0>：振荡器校准位

0111111=最高频率

•

•

•

0000001

0000000=中间频率

1111111

•

•

•

1000000=最低频率

位 0　FOSC4：INTOSC/4 输出使能位 (1)

1=INTOSC/4 输出到 GP2

0=GP2/T0CKI/COUT 应用于 GP2

注：1、该位使能时覆盖 GP2/T0CKI/COUT 控制寄存器。

符号说明：R=可读位　　W=可写位　　U=未用位，读作“0”

-n=上电复位时的值　　“1”=置位　　“0”=对该位清零　　x=未知位

4．7　程序计数器

在一条程序指令执行时，程序计数器（PC）将包含下一条将要执行的程序指令的地址。每经过一个指令周期，程序计数器（PC）的值加 1，除非通过一条指令改变程序计数器的值。

对于 GOTO 指令，程序计数器（PC）的位 8：0 即由 GOTO 指令字提供。程序计数器（PCL）映射到 PC<7：0>。

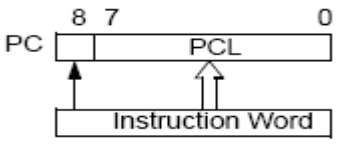
对于 CALL 指令或者对于任何以程序计数器（PCL）为目的地的指令，PC 的 7：0 位还是由该指令字提供。但是 PC<8>并非来自该指令字，而该位总是被清零（图 4-5）。

以 PCL 为目的地的指令或者修改 PCL 的指令包括 MOVWF PC、ADDWF PC 和 BSF PC，5。

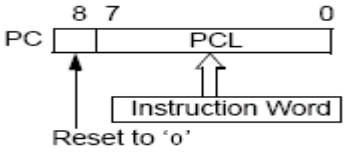
注意：因为 PC<8>在 CALL 指令或任何修改 PCL 指令中被清零，所以所有的子程序调用或计算转移操作都局限于程序存储器页面（512 个字长）的前 256 个地址。

图 4-5：PC 分支指令的加载

GOTO 指令



CALL 或修改 PCL 指令



4．7．1　复位影响

复位时 PC 被设置，这意味着 PC 对程序存储器最后的地址寻址（如，振荡器校准指令）。在执行 MOVLW

XX 指令以后，PC 将返转到地址 0000h 并开始执行用户代码。

4．8 堆栈

PIC10F200/204 微控制器有一个两层、8 位宽的硬件下推/上托（PUSH/POP）堆栈。

PIC10F202/206 微控制器有一个两层、9 位宽的硬件下推/上托（PUSH/POP）堆栈。

CALL 指令将堆栈 1 的当前值推入堆栈 2 中，接着将当前 PC 值加 1 推入第 1 层堆栈。如果连续执行两条以上的 CALL 指令，则只存储最近的两个返回地址。

RETLW 指令将第 1 层堆栈的内容托出到 PC，接着将第 2 层堆栈的内容复制到第 1 层堆栈。如果连续执行两条以上的 RETLW 指令，则堆栈将被填入上次存储在第 2 层堆栈的地址。注意，此指令中规定的文字值将载入工作寄存器。这对程序存储器中数据查询表的工作特别有用。

注意：1、没有状态位用于显示堆栈溢出或堆栈下溢情况。

2、没有称作 PUSH 或 POP（下推或上托）的指令助记符。它们是执行 CALL 和 RETLW 指令而产生的动作。

4．9 间接数据寻址：INDF 和 FSR 寄存器

INDF 寄存器不是物理寄存器。对 INDF 寻址实际是对地址包含在 FSR 寄存器中的寄存器寻址（FSR 是指针）。这就是间接寻址。

4．10 间接寻址

- 寄存器文件 09 含有地址 10h
- 寄存器文件 0A 含有地址 0Ah
- 将数值 09 装入 FSR 寄存器
- 读取 INDF 寄存器将返回 10h
- 对 FSR 寄存器的值加 1（FSR=0A）
- 此时读取 INDR 寄存器将返回 0Ah

间接对 INDF 读（FSR=0）将返回 00h。间接对 INDF 寄存器写不会导致任何动作（尽管状态位可能会受影响）。

示例 4-1 给出了通过间接寻址来清除 RAM 地址 10h-1Fh 的简单程序。

例 4-1：如何通过间接寻址来清除 RAM

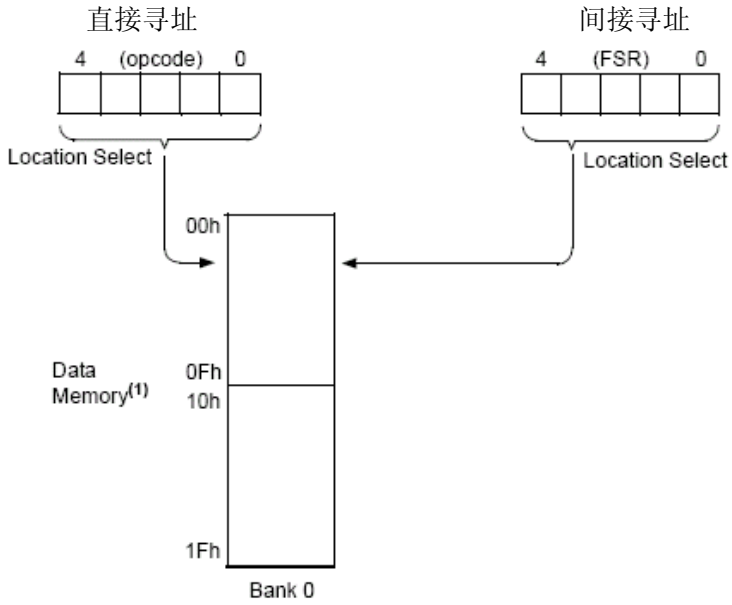
```
                MOVLM   0x10    ；初始化指针
                MOVWF   FSR     ；到 RAM
NEXT            CLRF    INDF    ；清除 INDF
                                ；寄存器
                INCF    FSR，F  ；指针加 1
                BTFSC   FSR，4  ；是否都已完成?
                GOTO    NEXT    ；否；清除下一条指令
CONTINUE
                :               ；是，继续
                :
```

FSR 是 5 位宽的寄存器，它与 INDF 寄存器一起用于对数据存储区域间接寻址。

FSR<4：0>位用于选择数据存储器地址 00h 到 1Fh。

注意：PIC10F200/202/204/206——不用存储器。FSR<7：5>未用，读作“1”。

图 4-6：直接/间接寻址（PIC10F200/202/204/206）



注：1、欲了解寄存器映射详情，请参考 4.3 节“数据存储器结构”。

5．0 I/O口

与其它任何寄存器一样，I/O 寄存器在程序控制下也可以读写。但是读指令（如，MOVF GPIO、W）总是对 I/O 管脚进行读操作，与该管脚的输入/输出模式无关。复位时，所有的 I/O 口都被定义为输入端（输入处于高阻抗），因为 I/O 控制寄存器都被设置。

5．1 GPIO

GPIO 是一个 8 位 I/O 寄存器。只使用低 4 位（GP<3：0>）。位 7 到位 4 未用，读作“0”。请注意，GP3 只是一个输入管脚。管脚 GP0、GP1 和 GP3 可与弱上拉电阻一起配置，还可以用于进行基于管脚变化的唤醒操作。基于管脚变化的唤醒功能和弱上拉功能不能通过管脚选择。如果 GP3/$\overline{MCLR}$ 置为 $\overline{MCLR}$，弱上拉总是有效而基于该管脚变化的唤醒功能则被禁止。

5．2 TRIS 寄存器

通过执行 TRIS f 指令将工作寄存器的内容装入输出驱动器控制寄存器。TRIS 寄存器位置“1”使相应输出驱动器处于高阻抗模式。置“0”则将输出数据锁存到所选择的管脚并激活输出缓冲器。管脚 GP3 和管脚 GP2/T0CKI/COUT/FOSC4 例外，管脚 GP3 仅为输入端，而管脚 GP2/T0CKI/COUT/FOSC4 则可由不同寄存器控制。见表 5-1。

注意：对端口的读操作即是对管脚进行读操作而不是将输出数据锁存。也就是说，如果一根管脚上的输出驱动器被激活并且被拉高，但外部系统将其保持低态，则对该端口的读操作会显示出该管脚处于低态。

TRIS 寄存器是“只写”寄存器，在复位时设置（输出驱动器被禁止）。

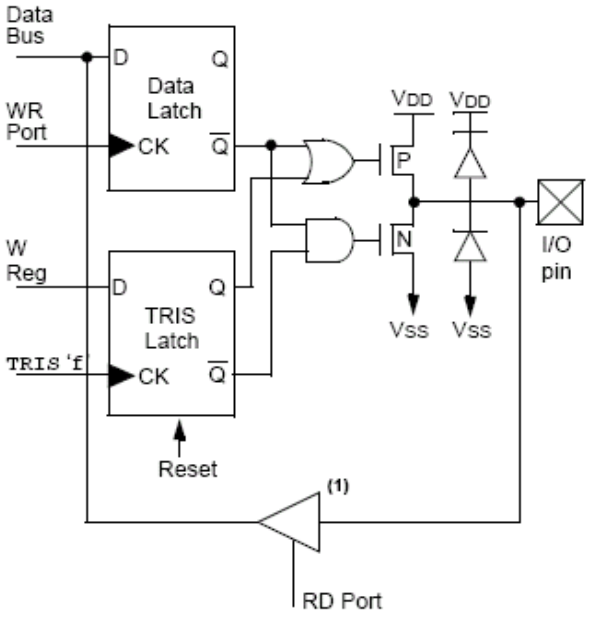
表 5-1：管脚功能优先级

Priority	GP0	GP1	GP2	GP3
1	CIN+	CIN-	FOSC4	I/$\overline{MCLR}$
2	TRIS GPIO	TRIS GPIO	COUT	—
3	—	—	T0CKI	—
4	—	—	TRIS GPIO	—

5．3 I/O 接口

I/O 口管脚的等效电路如图 5-2 所示。所有的端口管脚，除 GP3 仅为输入脚以外，都可以用于进行输入和输出工作。进行输入操作时，这些端口不能锁存。所有输入必须通过输入指令才能读出（如，MOVF GPIO，W）。输出被锁存并保持不变直到输出锁存被重新写入。为将 I/O 口当作输出端使用，TRIS 寄存器中相应的方向控制位必须清零（=0）。而为将其用作输入端，则相应的 TRIS 位必须置 1。所有 I/O 管脚（除 GP3 以外）都可以通过编程作为单独的输入或输出端。

图 5-1：PIC10F200/202/204/206 中单个 I/O 管脚的等效电路图



注：1、缓冲器类型见表 3-2。

表 5-2：端口寄存器小结

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-On Reset	Value on All Other Resets
N/A	TRISGPIO	—	—	—	—	I/O Control Register				---- 1111	---- 1111
N/A	OPTION	$\overline{GPWU}$	$\overline{GPPU}$	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
03h	STATUS	GPWUF	CWUF	—	$\overline{TO}$	$\overline{PD}$	Z	DC	C	00-1 1xxx	qq-q quuu(1, 2)
06h	GPIO	—	—	—	—	GP3	GP2	GP1	GP0	---- xxxx	---- uuuu

符号说明：端口寄存器不使用阴影部分，读作“0”。—=未用，读作“0”，x=未知，u=不变，q=依情况而定。

注：1、如果复位是由基于管脚变化的唤醒操作而导致的，则位 7=1。其它所有复位会使位 7=0。

2、如果复位是由基于比较器变化的唤醒操作导致的，则位 6=1。其它所有复位会使位 6=0。

5．4　I/O 编程研究

5．4．1　双向 I/O 口

当读操作后跟随写操作时，一些指令在内部执行。例如，BCF 和 BSF 指令将整个端口的内容读入 CPU，执行位操作并重新写入所得结果。在将这些指令用于将一个或多个引脚作为输入或输出的端口时必须谨慎。例如，对 GPIO 的位 2 进行 BSF 操作会导致 GPIO 的所有 8 位被读入 CPU，导致位 2 置位，而且还会使 GPIO 的值写入到输出锁存器。如果 GPIO 的其它位被用作双向 I/O 管脚（如位 0）而且此次被定义成输入脚，则该脚上的输入信号会被读入 CPU 并被重新写入该脚的数据锁存器，从而覆盖以前的内容。只要该管脚处于输入模式，就不会有任何问题。但如果过后位 0 变为输出模式，则数据锁存器的内容就会成为未知。

示例 5-1 显示了两条连续的“读—修改—写”指令（如 BCF、BSF 等）对 I/O 口的影响。

不能为了改变管脚的电平而同时由外部器件来驱动管脚输出有效高态或低态（“线或”、“线与”）。因为这样产生的高输出电流会损害芯片。

例 5-1：对 I/O 口的“读—修改—写”指令

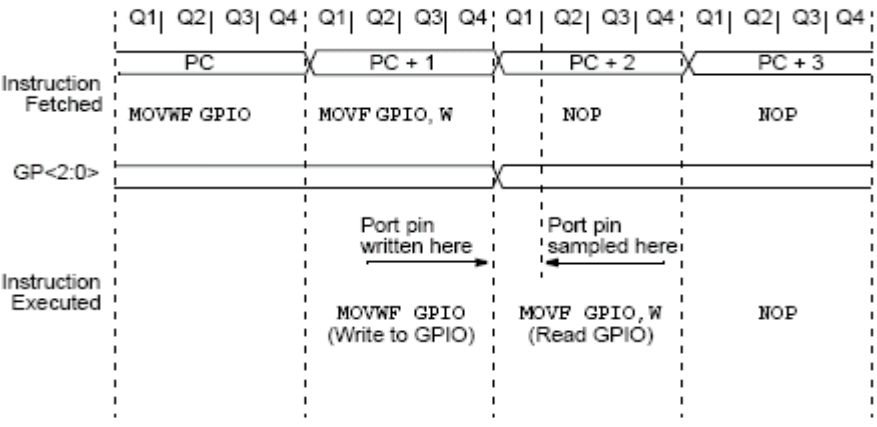
```
；初始 GPIO 设置
；GPIO<3：2> 输入
；GPIO<1：0> 输出
；
；                          GPIO 锁存       GPIO 管脚
；                          -------------    -------------
   BCF       GPIO，1    ；-----pp01     --------pp11
   BCF       GPIO，0    ；-----pp10     --------pp11
   MOVLM     007h；
   TRIS      GPIO       ；-----pp10     --------pp11
；
```

注：1、用户可能预计管脚的值为——pp00。第 2 条 BCF 指令使 GP1 锁存为管脚的值（高）。

5．4．2　对 I/O 口进行连续操作

对 I/O 口的实际写入发生在指令周期结束时，而对于读操作，数据在指令周期开始时就必须有效（图 5-2）。因此，如果对同一个 I/O 口进行写操作然后再进行读操作时应注意。在下一条指令使文件读入到 CPU 之前，指令序列应该使管脚电压稳定（与负载有关）。否则，该管脚先前的状态而不是最新的状态会读入 CPU。在有疑问时，最好用 NOP 指令或其它不访问该 I/O 口的指令将这些指令分开。

图 5-2：连续 I/O 操作（PIC10F200/202/204/206）



此例是对 GPIO 写入之后再从 GPIO 读出。

数据建立时间=（$0.25T_{CY}$—T_{PD}）

其中：T_{CY} =指令周期

T_{PD}=传输延迟

因此，在较高的时钟频率下，在写操作之后接着进行读操作尚有疑问。

6．0　定时器0模块和TMR0寄存器（PIC10F200/202）

定时器 0 模块有以下特点：

- 8 位定时器/计数器寄存器，TMR0
- 可读写
- 8 位软件可编程预定标器
- 内部或外部时钟选择：

——外部时钟边沿选择

图 6-1 是定时器 0 模块的简单方框图。

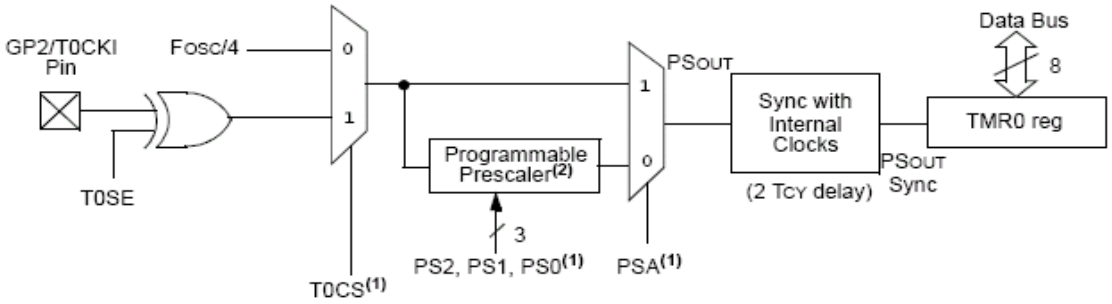
清除 T0CS 位（选择寄存器<5>）即可以选择定时器模式。在定时器模式中，定时器 0 模块每经过一个指令周期就加 1（没有预定标器）。如果对 TMR0 寄存器进行写操作，则在接下来的两个周期中禁止对定时器 0 模块加 1（图 6-2 和图 6-3）。用户可以通过对 TMR0 寄存器写入调整值来解决这一问题。

对 T0CS 位（选择寄存器<5>）置位选择计数器模式。在这种模式中，定时器 0 在管脚 T0CKI 的每个上升沿或下降沿都加 1。T0SE 位（选择寄存器<4>）确定时钟源边沿。清除 T0SE 位选择上升沿。对外部时钟输入的限制将在 6.1 节“定时器 0 与外部时钟一起使用（PIC10F200/202）”详细讨论。

定时器 0 模块或看门狗定时器都可以使用预定标器，但是不能两者同时使用。预定标器的分配通过控制位 PSA（选择寄存器<3>）在软件中控制。清除 PSA 位将预定标器分配给定时器 0。预定标器不能读写。在预定标器分配给定时器 0 模块时，可选择的预定标值有 1：2、1：4、1：256。6.2 节“预定标器”详细介绍了预定标器的工作。

表 6-1 是与定时器 0 模块相关的寄存器小结。

图 6-1：定时器 0 方框图



注：1、位 T0CS、T0SE、PSA、PS2、PS1 和 PS0 包含于选择寄存器。

2、预定标器与看门狗定时器一起使用（图 6-5）。

图 6-2：定时器 0 时序：内部时钟/无预定标值

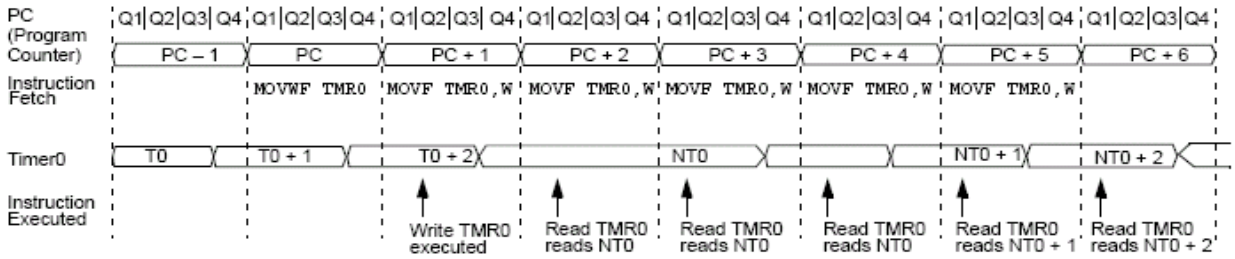


图 6-3：定时器 0 时序：内部时钟/预定标值 1：2

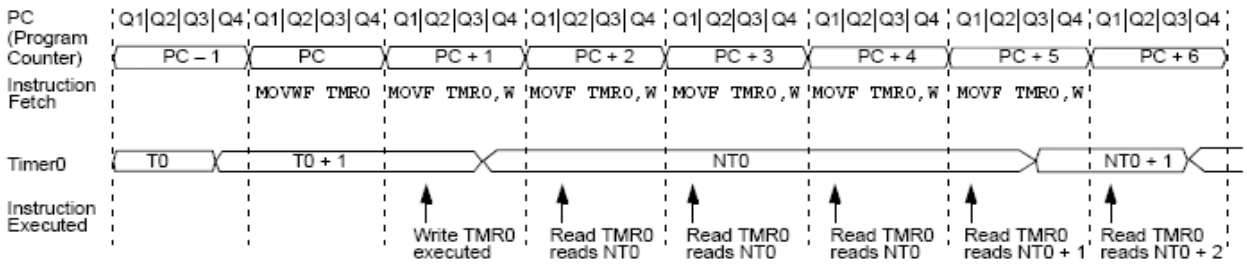


表 6-1：定时器 0 的相关寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-On Reset	Value on All Other Resets
01h	TMR0	Timer0 – 8-bit Real-Time Clock/Counter								xxxx xxxx	uuuu uuuu
N/A	OPTION	$\overline{GPWU}$	$\overline{GPPU}$	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
N/A	TRISGPIO(1)	—	—	—	—	I/O Control Register				---- 1111	---- 1111

符号说明：定时器 0 未使用阴影部分。—=未用，x=未知，u=不变。

注：1、T0CS=1 时 T0CKI 管脚的 TRIS 被覆盖。

6．1　定时器 0 与外部时钟一起使用（PIC10F200/202）

在外部时钟输入用于定时器 0 时，必须达到一定要求。对外部时钟的要求归因于内部相位时钟（T_{OSC}）的同步性。并且，在同步操作之后定时器 0 的递增实际有所延迟。

6．1．1　外部时钟同步

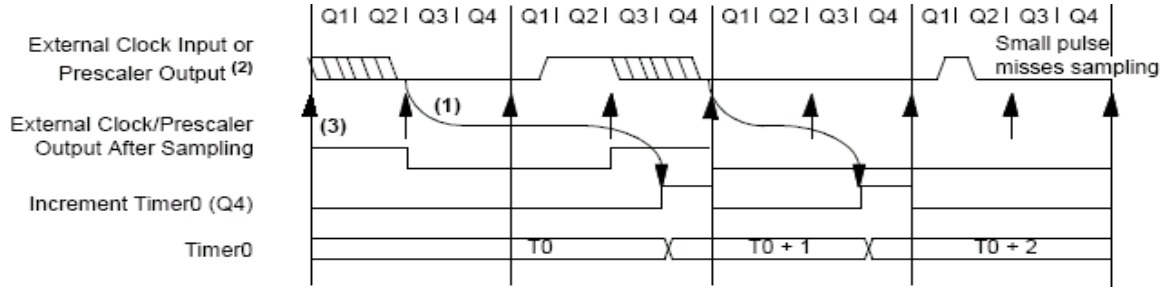
在未使用预定标器时，外部时钟输入与预定标器输出相同。T0CKI与内部相位时钟的同步通过在内部相位时钟的Q2 和Q4 周期对预定标器的输出进行采样来实现（图 6-4）。因此，T0CKI必须保持高态至少两个T_{OSC}（加上两个Tt0H的一小段RC延时），保持低态两个T_{OSC}（加上两个Tt0H的一小段RC延时）。请参考预期器件的电气规格说明。

在使用了预定标器时，外部时钟输入被异步纹波计数式预定标器均分，因此预定标器的输出是对称的。对达到采样要求的外部时钟而言，必须考虑纹波计数器。因此，T0CKI必须有至少 4 个T_{OSC}（以及 4 个Tt0H的一小段RC延时）除以预定标器值所得的一段时间。对T0CKI高态时间和低态时间唯一的要求是它们不能违反Tt0H的最小脉宽要求。请参照预期器件电气规格说明的参数 40、41 和 42。

6．1．2　定时器 0 的递增延时

因为预定标器的输出与内部时钟同步，所以从外部时钟沿产生的时间到定时器 0 模块实际递增的时间之间有一小段延时。图 6-4 显示了从外部时钟沿到定时器递增之间的延时。

图 6-4：定时器 0 与外部时钟的工作时序



注：1、从时钟输入变化到定时器 0 递增之间的延时为 3 到 7 个T_{OSC}（Q的持续时间=T_{OSC}）。因此，在测量

定时器 0 输入的两个边沿之间间隔的误差最大=±4T_{OSC}。

2、如果不选用预定标器则指外部时钟；否则指预定标器输出。

3、箭头指向采样发生的时间。

6．2 预定标器

器件带有一个 8 位的计数器，分别用作定时器 0 模块的预定标器或者看门狗定时器（WDT）的后定标器（参考 9.6 节“看门狗定时器（WDT）”）。本数据手册简称该计数器为“预定标器”。

注意：预定标器可以用于定时器 0 模块也可以用于看门狗定时器，但不能同时为两者所用。因此，若将预定标器分配给定时器 0 模块就意味着看门狗定时器不能使用预定标器，反之亦然。

PSA 和 PS<2：0>位（选择寄存器<3：0>）决定预定标器的分配和比率。

在分配给定时器 0 模块时，所有写入 TMR0 寄存器的指令（如，CLRF 1、MOVWF 1、BSF 1，x 等）将清除预定标器。在分配给看门狗定时器时，CLRWDT 指令在清除看门狗定时器的同时也将清除预定标器。预定标器不可读写。复位时，预定标器为全 0。

6．2．1 预定标器分配切换

预定标器的分配完全由软件控制（也就是说它可以在程序执行时改变状态）。为避免意外的器件复位，在将预定标器的分配从定时器 0 变为看门狗定时器时必须执行以下指令序列（示例 6-1）。

例 6-1：改变预定标器的分配（从定时器 0 到看门狗定时器）

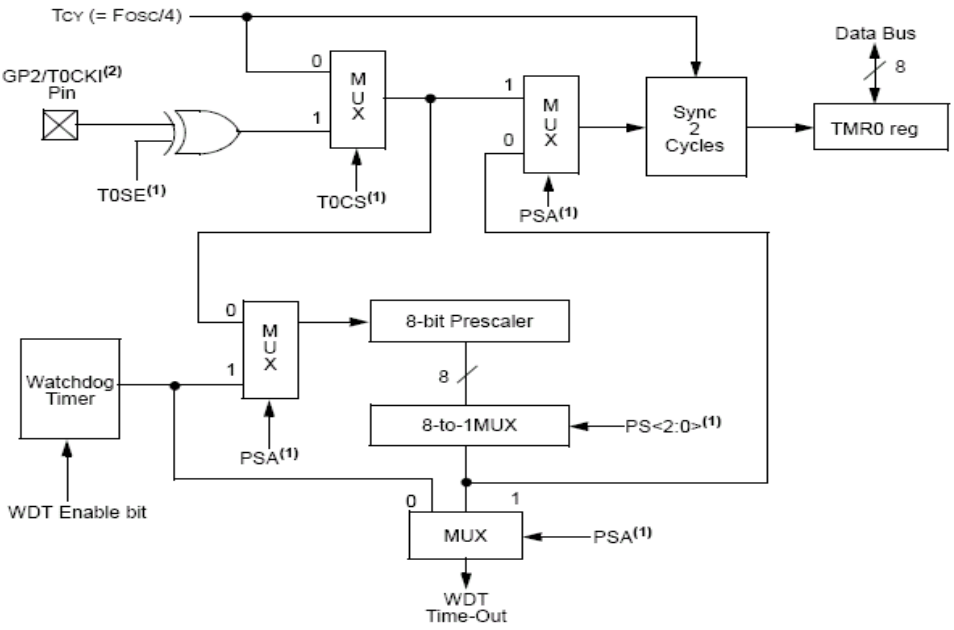
```
CLRWDT                  ；清除看门狗定时器
CLRF    TMR0            ；清除定时器 0 以及预定标器
MOVLW   “00xx1111”b     ；这 3 行（5、6、7）
OPTION                  ；仅在期望时
                        ；需要
CLRWDT                  ；PS<2：0>为 000 或 001
MOVLW   “00xx1 xxx”b    ；将后定标器设置为
OPTION                  ；期望的看门狗定时器比率
```

通过示例 6-2 的指令序列可以使预定标器的分配从看门狗定时器变为定时器 0 模块。即使看门狗定时器被禁止也要使用这一指令序列。在切换预定标器的分配之间应该使用 CLRWDT 指令。

例 6-2：改变预定标器的分配（从看门狗定时器到定时器 0）

```
CLRWDT                  ；清除看门狗定时器和
                        ；预定标器
MOVLW   “xxxx0xxx”      ；选择定时器 0、新的
                        ；预定标值和
                        ；时钟源
OPTION
```

图 6-5：用于定时器 0/看门狗定时器的预定标器方框图



注：1、T0CS、T0SE、PSA、PS<2：0>是选择寄存器位。
2、PIC10F200/202/204/206 中 T0CKI 与 GP2 共用一根管脚。

7．0　定时器0模块和TMR0寄存器（PIC10F204/206）

定时器 0 模块有以下特点：

- 8 位定时器/计数器寄存器，TMR0
- 可读写
- 8 位软件可编程预定标器
- 内部或外部时钟选择：

——外部时钟边沿选择

——由 T0CKI 管脚或比较器的输出端提供外部时钟

图 7-1 是定时器 0 模块的简单方框图。

清除 T0CS 位（选择寄存器<5>）即可以选择定时器模式。在定时器模式中，定时器 0 模块每经过一个指令周期就加 1（没有预定标器）。如果对 TMR0 寄存器进行写操作，则在接下来的两个周期中禁止对定时器 0 模块加 1（图 7-2 和图 7-3）。用户可以通过对 TMR0 寄存器写入调整值来解决这一问题。

计数器模式有两种。第一种计数器模式通过 T0CKI 管脚来对定时器 0 加 1。通过对 T0CS 位（选择寄存器<5>）、$\overline{CMPT0CS}$ 位（CMCON0<4>）和 $\overline{COUTEN}$ 位（CMCON0<6>）置位来选择这种计数器模式。在这种模式中，定时器 0 在管脚 T0CKI 的每个上升沿或下降沿都加 1。T0SE 位（选择寄存器<4>）确定时钟源边沿。清除 T0SE 位选择上升沿。对外部时钟输入的限制将在 7.1 节“定时器 0 与外部时钟一起使用（PIC10F204/206）”详细讨论。

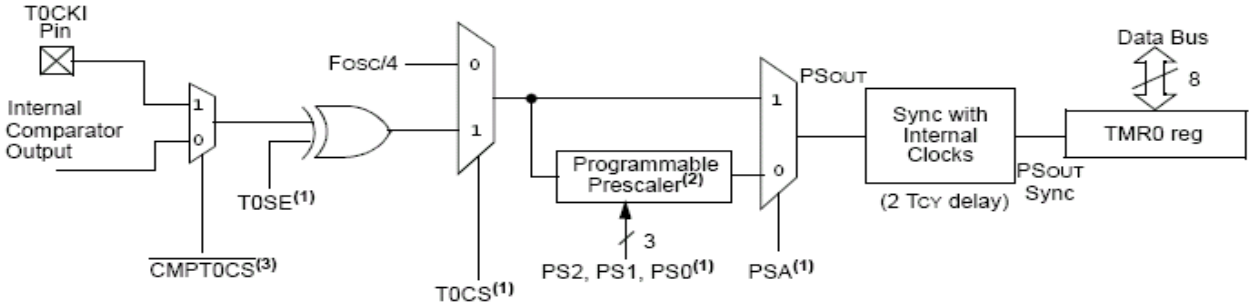
第二种计数器模式用比较器的输出端来使定时器 0 加 1。可用两种不同的方式进入计数器模式。第一种方式是设置 T0CS 位（选择寄存器<5>）并清除 $\overline{CMPT0CS}$ 位（CMCON0<4>）；（$\overline{COUTEN}$ 位 [CMCON0<6>]）对这种工作模式无影响。这会激活比较器和定时器 0 之间的内部连接。

第二种方式是设置 T0CS 位（选择寄存器<5>）、$\overline{CMPT0CS}$ 位（CMCON0<4>）并清除 $\overline{COUTEN}$ 位（CMCON0<6>）。这样允许比较器输出到 T0CKI 管脚，同时保持 T0CKI 输入有效。因此，COUT 管脚上比较器的任何变化都反馈到 T0CKI 输入端。T0SE 位（选择寄存器<4>）确定时钟源边沿。清除 T0SE 位选择上升沿。对外部时钟输入的限制将在 7.1 节“定时器 0 与外部时钟一起使用（PIC10F204/206）”详细讨论。

定时器 0 模块或看门狗定时器都可以使用预定标器，但是不能两者同时使用。预定标器的分配通过控制位 PSA（选择寄存器<3>）在软件中控制。清除 PSA 位将预定标器分配给定时器 0。预定标器不能读写。在预定标器分配给定时器 0 模块时，可选择的预定标值有 1：2、1：4……1：256。7.2 节“预定标器”详细介绍了预定标器的工作。

表 7-1 是与定时器 0 模块相关的寄存器小结。

图 7-1：定时器 0 方框图（PIC10F204/206）



注：1、位 T0CS、T0SE、PSA、PS2、PS1 和 PS0 包含于选择寄存器。

2、与看门狗定时器共用预定标器（图 7-5）。

3、位 $\overline{CMPT0CS}$ 是 CMCON0 寄存器位，CMCON0<4>。

图 7-2：定时器 0 时序：内部时钟/无预定标值

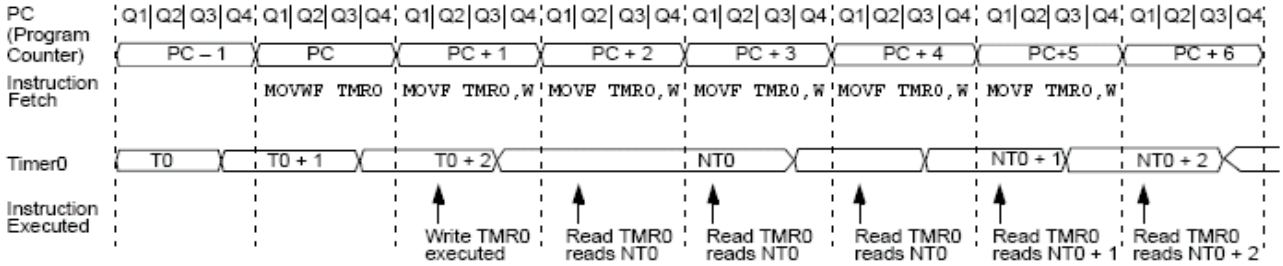


图 7-3：定时器 0 时序：内部时钟/预定标比值 1：2

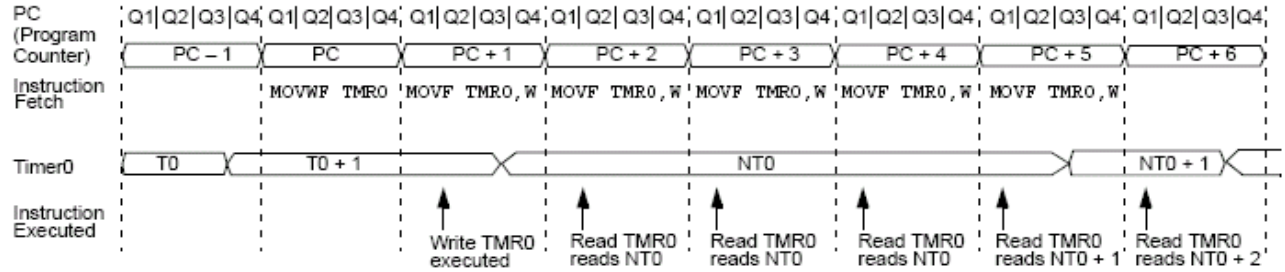


表 7-1：定时器 0 的相关寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-On Reset	Value on All Other Resets
01h	TMR0	Timer0 – 8-bit Real-Time Clock/Counter								xxxx xxxx	uuuu uuuu
07h	CMCON0	CMPOUT	$\overline{COUTEN}$	POL	$\overline{CMPT0CS}$	CMPON	CNREF	CPREF	$\overline{CWU}$	1111 1111	uuuu uuuu
N/A	OPTION	$\overline{GPWU}$	$\overline{GPPU}$	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
N/A	TRISGPIO(1)	—	—	—	—	I/O Control Register				---- 1111	---- 1111

符号说明：定时器 0 未使用阴影部分。—=未用，x=未知，u=不变。

注：1、T0CS=1 时 T0CKI 管脚的 TRIS 被覆盖。

7．1　定时器 0 与外部时钟一起使用（PIC10F204/206）

在外部时钟输入用于定时器 0 时，必须达到一定要求。对外部时钟的要求是由于内部相位时钟（T_{OSC}）的同步性。并且，在同步操作之后定时器 0 的递增实际有所延迟。

7．1．1　外部时钟同步

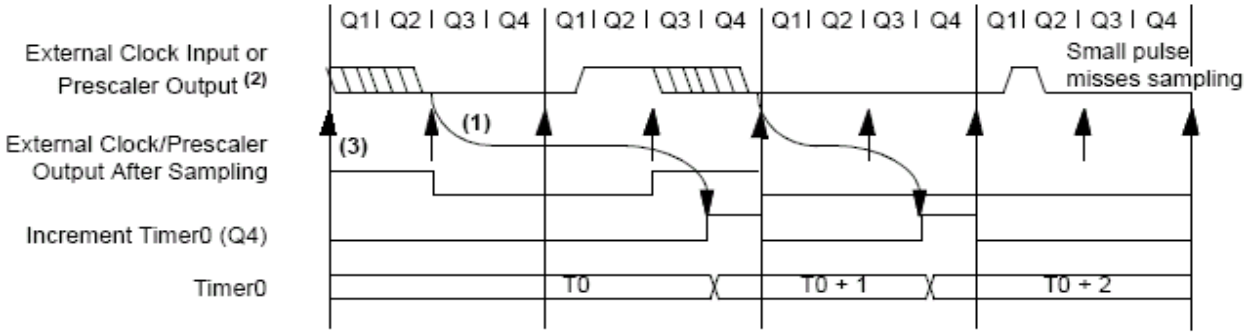
在未使用预定标器时，外部时钟输入与预定标器输出相同。T0CKI与内部相位时钟的同步通过在内部相位时钟的Q2 和Q4 周期对预定标器的输出进行采样来实现（图 7-4）。因此，T0CKI必须保持高态至少两个T_{OSC}（加上两个Tt0H的一小段RC延时），保持低态两个T_{OSC}（加上两个Tt0H的一小段RC延时）。请参考预期器件的电气规格说明。

在使用了预定标器时，外部时钟输入被异步纹波计数式预定标器均分，因此预定标器的输出是对称的。对于达到采样要求的外部时钟而言，必须考虑纹波计数器。因此，T0CKI或比较器输出端必须有至少 4 个T_{OSC}（以及 4 个Tt0H的一小段RC延时）除以预定标器值的一段时间。对T0CKI或比较器输出端高态时间和低态时间唯一的要求是它们不能违反Tt0H的最小脉宽要求。请参照预期器件电气规格说明的参数 40、41 和 42。

7．1．2　定时器 0 的递增延时

因为预定标器的输出与内部时钟同步，所以从外部时钟沿产生的时间到定时器 0 模块实际递增的时间之间有一小段延时。图 7-4 显示了从外部时钟沿到定时器递增之间的延时。

图 7-4：定时器 0 与外部时钟的工作时序



注：1、从时钟输入变化到定时器 0 递增之间的延时为 3 到 7 个T_{OSC}（Q的持续时间=T_{OSC}）。因此，在测量定时器 0 输入的两个边沿之间间隔的误差最大=±4T_{OSC}。

2、如果不选用预定标器则指外部时钟；否则指预定标器输出。

3、箭头指向采样发生的时间。

7．2　预定标器

器件带有一个 8 位计数器，分别用作定时器 0 模块的预定标器或者看门狗定时器（WDT）的后定标器（见图 9-6）。本数据手册简称该计数器为“预定标器”。

注意：预定标器可以用于定时器 0 模块也可以用于看门狗定时器，但不能同时为两者所用。因此，若将预定标器分配给定时器 0 模块就意味着看门狗定时器不能使用预定标器，反之亦然。

PSA 和 PS<2：0>位（选择寄存器<3：0>）决定预定标器的分配和比率。

在分配给定时器 0 模块时，所有写入 TMR0 寄存器的指令（如，CLRF 1、MOVWF 1、BSF 1，x 等）将清除预定标器。在分配给看门狗定时器时，CLRWDT 指令在清除看门狗定时器的同时也将清除预定标器。预定标器不可读写。复位时，预定标器为全 0。

7．2．1　预定标器分配切换

预定标器的分配完全由软件控制（也就是说它可以在程序执行时改变状态）。为避免意外的器件复位，在将预定标器的分配从定时器 0 变为看门狗定时器时必须执行以下指令序列（示例 7-1）。

例 7-1：改变预定标器的分配（从定时器 0 到看门狗定时器）

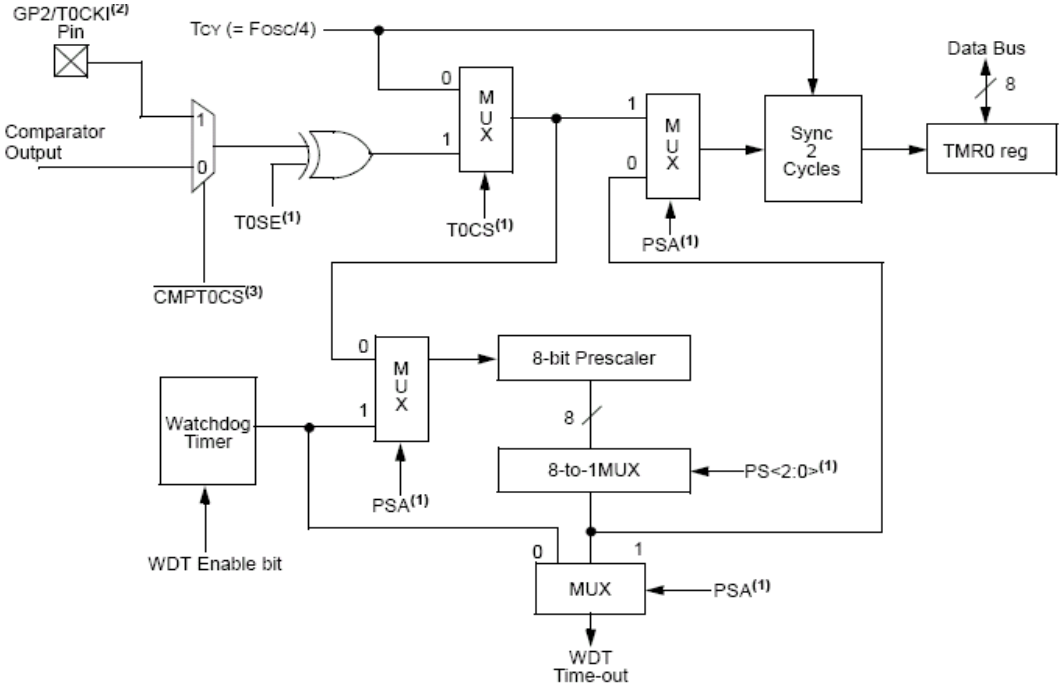
```
CLRWDT                  ；清除看门狗定时器
CLRF    TMR0            ；清除定时器 0 以及预定标器
MOVLW   “00xx1111”b     ；这 3 行（5、6、7）
OPTION                  ；仅在期望时
                        ；需要
CLRWDT                  ；PS<2：0>为 000 或 001
MOVLW   “00xx1 xxx”b    ；将后定标器设置为
OPTION                  ；期望的看门狗定时器比率
```

通过示例 7-2 的指令序列可以使预定标器的分配从看门狗定时器变为定时器 0 模块。即使看门狗定时器被禁止也要使用这一指令序列。在切换预定标器的分配之间应该使用 CLRWDT 指令。

例 7-2：改变预定标器的分配（从看门狗定时器到定时器 0）

```
CLRWDT                  ；清除看门狗定时器和
                        ；预定标器
MOVLW       “xxxx0xxx”  ；选择定时器 0、新的
                        ；预定标值和
                        ；时钟源
OPTION
```

图 7-5：用于定时器 0/看门狗定时器的预定标器方框图



注：1、T0CS、T0SE、PSA、PS<2：0>是选择寄存器位。

2、T0CKI 与 GP2 共用一根管脚。

3、位 $\overline{CMPT0CS}$ 是 CMCON0 寄存器位。

8．0 比较器模块

比较器模块含有一个模拟比较器。对比较器的输入通过 GP0 和 GP1 管脚分多路进行。比较器的输出则通过 GP2 管脚进行。

CMCON0 寄存器，如“寄存器 8-1”所示，控制比较器的工作。图 8-1 是比较器的方框图。

寄存器 8-1：CMCON0 寄存器（地址：07h）

R-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
CMPOUT	$\overline{COUTEN}$	POL	$\overline{CMPT0CS}$	CMPON	CNREF	CPREF	$\overline{CWU}$
bit 7							bit 0

位 7 CMPOUT：比较器输出位
1=V_{IN+}>V_{IN-}
0=V_{IN+}<V_{IN-}

位 6 $\overline{COUTEN}$：比较器输出使能位 (1, 2)
1=比较器的输出未置于 COUT 管脚
0=比较器的输出置于 COUT 管脚

位 5 POL：比较器输出极性位 (2)
1=比较器的输出未反向
0=比较器的输出反向

位 4 $\overline{CMPT0CS}$：比较器TMR0 时钟源位 (2)
1=由 T0CS 控制位选择 TMR0 时钟源
0=比较器的输出用作 TMR0 时钟源

位 3 CMPON：比较器使能位
1=比较器接通
0=比较器关断

位 2 CNREF：比较器负基准选择位 (2)
1=CIN-管脚 (3)
0=内部电压基准

位 1 CPREF：比较器正基准选择位 (2)
1=CIN+管脚 (3)
0=CIN-管脚 (3)

位 0 $\overline{CWU}$：基于比较器变化的唤醒功能使能位 (2)
1=基于比较器变化的唤醒功能被禁止
0=基于比较器变化的唤醒功能被激活

注：1：为 GP2 的 TRIS 控制覆盖 T0CS 位。
2：在比较器接通时，这些控制位自定义。在比较器关断时，这些控制位不会影响器件的工作并且其它控制寄存器具有优先权。
3：仅限 PIC10F204/206。

符号说明：R=可读位　　W=可写位　　U=未用位，读作“0”
-n=上电复位时的值　　“1”=置位　　“0”=清除该位　　x=未知位

8．1 比较器配置

片内比较器的输入端（GP0/CIN+、GP1/CIN-）和输出端（GP2/COUT）是可以操控的。CMCON0、OPTION 和 TRIS 寄存器用于控制这些管脚（见图 8-1）。如果改变比较器模式，比较器的输出电平对于特定模式变更延时无效，如表 12-1 所示。

注意：比较器可有一个反向输出端（见图 8-1）。

图 8-1：比较器方框图

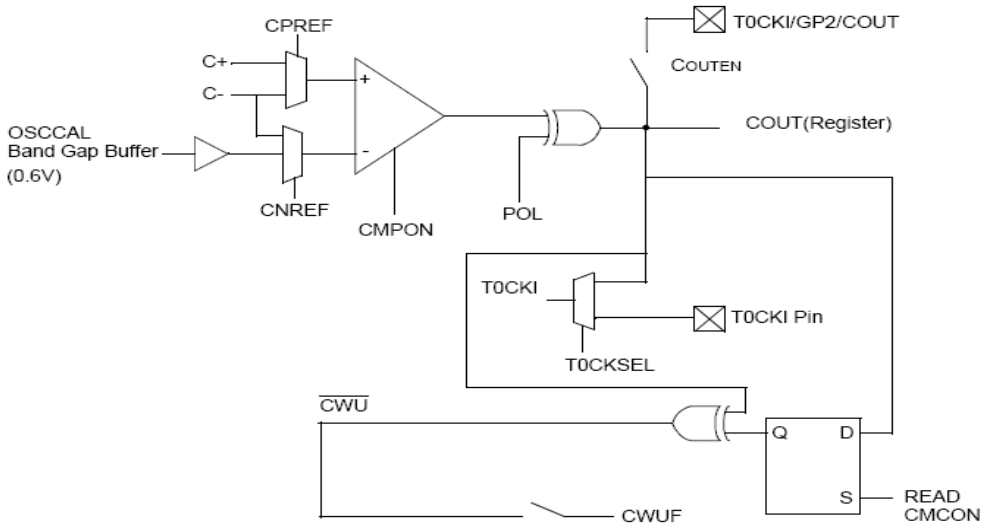


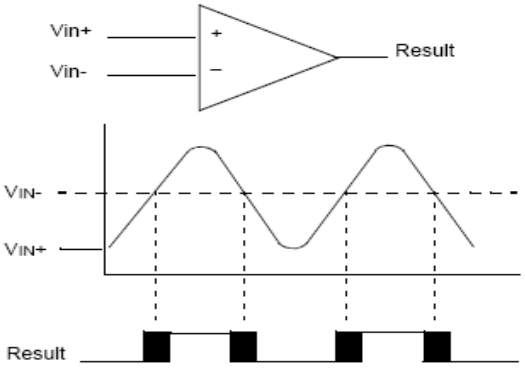
表 8-1：TMR0 时钟源功能概要

T0CS	$\overline{\text{CMPT0CS}}$	$\overline{\text{COUTEN}}$	Source
0	x	x	Internal Instruction Cycle
1	0	0	CMPOUT
1	0	1	CMPOUT
1	1	0	CMPOUT
1	1	1	T0CKI

8．2 比较器工作

单个比较器如图 8-2 所示，此图还显示了模拟输入电平和数字输出之间的关系。若模拟输入V_{IN+}低于模拟输入V_{IN-}，比较器的输出为数字低电平。若模拟输入V_{IN+}高于模拟输入V_{IN-}，比较器的输出为数字高电平。图 8-2 中比较器输出的阴影部分由于输入偏移和响应时间而不能确定。共模电压见表 12-1。

图 8-2：单个比较器



8．3 比较器基准

根据比较器的工作模式有可能用到内部基准信号。V_{IN-}端出现的模拟信号与V_{IN+}端的信号相比较同时比较器的数字输出被相应调整（图 8-2）。内部基准的规格说明请参考表 12-1。

8．4 比较器响应时间

响应时间是选择新的基准电压或输入源之后比较器输出即将具有有效电平之前的最短时间。如果改变比较器输入，必须有一定延时让比较器在新的状态中稳定下来。比较器的响应时间规格说明请参考表 12-1。

8．5 比较器输出

比较器的输出通过 CMCON0 寄存器读取。该位是只读位。比较器的输出也可以在内部使用，见图 8-1。
注意：任何被定义为数字输入的管脚上的模拟电平都会使输入缓冲器消耗多于规定的电流。

8．6 比较器唤醒标志

只要满足下列所有条件，比较器的唤醒标志即设置：

- $\overline{CWU}$ =0（CMCON0<0>）
- 读 CMCON0 寄存器来锁存 CMPOUT 位最后的可知状态（MOVF CMCON0，W）
- 器件处于休眠状态
- 比较器的输出改变状态

唤醒标志可以在软件中或者通过另一次器件复位来清除。

8．7 休眠模式中比较器的工作

在比较器有效而器件处于休眠模式时，比较器保持有效。在对比较器上电时，出现的休眠电流将比掉电电流规格说明中规定的高。为使休眠模式中的功耗最小，在进入休眠模式之前可关断比较器。

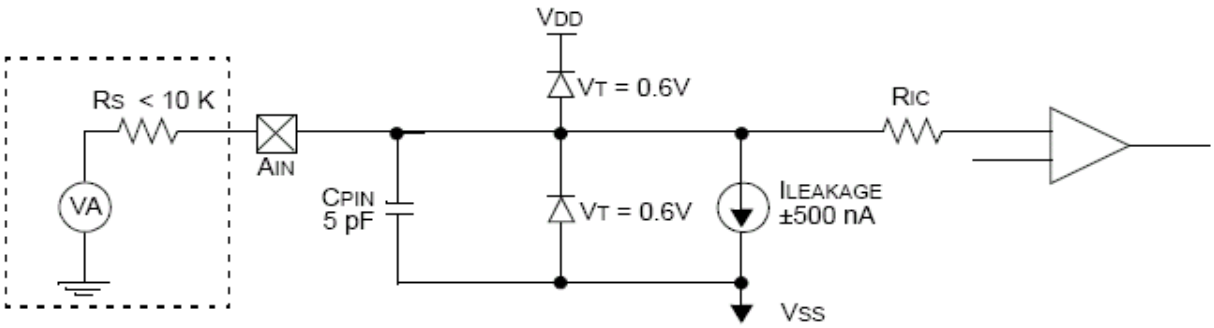
8．8 复位影响

上电复位使 CMCON0 寄存器进入复位状态。这又使比较器模块进入比较器复位模式。这样可确保所有的电位输入均为模拟输入。复位时的模拟输入可以使器件电流最小。复位期间比较器将掉电。

8．9 模拟输入连线研究

图 8-3 是模拟输入的简单电路图。因为模拟管脚都连接到一个数字输出端，所以它们在V_{DD}和V_{SS}之间接有反向偏压二极管。因此模拟输入必须在V_{SS}和V_{DD}之间。如果输入电压从此范围的两端偏离 0.6V以上，其中的一个二极管会正向偏压并闭锁。建议对模拟源使用的最大源阻抗为 10kΩ。任何外接到模拟输入管脚的元件，如电容器或齐纳二极管，其漏泄电流应该很小。

图 8-3：模拟输入模式



符号说明：C_{PIN}=输入电容　V_T=门限电压　$I_{LEAKAGE}$=管脚上的漏泄电流
R_{IC}=互连电阻　RS=源阻抗　VA=模拟电压

表 8-2：比较器模块相关寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR	Value on All Other Resets
03h	STATUS	GPWUF	CWUF	—	$\overline{TO}$	$\overline{PD}$	Z	DC	C	00-1 1xxx	qq0q quuu
07h	CMCON0	CMPOUT	$\overline{COUTEN}$	POL	$\overline{CMPT0CS}$	CMPON	CNREF	CPREF	$\overline{CWU}$	1111 1111	uuuu uuuu
N/A	TRISGPIO	—	—	—	—	I/O Control Register				---- 1111	---- 1111

符号说明：x=未知，u=不变，—=未用，读作“0”，q=依情况而定。

9．0　CPU专属特性

使微控制器不同于其它处理器的是用于满足实时应用需要的特殊电路。PIC10F200/202/204/206 微控制器有许多特性用于使系统的可靠性最高，通过不使用外接部件使器件成本最低，并提供节电工作模式和代码保护功能。这些特性是：

- 复位：
  ——上电复位（POR）
  ——器件复位定时器（DRT）
  ——看门狗定时器（WDT）
  ——基于管脚变化的休眠唤醒功能
  ——基于比较器变化的休眠唤醒功能
- 休眠
- 代码保护
- ID 地址
- 在线串行编程™
- 时钟输出

PIC10F200/202/204/206 微控制器带看门狗定时器，只有通过配置位WDTE才能被关断。为加强稳定性，器件关断RC振荡器。在使用INTRC时只在V_{DD}上电时有 18ms的延时。有了这个片内定时器，在许多应用中都不需要外部复位电路了。

设计休眠模式器件就可以在电流极低的掉电模式下工作。用户可以通过改变输入管脚、改变比较器或者通过看门狗定时器超时来唤醒休眠模式。

9．1　配置位

PIC10F200/202/204/206 的配置字有 12 位。配置位可以通过编程来选择器件的不同配置。一位是看门

狗定时器使能位，一位是 $\overline{MCLR}$ 使能位，还有一位用于代码保护（见“寄存器 9-1”）。

寄存器 9-1：PIC10F200/202/204/206 的配置字 (1, 2)

—	—	—	—	—	—	—	MCLRE	$\overline{CP}$	WDTE	—	—
bit 11											bit 0

位 11-5　未用：读作“0”

位 4　　MCLRE：GP3/ $\overline{MCLR}$ 管脚功能选择位
　　1= GP3/ $\overline{MCLR}$ 管脚用作 $\overline{MCLR}$
　　0= GP3/ $\overline{MCLR}$ 管脚用作数字I/O口， $\overline{MCLR}$ 在内部连接到V_{DD}

位 3　　$\overline{CP}$ ：代码保护位
　　1=代码保护关断
　　0=代码保护接通

位 2　　WDTE：看门狗定时器使能位
　　1=看门狗定时器使能
　　0=看门狗定时器禁止

位 1-0　保留：读作“0”

注：1、参照“PIC10F200/202/204/206 存储器编程说明书”（DS41228）了解如何访问配置字。在器件工作期间用户不能对配置字寻址。

2、INTRC 是 PIC10F200/202/204/206 提供的唯一振荡器模式。

符号说明：R=可读位　　W=可写位　　U=未用位，读作“0”
　　-n=上电复位时的值　　“1”=置位　　“0”=清除该位　　x=未知位

9．2　振荡器配置

9．2．1　振荡器类型

PIC10F200/202/204/206 微控制器只提供以下内置振荡器模式。

- INTOSC：4MHz 内置振荡器

9．2．2　4MHz 内置振荡器

内置振荡器提供 4MHz（额定值）的系统时钟（有关电压和温度变化的信息见 12.0 章“电气特性”）。

此外，对存储器最后的地址编入校准指令，该指令含有用于内置振荡器的校准值。不论有没有设置代码保护，这个地址都不受代码保护。校准值被编写成 MOVLW xx 指令，其中 xx 指校准值，处于复位向量位置。这样，在复位时工作寄存器会装入该校准值，并且程序计数器将返转到地址为 0x000 的用户程序。用户可以选择将该值写入 OSCCAL 寄存器（05h）或选择忽略该值。

OSCCAL 在被写入校准值时，会对内置振荡器进行微调，移除振荡器频率中的处理变量。

注意：擦除器件也将同时擦除为内置振荡器预先编定的内部校准值。在擦除器件之前必须先读取校准值，这样稍后可以重新正确地编定校准值。

9．3　复位

器件区分各种不同的复位：

- 上电复位（POR）
- 正常工作期间的 $\overline{MCLR}$ 复位

- 休眠期间的 $\overline{MCLR}$ 复位
- 正常工作期间的看门狗超时复位
- 休眠期间的看门狗超时复位
- 基于管脚变化的休眠唤醒
- 基于比较器变化的休眠唤醒

一些寄存器以任何方式都不复位，它们在上电复位时未知，在其它复位时不变。其它多数寄存器在上电复位（POR）、在正常工作期间的 $\overline{MCLR}$ 复位、看门狗超时复位或基于管脚变化的唤醒复位中都回复到“复位状态”。它们不受休眠期间的看门狗超时复位或休眠期间的 $\overline{MCLR}$ 复位的影响，因为这两种复位被视作恢复正常工作。对此例外的是 $\overline{TO}$ 、 $\overline{PD}$ 、GPWUF 和 CWUF 位。它们在不同的复位情况中通过不同方式置位或清零。这些位在软件中使用以确定复位的性质。对所有寄存器复位状态的详细介绍见表 9-1。

表 9-1：寄存器的复位情况——PIC10F200/202/204/206

Register	Address	Power-on Reset	$\overline{\text{MCLR}}$ Reset, WDT Time-out, Wake-up On Pin Change, Wake on Comparator Change
W	—	qqqq qqqu(1)	qqqq qqqu(1)
INDF	00h	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	00-1 1xxx	q00q quuu(2)
STATUS(3)	03h	00-1 1xxx	qq0q quuu(2)
FSR	04h	111x xxxx	111u uuuu
OSCCAL	05h	1111 1110	uuuu uuuu
GPIO	06h	---- xxxx	---- uuuu
CMCON(3)	07h	1111 1111	uuuu uuuu
OPTION	—	1111 1111	1111 1111
TRISGPIO	—	---- 1111	---- 1111

符号说明：u=不变，x=未知，—=未用位，读作“0”，q=数值视情况而定。

注：1、由于存储器顶部的 MOVLW XX 指令，工作寄存器的<7：2>位含有振荡器的校准值。

2、特殊情况的复位值见表 9-2。

3、仅限 PIC10F204/206。

表 9-2：特殊寄存器的复位情况

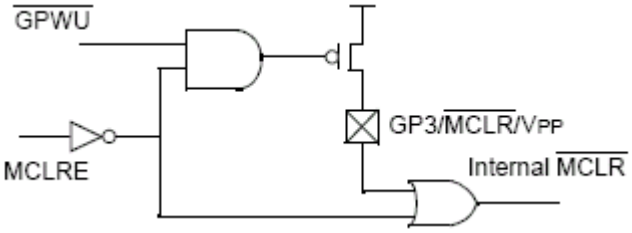
	STATUS Addr: 03h	PCL Addr: 02h
Power-on Reset	00-1 1xxx	1111 1111
$\overline{\text{MCLR}}$ Reset during normal operation	000u uuuu	1111 1111
$\overline{\text{MCLR}}$ Reset during Sleep	0001 0uuu	1111 1111
WDT Reset during Sleep	0000 0uuu	1111 1111
WDT Reset normal operation	0000 uuuu	1111 1111
Wake-up from Sleep on pin change	1001 0uuu	1111 1111
Wake-up from Sleep on comparator change	0101 0uuu	1111 1111

符号说明：u=不变，x=未知，—=未用位，读作“0”。

9．3．1 $\overline{MCLR}$ 使能

$\overline{MCLR}$ 使能配置位在没有经过编程时（处于“1”的状态）激活外部 $\overline{MCLR}$ 功能。在经过编程以后，$\overline{MCLR}$ 功能连接到内部V_{DD}并且该管脚被配置成I/O口。见图 9-1。

图 9-1：$\overline{MCLR}$ 选择



9．4 上电复位（POR）

PIC10F200/202/204/206 微控制器含有一个片内上电复位电路（POR），在多数上电情况下可提供内部芯片复位功能。

片内上电复位电路将芯片保持在复位状态直到V_{DD}达到可以正常工作的足够高的电平。为发挥内部上电复位的优势，可将GP3/ $\overline{MCLR}$ /V_{PP}管脚设置为 $\overline{MCLR}$ 并且利用电阻将其连接到V_{DD}或者将GP3/ $\overline{MCLR}$ /V_{PP}管脚设置为GP3。内部弱上拉电阻通过晶体管工作（上拉电阻的范围见表 12-3）。这样就不再需要借助外部RC部件来进行上电复位。对V_{DD}的最长上升时间有规定。详情见 12.0 章“电气特性”。

当器件开始正常工作时（退出复位模式），必须达到器件的工作参数（电压、频率、温度……）以确保工作的进行。如果不能满足这些条件，器件必须保持复位状态直到达到工作参数。

图 9-2 是片内上电复位电路的简单方框图。

上电复位电路和器件复位定时器（见 9.5 节“器件复位定时器（DRT）”）密切相关。上电时，复位锁存器被设置而器件复位定时器被复位。器件复位定时器一旦检测到 $\overline{MCLR}$ 为高就开始计时。在典型值为 18ms 的超时期间之后，它将对复位锁存器复位并终止片内复位信号。

图 9-3 显示了 $\overline{MCLR}$ 保持低电平时的上电实例。在将 $\overline{MCLR}$ 拉高之前允许V_{DD}上升并稳定下来。在 $\overline{MCLR}$ 变高之后，芯片实际会脱离复位状态T_{DRT}毫秒。

图 9-4 用到了片内上电复位特性（ $\overline{MCLR}$ 与V_{DD}相连或者该管脚被设置为GP3）。在启动定时器超时之前并且实现一次正常复位没有问题时V_{DD}保持稳定。但是图 9-5 显示了V_{DD}上升得太慢的问题。在器件复位定时器检测到 $\overline{MCLR}$ 为高到 $\overline{MCLR}$ 和V_{DD}实际达到最大值之间的时间太长。在这种情况中，在启动定时器超时时，V_{DD}没有达到V_{DD}（最小）值而且芯片也可能不能正常工作。对于这种情况，建议使用外部RC电路来实现更长的上电复位延迟时间（图 9-4）。

注意：在器件开始正常工作时（退出复位模式），必须达到器件的工作参数（电压、频率、温度等）以确保工作的进行。如果不能满足这些条件，器件必须保持复位状态直到达到工作参数。

欲了解更多信息，请参考应用笔记 AN522“上电研究”（DS00522）和 AN607“上电故障排除”（DS00607）。

图 9-2：片内复位电路的简单方框图

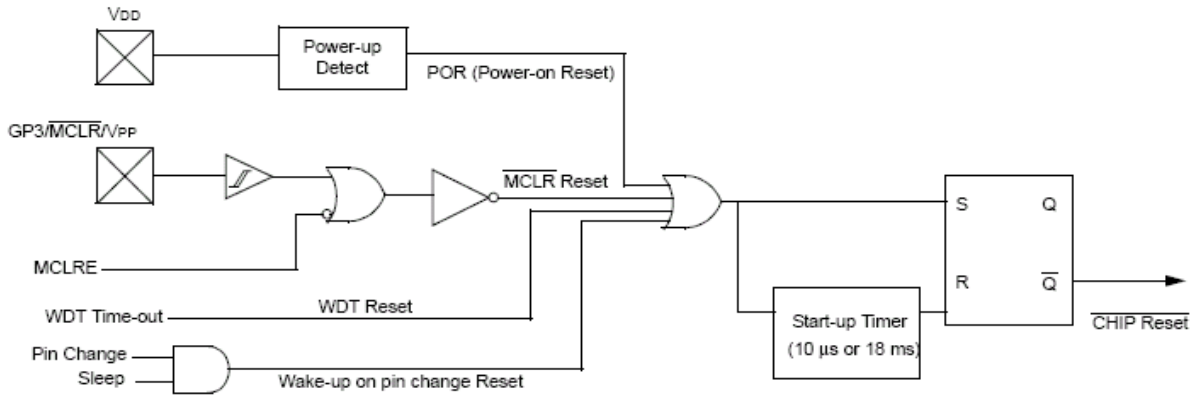


图 9-3：上电时的超时序列（$\overline{MCLR}$ 拉低）

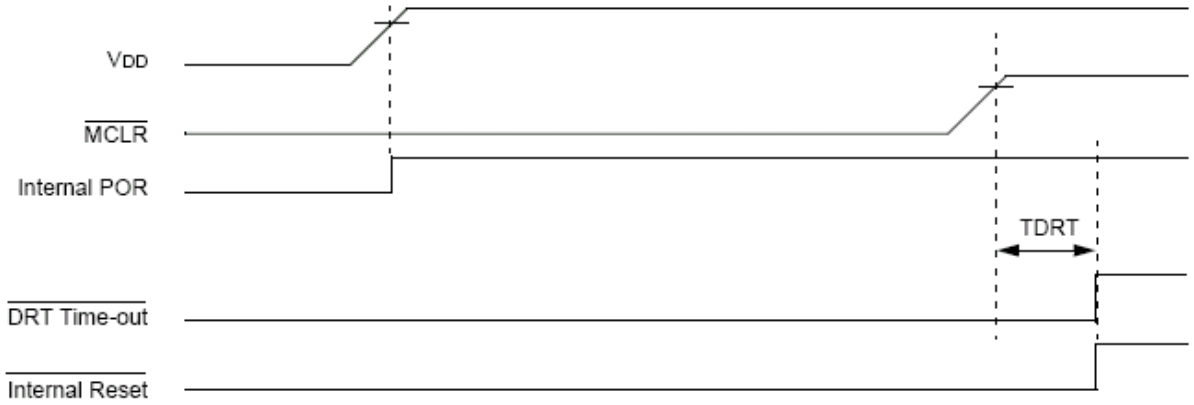


图 9-4：上电时的超时序列（$\overline{MCLR}$ 接至V_{DD}）：V_{DD}快速上升时间

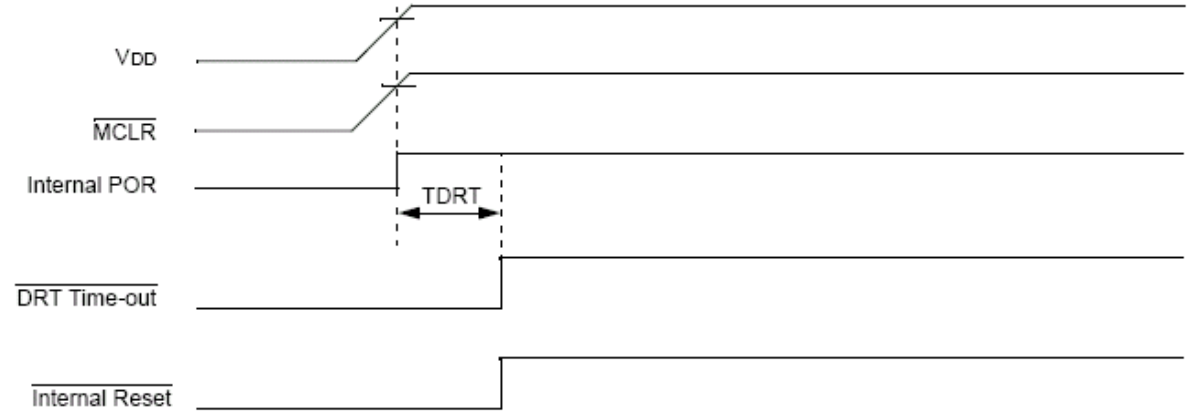
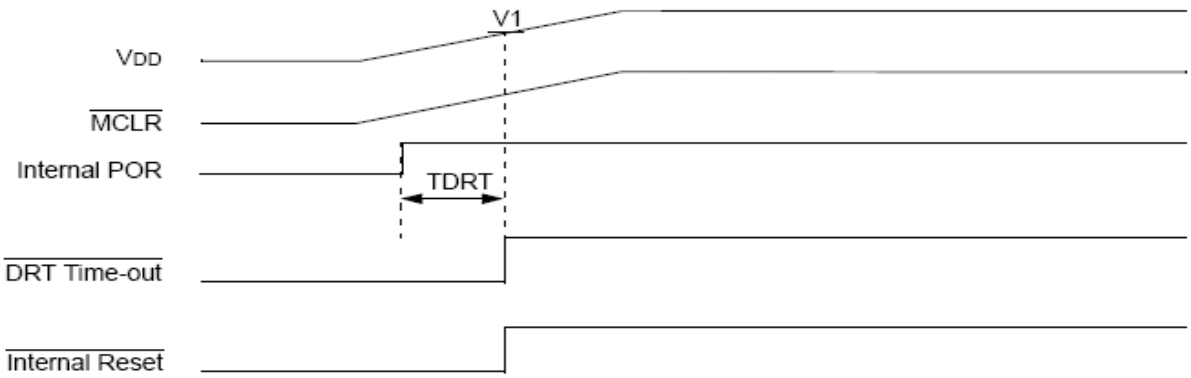


图 9-5：上电时的超时序列（$\overline{MCLR}$ 接至V_{DD}）：V_{DD}慢速上升时间



注：若V_{DD}慢速上升，T_{DRT}超时时间在V_{DD}达到其最终值以前早就终止。在此例中，当且仅当V1≥V_{DD}（最小值）时芯片才能正确复位。

9．5　器件复位定时器（DRT）

在 PIC10F200/202/204/206 微控制器中，只要在器件上电时，器件复位定时器都会运行。

器件复位定时器基于内置振荡器工作。只要器件复位定时器激活，处理器就保持复位状态。器件复位定时器延时使V_{DD}可以上升到高于规定的V_{DD}最小值，而且振荡器也有时间稳定下来。

在$\overline{MCLR}$上升到逻辑高电平（V_{IH} $\overline{MCLR}$）之后，片内器件复位定时器使器件保持复位状态 18ms。多数情况不需要将GP3/$\overline{MCLR}$/V_{PP}管脚设置成$\overline{MCLR}$也不需要使用连接到$\overline{MCLR}$管脚的外部RC网络。这样，既可以在重视成本和/或限制空间的应用中节能，又能够将GP3/$\overline{MCLR}$/V_{PP}管脚当作通用输入口使用。

器件复位的延迟时间会因芯片的V_{DD}、温度和处理变量而不同。详情见“交流参数”。

复位源包括上电复位、$\overline{MCLR}$、看门狗定时器超时和基于管脚变化的唤醒。见 9.9.2 节“休眠唤醒”的注释 1、2、3。

表 9-3：器件复位定时器（DRT）

振荡器	上电复位	接续复位
INTOSC	18ms（典型值）	10μs（典型值）

9．6　看门狗定时器（WDT）

看门狗定时器（WDT）是一个自由运行的片内 RC 振荡器，它不需要任何外接元件。该 RC 振荡器分立于 4MHz 的内置振荡器。这意味着即使主处理器时钟已停止（如，通过执行 SLEEP 指令使其停止）看门狗定时器也将运行。在正常工作或休眠期间，看门狗定时器复位或唤醒复位会导致器件复位。

在看门狗定时器复位时$\overline{TO}$位（状态寄存器<4>）被清零。

看门狗定时器可以通过将配置位 WDTE 设置为“0”来永久禁止（见 9.1 节“配置位”）。参考 PIC10F200/202/204/206 编程说明书来了解如何访问配置字。

9．6．1　看门狗定时器超时时间

看门狗定时器的额定超时时间为 18ms（不带预定标器）。如果需要更长的超时时间，则可以通过对选择寄存器写来为看门狗定时器指定标度比为 1：128 的预定标器（由软件控制）。这样可以实现额定值为 2.3 秒的超时时间。超时时间随温度、V_{DD}和器件与器件之间不同的处理变量而不同（见直流规格说明）。

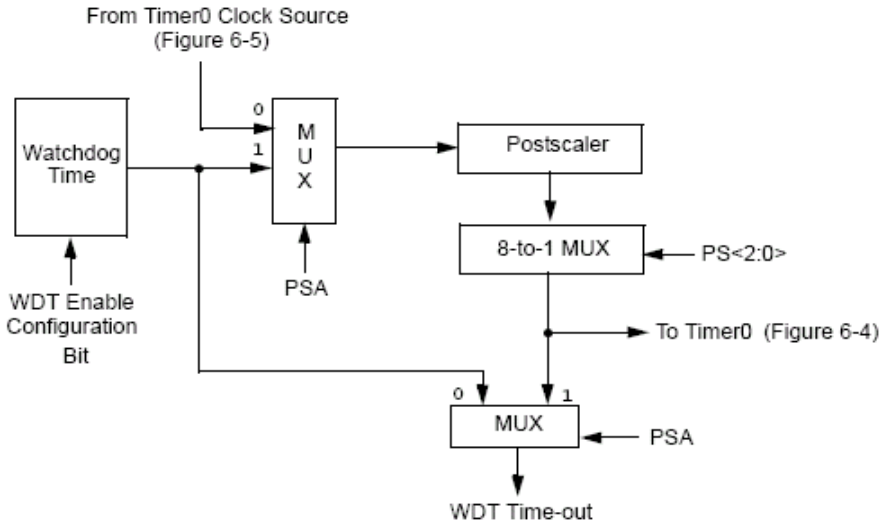
最坏情况下（V_{DD}=最小值，温度=最大值，看门狗定时器的预定标器的标度比最大），在看门狗定时器超时发生之前可能要耗费几秒钟时间。

9．6．2　看门狗定时器编程研究

如果将后定标器分配给看门狗定时器，CLRWDT 指令就会清除看门狗定时器和后定标器，防止其因超时而导致器件复位。

如果将后定标器分配给看门狗定时器，SLEEP 指令会将看门狗定时器和后定标器复位。这样在看门狗定时器唤醒复位以前的休眠时间最长。

图 9-6：看门狗定时器方框图



注：1、T0CS、T0SE、PSA、PS<2：0>是选择寄存器位。

表 9-4：看门狗定时器相关寄存器小结

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-On Reset	Value on All Other Resets
N/A	OPTION	$\overline{GPWU}$	$\overline{GPPU}$	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

符号说明：阴影部分=看门狗定时器未用，—=未用，读作“0”，u=不变。

9．7　通过休眠状态位（$\overline{TO}$、$\overline{PD}$、GPWUF、CWUF）确定超时序列、掉电以及唤醒复位的结果

可以检测状态寄存器的$\overline{TO}$、$\overline{PD}$、GPWUF 和 CWUF 位来确定上电、$\overline{MCLR}$、看门狗定时器（WDT）复位、基于比较器变化的唤醒或基于管脚变化的唤醒是否已导致复位情况的出现。

表 9-5：复位以后的$\overline{TO}$、$\overline{PD}$、GPWUF 和 CWUF 状态位

CWUF	GPWUF	$\overline{TO}$	$\overline{PD}$	Reset Caused By
0	0	0	0	WDT wake-up from Sleep
0	0	0	u	WDT time-out (not from Sleep)
0	0	1	0	$\overline{MCLR}$ wake-up from Sleep
0	0	1	1	Power-up
0	0	u	u	$\overline{MCLR}$ not during Sleep
0	1	1	0	Wake-up from Sleep on pin change
1	0	1	0	Wake-up from Sleep on comparator change

符号说明：u=不变，x=未知，—=未用位，读作“0”，q=数值视情况而定。

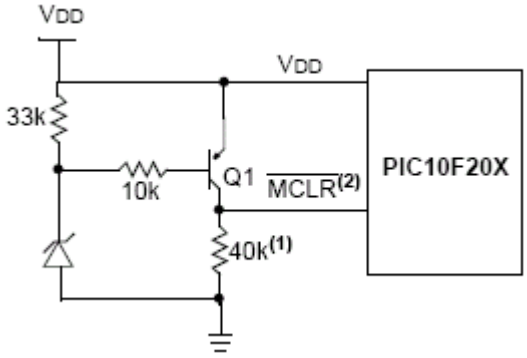
注：1、$\overline{TO}$ 、$\overline{PD}$、GPWUF 和 CWUF 位保持其状态（不变）直到发生复位。$\overline{MCLR}$ 输入端的低脉冲不改变$\overline{TO}$ 、$\overline{PD}$、GPWUF 或 CWUF 状态位。

9．8 低压复位

电压过低是指器件的电源电压（V_{DD}）下降到规定的最小值以下，但大于零，然后再恢复的情况。在出现电压过低的情况时器件应复位。

为了在电压过低时使 PIC10F200/202/204/206 复位，必须连接外部低压保护电路，如图 9-7 和 9-8 所示。

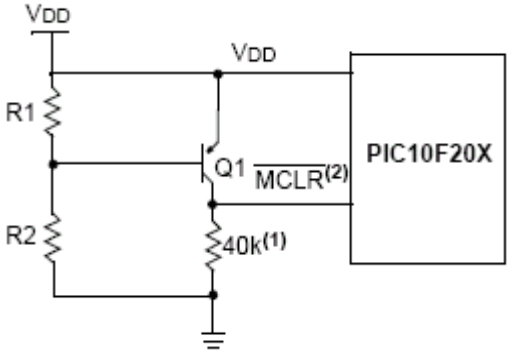
图 9-7：低压保护电路 1



注：1、在V_{DD}下降到低于V_Z+0.7V（其中，V_Z=齐纳电压）时，该电路将激活复位操作。

2、必须确定管脚为 $\overline{MCLR}$ 。

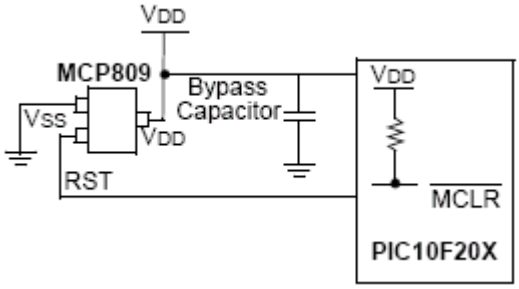
图 9-8：低压保护电路 2



注：1、这种低压保护电路尽管没有第 1 种精确，但相对较便宜。当V_{DD}下降到一定电平，如：$V_{DD}\cdot\frac{R1}{R1+R2}$=0.7V时，晶体管Q1 关断。

2、必须确定管脚为 $\overline{MCLR}$ 。

图 9-9：低压保护电路 3



注：这种低压保护电路采用了 Microchip 技术公司的 MCP809 微控制器监控电路。为 5V 到 3V 的系统提供了 7 种不同的跳闸点（trip point）选项。

9．9 掉电模式（休眠）

器件可以先掉电（休眠）稍后再上电（休眠唤醒）。

9．9．1 休眠

通过执行 SLEEP 指令进入掉电模式。

如果掉电模式被激活，看门狗定时器会被清除但继续运行，$\overline{TO}$ 位（状态寄存器<4>）被置位，$\overline{PD}$ 位（状态寄存器<3>）被清零且振荡器驱动器被关断。 I/O 口则保持 SLEEP 指令未执行前的状态（拉高、拉

低或高阻抗）。

注意：由看门狗超时导致的复位不会将 $\overline{MCLR}$ 管脚拉低。

为了使掉电时的电流消耗最小，T0CKI输入应为V_{DD}或V_{SS}，GP3/ $\overline{MCLR}$ /V_{PP}管脚必须处于逻辑高电平，如果 $\overline{MCLR}$ 被激活的话。

9．9．2　休眠唤醒

通过下列事件之一器件即可以唤醒休眠模式：

1．在GP3/ $\overline{MCLR}$ /V_{PP}管脚设置成 $\overline{MCLR}$ 时，一次在该管脚上的外部复位输入。
2．看门狗定时器超时复位（如果看门狗定时器已被激活的话）。
3．当基于管脚变化的唤醒功能被激活时，输入管脚 GP0、GP1 或 GP3 上的变化。
4．在基于比较器变化的唤醒功能被激活时，比较器的输出发生变化。

这些事件会导致器件复位。可用 $\overline{TO}$ 、 $\overline{PD}$ 、GPWUF 和 CWUF 位来确定导致器件复位的原因。如果发生一次看门狗超时（并导致唤醒），$\overline{TO}$ 位被清零。 $\overline{PD}$ 位在上电时置位，在调用 SLEEP 指令时清零。在管脚 GP0、GP1 或 GP3 处于休眠状态时，GPWUF 位表明变化的发生（由于 GP 口上上一个文件或上一位的工作）。在比较器的输出处于休眠状态时，CWUF 位表明变化的发生。

注意：在进入休眠之前，对该输入管脚进行读操作。在处于休眠模式时，若管脚的值从上一次读操作时所处的状态发生改变，则导致唤醒。如果发生基于变化的唤醒并且在进入休眠时未对该管脚进行读操作，则在进入休眠模式后即使管脚没有变化也会立即导致唤醒。

注：在器件从休眠状态唤醒时，不论唤醒源是哪个，看门狗定时器被清零。

9．10　程序验证/代码保护

如果代码保护位未设置，则片内程序存储器的内容可以读出，用于程序验证。

无论有没有设置代码保护位，都可以读取前一部分的 64 个地址和最后一个地址（复位向量）。

9．11　ID 地址

可指定四个存储器地址作为 ID 地址，用户可用来存储校验和或者其它代码识别号。在正常操作期间这些地址不可访问，但在程序/验证期间可读写。

只使用 ID 地址的低 4 位，并总是将高 8 位置为“0”。

9．12　在线串行编程™

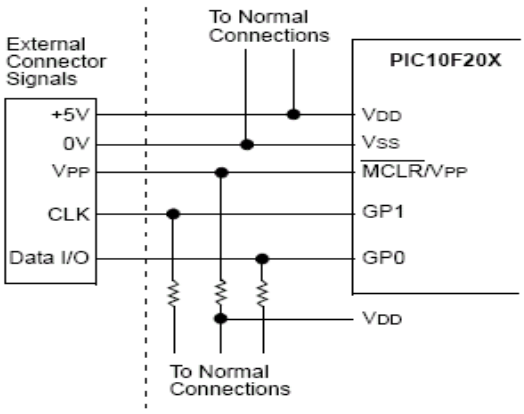
在终端应用电路中，PIC10F200/202/204/206 微控制器可以串行编程。这通过时钟线和数据线两条线路以及电源线、地线和编程电压线三条线路就可以实现。这样客户可以用未编程的器件来制造电路板，只在发运之前对微控制器进行编程。也可以对当前多数固件或定制固件编程。

通过保持GP1 和GP0 管脚为低并将 $\overline{MCLR}$（V_{PP}）管脚从V_{IL}拉高到V_{IHH}（见编程说明）就可以将器件置入程序/验证模式。GP1 变为编程时钟，GP0 变为编程数据。在这种模式下GP1 和GP0 都是施密特触发器输入。

在复位之后，向器件输入一条 6 位命令。看该命令是加载还是读取，向器件输入或者从器件输出 16 位的程序数据。欲了解串行编程详情，请参考 PIC10F200/202/204/206 编程说明。

图 9-10 是典型的在线串行编程接线图。

图 9-10：在线串行编程典型接线图



10．0　指令集概述

PIC16 指令集为高度正交指令，由以下三类组成。

- 按字节操作
- 按位操作
- 文字与控制操作

每条 PIC16 指令都是一个 12 位的字，包括一个操作码，用于定义指令类型和一个或一个以上操作数，用于进一步定义指令的操作。图 10-1 给出了每类指令的格式，表 10-1 则概括了各种操作码字段。

对于按字节操作指令，“f”代表文件寄存器指示符，“d”则代表目标指示符。文件寄存器指示符规定指令将使用哪一个文件寄存器。

目的指示符规定操作结果存储的位置。如果“d”为“0”，则结果置于工作寄存器。如果“d”为“1”，结果置于该指令规定的文件寄存器。

对于按位操作的指令，“b”代表位字段指示符，用于选择操作影响到的位数，“f”则代表此位地址处的文件编号。

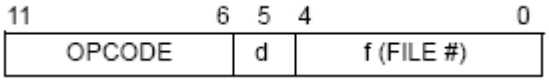
对于文字与控制操作，“k”表示一个 8 位或 9 位的常量或字面值。

所有指令都在单指令周期中执行，除非条件检验的结果为真或者程序计数器因指令的执行而发生改变。在这种情况下，指令的执行需要两个指令周期。一个指令周期包括四个振荡器周期。因此，对于 4MHz 的振荡器频率，正常的指令执行时间为 1μs。如果条件测试为真或者程序计数器因为指令的执行而发生改变的话，指令执行时间为 2μs。

图 10-1 给出了指令可用的三种一般格式。图中所有的示例都采用以下格式来代表一个十六进制数：0xhhh，其中，“h”表示一个十六进制数字。

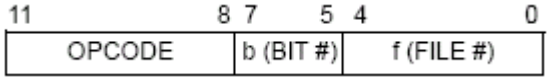
图 10-1：指令的一般格式

按字节的文件寄存器操作



d=0 表示目的工作寄存器
d=0 表示目的文件寄存器
f=5 位文件寄存器地址

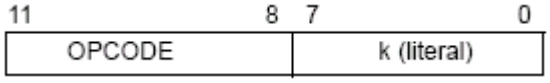
按位的文件寄存器操作



b=3 位地址

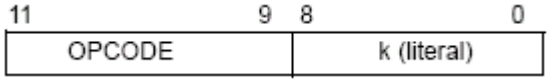
f=5 位文件寄存器地址

文字与控制操作（除 GOTO 以外）



k=8 位立即值

文字与控制操作——GOTO 指令



k=9 位立即值

表 10-1：操作码字段说明

字　　段	说　　明
f	寄存器文件地址（0x00 到 0x7F）
w	工作寄存器（累加器）
b	8 位文件寄存器中的位地址
k	文字字段、常数或标签
x	不必在意地址（=0 或 1） 汇编器将生成带 x=0 的代码。建议使用这种形式来实现与所有 Microchip 软件工具的兼容。
d	目的寄存器选择； d=0（将结果存储于工作寄存器） d=1（将结果存储于文件寄存器“f”） 默认 d=1
label	标签名
TOS	栈顶
PC	程序计数器
WDT	看门狗计数器
TO	超时位
PD	掉电位
dest	目的寄存器，工作寄存器或规定的寄存器文件地址
[　]	选项
(　)	内容
→	分配给
<　>	寄存器位字段
∈	属于集合
Italics（斜体字）	用户自定义术语（字体标明）

表 10-2：指令集小结

Mnemonic, Operands		Description	Cycles	12-Bit Opcode MSb	LSb	Status Affected	Notes
ADDWF	f, d	Add W and f	1	0001 11df ffff		C, DC, Z	1, 2, 4
ANDWF	f, d	AND W with f	1	0001 01df ffff		Z	2, 4
CLRF	f	Clear f	1	0000 011f ffff		Z	4
CLRW	–	Clear W	1	0000 0100 0000		Z	
COMF	f, d	Complement f	1	0010 01df ffff		Z	
DECF	f, d	Decrement f	1	0000 11df ffff		Z	2, 4
DECFSZ	f, d	Decrement f, Skip if 0	1(2)	0010 11df ffff		None	2, 4
INCF	f, d	Increment f	1	0010 10df ffff		Z	2, 4
INCFSZ	f, d	Increment f, Skip if 0	1(2)	0011 11df ffff		None	2, 4
IORWF	f, d	Inclusive OR W with f	1	0001 00df ffff		Z	2, 4
MOVF	f, d	Move f	1	0010 00df ffff		Z	2, 4
MOVWF	f	Move W to f	1	0000 001f ffff		None	1, 4
NOP	–	No Operation	1	0000 0000 0000		None	
RLF	f, d	Rotate left f through Carry	1	0011 01df ffff		C	2, 4
RRF	f, d	Rotate right f through Carry	1	0011 00df ffff		C	2, 4
SUBWF	f, d	Subtract W from f	1	0000 10df ffff		C, DC, Z	1, 2, 4
SWAPF	f, d	Swap f	1	0011 10df ffff		None	2, 4
XORWF	f, d	Exclusive OR W with f	1	0001 10df ffff		Z	2, 4
BIT-ORIENTED FILE REGISTER OPERATIONS							
BCF	f, b	Bit Clear f	1	0100 bbbf ffff		None	2, 4
BSF	f, b	Bit Set f	1	0101 bbbf ffff		None	2, 4
BTFSC	f, b	Bit Test f, Skip if Clear	1(2)	0110 bbbf ffff		None	
BTFSS	f, b	Bit Test f, Skip if Set	1(2)	0111 bbbf ffff		None	
LITERAL AND CONTROL OPERATIONS							
ANDLW	k	AND literal with W	1	1110 kkkk kkkk		Z	
CALL	k	Call Subroutine	2	1001 kkkk kkkk		None	1
CLRWDT		Clear Watchdog Timer	1	0000 0000 0100		$\overline{TO}$, $\overline{PD}$	
GOTO	k	Unconditional branch	2	101k kkkk kkkk		None	
IORLW	k	Inclusive OR literal with W	1	1101 kkkk kkkk		Z	
MOVLW	k	Move literal to W	1	1100 kkkk kkkk		None	
OPTION	–	Load Option register	1	0000 0000 0010		None	
RETLW	k	Return, place Literal in W	2	1000 kkkk kkkk		None	
SLEEP	–	Go into Standby mode	1	0000 0000 0011		$\overline{TO}$, $\overline{PD}$	
TRIS	f	Load TRIS register	1	0000 0000 0fff		None	3
XORLW	k	Exclusive OR literal to W	1	1111 kkkk kkkk		Z	

注：

1. 程序计数器的第 9 位将被写入程序计数器的任何除 GOTO 以外的指令置为“0”。见 4.7 节“程序计数器”。
2. 在 I/O 寄存器被设置为发挥自身的某一项功能（如 MOVF PORTB，1）时，所用的数值将是这些管脚自身的值。例如，如果一个设置成输入的管脚上锁存的值为“1”并且此管脚被外部器件拉低，则数据会回写为“0”。
3. 指令 TRIS f，其中 f=6，使工作寄存器的内容被写入到三态锁存器 PORTB。“1”使该管脚进入高阻抗状态同时禁止输出缓冲器。
4. 如果此条指令在 TMR0 寄存器中执行（此处适用，d=1），预定标器将被清零（若它被分配给 TMR0）。

ADDWF　　加载W和f
句法：[*label*] ADDWF　f,d
操作数：0≤f≤31
　　d∈[0，1]
操作：（W）+（f）→（dest）
受影响情况：C、DC、Z
说明：加载工作寄存器和寄存器“f”的内容。如果“d”为 0，结果存储于工作寄存器。如果“d”为 1，结果存回到寄存器“f”。

ANDLW　　对文字和W进行“与”操作
句法：[*label*] ANDLW　k
操作数：0≤k≤255
操作：（W）.AND.（k）→（W）
受影响情况：Z
说明：工作寄存器的内容与 8 位文字“k”进行“与”操作。结果存储于工作寄存器。

ANDWF　　对W和f进行“与”操作
句法：[*label*] ANDWF　f,d
操作数：0≤f≤31
　　d∈[0，1]
操作：（W）.AND.（f）→（dest）
受影响情况：Z
说明：工作寄存器的内容与“f”寄存器进行“与”操作。如果“d”为 0，结果存储于工作寄存器。如果“d”为 1，结果存回到寄存器“f”。

BCF　　f寄存器中的位清零
句法：[*label*] BCF　f,b
操作数：0≤f≤31
　　0≤b≤7
操作：0→（f<b>）
受影响情况：无
说明：寄存器“f”的位“b”被清零。

BSF　　f寄存器中的位被置位
句法：[*label*] BSF　f,b
操作数：0≤f≤31
　　0≤b≤7
操作：1→（f<b>）
受影响情况：无
说明：寄存器“f”的位“b”被置位。

BTFSC　　对f进行位测试，如果为零则跳过
句法：[*label*] BTFSC　f,b
操作数：0≤f≤31
　　0≤b≤7
操作：如果（f<b>）=0 则跳过
受影响情况：无
说明：如果寄存器“f”的位“b”为“0”，则跳过下一条指令。如果位“b”为“0”， 则在当前指令执行时提取的下一条指令被废除，转而执行 NOP 指令，这样，这就成了一条两周期的指令。

BTFSS　　对f进行位测试，如果置位则跳过
句法：[*label*] BTFSS　f,b
操作数：0≤f≤31
　　0≤b≤7
操作：如果（f<b>）=1 则跳过
受影响情况：无
说明：如果寄存器“f”的位“b”为“1”，则跳过下一条指令。如果位“b”为“1”， 则在当前指令执行时提取的下一条指令被废除，转而执行 NOP 指令，这样，这就成了一条两周期的指令。

CALL　　子程序调用
句法：[*label*] CALL　k
操作数：0≤k≤255
操作：（PC）+1→栈顶；
　　k→PC<7：0>；
　　（状态寄存器<6：5>）→PC<10：9>；
　　0→PC<8>
受影响情况：无
说明：子程序调用。首先，返回地址（PC+1）被推至栈顶。8 位即时地址载入 PC 位<7：0>。高位 PC<10：9>从状态寄存器<6：5>获取，PC<8>被清零。CALL 是一条两周期指令。

CLRF　　清除f寄存器
句法：[*label*] CLRF　f
操作数：0≤f≤31
操作：00h→（f）；
　　1→Z
受影响情况：Z
说明：寄存器“f”的内容被清除，同时 Z 位被置 1。

CLRW　　清除工作寄存器

句法：[*label*] CLRW
操作数：无
操作：00h→（W）；
1→Z
受影响情况：Z
说明：工作寄存器的内容被清除，同时零位（Z）位被置 1。

CLRWDT　　清除看门狗定时器
句法：[*label*] CLRWDT
操作数：无
操作：00h→WDT；
0→WDT 预定标器（如果指定）
1→$\overline{TO}$
1→$\overline{PD}$
受影响情况：$\overline{TO}$，$\overline{PD}$
说明：CLRWDT 指令使看门狗定时器复位。并且如果预定标器被分配给看门狗定时器而不是定时器 0 的话，该指令也使预定标器复位。状态位$\overline{TO}$和$\overline{PD}$置 1。

COMF　　补充f寄存器
句法：[*label*] COMF　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（f）→（dest）
受影响情况：Z
说明：补充寄存器“f”的内容。如果“d”为“0”，则结果存储于工作寄存器。如果“d”为“1”，结果存回寄存器“f”。

DECF　　f寄存器减 1
句法：[*label*] DECF　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（f）—1→（dest）
受影响情况：Z
说明：寄存器“f”减 1。如果“d”为“0”，则结果存储于工作寄存器。如果“d”为“1”，结果存回寄存器“f”。

DECFSZ　　f寄存器减 1，如果结果为 0 则跳过
句法：[*label*] DECFSZ　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（f）—1→d；如果结果=0 则跳过
受影响情况：无
说明：寄存器“f”的内容减 1。如果“d”为“0”，则结果存储于工作寄存器。如果“d”为“1”，结果存回寄存器“f”。如果结果为“0”，则已提取的下一条指令废止转而执行 NOP 指令，使之成为一条两周期指令。

GOTO　　无条件转移
句法：[*label*] GOTO　k
操作数：0≤k≤511
操作：k→PC<8：0>；
（状态寄存器<6：5>）→PC<10：9>
受影响情况：无
说明：GOTO 是无条件转移命令。9 位即时值载入 PC 位<8：0>。PC 的高位从状态寄存器<6：5>获取。GOTO 是一条两周期指令。

INCF　　f寄存器加 1
句法：[*label*] INCF　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（f）+1→（dest）
受影响情况：Z
说明：寄存器“f”的内容加 1。如果“d”为“0”，则结果存储于工作寄存器。如果“d”为“1”，结果存回寄存器“f”。

INCFSZ　　f寄存器加 1，如果结果为 0 则跳过
句法：[*label*] INCFSZ　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（f）+1→（dest）；如果结果=0 则跳过
受影响情况：无
说明：寄存器“f”的内容加 1。如果“d”为“0”，则结果存储于工作寄存器。如果“d”为“1”，结果存回寄存器“f”。如果结果为“0”，则已提取的下一条指令废止转而执行 NOP 指令，使之成为一条两周期指令。

IORLW　　文字和工作寄存器进行“或”操作
句法：[*label*] IORLW　k

操作数：0≤k≤255
操作：（W）.OR.（k）→（W）
受影响情况：Z
说明：工作寄存器的内容与 8 位文字“k”进行“或”操作。结果存储于工作寄存器。

IORWF　对工作寄存器和寄存器“f”进行“或”操作
句法：[*label*] IORWF　f,d
操作数：0≤f≤31
　　d∈[0，1]
操作：（W）.OR.（f）→（dest）
受影响情况：Z
说明：工作寄存器与寄存器“f”进行“或”操作。如果“d”为“0”，结果存储于工作寄存器。如果“d”为“1”，结果存回寄存器“f”。

MOVF　移动寄存器“f”
句法：[*label*] MOVF　f,d
操作数：0≤f≤31
　　d∈[0，1]
操作：（f）→（dest）
受影响情况：Z
说明：寄存器“f”的内容被移到目的寄存器“d”。如果“d”为“0”，目的寄存器是工作寄存器。如果“d”为“1”，目的寄存器是文件寄存器“f”。因为状态标志 Z 受到影响，“d”=1 对文件寄存器进行测试很有用。

MOVLW　将文字移至工作寄存器
句法：[*label*] MOVLW　k
操作数：0≤k≤255
操作：k →（W）
受影响情况：无
说明：8 位文字“k”被装入工作寄存器。不需考虑的部分会编为“0”。

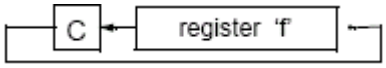
MOVWF　将工作寄存器移至寄存器“f”
句法：[*label*] MOVWF　f
操作数：0≤f≤31
操作：（W）→（f）
受影响情况：无
说明：将工作寄存器中的数据移至寄存器“f”。

NOP　无操作
句法：[*label*] NOP
操作数：无
操作：无操作
受影响情况：无
说明：无操作。

OPTION　装载选择寄存器
句法：[*label*] Option
操作数：无
操作：（W）→选择寄存器
受影响情况：无
说明：将工作寄存器的内容装入选择寄存器。

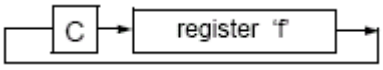
RETLW　文字装入工作寄存器，程序计数器从返回地址加载
句法：[*label*] RETLW　k
操作数：0≤k≤255
操作：k →（W）
　　TOS→PC
受影响情况：无
说明：8 位文字“k”装入工作寄存器。程序计数器从栈顶（返回地址）加载。这是一条两周期的指令。

RLF　对寄存器“f”循环左移，经过进位位
句法：[*label*] RLF　f,d
操作数：0≤f≤31
　　d∈[0，1]
操作：见以下说明
受影响情况：C
说明：寄存器“f”的内容向左循环移动一位，经过进位标志。如果“d”为“0”，结果存储于工作寄存器。如果“d”为“1”，结果存储于寄存器“f”。



RRF　对寄存器“f”循环右移，经过进位位
句法：[*label*] RRF　f,d
操作数：0≤f≤31
　　d∈[0，1]
操作：见以下说明
受影响情况：C
说明：寄存器“f”的内容向右循环移动一位，经过进位标志。如果“d”为“0”，结果存储于工作寄

存器。如果“d”为“1”，结果存储于寄存器“f”。



SLEEP　进入休眠模式
句法：[*label*] SLEEP
操作数：无
操作：00h→WDT；
0→WDT 预定标器；
1→$\overline{TO}$；
0→$\overline{PD}$
受影响情况：$\overline{TO}$，$\overline{PD}$，RBWUF
说明：超时状态位（$\overline{TO}$）置 1。掉电状态位（$\overline{PD}$）清零。RBWUF 不受影响。看门狗定时器和预定标器被清除。处理器置入休眠模式，同时振荡器停止工作。详情见 9.9 节“掉电模式（休眠）”。

SUBWF　从寄存器“f”减去工作寄存器
句法：[*label*] SUBWF　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（f）—（W）→（dest）
受影响情况：C，DC，Z
说明：从寄存器“f”减去（以二进制补码方式）工作寄存器。如果“d”为“0”，结果存储于工作寄存器。如果“d”为“1”，结果存回寄存器“f”。

SWAPF　寄存器“f”中四位字节的交换
句法：[*label*] SWAPF　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（f<3：0>）→（dest<7：4>）
（f<7：4>）→（dest<3：0>）
受影响情况：无
说明：寄存器“f”的高四位字节和低四位字节进行交换。如果“d”为“0”，结果存储于工作寄存器。如果“d”为“1”，结果存储于寄存器“f”。

TRIS　装载TRIS寄存器
句法：[*label*] TRIS　f
操作数：f=6
操作：（W）→TRIS 寄存器 f
受影响情况：无
说明：对 TRIS 寄存器“f”（f=6 或 7）装入工作寄存器的内容。

XORLW　对文字和工作寄存器进行“异或”操作
句法：[*label*] XORLW　k
操作数：0≤k≤255
操作：（W）.XOR. k →（W）
受影响情况：Z
说明：将工作寄存器的内容与 8 位文字“k”进行“异或”。结果存储于工作寄存器。

XORWF　对工作寄存器和寄存器“f”进行“异或”操作
句法：[*label*] XORWF　f,d
操作数：0≤f≤31
d∈[0，1]
操作：（W）.XOR.（f）→（dest）
受影响情况：Z
说明：将工作寄存器的内容与寄存器“f”进行“异或”。如果“d”为“0”，结果存储于工作寄存器。如果“d”为“1”，结果存回到寄存器“f”。

11．0　开发支持

PICmicro®微处理器有一整套硬件和软件开发支持工具：

- 集成开发环境
  ——MPLAB®IDE软件
- 汇编器/编译器/链接器
  ——MPASM™汇编器
  ——MPLAB C17 和 MPLAB C18 C 编译器
  ——MPLINK™目标链接器/
  MPLIB™目标库管理器
  ——MPLAB C30 C 编译器
  ——MPLAB ASM30 汇编器/链接器/程序库
- 模拟器
  ——MPLAB SIM 软件模拟器
  ——MPLAB dsPIC30 软件模拟器
- 仿真器
  ——MPLAB ICE 2000 在线仿真器

——MPLAB ICE 4000 在线仿真器
- 在线调试器
——MPLAB ICD 2
- 器件编程器
——PRO MATE® II通用器件编程器
——PICSTART® Plus开发编程器
——MPLAB PM3 器件编程器
- 低成本演示板
——PICDEM™1 演示板
——PICDEM.net™演示板
——PICDEM2 Plus 演示板
——PICDEM3 演示板
——PICDEM4 演示板
——PICDEM17 演示板
——PICDEM18R 演示板
——PICDEM LIN 演示板
——PICDEM USB 演示板
- 评估套件
——$K_{EE}L_{OQ}$®
——PICDEM MSC
——microID®
——CAN
——PowerSmart®
——模拟

11．1 MPLAB 集成开发环境软件

MPLAB IDE软件给软件开发带来的便利是以往8/16位微控制器市场所未曾有的，MPLAB IDE是基于Windows®平台的应用软件，包括：

- 调试工具接口
——模拟器
——编程器（单独出售）
——仿真器（单独出售）
——在线调试器（单独出售）
- 功能齐全的编辑器，带色码语境
- 多项目管理器
- 用户可定制的数据窗口，可对内容直接编辑
- 高电平源代码调试
- 通过鼠标进行多种校验
- 广泛的在线帮助

使用MPLAB IDE你可以：

- 编辑源文件（汇编语言源文件或C语言源文件）
- 点击一次就可以完成汇编（或编译）并将代码下载到PICmicro仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
——源文件（汇编语言源文件或C语言源文件）
——混合的汇编语言源文件和C语言源文件
——机器码

MPLAB IDE允许在同一个开发平台上运行多个调试工具，从成本利用率高的模拟器、低成本的在线调试器到功能齐备的仿真器。这样当工具随着灵活性和功能的增强而更新时，可以降低学习难度。

11．2 MPASM 汇编器

MPASM是功能齐全的通用宏汇编器，它支持Microchip 所有的PICmicro MCU。

MPASM汇编器为MPLINK目标链接器提供可再定位的目标文件、Intel®标准十六进制文件、映象文件（详细介绍存储器的用法和参考符号）、绝对列表文件（含有源代码和产生的机器码）以及用于调试的COFF文件。

MPASM汇编器的特征有：

- 集成于MPLAB IDE项目
- 用户自定义宏可用于组织汇编码
- 可对多功能源文件进行条件汇编
- 指令允许对汇编过程进行完全控制

11．3 MPLAB C17 与 MPLAB C18 C 编译器

MPLAB C17 和 MPLAB C18 代码开发系统是用于 Microchip PIC17CXXX 和 PIC18CXXX 系列微控制器的完全 ANSI C 编译器。这两种编译器提供强大的集成功能、优越的代码优化功能，并且比其它编译器使用起来更方便。

为便于源代码调试，编译器提供用于MPLAB IDE调试器最佳符号信息。

11．4 MPLINK 目标链接器/MPLIB 目标库管理器

MPLINK 目标链接器含有由 MPASM 汇编器以及 MPLAB C17 和 MPLAB C18 C 编译器产生的可重定位目标。它可以利用链接器“脚本”文件中的指令链接预先编译程序库提供的可重定位目标。

MPLIB目标库管理器对预编译码库文件的创建和修改进行管理。程序库中的例行程序从源文件中调用，只有含有该例行程序的模块才会被链接到应用中。这允许大型程序库在多个不同的应用中高效地使用。

目标链接器/库的特征包括：

- 单个程序库而不是多个小文件的高效链接
- 通过对相关模块分组集合增强代码的可维护性
- 通过易用的模块列表、替换、删除和提取操作灵活地创建程序库

11．5 MPLAB C30 C 编译器

MPLAB C30 C 编译器是功能齐全、遵循 ANSI 的最优化编译器，可以将标准 ANSI C 程序转换成 dsPIC30F 汇编语言源。该编译器还支持多种命令行选项和语言扩充，充分利用 dsPCI30F 器件的硬件功能为编译码产生器提供良好的控制。

MPLAB C30 以完整的 ANSI C 标准程序库分区。所有的库函数都经过验证且符合 ANSI C 库标准。程序库包括用于字符串处理、动态存储器分配、数据转换、定时的函数和数学函数（三角函数、指数函数和双曲线函数）。编译器为使用 MPLAB IDE 进行的高层源代码调试提供符号信息。

11．6 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件从符号汇编语言中生成可重定位的机器码。MPLAB C30 编译器利用该汇编器来产生其目标文件。汇编器生成可重定位的目标文件，可存档或与其它可重定位目标文件链接，汇编器还存档来创建可执行文件。这种汇编器的主要特征有：

- 支持整个 dsPIC30F 指令集
- 支持定点和浮点数据
- 命令行接口
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

11．7 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器通过在指令层次上模拟 PICmicro 系列微控制器从而在以 PC 为主机的环境中

进行代码开发。通过指定的任意指令，就可以检查或修改数据区，同时也可以通过文件或用户自定义按键对任意管脚进行激励。这一操作可以以单步、执行单元断开或跟踪模式进行。

MPLAB SIM 模拟器完全支持用 MPLAB C17、MPLAB C18 C 编译器和 MPASM 汇编器进行的符号调试。这种软件模拟器可以在实验室环境以外灵活地开发和调试代码，是性能超群、经济实惠的软件开发工具。

11．8 MPLAB SIM30 软件模拟器

MPLAB SIM30 软件模拟器通过在指令层次上模拟 dsPIC30F 系列微控制器从而在以 PC 为主机的环境中进行代码开发。通过指定的任意指令，就可以检查或修改数据区，同时也可以通过文件或用户自定义按键对任意管脚进行激励。这一操作可以以单步、执行单元断开或跟踪模式进行。

MPLAB SIM30 模拟器完全支持用 MPLAB C30 C 编译器和 MPLAB ASM30 汇编器进行的符号调试。这种模拟器以命令行模式运行以执行自动任务，或从 MPLAB IDE 运行。这一高速模拟器设计用于调试、分析和最优化时间密集型 DSP 例行程序。

11．9 MPLAB ICE2000 高性能通用在线仿真器

MPLAB ICE2000 通用在线仿真器可为产品开发工程师提供一整套用于 PICmicro 微控制器的设计工具。MPLAB 集成开发环境增强了 MPLAB ICE2000 在线仿真器的软件控制功能，这种集成开发环境允许在单一环境下进行编辑、创建、下载和源调试。

MPLAB ICE2000 是功能齐全的仿真器系统，具有先进的跟踪、触发和数据监控等特征。可互换的处理器模块使系统可以方便地重新配置，用于不同处理器的仿真。MPLAB ICE 在线仿真器的通用结构使其能够支持新型 PICmicro 微控制器。

MPLAB ICE2000 在线仿真器系统被设计成实时的仿真系统，具备昂贵开发工具所具有的典型先进特性。这种仿真器选用PC平台和Microsoft® Windows 32 位操作系统使以上特性也适用于简易、一元化的应用环境。

11．10 MPLAB ICE4000 高性能通用在线仿真器

MPLAB ICE4000 通用在线仿真器可为产品开发工程师提供一整套用于 PICmicro 微控制器的设计工具。MPLAB 集成开发环境为 MPLAB ICE 在线仿真器提供软件控制功能，这种集成开发环境允许在单一环境下进行编辑、创建、下载和源调试。

MPLAB ICE4000 高级仿真系统具备 MPLAB ICE2000 的特点，同时具有适用于 dsPIC30F 和 PIC18XXXX 器件的增大型仿真存储器和高速性能。其先进的仿真器特征包括综合的触发和定时、高达 2Mb 的仿真存储器空间和实时检查变量的功能。

MPLAB ICE4000 在线仿真器系统被设计成实时的仿真系统，具备昂贵开发工具所具有的典型先进特性。这种仿真器选用PC平台和Microsoft® Windows 32 位操作系统使以上特性也适用于简易、一元化的应用环境。

11．11 MPLAB ICD2 在线调试器

Microchip的在线调试器MPLAB ICD2 是一款功能强大、低成本、运行时间开发工具，通过RS-232 或高速USB接口连接到PC主机。这种开发工具基于FLASH PICmicro MCU，可用于开发这些以及其它PICmicro微控制器。MPLAB ICD2 利用FLASH器件内置的在线调试功能。这一特征和Microchip的在线串行编程™（ICSP™）协议通过MPLAB集成开发环境的图形用户界面提供成本利用率高的在线FLASH调试。这使设计者可以通过设置断点、单步执行和观测变量、CPU状态、外围寄存器来开发和调试源代码。全速运行时实时激活测试硬件和应用。MPLAB ICD2 也可作为开发编程器用于所选择的PICmicro器件。

11．12 PRO MATE II 通用器件编程器

PRO MATE II是符合CE国际标准的通用器件编程器，为获得最大的可靠性，可在V_{DDMIN}和V_{DDMAX}时进行可编程电压验证。其特征还包括带有液晶显示器用于显示指令和错误信息，带有模块分离插座组件用于支持各种封装类型。在单机模式下，PRO MATE II器件编程器可以在没有连接到PC的条件下对PICmicro器件读取、校验和编程。在这种模式下也可以设置代码保护。

11．13 MPLAB PM3 器件编程器

MPLAB PM3 是符合CE国际标准的通用器件编程器，为获得最大的可靠性，可在V_{DDMIN}和V_{DDMAX}时进行可编程电压验证。其特征包括带有大面积液晶显示器（128×64）用于显示菜单和错误信息，带有模块分离插座组件用于支持各种封装类型。ICSP™电缆组件作为标准组件也包含在内。在单机模式下，MPLAB PM3 器件编程器可以在没有连接到PC的条件下对PICmicro器件读取、校验和编程。在这种模式下也可以设置代码保护。MPLAB PM3 具有高速通信和最优化的运算结构，用于对大容量存储器器件进行快速编程并且还可以与SD/MMC插件一起用于文件存储和数据保密应用。

11．14 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一种易操作、低价位的样机编程器。它通过COM（RS-232）端口和PC相连。MPLAB 集成开发环境软件（MPLAB IDE）使得该编程器的使用简便、高效。PICSTART Plus开发编程器支持对多数40 管脚PICmicro器件的编程。而40管脚以上的器件，如PIC16C92X和PIC17C76X则需要一个转接插座。PICSTART Plus开发编程器符合CE国际标准。

11．15 PICDEM 1 PICmicro 演示板

PICDEM 1可以对以下型号的单片机进行演示：PIC16C5X（PIC16C54 到PIC16C58A）、PIC16C61、PIC16C62X、PIC16C71、PIC16C8X、PIC17C42、PIC17C43 和PIC17C44。它包含运行基本演示程序所必需的软硬件。用户通过PRO MATE II器件编程器或PICSTART Plus开发编程器，可以对PICDEM 1 板上的单片机样片进行编程。用户也可以把PICDEM 1演示板和MPLAB ICE在线仿真器相连，进行测试。在演示板的实验布线区，可以添加一些其它应用组件。该板的资源包括：一个 RS-232 接口、一个用于仿真模拟输入的电位器、按钮式开关和8 个发光二极管。

11．16 PICDEM.net 内部网或以太网演示板

PICDEM.net 演示板是使用 PIC18F452 微控制器和 TCP/IP 固件的内部网或以太网演示板。该演示板支持所有符合 PIC16F877 或 PIC18C452 所用管脚标准的 40 脚 DIP 器件。该套件的特色组件包括一个用户友好的 TCP/IP 协议栈、HTML 页面服务器、一个 24L256 串行 EEPROM，X 调制解调器下载网页到串行 EEPROM、ICSP/MPLAB ICD 2 接口连接器、一个以太网接口、RS-232 接口和一个 16×2 的液晶显示器。还包括由杰里米·本瑟姆（Jeremy Bentham）所写的使用资料和 CD-ROM——《用于嵌入式系统的 TCP/IP 协议网络服务器》（“TCP/IP Lean, Web Servers for Embedded Systems”）。

11．17 PICDEM 2 Plus 演示板

PICDEM 2 Plus演示板支持多数18脚、28脚和40脚的微控制器，包括PIC16C87X和PIC18FXX2系列器件。它包括了运行基本演示程序所必需的软件和硬件。通过PRO MATE II器件编程器、PICSTART Plus开发编程器或带有通用编程器转接头的MPLAB ICD2，用户可以对PICDEM 2演示板上的单片机样片进行编程。

还可以用MPLAB ICD 2和MPLAB ICE在线仿真器来测试PICDEM 2演示板上的固件。在演示板的实验布线区，可以添加其它应用组件。该板的资源包括：一个 RS-232 接口、一个2×16液晶显示器、一个压电扬声器、一个片内温度传感器、4个发光二极管以及PIC18F452和PIC16F877 FLASH微控制器样片。

11．18 PICDEM 3 PIC16C92X 演示板

PICDEM 3 演示板支持 PLCC 封装的 PIC16C923 和 PIC16C924 单片机。它包括了运行演示程序所必需的软件和硬件。

11．19 PICDEM 4 8/14/18 管脚单片机演示板

PICDEM 4演示板可用于演示8脚、14脚、18脚PIC16XXXX和PIC18XXXX单片机，包括：PIC16F818/819、PIC16F87/88、PIC16F62XA和PIC18F1320系列。PICDEM 4用于演示这些管脚数较少单片机的多种特性，包括LIN和通过ECCP进行电机控制。为实现低功耗工作，该演示板还包括一些特殊组件如大电容电路和跳接器，跳接器使片内硬件可以被禁止以消除这种模式下的电流消耗。该演示板带有用于晶体、RC或固定振荡器模式的组件、一个用于9V插接式适配器或电池的5V稳压器、DB-9 RS-232接口、用于通过ICSP编程和通过MPLAB ICD 2开发的ICD连接器、2×16液晶显示器、可容纳H桥电机驱动器的印刷电路板、LIN收发器和EEPROM。同时还包含膨胀管座、8个发光二极管、4个电位器、3个按钮式开关和一块实验布线区。该套件还包括PIC16F627A和PIC18F1320、指导固件以及用户指南。

11．20 PICDEM 17 演示板

PICDEM 17 演示板是用于演示 Microchip 公司几种单片机的仿真板，包括 PIC17C752、PIC17C756A、PIC17C762 和 PIC17C766。演示板包含一片已编程的样片。对于用户定制的应用开发，可用 PRO MATE II 器件编程器或 PICSTART Plus 开发编程器来对器件重新编程。PICDEM 17 演示板支持从外部片内 FLASH 存储器下载并执行程序。还有一块较大的实验布线区用于用户硬件扩展。

11．21 PICDEM 18R PIC18C601/801 演示板

PICDEM 18R 演示板用于辅助开发 Microchip 公司 PIC18C601/801 系列单片机。演示板可提供 8 位多路复用/分配模式和 16 位存储器模式硬件。该演示板还包括 2Mb 外部 FLASH 存储器、128Kb SRAM 存储器和串行 EEPROM，允许访问 PIC18C601/801 支持的宽范围多种存储器。

11．22 PICDEM LIN PIC16C43X 演示板

功能强大的 LIN 硬件和软件套件包括一系列演示板和三个 PICmicro 微控制器。面积较小的 PIC16C432 和 PIC16C433 在 LIN 通信中用作从机，并且含有片内 LIN 收发器。PIC16F874 FLASH 微控制器用作主机。这三个微控制器以固件编程，用于进行 LIN 总线通信。

11．23 PICkit™ 1FLASH启动器套件

完整的“壳内开发系统”PICkit FLASH启动器套件包含一个方便的多区开发板用于对 8 脚或 14 脚 FLASH PIC®微控制器进行编程、评估和开发。通过USB上电，该开发板在简单的Windows GUI下工作。PICkit 1 启动器套件包括用户指南（在CD ROM中）、PICkit 1 指导软件和多种应用代码。还包括MPLAB® IDE（集成开发环境）软件、软硬件、《8 脚FLASH PIC®微控制器使用技巧》手册和一条USB接口线。支持目前所有的 8 脚或 14 脚FLASH PIC微控制器和多数今后计划推出的器件。

11．24　PICDEM USB PIC16C7X5 演示板

PICDEM USB 演示板展示 PIC16C745 和 PIC16C765 USB 微控制器的功能。该演示板是将来 USB 产品的基础。

11．25　评估和编程工具

除 PICDEM 系列电路以外，Microchip 还为这些产品提供了一系列评估套件和演示软件。

- 针对Microchip公司HCS安全数据产品的$K_{EE}L_{OQ}$评估和编程工具
- 针对自动化网络应用的 CAN 开发器套件
- 模拟设计板和滤波器设计软件
- 电源智能（PowerSmart）电池充电评估或校准套件
- IrDA®开发套件
- microID开发软件和rfLab™开发软件
- 用于存储器评估和擦写次数计算的SEEVAL®设计师套件
- 用于开关方式电源、大功率 IR 驱动器、Δ－Σ模数转换器和流动速率传感器的 PICDEM MSC 演示板

欲获得完整的演示套件和评估套件列表，请访问 Microchip 网页和最新产品选择指南。

12．0　电气特性

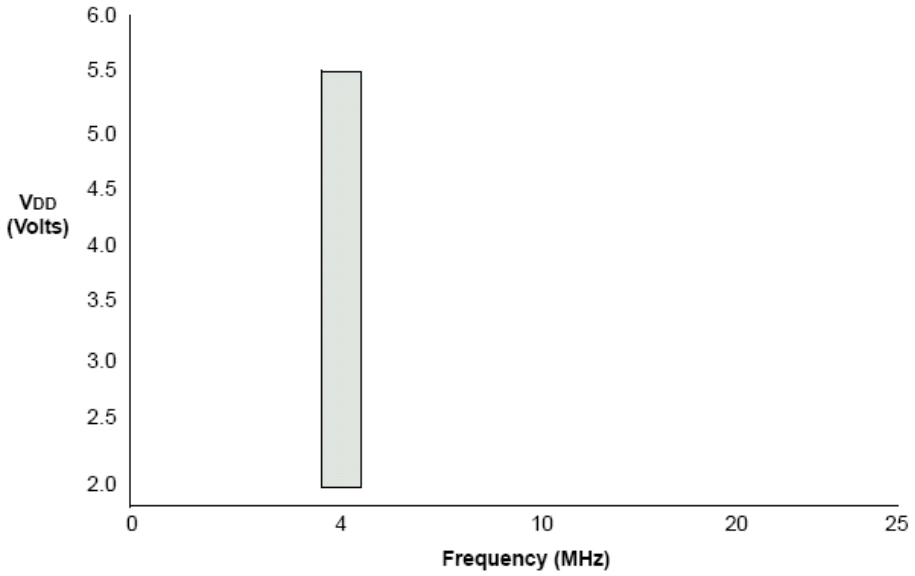
极限参数(†)

偏压下的环境温度…… —40℃到+125℃
贮存温度…… —65℃到+150℃
V_{DD}脚上的电压（相对于V_{SS}）……0 到+6.5V
$\overline{MCLR}$脚上的电压（相对于V_{SS}）…… 0 到+13.5V
其它管脚上的电压（相对于V_{SS}）…… —0.3V到（V_{DD}+0.3V）
总功耗(1)…… 800mW
V_{SS}管脚最大输出电流…… 80mA
V_{DD}管脚最大输入电流…… 80mA
输入箝位电流，I_{IK}（V_I<0 或V_I>V_{DD}）…… ±20mA
输出箝位电流，I_{OK}（V_O<0 或V_O>V_{DD}）…… ±20mA
任意 I/O 管脚吸收的最大输出电流…… 25 mA
任意 I/O 管脚提供的最大输出电流…… 25 mA
I/O 口提供的最大输出电流…… 75 mA
I/O 口吸收的最大输出电流…… 75 mA

注：1、功耗按以下公式计算：$P_{DIS}=V_{DD}\times\{I_{DD}-\Sigma I_{OH}\}+\Sigma\{(V_{DD}-V_{OH})\times I_{OH}\}+\Sigma(V_{OL}\times I_{OL})$

†注意：强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出规定工作条件所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

图 12-1：PIC10F200/202/204/206 电压-频率关系图，—40℃≤T_A≤+125℃



12．1　直流特性：PIC10F200/202/204/206（工业级）

DC CHARACTERISTICS			Standard Operating Conditions (unless otherwise specified) Operating Temperature -40°C ≤ TA ≤ +85°C (industrial)				
Param No.	Sym	Characteristic	Min	Typ(1)	Max	Units	Conditions
D001	VDD	**Supply Voltage**	2.0		5.5	V	See **Figure 12-1**
D002	VDR	**RAM Data Retention Voltage**(2)	—	1.5*	—	V	Device in Sleep mode
D003	VPOR	**VDD Start Voltage** to ensure Power-on Reset	—	Vss	—	V	See **Section 9.4 "DC Characteristics"** for details
D004	SVDD	**VDD Rise Rate** to ensure Power-on Reset	0.05*	—	—	V/ms	See **Section 9.4 "DC Characteristics"** for details
D010	IDD	**Supply Current**(3)	— —	170 350	TBD TBD	μA μA	FOSC = 4 MHz, VDD = 2.0V FOSC = 4 MHz, VDD = 5.0V
D020	IPD	**Power-down Current**(4)	—	0.1	TBD	μA	VDD = 2.0V
D022	ΔIWDT	**WDT Current**(4)	—	1.0	TBD	μA	VDD = 2.0V
D023	ΔICMP	**Comparator Current**(4)	—	15	TBD	μA	VDD = 2.0V
D024	ΔIVREF	**Internal Reference Current**(4)	—	TBD	TBD	μA	VDD = 2.0V

符号说明：TBD=待定。

*　这些参数是特性参数但是未经测试。

注：1、典型（"Typ"）栏中的数据基于 25℃时的特性结果。此数据仅用于设计指南未经测试。

2、这是V_{DD}在休眠模式中可以达到且不丢失RAM数据的最低极限。

3、电源电流主要是工作电压和频率的函数。其它因数，如总线负载、总线速率、内部代码执行模式和温度也对电流消耗有影响。

a）　对有效工件模式中所有I_{DD}测量的测试条件是：所有I/O管脚为三态，并被拉至V_{SS}，T0CKI=V_{DD}，$\overline{MCLR}$=V_{DD}；看门狗定时器依规定激活或禁止。

b）　对待机电流的测量，条件是相同的，除了器件处于休眠模式以外。

4、在器件处于休眠模式，同时所有I/O脚处于高阻抗状态并连接到V_{DD}或V_{SS}时测量掉电电流。

12．2 直流特性：PIC10F200/202/204/206（扩展级）

DC CHARACTERISTICS			Standard Operating Conditions (unless otherwise specified) Operating Temperature -40°C ≤ TA ≤ +125°C (extended)				
Param No.	Sym	Characteristic	Min	Typ(1)	Max	Units	Conditions
D001	VDD	**Supply Voltage**	2.0		5.5	V	See **Figure 12-1**
D002	VDR	**RAM Data Retention Voltage(2)**	—	1.5*	—	V	Device in Sleep mode
D003	VPOR	**VDD Start Voltage** to ensure Power-on Reset	—	Vss	—	V	See **Section 9.4 "DC Characteristics"** for details
D004	SVDD	**VDD Rise Rate** to ensure Power-on Reset	0.05*	—	—	V/ms	See **Section 9.4 "DC Characteristics"** for details
D010	IDD	**Supply Current(3)**	— —	170 350	TBD TBD	μA μA	FOSC = 4 MHz, VDD = 2.0V FOSC = 4 MHz, VDD = 5.0V
D020	IPD	**Power-down Current(4)**	—	0.1	TBD	μA	VDD = 2.0V
D022	ΔIWDT	**WDT Current(4)**	—	1.0	TBD	μA	VDD = 2.0V
D023	ΔICMP	**Comparator Current(4)**	—	15	TBD	μA	VDD = 2.0V
D024	ΔIVREF	**Internal Reference Current(4)**	—	TBD	TBD	μA	VDD = 2.0V

符号说明：TBD=待定。

* 这些参数是特性参数但是未经测试。

注：1、典型（“Typ”）栏中的数据基于 25℃时的特性结果。此数据仅用于设计指南未经测试。

2、这是V_{DD}在休眠模式中可以达到且不丢失RAM数据的最低极限。

3、电源电流主要是工作电压和频率的函数。其它因数，如总线负载、总线速率、内部代码执行模式和温度也对电流消耗有影响。

a） 对有效工件模式中所有I_{DD}测量的测试条件是：所有I/O管脚为三态，并被拉至V_{SS}，T0CKI=V_{DD}，$\overline{MCLR}$=V_{DD}；看门狗定时器依规定激活或禁止。

b） 对待机电流的测量，条件是相同的，除了器件处于休眠模式以外。

4、在器件处于休眠模式，同时所有I/O脚处于高阻抗状态并连接到V_{DD}或V_{SS}时测量掉电电流。

表 12-1：直流特性：PIC10F200/202/204/206（工业级、扩展级）

DC CHARACTERISTICS			Standard Operating Conditions (unless otherwise specified) Operating temperature -40°C ≤ TA ≤ +85°C (industrial) -40°C ≤ TA ≤ +125°C (extended) Operating voltage VDD range as described in DC specification				
Param No.	Sym	Characteristic	Min	Typ†	Max	Units	Conditions
	VIL	**Input Low Voltage**					
		I/O ports:					
D030		with TTL buffer	Vss	—	0.8V	V	For all 4.5 ≤ VDD ≤ 5.5V
D030A			Vss	—	0.15 VDD	V	Otherwise
D031		with Schmitt Trigger buffer	Vss	—	0.15 VDD	V	
D032		$\overline{MCLR}$, T0CKI	Vss	—	0.15 VDD	V	
	VIH	**Input High Voltage**					
		I/O ports:		—			
D040		with TTL buffer	2.0	—	VDD	V	4.5 ≤ VDD ≤ 5.5V
D040A			0.25 VDD + 0.8 VDD	—	VDD	V	Otherwise
D041		with Schmitt Trigger buffer	0.85 VDD	—	VDD	V	For entire VDD range
D042		$\overline{MCLR}$, T0CKI	0.85 VDD	—	VDD	V	
D070	IPUR	**GPIO weak pull-up current(3)**	TBD	250	TBD	µA	VDD = 5V, VPIN = VSS
	IIL	**Input Leakage Current(1, 2)**					
D060		I/O ports	—	—	± 1	µA	Vss ≤ VPIN ≤ VDD, Pin at high-impedance
D061		GP3/$\overline{MCLR}$(4)	—	—	± 30	µA	Vss ≤ VPIN ≤ VDD
D061A		GP3/$\overline{MCLR}$(5)	—	—	± 5	µA	Vss ≤ VPIN ≤ VDD
		Output Low Voltage					
D080		I/O ports	—	—	0.6	V	IOL = 8.5 mA, VDD = 4.5V, -40°C to +85°C
D080A			—	—	0.6	V	IOL = 7.0 mA, VDD = 4.5V, -40°C to +125°C
		Output High Voltage					
D090		I/O ports(2)	VDD – 0.7	—	—	V	IOH = -3.0 mA, VDD = 4.5V, -40°C to +85°C
D090A			VDD – 0.7	—	—	V	IOH = -2.5 mA, VDD = 4.5V, -40°C to +125°C
		Capacitive Loading Specs on Output Pins					
D101		All I/O pins	—	—	50*	pF	

符号说明：TBD=待定。

† 典型（“Typ”）栏中的数据是指5V，25℃时的数据，除非另有说明。此数据仅用于设计指南未经测试。

* 这些参数是特性参数但是未经测试。

注：1、$\overline{MCLR}$ 脚上的漏泄电流主要取决于所加的电压电平。规定的电平指正常工作情况。在不同输入电压下可能测得更高的漏泄电流。

2、规定负电流从该管脚输出。

3、不包括 GP3。欲了解 GP3 的情况，见参数 D061 和 D061A。

4、当 GP3/$\overline{MCLR}$ 脚被配置成外部 $\overline{MCLR}$ 以及当 GP3/$\overline{MCLR}$ 脚被配置成输入端且内部上拉被激活时，适用这种规格参数。

5、当 GP3/$\overline{MCLR}$ 脚被配置成输入端且内部上拉被禁止时，适用这种规格参数。 $\overline{MCLR}$ 电路的漏泄电流高于标准 I/O 逻辑。

表 12-2：比较器规格

Operating Conditions: 2.0V < VDD <5.5V, -40°C < TA < +125°C, unless otherwise stated.							
Param No.	Sym	Characteristics	Min	Typ	Max	Units	Comments
D300	VIOFF	Input Offset Voltage	—	±5.0	TBD	mV	
D301	VICM	Input Common Mode Voltage	0	—	VDD – 1.5*	V	
D302	CMRR	Common Mode Rejection Ratio	55*	—	—	db	
D303	TRESP	Response Time(1)	—	300	TBD	ns	VDD = 3.0V to 5.5V, -40° to +85°C
D304	TMC2OV	Comparator Mode Change to Output Valid	—	300	TBD	ns	
D305	VIVRF	Internal Reference Voltage	TBD	0.6	TBD	V	TBD

符号说明：TBD=待定。

* 这些参数是特性参数但是未经测试。

注：1、响应时间在比较器一个输入端的电压为（V_{DD}—1.5）/2 而另一个输入端从V_{SS}转换到V_{DD}时测得。

表 12-3：上拉电阻范围——PIC10F200/202/204/206

VDD (Volts)	Temperature (°C)	Min	Typ	Max	Units
GP0/GP1					
2.0	-40	TBD	TBD	TBD	Ω
	25	TBD	TBD	TBD	Ω
	85	TBD	TBD	TBD	Ω
	125	TBD	TBD	TBD	Ω
5.5	-40	TBD	TBD	TBD	Ω
	25	TBD	TBD	TBD	Ω
	85	TBD	TBD	TBD	Ω
	125	TBD	TBD	TBD	Ω
GP3					
2.0	-40	TBD	TBD	TBD	Ω
	25	TBD	TBD	TBD	Ω
	85	TBD	TBD	TBD	Ω
	125	TBD	TBD	TBD	Ω
5.5	-40	TBD	TBD	TBD	Ω
	25	TBD	TBD	TBD	Ω
	85	TBD	TBD	TBD	Ω
	125	TBD	TBD	TBD	Ω

符号说明：TBD=待定。

* 这些参数是特性参数但是未经测试。

12．3 定时参数符号体系和负载情况——PIC10F200/202/204/206

定时参数符号按以下两种格式中的一种创建：

1．TppS2ppS

2．TppS

T	
F 频率	T 时间

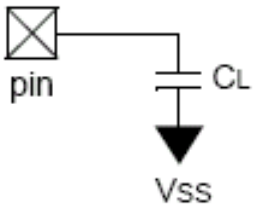
小写字母下标（pp）及其含义：

pp			
2	至，到	mc	$\overline{MCLR}$
ck	CLKOUT	osc	振荡器
cy	周期时间	os	OSC1
drt	器件复位定时器	t0	T0CKI
io	I/O 口	wdt	看门狗定时器

大写字母及其含义：

S			
F	下降	P	周期
H	高态	R	上升
I	无效（高阻抗）	V	有效
L	低态	Z	高阻抗

图 12-2：负载情况——PIC10F200/202/204/206



图注：C_L=50pF（针对所有管脚）

表 12-4：已校准的内部 RC 频率——PIC10F200/202/204/206

AC CHARACTERISTICS			Standard Operating Conditions (unless otherwise specified) Operating Temperature -40°C ≤ TA ≤ +85°C (industrial), -40°C ≤ TA ≤ +125°C (extended) Operating Voltage VDD range is described in Section 12.1 "DC Characteristics".					
Param No.	**Sym**	**Characteristic**	**Freq Tolerance**	**Min**	**Typ†**	**Max**	**Units**	**Conditions**
F10	Fosc	Internal Calibrated INTOSC Frequency(1)	± 1%	TBD	4.00	TBD	MHz	VDD and Temperature TBD
			± 2%	TBD	4.00	TBD	MHz	2.5V ≤ VDD ≤ 5.5V Temperature TBD
			± 5%	TBD	4.00	TBD	MHz	2.0V ≤ VDD ≤ 5.5V -40°C ≤ TA ≤ +85°C (industrial) -40°C ≤ TA ≤ +125°C (extended)

符号说明：TBD=待定。

* 这些参数是特性参数但是未经测试。

† 典型（"Typ"）栏中的数据是指5V，25℃时的数据，除非另有说明。此数据仅用于设计指南未经测试。

注：1、为保证这些振荡器频率容限，V_{DD}和V_{SS}必须用电容器去耦，并尽可能地靠近器件。建议使用 0.1μF和 0.01μF的并联电容器。

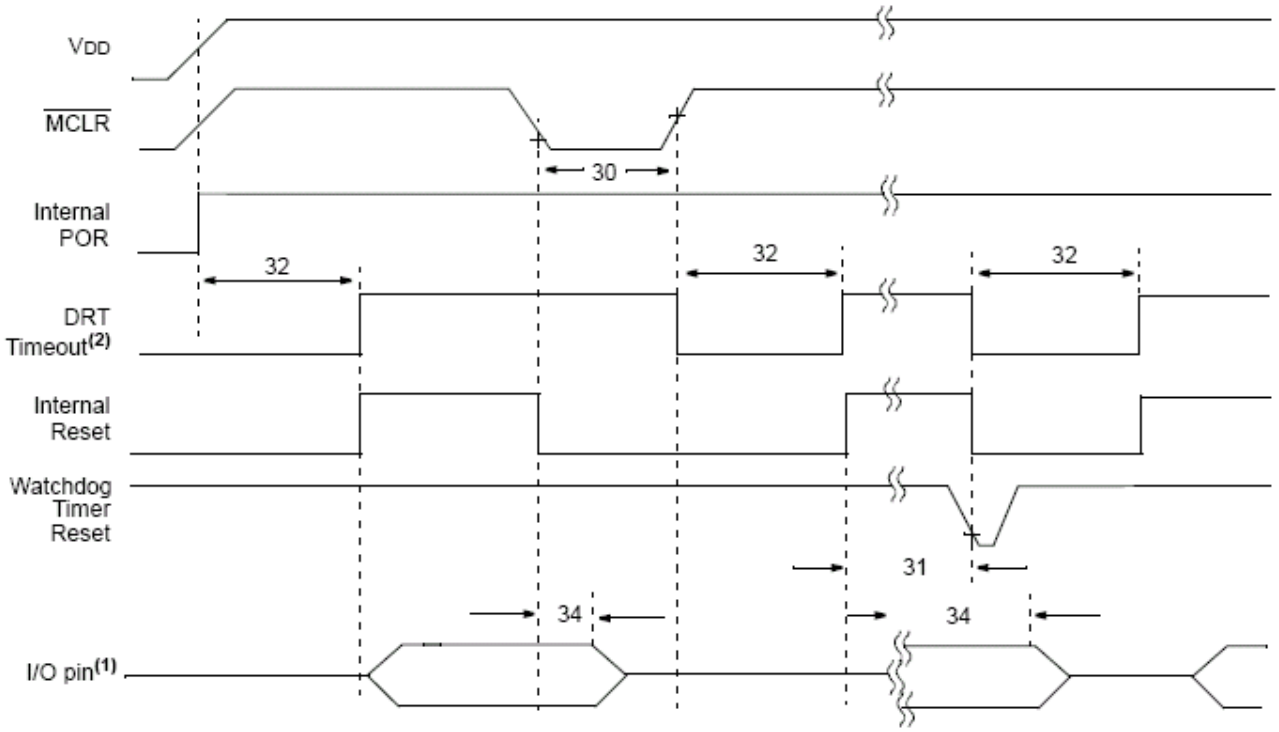


图 12-3：复位、看门狗定时器以及器件复位定时器时序——PIC10F200/202/204/206

注：1、必须通过激活软件中的输出驱动器使 I/O 脚脱离高阻抗模式。

2、只在上电复位时运行。

表 12-5：复位、看门狗定时器和器件复位定时器——PIC10F200/202/204/206

AC CHARACTERISTICS			**Standard Operating Conditions (unless otherwise specified)** Operating Temperature -40°C ≤ TA ≤ +85°C (industrial) -40°C ≤ TA ≤ +125°C (extended) Operating Voltage VDD range is described in **Section 12.1 "DC Characteristics"**				
Param No.	**Sym**	**Characteristic**	**Min**	**Typ(1)**	**Max**	**Units**	**Conditions**
30	TMCL	$\overline{\text{MCLR}}$ Pulse Width (low)	2000*	—	—	ns	VDD = 5.0V
31	TWDT	Watchdog Timer Time-out Period (no prescaler) Watchdog Timer Time-out Period (no prescaler)	9* 9*	18* 18*	30* 40*	ms ms	VDD = 5.0V (Industrial) VDD = 5.0V (Extended)
32	TDRT	Device Reset Timer Period(2) Device Reset Timer Period(2)	9* 9*	18* 18*	30* 40*	ms ms	VDD = 5.0V (Industrial) VDD = 5.0V (Extended)
34	TIOZ	I/O High-impedance from $\overline{\text{MCLR}}$ low	—	—	2000*	ns	

* 这些参数是特性参数但是未经测试。

注：1、典型（"Typ"）栏中的数据是指5V，25℃时的数据，除非另有说明。此数据仅用于设计指南未经测试。

图 12-4：定时器 0 时钟时序——PIC10F200/202/204/206

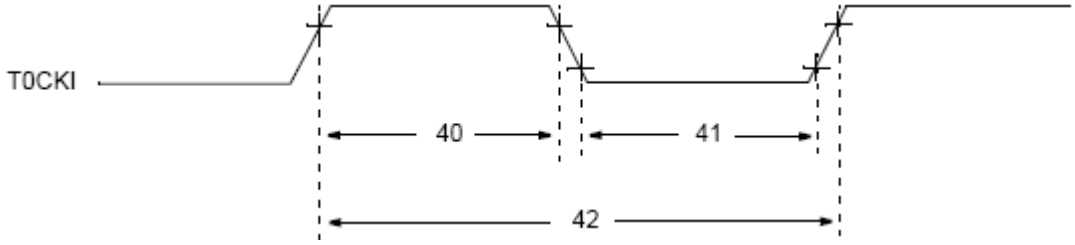


表 12-6：定时器 0 时钟要求——PIC10F200/202/204/206

AC CHARACTERISTICS				Standard Operating Conditions (unless otherwise specified) Operating Temperature -40°C ≤ TA ≤ +85°C (industrial) -40°C ≤ TA ≤ +125°C (extended) Operating Voltage VDD range is described in **Section 12.1 "DC Characteristics"**.				
Param No.	**Sym**	**Characteristic**		**Min**	**Typ(1)**	**Max**	**Units**	**Conditions**
40	Tt0H	T0CKI High Pulse Width	No Prescaler	0.5 TCY + 20*	—	—	ns	
			With Prescaler	10*	—	—	ns	
41	Tt0L	T0CKI Low Pulse Width	No Prescaler	0.5 TCY + 20*	—	—	ns	
			With Prescaler	10*	—	—	ns	
42	Tt0P	T0CKI Period		20 or TCY + 40* N	—	—	ns	Whichever is greater. N = Prescale Value (1, 2, 4,..., 256)

* 这些参数是特性参数但是未经测试。

注：1、典型（“Typ”）栏中的数据是指5V，25℃时的数据，除非另有说明。此数据仅用于设计指南未经测试。

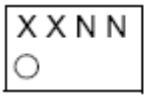
13．0 直流和交流特性图表

图表暂未提供。

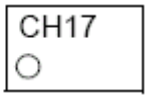
14．0 封装信息

14．1 封装标识信息

6 管脚 SOT-23

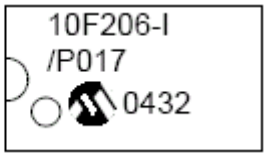


示例



8 管脚 PDIP（300 密耳）

示例

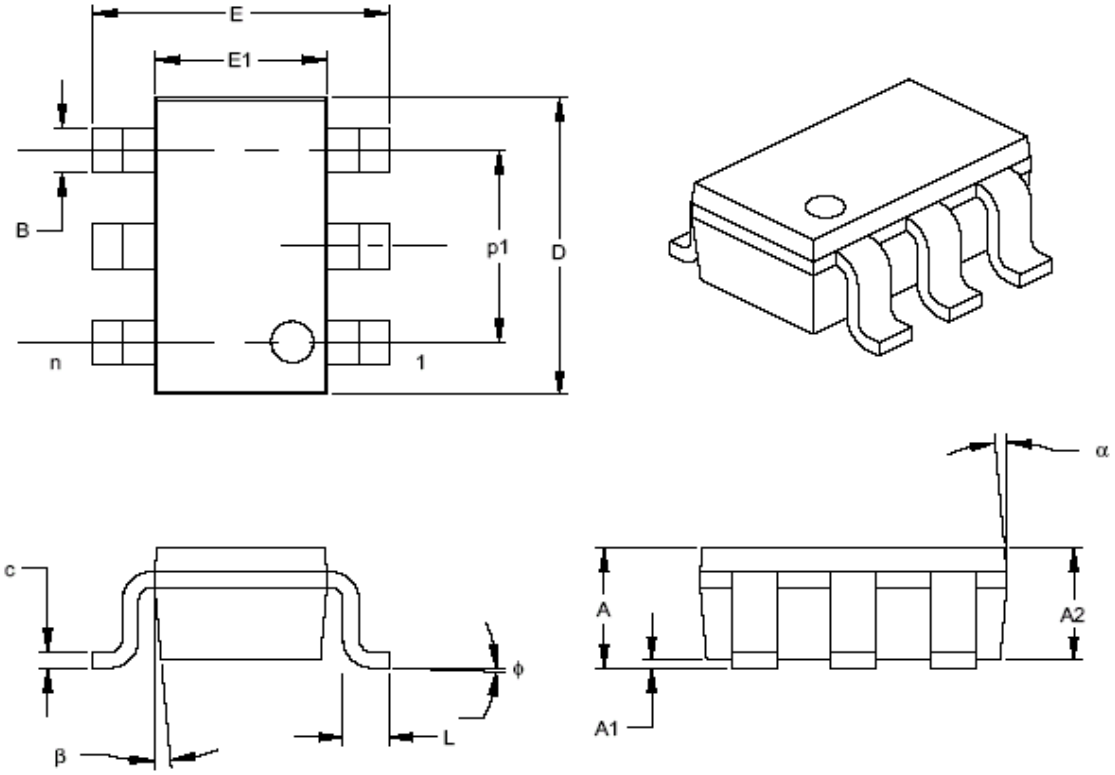


图注：XX…X　客户特定信息*
Y　年份代码（日历年度的最后一位数）
YY　年份代码（日历年度的后两位数）
WW　周代码（从 1 月 1 日开始的第一周为“01”周）
NNN　字母数字可溯性代码

注意：如果 Microchip 的完整器件编号不能在一行内标注完，则会换至下一行，这样就会限制客户特定信息的有效字符个数。

* 标准的 PICmicro 器件标识包括 Microchip 公司的器件编号、年份代码、周代码和可溯性代码。欲获得不同于此的 PICmicro 器件标识，则会有一定加价。对于 QTP 器件，QTP 价已包含所有特殊标识附加价。

6 管脚塑料小型晶体管（CH 或 OT）（SOT-23）



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		6			6	
Pitch	p		.038			0.95	
Outside lead pitch (basic)	p1		.075			1.90	
Overall Height	A	.035	.046	.057	0.90	1.18	1.45
Molded Package Thickness	A2	.035	.043	.051	0.90	1.10	1.30
Standoff	A1	.000	.003	.006	0.00	0.08	0.15
Overall Width	E	.102	.110	.118	2.60	2.80	3.00
Molded Package Width	E1	.059	.064	.069	1.50	1.63	1.75
Overall Length	D	.110	.116	.122	2.80	2.95	3.10
Foot Length	L	.014	.018	.022	0.35	0.45	0.55
Foot Angle	φ	0	5	10	0	5	10
Lead Thickness	c	.004	.006	.008	0.09	0.15	0.20
Lead Width	B	.014	.017	.020	0.35	0.43	0.50
Mold Draft Angle Top	α	0	5	10	0	5	10
Mold Draft Angle Bottom	β	0	5	10	0	5	10

* 控制参数

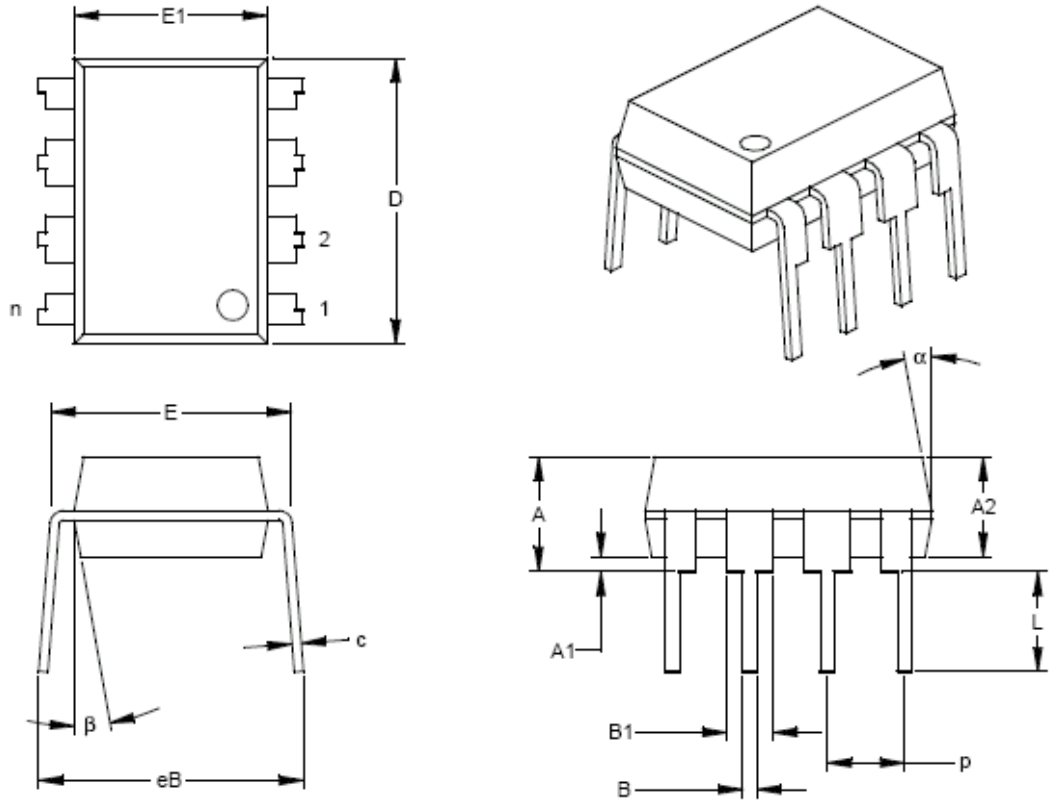
注：

尺寸D和E1不包括模型薄膜或凸出部分。每一边的模型薄膜或凸出部分不应超过0.005英寸（0.2127毫米）。

JEITA（以前称EIAJ）当量：SC-74A

图号：C04-120

8 管脚塑料双列直插（P）——300 密耳（PDIP）



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.360	.373	.385	9.14	9.46	9.78
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing §	eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

* 控制参数

§ 重要特性

注：

尺寸D和E1不包括模型薄膜或凸出部分。每一边的模型薄膜或凸出部分不应超过0.010英寸（0.254毫米）。

JEDEC当量：MS-001

图号：C04-018

产品辨识系统

欲订购或获取相关资料，如报价或发货信息，请与厂家或所列的销售办事处联系。

器件编号	X	/X	XXX
↓	↓	↓	↓
器 件	温度范围	封 装	模式

器件：PIC10F200
PIC10F202
PIC10F204
PIC10F206
PIC10F200T（盘装与卷装）
PIC10F202T（盘装与卷装）
PIC10F204T（盘装与卷装）
PIC10F206T（盘装与卷装）

温度范围：I= —40℃至+85℃（工业级）
E= —40℃至+125℃（扩展级）

封装：PG=300 密耳 PDIP（无铅）
OTG=SOT-23，6 管脚（无铅）

样式：特殊要求

注：盘装和卷装仅针对以下封装：SOT-23。

示例：

a) PIC10F200-I/PG=工业级温度，PDIP 封装（无铅）
b) PIC10F202T-E/OTG=扩展级温度，SOT-23 封装（无铅），盘装和卷装

声明：本资料仅供参考，如有疑问，请以相应英文资料为准。