



FS501

內含2個低雜訊運算放大器之18位元類數轉換器

產品說明書

FS501-DS-39_TC

Rev. 3.9

THIS MANUAL CONTAINS NEW PRODUCT INFORMATION. **FORTUNE SEMICONDUCTOR CORPORATION** RESERVES THE RIGHTS TO MODIFY THE PRODUCT SPECIFICATION WITHOUT FURTHER NOTICE. NO LIABILITY IS ASSUMED BY **FORTUNE SEMICONDUCTOR CORPORATION** AS A RESULT OF THE USE OF THIS PRODUCT. NO RIGHTS UNDER ANY PATENT ACCOMPANY THE SALE OF THE PRODUCT.

1

目錄

	頁次
1 FS501 晶片簡介	4
1.1 特徵.....	4
1.2 方塊圖.....	5
2 ELECTRICAL CHARACTERISTICS	5
3 包裝與接腳圖	7
3.1 LQ44 之包裝與腳位圖	7
3.2 腳位描述.....	9
4 微處理器介面	11
4.1 控制暫存器.....	11
4.2 中斷之處理.....	13
4.3 量測暫存器.....	14
5 電壓調整器	15
5.1 偏壓電流源產生器.....	16
5.2 省電模式.....	16
5.3 可開關之電源輸出.....	17
5.4 低電壓偵測器.....	17
6 時脈產生器	18
6.1 時脈產生器.....	18
7 功能網路.....	19
7.1 量測模式.....	20
7.2 多工器與前置濾波器.....	21
7.3 運算放大器.....	22
7.4 歐姆電壓源.....	22
8 類數轉換器	23
8.1 差和調變式類數轉換器操作原理.....	23
8.2 檔位增益設定.....	23
8.3 數位濾波器.....	24
8.4 類數轉換器之讀取與運算.....	25
8.4.1 類數轉換器輸出 SUM1	25
8.5 數位輸出碼與等效電壓之換算.....	26
8.6 其他控制設定.....	27
9 量測之應用	27
9.1 電子秤應用電路圖〔使用內建 OP〕	27

9.2	電子秤應用電路圖〔使用外部 OP〕	28
10	IC 尺寸圖	29
11	採購資訊	31
12	文件更新紀錄	31

1 FS501晶片簡介

FS501為一高解析度類數轉換器晶片，以18位元之差和類數轉換器為核心、搭配開關網路、運算放大器、數位濾波器、石英振盪線路、數位控制邏輯以及微處理器介面等單元所構成。在5V的工作電壓操作下，本晶片消耗電壓為1.2mA。

FS501內含兩個運算放大器，多組可程式之類數轉換器直接輸入。此類數轉換器的信號和參考電壓輸入，均為全差動式。可達成全差動式之小信號量測，應用領域包括電子秤和紅外線耳溫槍等。

另外，FS501之類數轉換器，有兩組數位濾波器。一組為18位元5Hz之高解析度輸出，另一組為12位元325Hz之輸出。

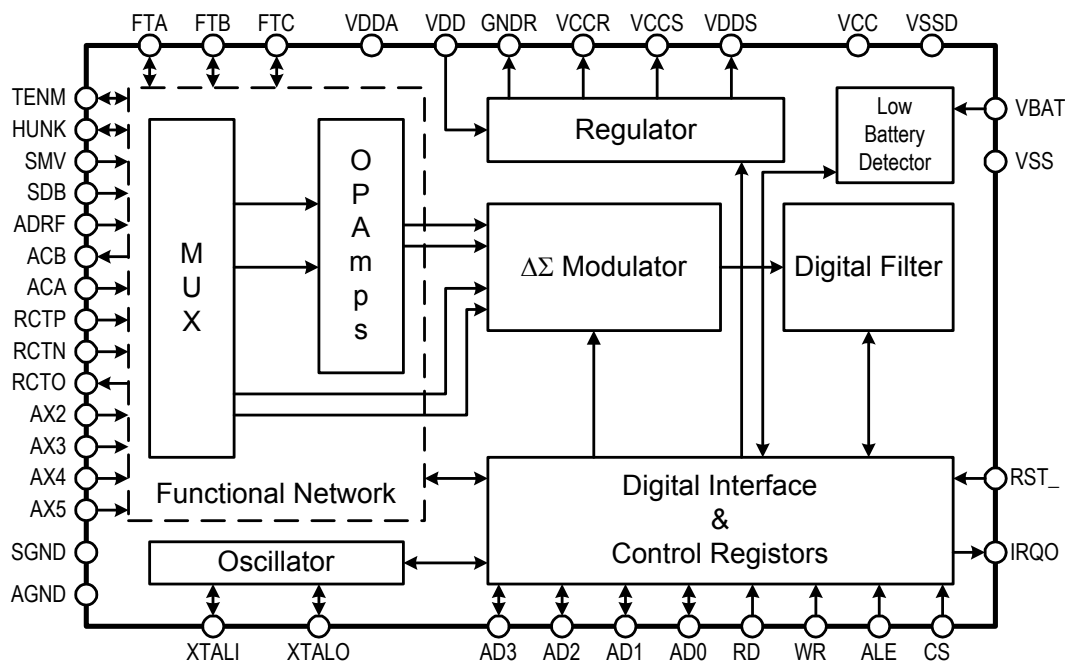
晶片	包裝	高解析度 〔 Bits/Hz 〕	低解析度 〔 Bits/Hz 〕	低電壓偵測器/ 〔 熱敏 〕 電阻量測
FS501F	LQ44	18/5	12/325	√

• 表格 1、FS501 晶片。

1.1 特徵

- 1) 內建高解析度之差和($\Delta\Sigma$)類數轉換器。
- 2) 每秒5次，18位元高解析度輸出。
- 3) 每秒325次，12位元快速輸出。
- 4) 內含兩顆運算放大器。
- 5) 內建電壓調整器，輸入5V，輸出有2.5V、4V。
- 6) 晶片電流消耗在1.2mA以下。
- 7) 省電待機模式。
- 8) 50/60赫茲雜訊衰減。
- 9) 內建石英振盪電路。
- 10) 標準的四位元並列介面，可直接與微處理器之輸出入埠連接。
- 11) 具四個可程式類數轉換器的直接輸入通道。

1.2 方塊圖



2 Electrical Characteristics

(VDD = 6V, VSS = 0V, T_A = +25°C, unless otherwise indicated)

PARAMETER	TEST CONDITIONS	MIN.	TYP.	MAX.	UNITS
Analog-to-Digital Converter					
Zero Input Reading	V _{IN} =0V, 500mV Scale	-1	0	1	Counts
Zero Reading Drift	V _{IN} =0V, 0°C < T _A < +70°C		0	1	μV/°C
Linearity (Max. deviation from best straight line fit)	500mV Scale	-2	0	2	Counts
Input Common-Mode Rejection Ratio	V _{CM} =±1V, V _{IN} =0V, 500mV Scale			120	μV/V
Input Common-Mode Voltage Range	V _{IN} =0V, 500mV Scale, ±12 Counts	-1		1	V
Noise (p-p Value not Exceeding 95% of Time)	V _{IN} =0V, 500mV Scale		0	1	Counts
Rollover Error (Difference in reading for equal positive and negative inputs near Full Scale)	-V _{IN} =+V _{IN} =500.00mV	0	1	5	Counts

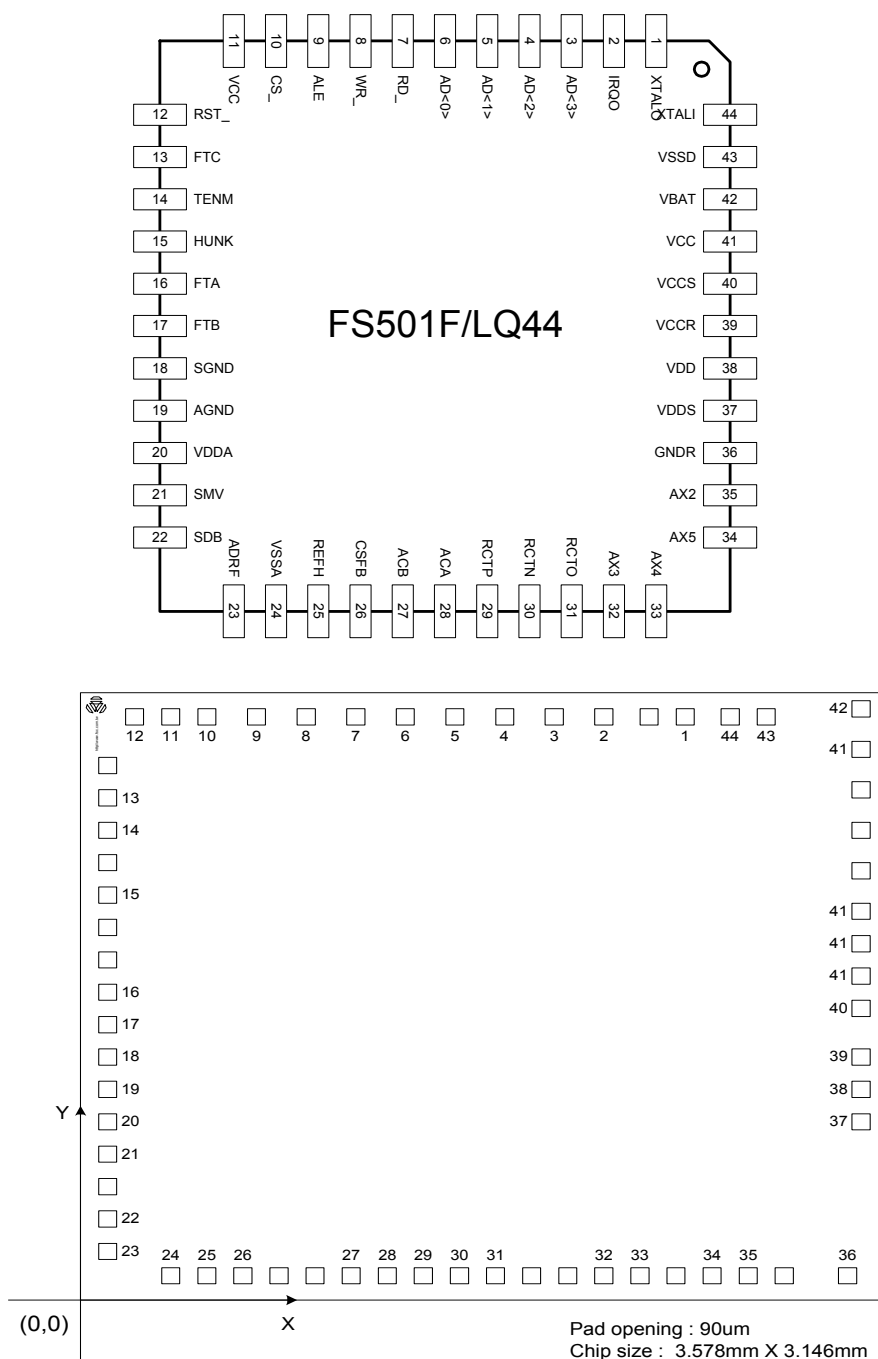
PARAMETER	TEST CONDITIONS	MIN.	TYP.	MAX.	UNITS
Input Leakage Current	$V_{IN}=0V$		1	10	pA
Scale Factor Temperature Coefficient	$V_{IN}=500.00mV, -10^{\circ}C < T_A < +70^{\circ}C$		7.5		ppm/ $^{\circ}C$
Current Consumption			660	800	μA
Instrumentation Amplifier @ Gain = 30, $V_{ref}=0.5V, T_A=25^{\circ}C$					
Input Offset Voltage without AZ	$R_s < 100\Omega$		20		μV
Input Offset Voltage with AZ	$R_s < 100\Omega$		0	3	μV
Input Offset Drift without AZ	$-20^{\circ}C < T_A < +50^{\circ}C$		200		nV/ $^{\circ}C$
Input Offset Drift with AZ	$-20^{\circ}C < T_A < +50^{\circ}C$		20		nV/ $^{\circ}C$
Input Referred Noise	$R_s=100\Omega, 0.1Hz \sim 1Hz$		0.3	0.6	μV_{pp}
Input Bias Current	[2]		100	300	pA
Current Consumption			180	220	μA
Regulator					
Analog Ground Source Capability	$\Delta V_O = -0.1V$	15	20		μA
Analog Ground Sink Capability	$\Delta V_O = 0.1V$		3	5	mA
VBAT		5.5	9		V
Low Battery Detection Voltage		6.7	6.8	6.9	V
VDD Operating Current	$V_{IN}=0, 500mV$ Scale		960		μA
Sleep Current			10	30	μA
Parasitic Capacitance			10	15	pF
Digital Output High	$I_{OUT} = -1mA$		5		V
Digital Output Low	$I_{OUT} = 1mA$		25		mV
Digital Input High					V
Digital Input Low					V
Temperature Range					
Operating Temperature Range		-40	25	85	$^{\circ}C$
Storage Temperature Range		-65	25	150	$^{\circ}C$

[1] These parameters are guaranteed by design and are tested only by sampling while mass production.

[2] While a voltage source with large output impedance is measured by an instrumentation amplifier having input bias current, an additional input offset voltage will be introduced. However, this offset voltage could be cancelled by mirrored offset cancellation technique.

3 包裝與接腳圖

3.1 LQ44之包裝與腳位圖



Package : LQFP44 10*10

Dice size : 3.578*3.146 mm

Pad No.	Name	X[mm]	Y[mm]	Pad No.	Name	X[mm]	Y[mm]
1	XTALO	2.675	2.937	31	RCTO	1.828	0.209
2	IRQO	2.340	2.937	32	AX3	2.290	0.209
3	AD<3>	2.120	2.937	33	AX4	2.444	0.209
4	AD<2>	1.900	2.937	34	AX5	2.753	0.209
5	AD<1>	1.679	2.937	35	AX2	2.906	0.209
6	AD<0>	1.459	2.937	36	GNDR	3.282	0.209
7	RD_	1.255	2.937	37	VDDS	3.368	0.961
8	WR_	1.051	2.937	38	VDDS	3.368	1.110
9	ALE	0.847	2.937	39	VCCR	3.368	1.272
10	CS_	0.643	2.937	40	VCCS	3.368	1.503
11	VCC	0.496	2.937	41	VCC	3.368	1.674
12	RST_	0.349	2.937	41	VCC	3.368	1.845
13	FTC	0.209	2.468	41	VCC	3.368	2.016
14	TENM	0.209	2.313	41	VCC	3.368	2.761
15	HUNK	0.209	2.006	42	VBAT	3.368	2.952
16	FTA	0.209	1.544	43	VSSD	3.046	2.937
17	FTB	0.209	1.390	44	XTAL1	2.899	2.937
18	SGND	0.209	1.236				
19	AGND	0.209	1.082				
20	VDDA	0.209	0.935				
21	SMV	0.209	0.788				
22	SDB	0.209	0.480				
23	ADRF	0.209	0.325				
24	VSSA	0.449	0.209				
25	REFH	0.597	0.209				
26	CSFB	0.750	0.209				
27	ACB	1.213	0.209				
28	ACA	1.366	0.209				
29	RCTP	1.521	0.209				
30	RCTN	1.674	0.209				

3.2 腳位描述

SOP 40	LQ 44	屬 性	名 稱	功 能
1	18	AI	SGND	待測信號之接地。
2	19	API	AGND	類比電源接地 (+2.5 V)。
3	20	API	VDDA	類比電源之VDD (+5 V)。
4	21	AIO	SMV	類比信號輸入點。
Na	22	AIO	SDB	〔熱敏〕電阻量測之參考電阻底端輸入。
5	23	AI	ADRF	類數轉換器之參考電壓輸入。
6	24	API	VSSA	類比電源之VSS (0 V)。
7	25	AI	REFH	內建類比電源參考電壓輸入。
8	26	AIO	CSFB	電流源回授接腳。
9-10	27-28	AIO	ACB, ACA	ACBUF運算放大器之接腳。
11-12	29-30	AIO	RCTP, RCTN	RCTOP運算放大器輸入端。
13	31	AIO	RCTO	RCTOP運算放大器輸出端。
14	32	AIO	AX3	可程式輸入通道3。
Na	33	AIO	AX4	可程式輸入通道4。
Na	34	AIO	AX5	可程式輸入通道5。
15	35	AIO	AX2	可程式輸入通道2。
16	36	APO	GNDR	內建電壓調整器之類比接地輸出〔2.5V〕。
17	37	PO	VDDS	VDD經晶片內部開關之輸出。
18	38	PI	VDD	電壓調整器之電源輸入VDD (5V)。
19	39	DPO	VCCR	電壓調整器之VCC (4V) 輸出。

20	40	DPO	VCCS	VCC經晶片內部開關之輸出。
21-22	41	DPI	VCC	數位之正電源VCC（4~5V）。
Na	42	AI	VBAT	低電壓偵測器輸入。
23	Na	DO	OSCO	石英振盪器除頻後的輸出，可直接給微處理器之時脈輸入使用。
24	43	DPI	VSSD	數位的VSS（0V）。
25-26	44-1	DIO	XTALI, XTALO	石英振盪器之接腳。
27	2	DO	IRQO	量測事件產生之中斷信號輸出。
28-31	3-6	DIO	AD<3:0>	微處理器介面之資料輸出入線。
32	7	DI	RD_	微處理器介面之讀取輸入腳，為Low時，微處理器對此晶片讀值。
33	8	DI	WR_	微處理器介面之寫入輸入腳，為Low時，微處理器對此晶片寫值。
34	9	DI	ALE	微處理器介面之位址栓鎖致能輸入腳，為Hi時，AD<3:0>為位址線輸入。
35	10	DI	CS_	微處理器介面之晶片致能選擇輸入，為Low時，致能此晶片之此介面。
36	11	DPI	VCC	數位之正電源VCC（4V），
37	12	DI	RST_	晶片之重置訊號輸入，為Low時，晶片內之所有暫存器重置為零。
38	13	AIO	FTC	前置RC濾波器之接腳。
Na	14-15	AIO	TENM, HUNK	〔熱敏〕電阻量測之參考電阻接腳。
39-40	16-17	AIO	FTA, FTB	前置RC濾波器之接腳。

- 1) D〔Digital〕代表數位。
- 2) A〔Analog〕代表類比。
- 3) P〔Power〕代表電源。
- 4) O〔Output〕代表輸出。
- 5) I〔Input〕代表輸入。
- 6) 例如，DIO 代表數位輸出入接腳。

4 微處理器介面

FS501可透過CS_、WR_、RD_、ALE、AD<3>、AD<2>、AD<1>、AD<0>，以及IRQO等晶片接腳，直接與任何之微處理器連接。並可做控制暫存器之讀寫、中斷之處理與量測暫存器之讀取。

4.1 控制暫存器

控制暫存器專為控制晶片內部各單元之狀態，如多工器之狀態、數位濾波器之階數等等。均為八位元之暫存器，為輸出入埠，可供微處理器讀寫。所有控制暫存器在由晶片接腳RST_做重置動作後，其初始值均為0。

其主要功能為，供微處理器寫入晶片之控制設定，得以控制晶片之所有動作。也可讀值，做為檢查之用。

MSB								LSB	
Address	Name	7	6	5	4	3	2	1	0
00	RGD<7:0>	0	0	HUNK	0	MODE<3:0>			
01	SIN<7:0>	SINH<3:0>				BPFTR	SINL<2:0>		
02	SRF<7:0>	0	0	SRFH<1:0>		FTR	SRFL<2:0>		
03	SCP<7:0>	SCMPH<3:0>				0	0	0	0
04	AFT<7:0>	1	RCTEN	ACDIV	ACEN	0	0	0	0
05	ADG<7:0>	ENAD	0	ADG<5:0>					
06	SETADC	ENVDS	ENVCS	CYS<1:0>		TPS2<1:0>		TPS1<1:0>	
07	MISC1<7:0>	0	FSDIV	1	ENOSCO_	ENXTL_	0	0	0
08	MISC2<7:0>	ENCP	0	0	LBO	0	0	ENGNDR_	ENLBS
09	INTRG<7:0>	0	0	INSTA<1>	INSTA<0>	0	0	INTEN<1>	INTEN<0>

• 表格 2、晶片之所有控制及中斷暫存器之對應位址表。

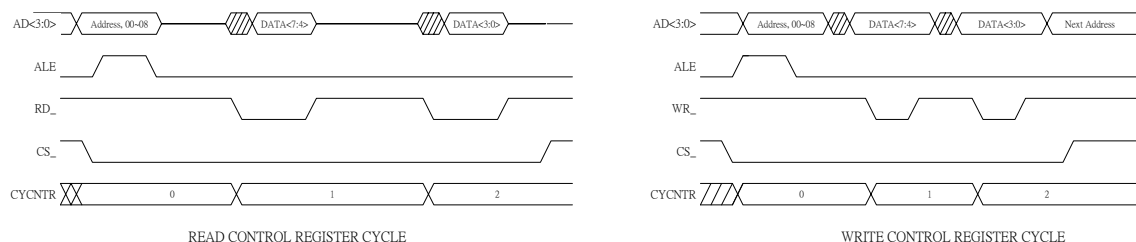
各控制線或暫存器之位址表，如表格 2所示，共有00~09十個位址，各個功用簡述如表格 3。

暫存器	功用	參照
MODE<3:0>	Thermistor或電壓量測之選擇。	7.1一節
RGD<5>	Thermistor量測開關之選擇。	表格 8
SIN<7:0>	類數轉換器信號輸入多工器之路徑選擇與前置濾波器之控制。	表格 9和表格 10
SRF<5:0>	類數轉換器參考電壓多工器之路徑選擇與前置濾波器之控制。	表格 11和表格 12
SCP<7:4>	CMPPH多工器路徑選擇。	表格 13
AFT<6:4>	各運算放大器之致能控制。	圖形 8
ADG<5:0>	類數轉換器輸入增益設定。	8.2一節

ADG<7:6>	類數轉換器工作設定。	8.6一節
SETADC<7:6>	ENVDS與ENVCS，可開關電源控制設定。	5.3一節
SETADC<5:4>	CYS<1:0>，類數轉換器之偏位電壓消除模式設定。	8.4一節
SETADC<3:0>	TPS2<1:0>和TPS1<1:0>分別是快速和高解析度數位濾波器之次數設定。	8.3一節
MISC1<6,4:3>	時脈產生器之設定。	表格 7
MISC2<7>	ACBUF運算放大器工作模式之設定。	7.3一節
MISC2<2>	若設為1，則CMPH之信號可不經ACBUF運算放大器，而由ACA直接輸出。	圖形 8
MISC2<4>, MISC2<0>	低電壓偵測器之設定。	5.4一節
MISC2<1>	ENGNDR_為內建類比接地電源輸出之致能控制。	5.2一節
INTRG<4>	中斷狀態暫存器。	4.2一節
INTRG<0>	IRQO之致能控制。	4.2一節

• 表格 3、FS501各暫存器功能簡述。

各控制暫存器之讀寫時序如圖形 1，因資料長度為八位元，因此每次的讀或寫，都需做連續兩次，先MSB後LSB（每次四位元），才算完成。否則，在下一個ALE發生時，CYCNTR會被重置為0。即在下次讀寫時序開始時，又會從MSB開始。



• 圖形 1、控制暫存器之讀寫時序圖。

4.2 中斷之處理

經由微處理器介面讀到的類數轉換輸出，有新值出現時，即有新“事件”發生時，本晶片會由接腳 IRQO 對微處理器送出一中斷信號，要求處理。

在微處理器收到一負緣觸發之中斷信號之後，表示 FS501 內之量測暫存器已經量測到一新值。而量測事件中斷之產生與否，由如表格 4 中 INTEN 所控制。

INSTA	INSTA<1>	INSTA<0>
事件	快速低解析度之類數轉換	高解析度慢速類數轉換
INTEN	INTEN<1>	INTEN<0>
功能	對應之 IRQO 致能	對應之 IRQO 致能

• 表格 4、中斷狀態暫存器。

在微處理器對量測暫存器讀值時，該暫存器之中斷位元會被清除為 0，以等待下一量測之新值產生中斷。

中斷狀態暫存器 INSTA<1:0> 為唯讀 (read only) 暫存器。中斷致能暫存器 INTEN<1:0> 是一可讀寫之暫存器。此兩個暫存器之讀寫時序，與控制暫存器相同，如圖形 1 所示。

可歸納出中斷之處理流程如下：

- 1) 被致能之量測暫存器有新值出現時，將 IRQO 設為 0，並且保持在 0。
- 2) 微處理器收到此負緣觸發時，讀取中斷狀態暫存器。
- 3) 中斷狀態暫存器被讀取之後，IRQO 會被拉回 1。
- 4) 檢查 IRQO 是否被拉為 1，若不是，表示有一負緣沒抓到，應再讀一次中斷狀態暫存器。

在讀取中斷暫存器之指令週期所產生新中斷之負緣可能會被遺失，因此若加 4) 之步驟可改善此問題。

中斷狀態暫存器之值被更新與否，與中斷致能暫存器無關。也就是說，中斷致能暫存器只會影響 IRQO 輸出與否。

4.3 量測暫存器

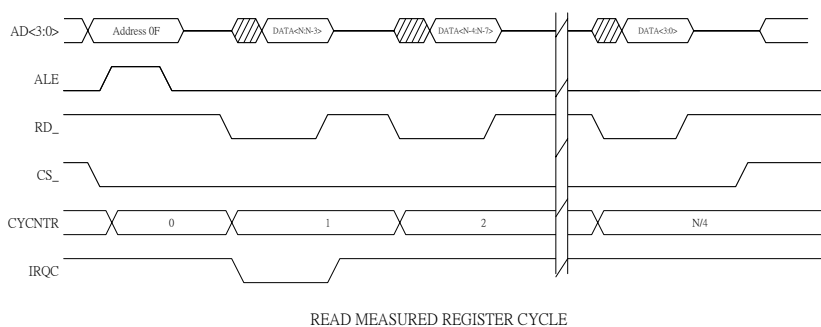
位址	名稱	內容	暫存器長度	讀取次數
0E	SUM1<15:0>	低解析度快速類數轉換器輸出	16	4
0F	SUM1<23:0>	高解析度慢速類數轉換器輸出	24	6

• 表格 5、晶片量測暫存器。

FS501之量測暫存器與其位址列於表格 5，共有兩個位址為輸出埠，僅供微處理器讀取。

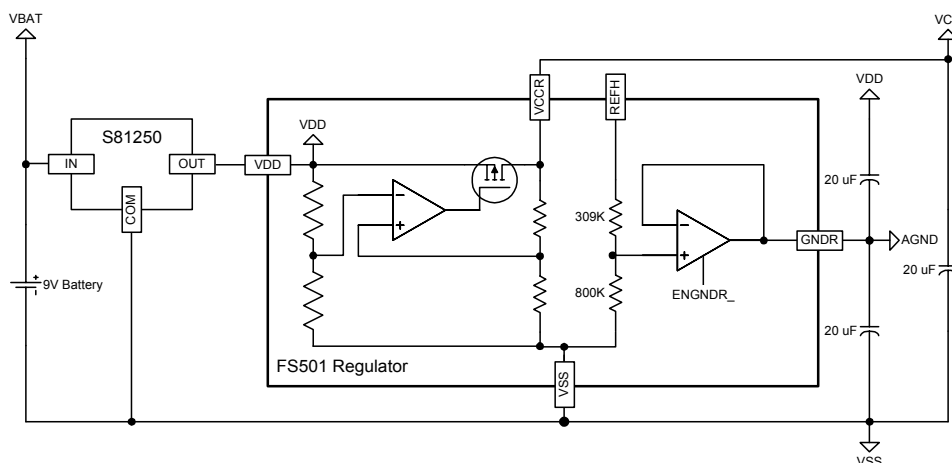
量測暫存器之讀取時脈如圖形 2所示，IRQC在負緣時，會清除INSTA<0>。每讀取一新值之讀取次數必需正確。否則在ALE為Hi時，read/write cycle counter CYCNTR會被清除為0。量測暫存器的讀取次數，如表格 5末欄所示。

在讀取量測暫存器時，第一個讀取週期〔即CYCNTR=1時〕RD_之低脈波寬度，必須大於類數轉換器之取樣週期，而其他之讀取週期，只要大於2 us即可。例如，假設類數轉換器之取樣頻率為83.3 kHz，則量測暫存器之第一個讀取週期，必須大於12 us。



• 圖形 2、量測暫存器讀取時序圖。

5 電壓調整器



• 圖形 3、FS501電壓調整器方塊圖。

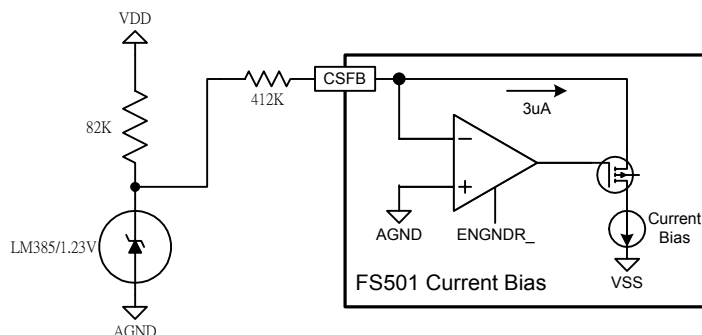
FS501之電壓調整器線路，如圖形 3所示，需外接一S81250低成本之電壓調整器，將5.5伏特以上之電池電壓，調整成VDD為約5伏特之電壓。VDD電源的用途有二：一是做為類比電路之電源，二是做為電壓調整器之參考電壓。

如圖形 3所示，FS501之電壓調整線路，分別參考VDD和REFH之電壓，並同時將之調整成VCCR、GNDR和VSS等電壓，以供晶片使用。若定VSS為0伏特，則VCCR與GNDR之電壓分別被調整為4V與2.5V。

FS501所需之電源電壓，可以由使用者自由選擇，是由晶片內部產生，或由外接線路產生。由於晶片內所有類比電路之電源，由VDDA、AGND和VSSA接腳所提供。因此可以直接將電壓調整器所輸出之VCCR、GNDR和VSS，分別饋入VCC、AGND和VSSA等接腳，由晶片自己提供所需之電源。若該系統已另有適當之電源，也可直接饋入VCC、AGND和VSSA等接腳，而不使用VCCR和GNDR之電源。

類比部分之功率消耗，主要是靜態直流，有一等效之直流功率消耗。FS501之類比部份，設計在1mA以下，數位部份0.5mA以下。

5.1 偏壓電流源產生器



• 圖形 4、FS501偏壓電流源產生器

FS501內所有類比線路所需之偏壓電流均由如圖形 4之偏壓電流源產生。若晶片內部之OP工作時，CSFB會被回授拉到AGND，而使得412K電阻上有1.2V的壓降，而得到約3uA的偏壓電流。若縮小412k電阻之值，會增加晶片之工作電流，線路之某些工作特性可能會提昇。

5.2 省電模式

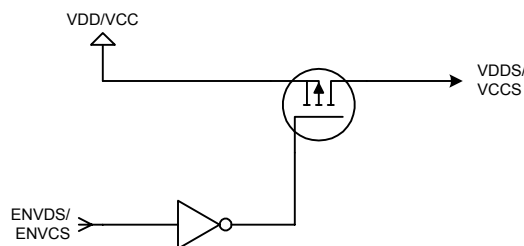
FS501晶片內，除VCCR產生器外之所有會消耗電流之線路，均可以由FS501控制暫存器之設定將之關掉，使其不消耗電流。跟電流消耗有關之控制信號與其相關電流消耗元件如表格 6所示。。

若將FS501所有可關掉電源之元件關掉後，將只有VCCR電壓調整器仍在工作，晶片電流消耗將在10 uA以下。

暫存器名稱	控制線名稱	省電模式設定值	相關電流消耗線路
AFT<6>	RCTEN	0	運算放大器
AFT<4>	ACEN	0	運算放大器
ADG<7>	ENAD	0	類數轉換器
SETADC<7:6>	ENVDS, ENVCS	00	開關電源輸出
MISC1<4>	ENOSCO_	1	OSCO輸出
MISC1<3>	ENXTL_	1	石英震盪器
MISC2<1>	ENGNDR_	1	GNDR電壓調整器

• 表格 6、省電模式之設定。

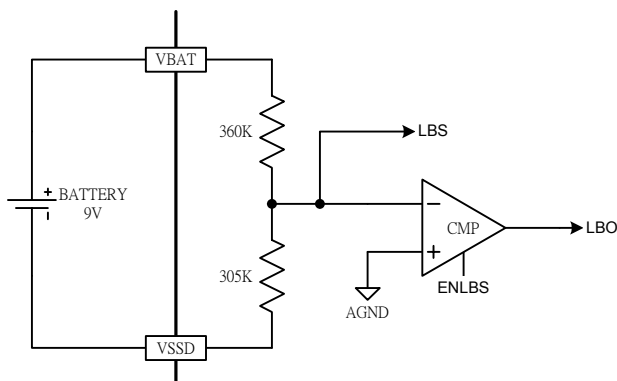
5.3 可開關之電源輸出



• 圖形 5、可開關之電源輸出。

接腳VDDS與VCCS分別為VDD與VCC之可開關電源輸出接腳，其線路如圖形 5所示。VDD/VCC饋入PMOS開關，由VDDS/VCCS輸出電源。PMOS開關之狀態受ENVDS/ ENVCS控制信號控制。在為0和1時，PMOS分別為開路與通路之狀態。

5.4 低電壓偵測器



• 圖形 6、低電壓偵測器。

低電壓測器如圖形 6所示，VBAT之電壓經電阻分壓為LBS後，饋入低電壓偵測器。低電壓偵測器輸出LBO，可以判斷電池電壓VBAT經分壓後是否小於AGND。若小於AGND，輸出為Hi，表示需要更換電池。在讀取LBO之前，應先將ENLBS設為Hi，約0.1 ms之後，再將之拉回L時，可以讀取LBO。

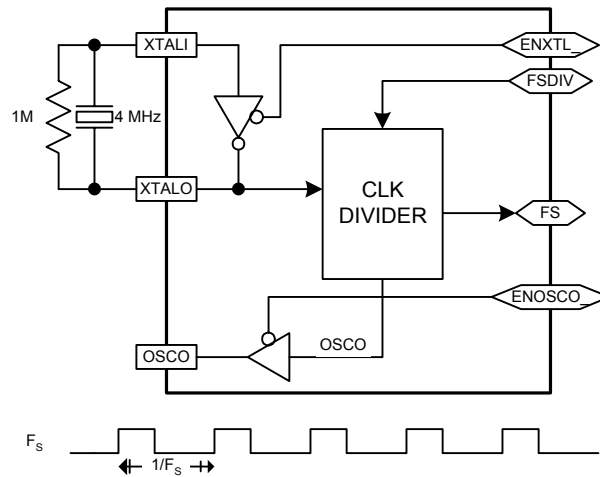
LBS之電壓，也可經由類數轉換器多工器之選擇，饋入類數轉換器，而由類數轉換器直接量測，由方程式 1換算得電池電壓。

$$\text{方程式 1} \quad V_{BAT} \approx 2.2 \times V_{LBS}$$

在省電模式時，可將ENGNDR_ [MISC2<1>] 設為H，可以關掉GNDR，以節省電流之消耗。

6 時脈產生器

6.1 時脈產生器



• 圖形 7、時脈產生器。

時脈產生器如圖形 7 所示，可以接上一 4 MHz 之石英振盪器，產生一 4 MHz 之時鐘頻率。經過一除頻器將之除至 FS 頻率。其中，FS 之信號是由類數轉換器使用。

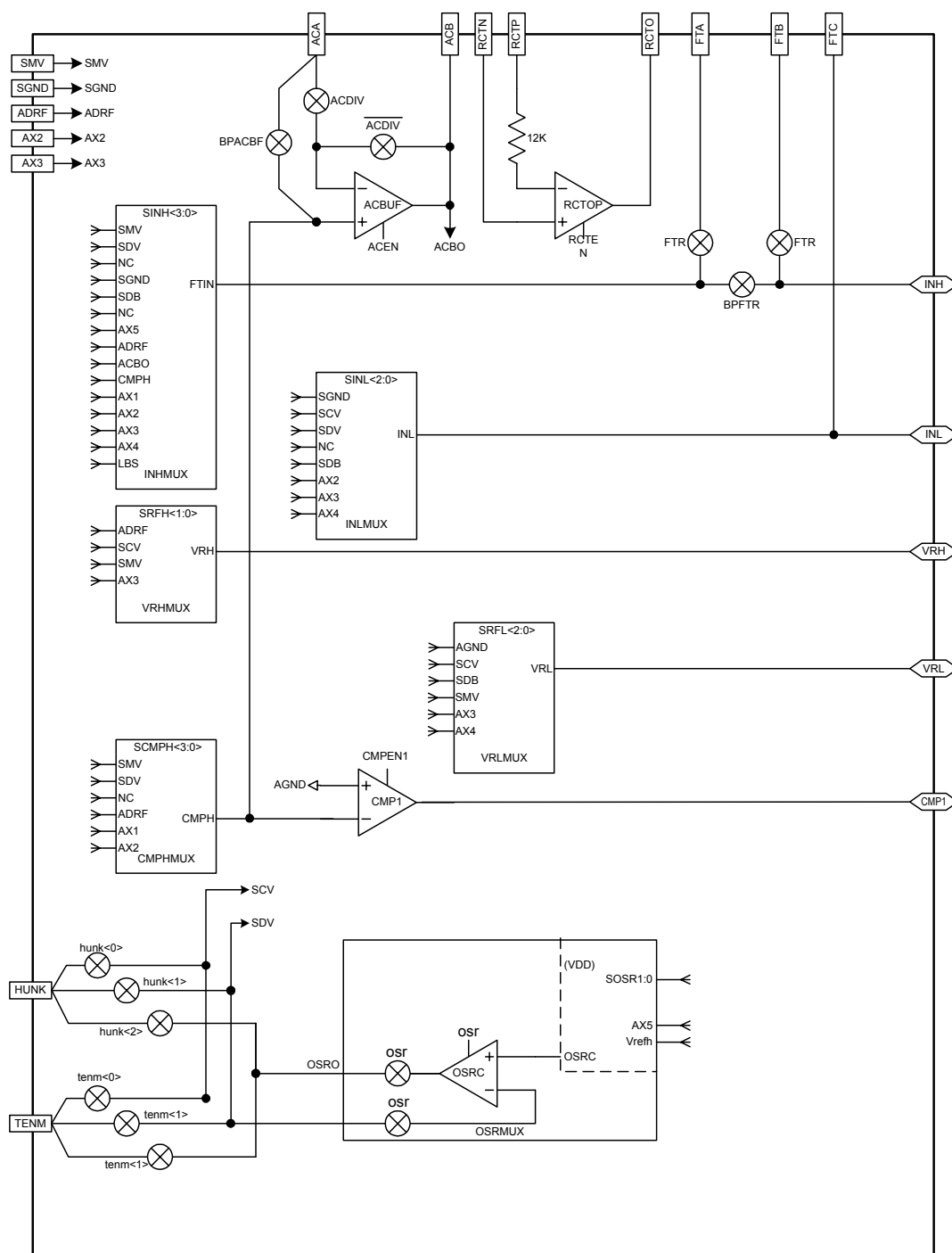
FS 受 ENXTAL_ 和 FSDIV 等信號控制，其真值表如表格 7 所示。

ENXTAL_	FSDIV	F _s
L	L	166.67 kHz
L	H	83.33 kHz
H	X	0, (L)

• 表格 7、FS 產生器之真值表。

OSCO 在 ENOSCO_=0 時，會有頻率固定為 2.000 MHz 之方波輸出。在 ENOSCO_=1 時，其輸出固定為 0，此時可節省 VCC 之電流消耗。

7 功能網路



• 圖形 8、FS501之功能網路圖

7.2 多工器與前置濾波器

經由INHMUX、INLMUX、VRHMUX以及VRLMUX等多工器，可選擇進入類數轉換器之信號，共有FTIN、INL、VRH和VRL等。其中FTIN與INL輸出，會先經過一RC構成之前置濾波器，再進入類數轉換器之全差動輸入INH與INL。並且，可由BPFTR與FTR之控制，旁路掉前置RC濾波器，直接進入ADC。

每一個輸出路徑之選擇，均由控制暫存器直接設定之。如表格 9、表格 10、表格 11和表格 12所示。

Name	SMV	SGND	ADRF	ACBO	CMPH	AX2	AX3
SINH	0000	0011	0111	1000	1001	1011	1100

• 表格 9、INH多工器設定

Name	SGND	AX2	AX3
SINL	000	101	110

表格 10、INL多工器設定。

Name	ADRF	SMV	AX3
SRFH	00	10	11

表格 11、VRH多工器設定。

Name	AGND	SMV	AX3
SRFL	000	011	100

表格 12、VRL多工器設定。

經由CMPH多工器（CMPHMUX），可選擇進入運算放大器ACBUF之信號。路徑之選擇，也是由控制暫存器決定。如表格 13所示。

Name	SMV	ADRF	AX2	SGND	AGND	VRH	VRL
SCMPH	0000	0011	0101	1100	1101	1110	1111

表格 13、CMPH多工器設定。

7.3 運算放大器

1) ACBUF運算放大器

ACBUF與ACDIV所控制之開關，以及外部之電阻，可構成一增益或衰減之網路。ACBUF之工作與否，可由設定控制暫存器之ACEN，直接控制。在ACEN=0時，關掉此運算放大器，同時輸出變為高阻抗。

此運算放大器，可由ACDIV設定選擇其增益。若ACDIV=0，本緩衝器之增益為1。若ACDIV=1，此運算放大器之增益可由外接之網路電阻決定。

2) RCTOP運算放大器

此運算放大器之致能，由RCTEN控制。在RCTEN為Lo時，關掉本運算放大器，可節省電流之消耗。

7.4 歐姆電壓源

歐姆電壓源，可提供之電壓如表格 14所示，直接饋入衰減網路。歐姆電壓源之輸出受到SOSR1:0控制，如表格 14所示。SOSR1:0，則可由控制暫存器直接設定之。

歐姆電壓為VDD輸出時，推動到晶片接腳處之電壓，會受到該路徑上開關電阻之影響，因此實際落在負載上之電壓，會受到負載大小之影響。

在VDD以外之輸出電壓狀況，因運算放大器高增益且負回授之故，可以忽略開關電阻之影響，即其落在負載上之電壓，受負載大小之影響可以忽略。在各種輸出狀態下，最大電流提供能力約為±1.2mA。

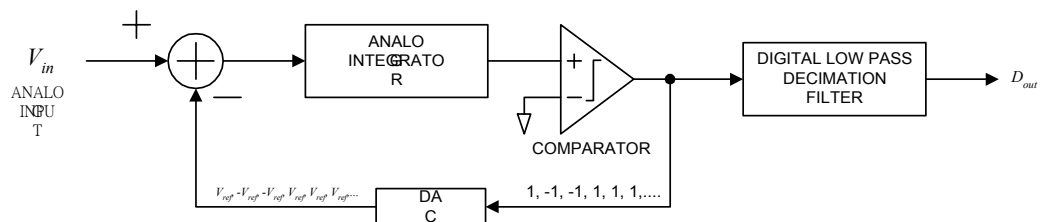
INPUT		OUTPUT
MODE3:0	SOSR1:0	OSRO
1001	00	high impendence
1001	01	AX5
1001	10	Vrfrh
1001	11	VDD

表格 14 歐姆電壓源之控制真值表

8 類數轉換器

8.1 差和調變式類數轉換器操作原理

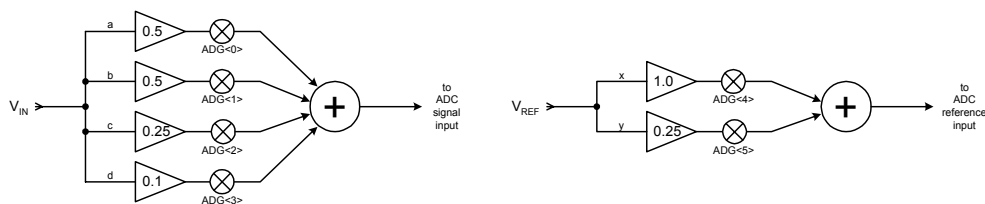
本高解析度之類數轉換器，採用了差和（delta-sigma）調變的技術，把連續的類比輸入訊號，以遠高於輸入訊號頻寬的取樣頻率將之取樣，由差和調變的轉換成連續的一位元數位碼，再經由晶片上的數位濾波器濾掉差和轉換的高頻量化雜訊，成為高解析度的數位碼。而適用於高解析度之多功能數位電錶中。另外，此種轉換器，因其在類比轉換端只做了一位元的量化，所以天生有極為良好的線性度。其訊號輸入端與參考電壓輸入端，均為全差動輸入，而且有很好的共模拒斥比，可以有效地拒斥掉兩端的共模訊號。



• 圖形 10、差和類數轉換器之概念圖。

差和類數轉換器之概念圖如圖形 10所示，包括了一個類比差量器、一個積分器、一個比較器、一個一位元的數類轉換器和一個數位低通濾波器。類比輸入訊號由輸入端被連續地取樣進來，並直接與其所預測之電壓相減，其差量饋入類比積分器中，再經比較器預測出一個數位碼，經數類轉換後成為其所預測之類比電壓（ $+V_{ref}$ or $-V_{ref}$ ），反向饋入積分器，形成一穩定之負回授。由於積分器對於直流有無窮大之增益，因此若輸入訊號變化的速度遠小於其取樣之速度，差和調變器所預測之電壓訊號之平均值，將會非常接近輸入訊號，在某特定解析度下可將之視為相等。因此，其比較器所轉換出來的一位元數位碼，即等效於 $\pm V_{ref}$ 之類比訊號值。所以再將此一位元數位碼，經過數位濾波器做平均的動作，即可得高解析度之類數轉換之數位碼。

8.2 檔位增益設定



• 圖形 11、FS501之增益設定圖。

如圖形 11所示，FS501類數轉換器之信號輸入端，共有四個不同增益之路徑，可由控制暫存器之ADG<3:0>四個位元獨立控制之。參考電壓輸入端，則有兩個不同增益之路徑，可由控制暫存器之

ADG<5:4>兩個位元獨立控制之。其中，所有之增益值均為近似值，精確實際之增益值，需經校準之後得之。

由適當之增益選擇控制，能使得各種量測，都能運用到類數轉換器之最佳動態範圍。表格 15所示為在一般之應用時，較常用的三個典型的檔位與ADG<5:0>之設定。

	第一檔位	第二檔位	第三檔位
ADG<5:0>	01_0011	11_0111	11_1000
參考電壓增益 (G_{REFi})	$\times 1.0$	$\times 1.25$	$\times 1.25$
輸入電壓增益 (G_{SIGi})	$\times 1.0$	$\times 1.25$	$\times 0.1$

• 表格 15、FS501類數轉換器之典型檔位設定。

而各檔位之量測轉移函數為

方程式 3
$$D_x = \frac{G_{SIGi}}{G_{REFi}} \times \frac{v_x}{v_{ref}}$$

各檔位之參考電壓與輸入電壓之增益近似值，如表格 15所示。而實際精確之各個增益值與偏位電壓值，必需經由校準得知。

8.3 數位濾波器

如圖形 10所示，由比較器輸出的一位元數位碼，必需經過一數位低通濾波器，做類似於平均之動作，始能得到一高解析度之多位元數位碼。FS501所用之數位濾波器之轉移函數為

方程式 4
$$|H(f)| = \frac{1}{N^2} \left(\frac{\sin(N\pi f / f_s)}{\sin(\pi f / f_s)} \right)^2$$

其中N為本濾波器之次數 (TAP)。

若假設類數轉換器之取樣頻率為166kHz，濾波器之次數為16600為例，可得本濾波器之頻率響應圖如。其第一個零點位置是位於

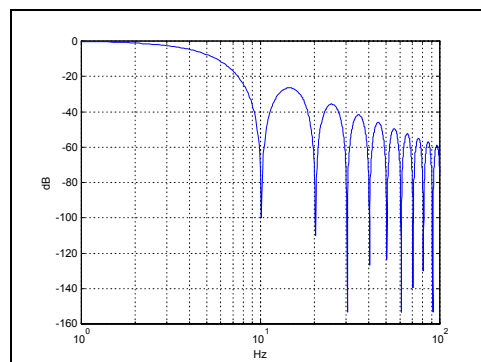
方程式 5
$$f_{z1} = \frac{f_s}{N} = \frac{166000 \text{ Hz}}{16600} = 10 \text{ Hz}$$

處。之後，在所有第一個零點的整數倍位置，均有零點產生。在零點附近的信號，將會被此濾波器完全濾掉，因此如圖形 12 之頻率響應，對於 50 Hz 和 60 Hz 之雜訊，均有良好之壓抑效果。同理，若假設取樣頻率為 83 kHz，濾波器之次數仍為 16600，則第一個零點位置，可計算得為 5 Hz。

FS970x 共有兩個此種可程式次數之數位濾波器，分別為 COMB1 與 COMB2，其輸出分別為 SUM1 與 SUM2。COMB1 之次數較高，因此用於高解析度量測。而 COMB2 之次數較低，其快速低解析度輸出，可用快速量測。

COMB1 與 COMB2 之次數，均為可程式，分別可由 TPS1 與 TPS2 設定之，如表格 16 所示。其中第一個零點位置，是以取樣頻率 83.3 kHz 為例，由方程式 5 計算得知。

在 TPS1=TPS2=11 時，慢速和快速輸出之解析度分別為 18 bits 和 12 bits。其他各狀態之解析度，以實際量測到的為準。



• 圖形 12、FS501 的數位濾波器頻率響應圖。

	COMB1 (TPS1)		COMB2 (TPS2)	
TPSX<1:0>	次數 (N)	第一個零點頻率 (Hz)	次數 (N)	第一個零點頻率 (Hz)
11	16384	5	256	325
10	8192	10	128	650
01	4096	20	64	1300
00	2048	40	32	2600

• 表格 16、梳形濾波器之次數設定與第一個零點位置 ($F_s=83.3$ kHz)。

8.4 類數轉換器之讀取與運算

FS501 類數轉換器之線路，因製程之飄移，會有一偏位電壓值存在，使得類數轉換器之讀值會有一偏位誤差。為消除此偏位誤差，可由控制暫存器 SETADC 中之 CYS<1:0> 設定出不同之三種工作模式，此些工作模式致使 SUM1 之讀值與運算方式略有不同，茲分述如下。

8.4.1 類數轉換器輸出 SUM1

若令 CYS<1:0>=00，類數轉換器之輸入端短路，可由 SUM1 讀到類數轉換器偏位電壓之負值。

若令 CYS<1:0>=11，可由 SUM1 讀得待測電壓等效之數位值。

若令 $CYS<1:0>=01$ ，此時 $SUM1$ 之讀值，為待測電壓理想之線性類數轉換讀值，適合於所有之高解析度量測時使用。

在 $CYS<1:0>\neq 01$ 時， $SUM1$ 之輸出率就是 $COMB1$ 的第一個零點的頻率 f_{z1} ，如方程式 5。在 $CYS<1:0>=01$ 時，其輸出率會剛好等於 $f_{z1}/2$ 。

8.5 數位輸出碼與等效電壓之換算

FS501 之類數轉換器輸出為 $SUM1<23:0>$ ，為二十四位元之二的補數值。其中 $SUM1<23>$ 為符號位元，為 0 時代表正數，為 1 時代表負數。小數點位置在 $SUM1<22>$ 與 $SUM1<21>$ 之間。

假設 $SUM1<23:0>=0010_1000_0000_0000_0000_0000$ ，其等效浮點數值計算如下

$$\begin{aligned} \text{方程式 6} \quad SUM1 &= 00.10_1000_0000_0000_0000_0000 \\ &= 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} + 0 \times 2^{-4} + 0 \times 2^{-5} + \dots + 0 \times 2^{-22} \\ &= 0.5 + 0.125 = 0.625 \end{aligned}$$

若 $SUM1<23:0>=1101_1111_1111_1111_1111_1111$ ，其等效浮點數值計算如下

$$\begin{aligned} \text{方程式 7} \quad SUM1 &= 11.01_1111_1111_1111_1111_1111 \\ &= -(00.10_0000_0000_0000_0000_0001) \\ &= -(1 \times 2^{-1} + 0 \times 2^{-2} + 0 \times 2^{-3} + 0 \times 2^{-4} + \dots + 1 \times 2^{-22}) \\ &= -0.5000002384 \end{aligned}$$

若假設其增益 G' 為理想值等於 1，參考電壓值 V_{ref} 為 1.00000V，由類數轉換器讀值 0010_1000_0000_0000_0000_0000，則可換算得待測電壓為

$$v_x = \frac{V_{ref}}{G'} \times D_x = \frac{1.00000 \text{ V}}{1} \times 0.625 = 0.62500 \text{ V}。$$

若類數轉換器讀值 1101_1111_1111_1111_1111_1111，則可換算得待測電壓為

$$v_x = \frac{V_{ref}}{G'} \times D_x = \frac{1.00000 \text{ V}}{1} \times -0.5000002384 = -0.50000 \text{ V}。$$

然而，於實際情況下之 G' 值之受製程的漂移影響，不會剛好等於 1，而會有約 $\pm 1\%$ 之誤差。同時，參考電壓值 V_{ref} ，受參考電壓源與分壓電阻之影響，也不會剛好等於 1.00000 伏特。因此，此些元件所引起之增益誤差，必須被校準之。

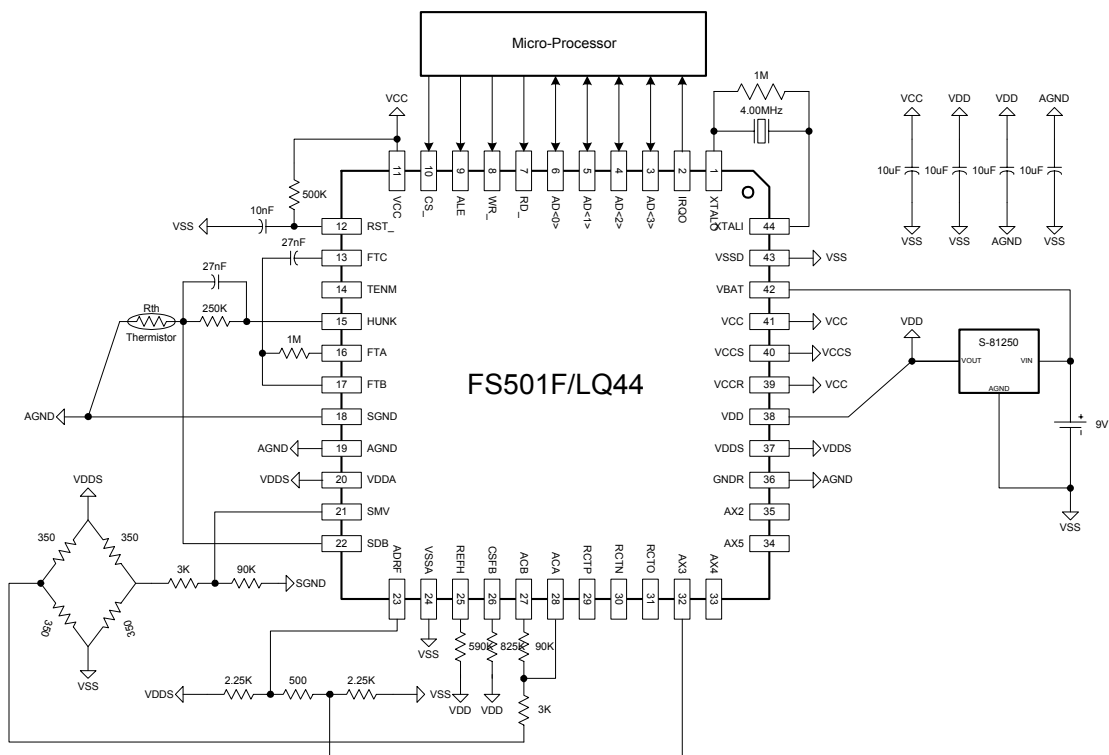
8.6 其他控制設定

ENAD(ADG<7>)為類數轉換器之致能訊號，設為1時，致能類數轉換器。設為0時，關掉類數轉換器，可節省電源之消耗。

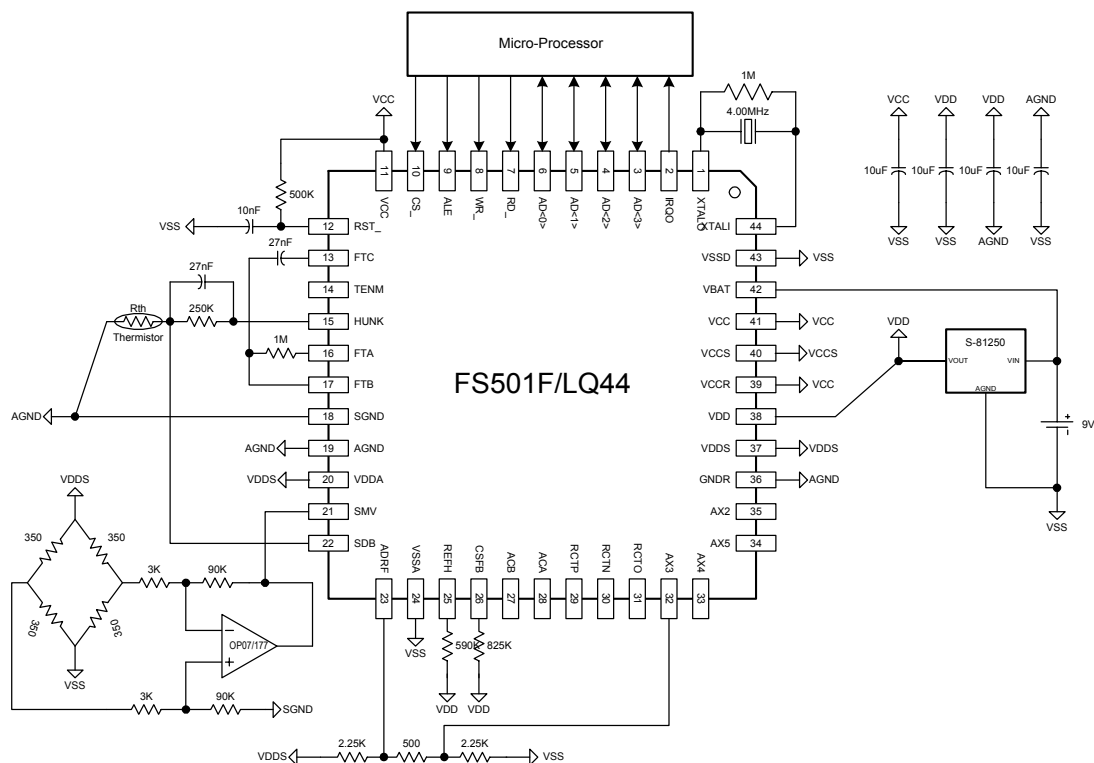
CPVR(ADG<6>)為類數轉換器之電阻量測增進模式，設為1時，可以改善電阻量測之線性度。

9 量測之應用

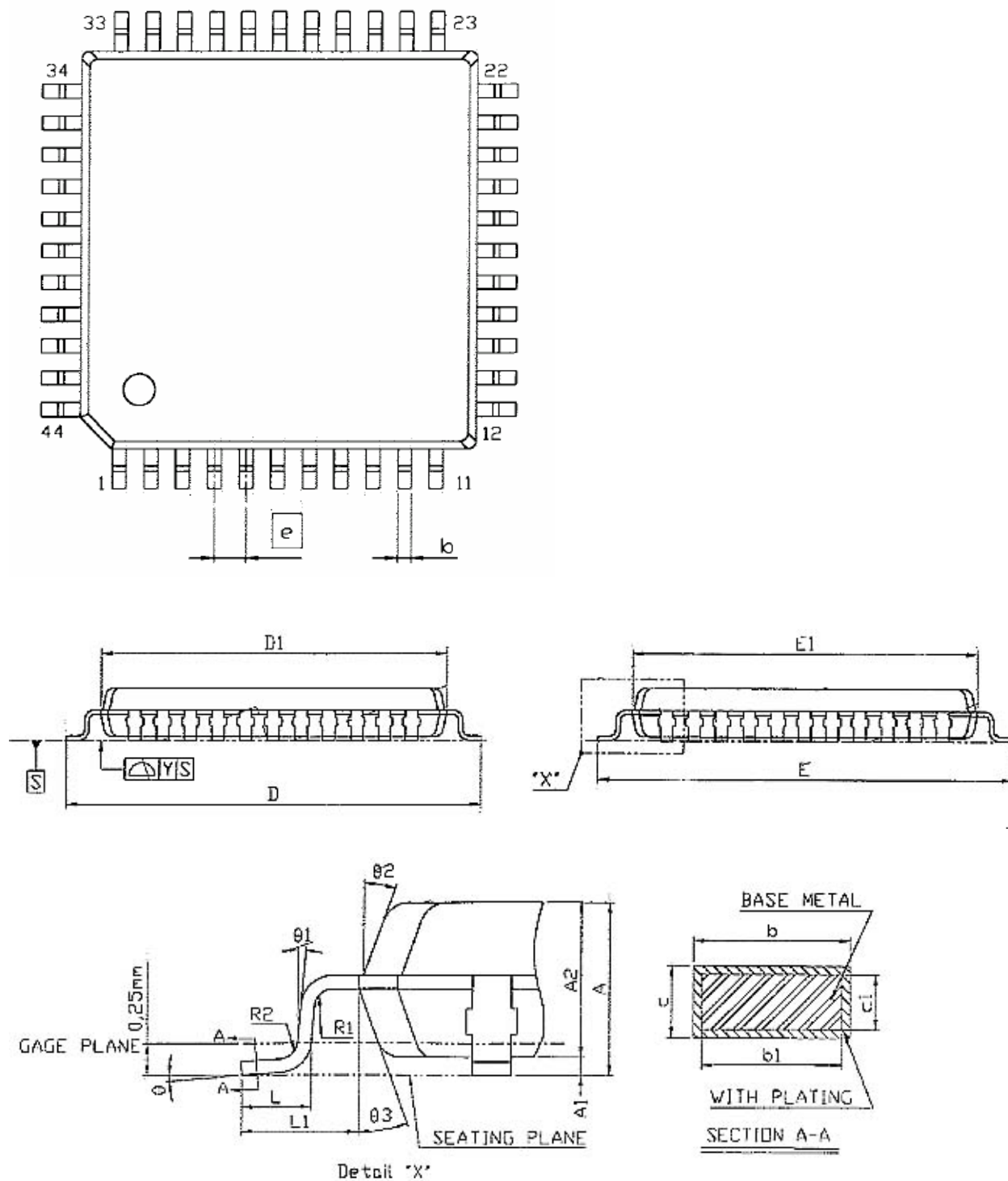
9.1 電子秤應用電路圖〔使用內建OP〕



9.2 電子秤應用電路圖〔使用外部OP〕



10 IC 尺寸圖



SYMBOL	DIMENSION (MM)			DIMENSION (MIL)		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A			1,60			63
A1	0,05		0,15	2		6
A2	1,35	1,40	1,45	53	55	57
b	0,30	0,37	0,45	12	15	18
b1	0,30	0,35	0,40	12	14	16
c	0,09		0,20	4		8
c1	0,09		0,16	4		6
D	12,00 BSC			472 BSC		
D1	10,00 BSC			394 BSC		
E	12,00 BSC			472 BSC		
E1	10,00 BSC			394 BSC		
E	0,80 BSC			31,5 BSC		
L	0,45	0,60	0,75	10	24	30
L1	1,00 REF			39 REF		
R1	0,08			3		
R2	0,08		0,20	3		8
Y			0,075			3
θ	0°	3,5°	7°	0°	3,5°	7°
θ1	0°			0°		
θ2	11°	12°	13°	11°	12°	13°
θ3	11°	12°	13°	11°	12°	13°

NOTES:

1. REFER TO JEDEC MS-026/BCB
2. DIMENSION D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PER SIDE D1 AND E1 ARE MAXIMUM PLASTIC BODY SIZE DIMENSION INCLUDING MOLD MISMATCH.
3. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED THE MAXIMUM b DIMENSION BY MORE THAN 0.08mm.
4. ALL DIMENSIONS IN MILLIMETERS.

11 採購資訊

產品編號	說明	封裝型式
FS501F		裸片 (44 pins)
FS501F		44-pin LQFP (非無鉛封裝)
FS501F-PCD	44-pin LQFP 無鉛封裝料號。	44-pin LQFP (無鉛封裝)

12 文件更新紀錄

版本	更新日	頁碼	說明
3.8	2004/04/16	30	1. 修改檔格式以及校稿。 2. 加入採購資訊。
3.9	2005/08/02	31	1. 修正為內含 2 個低雜訊運算放大器之 18 位元類數轉換器。 2. 更正採購資訊，加入無鉛料號。 3. 加入文件更新紀錄。