



PIC16F684

数据手册

采用纳瓦技术的 14 引脚 8 位
CMOS 单片机

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信: 在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前, 仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知, 所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下, 能访问您的软件或其他受版权保护的成果, 您有权依据该法案提起诉讼, 从而制止这种行为。

提供本文档的中文版本仅为便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为为您提供便利, 它们可能由更新之信息所替代。确保应用符合技术规范, 是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任, 并加以赔偿。在 Microchip 知识产权保护下, 不得暗中以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart、rfPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Linear Active Thermistor、MPASM、MPLIB、MPLINK、MPSIM、PICKit、PICDEM、PICDEM.net、PICLAB、PICKtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rfLAB、rfPICDEM、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 Zena 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2006, Microchip Technology Inc. 版权所有。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均于 2003 年 10 月通过了 ISO/TS-16949:2002 质量体系认证。公司在 PICmicro® 8 位单片机、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外, Microchip 在开发系统的设计和和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

采用纳瓦技术的 14 引脚 8 位 CMOS 闪存单片机

高性能的 RISC CPU:

- 仅需学习 35 条指令
 - 除跳转指令外的所有指令都是单周期的
- 工作速度:
 - 振荡器 / 时钟的输入频率为 DC~20 MHz
 - 指令周期为 DC~200 ns
- 中断功能
- 8 级深硬件堆栈
- 直接、间接和相对寻址模式

特殊单片机特性:

- 高精度内部振荡器:
 - 出厂时精度校准为 $\pm 1\%$
 - 可用软件选择的频率范围为 32 kHz 到 8 MHz
 - 可用软件调节
 - 双速启动模式
 - 适用于关键应用的晶振故障检测
 - 在节能模式下工作时可进行时钟模式切换
- 节能的休眠模式
- 宽工作电压范围 (2.0V 到 5.5V)
- 工业级和扩展级温度范围
- 上电复位 (Power-on Reset, POR)
- 上电延时定时器 (Power-up Timer, PWRT) 和振荡器起振定时器 (Oscillator Start-up Timer, OST)
- 带软件控制选择的欠压检测 (Brown-out Detect, BOD)
- 带片上振荡器 (振荡器频率可由软件选择, 当预分频比最大时其标称值为 268 秒) 并且可软件使用的增强型低电流看门狗定时器 (Watchdog Timer, WDT)
- 带上拉的主复位, 可复用为输入引脚
- 可编程代码保护
- 高耐用性闪存 / EEPROM 单元:
 - 闪存可经受 10 万次写操作
 - EEPROM 可经受 100 万次写操作
 - 闪存 / 数据 EEPROM 保存时间: >40 年

低功耗特性:

- 待机电流:
 - 电压为 2.0V 时, 典型值 <1 nA
- 工作电流:
 - 频率为 32 kHz、电压为 2.0V 时, 典型值为 8.5 μ A
 - 频率为 1 MHz、电压为 2.0V 时, 典型值为 100 μ A
- 看门狗定时器电流:
 - 电压为 2.0V 时, 典型值为 1 μ A

外设特性:

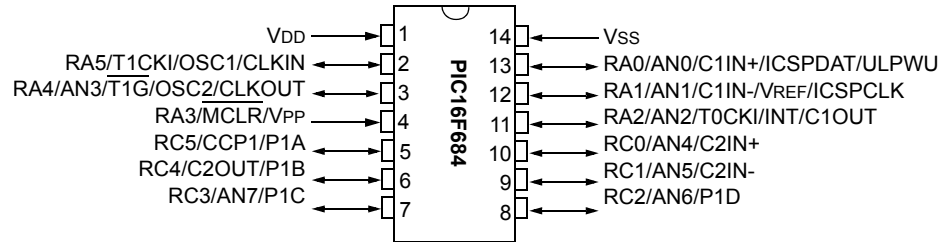
- 具有独立方向控制的 12 个 I/O 引脚:
 - 高灌 / 拉电流可直接驱动 LED
 - 引脚电平变化中断
 - 独立的可编程弱上拉
 - 超低功耗唤醒 (Ultra Low-power Wake-up, ULPWU)
- 模拟比较器模块, 带有:
 - 两个模拟比较器
 - 可编程的片上参考电压 (CVREF) 模块 (为 VDD 的百分比)
 - 可从外部访问的比较器输入和输出
- A/D 转换器:
 - 10 位分辨率和 8 路通道
- Timer0: 带 8 位可编程预分频器的 8 位定时器 / 计数器
- 增强型 Timer1:
 - 带有预分频器的 16 位定时器 / 计数器
 - 外部门控信号输入模式
 - 如果选择了 INTOSC 模式, 在 LP 模式下可选择使用 OSC1 和 OSC2 作为 Timer1 的振荡器
- Timer2: 带 8 位周期寄存器、预分频器和后分频器的 8 位定时器 / 计数器
- 增强型捕捉、比较和 PWM 模块:
 - 16 位捕捉模块, 最大分辨率为 12.5 ns
 - 16 位比较模块, 最大分辨率为 200 ns
 - 带有 1、2 或 4 路输出通道, 可编程“死区时间”的 10 位 PWM 模块, 输出信号的最大频率为 20 kHz
- 通过两个引脚实现的在线串行编程 (In-Circuit Serial Programming™, ICSP™)

器件	程序存储器	数据存储器		I/O	10位 A/D 转换器 (通道数)	比较器	8/16 位 定时器
	闪存 (字数)	SRAM (字节数)	EEPROM (字节数)				
PIC16F684	2048	128	256	12	8	2	2/1

PIC16F684

引脚图

14 引脚 PDIP、SOIC 和 TSSOP



目录

1.0 器件概述	5
2.0 存储器构成	7
3.0 时钟源	19
4.0 I/O 端口	31
5.0 Timer0 模块	45
6.0 带门控的 Timer1 模块	49
7.0 Timer2 模块	53
8.0 比较器模块	55
9.0 模数转换器 (A/D) 模块	63
10.0 数据 EEPROM 存储器	71
11.0 增强型捕捉 / 比较 / PWM (ECCP) 模块	75
12.0 CPU 的特性	91
13.0 指令集综述	111
14.0 开发支持	121
15.0 电气规范	127
16.0 直流和交流特性图表	147
17.0 封装信息	149
附录 A: 数据手册版本历史	153
附录 B: 从其他 PICmicro® 器件移植	153
索引	155
Microchip 网站	159
变更通知客户服务	159
客户支持	159
读者反馈表	160
产品标识体系	161

致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 CTRC@microchip.com，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A 是 DS30000 的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 www.microchip.com 上注册。

PIC16F684

注:

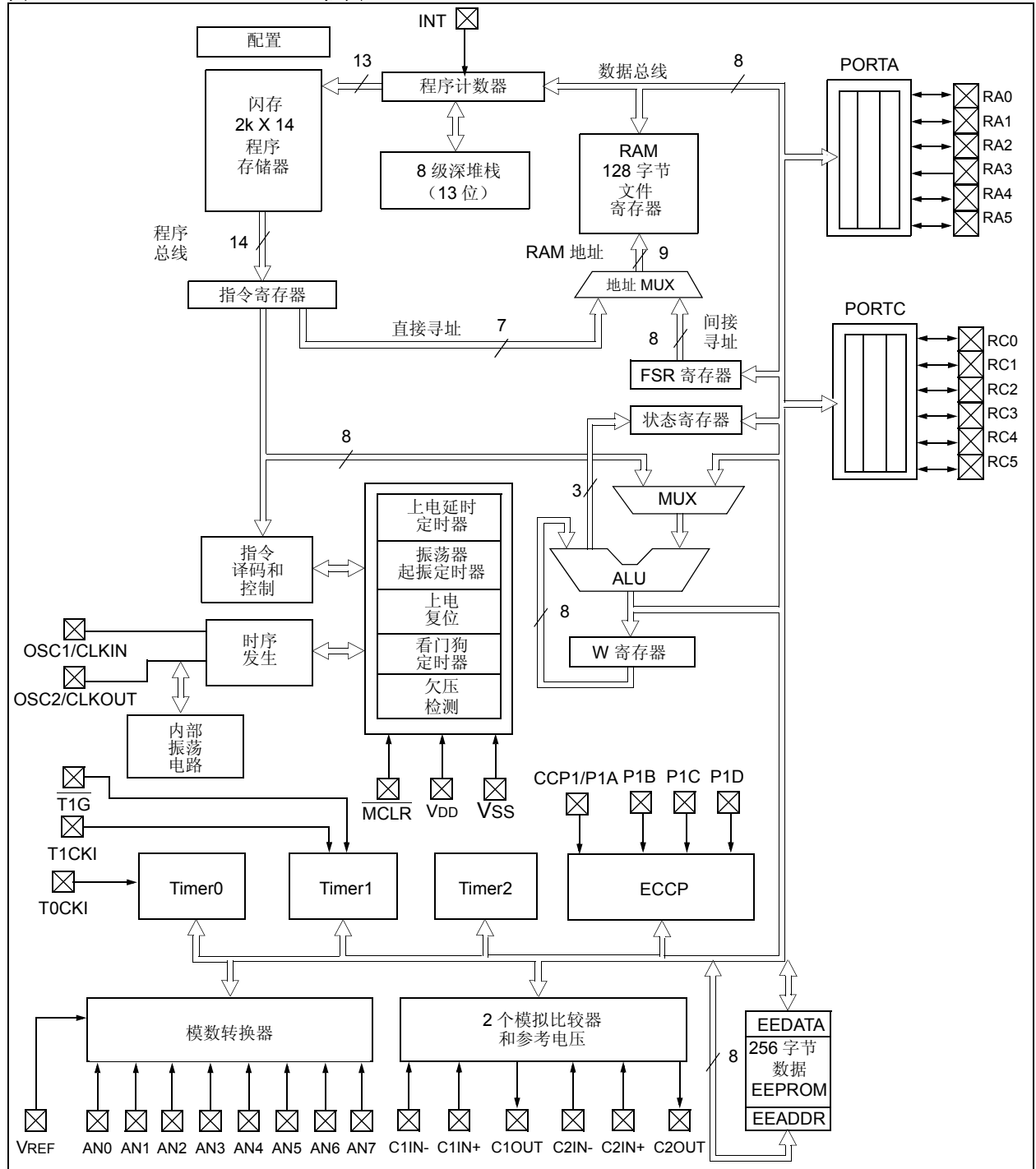
1.0 器件概述

本文档包含针对 PIC16F684 器件的信息。可以在《PICmicro® 中档单片机系列参考手册》(DS33023A_CN) (可从当地 Microchip 销售代表处获取或从 Microchip 网站下载) 中找到更多信息。

此参考手册可视为本数据手册的补充文档，如需更好地了解器件架构和外设模块的操作，强烈建议阅读此参考手册。

本数据手册涉及 PIC16F684 器件。器件有 14 引脚 PDIP、SOIC 和 TSSOP 三种封装类型。图 1-1 给出了 PIC16F684 器件的框图，表 1-1 给出了其引脚配置说明。

图 1-1: PIC16F684 框图



PIC16F684

表 1-1: PIC16F684 引脚排列说明

名称	功能	输入类型	输出类型	说明
RA0/AN0/C1IN+/ICSPDAT/ULPWU	RA0	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN0	AN	—	A/D 通道 0 输入
	C1IN+	AN	—	比较器 1 输入
	ICSPDAT	TTL	CMOS	串行编程数据 I/O
	ULPWU	AN	—	超低功耗唤醒输入
RA1/AN1/C1IN-/VREF/ICSPCLK	RA1	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN1	AN	—	A/D 通道 1 输入
	C1IN-	AN	—	比较器 1 输入
	VREF	AN	—	A/D 外部参考电压
	ICSPCLK	ST	—	串行编程时钟
RA2/AN2/T0CKI/INT/C1OUT	RA2	ST	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN2	AN	—	A/D 通道 2 输入
	T0CKI	ST	—	Timer0 时钟输入
	INT	ST	—	外部中断
	C1OUT	—	CMOS	比较器 1 输出
RA3/MCLR/VPP	RA3	TTL	—	带电平变化中断的 PORTA 输入
	MCLR	ST	—	带有内部上拉的主复位
	VPP	HV	—	编程电压
RA4/AN3/T1G/OSC2/CLKOUT	RA4	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	AN3	AN	—	A/D 通道 3 输入
	T1G	ST	—	Timer1 门控
	OSC2	—	XTAL	晶振 / 谐振器
	CLKOUT	—	CMOS	Fosc/4 输出
RA5/T1CKI/OSC1/CLKIN	RA5	TTL	CMOS	具有可编程上拉和电平变化中断的 PORTA I/O
	T1CKI	ST	—	Timer1 时钟
	OSC1	XTAL	—	晶振 / 谐振器
	CLKIN	ST	—	外部时钟输入 /RC 振荡器连接
RC0/AN4/C2IN+	RC0	TTL	CMOS	PORTC I/O
	AN4	AN	—	A/D 通道 4 输入
	C2IN+	AN	—	比较器 2 输入
RC1/AN5/C2IN-	RC1	TTL	CMOS	PORTC I/O
	AN5	AN	—	A/D 通道 5 输入
	C2IN-	AN	—	比较器 2 输入
RC2/AN6/P1D	RC2	TTL	CMOS	PORTC I/O
	AN6	AN	—	A/D 通道 6 输入
	P1D	—	CMOS	PWM 输出
RC3/AN7/P1C	RC3	TTL	CMOS	PORTC I/O
	AN7	AN	—	A/D 通道 7 输入
	P1C	—	CMOS	PWM 输出
RC4/C2OUT/P1B	RC4	TTL	CMOS	PORTC I/O
	C2OUT	—	CMOS	比较器 2 输出
	P1B	—	CMOS	PWM 输出
RC5/CCP1/P1A	RC5	TTL	CMOS	PORTC I/O
	CCP1	ST	CMOS	捕捉输入 / 比较输出
	P1A	—	CMOS	PWM 输出
VSS	VSS	电源	—	接地参考端
VDD	VDD	电源	—	正电源端

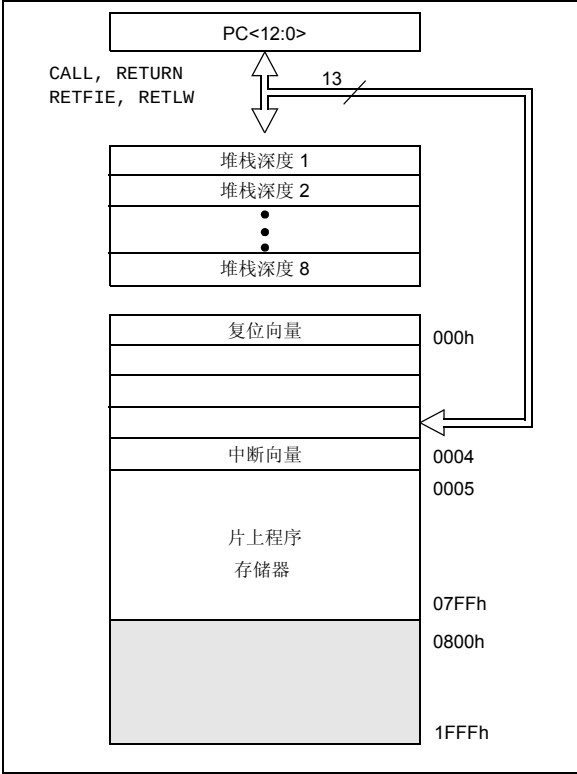
图注: TTL = TTL 输入缓冲器, ST = 施密特触发器输入缓冲器, AN = 模拟输入

2.0 存储器构成

2.1 程序存储器构成

PIC16F684 具有一个 13 位程序计数器，可以对 8k x 14 的程序存储空间进行寻址。而 PIC16F684 仅在物理上实现了第一个 2k x 14（0000h-07FFh）的存储空间。访问该边界以外的单元将导致实际访问存储器的第一个 2k x 14 存储空间。复位向量地址为 0000h，中断向量地址为 0004h（见图 2-1）。

图 2-1: PIC16F684程序存储器映射和堆栈



2.2 数据存储器构成

数据存储器（见图 2-2）被分为两个存储区，其中包含通用寄存器（General Purpose Register, GPR）和特殊功能寄存器（Special Function Register, SFR）。特殊功能寄存器位于每个存储区开头的 32 个单元。通用寄存器位于 Bank 0 中的 20h-7F 和 Bank 1 中的 A0h-BFh 寄存器单元中，它们以静态 RAM 的方式实现。Bank 1 中的寄存器单元 F0h-FFh 指向 Bank 0 中的地址单元 70h-7Fh。所有其他的 RAM 均未用，读取它们时将返回 0。RP0（Status<5>）为存储区选择位。

RP0 = 0：→选定 Bank 0

RP0 = 1：→选定 Bank 1

注：保留 IRP 和 RP1 位（Status<7:6>）并且这两位应该始终保持为 0。

PIC16F684

2.2.1 通用文件寄存器

在 PIC16F684 中通用寄存器是按 128×8 的形式实现的。可直接访问每个寄存器或通过文件选择寄存器 (File Select Register, FSR) 间接访问每个存储器 (见第 2.4 节“间接寻址、INDF 和 FSR 寄存器”)。

2.2.2 特殊功能寄存器

特殊功能寄存器是 CPU 和外设模块用来控制所需的器件操作的寄存器（见表 2-1）。这些寄存器都实现为静态 RAM。

特殊功能寄存器可分为两类：内核与外设。本章仅讲述与“内核”有关的特殊功能寄存器。那些与外设功能部件的操作有关的特殊功能寄存器将在相应的外设功能部件章节中讲述。

图 2-2: PIC16F684 的数据存储器映射



表 2-1: PIC16F684 BANK0 内的特殊功能寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	所在 的页
Bank 0											
00h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元（不是物理寄存器）								xxxx xxxx	17, 99
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	45, 99
02h	PCL	程序计数器（PC）的低字节								0000 0000	17, 99
03h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	$\overline{TO}$	PD	Z	DC	C	0001 1xxx	11, 99
04h	FSR	间接数据存储器地址指针								xxxx xxxx	17, 99
05h	PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--xx xxxx	31, 99
06h	—	未用								—	—
07h	PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx xxxx	40, 99
08h	—	未用								—	—
09h	—	未用								—	—
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	17, 99
0Bh	INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF	0000 0000	13, 99
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	15, 99
0Dh	—	未用								—	—
0Eh	TMR1L	16 位 TMR1 低字节的保持寄存器								xxxx xxxx	49, 99
0Fh	TMR1H	16 位 TMR1 高字节的保持寄存器								xxxx xxxx	49, 99
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	51, 99
11h	TMR2	Timer2 模块寄存器								0000 0000	53, 99
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	53, 99
13h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								XXXX XXXX	75, 99
14h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								XXXX XXXX	75, 99
15h	CCP1CON	P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0000 0000	75, 99
16h	PWM1CON	PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0	0000 0000	85, 99
17h	ECCPAS	ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0	0000 0000	86, 99
18h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	106, 99
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	55, 99
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	59, 99
1Bh	—	未用								—	—
1Ch	—	未用								—	—
1Dh	—	未用								—	—
1Eh	ADRESH	左对齐格式下 A/D 结果的高 8 位或右对齐格式下 A/D 结果的高 2 位								xxxx xxxx	65, 99
1Fh	ADCON0	ADFM	VCFG	—	CHS2	CHS1	CHS0	$\overline{GO/DONE}$	ADON	00-0 0000	66, 99

图注： — = 未用单元（读为 0），u = 不变，x = 未知，q = 取值视情况而定，阴影单元 = 未用

注 1： 保留 IRP 和 RP1 位，始终保持这两位清零。

PIC16F684

表 2-2: PIC16F684 BANK1 内的特殊功能寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	所在 的页
Bank 1											
80h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元（不是物理寄存器）								xxxx xxxx	17, 99
81h	OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	12, 99
82h	PCL	程序计数器（PC）的低字节								0000 0000	17, 99
83h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	TO	PD	Z	DC	C	0001 1xxx	11, 99
84h	FSR	间接数据存储器地址指针								xxxx xxxx	17, 99
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	32, 99
86h	—	未用								—	—
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	43, 99
88h	—	未用								—	—
89h	—	未用								—	—
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	17, 99
8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	13, 99
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	14, 99
8Dh	—	未实现								—	—
8Eh	PCON	—	—	ULPWUE	SBODEN	—	—	POR	BOD	--01 --qq	16, 99
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS ⁽²⁾	HTS	LTS	SCS	-110 x000	29, 99
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	23, 99
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	65, 99
92h	PR2	Timer2 模块周期寄存器								1111 1111	53, 99
93h	—	未用								—	—
94h	—	未用								—	—
95h	WPUA ⁽³⁾	—	—	WPUA5	WPUA4	—	WPUA2	WPUA1	WPUA0	--11 -111	32, 99
96h	IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	33, 100
97h	—	未用								—	—
98h	—	未用								—	—
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	62, 100
9Ah	EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	71, 100
9Bh	EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000 0000	71, 100
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	72, 100
9Dh	EECON2	EEPROM 控制寄存器 2（不是物理寄存器）								---- ----	72, 100
9Eh	ADRESL	左对齐格式下 A/D 结果的低 2 位或右对齐格式下 A/D 结果的低 8 位								xxxx xxxx	65, 100
9Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	66, 100

图注： — = 未用单元（读为 0），u = 不变，x = 未知，q = 取值视情况而定，阴影单元 = 未实现

注 1： 保留 IRP 和 RP1 位，始终保持这两位清零。

2： 使用双速启动并且选择 LP、HS 或 XT 作为振荡器时，OSTS 位 OSCCON <3> 将复位为 0。

3： 当配置字寄存器中的 MCLRE 位为 1 时，使能 RA3 上拉。

2.2.2.1 状态寄存器

如寄存器 2-1 所示，状态（Status）寄存器包含：

- ALU 的算术运算状态
- 复位状态
- 数据存储（SRAM）的存储区选择位

和其他寄存器一样，状态寄存器也可以作为任何指令的目标寄存器。如果一条影响 Z、DC 或 C 位的指令以状态寄存器作为目标寄存器，将禁止写这三位。根据器件逻辑，这些位会被置 1 或清零。此外，也不能写 $\overline{TO}$ 和 PD 位。因此，当执行一条把状态寄存器作为目标寄存器的指令后，状态寄存器的结果可能和预想的不一样。

例如，执行 CLRF STATUS 指令会清零该寄存器的高 3 位并将 Z 位置 1。从而使状态寄存器的值为 “000u u1uu”（其中 u 表示不变）。

因此，建议仅使用 BCF、BSF、SWAPF 和 MOVWF 指令来改变状态寄存器，因为这些指令不影响任何状态位。欲知其他不会影响任何状态位的指令，请参见“指令集综述”。

- 注 1:** PIC16F684 不使用 IRP 和 RP1 位（STATUS<7:6>），并且应该保持这两位清零。建议不要使用这些位，因为这可能会影响未来产品的向上兼容性。
- 2:** 在减法运算中，C 和 DC 位分别作为借位和半借位标志位。具体示例请参见 SUBLW 和 SUBWF 指令。

寄存器 2-1:

STATUS——状态寄存器（地址：03h 或 83h）

保留	保留	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	$\overline{TO}$	PD	Z	DC	C
bit 7							bit 0

- bit 7 **IRP:** 此位保留，并且应该保持为 0
- bit 6 **RP1:** 此位保留，并且应该保持为 0
- bit 5 **RP0:** 寄存器存储区选择位（用于直接寻址）
1 = Bank 1（80h - FFh）
0 = Bank 0（00h - 7Fh）
- bit 4 **$\overline{TO}$:** 超时状态位
1 = 上电后，执行了 CLRWD 指令或 SLEEP 指令
0 = 发生 WDT 超时溢出
- bit 3 **PD:** 掉电标志位
1 = 上电复位后或执行了 CLRWD 指令
0 = 执行了 SLEEP 指令
- bit 2 **Z:** 零标志位
1 = 算术运算或逻辑运算的结果为零
0 = 算术运算或逻辑运算的结果不为零
- bit 1 **DC:** 半进位 / 借位位（ADDWF、ADDLW、UBLW 和 SUBWF 指令）
对于借位，极性是相反的。
1 = 结果的第 4 低位向高位发生了进位
0 = 结果的第 4 低位未向高位发生进位
- bit 0 **C:** 进位 / 借位位（ADDWF、ADDLW、UBLW 和 SUBWF 指令）
1 = 结果的最高位发生了进位
0 = 结果的最高位未发生进位

- 注 1:** 借位的极性是相反的。减法是通过加上第二个操作数的 2 的补码（Two's Complement）来实现的。对于移位指令（RRF 和 RLF），此位的值来自源寄存器的最高位或最低位。

图注:

R = 可读位 W = 可写位 U = 未用位，读为 0
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

PIC16F684

2.2.2.2 选项寄存器

选项（Option）寄存器是可读写的寄存器，包含可对以下各项进行配置的各种配置位：

- TMR0/WDT 预分频器
- 外部 RA2/INT 中断
- TMR0
- PORTA 上的弱上拉

注： 要为 TMR0 寄存器指定 1:1 的预分频比，应将 PSA 位（OPTION_REG<3>）置 1，以将预分频器分配给 WDT。请参见第 5.4 节“预分频器”。

寄存器 2-2: OPTION_REG——选项寄存器（地址：81h）

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7								bit 0
bit 7	RAPU: PORTA 上拉使能位 1 = 禁止 PORTA 上拉 0 = 由各个端口锁存值使能 PORTA 上拉							
bit 6	INTEDG: 中断边沿选择位 1 = 由 RA2/INT 引脚的上升沿触发中断 0 = 由 RA2/INT 引脚的下降沿触发中断							
bit 5	T0CS: TMR0 时钟源选择位 1 = RA2/T0CKI 引脚上信号的跳变 0 = 内部指令周期时钟（CLKOUT）							
bit 4	T0SE: TMR0 时钟源边沿选择位 1 = 在 RA2/T0CKI 引脚电平发生由高到低的跳变时递增 0 = 在 RA2/T0CKI 引脚电平发生由低到高的跳变时递增							
bit 3	PSA: 预分频器分配位 1 = 将预分频器分配给 WDT 0 = 将预分频器分配给 Timer0 模块							
bit 2-0	PS<2:0>: 预分频比选择位							
	位值	TMR0 分频比		WDT 分频比				
	000	1 : 2		1 : 1				
	001	1 : 4		1 : 2				
	010	1 : 8		1 : 4				
	011	1 : 16		1 : 8				
	100	1 : 32		1 : 16				
	101	1 : 64		1 : 32				
	110	1 : 128		1 : 64				
	111	1 : 256		1 : 128				

图注：

R = 可读位

W = 可写位

U = 未用位，读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

2.2.2.3 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，包含 TMR0 寄存器溢出、PORTA 电平变化和外部 RA2/INT 引脚中断的各种允许和标志位。

注： 当有中断条件产生时，不管相应的中断允许位或全局允许位 GIE (INTCON<7>) 的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-3: INTCON——中断控制寄存器 (地址: 0Bh 或 8Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF
bit 7							bit 0

- bit 7 **GIE:** 全局中断允许位
1 = 允许所有未屏蔽的中断
0 = 禁止所有中断
- bit 6 **PEIE:** 外设中断允许位
1 = 允许所有未屏蔽的外设中断
0 = 禁止所有外设中断
- bit 5 **TOIE:** TMR0 溢出中断允许位
1 = 允许 TMR0 中断
0 = 禁止 TMR0 中断
- bit 4 **INTE:** RA2/INT 外部中断允许位
1 = 允许 RA2/INT 外部中断
0 = 禁止 RA2/INT 外部中断
- bit 3 **RAIE:** PORTA 电平变化中断允许位 ⁽¹⁾
1 = 允许 PORTA 电平变化中断
0 = 禁止 PORTA 电平变化中断
- bit 2 **TOIF:** TMR0 溢出中断标志位 ⁽²⁾
1 = TMR0 寄存器已经溢出 (必须用软件清零)
0 = TMR0 寄存器没有溢出
- bit 1 **INTF:** RA2/INT 外部中断标志位
1 = 发生了 RA2/INT 外部中断 (必须用软件清零)
0 = 未发生 RA2/INT 外部中断
- bit 0 **RAIF:** PORTA 电平变化中断标志位
1 = 至少一个 PORTA <5:0> 引脚的电平状态发生了改变 (必须用软件清零)
0 = 没有一个 PORTA <5:0> 引脚的电平状态发生改变

注 1: 必须同时使能 IOCA 寄存器。

2: 当 Timer0 计满回零时，TOIF 位置 1。复位时 Timer0 的状态不会改变，它应该在清零 TOIF 位之前被初始化。

图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

PIC16F684

2.2.2.4 PIE1 寄存器

PIE1 寄存器包含中断允许位，如寄存器 2-4 所示。

注： 要允许任何一个外设中断，必须将 PEIE (INTCON<6>) 位置 1。

寄存器 2-4: PIE1——外设中断允许寄存器 1 (地址: 8Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE
bit 7						bit 0	

- bit 7 **EEIE:** EE 写完成中断允许位
1 = 允许 EE 写完成中断
0 = 禁止 EE 写完成中断
- bit 6 **ADIE:** A/D 转换器中断允许位
1 = 允许 A/D 转换器中断
0 = 禁止 A/D 转换器中断
- bit 5 **CCP1IE:** CCP1 中断允许位
1 = 允许 CCP1 中断
0 = 禁止 CCP1 中断
- bit 4 **C2IE:** 比较器 2 中断允许位
1 = 允许比较器 2 中断
0 = 禁止比较器 2 中断
- bit 3 **C1IE:** 比较器 1 中断允许位
1 = 允许比较器 1 中断
0 = 禁止比较器 1 中断
- bit 2 **OSFIE:** 振荡器故障中断允许位
1 = 允许振荡器故障中断
0 = 禁止振荡器故障中断
- bit 1 **TMR2IE:** Timer2 与 PR2 匹配中断允许位
1 = 允许 Timer2 与 PR2 匹配中断
0 = 禁止 Timer2 与 PR2 匹配中断
- bit 0 **TMR1IE:** Timer1 溢出中断允许位
1 = 允许 Timer1 溢出中断
0 = 禁止 Timer1 溢出中断

图注:			
R = 可读位	W = 可写位	U = 未用位, 读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

2.2.2.5 PIR1 寄存器

PIR1 寄存器包含中断标志位，如寄存器 2-5 所示。

注： 当有中断条件产生时，不管相应的中断允许位或全局允许位 GIE (INTCON<7>) 的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-5: PIR1——外设中断请求寄存器 1 (地址: 0Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF
bit 7							bit 0

- bit 7 EEIF:** EEPROM 写操作中断标志位
 1 = 写操作完成 (必须用软件清零)
 0 = 写操作尚未完成或尚未启动
- bit 6 ADIF:** A/D 中断标志位
 1 = A/D 转换完成
 0 = A/D 转换尚未完成或尚未启动
- bit 5 CCP1IF:** CCP1 中断标志位
捕捉模式:
 1 = 发生了 TMR1 寄存器捕捉 (必须用软件清零)
 0 = 未发生 TMR1 寄存器捕捉
比较模式:
 1 = 发生了 TMR1 寄存器比较匹配 (必须用软件清零)
 0 = 未发生 TMR1 寄存器比较匹配
PWM 模式:
 在此模式下未使用
- bit 4 C2IF:** 比较器 2 中断标志位
 1 = 比较器 2 输出发生了改变 (必须用软件清零)
 0 = 比较器 2 输出未发生改变
- bit 3 C1IF:** 比较器 1 中断标志位
 1 = 比较器 1 输出发生了改变 (必须用软件清零)
 0 = 比较器 1 输出未发生改变
- bit 2 OSFIF:** 振荡器故障中断标志位
 1 = 系统振荡器发生故障，时钟输入切换为 INTOSC (必须用软件清零)
 0 = 系统时钟正常运行
- bit 1 TMR2IF:** Timer2 与 PR2 匹配中断标志位
 1 = 发生了 Timer2 和 PR2 的比较匹配 (必须用软件清零)
 0 = 未发生 Timer2 与 PR2 的比较匹配
- bit 0 TMR1IF:** Timer1 溢出中断标志位
 1 = Timer1 寄存器已经溢出 (必须用软件清零)
 0 = Timer1 寄存器未溢出

图注:

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

PIC16F684

2.2.2.6 PCON 寄存器

电源控制（PCON）寄存器（见表 12-2）包含区分以下复位的标志位：

- 上电复位（ $\overline{\text{POR}}$ ）
- 欠压检测（ $\overline{\text{BOD}}$ ）
- 看门狗定时器复位（WDT）
- 外部 $\overline{\text{MCLR}}$ 复位

PCON 寄存器也用于控制超低功耗唤醒和 $\overline{\text{BOD}}$ 的软件使能。

PCON 寄存器中的位如寄存器 2-6 所示。

寄存器 2-6: PCON——电源控制寄存器（地址：8Eh）

	U-0	U-0	R/W-0	R/W-1	U-0	U-0	R/W-0	R/W-x
	—	—	ULPWUE	SBODEN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOD}}$
bit 7								bit 0
bit 7-6	未用：读为 0							
bit 5	ULPWUE ：超低功耗唤醒使能位							
	1 = 使能超低功耗唤醒							
	0 = 禁止超低功耗唤醒							
bit 4	SBODEN ：软件欠压检测使能位 ⁽¹⁾							
	1 = 使能欠压检测							
	0 = 禁止欠压检测							
bit 3-2	未用：读为 0							
bit 1	$\overline{\text{POR}}$ ：上电复位状态位							
	1 = 未发生上电复位							
	0 = 发生了上电复位（必须在上电复位发生后用软件清零）							
bit 0	$\overline{\text{BOD}}$ ：欠压检测状态位							
	1 = 未发生欠压检测							
	0 = 已发生欠压检测（必须在发生欠压检测后用软件置 1）							

注 1：当配置字寄存器中的 $\text{BODEN}<1:0> = 01$ 时允许使用该位对 $\overline{\text{BOD}}$ 进行控制。

图注：

R = 可读位

W = 可写位

U = 未用位，读为 0

-n = 上电复位时的值

1 = 置 1

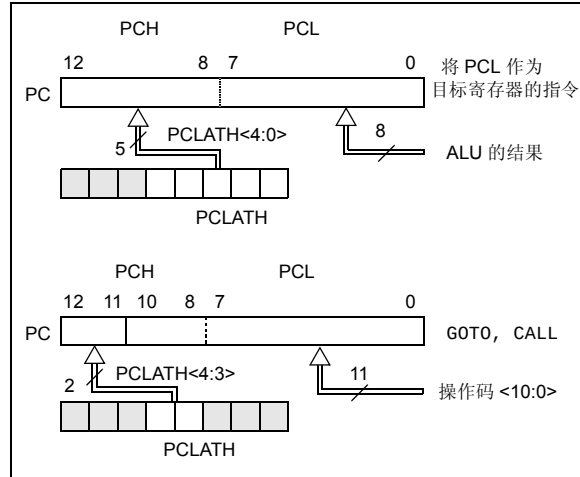
0 = 清零

x = 未知

2.3 PCL 和 PCLATH

程序计数器（Program Counter，PC）为 13 位宽。它的低字节来自可读写的 PCL 寄存器。高字节（PC<12:8>）来自 PCLATH，不可直接读写。任何复位都将清零 PC。图 2-3 给出的是装载 PC 的两种情况。在图 2-3 中上面的示例给出了在写 PCL 时，装载 PC 的过程（PCLATH<4:0> → PCH）。图 2-3 中下面的示例给出了在执行 CALL 或 GOTO 指令时装载 PC 的过程（PCLATH<4:3> → PCH）。

图 2-3: 在不同情况下装载 PC



2.3.1 计算 GOTO

计算 GOTO 是通过向程序计数器加一个偏移量（ADDWF PCL）实现的。通过使用计算 GOTO 方法进行表读操作时，要注意表地址是否超过了 PCL 的存储边界（每块 256 个字节）。请参见应用笔记 AN556 “Implementing a Table Read”（DS00556）。

2.3.2 堆栈

PIC16F684 系列器件有一个 8 级深 x 13 位宽的硬件堆栈（见图 2-1）。该堆栈既不占用程序存储空间也不占用数据存储空间且栈指针不能读写。当执行 CALL 指令或由于中断导致程序跳转时，PC 的值会被压入堆栈。当执行 RETURN、RETLW 或 RETFIE 指令时，PC 值从堆栈弹出。PCLATH 的值不受压栈或出栈操作的影响。

此堆栈是作为循环缓冲器使用的。也就是说，压栈 8 次之后，第 9 次压栈时进栈的数据将覆盖第 1 次压栈存储的数据。而第 10 次压栈时进栈的数据将覆盖第 2 次压栈存储的数据，依此类推。

- 注**
- 1: 没有用于表示堆栈上溢或堆栈下溢条件的状态位。
 - 2: 没有称为 PUSH 或 POP 的指令或助记符。这是在执行 CALL、RETURN、RETLW 和 RETFIE 指令或跳转到中断向量地址时发生的操作。

2.4 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是物理寄存器。对 INDF 寄存器进行寻址将导致间接寻址。

使用 INDF 寄存器可以实现间接寻址。任何使用 INDF 寄存器的指令实际上访问的是由文件选择寄存器（FSR）所指向的寄存器。间接读 INDF 本身会返回 00h。而使用间接寻址对 INDF 寄存器进行写操作将导致执行一个空操作（虽然可能会影响状态位）。有效的 9 位地址是通过连接 8 位 FSR 寄存器和 IRP 位（Status<7>）获得的，如图 2-4 所示。

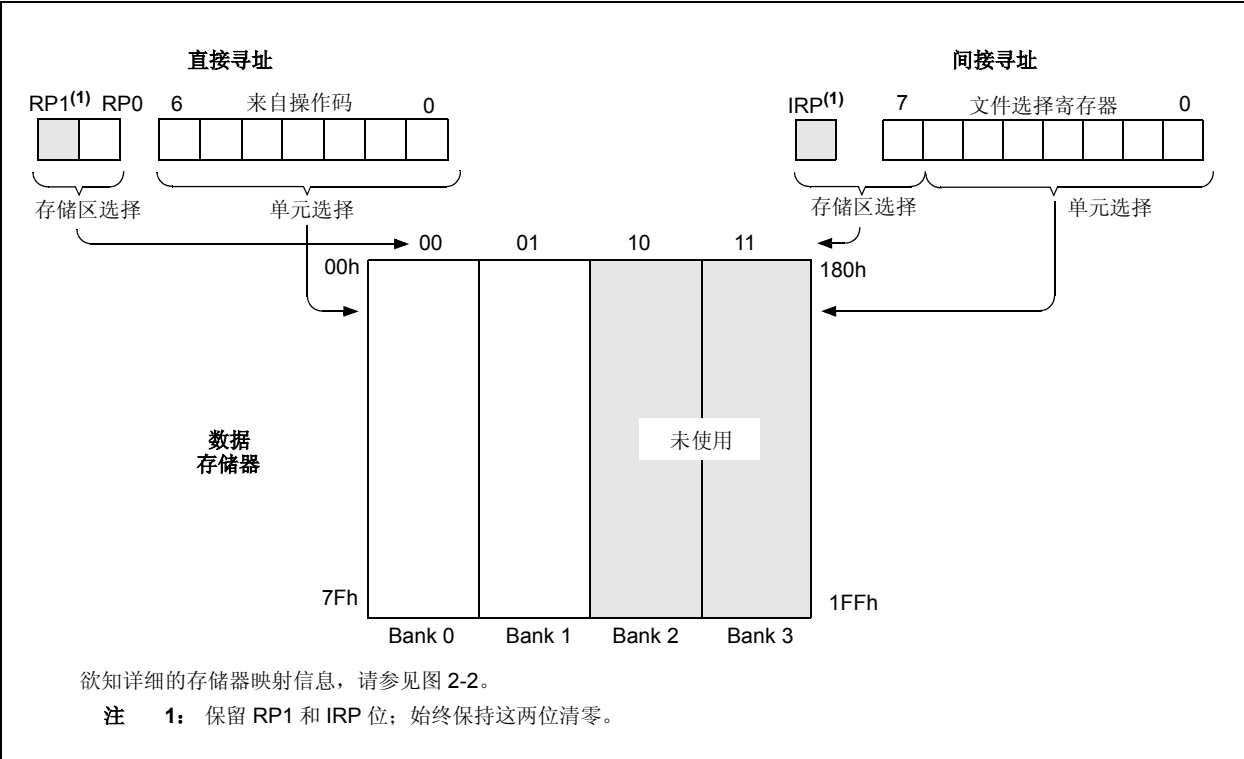
例 2-1 给出了使用间接寻址清零 RAM 单元 20h-2Fh 的简单程序。

例 2-1: 间接寻址

```
MOVLW0x20;initialize pointer
MOVWFFSR;to RAM
NEXT    CLRFINDF;clear INDF register
        INCFSR;INC POINTER
        BTFSSFSR,4;all done?
        GOTONEXT;no clear next
CONTINUE    ;yes continue
```

PIC16F684

图 2-4: PIC16F684 的直接 / 间接寻址



3.0 时钟源

3.1 概述

PIC16F684 系列器件有多种时钟源和选择功能，从而使其应用非常广泛，并可最大限度地提高性能和降低功耗。图 3-1 给出了 PIC16F684 时钟源的框图。

时钟源可以配置为由外部振荡器、石英晶体谐振器、陶瓷谐振器以及阻容（RC）电路提供。此外，系统时钟源可以配置为由两个内部振荡器中的一个提供，并可以通过软件选择速度。其他时钟功能包括：

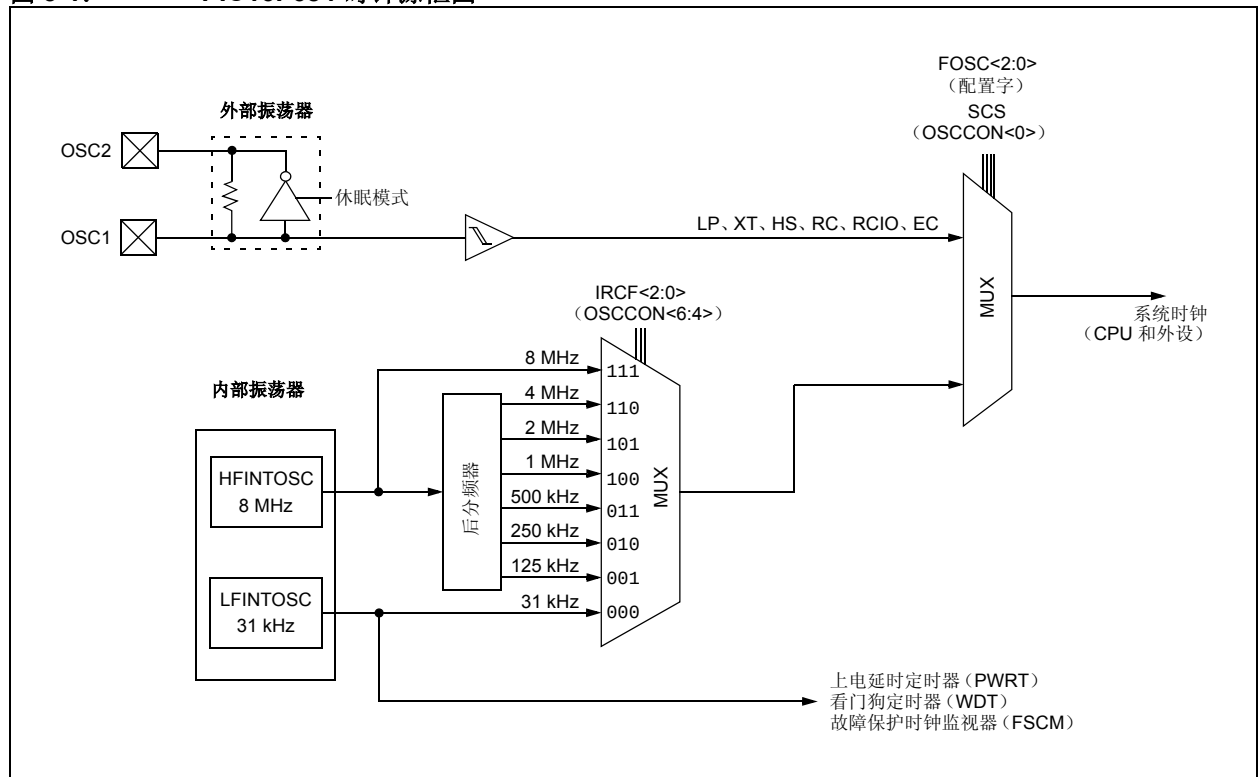
- 通过软件选择外部或内部系统时钟源。
- 双速时钟启动模式，使外部振荡器从启动到代码执行间的延时达到最小。
- 故障保护时钟监视器（FSCM）旨在检测外部时钟源的故障（LP、XT、HS、EC 或 RC 模式）并切换到内部振荡器。

PIC16F684 可以配置为下面 8 种时钟模式之一。

1. EC——RA4 为 I/O 的外部时钟模式。
2. LP——低增益晶体或陶瓷谐振器振荡模式。
3. XT——中等增益晶体或陶瓷谐振器振荡模式。
4. HS——高增益晶体或陶瓷谐振器振荡模式。
5. RC——外部阻容（RC）振荡模式，且 RA4 为 $F_{osc}/4$ 输出。
6. RCIO——RA4 为 I/O 的外部阻容振荡模式。
7. INTOSC——RA4 作为 $F_{osc}/4$ 输出引脚、RA5 作为 I/O 引脚的内部振荡模式。
8. INTOSCIO——RA4 和 RA5 作为 I/O 引脚的内部振荡模式。

时钟源模式由配置字寄存器中的 $FOSC<2:0>$ 位设置（见第 12.0 节“CPU 的特性”）。内部时钟可以由两个振荡器产生。HFINTOSC 是高频已校准的振荡器。LFINTOSC 是低频未校准的振荡器。

图 3-1: PIC16F684 时钟源框图



3.2 时钟源模式

时钟源模式可以划分为外部和内部两类。

- 外部时钟模式依赖外部电路作为时钟源。示例有振荡器模块（EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、XT 和 HS 模式）以及阻容（RC 模式）电路。
- 内部时钟源包含在 PIC16F684 内。PIC16F684 具有两个内部振荡器，8 MHz 高频内部振荡器（High-Frequency Internal Oscillator，HFINTOSC）和 31 kHz 低频内部振荡器（Low-Frequency Internal Oscillator，LFINTOSC）。

可以通过系统时钟选择位（System Clock Selection，SCS）选择外部或内部时钟源（见第 3.5 节“时钟切换”）。

3.3 外部时钟模式

3.3.1 振荡器起振定时器（OST）

如果 PIC16F684 配置为 LP、XT 或 HS 模式，当发生上电复位（POR）后且上电延时定时器（PWRT）延时结束（如果配置了此延时）时或从休眠状态唤醒时，振荡器起振定时器（OST）在 OSC1 引脚上计数 1024 个振荡周期。在计数期间，程序计数器不递增计数，程序执行暂停。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡电路已启动并且为 PIC16F684 提供稳定的系统时钟。当在时钟源间切换时，在新时钟稳定前需要一段延时。表 3-1 给出了这些振荡器延时。

为了使外部振荡器从起振到代码执行间的延时达到最小，可以选择双速时钟启动模式（见第 3.6 节“双速时钟启动模式”）。

表 3-1: 振荡器延时示例

切换自	切换到	频率	振荡器延时
休眠 / 上电复位	LFINTOSC HFINTOSC	31 kHz 125 kHz 到 8 MHz	5 μ s-10 μ s （大约）CPU 起振 ⁽¹⁾
休眠 / 上电复位	EC, RC	DC~20 MHz	
LFINTOSC（31 kHz）	EC, RC	DC~20 MHz	
休眠 / 上电复位	LP, XT, HS	31 kHz 到 20 MHz	1024 时钟周期（OST）
LFINTOSC（31 kHz）	HFINTOSC	125 kHz 到 8 MHz	1 μ s （大约）

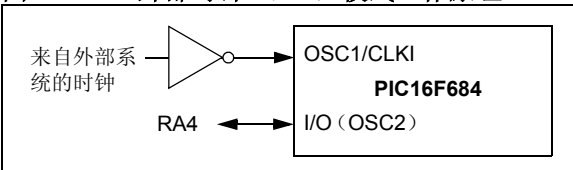
注 1: 5 μ s 到 10 μ s 起振延时是基于 1 MHz 系统时钟的。

3.3.2 EC 模式

外部时钟（External Clock，EC）模式将外部产生的逻辑电平作为系统时钟源。当在此模式下工作时，外部时钟源连接到 OSC1 引脚，而 RA5 引脚用作通用 I/O 引脚。图 3-2 显示了 EC 模式的引脚连接。

当选择 EC 模式时，振荡器起振定时器（OST）被禁止。因此，在上电复位（POR）或从休眠状态唤醒后，起振不会有延时。由于 PIC16F684 的设计是全静态的，停止外部时钟输入会停止器件但保持所有数据的完整性。外部时钟重新起振之后，器件将恢复原来的工作，如同没有停止过一样。

图 3-2: 外部时钟（EC）模式工作原理



3.3.3 LP、XT 和 HS 模式

LP、XT 和 HS 模式支持使用连接到 OSC1 和 OSC2 引脚的石英晶体谐振器或陶瓷谐振器（图 3-1）。多模式选择内部反相放大器的低、中等或高增益设置以支持不同谐振器类型和速度。

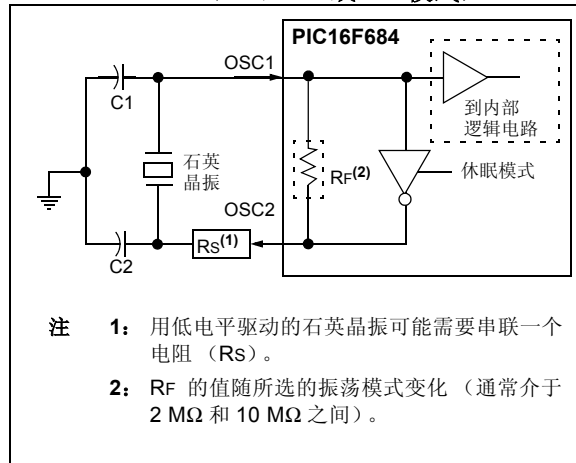
LP 振荡模式选择内部反相放大器的最低增益设置。LP 模式的电流消耗是三种模式中最低的。此模式最适合于驱动具有低驱动电平规范的谐振器，如音叉式（Tuning Fork Type）晶振。

XT 振荡模式选择内部反相放大器的中等增益设置。XT 模式的电流消耗在三种模式中处于中等水平。此模式最适合于驱动具有中等驱动电平规范的谐振器，如低频 /AT 切割的石英晶体谐振器。

HS 振荡模式选择内部反相放大器的最高增益设置。HS 模式的电流消耗在三种模式中处于最高水平。此模式最适合于要求高电平驱动设置的谐振器，如高频 /AT 切割石英晶体谐振器或陶瓷谐振器。

图 3-3 和图 3-4 分别显示了典型的石英晶体谐振器和陶瓷谐振器电路。

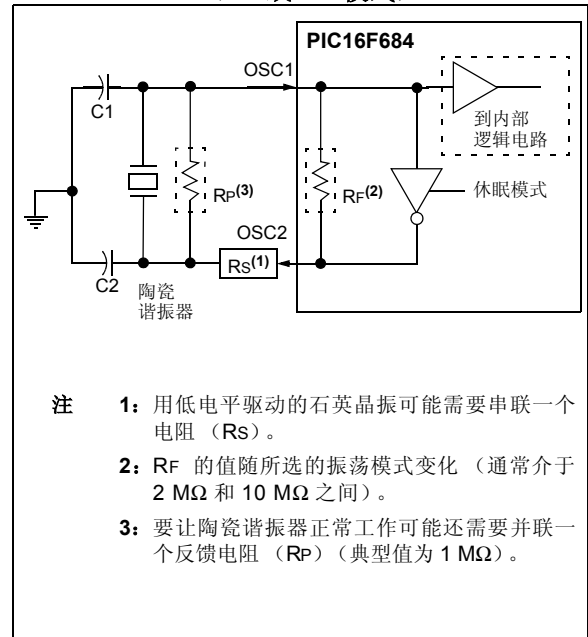
图 3-3: 石英晶振工作原理 (LP、XT 或 HS 模式)



注

- 1: 石英晶振的特性取决于类型、封装以及制造商。用户应该查阅制造商的数据手册以获知规范和所提议的应用场合。
- 2: 用户应始终验证振荡器在应用期望的 V_{DD} 和温度范围下的性能。

图 3-4: 陶瓷谐振器工作原理 (XT 或 HS 模式)

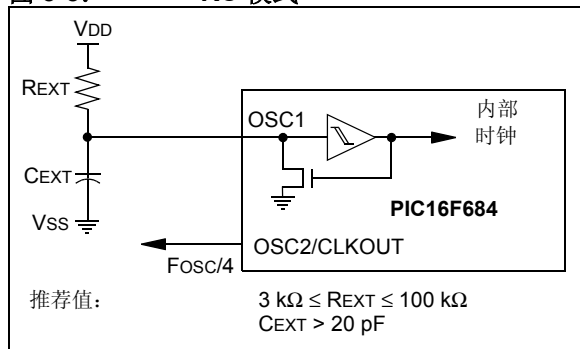


3.3.4 外部 RC 模式

外部阻容（RC）模式支持使用外部 RC 电路。当对时钟精度要求不高时，外部 RC 模式可以让设计人员在选择频率上有最大的灵活性，同时将成本保持最低。有两种模式：RC 和 RCIO。

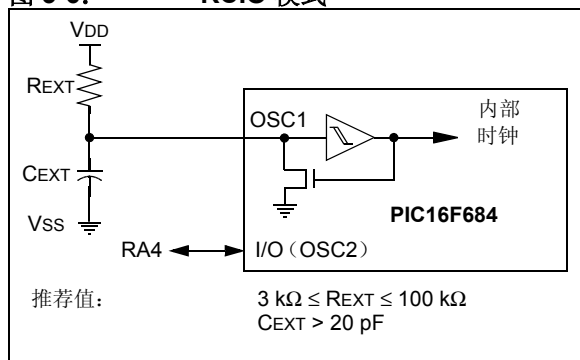
在 RC 模式下，RC 电路与 OSC1 引脚相连。OSC2/CLKOUT 引脚输出 RC 振荡器频率的四分频。此信号可以为外部电路、同步、校准、测试或其他应用要求提供时钟源。图 3-5 显示了 RC 模式连接。

图 3-5: RC 模式



在 RCIO 模式下，RC 电路与 OSC1 引脚相连。OSC2 引脚成为另一个通用 I/O 引脚。该 I/O 引脚成为 PORTA 的第 4 位（RA4）。图 3-6 显示了 RCIO 模式连接。

图 3-6: RCIO 模式



RC 振荡器的频率是供电电压、电阻（REXT）、电容（CEXT）值以及工作温度的函数。其他影响振荡器频率的因素有：

- 门限值电压变化
- 元件容差
- 电容封装不同

用户还需考虑由于所使用的外部 RC 元件的容差所引起的差异。

3.4 内部时钟模式

PIC16F684 有两个独立的内部振荡器，可被配置或选定为系统时钟源。

1. **HFINTOSC**（高频内部振荡器）出厂前已校准，工作频率为 8 MHz。用户可以通过软件使用 OSCTUNE 寄存器（寄存器 3-1）对 HFINTOSC 的频率在 $\pm 12\%$ 的范围内进行调节。
2. **LFINTOSC**（低频内部振荡器）未经厂家校准，工作频率大约为 31 kHz。

可以通过软件使用内部振荡器频率选择（Internal Oscillator Frequency Select, IRCF）位选择系统时钟速度。

可以通过系统时钟选择位（System Clock Selection, SCS）选择外部或内部时钟源（见第 3.5 节“时钟切换”）。

3.4.1 INTRC 和 INTRCIO 模式

当使用配置字寄存器（寄存器 12-1）中的振荡器选择位（FOSC）对器件进行编程时，INTRC 和 INTRCIO 模式将内部振荡器配置为系统时钟源。

在 INTRC 模式下，OSC1 引脚可用作通用 I/O 引脚。OSC2/CLKOUT 引脚输出选定的内部振荡器频率的四分频。CLKOUT 信号可以为外部电路、同步、校准、测试或其他应用需求提供时钟源。

在 INTRCIO 模式下，OSC1 和 OSC2 引脚可用于通用 I/O。

3.4.2 HFINTOSC

高频内部振荡器（HFINTOSC）是经过厂家校准且工作频率为 8 MHz 的内部时钟源。用户可以通过软件使用 OSCTUNE 寄存器（寄存器 3-1）对 HFINTOSC 的频率在 $\pm 12\%$ 的范围内进行调节。

HFINTOSC 的输出连接到后分频器和多路开关（见图 3-1）。可以通过软件使用 IRCF 位（见第 3.4.4 节“频率选择位（IRCF）”）在 7 种频率中选择 1 种频率。

通过选择 8 MHz 到 125 kHz 之间的任何频率（IRCF $\neq$ 000）作为系统时钟（SCS = 1）或者使能双速启动（IESO = 1 且 IRCF $\neq$ 000）来使能 HFINTOSC。

HF 内部振荡器（HTS）位（OSCCON<2>）表明 HFINTOSC 是否稳定。

3.4.2.1 OSCTUNE 寄存器

HFINTOSC 已经过厂家的校准，但是可以用软件通过写 OSCTUNE 寄存器（寄存器 3-1）对其进行调节。

OSCTUNE 寄存器的调节范围是 ±12%。OSCTUNE 寄存器的默认值是 0。该值是一个 5 位的 2 的补码数。由于制造工艺的差异，不能指定单调性和频阶。

当修改了 OSCTUNE 寄存器时，HFINTOSC 频率将开始转为新的频率。HFINTOSC 时钟会在 1 ms 内稳定下来。在此转换期间，代码会继续执行。没有专门的指示来表明时钟频率发生了转换。

OSCTUNE 不影响 LFINTOSC 的频率。依赖 LFINTOSC 时钟源频率工作的部件，诸如上电延时定时器（PWRT）、看门狗定时器（WDT）、故障保护时钟监视器（FSCM）以及外设的工作不受频率更改的影响。

寄存器 3-1: OSCTUNE——振荡器调节电阻（地址：90h）

U-0U-0U-0R/W-0R/W-0R/W-0R/W-0R/W-0

—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0
---	---	---	------	------	------	------	------

bit 7bit 0

bit 7-5

未用：读为 0

bit 4-0

TUN<4:0>：频率调节位

01111 = 最高频率

01110 =

.

.

.

00001 =

00000 = 振荡器模块运行在已校准后的频率上

11111 =

.

.

.

10000 = 最低频率

图注：

R = 可读位

W = 可写位

U = 未用位，读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

3.4.3 LFINTOSC

低频内部振荡器（LFINTOSC）是未经过校准且工作频率大约为 31 KHz 的内部时钟源。

LFINTOSC 的输出连接到后分频器和多路开关（见图 3-1）。可以通过软件使用 IRCF 位选择 31 KHz（见第 3.4.4 节“频率选择位（IRCF）”）。LFINTOSC 输出的频率也是上电延时定时器（PWRT）、看门狗定时器（WDT）和故障保护时钟监视器（FSCM）的时钟频率。

通过选择 31 KHz（IRCF = 000）作为系统时钟源（SCS = 1）或者使能以下任何一项均可使能 LFINTOSC：

- 双速启动（IESO = 1 和 IRCF = 000）
- 上电延时定时器（PWRT）
- 看门狗定时器（WDT）
- 故障保护时钟监视器（FSCM）

LF 内部振荡器（LTS）位（OSCCON<1>）表明 LFINTOSC 是否稳定。

3.4.4 频率选择位（IRCF）

8 MHz HFINTOSC 和 31 KHz LFINTOSC 的输出连接到后分频器和多路开关（见图 3-1）。内部振荡器频率选择位 IRCF<2:0>（OSCCON<6:4>）选择内部振荡器的输出频率。通过软件可以选择 8 种频率中的 1 种：

- 8 MHz
- 4 MHz（复位后的默认频率）
- 2 MHz
- 1 MHz
- 500 kHz
- 250 kHz
- 125 kHz
- 31 kHz

注： 发生任何复位后，IRCF 位被设置为 110 且频率选择被设置为 4 MHz。用户可以修改 IRCF 位以选择不同的频率。

3.4.5 HF 和 LF INTOSC 时钟切换时序

当在 LFINTOSC 和 HFINTOSC 之间切换时，新的振荡器可能已经被关闭以节省功耗。如果情况是这样，在 IRCF 位被修改后到频率选择生效之前将有一个 10 μ s 的延时。LTS/HTS 位将反映 LFINTOSC 和 HFINTOSC 振荡器的当前状态。频率选择的时序如下：

1. 修改 IRCF 位。
2. 如果新的时钟已关闭，将开始一段 10 μ s 的时钟起振延时。
3. 时钟切换电路等待当前时钟的下降沿。
4. CLKOUT 保持低电平，时钟切换电路等待新的时钟的上升沿。
5. CLKOUT 现在与新的时钟连接。按照要求更新 HTS/LTS 位。
6. 时钟切换完成。

如果选定的内部振荡器速度介于 8 MHz 和 125 kHz 之间，在选定新的频率之前将没有起振延时。这是因为旧的和新的频率都是由 HFINTOSC 通过后分频器和多路开关后得到的。

3.5 时钟切换

通过软件使用系统时钟选择位（SCS）可以在外部和内部时钟源之间切换系统时钟源。

3.5.1 系统时钟选择位（SCS）

系统时钟选择位（SCS）（OSCCON<0>）选择供 CPU 和外设使用的系统时钟源。

- 当 SCS = 0 时，系统时钟源由配置字寄存器（CONFIG）中的 FOSC<2:0> 位的设置决定。
- 当 SCS = 1 时，系统时钟源由通过 IRCF 位选定的内部振荡器频率决定。复位后，SCS 总是被清零。

注： 任何由双速启动或故障保护时钟监视器引起的自动时钟切换均不会更新 SCS 位。用户可以监视 OSTS（OSCCON<3>）位来确定当前的系统时钟源。

3.5.2 振荡器起振延时状态位

振荡器起振延时状态（OSTS）位（OSCCON<3>）表明系统时钟是来自于由 FOSC 位定义的外部时钟源还是来自于内部时钟源。在 LP、XT 或 HS 模式下，OSTS 还特别表示振荡器起振定时器（OST）是否已经超时溢出。

3.6 双速时钟启动模式

双速时钟启动模式通过使外部振荡器从起振到代码执行之间的延时达到最小而进一步降低功耗。在大量利用休眠模式的应用程序中，双速启动将使外部振荡器的起振时间在休眠中而不是唤醒时完成，并能降低器件的总功耗。

此模式允许应用从休眠状态唤醒，使用 INTOSC 作为时钟源来执行一些指令，然后返回休眠状态而无需等待主振荡器稳定后让其充当执行指令的时钟源。

注： 执行 SLEEP 指令将中止振荡器起振延时并将使 OSTS 位（OSCCON<3>）保持清零。

当 PIC16F684 被配置为 LP、XT 或 HS 模式时，振荡器起振定时器（OST）被使能（见第 3.3.1 节“振荡器起振定时器（OST）”）。OST 定时器将暂停程序执行直到计数完 1024 个振荡周期为止。双速启动模式通过在 OST 计数时使用内部振荡器作为时钟源，最大限度地缩短代码执行的延时。当 OST 计数达到 1024 且 OSTS 位（OSCCON<3>）置 1 时，程序执行将切换到由外部振荡器充当时钟源。

3.6.1 双速启动模式配置

通过下列设置配置双速启动模式：

- IESO = 1（CONFIG<10>）内部 / 外部切换位。
- SCS = 0。
- FOSC 被配置为 LP、XT 或 HS 模式。

发生下列事件后进入双速启动模式：

- 上电复位（POR）后且 PWRT 延时结束（如果使能）后，或者
- 在休眠状态唤醒后。

如果外部时钟振荡器被配置为除 LP、XT 或 HS 以外的任何其他模式，那么双速启动将被禁止。这是因为在上电复位后或从休眠状态退出后，外部时钟振荡器将不需要任何稳定时间。

3.6.2 双速启动时序

1. 发生上电复位或从休眠状态唤醒。
2. 以内部振荡器作为时钟源（以 IRCF 位（OSCCON<6:4>）设置的频率）开始执行指令。
3. 使能 OST 计数 1024 个时钟周期。
4. OST 超时，等待内部振荡器输出的下降沿。
5. OSTS 置 1。
6. 系统时钟保持低电平直到新的时钟的下一个下降沿（LP、XT 或 HS 模式）。
7. 系统时钟切换到外部时钟源。

检查 OSTS 位 (OSCCON<3>) 的状态将确定 PIC16F684 是在使用由配置字寄存器 (CONFIG) 中的 FOSC 位定义的外部时钟源还是内部振荡器。

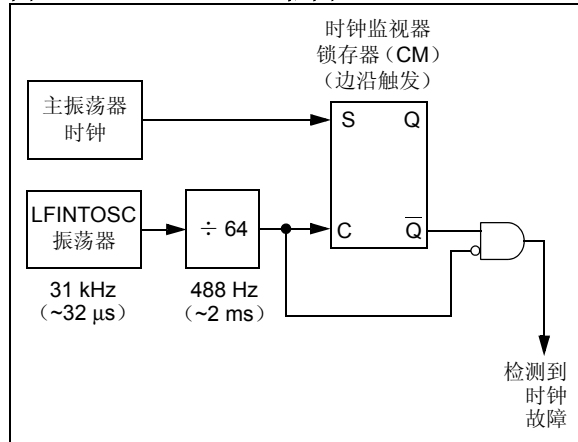
--



3.7 故障保护时钟监视器

故障保护时钟监视器（FSCM）允许器件在发生外部时钟故障时继续运行。FSCM 可以检测当器件从复位或休眠状态退出后以及振荡器起振定时器（OST）延时结束后的任何时刻发生的振荡器故障。

图 3-8: FSCM 框图



通过将配置字寄存器（CONFIG）中的 FCMEN 位置 1 使能 FSCM 功能。它适用于所有外部时钟选项（LP、XT、HS、EC 或 IO 模式）。

当外部时钟发生故障时，FSCM 将 OSFIF 位（PIR1<2>）置 1，且如果 OSFIE 位（PIE1<2>）置 1，将产生振荡器故障中断。然后器件会将系统时钟切换到内部振荡器。将保持由内部振荡器提供系统时钟，除非外部时钟恢复并且退出故障保护状态。

内部振荡器的频率将取决于包含在 IRCF 位（OSCCON<6:4>）中的值。当进入故障保护状态后，OSTS 位（OSCCON<3>）会被自动清零，表明使用的是内部振荡器且 WDT 也被清零。不更新 SCS 位（OSCCON<0>）。使能 FSCM 不会影响 LTS 位。

通过对 INTOSC 时钟进行 64 分频得到 FSCM 采样时钟。这样就使得 FSCM 采样时钟之间有充足的时间出现系统时钟边沿。图 3-8 给出了 FSCM 的框图。

在采样时钟的上升沿，监视锁存器将被清零（CM = 0）。在主系统时钟的下降沿，监视锁存器将被置 1（CM = 1）。当出现采样时钟的下降沿而监视锁存器未被置 1 时，则检测到时钟故障。当 FSCM 使能时将使能内部振荡器，这可由 IRCF 得到反映。

注： 当使能故障保护时钟监视器模式时，双速启动将被自动使能。

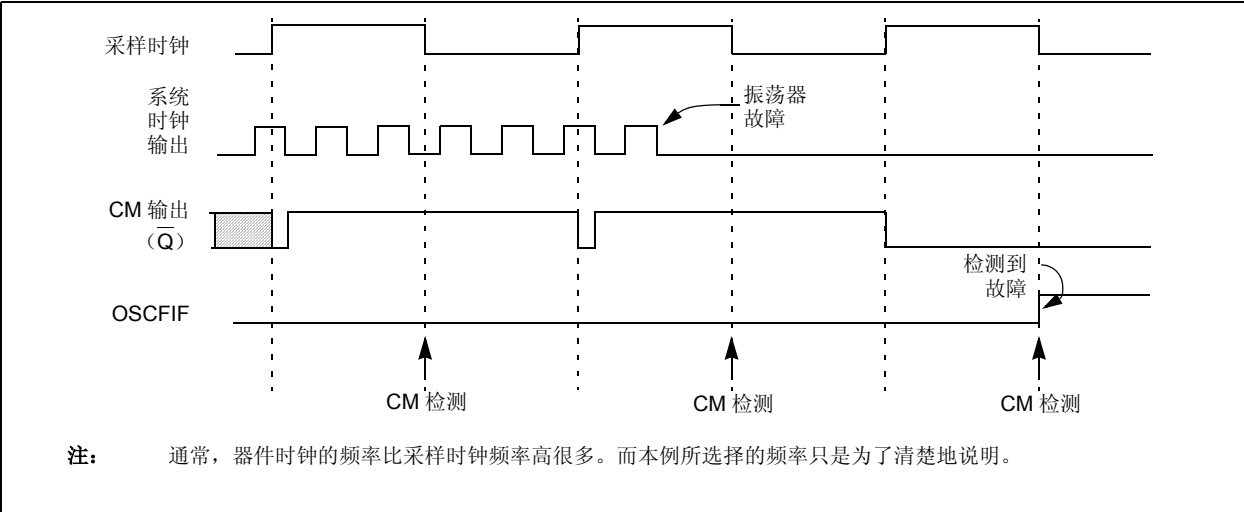
注： 频率 ≤ 488 Hz 的主时钟将被 FSCM 视作发生了故障。起振缓慢的振荡器可能引起 FSCM 中断。

3.7.1 清除故障保护条件

在复位、执行了 SLEEP 指令或者修改了 SCS 位后将清除故障保护条件。当处于故障保护状态时，PIC16F684 使用内部振荡器作为系统时钟源。可以修改 IRCF 位（OSCCON<6:4>）来调整内部振荡器频率，而不必退出故障保护状态。

在清除 OSFIF 标志前必须清除故障保护条件。

图 3-9: FSCM 时序图



3.7.2 复位或从休眠中唤醒

FSCM 可以检测器件从复位或休眠状态退出后以及振荡器起振定时器（OST）延时结束后的任何时刻发生的振荡器故障。如果外部时钟是 EC 或 RC 模式的，在这些事件后监视将立即开始。

对于 LP、XT 或 HS 模式，由于外部振荡器需要的起振时间可能比 FSCM 采样时钟的时间长很多，所以可能会检测到假时钟故障（见图 3-9）。为了防止这一问题，内部振荡器电路会被自动配置为系统时钟并工作到外部时钟稳定下来为止（OST 超时）。这与双速启动模式相同。一旦外部振荡器稳定下来，LFINTOSC 就将重新作为 FSCM 时钟源。

注： 由于振荡器的起振时间变化范围很大，故障保护电路在振荡器起振期间（即从复位或休眠状态退出后）不工作。在一段适当的时间后，用户应该检查 OSTS 位（OSCCON<3>）以验证振荡器起振和系统时钟切换是否已经成功完成。

寄存器 3-2: OSCCON——振荡器控制寄存器（地址：8Fh）

	U-0	R/W-1	R/W-1	R/W-0	R-1	R-0	R-0	R/W-0
	—	IRCF2	IRCF1	IRCF0	OSTS ⁽¹⁾	HTS	LTS	SCS
bit 7								bit 0
bit 7	未用：读为 0							
bit 6-4	IRCF<2:0> ：内部振荡器频率选择位 000 = 31 kHz 001 = 125 kHz 010 = 250 kHz 011 = 500 kHz 100 = 1 MHz 101 = 2 MHz 110 = 4 MHz 111 = 8 MHz							
bit 3	OSTS ：振荡器起振超时状态位 ⁽¹⁾ 1 = 器件使用由 FOSC<2:0> 定义的外部系统时钟 0 = 器件使用内部系统时钟（HFINTOSC 或 LFINTOSC）							
bit 2	HTS ：HFINTOSC（高频——8 MHz 到 125 kHz）状态位 1 = HFINTOSC 稳定 0 = HFINTOSC 不稳定							
bit 1	LTS ：LFINTOSC（低频——31 kHz）稳定位 1 = LFINTOSC 稳定 0 = LFINTOSC 不稳定							
bit 0	SCS ：系统时钟选择位 1 = 内部振荡器用作系统时钟 0 = 由 FOSC<2:0> 定义的时钟							

注 1：当选择双速启动并且振荡模式为 LP、XT 或 HS 时，或使能故障保护模式时，该位清零。

图注：

R = 可读位 W = 可写位 U = 未用位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

表 3-2: 与时钟源相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 x000	-110 x000
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
2007h ⁽¹⁾	CONFIG	CPD	CP	MCLRE	PWRTÉ	WDTE	FOSC2	FOSC1	FOSC0	—	—

图注： x = 未知， u = 不变， — = 未用单元（读为 0）。振荡器不使用阴影单元。

注 1： 请参见寄存器 12-1 了解配置字寄存器中所有位的操作。

PIC16F684

注:

4.0 I/O 端口

此系列器件共有 12 个通用 I/O 引脚。根据使能的外设不同，有些（或全部）引脚不能用作通用 I/O。通常使能了一个外设后，相关的引脚就不能用作通用 I/O 引脚了。

注： 可以在《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）中找到更多信息。

4.1 PORTA 和 TRISA 寄存器

PORTA 是 6 位宽的双向端口。PORTA 对应的数据方向寄存器是 TRISA（寄存器 4-2）。将 TRISA 位置 1（= 1）可以使对应的 PORTA 引脚作为输入引脚（即将相应的输出驱动器置于高阻态）。将 TRISA 位清零（= 0）将使对应的 PORTA 引脚作为输出引脚（即将输出锁存器的内容置于所选的引脚上）。RA3 是个例外，它只能作为输入引脚，TRIS 位始终读为 1。例 4-1 给出了初始化 PORTA 的方法。

读 PORTA 寄存器（寄存器 4-1）将读取引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读—修改—写操作。因此，写一个端口就意味着读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。当 MCLR = 1 时，RA3 读为 0。

即使在 PORTA 引脚被用作模拟输入的时候，TRISA 寄存器仍然控制 PORTA 引脚的方向。在将它们用作模拟输入时，用户必须确保 TRISA 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚始终读为 0。

注： 必须对 ANSEL（91h）和 CMCON0（19h）寄存器进行初始化以将模拟通道配置为数字输入通道。配置为模拟输入的引脚读为 0。

例 4-1： 初始化 PORTA

```
BCF    STATUS,RP0 ;Bank 0
CLRF   PORTA      ;Init PORTA
MOVLW  07h        ;Set RA<2:0> to
MOVWF  CMCON0     ;digital I/O
BSF    STATUS,RP0 ;Bank 1
CLRF   ANSEL      ;digital I/O
MOVLW  0Ch        ;Set RA<3:2> as inputs
MOVWF  TRISA      ;and set RA<5:4,1:0>
                     ;as outputs
BCF    STATUS,RP0 ;Bank 0
```

4.2 其他引脚功能

PIC16F684 上的每一个 PORTA 引脚都具有电平变化中断和弱上拉功能。RA0 具有超低功耗唤醒功能。下面三个小节将介绍这些功能。

4.2.1 弱上拉

每一个 PORTA 引脚（除 RA3）具有各自的可配置内部弱上拉。控制位 WPUAx 使能或禁止每一个弱上拉。请参见寄存器 4-3。当将端口引脚配置为输出时，其弱上拉电路会自动切断。在上电复位时，由 RAPU 位（OPTION_REG<7>）禁止上拉功能。在 RA3 为 I/O 且配置为 MCLR 并禁止时，自动启动 RA3 的弱上拉功能。MCLR 上拉不受软件控制。

寄存器 4-1： PORTA——PORTA 寄存器（地址：05h）

U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-0	R/W-0
—	—	RA5	RA4	RA3	RA2	RA1	RA0
bit 7							
							bit 0

bit 7-6: 未用：读为 0

bit 5-0: RA<5:0>: PORTA I/O 引脚位
1 = 端口引脚电平 > VIH
0 = 端口引脚电平 < VIL

图注：

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

PIC16F684

寄存器 4-2: **TRISA——PORTA 三态寄存器（地址：85h）**

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
bit 7				bit 0			

bit 7-6: 未用：读为 0

bit 5-0: **TRISA<5:0>**: PORTA 三态控制位
1 = PORTA 引脚配置为输入（三态）
0 = PORTA 引脚配置为输出

- 注 1: TRISA<3> 始终读为 1。
2: TRISA<5:4> 始终读为 1（在 XT、HS 和 LP 振荡模式下）。

图注:

R = 可读位 W = 可写位 U = 未用位，读为 0
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

寄存器 4-3: **WPUA——弱上拉寄存器（地址：95h）**

U-0	U-0	R/W-1	R/W-1	U-0	R/W-1	R/W-1	R/W-1
—	—	WPUA5	WPUA4	—	WPUA2	WPUA1	WPUA0
bit 7				bit 0			

bit 7-6: 未用：读为 0

bit 5-4: **WPUA<5:4>**: 弱上拉寄存器位
1 = 使能上拉
0 = 禁止上拉

bit 3: 未用：读为 0

bit 2-0: **WPUA<2:0>**: 弱上拉寄存器位
1 = 使能上拉
0 = 禁止上拉

- 注 1: 要使能每个上拉功能，必须使能全局 $\overline{\text{RAPU}}$ 。
2: 如果引脚处于输出模式（ $\text{TRISA} = 0$ ），弱上拉器件将自动禁止。
3: 如果 RA3 在配置字中配置为 $\overline{\text{MCLR}}$ 并禁止作为 I/O，则使能 RA3 的弱上拉。
4: WPUA<5:4> 始终读为 1（在 XT、HS 和 LP 振荡模式下）。

图注:

R = 可读位 W = 可写位 U = 未用位，读为 0
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

4.2.2 电平变化中断

每一个 PORTA 引脚均可分别配置为电平变化中断引脚。控制位 IOCAx 使能或禁止每个引脚的中断功能。请参见寄存器 4-4。在上电复位时禁止电平变化中断。

对于已允许电平变化中断的引脚，则将该引脚上的值同上一次读 PORTA 时锁存的值进行比较。将上一次“不匹配”的输出一起作逻辑或运算，以便将 INTCON 寄存器（寄存器 2-3）中 PORTA 电平变化中断标志位（RAIF）置 1。

该中断能唤醒休眠下的器件。用户在中断服务程序中通过以下方式清除中断：

- a) 对 PORTA 进行读或写操作。这将结束引脚电平不匹配条件。
- b) 将标志位 RAIF 清零。

电平不匹配条件会继续将 RAIF 标志位置 1。而读 PORTA 将结束不匹配条件并允许将 RAIF 标志位清零。锁存器将保持最后一次读取的值不受 MCLR 和欠压复位的影响。在这些复位之后，如果出现电平不匹配，RAIF 标志位将继续被置 1。

注：如果在执行读取操作时（Q2 周期的开始）I/O 引脚的电平发生变化，则 RAIF 中断标志位不会被置 1。

寄存器 4-4: IOCA——电平变化 PORTA 寄存器（地址：96h）

	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0
	bit 7		bit 0					
bit 7-6	未用：读为 0							
bit 5-0	IOCA<5:0>：电平变化中断 PORTA 控制位							
	1 = 允许电平变化中断							
	0 = 禁止电平变化中断							

- 注 1：要识别各个中断，必须允许全局中断允许位（GIE）。
- 2：IOCA<5:4> 始终读为 1（在 XT、HS 和 LP 振荡模式下）。

图注：

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

4.2.3 超低功耗唤醒

RA0 上的超低功耗唤醒允许电压缓慢跌落，从而可在不消耗额外电流的情况下，产生 RA0 电平变化中断。通过将 ULPWUE 位 (PCON<5>) 置 1 选择该模式。这将产生一个很小的灌电流，可用于将 RA0 上的电容放电。

要使用该功能，RA0 引脚要配置为输出高电平以对电容充电，允许 RA0 的电平变化中断并且 RA0 要配置为输入引脚。将 ULPWUE 置 1 开始放电，执行 SLEEP 指令。当 RA0 上的电压下降到 V_{IL} 后，将产生一个中断，从而唤醒器件。根据 GIE 位 (INTCON<7>) 状态的不同，当发生中断事件时器件会跳转到中断向量 (0004h)，或执行下一条指令。更多信息，请参见第 4.2.2 节“电平变化中断”和第 12.4.3 节“PORTA 中断”。

该功能提供了低功耗技术，可周期性地唤醒休眠下的器件。延时取决于 RA0 上 RC 电路的放电时间。要了解如何初始化超低功耗唤醒模块，请参见例 4-2。

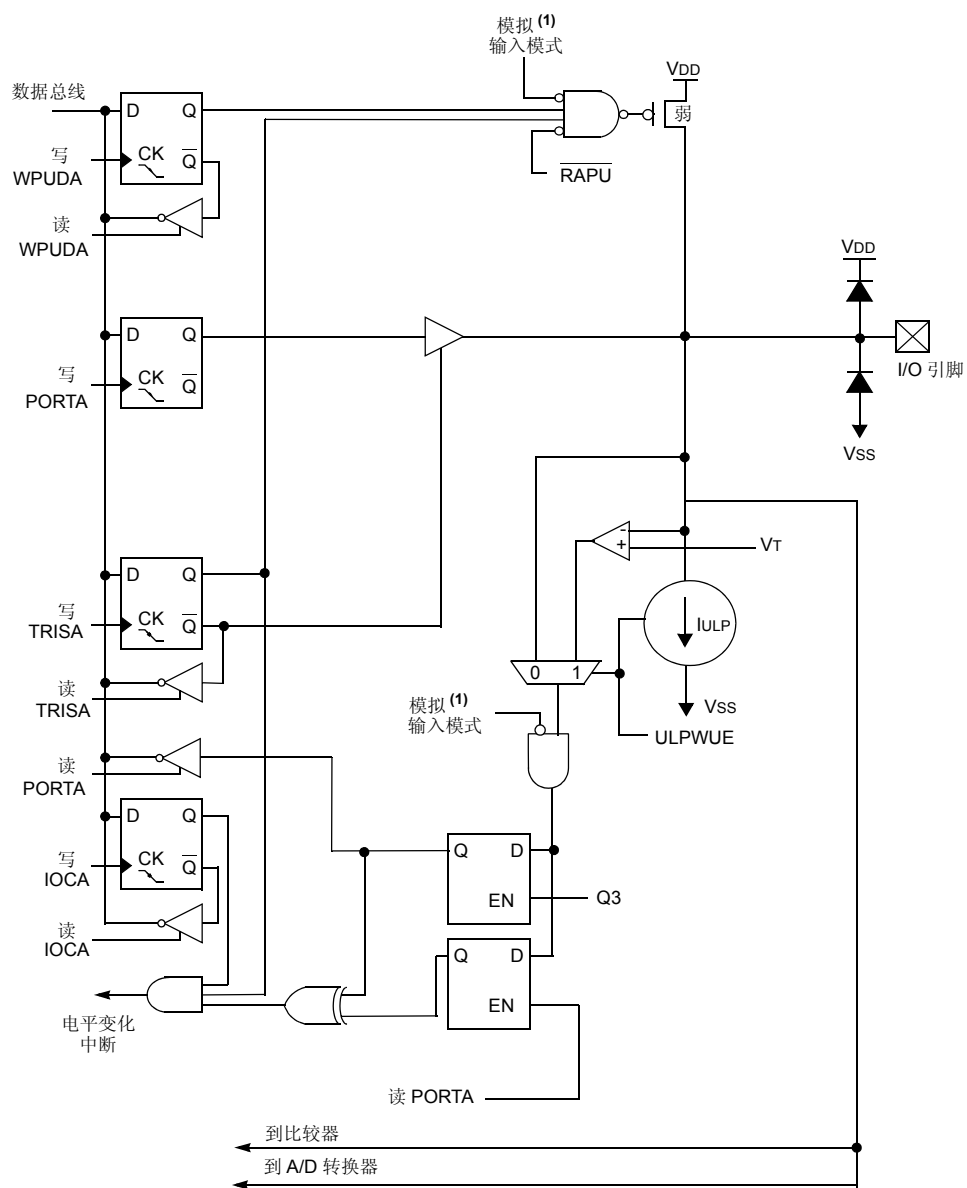
串联电阻提供了 RA0 引脚的过电流保护功能，允许在软件中对延时进行校准（见图 4-1）。可用定时器测量电容的充放电时间。然后调整充电时间以提供所需的中断延时。该技术可补偿温度、电压和元件精度所带来的影响。超低功耗唤醒外设还可以配置为简单可编程低压检测设备或温度传感器。

注： 要了解更多信息，请参见应用笔记 AN879 “Using the Microchip Ultra Low-Power Wake-up Module” (DS00879)。

例 4-2: 超低功耗唤醒初始化

```
BCF    STATUS,RP0    ;Bank 0
BSF    PORTA,0        ;Set RA0 data latch
MOVLW  H'7'          ;Turn off
MOVWF  CMCON0         ;comparators
BSF    STATUS,RP0    ;Bank 1
BCF    ANSEL,0        ;RA0 to digital I/O
BCF    TRISA,0        ;Output high to
CALL   CapDelay       ; charge capacitor
BSF    PCON,ULPWUE    ;Enable ULP Wake-up
BSF    IOCA,0         ;Select RA0 IOC
BSF    TRISA,0        ;RA0 to input
MOVLW  B'10001000'    ;Enable interrupt
MOVWF  INTCON         ; and clear flag
SLEEP                ;Wait for IOC
```

图 4-1: RA0 框图



注 1: 比较器模式和 ANSEL 决定模拟输入模式。

PIC16F684

4.2.4 引脚说明和框图

每一个 PORTA 均可复用多个功能。本节简要说明引脚及其组合功能。要了解各个功能的特定信息（如比较器或 A/D），请参见本数据手册的相应章节。

4.2.4.1 RA0/AN0/C1IN+/ICSPDAT/ULPWU

图 4-1 给出了该引脚的框图。RA0 引脚可以配置为下列功能：

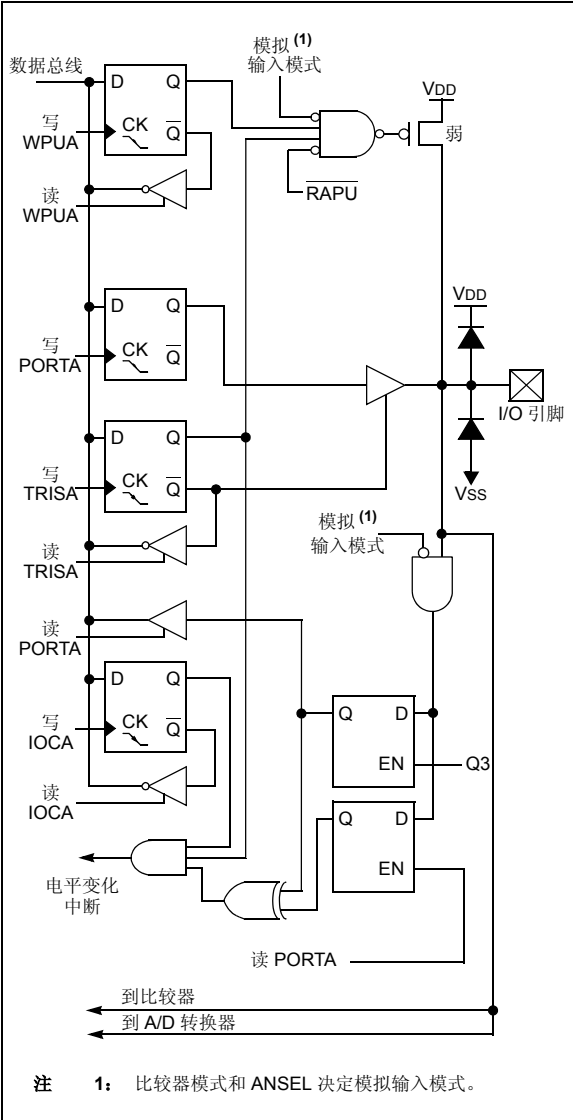
- 通用 I/O
- A/D 的模拟输入
- 比较器的模拟输入
- 在线串行编程数据
- 超低功耗唤醒的模拟输入

4.2.4.2 RA1/AN1/C1IN-/VREF/ICSPCLK

图 4-2 给出了该引脚的框图。RA1 引脚可以配置为下列功能：

- 通用 I/O
- A/D 的模拟输入
- 比较器的模拟输入
- A/D 的参考电压输入
- 在线串行编程时钟

图 4-2: RA1 框图

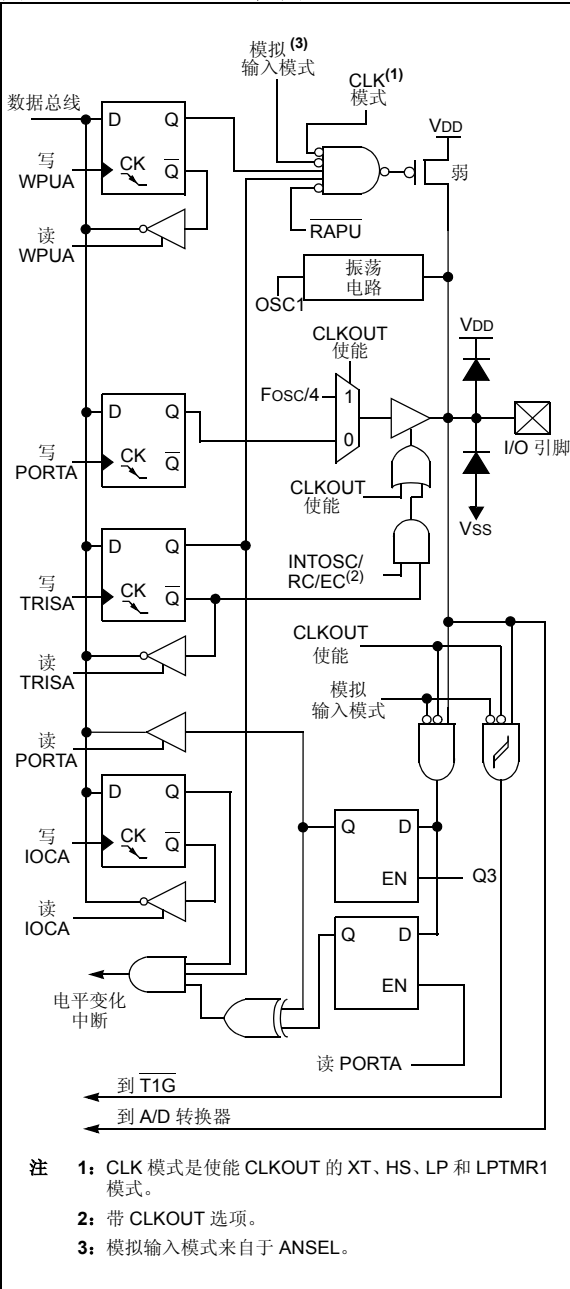


4.2.4.5 RA4/AN3/T1G/OSC2/CLKOUT

图 4-5 给出了该引脚的框图。RA4 引脚可以配置为下列功能：

- 通用 I/O
- A/D 的模拟输入
- TMR1 门控输入
- 晶振 / 谐振器连接
- 时钟输出

图 4-5: RA4 框图



4.2.4.6 RA5/T1CKI/OSC1/CLKIN

图 4-6 给出了该引脚的框图。RA5 引脚可以配置为下列功能：

- 通用 I/O
- TMR1 时钟输入
- 晶振 / 谐振器连接
- 时钟输入

图 4-6: RA5 框图

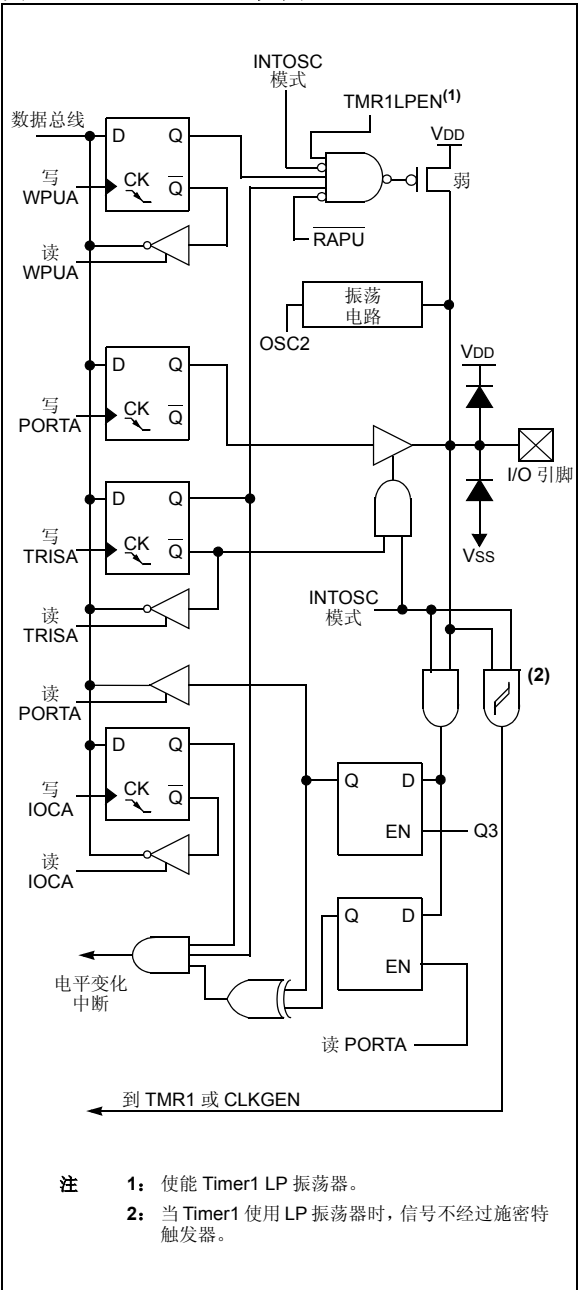


表 4-1: 与 PORTA 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
05h	PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--xx xx00	--uu uu00
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
81h	OPTION_REG	$\overline{\text{RAPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
95h	WPUA	—	—	WPUA5	WPUA4	—	WPUA2	WPUA1	WPUA0	--11 -111	--11 -111
96h	IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	--00 0000

图注: x = 未知, u = 不变, — = 未用单元 (读为 0)。PORTA 不使用阴影单元。

4.3.3 RC2/AN6/P1D

RC2 引脚可以配置为下列功能：

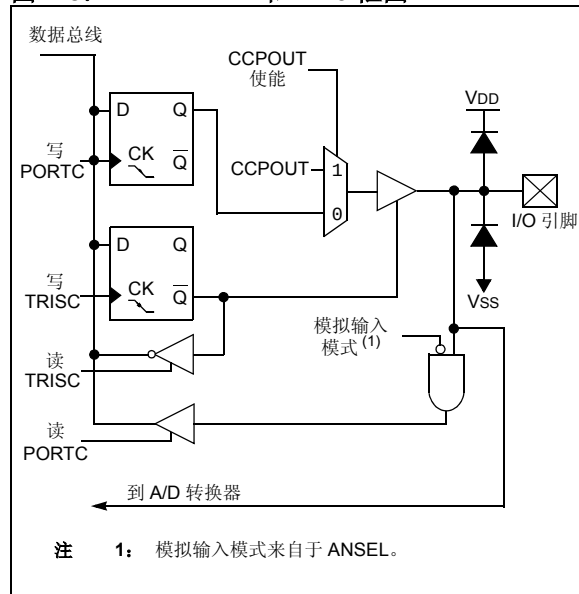
- 通用 I/O
- A/D 的模拟输入
- 来自增强型 CCP 的数字输出

4.3.4 RC3/AN7/P1C

RC3 引脚可以配置为下列功能：

- 通用 I/O
- A/D 的模拟输入
- 来自增强型 CCP 的数字输出

图 4-8: RC2 和 RC3 框图



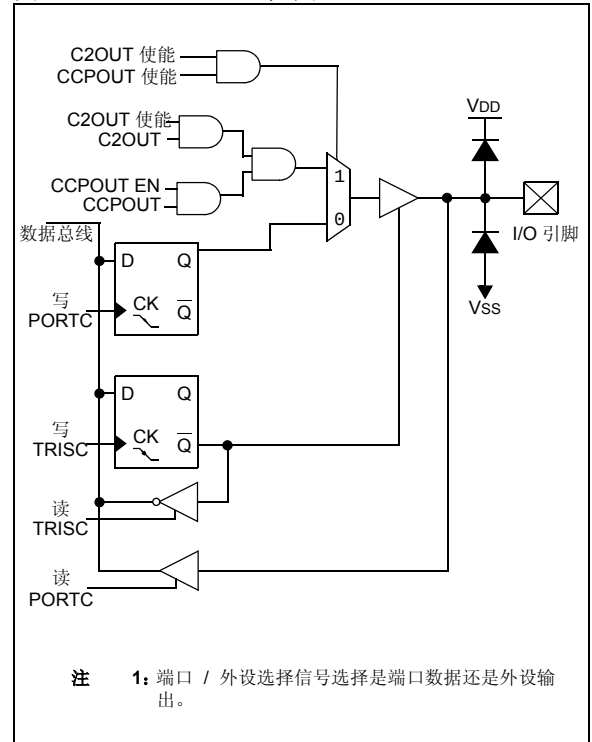
4.3.5 RC4/C2OUT/P1B

RC4 引脚可以配置为下列功能：

- 通用 I/O
- 来自比较器的数字输出
- 来自增强型 CCP 的数字输出

注： 使能 C2OUT 和 P1B 将在 RC4 上引发冲突，造成不可预期的结果。所以，如果使能了 C2OUT，则不能将 ECCP 用于半桥或全桥模式，反之亦然。

图 4-9: RC4 框图



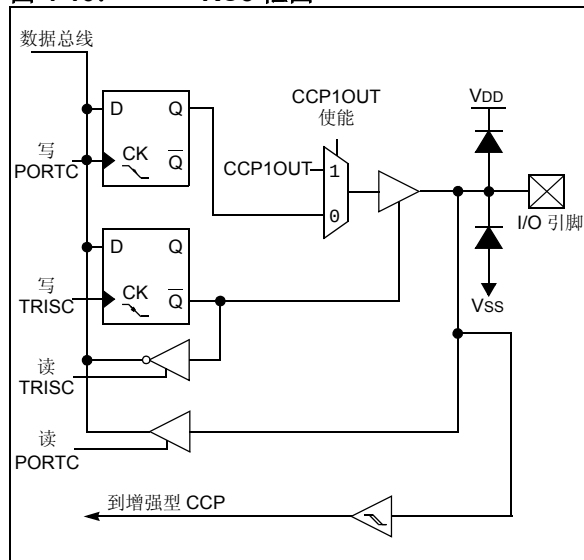
PIC16F684

4.3.6 RC5/CCP1/P1A

RC5 引脚可以配置为下列功能：

- 通用 I/O
- 来自增强型 CCP 的数字输入 / 输出

图 4-10: RC5 框图



寄存器 4-5: PORTC——PORTC 寄存器（地址：07h）

U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-0	R/W-0	
—	—	RC5	RC4	RC3	RC2	RC1	RC0	
bit 7								bit 0

bit 7-6: 未用：读为 0

bit 5-0: **RC<5:0>**: PORTC 通用 I/O 引脚位

1 = 端口引脚电平 > V_{IH}

0 = 端口引脚电平 < V_{IL}

图注:

R = 可读位

W = 可写位

U = 未用位，读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

寄存器 4-6: TRISC——PORTC 三态寄存器（地址：87h）

U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0
bit 7		bit 0					

bit 7-6: 未用：读为 0

bit 5-0: **TRISA<5:0>**: PORTC 三态控制位

1 = PORTC 引脚配置为输入（三态）

0 = PORTC 引脚配置为输出

图注:

R = 可读位

W = 可写位

U = 未用位，读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

表 4-2: 与 PORTC 相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
07h	PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx xx00	--uu uu00
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111

图注: x = 未知, u = 不变, — = 未用单元（读为 0）。PORTC 不使用阴影单元。

PIC16F684

注:

5.0 TIMER0 模块

Timer0 模块定时器 / 计数器具有如下特点：

- 8 位定时器 / 计数器
- 可读写
- 8 位软件可编程预分频器
- 内部或外部时钟选择
- FFh 到 00h 的溢出中断
- 外部时钟边沿选择

图 5-1 是 Timer0 模块和预分频器（与 WDT 共享）的框图。

注： 可以在《PICmicro® 中档单片机系列参考手册》(DS33023A_CN) 中找到有关 Timer0 模块的更多信息。

5.1 Timer0 的操作原理

通过清零 T0CS 位 (OPTION_REG<5>) 选择定时器模式。在定时器模式中，Timer0 模块在每个指令周期进行递增计数（不带预分频器）。如果对 TMR0 执行写操作，在接下来的两个指令周期禁止递增。用户可通过将调整过的值写入 TMR0 寄存器来避免这一问题。

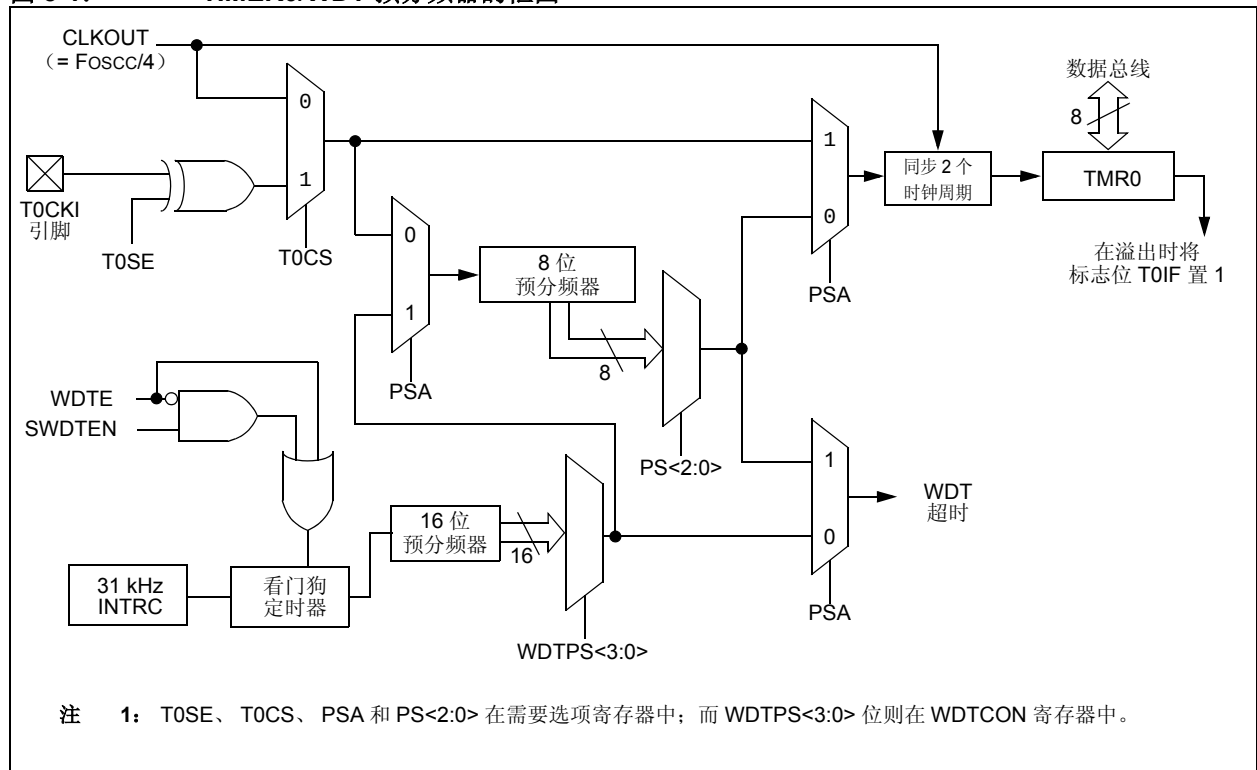
通过将 T0CS 位 (OPTION_REG<5>) 置 1 选择计数器模式。在计数器模式下，Timer0 模块将在 RA2/T0CKI 引脚的每个上升沿或下降沿进行递增计数。具体是上升沿还是下降沿由时钟源边沿 (TOSE) 控制位 (OPTION_REG<4>) 决定。将 T0SE 位清零选择上升沿。

注： 计数器模式对外部时钟信号有一定的要求。可以在《PICmicro® 中档单片机系列参考手册》(DS33023A_CN) 中找到有关这些要求的更多信息。

5.2 Timer0 中断

当 TMR0 寄存器定时器 / 计数器从 FFh 溢出至 00h 时，产生 Timer0 中断。该溢出将 T0IF 位 (INTCON<2>) 置 1。可以通过清零 T0IE 位 (INTCON<5>) 来屏蔽中断。在重新允许此中断之前，必须在软件中用 Timer0 模块的中断服务程序将 T0IF 位清零。由于在休眠状态下定时器是关闭的，所以无法使用 Timer0 中断唤醒单片机。

图 5-1: TIMER0/WDT 预分频器的框图



PIC16F684

5.3 Timer0 与外部时钟配合使用

当不使用预分频器时，外部时钟输入与预分频器输出相同。在内部相位时钟的 Q2 和 Q4 周期对预分频器输出进行采样可实现 T0CKI 与内部相位时钟的同步。因此，要求 T0CKI 引脚上的信号高、低电平时间分别至少保持 2 个 T_{osc}（加上 20 ns 的一段 RC 延时）。请参见所需器件的电气规范。

注： 必须对 ANSEL (91h) 和 CMCON0 (19h) 寄存器进行初始化以将模拟通道配置为数字输入通道。配置为模拟输入的引脚将读为 0。

寄存器 5-1: OPTION_REG——选项寄存器（地址：81h）

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7								bit 0
bit 7	RAPU: PORTA 上拉使能位 1 = 禁止 PORTA 上拉 0 = 按 WPUA 寄存器中的各个端口锁存器值使能 PORTA 上拉							
bit 6	INTEDG: 中断边沿选择位 1 = RA2/INT 引脚的上升沿触发中断 0 = RA2/INT 引脚的下降沿触发中断							
bit 5	T0CS: TMR0 时钟源选择位 1 = RA2/T0CKI 引脚上的跳变沿作为时钟源 0 = 内部指令周期时钟（CLKOUT）作为时钟源							
bit 4	T0SE: TMR0 时钟源边沿选择位 1 = 在 RA2/T0CKI 引脚上电平发生由高到低的跳变时递增 0 = 在 RA2/T0CKI 引脚上电平发生由低到高的跳变时递增							
bit 3	PSA: 预分频器分配位 1 = 将预分频器分配给 WDT 0 = 将预分频器分配给 Timer0 模块							
bit 2-0	PS<2:0>: 预分频比选择位							
	位值	TMR0 分频比		WDT 分频比 ⁽¹⁾				
	000	1 : 2		1 : 1				
	001	1 : 4		1 : 2				
	010	1 : 8		1 : 4				
	011	1 : 16		1 : 8				
	100	1 : 32		1 : 16				
	101	1 : 64		1 : 32				
	110	1 : 128		1 : 64				
	111	1 : 256		1 : 128				

注 1: PIC16F684 有专用的 16 位 WDT 后分频器。更多信息，请参见第 12.6 节“看门狗定时器（WDT）”。

图注：

R = 可读位 W = 可写位 U = 未用位，读为 0
- n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

5.4 预分频器

一个 8 位的计数器可作为 Timer0 模块的预分频器，或作为看门狗定时器的后分频器。为简化起见，在此数据手册中称该计数器为“预分频器”。通过 PSA 控制位（OPTION_REG<3>）在软件中控制预分频器的分配。清零 PSA 位可将预分频器分配给 Timer0。可通过 PS<2:0> 位（OPTION_REG<2:0>）来选择预分频值。

该预分频器不可读写。当预分频器分配给 Timer0 模块时，所有对 TMR0 寄存器执行写操作的指令（例如 CLRF 1、MOVWF 1 和 BSF 1、x 等）将清零预分频器。当预分频器分配给 WDT 时，执行 CLRWDWT 指令将同时清零预分频器和看门狗定时器。

5.4.1 切换预分频器的分配

预分频器的分配完全由软件控制，并且在程序执行期间可以随时更改。为避免发生意外的器件复位，在预分频器从分配给 Timer0 改为分配给 WDT 时，必须执行以下指令序列（例 5-1 和例 5-2）。

例 5-1: 更改预分频器(TIMER0 → WDT)

```
BCF    STATUS,RP0    ;Bank 0
CLRWDWT    ;Clear WDT
CLRF    TMR0         ;Clear TMR0 and
                    ; prescaler
BSF     STATUS,RP0    ;Bank 1

MOVLW   b'00101111'  ;Required if desired
MOVWF   OPTION_REG    ; PS2:PS0 is
CLRWDWT    ; 000 or 001
                    ;
MOVLW   b'00101xxx'   ;Set postscaler to
MOVWF   OPTION_REG    ; desired WDT rate
BCF     STATUS,RP0    ;Bank 0
```

要将预分频器从分配给 WDT 改为分配给 TMR0 模块，请使用例 5-2 中的序列。即使 WDT 被禁止也要采取该预防措施。

例 5-2: 更改预分频器(WDT → TIMER0)

```
CLRWDWT    ;Clear WDT and
                    ; prescaler
BSF     STATUS,RP0    ;Bank 1

MOVLW   b'xxxx0xxx'   ;Select TMR0,
                    ; prescale, and
                    ; clock source
MOVWF   OPTION_REG    ;
BCF     STATUS,RP0    ;Bank 0
```

表 5-1: 与 TIMER0 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
0Bh/8Bh	INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF	0000 0000	0000 0000
81h	OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111

图注： — = 未用单元（读为 0），u = 不变，x = 未知。Timer0 模块不使用阴影单元。

PIC16F684

注:

6.0 带门控的 TIMER1 模块

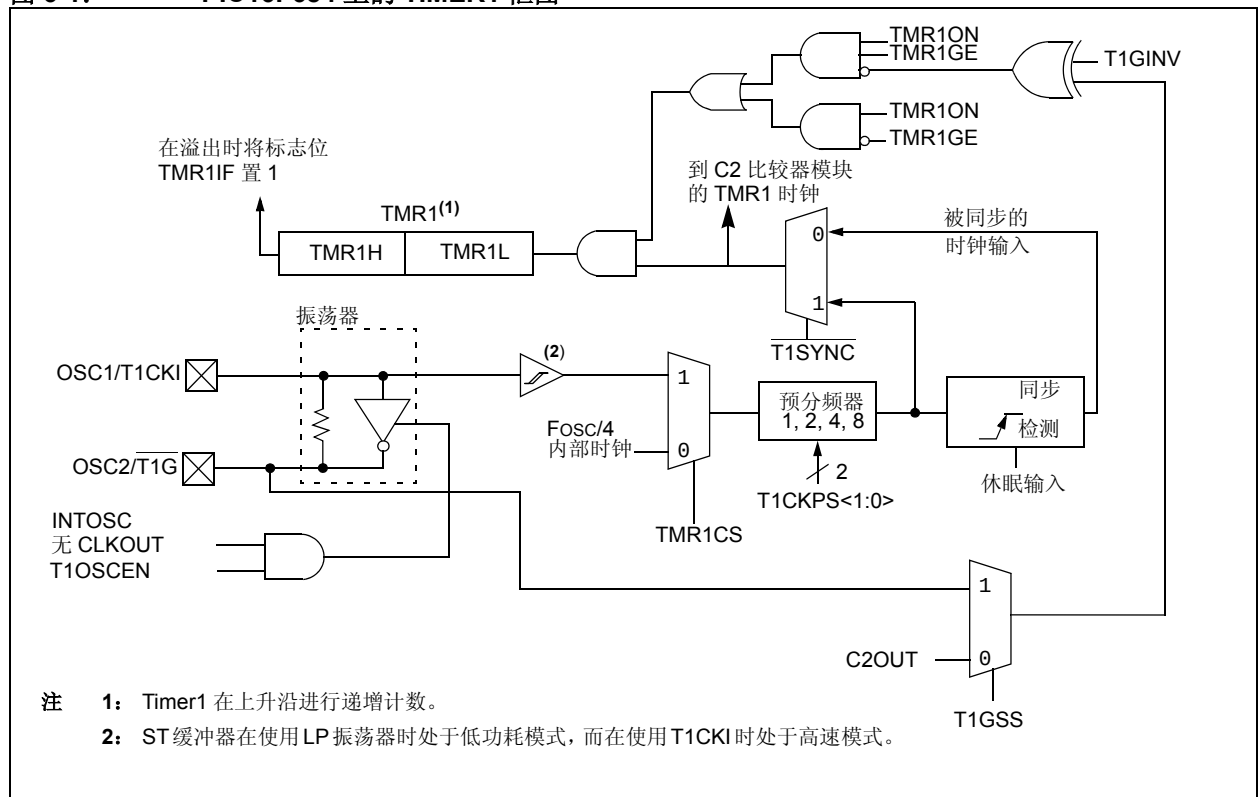
PIC16F684 器件具有一个 16 位定时器。图 6-1 所示为 Timer1 模块的基本框图。Timer1 具有以下特性：

- 16 位定时器 / 计数器 (TMR1H:TMR1L)
- 可读写
- 内部或外部时钟选择
- 同步或异步操作
- 从 FFFFh 到 0000h 的溢出中断
- 溢出时唤醒（异步模式）
- 可选择外部使能输入：
 - 可选门控信号源：T1G 或 C2 输出 (T1GSS)
 - 可选门控信号的极性 (T1GINV)
- 可选 LP 振荡器

Timer1 控制寄存器 (T1CON) 如寄存器 6-1 所示，用于使能 / 禁止 Timer1 并选择 Timer1 模块的不同特性。

注： 可以在《PICmicro® 中档单片机系列参考手册》(DS33023A_CN) 中找到有关定时器模块的更多信息。

图 6-1: PIC16F684 上的 TIMER1 框图



6.1 Timer1 工作模式

Timer1 可以有三种工作模式：

- 带有预分频器的 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

在定时器工作模式下，Timer1 在每个指令周期进行递增计数。在计数器工作模式下，Timer1 在外部时钟输入 T1CKI 的每个上升沿进行递增计数。此外，计数器模式的时钟可以与单片机系统时钟同步或异步运行。

在计数器和定时器模块中，可以通过 Timer1 门控信号线对计数器 / 定时器进行门控，可以将 T1G 引脚或比较器 2 输出引脚选作 Timer1 门控信号线。

如果需要外部时钟振荡器（且单片机正在使用带 / 不带 CLKOUT 的 INTOSC），Timer1 可以使用 LP 振荡器作为时钟源。

注： 在计数器模式下，必须先经过一个下降沿，计数器才可以在随后的上升沿进行第一次递增计数。

6.2 Timer1 中断

Timer1 寄存器对 (TMR1H:TMR1L) 递增计数到 FFFFh 后，计满返回到 0000h。当 Timer1 计满返回时，Timer1 的中断标志位 (PIR1<0>) 置 1。为在计满返回时允许中断，用户应将以下位置 1：

- Timer1 中断允许位 (PIE1<0>)
- PEIE 位 (INTCON<6>)
- GIE 位 (INTCON<7>)

在中断服务程序中将 TMR1IF 位清零可以清除中断。

注： 再次允许中断前，应将 TMR1H:TMR1L 寄存器以及 TMR1IF 位清零。

6.3 Timer1 预分频器

Timer1 具有四个预分频比选项，允许对时钟输入进行 1、2、4、或 8 分频。T1CKPS 位 (T1CON<5:4>) 对预分频计数器进行控制。对预分频计数器不能直接进行读写操作；但是，通过写入 TMR1H 或 TMR1L 可清零预分频计数器。

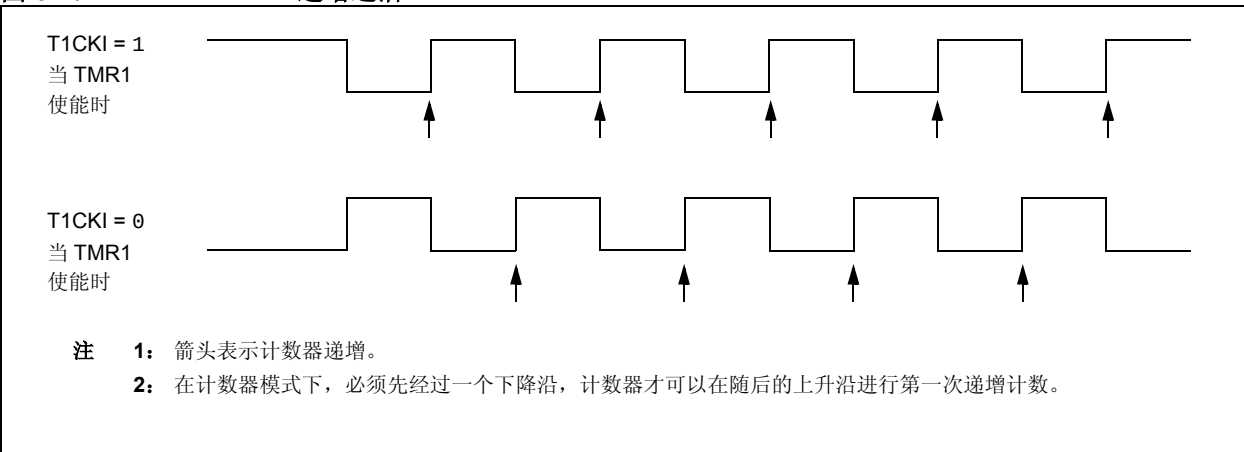
6.4 Timer1 门控

可用软件将 Timer1 门控信号源配置为 T1G 引脚或比较器 2 的输出。这让器件可以直接使用 T1G 为外部事件定时或者使用比较器 2 为模拟事件定时，有关选择 Timer1 门控信号源的信息，请参见 CMCON1（寄存器 8-2）。此功能可以简化 Δ - Σ A/D 转换器的软件和许多其他应用程序。欲知有关 Δ - Σ A/D 转换器的更多信息，请访问 Microchip 网站（www.microchip.com）。

注： 必须将 TMR1GE 位 (T1CON<6>) 置 1 以使用 T1G 或 C2OUT 作为 Timer1 门控信号源。欲知有关选择 Timer1 门控信号源的信息，请参见寄存器 8-2。

可使用 T1GINV 位 (T1CON<7>) 来设置 Timer1 门控信号的极性，它可以来自 T1G 引脚，也可以来自比较器 2 的输出。该位可将 Timer1 配置为对两个事件之间的高电平时间或低电平时间进行计时。

图 6-2: TIMER1 递增边沿



寄存器 6-1:

T1CON——TIMER1 控制寄存器（地址：10h）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON
bit 7							bit 0

- bit 7 **T1GINV:** Timer1 门控信号极性位 ⁽¹⁾
 1 = Timer1 门控信号反相
 0 = Timer1 门控信号不反相
- bit 6 **TMR1GE:** Timer1 门控使能位 ⁽²⁾
如果 TMR1ON = 0:
 此位被忽略。
如果 TMR1ON = 1:
 1 = 如果 Timer1 门控不工作, 则使能 Timer1
 0 = 使能 Timer1
- bit 5-4 **T1CKPS<1:0>:** Timer1 输入时钟预分频选择位
 11 = 1:8 预分频比
 10 = 1:4 预分频比
 01 = 1:2 预分频比
 00 = 1:1 预分频比
- bit 3 **T1OSCEN:** LP 振荡器使能控制位
如果不带 CLKOUT 振荡器的 INTOSC 处于活动状态:
 1 = 使能 LP 振荡器作为 Timer1 的时钟源
 0 = LP 振荡器关闭
否则:
 此位被忽略。
- bit 2 **$\overline{T1SYNC}$:** Timer1 外部时钟输入同步控制位
TMR1CS = 1:
 1 = 不与外部时钟输入同步
 0 = 与外部时钟输入同步
TMR1CS = 0:
 此位被忽略。 Timer1 使用内部时钟作为时钟源。
- bit 1 **TMR1CS:** Timer1 时钟源选择位
 1 = 来自 T1CKI 引脚的外部时钟（上升沿计数）
 0 = 内部时钟（Fosc/4）
- bit 0 **TMR1ON:** Timer1 使能位
 1 = 使能 Timer1
 0 = 停止 Timer1

注 1: T1GINV 位可使 Timer1 门控信号的逻辑电平反相, 而不管门控信号源如何。

2: TMR1GE 位必须置 1 以便使用由 T1GSS 位（CMCON1<1>）选择的 $\overline{T1G}$ 引脚或 C2OUT 作为 Timer1 的门控信号源。

图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
- n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

PIC16F684

6.5 在异步计数器模式下的 Timer1 工作原理

如果控制位 $\overline{T1SYNC}$ (T1CON<2>) 被置 1, 外部时钟输入就不同步。定时器继续进行与内部相位时钟异步的递增计数。在休眠状态下定时器将仍继续运行, 并在溢出时产生中断, 从而唤醒处理器。但是, 在用软件对定时器进行读/写操作时应该特别小心 (见第 6.5.1 节“异步计数器模式下对 Timer1 的读写操作”)。

注: 必须对 ANSEL (91h) 和 CMCON0 (19h) 寄存器进行初始化以将模拟通道配置为数字输入通道。配置为模输入的引脚将读为 0。

6.5.1 异步计数器模式下对 TIMER1 的读写操作

当定时器采用外部异步时钟工作时, 将确保对 TMR1H 或 TMR1L 的读操作有效 (由硬件负责)。但是用户应注意, 通过两个 8 位值来读取 16 位定时器本身就存在问题, 因为定时器可能在读操作之间产生溢出。

对于写操作, 建议用户停止定时器后再写入需要的数值。当计数器正在递增计数时, 向定时器的寄存器写入数据可能会产生写争用。从而在定时器寄存器中产生不可预测的值。

读 16 位值时, 用户应谨慎对待。《PICmicro® 中档单片机系列参考手册》(DS33023A_CN) 中的示例说明了 Timer1 在异步模式下运行时的读写方法。

6.6 Timer1 振荡器

在引脚 OSC1 (输入) 和 OSC2 (放大器输入) 之间有一个内建的晶体振荡器电路。通过将控制位 T1OSCEN (T1CON<3>) 置 1 来使它。此振荡器是低功耗振荡器, 频率最高可达 32 kHz。它将在休眠模式下继续运行。它基本上是一个 32 kHz 的晶体振荡器。表 6-1 给出了 Timer1 振荡器的电容选择。

Timer1 振荡器与系统 LP 振荡器共享。因此, Timer1 只有在主系统时钟来自内部振荡器的情况下才可使用此模式。有了系统 LP 振荡器, 用户必须提供软件延时来确保振荡器正确起振。

当使能 Timer1 振荡器时, TRISA5 和 TRISA4 位被置 1。RA5 和 RA4 读为 0, 并且 TRISA5 和 TRISA4 位读为 1。

注: 在使用振荡器之前需要一段起振和稳定时间。因此, 应该将 T1OSCEN 置 1 并在使能 Timer 1 之前观察一段适当的时间。

6.7 休眠模式期间 Timer1 的操作

只有设置为异步计数器模式时, Timer1 才可在休眠模式下工作。在该模式下, 可使用外部晶振或时钟源使计数器进行递增计数。通过如下步骤设置定时器以唤醒器件:

- 必须使能 Timer1 (T1CON<0>)
- TMR1IE 位 (PIE1<0>) 必须被置 1
- PEIE 位 (INTCON<6>) 必须被置 1

器件将在溢出时被唤醒。如果 GIE 位 (INTCON<7>) 置 1, 器件将在溢出时被唤醒并跳转至中断服务程序 (0004h)。如果 GIE 位被清零, 则将继续执行下一条指令。

表 6-1: 与 TIMER1 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
0Bh/ 8Bh	INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Eh	TMR1L	16 位 TMR1 寄存器低字节的保持寄存器							xxxx xxxx	uuuu uuuu	
0Fh	TMR1H	16 位 TMR1 寄存器高字节的保持寄存器							xxxx xxxx	uuuu uuuu	
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000

图注: x = 未知, u = 不变, — = 未用位 (读为 0)。Timer1 模块不使用阴影单元。

7.0 TIMER2 模块

Timer2 定时器模块具有以下特点：

- 8 位定时器（TMR2 寄存器）
- 8 位周期寄存器（PR2）
- 可读写（以上两个寄存器）
- 可软件编程的预分频器（分频比为 1:1、1:4 和 1:16）
- 可软件编程的后分频器（分频比为 1:1 至 1:16）
- TMR2 与 PR2 匹配中断

Timer2 具有如寄存器 7-1 所示的控制寄存器。可通过清零控制位 TMR2ON（T2CON<2>）关闭 TMR2 来尽量降低功耗。图 7-1 是 Timer2 模块的简化原理框图。该寄存器控制 Timer2 预分频比和后分频比的选择。

7.1 Timer2 的操作

Timer2 可以作为 ECCP 模块在 PWM 模式下的 PWM 时基。TMR2 寄存器是可读写的，任何方式的器件复位都会使之清零。输入时钟（Fosc/4）预分频比可以是 1:1、1:4 或 1:16，这是通过控制位 T2CKPS<1:0>（T2CON<1:0>）选择的。TMR2 的匹配输出通过 4 位后分频器（分频比在 1:1 到 1:16 之间）产生 TMR2 中断，由标志位 TMR2IF（PIR1<1>）表示。

预分频和后分频计数器均会在发生以下事件时清零：

- 对 TMR2 寄存器进行写操作
- 对 T2CON 寄存器进行写操作
- 任何方式的器件复位（上电复位、MCLR 复位、看门狗定时器复位或者欠压复位）

写 T2CON 时 TMR2 不会清零。

寄存器 7-1：

T2CON——TIMER2 控制寄存器（地址：12h）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

- bit 7 **未用：** 读为 0
- bit 6-3 **TOUTPS<3:0>：** Timer2 输出后分频比选择位
 0000 = 1:1 后分频比
 0001 = 1:2 后分频比
 .
 .
 .
 1111 = 1:16 后分频比
- bit 2 **TMR2ON：** Timer2 使能位
 1 = 使能 Timer2
 0 = 禁止 Timer2
- bit 1-0 **T2CKPS<1:0>：** Timer2 时钟预分频值选择位
 00 = 预分频值为 1
 01 = 预分频值为 4
 1x = 预分频值为 16

图注：

R = 可读位	W = 可写位	U = 未用位，读为 0
- n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

PIC16F684

7.2 Timer2 中断

Timer2 模块有一个 8 位周期寄存器 PR2。Timer2 从 00h 开始递增计数，直到与 PR2 匹配为止，然后在下一递增计数周期开始时复位为 00h。PR2 为可读写寄存器。PR2 寄存器会在复位时初始化为 FFh。

图 7-1: TIMER2 框图

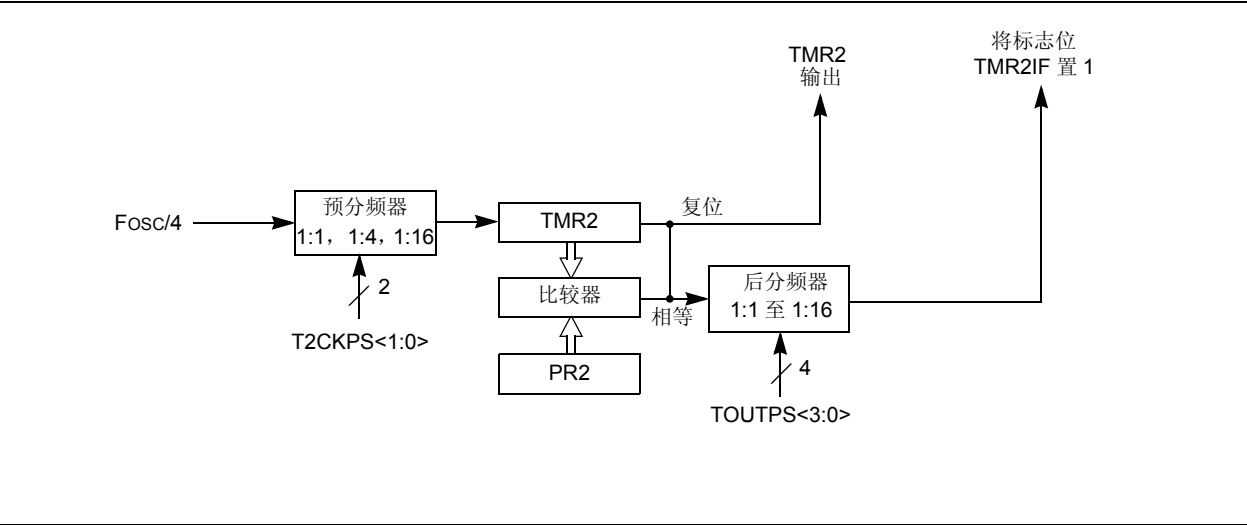


表 7-1: 与 TIMER2 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
0Bh/ 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
11h	TMR2	8 位 TMR2 寄存器的保持寄存器								0000 0000	0000 0000
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
92h	PR2	Timer2 模块周期寄存器								1111 1111	1111 1111

图注: x = 未知, u = 不变, — = 未用位 (读为 0)。Timer2 模块不使用阴影单元。

8.0 比较器模块

比较器模块包含两个模拟比较器。到比较器的输入与 I/O 端口引脚 RA0、RA1、RC0 和 RC1 复用，而输出与引脚 RA2 和 RC4 复用。片上比较器参考电压 (CVREF) 也可以被应用于比较器输入。

CMCON0 寄存器（寄存器 8-1）控制比较器输入和输出多路开关。图 8-3 所示为各种比较器配置的框图。

寄存器 8-1: **CMCON0——比较器配置寄存器（地址：19h）**

	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0
	bit 7							bit 0
bit 7	C2OUT: 比较器 2 输出位 当 C2INV = 0 时: 1 = C2 VIN+ > C2 VIN- 0 = C2 VIN+ < C2 VIN- 当 C2INV = 1 时: 1 = C2 VIN+ < C2 VIN- 0 = C2 VIN+ > C2 VIN-							
bit 6	C1OUT: 比较器 1 输出位 当 C1INV = 0 时: 1 = C1 VIN+ > C1 VIN- 0 = C1 VIN+ < C1 VIN- 当 C1INV = 1 时: 1 = C1 VIN+ < C1 VIN- 0 = C1 VIN+ > C1 VIN-							
bit 5	C2INV: 比较器 2 输出翻转位 1 = C2 输出翻转 0 = C2 输出不翻转							
bit 4	C1INV: 比较器 1 输出翻转位 1 = C1 输出翻转 0 = C1 输出不翻转							
bit 3	CIS: 比较器输入开关位 当 CM<2:0> = 010 时: 1 = C1 VIN- 连接到 RA0/AN0 C2 VIN- 连接到 RC0/AN4 0 = C1 VIN- 连接到 RA1/AN1 C2 VIN- 连接到 RC1/AN5 当 CM<2:0> = 001 时: 1 = C1 VIN- 连接到 RA0/AN0 0 = C1 VIN- 连接到 RA1/AN1							
bit 2-0	CM<2:0>: 比较器模式位 图 8-3 显示了比较器模式和 CM<2:0> 位的设置。							

图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

8.1 比较器工作原理

图 8-1 所示为单个比较器以及模拟输入电平和数字输出之间的关系。如果 V_{IN+} 上的模拟输入小于 V_{IN-} 上的模拟输入，那么比较器将输出数字低电平。当 V_{IN+} 上的模拟输入高于 V_{IN-} 上的模拟输入时，比较器输出数字高电平。图 8-1 中比较器输出的阴影部分表示由于输入失调和响应时间所造成的不确定区。

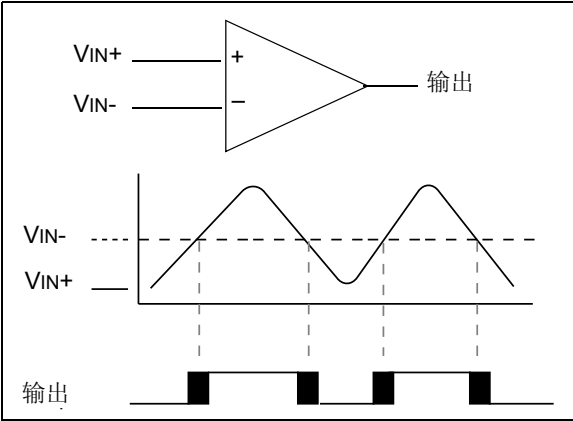
注： 要使用 $CIN+$ 和 $CIN-$ 引脚作为模拟输入，就必须在 $CMCON0$ (19h) 寄存器中设置相应的位。

可以通过将 $CxINV$ 位 ($CMCON0<5:4>$) 置 1 来翻转比较器的输出极性。清零 $CxINV$ 将产生非反相输出。表 8-1 中显示了各种输入条件下的输出状态以及极性位。

表 8-1: 不同输入条件下的输出状态

输入条件	$CINV$	$CxOUT$
$V_{IN-} > V_{IN+}$	0	0
$V_{IN-} < V_{IN+}$	0	1
$V_{IN-} > V_{IN+}$	1	1
$V_{IN-} < V_{IN+}$	1	0

图 8-1: 单比较器

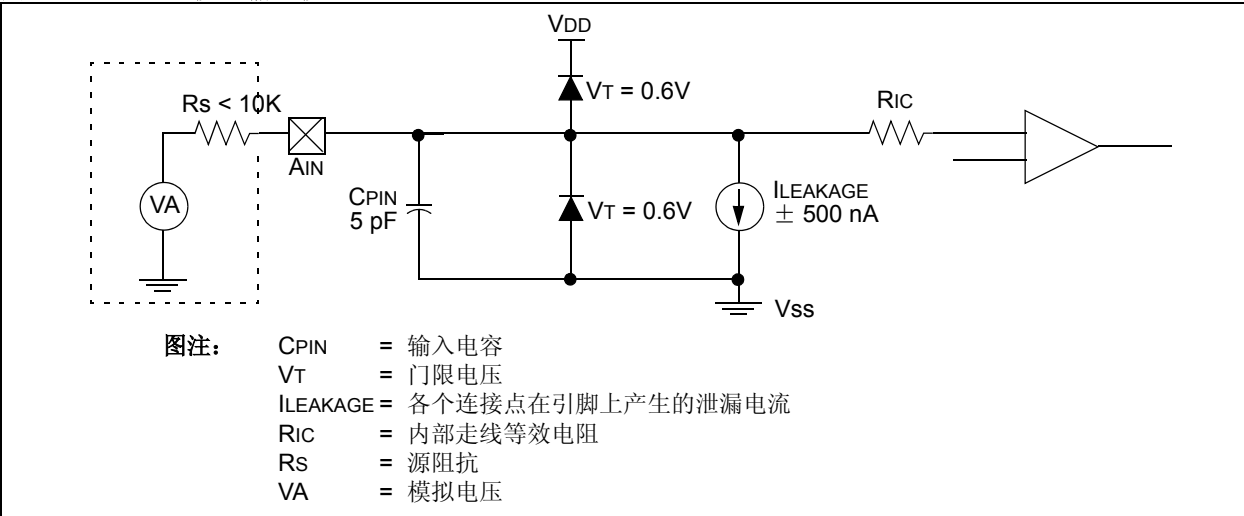


8.2 模拟输入连接注意事项

图 8-2 是一个简化的模拟输入电路。由于模拟引脚和数字输出端相连，因而在模拟输入与 V_{DD} 及 V_{SS} 之间加有反向偏置的二极管，从而将模拟输入电压限制在 V_{SS} 和 V_{DD} 之间。一旦输入电压大于或小于该范围 $0.6V$ 以上，就会有一个二极管正偏从而使输入电压被锁定。模拟信号源的最大阻抗值推荐为 $10\text{ k}\Omega$ 。任何连接到模拟输入引脚上的外部元件（如电容器和齐纳二极管等），在引脚上的泄漏电流应该极小。

- 注 1：** 读端口寄存器时，所有配置为模拟输入的引脚将读为 0。配置为数字输入的引脚根据施密特触发器输入规范转换为模拟输入信号。
- 2：** 对被定义为数字输入的任何引脚施加模拟电平均可能会使输入缓冲器的电流消耗超过规定值。

图 8-2: 模拟输入模型



8.3 比较器配置

比较器有 8 种工作模式。CMCON0 寄存器可用于选择这些模式。图 8-3 显示了 8 种可能的模式。

如果改变比较器模式，由于存在特定的模式改变延迟（见第 15.0 节“电气规范”）比较器的输出电平可能会在此延迟期间无效。

注： 在比较器模式改变过程中，比较器中断会被禁止。否则，会出现误中断。

图 8-3： 比较器 I/O 工作模式

比较器复位（上电复位时的默认值） CM<2:0> = 000	比较器关闭（功耗最低） CM<2:0> = 111
两个独立的比较器 CM<2:0> = 100	四路输入通过复用器输入两个比较器 CM<2:0> = 010
两个具有公共参考端的比较器 CM<2:0> = 011	两个具有公共参考端且带输出的比较器 CM<2:0> = 110
一个独立的比较器 CM<2:0> = 101	三路输入通过复用器输入两个比较器 CM<2:0> = 001
图注： A = 模拟输入，端口总是读为 0 CIS (CMCON0<3>) 为比较器输入开关 D = 数字输入	

图 8-4: 输出可翻转的比较器 C1 框图

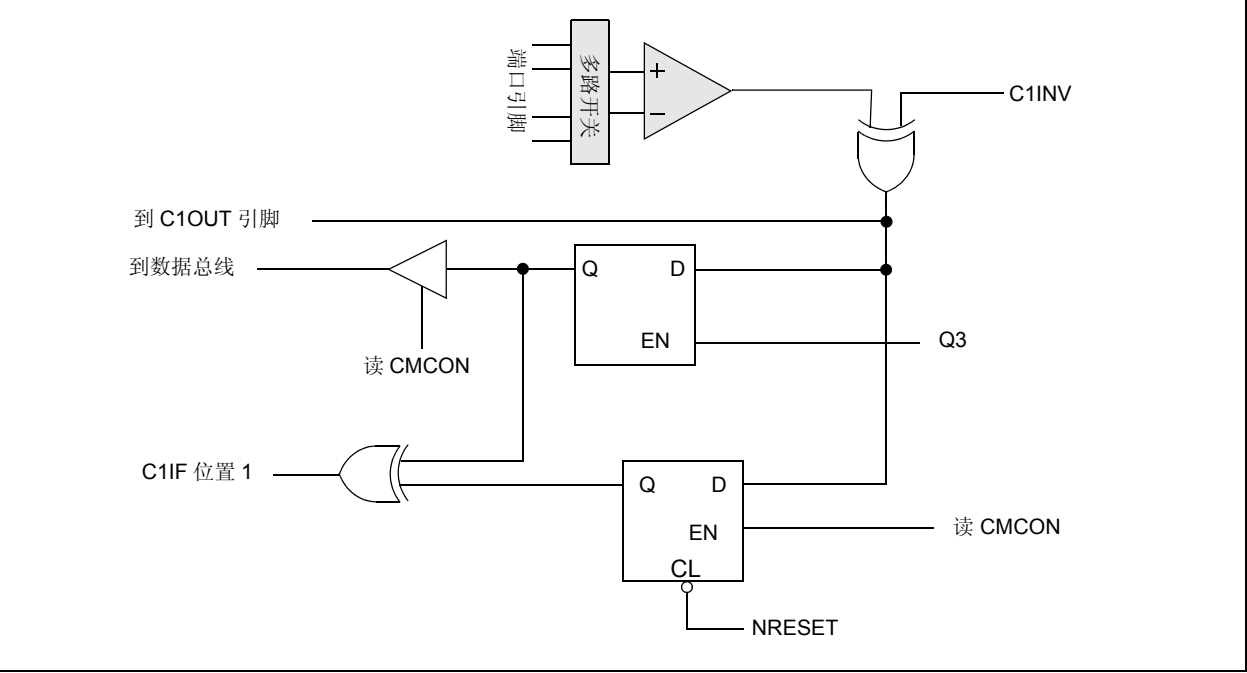
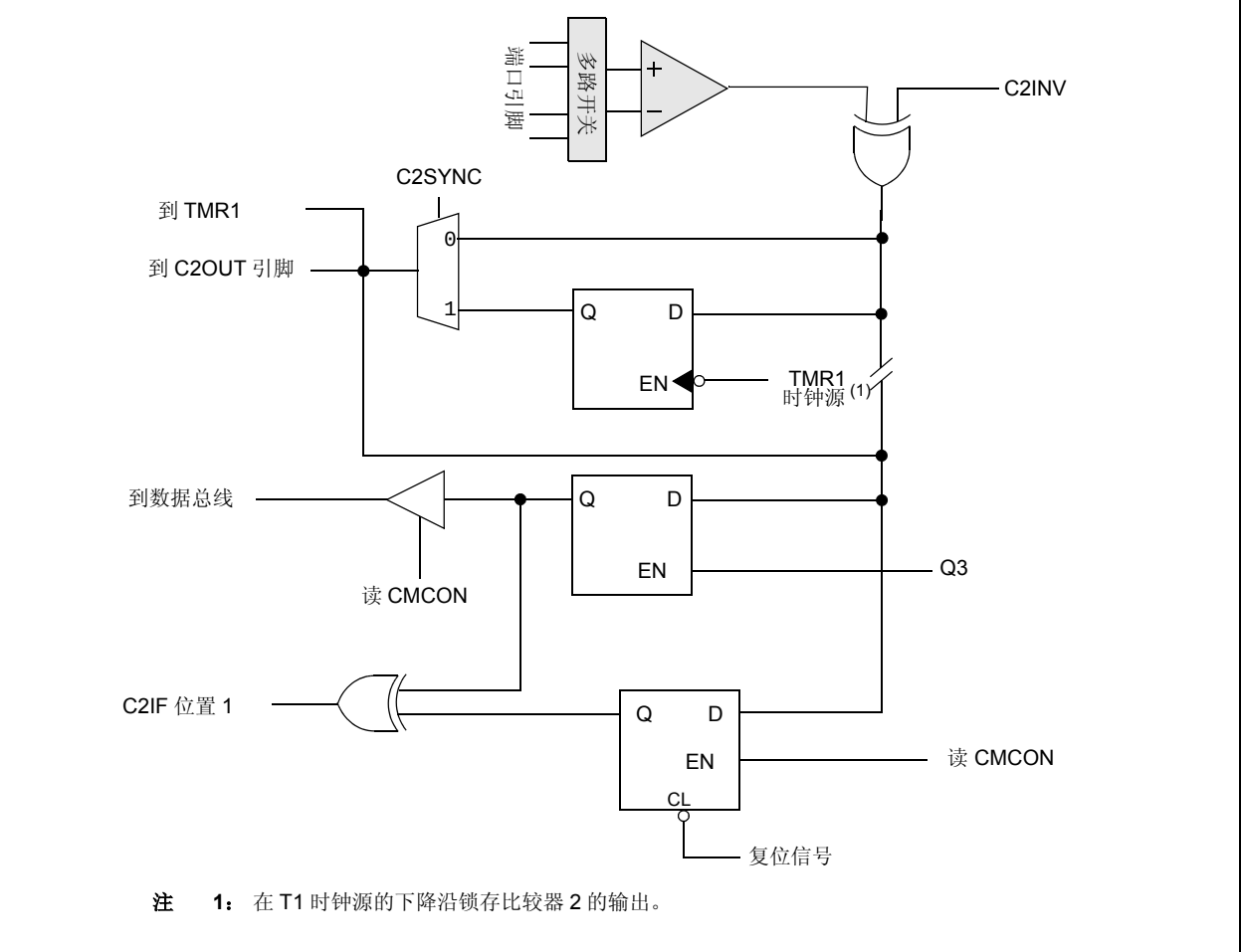


图 8-5: 输出可翻转的比较器 C2 框图



寄存器 8-2: CMCON1——比较器配置寄存器（地址：1Ah）

U-0	U-0	U-0	U-0	U-0	U-0	R/W-1	R/W-0
—	—	—	—	—	—	T1GSS	C2SYNC
bit 7						bit 0	

bit 7-2 未用：读为 0

bit 1 **T1GSS**：Timer1 门控源选择位
 1 = Timer1 门控源为 $\overline{\text{T1G}}$ 引脚（RA4 必须被配置为数字输入）
 0 = Timer1 门控源为比较器 2 的输出

bit 0 **C2SYNC**：比较器 2 同步位
 1 = C2 输出与 Timer1 时钟的下降沿同步
 0 = C2 输出不与 Timer1 时钟同步

图注：

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

8.4 比较器输出

通过 CMCON0 寄存器可读取比较器的输出。这些位是只读的。比较器的输出也可以直接输出到 RA2 和 RC4 I/O 引脚。当使能时，RA2 和 RC4 引脚输出路径上的多路开关将发生切换，并且各个引脚的输出为未同步的比较器输出。每个比较器的不确定性与在电气规范中给出的输入失调电压和响应时间有关。图 8-4 和图 8-5 为比较器的输出框图。

在该模式下，TRIS 位仍作为 RA2 和 RC4 引脚的输出使能 / 禁止位。

使用 C1INV 和 C2INV 位（CMCON<5:4>）可以更改比较器输出的极性。

Timer1 门控源可以通过对 T1GSS 位（CMCON1<1>）的选择配置为使用 $\overline{\text{T1G}}$ 引脚或比较器 2 的输出。可使用此功能为模拟事件发生的间隔计时。也可以通过将 C2SYNC 位（CMCON1<0>）置 1 让比较器 2 的输出与 Timer1 同步。使能时，在 Timer1 时钟源的下降沿锁存比较器 2 的输出。如果同时使用预分频器和 Timer1，比较器 2 将在预分频信号产生之后被锁存。为了防止时钟冲突，比较器 2 输出在 Timer1 时钟源的下降沿被锁存，而 Timer1 在其时钟源的上升沿递增。欲知更多信息，请参见比较器 2 的框图（图 8-5）和 Timer1 的框图（图 6-1）。

建议当使用比较器 2 作为 Timer1 门控源时，通过将 C2SYNC 位置 1 让比较器 2 与 Timer1 同步。这样可以在比较器 2 进行递增计数过程中发生改变时确保 Timer1 不会停止计数。

8.5 比较器中断

只要相应比较器的输出值有所变化，比较器中断标志位就会置 1。需要用软件来保存输出位的状态，即从 CMCON<7:6> 读取的值，以判断实际发生的变化。CxIF 位和 PIR1<4:3> 是比较器中断标志位。此位必须用软件清零来复位。因为可以向该寄存器写 1，所以也可以模拟中断的产生。

必须将 CxIE 位（PIE1<4:3>）和 PEIE 位（INTCON<6>）置 1 以允许该中断。此外，还必须将 GIE 位置 1。只要这些位中的任何一位被清零，即使当中断条件产生时 CxIF 位仍会置 1，但却仍然禁止中断。

用户可用以下方式在中断服务程序中清除该中断：

- 任何对 CMCON0 的读或写操作。这将结束不匹配条件。
- 将标志位 CxIF 清零。

引脚上电平不匹配条件会一直不断地将 CxIF 标志位置 1。而读 CMCON0 将结束不匹配条件，并且允许将 CxIF 标志位清零。

注： 如果在执行读操作时发生 CMCON0 寄存器（CxOUT）的改变（Q2 周期的开始），则 CxIF（PIR1<4:3>）中断标志位将不会置 1。

8.6 比较器参考电压

比较器模块也允许为一个比较器输入选择内部产生的参考电压。**VRCON** 寄存器（寄存器 8-3）控制图 8-6 中所示的参考电压模块。

8.6.1 配置参考电压

参考电压可以输出 32 种不同电平，16 个属于高电平范围，另 16 个属于低电平范围。

以下公式用于确定输出电压：

公式 8-1:

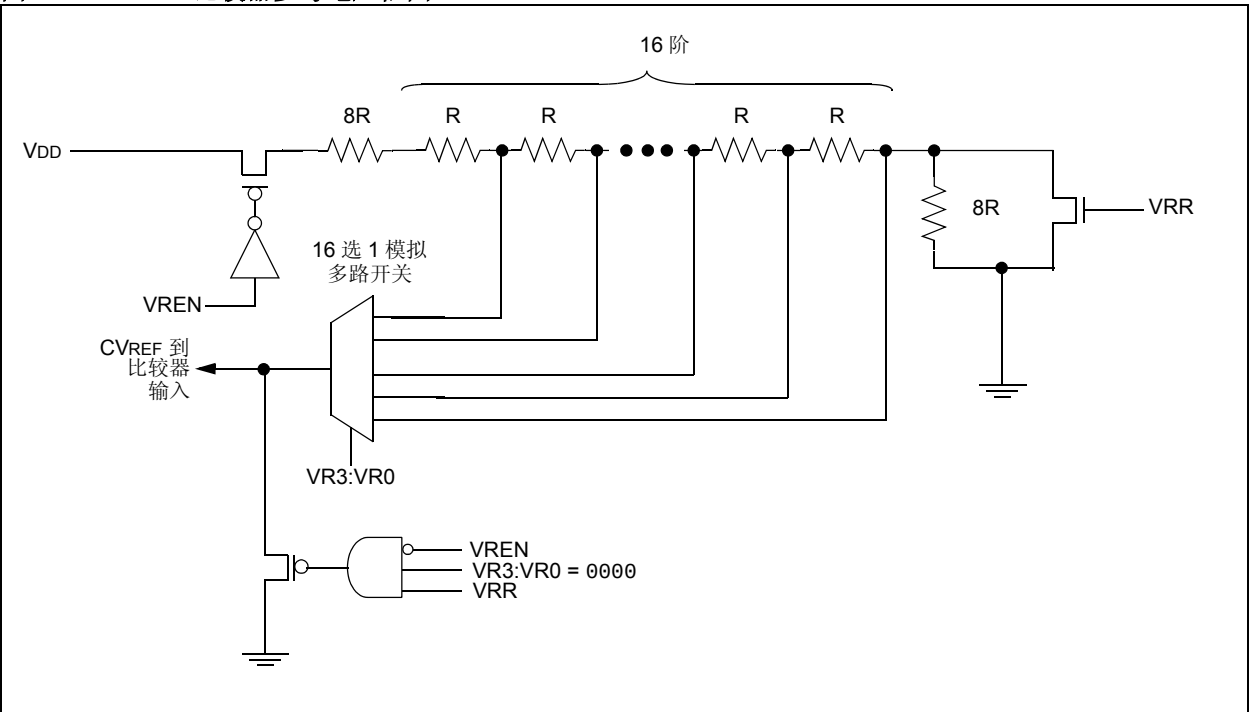
$$\begin{aligned} \text{VRR} = 1 \quad (\text{低电压范围}): \quad \text{CVREF} &= (\text{VR3:VR0}/24) \times \text{VDD} \\ \text{VRR} = 0 \quad (\text{高电压范围}): \\ \text{CVREF} &= (\text{VDD}/4) + (\text{VR3:VR0} \times \text{VDD}/32) \end{aligned}$$

8.6.2 参考电压精度 / 误差

由于模块的结构所限，无法实现从 V_{SS} 到 V_{DD} 整个范围内的所有电压。梯形电阻网络（图 8-6）顶部和底部的晶体管使 CVREF 的值不能达到 V_{SS} 或 V_{DD} 。当通过清零 VREN 位（ $\text{VRCON}\langle 7 \rangle$ ）禁止模块时情况则有所不同。当禁止时，如果 $\text{VR}\langle 3:0 \rangle$ 为 0000 并且 VRR （ $\text{VRCON}\langle 5 \rangle$ ）位被置 1，参考电压即为 V_{SS} 。这就允许比较器进行过零检测，而且不消耗 CVREF 模块电流。

参考电压来源于 V_{DD} ，因此 CVREF 输出随着 V_{DD} 的波动而改变。经测试的参考电压绝对精度请参见第 15.0 节“电气规范”。

图 8-6: 比较器参考电压框图



8.7 比较器的响应时间

响应时间是指比较器从选定一个新的参考电压或输入源到输出达到一个有效电平时的最短时间。如果内部参考电压发生了改变，在使用比较器的输出时必须考虑到内部参考电压的最大延时。否则，应该使用比较器的最大延迟时间（见表 15-8）。

8.8 休眠期间的工作

比较器和参考电压如果在进入休眠模式之前被使能，则它们在休眠过程中仍将保持活动状态。这将导致休眠电流比掉电规范中所规定的更高。此规范中还分别规定了比较器的其他电流消耗和参考电压。要尽量减少休眠模式的功耗，可以关闭比较器，此时 $CM<2:0> = 111$ 并且参考电压 $VRCON<7> = 0$ 。

当在休眠模式下使能比较器时，中断将唤醒器件。如果 GIE 位（ $INTCON<7>$ ）被置 1，器件将跳转到中断向量（0004h），如果清零，器件将继续执行下一条指令。器件从休眠模式唤醒时， $CMCON0$ 、 $CMCON1$ 和 $VRCON$ 寄存器的内容不受影响。

8.9 复位的影响

器件复位强制寄存器 $CMCON0$ 、 $CMCON1$ 和 $VRCON$ 进入复位状态。这将强制比较器模块进入比较器复位模式， $CM<2:0> = 000$ 并且参考电压进入关闭状态。因此，所有可能的输入都是模拟输入，且比较器和参考电压被禁止以使消耗的电流最小。

PIC16F684

寄存器 8-3: VRCON——参考电压控制寄存器（地址：99h）

R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
VREN	—	VRR	—	VR3	VR2	VR1	VR0
bit7				bit0			

- bit 7 **VREN:** CVREF 使能位
1 = CVREF 电路上电
0 = CVREF 电路掉电, 无 IDD 泄漏电流, CVREF = VSS
- bit 6 未用: 读为 0
- bit 5 **VRR:** CVREF 范围选择位
1 = 低电平范围
0 = 高电平范围
- bit 4 未用: 读为 0
- bit 3-0 **VR<3:0>:** CVREF 值选择 $0 \leq VR<3:0> \leq 15$
当 **VRR = 1** 时: $CVREF = (VR<3:0>/24) * VDD$
当 **VRR = 0** 时: $CVREF = VDD/4 + (VR<3:0>/32) * VDD$

图注:			
R = 可读位	W = 可写位	U = 未用位, 读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

表 8-2: 与比较器模块相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	0-0- 0000

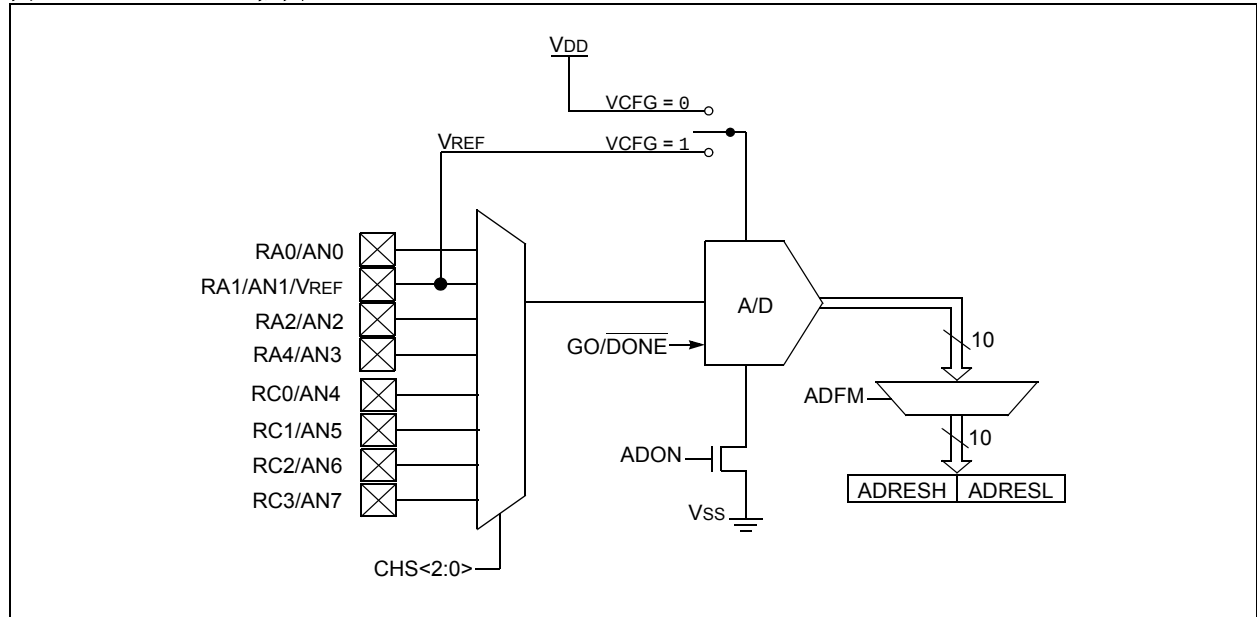
图注: x = 未知, u = 不变, — = 未用 (读为 0)。捕捉、比较或 Timer1 模块不使用阴影单元。

9.0 模数转换器（A/D）模块

模数转换器可以将模拟输入信号转换为表示该信号的10位二进制数。PIC16F684器件具有多达8路模拟输入通道，它们共用一个采样保持电路。采样保持电路的

输出与模数转换器的输入相连。模数转换器采用逐次逼近法产生二进制数，并将结果存入一个10位寄存器。可用软件选择转换所使用的参考电压为VDD或者是VREF引脚提供的电压。图9-1给出了PIC16F684器件的A/D模块框图。

图 9-1: A/D 框图



9.1 A/D 的配置及其工作原理

有两个用于控制A/D模块功能的寄存器：

1. ANSEL（寄存器9-1）
2. ADCON0（寄存器9-2）
3. ADCON1（寄存器9-3）

9.1.1 模拟端口引脚

ANS<7:0>位（ANSEL<7:0>）和TRIS位用于控制A/D端口引脚的操作。将相应的TRIS位置1，可将引脚输出驱动器设置为高阻态。同样，将相应的ANSEL位置1可禁止数字输入缓冲器。

注： 对定义为数字输入的引脚施加模拟电压可能导致输入缓冲器出现过电流。

9.1.2 通道选择

PIC16F684上有8路模拟通道，AN0到AN7。CHS<2:0>位（ADCON0<4:2>）控制哪一路通道与采样保持电路相连。

9.1.3 参考电压

A/D转换器的参考电压有两种：VDD或应用于VREF的模拟电压。VCFG位（ADCON0<6>）控制参考电压选项。如果将VCFG置1，VREF引脚上的电压则为参考电压，否则，VDD为参考电压。

PIC16F684

9.1.4 转换时钟

A/D 转化周期需要 11 个 TAD。软件通过 ADCS 位 (ADCON1<6:4>) 选择 A/D 转换的时钟源。以下 7 种时钟频率可供选择:

- Fosc/2
- Fosc/4
- Fosc/8

- Fosc/16
- Fosc/32
- Fosc/64
- FRC (专用内部振荡器)

为了实现正确的转换, 必须选择合适的 A/D 转换时钟频率 (1/TAD) 以确保最小转换时钟周期 TAD 为 1.6 μ s。表 9-1 给出了器件在选定频率下的几种 TAD 计算结果。

表 9-1: TAD 和器件工作频率

A/D 时钟源 (TAD)		器件工作频率			
工作	ADCS2:ADCS0	20 MHz	5 MHz	4 MHz	1.25 MHz
2 TOSC	000	100 ns ⁽²⁾	400 ns ⁽²⁾	500 ns ⁽²⁾	1.6 μ s
4 TOSC	100	200 ns ⁽²⁾	800 ns ⁽²⁾	1.0 μ s ⁽²⁾	3.2 μ s
8 TOSC	001	400 ns ⁽²⁾	1.6 μ s	2.0 μ s	6.4 μ s
16 TOSC	101	800 ns ⁽²⁾	3.2 μ s	4.0 μ s	12.8 μ s ⁽³⁾
32 TOSC	010	1.6 μ s	6.4 μ s	8.0 μ s ⁽³⁾	25.6 μ s ⁽³⁾
64 TOSC	110	3.2 μ s	12.8 μ s ⁽³⁾	16.0 μ s ⁽³⁾	51.2 μ s ⁽³⁾
A/D RC	x11	2-6 μ s ^(1,4)	2-6 μ s ^(1,4)	2-6 μ s ^(1,4)	2-6 μ s ^(1,4)

图注: 建议不要使用阴影单元内的值。

注 1: 在 VDD > 3.0V 的情况下, A/D RC 源的典型 TAD 为 4 μ s。

2: 这些值均违反了最小 TAD 时间要求。

3: 为了加快转换速度, 建议选用别的时钟源。

4: 当器件的工作频率高于 1 MHz 时, 仅当在休眠期间进行转换时才推荐使用 A/D RC 时钟源。

9.1.5 启动转换

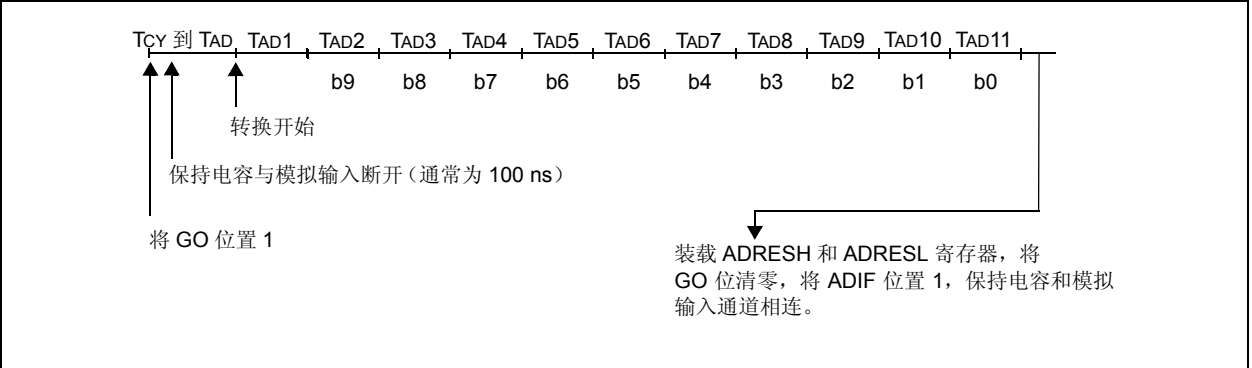
通过将 GO/DONE 位 (ADCON0<1>) 置 1 启动 A/D 转换。当转换完成时, A/D 模块将:

- 将 GO/DONE 位清零
- 将 ADIF 标志位置 1 (PIR1<6>)
- 产生中断 (如果已允许中断)

如果必须中止转换, 则可用软件清零 GO/DONE 位。A/D 转换未完成, ADRESH:ADRESL 寄存器就不会被更新。因此, ADRESH:ADRESL 寄存器将保持上次转换所得到的值。在 A/D 转换中止后, 若要开始下一个采集, 则必须经过 2 个 TAD 延时。延时过后, 将自动采集选定通道的输入信号。

注: 不应在开启 A/D 模块的同一指令中将 GO/DONE 位置 1。

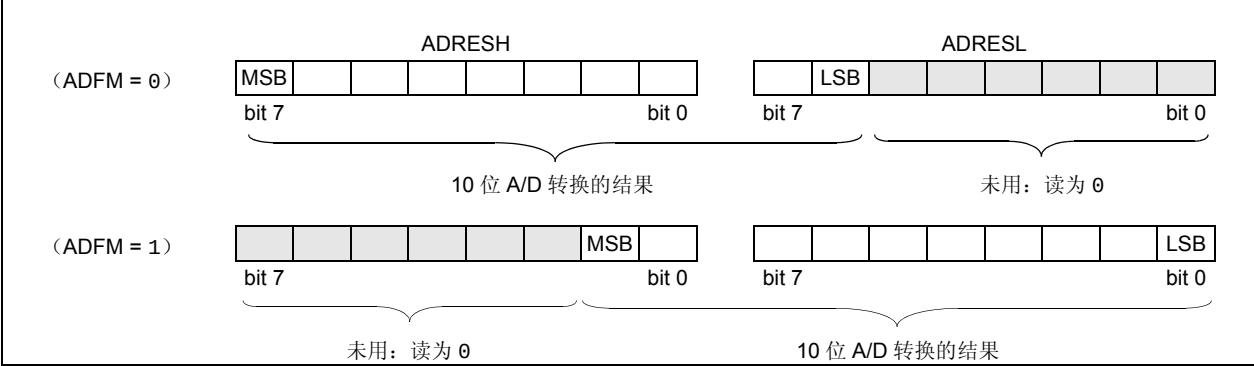
图 9-2: A/D 转换 TAD 周期



9.1.6 转换输出

A/D 转换的结果可采用两种格式：左对齐或右对齐。
ADFM 位（ADCON0<7>）控制输出格式。图 9-3 给出了输出格式。

图 9-3: 10 位 A/D 结果的格式



寄存器 9-1: ANSEL——模拟选择寄存器（地址：91h）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0
bit 7				bit 0			

bit 7-0 **ANS<7:0>:** 模拟选择位
用于将 AN<7:0> 引脚分别设置为模拟或数字功能。
1 = 模拟输入。引脚被分配为模拟输入 (1)。
0 = 数字 I/O。引脚被分配为端口或是特殊功能。

注 1: 将引脚设置为模拟输入将自动禁止数字输入电路、弱上拉和引脚电平变化中断功能。相应的 TRIS 位必须设置为输入模式以允许从外部对引脚电压进行控制。

图注:			
R = 可读位	W = 可写位	U = 未用位, 读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

PIC16F684

寄存器 9-2: **ADCON0——A/D 控制寄存器（地址：1Fh）**

R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON
bit 7			bit 0				

- bit 7 **ADFM:** A/D 结果格式选择位
1 = 右对齐
0 = 左对齐
- bit 6 **VCFG:** 参考电压位
1 = VREF 引脚
0 = VDD
- bit 5 未用: 读为 0
- bit 4-2 **CHS<2:0>:** 模拟通道选择位
000 = 通道 00 (AN0)
001 = 通道 01 (AN1)
010 = 通道 02 (AN2)
011 = 通道 03 (AN3)
100 = 通道 04 (AN4)
101 = 通道 05 (AN5)
110 = 通道 06 (AN6)
111 = 通道 07 (AN7)
- bit 1 **GO/DONE:** A/D 转换状态位
1 = A/D 转换正在进行。将该位置 1 可启动 A/D 转换。
当 A/D 转换完成以后, 该位由硬件自动清零。
0 = A/D 转换完成 / 不在进行中
- bit 0 **ADON:** A/D 转换状态位
1 = A/D 转换器模块正在运行
0 = A/D 转换器关闭并且不消耗工作电流

图注:			
R = 可读位	W = 可写位	U = 未用位, 读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

寄存器 9-3: **ADCON1——A/D 转换寄存器 1（地址：9Fh）**

U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
—	ADCS2	ADCS1	ADCS0	—	—	—	—
bit 7			bit 0				

- bit 7 未用: 读为 0
- bit 6-4 **ADCS<2:0>:** A/D 转换时钟选择位
000 = Fosc/2
001 = Fosc/8
010 = Fosc/32
x11 = FRC (时钟信号由专用的内部振荡器产生, 最高频率可达 500 kHz)
100 = Fosc/4
101 = Fosc/16
110 = Fosc/64
- bit 3-0 未用位: 读为 0

图注:			
R = 可读位	W = 可写位	U = 未用位, 读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

9.1.7 配置 A/D

在根据需要配置好 A/D 模块之后，在开始转换前必须先对所选择的通道进行采样。模拟输入通道的相应 TRIS 位必须设置为输入。

采集时间的确定请参见第 15.0 节“电气规范”。在采样完成之后，即可启动 A/D 转换。

在执行 A/D 转换时应该遵循以下步骤：

1. 配置 A/D 模块：
 - 配置模拟 / 数字 I/O（通过 ANSEL 寄存器）
 - 配置参考电压（通过 ADCON0 寄存器）
 - 选择 A/D 输入通道（通过 ADCON0 寄存器）
 - 选择 A/D 转换时钟（通过 ADCON1 寄存器）
 - 使能 A/D 模块（通过 ADCON0 寄存器）
2. 需要时，配置 A/D 中断：
 - 将 ADIF 位（PIR1<6>）清零
 - 将 ADIE 位（PIE1<6>）置 1
 - 将 PEIE 和 GIE 位（INTCON<7:6>）置 1
3. 等待所需的采集时间。
4. 启动转换：
 - 将 GO/DONE 位（ADCON0<0>）置 1
5. 等待 A/D 转换完成，通过以下两种方法之一判断转换是否完成：
 - 查询 GO/DONE 位是否被清零（中断被禁止）；或
 - 等待 A/D 中断
6. 读取 A/D 结果寄存器对（ADRESH:ADRESL），需要时将 ADIF 位清零。
7. 如需再次进行 A/D 转换，返回步骤 1 或步骤 2。将每位的 A/D 转换时间定义为 TAD，在下一次采集开始前至少需要等待 2 个 TAD。

例 9-1: A/D 转换

```
;This code block configures the A/D
;for polling, Vdd reference, R/C clock
;and RA0 input.
;
;Conversion start & wait for complete
;polling code included.
;
BSF    STATUS,RP0      ;Bank 1
MOVLW  B'01110000'    ;A/D RC clock
MOVWF  ADCON1
BSF    TRISA,0         ;Set RA0 to input
BSF    ANSEL,0         ;Set RA0 to analog
BCF    STATUS,RP0      ;Bank 0
MOVLW  B'10000001'    ;Right, Vdd Vref, AN0
MOVWF  ADCON0
CALL   SampleTime      ;Wait min sample time
BSF    ADCON0,GO        ;Start conversion
BTFSC  ADCON0,GO        ;Is conversion done?
GOTO   $-1             ;No, test again
MOVF   ADRESH,W        ;Read upper 2 bits
MOVWF  RESULTHI
BSF    STATUS,RP0      ;Bank 1
MOVF   ADRESL,W        ;Read lower 8 bits
MOVWF  RESULTLO
```

9.2 A/D 采集时间要求

为了使 A/D 转换器达到规定精度，必须让充电保持电容（CHOLD）充满至输入通道的电平。图 9-4 给出了模拟输入电路模型。信号源阻抗（Rs）和内部采样开关阻抗（Rss）直接影响给电容 CHOLD 充电所需要的时间。采样开关阻抗（Rss）随器件电压 VDD 的不同而有所变化，请参见图 94。模拟信号源的最大阻抗推荐值为 10 kΩ。采集时间随着阻抗的减小而缩短。选择（改变）模拟输入通道后，在启动转换前必须对通道进行采集。

要计算最小采集时间，可使用公式 9-1。该公式假定的误差为 1/2 LSB（A/D 转换需要 1024 步）。1/2 LSB 误差是 A/D 达到规定分辨率所允许的最大误差。

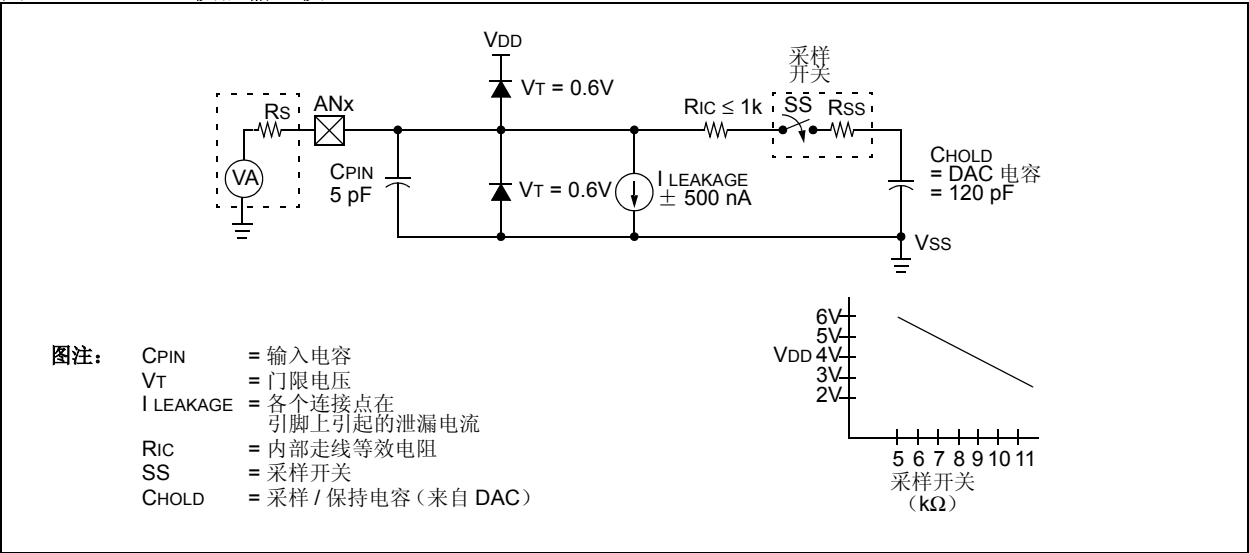
要计算最小采集时间 TACQ，请参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

公式 9-1: 采集时间

$$\begin{aligned}TACQ &= \text{放大器稳定时间} + \text{保持电容充电时间} + \text{温度参数} \\&= TAMP + TC + TCOFF \\&= 2 \mu s + TC + [(\text{温度} - 25^{\circ}\text{C}) (0.05 \mu s/^{\circ}\text{C})] \\ \\TC &= CHOLD (RIC + RSS + RS) \ln(1/2047) \\&= -120 \text{ pF} (1 \text{ k}\Omega + 7 \text{ k}\Omega + 10 \text{ k}\Omega) \ln(0.0004885) \\&= 16.47 \mu s \\ \\TACQ &= 2 \mu s + 16.47 \mu s + [(50^{\circ}\text{C} - 25^{\circ}\text{C}) (0.05 \mu s/^{\circ}\text{C})] \\&= 19.72 \mu s\end{aligned}$$

- 注 1: 由于可以将参考电压（VREF）消掉，因此它对公式的结果不会产生影响。
- 2: 在每次转换后，充电保持电容（CHOLD）并不放电。
- 3: 模拟信号源的最大建议阻抗为 10 kΩ。它必须符合引脚泄漏电流规范中的规定。

图 9-4: 模拟输入模型



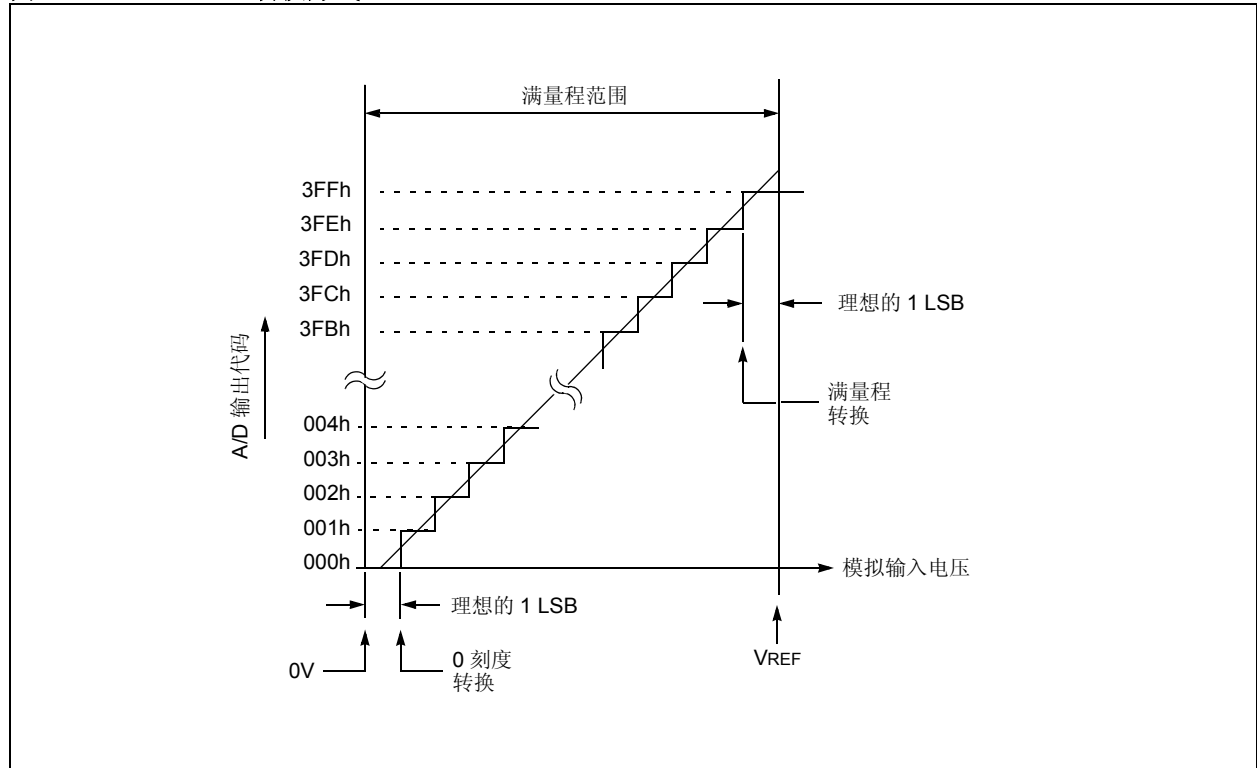
9.3 A/D 工作在休眠模式下

A/D 转换器模块可在休眠模式下运行。此时要求将内部振荡器作为 A/D 转换的时钟源。当选用 RC 时钟源时，A/D 转换器会等待一个指令周期再开始转换。这就允许执行 SLEEP 指令，从而消除转换中大多数的开关噪声。当转换完成时，清零 GO/DONE 位并将结果存入 ADRESH:ADRESL 寄存器。

此时如果允许了 A/D 中断，则器件将会从休眠状态中被唤醒。如果 GIE 位 (INTCON<7>) 置 1，程序计数器将被装入中断向量 (0004h)。如果禁止 A/D 中断，即使 ADON 保持置 1，仍会关闭 A/D 模块。

当 A/D 时钟源不是 RC 时，执行 SLEEP 指令将中止当前的转换并关闭 A/D 模块。ADON 位仍保持置 1。

图 9-5: A/D 转换方式



9.4 复位的影响

器件复位强制所有寄存器进入复位状态。因此，复位会关闭 A/D 模块并且中止任何当前和待处理的转换。ADRESH:ADRESL 寄存器的内容保持不变。

9.5 使用 ECCP 触发信号

可以由 ECCP 模块的特殊事件触发信号开始 A/D 转换。这需要将 CCP1M3:CCP1M0 位 (CCP1CON<3:0>) 编程为 1011，并且使能 A/D 模块 (将 ADON 位置 1)。发生触发时，GO/DONE 位将置 1，启动 A/D 转换，而且 Timer1 计数器将被复位为 0。Timer1 将被复位为用最小的软件开销自动重复 A/D 采集周期 (将 ADRESH:ADRESL 移动到相应的位置)。

在特殊事件触发信号将 GO/DONE 位置 1 (开始转换) 前必须选择相应的模拟输入通道并完成最小采集。

如果 A/D 模块未被使能 (ADON 清零)，则特殊事件触发信号将被 A/D 模块忽略，但它仍会将 Timer1 计数器复位。更多信息，请参见第 11.0 节“增强型捕捉 / 比较 / PWM (ECCP) 模块”。

PIC16F684

表 9-2: A/D 寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
05h	PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--xx xxxx	--uu uuuu
07h	PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx xxxx	--uu uuuu
0Bh/ 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
1Eh	ADRESH	左对齐格式下 A/D 结果的高 8 位或右对齐格式下结果的高 2 位								xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON	00-0 0000	00-0 0000
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
91h	ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
9Eh	ADRESL	左对齐格式下 A/D 结果的低 2 位或右对齐格式下结果的低 8 位								xxxx xxxx	uuuu uuuu
9Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	-000 ----

图注: x = 未知, u = 不变, — = 未用 (读为 0)。A/D 模块不使用阴影单元。

10.0 数据 EEPROM 存储器

数据 EEPROM 在正常工作期间（整个 VDD 范围）是可读写的。该存储器并不直接映射到文件寄存器空间。而是通过特殊功能寄存器来间接寻址。有 4 个 SFR 用于读写该存储器：

- EECON1
- EECON2（非物理实现的寄存器）
- EEDAT
- EEADR

EEDAT 寄存器存放 8 位要读写的数据，而 EEADR 寄存器存放要被访问的 EEPROM 单元的地址。PIC16F684 具有 256 字节的数据 EEPROM，地址范围从 0h 到 Fh。

EEPROM 数据存储器允许以字节为单位进行读写。字节写操作将自动擦除目标存储单元并写入新数据（即先擦后写）。EEPROM 数据存储器可以反复擦写很多次。写入时间由片上定时器控制。写入时间会因为电压、温度及芯片的不同而发生变化。请参见第 15.0 节“电气规范”里的交流规范来了解准确的限制。

如果数据存储器有代码保护，CPU 仍可继续对数据 EEPROM 存储器进行读写操作。器件编程器无法再访问数据 EEPROM 的数据，EEPROM 单元读为零。

有关数据 EEPROM 的更多信息，请参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

寄存器 10-1: EEDAT——EEPROM 数据寄存器（地址：9Ah）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0
bit 7				bit 0			

bit 7-0 EEDATn: 要从数据 EEPROM 读取或向数据 EEPROM 写入的字节值

图注:

R = 可读位 W = 可写位 U = 未用位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

寄存器 10-2: EEADR——EEPROM 地址寄存器（地址：9Bh）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0
bit 7				bit 0			

bit 7-0 EEADR: 指定在 256 个单元中要进行 EEPROM 读 / 写操作的一个单元

图注:

R = 可读位 W = 可写位 U = 未用位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

PIC16F684

10.1 EECON1 和 EECON2 寄存器

EECON1 是控制寄存器，它的低 4 位是物理实现的。高 4 位不可用，读为 0。

控制位 RD 和 WR 分别触发读操作和写操作。用软件只能将这些位置 1 而无法清零。当读操作或写操作完成后，由硬件将其清零。由于不能用软件将 WR 位清零，可有效防止写操作意外或提前终止。

将 WREN 位置 1 将允许一次写操作。上电时将清零 WREN 位。当正常的写操作被 MCLR 复位或 WDT 复位中断时，WRERR 将被置 1。在这些情况下，用户可以

在复位后检查 WRERR 位，将其清零并重写相应的单元。数据和地址将被清空。因此，需要重新对 EEDAT 和 EEADR 寄存器进行初始化。

写操作结束时，中断标志位 EEIF (PIR1<7>) 将被置 1。此标志位必须用软件清零。

EECON2 不是物理寄存器。读 EECON2 得到的是全 0。EECON2 寄存器仅在数据 EEPROM 写入过程中使用。

注： 当对数据 EEPROM 进行写操作 (WR 位 = 1) 时，不应修改 EECON1、EEDAT 和 EEADR 寄存器。

寄存器 10-3: EEADR——EEPROM 控制寄存器 (地址: 9Ch)

U-0	U-0	U-0	U-0	R/W-x	R/W-0	R/S-0	R/S-0
—	—	—	—	WRERR	WREN	WR	RD
bit 7				bit 0			

- bit 7-4 未用：读为 0
- bit 3 **WRERR**: EEPROM 错误标志位
1 = 写操作提前终止 (正常工作期间发生的任何 $\overline{\text{MCLR}}$ 复位、WDT 复位或欠压检测)
0 = 写操作完成
- bit 2 **WREN**: EEPROM 写使能位
1 = 允许写周期
0 = 禁止对数据 EEPROM 进行写操作
- bit 1 **WR**: 写控制位
1 = 启动写周期 (一旦完成写操作，硬件会将该位清零。软件只能将 WR 位置 1 而不能清零。)
0 = 写入数据 EEPROM 的周期完成
- bit 0 **RD**: 读控制位
1 = 启动 EEPROM 读操作 (读取需要一个周期。RD 位由硬件清零。软件只能将 RD 位置 1 而不能清零。)
0 = 不启动 EEPROM 读操作

图注：
S = 只能被置 1 的位
R = 可读位
-n = 上电复位时的值
W = 可写位
1 = 置 1
U = 未用位，读为 0
0 = 清零
x = 未知

10.2 读数据 EEPROM 存储器

要读取数据存储单元，用户必须将地址写入 EEADR 寄存器，然后将控制位 RD (EECON1<0>) 置 1，如例 10-1 所示。在紧接着的下一周期，EEDAT 寄存器中就有数据了。因此该数据可由下一条指令读取。EEDATA 将保持这个值直到用户下一次从该单元读取或向该单元写入数据时（在写操作过程中）。

例 10-1: 读数据 EEPROM

BSF	STATUS,RP0	;Bank 1
MOVLW	CONFIG_ADDR;	
MOVWF	EEADR	;Address to read
BSF	EECON1,RD	;EE Read
MOVF	EEDAT,W	;Move data to W

10.3 写数据 EEPROM 存储器

要写 EEPROM 数据存储单元，用户必须先把该单元的地址写入 EEADR 寄存器并且把数据写入 EEDAT 寄存器。然后用户必须按特定顺序开始写入每个字节。如例 10-2 所示。

例 10-2: 写数据 EEPROM

	BSF	STATUS,RP0	;Bank 1
	BSF	EECON1,WREN	;Enable write
	BCF	INTCON,GIE	;Disable INTs
所需时序	MOVLW	55h	;Unlock write
	MOVWF	EECON2	;
	MOVLW	AAh	;
	MOVWF	EECON2	;
	BSF	EECON1,WR	;Start the write
	BSF	INTCON,GIE	;Enable INTS

如果没有完全按照以上顺序（将 55h 写入 EECON2，将 AAh 写入 EECON2，然后将 WR 位置 1）逐字节写入，写操作将不会开始。在这个代码段执行过程中，强烈建议禁止中断。在必需序列执行过程中会进行周期计数。当计数值与执行必需序列所需的周期不等时，数据无法写入 EEPROM。

此外，必须将 EECON1 中的 WREN 位置 1 以使能写操作。这种机制可防止由于代码执行错误（异常）（即程序失控）导致误写数据 EEPROM。除非更新 EEPROM，用户应始终保持 WREN 位清零。WREN 位无法由硬件清零。

写过程启动后，将 WREN 位清零不会影响该写周期。除非将 WREN 位置 1，否则不能将 WR 位置 1。

写周期完成后，WR 位将由硬件清零，同时 EE 写完成中断标志位 (EEIF) 被置 1。用户可以允许此中断或查询该位。EEIF 位 (PIR1<7>) 必须用软件清零。

10.4 写校验

根据应用情况，将写入数据 EEPROM 的实际值与要写入的值进行核对（见例 10-3）是一种很好的编程习惯。

例 10-3: 写校验

BSF	STATUS,RP0	;Bank 1
MOVF	EEDAT,W	;EEDAT not changed ;from previous write
BSF	EECON1,RD	;YES, Read the ;value written
XORWF	EEDAT,W	
BTFSS	STATUS,Z	;Is data the same
GOTO	WRITE_ERR	;No, handle error
:		;Yes, continue

10.4.1 使用数据 EEPROM

数据 EEPROM 是高耐久性，可字节寻址的阵列，已对其进行优化，允许频繁更改存储信息。EEPROM 器件的使用寿命以 Dxxx 表示。D120 或 D120A 表示在刷新不常修改的存储单元前最多可以对 EEPROM 单元进行多少次写操作。

10.4.2 EEPROM 的使用寿命

假定一个数据 EEPROM 容量为 64 字节，可以进行 1M 次的写操作。同时假定它可以刷新 10M 次。如果器件中每个存储单元的写入次数都能达到最大值，那么数据 EEPROM 在经过 64M 个写周期后就会报废。如果 EEPROM 保留了一个存储单元而且其写入次数能达到最大值，那么数据 EEPROM 经过 63M 个写周期后就会报废，但是被保留的单元在经过 10M 个周期后就会报废。如果发生了适当的刷新，那么那一个存储单元必须刷新 6 次才能确保数据的准确性。

10.5 避免误写操作

有些情况下，用户可能不希望向数据 EEPROM 存储器写入数据。EEPROM 存储器有各种机制以防对 EEPROM 误写。同样，上电延时定时器（延时 64 ms）也可以防止误写 EEPROM。

写操作启动序列和 WREN 位可以共同预防在以下情况下发生误写：

- 欠压
- 电源毛刺
- 软件故障

10.6 有代码保护时的数据 EEPROM 操作

数据存储器的代码保护功能可通过将配置字寄存器（寄存器 12-1）中的 CPD 位清零来实现。

启用数据存储器的代码保护功能后，CPU 能够将数据从数据 EEPROM 中读出或向其中写入数据。如果启用了数据存储器的代码保护功能，建议同时启用程序存储器的代码保护功能。这将通过将未使用的程序存储单元编程为 0（这将作为 NOP 执行），避免有人通过编写额外的可以输出数据存储器内容的程序来访问数据存储器。将程序存储器中未使用的单元编程为 0 同样有助于避免数据存储器的代码保护被破坏。

表 10-1: 与数据 EEPROM 相关的寄存器 / 位

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
9Ah	EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	0000 0000
9Bh	EEADR	EEADR7	EEADR6	EEADR5	EEADR	EEADR	EEADR	EEADR	EEADR	0000 0000	0000 0000
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	---- q000
9Dh	EECON2 ⁽¹⁾	EEPROM 控制寄存器 2								---- ----	---- ----

图注： x = 未知， u = 不变， — = 未用（读为 0）， q = 取值视情况而定。
数据 EEPROM 模块不使用阴影单元。

注 1： EECON2 不是物理寄存器。

11.0 增强型捕捉 / 比较 / PWM (ECCP) 模块

增强型捕捉 / 比较 / PWM (ECCP) 模块包含一个 16 位寄存器，可作为：

- 16 位捕捉寄存器
- 16 位比较寄存器
- PWM 主控 / 从动占空比寄存器

捕捉 / 比较 / PWM 寄存器 1 (CCPR1) 由两个 8 位寄存器组成：CCPR1L (低字节) 和 CCPR1H (高字节)。

CCP1CON 寄存器控制 ECCP 的工作。当比较匹配时会产生特殊事件触发信号，该信号会将 TMR1H 和 TMR1L 寄存器清零。

表 11-1: ECCP 模式——所需定时器资源

ECCP 模式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

寄存器 11-1: CCP1CON——ECCP 工作寄存器 (地址: 15h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0
bit 7							bit 0

bit 7-6 **P1M<1:0>**: PWM 输出配置位

如果 CCP1M<3:2> = 00, 01, 10:

xx = P1A 被指定为捕捉 / 比较输入; P1B、P1C 和 P1D 被指定为端口引脚

如果 CCP1M<3:2> = 11:

00 = 单输出; P1A 调制输出; P1B、P1C 和 P1D 被指定为端口引脚

01 = 全桥正向输出; P1D 调制输出; P1A 有效; P1B 和 P1C 无效

10 = 半桥输出; P1A 和 P1B 为带死区控制的调制输出; P1C 和 P1D 被指定为端口引脚

11 = 全桥反向输出; P1B 调制输出; P1C 有效; P1A 和 P1D 无效

bit 5-4 **DC1B<1:0>**: PWM 占空比的低位

捕捉模式:

未用。

比较模式:

未用。

PWM 模式:

这两位是 PWM 占空比的低 2 位。高 8 位在 CCPR1L 中。

bit 3-0 **CCP1M<3:0>**: ECCP 模式选择位

0000 = 捕捉 / 比较 / PWM 关闭 (复位 ECCP 模块)

0001 = 未用 (保留)

0010 = 比较模式, 匹配时输出翻转电平 (CCP1IF 位置 1)

0011 = 未用 (保留)

0100 = 捕捉模式, 在每个下降沿发生捕捉

0101 = 捕捉模式, 在每个上升沿发生捕捉

0110 = 捕捉模式, 每 4 个上升沿发生一次捕捉

0111 = 捕捉模式, 每 16 个上升沿发生一次捕捉

1000 = 比较模式, 匹配时输出翻转电平 (CCP1IF 位置 1)

1001 = 比较模式, 匹配时输出低电平 (CCP1IF 位置 1)

1010 = 比较模式, 匹配时产生软件中断 (CCP1IF 位置 1, CCP1 引脚不受影响)

1011 = 比较模式, 触发特殊事件 (将 CCP1IF 位置 1, CCP1 复位 TMR1 或 TMR2, 并且如果使能了 A/D 模块, 还会启动 A/D 转换)

1100 = PWM 模式; P1A 和 P1C 为高电平有效; P1B 和 P1D 也为高电平有效

1101 = PWM 模式; P1A 和 P1C 为高电平有效; P1B 和 P1D 为低电平有效

1110 = PWM 模式; P1A 和 P1C 为低电平有效; P1B 和 P1D 为高电平有效

1111 = PWM 模式; P1A 和 P1C 为低电平有效; P1B 和 P1D 也为低电平有效

图注:

R = 可读位

W = 可写位

U = 未用位, 读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

11.1 捕捉模式

在捕捉模式下，当 RC5/CCP1/P1A 引脚上有事件发生时，CCPR1H:CCPR1L 会捕捉 TMR1 寄存器的 16 位值。事件被定义为以下之一，由 CCP1CON<3:0> 进行配置：

- 每个下降沿
- 每个上升沿
- 每 4 个上升沿
- 每 16 个上升沿

当发生捕捉时，中断请求标志位 CCP1IF (PIR1<5>) 置 1。必须在软件中将中断标志清零。如果在寄存器 CCPR1 中的值被读取之前发生了另一个捕捉，那么之前捕捉的值将被新捕捉的值覆盖。

11.1.1 CCP1 引脚配置

在捕捉模式下，应该通过将 TRISC<5> 位置 1 来将 RC5/CCP1/P1A 引脚配置为输入。

注： 如果将 RC5/CCP1/P1A 引脚配置为输出，那么对该端口进行写操作就可能会引发一个捕捉条件。

11.1.4 ECCP 预分频器

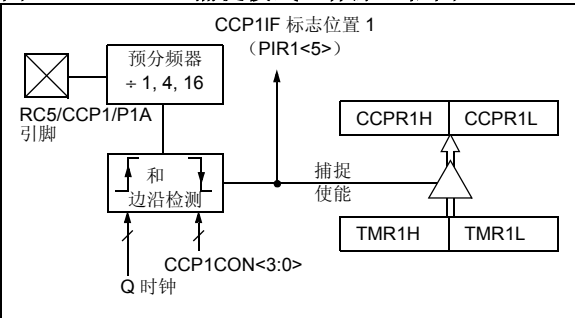
有四种预分频比设置，它们可由 CCP1M<3:0> (CCP1CON<3:0>) 指定。只要关闭 ECCP 模块或者 ECCP 模块不处于捕捉模式，预分频计数器就将被清零。任何复位都将清零预分频计数器。

改变捕捉预分频比会产生中断，且不会清零预分频计数器。因此切换后的第一次捕捉可能来自于一个非零的预分频值。例 11-1 所示为切换捕捉预分频比时建议采用的方法。该例使预分频计数器清零且不会产生“误”中断。

例 11-1: 改变捕捉预分频比值

```
CLRF    CCP1CON    ;Turn ECCP module off
MOVLW   NEW_CAPT_PS;Load the W reg with
                        ;the new prescaler
MOVWF   CCP1CON    ;move value and ECCP ON
                        ;Load CCP1CON with this
                        ;value
```

图 11-1: 捕捉模式工作原理框图



11.1.2 TIMER1 模式选择

要使 ECCP 模块使用捕捉功能，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，无法进行捕捉操作。

11.1.3 软件中断

当捕捉模式改变时，可能会产生错误的捕捉中断。用户应该保持 CCP1IE 位 (PIE1<5>) 清零以避免误中断，并且还应该在在工作模式改变后清零标志位 CCP1IF (PIR1<5>)。

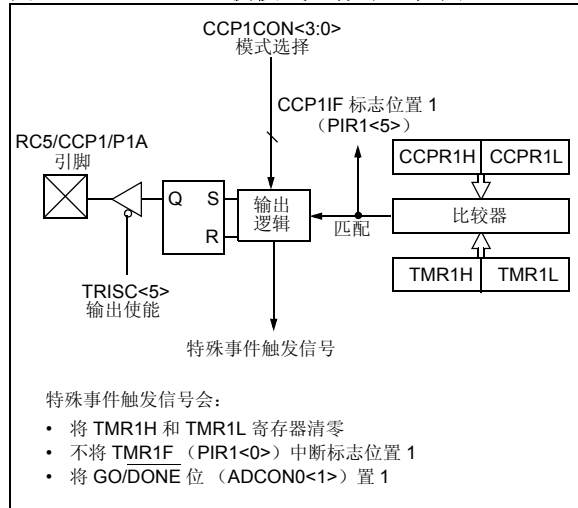
11.2 比较模式

在比较模式下，CCPR1 寄存器的 16 位值不断与 TMR1 寄存器对的值作比较。当两者匹配时，RC5/CCP1/P1A 引脚将根据情况被：

- 驱动为高电平
- 驱动为低电平
- 保持不变

引脚动作取决于控制位 CCP1M<3:0> (CCP1CON<3:0>) 的值。同时，将中断标志位 CCP1IF (PIR1<5>) 置 1。

图 11-2: 比较模式工作原理框图



11.2.1 CCP1 引脚配置

用户必须通过将 TRISC<5> 位清零来将 RC5/CCP1/P1A 引脚配置为输出。

注： 将 CCP1CON 寄存器清零将使 RC5/CCP1/P1A 引脚的比较输出强制锁定为默认的低电平。这不是 PORTC/I/O 数据锁存器。

11.2.2 TIMER1 模式选择

如果 ECCP 模块将要使用比较功能，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，可能无法进行比较操作。

11.2.3 软件中断模式

当选择产生软件中断的模式 (CCP1M<3:0> = 1010) 时，CCP1 引脚不受影响。CCP1IF (PIR1<5>) 位置 1，产生 ECCP 中断（如果允许的话）。请参见寄存器 11-1。

11.2.4 特殊事件触发信号

在该模式 (CCP1M<3:0> = 1011) 下可产生内部硬件信号用以触发模块的动作。请参见寄存器 11-1。

ECCP 的特殊事件触发输出信号将复位 TMR1 这对寄存器。这将使 CCPR1 寄存器被用作 Timer1 的 16 位可编程周期寄存器。特殊事件触发输出信号还能启动 A/D 转换（如果使能 A/D 模块的话）。

注： 来自 ECCP 模块的特殊事件触发信号不会将中断标志位 TMR1IF (PIR1<0>) 置 1。

表 11-2: 与捕捉、比较和 TIMER1 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
0Bh/ 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Eh	TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
13h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxx xxxx	uuuu uuuu
14h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxx xxxx	uuuu uuuu
15h	CCP1CON	P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0000 0000	0000 0000
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000

图注： — = 未用单元（读为 0），u = 不变，x = 未知。捕捉、比较或 Timer1 模块不使用阴影单元。

11.3.2 PWM 周期

一个 PWM 输出 (图 11-4 和图 11-5) 包含一个时基 (周期) 和一段输出有效的时间 (占空比)。PWM 周期可以通过写 PR2 寄存器来指定。PWM 周期可以使用以下公式计算:

公式 11-1:

$$PWM \text{ 周期} = [(PR2) + 1] \cdot 4 \cdot T_{OSC} \cdot (TMR2 \text{ 预分频值})$$

PWM 频率定义为 $1 / [PWM \text{ 周期}]$ 。

当 TMR2 等于 PR2 时, 在下一个递增计数周期中会发生以下三个事件:

- TMR2 被清零
- 相应的 PWM 引脚输出翻转的电平。在双输出 PWM 模式下, 上述事件发生在死区延时结束之后 (例外: 如果 PWM 占空比为 0%, 相应的引脚将不会置 1)
- PWM 占空比从 CCPR1L 锁存到 CCPR1H

注: Timer2 后分频器不决定 PWM 的频率 (见第 7.1 节 “Timer2 的操作”)。使用后分频器时, 其伺服更新速率可与 PWM 输出频率不同。

11.3.3 PWM 占空比

通过写 CCPR1L 寄存器和 DC1B<1:0> (CCP1CON<5:4>) 位来指定 PWM 占空比。最高分辨率可达 10 位。CCPR1L 包含占空比的高 8 位, 而 DC1B<1:0> 包含低 2 位。可随时写入 CCPR1L 和 DC1B<1:0>。在 PWM 模式下, CCPR1H 是只读寄存器。由 CCPR1L (CCP1CON<5:4>) 表示该 10 位值。

可使用以下公式来随时计算 PWM 占空比:

公式 11-2:

$$PWM \text{ 占空比} = (CCPR1L:CCP1CON<5:4>) \cdot T_{OSC} \cdot (TMR2 \text{ 预分频值})$$

当 CCPR1H 和 2 位锁存值与 TMR2 与内部 2 位 Q 时钟或 TMR2 预分频器的 2 位组成的时基匹配时, 相应的 PWM 引脚输出翻转的电平。在双输出 PWM 模式下, 当死区时间结束后, 相应的引脚将输出翻转的电平。

由 P1M<1:0> (CCP1CON<7:6>) 和 CCP1M<3:0> (CCP1CON<3:0>) 位配置信号的极性 (高电平有效或低电平有效) 和模式。

由以下公式计算给定 PWM 频率时的最大 PWM 分辨率

公式 11-3:

$$\text{分辨率} = \frac{\log\left(\frac{F_{OSC}}{F_{PWM} \cdot TMR2 \text{ Prescaler}}\right)}{\log(2)} \text{ 位}$$

所有的控制寄存器都是双缓冲的, 并且在一个新的 PWM 周期的开头 (Timer2 复位时的周期边界) 被装载以防止在任何输出上出现毛刺。但 PWM 延时寄存器例外, 该寄存器在占空比边界或周期边界 (选择两者中首先出现的边界) 被装载。由于缓冲, 模块将不会立即启动, 而要等到定时器复位为止。这意味着增强型 PWM 波形并不完全与标准的 PWM 波形吻合, 而是偏移一个完整的指令周期 (4 T_{OSC})。

注: 如果 PWM 占空比值大于 PWM 周期, 那么所分配的 PWM 引脚将保持不变。

表 11-4: PWM 频率和分辨率示例 (F_{osc} = 20 MHz)

PWM 频率	1.22 kHz ⁽¹⁾	4.88 kHz ⁽¹⁾	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
定时器预分频值 (1、4 或 16)	16	4	1	1	1	1
PR2 值	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最高分辨率 (位)	10	10	10	8	7	6.6

注 1: 改变占空比将导致出现毛刺。

图 11-4: PWM 输出关系（高电平有效状态）

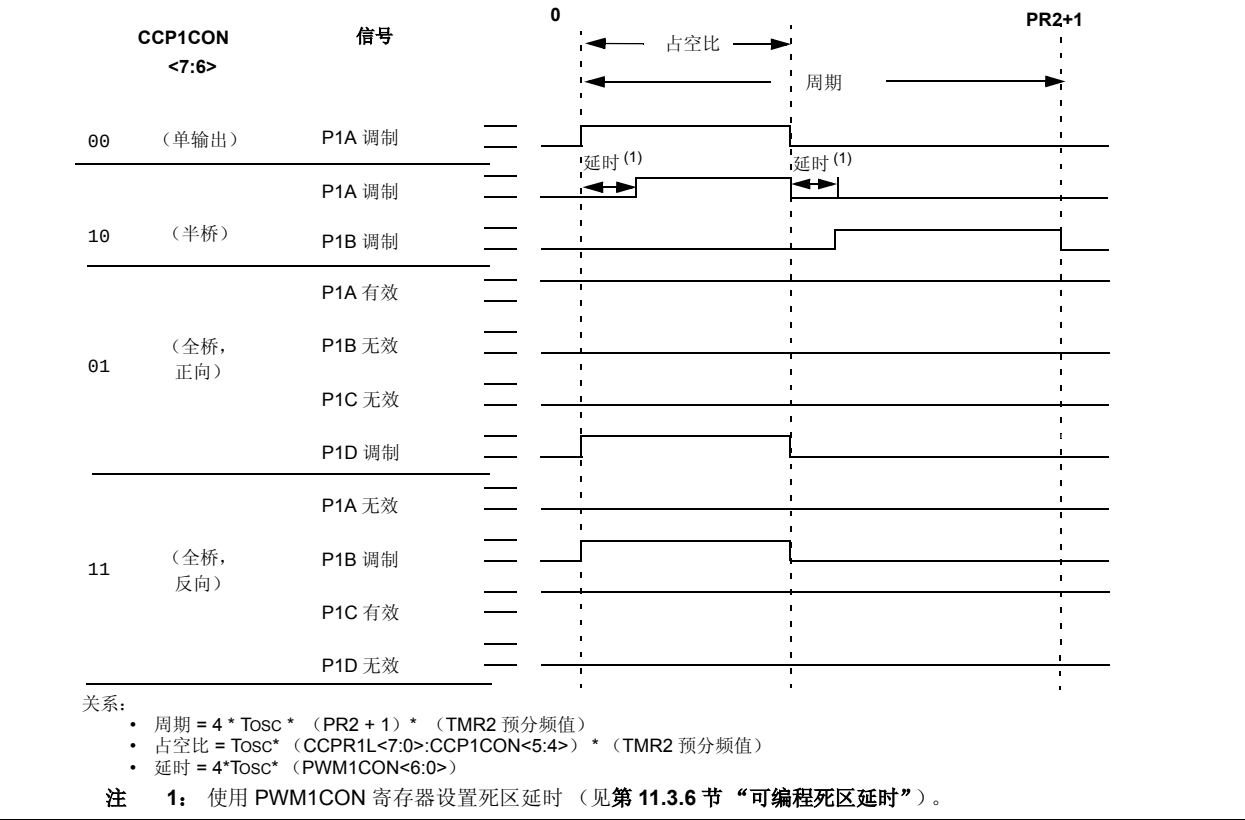
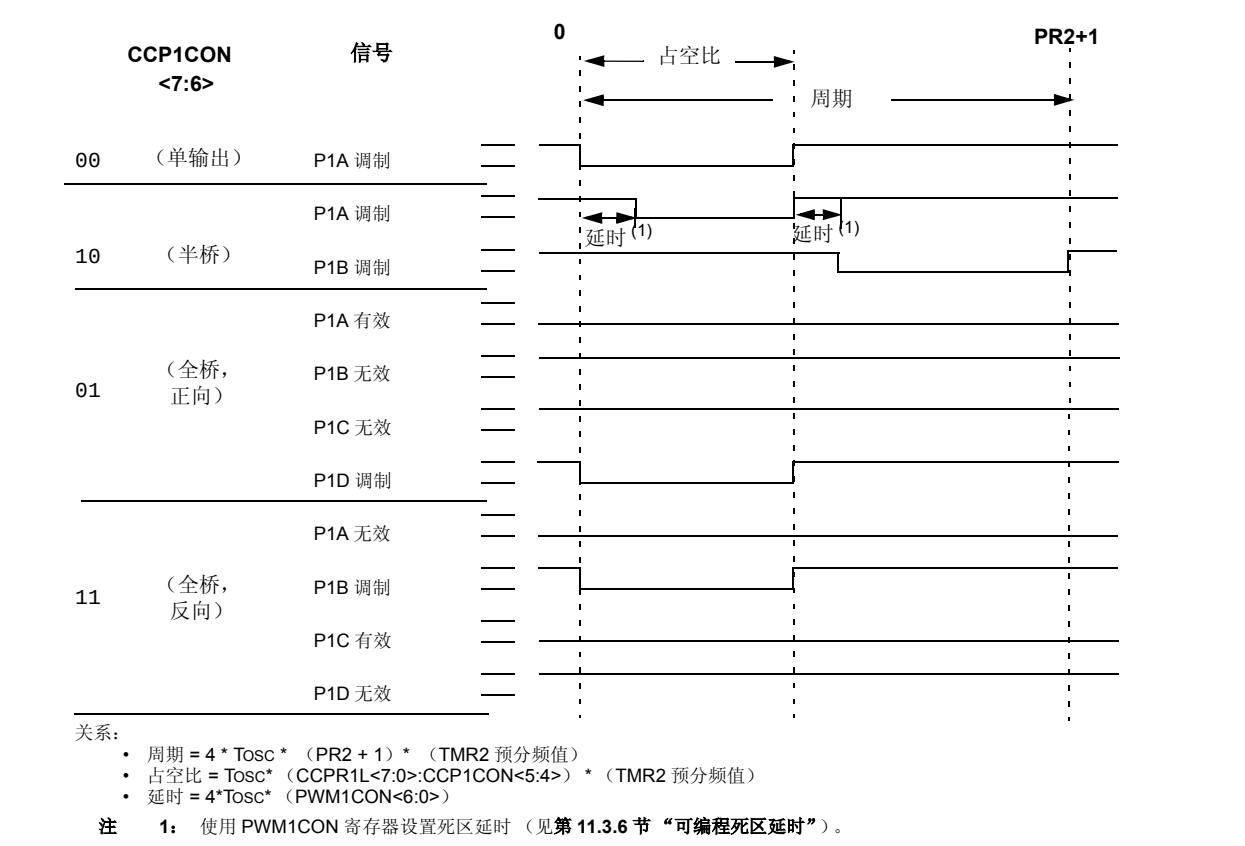


图 11-5: PWM 输出关系（低电平有效状态）



11.3.4 半桥模式

在半桥输出模式下，两个引脚用作输出端来驱动推挽式负载。PWM 输出信号在 RC5/CCP1/P1A 引脚上输出，而互补的 PWM 输出信号在 RC4/C2OUT/P1B 引脚上输出（见图 11-6）。如图 11-7 所示，此模式可用于半桥应用或那些使用 2 个 PWM 信号来调制 4 个电源开关的全桥应用。

在半桥输出模式下，可编程的死区延时可用于防止在半桥电源器件中产生直通（Shoot-through）电流。PDC<6:0>（PWM1CON<6:0>）位的值用来设置输出被驱动为有效之前的指令周期数。如果该值大于占空比，在整个周期内对应的输出将保持无效。有关死区延时操作的更多详细信息，请参见第 11.3.6 节“可编程死区延时”。

由于 P1A 和 P1B 输出与 PORTC<5:4> 数据锁存器复用，必须清零 TRISC<5:4> 位以将 P1A 和 P1B 配置为输出。

图 11-6: 半桥 PWM 输出

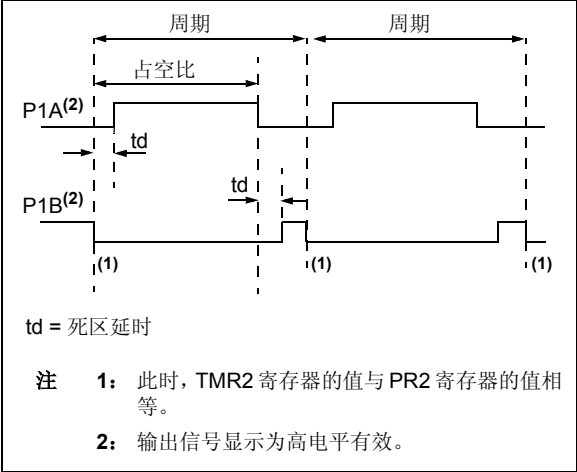
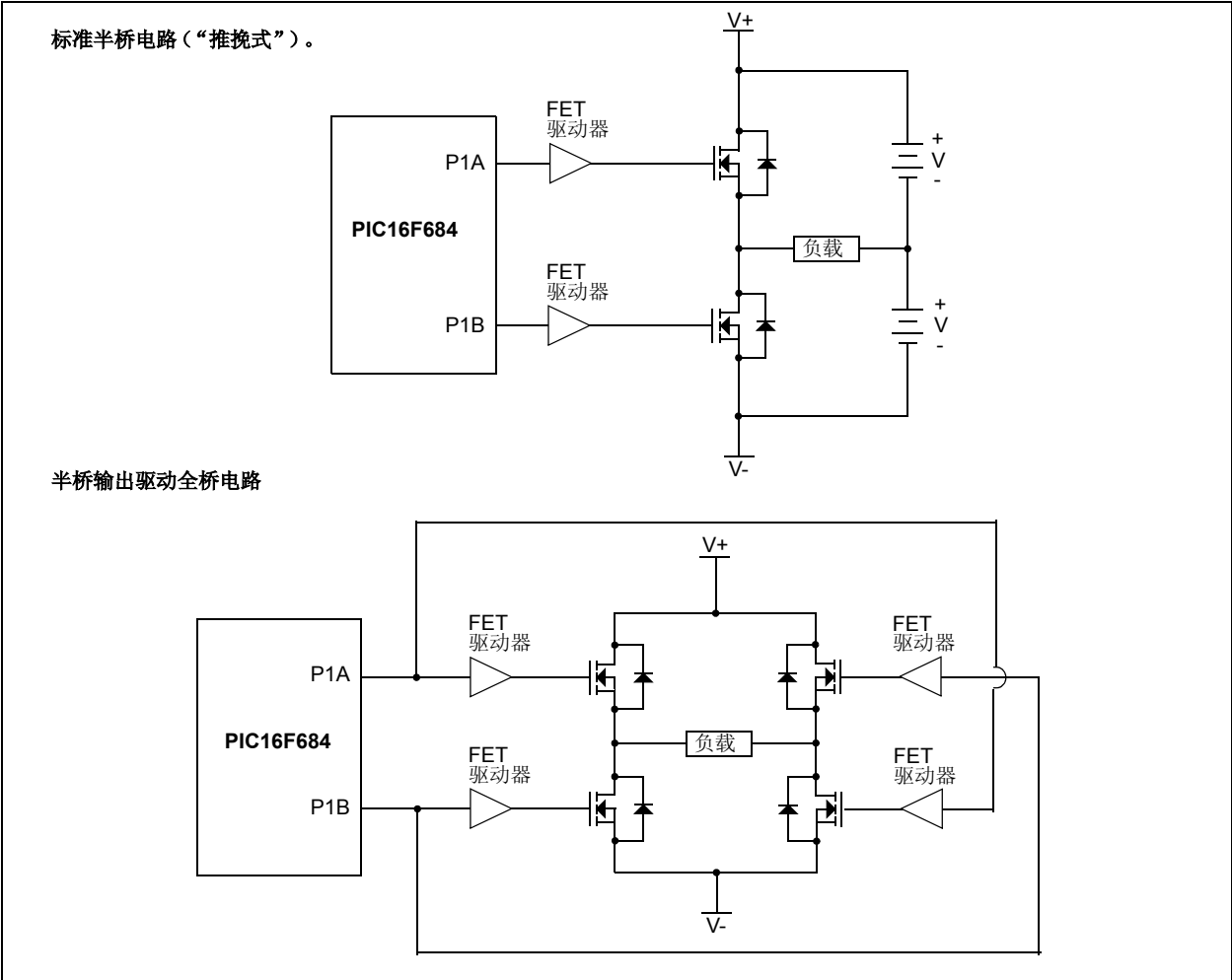


图 11-7: 半桥输出模式应用示例



11.3.5 全桥模式

在全桥输出模式下，有 4 个引脚用作输出；但是，一次只能有 2 个输出有效。在正向模式下，RC5/CCP1/P1A 引脚持续有效而 RC2/AN6/P1D 引脚为调制输出。

在反向模式下，RC3/AN7/P1C 引脚连续有效而 RC4/C2OUT/P1B 引脚为调制输出。这些在图 11-8 中进行了说明。

P1A、P1B、P1C 和 P1D 输出与 PORTC<5:2> 数据锁存器复用。必须清零 TRISC<5:2> 位以使 P1A、P1B、P1C 和 P1D 引脚作为输出引脚。

图 11-8: 全桥 PWM 输出

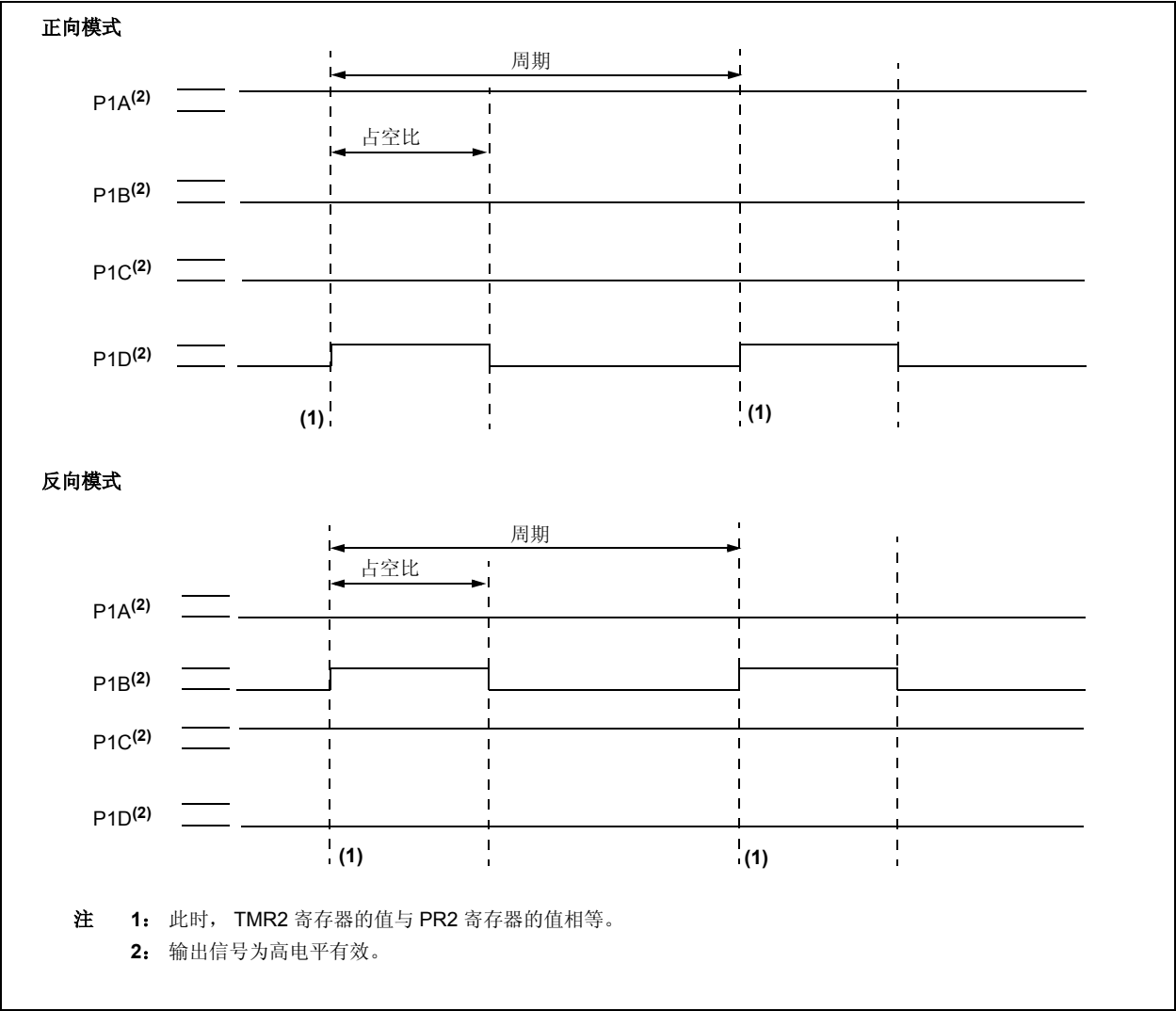
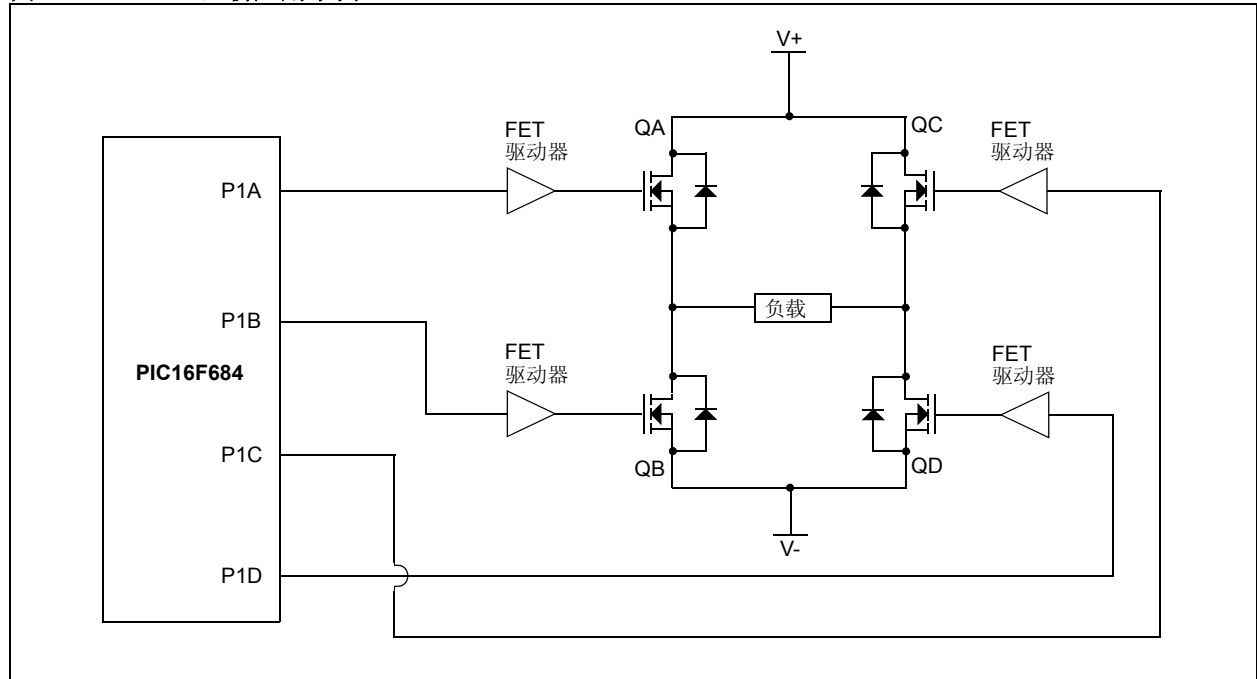


图 11-9: 全桥应用示例



11.3.5.1 全桥模式下的方向更改

在全桥输出模式下，P1M1 位（CCP1CON<7>）使用户能控制负载中电流为正向还是反向。当应用固件更改此方向控制位时，模块将在下一个 PWM 周期采用新的方向。

就在当前 PWM 周期结束之前，调制输出（P1B 和 P1D）被置于它们的无效状态，而非调制的输出（P1A 和 P1C）被切换到以相反的方向驱动负载。这发生在下一个 PWM 周期开始前的一段时间间隔内（ $4 T_{osc} \cdot (Timer2 \text{ 预分频值})$ ）。Timer2 预分频器的分频值将是 1、4 或 16，这取决于 T2CKPS<1:0> 位（T2CON<1:0>）的值。从切换非调制输出到下一个周期开始之间的这段时间内，调制输出（P1B 和 P1D）保持无效。此关系如图 11-10 所示。

注意在全桥输出模式下，ECCP 模块不提供任何死区延时。通常，由于在任何时间只调制一个输出，所以不需要死区延时。然而，有一种情形可能需要死区延时。当以下两个条件都为真时，出现此情形。

1. 当输出信号的占空比接近或等于 100% 时，PWM 输出的方向发生改变。
2. 电源开关（包括电源器件和驱动电路）的关断时间大于导通时间。

图 11-11 所示为在占空比接近 100% 时，PWM 方向从正向更改为反向的示例。在时间 t1 时，输出 P1A 和 P1D 变为无效，而输出 P1C 变为有效。在此示例中，由于电源器件的关断时间比导通时间长，直通电流可能在时间段“t”内流过电源器件 QC 和 QD（见图 11-9）。如果 PWM 方向从反向更改为正向，电源器件 QA 和 QB 将出现相同的现象。

如果应用需要在高占空比情况下更改 PWM 方向，必须满足以下要求之一：

1. 在更改方向前的那个 PWM 周期减小 PWM 的占空比。
2. 使用可使开关元件的关断速度比导通速度更快的开关驱动器。

可能还存在防止直通电流的其他方法。

图 11-10: PWM 更改方向

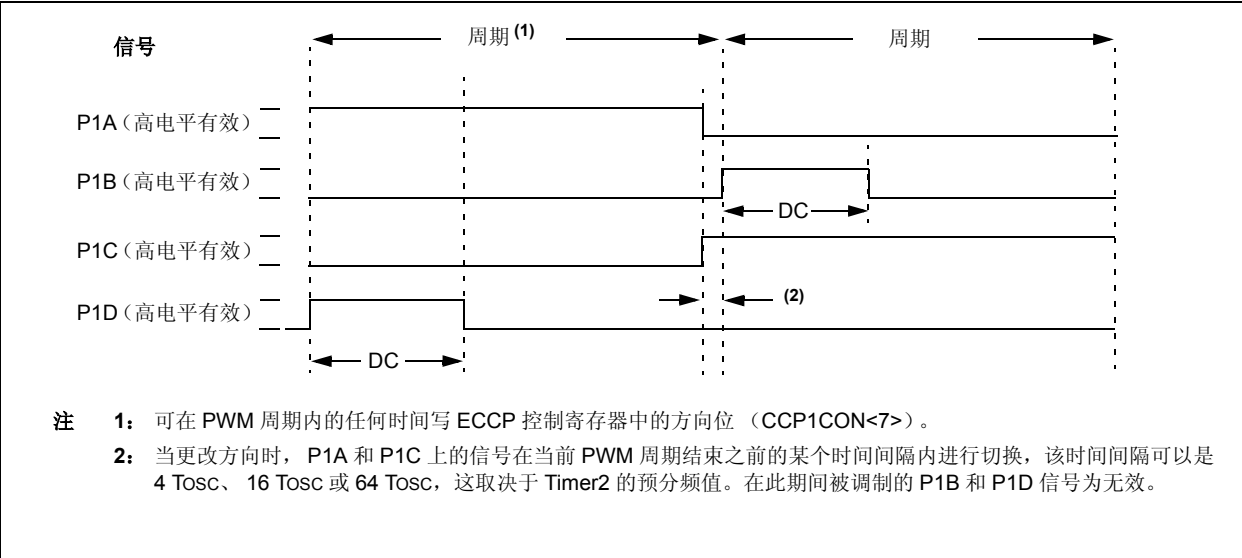
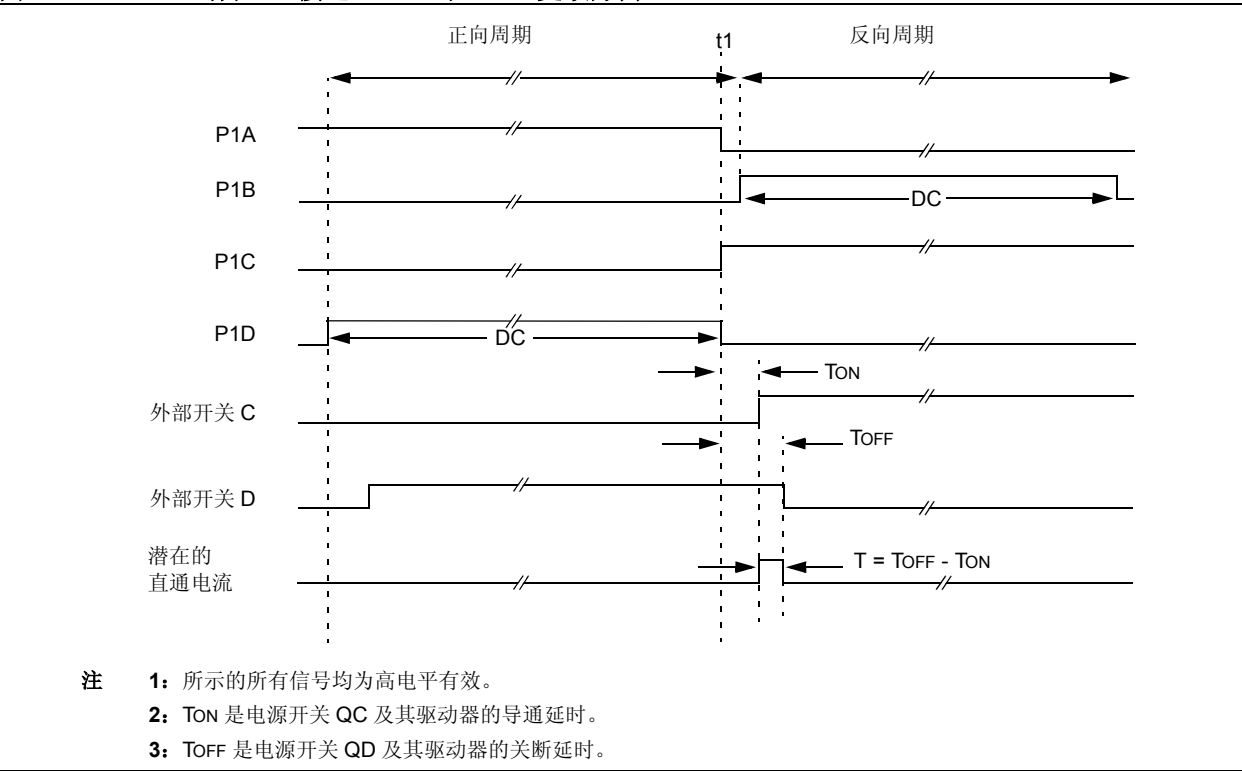


图 11-11: 当占空比接近 100% 时 PWM 更改方向



11.3.6 可编程死区延时

在半桥应用中，模块在所有时间以 PWM 频率的调制信号驱动电源开关，关闭电源开关通常比打开它需要更多的时间。如果上方的电源和下方的电源开关同时切换（一个打开，另一个关闭），两个开关可能会在一段很短的时间内都处于打开状态，直到一个开关完全关闭为止。在这很短的间隔内，可能有很大的电流（*直通电流*）流过两个电源开关，从而导致半桥供电电路短路。为了避免在切换期间流过这种潜在的破坏性直通电流，一般延迟打开其中的一个电源开关以使另一个开关完全关闭。

在半桥输出模式下，可数字编程的死区延时可用来避免直通电流破坏半桥的电源开关。该延时在信号从非有效状态到有效状态转换时发生。请参见图 11-6。PWM1CON 寄存器（寄存器 11-2）的低 7 位以单片机指令周期为单位设置延时（Tcy 或 4 Tosc）。

11.3.7 增强型 PWM 的自动关闭功能

当 ECCP1 被编程设置为任何一种增强型 PWM 模式时，可以将有效输出引脚配置为自动关闭方式。当发生关闭事件时，自动关闭会立即将增强型 PWM 输出引脚置于定义的关闭状态。

关闭事件可以由两个比较器模块中的任意一个或 INT 引脚（或者以上三者的任意组合）触发。比较器可以用来监视与桥式电路中监视到的电流成比例的电压输入。如果电压超过门限值，比较器将切换状态并触发关闭。此外，INT 引脚上的数字信号也能触发关闭。通过不选择任何自动关闭源，可以禁止自动关闭功能。通过使用 ECCPAS<2:0> 位（ECCPAS<6:4>）选择要使用的自动关闭源。

当关闭事件发生时，输出引脚被异步置于其关闭状态，关闭状态由 PSSAC<1:0> 和 PSSBD<1:0> 位（ECCPAS<3:0>）指定。每对引脚（P1A/P1C 和 P1B/P1D）可被设置为驱动高电平、驱动低电平或三态（不驱动）。还需将 ECCPASE 位（ECCPAS<7>）置 1 以便将增强型 PWM 输出保持在关闭状态。

当关闭事件发生时，ECCPASE 被硬件置 1。如果不使能自动重启，当关闭源清除后，ECCPASE 位将被固件清零。如果使能自动重启，当自动关闭源清除后，ECCPASE 位将被自动清零。如需更多信息，请参见第 11.3.7.1 节“自动关闭和自动重启”。

寄存器 11-2: PWM1CON——PWM 配置寄存器（地址：16h）

	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0
bit 7								bit 0
bit 7	PRSEN: PWM 重启使能位							
	1 = 自动关闭时，一旦关闭事件清除，ECCPASE 位立即自动清零；PWM 自动重启							
	0 = 自动关闭时，必须用软件清零 ECCPASE 位以重启 PWM							
bit 6-0	PDC<6:0>: PWM 延时计数位							
	延时为 PWM 信号变为有效的预计时间和实际时间之差，以 Fosc/4（4*Tosc）周期数计算。							

图注:

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

PIC16F684

寄存器 11-3: **ECCPAS——增强型捕捉 / 比较 / PWM 自动关闭控制寄存器（地址：17h）**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0
bit 7							bit 0

- bit 7 **ECCPASE:** ECCP 自动关闭事件状态位
1 = 已发生了关闭事件；ECCP 输出处于关闭状态
0 = ECCP 输出正在运行
- bit 6-4 **ECCPAS<2:0>:** ECCP 自动关闭源选择位
000 = 禁止自动关闭
001 = 比较器 1 输出改变
010 = 比较器 2 输出改变
011 = 比较器 1 或 2 输出改变
100 = INT 引脚出现 V_{IL}
101 = INT 引脚出现 V_{IL} 或比较器 1 输出改变
110 = INT 引脚出现 V_{IL} 或比较器 2 输出改变
111 = INT 引脚出现 V_{IL} 或者比较器 1 或比较器 2 输出改变
- bit 3-2 **PSSACn:** 引脚 A 和 C 的关闭状态控制位
00 = 将引脚 A 和 C 驱动为 0
01 = 将引脚 A 和 C 驱动为 1
1x = 引脚 A 和 C 为三态
- bit 1-0 **PSSBDn:** 引脚 B 和 D 的关闭状态控制位
00 = 将引脚 B 和 D 驱动为 0
01 = 将引脚 B 和 D 驱动为 1
1x = 引脚 B 和 D 为三态

图注:			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

11.3.7.1 自动关闭和自动重启

可以将自动关闭功能配置为在关闭事件后允许模块自动重启。通过将 PWM1CON 寄存器中的 PRSEN 位 (PWM1CON<7>) 置 1 可使能此功能。

在 PRSEN = 1 (图 11-12) 的关闭模式下, 只要关闭源继续存在, ECCPASE 位就将保持置 1。当关闭条件清除时, ECCPASE 位清零。如果 PRSEN = 0 (图 11-13), 一旦出现关闭条件, ECCPASE 位将保持置 1 直到它被固件清零为止。一旦 ECCPASE 被清零, 增强型 PWM 将在下一个 PWM 周期开始时恢复正常操作。

注: 当关闭条件有效时, 禁止写 ECCPASE 位。

如果自动关闭源是某个比较器或中断, 则关闭条件为输出的电平, 而与 PRSEN 位的设置无关。只要关闭源继续存在, ECCPASE 位就不能被清零。

通过将 1 写入 ECCPASE 位可强制进入自动关闭模式。

11.3.8 启动注意事项

当在 PWM 模式下使用 ECCP 模块时, 应用硬件必须在 PWM 输出引脚上使用适当的上拉和/或下拉电阻。当单片机从复位状态恢复时, 所有的 I/O 引脚都处于高阻态。外部电路必须将电源开关设备保持在关闭状态直到单片机用适当的信号电平驱动 I/O 引脚, 或激活 PWM 输出为止。

CCP1M<1:0> 位 (CCP1CON<1:0>) 允许用户为每对 PWM 输出引脚 (P1A/P1C 和 P1B/P1D) 选择 PWM 输出信号是高电平有效还是低电平有效。必须在 PWM 引脚被配置为输出之前选择 PWM 输出的极性。建议不要在 PWM 引脚被配置为输出时更改极性配置, 因为这可能导致应用电路的损坏。

当初始化 PWM 模块时, P1A、P1B、P1C 和 P1D 的输出锁存器可能处于不正确的状态。在使能 ECCP 模块的同时将 PWM 引脚使能为输出可能导致应用电路的损坏。必须将 ECCP 模块使能为正确的输出模式, 并且必须经过一个完整的 PWM 周期, 才能将 PWM 引脚配置为输出。当第二个 PWM 周期开始时 TMR2IF 位会置 1, 从而表明经过了一个完整的 PWM 周期。

图 11-12: PWM 自动关闭 (PRSEN = 1, 使能自动重启)

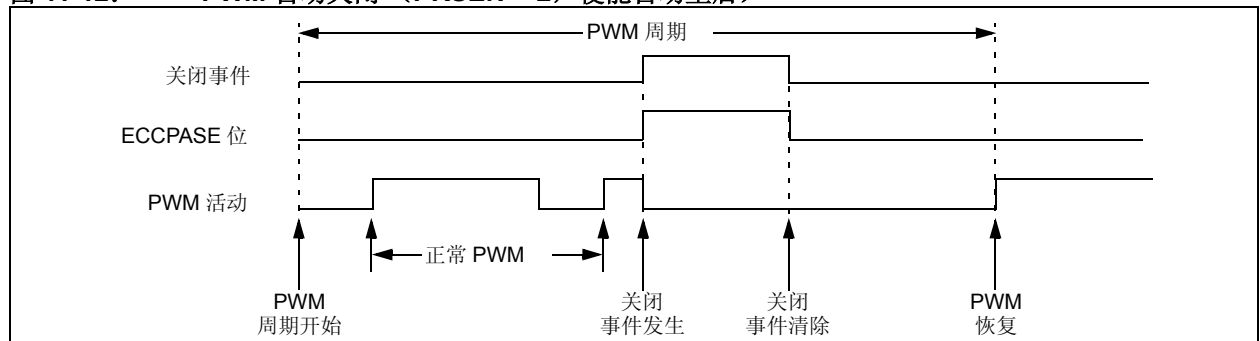
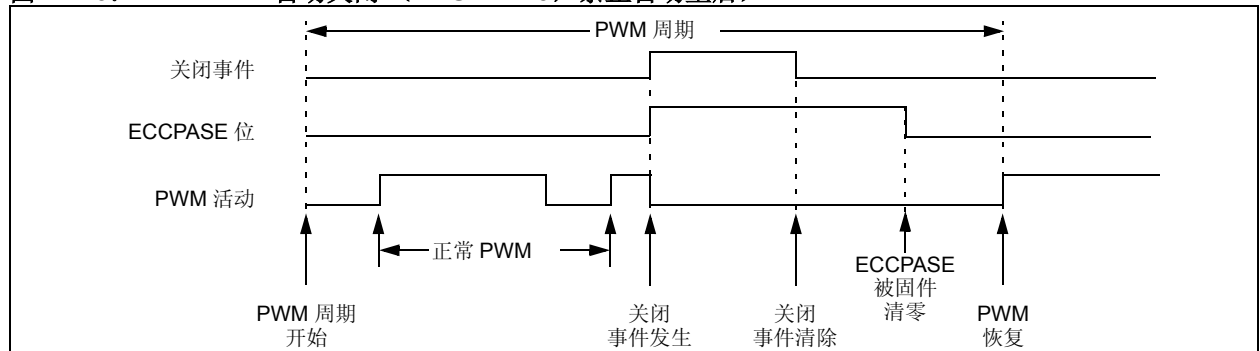


图 11-13: PWM 自动关闭 (PRSEN = 0, 禁止自动重启)



11.3.9 休眠模式下的工作

在休眠模式下，禁止所有时钟源。Timer2 将不会递增并且模块的状态将不发生改变。如果 ECCP 引脚有输出，在休眠模式下将继续保持该输出值不变。当器件被唤醒时，它将恢复休眠前的工作状态。

11.3.9.1 使用故障保护时钟监视器时的工作

如果使能了故障保护时钟监视器，时钟故障将强制由内部振荡器时钟源为 ECCP 提供时钟，该时钟的频率与主时钟不同。

详情请参见第 3.0 节“时钟源”。

11.3.10 复位的影响

任何复位均会将所有端口强制为输入模式，并强制 ECCP 寄存器进入它们的复位状态。

这会将增强型 CCP 模块强制复位为与标准 CCP 模块兼容的状态。

11.3.11 PWM 操作的设置

在将 ECCP 模块配置为 PWM 操作模式时应该执行以下步骤：

1. 通过将相应的 TRIS 位置 1，将 PWM 引脚 P1A 和 P1B（若使用 P1C 和 P1D，还包括这两个引脚）配置为输入。
2. 通过装载 PR2 寄存器设置 PWM 周期。
3. 将 ECCP 模块配置为所需的 PWM 模式，通过用相应的值装载 CCP1CON 寄存器来完成该配置：
 - 通过 P1M<1:0> 位选择一种输出配置和方向。
 - 通过 CCP1M<3:0> 位选择 PWM 输出信号的极性。
4. 可通过装载 CCPR1L 寄存器和 CCP1CON<5:4> 位来设置 PWM 占空比。
5. 对于半桥输出模式，通过用合适的值装载 PWM1CON<6:0> 来设置死区延时。
6. 如果需要自动关闭操作，则装载 ECCPAS 寄存器：
 - 使用 ECCPAS<2:0> 位选择自动关闭源。
 - 使用 PSSAC<1:0> 和 PSSBD<1:0> 位选择 PWM 输出引脚的关闭状态。
 - 将 ECCPASE 位（ECCPAS<7>）置 1。
 - 使用 CMCON 寄存器（寄存器 8-1）配置比较器。
 - 将比较器的输入端配置为模拟输入。
7. 如果需要自动重启操作，则将 PRSEN 位（PWM1CON<7>）置 1。
8. 配置并启动 TMR2：
 - 通过清零 TMR2IF 位（PIR1<1>）来清零 TMR2 中断标志位。
 - 通过装载 T2CKPS 位（T2CON<1:0>）来设置 TMR2 预分频值。
 - 通过将 TMR2ON 位（T2CON<2>）置 1 来使能 Timer2。
9. 在新的 PWM 周期开始后，使能 PWM 输出：
 - 等待 TMR2 溢出（TMR2IF 位置 1）。
 - 通过分别清零相应的 TRIS 位，将 CCP1/P1A、P1B、P1C 和 / 或 P1D 引脚使能为输出。
 - 将 ECCPASE 位（ECCPAS<7>）清零。

表 11-5: 与 PWM 和 TIMER2 相关的寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位和 欠压检测 时的值	其他复位 时的值
0Bh/ 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
11h	TMR2	Timer2 模块寄存器								0000 0000	0000 0000
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
13h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxx xxxx	uuuu uuuu
14h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxx xxxx	uuuu uuuu
15h	CCP1CON	P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0000 0000	0000 0000
16h	PWM1CON	PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0	0000 0000	0000 0000
17h	ECCPAS	ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0	0000 0000	0000 0000
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000
92h	PR2	Timer2 模块周期寄存器								1111 1111	1111 1111

图注: — = 未用单元 (读为 0), u = 不变, x = 未知。捕捉、比较或 Timer1 模块不使用阴影单元。

PIC16F684

注:

12.0 CPU 的特性

PIC16F684 系列器件包含许多特性，旨在最大限度地提高系统的可靠性，通过减少外部元件可将成本降至最低，并且还提供了低功耗和代码保护功能。

这些特性包括：

- 复位
 - 上电复位（POR）
 - 上电延时定时器（PWRT）
 - 振荡器起振定时器（OST）
 - 欠压检测（BOR）
- 中断
- 看门狗定时器（WDT）
- 振荡器选择
- 休眠
- 代码保护
- ID 地址单元
- 在线串行编程

PIC16F684 系列器件有两个用于提供必要的上电延时的定时器。一个是振荡器起振定时器（OST），旨在确保芯片在晶振达到稳定前始终处于复位状态。另一个是上电延时定时器（PWRT），仅在上电时提供 64 ms（标称值）的固定延时，用来确保器件在供电电压稳定之前处于复位状态。如果出现欠压条件，同样有可使器件复位的电路，该电路使用上电延时定时器提供至少 64 ms 的复位延时。具有这三种片上功能，大多数应用将不需要外部复位电路。

休眠模式是为提供一种电流消耗很低的掉电工作模式而设计的。用户可通过以下方法将器件从休眠模式唤醒：

- 外部复位
- 看门狗定时器唤醒
- 中断

还有几种振荡器可供选择，以使器件适应各种应用。选择 INTOSC 可节约系统的成本，而选择 LP 晶振可以节能。可以使用一组配置位来选择各种时钟选项（见寄存器 12-1）。

PIC16F684

12.1 配置位

可以通过对配置位编程（读为 0）或不编程（读为 1）来选择不同的器件配置，如寄存器 12-1 所示。这些配置位被映射到程序存储器中地址为 2007h 的单元中。

注： 地址 2007h 超过了用户程序存储空间。它属于特殊配置存储空间（2000h-3FFFh），仅能在编程期间对它进行访问。请参见“PIC16F684 Memory Programming Specification”（DS41244）了解更多信息。

寄存器 12-1: CONFIG——配置字（地址：2007h）

U-1	U-1	R/W-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	FCMEN	IESO	BODEN1	BODEN0	CPD	CP	MCLR	PWRT	WDT	FOSC2	FOSC1	FOSC0	—
bit 13														bit 0

bit 13-12 未用：读为 1

bit 11 **FCMEN**：故障保护时钟监视器使能位
1 = 使能故障保护时钟监视器
0 = 禁止故障保护时钟监视器

bit 10 **IESO**：内外时钟切换位
1 = 使能内外时钟切换模式
0 = 禁止内外时钟切换模式

bit 9-8 **BOREN<1:0>**：欠压检测选择位 ⁽¹⁾
11 = 使能欠压检测
10 = 使能正常工作期间的欠压检测而禁止休眠状态下的欠压检测
01 = 由 **SBOREN** 位（**PCON<4>**）控制欠压检测
00 = 禁止欠压检测

bit 7 **CPD**：数据代码保护位 ⁽²⁾
1 = 禁止数据存储器代码保护
0 = 使能数据存储器代码保护

bit 6 **CP**：代码保护位 ⁽³⁾
1 = 禁止程序存储器代码保护
0 = 使能程序存储器代码保护

bit 5 **MCLR**：RA3/MCLR 引脚功能选择位 ⁽⁴⁾
1 = RA3/MCLR 引脚功能为 **MCLR**
0 = RA3/MCLR 引脚功能为数字输入，**MCLR** 在内部被连接到 VDD

bit 4 **PWRTEN**：上电延时定时器使能位
1 = 禁止 PWRT
0 = 使能 PWRT

bit 3 **WDT**：看门狗定时器使能位
1 = 使能 WDT
0 = WDT 被禁止，但可通过 **SWDTEN** 位（**WDTCON<0>**）使能

bit 2-0 **FOSC<2:0>**：振荡器选择位
111 = RC 振荡器：RA4/OSC2/CLKOUT 引脚功能为 CLKOUT，RA5/OSC1/CLKIN 引脚连接 RC
110 = RCIO 振荡器：RA4/OSC2/CLKOUT 引脚功能为 I/O 引脚，RA5/OSC1/CLKIN 引脚连接 RC
101 = INTOSC 振荡器：RA4/OSC2/CLKOUT 引脚功能为 CLKOUT，RA5/OSC1/CLKIN 为 I/O 引脚
100 = INTOSCIO 振荡器：RA4/OSC2/CLKOUT 为 I/O 引脚，RA5/OSC1/CLKIN 也为 I/O 引脚
011 = EC：RA4/OSC2/CLKOUT 为 I/O 引脚，RA5/OSC1/CLKIN 引脚功能为 CLKIN
010 = HS 振荡器：高速晶振 / 谐振器连接到 RA4/OSC2/CLKOUT 和 RA5/OSC1/CLKIN 引脚
001 = XT 振荡器：晶振 / 谐振器连接到 RA4/OSC2/CLKOUT 和 RA5/OSC1/CLKIN 引脚
000 = LP 振荡器：低功耗晶振连接到 RA4/OSC2/CLKOUT 和 RA5/OSC1/CLKIN 引脚

- 注**
- 1：使能欠压检测并不能自动使能上电延时定时器。
 - 2：当禁止代码保护时，将擦除整个数据 EEPROM 的内容。
 - 3：当禁止代码保护时，将擦除整个程序存储器的内容。
 - 4：当 **MCLR** 在 INTOSC 或者 RC 模式下被拉为低电平时，将禁止内部时钟振荡器。

图注：

R = 可读位

W = 可写位

U = 未用位，读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

12.2 校准位

在出厂时对欠压检测（BOD）、上电复位（POR）和 8 MHz 内部振荡器（HFINTOSC）进行了校准。这些校准值存储在校准字寄存器中，如寄存器 12-2 所示，并且被映射到程序存储单元 2008h 中。

当使用在“PIC12F6XX/16F6XX Memory Programming Specification”（DS41204）中描述的过程擦除器件时，不会擦除校准字寄存器，因此在擦除器件时，无需存储校准字并对它们进行再编程。

注： 地址2008h 超出了用户程序存储空间。它属于特殊配置存储空间（2000h-3FFFh），仅能在编程期间对它进行访问。更多信息，请参见“PIC12F6XX/16F6XX Memory Programming Specification”（DS41204）。

寄存器 12-2: CALIB——校准字（地址：2008h）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	FCAL6	FCAL5	FCAL4	FCAL3	FCAL2	FCAL1	FCAL0	—	POR1	POR0	BOD2	BOD1	BOD0
bit 13													bit 0

- bit 13 未用：读为 0
- bit 12-6 **FCAL<6:0>：内部振荡器校准位**
 01111111 = 最高频率
 .
 .
 0000001
 0000000 = 中心频率
 1111111
 .
 .
 1000000 = 最低频率
- bit 5 未用：读为 0
- bit 4-3 **POR<1:0>：上电复位校准位**
 00 = 最低上电复位电压
 11 = 最高上电复位电压
- bit 2-0 **BOD<2:0>：欠压检测校准位**
 000 = 保留
 001 = 最低欠压检测电压
 111 = 最高欠压检测电压

图注：

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零 x = 未知

PIC16F684

12.3 复位

PIC16F684 器件有以下几种不同类型的复位方式：

- a) 上电复位（POR）
- b) 正常工作期间的 WDT 复位
- c) 休眠期间的 WDT 复位
- d) 正常工作期间的 MCLR 复位
- e) 休眠期间的 MCLR 复位
- f) 欠压检测（BOD）

有些寄存器不受任何复位的影响；在上电复位时它们的状态未知，而在其他复位时状态不变。大多数寄存器在以下复位时会复位到各自的“复位”状态：

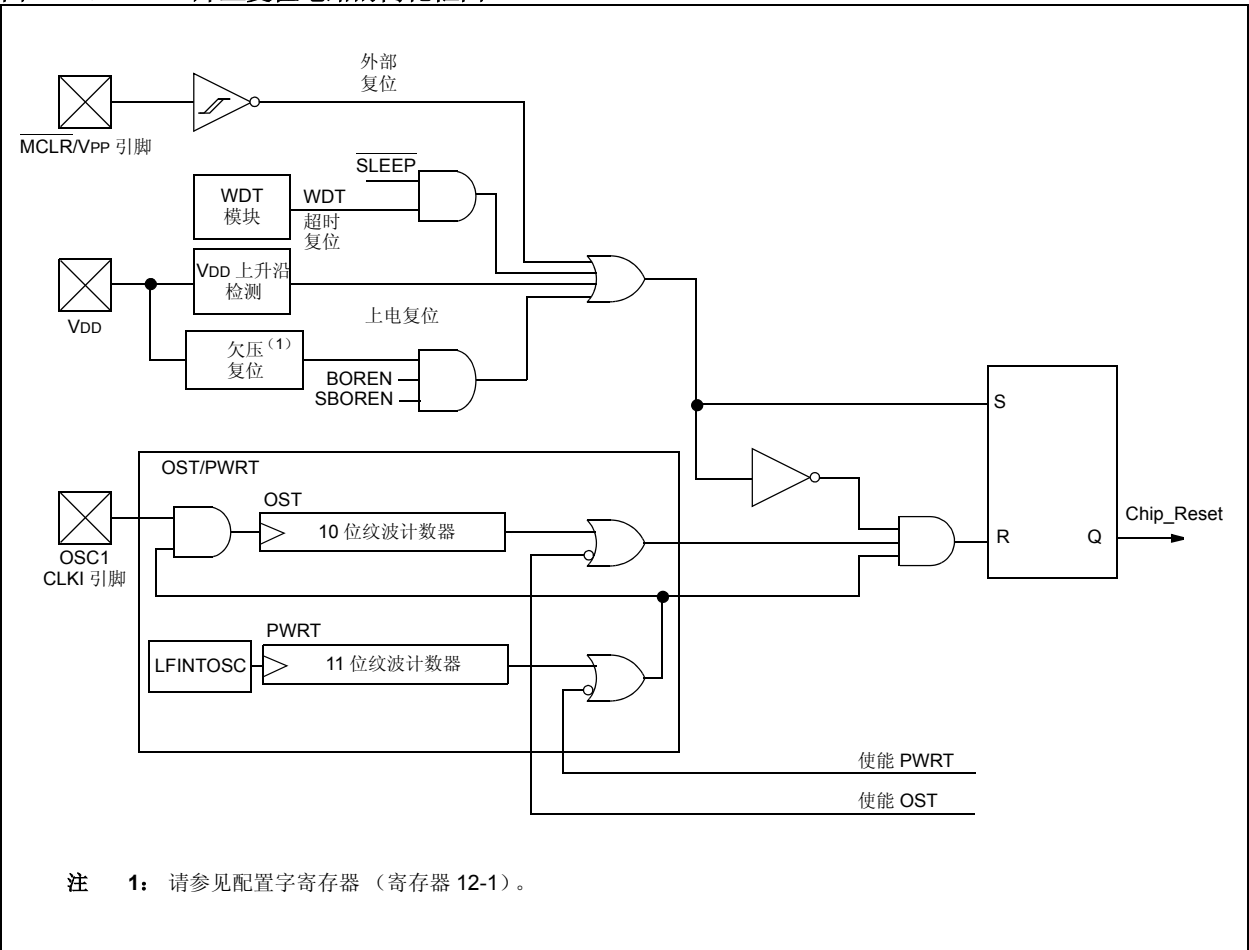
- 上电复位
- MCLR 复位
- 休眠期间的 MCLR 复位
- WDT 复位
- 欠压检测（BOD）

它们不受 WDT 唤醒的影响，因为这被视为恢复正常工作。如表 12-2 所示，TO 和 PD 位在不同的复位情形下会分别被置 1 或清零。这些状态位在软件中用于判断复位的性质。表 12-4 对所有寄存器的复位状态做了完整的说明。

图 12-1 给出了片上复位电路的简化框图。

MCLR 复位电路中有一个噪声滤波器，它可以检测并滤除小脉冲干扰信号。请参见第 15.0 节“电气规范”了解脉宽规范。

图 12-1： 片上复位电路的简化框图



12.3.1 上电复位

片上上电复位电路使器件保持复位状态，直到 V_{DD} 达到足以使器件正常工作的电平。要利用上电复位电路，可以简单地将 $\overline{MCLR}$ 引脚通过一个电阻连接到 V_{DD} 。这样可以省去产生上电复位通常所需的外部 RC 元件。电压上升到 V_{DD} 有一个最大上升时间。详情请参见第 15.0 节“电气规范”。如果使能了欠压检测，那么该最大上升时间规范将不再适用。欠压检测电路将保持器件为复位状态，直到 V_{DD} 达到 V_{BOD} （见第 12.3.5 节“欠压检测（BOD）”）。

注： 当 V_{DD} 降低时，上电复位电路不会产生内部复位。要重新使能上电复位， V_{DD} 必须至少保持 100 μs 的 V_{SS} 电压。

当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN607 “Power-up Trouble Shooting”（DS00607）。

12.3.2 $\overline{MCLR}$

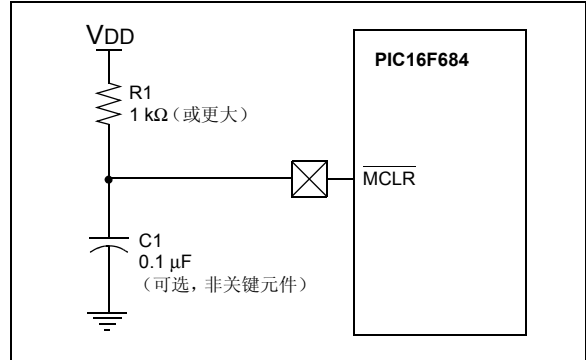
PIC16F684 器件在 $\overline{MCLR}$ 复位电路中有一个噪声滤波器。该滤波器检测并滤除小的干扰脉冲。

应该注意，WDT 复位不会将 $\overline{MCLR}$ 引脚驱动为低电平。

$\overline{MCLR}$ 引脚上 ESD 保护的工作原理与该系列以前的器件有所不同。该引脚上电压超过规范值将导致 $\overline{MCLR}$ 复位，并且在 ESD 事件中产生的电流也将超过器件的规范值。因此，Microchip 建议不要把 $\overline{MCLR}$ 引脚直接连接到 V_{DD} 。建议使用图 12-2 给出的 RC 网络。

通过清零配置字寄存器中的 $\overline{MCLRE}$ 位可以使能内部 $\overline{MCLR}$ 选项。当 $\overline{MCLRE}$ 位清零时， $\overline{MCLR}$ 在内部被连接到 V_{DD} 并且还将使能 $\overline{MCLR}$ 引脚的内部弱上拉。选择内部 $\overline{MCLR}$ 选项不会对在线串行编程造成影响。

图 12-2: 推荐的 $\overline{MCLR}$ 电路



12.3.3 上电复位（POR）

片上上电复位电路使器件保持复位状态，直到 V_{DD} 达到足以使器件正常工作的电平。要利用上电复位电路，可以简单地将 $\overline{MCLR}$ 引脚通过一个电阻连接到 V_{DD} 。这样可以省去产生上电复位通常所需的外部 RC 元件。电压上升到 V_{DD} 有一个最大上升时间。详情请参见第 15.0 节“电气规范”。如果使能了欠压检测，那么该最大上升时间规范将不再适用。欠压检测电路将保持器件为复位状态，直到 V_{DD} 达到 V_{BOD} （见第 12.3.5 节“欠压检测（BOD）”）。

注： 当 V_{DD} 降低时，上电复位电路不会产生内部复位。要重新使能上电复位， V_{DD} 必须至少保持 100 μs 的 V_{SS} 电压。

当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN607 “Power-up Trouble Shooting”（DS00607）。

12.3.4 上电延时定时器 (PWRT)

上电延时定时器仅在上电时（上电复位或欠压检测）提供一个 64 ms（标称值）的固定延时。上电延时定时器采用 LFINTOSC 振荡器作为时钟源，工作频率为 31 kHz。更多信息，请参见第 3.4 节“内部时钟模式”。只要 PWRT 处于工作状态，器件就保持在复位状态。PWRT 延时使 VDD 有足够的时间上升到所需的电平。配置位 **PWRT $\overline{E}$** 可以禁止（如果置 1）或使能（如果清零或被编程）上电延时定时器。在使能欠压检测时也应使能上电延时定时器，但这并不是必须的。

由于以下原因不同芯片的上电延时定时器的延迟时间也互不相同：

- VDD 差异
- 温度差异
- 制造工艺差异

详情请参见直流参数（第 15.0 节“电气规范”）。

12.3.5 欠压检测 (BOD)

配置字寄存器中的 **BOREN0** 和 **BOREN1** 位用于选择四种欠压检测模式中的一种。其中添加了两种允许使用软件或硬件对欠压检测的使能与否进行控制的模式。当 **BOREN<1:0> = 01** 时，可由 **SBOREN** 位 (**PCON<4>**) 使能或禁止欠压检测，从而能用软件对其进行控制。通过选择合适的 **BOREN<1:0>** 值可使欠压检测在休眠时被禁止，从而节约功耗；而在唤醒后被重新使能。在此模式下，**SBOREN** 位无效。关于配置字的定义，请参见寄存器 12-1。

如果 VDD 下降到 VBOD 以下，且持续时间超过参数值 (TBOD)（见第 15.0 节“电气规范”），欠压情形将使器件复位。不管 VDD 的变化速率如何，上述情况都会发生。如果 VDD 低于 VBOD 的时间短于参数 (TBOD)，则不一定发生复位。

任何复位（上电复位、欠压检测和看门狗定时器等）都会使器件保持复位状态，直到 VDD 上升到 VBOD 以上（见图 12-3）。如果使能了上电延时定时器，此时它将启动，并且会使器件保持复位状态的时间延长 64 ms。

注： 配置字寄存器中的 **PWRT $\overline{E}$** 位用于使能上电延时定时器。

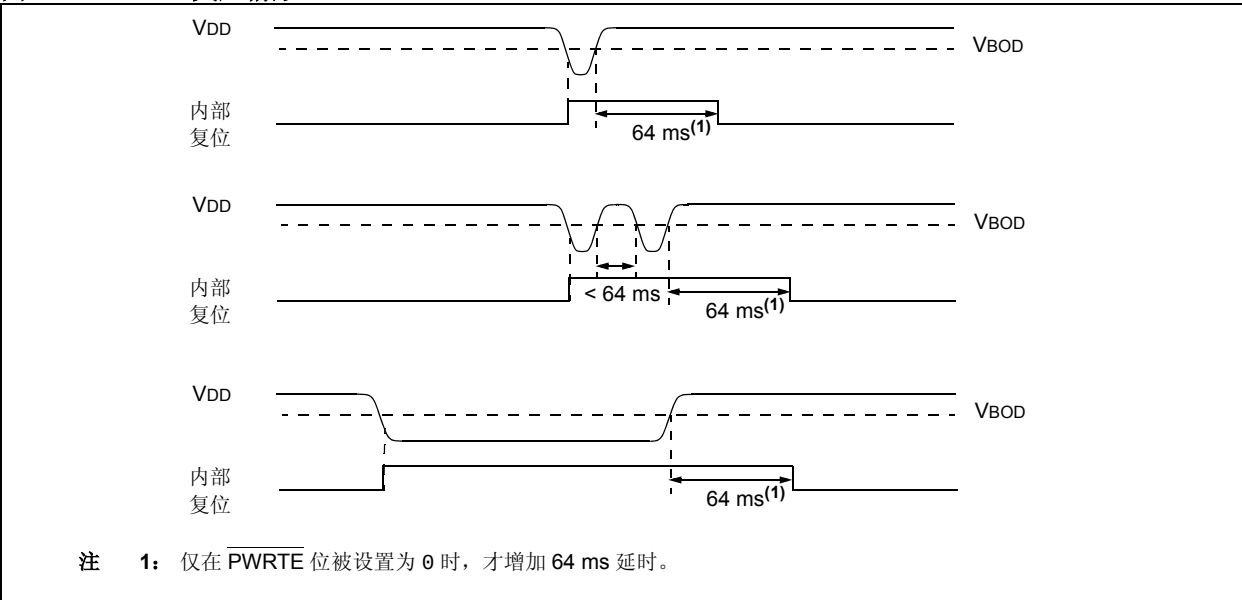
如果在上电延时定时器运行过程中，VDD 电压降到了 VBOD 以下，芯片将重新回到欠压检测状态并且上电延时定时器会恢复为初始状态。一旦 VDD 电压上升到 VBOD 以上，上电延时定时器将执行一段 64 ms 的复位。

12.3.6 BOD 校准

PIC16F684 系列器件将 BOD 校准值存储在校准字寄存器 (2008h) 中的熔丝位中。使用在“PIC12F6XX/16F6XX Memory Programming Specification” (DS41204) 中指定的批量擦除序列无法擦除校准字，因此无需对校准字再编程。

注： 地址 2008h 超出了用户程序存储空间。它属于特殊配置存储空间 (2000h-3FFFh)，仅能在编程期间对它进行访问。更多信息，请参见“PIC12F6XX/16F6XX Memory Programming Specification” (DS41204)。

图 12-3: 欠压情形



12.3.7 延时时序

上电时的延时时序如下：首先在 POR 结束后施加一段 PWRT 延时，延时结束后振荡器起振。总延时时间取决于振荡器的配置和 PWRTEN 位的状态。例如，在 EC 模式且 PWRTEN 位置 1（PWRT 禁止）的情况下，根本不会出现延时。图 12-5 和图 12-6 分别描绘各种情形下的延时时序。通过使能双速启动或故障保护时钟监视器，当振荡器起振后，器件将以 INTOSC 作为时钟源来执行代码（见第 3.6.2 节“双速启动时序”和第 3.7 节“故障保护时钟监视器”）。

由于延时是由上电复位脉冲触发的，因此如果 $\overline{\text{MCLR}}$ 保持足够长时间的低电平，所有延时都将结束。将 $\overline{\text{MCLR}}$ 电平拉高后器件将立即开始执行代码（见图 12-5）。这对于测试或同步多个并行工作的 PIC16F684 器件来说是非常有用的。

表 12-5 给出了一些特殊寄存器的复位条件，而表 12-4 给出了所有寄存器的复位条件。

表 12-1: 各种情形下的延时

振荡器配置	上电		欠压检测		从休眠状态唤醒
	$\overline{\text{PWRTEN}} = 0$	$\overline{\text{PWRTEN}} = 1$	$\overline{\text{PWRTEN}} = 0$	$\overline{\text{PWRTEN}} = 1$	
XT、HS 和 LP	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$
RC、EC 和 INTOSC	TPWRT	—	TPWRT	—	—

表 12-2: STATUS/PCON 寄存器中的位及其含义

$\overline{\text{POR}}$	$\overline{\text{BOD}}$	$\overline{\text{TO}}$	PD	状态
0	u	1	1	上电复位
1	0	1	1	欠压检测
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	正常工作期间的 $\overline{\text{MCLR}}$ 复位
u	u	1	0	休眠期间的 $\overline{\text{MCLR}}$ 复位

图注： u = 不变， x = 未知

表 12-3: 与欠压相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压检测时的值	其他复位时的值 ⁽¹⁾
03h	STATUS	IRP	RP1	RPO	$\overline{\text{TO}}$	PD	Z	DC	C	0001 1xxx	000q quuu
8Eh	PCON	—	—	ULPWUE	SBODEN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOD}}$	--01 --qq	--0u --uu

图注： u = 不变， x = 未知， — = 未用位（读为 0）， q = 取值视情况而定。欠压检测不使用阴影单元。

注 1： 其他（非上电）复位包括正常工作期间的 $\overline{\text{MCLR}}$ 复位和看门狗定时器复位。

12.3.8 电源控制（PCON）寄存器

电源控制（PCON）寄存器（地址 8Eh）有两个用于指示上次发生的复位类型的状态位。

Bit 0 是 $\overline{\text{BOD}}$ （欠压检测）标志位。 $\overline{\text{BOD}}$ 在上电复位时未知。然后，用户必须将该位置 1，并在随后的复位发生时检查 $\overline{\text{BOD}}$ 是否为 0，如果是，则表示已经发生过欠压复位。当禁止欠压复位电路（配置字寄存器中的 $\text{BOREN}<1:0> = 00$ ）时， $\overline{\text{BOD}}$ 状态位是“无关位”并且其状态不一定能预测得到。

Bit 1 是 $\overline{\text{POR}}$ （上电复位）标志位。在上电复位时，它的值为 0，其他情况下它不受影响。上电复位后，用户必须对该位写 1。发生后续复位后，如果 $\overline{\text{POR}}$ 为 0，则表示发生了上电复位（即 VDD 可能已经变为了低电平）。

更多信息，请参见第 4.2.3 节“超低功耗唤醒”和第 12.3.5 节“欠压检测（BOD）”。

图 12-4: 上电时的延时时序 ($\overline{\text{MCLR}}$ 延时): 情形 1

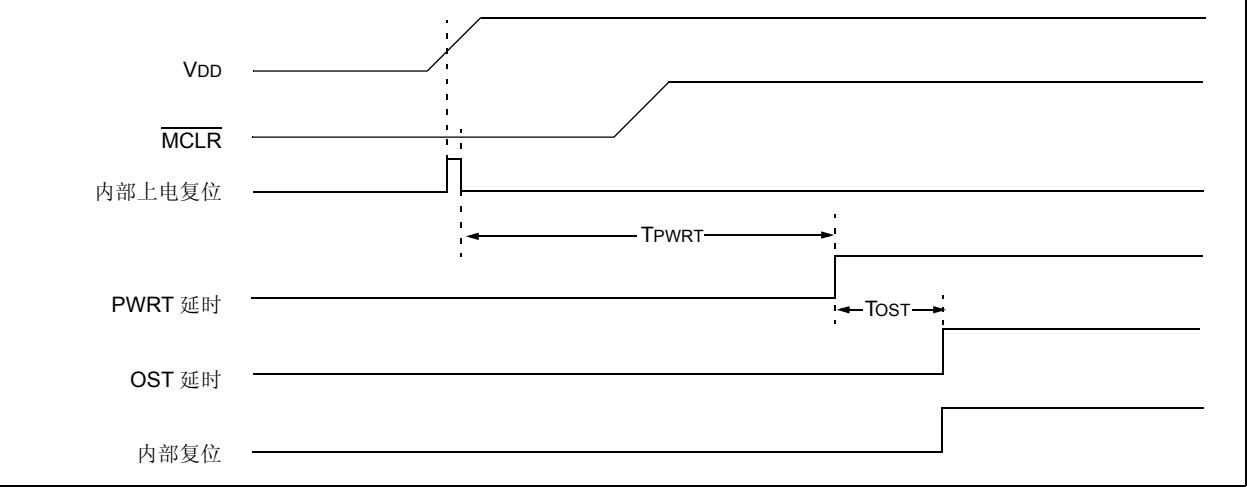


图 12-5: 上电时的延时时序 ($\overline{\text{MCLR}}$ 延时): 情形 2

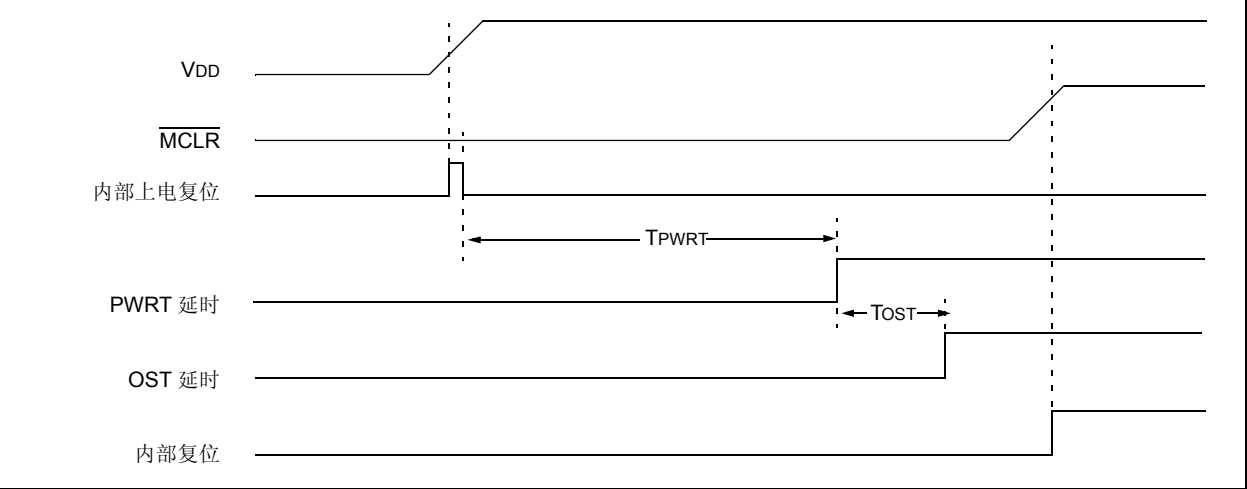


图 12-6: 上电时的延时时序 ($\overline{\text{MCLR}}$ 连接到 VDD)

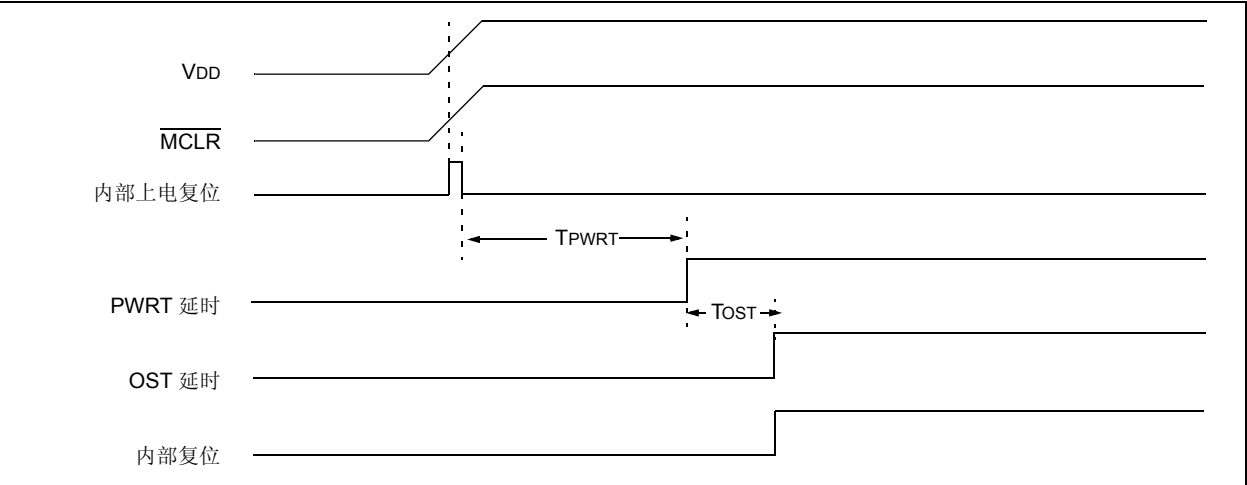


表 12-4: 各个寄存器的初始状态

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断将器件从休眠模式唤醒 通过 WDT 超时溢出将器件从休眠模式唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h	0000 0000	0000 0000	PC + 1 ⁽³⁾
STATUS	03h/83h	0001 1xxx	000q quuu ⁽⁴⁾	uuuq quuu ⁽⁴⁾
FSR	04h/84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTA	05h	--xx xx00	--00 0000	--uu uuuu
PORTC	07h	--xx xx00	--00 0000	--uu uuuu
PCLATH	0Ah/8Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
PIR1	0Ch	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 0000	uuuu uuuu	-uuu uuuu
TMR2	11h	0000 0000	0000 0000	uuuu uuuu
T2CON	12h	-000 0000	-000 0000	-uuu uuuu
CCPR1L	13h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCPR1H	14h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCP1CON	15h	0000 0000	0000 0000	uuuu uuuu
PWM1CON	16h	0000 0000	0000 0000	uuuu uuuu
ECCPAS	17h	0000 0000	0000 0000	uuuu uuuu
WDTCON	18h	---0 1000	---0 1000	---u uuuu
CMCON0	19h	0000 0000	0000 0000	uuuu uuuu
CMCON1	1Ah	---- --10	---- --10	---- --uu
ADRESH	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0	1Fh	00-0 0000	00-0 0000	uu-u uuuu
OPTION_REG	81h	1111 1111	1111 1111	uuuu uuuu
TRISA	85h	--11 1111	--11 1111	--uu uuuu
TRISC	87h	--11 1111	--11 1111	--uu uuuu
PIE1	8Ch	0000 0000	0000 0000	uuuu uuuu
PCON	8Eh	--01 --0x	--0u --uu ^(1, 5)	--uu --uu
OSCCON	8Fh	-110 x000	-110 x000	-uuu uuuu
OSCTUNE	90h	---0 0000	---u uuuu	---u uuuu
ANSEL	91h	1111 1111	1111 1111	uuuu uuuu
PR2	92h	1111 1111	1111 1111	1111 1111
WPUA	95h	--11 -111	--11 -111	uuuu uuuu

图注: u = 不变, x = 未知, - = 未用位 (读为 0), q = 取值视情况而定。

- 注 1: 如果 VDD 过低, 上电复位将被激活, 寄存器将受到不同的影响。
- 2: INTCON 和 / 或 PIR1 寄存器中的一位或多位会受到影响 (引起唤醒)。
- 3: 当器件被中断唤醒且 GIE 位置 1 时, 中断矢量 (0004h) 装入 PC。
- 4: 关于特定条件下的复位值, 请参见表 12-5。
- 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。其他复位将导致 bit 0 = u。

PIC16F684

表 12-4: 各个寄存器的初始状态 (续)

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断将器件从休眠模式唤醒 通过 WDT 超时溢出将器件从休眠模式唤醒
IOCA	96h	--00 0000	--00 0000	--uu uuuu
VRCON	99h	0-0- 0000	0-0- 0000	u-u- uuuu
EEDAT	9Ah	0000 0000	0000 0000	uuuu uuuu
EEADR	9Bh	0000 0000	0000 0000	uuuu uuuu
EECON1	9Ch	---- x000	---- q000	---- uuuu
EECON2	9Dh	---- ----	---- ----	---- ----
ADRESL	9Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON1	9Fh	-000 ----	-000 ----	-uuu ----

图注: u = 不变, x = 未知, - = 未用位 (读为 0), q = 取值视情况而定。

- 注 1: 如果 VDD 过低, 上电复位将被激活, 寄存器将受到不同的影响。
- 2: INTCON 和 / 或 PIR1 寄存器中的一位或多位会受到影响 (引起唤醒)。
- 3: 当器件被中断唤醒且 GIE 位置 1 时, 中断矢量 (0004h) 装入 PC。
- 4: 关于特定条件下的复位值, 请参见表 12-5。
- 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。其他复位将导致 bit 0 = u。

表 12-5: 特殊寄存器的初始状态

条件	程序计数器	状态寄存器	PCON 寄存器
上电复位	000h	0001 1xxx	--01 --0x
正常工作期间的 MCLR 复位	000h	000u uuuu	--0u --uu
休眠期间的 MCLR 复位	000h	0001 0uuu	--0u --uu
WDT 复位	000h	0000 uuuu	--0u --uu
WDT 唤醒	PC + 1	uuu0 0uuu	--uu --uu
欠压复位	000h	0001 1uuu	--01 --10
通过中断从休眠唤醒	PC + 1 ⁽¹⁾	uuu1 0uuu	--uu --uu

图注: u = 不变, x = 未知, - = 未用位 (读为 0)。

- 注 1: 如果器件被中断唤醒且全局中断允许位 GIE 置 1, 则执行 PC+1 后, 中断矢量 (0004h) 装入 PC。

12.4 中断

PIC16F684 器件具有 11 个中断源：

- 外部中断 RA2/INT
- TMR0 溢出中断
- PORTA 电平变化中断
- 两个比较器中断
- A/D 中断
- Timer1 溢出中断
- Timer2 匹配中断
- 数据 EEPROM 写中断
- 故障保护时钟监视器中断
- 增强型 CCP 中断

中断控制（INTCON）寄存器和外设中断请求寄存器 1（PIR1）在各自的标志位中记录各个中断请求。INTCON 寄存器还包括各个中断允许位和全局中断允许位。

全局中断允许位 GIE（INTCON<7>）在置 1 时允许所有未屏蔽的中断，而在清零时，禁止所有中断。可以通过 INTCON 寄存器和 PIE1 寄存器中相应的允许位来禁止各个中断。复位时 GIE 被清零。

执行“从中断返回”指令 RETFIE 将退出中断服务程序并将 GIE 位置 1，从而重新允许未屏蔽的中断。

INTCON 寄存器包含下列中断标志位：

- INT 引脚中断
- PORTA 电平变化中断
- TMR0 溢出中断

外设中断标志位在特殊功能寄存器 PIR1 中。相应的中断允许位在特殊功能寄存器 PIE1 中。

PIR1 寄存器包含下列中断标志位：

- 数据 EEPROM 写中断
- A/D 中断
- 两个比较器中断
- Timer1 溢出中断
- Timer2 匹配中断
- 故障保护时钟监视器中断
- 增强型 CCP 中断

当响应一个中断时：

- 将 GIE 位清零以禁止其他中断。
- 将返回地址压入堆栈。
- PC 中装入 0004h。

对于外部中断事件，例如 INT 引脚中断或者 PORTA 电平变化中断，中断响应延时将会是 3 到 4 个指令周期。确切的延时时间取决于发生中断事件的时间（见图 12-8）。对于单周期或双周期指令，中断响应延时完全相同。进入中断服务程序之后，就可以通过查询中断标志位来确定中断源。在重新允许中断前，必须用软件将中断标志位清零，以避免重复响应该中断。

- | |
|--|
| <p>注</p> <p>1: 各中断标志位的置 1 不受对应的中断屏蔽位和 GIE 位状态的影响。</p> <p>2: 当执行一条清零 GIE 位的指令后，任何一条等待在下一周期执行的中断都将被忽略。当 GIE 位被再次置 1 后，被忽略的中断仍会继续等待处理。</p> |
|--|

欲知有关 Timer1、Timer2、比较器、A/D 和数据 EEPROM 或增强型 CCP 模块的更多信息，请参见相应外设的章节。

12.4.1 RA2/INT 中断

RA2/INT 引脚上的外部中断是边沿触发的；当 INTEDG 位（OPTION<6>）被置 1 时在上升沿触发，而当 INTEDG 位被清零时在下降沿触发。当 RA2/INT 引脚上出现有效边沿时，INTF 位（INTCON<1>）置 1。可以通过清零 INTE 控制位（INTCON<4>）来禁止该中断。在重新允许该中断前，必须在中断服务程序中先用软件将 INTF 位清零。如果 INTE 位在进入休眠状态前被置 1，则 RA2/INT 中断能将处理器从休眠状态唤醒。GIE 位的状态决定处理器在被唤醒之后是否会跳转到中断矢量（0004h）处执行代码。有关休眠的详细信息，请参见第 12.7 节“掉电模式（休眠）”；而有关通过 RA2/INT 中断将处理器从休眠状态唤醒的时序请参见图 12-10。

- | |
|--|
| <p>注：</p> <p>必须初始化 ANSEL（91h）和 CMCON0（19h）寄存器以将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 0。</p> |
|--|

PIC16F684

12.4.2 TMR0 中断

TMR0 寄存器溢出 (FFh → 00h) 会将 T0IF (INTCON<2>) 位置 1。可以通过置 1 或清零 T0IE (INTCON<5>) 位来允许或禁止该中断。欲知有关 Timer0 模块的操作, 请参见第 5.0 节 “Timer0 模块”。

12.4.3 PORTA 中断

PORTA 输入电平的变化会使 RAIF (INTCON<0>) 位置 1。可以通过置 1 或清零 RAIE (INTCON<3>) 位来允许或禁止该中断。此外, 可通过 IOCA 寄存器对该端口的各个引脚进行配置。

注: 如果在执行读操作时 (Q2 周期的开始) I/O 引脚的电平发生了改变, 那么 RAIF 中断标志可能就不会置 1 了。

图 12-7: 中断逻辑

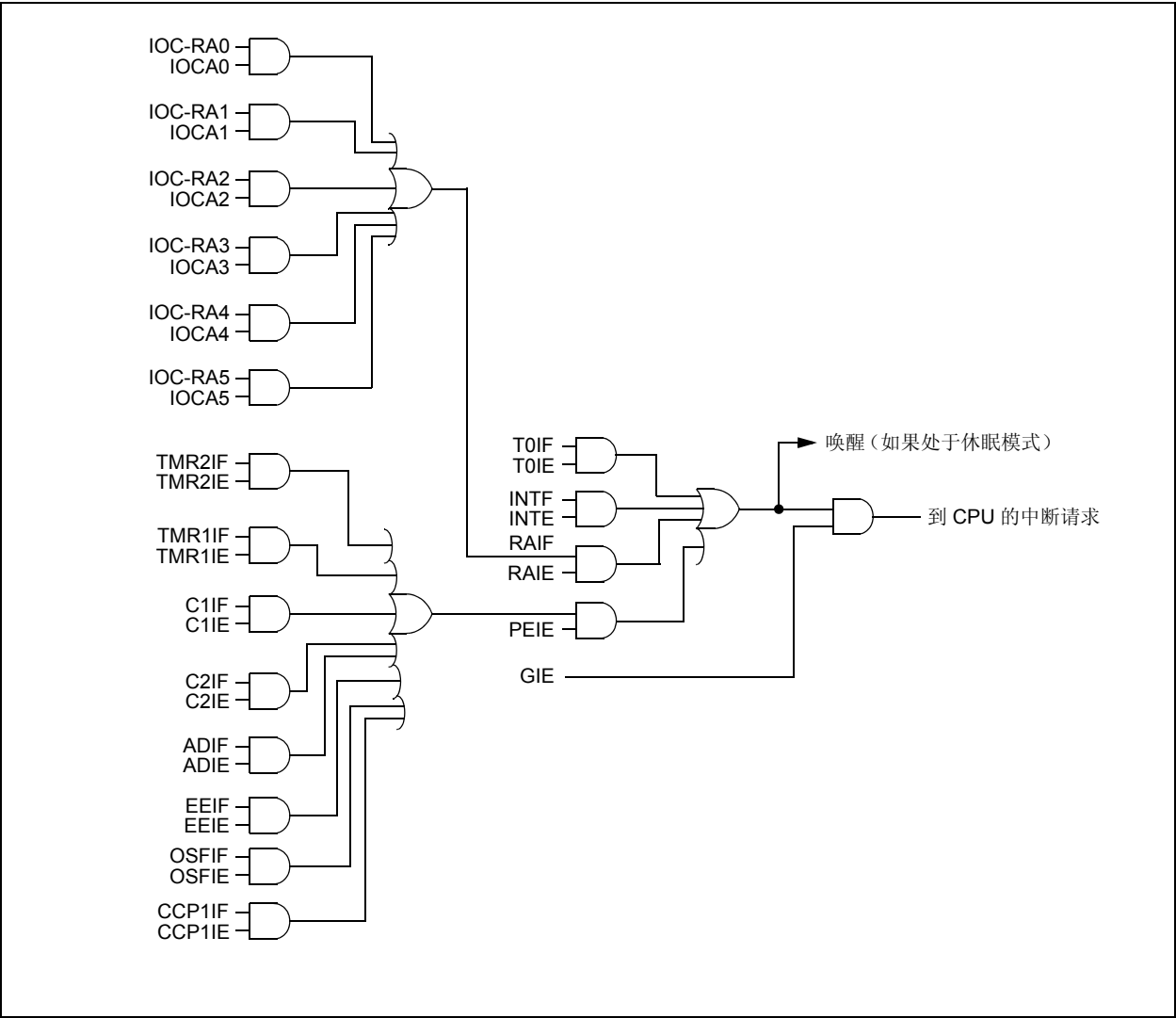


图 12-8: INT 引脚中断时序

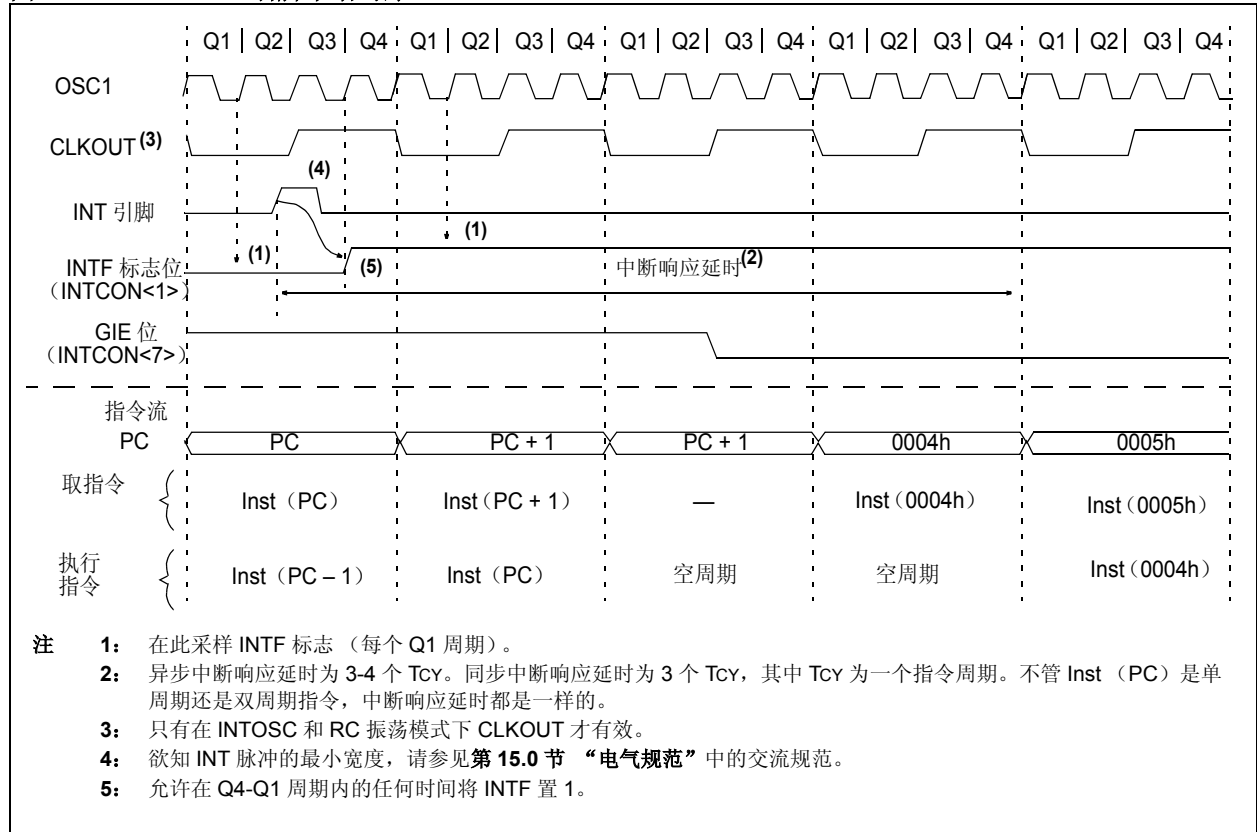


表 12-6: 中断寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与 欠压检测时的 值	其他复位 时的值
0Bh, 8Bh	INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	CCP1IF	C2IF	C1IF	OSFIF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	EEIE	ADIE	CCP1IE	C2IE	C1IE	OSFIE	TMR2IE	TMR1IE	0000 0000	0000 0000

图注: x = 未知, u = 不变, - = 未用 (读为 0), q = 取值视情况而定。
中断模块不使用阴影单元。

12.5 中断的现场保护

在中断期间，仅将返回的 PC 值压入堆栈。通常情况下，用户可能希望在中断期间保存关键寄存器（例如，W 寄存器和状态寄存器）。这必须用软件实现。

由于在 PIC16F684 中每个存储区的低 16 个字节都是公用的（见图 2-2），临时保存寄存器 W_TEMP 和 STATUS_TEMP 都应该被放在这里。这 16 个存储单元不需要分区，因此便于现场保护和恢复。与例 12-1 中相同的代码可被用于：

- 存储 W 寄存器
- 存储状态寄存器
- 执行中断服务程序代码。
- 恢复状态寄存器（和存储区选择位寄存器）
- 恢复 W 寄存器

注： PIC16F684 器件通常不需要保存 PCLATH。但是，如果要在中断服务程序和主代码中使用相对跳转，就必须在中断服务程序中保存和恢复 PCLATH。

例 12-1： 将状态寄存器和 W 寄存器保存在 RAM 中

```
MOVWF  W_TEMP      ;Copy W to TEMP register
SWAPF  STATUS,W     ;Swap status to be saved into W
CLRF   STATUS       ;bank 0, regardless of current bank, Clears IRP,RP1,RP0
MOVWF  STATUS_TEMP  ;Save status to bank zero STATUS_TEMP register
:
:(ISR)              ;Insert user code here
:
SWAPF  STATUS_TEMP,W ;Swap STATUS_TEMP register into W
                        ;(sets bank to original state)
MOVWF  STATUS       ;Move W into Status register
SWAPF  W_TEMP,F     ;Swap W_TEMP
SWAPF  W_TEMP,W     ;Swap W_TEMP into W
```

12.6 看门狗定时器 (WDT)

PIC16F684 系列器件的 WDT 与早期的 PIC16 器件有所不同。这种新的 WDT 与早期 PIC16 WDT 模块的编码和功能是兼容的，只是为它增加了一个 16 位的预分频器。这样就可以在为 TMR0 设置分频比的同时，也设置 WDT 的分频比。另外，该 WDT 的超时值可被扩展至 268 秒。在表 12-7 中说明的条件下 WDT 会被清零。

12.6.1 WDT 振荡器

WDT 以 31 kHz 的 LFINTOSC 作为其工作的时基。LFINTOSC 使能与否不会在 LTS 位上有所反映。

在所有复位后，WDTCON 的值都为 “---0 1000”。此时，WDT 将以标称的 16 ms 作为其工作的时基，这是与早期的 PIC16 单片机所产生的时基兼容的。

注： 当振荡器起振延时定时器 (OST) 启动时，由于 OST 需要使用 WDT 纹波计数器来对振荡器延时进行计数，因此 WDT 仍将保持复位状态。当 OST 计数结束后，WDT 将开始计数（如果使能）。

在 INTRC 与多路开关（用于选择输入给 WDT 的时钟路径）之间添加了一个新的预分频器。该预分频器为 16 位宽，并且可对其进行编程以对 INTRC 进行 32 到 65536 的分频，从而为 WDT 提供从 1 ms 到 268s 的标称周期范围。

12.6.2 WDT 控制

WDTE 位位于配置字寄存器中。当该位置 1 时，WDT 持续运行。

当配置字寄存器中的 WDTE 位置 1 时，SWDTEN 位 (WDTCON<0>) 无效。当 WDTE 清零时，则可使用 SWDTEN 位使能和禁止 WDT。SWDTEN 位置 1 使能 WDT，SWDTEN 位清零则禁止 WDT。

PSA 和 PS<2:0> 位 (OPTION_REG) 具有与早期 PIC16 系列单片机中相应位同样的功能。更多信息，请参见第 5.0 节 “Timer0 模块”。

图 12-9: 看门狗定时器框图

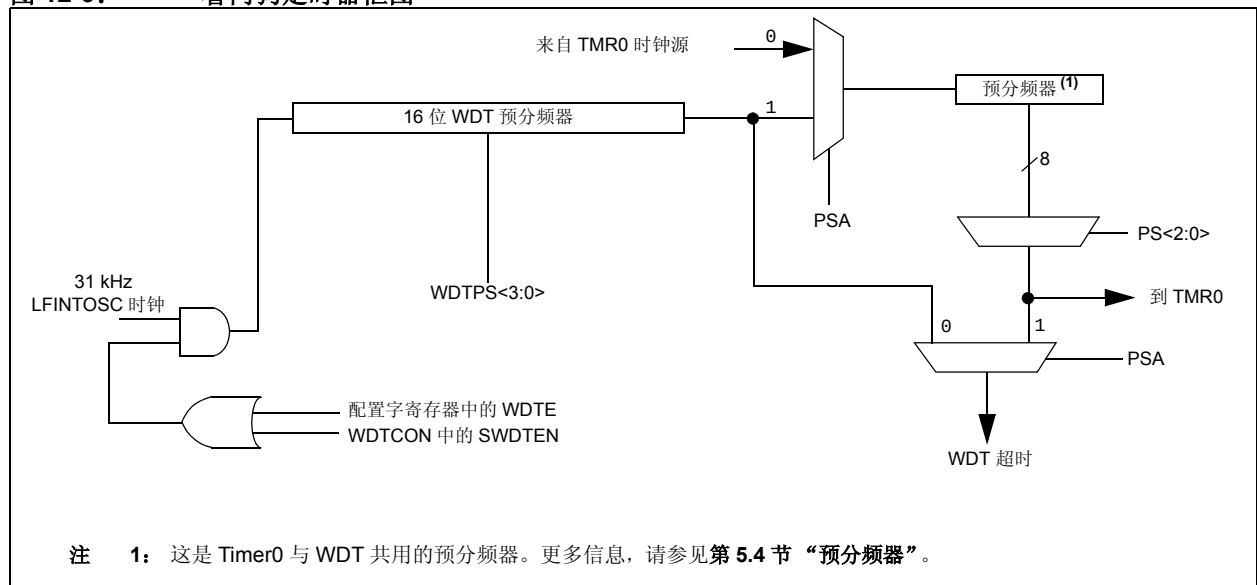


表 12-7: WDT 状态

条件	WDT
WDTE = 0	清零
CLRWDT 指令	
检测到振荡器故障	
退出休眠 + 系统时钟 = T1OSC、EXTRC、INTRC 或 EXTCLK	
退出休眠 + 系统时钟 = XT、HS 或 LP	清零直到 OST 延时结束

PIC16F684

寄存器 12-3: **WDTCON**——看门狗定时器控制寄存器（地址：18h）

U-0	U-0	U-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0
—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN
bit 7			bit 0				

bit 7-5 未用：读为 0

bit 4-1 **WDTPS<3:0>**：看门狗定时器周期选择位
位值 = 预分频比
0000 = 1:32
0001 = 1:64
0010 = 1:128
0011 = 1:256
0100 = 1:512 （复位值）
0101 = 1:1024
0110 = 1:2048
0111 = 1:4096
1000 = 1:8192
1001 = 1:16384
1010 = 1:32768
1011 = 1:65536
1100 = 保留
1101 = 保留
1110 = 保留
1111 = 保留

bit 0 **SWDTEN**：软件使能或禁止看门狗定时器位 ⁽¹⁾
1 = 使能 WDT
0 = 禁止 WDT （复位值）

注 1：如果 WDTE 配置位 = 1，则 WDT 始终被使能，而与该控制位的状态无关。如果 WDTE 配置位 = 0，则可以使用该控制位使能或禁止 WDT。

图注：			
R = 可读位	W = 可写位	U = 未用位，读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知位

表 12-8: 看门狗定时器寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
18h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN
81h	OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
2007h ⁽¹⁾	CONFIG	CPD	CP	MCLRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0

图注：看门狗定时器不使用阴影单元。

注 1：关于配置字寄存器中的所有位的操作，请参见寄存器 12-1。

12.7 掉电模式（休眠）

通过执行 **SLEEP** 指令可进入掉电模式。

如果使能看门狗定时器：

- **WDT** 将被清零并保持运行。
- 状态寄存器中的 **PD** 位被清零。
- **TO** 位被置 1。
- 关闭振荡器驱动器。
- I/O 端口保持执行 **SLEEP** 指令之前的状态（驱动为高电平、低电平或高阻态）。

在休眠模式下，为了尽量降低电流消耗，所有 I/O 引脚都应该保持为 **V_{DD}** 或 **V_{SS}**，没有外部电路从 I/O 引脚消耗电流，同时应禁止比较器和 **CVREF**。为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉为高电平或低电平。为了将电流消耗降至最低，**TOCKI** 输入也应该保持为 **V_{DD}** 或 **V_{SS}**。还应考虑 **PORTA** 片内上拉的影响。

MCLR 引脚必须处于逻辑高电平。

注： 应该注意到 **WDT** 超时溢出导致的复位并不会将 **MCLR** 引脚驱动为低电平。

12.7.1 从休眠状态唤醒

可以通过下列任一事件将器件从休眠状态唤醒：

1. **MCLR** 引脚上的外部复位输入。
2. 看门狗定时器唤醒（如果 **WDT** 使能）
3. **RA2/INT** 引脚中断、**PORTA** 电平变化中断或外设中断。

第一种事件会导致器件复位。后两种事件被认为是程序执行的延续。状态寄存器中的 **TO** 和 **PD** 位用于确定器件复位的原因。**PD** 位在上电时被置 1，而在执行 **SLEEP** 指令时被清零。**TO** 位在发生 **WDT** 唤醒时被清零。

下列外设中断可以将器件从休眠状态唤醒：

1. **TMR1** 中断。**Timer1** 必须用作异步计数器。
2. **ECCP** 捕捉模式中断。
3. 特殊事件触发信号（**Timer1** 处于使用外部时钟的异步模式）。
4. **A/D** 转换（当 **A/D** 时钟源为 **RC** 振荡器时）。
5. **EEPROM** 写操作完成。
6. 比较器输出状态变化。
7. 电平变化中断。
8. 来自 **INT** 引脚的外部中断。

由于在休眠状态期间没有片内时钟处于工作状态，因此其他外设不能产生中断。

当执行 **SLEEP** 指令时，下一条指令（**PC+1**）被预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1（允许）。唤醒与 **GIE** 位的状态无关。如果 **GIE** 位被清零（禁止），器件将继续执行 **SLEEP** 指令以后的指令。如果 **GIE** 位被置 1（允许），器件执行 **SLEEP** 指令之后的指令，然后跳转到中断地址（**0004h**）处执行代码。如果不想执行 **SLEEP** 指令以后的指令，用户应该在 **SLEEP** 指令后面放置一条 **NOP** 指令。

注： 如果禁止了全局中断（**GIE** 被清零），但有任一中断源将其中断允许位以及相应的中断标志位置 1，器件将立即从休眠状态唤醒。**SLEEP** 指令执行完成。

器件从休眠状态唤醒时，**WDT** 都将被清零，而与唤醒的原因无关。

12.7.2 使用中断唤醒

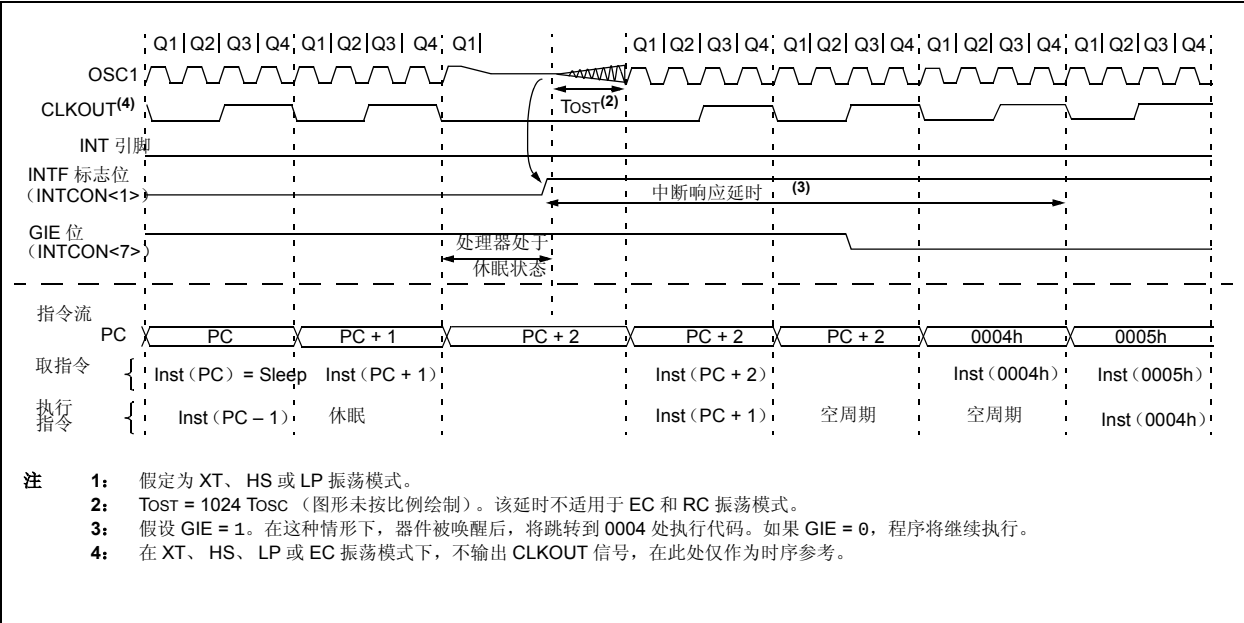
当禁止全局中断（**GIE** 被清零）时，并且有任一中断源将其中断允许位和中断标志位置 1，将会发生下列某一事件：

- 如果在执行 **SLEEP** 指令之前产生了中断，那么 **SLEEP** 指令将被作为一条 **NOP** 指令执行。因此，**WDT** 及其预分频器和后分频器（如果使能）将不会被清零，并且 **TO** 位将不会被置 1，同时 **PD** 也不会被清零。
- 如果在执行 **SLEEP** 指令期间或之后产生了中断，那么器件将被立即从休眠模式唤醒。**SLEEP** 指令将在唤醒之前执行完毕。因此，**WDT** 及其预分频器和后分频器（如果使能）将被清零，并且 **TO** 位将被置 1，同时 **PD** 也将被清零。

即使在执行 **SLEEP** 指令之前，检查到标志位为 0，仍然可能在 **SLEEP** 指令执行完毕之前将标志位置 1。要确定是否执行了 **SLEEP** 指令，可以测试 **PD** 位。如果 **PD** 位置 1，则说明 **SLEEP** 指令被作为一条 **NOP** 指令执行了。

在执行 **SLEEP** 指令之前，必须先执行一条 **CLRWDT** 指令，来确保将 **WDT** 清零。

图 12-10: 通过中断将器件从休眠模式唤醒



12.8 代码保护

如果代码保护位未编程, 可以通过使用 ICSP™ 读片上程序存储器来进行验证。

注: 当关闭代码保护时, 将擦除整个数据 EEPROM 和闪存程序存储器的内容。请参见 “PIC12F6XX/16F6XX Memory Programming Specification” (DS41204) 了解更多信息。

12.9 ID 地址单元

有 4 个存储单元 (2000h-2003h) 被指定为 ID 地址单元, 供用户存储校验和其他代码标识号。在正常执行过程中不能访问这些单元, 但可在编程 / 校验模式中对它们进行读写。只可使用 ID 地址单元的低 7 位。

12.10 在线串行编程

可在最终应用电路中对 PIC16F684 单片机进行串行编程。编程可以简单地通过一根时钟线、一根数据线和以下三种其他线完成:

- 电源线
- 接地线
- 编程电压线

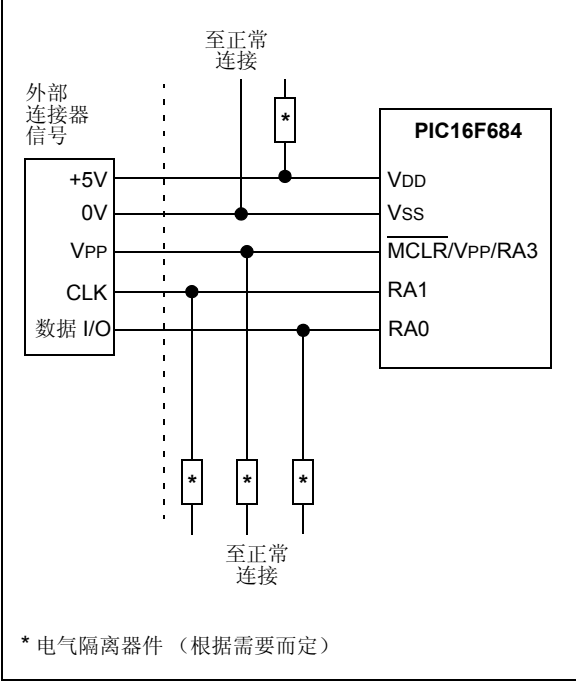
这样可使用户在未编程器件制造电路板, 仅在产品交付前才对单片机进行编程。从而可以将最新版本的固件或者定制固件烧写到单片机中。

通过将 RA0 和 RA1 引脚保持为低电平, 并同时将 MCLR (VPP) 引脚从 V_{IL} 上升到 V_{IH} , 可将器件置于编程 / 校验模式。请参见 “PIC12F6XX/16F6XX Memory Programming Specification” (DS41204) 了解更多信息。RA0 变为编程数据线而 RA1 则变为编程时钟线。在该模式下, RA0 和 RA1 均为施密特触发输入方式。

复位后, 为将器件置于编程 / 校验模式, 程序计数器 (PC) 指向地址单元 00h。然后向器件发送一条 6 位命令。根据具体命令是执行装载还是读取操作, 可向器件提供一个 14 位的程序数据或是从器件读取一个 14 位的程序数据。关于串行编程的完整细节, 请参见 “PIC12F6XX/16F6XX Memory Programming Specification” (DS41204)。

图 12-11 给出了典型的在线串行编程连接方式。

图 12-11: 典型的在线串行编程连接方式



12.11 在线调试器

由于在线调试需要访问数据和 $\overline{\text{MCLR}}$ 引脚，因此无法使用 14 引脚器件进行 MPLAB[®] ICD 2 开发。使用特殊的 20 引脚 PIC16F684 ICD 器件与 MPLAB ICD 2 配合来提供不同的时钟、数据 and $\overline{\text{MCLR}}$ 引脚，从而使所有的通用引脚可供用户使用。

特殊调试适配器允许使用 ICD 器件代替 PIC16F684 器件。调试适配器是 ICD 器件的惟一来源。

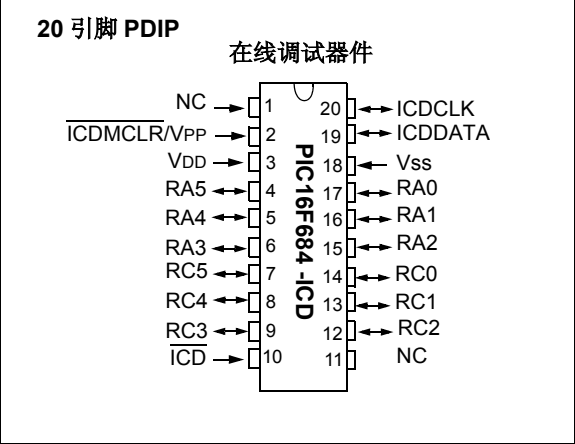
当 PIC16F684 ICD 器件的 $\overline{\text{ICD}}$ 引脚保持在低电平时，将使能在线调试器功能。该功能允许使用 MPLAB ICD 2 实现简单的调试功能。当单片机使能了此功能后，某些资源将不再具有常规功能。表 12-9 给出了后台调试器所使用的功能。

表 12-9: 调试器资源

资源	说明
I/O 引脚	ICDCLK 和 ICDDATA
堆栈	1 级深
程序存储器	地址 0h 必须为 NOP 指令 700h-7FFh

更多信息请参见 Microchip 网站 (www.microchip.com) 上的《MPLAB[®] ICD 2 在线调试器用户指南》(DS51331A_CN)。

图 12-12: 20 引脚 ICD 引脚排列



PIC16F684

注:

13.0 指令集综述

PIC16F684 指令集具有高度正交性，并分为以下三种基本类型：

- 面向字节操作类指令
- 面向位操作类指令
- 立即数和控制操作类指令

每条 PIC16 指令都是一个 14 位字，由**操作码**（指定指令类型）和一个或多个**操作数**（指定指令操作）组成。图 13-1 中显示了每种指令类型的格式，而表 13-1 总结了各种操作码字段。

表 13-2 列出了所有可被 MPASM™ 汇编器识别的指令。每条指令的完整说明，可参见《PICmicro® 中档单片机系列参考手册》（DS33023A_CN）。

对于**字节操作类**指令，“f”为代表文件寄存器的指示符，而“d”为代表目标寄存器的指示符。文件寄存器指示符指定了指令将会使用哪一个文件寄存器。

目标指示符指定操作结果的存放位置。如果“d”为 0，结果存放在 W 寄存器中。如果“d”为 1，操作结果存入指令指定的文件寄存器中。

对于**位操作类**指令，“b”代表位字段的指示符，用于选择操作所影响的位，而“f”则代表相应位所在的寄存器的地址。

对于**立即数和控制**操作类指令，“k”代表一个 8 位或 11 位常数或立即数值。

每个指令周期由 4 个振荡周期组成。因此，对于频率为 4 MHz 的振荡器，其正常的指令执行时间为 1 μs。所有指令都在一个指令周期内执行，除非条件测试为真或者指令改变了程序计数器的值。当发生上述情况时，指令的执行就需要两个指令周期，第二个周期执行一条 NOP 指令。

注： 为了保持与未来产品的向上兼容，请不要使用 OPTION 和 TRISI 指令。

所有指令示例均使用“0xhh”格式表示一个十六进制数，其中“h”表示一位十六进制数字。

13.1 读—修改—写操作

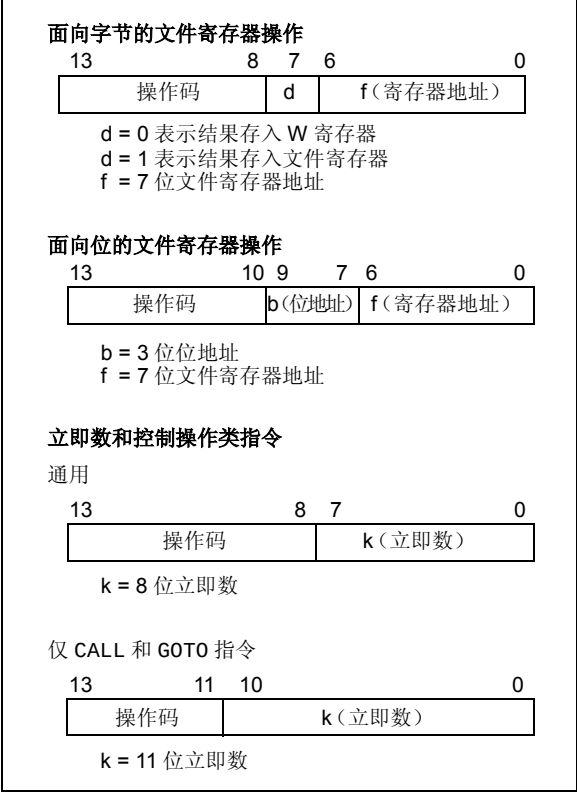
所有需要使用文件寄存器的指令都会执行读—修改—写（R-M-W）操作。根据指令或目标寄存器指示符“d”完成读寄存器、修改数据和保存结果操作。即使是写寄存器的指令也将先对该寄存器进行读操作。

例如，CLRF GPIO 指令会读 GPIO，清零所有数据位，然后将结果写回到 GPIO。该示例可能会意外清除使 GPIF 标志位置 1 的状态。

表 13-1: 操作码字段说明

字段	说明
f	寄存器地址（0x00 到 0x7F）
w	工作寄存器（累加器）
b	8 位文件寄存器内的位地址
k	立即数字段、常数或标号
x	无关单元（= 0 或 1）。 汇编器将产生 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种格式。
d	目标寄存器选择； d = 0：结果保存至 W， d = 1：结果保存至文件寄存器 f。 默认值为 d = 1。
PC	程序计数器
TO	超时溢出位
PD	掉电位

图 13-1: 指令的通用格式



PIC16F684

表 13-2: PIC16F684 指令集

助记符, 操作数		说明	周期数	14 位操作码				受影响的 状态位	注
				MSb		LSb			
面向字节的文件寄存器操作									
ADDWF	f, d	W 和 f 相加	1	00	0111	dfff	ffff	C、DC 和 Z	1, 2
ANDWF	f, d	W 和 f 作逻辑与运算	1	00	0101	dfff	ffff	Z	1, 2
CLRF	f	将 f 清零	1	00	0001	lfff	ffff	Z	2
CLRWF	—	将 W 寄存器清零	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	将 f 取反	1	00	1001	dfff	ffff	Z	1, 2
DECF	f, d	f 减 1	1	00	0011	dfff	ffff	Z	1, 2
DECFSZ	f, d	f 减 1, 为 0 则跳过	1(2)	00	1011	dfff	ffff		1, 2, 3
INCF	f, d	f 加 1	1	00	1010	dfff	ffff	Z	1, 2
INCFSZ	f, d	f 加 1, 为 0 则跳过	1(2)	00	1111	dfff	ffff		1, 2, 3
IORWF	f, d	W 和 f 作逻辑或运算	1	00	0100	dfff	ffff	Z	1, 2
MOVF	f, d	将 f 的内容送到目标寄存器	1	00	1000	dfff	ffff	Z	1, 2
MOVWF	f	将 W 的内容送到 f	1	00	0000	lfff	ffff		
NOP	—	空操作	1	00	0000	0xx0	0000		
RLF	f, d	f 带进位循环左移	1	00	1101	dfff	ffff	C	1, 2
RRF	f, d	f 带进位循环右移	1	00	1100	dfff	ffff	C	1, 2
SUBWF	f, d	f 减去 W	1	00	0010	dfff	ffff	C、DC 和 Z	1, 2
SWAPF	f, d	将 f 中的两个半字节进行交换	1	00	1110	dfff	ffff		1, 2
XORWF	f, d	W 与 f 作逻辑异或运算	1	00	0110	dfff	ffff	Z	1, 2
面向位的文件寄存器操作									
BCF	f, b	将 f 中的某位清零	1	01	00bb	bfff	ffff		1, 2
BSF	f, b	将 f 中的某位置 1	1	01	01bb	bfff	ffff		1, 2
BTFSZ	f, b	检测 f 中的某位, 为 0 则跳过	1 (2)	01	10bb	bfff	ffff		3
BTFSZ	f, b	检测 f 中的某位, 为 1 则跳过	1 (2)	01	11bb	bfff	ffff		3
立即数和控制操作									
ADDLW	k	立即数和 W 相加	1	11	111x	kkkk	kkkk	C、DC 和 Z	
ANDLW	k	立即数与 W 作逻辑与运算	1	11	1001	kkkk	kkkk	Z	
CALL	k	调用子程序	2	10	0kkk	kkkk	kkkk		
CLRWDT	—	将看门狗定时器清零	1	00	0000	0110	0100	$\overline{TO}$ 和 PD	
GOTO	k	跳转到地址	2	10	1kkk	kkkk	kkkk		
IORLW	k	立即数与 W 作逻辑或运算	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	将立即数传送到 W	1	11	00xx	kkkk	kkkk		
RETFIE	—	从中断返回	2	00	0000	0000	1001		
RETLW	k	返回时将立即数传送到 W	2	11	01xx	kkkk	kkkk		
RETURN	—	从子程序返回	2	00	0000	0000	1000		
SLEEP	—	进入待机模式	1	00	0000	0110	0011	$\overline{TO}$ 和 PD	
SUBLW	k	立即数与 W 相减	1	11	110x	kkkk	kkkk	C、DC 和 Z	
XORLW	k	立即数与 W 作逻辑异或运算	1	11	1010	kkkk	kkkk	Z	

- 注 1: 当 I/O 寄存器用自身内容修改自身时 (例如: MOVF PORTB, 1), 使用的值是出现在引脚上的值。例如, 如果将一引脚配置为输入, 虽然其对应数据锁存器中的值为 1, 但此时若有外部器件将该引脚驱动为低电平, 则被写回的数据值将是 0。
- 2: 当对 TMR0 寄存器 (并且 d = 1) 执行这条指令时, 如果将预分频器分配给 Timer0 模块, 则将其清零。
- 3: 如果程序计数器 (PC) 被修改或条件测试为真, 则执行该指令需要两个周期。第二个周期执行一条 NOP 指令。

注: 有关中档单片机指令集的更多信息, 请参见《PICmicro® 中档单片机系列参考手册》(DS33023A_CN)。

13.2 指令说明

ADDLW 立即数与 W 相加

语法: [标号] ADDLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) + k \rightarrow (W)$
 受影响的状态位: C、DC 和 Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 相加, 结果存入 W 寄存器。

BCF 将 f 中的某位清零

语法: [标号] BCF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $0 \rightarrow (f)$
 受影响的状态位: 无
 说明: 将寄存器 f 中的位 b 清零。

ADDWF W 与 f 相加

语法: [标号] ADDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) + (f) \rightarrow (\text{目标寄存器})$
 受影响的状态位: C、DC 和 Z
 说明: 将 W 寄存器的内容与 f 寄存器的内容相加。如果 d 为 0, 结果存放在 W 寄存器中。如果 d 为 1, 结果存回寄存器 f。

BSF 将 f 中的某位置 1

语法: [标号] BSF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $1 \rightarrow (f)$
 受影响的状态位: 无
 说明: 将寄存器 f 中的位 b 置 1。

ANDLW 立即数与 W 作逻辑与运算

语法: [标号] ANDLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) .AND.(k) \rightarrow (W)$
 受影响的状态位: Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 作逻辑与运算。结果存入 W 寄存器。

BTFSC 检测寄存器中的位, 为 0 则跳过

语法: [标号] BTFSC f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: 如果 $(f) = 0$ 则跳过
 受影响的状态位: 无
 说明: 如果寄存器 f 中的位 b 为 1, 则执行下一条指令。
 如果 f 寄存器中的位 b 为 0, 则丢弃下一条指令, 转而执行一条 NOP 指令, 从而使该指令成为双周期指令。

ANDWF W 和 f 作逻辑与运算

语法: [标号] ANDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) .AND. (f) \rightarrow (\text{目标寄存器})$
 受影响的状态位: Z
 说明: 将 W 寄存器与 f 寄存器作逻辑与运算。如果 d 为 0, 结果存放在 W 寄存器中。如果 d 为 1, 结果存回寄存器 f。

PIC16F684

BTFSS	检测 f 中的某位，为 1 则跳过
语法：	[标号] BTFSS f,b
操作数：	$0 \leq f \leq 127$ $0 \leq b < 7$
操作：	如果 $(f < b) = 1$ 则跳过
受影响的状态位：	无
说明：	如果寄存器 f 中的位 b 为 0，则执行下一条指令。 如果位 b 为 1，则丢弃下一条指令，转而执行一条 NOP 指令，从而使该指令成为双周期指令。

CALL	调用子程序
语法：	[标号] CALL k
操作数：	$0 \leq k \leq 2047$
操作：	$(PC)+1 \rightarrow TOS$, $k \rightarrow PC<10:0>$, $(PCLATH<4:3>) \rightarrow PC<12:11>$
受影响的状态位：	无
说明：	调用子程序。首先，将返回地址 $(PC+1)$ 压入堆栈。11 位立即数地址被装入 PC 位 $<10:0>$ 。将 PCLATH 装入 PC 的高位。CALL 是一条双周期指令。

CLRF	将 f 清零
语法：	[标号] CLRF f
操作数：	$0 \leq f \leq 127$
操作：	$00h \rightarrow (f)$ $1 \rightarrow Z$
受影响的状态位：	Z
说明：	寄存器 f 被清零，Z 位置 1。

CLRW	将 W 寄存器清零
语法：	[标号] CLRW
操作数：	无
操作：	$00h \rightarrow (W)$ $1 \rightarrow Z$
受影响的状态位：	Z
说明：	W 寄存器被清零。全零标志位 (Z) 置 1。

CLRWDT	将看门狗定时器清零
语法：	[标号] CLRWDT
操作数：	无
操作：	$00h \rightarrow WDT$ $0 \rightarrow WDT$ 预分频器， $1 \rightarrow TO$ $1 \rightarrow PD$
受影响的状态位：	$\overline{TO}$, PD
说明：	CLRWDT 指令复位看门狗定时器。而且还会复位 WDT 的预分频器。状态位 TO 和 PD 被置 1。

COMF	将 f 取反
语法：	[标号] COMF f,d
操作数：	$0 \leq f \leq 127$ $d \in [0,1]$
操作：	$(\bar{f}) \rightarrow (\text{目标寄存器})$
受影响的状态位：	Z
说明：	将寄存器 f 的内容取反。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回 f。

DECF	f 减 1
语法：	[标号] DECF f,d
操作数：	$0 \leq f \leq 127$ $d \in [0,1]$
操作：	$(f) - 1 \rightarrow (\text{目标寄存器})$
受影响的状态位：	Z
说明：	将寄存器 f 的内容减 1。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECFSZ	f 减 1, 为 0 则跳过
语法:	[标号] DECFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow (\text{目标寄存器})$ 如果结果为 0 则跳过
受影响的状态位:	无
说明:	将寄存器 f 的内容减 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则执行下一条指令。如果结果为 0, 则执行一条 NOP 指令, 从而使该指令成为双周期指令。

INCFSZ	f 加 1, 为 0 则跳过
语法:	[标号] INCFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow (\text{目标寄存器})$, 结果为 0 时跳过
受影响的状态位:	无
说明:	将寄存器 f 的内容加 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则执行下一条指令。如果结果为 0, 则执行 NOP 指令, 从而使该指令成为双周期指令。

GOTO	无条件跳转
语法:	[标号] GOTO k
操作数:	$0 \leq k \leq 2047$
操作:	$k \rightarrow PC<10:0>$ $PCLATH<4:3> \rightarrow PC<12:11>$
受影响的状态位:	无
说明:	GOTO 是无条件跳转指令。11 位立即数地址被装入 PC 位 <10:0>。 PC 高位从 PCLATH<4:3> 装入。 GOTO 是一条双周期指令。

IORLW	将立即数与 W 作逻辑或运算
语法:	[标号] IORLW k
操作数:	$0 \leq k \leq 255$
操作:	$(W) .OR. k \rightarrow (W)$
受影响的状态位:	Z
说明:	将 W 寄存器的内容与 8 位立即数 k 作逻辑或运算。结果存入 W 寄存器。

INCF	f 加 1
语法:	[标号] INCF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow (\text{目标寄存器})$
受影响的状态位:	Z
说明:	将寄存器 f 的内容加 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

IORWF	将 W 与 f 作逻辑或运算
语法:	[标号] IORWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(W) .OR. (f) \rightarrow (\text{目标寄存器})$
受影响的状态位:	Z
说明:	W 寄存器与 f 寄存器作逻辑或运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

PIC16F684

MOVWF	将 f 的内容送到目标寄存器
语法:	[标号] MOVF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) \rightarrow (\text{目标寄存器})$
受影响的状态位:	Z
说明:	根据 d, 将寄存器 f 的内容送入目标寄存器。如果 d 为 0, 目标寄存器为 W 寄存器。如果 d 为 1, 目标寄存器则为寄存器 f 本身。由于状态标志位 Z 受到指令结果的影响, d = 1 可用于检测文件寄存器。
指令字数:	1
指令周期数:	1
示例	MOVWF FSR, 0 执行指令后 W = FSR 寄存器中的值 Z = 1

MOVLW	将立即数传送到 W
语法:	[标号] MOVLW k
操作数:	$0 \leq k \leq 255$
操作:	$k \rightarrow (W)$
受影响的状态位:	无
说明:	将 8 位立即数 k 装入 W 寄存器。与取值无关的单元被汇编为 0。
指令字数:	1
指令周期数:	1
示例	MOVLW 0x5A 执行指令后 W = 0x5A

MOVWF	将 W 的内容送到 f
语法:	[标号] MOVWF f
操作数:	$0 \leq f \leq 127$
操作:	$(W) \rightarrow (f)$
受影响的状态位:	无
说明:	将 W 寄存器中的数据传送到寄存器 f。
指令字数:	1
指令周期数:	1
示例	MOVWF OPTION F 执行指令前 OPTION = 0xFF W = 0x4F 执行指令后 OPTION = 0x4F W = 0x4F

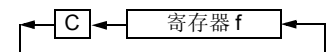
NOP	空操作
语法:	[标号] NOP
操作数:	无
操作:	不执行任何操作
受影响的状态位:	无
说明:	不执行任何操作。
指令字数:	1
指令周期数:	1
示例	NOP

RETFIE	从中断返回
语法:	[标号] RETFIE
操作数:	无
操作:	TOS → PC, 1 → GIE
受影响的状态位:	无
说明:	从中断返回。执行出栈操作, 将栈顶 (TOS) 的内容装入 PC。通过将全局中断允许位 GIE (INTCON<7>) 置 1 允许中断。该指令是一条双周期指令。
指令字数:	1
指令周期数:	2
示例	RETFIE 中断后 PC = TOS GIE = 1

RETLW	返回并将立即数传送到 W
语法:	[标号] RETLW k
操作数:	0 ≤ k ≤ 255
操作:	k → (W); TOS → PC
受影响的状态位:	无
说明:	将 8 位立即数 k 装入 W 寄存器。将栈顶内容 (返回地址) 装入程序计数器。该指令是一条双周期指令。
指令字数:	1
指令周期数:	2
示例	CALL TABLE ;W contains ;table ;offset value TABLE • ;W now has • ;table value • ADDWF PC ;W = offset RETLW k1 ;Begin table RETLW k2 ; • • • RETLW kn ; End of ;table 执行指令前 W = 0x07 执行指令后 W = k8 的值

RETURN	从子程序返回
语法:	[标号] RETURN
操作数:	无
操作:	TOS → PC
受影响的状态位:	无
说明:	从子程序返回。执行出栈操作, 将栈顶 (TOS) 内容装入程序计数器。该指令是一条双周期指令。

RLF	f 带进位循环左移
语法:	[标号] RLF f,d
操作数:	0 ≤ f ≤ 127 d ∈ [0,1]
操作:	参见下面的说明
受影响的状态位:	C
说明:	将寄存器 f 的内容连同进位标志位一起循环左移 1 位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。
指令字数:	1
指令周期数:	1
示例	RLF REG1,0

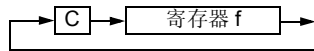


执行指令前	REG1	=	1110 0110
	C	=	0
执行指令后	REG1	=	1110 0110
	W	=	1100 1100
	C	=	1

PIC16F684

RRF f 带进位循环右移

语法: [标号] RRF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: 参见下面的说明
受影响的状态位: C
说明: 将寄存器 f 的内容连同进位标志位一起循环右移 1 位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。



SLEEP 进入休眠模式

语法: [标号] SLEEP
操作数: 无
操作: $00h \rightarrow WDT$,
 $0 \rightarrow \overline{WDT}$ 预分频器,
 $1 \rightarrow \overline{TO}$,
 $0 \rightarrow \overline{PD}$
受影响的状态位: $\overline{TO}$, $\overline{PD}$
说明: 将掉电状态位 (PD) 清零。将超时状态位 ($\overline{TO}$) 位置 1。看门狗定时器及其后分频器清零。振荡器停振, 处理器进入休眠模式。

SUBLW 立即数与 W 相减

语法: [标号] SUBLW k
操作数: $0 \leq k \leq 255$
操作: $k - (W) \rightarrow (W)$
受影响的状态位: C、DC 和 Z
说明: 8 位立即数 k 减去 W 寄存器的内容 (2 的补码运算)。结果存入 W 寄存器。

SUBWF f 减去 W

语法: [标号] SUBWF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: $(f) - (W) \rightarrow (\text{目标寄存器})$
受影响的状态位: C、DC 和 Z
说明: 寄存器 f 减去 W 寄存器的内容 (2 的补码运算)。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

SWAPF 将 f 中的两个半字节进行交换

语法: [标号] SWAPF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: $(f<3:0>) \rightarrow (\text{目标寄存器 } <7:4>)$,
 $(f<7:4>) \rightarrow (\text{目标寄存器 } <3:0>)$
受影响的状态位: 无
说明: 将寄存器 f 的高半字节和低半字节相交换。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

XORLW 将立即数与 W 作逻辑异或运算

语法: [标号] XORLW k
操作数: $0 \leq k \leq 255$
操作: $(W) .XOR. k \rightarrow (W)$
受影响的状态位: Z
说明: 将 W 寄存器的内容与 8 位立即数 k 作逻辑异或运算。结果存入 W 寄存器。

XORWF 将 W 与 f 作逻辑异或运算

语法: [标号] XORWF f,d

操作数: $0 \leq f \leq 127$
 $d \in [0,1]$

操作: (W) .XOR. (f) $\rightarrow$ (目标寄存器)

受影响的状态位: Z

说明: 将 W 寄存器的内容与 f 寄存器的内容作逻辑异或运算。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

PIC16F684

注:

14.0 开发支持

一系列硬件及软件开发工具对 PICmicro® 单片机提供支持：

- 集成开发环境
 - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
 - MPASM™ 汇编器
 - MPLAB C18 和 MPLAB C30 C 编译器
 - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
 - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
 - MPLAB SIM 软件模拟器
- 仿真器
 - MPLAB ICE 2000 在线仿真器
 - MPLAB ICE 4000 在线仿真器
- 在线调试器
 - MPLAB ICD 2
- 器件编程器
 - PICSTART® Plus 开发编程器
 - MPLAB PM3 器件编程器
- 低成本演示和开发板及评估工具包

14.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
 - 模拟器
 - 编程器（单独销售）
 - 仿真器（单独销售）
 - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 可视化器件初始化程序，便于进行寄存器的初始化
- 鼠标停留在变量上进行查看的功能
- 通过拖放把变量从源代码窗口拉到观察窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 HI-TECH 软件 C 编译器和 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（汇编语言或 C 语言）
- 点击一次即可完成汇编（或编译）并将代码下载到 PICmicro MCU 仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
 - 源文件（汇编语言或 C 语言）
 - 混合汇编语言和 C 语言
 - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

14.2 MPASM 汇编器

MPASM 汇编器是全能通用宏汇编器，适用于所有的 PICmicro MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

14.3 MPLAB C18 和 MPLAB C30 C 编译器

MPLAB C18 和 MPLAB C30 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC18 系列单片机和 dsPIC30F 系列数据信号控制器。这些编译器可提供其他编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

14.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

14.5 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。MPLAB C30 C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或与其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

14.6 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PICmicro MCU 和 dsPIC® DSC 进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过各种触发机制来产生激励。可以将各寄存器的情况记录在文件中，以便进行进一步地运行时分析。跟踪缓冲器和逻辑分析器的显示使模拟器还能记录和跟踪程序的执行、I/O 的动作以及内部寄存器的状况。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C18 和 MPLAB C30 C 编译器以及 MPASM 和 MPLAB ASM30 汇编器的符号调试。该软件模拟器可用于在实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

14.7 MPLAB ICE 2000 高性能在线仿真器

MPLAB ICE 2000 在线仿真器旨在为产品开发工程师提供一整套用于 PICmicro 单片机的设计工具。MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可插拔，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 2000 在线仿真器的架构允许对其进行扩展以支持新的 PICmicro 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows® 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

14.8 MPLAB ICE 4000 高性能在线仿真器

MPLAB ICE 4000 在线仿真器旨在为产品开发工程师提供一整套用于高端 PICmicro MCU 和 dsPIC DSC 的设计工具。MPLAB ICE 4000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 4000 是高级的仿真系统，除具备 MPLAB ICE 2000 的所有功能外，它还增加了适用于 dsPIC30F 和 PIC18XXXX 器件的仿真存储容量以及高速性能。该仿真器的先进特性包括复杂触发和定时功能及高达 2 Mb 的仿真存储容量。

MPLAB ICE 4000 在线仿真系统设计为一款实时仿真系统，该仿真系统具备通常只有在更加昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft Windows 32 位操作系统可使这些功能在一个简单而统一的应用程序中得以很好地利用。

14.9 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PICmicro MCU，可用于开发本系列及其他 PICmicro MCU 和 dsPIC DSC。MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程（ICSP™）协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PICmicro 器件的开发编程器。

14.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器（128 x 64），以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PICmicro 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

14.11 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM (RS-232) 端口与 PC 相连。MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持采用 DIP 封装的大部分 PICmicro 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

14.12 演示、开发和评估板

有许多演示、开发和评估板可用于各种 PICmicro MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于测试和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart® 电池管理、SEEVAL® 评估系统、 Σ - Δ ADC、流速传感器，等等。

有关演示、开发和评估工具包的完整列表，请查阅 Microchip 公司网页 (www.microchip.com) 以及最新的 “*Product Selector Guide* (产品选型指南)” (DS00148)。

注:

PIC16F684

注:

15.0 电气规范

绝对最大值 (†)

环境温度.....	-40°C 至 +125°C
储存温度.....	-65°C 至 +150°C
VDD 相对于 Vss 的电压.....	-0.3V 至 +6.5V
MCLR 引脚相对于 Vss 的电压.....	-.3V 至 +13.5V
所有引脚相对于 Vss 的电压.....	-0.3V 至 VDD + 0.3V
总功耗 (†).....	800 mW
Vss 引脚最大输出电流.....	300 mA
VDD 引脚最大输入电流.....	250 mA
输入钳位电流, Iik (Vi < 0 或 Vi > VDD).....	± 20 mA
输出钳位电流, Iok (Vo < 0 或 Vo > VDD).....	± 20 mA
任一 I/O 引脚的最大灌电流.....	25mA
任一 I/O 引脚的最大拉电流.....	25mA
PORTA 和 PORTC (组合) 的最大灌电流.....	200 mA
PORTA 和 PORTC (组合) 的最大拉电流.....	200 mA

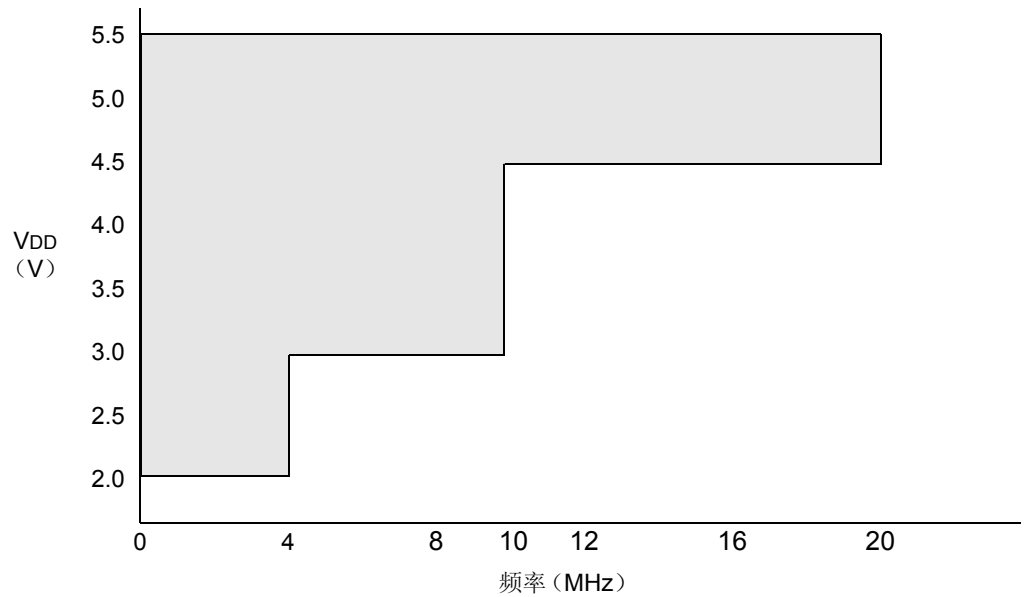
注 1: 功耗按如下公式计算: $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$ 。

† 注意: 如果器件工作条件超过上述所列“绝对最大值”, 可能会对器件造成永久性损坏。上述值仅为运行条件极大值, 我们不建议器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下, 其稳定性会受到影响。

注: 如果 MCLR 引脚上的电压尖峰低于 Vss, 感应电流大于 80 mA, 可能会引起器件锁死。因此当对 MCLR 引脚施加低电平时, 应该在该引脚上串联一个 50-100Ω 的电阻, 而不直接把该引脚连接到 Vss。

PIC16F684

图 15-1: PIC16F684 电压—频率关系图 ($-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$)



注 1: 阴影区域表示允许的电压和频率组合。

15.1 直流特性: PIC16F684-I (工业级) PIC16F684-E (扩展级)

直流特性			标准工作条件 (除非另外声明)				
			工作温度		-40°C ≤ TA ≤ +85°C (工业级)		
					-40°C ≤ TA ≤ +125°C (扩展级)		
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D001 D001C D001D	VDD	电源电压	2.0 3.0 4.5	— — —	5.5 5.5 5.5	V V V	FOSC ≤ 4 MHz: FOSC ≤ 10 MHz FOSC ≤ 20 MHz
D002	VDR	RAM 数据保存电压 ⁽¹⁾	1.5*	—	—	V	器件处于休眠模式
D003	VPOR	确保产生内部上电复位信号的 VDD 启动电压	—	VSS	—	V	详情请参见第 12.3.3 节“上电复位 (POR)”。
D004	SVDD	确保产生内部上电复位信号的 VDD 上升速率	0.05*	—	—	V/ms	详情请参见第 12.3.3 节“上电复位 (POR)”。
D005	VBOD	欠压检测	—	2.1	—	V	

* 这些参数仅为特征值，未经测试。

† 除非另外说明，“典型值”栏中的数据均为 5.0V、25°C 下的值。这些参数仅供设计参考，未经测试。

注 1: 该电压是休眠模式下保证不丢失 RAM 数据的最小 VDD。

PIC16F684

15.2 直流特性：PIC16F684-I（工业级）

直流特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ （工业级）					条件	
参数编号	器件特性	最小值	典型值†	最大值	单位	VDD	注	
D010	供电电流（IDD）(1,2)	—	9	TBD	μA	2.0	Fosc = 32 kHz	
		—	18	TBD	μA	3.0	LP 振荡模式	
		—	35	TBD	μA	5.0		
D011		—	110	TBD	μA	2.0	Fosc = 1 MHz	
		—	190	TBD	μA	3.0	XT 振荡模式	
		—	330	TBD	μA	5.0		
D012		—	220	TBD	μA	2.0	Fosc = 4 MHz	
		—	370	TBD	μA	3.0	XT 振荡模式	
		—	0.6	TBD	mA	5.0		
D013		—	70	TBD	μA	2.0	Fosc = 1 MHz	
		—	140	TBD	μA	3.0	EC 振荡模式	
		—	260	TBD	μA	5.0		
D014		—	180	TBD	μA	2.0	Fosc = 4 MHz	
		—	320	TBD	μA	3.0	EC 振荡模式	
		—	580	TBD	μA	5.0		
D015		—	TBD	TBD	μA	2.0	Fosc = 31 kHz	
		—	TBD	TBD	μA	3.0	INTRC 模式	
		—	TBD	TBD	mA	5.0		
D016		—	340	TBD	μA	2.0	Fosc = 4 MHz	
		—	500	TBD	μA	3.0	INTOSC 模式	
		—	0.8	TBD	mA	5.0		
D017		—	180	TBD	μA	2.0	Fosc = 4 MHz	
		—	320	TBD	μA	3.0	EXTRC 模式	
		—	580	TBD	μA	5.0		
D018		—	2.1	TBD	mA	4.5	Fosc = 20 MHz	
		—	2.4	TBD	mA	5.0	HS 振荡模式	

图注： TBD = 待定。

† 除非另外声明，“典型值”栏中的数据均为 5.0V、25°C 下的值。这些参数仅供设计参考，未经测试。

注 1： 在正常工作模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，上拉至 VDD；MCLR = VDD；禁止 WDT。

2： 供电电流主要是由工作电压和频率决定的。其他因素，如 I/O 引脚负载和开关频率、振荡器类型和电路、内部代码执行模式和温度也会影响电流消耗。

3： 外设电流是基本电流 IDD 或 IPD 与该外设使能时额外消耗的电流之和。外设 Δ 电流由该限制减去基本 IDD 或 IPD 电流确定。当计算总电流消耗时应该使用最大值。

4： 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

15.2 直流特性：PIC16F684-I（工业级）（续）

直流特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ （工业级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						V _{DD}	注
D020	掉电基本电流（I _{PD} ）(4)	—	0.99	TBD	nA	2.0	禁止 WDT、BOD、比较器 V _{REF} 和 T1OSC
		—	1.2	TBD	nA	3.0	
		—	2.9	TBD	nA	5.0	
D021		—	0.3	TBD	μA	2.0	WDT 电流
		—	1.8	TBD	μA	3.0	
		—	8.4	TBD	μA	5.0	
D022		—	58	TBD	μA	3.0	BOR 电流 (2)
		—	109	TBD	μA	5.0	
D023		—	3.3	TBD	μA	2.0	比较器电流 (3)
		—	6.1	TBD	μA	3.0	
		—	11.5	TBD	μA	5.0	
D024		—	58	TBD	μA	2.0	CV _{REF} 电流 (1)
		—	85	TBD	μA	3.0	
		—	138	TBD	μA	5.0	
D025		—	4.0	TBD	μA	2.0	T1OSC 电流 (1)
		—	4.6	TBD	μA	3.0	
		—	6.0	TBD	μA	5.0	
D026		—	1.2	TBD	nA	3.0	A/D 电流 (1)
		—	0.0022	TBD	μA	5.0	

图注： TBD = 待定。

† 除非另外声明，“典型值”栏中的数据均为 5.0V、25°C 下的值。这些参数仅供设计参考，未经测试。

注 1： 在正常工作模式下，所有 I_{DD} 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，上拉至 V_{DD}；MCLR = V_{DD}；禁止 WDT。

2： 供电电流主要是由工作电压和频率决定的。其他因素，如 I/O 引脚负载和开关频率、振荡器类型和电路、内部代码执行模式和温度也会影响电流消耗。

3： 外设电流是基本电流 I_{DD} 或 I_{PD} 与该外设使能时额外消耗的电流之和。外设 Δ 电流由该限制减去基本 I_{DD} 或 I_{PD} 电流确定。当计算总电流消耗时应该使用最大值。

4： 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 V_{DD} 时测得的。

PIC16F684

15.3 直流特性：PIC16F684-E（扩展级）

直流特性		标准工作条件（除非另外声明） 工作温度-40°C ≤ TA ≤ +125°C（扩展级）					
参数 编号	器件特性	最小 值	典型值 †	最大值	单位	条件	
						VDD	注
D010E	供电电流（IDD）	—	9	TBD	μA	2.0	Fosc = 32 kHz
		—	18	TBD	μA	3.0	LP 振荡模式
		—	35	TBD	μA	5.0	
D011E		—	110	TBD	μA	2.0	Fosc = 1 MHz
		—	190	TBD	μA	3.0	XT 振荡模式
		—	330	TBD	μA	5.0	
D012E		—	220	TBD	μA	2.0	Fosc = 4 MHz
		—	370	TBD	μA	3.0	XT 振荡模式
		—	0.6	TBD	mA	5.0	
D013E		—	70	TBD	μA	2.0	Fosc = 1 MHz
		—	140	TBD	μA	3.0	EC 振荡模式
		—	260	TBD	μA	5.0	
D014E		—	180	TBD	μA	2.0	Fosc = 4 MHz
		—	320	TBD	μA	3.0	EC 振荡模式
		—	580	TBD	μA	5.0	
D015E		—	TBD	TBD	μA	2.0	Fosc = 31 kHz
		—	TBD	TBD	μA	3.0	INTRC 模式
		—	TBD	TBD	mA	5.0	
D016E		—	340	TBD	μA	2.0	Fosc = 4 MHz
		—	500	TBD	μA	3.0	INTOSC 模式
		—	0.8	TBD	mA	5.0	
D017E		—	180	TBD	μA	2.0	Fosc = 4 MHz
		—	320	TBD	μA	3.0	EXTRC 模式
		—	580	TBD	μA	5.0	
D018E		—	2.1	TBD	mA	4.5	Fosc = 20 MHz
		—	2.4	TBD	mA	5.0	HS 振荡模式

图注： TBD = 待定。

† 除非另外声明，“典型值”栏中的数据均为 5.0V、25°C 下的值。这些参数仅作为设计参考，未经测试。

注 1： 在正常工作模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，上拉至 VDD；MCLR = VDD；禁止 WDT。

2： 供电电流主要是由工作电压和频率决定。其他因素，如 I/O 引脚负载和开关频率、振荡器类型和电路、内部代码执行模式和温度也会影响电流消耗。

3： 外设电流是基本电流 IDD 或 IPD 与该外设使能时额外消耗的电流之和。外设 Δ 电流由该限制减去基本 IDD 或 IPD 电流确定。当计算总电流消耗时应该使用最大值。

4： 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

15.3 直流特性：PIC16F684-E（扩展级）（续）

直流特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ （扩展级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						V _{DD}	注
D020E	掉电基本电流（I _{PD} ）(4)	—	0.00099	TBD	μA	2.0	禁止 WDT、BOD、比较器 V _{REF} 和 T1OSC
		—	0.0012	TBD	μA	3.0	
		—	0.0029	TBD	μA	5.0	
D021E		—	0.3	TBD	μA	2.0	WDT 电流
		—	1.8	TBD	μA	3.0	
		—	8.4	TBD	μA	5.0	
D022E		—	58	TBD	μA	3.0	BOD 电流
		—	109	TBD	μA	5.0	
D023E		—	3.3	TBD	μA	2.0	比较器电流 (3)
		—	6.1	TBD	μA	3.0	
		—	11.5	TBD	μA	5.0	
D024E		—	58	TBD	μA	2.0	CV _{REF} 电流
		—	85	TBD	μA	3.0	
		—	138	TBD	μA	5.0	
D025E		—	4.0	TBD	μA	2.0	T1OSC 电流
		—	4.6	TBD	μA	3.0	
		—	6.0	TBD	μA	5.0	
D026E		—	0.0012	TBD	μA	3.0	A/D 电流 (3)
		—	0.0022	TBD	μA	5.0	

图注： TBD = 待定。

† 除非另外声明，“典型值”栏中的数据均为 5.0V、25°C 下的值。这些参数仅作为设计参考，未经测试。

注 1： 在正常工作模式下，所有 I_{DD} 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，上拉至 V_{DD}；MCLR = V_{DD}；禁止 WDT。

2： 供电电流主要是由工作电压和频率决定。其他因素，如 I/O 引脚负载和开关频率、振荡器类型和电路、内部代码执行模式和温度也会影响电流消耗。

3： 外设电流是基本电流 I_{DD} 或 I_{PD} 与该外设使能时额外消耗的电流之和。外设 Δ 电流由该限制减去基本 I_{DD} 或 I_{PD} 电流确定。当计算总电流消耗时应该使用最大值。

4： 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 V_{DD} 时测得的。

PIC16F684

15.4 直流特性: PIC16F684-I (工业级) PIC16F684-E (扩展级)

直流特性			标准工作条件 (除非另外声明)				
			工作温度				
			-40°C ≤ TA ≤ +85°C (工业级)				
			-40°C ≤ TA ≤ +125°C (扩展级)				
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D030 D030A D031 D032 D033 D033A	V _{IL}	输入低电压 I/O 端口: 带 TTL 缓冲器 带施密特触发缓冲器 MCLR、OSC1 (RC 模式) OSC1 (XT 和 LP 模式) (1) OSC1 (HS 模式) (1)	V _{SS} V _{SS} V _{SS} V _{SS} V _{SS} V _{SS}	— — — — — —	0.8 0.15V _{DD} 0.2 V _{DD} 0.2 V _{DD} 0.3 0.3 V _{DD}	V V V V V V	4.5V ≤ V _{DD} ≤ 5.5V 其他情况 整个范围
D040 D040A D041 D042 D043 D043A D043B	V _{IH}	输入高电压 I/O 端口: 带 TTL 缓冲器 带施密特触发缓冲器 MCLR OSC1 (XT 和 LP 模式) OSC1 (HS 模式) OSC1 (RC 模式)	2.0 (0.25 V _{DD} + 0.8) 0.8 V _{DD} 0.8 V _{DD} 1.6 0.7 V _{DD} 0.9 V _{DD}	— — — — — — —	V _{DD} V _{DD} V _{DD} V _{DD} V _{DD} V _{DD} V _{DD}	V V V V V V V	4.5V ≤ V _{DD} ≤ 5.5V 其他情况 整个范围 (注 1) (注 1)
D070	I _{PUR}	PORTA 弱上拉电流	50*	250	400*	μA	V _{DD} = 5.0V, V _{PIN} = V _{SS}
D060 D061 D063	I _{IL}	输入泄漏电流 (2) I/O 端口 MCLR (3) OSC1	— — —	± 0.1 ± 0.1 ± 0.1	± 1 ± 5 ± 5	μA μA μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态 V _{SS} ≤ V _{PIN} ≤ V _{DD} V _{SS} ≤ V _{PIN} ≤ V _{DD} , XT、HS 和 LP 振荡器配置
D080 D083	V _{OL}	输出低电压 I/O 端口 OSC2/CLKOUT (RC 模式)	— —	— —	0.6 0.6	V V	I _{OL} = 8.5 mA, V _{DD} = 4.5V (工业级) I _{OL} = 1.6 mA, V _{DD} = 4.5V (工业级) I _{OL} = 1.2 mA, V _{DD} = 4.5V (扩展级)

图注: TBD = 待定。

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, “典型值”栏中的数据均为 5.0V、25°C 下的值。这些参数仅供设计参考, 未经测试。

注 1: 在 RC 振荡器配置中, OSC1/CLKI 引脚被配置为施密特触发器输入。在 RC 模式下, 不建议使用外部时钟。

2: 负电流定义为自引脚流出的电流。

3: MCLR 引脚上的泄漏电流主要由施加在该引脚上的电平决定。规定电平为正常工作条件下的电平。在不同的输入电压下可测得更高的泄漏电流。

4: 更多信息请参见第 10.4.1 节 “使用数据 EEPROM”。

15.4 直流特性:

PIC16F684-I (工业级)

PIC16F684-E (扩展级) (续)

直流特性			标准工作条件 (除非另外声明)				
			工作温度				
			-40°C ≤ Ta ≤ +85°C (工业级)				
			-40°C ≤ Ta ≤ +125°C (扩展级)				
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D090	VOH	输出高电压	VDD - 0.7	—	—	V	IOH = -3.0 mA, VDD = 4.5V (工业级)
D092		I/O 端口	VDD - 0.7	—	—	V	IOH = -1.3 mA, VDD = 4.5V (工业级)
		OSC2/CLKOUT (RC 模式)	VDD - 0.7	—	—	V	IOH = -1.0 mA, VDD = 4.5V (扩展级)
D100	IULP	超低功耗唤醒电流	—	200	—	nA	
D100	COSC2	输出引脚的容性负载规范	—	—	15*	pF	当外部时钟用于驱动 OSC1 时, 处于 XT、HS 和 LP 模式
D101	CIO	所有 I/O 引脚	—	—	50*	pF	
D120	ED	数据 EEPROM 存储器	100K	1M	—	E/W	-40°C ≤ Ta ≤ +85°C
D120A	ED	字节耐久性	10K	100K	—	E/W	+85°C ≤ Ta ≤ +125°C
D121	VDRW	用于读 / 写的 VDD	VMIN	—	5.5	V	使用 EECON1 读 / 写 VMIN = 最小工作电压
D122	TDEW	擦 / 写周期时间	—	5	6	ms	
D123	TRETD	特性保持	40	—	—	年	假如没有违反其他规范
D124	TREF	在刷新之前的总擦写周期数 (4)	1M	10M	—	E/W	-40°C ≤ Ta ≤ +85°C
D130	EP	闪存程序存储器	10K	100K	—	E/W	-40°C ≤ Ta ≤ +85°C
D130A	ED	电池耐久性	1K	10K	—	E/W	+85°C ≤ Ta ≤ +125°C
D131	VPR	用于读的 VDD	VMIN	—	5.5	V	VMIN = 最小工作电压
D132	VPEW	用于擦 / 写的 VDD	4.5	—	5.5	V	
D133	TPEW	擦 / 写周期时间	—	2	2.5	ms	
D134	TRETD	特性保持	40	—	—	年	假如没有违反其他规范

图注: TBD = 待定。

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, “典型值” 栏中的数据均为 5.0V、25°C 下的值。这些参数仅供设计参考, 未经测试。

注 1: 在 RC 振荡器配置中, OSC1/CLKI 引脚被配置为施密特触发器输入。在 RC 模式下, 不建议使用外部时钟。

2: 负电流定义为自引脚流出的电流。

3: MCLR 引脚上的泄漏电流主要由施加在该引脚上的电平决定。规定电平为正常工作条件下的电平。在不同的输入电压下可测得更高的泄漏电流。

4: 更多信息请参见第 10.4.1 节 “使用数据 EEPROM”。

PIC16F684

15.5 时序参数符号

可根据以下一种格式来创建时序参数符号：

- 1. TppS2ppS
- 2. TppS

T		
F	频率	T 时间

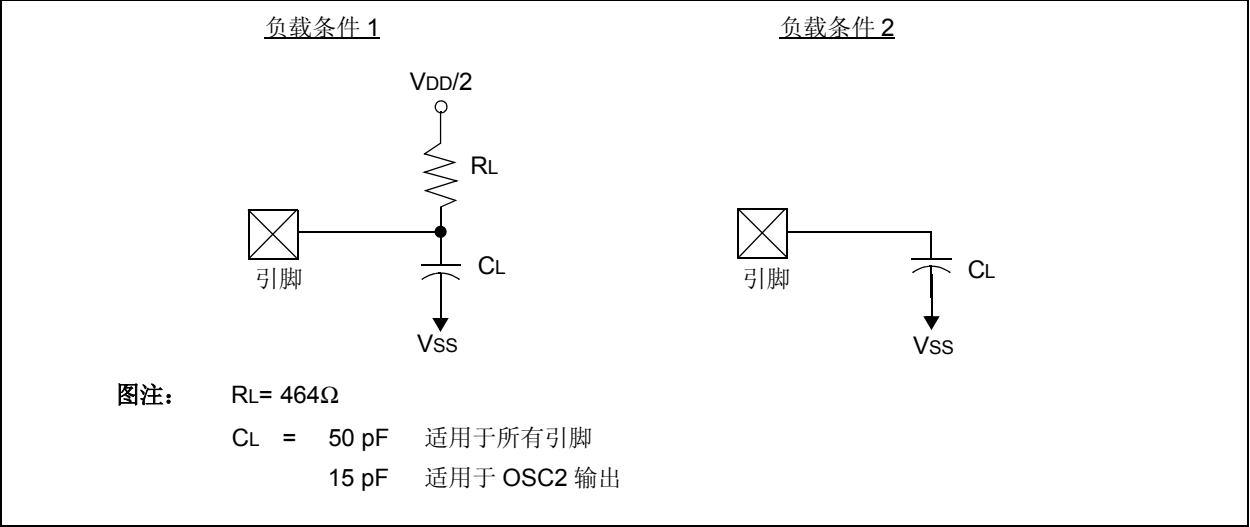
小写字母（pp）和它们的含义：

pp		
cc	CCP1	osc OSC1
ck	CLKOUT	rd $\overline{RD}$
cs	$\overline{CS}$	rw $\overline{RD}$ 或 $\overline{WR}$
di	SDI	sc SCK
do	SDO	ss $\overline{SS}$
dt	数据输入	t0 T0CKI
io	I/O 端口	t1 T1CKI
mc	MCLR	wr $\overline{WR}$

大写字母和它们的含义：

S		
F	下降	P 周期
H	高	R 上升
I	无效（高阻态）	V 有效
L	低	Z 高阻态

图 15-2： 负载条件



15.6 交流特性：PIC16F684（工业级和扩展级）

图 15-3: 外部时钟时序

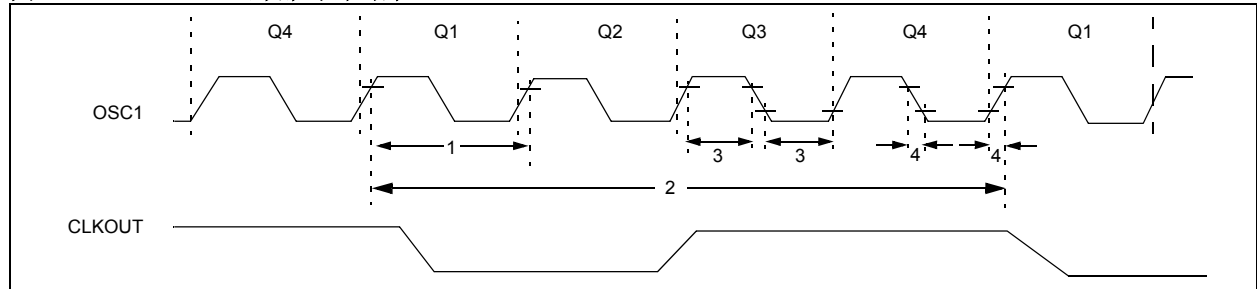


表 15-1: 外部时钟时序要求

标准工作条件（除非另外声明）							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
	FOSC	外部 CLKIN 频率 ⁽¹⁾	DC	—	37	kHz	LP 振荡模式
			DC	—	4	MHz	XT 振荡模式
			DC	—	20	MHz	HS 振荡模式
			DC	—	20	MHz	EC 振荡模式
		振荡器频率 ⁽¹⁾	5	—	37	kHz	LP 振荡模式
			—	4	—	MHz	INTOSC 模式
			DC	—	4	MHz	RC 振荡模式
			0.1	—	4	MHz	XT 振荡模式
1	TOSC	外部 CLKIN 周期 ⁽¹⁾	27	—	∞	μs	LP 振荡模式
			50	—	∞	ns	HS 振荡模式
			50	—	∞	ns	EC 振荡模式
			250	—	∞	ns	XT 振荡模式
		振荡周期 ⁽¹⁾	27	—	200	μs	LP 振荡模式
			—	250	—	ns	INTOSC 模式
			250	—	—	ns	RC 振荡模式
			250	—	10,000	ns	XT 振荡模式
2	Tcy	指令周期时间 ⁽¹⁾	50	—	—	ns	HS 振荡模式
			250	—	—	ns	XT 振荡模式
3	TosL, TosH	外部 CLKIN (OSC1) 高电平	2*	—	—	μs	LP 振荡器, TosL/H 占空比
		外部 CLKIN 低电平	20*	—	—	ns	HS 振荡器, TosL/H 占空比
		外部 CLKIN 上升时间	100*	—	—	ns	XT 振荡器, TosL/H 占空比
4	TosR, TosF	外部 CLKIN 上升时间	—	—	50*	ns	LP 振荡器
		外部 CLKIN 下降时间	—	—	25*	ns	XT 振荡器
		外部 CLKIN 上升时间	—	—	15*	ns	HS 振荡器

* 这些参数仅为特征值，未经测试。

† 除非另外声明，“典型值”栏中的数据均为 5V、25°C 下的值。这些参数仅供设计参考，未经测试。

注 1: 指令周期（Tcy）等于输入振荡器时钟周期的 4 倍。所有值均为在特定的振荡器模式下，器件在标准工作条件下执行代码时获得的特征数据。超过规定值可能导致振荡器运行不稳定和 / 或电流消耗超出预期值。所有器件在测试“最小值”时，都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大”周期时间时间限制为“DC”（没有时钟）。

PIC16F684

表 15-2: 高精度内部振荡器参数

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性	频率容差	最小值	典型值	最大值	单位	条件
F10	FOSC	内部校准 INTOSC 频率 (1)	$\pm 1\%$	—	8.00	TBD	MHz	V_{DD} 和温度 待定
			$\pm 2\%$	—	8.00	TBD	MHz	$2.5\text{V} \leq V_{DD} \leq 5.5\text{V}$ $0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
			$\pm 5\%$	—	8.00	TBD	MHz	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (扩展级)
F14	TIOSC ST	振荡器从休眠状态被唤醒时的起振时间 *	—	—	TBD	TBD	μs	$V_{DD} = 2.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			—	—	TBD	TBD	μs	$V_{DD} = 3.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			—	—	TBD	TBD	μs	$V_{DD} = 5.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$

图注: TBD = 待定。

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, “典型值” 栏中的数据均为 5.0V 、 25°C 下的值。这些参数仅供设计参考, 未经测试。

注 1: 为了确保振荡器频率的容差, 必须尽量靠近器件在 V_{DD} 和 V_{SS} 之间连接去耦电容。建议并联一个 $0.1\mu\text{F}$ 和 $0.01\mu\text{F}$ 的电容。

图 15-4: CLKO 和 I/O 时序

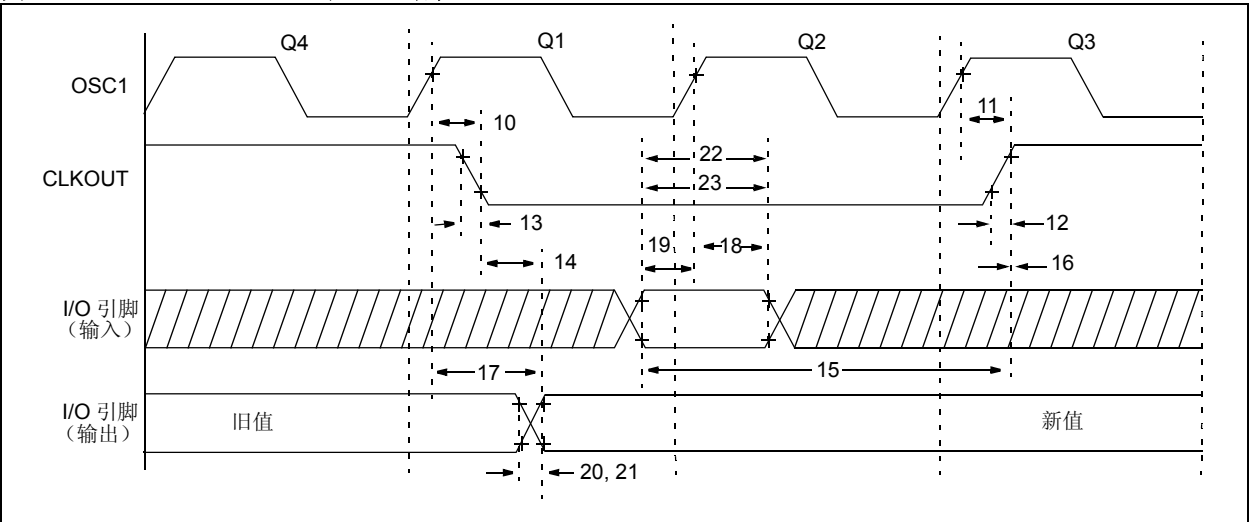


表 15-3: CLKOUT 和 I/O 时序要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
10	TosH2ckL	OSC1 ↑ 到 CLOUT ↓ 的时间	—	75	200	ns	(注 1)
11	TosH2ckH	OSC1 ↑ 到 CLOUT ↓ 的时间	—	75	200	ns	(注 1)
12	TckR	CLKOUT 上升时间	—	35	100	ns	(注 1)
13	TckF	CLKOUT 下降时间	—	35	100	ns	(注 1)
14	TckL2ioV	CLKOUT ↓ 至端口输出有效的时间	—	—	20	ns	(注 1)
15	TioV2ckH	在 CLKOUT ↑ 前端口输入有效的时间	Tosc + 200 ns	—	—	ns	(注 1)
16	TckH2iol	在 CLKOUT ↑ 后保持端口输入的时间	0	—	—	ns	(注 1)
17	TosH2ioV	OSC1 ↑ (Q1 周期) 至端口输出有效的时间	—	50	150*	ns	
			—	—	300	ns	
18	TosH2iol	OSC1 ↑ (Q2 周期) 到端口输入无效的时间 (I/O 输入保持时间)	100	—	—	ns	
19	TioV2osH	端口输入有效到 OSC1 ↑ 的时间 (I/O 输入建立时间)	0	—	—	ns	
20	TioR	端口输出上升时间	—	10	40	ns	
21	TioF	端口输出下降时间	—	10	40	ns	
22	Tinp	INT 引脚高电平或低电平时间	25	—	—	ns	
23	Trbp	PORTA 电平变化中断信号的高电平或低电平时间	Tcy	—	—	ns	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，“典型值”栏中的数据均为 5.0V、25°C 下的值。

注 1: 测量是在 RC 模式进行的，其中 CLKOUT 输出为 4 x TOSC。

图 15-5: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序

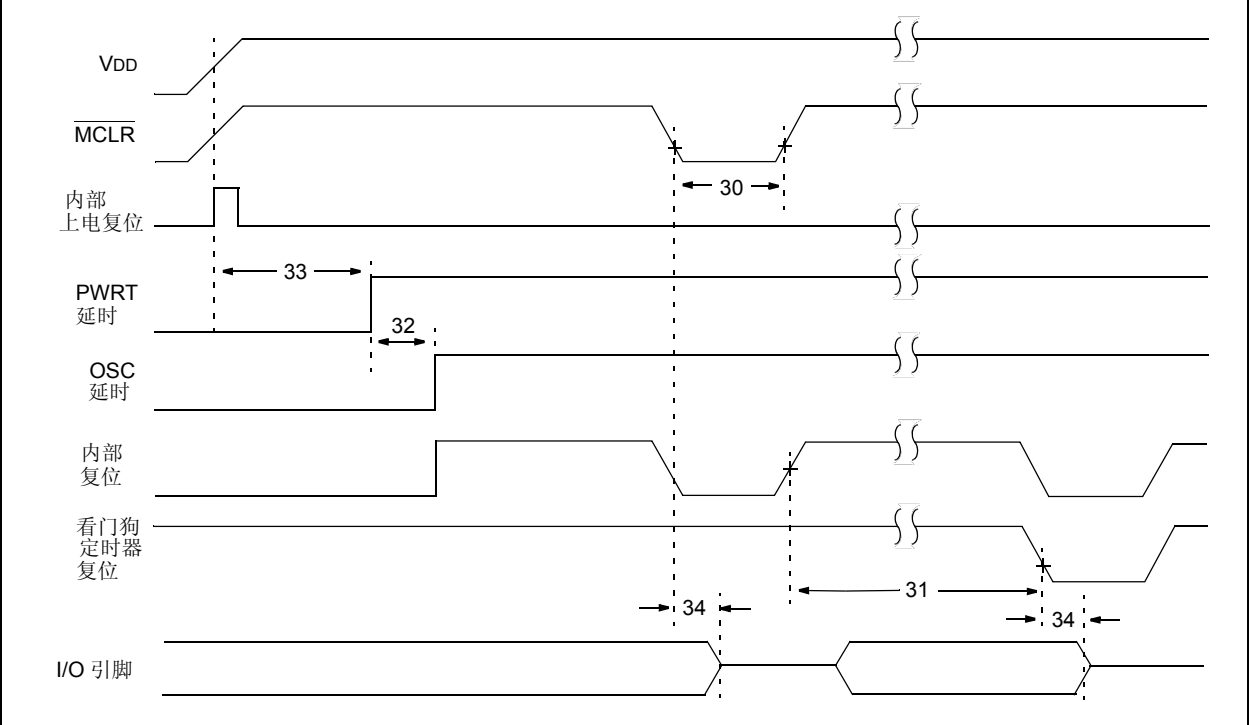


图 15-6: 欠压复位时序和特性

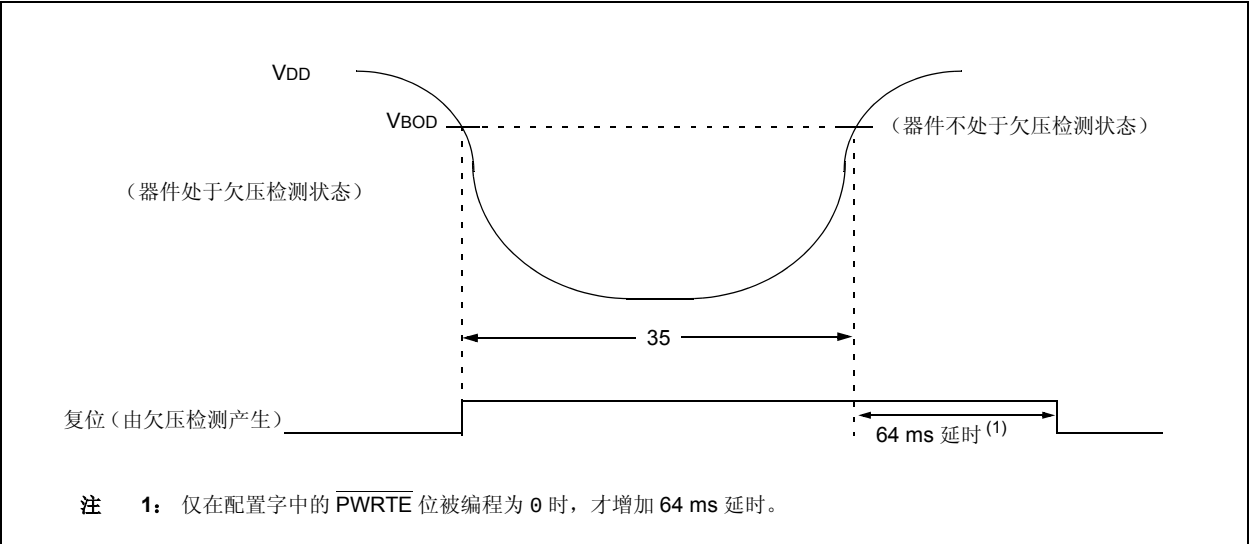


表 15-4: 复位、看门狗定时器、振荡器起振定时器、上电延时定时器和欠压检测要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
30	TMCL	MCLR 脉冲宽度（低电平）	2 11	— 18	— 24	μs ms	V _{DD} = 5V, -40°C 至 +85°C 扩展级温度
31	TWDT	看门狗定时器超时溢出周期 (无预分频器)	10 10	17 17	25 30	ms ms	V _{DD} = 5V, -40°C 至 +85°C 扩展级温度
32	TOST	振荡器起振定时器周期	—	1024T _{OSC}	—	—	T _{OSC} = OSC1 周期
33*	TPWRT	上电延时定时器周期	28* TBD	64 TBD	132* TBD	ms ms	V _{DD} = 5V, -40°C 至 +85°C 扩展级温度
34	TIOZ	MCLR 低电平或看门狗定时器 复位引起的 I/O 高阻态时间	—	—	2.0	μs	
	VBOD	欠压复位电压	2.025	—	2.175	V	
35	TBOD	欠压复位脉冲宽度	100*	—	—	μs	V _{DD} ≤ VBOD (D005)

图注: TBD = 待定。

* 这些参数仅为特征值，未经测试。

† 除非另外声明，“典型值”栏中的数据均为 5V、25°C 下的值。这些参数仅供设计参考，未经测试。

PIC16F684

图 15-7: **TIMER0 和 TIMER1 外部时钟时序**

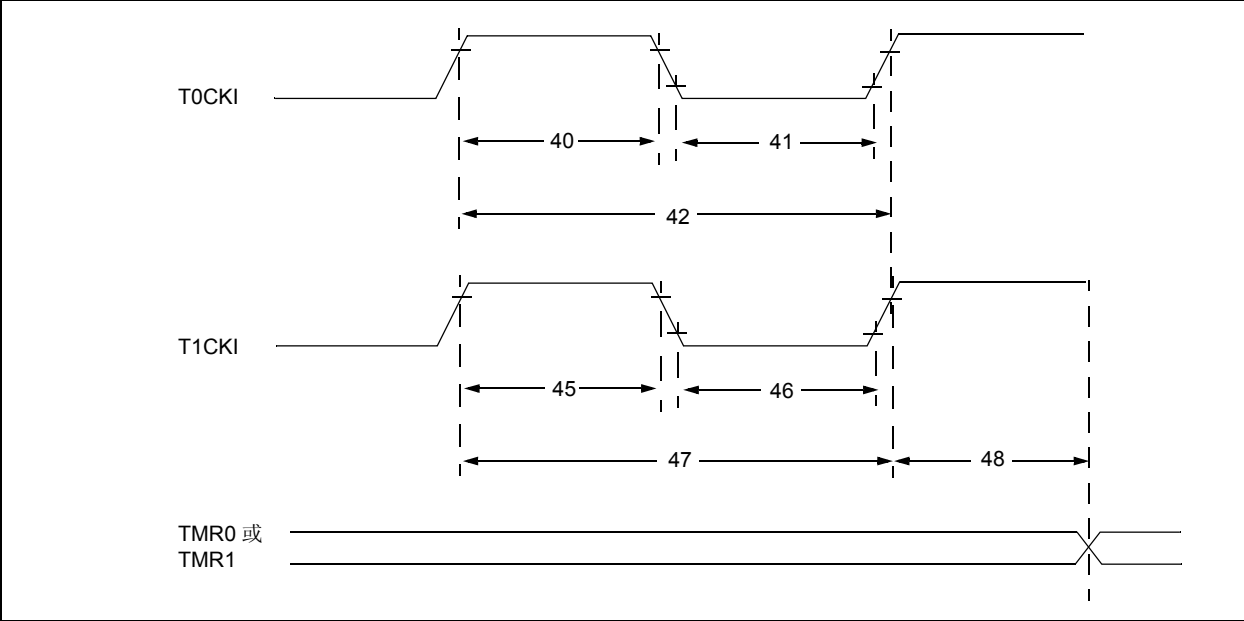


表 15-5: **TIMER0 和 TIMER1 外部时钟要求**

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值†	最大值	单位	条件
40*	Tt0H	T0CKI 高电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
41*	Tt0L	T0CKI 低电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
42*	Tt0P	T0CKI 周期		取以下两者中的较大值: 20 或 $\frac{T_{CY} + 40}{N}$	—	—	ns	N = 预分频值 (2, 4, ..., 256)
45*	Tt1H	T1CKI 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
46*	Tt1L	T1CKI 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
47*	Tt1P	T1CKI 输入周期	同步	取以下两者中的较大值: 30 或 $\frac{T_{CY} + 40}{N}$	—	—	ns	N = 预分频值 (1, 2, 4, 8)
			异步	60	—	—	ns	
	Ft1	Timer1 振荡器输入频率范围 (将 T1OSCEN 位置 1 使能振荡器)		DC	—	200*	kHz	
48	TCKEZtmr1	从外部时钟边沿到定时器增 1 的延时		$2 T_{osc}^*$	—	$7 T_{osc}^*$	—	

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, “典型值” 栏中的数据均为 5V、25°C 下的值。这些参数仅供设计参考, 未经测试。

图 15-8: 捕捉 / 比较 / PWM 时序 (ECCP)

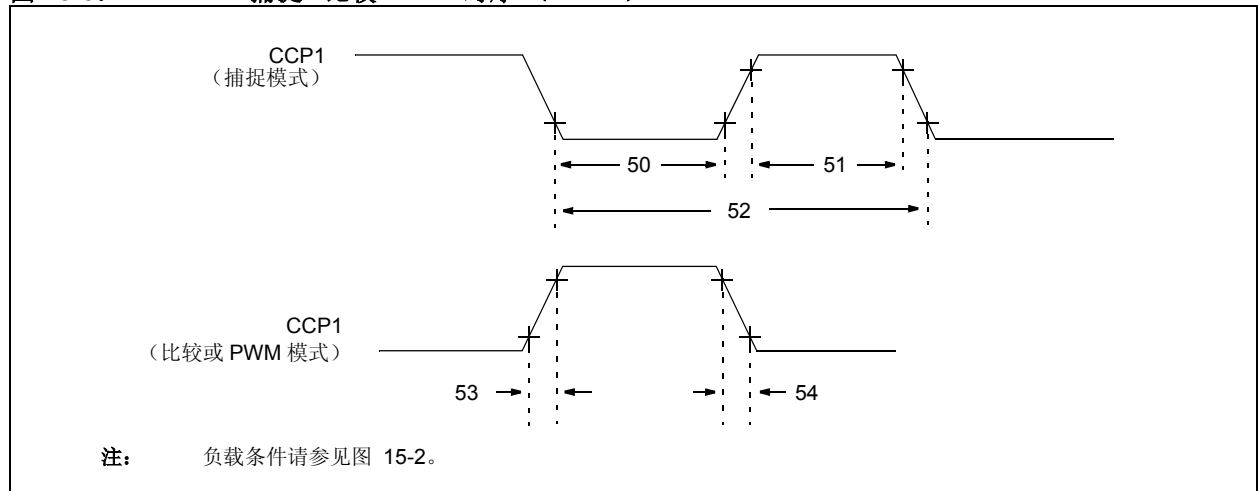


表 15-6: 捕捉 / 比较 / PWM 要求 (ECCP)

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性		最小值	典型值†	最大值	单位
50*	TccL	CCP1 输入低电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns
			有预分频器	20	—	—	ns
51*	TccH	CCP1 输入高电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns
			有预分频器	20	—	—	ns
52*	TccP	CCP1 输入周期		$\frac{3T_{CY} + 40}{N}$	—	—	ns
53*	TccR	CCP1 输出上升时间		—	25	50	ns
54*	TccF	CCP1 输出下降时间		—	25	45	ns

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, “典型值”栏中的数据均为 5V、25°C 下的值。这些参数仅供设计参考, 未经测试。

表 15-7: 比较器特性

比较器特性		标准工作条件 (除非另外声明)				
		工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
符号	特性	最小值	典型值	最大值	单位	备注
VOS	输入失调电压	—	± 5.0	± 10	mV	
VCM	输入共模电压	0	—	$V_{DD} - 1.5$	V	
CMRR	共模抑制比	+55*	—	—	db	
TRT	响应时间 (1)	—	150	400*	ns	
TMC2COV	比较器模式改变到输出有效的时间	—	—	10*	μs	

* 这些参数仅为特征值, 未经测试。

注 1: 响应时间是在比较器一个输入端的电压为 $(V_{DD} - 1.5)/2$, 而另一个输入端的电压从 V_{SS} 变化到 $V_{DD} - 1.5V$ 的过程中测得的。

PIC16F684

表 15-8: 比较器参考电压特性

参考电压特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
符号	特性	最小值	典型值	最大值	单位	备注
	分辨率	—	$V_{DD}/24^*$ $V_{DD}/32$	—	LSb LSb	低电压范围（VRR = 1） 高电压范围（VRR = 0）
	绝对精度	—	—	$\pm 1/4^*$ $\pm 1/2^*$	LSb LSb	低电压范围（VRR = 1） 高电压范围（VRR = 0）
	单位电阻值（R）	—	2K*	—	Ω	
	稳定时间 ⁽¹⁾	—	—	10*	μs	

* 这些参数仅为特性值，未经测试。

注 1: 稳定时间是在 VRR = 1 且 VR<3:0> 从 0000 跳变到 1111 时测得的。

表 15-9: PIC16F684A/D 转换器特性:

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
A01	NR	分辨率	—	—	10 位	位	
A02	EABS	总绝对误差 * ⁽¹⁾	—	—	± 1	LSb	VREF = 5.0V
A03	EIL	积分误差	—	—	± 1	LSb	VREF = 5.0V
A04	EDL	微分误差	—	—	± 1	LSb	不丢失编码至 10 位 VREF = 5.0V
A05	EFS	满量程范围	2.2*	—	5.5*	V	
A06	EOFF	偏移误差	—	—	± 1	LSb	VREF = 5.0V
A07	EGN	增益误差	—	—	± 1	LSb	VREF = 5.0V
A10	—	单调性	—	保证 ⁽²⁾	—	—	$V_{SS} \leq V_{AIN} \leq V_{REF} +$
A20 A20A	VREF	参考电压	2.2 2.5	—	— $V_{DD} + 0.3$	V	确保 10 位精度的绝对最小值
A25	VAIN	模拟输入电压	VSS	—	VREF	V	
A30	ZAIN	模拟电压源阻抗推荐值	—	—	10	k Ω	
A50	IREF	VREF 输入电流 * ⁽³⁾	10	—	1000	μA	在采集 VAIN 期间。 基于 VHOLD 与 VAIN 的差值
			—	—	10	μA	在 A/D 转换期间。

* 这些参数仅为特征值，未经测试。

† 除非另外声明，“典型值”栏中的数据均为 5.0V、25°C 下的值。这些参数仅供设计参考，未经测试。

注 1: 总绝对误差包括积分、差分、失调和增益误差。

2: A/D 转换结果不会因输入电压的增加而减小，并且不会丢失编码。

3: VREF 电流来自选作参考电压源的外部 VREF 引脚或 VDD 引脚。

4: 当关闭 A/D 时，它将不消耗除泄漏电流以外的任何电流。掉电电流规范包含来自 A/D 模块的任何这种泄漏电流。

图 15-9: PIC16F684A/D 转换时序 (正常模式)

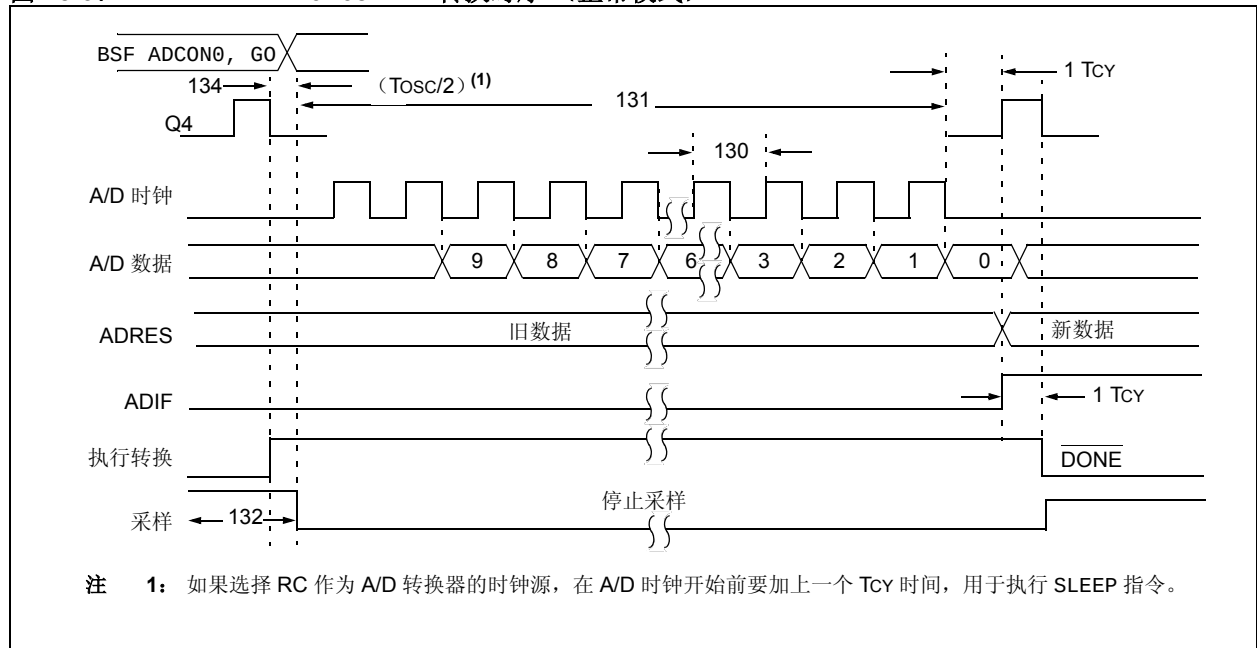


表 15-10: PIC16F684 A/D 转换要求

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
130	TAD	A/D 时钟周期	1.6	—	—	μs	基于 TOSC, $V_{\text{REF}} \geq 3.0\text{V}$
130	TAD	A/D 内部 RC 振荡器周期	3.0*	—	—	μs	基于 TOSC, V_{REF} 满量程
			3.0*	6.0	9.0*	μs	ADCS<1:0> = 11 (RC 模式)
			2.0*	4.0	6.0*	μs	当 $V_{\text{DD}} = 2.5\text{V}$ 时 当 $V_{\text{DD}} = 5.0\text{V}$ 时
131	TCNV	转换时间 (不包括采集时间) (1)	—	11	—	TAD	将 A/D 结果寄存器中的 GO 位设置为新的数据。
132	TACQ	采集时间	5*	11.5	—	μs	最小采集时间为放大器的稳定时间。如果“新”的输入电压相对于上一次采样到的电压 (即存储在 CHOLD 上的电压) 的变化不超过 1 LSB (即, 当电压为 4.096V 时, 为 4.1mV), 即可使用该参数。
						μs	
134	TGO	Q4 至 A/D 时钟启动的时间	—	TOSC/2	—	—	如果选择 RC 作为 A/D 时钟源, 在 A/D 时钟开始前要加上一个 Tcy 时间, 用于执行 SLEEP 指令。

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, “典型值” 栏中的数据均为 5.0V、25°C 下的值。这些参数仅供设计参考, 未经测试。

注 1: 将在接下来的 Tcy 周期读 ADRESH 和 ADRESL 寄存器。

2: 最小条件请参见表 9-1。

PIC16F684

图 15-10: PIC16F684A/D 转换时序（休眠模式）

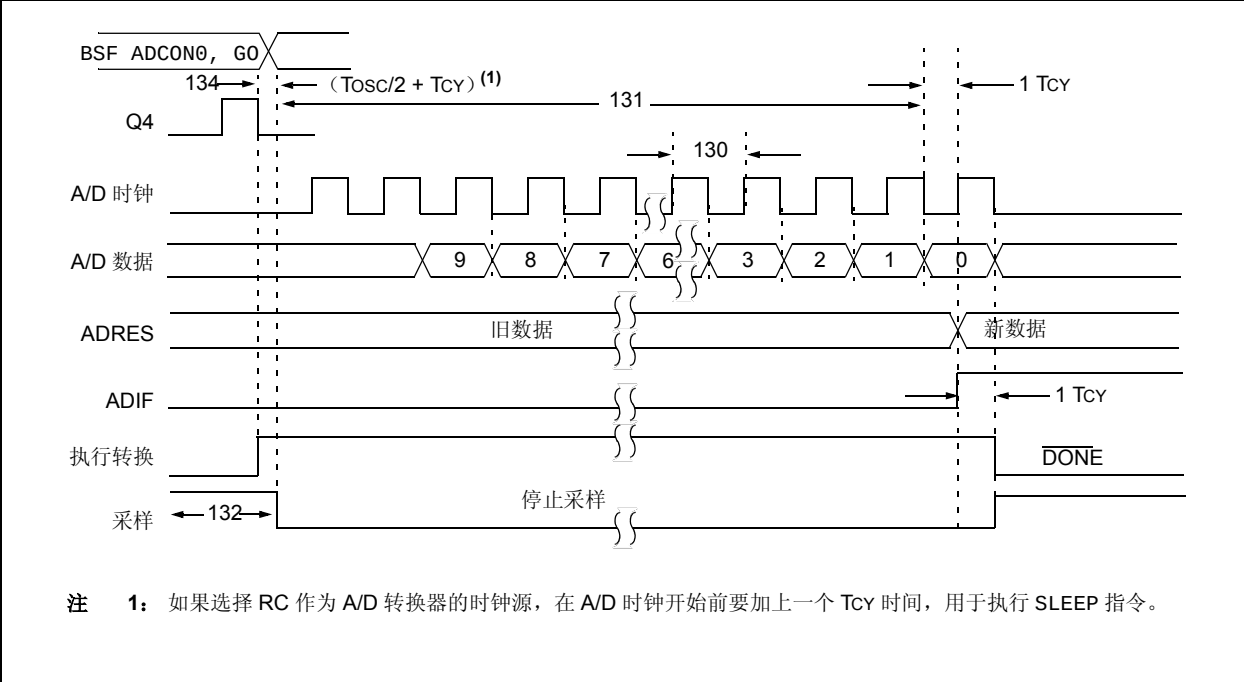


表 15-11: PIC16F684 A/D 转换时序（休眠模式）

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
130	TAD	A/D 内部 RC 振荡器周期	3.0* 2.0*	6.0 4.0	9.0* 6.0*	μs	ADCS<1:0> = 11 (RC 模式) 当 VDD = 2.5V 时 当 VDD = 5.0V 时
131	TCNV	转换时间（不包括采集时间）(1)	—	11	—	TAD	
132	TACQ	采集时间	(2) 5*	11.5 —	— —	μs	最小采集时间为放大器的稳定时间。如果“新”的输入电压相对于上一次采样到的电压（即存储在 CHOLD 上的电压）的变化不超过 1 LSb（即，当电压为 4.096V 时，为 4.1 mV），即可使用该参数。
134	TGO	Q4 至 A/D 时钟启动的时间	—	TOSC/2 + Tcy	—	—	如果选择 RC 作为 A/D 时钟源，在 A/D 时钟开始前要加上一个 Tcy 时间，用于执行 SLEEP 指令。

* 这些参数仅为特征值，未经测试。

† 除非另外声明，“典型值”栏中的数据均为 5.0V，25°C 下的值。这些参数仅供设计参考，未经测试。

注 1: 将在接下来的 Tcy 周期读 ADRES 寄存器。

2: 最小条件请参见表 9-1。

16.0 直流和交流特性图表

当前没有图表。

PIC16F684

注:

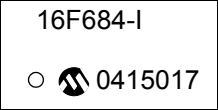
17.0 封装信息

17.1 封装标识信息

14 引脚 PDIP 封装（小型 DIP）



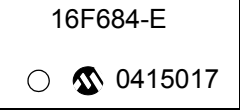
示例



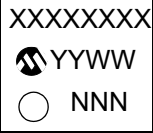
14 引脚 SOIC



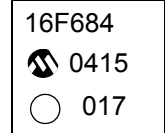
示例



14 引脚 TSSOP



示例



图注：	XX...X	客户信息 *
	Y	年份代码（日历年的最后一位数字）
	YY	年份代码（日历年的最后两位数字）
	WW	星期代码（1 月 1 日的星期代码为“01”）
	NNN	以字母数字排序的追踪代码
注：	Microchip 元器件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户信息的字符数。	

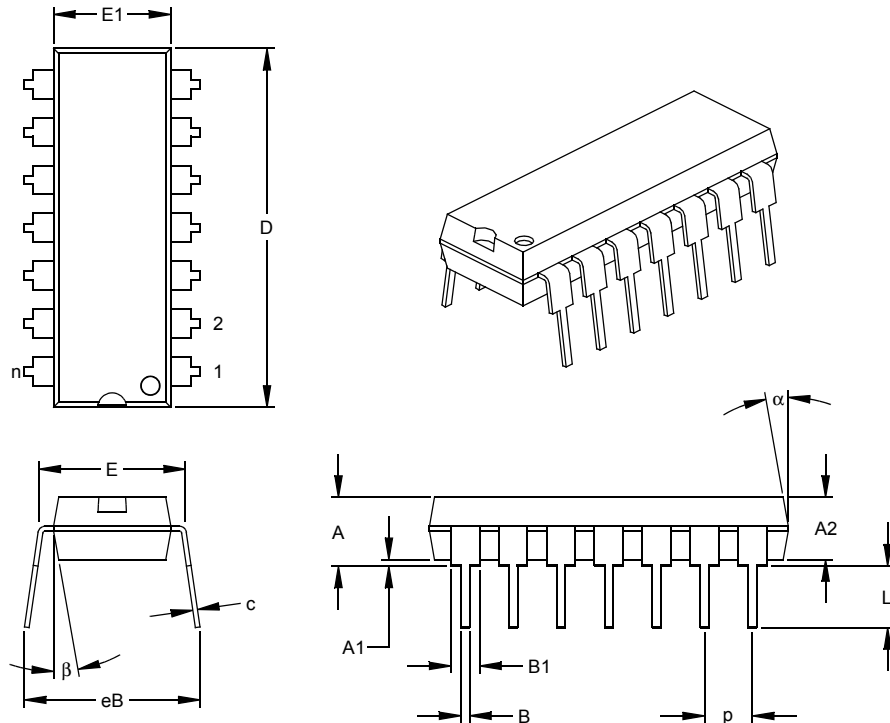
* 标准 PICmicro 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PICmicro 器件标识超出上述内容，需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件，任何特殊标记的费用都已包含在 QTP 价格中。

PIC16F684

17.2 封装详细信息

以下部分将介绍封装的技术细节。

14 引脚塑封双列直插式封装（P）——主体 300 mil（PDIP）



单位	尺寸范围	英寸 *			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n		14			14	
引脚间距	p		.100			2.54	
顶端到固定面高度	A	.140	.155	.170	3.56	3.94	4.32
塑模封装厚度	A2	.115	.130	.145	2.92	3.30	3.68
塑模底面到固定面高度	A1	.015			0.38		
肩到肩宽度	E	.300	.313	.325	7.62	7.94	8.26
塑模封装宽度	E1	.240	.250	.260	6.10	6.35	6.60
总长度	D	.740	.750	.760	18.80	19.05	19.30
引脚尖到固定面高度	L	.125	.130	.135	3.18	3.30	3.43
引脚厚度	c	.008	.012	.015	0.20	0.29	0.38
引脚上部宽度	B1	.045	.058	.070	1.14	1.46	1.78
引脚下部宽度	B	.014	.018	.022	0.36	0.46	0.56
总排列间距 §	eB	.310	.370	.430	7.87	9.40	10.92
塑模顶部锥度	α	5	10	15	5	10	15
塑模底部锥度	β	5	10	15	5	10	15

* 控制参数

§ 重要特性

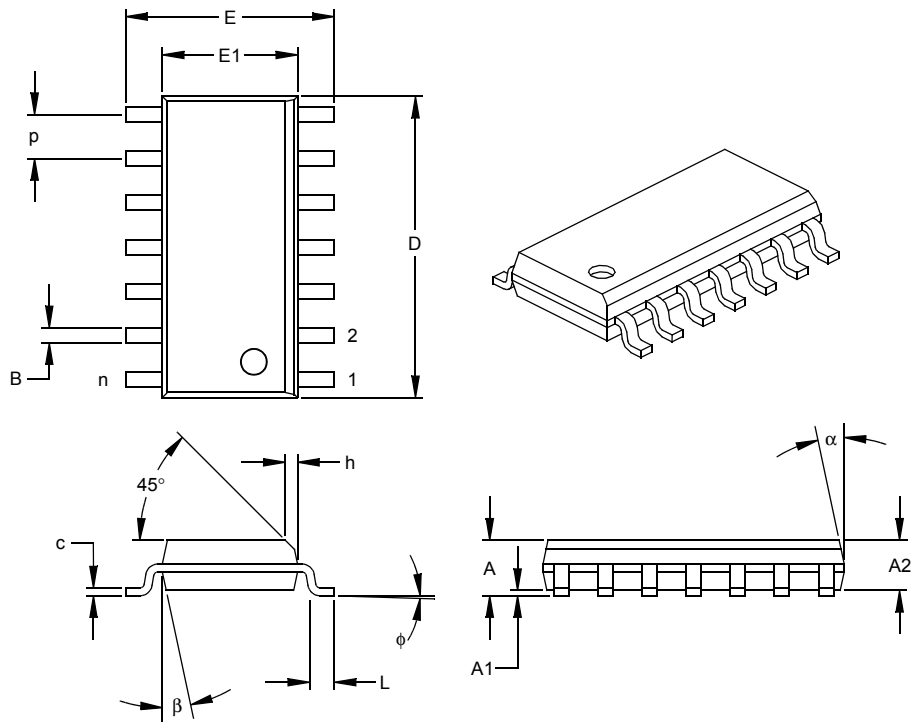
注:

尺寸 D1 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号: MS-001

图号: C04-005

14 引脚窄条塑封小外型封装（SL）——300 mil（SOIC）



单位		英寸 *			毫米		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n		14			14	
引脚间距	p		.050			1.27	
总高度	A	.053	.061	.069	1.35	1.55	1.75
塑模封装厚度	A2	.052	.056	.061	1.32	1.42	1.55
悬空间隙 §	A1	.004	.007	.010	0.10	0.18	0.25
总宽度	E	.228	.236	.244	5.79	5.99	6.20
塑模封装宽度	E1	.150	.154	.157	3.81	3.90	3.99
总长度	D	.337	.342	.347	8.56	8.69	8.81
倒棱距离	h	.010	.015	.020	0.25	0.38	0.51
底脚长度	L	.016	.033	.050	0.41	0.84	1.27
底脚倾斜角度	φ	0	4	8	0	4	8
引脚厚度	c	.008	.009	.010	0.20	0.23	0.25
引脚宽度	B	.014	.017	.020	0.36	0.42	0.51
塑模顶部锥度	α	0	12	15	0	12	15
塑模底部锥度	β	0	12	15	0	12	15

* 控制参数

§ 重要特性

注:

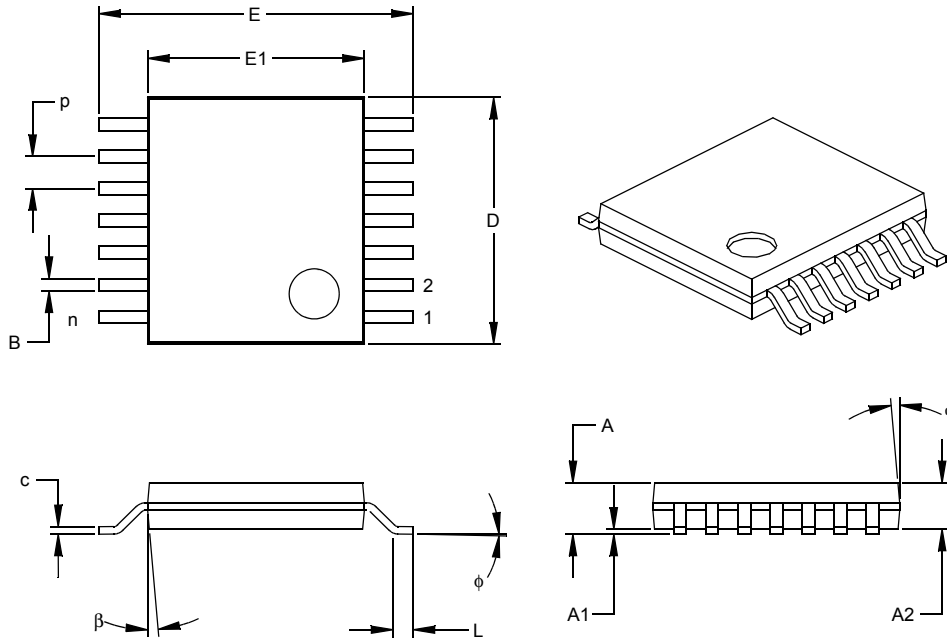
尺寸 D1 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号: MS-012

图号: C04-065

PIC16F684

14 引脚塑封薄型小外形封装（ST）——4.4 mm（TSSOP）



单位	尺寸范围	英寸			毫米*		
		最小	正常	最大	最小	正常	最大
引脚数	n		14			14	
引脚间距	p		.026			0.65	
总高度	A			.043			1.10
塑模封装厚度	A2	.033	.035	.037	0.85	0.90	0.95
悬空间隙 §	A1	.002	.004	.006	0.05	0.10	0.15
总宽度	E	.246	.251	.256	6.25	6.38	6.50
塑模封装宽度	E1	.169	.173	.177	4.30	4.40	4.50
塑模封装长度	D	.193	.197	.201	4.90	5.00	5.10
底脚长度	L	.020	.024	.028	0.50	0.60	0.70
底脚倾斜角度	φ	0	4	8	0	4	8
引脚厚度	c	.004	.006	.008	0.09	0.15	0.20
引脚宽度	B	.007	.010	.012	0.19	0.25	0.30
塑模顶部锥度	α	0	5	10	0	5	10
塑模底部锥度	β	0	5	10	0	5	10

* 控制参数

§ 重要特性

注:

尺寸 D1 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.005 英寸 (0.127 毫米)。

等同于 JEDEC 号: MO-153

图号: C04-087

附录 A：数据手册版本历史

版本 A

这是新的数据手册。

版本 B

重写了振荡器和 CPU 的特性这两个章节。改正了一些数字和格式。

附录 B：从其他 PICmicro® 器件移植

本附录讨论一些从其他 PICmicro 器件移植到 PIC16F6XX 系列器件的问题。

B.1 PIC16F676 到 PIC16F684

表 B-1：功能对比

功能	PIC16F676	PIC16F684
最大工作速度	20 MHz	20 MHz
最大程序存储器（字）	1024	2048
SRAM（字节）	64	128
A/D 转换的分辨率	10 位	10 位
数据 EEPROM（字节）	128	256
定时器（8/16 位）	1/1	2/1
振荡模式	8	8
欠压检测	有	有
内部上拉	RA0/1/2/4/5	RA0/1/2/4/5, MCLR
电平变化时中断	RA0/1/2/3/4/5	RA0/1/2/3/4/5
比较器	1	2
ECCP	无	有
超低功耗唤醒	无	有
扩展的 WDT	无	有
WDT/BOD 的软件控制选项	无	有
INTOSC 频率	4 MHz	32 kHz-8 MHz
时钟切换	无	有

注： 器件设计为按照数据手册上的参数执行。它已经通过电气规范测试，该规范用于确定器件与这些参数的一致性。由于器件制造时的工艺差异，此器件和它的早期版本之间可能会产生一些运行特性方面的差异。这些差异可能会导致器件与它的早期版本在应用中性能有所差异。

PIC16F684

注:

索引

A

A/D	63
采集要求	68
参考电压 (VREF)	63
复位的影响	69
规范	144, 145, 146
计算采集时间	68
框图	63
模拟端口引脚	63
内部采样开关阻抗 (Rss)	68
配置	67
配置和工作原理	63
配置中断	67
启动转换	64
使用 ECCP 触发器	69
输出格式	65
特殊事件触发信号	69
通道选择	63
相关的寄存器	70
休眠期间的工作	69
源阻抗	68
转换时钟	64
ADCON0 寄存器	66
ADCON1 寄存器	66
ANSEL 寄存器	65

B

版本历史	153
比较器	55
C2OUT 作为 T1 门控	59
C2OUT 作为 T1 门控信号线	50
复位的影响	61
工作原理	56
规范	143
配置	57
输出	59
同步 C2OUT 和 Timer1	59
相关的寄存器	62
响应时间	61
休眠期间的工作	61
中断	59
比较器参考电压 (CVREF)	60
精度 / 误差	60
复位的影响	61
规范	144
配置	60
相关的寄存器	62
响应时间	61
编程, 器件指令	111
捕捉模块	111

请参见增强型捕捉 / 比较 / PWM (ECCP)

C

CALIB 寄存器	93
CCP1CON 寄存器	75
CCPR1H 寄存器	75
CCPR1L 寄存器	75
CMCON1 寄存器	59
CONFIG 寄存器	92
CPU 的特性	95
C 编译器	122
MPLAB C18	122
MPLAB C30	122

参考电压

参见比较器参考电压 (CVREF)

操作码字段说明	111
产品标识体系	161
程序存储器	7
映射和堆栈	7
存储器构成	7
编程	7
数据	7
数据 EEPROM 存储器	71

D

代码保护	108
代码示例	108
超低功耗唤醒初始化	34
初始化 PORTA	31
初始化 PORTC	40
写校验	73
写数据 EEPROM	73
读数据 EEPROM	73
改变捕捉预分频比值	76
间接寻址	17
将状态和 W 寄存器保存在 RAM 中	104
将预分频器分配给 WDT	47
将预分频器分配给 Timer0	47
启动 A/D 转换	67
电气规范	127
掉电模式 (Sleep)	107
读—修改—写操作	111
读者反馈表	160

E

ECCPAS 寄存器	86
ECCP 模块	86
请参见增强型捕捉 / 比较 / PWM (ECCP)	
EEADR 寄存器	71
EECON1 寄存器	72
EECON2 寄存器	72
EEDAT 寄存器	71
EEPROM 数据存储器	74
避免误写	74
读	73
写	73
写校验	73

F

封装	149
PDIP 详细信息	150
标识	149
复位	94
复位值 (特殊寄存器)	100
负载条件	136

G

高精度内部振荡器参数	138
故障保护时钟监视器	27
复位或从休眠中唤醒	28
故障保护模式	27
固件指令	111
超低功耗唤醒	31, 34
超低功耗唤醒输入	6

H

汇编器	
-----------	--

PIC16F684

MPASM 汇编器	122
I	
ID 地址单元	108
INTCON 寄存器	13
INTOSC 规范	138
IOCA 寄存器	33
J	
寄存器	
ADCON0 (A/D 控制 0)	66
ADCON1 (A/D 控制 1)	66
ANSEL (模拟选择寄存器)	65
CALIB (校准字)	93
CCP1CON (ECCP 工作寄存器)	75
CCPR1H	75
CCPR1L	75
CMCON1 (比较器控制 1)	59
CONFIG (配置字)	92
ECCPAS (增强型 CCP 自动关闭控制寄存器)	86
EEADR (EEPROM 地址)	71
EECON1(EEPROM 控制 1)	72
EECON2(EEPROM 控制 2)	72
EEDAT (EEPROM 数据)	71
INTCON (中断控制)	13
IOCA (电平变化中断 PORTA)	33
OPTION_REG	46
OPTION_REG (选择)	12
OSCCON (振荡器控制)	29
PCON (电源控制寄存器), PCON 寄存器	97
PIR1 (外设中断寄存器 1)	15
PORTA	31
PORTC	43
PWM1CON (增强型 PWM 配置寄存器)	85
Status	11
T1CON (Timer1 控制)	51
TRISA (三态 PORTA)	32
TRISC (三态 PORTC)	43
WDTCON (看门狗定时器控制); WDTCON 寄存器	106
WPUA (弱上拉 PORTA)	32
初始状态	99
数据存储器映射	8
特殊功能寄存器	8
特殊功能寄存器汇总	10
间接寻址、INDF 和 FSR 寄存器	17
交流特性	
负载条件	136
工业级和扩展级	137
校准位	93
绝对最大值	127
K	
开发支持	121
勘误表	3
看门狗定时器 (WDT)	105
相关的寄存器	106
规范	141
模式	105
时钟源	105
周期	105
客户变更通知服务	159
客户通知服务	159
客户支持	159
框图	
A/D	63
MCLR 电路	95

PIC16F684	5
PWM (增强型)	78
RA0 引脚	35
RA1 引脚	36
RA2 引脚	37
RA3 引脚	37
RA4 引脚	38
RA5 引脚	38
RC0 和 RC1 引脚	40
RC2 和 RC3 引脚	41
RC4 引脚	41
RC5 引脚	42
TMR0/WDT 预分频器	45
Timer1	49
Timer2	54
比较模式工作	77
比较器 1	58
比较器 2	58
比较器参考电压 (CVREF)	60
比较器模式	57
捕捉模式工作	76
谐振器工作原理	21
故障保护时钟监视器 (FSCM)	27
模拟输入模型	56, 68
片上复位电路	94
系统时钟	19
在线串行编程连接	109
中断逻辑	102
M	
MCLR	95
内部	95
MPLAB ASM30 汇编器、链接器和库管理器	122
MPLAB ICD 2 在线调试器	123
MPLAB ICE 2000 高性能通用在线仿真器	123
MPLAB ICE 4000 高性能通用在线仿真器	123
MPLAB PM3 器件编程器	123
MPLAB 集成开发环境软件	121
MPLINK 目标链接器 /MPLIB 目标库管理器	122
Microchip 因特网网站	159
模拟输入 / 输出 (AFE)	
上电复位	95
模拟输入连接注意事项	56
模数转换器	
参见 A/D	
N	
内部采样开关阻抗 (R _{ss})	68
内部振荡电路	
INTOSC 规范	138
O	
OPTION_REG 寄存器	12
OSCCON 寄存器	29
P	
P1A/P1B/P1C/P1D	
请参见增强型捕捉 / 比较 / PWM (ECCP)	
PCL 和 PCLATH	17
堆栈	17
计算 GOTO	17
PICSTART Plus 开发编程器	124
PIR1 寄存器	15
PORTA	31
RA0	34
RA1	34

RA2	35	延时时序 (MCLR 连接到 Vdd)	98
RA3	35	在占空比接近 100% 时 PWM 更改方向	84
RA4	38	增强型捕捉 / 比较 / PWM (ECCP)	143
RA5	38	使用中断唤醒	107
相关的寄存器	39	数据 EEPROM 存储器	
规范	139	代码保护	71, 74
引脚的其他功能	31	相关的寄存器	74
超低功耗唤醒	31, 34	数据存储器	7
电平变化中断	33	双速时钟启动模式	25
弱上拉	31	T	
引脚说明和框图	36	TRISA 寄存器	32
PORTC	40	TRISC 寄存器	43
P1A/P1B/P1C/P1D		Timer0	45
请参见增强型捕捉 / 比较 / PWM		T0CKI	46
(ECCP)	40	操作	45
相关的寄存器	29, 43	规范	142
规范	139	外部时钟	46
PWM1CON 寄存器	85	相关的寄存器	47
PWM 模式		中断	45
请参见增强型捕捉 / 比较 / PWM	78	Timer1	49
配置位	92	TMR1H 寄存器	49
Q		TMR1L 寄存器	49
器件概述	5	Timer1 门控	
迁移自其他 PICmicro 器件	153	同步 C2OUT w/ Timer1	59
欠压复位 (BOR)		选择源	59
相关的寄存器	97	Timer1 门控	
欠压检测 (BOD)	96	设置门控信号的逻辑	50
规范	141	选择时钟源	50
校准	96	工作模式	50
时序和特性	140	规范	142
R		相关的寄存器	52
熔丝		异步计数器模式	52
参见配置位		读和写	52
软件模拟器 (MPLAB SIM)	122	预分频器	50
S		振荡器	52
上电复位 (POR)	95	中断	50
上电延时定时器 (PWRT)	96	休眠期间的工作	52
规范	141	Timer2	53
时序参数符号	136	PR2 寄存器	53
时序图		TMR2 寄存器	53
A/D 转换	145	TMR2 与 PR2 匹配中断	53, 54
A/D 转换时序 (休眠模式)	146	操作	53
CLKO 和 I/O	138	后分频器	53
INT 引脚中断	103	相关的寄存器	54
PWM 方向更改	84	预分频器	53
PWM 输出 (低电平有效)	80	特殊功能寄存器	8
PWM 输出 (高电平有效)	80	特殊事件触发信号	69
PWM 自动关闭		通用文件寄存器	8
禁止自动重启	87	V	
使能自动重启	87	VREF	
Timer0 和 Timer1 外部时钟	142	参见 A/D 参考电压	
Timer1 递增边沿	50	W	
半桥 PWM 输出	81	WPUA 寄存器	32
比较器输出	56	WWW 地址	159
复位、WDT、OST 和上电延迟定时器	140	WWW 在线技术支持	3
故障保护时钟监视器 (FSCM)	28	Y	
欠压检测 (BOD)	140	因特网地址	159
全桥 PWM 输出	82	引脚排列说明	
双速启动	26	PIC16F684	6
外部时钟	137	延时时序	97
延时时序		预分频器	
情形 1	98	共用的 WDT/Timer0	47
情形 2	98		

PIC16F684

切换预分频器的分配	47	中断：相关寄存器	103
Z		指令格式	111
在线串行编程（ICSP）	108	指令集	111
增强型捕捉 / 比较 / PWM（ECCP）	75	ADDLW	113
CCP1 引脚配置	76	ADDWF	113
比较模式	77	ANDLW	113
CCP1 引脚配置	77	ANDWF	113
Timer1 模式选择	77	BCF	113
软件中断模式	77	BSF	113
特殊事件触发信号和 A/D 转换	77	BTFSC	113
特殊事件触发输出信号	77	BTFSS	114
捕捉模式	76	CALL	114
预分频器	76	CLRf	114
定时器资源	75	CLRw	114
规范	143	CLRWDt	114
相关的寄存器	89	COMf	114
与捕捉 / 比较 / Timer1 相关的寄存器	77	DECf	114
增强型 PWM 模式	78	DECFSZ	115
PWM 频率和分辨率示例	79	GOTO	115
TMR2 与 PR2 匹配	53	INCF	115
半桥模式	81	INCFSZ	115
操作的设置	88	IORLW	115
复位的影响	88	IORWF	115
可编程死区延迟	85	MOVF	116
启动注意事项	87	MOVLW	116
全桥模式	82	MOVWF	116
全桥输出模式下的方向更改	83	NOP	116
全桥应用示例	81, 83	RETFIE	117
输出关系（高电平有效和低电平有效）	80	RETLW	117
输出关系图	81	RETURN	117
输出配置	78	RLF	117
在功耗管理模式下工作	88	RRF	118
在使用故障保护时钟监视器时的工作方式	88	SLEEP	118
占空比	79	SUBLW	118
直通电流	85	SUBWF	118
周期	79	SWAPF	118
自动关闭	85, 87	XORLW	118
自动重启	87	XORWF	119
振荡器		总表	112
相关的寄存器	29	状态寄存器	11
振荡器规范	137		
振荡器配置	19		
振荡器起振定时器（OST）			
规范	141		
振荡器切换			
故障保护时钟监视器	27		
双速时钟启动	25		
直流特性			
工业级和扩展级	129		
扩展级和工业级	134		
直通电流	85		
中断	101		
A/D	67		
RA2/INT	101		
TMR1	50		
TMR2 与 PR2 匹配	54		
TMR2 与 PR2 匹配（PWM）	53		
比较	77		
比较器	59		
捕捉	76		
电平变化中断	33		
现场保护	104		
写入数据 EEPROM 存储器	72		
中断：PORTA 电平变化中断	102		
中断：TMR0	102		

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息:

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时, 收到电子邮件通知。

欲注册, 请登录 Microchip 网站 www.microchip.com, 点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助:

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持
- 开发系统信息热线

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://support.microchip.com> 获得网上技术支持。

PIC16F684

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 **Microchip** 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。

请填写以下信息，并从下面各方面提出您对本文档的意见。

致: TRC 经理
关于: 读者反馈
发自: 姓名 _____
公司 _____
地址 _____
国家 / 省份 / 城市 / 邮编 _____
电话 (_____) _____ 传真 (_____) _____

应用 (选填):

您希望收到回复吗? 是____ 否____

器件: PIC16F684 文献编号: DS41202C_CN

问题

1. 本文档中哪些部分最有特色?

2. 本文档是否满足了您的软硬件开发要求? 如何满足的?

3. 您认为本文档的组织结构便于理解吗? 如果不便于理解, 那么问题何在?

4. 您认为本文档应该添加哪些内容以改善其结构和主题?

5. 您认为本文档中可以删减哪些内容, 而又不会影响整体使用效果?

6. 本文档中是否存在错误或误导信息? 如果存在, 请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进?

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

器件编号		X	/XX	XXX
器件		温度范围	封装	模式
器件		16F: 标准 VDD 范围 16FT: 卷带式封装		
温度范围		I = -40°C 至 +85°C E = -40°C 至 +125°C		
封装		P = PDIP SL = SOIC (有伸出引脚, 主体 150 mil) ST = TSSOP (4.4 mm)		
模式		3 位数字编码表示 QTP 模式 (空白为其他情况)		
		示例: a) PIC16F684-E/P 301 = 扩展级温度, 小型 PDIP 封装, 20 MHz, QTP 模式 #301 b) PIC16F684-I/SO = 工业级温度, SOIC 封装, 20 MHz		

* JW 器件可用紫外线擦除，能编程为任何的器件配置。JW 器件符合每一类振荡器的电气要求。

全球销售及服务中心

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持:
<http://support.microchip.com>
网址: www.microchip.com

亚特兰大 Atlanta
Alpharetta, GA
Tel: 1-770-640-0034
Fax: 1-770-640-0307

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣何塞 San Jose
Mountain View, CA
Tel: 1-650-215-1444
Fax: 1-650-961-0286

加拿大多伦多 Toronto
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8676-6200
Fax: 86-28-8676-6599

中国 - 福州
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

中国 - 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 顺德
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7250
Fax: 86-29-8833-7256

台湾地区 - 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-572-9526
Fax: 886-3-572-6459

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-4182-8400
Fax: 91-80-4182-8422

印度 India - New Delhi
Tel: 91-11-5160-8631
Fax: 91-11-5160-8632

印度 India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 Korea - Gumi
Tel: 82-54-473-4301
Fax: 82-54-473-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Penang
Tel: 60-4-646-8870
Fax: 60-4-646-5086

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

丹麦 Denmark - Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820