

数字图像处理 ISP SOC 芯片 XC7027

特性

- 支持的摄像头大小与帧率
 - YUV output
 - 8M@8fps
 - 1080p@30fps
 - 720p@60fps
- 高性能图像处理功能
 - 黑电平矫正
 - 坏点矫正
 - 去光圈效应
 - 空域去噪
 - 自动白平衡
 - 自动曝光增益控制
 - 自动对焦
 - 去马赛克
 - 伽玛曲线调整
 - 饱和度色度调整、对比度调整
 - 图像特殊效果调整
 - 图像边缘锐化
 - 色度空间平滑与调整
 - 图像的裁剪与缩小
 - 宽动态范围 (WDR)
- 接口
 - 一组 MIPI 2 对数据线的接收引脚 (RX)，最高到 960M bps
 - 一组 DVP 输出，最高支持 144M 时钟频率
 - 16-bit/8-bit, BT.1120 输出
 - 一组 I2C slave 接口，用来接收 host 控制
 - 一组 I2C master 接口，用来控制摄像头
- I2C 旁路功能，可以通过 host 直接访问摄像头
- 内置 PLL，输入时钟频率 6~27M
- 支持 1.8V/2.8V/3.3V IO
- 工作温度范围 -20° C~ 70° C
- 工作状态: Sleep/Active
- 封装: 0.65mm pitch 7x7 TFBGA 100Ball

应用

视频监控
行车记录仪

器件标记
TFBGA 7x7 100Ball



XC7027
XXXX - 生产跟踪码

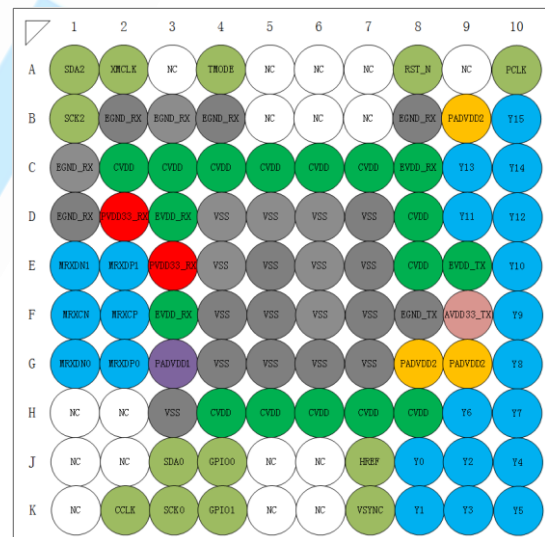


图 1 XC7027 引脚分布(俯视图)及标记图

注意:由于产品版本升级或其他原因,本文档内容会不定期进行更新。除非另有约定,本文档仅作为使用指导,本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

目 录

1	概述	4
1.1	引脚功能定义	4
1.2	XC7027 内部功能框图	6
1.3	订购信息	6
1.4	参考设计	7
2	指标	8
2.1	工作条件	8
2.2	性能指标	9
3	功能描述	11
3.1	复位	11
3.1.1	硬件复位	11
3.1.2	软件复位	11
3.1.3	XC7027 复位	12
3.2	工作过程	13
3.3	ISP 上电时序	13
3.4	ISP 下电时序	14
3.5	时钟域说明	15
4	模拟模块	15
4.1	PLL 模块	15
5	数字模块	16
5.1	MIPI RX PHY 模块	16
5.2	DVP OUT 模块	16
5.3	I2C 接口	16
5.3.1	功能描述	16
5.3.2	I2C SLAVE	16
5.3.3	I2C MASTER	17
5.4	图像处理模块	18
5.4.1	黑电平校正	18
5.4.2	去光圈效应	18

5.4.3	坏点矫正.....	18
5.4.4	自动白平衡.....	18
5.4.5	亮度平均模块.....	18
5.4.6	自动曝光与增益控制.....	18
5.4.7	自动对焦控制.....	19
5.4.8	去马赛克.....	19
5.4.9	空域去噪模块.....	19
5.4.10	色彩矩阵调整.....	19
5.4.11	色彩矩阵调整.....	19
5.4.12	GAMMA 矫正.....	20
5.4.13	图像特殊效果处理.....	20
5.4.14	裁剪模块.....	20
5.4.15	图像缩小模块.....	20
5.4.16	图像放大模块.....	20
5.5	32 位嵌入式处理器.....	20
6	封装.....	21

1 概述

XC7027 是一款内部集成了 32 位 RISC 处理器的高端图像信号处理 (ISP) SoC 芯片, 专注于行车记录仪、视频监控、可视门铃等多媒体应用领域, 支持主流宽动态 1080P RAW 图像格式的摄像头, 经过一系列图像处理, 得到高质量的 YUV 信号, 最终通过 DVP 输出。特别加入 Smart AE 等功能, 适应用户使用的各种环境。XC7027 支持 8/10bit RAW 信号输入, YUV422 输出, 1080P@30fps, 720@60fps。

1.1 引脚功能定义

下边各表给出了 XC7027 的管脚功能定义:

表 1 XC7027 引脚定义

Single Name	BGA Pin	Pad Type(1)	Description	Comments
MRXCP	F2	I DS	MIPI RX clock lane positive input	Sensor Power Domain
MRXCN	F1	I DS	MIPI RX clock lane negative input	
MRXDP0	G2	I DS	MIPI RX data lane 0 positive input	
MRXDN0	G1	I DS	MIPI RX data lane 0 negative input	
MRXDP1	E2	I DS	MIPI RX data lane 1 positive input	
MRXDN1	E1	I DS	MIPI RX data lane 1 negative input	
CCLK	K2	O	Sensor Referenced Clock	
SCK0	K3	I/OD	Sensor0 I2C Clock	
SDA0	J3	I/OD	Sensor0 I2C Data	
PADVDD1	G3	P	Sensor PAD VDD 1.8/2.8/3.3V	
PVDD33_RX	D2 E3	P	MIPI RX PAD VDD 1.8/2.8/3.3V	
EVDD_RX	C8 D3 F3	P	MIPI RX Core VDD 1.2V	
EGND_RX	B2 B3 B4 B8 C1 D1	G	MIPI RX Core GND	
GPIO0	J4	I/O	Sensor Power-Down	Host Power Domain
GPIO1	K4	I/O	Sensor Reset	
XMCLK	A2	I	PLL Master Reference Clock Input	
RST_N	A8	I	System Reset; (active low with internal pull-up resistor) 1: Normal mode 0: Reset mode	
SCK2	B1	I/OD	I2C Clock	
SDA2	A1	I/OD	I2C Data (Host)	
PADVDD2	B9 G8 G9	P	I/O Group2 Power Supply 1.8V /2.8V/3.3V	
AVDD33_TX	F9	P	MIPI TX Analog Power Supply 1.8V /2.8V/3.3V	
EVDD_TX	E9	P	MIPI TX digital power Supply 1.2V	

Single Name	BGA Pin	Pad Type(1)	Description	Comments
EGND_TX	F8	G	MIPI TX analog ground	Host Power Domain
CVDD	C2 C3 C4 C5 C6 C7 D8 E8 H4 H5 H6 H7 H8	P	Digital Core Power Supply 1.2V	
HREF	J7	O	ISP HREF Output	
VSYNC	K7	O	ISP VSYNC Output	
PCLK	A10	O	ISP Pixel Clock Output	
TMODE	A4	I	Test Mode Enable ; Pull-down	
Y0	J8	O	ISP Data Output Bit0	
Y1	K8	O	ISP Data Output Bit1	
Y2	J9	O	ISP Data Output Bit2	
Y3	K9	O	ISP Data Output Bit3	
Y4	J10	O	ISP Data Output Bit4	
Y5	K10	O	ISP Data Output Bit5	
Y6	H9	O	ISP Data Output Bit6	
Y7	H10	O	ISP Data Output Bit7	
Y8	G10	O	ISP Data Output Bit8	
Y9	F10	O	ISP Data Output Bit9	
Y10	E10	O	ISP Data Output Bit10	
Y11	D9	O	ISP Data Output Bit11	
Y12	D10	O	ISP Data Output Bit12	
Y13	C9	O	ISP Data Output Bit13	
Y14	C10	O	ISP Data Output Bit14	
Y15	B10	O	ISP Data Output Bit15	

Single Name	BGA Pin	Pad Type(1)	Description	Comments
VSS	D4 D5 D6 D7 E4 E5 E6 E7 F4 F5 F6 F7 G4 G5 G6 G7 H3	G	GRUND	

(1) P = Power, G = Ground, I = Input, O = Output, I/O = Input and Output Signal, D = Open drain, DS = Differential

1.2 XC7027 内部功能框图

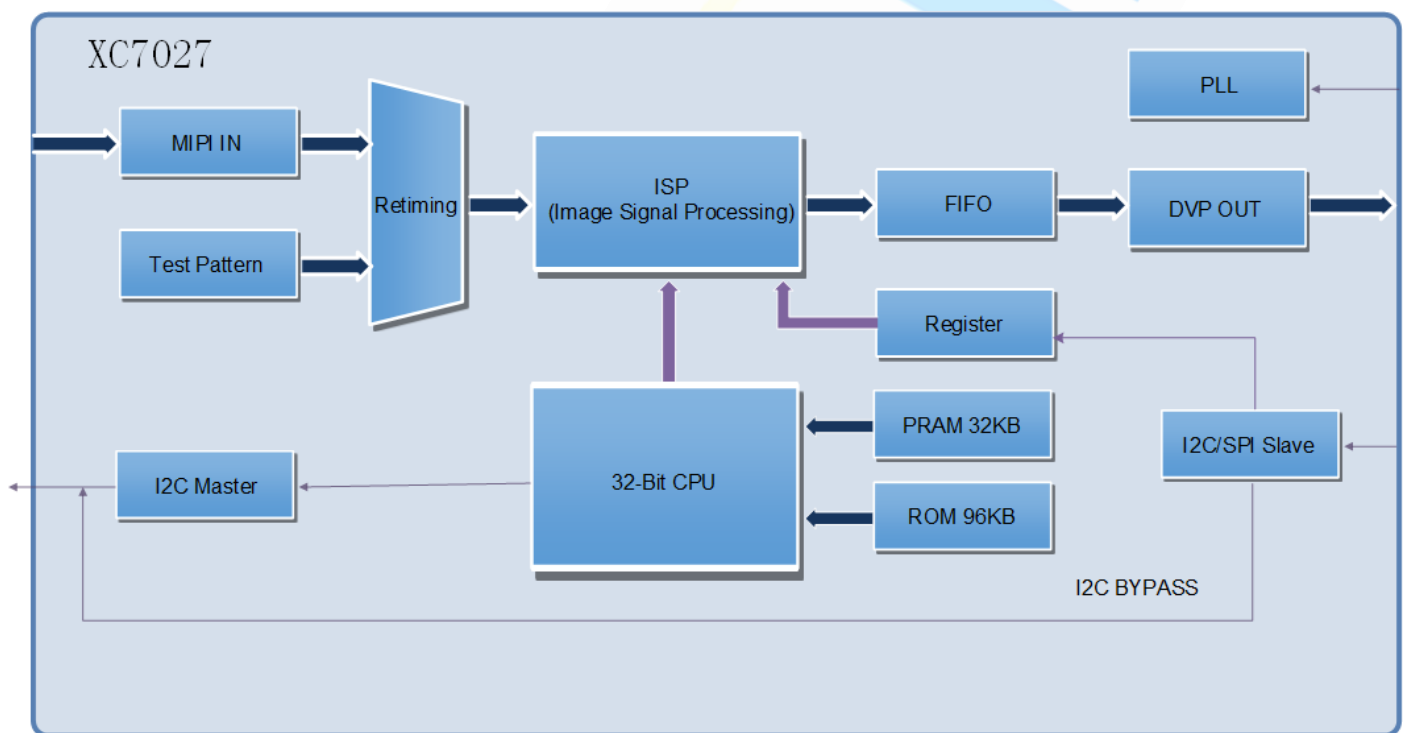


图 2 XC7027 内部功能框图

1.3 订购信息

产品型号	工作温度范围	封装形式	RoHS	发货形式
XC7027BAT	-20℃~70℃	VFBGA100, 0.65pitch	是	Tray

1.4 参考设计

摄像头通过 MIPI 接口输入 XC7027，在内部对图像数据进行相应处理后，通过 DVP 将处理好的图像输出到 HOST 端。下图为 XC7027 的参考设计图。如果有其他摄像头支持的需求，请联系 FAE: fae1@x-chip.cn。

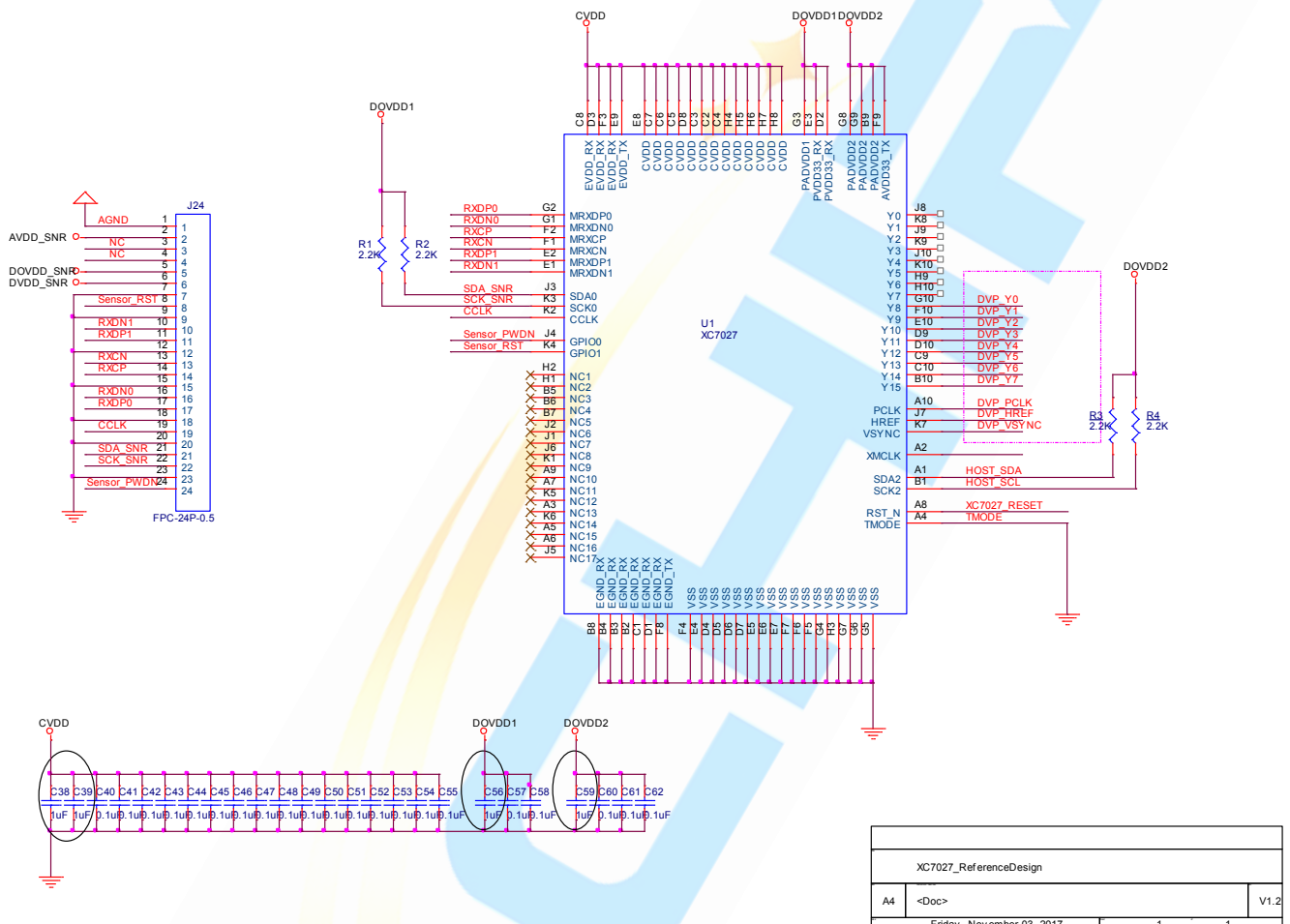


图 3 XC7027 参考设计图

2 指标

2.1 工作条件

表 2 绝对最大额定值

符号	特性	极限值		单位
		最小	最大	
PADVDD1	Sensor PAD 电源	-0.5	4.0	V
PADVDD2	Host PAD 电源	-0.5	4.0	V
PVDD33_RX	MIPI RX PAD 电源	-0.5	4.0	V
AVDD33_TX	PLL PAD 电源	-0.5	4.0	V
CVDD	Core 电源	-0.5	2.0	V
EVDDR_X	MIPI RX Core 电源	-0.5	2.0	V
EVDDT_X	PLL Core 电源	-0.5	2.0	V
Tstg	存储温度	-55	+150	℃
Ta	工作温度	-20	+70	℃

表 3 推荐工作条件

符号	特性	最小	典型	最大	单位
PADVDD1	Sensor PAD 电源	1.62/2.52/2.97	1.8/2.8/3.3	1.98/3.08/3.6	V
PADVDD2	Host PAD 电源	1.62/2.52/2.97	1.8/2.8/3.3	1.98/3.08/3.6	V
PVDD33_RX	MIPI RX PAD 电源	1.62/2.52/2.97	1.8/2.8/3.3	1.98/3.08/3.6	V
AVDD33_TX	PLL PAD 电源	1.62/2.52/2.97	1.8/2.8/3.3	1.98/3.08/3.6	V
CVDD	Core 电源	1.1	1.2	1.3	V
EVDDR_X	MIPI RX Core 电源	1.1	1.2	1.3	V
EVDDT_X	PLL Core 电源	1.1	1.2	1.3	V

2.2 性能指标

表 4 性能指标列表

符号	特性	最小	典型	最大	单位
Vil	I/O 输入低电压	-	-	0.25PADVDD	V
Vih	I/O 输入高电压	0.6PADVDD	-	PADVDD	V
Vol	I/O 输出低电压	-	-	0.4	V
Voh	I/O 输出高电压	2.4	-	-	V
Ipadvdd1	1.8V Sensor PAD 电流	-	8	12	mA
	2.8V Sensor PAD 电流		30	36	
	3.3V Sensor PAD 电流		35	42	
Ipadvdd2	1.8V Host PAD 电流	-	40	50	mA
	2.8V Host PAD 电流		80	95	
	3.3V Host PAD 电流		90	105	
Ipdvdd33_rx	1.8V MIPI RX PAD 电流	-	4	6.5	mA
	2.8V MIPI RX PAD 电流		6	8.8	
	3.3V MIPI RX PAD 电流		8	11	
Iavdd33_tx	1.8V PLL PAD 电流	-	20	25	mA
	2.8V PLL PAD 电流		26	32	
	3.3V PLL PAD 电流		30	35	
Icvdd	Core 电流	-	85	105	mA
Ievddrx	MIPI RX Core 电流	-	7	10	mA
Ievddtx	PLL Core 电流	-	6	9	mA
Isleep	待机模式总电流	-	0.8	-	mA

表 5 可靠性测试结果

项目	条件	数量	结果
HTOL	125℃, 1.5xVDD, 168Hours	77	PASS
ESD	HBM: 2000V	3	PASS
Latch-up	200mA, 1.5xVDD	3	PASS
HTSL	HTSL1000(150℃, 1000Hours)	231	PASS
TCT	TC1000(-65℃~150℃, 1000Cycles)	231	PASS
HAST	UHAST96(130℃, 85%RH, 33.3 PSIA, 100% Bias, 96Hours)	231	PASS
MSL	MSL3(3Cycles)	231	PASS

3 功能描述

3.1 复位

3.1.1 硬件复位

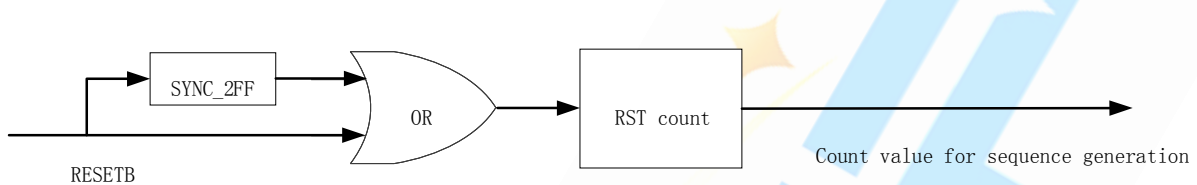


图 4 上电复位控制逻辑

XC7027 的硬件复位电路是一个异步复位电路，低电平有效，由外部复位引脚 **RESETB** 输入。芯片内部会对复位信号进行同步，防抖动和去毛刺处理，逻辑电路如图 4 所示。该电路不检测 1.2V 内核电压是否稳定，而是用一个计数器实现延迟计数，等待足够时长，以确保在系统复位信号释放之前，芯片内核电压稳定在 1.2V。

3.1.2 软件复位

CPU 可直接读写 RST 寄存器复位内部模块，HOST 也可通过 I2C 接口访问 RST 寄存器，RST 复位寄存器地址为 0x80500018，寄存器不同 bit 对应不同的逻辑模块，复位信号用于复位模块内部所有配置寄存器和数字逻辑。

3.1.3 XC7027复位

复位包含软件复位与硬件复位，内部有三个时钟域，具体芯片复位请参考如下示意图。

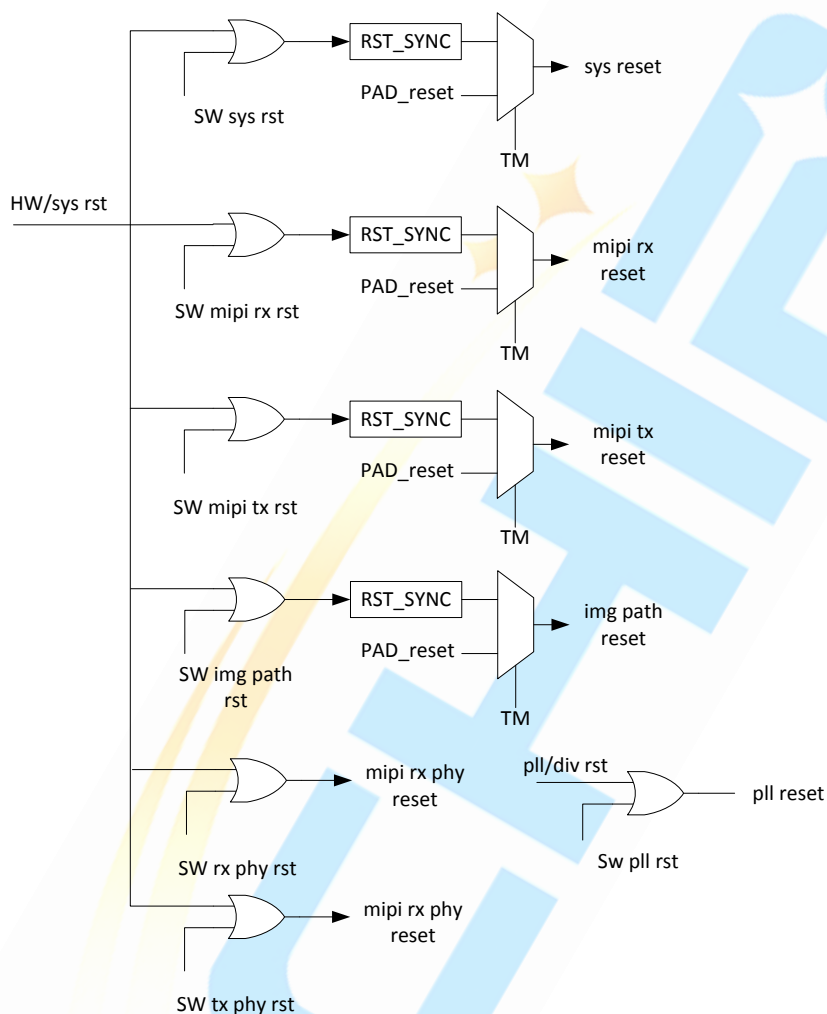


图 5 XC7027 复位控制逻辑

整个芯片的复位设计如上图所示。芯片工作于测试模式时，外部复位信号直接复位整个芯片；芯片处于正常工作模式时，各个相应模块的软件复位和硬件复位同时对其相应模块起到复位作用。即可以直接使用外部硬件复位信号使整个芯片复位，也可以使用相应的软件复位命令对各个相应的模块部分进行复位，这样可以方便整个系统的状态管理。

3.2 工作过程

整个芯片工作过程步骤如下方式：

- (1) 外部电源给 XC7027 上电，保持稳定供电；
- (2) 供电稳定后外部上电复位信号释的 RESETB 管脚，使 XC7027 从复位状态释放出来；
- (3) Host 通过 I2C slave 接口对 XC7027 进行用户自定义配置；
- (4) XC7027 通过 I2C master 接口对 sensor 进行相应配置，使 sensor 进入工作状态；
- (5) 开始正常工作；

3.3 ISP 上电时序

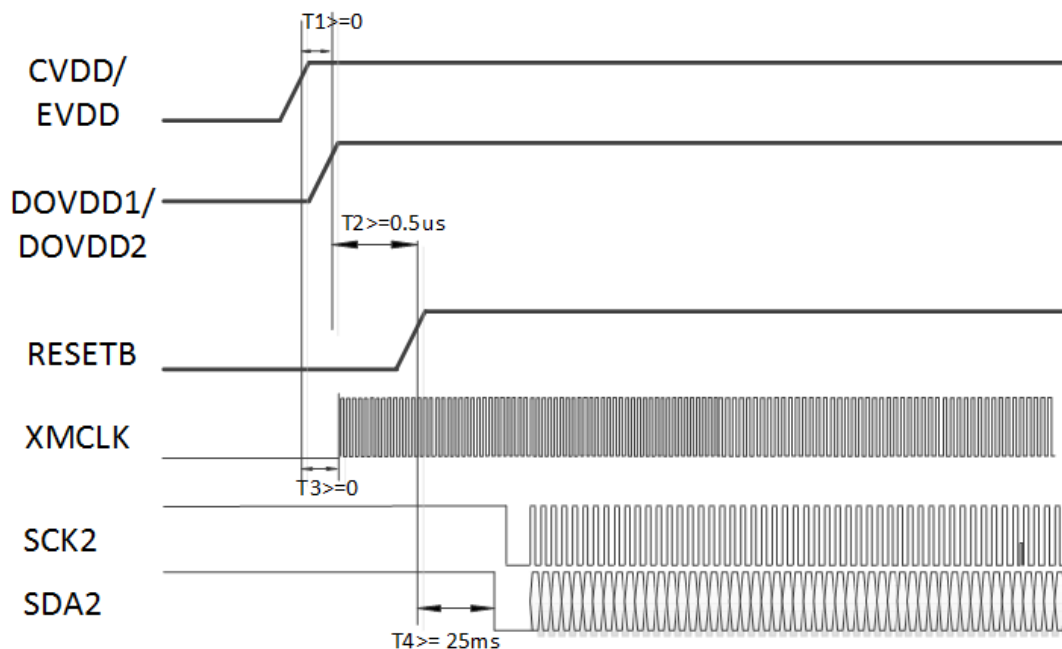


图 6 XC7027 上电顺序

上电过程：

- (1) 通过 Host 分别为 CVDD、EVDD、DOVDD1、DOVDD2 供电；
- (2) XC7027 供电稳定后，外部给 RESETB 管脚高电平，从复位状态释放出来；
- (3) 同时供电稳定后，通过 Host 为 XC7027 提供 XMCLK；
- (4) RESETB 信号稳定 25ms 后，Host 通过 I2C Slave 接口对芯片进行相应寄存器配置；
- (5) XC7027 通过 I2C master 接口对 sensor 进行相应配置，使 sensor 进入工作状态；
- (6) XC7027 开始正常工作。

3.4 ISP 下电时序

一般我们建议 ISP 和 sensor 一起上电。上电顺序如下：

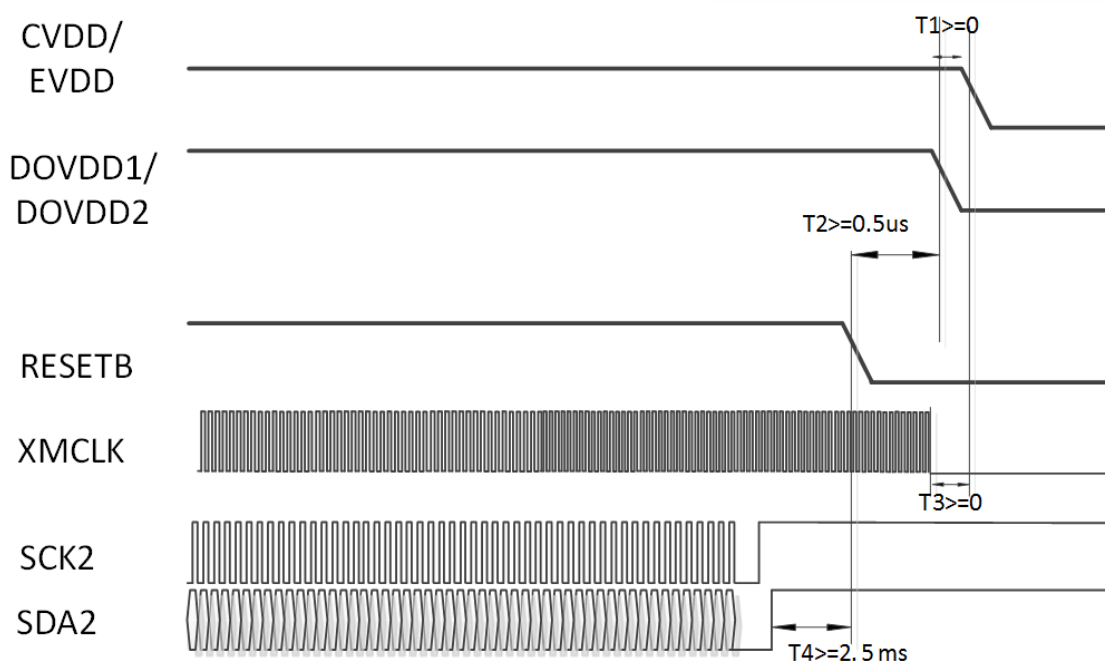


图 7 XC7027 与 sensor 上电顺序

下电过程：

- (1) 下电前，Host 停止与 XC7027 的 I2C 通讯；
- (2) 通讯停止 2.5ms 以上时间后，拉低 RESETB 管脚；
- (3) RESETB 拉低后，关闭 XMCLK；
- (4) 最后关闭 CVDD、EVDD、DOVDD1、DOVDD2 供电。

3.5 时钟域说明

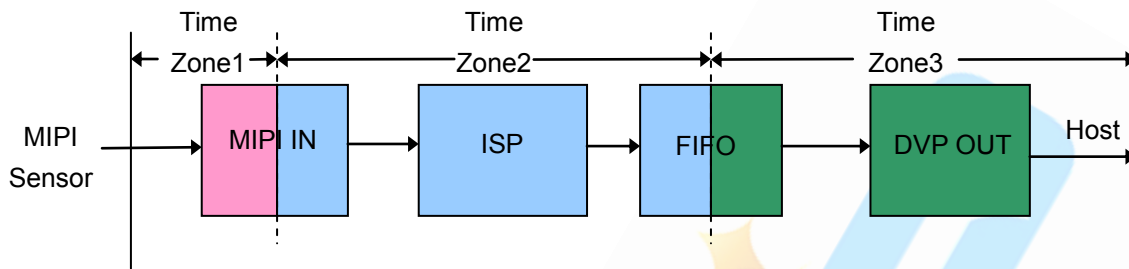


图 8 XC7027 时钟域示意图

芯片内部分为三个时钟域，具体如上图所示：

- (1) MIPI IN 接口部分为时钟域 1；
- (2) 图像处理部分为时钟域 2；
- (3) DVP OUT 接口部分为时钟域 3。

三个不同的时钟域之间数据传输采用了完全异步的传输设计方式，完全可以保证数据传输的稳定和正确。

4 模拟模块

4.1 PLL 模块

产生系统时钟信号，提供给数字模块，典型值是 144MHz。

5 数字模块

5.1 MIPI RX PHY 模块

该模块用于接收 CMOS 摄像头发送的数据，并将串行数据转换成并行数据。MIPI RX 通道包括一个时钟通道(clock lane)和两个数据通道(data lane)。

5.2 DVP OUT 模块

用于输出处理后的数据。PCLK 为输出图像数据的同步时钟信号，支持最高 144MHz 时钟频率。数据输出管脚为 Y15~Y8，支持 8bits YUV422 或者 RAW8 输出。VSYNC 和 HREF 分别为 DVP 输出的场同步信号和行参考信号。

5.3 I2C 接口

ISP 芯片具有两组 I2C 分别与后端 CPU 平台和 sensor 进行通讯。两条 I2C 的信号线 SCK 与 SDA 都必须分别通过 2.2K~10KΩ 的上拉电阻与 PADVDD 相连通，I2C 总线在闲时电平保持和 IO 电压（PADVDD）一致。

5.3.1 功能描述

- (1) 一组 I2C slave 接口，用来接收 host 控制
- (2) 一组 I2C master 接口，用来控制摄像头
- (3) I2C 旁路功能，可以通过 host 直接访问摄像头，不影响 host 访问摄像头的速度
- (4) 支持 Standard/Fast 模式，最高速率 400kbps

I2C slave 接口的地址是 36H。

5.3.2 I2C Slave

后端平台的 CPU 可通过芯片的 I2C slave 端口（SCK1，SDA1）访问 ISP 的寄存器，完成初始化设置及动态配置寄存器。同时，芯片也支持 I2C bypass 功能，即平台 CPU 可直接通过 I2C 访问 Sensor。ISP 内部寄存器为 32 位地址，而 I2C 协议只支持 16 位寄存器地址读写，因此 ISP 内部提供 2 个专用寄存器用于高 16 位地址寻址。其中，寄存器 0xFFFFD 存放 ADDR[31:24]，0xFFFFE 存放 ADDR[23:16]，这两个专用寄存器共同完成 page 地址存储。

以读写寄存器 0x80300001 为例，首先通过 I2C 设置 0xFFFFD 寄存器为 0x80，然后对寄存器 0xFFFFE 写 0x30，最后通过 I2C 协议读写 0x0001 的值。同 page 的寄存器寻址，只需对 0xFFFFD 和 0xFFFFE 设置一次。如要访问其他 page 地址空间的寄存器，则需对高位地址重新进行设置。Host CPU 的 I2C master 接口访问 ISP 的 I2C slave 接口时，遵循如下标准流程（16 位寄存器地址，8 位寄存器数据）。

平台 CPU 写 ISP 寄存器的流程和时序如下：

1. Master 发起 START
2. Master 发送 I2C Slave ID（0x36），等待 ACK

3. Slave 发送 ACK
4. Master 发送 Reg 高 8 位 Register ADDR[15:8], 等待 ACK
5. Slave 发送 ACK
6. Master 发送 Reg 低 8 位 Register ADDR[7:0], 等待 ACK
7. Slave 发送 ACK
8. Master 发送 Data (8bit), 即要写入寄存器中的数据, 等待 ACK
9. Slave 发送 ACK
10. Master 发起 STOP

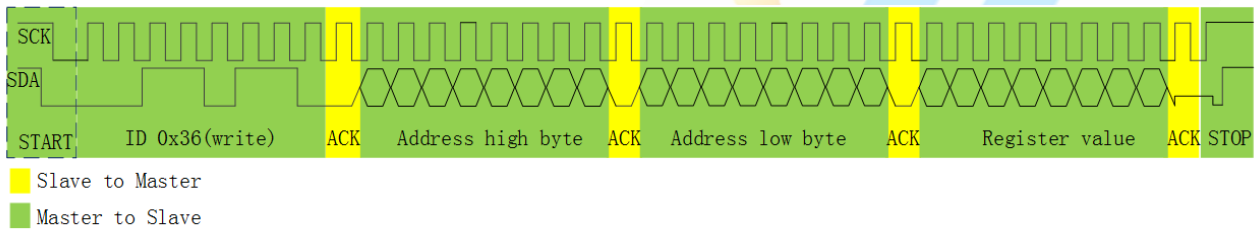


图 9 I2C 接口 slave 读时序图

平台 CPU 读 ISP 寄存器的流程和时序如下:

1. Master 发起 START
2. Master 发送 I2C Slave ID (0x36), 等待 ACK
3. Slave 发送 ACK
4. Master 发送 Reg 高 8 位 Register ADDR[15:8], 等待 ACK
5. Slave 发送 ACK
6. Master 发送 Reg 低 8 位 Register ADDR[7:0], 等待 ACK
7. Slave 发送 ACK
8. Master 发送 I2C 读地址 (0x37), 等待 ACK
9. Slave 发送 ACK
10. Slave 发送 Data (8bit), 即要读寄存器中的数据
11. Host 发起 STOP

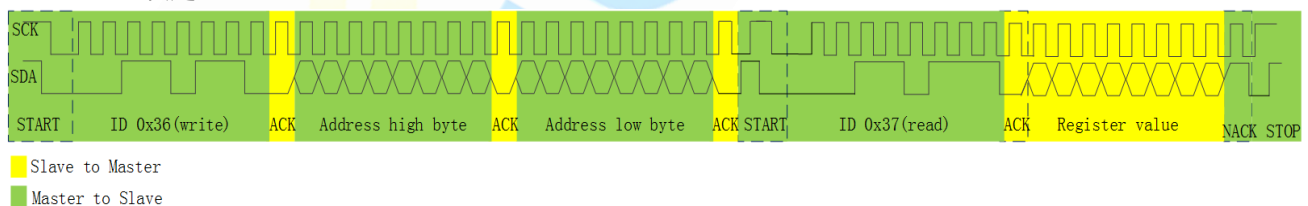


图 10 I2C 接口 slave 写时序图

5.3.3 I2C Master

ISP 芯片拥有一组 I2C master 接口, 在该 I2C 通讯中, ISP 作为 master, 用于配置 sensor 和实时访问所有的 slave 设备的寄存器。

ISP 的 I2C master 接口能够访问 8 位寄存器地址 8 位寄存器数据, 16 位寄存器地址 16 位寄存器数据以及 16 位寄存器地址 8 位寄存器数据的 I2C slave 设备。

5.4 图像处理模块

图像处理模块, 与芯片内 RISC 微处理器协同工作, 对摄像头输入的图像进行处理与优化, 以获得高质量的输出图像。整个图像处理模块主要包含了以下功能。

5.4.1 黑电平矫正

即使在没有任何外部光源的情况下, 摄像头像素点得到的值也不等于零, 这就是黑电平。使用该模块需要外部摄像头输出 4~16 行黑行。黑电平矫正模块会统计摄像头输入的黑行, 得到 RGB 各个类型像素的黑电平统计平均值, 并对其他图形数据进行黑电平矫正。

5.4.2 去光圈效应

去光圈效应 (Lens Shading Correction) 模块根据每个像素点在像素阵列中所处的位置, 计算出补偿增益值, 以消除光圈效应, 使处理后的图像有均匀的亮度值。

5.4.3 坏点矫正

摄像头在制造过程中, 由于工艺的原因会产生一些有缺陷的像素点, 这些像素点可能比邻近的像素点更暗或者更亮。坏点校正 (Defective Pixel Correction, DPC) 模块会根据邻近的上下左右的像素点值, 判断当前像素点是否为坏点, 避免误将非坏点判定为坏点。模块在判定某像素为坏点后, 会根据邻近像素点的值计算出替代该坏点的值。

5.4.4 自动白平衡

自动曝光 (Auto Exposure, AE) 与增益控制 (Gain Control) 模块通过测量摄像头输出图像的亮度, 自动调整曝光时间和增益, 确保图像亮度保持在合理区间之内, 避免图像太亮或者太暗导致的图像细节信息缺失。XC7027 的曝光控制算法可模拟人眼的视觉效果, 即使摄像头在不同光照环境中切换时, 亮度仍可均匀平滑过渡, 避免出现闪烁的情况。

5.4.5 亮度平均模块

该模块可以对 RAW 域或者 YUV 域的亮度进行统计、计算平均值、将平均值交给自动曝光与增益控制模块。亮度平均模块可以选择统计窗口的位置, 并可灵活配置窗口内各部分图像的权值。

5.4.6 自动曝光与增益控制

在不同的色温光源环境中, 由于光源色温的不同白色物体会呈现不同的颜色偏差。自动白平衡 (Automatic White Balance, AWB) 模块能够自动判断图像的色温环境, 计算出图像的白平衡增益, 消除光源色温的影响, 使白色的物体

呈现真实的白色。芯片自动白平衡算法采用可独立配置的十六个色温窗口，可高度拟合日光、白炽灯和荧光灯等常见的光源环境。用户也可切换到手动模式，手动输入白平衡增益值。

5.4.7 自动对焦控制

自动对焦控制模块支持两种对焦模式：单次自动对焦和连续自动对焦。单次自动对焦模式下，对焦完成后系统会锁定焦距直到用户重新开始对焦，这种模式可用于对静止物体的拍摄。连续自动对焦模式下，模块可连续自动搜寻检测场景并对焦，直到用户完成拍照或退出这种模式，这种模式常用于运动物体的拍摄。

在两种模式中，自动对焦控制模块都会计算对焦窗口中图像的对比度来判断摄像头的焦距，特有的自动对焦控制算法首先给采用较大的步长来逼近对比度峰值，然后会改用较小的步长来达到对比度峰值所在的焦距。如果发现没有合适的焦距来达到对比度峰值，算法会调整折返搜寻，并停留在对比度最大的位置。XC7027 内置 25 个对焦窗口，每个窗口可自定义位置和权重。XC7027 可支持目前市场上绝大多数 VCM 的马达。

5.4.8 去马赛克

将输入的 RAW Bayer 图像数据转换成 RGB 域的数据。在 RAW 域中，每个像素点只包含 RGB 分量中的一个，模块使用相邻像素点的颜色分量信息，计算得到每个像素点的完全 RGB 分量，同时该模块还有对图像边缘加强的效果

5.4.9 空域去噪模块

摄像头拍摄的图像包含有噪声，特别是在低照度(光源不足)情况下，噪声尤为明显。空域去噪模块（De-noise）根据用户定义的门限和增益的变化辨别噪音和图像细节。模块能够根据当前的增益值自动计算噪声门限，用户也可手动设置门限值。

5.4.10 色彩矩阵调整

Sensor 输出的 RAW RGB 图像为 Bayer Pattern，每个像素点只有一种颜色分量（R、G、B 中的一种）。色彩插值（Color Interpolation）模块对 RAW RGB 图像数据进行插值处理，使用相邻像素点的颜色分量信息，计算得到每个像素点的完整的 RGB 分量，将 RAW RGB data 转换为普通的 RGB data。同时该模块对图像边缘还有增强的效果。

5.4.11 色彩矩阵调整

色彩矩阵(Color Matrix)调整模块为矩阵运算，公式如下所示。

$$\begin{pmatrix} R' \\ G' \\ B' \end{pmatrix} = \begin{pmatrix} m_{RR} & m_{RG} & m_{RB} \\ m_{GR} & m_{GG} & m_{GB} \\ m_{BR} & m_{BG} & m_{BB} \end{pmatrix} \cdot \begin{pmatrix} R \\ G \\ B \end{pmatrix}$$

R, G, B 为输入数据, R', G', B' 为输出数据。色彩矩阵调整模块可修正摄像头与人眼之间的色彩空间差异，还原出人眼感受的真实图像色彩。同时模块还能根据环境色温智能调节矩阵参数以匹配真实的色彩空间。

5.4.12 Gamma校正

XC7027 包含两种 Gamma 校正模块，一种作用于 RAW 域，另一种作用于 RGB 域，方便客户灵活选择。Gamma 校正模块用于补偿人眼视觉系统的非线性特性，XC7027 的 Gamma 校正模块采用 64 段分段线性拟合人眼视觉系统的非线性曲线，既平衡了算法的复杂度，又达到曲线拟合的精确度要求。

5.4.13 图像特殊效果处理

数字图像特殊效果模块（Special Digital Effect, SDE）的功能包括色度/饱和度调整，亮度调整，对比度调整；负片、黑白图像、棕褐色、浅绿色、浅蓝色、浅红色、日出等图像效果。

5.4.14 裁剪模块

裁剪模块可以对图像的起始点进行校正，可以由寄存器配置新产生图像的起始点以及图像的长和宽。

5.4.15 图像缩小模块

图像缩小模块可以对图像进行缩小操作，输出图像的大小由寄存器配置。图像缩小模块支持任意大小图像的缩小，最大可支持缩小到原图的 1/32 大小，最大支持输入图像的水平方向像素点为 1920。

5.4.16 图像放大模块

图像放大模块可以对图像进行放大操作，输出图像的大小由寄存器配置。该模块最大支持水平方向大小为 2048 像素的输入图像，放大倍数可根据该模块输入的情况进行匹配，具体详细资料请咨询 FAE。

5.5 32 位嵌入式处理器

XC7027 内部集成一个 32 位嵌入式微处理器，能够实时完成高性能图像处理算法程序。XC7027 内部集成 144KB ROM，外部无需再接程序存储芯片。XC7027 内部另有 32KB PRAM 用于程序运行，此 PRAM 亦可用于给程序增加 patch 以适应不同类型的摄像头。程序与图像处理模块协同完成图像处理的各种算法。此外，微处理器还负责将计算的自动曝光与增益控制等参数通过 I2C 接口实时配置给前端摄像头。

6 封装

XC7027 采用 TFBGA 封装形式，封装尺寸为 7mm x 7mm，引出端间距 0.65mm，详细封装样式及尺寸见下图。

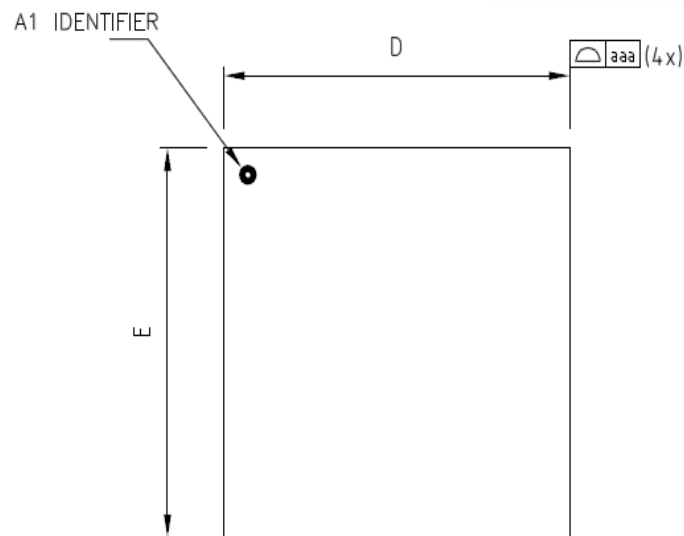


图 11 XC7027 封装顶视图

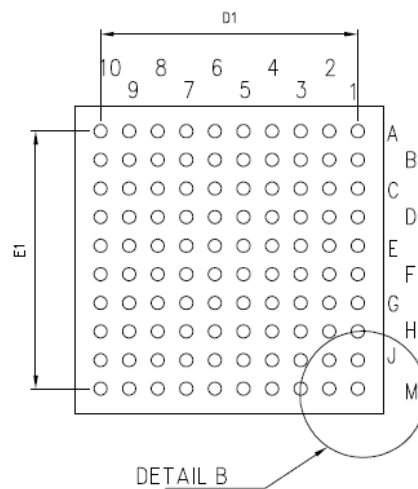
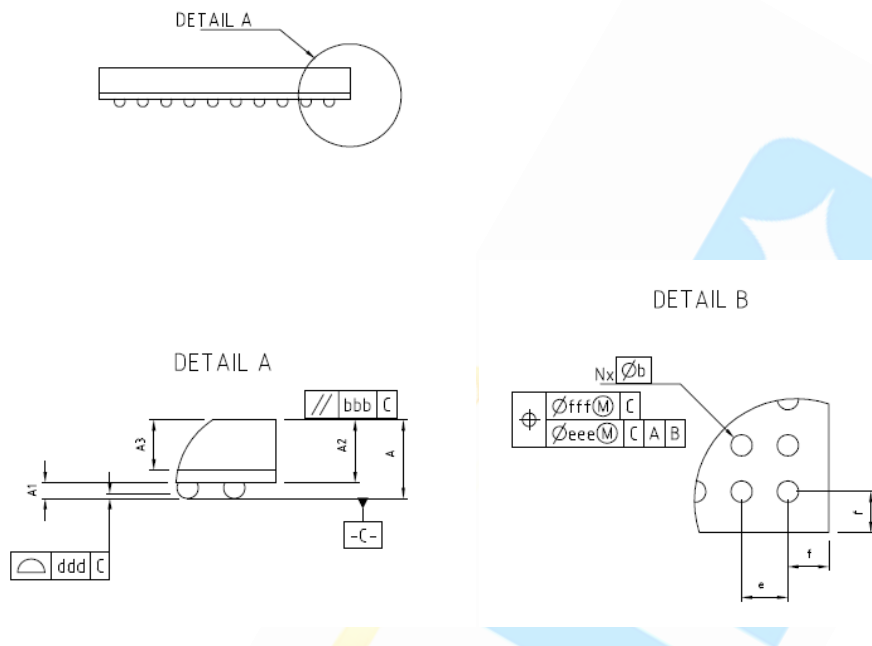


图 12 XC7027 封装底视图



Dimensional Ref.				Dimensional Tol.	
REF.	Min.	Nom	Max.		
A	---	---	1.2	aaa	0.10
A1	0.18	0.22	0.26	bbb	0.10
A2	0.83	0.88	0.93	ccc	---
A3	0.7 BASIC			ddd	0.08
D	6.90	7.00	7.10	eee	0.15
D1	5.85 BASIC			fff	0.05
E	6.90	7.00	7.10		
E1	5.85 BASIC				
b	0.25	0.30	0.35		
e	0.65				
f	0.575				
m	10				
n	100				

图 13 XC7027 封装详细尺寸