

G80F964

带 LCD 的增强型 8051 微控制器

VER1.4 2012.2

选型指南

订购型号	FLASH ROM	RAM	I/O MAX	TIMER	INT	ADC	LCD	LED	PWM	RTC	EUART	其他	温度范围	封装
G80F964P4T	64K	3032B	87	4*16	4	8*10	4*40 5*39	/	1*8	/	2	1BUZ,1SPI, 1TWI,LVR, WDT	-40℃~+85℃	LQFP100
G80F964P4L	48K													
G80F964P4M	32K													
G80F964P4S	16K													

技术咨询

南京立超电子科技有限公司

中国南京市和燕路 251 号金港大厦 A 幢 2406 室

ZIP:210028

Tel: 0086-25-83306839/83310926

Fax: 0086-25-83737785

Website: <http://www.dycmcu.com/>

目 录

选型指南	2
技术咨询	2
1. 特性	4
2. 概述	5
3. 方框图	6
4. 引脚配置	7
5. 引脚描述	9
6. SFR映像	11
7. 标准功能	19
7.1 CPU	19
7.2 随机数据存储器(RAM)	21
7.3 FLASH存储器	22
7.4 系统时钟和振荡器	29
7.5 I/O 端口	33
7.6 定时器	40
7.7 中断	51
8. 加强功能	58
8.1 LCD 驱动器	58
8.2 串行外部设备接口(SPI)	65
8.3 两线串行接口(TWI)	72
8.4 增强型通用异步收发器(EUART)	76
8.5 模/数转换器(ADC)	89
8.6 脉冲宽度调制(PWM)	93
8.7 蜂鸣器(BUZZER)	95
8.8 系统时钟输出模块	96
8.9 低电压复位(LVR)	97
8.10 看门狗定时器(WDT)和复位状态	98
8.11 电源管理	99
8.12 预热计数器	101
8.13 代码选项	102
9. 指令集	103
10. 电气特性	108
12. 规格更改记录	111
13. 业务联络	112
14. 免责声明	113

1. 特性

- 基于8051指令流水线结构的8位单片机
- Flash ROM: 64K 字节
- RAM: 内部256字节, 外部2776字节
LCD RAM: 40字节
- 工作电压:
foscx= 400kHz – 12MHz, $V_{DD}=2.4V - 3.6V$
fosc = 32.768kHz, $V_{DD}=2.4V - 3.6V$
- 振荡器(代码选项)
 - 晶体谐振器: 32.768kHz
 - 晶体谐振器: 400kHz - 12MHz
 - 陶瓷谐振器: 400kHz - 12MHz
 - 内部振荡器: 8MHz
- 87个CMOS双向I/O管脚
- 内建输入口上拉电阻
- 3个16位定时器/计数器T0, T1和T2
- 1个16位定时器T3
- 中断源:
 - Timer0, Timer1, Timer2, Timer3
 - EXT INT0, INT1, INT2, INT3
 - EUART0/1, SPI,TWI
 - ADC
 - OVL NMI INT
- 1个8位PWM定时器
- LCD驱动器:
 - 4/5 X 40/39段 (1/4 或1/5占空比1/3 偏置)
- EUART0和EUART1
- SPI接口(主/从模式)
- 两线串行接口(主模式)
- 8通道10位模数转换器(ADC)
- 蜂鸣器输出
- 系统时钟可分频输出
- 内建低电压复位功能(LVR)(代码选项)
LVR电压: 2.5V
- CPU机器周期:
一个振荡周期
- 看门狗定时器(WDT)
- 预热计数器
- 支持省电运作模式:
 - IDLE模式
 - 掉电模式
- 低功耗
- Flash型
- 封装: LQFP100

2. 概述

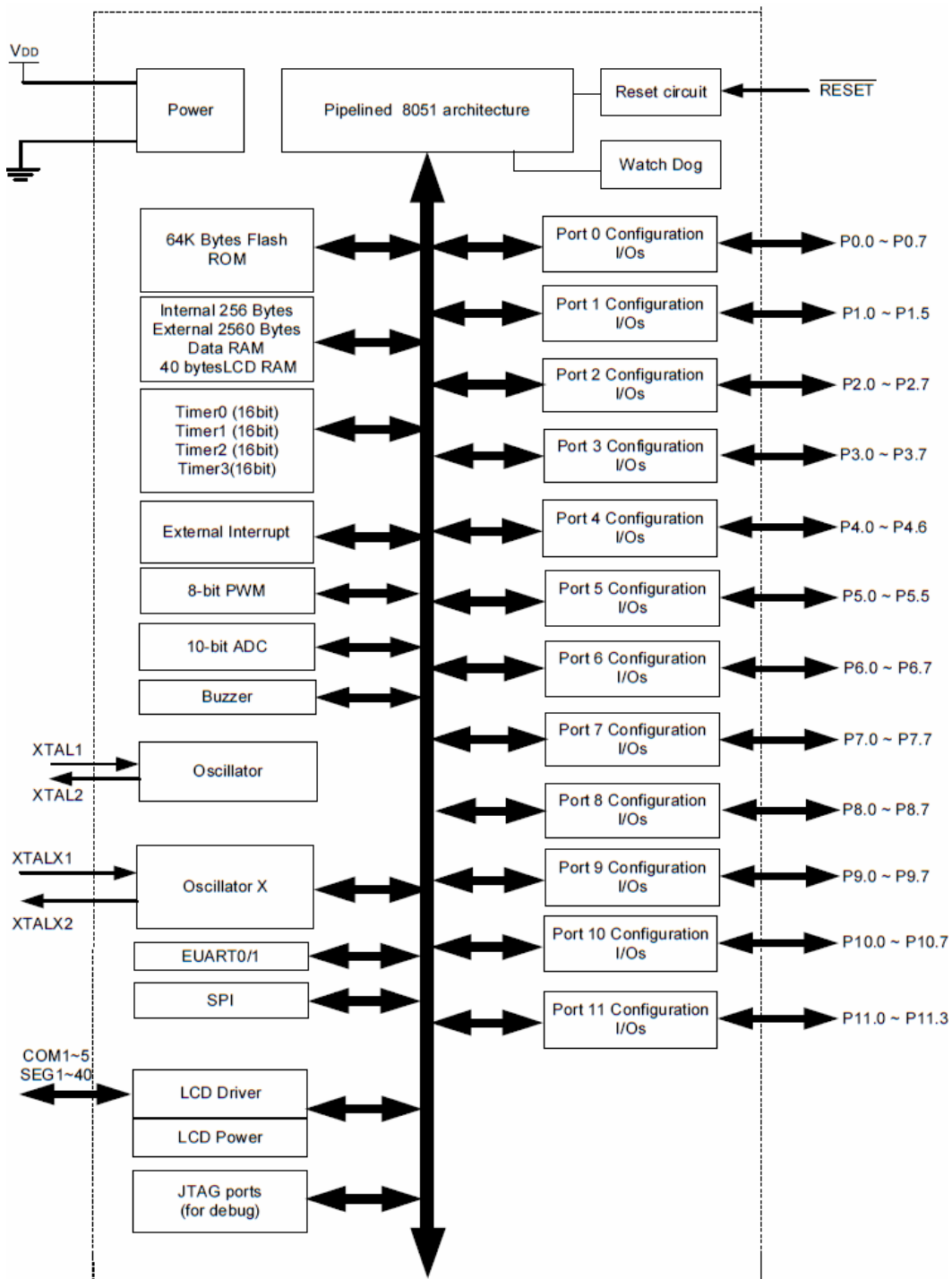
G80F964 是一种高速高效率 8051 可兼容单片机。在同样振荡频率下，较之传统的 8051 芯片它有着运行更快速的优越特性。

G80F964 保留了标准 8051 芯片的大部分特性。这些特性包括内置 256 字节 RAM 和 2 个 16 位定时器/计数器，2 个 UART 和外置中断 INT0, INT1, INT2, INT3。此外，G80F964 还集成了 2776 字节 RAM，可兼容 8052 芯片的 16 位定时器/计数器(Timer2)。该单片机还包括适合于程序和数据的 64K 字节 Flash 块。

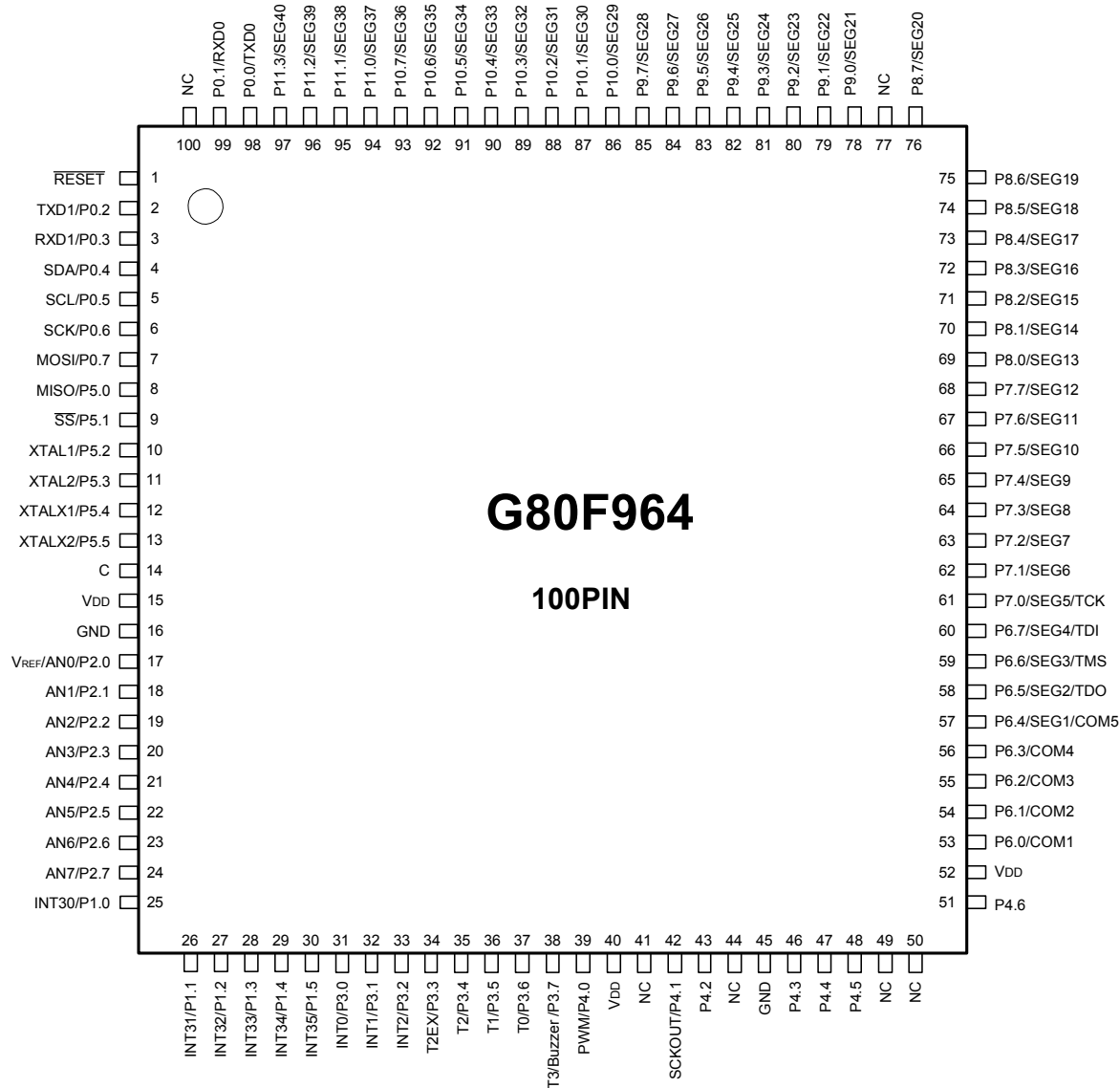
G80F964 不仅集成了如 EUART, IR, TWI 和 SPI 等标准通讯模块，此外还集成了 LCD 驱动器，具有内建比较功能的 ADC, PWM 定时器和系统时钟可分频输出等模块。

为了达到高可靠性和低功耗，G80F964 内建 LCD 驱动器，看门狗定时器，低电压复位功能，低电压检测功能。此外 G80F964 还提供了 2 种低功耗省电模式。

3. 方框图



4. 引脚配置



引脚配置图

总计：100 引脚。

注意：

引脚命名中，写在最外侧的引脚功能具有最高优先级，最内侧的引脚功能具有最低优先级(参见引脚配置图)。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。

引脚功能

引脚编号	引脚命名	默认功能	引脚编号	引脚命名	默认功能
1	RESET	-----	51	P4.6	-----
2	TXD1/P0.2	P0.2	52	V _{DD}	-----
3	RXD1/P0.3	P0.3	53	COM1/P6.0	P6.0
4	SDA/P0.4	P0.4	54	COM2/P6.1	P6.1
5	SCL/P0.5	P0.5	55	COM3/P6.2	P6.2
6	SCK/P0.6	P0.6	56	COM4/P6.3	P6.3
7	MOSI/P0.7	P0.7	57	COM5/SEG1/P6.4	P6.4
8	MISO/P5.0	P5.0	58	TDO/SEG2/P6.5	P6.5
9	SS/P5.1	P5.1	59	TMS/SEG3/P6.6	P6.6
10	XTAL1/P5.2	OPTION	60	TDI/SEG4/P6.7	P6.7
11	XTAL2/P5.3	OPTION	61	TCK/SEG5/P7.0	P7.0
12	XTALX1/P5.4	OPTION	62	SEG6/P7.1	P7.1
13	XTALX2/P5.5	OPTION	63	SEG7/P7.2	P7.2
14	C	-----	64	SEG8/P7.3	P7.3
15	V _{DD}	-----	65	SEG9/P7.4	P7.4
16	GND	-----	66	SEG10/P7.5	P7.5
17	V _{REF} /AN0/P2.0	P2.0	67	SEG11/P7.6	P7.6
18	AN1/P2.1	P2.1	68	SEG12/P7.7	P7.7
19	AN2/P2.2	P2.2	69	SEG13/P8.0	P8.0
20	AN3/P2.3	P2.3	70	SEG14/P8.1	P8.1
21	AN4/P2.4	P2.4	71	SEG15/P8.2	P8.2
22	AN5/P2.5	P2.5	72	SEG16/P8.3	P8.3
23	AN6/P2.6	P2.6	73	SEG17/P8.4	P8.4
24	AN7/P2.7	P2.7	74	SEG18/P8.5	P8.5
25	INT30/P1.0	P1.0	75	P8.6/SEG19	P8.6
26	INT31/P1.1	P1.1	76	SEG20/P8.7	P8.7
27	INT32/P1.2	P1.2	77	NC	-----
28	INT33/P1.3	P1.3	78	SEG21/P9.0	P9.0
29	INT34/P1.4	P1.4	79	SEG22/P9.1	P9.1
30	INT35/P1.5	P1.5	80	SEG23/P9.2	P9.2
31	INT0/P3.0	P3.0	81	SEG24/P9.3	P9.3
32	INT1/P3.1	P3.1	82	SEG25/P9.4	P9.4
33	INT2/P3.2	P3.2	83	SEG26/P9.5	P9.5
34	T2EX/P3.3	P3.3	84	P9.6/SEG27	P9.6
35	T2/P3.4	P3.4	85	SEG28/P9.7	P9.7
36	T1/P3.5	P3.5	86	SEG29/P10.0	P10.0
37	T0/P3.6	P3.6	87	SEG30/P10.1	P10.1
38	T3/Buzzer/P3.7	P3.7	88	SEG31/P10.2	P10.2
39	PWM/P4.0	P4.0	89	SEG32/P10.3	P10.3
40	V _{DD}	-----	90	SEG33/P10.4	P10.4
41	NC	-----	91	SEG34/P10.5	P10.5
42	P4.1	-----	92	P10.6/SEG35	P10.6
43	P4.2	-----	93	SEG36/P10.7	P10.7
44	NC	-----	94	SEG37/P11.0	P11.0
45	GND	-----	95	SEG38/P11.1	P11.1
46	P4.3	-----	96	SEG39/P11.2	P11.2
47	P4.4	-----	97	SEG40/P11.3	P11.3
48	P4.5	-----	98	TXD0/P0.0	P0.0
49	NC	-----	99	RXD0/P0.1	P0.1
50	NC	-----	100	NC	-----

5. 引脚描述

Pin	Type	Description
PORT		
P0.0 – P0.7	I/O	8 位双向 I/O 端口 (P0.6,P0.7 由 VDDIO 脚提供工作电压)
P1.0 – P1.7	I/O	8 位双向 I/O 端口
P2.0 – P2.7	I/O	8 位双向 I/O 端口
P3.0 – P3.6	I/O	7 位双向 I/O 端口
P4.0 – P4.7	I/O	8 位双向 I/O 端口 (由 VDDIO 脚提供工作电压)
P5.0 – P5.7	I/O	8 位双向 I/O 端口 (由 VDDIO 脚提供工作电压)
Timer		
T0	I	Timer0 外部输入或比较输出
T1	I	Timer1 外部输入或比较输出
T2	I/O	Timer2 外部输入/波特率时钟输出
T2EX	I	Timer2 重载/捕捉/方向控制
EUART		
RXD0	I/O	EUART0 数据输入/输出引脚
TXD0	O	EUART0 数据输出引脚
RXD1	I/O	EUART1 数据输入/输出引脚
TXD1	O	EUART1 数据输出引脚
RXD2	I/O	EUART2 数据输入/输出引脚
TXD2	O	EUART2 数据输出引脚
TWI		
SDA	I/O	TWI 串行数据线(开漏)
SCL	O	TWI 串行时钟线(开漏)
LCD 控制器		
COM1 - COM4	O	LCD Com 信号输出脚
SEG1 – SEG32	O	LCD Segment 信号输出脚
ADC		
AN0-AN3	I	ADC 输入通道
PWM		
PWM0	O	PWM0 输出引脚
PWM1	O	PWM1 输出引脚
EMU		
I1P、I1N、I2P、I2N、VP、VN	I	电能计量输入
VREF	I	外部基准电压输入
PF、QF	O	有功、无功功率脉冲输出
中断、复位、时钟、电源		
INT0 – INT3	I	外部中断 0、1、2、3
RST	I	该引脚上保持 10us 以上的低电平，CPU 将复位。由于有内建 30kΩ 上拉电阻连接到 VOUT，所以仅接一个外部电容即可实现上电复位。
XTAL1	I	低频振荡器输入
XTAL2	O	低频振荡器输出
PLL_C	P	内建 PLL 外部电容连接脚
DGND	P	数字接地
VDD	P	电源
AGND	P	模拟接地
VOUT	P	电源输出(由开关选择 VDD 或 VBAT 输出)，提供数字电路电源。
VBAT	P	电池输入
VDDIO	P	I/O 电源 (LQFP64 封装中 47-64 引脚供电电源)

编程接口		
TDO (SEG7)	O	调试接口：测试数据输出
TMS (SEG8)	I	调试接口：测试模式选择
TDI (SEG9)	I	调试接口：测试数据输入
TCK (SEG10)	I	调试接口：测试时钟输入
注意： 当 SEG7-SEG10 作为调试接口时，SEG7-SEG10 的原有功能被限制。		
稳压源		
C	O	内部稳压源输出(外接 47μF 电容)
外部电压		
VIN	I	外部电压输入

6. SFR映像

G80F964 内置 256 字节的直接寻址寄存器,包括通用数据存储器 and 特殊功能存储器(SFR), G80F964 的 SFR 有以下几种:

CPU 内核寄存器:	ACC, B, PSW, SP, DPL, DPH
CPU 增强内核寄存器:	AUXC, DPL1, DPH1, INSCON, XPAGE
电源和时钟控制寄存器:	PCON, SUSLO
Flash 寄存器:	IB_CLK0, IB_CLK1, IB_OFFSET, XPAGE, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5
数据存储页寄存器:	XPAGE
硬件看门狗定时器寄存器:	RSTSTAT
系统时钟控制寄存器:	CLKCON
中断系统寄存器:	IEN0, IEN1, IPH0, IPL0, IPH1, IPL1, IENC, EXF0, EXF1
I/O 端口寄存器:	P0, P1, P2, P3, P4, P5, P6, P7, P8, P9, P10, P11; P0CR, P1CR, P2CR, P3CR, P4CR, P5CR, P6CR, P7CR, P8CR, P9CR, P10CR, P11CR; P0PCR, P1PCR, P2PCR, P3PCR, P4PCR, P5PCR, P6PCR, P7PCR, P8PCR, P9PCR, P10PCR, P11PCR, POS
定时器寄存器:	TCON, TMOD, TL0, TH0, TL1, TH1, T2CON, T2MOD, EXF0, TL2, TH2, RCAP2L, RCAP2H, T3CON, TL3, TH3
EUART0 寄存器:	SCON, SBUF, SADEN, SADDR, PCON
EUART1 寄存器:	SCON1, SBUF1, SADEN1, SADDR1
TWI 寄存器:	TWICON, TWIDAT
SPI 寄存器:	SPCON, SPSTA, SPDAT
ADC 寄存器:	ADCON, ADT, ADCH, ADDL, ADDH
LCD 寄存器:	LCDCON, LCDCLK0, LCDCLK1, P6SS, P7SS, P8SS, P9SS, P10SS, P11SS
PWM 寄存器:	PWMCON, PWMD, PWMP

CPU Core SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B 寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	AUXC 寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针 1 低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83H	数据指针 1 高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84H	数据指针 2 低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针 2 高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	00--00-0	BKS1	BKS0	-	-	DIV	MUL	-	DPS

数据存储页 SFR

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
XPAGE	F7H	flash 页寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0

电源时钟控制 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PCON	87H	电源控制	00000000	SMOD	SSTAT	-	SSTAT1	GF1	GF0	PD	IDL
SUSLO	8EH	省电模式控制	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

Flash 控制 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_OFFSET	FBH Bank0	可编程 Flash 低位字节偏 移	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH Bank0	可编程 Flash 数据寄存器	00000000	IB_ DATA.7	IB_ DATA.6	IB_ DATA.5	IB_ DATA.4	IB_ DATA.3	IB_ DATA.2	IB_ DATA.1	IB_ DATA.0
IB_CON1	F2H Bank0	Flash 控制寄 存器 1	00000000	IB_ CON1.7	IB_ CON1.6	IB_ CON1.5	IB_ CON1.4	IB_ CON1.3	IB_ CON1.2	IB_ CON1.1	IB_ CON1.0
IB_CON2	F3H Bank0	Flash 控制寄 存器 2	---00000	-	-	-	IB_ CON2.4	IB_ CON2.3	IB_ CON2.2	IB_ CON2.1	IB_ CON2.0
IB_CON3	F4H Bank0	Flash 控制寄 存器 3	----0000	-	-	-	-	IB_ CON3.3	IB_ CON3.2	IB_ CON3.1	IB_ CON3.0
IB_CON4	F5H Bank0	Flash 控制寄 存器 4	----0000	-	-	-	-	IB_ CON4.3	IB_ CON4.2	IB_ CON4.1	IB_ CON4.0
IB_CON5	F6H Bank0	Flash 控制寄 存器 5	----0000	-	-	-	-	IB_ CON5.3	IB_ CON5.2	IB_ CON5.1	IB_ CON5.0
FLASHCON	D7H Bank0	访问控制寄 存器	-----0	-	-	-	-	-	-	-	FAC

WDT SFR

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
RSTSTAT	B1H Bank0	看门狗定时器控制寄存器	0-000000	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

时钟控制 SFR

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CLKCON	B2H Bank0	系统时钟选择	111-00--	32K_SPDUP	CLKPS1	CLKPS0	-	HFON	FS	-	-

中断 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IEN0	A8H	中断允许控制 0	00000000	EA	EADC	ET2	ES	ET1	EX1	ET0	EX0
IEN1	A9H	中断允许控制 1	00000000		ET3	ETWI	ES1		EX3	EX2	ESPI
IPL0	B8H	中断优先权控制 低位 0	-0000000	-	PADCL	PT2L	PSL	PT1L	PX1L	PT0L	PX0L
IPH0	B4H	中断优先权控制 高位 0	-0000000	-	PADCH	PT2H	PSH	PT1H	PX1H	PT0H	PX0H
IPL1	B9H	中断优先权控制 低位 1	00000000		PT3L	PTWIL	PS1L		PX3L	PX2L	PSPIL
IPH1	B5H	中断优先权控制 高位 1	00000000		PT3H	PTWIH	PS1H		PX3H	PX2H	PSPIH
EXF0	E8H Bank0	外部中断 2,3 寄存器	--0000-0	-	-	IT3.1	IT3.0	IT2.1	IT2.0	-	IE2
EXF1	D8H Bank0	中断标志位	--0000-0	-	-	IF35	IF34	IF33	IF32	IF31	IF30
IENC	BAH Bank0	外部中断 3 通道 选择	--000000	-	-	EXS35	EXS34	EXS33	EXS32	EXS31	EXS30

端口 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P0	80H Bank0	8 位端口 0	00000000	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H Bank0	8 位端口 1	--000000	-	-	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0H Bank0	8 位端口 2	00000000	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	B0H Bank0	8 位端口 3	00000000	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4	C0H Bank0	8 位端口 4	-0000000	-	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5	80H Bank1	8 位端口 5	--000000	-	-	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
P6	90H Bank1	8 位端口 6	00000000	P6.7	P6.6	P6.5	P6.4	P6.3	P6.2	P6.1	P6.0
P7	A0H Bank1	8 位端口 7	00000000	P7.7	P7.6	P7.5	P7.4	P7.3	P7.2	P7.1	P7.0
P8	B0H Bank1	8 位端口 8	00000000	P8.7	P8.6	P8.5	P8.4	P8.3	P8.2	P8.1	P8.0
P9	C0H Bank1	8 位端口 9	00000000	P9.7	P9.6	P9.5	P9.4	P9.3	P9.2	P9.1	P9.0
P10	D8H Bank1	8 位端口 10	00000000	P10.7	P10.6	P10.5	P10.4	P10.3	P10.2	P10.1	P10.0
P11	E8H Bank1	8 位端口 11	----0000	-	-	-	-	P11.3	P11.2	P11.1	P11.0

P0CR	E1H Bank0	端口 0 输入/输出方向控制	00000000	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2H Bank0	端口 1 输入/输出方向控制	--000000	-	-	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3H Bank0	端口 2 输入/输出方向控制	00000000	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR	E4H Bank0	端口 3 输入/输出方向控制	00000000	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR	E5H Bank0	端口 4 输入/输出方向控制	-0000000	-	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR	E1H Bank1	端口 5 输入/输出方向控制	--000000	-	-	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P6CR	E2H Bank1	端口 6 输入/输出方向控制	00000000	P6CR.7	P6CR.6	P6CR.5	P6CR.4	P6CR.3	P6CR.2	P6CR.1	P6CR.0
P7CR	E3H Bank1	端口 7 输入/输出方向控制	00000000	P7CR.7	P7CR.6	P7CR.5	P7CR.4	P7CR.3	P7CR.2	P7CR.1	P7CR.0
P8CR	E4H Bank1	端口 8 输入/输出方向控制	00000000	P8CR.7	P8CR.6	P8CR.5	P8CR.4	P8CR.3	P8CR.2	P8CR.1	P8CR.0
P9CR	E5H Bank1	端口 9 输入/输出方向控制	00000000	P9CR.7	P9CR.6	P9CR.5	P9CR.4	P9CR.3	P9CR.2	P9CR.1	P9CR.0
P10CR	E6H Bank1	端口 10 输入/输出方向控制	00000000	P10CR.7	P10CR.6	P10CR.5	P10CR.4	P10CR.3	P10CR.2	P10CR.1	P10CR.0
P11CR	E7H Bank1	端口 11 输入/输出方向控制	----0000	-	-	-	-	P11CR.3	P11CR.2	P11CR.1	P11CR.0
P0PCR	E9H Bank0	端口 0 内部上拉允许	00000000	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAH Bank0	端口 1 内部上拉允许	--000000	-	-	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBH Bank0	端口 2 内部上拉允许	00000000	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR	ECH Bank0	端口 3 内部上拉允许	00000000	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR	EDH Bank0	端口 4 内部上拉允许	-0000000	-	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR	E9H Bank1	端口 5 内部上拉允许	--000000	-	-	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P0PCR.0
P6PCR	EAH Bank1	端口 6 内部上拉允许	00000000	P6PCR.7	P6PCR.6	P6PCR.5	P6PCR.4	P6PCR.3	P6PCR.2	P6PCR.1	P5PCR.0
P7PCR	EBH Bank1	端口 7 内部上拉允许	00000000	P7PCR.7	P7PCR.6	P7PCR.5	P7PCR.4	P7PCR.3	P7PCR.2	P7PCR.1	P7PCR.0
P8PCR	ECH Bank1	端口 8 内部上拉允许	00000000	P8PCR.7	P8PCR.6	P8PCR.5	P8PCR.4	P8PCR.3	P8PCR.2	P8PCR.1	P8PCR.0
P9PCR	EDH Bank1	端口 9 内部上拉允许	00000000	P9PCR.7	P9PCR.6	P9PCR.5	P9PCR.4	P9PCR.3	P9PCR.2	P9PCR.1	P9PCR.0
P10PCR	EEH Bank1	端口 10 内部上拉允许	00000000	P10PCR.7	P10PCR.6	P10PCR.5	P10PCR.4	P10PCR.3	P10PCR.2	P10PCR.1	P10PCR.0
P11PCR	EFH Bank1	端口 11 内部上拉允许	----0000	-	-	-	-	P11PCR.3	P11PCR.2	P11PCR.1	P11PCR.0
POS	EEH Bank0	端口模式选择	00000000	P3.7OS	P3.6OS	P3.5OS	P3.4OS	P1.5OS	P1.4OS	P1.3OS	P1.2OS

定时器 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TCON	88H Bank0	定时器/计数器 0 和 1 控制	00000000	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
TMOD	89H Bank0	定时器/计数器 0 和 1 模式	00000000	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
TL0	8AH Bank0	定时器/计数器 0 低位字节	00000000	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0	8CH Bank0	定时器/计数器 0 高位字节	00000000	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1	8BH Bank0	定时器/计数器 1 低位字节	00000000	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1	8DH Bank0	定时器/计数器 1 高位字节	00000000	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
T2CON	C8H Bank0	定时器/计数器 2 控制	00000000	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
T2MOD	C9H Bank0	定时器/计数器 2 模式	-----00	-	-	-	-	-	-	T2OE	DCEN
RCAP2L	CAH Bank0	定时器/计数器 2 重载/截获低 位字节	00000000	RCAP 2L.7	RCAP 2L.6	RCAP 2L.5	RCAP 2L.4	RCAP 2L.3	RCAP 2L.2	RCAP 2L.1	RCAP 2L.0
RCAP2H	CBH Bank0	定时器/计数器 2 重载/截获高 位字节	00000000	RCAP 2H.7	RCAP 2H.6	RCAP 2H.5	RCAP 2H.4	RCAP 2H.3	RCAP 2H.2	RCAP 2H.1	RCAP 2H.0
TL2	CCH Bank0	定时器/计数器 2 低位字节	00000000	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	CDH Bank0	定时器/计数器 2 高位字节	00000000	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
T3CON	88H Bank1	定时器/计数器 3 控制	0-00-000	TF3	-	T3PS[1]	T3PS[0]	-	TR3	T3CLKS[1]	T3CLKS[0]
TL3	8CH Bank1	定时器/计数器 3 低位字节	00000000	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
TH3	8DH Bank1	定时器/计数器 3 高位字节	00000000	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0

UART0 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SCON	98H Bank0	串行控制	00000000	SM0 /FE	SM1 /RXOV	SM2 /TXCOL	REN	TB8	RB8	TI	RI
SBUF	99H Bank0	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADDR	9AH Bank0	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN	9BH Bank0	从属地址屏蔽	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
PCON	87H Bank0	电源和串行控制	00-00000	SMOD	SSTAT	-	SSTAT1	GF1	GF0	PD	IDL

EUART1 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SCON1	98H Bank1	串行 1 控制	00000000	SM10 /FE1	SM11 /RXOV1	SM12 /TXCOL1	REN1	TB18	RB18	TI1	RI1
SBUF1	99H Bank1	串行 1 数据 缓冲器	00000000	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
SADDR1	9AH Bank1	从属地址 1	00000000	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1	9BH Bank1	从属地址 1 屏蔽	00000000	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
PCON	87H Bank0	电源和串行 控制	00-00000	SMOD	SSTAT	-	SSTAT1	GF1	GF0	PD	IDL

SPI SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SPCON	A2H Bank0	SPI 控制寄存器	00000000	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPD0
SPSTA	F8H Bank0	SPI 状态寄存器	00000---	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
SPDAT	A3H Bank0	SPI 数据寄存器	00000000	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0

TWI SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TWICON	A6H Bank0	TWI 控制寄存器	00000000	TWIEN	TWIIF	STA	STO	RVDOV	ACK	BR1	BR0
TWIDAT	A7H Bank0	TWI 数据寄存器	00000000	TWID7	TWID6	TWID5	TWID4	TWID3	TWID2	TWID1	TWID0

ADC SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
ADCON	93H Bank0	ADC 控制	00000000	ADON	ADCIF	EC	RENC	SCH2	SCH1	SCH0	----- GO/DONE
ADT	94H Bank0	ADC 时间配置	000-0000	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
ADCH	95H Bank0	ADC 通道选择	00000000	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
ADDL	96H Bank0	ADC 数据低位字 节	-----00	-	-	-	-	-	-	A1	A0
ADDH	97H Bank0	ADC 数据高位字 节	00000000	A9	A8	A7	A6	A5	A4	A3	A2

LCD SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
LCDCON	ABH Bank0	LCD 控制	0---0--	LCDON	-	-	-	-	DUTY	-	-
LCDCON1	B3H Bank0	LCD 控制 1	0-00----	FCMOD	-	FCCTL1	FCCTL0	-	-	MOD1	MOD0
LCDCLK0	ACH Bank0	LCD 时钟 0	00000000	LCK0.7	LCK0.6	LCK0.5	LCK0.4	LCK0.3	LCK0.2	LCK0.1	LCK0.0
LCDCLK1	AAH Bank0	LCD 时钟 1	00000000	LCK1.7	LCK1.6	LCK1.5	LCK1.4	LCK1.3	LCK1.2	LCK1.1	LCK1.0
P6SS	DAH Bank1	P6 功能选择	00000000	P6S7	P6S6	P6S5	P6S4	P6S3	P6S2	P6S1	P6S0
P7SS	DBH Bank1	P7 功能选择	00000000	P7S7	P7S6	P7S5	P7S4	P7S3	P7S2	P7S1	P7S0
P8SS	DCH Bank1	P8 功能选择	00000000	P8S7	P8S6	P8S5	P8S4	P8S3	P8S2	P8S1	P8S0
P9SS	DDH Bank1	P9 功能选择	00000000	P9S7	P9S6	P9S5	P9S4	P9S3	P9S2	P9S1	P9S0
P10SS	DEH Bank1	P10 功能选择	00000000	P10S7	P10S6	P10S5	P10S4	P10S3	P10S2	P10S1	P10S0
P11SS	DFH Bank1	P11 功能选择	---0000	-	-	-	-	P11S3	P11S2	P11S1	P11S0

PWM SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PWMCON	D1H Bank0	PWM0 控制	0000--00	EPWM	PWMS	PWMCK1	PWMCK0	-	-	PWMIF	PWMSS
PWMP	D2H Bank0	PWM 占空比控制	00000000	PP.7	PP.6	PP.5	PP.4	PP.3	PP.2	PP.1	PP.0
PWMD	D3H Bank0	PWM 死区时间控制	00000000	PD.7	PD.6	PD.5	PD.4	PD.3	PD.2	PD.1	PD.0

蜂鸣器 SFR

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
Buzzer	BDH Bank0	蜂鸣器控制	----0000	-	-	-	-	BCA2	BCA1	BCA0	BZEN

外部中断 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
EXF0	E8H	外部中断 2,3 寄存器	-----00	-	-	-	-	-	-	IE2	IT2
TCON	88H	定时器/计数器 0 和 1 控制 外部中断 0,1 控制	00000000	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

系统时钟输出 SFRs

符号	地址	名称	POR/WDT /LVR/PIN 复位值	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SCKOUTC ON	C1H Bank0	系统时钟输出 控制	-----00	-	-	-	-	-	-	SCKOUT SL	SCKOUT EN

注意：-;保留位。

SFR 映像

	可按位寻址	不可按位寻址							
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8H	SPSTA	IB_CLK0	IB_CLK1	IB_OFFSET	IB_DATA			(Reserved)	FFH
F0H	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7H
E8H	EXF0	P0PCR	P1PCR	P2PCR	P3PCR	P4PCR	PxOS		EFH
E0H	ACC	P0CR	P1CR	P2CR	P3CR	P4CR			E7H
D8H	EXF1								DFH
D0H	PSW	PWMCON	PWMP	PWMD				FLASHCON	D7H
C8H	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2			CFH
C0H	P4	CLLOUTCON							C7H
B8H	IPL0	IPL1	IENC			Buzzer			BFH
B0H	P3	RSTSTAT	CLKCON	LPDCON1	IPH0	IPH1			B7H
A8H	IEN0	IEN1	LCDCON1	LCDCON	LCDCLK0				AFH
A0H	P2		SPCON	SPDAT			TWICON	TWIDAT	A7H
98H	SCON	SBUF	SADDR	SADEN					9FH
90H	P1			ADCON	ADT	ADCH	ADDL	ADDH	97H
88H	TCON	TMOD	TL0	TL1	TH0	TH1	SUSLO		8FH
80H	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

	可按位寻址	不可按位寻址							
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8H								(测试保留位)	FFH
F0H	B	AUXC						XPAGE	F7H
E8H	P11	P5PCR	P6PCR	P7PCR	P8PCR	P9PCR	P10PCR	P11PCR	EFH
E0H	ACC	P5CR	P6CR	P7CR	P8CR	P9CR	P10CR	P11CR	E7H
D8H	P10		P6SS	P7SS	P8SS	P9SS	P10SS	P11SS	DFH
D0H	PSW								D7H
C8H									CFH
C0H	P9								C7H
B8H	IPL0	IPL1							BFH
B0H	P8				IPH0	IPH1			B7H
A8H	IEN0	IEN1							AFH
A0H	P7								A7H
98H	SCON1	SBUF1	SADDR1	SADEN1					9FH
90H	P6								97H
88H	T3CON				TL3	TH3	SUSLO		8FH
80H	P5	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

注意：未使用的 SFR 地址禁止读写。

访问 Bank0 或 Bank1 时，用户务必保证软件选择位配置合理。

7. 标准功能

7.1 CPU

7.1.1 CPU内核特殊功能寄存器

CPU 核寄存器: ACC, B, PSW, SP, DPL, DPH

累加器

累加器 ACC 是一个常用的专用寄存器，指令系统中采用 A 作为累加器的助记符。

B 寄存器

在乘法指令中，会用到 B 寄存器。在其它指令中，B 寄存器可作为暂存器来使用。

栈指针(SP)

栈指针 SP 是一个 8 位专用寄存器，在执行 PUSH、各种子程序调用、中断响应等指令时，SP 先加 1，再将数据压栈；执行 POP、RET、RETI 等指令时，数据退出堆栈后 SP 再减 1。堆栈栈顶可以是片上内部 RAM(00H-FFH)的任意地址，系统复位后，SP 初始化为 07H，使得堆栈事实上由 08H 地址开始。

数据指针(DPTR)

数据指针 DPTR 是一个 16 位专用寄存器，其高位字节寄存器用 DPH 表示，低位字节寄存器用 DPL 表示。它们既可以作为一个 16 位寄存器 DPTR 来处理，也可以作为 2 个独立的 8 位寄存器 DPH 和 DPL 来处理。

程序状态字(PSW)寄存器

程序状态字(PSW)寄存器包含了程序状态信息。

PSW 寄存器

D0H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PSW	AUXC	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值(POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	AUXC	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	辅助进位标志位 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	F0 标志位 用户自定义标志位
4-3	RS[1:0]	R0-R7 寄存器页选择位 00: 页 0 (映射到 00H-07H) 01: 页 1 (映射到 08H-0FH) 10: 页 2 (映射到 10H-17H) 11: 页 3 (映射到 18H-1FH)
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生
1	F1	F1 标志位 用户自定义标志位
0	P	奇偶校验位 0: 累加器A中值为1的位数为偶数 1: 累加器 A 中值为 1 的位数为奇数

7.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令: 16 位*8 位, 16 位/8 位
- 双数据指针
- CPU 增强内核寄存器: AUXC, DPL1, DPH1, INSCON

G80F964 扩展了'MUL'和'DIV'的指令, 使用一个新寄存器-AUXC 寄存器保存运算数据的高 8 位, 以实现 16 位运算。

在 16 位乘法指令中, 会用到 AUXC 寄存器。在其它指令中, AUXC 寄存器可作为暂存器来使用。

CPU 在复位后进入标准模式, 'MUL'和'DIV'的指令操作和标准 8051 指令操作一致。设置 INSCON 寄存器的相应位, 允许 16 位模式操作。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0; 8 位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16 位模式	(AUXC A)* (B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0; 8 位模式	(A) / (B)	商低位字节	余数	---
	INSCON.3 = 1; 16 位模式	(AUXC A) / (B)	商低位字节	余数	商高位字节

7.1.3 双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为 DPTR 而新型数据指针命名为 DPTR1。数据指针 DPTR1 与 DPTR 类似, 是一个 16 位专用寄存器, 其高位字节寄存器用 DPH1 表示, 低位字节寄存器用 DPL1 表示。它们既可以作为一个 16 位寄存器 DPTR1 来处理, 也可以作为 2 个独立的 8 位寄存器 DPH1 和 DPL1 来处理。

通过对 INSCON 寄存器中的 DPS 位置 1 或清 0 选择两个数据指针中的一个。所有读取或操作 DPTR 的相关指令将会选择最近一次选择的数据指针。

7.2 随机数据存储器(RAM)

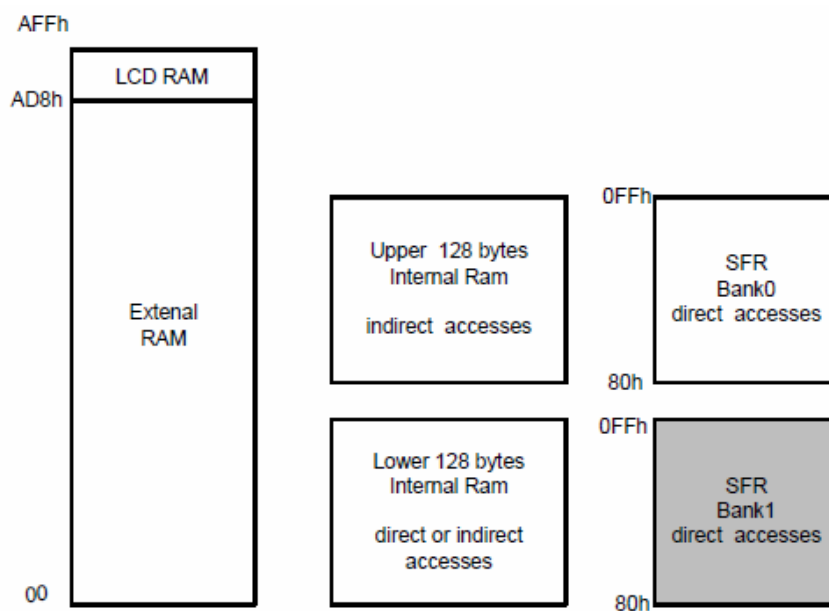
7.2.1 特性

G80F964 为数据存储提供了内部 RAM 和外部 RAM。下列为存储器空间分配：

- 低位 128 字节的 RAM(地址从 00H 到 7FH)可直接或间接寻址
- 高位 128 字节的 RAM(地址从 80H 到 FFH)只能间接寻址
- 特殊功能寄存器(SFR，地址从 80H 到 FFH)只能直接寻址
- 外部 RAM 字节可通过 MOVX 指令间接寻址

高位 128 字节的 RAM 占用的地址空间和 SFR 相同，但在物理上与 SFR 的空间是分离的。当一个指令访问高于地址 7FH 的内部位置时，CPU 可以根据访问的指令类型来区分是访问高位 128 字节数据 RAM 还是访问 SFR。

G80F964 在外部数据空间额外提供了 2776 字节 RAM，支持高级语言。G80F964 还配置了 40 字节的 LCD RAM(AD8H –AFFH)。



内部和外部 RAM 配置

G80F964 支持传统的访问外部 RAM 方法。使用 MOVX A, @Ri 或 MOVX @Ri, A; 来访问外部低位 256 字节 RAM; 用 MOVX A, @DPTR 或 MOVX @DPTR, A 来访问外部 64K 字节 RAM。

用户也能用 XPAGE 寄存器来访问外部 RAM，仅用 MOVXA, @Ri 或 MOVX @Ri, A 指令即可。用户能用 XPAGE 来表示高于 256 字节的 RAM 地址。

在 Flash SSP 模式下，XPAGE 也能用作分段选择器(详见 SSP 章节)

数据存储页寄存器

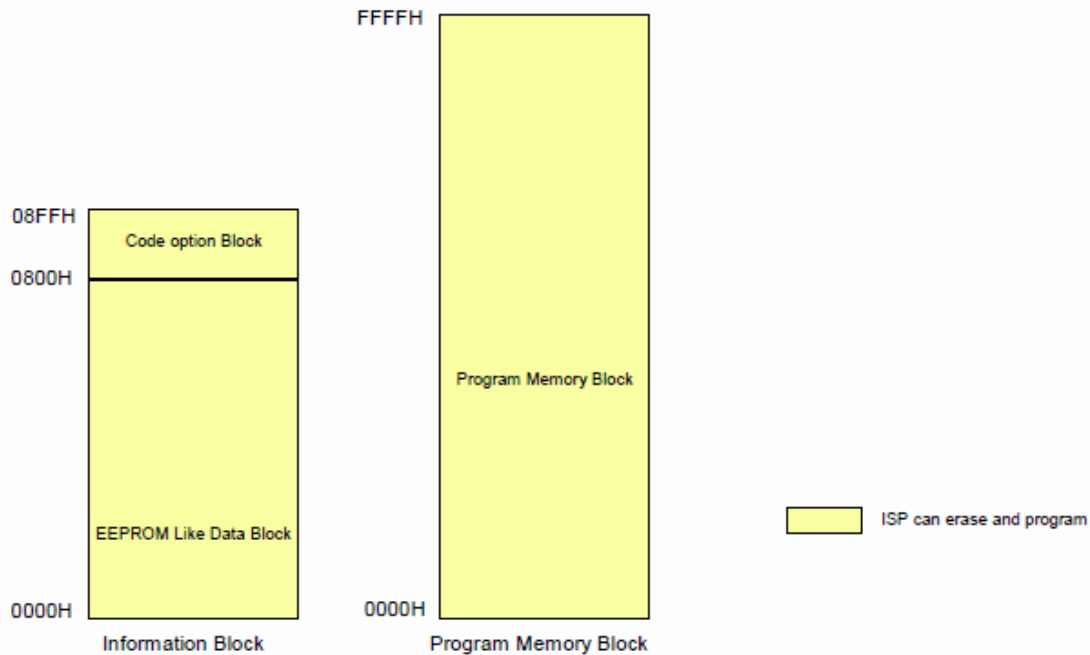
F7H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	XPAGE7-0	RAM 页选择器

7.3 Flash存储器

7.3.1 特性

- Flash 存储器包括 64 个 1KB 区块，总共 64KB
- □在工作电压范围内都能进行编程和擦除操作
- 在线编程(ICP)操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：至少 100000 次
- 数据保存年限：至少 10 年
- 低功耗



G80F964 为存储程序代码内置 64K 可编程 Flash 程序存储区(Program Memory Block), 支持在线编程(ICP)模式和扇区自编程(SSP)模式对 Flash 存储器操作。

G80F964 还内置 2304 字节的特殊信息存储区(Information Block)包含 256 字节代码选项信息以及 2048 字节的类 EEPROM 存储区用于存放用户数据。

Flash 操作定义:

在线编程(ICP)模式: 通过 Flash 编程器对 Flash 存储器进行擦、读、写操作。

扇区自编程(SSP)模式: 用户程序代码运行在 Program Memory 中, 对 Flash 存储器进行擦、读、写操作。

Flash 存储器支持以下操作:

1)代码保护控制模式编程

G80F964 的代码保护功能为用户代码提供了高性能的安全措施。每个分区有两种模式可用。

代码保护模式 0: 允许/禁止任何编程器的写入/读取操作(不包括整体擦除)。

代码保护模式 1: 允许/禁止在其它扇区中通过 MOV C 指令进行读取操作, 或通过 SSP 模式进行擦除/写入操作。

用户必须使用下列方式才能完成代码保护控制模式的设定:

1)Flash 编程器在 ICP 模式设置相应的保护位, 以进入所需的保护模式。

SSP 模式不支持代码保护控制模式编程。

2)整体擦除

无论代码保护控制模式的状态如何, 整体擦除操作都将会擦除所有程序, 代码选项, 代码保护位和自定义 ID 码的内容。(Flash 编程器为用户提供自定义 ID 码设置功能以区别他们的产品), 但是不会擦除类 EEPROM 存储区。

用户必须使用下列方式才能完成整体擦除：

1)Flash 编程器在 ICP 模式发出整体擦除指令，进行整体擦除。

SSP 模式不支持整体擦除。

3)扇区擦除

扇区擦除操作将会擦除所选扇区中内容。用户程序(SSP)和 Flash 编程器都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式 1。

若需 Flash 编程器执行该操作，必须禁止所选扇区的代码保护控制模式 0。

用户必须使用下列 2 种方式之一才能完成扇区擦除：

1)Flash 编程器在 ICP 模式发出扇区擦除指令，进行扇区擦除。

2)通过 SSP 功能发出扇区擦除指令，进行扇区擦除(详见在扇区自编程章节)。

4)类 EEPROM 存储区擦除

类 EEPROM 存储区擦除操作将会擦除类 EEPROM 存储区中的内容。用户程序(SSP)和 Flash 编程器都能执行该操作。

用户必须使用下列 2 种方式之一才能完成类 EEPROM 存储区擦除：

1)Flash 编程器在 ICP 模式发出类 EEPROM 存储区擦除指令，进行类 EEPROM 存储区擦除。

2)通过 SSP 功能发出类 EEPROM 存储区擦除指令，进行类 EEPROM 存储区擦除(详见在扇区自编程章节)。

5)写/读代码

读/写代码操作可以将代码从 Flash 存储器中读出或写入。用户程序(SSP)和 Flash 编程器都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式 1。不管安全位设置与否，用户程序都能读/写程序自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式 0。

用户必须使用下列 2 种方式之一才能完成写/读代码：

1)Flash 编程器在 ICP 模式发出写/读代码指令，进行写/读代码。

2)通过 SSP 功能发出写/读代码指令，进行写/读代码。

6)写/读类 EEPROM 存储区

读/写类 EEPROM 存储区操作可以将数据从类 EEPROM 存储区中读出或写入。用户程序(SSP)和 Flash 编程器都能执行该操作。

用户必须使用下列 3 种方式之一才能完成写/读类 EEPROM 存储区：

1)Flash 编程器在 ICP 模式发出写/读类 EEPROM 存储区指令，进行写/读类 EEPROM 存储区。

2)通过 SSP 功能发出写/读类 EEPROM 存储区指令，进行写/读类 EEPROM 存储区。

Flash 存储器操作汇总

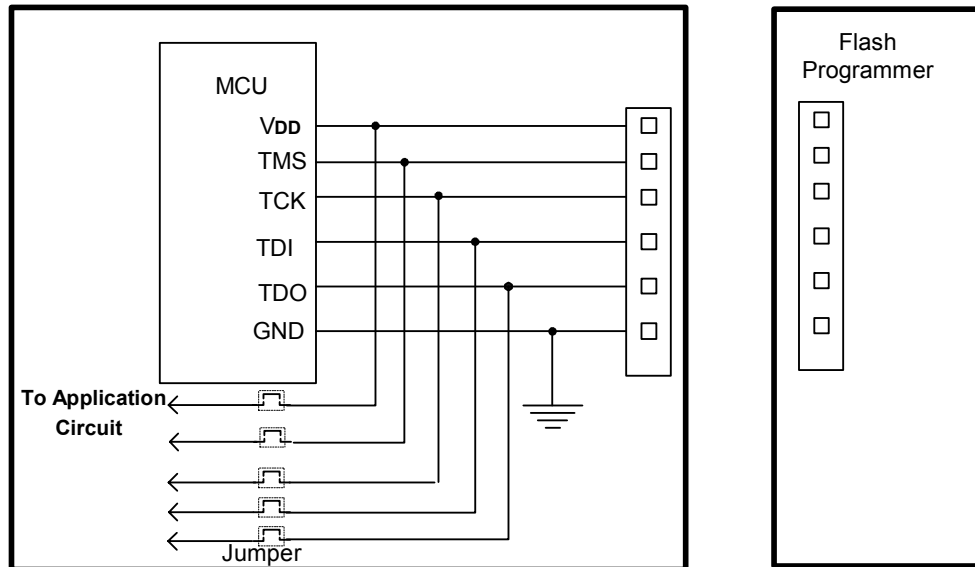
操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持 (无安全位)	支持 (无安全位)
整体擦除	支持	不支持
类 EEPROM 存储区擦除	支持	支持
写/读代码	支持 (无安全位)	支持 (无安全位)
读/写类 EEPROM 存储区	支持	支持

7.3.2 ICP 模式下的Flash 操作

ICP 模式为通过 Flash 编程器对 MCU 进行编程，可以在 MCU 焊在用户板上以后编程。ICP 模式下，用户系统必须关机后 Flash 编程器才能通过 ICP 编程接口刷新 Flash 存储器。ICP 编程接口包括 6 个引脚(VDD, GND, TCK, TDI, TMS, TDO)。

编程器使用 4 个 JTAG 引脚 (TDO, TDI, TCK, TMS)进入编程模式。只有将特定波形输入 4 个引脚后，CPU 才能进入编程模式。如需详细说明请参考 Flash 编程器用户指南。

在 ICP 模式中，通过 6 线接口编程器能完成所有 Flash 操作。因为编程信号非常敏感，所以使用编程器编程时用户需要先用 6 个跳线将芯片的编程引脚(VDD, GND, TCK, TDI, TMS, TDO)从应用电路中分离出来，如下图所示。



当采用 ICP 模式进行操作时，建议按照如下步骤进行操作：

- 1) 在开始编程前断开跳线(jumper)，从应用电路中分离编程引脚；
- 2) 将芯片编程引脚连接至 Flash 编程器编程接口，开始编程；
- 3) 编程结束后断开 Flash 编程器接口，连接跳线恢复应用电路。

7.3.3 扇区自编程(SSP)功能

G80F964 支持 SSP 功能。如果所选扇区未被保护，用户代码可以擦除所有扇区或对所有扇区执行编程操作。一旦该扇区被编程，则在该扇区被擦除之前不能被再次编程。

G80F964 内建一个复杂控制流程以避免误入 SSP 模式导致代码被误修改。为进入 SSP 模式，IB_CON2~5 必须满足特定条件。若 IB_CON2~5 不满足特定条件，则无法进入 SSP 模式。

寄存器

编程用地址选择寄存器

F7H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-2	XPAGE[7:2]	被擦除/编程的存储单元扇区号，000000 代表扇区 0，依此类推。
1-0	XPAGE[1:0]	被擦除/编程的存储单元高 2 位地址

编程用地址偏移寄存器

FBH	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_OFFSET	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被编程的存储单元低 8 位地址

编程用数据寄存器

FCH	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA [7:0]	待编程数据

SSP 型选择寄存器

F2H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_CON1	IB_CON 1.7	IB_CON 1.6	IB_CON 1.5	IB_CON 1.4	IB_CON 1.3	IB_CON 1.2	IB_CON 1.1	IB_CON 1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	SSP 操作选择 0xE6: 扇区擦除 0x6E: 存储单元编程

SSP 流程控制寄存器 1

F3H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_CON2	-	-	-	-	IB_CON 2.3	IB_CON 2.2	IB_CON 2.1	IB_CON 2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON2 [3:0]	必须为 05H, 否则 Flash 编程将会终止

SSP 流程控制寄存器 2

F4H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_CON3	-	-	-	-	IB_CON 3.3	IB_CON 3.2	IB_CON 3.1	IB_CON 3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3 [3:0]	必须为 0AH, 否则 Flash 编程将会终止

SSP 流程控制寄存器 3

F5H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_CON4	-	-	-	-	IB_CON 4.3	IB_CON 4.2	IB_CON 4.1	IB_CON 4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

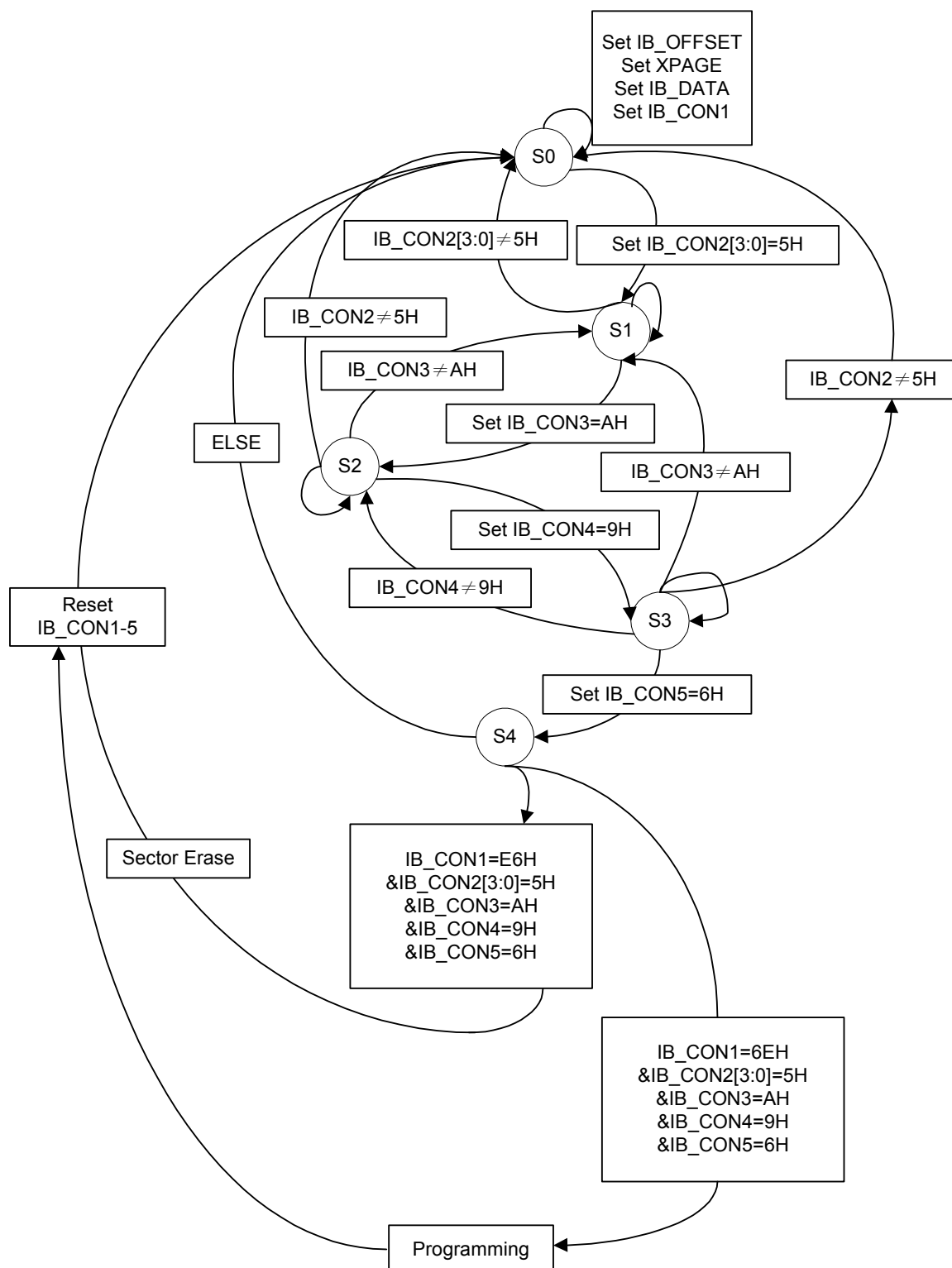
位编号	位符号	说明
3-0	IB_CON4 [3:0]	必须为 09H, 否则 Flash 编程将会终止

SSP 流程控制寄存器 4

F6H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IB_CON5	-	-	-	-	IB_CON 5.3	IB_CON 5.2	IB_CON 5.1	IB_CON 5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5 [3:0]	必须为 06H, 否则 Flash 编程将会终止

7.3.4 Flash控制流程图



7.3.5 SSP编程注意事项

为确保顺利完成 SSP 编程，用户软件必须按以下步骤设置：

A. 用于代码/数据编程：

1. 关闭中断；
2. 根据地址设置 XPAGE、IB_OFFSET；
3. 按编程需要，设置 IB_DATA；
4. 按照顺序设置 IB_CON1~5；
5. 添加 4 个 NOP 指令；
6. 开始编程，CPU 将进入 IDLE 模式；编程完成后自动退出 IDLE 模式；
7. 如需继续写入数据，跳转至第 2 步；
8. XPAGE 寄存器清 0；恢复中断设置。

B. 用于扇区擦除：

1. 关闭中断；
2. 按相应的扇区设置 XPAGE；
3. 按照顺序设置 IB_CON1~5；
4. 添加 4 个 NOP 指令；
5. 开始擦除，CPU 将进入 IDLE 模式；擦除完成后自动退出 IDLE 模式；
6. 如需继续擦除数据，跳转至第 2 步；
7. XPAGE 寄存器清 0；恢复中断设置。

C.读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”

D. 关于类 EEPROM 区域

G80F964 具有 2K 的类 EEPROM，地址是从 0000H~07FFH。对于类 EEPROM 的操作类似于 Flash 的操作，即类似上述 A/B/C 部分的描述。区别在于：

甲、在对类 EEPROM 进行擦除、写或读之前，应首先将 FLASHCON 寄存器的最低位 FAC 位置 1。

乙、类 EEPROM 的扇区为 256 字节，而不是 1024 字节

特别需要注意的是，当不需要对类 EEPROM 操作时，必须将 FAC 位清 0。

FLASHCON 寄存器的描述如下：

访问控制寄存器

D7H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
FLASHCON	-	-	-	-	-	-	-	FAC
读/写	-	-	-	-	-	-	-	读/写
复位值(POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
7-1	-	保留位
0	FAC	访问控制 0: MOVC 指令或者 SSP 功能访问 Main Block 区域 1: MOVC 指令或者 SSP 功能访问类 EEPROM 区域

7.4 系统时钟和振荡器

7.4.1 特性

- 支持 4 种振荡器类型: 32.768kHz 晶体谐振器, 晶体谐振器, 陶瓷谐振器, 和内部 8M RC 振荡器
- 4 个振荡器引脚(XTAL1, XTAL2, XTALX1, XTALX2)从 4 种振荡器类型中产生 1 种或者 2 种时钟
- 内建 8MHz RC 振荡器
- 内建 32.768kHz 加速电路
- 内建系统时钟分频器

G80F964 几个内部时钟定义如下:

OSCCLK: 从 4 个可选振荡器类型中(从 XTAL 输入的 32.768kHz 晶体谐振器, 晶体谐振器和陶瓷谐振器以及内部 8M RC 振荡器)选中的那个振荡器的时钟。**fosc** 定义为 OSCCLK 的频率。**tosc** 定义为 OSCCLK 的周期。

OSCXCLK: 从 3 个可选振荡器类型中(从 XTALX 输入的晶体谐振器和陶瓷谐振器以及内部 8M RC 振荡器)选中的那个振荡器的时钟。**foscx** 定义为 OSCXCLK 的频率。**toscx** 定义为 OSCXCLK 的周期。

注意:

当代码选项 OP_OSC 不是 011, 100, 111 时(32.768kHz 振荡器没有被选中, 详见代码选项章节), OSCXCLK 不存在。

WDTCLK: 内部的 32k 看门狗 RC 振荡器时钟。**fWDT** 定义为 WDTCLK 的频率。**tWDT** 定义为 WDTCLK 的周期。

OSCSCLK: 系统时钟频率分频器的输入时钟。这个时钟可能为 OSCCLK。**fOSCS** 定义为 OSCSCLK 的频率。**tOSCS** 定义为 OSCSCLK 的周期。

SYSCLK: 系统时钟, 系统频率分频器的输出时钟。这个时钟为 CPU 指令周期的时钟。**fSYS** 定义为 SYSCLK 的频率。**tSYS** 定义为 SYSCLK 的周期。

7.4.2 概述

G80F964 支持 4 种振荡器类型: 32.768kHz 晶体谐振器, 晶体谐振器(400kHz-12MHz), 陶瓷谐振器(400kHz-12MHz)和内部 RC 振荡器(8MHz)。振荡器类型的选择由代码选项 OP_OSC 决定(详见代码选项章节)。G80F964 有 4 个振荡器引脚(XTAL1, XTAL2, XTALX1, XTALX2), 可以从 4 种振荡器类型中产生 1 种或者 2 种时钟。这些都是由代码选项 OP_OSC 决定(详见代码选项章节)。由振荡器产生的基本时钟脉冲提供系统时钟支持 CPU 及片上外围设备。

7.4.3 寄存器

系统时钟控制寄存器

B2H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CLKCON	32K_SPDUP	CLKS1	CLKS0	-	HFON	FS	-	-
读/写	读/写	读/写	读/写	-	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	1	1	1	-	0	0	-	-

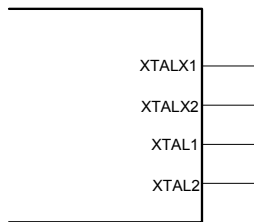
位编号	位符号	说明
7	32K_SPDUP	32.768kHz 晶体谐振器加速模式控制位 0: 32.768kHz 振荡器常规模式, 由软件清0。 1: 32.768kHz 振荡器加速模式, 由软件或者硬件置1。 此位在系统发生任何形式的复位, 如上电复位, 看门狗复位等时, 自动由硬件设置1, 用以加速32.768kHz 振荡器起振, 缩短32.768kHz 振荡器的起振时间。如果有需要, 本位也可以由软件置1 或者清0。 比如进入掉电模式(Power-down mode)前, 可以将此位置1, 掉电模式唤醒后再由软件清0。 应该注意的是关闭32.768kHz 加速模式(此位清0), 可以节省系统的耗电。 只有代码选项OP_OSC 为011, 100, 111 时(选择32.768kHz 晶体振荡器, 详见代码选项章节), 此控制位才有效。
6-5	CLKS[1: 0]	系统时钟预分频器 00: $f_{SYS} = f_{OSCS}$ 01: $f_{SYS} = f_{OSCS} / 2$ 10: $f_{SYS} = f_{OSCS} / 4$ 11: $f_{SYS} = f_{OSCS} / 12$ 如果选择 32.768kHz 振荡器为 OSCSCLK, 此控制位无效。
3	HFON	OSCXCLK 开关控制寄存器 0: 关闭OSCXCLK 1: 打开OSCXCLK 只有代码选项OP_OSC 为011, 100, 111 时(选择32.768kHz 晶体振荡器, 详见代码选项章节), 此控制位才有效。
2	FS	频率选择位 0: 选择32.768kHz 为OSCSLK 1: 选择OSCXCLK 为OSCSLK 只有代码选项OP_OSC 为011, 100, 111 时(选择32.768kHz 晶体振荡器, 详见代码选项章节), 此控制位才有效。

注意:

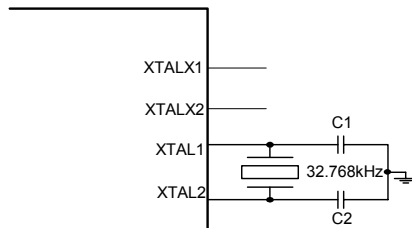
1. 当代码选项 OP_OSC 为 011 时, OSCXCLK 为内建 RC; 当代码选项 OP_OSC 为 100 或者 011 时, OSCXCLK 为从 XTALX 输入的晶体谐振器或陶瓷谐振器。
2. 当代码选项 OP_OSC 为 011, 100 或者 111 时, HFON 和 FS 才有效。
3. 当代码选项 OP_OSC 不为 011 和 000 时, 内部 RC 振荡器会一直关闭。
4. 当 OSCXCLK 作为 OSCSCLK 时(也就是说, HFON=1 和 FS=1), HFON 由软件清 0 无效。
5. 当 OSCSCLK 从 32.768kHz 切换到 OSCXCLK 时, 假如当时 OSCXCLK 为关闭状态, 则必须按以下步骤依次设置:
 - a. 设置 HFON = 1, 打开 OSCXCLK
 - b. 至少等待振荡器预热时间(详见振荡器预热章节)
 - c. 设置 FS = 1, 选择 OSCXCLK 作为 OSCSCLK
6. 当 OSCSCLK 从 OSCXCLK 切换到 32.768kHz 时, 则必须按以下步骤依次设置:
 - a. 设置 FS = 0, 选择 32.768kHz 作为 OSCSCLK
 - b. 下一条指令设置 HFON = 0, 关闭 OSCXCLK

7.7.4 振荡器类型

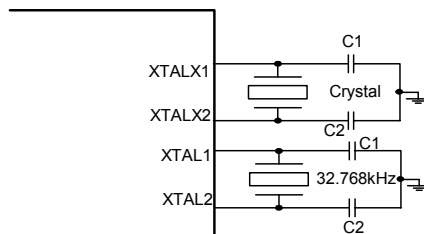
OP_OSC=000: 内部 RC 振荡器, XTAL 和 XTALX 端与 I/O 共享



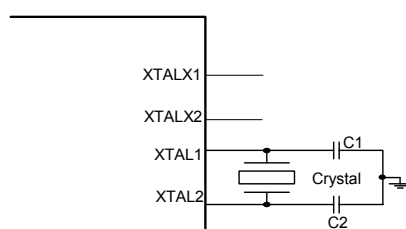
OP_OSC= 011: 从 XTAL 输入 32.768kHz 晶体谐振器, 内部 RC 振荡器可以使能, XTALX 引脚与 I/O 共享



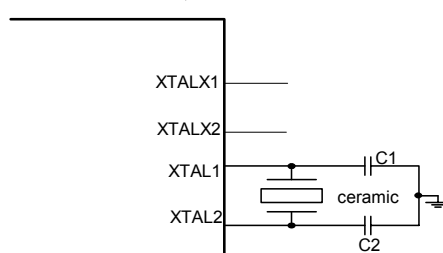
OP_OSC=100: 从 XTAL 输入 32.768kHz 晶体谐振器, 从 XTALX 输入 400k ~ 12M 晶体谐振器



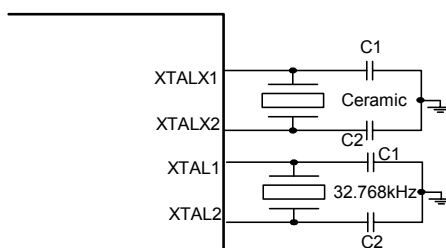
OP_OSC=101: 从 XTAL 输入 400k ~ 12M 晶体谐振器, XTALX 引脚与 I/O 共享



OP_OSC=110: 从 XTAL 输入 400k ~ 12M 陶瓷谐振器, XTALX 引脚与 I/O 共享



OP_OSC=111: 从 XTAL 输入 32.768kHz 晶体谐振器, 从 XTALX 输入 400k ~ 12M 陶瓷谐振器



7.4.5 谐振器负载电容选择

陶瓷振荡器			推荐型号
频率	C1	C2	
455kHz	47~100pF	47~100pF	没有内建负载电容的陶瓷谐振器
4MHz	15~68pF	15~68pF	没有内建负载电容的陶瓷谐振器
8MHz	15~68pF	15~68pF	没有内建负载电容的陶瓷谐振器

晶体振荡器			推荐型号
频率	C1	C2	
32.768kHz	5~12.5pF	5~12.5pF	推荐使用 $\phi 3 \times 8$ 32.768kHz 晶振
4MHz	8~15pF	8~15pF	
8MHz	8~15pF	8~15pF	

注意:

表中负载电容为设计参考数据!

以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。

请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

7.5 I/O 端口

7.5.1 特性

- 87 个双向 I/O 端口
- I/O 端口可与其它功能共享

G80F964 提供 87 个位可编程双向 I/O 端口，端口数据在寄存器 Px 中。端口控制寄存器(PxCRy)控制端口是作为输入或者输出。当端口作为输入时，每个 I/O 端口带有由控制的内部上拉电阻 PxPCRY(x=0~11,y=0~7)。

G80F964 的有些 I/O 引脚能与其它选择功能共享。当所有功能都允许时，CPU 内优先级仲裁电路能够避免功能冲突。(具体参考端口共享章节)。

7.5.2 寄存器

端口控制寄存器

E1H-E7H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P0CR (E1H,Bank0)	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR (E2H,Bank0)	-	-	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR (E3H,Bank0)	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR (E4H,Bank0)	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR (E5H,Bank0)	-	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR (E1H,Bank1)	-	-	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P6CR (E2H,Bank1)	P6CR.7	P6CR.6	P6CR.5	P6CR.4	P6CR.3	P6CR.2	P6CR.1	P6CR.0
P7CR (E3H,Bank1)	P7CR.7	P7CR.6	P7CR.5	P7CR.4	P7CR.3	P7CR.2	P7CR.1	P7CR.0
P8CR (E4H,Bank1)	P8CR.7	P8CR.6	P8CR.5	P8CR.4	P8CR.3	P8CR.2	P8CR.1	P8CR.0
P9CR (E5H,Bank1)	P9CR.7	P9CR.6	P9CR.5	P9CR.4	P9CR.3	P9CR.2	P9CR.1	P9CR.0
P10CR (E6H,Bank1)	P10CR.7	P10CR.6	P10CR.5	P10CR.4	P10CR.3	P10CR.2	P10CR.1	P10CR.0
P11CR (E7H,Bank1)	-	-	-	-	P11CR.3	P11CR.2	P11CR.1	P11CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxCR.y x=0,2,3,6~10, y=0~7 x=1,5. y=0~5 x=11. y=0~3	端口输入/输出控制寄存器 0: 输入模式 1: 输出模式

端口上拉电阻控制寄存器

	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P0 (80H,Bank0)	P0.7	P0.6	*P0.5	*P0.4	P0.3	P0.2	P0.1	P0.0
P1 (90H,Bank0)	-	-	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2 (A0H,Bank0)	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3(B0H,Bank0)	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4(C0H,Bank0)	-	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5 (80H,Bank1)	-	-	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
P6(90H,Bank1)	P6.7	P6.6	P6.5	P6.4	P6.3	P6.2	P6.1	P6.0
P7 (A0H,Bank1)	P7.7	P7.6	P7.5	P7.4	P7.3	P7.2	P7.1	P7.0
P8 (B0H,Bank1)	P8.7	P8.6	P8.5	P8.4	P8.3	P8.2	P8.1	P8.0
P9 (C0H,Bank1)	P9.7	P9.6	P9.5	P9.4	P9.3	P9.2	P9.1	P9.0
P10(D8H,Bank1)	P10.7	P10.6	P10.5	P10.4	P10.3	P10.2	P10.1	P10.0
P11 (E8H,Bank1)	-	-	-	-	P11.3	P11.2	P11.1	P11.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxCr.y x=0,2,3,6~10, y=0~7 x=1,5, y=0~5 x=11, y=0~3	输入端口内部上拉电阻控制 0: 内部上拉电阻关闭 1: 内部上拉电阻开启

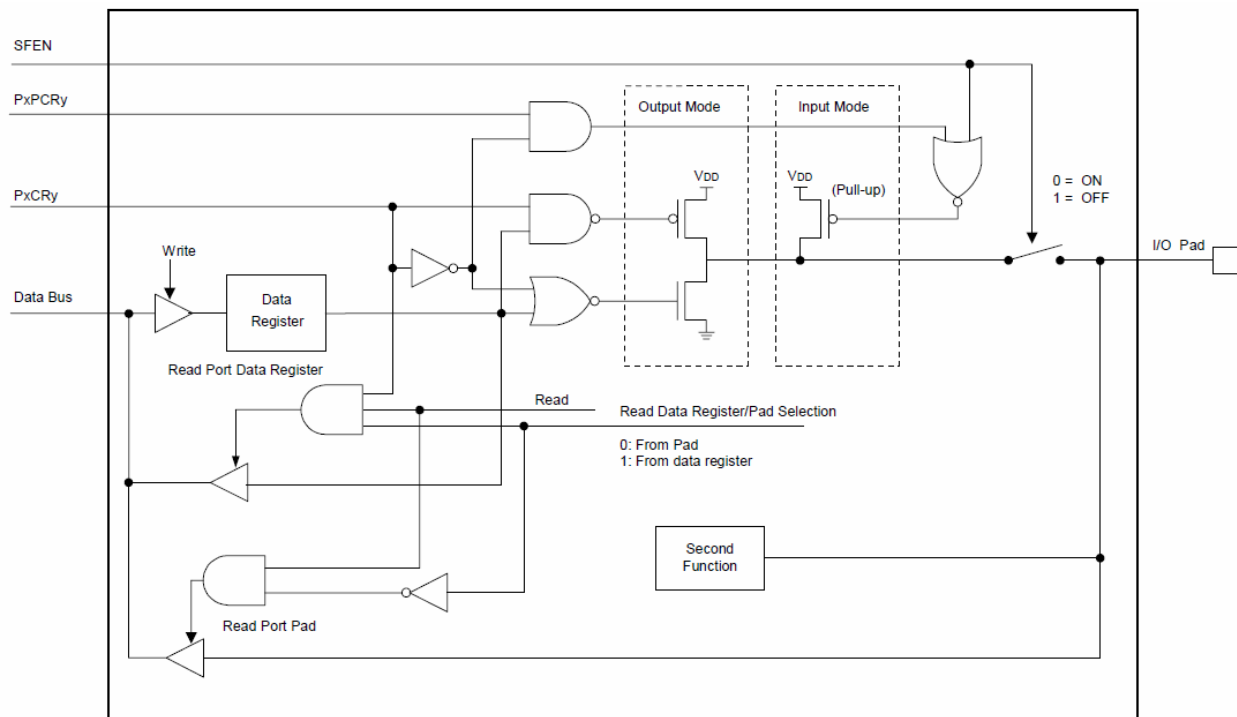
*注意：当 TWI 功能打开后，P0.4/P0.5 端口自动作为 N-沟道的开漏 I/O。

端口数据寄存器

EEH,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
POS	P3.7OS	P3.6OS	P3.5OS	P3.4OS	P1.5OS	P1.4OS	P1.3OS	P1.2OS
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	POS[7:0]	端口 P3.7~3.4 和端口 P1.5~1.2 输出模式选择 0: 引脚配置为 CMOS 输出模式 CMOS 推挽类型 1: 引脚配置为 N-沟道的开漏型

7.5.3 端口模块图



注意:

- 1) 输入端口读操作直接读引脚电平。
- 2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。读取指令区分：读-改-写指令是读寄存器，而其它指令读引脚电平。

输入/输出端口写操作都是针对端口数据寄存器。

7.5.4 端口共享

87 个双向 I/O 端口中的一些端口，也能共享作为第二或第三种特殊功能。共享优先级按照外部最高内部最低的规则：

在引脚配置图中引脚最外部标注功能享有最高优先级，最里面标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能(如果被允许的话)，就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改 PxCR、PxPCR(x=0~11)，但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何读、写操作只影响到数据寄存器的值，不论实际引脚电平和 I/O 状态。

注意：当端口为外部中断口时，任何端口的读操作均将返回引脚电平。

Port 0:

- TXD0(P0.0): EUART0 数据输出
- RXD0(P0.1): EUART0 数据输入
- TXD1(P0.2): EUART1 数据输出
- RXD1(P0.3): EUART1 数据输入
- SDA(P0.4): TWI 串行数据线 (开漏)
- SCL (P0.5): TWI 串行时钟线(开漏)
- SCK(P0.6): SPI 串行时钟
- MOSI(P0.7): SPI 主输出从输入

Port0 共享列表

引脚编号	优先级	功能	允许位
98	1	TXD2	写入 SBUF 寄存器
	2	P0.0	上述情况未满足
99	1	RXD2	SCON 寄存器中的 REN 位置 1 (当 REN=1 时，自动上拉)
	2	P0.1	SCON 寄存器中 REN1 位清 0
2	1	TXD1	写入 SBUF1 寄存器
	2	P0.2	上述情况未满足
3	1	RXD1	SCON1 寄存器中的 REN1 位设置 1 (当 REN1=1 时，自动上拉)
	2	P0.3	SCON1 寄存器中 REN1 位清 0
4	1	SDA	TWICON 寄存器中的 TWIEN 位设置 1
	2	P0.4	TWICON 寄存器中的 TWIEN 位清 0
5	1	SCL	TWICON 寄存器中的 TWIEN 位设置 1
	2	P0.5	TWICON 寄存器中的 TWIEN 位清 0
6	1	SCK	SPSTA 寄存器中的 SPEN 位设置 1 (当 SPEN,CPHA,SSDIS 位在从属模式下都设置 1 时，自动上拉)
	2	P0.6	SPSTA 寄存器中的 SPEN 位清 0
7	1	MOSI	SPSTA 寄存器中的 SPEN 位设置 1 (当 SPEN,CPHA,SSDIS 位在从属模式下都设置 1 时，自动上拉)
	2	P0.7	SPSTA 寄存器中的 SPEN 位清 0

Port 1:

-INT30-INT35 (P1.0-P1.5): 外部中断 30-35

Port1 共享列表

引脚编号	优先级	功能	允许位
25-30	1	INT30-INT35	IENC 寄存器中的 EXS35~30 位, P1.5~P1.0 设置为输入模式
	2	P1.0-P1.5	上述情况未满足

Port 2:

-AN0-AN7 (P2.1-P2.7): ADC 输入通道

-VREF (P2.0): 模/数转换参考电压输入

Port2 共享列表

引脚编号	优先级	功能	允许位
17	1	V _{REF}	ADCON 寄存器中的 REFC 位置 1
	2	AN0	ADCH 寄存器中的 CH0 位置 1, ADCON 寄存器中的 SCH [2-0] 设置为 000
	3	P2.0	上述情况未满足
18-24	1	AN1-AN7	ADCH 寄存器中的 CH7~CH1 位置 1, ADCON 寄存器中的 SCH [2-0]配置为 111~001
	2	P2.1-P2.7	上述情况未满足

Port 3:

- INT0 (P3.0): 外部中断 0
- INT1 (P3.1): 外部中断 1
- INT2 (P3.2): 外部中断 2
- T2EX (P3.3): 捕获定时器外部时钟
- T2 (P3.4): 定时器 2 外部输入
- T1 (P3.5): 定时器 1 外部输入
- T0 (P3.6): 定时器 0 外部输入
- T3 (P3.7): 定时器 3 外部输入
- Buzzer(P3.7): 蜂鸣器输出

Port3 共享列表

引脚编号	优先级	功能	允许位
31	1	INT0	IEN0 寄存器中的 EX0 位置 1, P3.0 设置为输入模式
	2	P3.0	总是 I/O 端口
32	1	INT1	IEN0 寄存器中的 EX1 位置 1, P3.1 设置为输入模式
	2	P3.1	总是 I/O 端口
33	1	INT2	IEN1 寄存器中的 EX2 位置 1, P3.3 设置为输入模式
	2	P3.2	总是 I/O 端口
34	1	T2EX	T2MOD 中的 DCEN 位清 0 且 EXEN2 置 1, 或者 DCEN 位置 1(自动上拉)
	2	P3.3	上述情况未满足
35	1	T2	T2CON 寄存器中 TR2 位置 1, T2MOD 寄存器中的 C/T2 位置 1 (自动上拉)
	2	P3.4	上述情况未满足
36	1	T1	TCON 寄存器中的 TR1 位置 1, TMOD 寄存器中的 C/T1 位置 1(自动上拉)
	2	P3.5	上述情况未满足
37	1	T0	TCON 寄存器中的 TR0 位置 1, TMOD 寄存器中的 C/T0 位置 1(自动上拉)
	2	P3.6	上述情况未满足
38	1	T1	T3CON 寄存器中的 TR3 位置 1, T3CLKS[1-0]设置为 01 (自动上拉)
	2	Buzzer	Buzzer 寄存器中的 BZEN 位置 1
	3	P3.7	上述情况未满足

Port 4:

- PWM (P4.0): PWM 输出
- SCKOUT(P4.1): 系统时钟可编程输出

Port4 共享列表

引脚编号	优先级	功能	允许位
39	1	PWM	PWMC 寄存器中的 PWMSS 位和 EPWM 位置 1
	2	P4.0	PWMC 寄存器中的 PWMSS 位和 EPWM 位清 0
40	1	SCKOUT	系统时钟输出控制寄存器中的 SCKOUTEN 位置 1
	2	P4.1	系统时钟输出控制寄存器中的 SCKOUTEN 位清 0

Port 5:

- MISO (P5.0): SPI 主输入从属输出
- SS(P5.1): SPI 从属选择
- XTAL1 (P5.2): 振荡器输入
- XTAL2 (P5.3): 振荡器输出
- XTALX1 (P5.4): 子振荡器输入
- XTALX2 (P5.5): 子振荡器输出

Port5 共享列表

引脚编号	优先级	功能	允许位
8	1	MISO	在 SPSTA 寄存器中的 SPEN 位置 1 (在主模式下将 SPSTA 寄存器中的 SPEN 位置 1 时, 自动上拉)
	2	P5.0	上述情况未满足
9	1	SS	当 SPEN=1 时, 在 SPI 主模式下将 SPCON 寄存器中的 SSDIS 位清 0, 或者在 SPI 从模式下当 CPHA=1 时将 SPCON 寄存器中的 SSDIS 位清 0, 或者在 SPI 从模式下将 SPCON 寄存器中的 CPHA 位清 0 (当 SPEN =1 & Master=1 & SSDIS=0 时, 自动上拉, 当 SPEN=1 & Master=0 时, 自动上拉)
	2	P5.1	上述情况未满足
10	1	XTAL1	代码选项 OP_OSC[2-0]设置为 011, 101, 110, 100 或 111
	2	P5.2	上述情况未满足
11	1	XTAL2	代码选项 OP_OSC[2-0]设置为 011, 101, 110, 100 或 111
	2	P5.3	上述情况未满足
12	1	XTALX1	代码选项 OP_OSC[2-0]设置为 100 或 111
	2	P5.4	上述情况未满足
13	1	XTALX2	代码选项 OP_OSC[2-0]设置为 100 或 111
	2	P5.5	上述情况未满足

Port 6:

- COM1-5 (P6.0-P6.4): LCD Common 信号输出 1-5
- SEG1-4 (P6.4-6.7): LCD Segment 信号输出 1-4

Port6 共有列表

引脚编号	优先级	功能	允许位
53-56	1	COM1-COM4	P6SS 寄存器中的 P6S0~P6S3 位置 1
	2	P6.3-P6.0	上述情况未满足
57	1	COM5	LCDCON 寄存器中的 DUTY[0-1]设置为 10 或 11, P6SS 寄存器中的 P6S4 位置 1
	2	SEG1	LCDCON 寄存器中的 DUTY[0-1]设置为 00 或 01, P6SS 寄存器中的 P6S4 位置 1
	3	P6.4	上述情况未满足
58-60	1	SEG2-4	P6SS 寄存器中的 P6S5~P6S7 位置 1
	2	P6.5-P6.7	上述情况未满足

Port 7:

-SEG5-12 (P7.0~7.7): LCD Segment 信号输出 5-12

Port7 共享列表

引脚编号	优先级	功能	允许位
61-68	1	SEG5-12	P7SS 寄存器中的 P7S0-P7S7 位置 1
	2	P7.0-P7.7	上述情况未满足

Port 8:

-SEG13-20 (P8.7~8.0): LCD Segment 信号输出 13-20

Port8 共享列表

引脚编号	优先级	功能	允许位
69-76	1	SEG13-20	P8SS 寄存器中的 P8S7~P8S0 位置 1
	2	P8.0-P8.7	上述情况未满足

Port 9:

-SEG21-28 (P9.0-9.7): LCD Segment 信号输出 21-28

Port9 共享列表

引脚编号	优先级	功能	允许位
78-85	1	SEG21-28	P9SS 寄存器中的 P9S0-P9S7 位置 1
	2	P9.0-P9.7	上述情况未满足

Port 10:

-SEG29-36 (P10.0-10.7): LCD Segment 信号输出 29-36

Port10 共享列表

引脚编号	优先级	功能	允许位
86-93	1	SEG29-36	P10SS 寄存器中的 P10S0-P10S7 位置 1
	2	P10.0-P10.7	上述情况未满足

Port 11:

-SEG37-40 (P11.0-11.3): LCD Segment 信号输出 37-40

Port11 共享列表

引脚编号	优先级	功能	允许位
97-94	1	SEG37-40	P11SS 寄存器中的 P11S0-P11S3 位置 1
	2	P11.0-P11.3	上述情况未满足

7.6 定时器

7.6.1 特性

- G80F964 有 4 个定时器(定时器 0,1,2,3)，其中定时器 0,1,2 兼容标准的 8052
- 4 个都可被设置为定时器或计数器
- 用作定时器功能时，每经过一个系统时钟，寄存器加 1
- 用作计数器功能时，外部输入脚 $T_x(x=0,1,2,3)$ 每产生一次 1 到 0 的跳变时，寄存器加 1

7.6.2 定时器/计数器 0,1

每个定时器的两个数据寄存器(TH_x & TL_x ($x = 0, 1$))可作为一个 16 位寄存器来访问。它们由寄存器 TCON 和 TMOD 控制。IEN0 寄存器的 ET0 和 ET1 位置 1 能允许定时器 0 和定时器 1 中断。(详见中断章节)

定时器 x 的方式($x = 0, 1$)

通过计数器/定时器方式寄存器(TMOD)的方式选择位 $Mx1-Mx0$ ，选择定时器工作方式。

方式 0: 13 位计数器/定时器

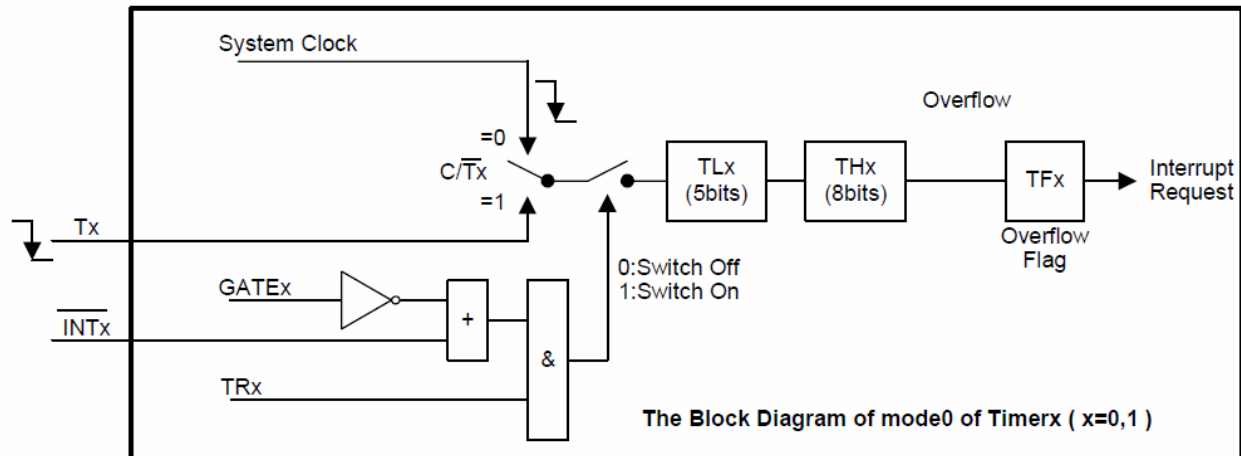
在方式 0 中，定时器 x 为 13 位计数器/定时器。 TH_x 寄存器存放 13 位计数器/定时器的高 8 位， TL_x 存放低 5 位 ($TL_x.4-TL_x.0$)。 TL_x 的高三位($TL_x.7-TL_x.5$)是不确定的，在读取时应该被忽略。当 13 位定时器

寄存器递增，溢出时，系统置起定时器溢出标志 TF_x 。如果定时器 x 中断被允许，将会产生一个中断。 $C/\overline{T_x}$ 位选择计数器/定时器的时钟源。

如果 $C/\overline{T_x} = 1$ ，定时器 x 输入引脚(T_x)的电平从高到低跳变，使定时器 x 数据寄存器加 1。如果 $C/\overline{T_0} = 0$ ，选择系统时钟为定时器 x 的时钟源。

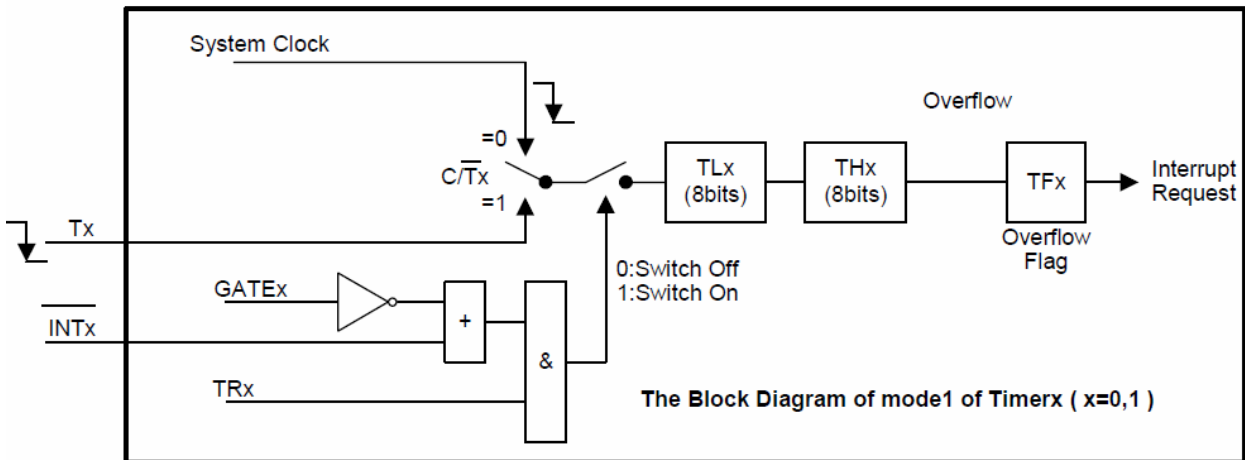
当 $GATE_x = 0$ 或 $GATE_x = 1$ 且输入信号 $\overline{INT_x}$ 有效时， TR_x 置 1 打开定时器。 $GATE_x$ 置 1 允许定时器

由外部输入信号 $\overline{INT_x}$ 控制，便于测量 $\overline{INT_x}$ 的正脉冲宽度。 TR_x 位置 1 不强行复位定时器，这意味着如果 TR_x 置 1，定时器寄存器将从上次 TR_x 清 0 时的值开始计数。所以在允许定时器之前，应该设定定时器寄存器的初始值。



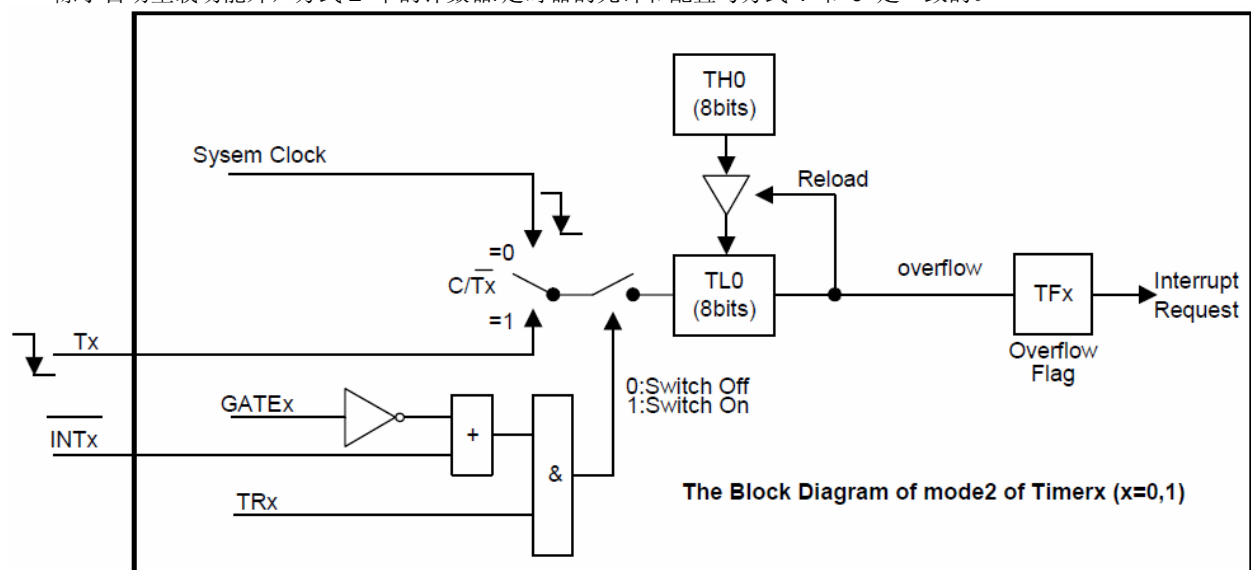
方式 1: 16 位计数器/定时器

除了使用 16 位定时器/计数器之外，方式 1 的运行与方式 0 一致。打开和配置计数器/定时器也如同方式 0。

**方式 2: 8 位自动重载计数器/定时器**

方式 2 中，定时器 x 是 8 位自动重载计数器/定时器。TLx 存放计数值，THx 存放重载值。当在 TLx 中的计数器溢出至 0x00 时，置起定时器溢出标志 TFx，寄存器 THx 的值被重载入寄存器 TLx 中。如果定时器中断允许，当 TFx 置 1 时将产生一个中断。而在 THx 中的重载值不会改变。在允许定时器正确计数开始之前，TLx 必须初始化为所需的值。

除了自动重载功能外，方式 2 中的计数器/定时器的允许和配置与方式 1 和 0 是一致的。



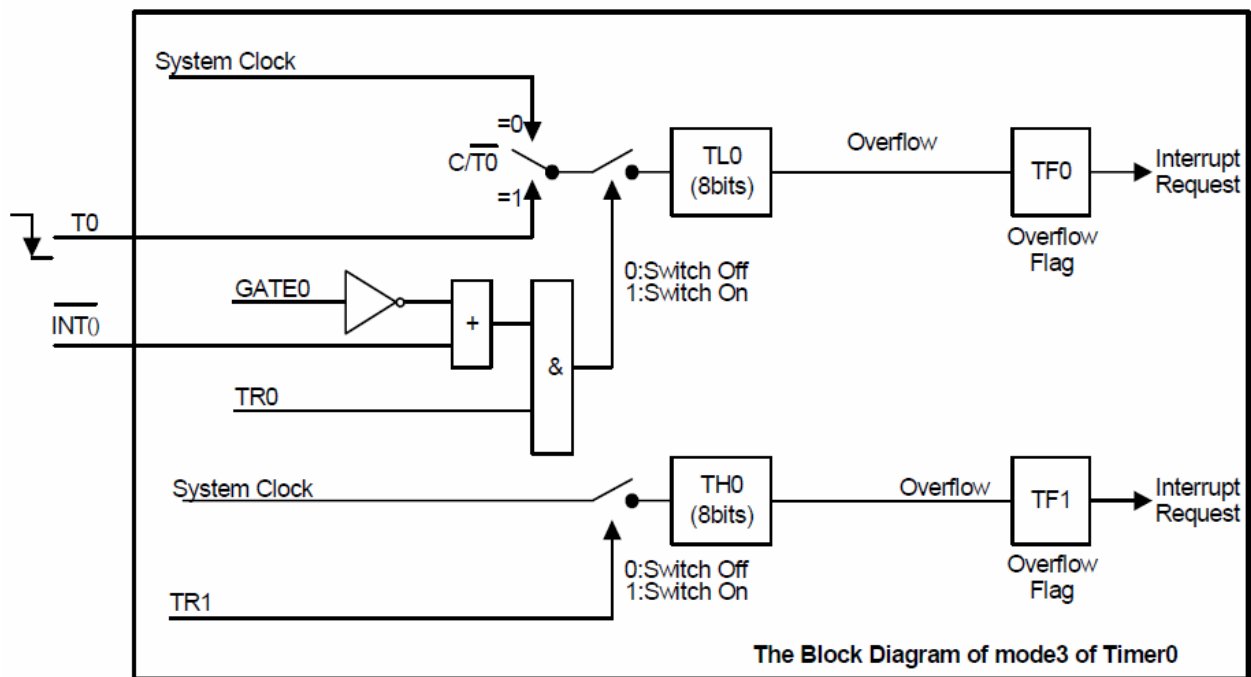
方式 3: 两个 8 位计数器/定时器(只限于定时器 0)

在方式 3 中, 定时器 0 用作两个独立的 8 位计数器/定时器, 分别由 TL0 和 TH0 控制。TL0 使用定时器

0 的控制(在 TCON 中)和状态(在 TMOD 中)位: TR0, C/T0, GATE0 和 TF0。TL0 能用系统时钟或外部输入信号作为时钟源。

TH0 只能用作定时器功能, 时钟源来自系统时钟。TH0 由定时器 1 的控制位 TR1 控制使能, 溢出时定时器 1 溢出标志 TF1 置 1, 控制定时器 1 中断。

定时器 0 工作在方式 3 时, 定时器 1 可以工作在方式 0、1 或 2, 但是不能置 1 TF1 标志和产生中断, 可以用来产生串口的波特率。TH1 和 TL1 只能用作定时器功能, 时钟源来自系统时钟, GATE1 位无效。T1 输入脚的上拉电阻也无效。定时器 1 由方式控制使能与否, 因为 TR1 被定时器 0 占用。定时器 1 在方式 0、1 或 2 时使能, 在方式 3 时被关闭。

**注意:**

当定时器 1 作为波特率发生器时, 读取或写入 TH1/TL1 会影响波特率的准确性, 因此也会引起通信出错。

7.6.3 寄存器

定时器/计数器 x 控制寄存器 (x = 0,1)

88H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7,5	TFx x = 0, 1	定时器x 溢出标志位 0 : 定时器x 无溢出, 可由软件清0 1 : 定时器 x 溢出, 由硬件置 1, 若由软件置 1 将会引起定时器中断
6,4	TRx x = 0, 1	定时器 x 启动, 停止控制位 0 : 停止定时器 x 1 : 启动定时器 x
3,1	IEx x = 0, 1	外部中断 x 请求标志位
2,0	ITx x = 0, 1	外部中断 x 触发方式选择位

定时器/计数器 x 方式寄存器 (x = 0,1)

89H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TMOD	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7,3	GATEx x = 0, 1	定时器x 门控位 0 : TRx 置 1, 定时器 x 即被允许 1 : 只有INTx在高电平期间 TRx 置 1, 定时器 x 才被允许
6,2	C/Tx x = 0, 1	定时器/计数器方式选择位 0 : 定时器方式, T0 或 T1 引脚用作 I/O 端口 1 : 计数器方式
5-4 1-0	Mx[1:0] x = 0, 1	定时器x 定时器方式选择位 00 : 方式 0, 13 位向上计数计数器/定时器, 忽略 TLx 的第 7~5 位 01 : 方式 1, 16 位向上计数计数器/定时器 10 : 方式 2, 8 位自动重载向上计数计数器/定时器 11 : 方式 3(只用于定时器 0), 两个 8 位向上计数定时器

定时器/计数器 x 数据寄存器(x = 0,1)

8AH-8DH	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TL0(8AH,Bank0)	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0(8BH,Bank0)	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1(8CH,Bank0)	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1(8DH,Bank0)	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TLx.y , THx.y x = 0-1 , y=0-7	定时器x 低及高字节计数器

7.6.4 定时器 2

两个数据寄存器(TH2 和 TL2)串联后可作为一个 16 位寄存器来访问，由寄存器 TCON2 和 TMOD2 控制。 设置 IEN0 寄存器中的 ET2 位能允许定时器 2 中断。(详见中断章节)

定时器 2 的工作模式与定时器 0 和定时器 1 相似。C/T2选择系统时钟(定时器)或外部引脚 T2(计数器)作为定时器时钟输入。通过所选的引脚设置 TR2 允许定时器 2/计数器 2 数据寄存器计数。

定时器 2 方式

定时器 2 有 4 种工作方式：捕获/重载，带递增或递减计数器的自动重载方式，波特率发生器和可编程时钟输出。RCLK, TCLK 和 CP/RL2 的组合能选择这些方式。

定时器 2 方式选择

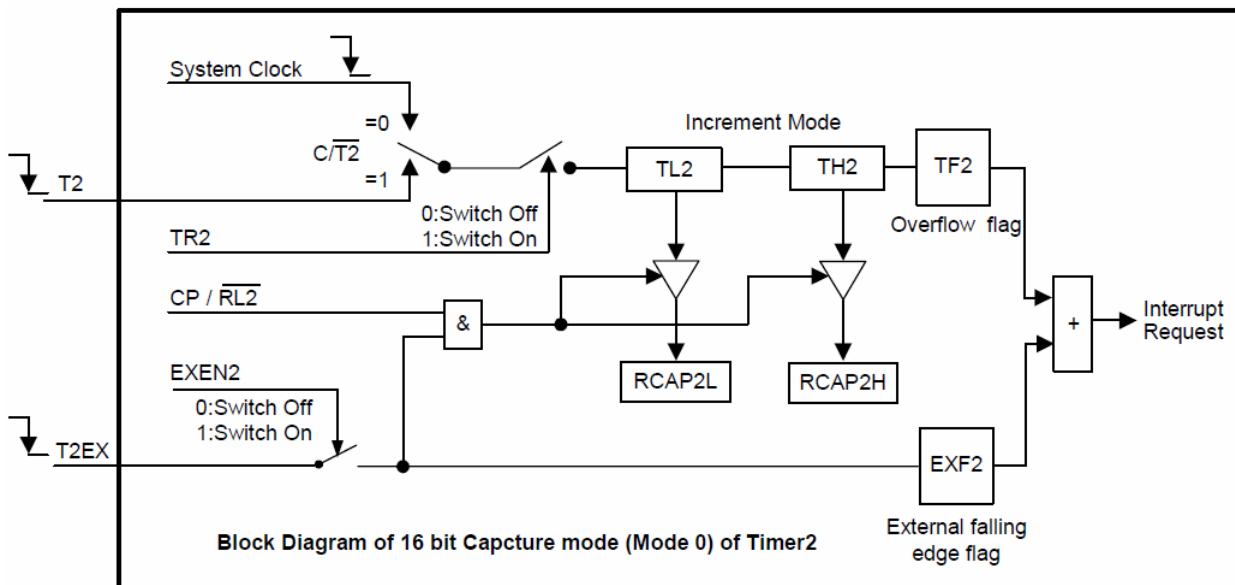
C/T2	T2OE	DCEN	TR2	CP/RL2	RCLK	TCLK	方式	
X	0	X	1	1	0	0	0	16 位捕获
X	0	0	1	0	0	0	1	16 位自动重载定时器
X	0	1	1	0	0	0		
X	0	X	1	X	1	X	2	波特率发生器
					X	1		
0	1	X	1	X	0	0	3	只用于可编程时钟
					1	X	3	带波特率发生器的可编程时钟输出
					X	1		
X	X	X	0	X	X	X	X	定时器 2 停止，T2EX 通路仍旧允许

方式 0: 16 位捕获

在捕获方式中，T2CON 的 EXEN2 位有两个选项。

如果 EXEN2 = 0，定时器 2 作为 16 位定时器或计数器，如果 IET2 被允许的话，定时器 2 能设置 TF2 溢出产生一个中断。

如果 EXEN2 = 1，定时器 2 执行相同操作，但是在外部输入 T2EX 上的下降沿也能引起在 TH2 和 TL2 中的当前值分别被捕获到 RCAP2H 和 RCAP2L 中，此外，在 T2EX 上的下降沿也能引起在 T2CON 中的 EXF2 被设置。如果 IET2 被允许，EXF2 位也像 TF2 一样也产生一个中断。



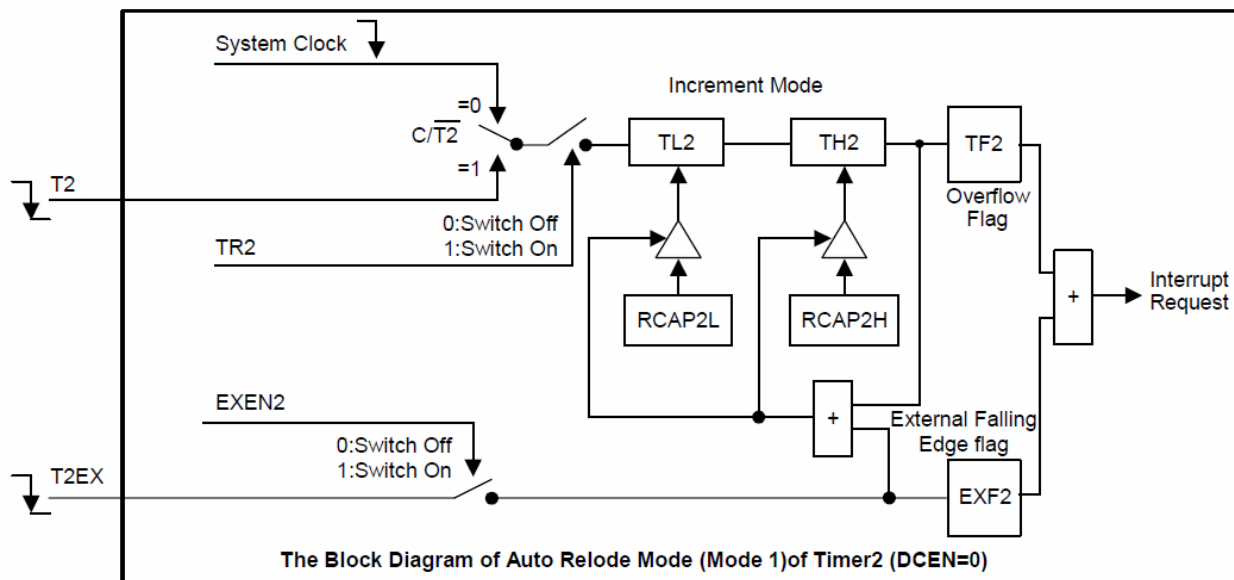
方式 1: 16 位自动重载定时器

在 16 位自动重载方式下, 定时器 2 可以被选为递增计数或递减计数。这个功能通过 T2MOD 中的 DCEN 位(递减计数允许)选择。系统复位后, DCEN 位复位值为 0, 定时器 2 默认递增计数。当设置 DCEN 时, 定时器 2 递增计数或递减计数取决于 T2EX 引脚上的电平。

当 DCEN=0, 通过在 T2CON 中的 EXEN2 位选择两个选项。

如果 EXEN2 = 0, 定时器 2 递增到 0FFFFH, 在溢出后置起 TF2 位, 同时定时器自动将用户软件写好的寄存器 RCAP2H 和 RCAP2L 的 16 位值装入 TH2 和 TL2 寄存器。

如果 EXEN2 = 1, 溢出或在外部输入 T2EX 上的下降沿都能触发一个 16 位重载, 置起 EXF2 位。如果 IET2 被允许, TF2 和 EXF2 位都能产生一个中断。

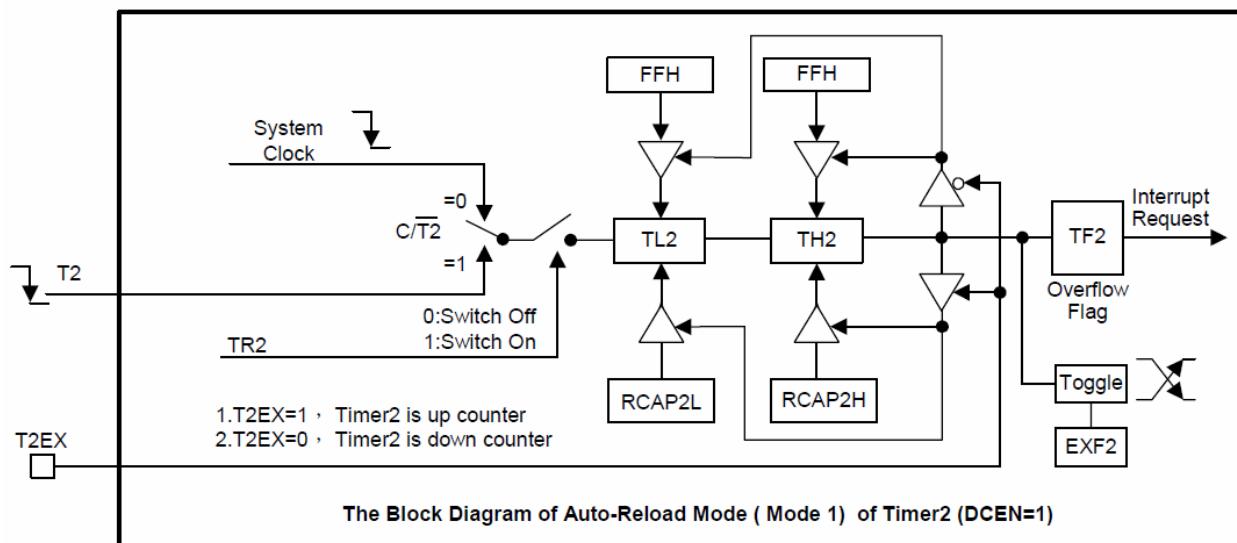


设置 DCEN 位允许定时器 2 递增计数或递减计数。当 DCEN = 1 时, T2EX 引脚控制计数的方向, 而 EXEN2 控制无效。

T2EX 置 1 可使定时器 2 递增计数。定时器向 0FFFFH 溢出, 然后设置 TF2 位。溢出也能分别引起 RCAP2H 和 RCAP2L 上的 16 位值重载入定时器寄存器。

T2EX 清 0 可使定时器 2 递减计数。当 TH2 和 TL2 的值等于 RCAP2H 和 RCAP2L 的值时, 定时器溢出。置起 TF2 位, 同时 0FFFFH 重载入定时器寄存器。

无论定时器 2 溢出, EXF2 位都被用作结果的第 17 位。在此工作模式下, EXF2 不作为中断标志。



方式 2: 波特率发生器

通过设置 T2CON 寄存器中的 TCLK 和/或 RCLK 选择定时器 2 作为波特率发生器。接收器和发送器的波特率可以不同，如果定时器 2 作为接收器或发送器则定时器 1 相应的作为另一种的波特率发生器。

设置 RCLK 和/或 TCLK 使定时器 2 进入波特率发生器方式，该方式与自动重载入方式相似。

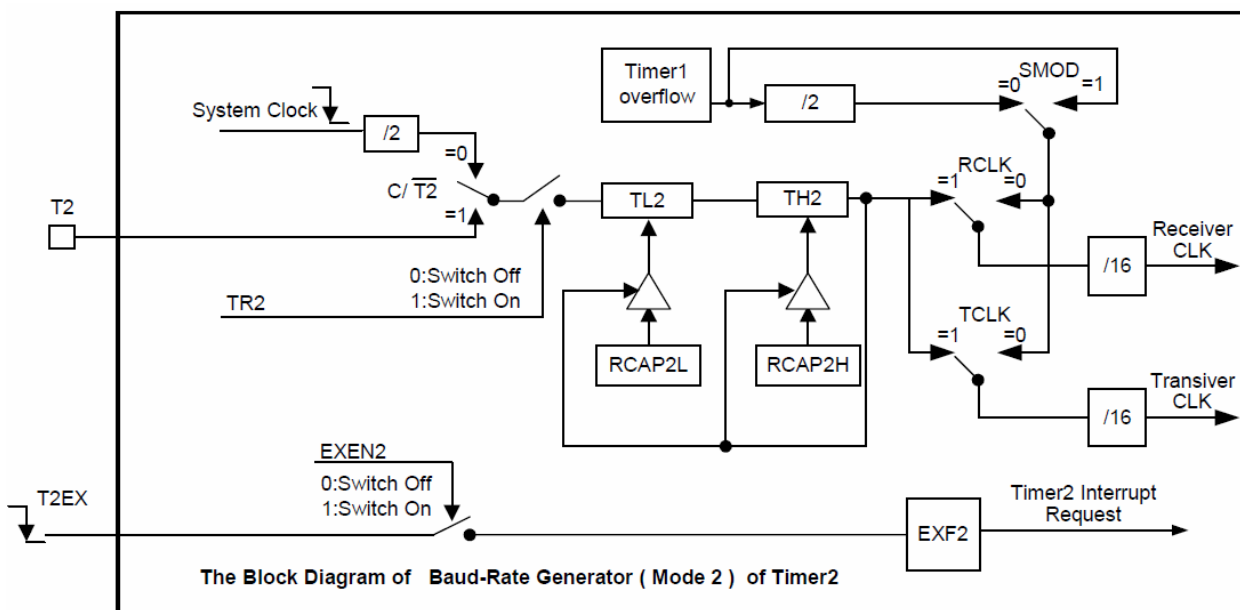
定时器 2 的溢出会使 RCAP2H 和 RCAP2L 寄存器中的值重载入定时器 2 计数器，但不会产生中断。

如果 EXEN2 被置 1，在 T2EX 脚上的下降沿会置起 EXF2，但不会引起重载。因此当定时器 2 作为波特率发生器时，T2EX 可作为一个额外的外部中断。

在 EUART 方式 1 和 3 中的波特率由定时器 2 的溢出率根据下列方程式决定。

$$\text{BaudRate} = \frac{1}{2 \times 16} \times \frac{\text{System Clock}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]} \quad ; \quad \text{C}/\overline{\text{T2}}=0$$

$$\text{BaudRate} = \frac{1}{16} \times \frac{\text{T2 frequency}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]} \quad ; \quad \text{C}/\overline{\text{T2}}=1$$



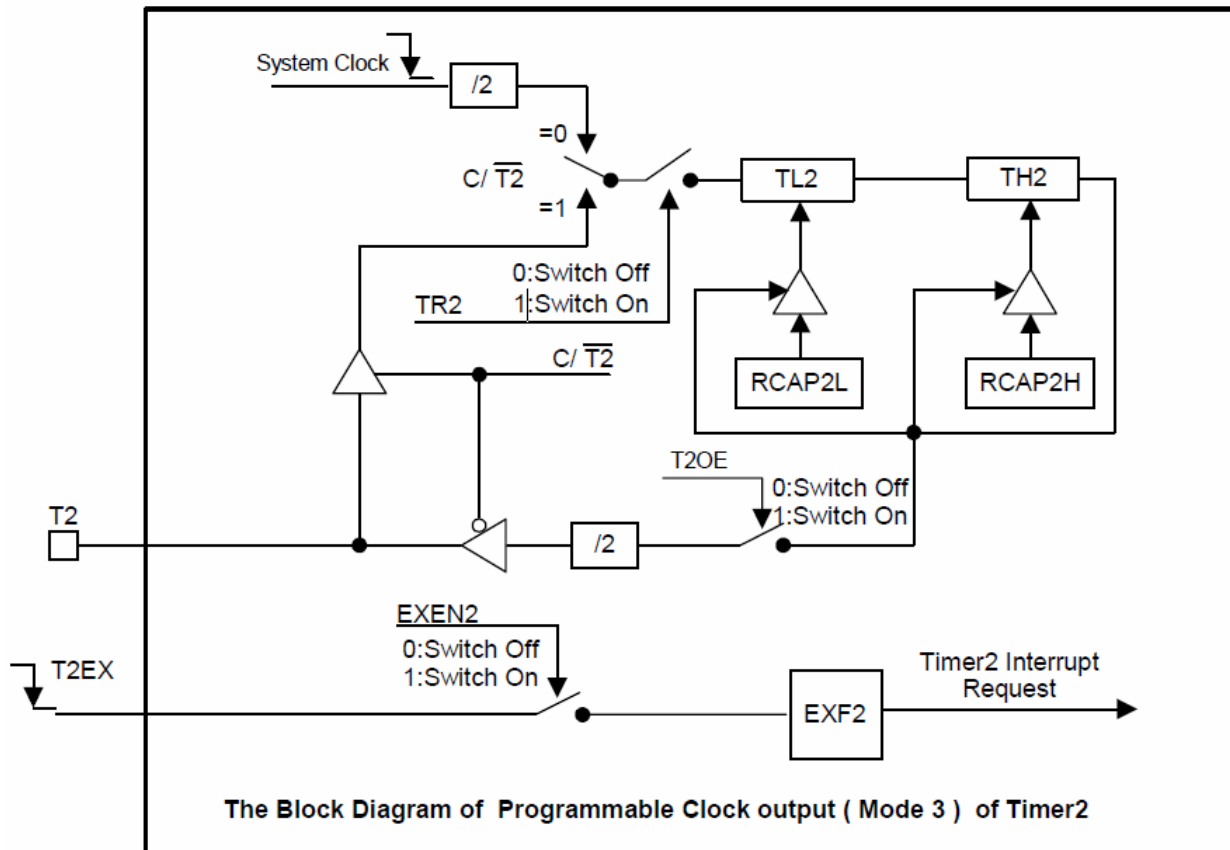
方式 3：可编程时钟输出

P3.4 可以编程输出 50% 的占空比时钟周期。清 $\overline{C/T2}$ 位和置 T2OE 位，使定时器 2 作为时钟发生器。TR2 位启动和中止定时器。

在这种方式中，T2 输出占空比为 50% 的时钟：

$$\text{Clock Out Frequency} = \frac{1}{2 \times 2} \times \frac{f_{\text{SYS}}}{65536 - [RCAP2H, RCAP2L]}$$

定时器 2 溢出不产生中断，所以定时器 2 可以同时以相同频率用作波特率发生器和时钟输出。



注意：

1. TF2 和 EXF2 都能引起定时器 2 的中断请求，两者有相同的向量地址。
2. 当事件发生时或其它任何时间都能由软件设置 TF2 和 EXF2 为 1，只有软件以及硬件复位才能使之清 0。
3. 当 EA=1 且 ET2=1 时，设置 TF2 或 EXF2 为 1 能引起定时器 2 中断。
4. 当定时器 2 作为波特率发生器时，读取或写入 TH2/TL2，写入 RCAP2H/RCAP2L 会影响波特率的准确性，因此也会引起通信出错。

7.6.5 寄存器

定时器 2 控制寄存器

C8H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
T2CON	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
读/写	读/写	读/写	读/写	R/W	R/W	R/W	R/W	R/W
复位值(POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TF2	定时器2 溢出标志位 0 : 无溢出 1 : 溢出(如果 RCLK = 0 和 TCLK = 0, 由硬件设置)
6	EXF2	T2EX 引脚外部事件输入(下降沿)被检测到的标志位 0 : 无外部事件输入(必须由软件清0) 1 : 检测到外部输入(如果 EXEN2 = 1, 由硬件设置)
5	RCLK	EUART0 接收时钟控制位 0 : 定时器1 产生接收波特率 1 : 定时器 2 产生接收波特率
4	TCLK	EUART0 发送时钟控制位 0 : 定时器1 产生发送波特率 1 : 定时器 2 产生发送波特率
3	EXEN2	T2EX 引脚上的外部事件输入(下降沿)用作重载/捕获触发器允许/禁止控制位 0 : 忽略T2EX 引脚上的事件 1 : 当定时器 2 不做为EUART 时钟(T2EX 始终包括上拉电阻)时, 检测到T2EX 引脚上一个下降沿, 产生一个捕获或重载
2	TR2	定时器2 开始/停止控制位 0 : 停止定时器2 1 : 开始定时器 2
1	C/T2	定时器 2 定时器/计数器方式选定位 0 : 定时器方式, T2 引脚用作I/O 端口 1 : 计数器方式, 内部上拉电阻被打开
0	CP/RL2	捕获/重载方式选定位 0 : 16 位带重载功能的定时器/计数器 1 : 16 位带捕获功能的定时器/计数器

定时器 2 方式控制寄存器

C9H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
T2MOD	-	-	-	-	-	-	T2OE	DCEN
读/写	-	-	-	-	-	-	读/写	读/写
复位值(POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	T2OE	定时器 2 输出允许位 0 : 设置P3.4/T2 作为时钟输入或I/O 端口 1 : 设置 P3.4/T2 作为时钟输出(波特率发生器方式)
0	DCEN	递减计数允许位 0 : 禁止定时器2 作为递增/递减计数器, 定时器2 仅作为递增计数器 1 : 允许定时器 2 作为递增/递减计数器

定时器 2 重载/捕获和数据寄存器

CAH-CDH	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
RCAP2L(CAH,Bank0)	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H(CBH,Bank0)	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2(CCH,Bank0)	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2(CDH,Bank0)	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	RCAPAL.x	定时器 2 重载/捕获数据, $x=0\sim7$
	RCAP2H.x	
7-0	TL2.x	定时器 2 高位低位计数器, $x=0\sim7$
	TH2.x	

7.6.6 定时器 3

定时器 3 是 16 位自动重载定时器, 通过两个数据寄存器 TH3 和 TL3 访问, 由 T3CON 寄存器控制。 IEN1 寄存器的 ET3 位置 1 允许定时器 3 中断 (详见中断章节)。

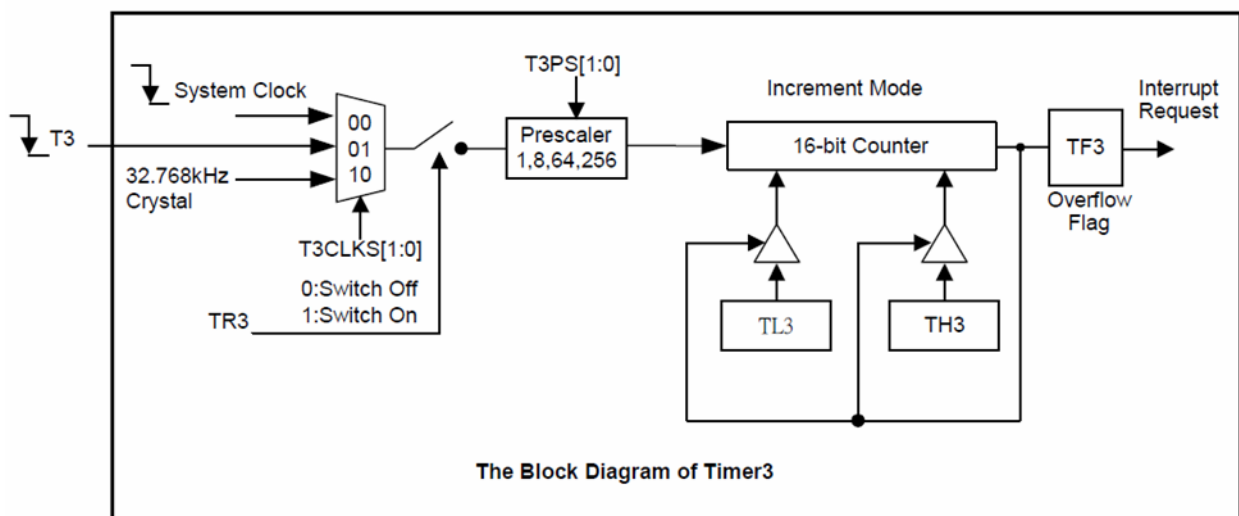
定时器 3 只有一个工作方式: 16 位自动重载计数器/定时器, 可以设置预分频比, 并可以工作在 CPU 掉电模式。

定时器 3 有一个 16 位计数器/定时器寄存器 (TH3, TL3)。当 TH3 和 TL3 被写时, 用作定时器重载寄存器, 当被读时, 被用作计数器寄存器。TR3 位置 1 使定时器 3 开始递增计数。定时器在 0xFFFF 到 0x0000 溢出并置 TF3 位为 1。溢出同时, 定时器重载寄存器的 16 位数据被重新载入计数器寄存器中, TH3 写操作也导致重载寄存器的数据重新载入计数器寄存器。

TH3 和 TL3 读写操作遵循以下顺序:

写操作: 先低位后高位

读操作: 先高位后低位



定时器 3 可以工作在掉电模式。当 OP_OSC [2:0] (详见代码选项章节) 选为 011, 100 或 111, T3CLKS [1:0] 可以选为 00, 01 或 10。当 OP_OSC [2:0] 不为 011, 100 或 111 时, T3CLKS [1:0] 可以选为 00 或 01, 10 是无效值。

如果 T3CLKS [1:0] 为 00, 定时器 3 不能工作在掉电模式下。如果 T3CLKS [1:0] 为 01, T3 端口输入外部时钟, 定时器 3 可以工作在普通模式或掉电模式。当 T3CLKS [1:0] 为 10 并且 OP_OSC [2:0] 为 011, 100 或 111, 定时器 3 可以工作在普通模式或掉电模式。当 T3CLKS [1:0] 为 10 并且 OP_OSC [2:0] 不为 011, 100 或 111, 定时器 3 不工作。详见下表:

OP_OSC[2:0]	T3CLKS[1:0]	工作在普通模式	工作在掉电模式
011, 100 或 111	00	YES	NO
	01	YES	YES
	10	YES	YES
不为 011, 100 或 111	00	YES	NO
	01	YES	YES
	10	NO	NO

7.6.7 寄存器

定时器 3 控制寄存器

88H,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
T3CON	TF3	-	T3PS.1	T3PS.0	-	TR3	T3CLKS.1	T3CLKS.0
读/写	读/写	-	读/写	读/写	-	读/写	读/写	读/写
复位值(POR/WDT/LVR/PIN)	0	-	0	0	-	0	0	0

位编号	位符号	说明
7	TF3	定时器 3 溢出标志位 0 : 无溢出 (硬件清0) 1 : 溢出(硬件置 1)
5,4	T3PS[1:0]	定时器 3 预分频比选择位 00: 1:1 01: 1:8 01: 1:64 11: 1:256
2	TR3	定时器 3 允许控制位 0 : 关闭定时器 3 1 : 打开定时器 3
1-0	T3CLKS[1:0]	定时器 3 时钟源选择位 00 : 系统时钟, T3 端口作为 I/O 口 01 : T3 端口输入外部时钟,自动上拉 10 : 外部32.768kHz 晶体谐振器 11 : 保留

定时器 3 重载/计数数据寄存器

8CH-8DH,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TL3	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
TH3	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TL3.x	定时器 3 低位高位计数器,x=0-7
	TH3.x	

7.7 中断

7.7.1 特性

- 14 个中断源
- 4 层中断优先级
- 程序超范围中断

概述

G80F964 有 14 个中断源：1 个 OVL NMI 中断，4 个外部中断 (外部中断 0/1/2/3; 外部中断 3 包含 INT30-35, 它们共享同一个向量地址), 4 个定时器中断 (定时器 0/1/2/3), 2 个 EUART 中断, ADC 中断, TWI 中断, SPI 中断。G80F964 具有 4 层中断优先级。这使得内部中断源的处理具有很大的灵活性。

7.7.2 程序超范围中断(OVL)

G80F964 有一个不可屏蔽中断(NMI)源——程序超范围中断(OVL)，其向量定位在 007BH 中，不可屏蔽中断用以防止 CPU 超出有效程序范围。为应用这个特性，用户应该用常量 0xA5 填满未使用的 Flash ROM，如果 PC 超过了用户的有效程序范围，则运算代码为不存在在 8051 指令集中的 0xA5，CPU 因此获知 PC 已经超出了有效的程序范围，同时 OVL 中断发生。如果 PC 超过 64K Flash ROM 范围，不可屏蔽中断 OVL 同样会发生。

不可屏蔽中断 OVL 享有最高优先级(除复位外)，不会被其它中断源中断。同样不可屏蔽中断 OVL 能自身嵌套，但堆栈不会因此增加。当 OVL 中断发生后，其它中断仍旧被允许，如果满足设定的条件，其它中断的标志将置 1。

由于 OVL 中断是不可屏蔽中断并且具有最高中断优先级，当产生 OVL 中断时，其它任何中断都被屏蔽掉，不能响应，所以用户必须处理 OVL 中断以保护系统免受不必要的影响。用户可以用 OVL 中断服务程序末端的 RETI 指令来修改压入栈顶的地址(因为进入 OVL 中断时，压入堆栈顶端的地址是无用的)，这样跳出中断服务程序后，程序可以跳转到用户指定的代码，诸如复位入口或保护程序入口。

```
OVL_NMI_SERVICE:
.....
    MOVSP, #Initial_value
    MOVDPTR, #Start_or_Initial_address
    PUSHDPL
    PUSHDPH
    RETI
```

特别提示：

由于 OVL 中断是不可屏蔽中断并且具有最高中断优先级，当产生 OVL 中断时，其它任何中断都被屏蔽掉，不能响应，所以用户必须处理 OVL 中断以保护系统免受不必要的影响。

7.7.3 中断允许

任何一个中断源均可通过对寄存器 IEN0 和 IEN1 中相应的位置 1 或清 0，实现单独允许或禁止。IEN0 寄存器中还包含了一个全局允许位 EA，它是所有中断的总开关。一般在复位后，所有中断允许位设置为 0，所有中断被禁止。

初级中断允许寄存器

A8H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IEN0	EA	EADC	ET2	ES	ET1	EX1	ET0	EX0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	EADC	ADC 中断允许位 0: 禁止ADC 中断 1: 允许 ADC 中断
5	ET2	定时器2 溢出中断允许位 0: 禁止定时器 2 溢出中断 1: 允许定时器 2 溢出中断
4	ES0	EUART0 中断允许位 0: 禁止EUART0 中断 1: 允许 EUART0 中断
3	ET1	定时器1 溢出中断允许位 0: 禁止定时器 1 溢出中断 1: 允许定时器 1 溢出中断
2	EX1	外部中断1 允许位 0: 禁止外部中断1 1: 允许外部中断 1
1	ET0	定时器0 溢出中断允许位 0: 禁止定时器 0 溢出中断 1: 允许定时器 0 溢出中断
0	EX0	外部中断0 允许位 0: 禁止外部中断0 1: 允许外部中断 0

次级中断允许寄存器

A9H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IEN1	-	ET3	ETWI	ES1	-	EX3	EX2	ESPI
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值(POR/WDT/LVR/PIN)	-	0	0	0	-	0	0	0

位编号	位符号	说明
6	ET3	定时器3 溢出中断允许位 0: 禁止 定时器 3 溢出中断 1: 允许 定时器 3 溢出中断
5	ETWI	TWI 溢出中断允许位 0: 禁止TWI 中断 1: 允许 TWI 中断
4	ES1	EUART1 中断允许位 0: 禁止EUART1 中断 1: 允许 EUART1 中断
2	EX3	外部中断3 允许位 0: 禁止外部中断3 中断 1: 允许外部中断 3 中断
1	EX2	外部中断2 允许位 0: 禁止外部中断2 中断 1: 允许外部中断 2 中断
0	ESPI	SPI 中断允许位 0: 禁止SPI 中断 1: 允许 SPI 中断

*注意：为允许外部中断 0-4，相应的端口在使用前需设置为输入模式。

中断通道允许寄存器

BAH,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IENC	-	-	EXS35	EXS34	EXS33	EXS32	EXS31	ESS30
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	0	0	0	0

位编号	位符号	说明
5-0	EXS35-30	外部中断3 通道选择位 0: 禁止外部中断35 - 30 1: 允许外部中断 35 - 30

7.7.4 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中列出各中断标志位。

外部中断源产生外部中断 $INTx(x = 3)$ 时，如果中断为边沿触发，CPU 在响应中断后，各中断标志位(TCON 寄存器的 IE0/1 内部的 IE0/1 和 EXF0 寄存器内部的 IE2/3 位)被硬件清 0；如果中断是电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

当外部中断 3 产生时，中断是边沿触发或电平触发，产生中断的标志位(在 EXF1 寄存器内的 IF30-35)需通过程序清 0。

注意甚至在外中断禁止时，中断标志位总随外部中断输入状态改变除非相对应的引脚包含其它功能。

定时器 0/1/3 中断，当产生中断时，CPU 在响应中断后，标志被片上硬件自动清 0。

T2CON 寄存器的 TF2 或 EXF2 标志位置 1 时，产生定时器 2 中断，CPU 在响应中断后，标志被硬件自动清 0。事实上，中断服务程序必须决定是由 TF2 或是 EXF2 产生中断，标志必须由软件清 0。

SCON 寄存器的标志 RI 或 TI 置 1 时，产生 EUARTx($x = 0, 1$)中断，CPU 在响应中断后，标志被硬件自动清 0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清 0。

ADCON 寄存器的 ADCIF 标志位置 1 时，产生 ADC 中断。如果中断产生，ADCDH/ADCDL 中的转换结果是有效的。如果 ADC 模块的连续比较功能打开，在每次转换中，如果转换结果小于比较值时，ADCIF 标志位为 0；如果转换结果大于比较值时，ADCIF 标志位置 1，ADCIF 中断标志必须由软件清 0。

SPSTA 寄存器的 SPIF 标志位置 1 时，产生 SPI 中断，标志必须由软件清 0。

TWICON 寄存器的 TWIIF 标志位置 1 时，产生 TWI 中断，标志必须由软件清 0。

定时器 x / 计数器 x 控制寄存器 ($x = 0, 1$)

88H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7,5	TFx($x=0,1$)	定时器 x 溢出标志 0：定时器x 无溢出 1：定时器 x 溢出
6,4	TRx($x=0,1$)	定时器 x 启动，停止控制 0：停止定时器 x 1：启动定时器 x
3,1	IEx($x=0,1$)	外部中断x 请求标志 0：无中断挂起 1：中断挂起
2,0	ITx($x=0,1$)	外部中断 x 触发方式 0：电平触发 1：下降边沿触发

外部中断标志寄存器 0

E8H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
EXF0	-	-	IT3.1	IT3.0	IT2.1	IT2.0	-	IE2
读/写	-	-	读/写	读/写	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	0	0	-	0

位编号	位符号	说明
5-4	IT3[1:0]	外部中断3 触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
3-2	IT2[1:0]	外部中断2 触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
0	IE2	外部中断2 请求标志位 0: 无中断挂起 1: 中断挂起

外部中断标志寄存器 1

D8H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
EXF1	-	-	IF35	IF34	IF33	IF32	IF31	IF30
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	0	0	0	0

位编号	位符号	说明
5-0	IF35-IF30	外部中断3 请求标志位 0: 无中断请求 1: 有中断请求

7.7.5 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在中断汇总表中详细列出。

7.7.6 中断优先级

每个中断源都可被单独设置为 4 个中断优先级之一，分别通过清 0 或置 1 IPL0, IPH0, IPL1, IPH1 中相应位来实现。但 OVL 不可屏蔽中断无需 IPH/IPL 控制，在所有中断源中享有最高优先级(除复位外)。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级等级
IPHx	IPLx	
0	0	等级 0(最低优先级)
0	1	等级 1
1	0	等级 2
1	1	等级 3(最高优先级)

中断优先级控制寄存器

B8H,B4H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IPL0(B8H)	-	PADCL	PT2L	PSL	PT1L	PX1L	PT0L	PX0L
IPH0(B4H)	-	PADCH	PT2H	PSH	PT1H	PX1H	PT0H	PX0H
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0
B9H,B5H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IPL1(B9H)	-	PT3L	PTWIL	PS1L	-	PX3L	PX2L	PSPIL
IPH1(B5H)	-	PT3H	PTWIH	PS1H	-	PX3H	PX2H	PSPIH
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	-	0	0	0

位编号	位符号	说明
7-0	PxxxL/H	相应中断源 xxx 优先级选择

7.7.7 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么 CPU 捕获到后中断系统调用一个长转移指令(LCALL)调用其中断服务程序，但由硬件产生的 LCALL 会被下列任何条件阻止：

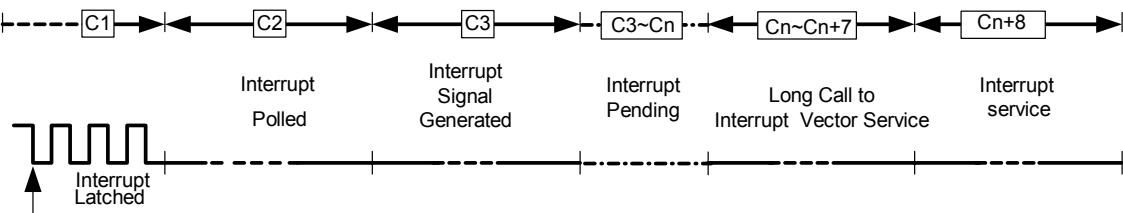
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条 RETI 或者访问专用寄存器 IEN0/1 或是 IPL/H 的指令。换言之，在 RETI 或者读写 IEN0/1 或是 IPL/H 之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

注意：如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL 次序如下图所示：



中断响应时间

由硬件产生的 LCALL 把程序计数器中的内容压入堆栈(但不保存 PSW)，然后将相应中断源的向量地址(参照中断向量表)存入程序计数器。

中断服务程序从指定地址开始，到 RETI 指令结束。RETI 指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET 指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

7.7.8 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU 会在第 3 个机器周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件 LCALL 指令将调用请求中断的服务程序，否则中断被挂起。LCALL 指令调用程序需要 7 个机器周期。因而，从外部中断请求到开始执行中断程序至少需要 3+7 个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行 RETI 指令，则完成正在执行的 RETI 指令，需要 8 个周期，加上为完成下一条指令所需的最长时间 20 个机器周期(如果该指令是 16 位操作数的 DIV, MUL 指令)，若系统中只有一个中断源，再加上 LCALL 调用指令 7 个机器周期，则最长的响应时间是 2+8+20+7 个机器周期。

所以，中断响应时间一般大于 10 个机器周期小于 37 个机器周期。

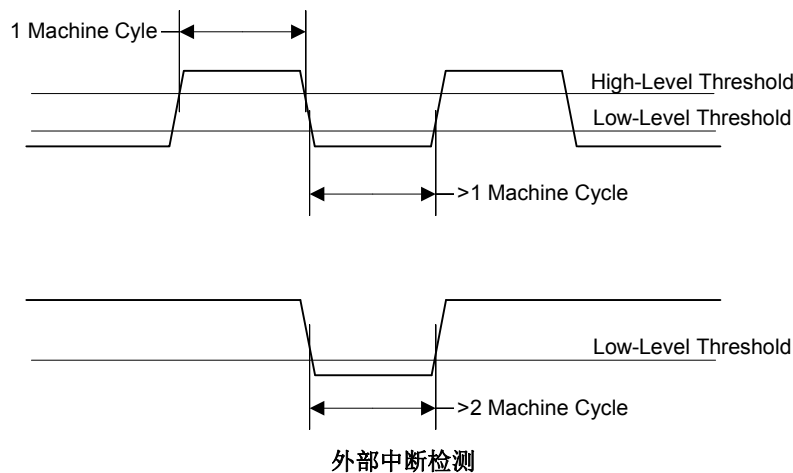
7.7.9 外部中断输入

G80F964 有 4 个外部中断输入。外部中断 0-3 分别有一个中断源，外部中断 3 有 8 个中断源共享一个中断矢量地址。这些外部中断可以通过设置 TCON 寄存器的 IT1, IT0 位和 EXF0 寄存器的 IT2 [1:0], IT3 [1:0]位来选择是电平触发或是边沿触发。当 $ITx=0(x=0,1,2)$ 时，外部中断 $INTx(x=0,1,2)$ 引脚为低电平触发；当 $ITx(x=0,1,2)=1$ ，外部中断为沿触发，在这个模式中，一个周期内 $INTx(x=0,1)$ 引脚上连续采样为高电平而下个周期为低电平，TCON 寄存器的中断请求标志位置 1，发出一个中断请求。由于外部中断引脚每个机器周期采样一次，输入高或低电平应当保持至少 1 个机器周期以确保能够被正确采样到。

如果外部中断为边沿触发，外部中断源应当将中断脚至少保持 1 个机器周期高电平，然后至少保持 1 个机器周期低电平。这样就确保了边沿能够被检测到以使 IE_x 置 1。当调用中断服务程序后，CPU 自动将 IE_x 清 0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要 2 个系统时钟周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清 0 中断标志 IE_x ，因为中断只与输入口电平有关。

当 G80F964 进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见电源管理章节。



7.7.10 中断汇总

中断源	向量地址	允许位	标记位	轮询优先级
Reset	0000H			0 (最高级)
INT0	0003H	EX0	IE0	2
Timer0	000BH	ET0	TF0	3
INT1	0013H	EX1	IE1	4
Timer1	001BH	ET1	TF1	5
EUART0	0023H	ES0	RI0+TI0	6
Timer2	002BH	ET2	TF2+EXF2	7
ADC	0033H	EADC	ADCIF	8
SPI	003BH	ESPI	SPIF	9
INT2	0043H	EX2	IE2	10
INT3	004BH	EX3+IENC	IF35-30	11
EUART1	005BH	ES1	RI1+TI1	13
TWI	0063H	ETWI	TWIIF	14
Timer3	006BH	ET3	TF3	15
OVL NMI	007BH			1

8. 加强功能

8.1 LCD 驱动器

8.1.1 特性

- 最多 40 个 Segment 信号输出(SEG1-SEG40)和 5 个 Common 信号输出(COM1-COM5)
- 二种显示模式:
 - 1/4 占空比和 1/3 偏置电压: 最大 40x4 点
 - 1/5 占空比和 1/3 偏置电压: 最大 39x5 点
- LCD 供电电源 VLCD 等于 VDD。

8.1.2 传统电阻型/快速充电LCD 模式

LCD 驱动器包含一个控制器,一个占空比发生器及 4/5 个 COM 输出引脚和 40 个 Segment 输出引脚。由 P6SS、P7SS、P8SS、P9SS、P10SS 和 P11SS 寄存器控制,所有 Segments 和 COMs 脚还可以当作 I/O 口使用。

40 个字节的 LCD 显示数据 RAM 存储区如果需要,它们可以作为数据存储器使用。

MCU 提供传统电阻型 LCD 显示方式。支持 1/4 占空比, 1/3 偏置; 1/5 占空比, 1/3 偏置电压驱动方式。

如果选择双时钟模式,并且选择在高频情况下进入 Power-down 模式(详见电源管理章节),则 LCD 可以继续工作。

在上电复位、引脚复位、低电压复位或看门狗复位期间, LCD 被关闭。

当 LCD 被关闭时, Common 和 Segment 都输出低电平。

传统电阻型 LCD 显示模式有以下特性:

- LCD 的时钟源由代码选项决定。

如果 OP_OSC [2:0] (见选择的代码选项) 为 100, 011 or 111, LCD 时钟为 32.768kHz, 则寄存器 LCDCLK 无效, 且 LCD 帧频率为 64Hz。

如果 OP_OSC [2:0] 为 000, LCD 时钟源为内部 RC (8MHz), 且 LCD 时钟=内部 RC/LCDCLK, LCD 帧频率 = LCD 时钟 / COM 数。

若 OP_OSC [2:0]为 101 或 110, LCD 时钟源为晶振或陶瓷谐振器, 且 LCD 时钟 =晶体或陶瓷/ LCDCLK.LCD 帧频率 = LCD 时钟/ COM 数。

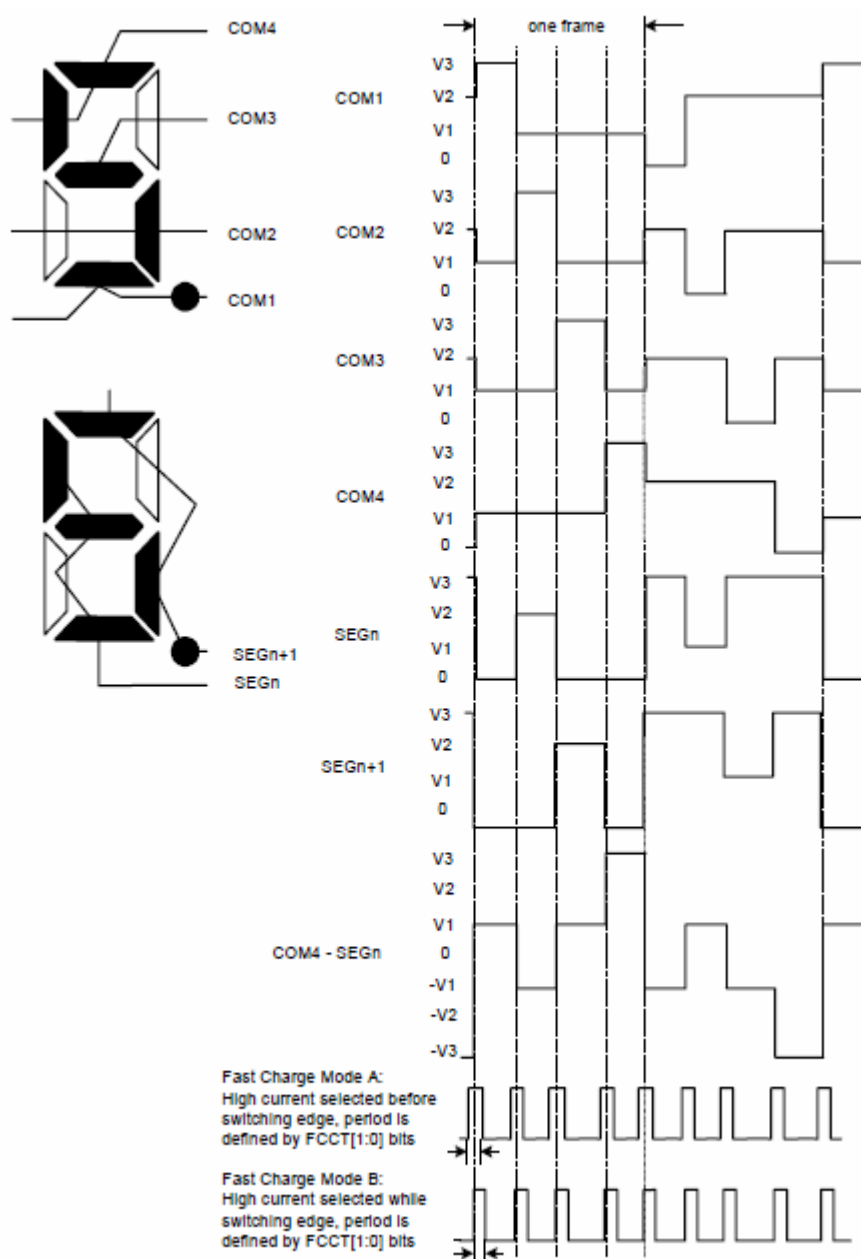
- 通过设置 LCDCON 寄存器内的 DUTY 位实现 1/4 占空比, 1/3 偏置; 1/5 占空比, 1/3 偏置。

- 支持快速充电模式(Fast Charge Mode)以降低功耗。

由 LCDCON 寄存器的 MOD[1:0]位控制可选择 LCD 偏置电阻(RLCD)为 20k 或 150k。选择 20k 偏置电阻可以得到较好的显示效果,但电流相对会大一些,不适合低功耗的应用。将 LCDON 的 MOD[1:0]位设置为 00 选择 150k 偏置电阻,虽然可以达到较低的功耗,但 LCD 显示效果会变得差一些。

因此, MCU 提供了兼顾低功耗和显示效果的显示模式:快速充电模式。设置 MOD[1:0]=10 可以选择此种显示方式,在显示数据刷新时刻选择 20k 偏置电阻,提供较大的驱动电流,在数据保持期间选择 150k 偏置电阻,提供较小的驱动电流。

快速充电显示方式有两种充电模式: 模式 A 和模式 B, 由 LCDCON1 寄存器的 FCMOD 位来选择。由 LCDCON1 寄存器的 FCCTL[1:0]位选择充电时间为 LCD com 周期的 1/8、1/16、1/32 或 1/64。



LCD 波形 (1/4 占空比, 1/3 偏置)

8.1.3 寄存器

LCD 控制寄存器

ABH,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
LCDON	LCDON			-	-	DUTY	-	-
读/写	读/写			-	-	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	0			-	-	0	-	-

位编号	位符号	说明
7	LCDON	LCD 打开/关闭控制位 0: 禁止 LCD 驱动器 1: 允许 LCD 驱动器
2	DUTY	占空比选择位 0: 1/4 占空比 1: 1/5 占空比

B3H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
LCDON1	FCMOD	-	FCCTL1	FCCTL0	-	-	MOD1	MOD0
读/写	读/写	-	读/写	读/写	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	-	-	0	0

位编号	位符号	说明
7	FCMOD	快速充电模式控制位 0: 快速充电模式 A 1: 快速充电模式 B
5,4	FCCTL[1:0]	充电时间控制位 00: 1/8 LCD com 周期 01: 1/16 LCD com 周期 10: 1/32 LCD com 周期 11: 1/64 LCD com 周期
1,0	MOD[1:0]	驱动模式选择位 00: 传统模式, 偏置电阻为 20k 01: 传统模式, 偏置电阻为 150k 10: 快速充电模式, 偏置电阻自动在 20k 和 150k 之间切换 11: 传统模式, 偏置电阻为 20k

P6 模式选择寄存器

DAH	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P6SS(DAH,Bank1)	P6S7	P6S6	P6S5	P6S4	P6S3	P6S2	P6S1	P6S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P6S[7:0]	P6 模式选择 0: P6.0-P6.7 作为 I/O 1: P6.0-P6.3 作为 COM(COM1-COM4) P6.4 作为 Segment(SEG1)或 COM(COM5) P6.5-P6.7 作为 Segment(SEG2-SEG4)

注意: 当 LCD 在 COM5 中置 1 时, P6.4 作为 COM5 而非 SEG1

P7 模式选择寄存器

DBH,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P7SS(DBH,Bank1)	P7S7	P7S6	P7S5	P7S4	P7S3	P7S2	P7S1	P7S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P7S[7:0]	P7 模式选择 0: P7.0-P7.7 作为 I/O 1: P7.0-P7.7 作为 Segment(SEG5-SEG12)

P8 模式选择寄存器

DCH,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P8SS(DCH,Bank1)	P8S7	P8S6	P8S5	P8S4	P8S3	P8S2	P8S1	P8S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P8S[7:0]	P8 模式选择 0: P8.0-P8.7 作为 I/O 1: P8.0-P8.7 作为 Segment(SEG13-SEG20)

P9 模式选择寄存器

DDH,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P9SS(DDH,Bank1)	P9S7	P9S6	P9S5	P9S4	P9S3	P9S2	P9S1	P9S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P9S[7:0]	P9 模式选择 0: P9.0-P9.7 作为 I/O 1: P9.0-P9.7 作为 Segment(SEG21-SEG28)

P10 模式选择寄存器

DEH,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P10SS(DEH,Bank1)	P10S7	P10S6	P10S5	P10S4	P10S3	P10S2	P10S1	P10S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P10S[7:0]	P10 模式选择 0: P10.0-P10.7 作为 I/O 1: P10.0-P10.7 作为 Segment(SEG29-SEG36)

P11 模式选择寄存器

DFH,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
P11SS(DFH,Bank1)	-	-	-	-	P11S3	P11S2	P11S1	P11S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3-0	P11S[3:0]	P11 模式选择 0: P11.0-P10.3 作为 I/O 1: P11.0-P11.3 作为 Segment(SEG37-SEG40)

LCD 时钟控制寄存器

ACH,AAH	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
LCDCLK0 (ACH,Bank0)	LCK0.7	LCK0.6	LCK0.5	LCK0.4	LCK0.3	LCK0.2	LCK0.1	LCK0.0
LCDCLK1 (AAH,Bank0)	LCK1.7	LCK1.6	LCK1.5	LCK1.4	LCK1.3	LCK1.2	LCK1.1	LCK1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	LCDCLK1.0	LCD 时钟分频 LCD 时钟=OSCCLK / LCDCLK 仅当 OP_OSC[2:0]为 000,101,110 时, LCDCLK 才有效, 详见代码选项章节

注意:

LCDCLK 仅当 OP_OSC [2:0] 取 000, 101 或 110 时有效。

LCDCLK 为 [LCDCLK1, LCDCLK0]。

如果 [LCDCLK1, LCDCLK0]=0X00, 那么 LCD 时钟为振荡器时钟。

LCD 帧频率 = LCD 时钟 / COM 数.

例如, 当 LCD 为 COM4:

当 OP_OSC [2: 0] 为 101 时, 晶振为 12MHz 且需得到 64Hz LCD 的帧, LCDCLK 必须 $12M/4/64 = 46875$, 实际上, LCD 的帧频率为 $12M/4/46875 = 64Hz$.

当 OP_OSC [2: 0] 为 101, 晶振为 400kHz 且需得到 64Hz LCD 的帧, LCDCLK 必须 $400k/4/64 = 1562$, 实际上, LCD 的帧频率为 $400k/4/1562 = 64.02Hz$.

LCD RAM 配置

LCD1/5 占空比, 1/3 偏置(COM1-5,SEG2-40)

地址	7	6	5	4	3	2	1	0
	-	-	-	COM5	COM4	COM3	COM2	COM1
AD9H	-	-	-	SEG2	SEG2	SEG2	SEG2	SEG2
ADAH	-	-	-	SEG3	SEG3	SEG3	SEG3	SEG3
ADBH	-	-	-	SEG4	SEG4	SEG4	SEG4	SEG4
ADCH	-	-	-	SEG5	SEG5	SEG5	SEG5	SEG5
ADDH	-	-	-	SEG6	SEG6	SEG6	SEG6	SEG6
ADEH	-	-	-	SEG7	SEG7	SEG7	SEG7	SEG7
ADFH	-	-	-	SEG8	SEG8	SEG8	SEG8	SEG8
AE0H	-	-	-	SEG9	SEG9	SEG9	SEG9	SEG9
AE1H	-	-	-	SEG10	SEG10	SEG10	SEG10	SEG10
AE2H	-	-	-	SEG11	SEG11	SEG11	SEG11	SEG11
AE3H	-	-	-	SEG12	SEG12	SEG12	SEG12	SEG12
AE4H	-	-	-	SEG13	SEG13	SEG13	SEG13	SEG13
AE5H	-	-	-	SEG14	SEG14	SEG14	SEG14	SEG14
AE6H	-	-	-	SEG15	SEG15	SEG15	SEG15	SEG15
AE7H	-	-	-	SEG16	SEG16	SEG16	SEG16	SEG16
AE8H	-	-	-	SEG17	SEG17	SEG17	SEG17	SEG17
AE9H	-	-	-	SEG18	SEG18	SEG18	SEG18	SEG18
AEAH	-	-	-	SEG19	SEG19	SEG19	SEG19	SEG19
AEBH	-	-	-	SEG20	SEG20	SEG20	SEG20	SEG20
AECH	-	-	-	SEG21	SEG21	SEG21	SEG21	SEG21
AEDH	-	-	-	SEG22	SEG22	SEG22	SEG22	SEG22
AEEH	-	-	-	SEG23	SEG23	SEG23	SEG23	SEG23
AEFH	-	-	-	SEG24	SEG24	SEG24	SEG24	SEG24
AF0H	-	-	-	SEG25	SEG25	SEG25	SEG25	SEG25
AF1H	-	-	-	SEG26	SEG26	SEG26	SEG26	SEG26
AF2H	-	-	-	SEG27	SEG27	SEG27	SEG27	SEG27
AF3H	-	-	-	SEG28	SEG28	SEG28	SEG28	SEG28
AF4H	-	-	-	SEG29	SEG29	SEG29	SEG29	SEG29
AF5H	-	-	-	SEG30	SEG30	SEG30	SEG30	SEG30
AF6H	-	-	-	SEG31	SEG31	SEG31	SEG31	SEG31
AF7H	-	-	-	SEG32	SEG32	SEG32	SEG32	SEG32
AF8H	-	-	-	SEG33	SEG33	SEG33	SEG33	SEG33
AF9H	-	-	-	SEG34	SEG34	SEG34	SEG34	SEG34
AFAH	-	-	-	SEG35	SEG35	SEG35	SEG35	SEG35
AFBH	-	-	-	SEG36	SEG36	SEG36	SEG36	SEG36
AFCH	-	-	-	SEG37	SEG37	SEG37	SEG37	SEG37
AFDH	-	-	-	SEG38	SEG38	SEG38	SEG38	SEG38
AFEH	-	-	-	SEG39	SEG39	SEG39	SEG39	SEG39
AFFH	-	-	-	SEG40	SEG40	SEG40	SEG40	SEG40

LCD1/4 占空比, 1/3 偏置(COM1-4,SEG1-40)

地址	7	6	5	4	3	2	1	0
	-	-	-	-	COM4	COM3	COM2	COM1
AD8H	-	-	-	-	SEG1	SEG1	SEG1	SEG1
AD9H	-	-	-	-	SEG2	SEG2	SEG2	SEG2
ADAH	-	-	-	-	SEG3	SEG3	SEG3	SEG3
ADBH	-	-	-	-	SEG4	SEG4	SEG4	SEG4
ADCH	-	-	-	-	SEG5	SEG5	SEG5	SEG5
ADDH	-	-	-	-	SEG6	SEG6	SEG6	SEG6
ADEH	-	-	-	-	SEG7	SEG7	SEG7	SEG7
ADFH	-	-	-	-	SEG8	SEG8	SEG8	SEG8
AE0H	-	-	-	-	SEG9	SEG9	SEG9	SEG9
AE1H	-	-	-	-	SEG10	SEG10	SEG10	SEG10
AE2H	-	-	-	-	SEG11	SEG11	SEG11	SEG11
AE3H	-	-	-	-	SEG12	SEG12	SEG12	SEG12
AE4H	-	-	-	-	SEG13	SEG13	SEG13	SEG13
AE5H	-	-	-	-	SEG14	SEG14	SEG14	SEG14
AE6H	-	-	-	-	SEG15	SEG15	SEG15	SEG15
AE7H	-	-	-	-	SEG16	SEG16	SEG16	SEG16
AE8H	-	-	-	-	SEG17	SEG17	SEG17	SEG17
AE9H	-	-	-	-	SEG18	SEG18	SEG18	SEG18
AEAH	-	-	-	-	SEG19	SEG19	SEG19	SEG19
AEBH	-	-	-	-	SEG20	SEG20	SEG20	SEG20
AECH	-	-	-	-	SEG21	SEG21	SEG21	SEG21
AEDH	-	-	-	-	SEG22	SEG22	SEG22	SEG22
AEEH	-	-	-	-	SEG23	SEG23	SEG23	SEG23
AEFH	-	-	-	-	SEG24	SEG24	SEG24	SEG24
AF0H	-	-	-	-	SEG25	SEG25	SEG25	SEG25
AF1H	-	-	-	-	SEG26	SEG26	SEG26	SEG26
AF2H	-	-	-	-	SEG27	SEG27	SEG27	SEG27
AF3H	-	-	-	-	SEG28	SEG28	SEG28	SEG28
AF4H	-	-	-	-	SEG29	SEG29	SEG29	SEG29
AF5H	-	-	-	-	SEG30	SEG30	SEG30	SEG30
AF6H	-	-	-	-	SEG31	SEG31	SEG31	SEG31
AF7H	-	-	-	-	SEG32	SEG32	SEG32	SEG32
AF8H	-	-	-	-	SEG33	SEG33	SEG33	SEG33
AF9H	-	-	-	-	SEG34	SEG34	SEG34	SEG34
AFAH	-	-	-	-	SEG35	SEG35	SEG35	SEG35
AFBH	-	-	-	-	SEG36	SEG36	SEG36	SEG36
AFCH	-	-	-	-	SEG37	SEG37	SEG37	SEG37
AFDH	-	-	-	-	SEG38	SEG38	SEG38	SEG38
AFEH	-	-	-	-	SEG39	SEG39	SEG39	SEG39
AFFH	-	-	-	-	SEG40	SEG40	SEG40	SEG40

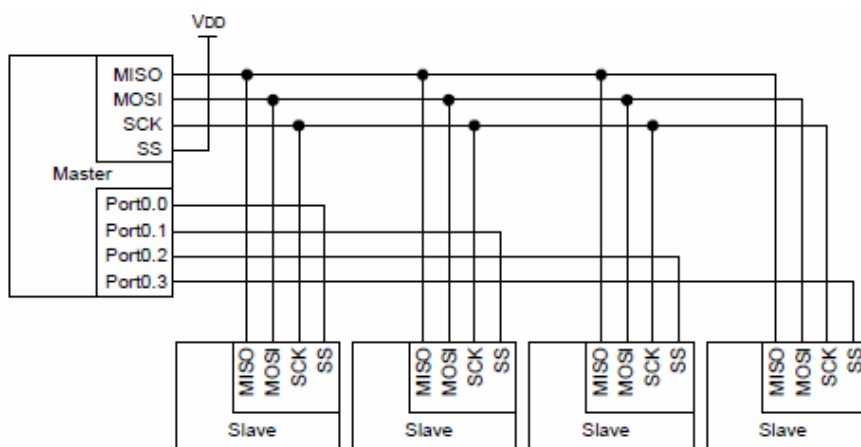
8.2 串行外部设备接口(SPI)

8.2.1 特性

- 全双工，三线同步传输
- 主从机操作
- 6 个可编程主时钟频率
- 极性相位可编程的串行时钟
- 带 MCU 中断的主模式故障出错标志
- 写入冲突标志保护
- 可选择 LSB 或 MSB 传输

串行外部设备接口(简称SPI)是一种高速串行通信接口，允许MCU 与外围设备(包括其它MCU)进行全双工，同步串行通讯。

下图所示即为典型的由一个主设备和若干从属外部设备组成的SPI 总线网络，主设备通过3 条线连接所有从设备，主设备控制连接从属设备SS引脚的4 个并行端口来选中其中一个从属设备进行通讯。



8.2.2 信号描述

1) 主输出从输入(MOSI)

该路信号连接主设备和一个从设备。数据通过MOSI从主设备串行传送到从设备，主设备输出，从设备输入。

2) 主输入从输出(MISO)

该路信号连接从设备和主设备。数据通过MISO 从从设备串行传送到主设备，从设备输出，主设备输入。

当SPI 配置为从设并未被选中(SS引脚为高电平)，从设备的MISO 引脚处于高阻状态。

3) SPI 串行时钟(SCK)

SCK 信号用作控制MOSI 和MISO 线上输入输出数据的同步移动。每8 时钟周期线上传送一个字节。

如果从设备未被选中(SS引脚为高电平)，SCK 信号被此从设备忽略。

4) 从设备选择引脚(SS)

每个从属外围设备由一个从选择引脚(SS引脚)选择，当引脚信号为低电平时，表明该从设备被选中。

主设备可以通过软件控制连接于从设备SS引脚的端口电平选择每个从设备，很明显，只有一个主设备可以驱动通讯网络。为了防止MISO 总线冲突，同一时间只允许一个从设备与主设备通讯。在主设备模式中，SS 引脚状态关联SPI 状态寄存器SPSTA 中MODF 标志位以防止多个主设备驱动MOSI 和SCK。

下列情况，SS 引脚可以作为普通端口或其它功能使用：

a)设备作为主设备，SPI 控制寄存器SPCON 寄存器的SSDIS 位置1。这种配置仅仅存在于通讯网络中只有一个主设备的情况，因此，SPI 状态寄存器SPSTA 中MODF 标志位不会被置1。

b)设备配置为从设备，SPI 控制寄存器SPCON 的CPHA 位和SSDIS 位置1。这种配置情况存在于只有一个主设备一个从设备的通讯网络中，因此，设备总是被选中的，主设备也不需要控制从设备的SS引脚选择其作为通讯目标。

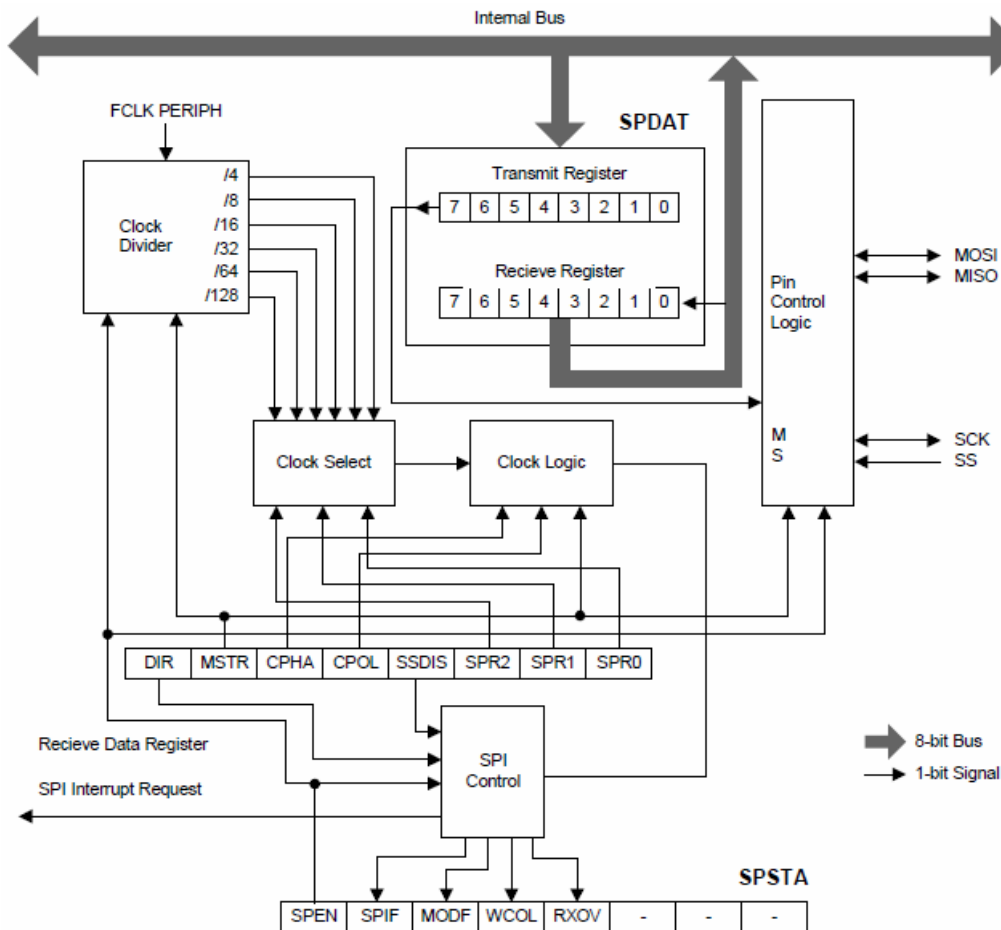
注意：当CPHA = '0'时，SS引脚电平被拉低表示启动发送。

8.2.3 波特率

在主模式下，SPI 的波特率有六种可选择的频率，分别是内部时钟的4，8，16，32，64 或128 分频，可以通过设定SPCON寄存器的SPR[2:0]位进行选择。

8.2.4 功能描述

下图所示是 SPI 模块的详细结构。



SPI 模块框图

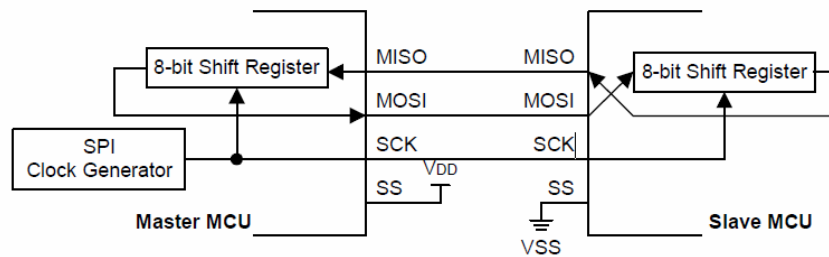
8.2.5 工作模式

SPI 可配置为主模式或从属模式中的一种。SPI 模块的配置和初始化通过设置SPCON 寄存器(串行外围设备控制寄存器)和SPSTA(串行外围设备状态寄存器)来完成。配置完成后，通过设置SPCON，SPSTA，SPDAT(串行外围设备数据寄存器)来完成数据传送。

在SPI 通讯期间，数据同步地被串行的移进移出。串行时钟线(SCK)使两条串行数据线(MOSI 和

MISO)上数据的移动和采样保持同步。从设备选择线(SS)可以独立地选择SPI 从属设备；如果从设备没有被选中，则不能参与SPI 总线上的活动。

当SPI 主设备通过MOSI 线传送数据到从设备时，从设备通过MISO 线发送数据到主设备作为响应，这就实现了在同一时钟下数据发送和接收的同步全双工传输。发送移位寄存器和接收移位寄存器使用相同的特殊功能寄存器地址，对SPDATA 进行写操作将写入发送移位寄存器，对SPDATA 进行读操作将获得接收移位寄存器的数据。



全双工主从互连图

8.2.6 主模式

1) 模式启动

SPI 主设备控制 SPI 总线上所有数据传送的启动。当 SPCON 寄存器中的 MSTR 位置 1 时, SPI 在主模式下运行。只有一个主设备可以启动传送。

2) 发送

在 SPI 主模式下, 写一个字节数据到 SPI 数据寄存器 SPDAT, 数据将会写入发送移位缓冲器。如果发送移位寄存器已经存在一个数据, 那么主 SPI 产生一个 WCOL 信号以表明写入太快。但是在发送移位寄存器中的数据不会受到影响, 发送也不会中断。另外如果发送移位寄存器为空, 那么主设备立即按照 SCK 上的 SPI 时钟频率串行地移出发送移位寄存器中的数据到 MOSI 线上。当传送完毕, SPSTA 寄存器中的 SPIF 位被置 1。如果 SPI 中断被允许, 当 SPIF 置 1 时, 也会产生一个中断。

3) 接收

当主设备通过 MOSI 线传送数据给从设备时, 相对应的从设备同时也通过 MISO 线将其发送移位寄存器的内容传给主设备的接收移位寄存器, 实现全双工操作。因此, SPIF 标志位置 1 即表示传送完成也表示接收数据完毕。从设备接收的数据按照 MSB 优先的传送方向存入主设备的接收移位寄存器。当一个字节的数据完全被移入接收寄存器时, 处理器可以通过读 SPDAT 寄存器获得该数据。如果发生超限 (SPIF 标志未被清 0, 就试图开始下一次传送), RXOV 置 1, 表示发生数据超限, 此时接收移位寄存器保持原有数据并且 SPIF 位置 1, 这样直到 SPIF 位被清 0, SPI 主设备将不会接收任何数据。

8.2.7 从模式

1) 模式启动

当 SPCON 寄存器中的 MSTR 位清 0, SPI 在从模式下运行。在数据传送之前, 从设备的 SS 引脚必须被置低, 而且必须保持低电平直到一个字节数据传送完毕。

2) 发送与接收

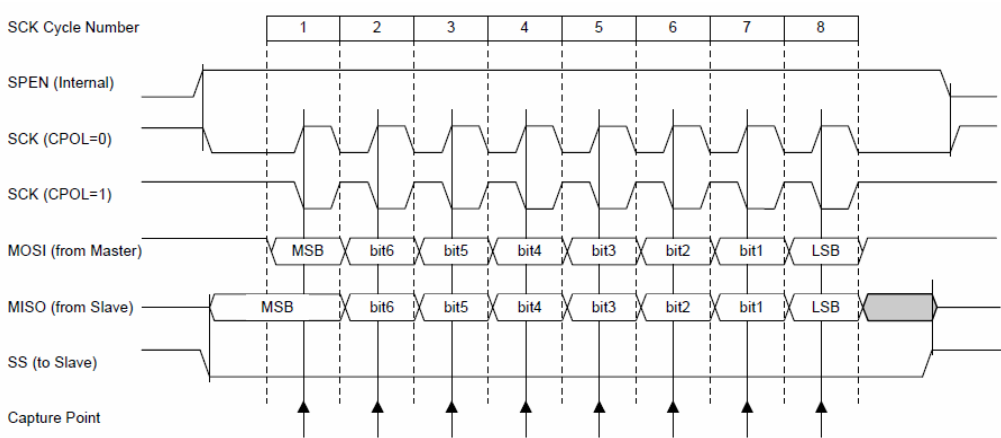
从属模式下, 按照主设备控制的 SCK 信号, 数据通过 MOSI 引脚移入, MISO 引脚移出。一个位计数器记录 SCK 的边沿数, 当接收移位寄存器移入 8 位数据 (一个字节) 同时发送移位寄存器移出 8 位数据 (一个字节), SPIF 标志位被置 1。数据可以通过读取 SPDAT 寄存器获得。如果 SPI 中断被允许, 当 SPIF 置 1 时, 也会产生一个中断。

为防止超限, SPI 从设备在向移位寄存器写入数据之前必须先读取 SPDAT 寄存器, 软件清 0 SPIF 标志, 否则 RXOV 置 1, 表示发生数据超限, 此时接收移位寄存器保持原有数据并且 SPIF 位置 1, 这样 SPI 从设备将不会接收任何数据直到 SPIF 清 0。

SPI 从设备不能启动数据传送, 所以 SPI 从设备必须在主设备开始一次新的数据传送之前将要传送的数据写入发送移位寄存器。如果在开始发送之前未写入数据, 从设备将传送 "0x00" 字节给主设备。如果写 SPDAT 操作发生在传送过程中, 那么 SPI 从设备的 WCOL 标志位置 1, 即如果传送移位寄存器已经含有数据, SPI 从设备的 WCOL 标志位置 1, 表示写 SPDAT 冲突。但是移位寄存器的数据不受影响, 传送也不会被中断。

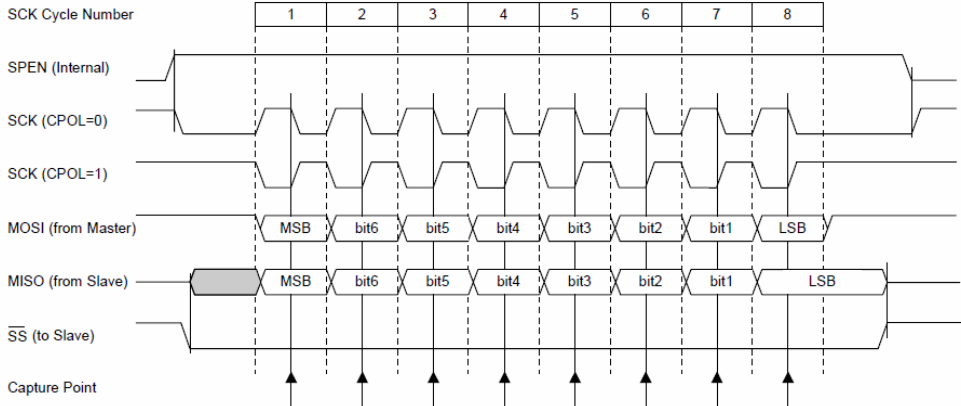
8.2.8 传送形式

通过软件设置 SPCON 寄存器的 CPOL 位和 CPHA 位, 用户可以选择 SPI 时钟极性和相位的四种组合方式。CPOL 位定义时钟的极性, 即空闲时的电平状态, 它对 SPI 传输格式影响不大。CPHA 定义时钟的相位, 即定义允许数据采样移位的时钟边沿。在主从通讯的两个设备中, 时钟极性相位的设置应一致。



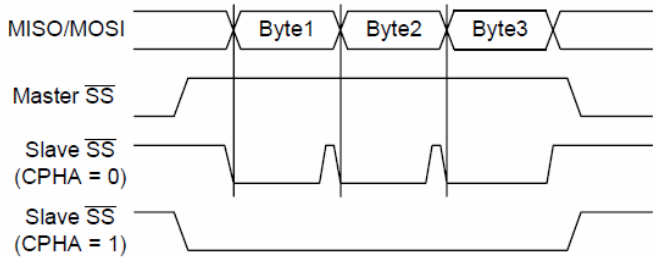
数据传送形式 (CPHA = 0)

如果CPHA = 0，SCK 的第一个沿捕获数据，从设备必须在SCK 的第一个沿之前将数据准备好，因此，SS引脚的下降沿从设备开始发送数据。SS引脚在每次传送完一个字节之后必须被拉高，在发送下一个字节之前重新设置为低电平，所以CPHA=0的时候，SSDIS 不起作用。



数据发送形式 (CPHA = 1)

如果CPHA=1，主设备在SCK 的第一个沿将数据输出到MOSI 线上，从设备把SCK 的第一个沿作为开始发送信号。用户必须在第一个SCK 的两个沿内完成写SPDAT 的操作。SS引脚在每个字节数据的传送过程始终保持低电平。这种数据传输形式是一个主设备一个从设备之间通信的首选形式。



CPHA/ SS 时序

注意:

当 SPI 配置为从机模式，SPCON 寄存器的 CPOL 位为 0 时，在 SPSTA 寄存器中的 SPEN 位被置 1 之前，SCK 引脚必须被设置为输入状态并且上拉打开。

8.2.9 出错检测

SPSTA 寄存器中的标志位表示在SPI 通讯中的出错情况:

1) 模式故障(MODF)

SPI 主模式下的模式故障出错表明 $\overline{SS}$ 引脚上的电平状态与实际的设备模式不一致。SPSTA 寄存器中MODF 位置1 后, 表明系统控制存在多主设备冲突的问题。这种情况下, SPI 系统受到如下影响:

- 产生SPI 接收/错误CPU 中断请求
- SPSTA 寄存器的SPEN 位清0, SPI 被禁止
- SPCON 寄存器的MSTR 位清0

当SPCON 寄存器的 $\overline{SS}$ 引脚禁止位(SSDIS)清0, $\overline{SS}$ 引脚信号为低时, MODF 标志位置1。然而, 对

于只有一个主设备的系统来说, 主设备的 $\overline{SS}$ 引脚被拉低, 那决不是另外一个主设备试图驱动网络。这种情况

下, 为防止MODF 置1, 可使SPCON寄存器中的SSDIS 位置1, $\overline{SS}$ 引脚作为普通I/O 口或是其它功能引脚。

重新启动串行通信时, 用户必须将MODF 位软件清0, 将SPCON 寄存器中的MSTR 位和SPSTA 寄存器的SPEN 位置1, 重新启动主模式。

2) 写冲突(WCOL)

在发送数据序列期间写入SPDAT 寄存器会引起的写冲突, SPSTA 中WCOL 位置1。WCOL 置1 不会引起中断, 发送也不会中止。WCOL 位需由软件清0。

3) 超限情况(RXOV)

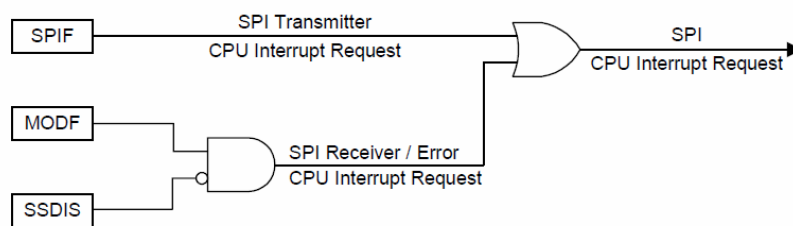
主设备或从设备尚未清0SPIF 位, 主或从设备试图发送几个数据字节时, 超限情况发生。在这种情况下, 接收移位寄存器保持原有数据, SPIF 置1, 同样SPI 设备直到SPIF 被清0 后才会再接收数据。在SPIF 位被清0 之前继续调用中断, 发送也不会中止。RXOV 位置1 不会引起中断, RXOV 位需由软件清0。

8.2.10 中断

两种SPI 状态标志SPIF & MODF 能产生一个CPU 中断请求。

串行外围设备数据发送标志, SPIF: 完成一个发送后由硬件置1。

模式故障标志, MODF: 该位被置1 表示 $\overline{SS}$ 引脚上的电平与SPI 模式不一致的。SSDIS 位为0 并且MODF 置1 将产生SPI接收器/出错CPU 中断请求。当SSDIS 置1 时, 无MODF 中断请求产生。



SPI 中断请求的产生

8.2.11 寄存器

SPI 控制寄存器

A2H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SPCON	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	DIR	传送方向选择位 0: MSB 优先发送 1: LSB 优先发送
6	MSTR	SP 设备选择位 0: 配置 SPI 作为从属设备 1: 配置 SPI 作为主设备
5	CPHA	时钟相位 0: SCK 周期的第一沿采集数据 1: SCK 周期的第二沿采集数据
4	CPOL	时钟极性控制位 0: 在 IDLE 状态下 SCK 处于低电平 1: 在 IDLE 状态下 SCK 处于高电平
3	SSDIS	SS 引脚控制位 0: 在主和从属模式下, 打开 SS 引脚 1: 在主和从属模式下, 关闭 SS 引脚 如果 SSDIS 置 1, 不产生 MODF 中断请求。 在从属模式下, 如果 CPHA=0, 该位不起作用。
2-0	SPR [2:0]	串行外部设备时钟速率选择位 000: 系统时钟/4 001: 系统时钟/8 010: 系统时钟/16 011: 系统时钟/32 100: 系统时钟/64 其它: 系统时钟/128

SPI 状态寄存器

F8H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SPSTA	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	SPEN	SPI 控制位 0: 关闭 SPI 1: 打开 SPI 接口
6	SPIF	串行外部设备数据传送标志 0: 由软件清 0 1: 表明已完成数据传输, 由硬件置 1
5	MODF	故障模式位 0: 由软件清 0 1: 表明 SS 引脚电平与 SPI 模式不一致, 由硬件置 1
4	WCOL	写入冲突标志位 0: 有软件清 0, 表明已处理写入冲突 1: 由硬件置 1, 表明检测到一个冲突

3	RXOV	接受超限位 0: 表明已处理接收超限，由软件清 0 1: 表明已检测到接收超限，由硬件置 1
---	------	--

SPI 数据寄存器

A3H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SPDAT	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SPDAT[7:0]	写入 SPDAT 的数据被放置到发送移位寄存器中。读取 SPDAT 时将获得接收移位换寄存器数据。

注意：当关闭 SPI 功能后，读取 SPI 数据寄存器 SPDAT 的数据无效。因此当数据传输结束时，必须先读出数据再清 0SPEN。

8.3 两线串行接口(TWI)

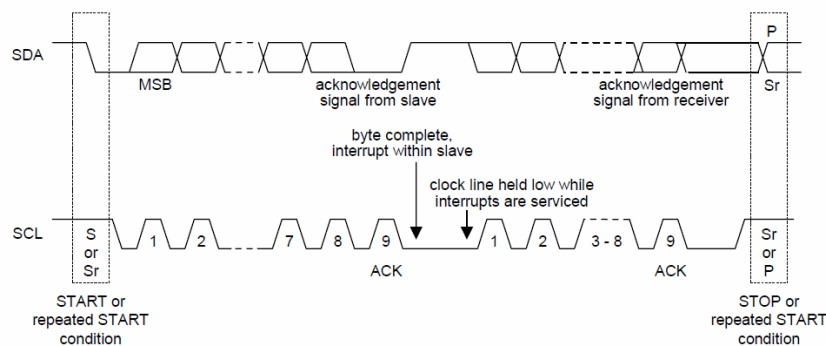
8.3.1 特性

- 只支持主模式
- 数据传输速率可选择

主机到从机的数据传输：首先主机发送一个控制字节，从机返回一个“应答位(ACK)”。接着数据字节由主机传输到从机中，从机在每一个字节接收完毕后返回一个“应答位”。

从机到主机的数据传输：首先主机发送一个控制字节，从机返回一个“应答位”。接着数据字节由从机传输到主机中，主机在每一个字节接收完毕后返回一个“应答位”。主机在最后一个字节接收完毕后返回一个“负应答位(NACK)”。“ACK”或“NACK”信号由 TWICON 寄存器中的 ACK 位控制。

START 和 STOP 信号由主机产生，一次数据传输以一个 STOP 信号或一个重复 START 信号中止，一个重复 START 信号也是从下一次数据传输开始的，TWI 总线不被释放。



TWI 总线上的数据传输

8.3.2 TWI 工作模式

G80F964 的 TWI 仅支持主模式，主模式又包括主发送模式和主接收模式。TWI 数据传输速率可以从 $f_{sys}/160$, $f_{sys}/80$, $f_{sys}/40$, $f_{sys}/20$ 这几档中进行选择。

主发送模式

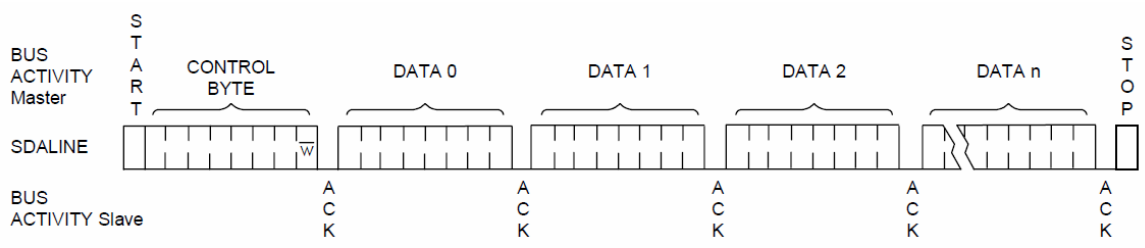
在主发送模式中，数据传输由主机到从机，流程如下：

1. 初始化 TWI
 - a. 通过设置 BR[1:0]，设置 TWI 波特率
 - b. 通过置 1 ETWI 位，允许 TWI 中断。并且清 0 TWIIF 位
 - c. 通过置 1 TWIEN 位，允许 TWI
 - d. 置 1 STA 位来启动 TWI，产生一个 START 信号
2. 当发送一个 START 信号时，TWIIF 置 1 且产生 TWI 中断，软件必须首先写控制字节到 TWIDAT 中，然后清 0 TWIIF 标志位以允许下一次中断。在控制字节发送之后，STA 位会清 0。
3. 当从机收到控制字节后会返回 ACK 或 NACK 信号，第 2 个中断产生。

如果 ACK = 0，表明通信出错，软件必须置 1 STA 位以开始第二次通信，或置 1 STO 位以中止通信。

如果 ACK = 1，表明通信成功，软件必须为下一次发送新字节到 TWIDAT 寄存器做准备。然后退出中断服务程序，同时 TWIIF 被清 0。

通信重复上述 3 个步骤直到所有字节都被发送完毕，然后主发送器必须置 1 STO 位来中止发送。如果总线中止，硬件清 0 STO 位。

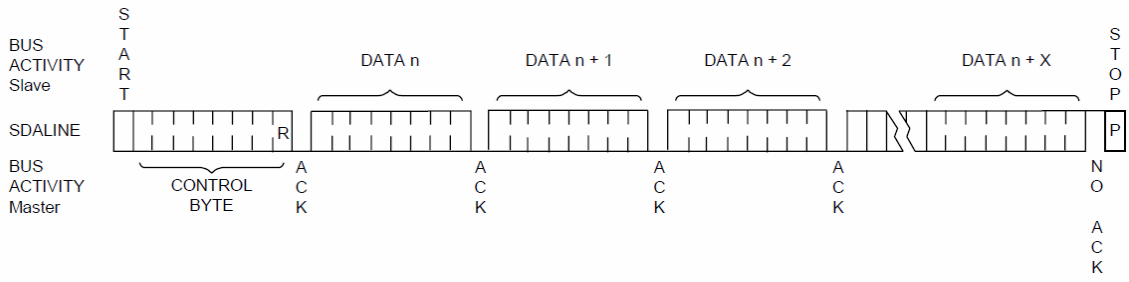


主发送模式的数据传输

主接收模式

在主接收模式中，由从发送器接收到数据字节的数字。在重复 START 信号后，TWI 引擎转换到主发送器模式。流程如下：

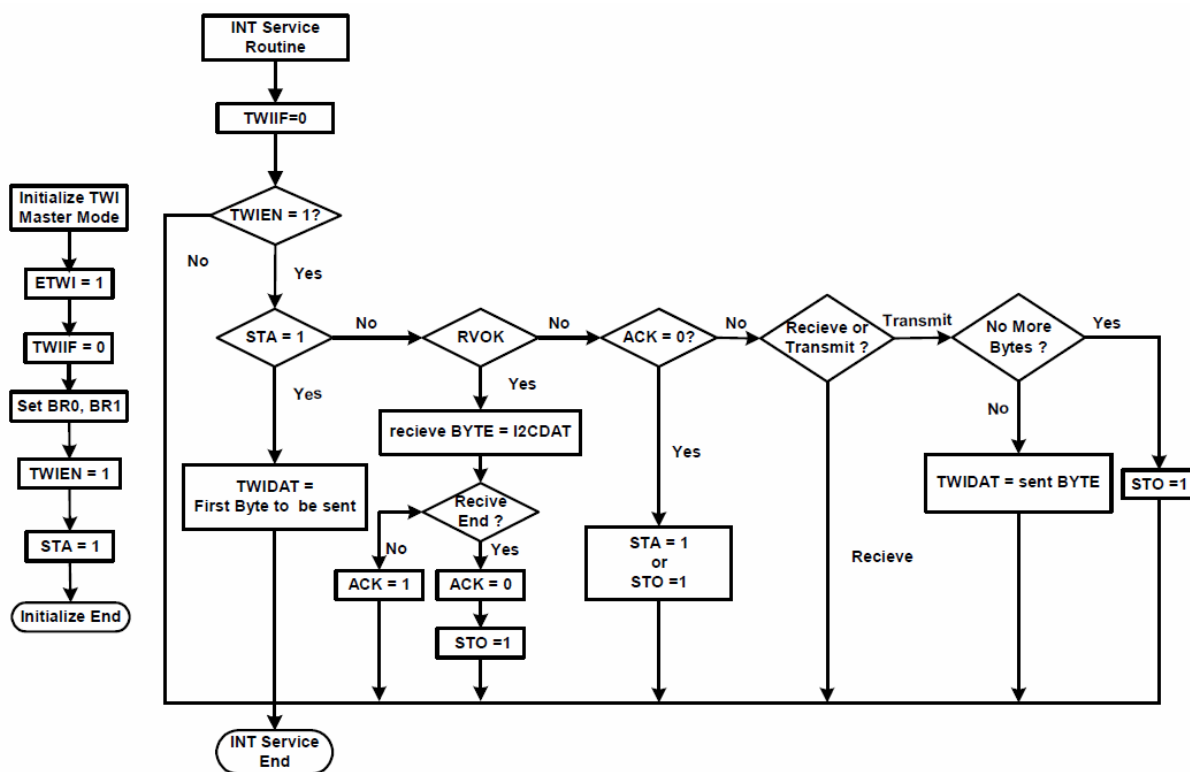
- 1. 初始 TWI
 - a. 通过设置 BR[1:0], 设置 TWI 波特率
 - b. 通过置 1 ETWI 位, 允许 TWI 中断。并且清 0 TWIIF 位
 - c. 通过置 1 TWIEN 位, 允许 TWI
 - d. 置 1 STA 位来启动 TWI, 产生一个 START 信号
- 2. 当发送一个 START 信号时, TWIIF 被设置且产生 TWI 中断, 软件必须首先写控制字节到 TWIDAT 中, 然后清 0TWIIF 标志以允许下一次中断。在控制字节发送之后, STA 会被清 0。
- 3. 从机接收到控制字节发出 ACK 信号, 主机产生第 2 个中断。
 - 如果 ACK = 0, 表明通信出错, 软件必须置 1 STA 位以开始第二次通信, 或置 1 STO 位以中止通信。
 - 如果 ACK = 1, 表明通信成功, 软件必须为再一次发送新的字节到 TWIDAT 寄存器做准备。然后退出中断服务程序, 同时 TWIIF 被清 0。
- 4. 当接收到新的数据时, 会产生中断
 - 如果 RVOK = 0, 表明没有接收到数据
 - 如果 RVOK = 1, 表明接收到数据, 软件从 TWIDAT 寄存器中得到数据, 然后置 1 ACK 位接收下一字节; 清 ACK 位和置 1 STO 位中止通信。如果总线中止, 硬件清 0 STO 位。



主接收模式的数据传输

如果在通信期间发生错误，诸如 SCL 或 SDA 一直保持高或保持低，TWI 中断会被屏蔽。此时硬件会通过设置 TWIEN =0, STA= 0 关闭 TWI, 然后产生中断。软件必须在中断服务程序中判断 TWIEN 位以决定是否因为 TWI 错误而产生的中断。

8.3.3 软件流程图



8.3.4 寄存器

TWI 状态和控制寄存器

A6H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TWICON	TWIEN	TWIIF	STA	STO	RXOK	ACK	BR1	BR0
读/写	读/写	读/写	读/写	读/写	只读	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TWIEN	TWI 允许 0: 禁止 TWI 接口; 如果有错误发生, 由硬件清 0 然后产生中断 1: 允许 TWI 接口
6	TWIIF	TWI 中断标志 0: 由软件清 0 1: 由硬件置 1 表明 TWI 中断产生
5	STA	开始标志位 0: 在传送第一个字节后由硬件清 0, 或错误发生。 1: 当总线闲置时, 由软件置 1 产生一个 START 或 RESTART 信号。 如果同时置 1STA 位和 STO 位, 传送 START 信号后再传送 STOP 信号。
4	STO	停止标志 0: 在传送 STOP 信号后由硬件清 0 1: 由软件设置产生一个 STOP 信号, TWI 引擎进入 IDLE 状态。
3	RXOK	收到新字节标志位 0: 未收到新字节, 当如去 TWIDAT 时由硬件清 0 1: 收到新字节, 准备读取新的字节, 由硬件设置
2	ACK	确认标志位 0: 在主接收模式下, 由软件清 0 使 SDA 线路上产生 NAK 信号 在主传输模式下, 由硬件清 0 表示 SDA 线路上收到 TWI NAK 信号 1: 在主接收模式下, 由软件清 0 使 SDA 线路上产生 ACK 信号 在主传输模式下, 由硬件清 0 表示 SDA 线路上收到 TWI ACK 信号
1-0	RR[1:0]	波特率控制位 00: 波特率=系统时钟/160 01: 波特率=系统时钟/80 10: 波特率=系统时钟/40 11: 波特率=系统时钟/20

TWI 数据寄存器

A7H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TWIDAT	TWID7	TWID6	TWID5	TWID4	TWID3	TWID2	TWID1	TWID0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TWID[7:0]	TWI 数据存储器 TWI 数据寄存器是读/写移位寄存器的缓冲器。 当移位寄存器为空时, 写入 TWIDAT 的数据直接写入移位寄存器。当移位寄存器不为空时, 直到移位寄存器为空, 才将写入 TWI 写入 TWIDAT。接收完数据后, 移位寄存器的数据会写入 TWIDAT, 此时读取 TWIDAT 返回接收到的数据。 如果接收仍在进行中, 读取 TWIDAT 将返回上一次存储在 TWI 数据寄存器中的值(无论是从从机接收的还是软件写进去的)。

8.4 增强型通用异步收发器(EUART)

8.4.1 特性

- G80F964 带有 2 个 EUART，兼容传统 8051
- 波特率可选择为系统时钟分频或定时器 1/2/4 的溢出率，但 EUART1 的波特率不能选择为定时器 1 的溢出率
- 增强功能包括帧出错检测及自动地址识别
- EUART 有四种工作方式

8.4.2 EUART0

工作方式

EUART0 有 4 种工作模式。在通信之前用户必须先初始化 SCON, 选择方式和波特率。如果使用方式 1 或方式 3 应先初始化定时器 1 或定时器 2。

在所有四种方式中, 任何将 **SBUF** 作为目标寄存器的写操作都会启动发送。在方式 0 中由条件 **RI = 0** 和 **REN = 1** 初始化接收。这会在 **TxD0** 引脚上产生一个时钟信号, 然后在 **RxD** 引脚上移入数据。在其它方式中由输入的起始位初始化接收(如果 **REN = 1**)。通过发送起始位, 外部发送器开始通信。

EUART 方式列表

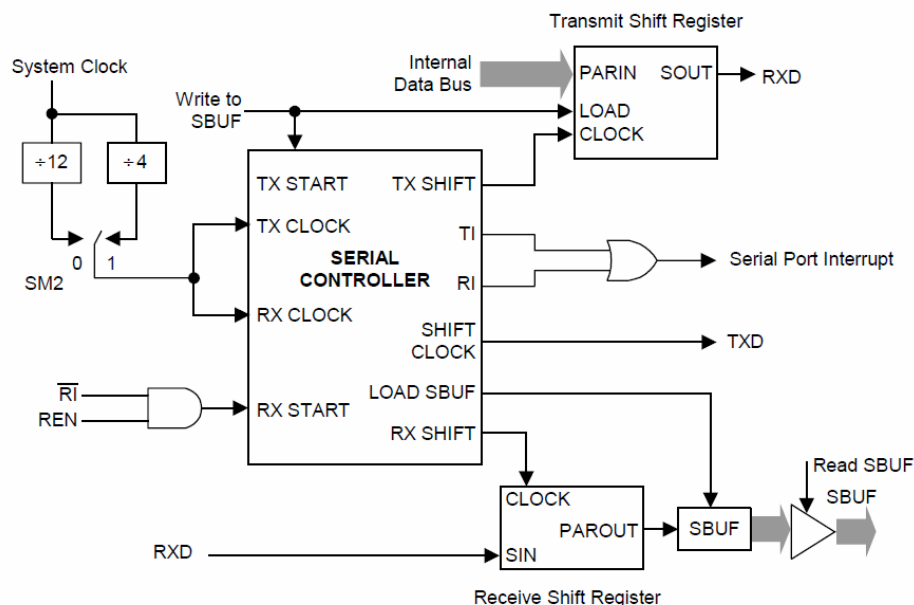
SM0	SM1	方式	类型	波特率	帧长度	起始位	停止位	第9位
0	0	0	同步	SYSClk/(4或12)	8位	无	无	无
0	1	1	异步	定时器1或2的溢出率/(16或32)	10位	1	1	无
1	0	2	异步	SYSClk/(32或64)	11位	1	1	0,1
1	1	3	异步	定时器1或2的溢出率/(16或32)	11位	1	1	0,1

方式 0: 同步, 半双工通讯

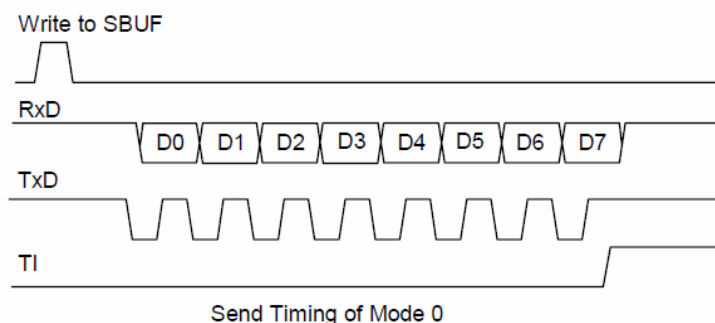
方式 0 支持与外部设备的同步通信。在 RXD 引脚上收发串行数据。TXD 引脚用作发送移位时钟。G80F964 提供 TxD 引脚上的移位时钟。因此这个方式是串行通信的半双工方式。在这个方式中，每帧收发 8 位，低位先接收或发送。

通过置 SM2 位(SCON.5)为 0 或 1，波特率固定为系统时钟的 1/12 或 1/4。当 SM2 位为 0 时，串行端口以系统时钟的 1/12 运行。当置 1 时，串行端口以系统时钟的 1/4 运行。与标准 8051 唯一不同的是，G80F964 在方式 0 中有可变波特率。

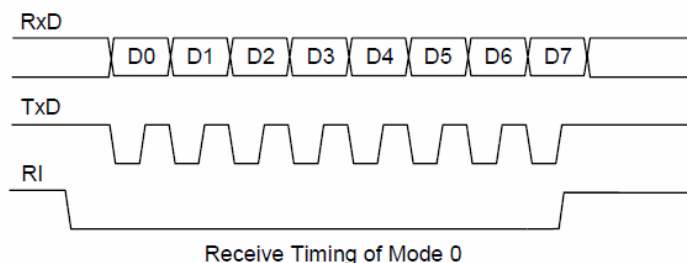
功能块框图如下图所示。数据通过 **RxD** 引脚进入和移出串行端口。移位时钟由 **TxD** 引脚输出，用来移位进出 **G80F964** 的数据。



任何将 SBUF 作为目标寄存器的写操作都会启动发送。下一个系统时钟 Tx 控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置 0。当移位寄存器中的所有 8 位都发送后，Tx 控制模块停止发送操作，然后在下一个系统时钟的上升沿将 TI 置 1 (SCON.1)，并且 RxD 引脚保持高电平。

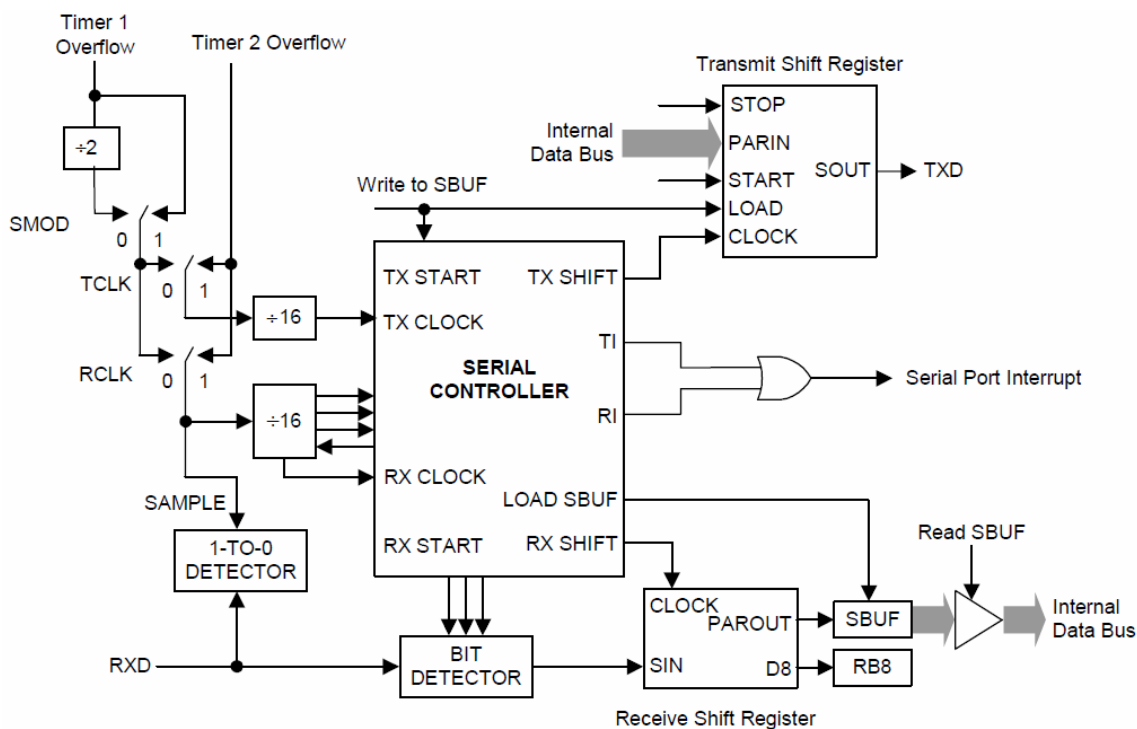


REN (SCON.4)置 1 和 RI (SCON.0) 清 0 初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有 8 位都接收到接收移位寄存器中后，Rx 控制块停止接收，然后在下一个系统时钟的上升沿上 RI 置 1，直到被软件清 0 才允许接收。



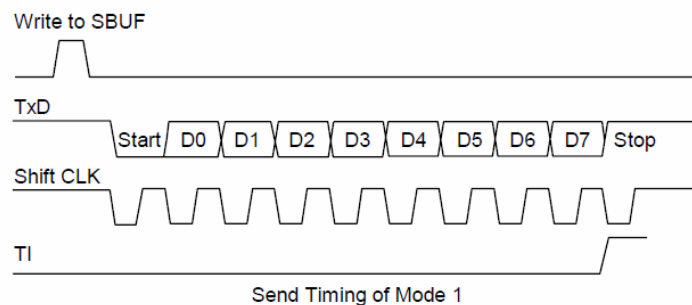
方式 1: 8 位 EUART, 可变波特率, 异步全双工

方式 1 提供 10 位全双工异步通信, 10 位由一个起始位(逻辑 0), 8 个数据位(低位为第一位), 和一个停止位(逻辑 1)组成。在接收时, 这 8 个数据位存储在 SBUF 中而停止位存储在 RB8 (SCON.2)中。方式 1 中的波特率是可变的, 串行收发波特率可被设置为定时器 1 溢出率的 1/16 或 1/32, 或是定时器 2 溢出率的 1/16.(详见波特率章节)功能块框图如下图所示。



任何将 SBUF 作为目标寄存器的写操作都会启动发送, 实际上发送是从 16 分频计数器中的下一次跳变之后的系统

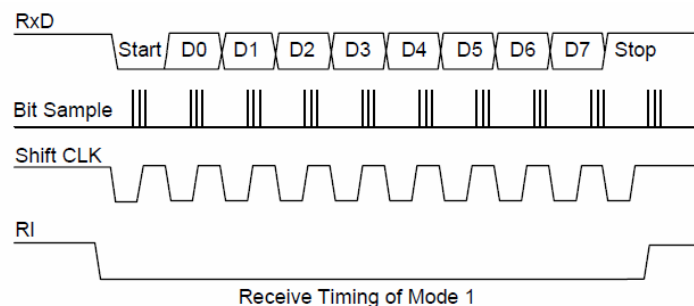
时钟开始的，因此位时间与 16 分频计数器是同步的，与对 SBUF 的写操作不同步。起始位首先在 TxD 引脚上移出，然后是 8 位数据位。在发送移位寄存器中的所有 8 位数据都发送完后，停止位在 TxD 引脚上移出，在停止位发出的同时 TI 标志置 1。



只有 REN 位置 1 时才允许接收。当 RxD 引脚检测到下降沿时串行口开始接收串行数据。为此，CPU 对 RxD 不断采样，采样速率为波特率的 16 倍。当检测到下降沿时，16 分频计数器立即复位，这有助于 16 分频计数器与 RxD 引脚上的串行数据位同步。16 分频计数器把每一位的时间分为 16 个状态，在第 7、8、9 状态时，位检测器对 RxD 端的电平进行采样。为抑制噪声，在这 3 个状态采样中至少有 2 次采样值一致数据才被接收。如果所接收的第一位不是 0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待 RxD0 引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8 个数据位和 1 个停止位移入之后，移位寄存器的内容被分别装入 SBUF 和 RB8 中，RI 置 1，但必须满足下列条件：

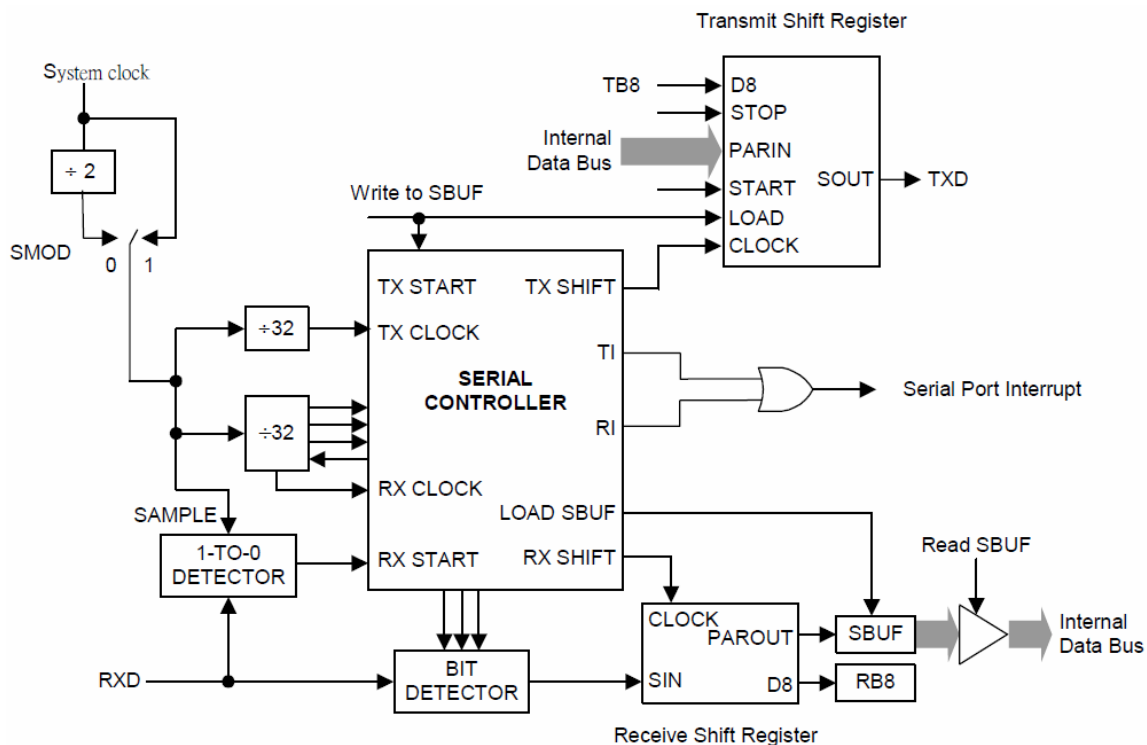
- 1) RI = 0;
- 2) SM2 = 0 或者接收的停止位=1。

如果这些条件被满足，那么停止位移入 RB8，8 个数据位移入 SBUF，RI 被置 1。否则接收的帧会丢失。这时，接收器将重新去探测 RxD0 端是否另一个下降沿。用户必须用软件清 0RI，然后才能再次接收。

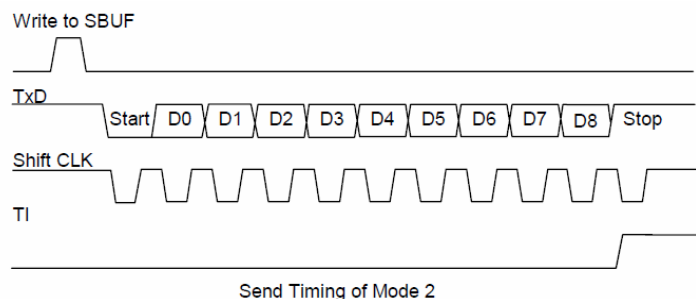


方式 2：9 位 EUART，固定波特率，异步全双工

这个方式使用异步全双工通信中的 11 位。一帧由一个起始位(逻辑 0)，8 个数据位(低位为第一位)，一个可编程的第 9 数据位和一个停止位(逻辑 1)组成。方式 2 支持多机通信和硬件地址识别(详见多机通信章节)。在数据传送时，第 9 数据位(SCON 中的 TB8)可以写 0 或 1，例如，可写入 PSW 中的奇偶位 P，或用作多机通信中的数据/地址标志位。当接收到数据时，第 9 数据位进入 RB8 而停止位不保存。PCON 中的 SMOD 位选择波特率为系统工作频率的 1/32 或 1/64。



任何将 **SBUF** 作为目标寄存器的写操作都会启动发送，同时也将 **TB8** 载入到发送移位寄存器的第 9 位中。实际上发送是从 16 分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与 16 分频计数器是同步的，与对 **SBUF** 的写操作不同步。起始位首先在 **TxD** 引脚上移出，然后是的第 9 数据位。在发送转换寄存器中的所有 9 位数据都发送完后，停止位在 **TxD** 引脚上移出，在停止位发送后 **TI** 标志置 1。

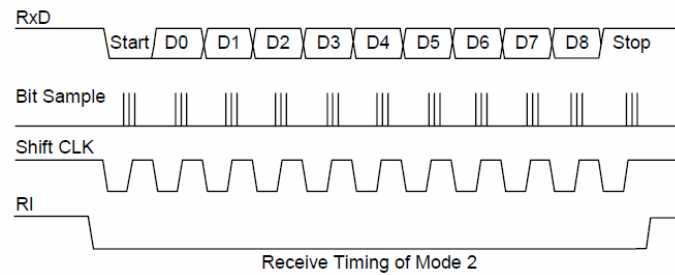


Send Timing of Mode 2

只有 **REN** 位置 1 时才允许接收。当 **RxD** 引脚检测到下降沿时串行口开始接收串行数据。为此，CPU 对 **RxD** 不断采样，采样速率为波特率的 16 倍。当检测下降沿时，16 分频计数器立即复位。这有助于 16 分频计数器与 **RxD** 引脚上的串行数据位同步。16 分频计数器把每一位的时间分为 16 个状态，在第 7、8、9 状态时，位检测器对 **RxD** 端的电平进行采样。为抑制噪声，在这 3 个状态采样中至少有 2 次采样值一致数据才被接收。如果所接收的第一位不是 0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待 **RxD** 引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9 个数据位和 1 个停止位移入之后，移位寄存器的内容被分别装入 **SBUF** 和 **RB8** 中，**RI** 置 1，但必须满足下列条件：

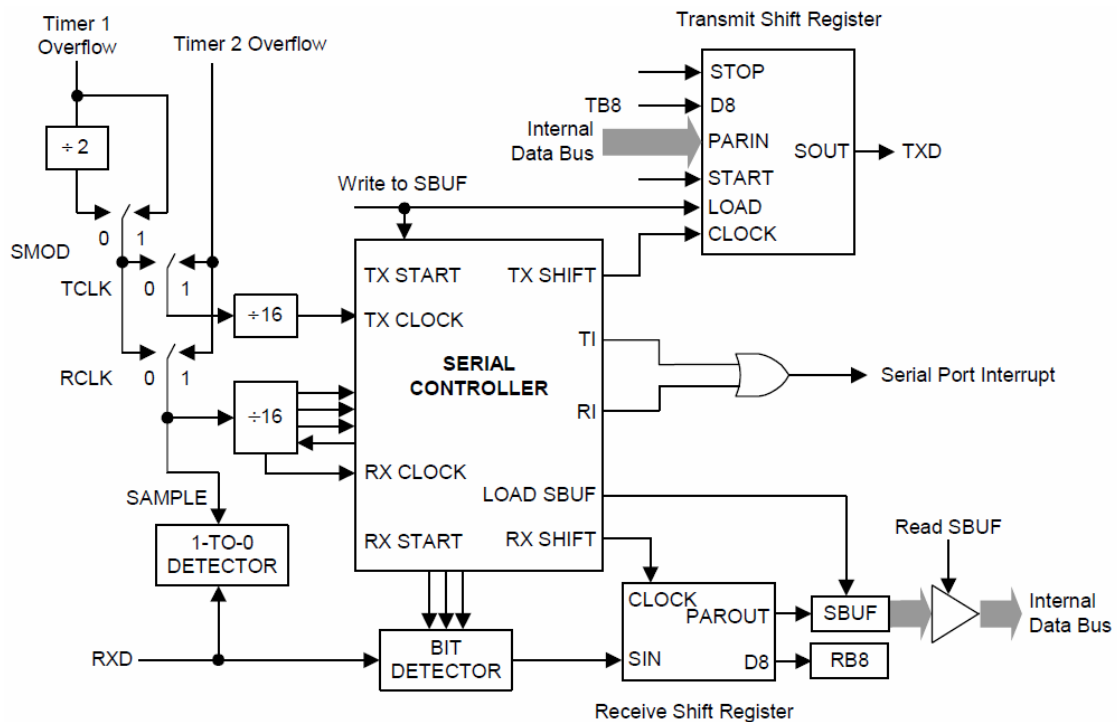
1. **RI=0**
2. **SM2 = 0** 或者接收的第 9 位 = 1，且接收位符合 **EUART** 地址

如果这些条件被满足，那么第 9 位移入 **RB8**，8 位数据移入 **SBUF**，**RI** 被置 1。否则接收的数据帧会丢失。在停止位的当中，接收器回到寻找 **RxD** 引脚上的另一个下降沿。用户必须用软件清除 **RI**，然后才能再次接收。



方式 3: 9 位 EUART, 可变波特率, 异步全双工

方式 3 使用方式 2 的传输协议以及方式 1 的波特率产生方式。



波特率

在方式 0 中，波特率可编程为系统时钟的 1/12 或 1/4，由 SM2 位决定。当 SM2 为 0 时，串行端口在系统时钟的 1/12 下运行。当 SM2 为 1 时，串行端口在系统时钟的 1/4 下运行。

在方式 1 和方式 3 中，波特率可选择来至定时器 1 或定时器 2 的溢出率。

分别置 TCLK (T2CON.4)和 RCLK (T2CON.5)位为 1 来选择定时器 2 作为 TX 和 RX 的波特时钟源(详见定时器章节)。无论 TCLK 还是 RCLK 为逻辑 1，定时器 2 都为波特率发生器方式。如果 TCLK 和 RCLK 为逻辑 0，定时器 1 作为 Tx 和 Rx 的波特时钟源。

方式 1 和方式 3 波特率公式如下所示，其中 TH1 是定时器 1 的 8 位自动重载寄存器，SMOD 为 EUART0 的波特率二倍频器(PCON.7)，[RCAP2H, RCAP2L] 是定时器 2 的 16 位重载寄存器。T1CLK 是定时器 1 的时钟源，而 T2CLK 是定时器 2 的时钟源。

$$BaudRate = \frac{2^{SMOD}}{32} \times \frac{T1CLK}{256 - TH1} \quad \text{用定时器 1 作为波特率发生器，定时器 1 工作在方式 2}$$

$$BaudRate = \frac{1}{2 \times 16} \times \frac{T2CLK}{65536 - [RCAP2H, RCAP2L]} \quad \text{用定时器 2 作为波特率发生器，定时器 2 时钟}$$

源为系统时钟

$$BaudRate = \frac{1}{16} \times \frac{T2CLK}{65536 - [RCAP2H, RCAP2L]} \quad \text{用定时器 2 作为波特率发生器，定时器 2 时钟源为}$$

时钟源为 T2 引脚输入时钟

在方式 2 中，波特率固定为系统时钟的 1/32 或 1/64，由 SMOD 位(PCON.7)决定。当 SMOD 位为 0 时，EUART 以系统时钟的 1/64 运行。当 SMOD 位为 1 时，EUART 以系统时钟的 1/32 运行。

$$BaudRate = 2^{SMOD} \times \left(\frac{SYSCLK}{64} \right)$$

多机通讯

软件地址识别

方式 2 和方式 3 有一个专门的适用于多机通讯的功能。在这两个方式下,接收的是 9 位数据,第 9 位移入 RB8 中,然后再来一位停止位。EUART 可以这样来设定:当接收到停止位时,只有在 RB8 = 1 的条件下,串行口中断才会有效(请求标志 RI 置 1)。可以通过将 SCON 寄存器的 SM2 位置 1 使 EUART 具有这个功能。

在多机通讯系统中,以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时,它先送出一地址字节,以辨认目标从机。地址字节与数据字节可用第 9 数据位来区别,地址字节的第 9 位为 1,数据字节的第 9 位为 0。

如果从机 SM2 为 1,则不会响应数据字节中断。地址字节可以中断所有从机,这样,每一个从机都检查所接收到的地址字节,以判别自己是不是目标从机。被寻到的从机清 0 SM2 位,并准备接收即将到来的数据字节,当接收完毕时,从机再一次将 SM2 置 1。没有被寻址的从机,则维持它们的 SM2 位为 1,忽略到来的数据字节,继续做自己的事情。

注意:

在方式 0 中,SM2 用来选择波特率。在方式 1 中,SM2 用来检测停止位是否有效,如果 SM2=1,接收中断不会响应直到接收到一个有效的停止位。

自动(硬件)地址识别

在方式 2 和方式 3 中,SM2 置 1 将使 EUART 在如下状态下运行:当 1 个停止位被接收时,如果载入 RB8 的第 9 数据位为 1(地址字节)并且接收到的数据字节符合 EUART 的从机地址,EUART 产生一个中断。接着,从机应该将 SM2 清 0,以接收后续的数据字节。

在 9 位方式下要求第 9 位为 1 以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时,必须先发送目标从机的地址。所有从机在等待接收地址字节时,为了确保仅在接收地址字节时产生中断,SM2 位必须置 1。自动地址识别的特点是只有地址匹配的从机才能产生中断,地址比较通过硬件完成而不是软件。

中断产生后,地址相匹配的从机清 0 SM2,继续接收数据字节。地址不匹配的从机不受影响,将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕,地址匹配的从机应该再次把 SM2 置 1,忽略所有传送的非地址字节,直到接收到下一个地址字节。

使用自动地址识别功能时,主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址(SADDR)和地址屏蔽(SADEN)。从机地址是一个 8 位的字节,存于 SADDR 寄存器中。SADEN 用于定义 SADDR 内位的有效与否,如果 SADEN 中某一位为 0,则 SADDR 中相应位的被忽略,如果 SADEN 中某一位置 1,则 SADDR 中相应位的将用于得到给定的从机地址。这可以使用户在不改变 SADDR 寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其它的从机。

	从机1	从机2
SADDR	10100100	10100111
SADEN(为0的位被忽略)	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址(SADDR或SADEN)	1111111x	11111111

从机 1 和从机 2 给定地址的最低位是不同的。从机 1 忽略了最低位,而从机 2 的最低位是 1。因此只与从机 1 通讯时,主机必须发送最低位为 0 的地址(10100000)。类似的,从机 1 的第 1 位为 0,从机 2 的第 1 位被忽略。因此,只与从机 2 通讯时,主机必须发送第 1 位为 1 的地址(10100011)。如果主机希望同时与两从机通讯,则第 0 位为 1,第 1 位为 0,第 3 位被两从机都忽略,此时有两个不同的地址用于选定两个从机(1010 0001 和 1010 0101)。

主机可以通过广播地址与所有从机同时通讯。这个地址等于 SADDR 和 SADEN 的逻辑或,结果中的 0 表示该位被忽略。多数情况下,广播地址为 0xFFH,该地址可被所有从机应答。

系统复位后,SADDR 和 SADEN 两个寄存器初始化为 00H,这两个结果设定了给定地址和广播地址为 XXXXXXXX (所有位都被忽略)。这有效地去除了多处理机通讯的特性,禁止了自动寻址模式。这样的 EUART 将对任何地址都产生应答,兼容了不支持自动地址识别的 8051 控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。

帧出错检测

当寄存器 PCON 中的 SSTAT 位为逻辑 1 时，帧出错检测功能才有效。3 个错误标志位被置 1 后，只能通过软件清 0，尽管后续接收的帧没有任何错误也不会自动清 0。

注意：

SSTAT 位必须为逻辑 1 时访问状态位(FE0, RXOVR0 和 TXCOL0)。SSTAT 位为逻辑 0 时可以访问模式选择位(SM0, SM1 和 SM2)。

发送冲突

如果在一个发送正在进行时，用户软件写数据到 SBUF 寄存器时，发送冲突位(在 SCON 寄存器中的 TXCOL 位)置 1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

接收溢出

如果在接收缓冲器中的数据未被读取之前，又有新的数据存入接收缓冲器，那么接收溢出位(SCON 寄存器中的 RXOVR 位)置 1。如果发生了接收超限，接收缓冲器中原来的数据将丢失。

帧出错

如果检测到一个无效(低)停止位，那么帧出错位(在寄存器 SCON 中的 FE)置 1。

暂停检测

当连续检测到 11 个位都为低电平位时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART 将进入空闲状态并一直保持，直至接收到有效停止位(RxD 引脚上出现上升沿)。

8.4.3 EUART1

EUART1 的控制和工作模式与 EUART0 相同，但只使用定时器 2 作为波特率发生器，不管在 T2CON 寄存器中的 TCLK 和 RCLK 位是 1 还是 0。

如果 T2CON 中的 TCLK 和 RCLK 为 0，EUART1 波特率为：

$$BaudRate = \frac{1}{16} \times \frac{System\ Clock}{65536 - [RCAP2H, RCAP2L]}$$

如果 T2CON 中的 TCLK 和 RCLK 为 1，EUART1 波特率为：

$$BaudRate = \frac{1}{16 \times 2} \times \frac{System\ Clock}{65536 - [RCAP2H, RCAP2L]}$$

注意：

在发送之前 TxD 和 TXD1 引脚必须被设置为输出高电平。

8.4.4 寄存器

电源控制寄存器

87H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PCON	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	SMOD	波特率加倍器 若使用定时器1 作为波特率发生器，且在方式1 和3 中被置1，EUART0 的波特率会加倍 如果在方式 2 中置 1，EUARTx 的波特率会加倍；x = 0, 1
6	SSTAT	SCON[7:5]功能选择位 0: SCON[7-5]工作模式如同 SM0,SM1,SM2 1: SCON[7-5]工作模式如同 FE,RXOV,TXCOL
5	SSTAT1	SCON1[7:5]功能选择位 0: SCON[7-5]工作模式如同 SM10,SM11,SM12 1: SCON[7-5]工作模式如同 FE1,RXOV1,TXCOL1
3-2	GF[1:0]	用于软件的通用标志位
1	PD	掉电模式控制位
0	IDL	空闲模式控制位

EUART0 相关 SFR

EUART0 控制及状态寄存器

98H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SCON	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM[0:1]	EUART 串行方式控制位, SSTAT = 0 00: 方式0, 同步模式, 固定波特率 01: 方式1, 8 位异步方式, 可变波特率 10: 方式2, 9 位异步方式, 固定波特率 11: 方式3, 9 位异步方式, 可变波特率
7	FE	EUART 帧出错标志位, SSTAT = 1 0: 无帧出错, 由软件清0 1: 发生帧出错, 由硬件置 1
6	RXOV	EUART 接收完毕标志位, SSTAT = 1 0: 无接收完毕, 由软件清0 1: 接收完毕, 由硬件置 1
5	SM2	EUART 多处理器通讯允许位(第9 位“1”校验器), SSTAT = 0 0: 在方式0 下, 波特率是系统时钟的1/12 在方式1 下, 禁止停止位确认检验, 停止位将置RI 为1 产生中断 在方式2 和3 下, 任何字节都会置RI 为1 产生中断 1: 在方式0 下, 波特率是系统时钟的1/4 在方式1 下, 允许停止位确认检验, 只有有效的停止位(1)才能置 RI 为1 产生中断 在方式2 和3 下, 只有寻址字节(第9 位=1)能置 RI 为1 产生中断
5	TXCOL	EUART0 发送冲突标志位, SSTAT = 1 0: 无发送冲突, 由软件清0 1: 有发送冲突, 由硬件置 1
4	REN	EUART0 接收器允许位 0: 接收禁止 1: 接收允许
3	TB8	第 9 位在 EUART 的方式 2 和 3 下发送, 由软件置 1 或清 0
2	RB8	发送器, EUART 的第8 位。 在方式0 下, 不使用RB8。 在方式1 下, 如果接收中断发生, RB8 的停止位会收到信号。 在方式2 和3 下, 由第9 位接收。
1	TI	EUART0 的传送中断标志位 0: 由软件清0。 1: 由硬件置 1, 在方式 0 下的第 8 位最后, 或在其它方式下的停止位开始。
0	RI	EUART0 的接收中断标志位 0: 由软件清0 1: 由硬件置 1, 在方式 0 下的第 8 位最后, 或在其它方式下的停止位开始。

EUART0 数据缓冲器寄存器

99H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SBUF	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF.7-0	SFR 访问两个寄存器：一个移位寄存器和一个接收锁存寄存器。 SBUF 的写入将发送字节到移位寄存器中，然后开始传输。 SBUF 的读取返回接收锁存器中的内容。

EUART0 从机地址及地址屏蔽寄存器

9AH-9BH,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SADDR	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR.7-0	SFR SADDR 定义 EUART0 的从机地址。
7-0	SADEN.7-0	SFR SADEN 是一个位屏蔽寄存器，决定检验 SADDR 的哪些位对应接收地址： 0: 在 SADDR 中的相应位被忽略。 1: SADDR 中的相应位被检验是否对应接收地址。

EUART1 相关 SFR

EUART1 控制和状态寄存器

98H,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SCON1	SM10/FE1	SM11/RXOV1	SM12/TXCOL1	REN1	TB18	RB18	TI1	RI1
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM1[0:1]	EUART1 串行方式控制位, SSTAT1 = 0 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8 位异步方式, 可变波特率 10: 方式2, 9 位异步方式, 固定波特率 11: 方式3, 9 位异步方式, 可变波特率
7	FE1	EUART1 帧出错标志位。SSTAT1 = 1 0: 无帧出错, 由软件清0 1: 发生帧出错, 由硬件置 1
6	RXOV1	EUART1 接收完毕标志位, SSTAT1 = 1 0: 无接收溢出, 由软件清0 1: 接收溢出, 由硬件置 1
5	SM12	EUART1 多机通讯允许位(第9 位“1”校验器), SSTAT1= 0 0: 在方式0 下, 波特率是系统时钟的1/12 在方式1 下, 禁止停止位确认检验, 停止位将置RI1 为1 产生中断 在方式2 和3 下, 任何字节都会置RI1 为1 产生中断 1: 在方式0 下, 波特率是系统时钟的1/4 在方式1 下, 允许停止位确认检验, 只有有效的停止位(1)才能置 RI1 为1 产生中断 在方式2 和3 下, 只有地址字节(第9 位=1)能置 RI1 为 1 产生中断
5	TXCOL1	EUART1 发送冲突标志位, SSTAT1 = 1 0: 无发送冲突, 由软件清0 1: 有发送冲突, 由硬件置 1
4	REN1	EUART0 接收器允许位 0: 接收禁止 1: 接收允许
3	TB18	第 9 位在 EUART1 的方式 2 和 3 下发送, 由软件置 1 或清 0
2	RB18	EUART1 接收到的第8位数据位 在方式0 下, 不使用RB18。 在方式1 下, 如果接收中断发生, RB18 是接收到的停止位。 在方式2 和3 下, RB18 是接收到的第 9 位。
1	TI1	EUART1 的传送中断标志位 0: 由软件清0。 1: 由硬件置 1, 在方式 0 下的第 8 位最后, 或在其它模式下的停止位开始。
0	RI1	EUART1 的接收中断标志位 0: 由软件清0 1: 由硬件置 1, 在方式 0 下的第 8 位最后, 或在其它方式下的停止位开始。

EUART1 数据缓冲器寄存器

99H,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SBUF1	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF1.7-0	SFR 访问两个寄存器：一个移位寄存器和一个接收锁存寄存器。 SBUF1 的写入将发送字节到移位寄存器中，然后开始传输。 SBUF1 的读取返回接收锁存器中的内容。

EUART1 从属地址和地址屏蔽寄存器

9AH-9BH,Bank1	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SADDR1	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR1.7-0	SFR SADDR1 定义 EUART1 的从机地址。
7-0	SADEN1.7-0	SFR SADEN1 是一个位屏蔽寄存器，决定检验 SADDR1 的哪些位对应接收地址： 0: 在 SADDR1 中的相应位被忽略。 1: SADDR1 中的相应位被检验是否对应接收地址。

8.5 模/数转换器(ADC)

8.5.1 特性

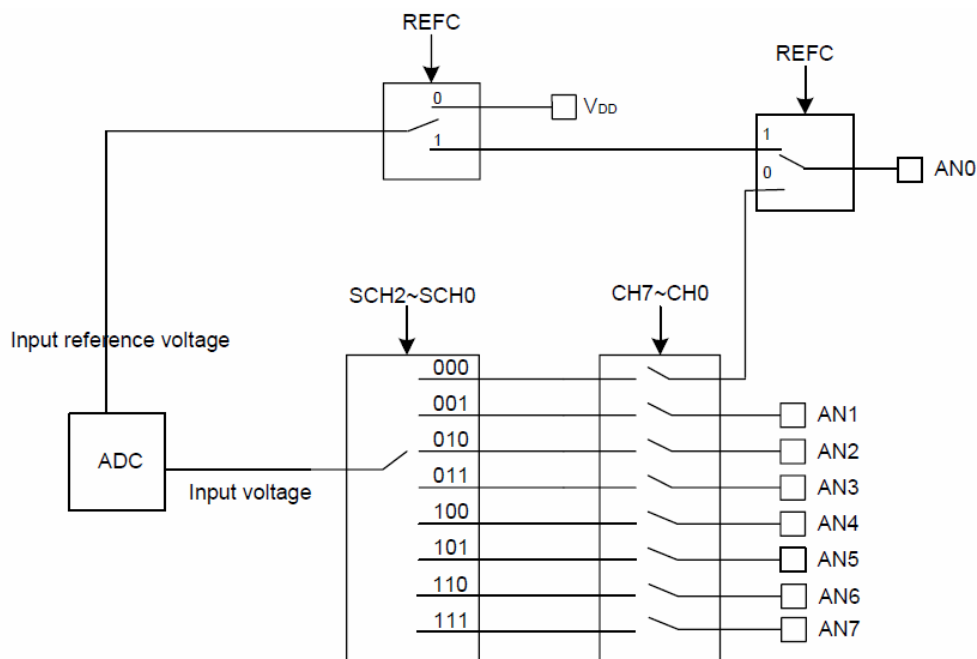
- 10 位分辨率
- 内建基准电压
- 8 模拟通道输入

G80F964包含一个单端型、10位逐次逼近型模数转换器(ADC)。ADC内建的基准电压 V_{REF} 和 V_{DD} 相连，8个ADC通道都可以独立输入模拟信号，但是每次转换只能使用一个通道。GO/DONE信号控制开始转换，提示转换结束。当转换完成时，更新ADC数据寄存器与此同时，设置ADCON寄存器中的ADCIF位并且产生一个中断(如果允许ADC中断)。

ADC模块整合数字比较功能可以比较AD转换器中的模拟输入的值与数字值。如果允许数字比较功能(在ADCON 寄存器中的EC =1)，并且ADC模块允许 (ADON = 1在ADCCON寄存器)，只有当相应的模拟输入的数字值大于寄存器中的比较值(ADDH/L)时，才会产生ADC中断。当GO/DONE置1时，数字比较功能会持续工作，直到GO/DONE软件清0。这一点与模数转换工作方式不同。

带数字比较功能的ADC模块能在IDLE模式下工作，并且ADC中断能够唤醒IDLE模式。但是，在Power-Down模式下，ADC模块被禁止。

8.5.2 ADC框图



8.5.3 寄存器

ADC 控制寄存器

93H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
ADCON	ADON	ADCIF	EC	REFC	SCH2	SCH1	SCH0	GO/DONE
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	ADON	ADC 允许位 0: 禁止ADC 模块 1: 允许 ADC 模块
6	ADCIF	ADC 中断标志位 0: 无ADC 中断 1: 由硬件置1 表示已完成AD 转换, 或者模拟输入大于ADDH/ADDL(如果允许数字比较模块)
5	EC	比较功能允许位 0: 禁止数字比较功能 1: 允许数字比较功能
4	REFC	基准电压选位 0: 选择内部VDD 为基准电压 1: 选择外部 VREF 端口输入为基准电压
3-1	SCH[2:0]	ADC 通道选择位 000 : ADC 通道AN0 001 : ADC 通道 AN1 010 : ADC 通道AN2 011 : ADC 通道AN3 100 : ADC 通道AN4 101 : ADC 通道AN5 110 : ADC 通道AN6 111 : ADC 通道 AN7
0	GO/DONE	ADC 状态标志位 0: 当完成AD 转换时, 由硬件自动清0。在转换期间清0 这个位会中止 AD 转换。如果允许数字比较功能, 该位不会由硬件清0 只能由软件清0。 1: 设置开始 AD 转换或者启动数字比较功能。

注意:

当选择外部VREF 端口输入为基准电压时(REFC=1), P2.0 作为VREF输入而非AN0 输入口。

ADC 定时控制寄存器

94H, Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
ADT	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7-5	TADC[2:0]	ADC 时钟周期选择位 000 : ADC 时钟周期 $t_{AD}=2t_{SYS}$ 001 : ADC 时钟周期 $t_{AD}=4t_{SYS}$ 010 : ADC 时钟周期 $t_{AD}=6t_{SYS}$ 011 : ADC 时钟周期 $t_{AD}=8t_{SYS}$ 100 : ADC 时钟周期 $t_{AD}=12t_{SYS}$ 101 : ADC 时钟周期 $t_{AD}=16t_{SYS}$ 110 : ADC 时钟周期 $t_{AD}=24t_{SYS}$ 111 : ADC 时钟周期 $t_{AD}=32t_{SYS}$
3-0	TS[3:0]	采样时间选择位 $2 t_{AD} \leq \text{采样时间} = (TS[3:0]+1) * t_{AD} \leq 15 t_{AD}$

注意:

- 1.请确保 $t_{AD} \geq 1 \mu s$
- 2.即使 $TS[3:0] = 0000$, 最小采样时间为 $2t_{AD}$
- 3.即使 $TS[3:0] = 1111$, 最大采样时间为 $15t_{AD}$
- 4.在设置 $TS[3:0]$ 前, 请估算连接到 ADC 输入引脚的串联电阻
- 5.选择 $2*t_{AD}$ 为采样时间时, 请确保连接到 ADC 输入引脚的串联电阻小于 $10k\Omega$ 。
- 6.总转换时间 = $12t_{AD} + \text{采样时间}$

举例说明:

系统时钟 (SYSCLK)	TADC[2:0]	t_{AD}	TS[3:0]	采样时间	转换时间
32.768kHz	000	$30.5*2=61\mu s$	0000	$2*61=122\mu s$	$12*61+122=854\mu s$
	000	$30.5*2=61\mu s$	0111	$8*61=488\mu s$	$12*61+488=1220\mu s$
	000	$30.5*2=61\mu s$	1111	$15*61=915\mu s$	$12*61+915=1647\mu s$
	111	$30.5*32=976\mu s$	0000	$2*976=1952\mu s$	$12*976+1952=13664\mu s$
	111	$30.5*32=976\mu s$	0111	$8*976=7808\mu s$	$12*976+7808=19520\mu s$
	111	$30.5*32=976\mu s$	1111	$15*976=14640\mu s$	$12*976+14640=26352\mu s$
4MHz	000	$0.25*2=0.5\mu s$	-	-	($t_{AD} < 1\mu s$, 不推荐)
	001	$0.25*4=1\mu s$	0000	$2*1=2\mu s$	$12*1+2=14\mu s$
	001	$0.25*4=1\mu s$	0111	$8*1=8\mu s$	$12*1+8=20\mu s$
	001	$0.25*4=1\mu s$	1111	$15*1=15\mu s$	$12*1+15=27\mu s$
	111	$0.25*32=8\mu s$	0000	$2*8=16\mu s$	$12*8+16=112\mu s$
	111	$0.25*32=8\mu s$	0111	$8*8=64\mu s$	$12*8+64=160\mu s$
12MHz	111	$0.25*32=8\mu s$	1111	$15*8=120\mu s$	$12*8+120=216\mu s$
	000	$0.083*2=0.166\mu s$	-	-	($t_{AD} < 1\mu s$, 不推荐)
	100	$0.083*12=1\mu s$	0000	$2*1=2\mu s$	$12*1+2=14\mu s$
	100	$0.083*12=1\mu s$	0111	$8*1=8\mu s$	$12*1+8=20\mu s$
	100	$0.083*12=1\mu s$	1111	$15*1=15\mu s$	$12*1+15=27\mu s$
	111	$0.083*32=2.7\mu s$	0000	$2*2.7=5.4\mu s$	$12*2.7+5.4=37.8\mu s$
	111	$0.083*32=2.7\mu s$	0111	$8*2.7=21.6\mu s$	$12*2.7+21.6=54\mu s$
	111	$0.083*32=2.7\mu s$	1111	$15*2.7=40.5\mu s$	$12*2.7+40.5=72.9\mu s$

ADC 信道配置寄存器

95H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
ADCH	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	CH[7:0]	信道配置1 0 : P2.7-P2.0作为I/O端口 1 : P2.7-P2.0作为ADC输入口

ADC 转换数据寄存器(比较值寄存器)

96H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
ADDL	-	-	-	-	-	-	A1	A0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0
97H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
ADDH	A9	A8	A7	A6	A5	A4	A3	A2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
1-0 7-0	A9-A0	ADC数据寄存器 采样模拟电压的数字值。当完成转换后，这个值会更新。 如果ADC 数字比较功能允许(EC = 1)，这个值将与模拟输入进行比较。

启动ADC 转换步骤:

1. 选择模拟输入通道以及基准电压
2. 使能ADC 模块
3. GO/DONEDONE置1 开始ADC 转换
4. 等待GO/DONEDONE=0 或者ADCIF=1，如果ADC 中断使能，则ADC 中断将会产生，用户需要软件清0 ADCIF
5. 从ADDH/ADDL 获得转换数据
6. 重复步骤3~5 开始另一次转换

启动数字比较功能步骤:

1. 选择模拟输入通道以及基准电压
2. 写入ADDH/ADDL，设置比较值
3. EC 置1 使能数字比较功能
4. 使能ADC 模块
5. GO/DONEDONE置1 开始数字比较功能
6. 如果模拟输入的值比设置的比较值大，ADIF 会被置1。如果ADC 中断使能，则ADC 中断将会产生，用户需要软件清0 ADCIF
7. 数字比较功能会持续工作，直到GO/DONEDONE清0

8.6 脉冲宽度调制(PWM)

8.6.1 特性

- 1 组 8 位精度 PWM 模块
- 提供每个 PWM 周期溢出
- 输出极性可选择

G80F964 内建一个 8 位 PWM 模块。PWM 模块可以产生周期和占空比分别可以调整的脉宽调制波形。寄存器 PWMC 用于控制 PWM 模块的时钟源, 寄存器 PWMP 用于设置 PWM 模块的周期。寄存器 PWMD 用于设置 PWM 模块的占空比。

8.6.2 寄存器

PWM 控制寄存器

D1H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PWMC	EPWM	PWMS	PWMCK1	PWMCK0	-	-	PWMIF	PWMSS
读/写	读/写	读/写	读/写	读/写	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	-	0	0

位编号	位符号	说明
7	EPWM	PWM 模块控制位 0: 禁止 PWM 1: 允许 PWM
6	PWMS	PWM 输出模式 0: 高电平驱动, PWM 占空比期间输出高电平, 占空比溢出后输出低电平 1: 低电平驱动, PWM 占空比期间输出低电平, 占空比溢出后输出高电平
5-4	PWMCK[1:0]	PWM 时钟源选择 00: 系统时钟/2 01: 系统时钟/4 10: 系统时钟/8 11: 系统时钟/16
1	PWMIF	PWM0 溢出标志位 0: 由软件清 0 1: 由硬件置 1, 表明 PWM 周期计数器溢出
0	PWMSS	PWM0 输出控制位 0: PWM 输出禁止, 用作 I/O 功能 1: PWM 输出允许

PWM 周期控制寄存器

D2H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PWMP	PWMP.7	PWMP.6	PWMP.5	PWMP.4	PWMP.3	PWMP.2	PWMP.1	PWMP.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PWMP.7-0	PWM 输出周期 = PWMP * PWM 时钟 当 PWMP = 00H 时, 如果 PWMS=0, PWM 引脚输出低 当 PWMP = 00H 时, 如果 PWMS=1, PWM 引脚输出高

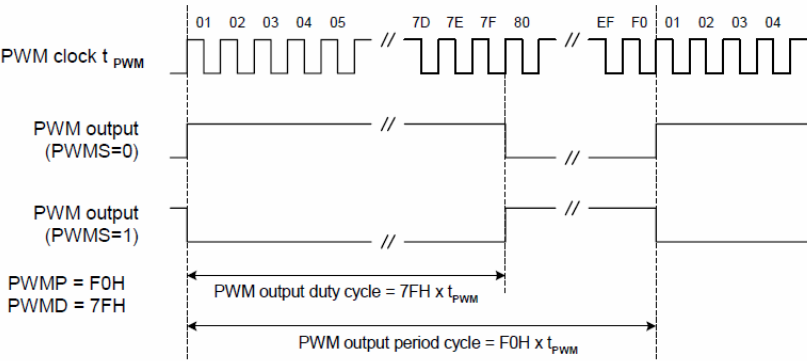
PWM 占空比控制寄存器

D3H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PWMD	PWMD.7	PWMD.6	PWMD.5	PWMD.4	PWMD.3	PWMD.2	PWMD.1	PWMD.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

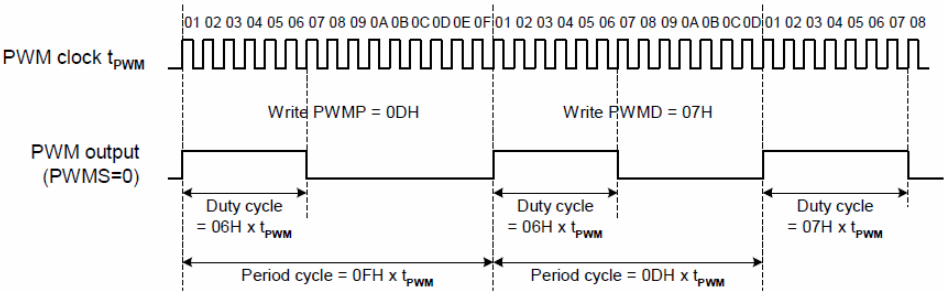
位编号	位符号	说明
7-0	PWMD.7-0	PWM 占空比控制，控制PWM波形占空比的输出时间 1. 每个PWM 周期先输出占空比 2. 如果PWMP ≤ PWMD，设置PWMS=0，PWM 引脚输出高电平 如果PWMP ≤ PWMD，设置PWMS=1，PWM 引脚输出低电平 3. 当PWMD=00H，如果PWMS =0，PWM 引脚输出低电平 当PWMD=00H，如果PWMS =1，PWM 引脚输出高电平

注意事项:

- 1. EPWM 位能控制 PWM 输出功能。
- 2. PWMSS 位能选择 P4.0 端口是作为 I/O 端口还是 PWM 输出端口。



PWM 输出示例



PWM 输出周期或占空比更改范例

8.7 蜂鸣器(Buzzer)

8.7.1 特性

- 为音频发生器输出方波信号
- 有 8 种频率可供选择输出或者禁止输出

8.7.2 寄存器

蜂鸣器输出控制寄存器

DBH,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
Buzzer	-	-	-	-	BCA2	BCA1	BCA0	BZEN
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-1	BCA[2:0]	蜂鸣器输出载波频率控制位 000: 系统时钟/8192 001: 系统时钟/4096 010: 系统时钟/2048 011: 系统时钟/1024 100: 系统时钟/512 101: 系统时钟/32 110: 系统时钟/16 111: 系统时钟/8
0	BZEN	蜂鸣器输出允许控制位 0: P3.7 作为 I/O 端口 1: P3.7 作为蜂鸣器输出端口

8.8 系统时钟输出模块

8.8.1 特性

- 为系统时钟信号
- 有 2 种频率可供选择输出或者禁止输出

8.8.2 寄存器

系统时钟输出控制寄存器

C1H,Bank0	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
SCKOUTCON	-	-	-	-			SCKOUTSL	SCKOUTEN
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	SCKOUTSL	系统时钟输出频率控制位 0: 系统时钟 1: 系统时钟/2
0	SCKOUTEN	系统时钟输出允许控制位 0: P4.1 作为I/O 端口 1: P4.1 作为系统时钟输出端口

8.9 低电压复位(LVR)

8.9.1 特性

- 通过代码选项选择 LVR 设定电压 V_{LVR}
- LVR 去抖动时间 T_{LVR} 约为 $20\mu s$
- 当供电电压低于设定电压 V_{LVR} 时，将产生内部复位

低电压复位(LVR)功能是为了监测供电电压，当供电电压低于设定电压 V_{LVR} 时，MCU 将产生内部复位。LVR 去抖动时间 T_{LVR} 大约为 $20\mu s$ 。

LVR 功能打开后，具有以下特性(t 表示电压低于设定电压 V_{LVR} 的时间):

- 当 $V_{DD} \leq V_{LVR}$ 且 $t \geq T_{LVR}$ 时产生系统复位。
- 当 $V_{DD} > V_{LVR}$ 或 $V_{DD} < V_{LVR}$ ，但 $t < T_{LVR}$ 时不会产生系统复位。
- 通过代码选项，可以选择LVR 功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。

8.10 看门狗定时器(WDT)和复位状态

8.10.1 特性

- 看门狗可以工作在掉电模式下
- 看门狗溢出频率可选

看门狗定时器(WDT)是一个递减计数器，独立内建 RC 振荡器作为其时钟源，因此在掉电模式下仍会持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT 控制位(第 2-0 位)用来选择不同的溢出时间。定时器溢出后，WDT 溢出标志(WDOF)将由硬件自动设置为 1。通过读或者写 RSTSTAT 寄存器，看门狗定时器在溢出前重新开始计数。

其它一些复位标志列举如下：

复位控制寄存器

B1H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	看门狗溢出标志位 溢出时由硬件置1，可由软件或上电复位清0 0：未发生WDT溢出 1：发生 WDT 溢出
5	PORF	上电复位标志位 上电复位后硬件置1，只能由软件清0 0：没有发生上电复位 1：发生过上电复位
4	LVRF	低压复位标志位 低压复位后置 1，可由软件或上电复位清 0 0：没有发生低压复位 1：发生过低压复位
3	CLRF	Reset 引脚复位标志位 引脚复位后置1，由软件或上电复位清0 0：没有发生引脚复位 1：发生过引脚复位
2-0	WDT[2:0]	WDT 溢出周期控制位 000 : WDT RC Clock/2 ¹⁷ (典型值. = 4096ms) 001 : WDT RC Clock/2 ¹⁵ (典型值 = 1024ms) 010 : WDT RC Clock/2 ¹³ (典型值 = 256ms) 011 : WDT RC Clock/2 ¹² (典型值= 128ms) 100 : WDT RC Clock/2 ¹¹ (典型值= 64ms) 101 : WDT RC Clock/2 ⁹ (典型值= 16ms) 110 : WDT RC Clock/2 ⁷ (典型值= 4ms) 111 : WDT RC Clock/2 ⁵ (典型值= 1ms) 注意：内建 RC 的频率不是很精确，RC 频率的极限变化特性，详见 电气特性 章节

8.11 电源管理

8.11.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲(Idle)、掉电(Power-Down)模式

为减少功耗, G80F964 提供两种低功耗省电模式: 空闲(Idle)模式和掉电(Power-Down)模式, 这两种模式都由 PCON 和 SUSLO 两个寄存器控制。

8.11.2 空闲模式(Idle)

在此模式下, 程序中止运行, CPU 时钟停止, CPU 在确定的状态下停止。但外部设备时钟继续运行。空闲模式下, 进入空闲模式前所有 CPU 的状态都被保存, 如 PSW, PC, SFR, RAM 等。

两条连续指令: 先设置 SUSLO 寄存器为 55H, 随即将 PCON 寄存器中的 IDL 位置 1, 使 G80F964 进入空闲模式。如果不满足上述的两条连续指令, CPU 在下一个机器周期清 0 SUSLO 寄存器或 IDL 位, CPU 也不会进入空闲模式。

IDL 位置 1 是 CPU 进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式:

1) 中断产生。在预热定时结束后, 恢复 CPU 时钟, 硬件清 0 SUSLO 寄存器和 PCON 寄存器的 IDL 位。然后执行中断服务程序, 随后跳转到进入空闲模式指令之后的指令。

2) 复位信号(复位引脚上出现低电平, WDT 复位, LVR 复位)。在预热定时结束后, CPU 恢复时钟, SUSLO 寄存器和在 PCON 寄存器中的 IDL 位被硬件清 0, 最后复位, 程序从地址位 0000H 开始执行。此时, RAM 保持不变而 SFR 的值根据不同功能模块改变。

8.11.3 掉电模式(Power-Down)

掉电模式可以使 G80F964 进入功耗非常低的状态。掉电模式将停止 CPU 和外围设备的所有时钟信号。如果 WDT 允许, WDT 模块将继续工作。

当使用 1 个时钟时(OP_OSC[2: 0] 为 000, 101 or 110), 掉电模式将停止 CPU 和外围设备的所有时钟信号, 使用双时钟(OP_OSC[2: 0] 为 011, 100 或 111), 如果系统时钟为 32.768kHz, 掉电模式将停止 CPU 和外围设备的所有时钟信号; 如果使用高频信号作为系统时钟, 当进入掉电模式时, 用于 LCD 和定时器 3 的 32.768kHz 是启动的。在进入掉电模式前所有 CPU 的状态都被保存, 如 PC, PSW, SFR, RAM 等。

两条连续指令: 先设置 SUSLO 寄存器为 55H, 随即将 PCON 寄存器中的 PD 位置 1, 使 G80F964 进入掉电模式。如果不满足上述的两条连续指令 CPU 在下一个机器周期清 0 SUSLO 寄存器或 PD 位, CPU 也不会进入掉电模式。

注意: 如果同时设置 IDL 位和 PD 位, G80F964 进入掉电模式。退出掉电模式后, CPU 也不会掉电进入空闲模式, 从掉电模式退出后硬件清 0 IDL 及 PD 位。

1) 有三种方式可以退出掉电模式:

2) 有效外部中断(如 INT0, INT1 和 INT2)使 G80F964 退出掉电模式。在中断发生后振荡器启动, 在预热计时结束之后 CPU 时钟和外部设备时钟恢复, SUSLO 寄存器和 PCON 寄存器中的 PD 位会被硬件清 0, 然后程序运行中断服务程序。在完成中断服务程序之后, 跳转到进入掉电模式之后的指令继续运行。

3) 如果时钟为 32.768kHz 晶振, 定时器 3 中断将使 G80F964 退出掉电模式。在预热计时结束后, CPU 时钟和外部设备时钟恢复, SUSLO 寄存器与 PCON 寄存器的 PD 位会被硬件清 0。程序到进入掉电模式之后的指令继续运行。

4) 复位信号(复位引脚上出现低电平, WDT 复位如果被允许, LVR 复位如果被允许)。在预热计时之后会恢复 CPU 时钟, SUSLO 寄存器和 PCON 寄存器中的 PD 位会被硬件清 0, 最后 G80F964 会被复位, 程序会从 0000H 地址位开始运行。RAM 将保持不变, 而根据不同功能模块 SFR 的值可能改变。

注意: 如要进入空闲/掉电模式, 必须在置 1 PCON 中的 IDL/PD 位后增加 3 个空操作指令(NOP)。

8.11.4 寄存器
电源控制寄存器

87H	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PCON	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	SMOD	UART 波特率加倍器
6	SSTAT	SCON[7:5]功能选择位
5	SSTAT1	SCON1[7:5]功能选择位
3-2	GF[1:0]	用于软件的通用标志
1	PD	掉电模式控制位 0：当一个中断或复位产生时由硬件清除。 1：由软件置 1 激活掉电模式。
0	IDL	空闲模式控制位 0：当一个中断或复位产生时由硬件清除。 1：由软件置 1 激活空闲模式。

省电模式控制寄存器

8EH	第 7 位：第 0 位
SUSLO	SUSLO[7:0]
读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0x00

位编号	位符号	说明
7-0	SUSL[7:0]	此寄存器用来控制CPU 进入省电模式(空闲或掉电)。只有像下面的连续指令才能使CPU 进入省电模式，否则在下个周期中SUSLO，IDL 或PD 位将被硬件清0。

程序举例：

```
IDLE_MODE:
    MOVSUSLO, #55H
    ORLPCON, #01H
    NOP
    NOP
    NOP

POWERDOWN_MODE:
    MOVSUSLO, #55H
    ORLPCON, #02H
    NOP
    NOP
    NOP
```

8.12 预热计数器

8.12.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

G80F964 内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

G80F964 内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和 LVR 复位。

上电后，G80F964 会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程序。

电源上电预热计数时间

上电复位/ 引脚复位/ 低电压复位		看门狗复位 (不包含掉电模式)		看门狗复位 (唤醒掉电模式)		掉电模式下中断唤醒 (只采用中断方式)	
电源上电预热 计数时间	振荡器上电预 热计数	电源上电预热 计数时间	振荡器上电预 热计数	电源上电预热 计数时间	振荡器上电预 热计数	电源上电预热 计数时间	振荡器上电预 热计数*
11ms	有	1000CKs	无	1000CKs	有	16CKs	有

振荡器上电预热计数时间

振荡器类型 代码: OP_WMT	00	01	10	11
陶瓷谐振器	$2^{13} \times \text{TOSC}$	$2^{11} \times \text{TOSC}$	$2^9 \times \text{TOSC}$	$2^7 \times \text{TOSC}$
晶体谐振器	$2^{17} \times \text{TOSC}$	$2^{15} \times \text{TOSC}$	$2^{13} \times \text{TOSC}$	$2^{11} \times \text{TOSC}$
32kHz 晶体谐振器	$2^{13} \times \text{TOSC}$			
内部 RC	$2^7 \times \text{TOSC}$			

8.13 代码选项

OP_LVREN[6]:

- 0: 关闭 LVR 功能
- 1: 打开 LVR 功能

OP_WDT[5]:

- 0: 关闭 WDT 功能
- 1: 打开 WDT 功能

OP_WMT[4-3]: (32.768kHz 和内部 RC 振荡器除外)

- 00: 最长预热时间
- 01: 长预热时间
- 10: 短预热时间
- 11: 最短预热时间

OP_OSC [2-0]:

- 000: 内部 RC 振荡器, XTAL 和 XTALX 端为 I/O 端口
- 001: 保留
- 010: 保留
- 011: XTAL 端 32.768kHz 晶体谐振器体振荡器, 内部 RC 打开, XTALX 端为 I/O 端口
- 100: XTAL 端 32.768kHz 晶体谐振器体振荡器, XTALX 端 400k ~ 12MHz 晶体谐振器体振荡器
- 101: XTAL 端 400k ~ 12MHz 晶体谐振器体振荡器, XTALX 端为 I/O 端口
- 110: XTAL 端 400k ~ 12MHz 陶瓷谐振器, XTALX 端为 I/O 端口
- 111: XTAL 端 32.76 晶体谐振器体振荡器, XTALX 端 400k ~ 12MHz 陶瓷谐振器

9. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A,Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A,direct	累加器加直接寻址字节	0x25	2	2
ADD A,@Ri	累加器加内部 RAM	0x26-0x27	1	2
ADD A,#data	累加器加立即数	0x24	2	2
ADDC A,Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A,direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A,@Ri	累加器加内部 RAM 和进位位	0x36-0x37	1	2
ADDC A,#data	累加器加立即数和进位位	0x34	2	2
SUBB A,Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A,direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A,@Ri	累加器减内部 RAM 和借位位	0x96-0x97	1	2
SUBB A,#data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加 1	0x04	1	1
INC Rn	寄存器加 1	0x08-0x0F	1	2
INC direct	直接寻址字节加 1	0x05	2	3
INC @Ri	内部 RAM 加 1	0x06-0x07	1	3
DEC A	累加器减 1	0x14	1	1
DEC Rn	寄存器减 1	0x18-0x1F	1	2
DEC direct	直接寻址字节减 1	0x15	2	3
DEC @Ri	内部 RAM 减 1	0x16-0x17	1	3
INC DPTR	数据指针加 1	0xA3	1	4
MUL AB 8 x 8 16 x 8	累加器乘寄存器 B	0xA4	1	11 20
DIV AB 8 / 8 16 / 8	累加器除以寄存器 B	0x84	1	11 20
DAA	十进制调整	0xD4	1	1

逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A,Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A,direct	累加器与直接寻址字节	0x55	2	2
ANL A,@Ri	累加器与内部 RAM	0x56-0x57	1	2
ANL A,#data	累加器与立即数	0x54	2	2
ANL direct,A	直接寻址字节与累加器	0x52	2	3
ANL direct,#data	直接寻址字节与立即数	0x53	3	3
ORL A,Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A,direct	累加器或直接寻址字节	0x45	2	2
ORL A,@Ri	累加器或内部 RAM	0x46-0x47	1	2
ORL A,#data	累加器或立即数	0x44	2	2
ORL direct,A	直接寻址字节或累加器	0x42	2	3
ORL direct,#data	直接寻址字节或立即数	0x43	3	3
XRL A,Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A,direct	累加器异或直接寻址字节	0x65	2	2
XRL A,@Ri	累加器异或内部 RAM	0x66-0x67	1	2
XRL A,#data	累加器异或立即数	0x64	2	2
XRL direct,A	直接寻址字节异或累加器	0x62	2	3
XRL direct,#data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高 4 位与低 4 位交换	0xC4	1	4

数据传送指令				
指令	功能描述	代码	字节	周期
MOV A,Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A,direct	直接寻址字节送累加器	0xE5	2	2
MOV A,@Ri	内部 RAM 送累加器	0xE6-0xE7	1	2
MOV A,#data	立即数送累加器	0x74	2	2
MOV Rn,A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn,direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn,#data	立即数送寄存器	0x78-0x7F	2	2
MOV direct,A	累加器送直接寻址字节	0xF5	2	2
MOV direct,Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1,direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct,@Ri	内部 RAM 送直接寻址字节	0x86-0x87	2	3
MOV direct,#data	立即数送直接寻址字节	0x75	3	3
MOV @Ri,A	累加器送内部 RAM	0xF6-0xF7	1	2
MOV @Ri,direct	直接寻址字节送内部 RAM	0xA6-0xA7	2	3
MOV @Ri,#data	立即数送内部 RAM	0x76-0x77	2	2
MOV DPTR,#data16	16 位立即数送数据指针	0x90	3	3
MOVC A,@A+DPTR	程序代码送累加器(相对数据指针)	0x93	1	7
MOVC A,@A+PC	程序代码送累加器(相对程序计数器)	0x83	1	8
MOVX A,@Ri	外部 RAM 送累加器(8 位地址)	0xE2-0xE3	1	5
MOVX A,@DPTR	外部 RAM 送累加器(16 位地址)	0xE0	1	6
MOVX @Ri,A	累加器送外部 RAM(8 位地址)	0xF2-F3	1	4
MOVX @DPTR,A	累加器送外部 RAM(16 位地址)	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A,Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A,direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A,@Ri	累加器与内部 RAM 交换	0xC6-0xC7	1	4
XCHD A,@Ri	累加器低 4 位与内部 RAM 低 4 位交换	0xD6-0xD7	1	4

控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB 内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB 内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB 内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB 内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C 置 1 转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C 清 0 转移	0x50	2	2 4
JB bit,rel (不发生转移) (发生转移)	直接寻址位置 1 转移	0x20	3	4 6
JNB bit,rel (不发生转移) (发生转移)	直接寻址位清 0 转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置 1 转移并清该位	0x10	3	4 6
CJNE A,direct,rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A,#data,rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn,#data,rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri,#data,rel (不发生转移) (发生转移)	内部 RAM 与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn,rel (不发生转移) (发生转移)	寄存器减 1 不为零转移	0xD8-0xDF	2	3 5
DJNZ direct,rel (不发生转移) (发生转移)	直接寻址字节减 1 不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1

位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C 清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C 置 1	0xD3	1	1
SETB bit	直接寻址位置 1	0xD2	2	3
CPL C	C 取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C,bit	C 逻辑与直接寻址位	0x82	2	2
ANL C,/bit	C 逻辑与直接寻址位的反	0xB0	2	2
ORL C,bit	C 逻辑或直接寻址位	0x72	2	2
ORL C,/bit	C 逻辑或直接寻址位的反	0xA0	2	2
MOV C,bit	直接寻址位送 C	0xA2	2	2
MOV bit,C	C 送直接寻址位	0x92	2	3

10. 电气特性

极限参数*

直流供电电压 -0.3V ~ +6.0V
 输入/输出电压 GND-0.3V ~ VDD+0.3V
 工作环境温度 -40°C ~ +85°C
 存储温度 -65°C ~ +150°C
 FLASH 存储器写/擦除操作 0°C ~ +85°C

*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性(VDD=2.4~3.6V, GND = 0V, TA = 25°C, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	V _{DD}	2.4	3.3	3.6	V	400kHz ≤ f _{osc} ≤ 12MHz, f _{osc} = 32.768kHz
工作电流	I _{OP1}	-	5	10	mA	f _{sys} = 12MHz, V _{DD} = 3.0V 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU 打开(执行NOP 指令) LVR 打开, +0.5μA(典型值), WDT 打开, +3μA(典型值) LCD 打开, +7μA(典型值), MOD[1:0] = 01 LCD 打开, +50μA(典型值), MOD[1:0] = 00 WDT 关闭, 关闭其它所有功能
	I _{OP2}	-	3	5	mA	f _{sys} = 4.5MHz, V _{DD} = 3.0V 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU 打开(执行NOP 指令) LVR 打开, +0.5μA(典型值), WDT 打开, +3μA(典型值) LCD 打开, +7μA(典型值), MOD[1:0] = 01 LCD 打开, +50μA(典型值), MOD[1:0] = 00 WDT 关闭, 关闭其它所有功能
	I _{OP3}	-	25	30	μA	f _{sys} = 32.768kHz, V _{DD} = 3.0V 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU 打开(执行NOP 指令) LVR 打开, +0.5μA(典型值), WDT 打开, +3μA(典型值) LCD 打开, +7μA(典型值), MOD[1:0] = 01 LCD 打开, +50μA(典型值), MOD[1:0] = 00 WDT 关闭, 关闭其它所有功能
待机电流 (空闲模式: IDLE)	I _{SB1}	-	3	5	mA	f _{sys} = 12MHz, V _{DD} = 3.0V 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU 关闭(进入空闲), LVR 打开, +0.5μA(典型值) WDT 打开, +3μA(典型值), PLL 打开, +2.5mA(典型值) LCD 打开, +7μA(典型值), MOD[1:0] = 01 LCD 打开, +50μA(典型值), MOD[1:0] = 00 WDT 关闭, 关闭其它所有功能
待机电流 (空闲模式: IDLE)	I _{SB2}	-	1.5	2.5	mA	f _{sys} = 4.5MHz, V _{DD} = 3.0V 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU 关闭(进入空闲), LVR 打开, +0.5μA(典型值) WDT 打开, +3μA(典型值) LCD 打开, +7μA(典型值), MOD[1:0] = 01 LCD 打开, +50μA(典型值), MOD[1:0] = 00 WDT 关闭, 关闭其它所有功能
	I _{SB3}	-	15	20	μA	f _{sys} = 32.768kHz, V _{DD} = 3.0V 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU 关闭(进入空闲) LVR 打开, +0.5μA(典型值), WDT 打开, +3μA(典型值) LCD 打开, +7μA(典型值), MOD[1:0] = 01 LCD 打开, +50μA(典型值), MOD[1:0] = 00 WDT 关闭, 关闭其它所有功能

待机电流 (掉电模式: Power-Down)	I_{SB4}	-	5	10	μA	振荡器关闭, $V_{DD} = 3.0V$ 所有输出引脚无负载 所有数字输入引脚不浮动 CPU 关闭(进入掉电模式) LVR 打开, +0.5 μA (典型值) WDT 打开, +3 μA (典型值) WDT 关闭, 关闭其它所有功能
	I_{SB5}		15	20	μA	$f_{SYS} = 32.768kHz$, Timer3 打开, $V_{DD} = 3.0V$ LCD 打开, $MOD[1:0] = 01$ 所有输出引脚无负载, 所有数字输入引脚不浮动 CPU 关闭(进入掉电模式) LVR 打开, +0.5 μA (典型值), WDT 打开, +3 μA (典型值) LCD 打开, +50 μA (典型值), $MOD[1:0] = 00$ WDT 关闭, 关闭其它所有功能
WDT 电流	I_{WDT}	-	3	5	μA	所有输出引脚无负载; WDT 打开, $V_{DD} = 3.3V$
输入低电压 1	V_{IL1}	GND	-	$0.3 \times V_{DD}$	V	I/O 端口
输入高电压 1	V_{IH1}	$0.7 \times V_{DD}$	-	V_{DD}	V	I/O 端口
输入低电压 2	V_{IL2}	GND	-	$0.2 \times V_{DD}$	V	RESET, T0, T1, T2, T2EX, INT0-3, SCK, RXD0, TXD0, RXD1, TXD1, SS, MISO, MOSI(施密特输入)
输入高电压 2	V_{IH2}	$0.8 \times V_{DD}$	-	V_{DD}	V	RESET, T0, T1, T2, T2EX, INT0-3, SCK, RXD0, TXD0, SS, MISO, MOSI(施密特输入)
输出高电压	V_{OH}	$V_{DD}-0.4$	-	-	V	I/O 端口, $I_{OH} = -3mA$, $V_{DD} = 3.0V$
输出低电压	V_{OL}	-	-	$GND+0.3$	V	I/O 端口, $I_{OL} = 8mA$, $V_{DD} = 3.0V$
I/O 上拉电阻	R_{PH}	-	30	-	$k\Omega$	-
复位引脚 上拉电阻	R_{RPH}	-	30	-	$k\Omega$	$V_{DD} = 3.0V$, $V_{IN} = GND$
输入漏电流	I_{IL}	-1	-	1	μA	输入无上拉, $V_{IN} = V_{DD}$ or GND
内部稳压源输出	V_C	1.6	1.8	2.0	V	C 引脚输出电压, 调整器无负载
LCD 偏置电阻	R_{LCD}	-	20	-	$k\Omega$	SEG1-40, COM1-5, $MOD[1:0] = 00$
			150			SEG1-40, COM1-5, $MOD[1:0] = 01$
LCD 输出内阻	R_{ON}	-	5	-	$k\Omega$	SEG1-40, COM1-5

*: “典型值”下的数据是在 3.0V, 25°C 下测得的, 除非另有说明

交流电气特性

VDD = 2.4V ~3.6V, GND = 0V, TA = 25°C, fosc = 12MHz, 除非另有说明。

参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间	T _{ST32K}	-	-	2	s	fosc = 32.768kHz
复位脉冲宽度	t _{RESET}	10	-	-	μs	低电平有效
WDT 溢出周期	T _{WDT}	1	-	-	ms	
频率稳定性(RC)	ΔF /F	-	-	±2	%Ω	8M 内部RC 振荡器, 包含片与片之间的变化 (V _{DD} = 2.4-3.6V, TA = 25°C)

低电压复位电气特性

VDD = 2.4V ~3.6V, GND = 0V, TA = 25°C, 除非另有说明。

参数	符号	最小值	典型值	最大值	单位	条件
LVR 电压	V _{LVR}	2.4	2.5	2.6	V	LVR 允许 V _{DD} = 2.4V ~3.6V fosc = 12MHz
LVR 去抖动时间	T _{LVR}	-	20	-	μs	fosc = 12MHz

3V 模/数转换器电气特性

参数	符号	最小值	典型值	最大值	单位	条件
供电电压	V _{AD}	2.4	3.0	3.6	V	
精度	N _R	-	10	-	bit	GND ≤ V _{AIN} ≤ V _{REF}
A/D 输入电压	V _{AIN}	GND	-	V _{REF}	V	
A/D 输入电阻*	R _{AIN}	2		-	MΩ Ω	V _{IN} =3.6V
模拟电压源推荐阻抗	Z _{AIN}			10.0	kΩ	
A/D 转换电流	I _{AD}	-	1	3	mA	ADC 模块工作, V _{DD} = 3.0V
A/D 输入电流	I _{ADIN}			10	μAΩ	V _{DD} = 3.0V
微分非线性误差	D _{LE}	-	-	±1	LSB	fosc = 12MHz, V _{DD} = 3.0V
积分非线性误差	I _{LE}			±2	LSB	fosc = 12MHz, V _{DD} = 3.0V
满刻度误差	E _F	-	±1	±3	LSB	fosc = 12MHz, V _{DD} = 3.0V
偏移误差	E _Z	-	±0.5	±2	LSB	fosc = 12MHz, V _{DD} = 3.0V
总绝对误差	E _{AD}	-	-	±3	LSB	fosc = 12MHz, V _{DD} = 3.0V
总转换时间	T _{CON}	14	-	-	μs	10 位精度, V _{DD} = 3.0V

**：与 AD 连接的设备电阻须小于 10kΩ。

12. 规格更改记录

G80F964 规格书版本记录		
版本	记录	日期
1.1	依据 G80F964 SPEC V0.1 (英文版) 翻译.	2008.01
1.2	依据 G80F964 SPEC V0.2 (英文版) 翻译.	2008.12
1.3	根据市场最新要求, 增加了SCKOUT 模块, Flash 修改为多information, LCD 修改成带加速电路的LCD并且根据曾加的模块, 增加了相应的寄存器等	2010.01
1.4	修改选型指南	2012.02

13. 业务联络

南京立超电子科技有限公司

中国南京市和燕路 251 号金港大厦 A 幢 2406 室

ZIP:210028

Tel: 0086-25-83306839/83310926

Fax: 0086-25-83737785

Email: Yunchao.Ding@sykee.net

Website:Http://www.dycmcu.com

14. 免责声明

规格书中所出现的信息在出版当时相信是正确的，然而本公司对于说明书的使用不负任何责任。文中提到的应用目的仅是用来做说明，本公司不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本产品不授权使用于救生、维生器件或系统中做为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.dycmcu.com>