



SD93F115

带 LCD 驱动与 20 位 ADC 32 位 MCU 的 SOC

特点

- 高精度 ADC, $ENOB = 18.6\text{bits}@8\text{sps}$ ($\text{Gain} = 256$), 4 个差分通道或者 8 个单端通道
- 低噪声高输入阻抗前置放大器, 1、4、8、16、32、64、128 和 256 倍增益可选, 带 offset 校正功能
- 内置 12 位 SAR ADC, 带自校准功能, 采样时间及工作模式可选
- 32 位 MCU (24MHz max), 120k Bytes FLASH, 8k Bytes Boot, 8k Bytes SRAM
- 内置高频 RC 振荡器, 24MHz, 校准后精度可达 $\pm 1\%$
- 内置低频 RC 振荡器, 32kHz
- 可支持高频晶体振荡器, 8~24MHz
- 支持低频晶体振荡器, 32.768kHz
- 带 RTC 模块, 可以计算年、月、星期、日、时、分和秒, 可以自动进行闰年计算
- 带 LCD 驱动模块, 最多可支持 44SEG * 4COM、43SEG * 5COM、42SEG * 6COM 和 40SEG * 8COM 四种驱动模式; 具有超低功耗和大驱动能力设计, 内含程控升压模块, 可以在低压条件下维持高亮显示; 驱动电压可选, 2.7~5.2V
- 内置传感器激励输出, 输出电压可选, 2.4~4.5V, 步长为 0.3V
- 内置开短路探测电流 (Burnout Detect Current Source)
- 可输出 1.2V 的基准
- 内置正弦波发生器, 输出频率可选: 5kHz、50kHz、100kHz 和 200kHz, 支持八电极 BIA 测脂
- 内置两个运算放大器 OPA 和 OPB
- 内置低压检测电路, 包括一个 8 bits DAC 和一个 rail to rail 输入的比较器, 以实现灵活的电池检测和触摸按键检测等功能。电压检测范围 2.0~5.3V
- 内置硅温度传感器, 可以单点校正, 支持自动正反测
- 内置最多 2 路 UART 通信接口, 待机时 RXD0/RXD1 下降沿自动唤醒 MCU
- 内置 1 路 I2C 通信接口
- 内置 1 路 SPI 通信接口
- 内置 2 路独立的 16 位 PWM/PDM 输出

- 内置 1 路捕捉输入口 CCP
- 内置 16bits Timer0/1/2, 用于定时中断等
- 内置蜂鸣器输出驱动, 驱动的时钟和频率可设置
- 2 个外部中断, INT1~0
- 7 个按键中断, KEY6~0
- 所有数字输入口都带施密特触发输入, 可选择是否使用上拉电阻, 上拉电阻阻值为 50k Ω
- 工作电压范围: 2.4~5.5V
- 工作温度范围: -40~85 $^{\circ}\text{C}$

描述

本芯片是带有 LCD 驱动和 24 位高精度 ADC 的 32 位 MCU 的 SOC 产品, 提供 120KB Flash 空间用于存储用户程序。

本芯片为 32 位的系统芯片, 可以字节、半字 (16 位)、全字 (32 位) 访问, 系统时钟上电默认为 12MHz, 可通过寄存器配置选择不同的时钟作为系统时钟, 最高可配置为 24MHz。

本芯片提供四种工作模式, 让用户可以在工作效率和能量消耗方面得到最佳选择, 四种模式分别是: 正常工作模式、待机 (WAIT) 模式、休眠 (DOZE) 模式和深度休眠 (STOP) 模式。

应用领域

血压计、脂肪秤、血糖仪和红外测温等领域

订购信息

产品型号	封装	包装
SD93F115-JQS	LQFP100	盘装
SD93F115-JBS	LQFP64	盘装
SD93F115-D	裸片	盒装

主要资源对比

表 1. SD93F115 资源对比表

型号	Flash (Bytes)	SRAM (Bytes)	高精度 ADC	SAR ADC	LCD	Timer	BUZ	外部中断	RTC	I2C	SPI	UART	PWM/PDM	封装信息
SD93F115-JQS	120K	8K	有	有	4*44	T0/1/2	2	2	有	1	1	2	2	LQFP100
SD93F115-JBS	120K	8K	有	有	4*34	T0/1/2	1	2	有	1	1	1	2	LQFP64
SD93F115-D	120K	8K	有	有	4*44	T0/1/2	2	2	有	1	1	2	2	DICE

管脚图和管脚描述

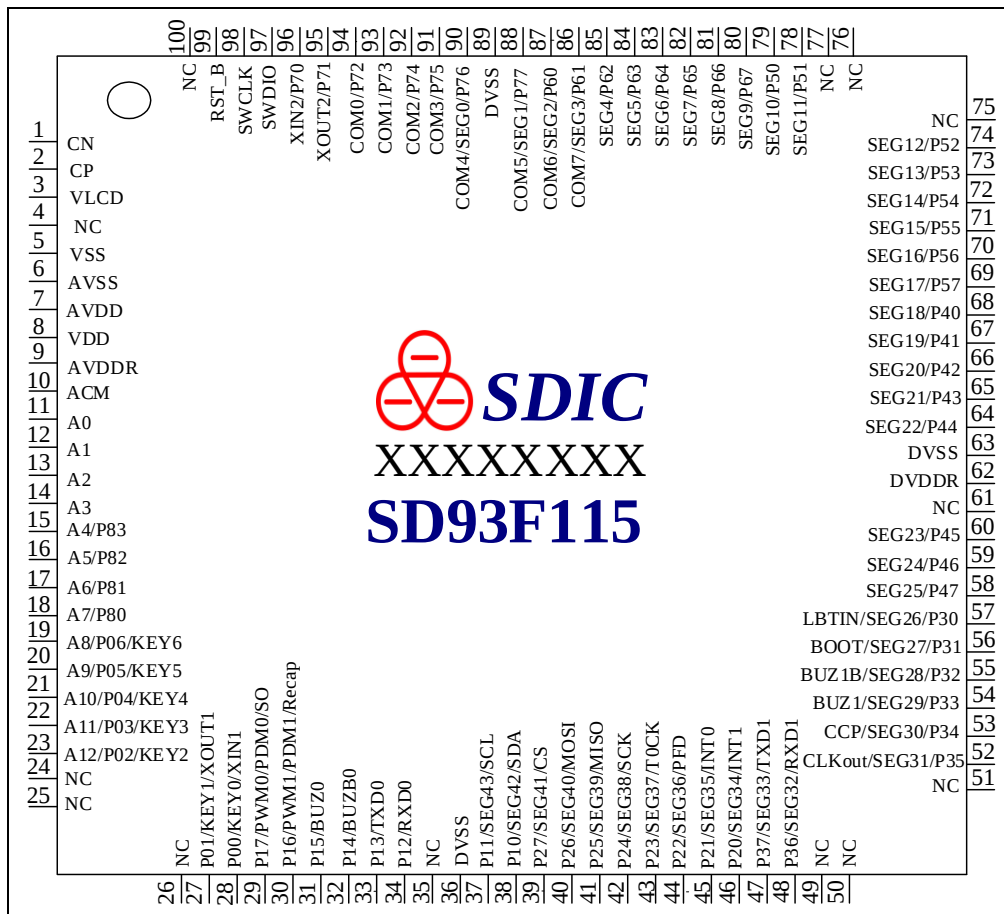


图 1. SD93F115-JQS 管脚图 (LQFP100)

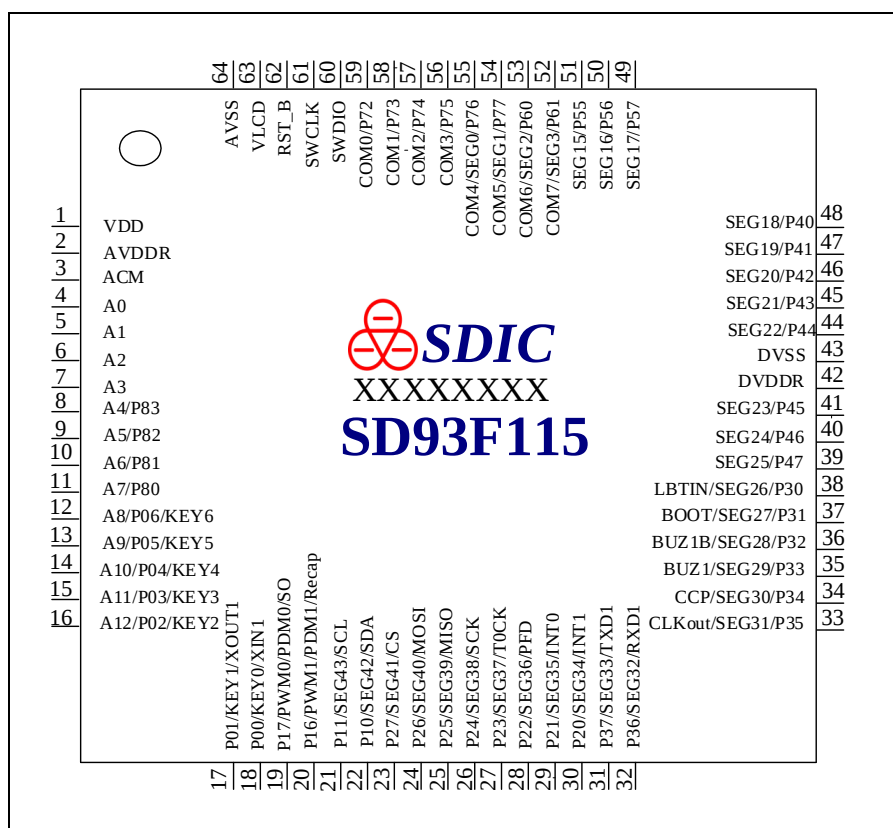


图2.SD93F115-JBS 管脚图 (LQFP64)

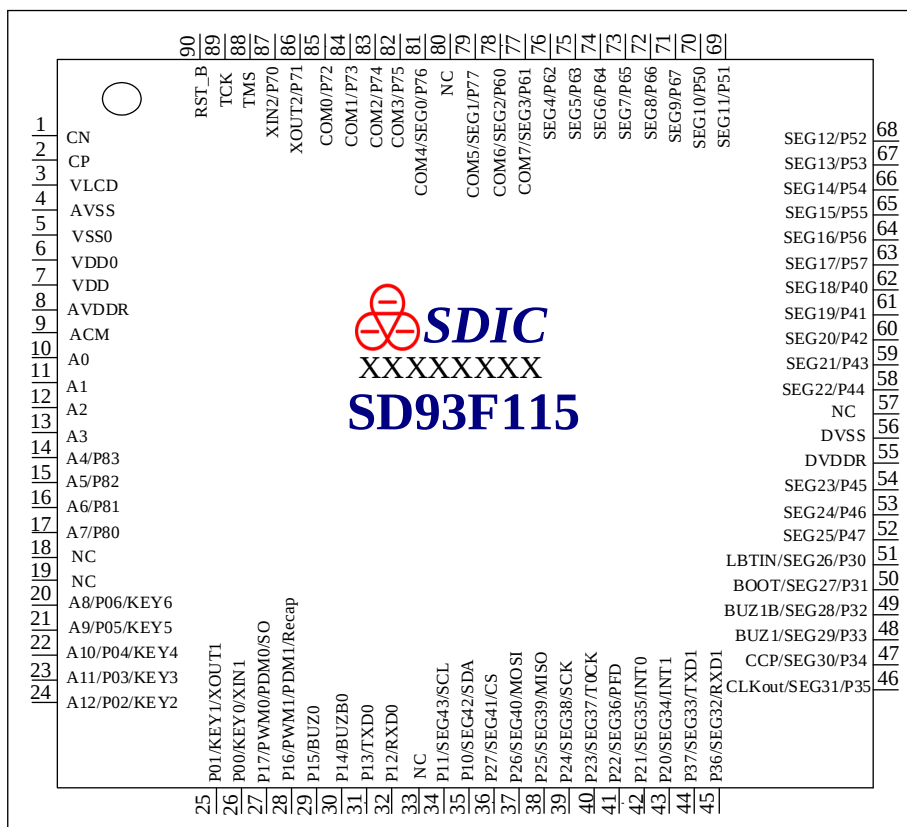


图3.SD93F115-D 管脚图 (DICE)

表 2. 管脚描述

引脚编号			引脚名称	属性	引脚描述
封装					
100 LQFP	64 LQFP	DICE			
1		1	CN	模拟	升压电路外接电容引脚，可外接 0.1μF 的电容
2		2	CP		
3	63	3	VLCD	模拟	LCD driver 的供电电源，可通过寄存器选择内部与 VDD 连接或与升压电路的输出连接，需外接 1μF 电容到 VDD
4			NC	NC	请保持悬空状态，外部不要连接任何电路
5	64	4	VSS	地	地
6		5	AVSS	模拟地	模拟地
7		6	AVDD	电源	模拟电源，外接 1μF 电容到 AVSS
8	1	7	VDD	电源	电源，外接 1μF 电容到 AVSS
9	2	8	AVDDR	模拟	内部 LDO 输出，供内部模拟模块使用，也可以为外部传感器提供电源激励，外接 0.1μF 滤波电容到 AVSS
10	3	9	ACM	模拟	1.2V 基准输出，外接 0.1μF 电容到 AVSS
11	4	10	A0	模拟输入	模拟输入端 A0-A3，可以组成两组差分输入或四个单端输入，不用时，每个端口可由寄存器配置成下拉到 ACM 上
12	5	11	A1		
13	6	12	A2		
14	7	13	A3		
15	8	14	A4/P83	模拟，I/O	可作为模拟输入端 A4-A7，可以组成两组差分输入或四个单端输入，也可作为数字 I/O P83-P80
16	9	15	A5/P82		
17	10	16	A6/P81		
18	11	17	A7/P80		
		18	NC	NC	请保持悬空状态，外部不要连接任何电路
		19	NC	NC	请保持悬空状态，外部不要连接任何电路
19	12	20	A8/P06/KEY6	模拟，I/O	可作为模拟输入端 A8-A12；也可作为数字 I/O P06-P02；还可作为按键输入端 KEY6-KEY2
20	13	21	A9/P05/KEY5		
21	14	22	A10/P04/KEY4		
22	15	23	A11/P03/KEY3		
23	16	24	A12/P02/KEY2		
24			NC	NC	请保持悬空状态，外部不要连接任何电路
25			NC	NC	请保持悬空状态，外部不要连接任何电路
26			NC	NC	请保持悬空状态，外部不要连接任何电路
27	17	25	P01/KEY1/XOUT1	模拟，I/O	可作为数字 I/O P01；也可作为按键输入端 KEY1；还可作为外接低频晶体引脚 XOUT1
28	18	26	P00/KEY0/XIN1	模拟，I/O	可作为数字 I/O P00；也可作为按键输入端 KEY0；还可作为外接低频晶体引脚 XIN1
29	19	27	P17/PWM0/ PDM0/ SO	模拟，I/O	可作为数字 I/O P17；也可作为 PWM0/PDM0 输出；还可作为正弦波输出脚或运算放大器 OPB 的输出脚
30	20	28	P16/PWM1/ PDM1/ Recap	模拟，I/O	可作为数字 I/O P16；也可作为 PWM1 或 PDM1 输出；还可作为整流电路 Recap 输出脚
31		29	P15/BUZ0	I/O	可作为数字 I/O P15，也可作为 BUZ0 输出
32		30	P14/BUZB0	I/O	可作为数字 I/O P14，也可作为 BUZB0 输出
33		31	P13/TXD0	I/O	可作为数字 I/O P13，也可作为 UART0 的 TXD0

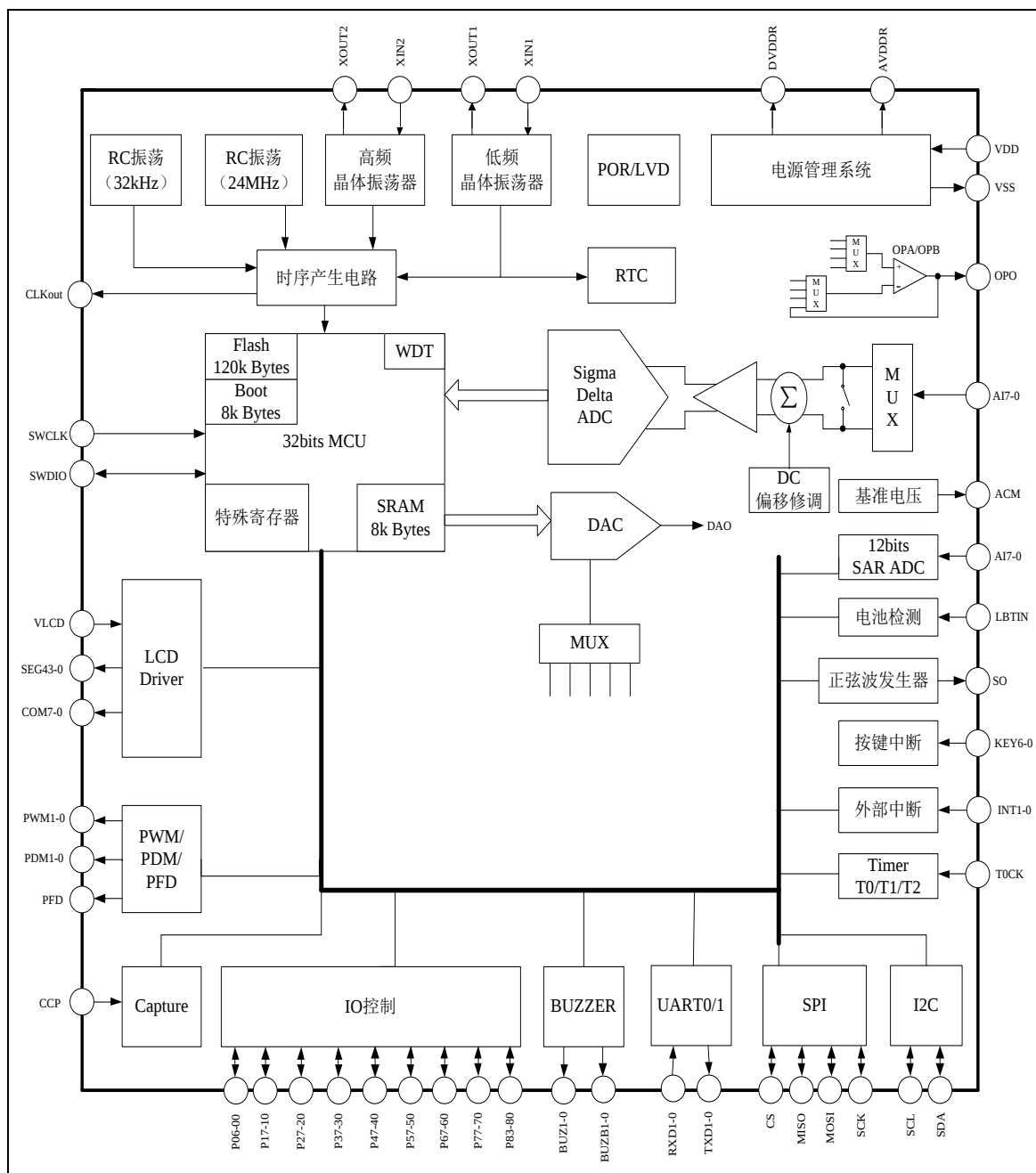
引脚编号			引脚名称	属性	引脚描述
封装					
100 LQFP	64 LQFP	DICE			
34		32	P12/RXD0	I/O	可作为数字 I/O P12，也可作为 UART0 的 RXD0
35			NC	NC	请保持悬空状态，外部不要连接任何电路
36		33	DVSS	数字地	数字地(若是 DICE 裸片邦定，此引脚勿邦定，易损坏芯片)
37	21	34	P11/SEG43/SCL	I/O	可作为数字 I/O P11；也可作为 SEG43；还可作为 I2C 的时钟信号
38	22	35	P10/SEG42/SDA	I/O	可作为数字 I/O P10；也可作为 SEG42；还可作为 I2C 的数据信号
39	23	36	P27/SEG41/CS	I/O	可作为数字 I/O P27；也可作为 SEG41；还可作为 SPI 的片选信号 CS
40	24	37	P26/SEG40/MOSI	I/O	可作为数字 I/O P26；也可作为 SEG40；还可作为 SPI 的数据引脚 MOSI
41	25	38	P25/SEG39/MISO	I/O	可作为数字 I/O P25；也可作为 SEG39；还可作为 SPI 的数据引脚 MISO
42	26	39	P24/SEG38/SCK	I/O	可作为数字 I/O P24；也可作为 SEG38；还可作为 SPI 的时钟信号 SCK
43	27	40	P23/SEG37/T0CK	I/O	可作为数字 I/O P23；也可作为 SEG37；还可作为定时器 0 外部时钟输入脚
44	28	41	P22/SEG36/PFD	I/O	可作为数字 I/O P22；也可作为 SEG36；还可作为 PFD 输出
45	29	42	P21/SEG35/INT0	I/O	可作为数字 I/O P21；也可作为 SEG35；还可作为外部中断 0
46	30	43	P20/SEG34/INT1	I/O	可作为数字 I/O P20；也可作为 SEG34；还可作为外部中断 1
47	31	44	P37/SEG33/TXD1	I/O	可作为数字 I/O P37；也可作为 SEG33；还可作为 UART1 的 TXD1；另外也是 FLASH 烧录 TXD 引脚
48	32	45	P36/SEG32/RXD1	I/O	可作为数字 I/O P36；也可作为 SEG32；还可作为 UART1 的 RXD1；另外也是 FLASH 烧录 RXD 引脚
49			NC	NC	请保持悬空状态，外部不要连接任何电路
50			NC	NC	请保持悬空状态，外部不要连接任何电路
51			NC	NC	请保持悬空状态，外部不要连接任何电路
52	33	46	P35/SEG31/CLKout	I/O	可作为数字 I/O P35；也可作为 SEG31；还可作为 CLKout 输出
53	34	47	P34/SEG30/CCP	I/O	可作为数字 I/O P34；也可作为 SEG30；还可作为外部时钟捕捉输入脚
54	35	48	P33/SEG29/BUZ1	I/O	可作为数字 I/O P33；也可作为 SEG29；还可作为 BUZ1 输出
55	36	49	P32/SEG28/BUZ1B	I/O	可作为数字 I/O P32；也可作为 SEG28；还可作为 BUZ1B 输出
56	37	50	P31/SEG27/BOOT	I/O	可作为数字 I/O P31；也可以作为 SEG27；还可作为芯片启动方式选择；另外也是 FLASH 烧录 BOOT 引脚
57	38	51	P30/SEG26/LBTIN	模拟，I/O	可作为数字 I/O P30；也可以作为 SEG26，此时 VLCD 电压不能高于 VDD；还可作为电压检测信号 LBTIN 输入
58	39	52	P47/SEG25	I/O	可作为数字 I/O P47，也可以作为 SEG25
59	40	53	P46/SEG24	I/O	可作为数字 I/O P46，也可以作为 SEG24
60	41	54	P45/SEG23	I/O	可作为数字 I/O P45，也可以作为 SEG23
61			NC	NC	请保持悬空状态，外部不要连接任何电路
62	42	55	DVDDR	模拟	内部 LDO 输出，典型值 1.5V，外接 0.1μF 滤波电容到地
63	43	56	DVSS	数字地	数字地
		57	NC	NC	请保持悬空状态，外部不要连接任何电路

引脚编号			引脚名称	属性	引脚描述
封装					
100 LQFP	64 LQFP	DICE			
64	44	58	P44/SEG22	I/O	可作为数字 I/O P44-40，也可以作为 SEG22-18
65	45	59	P43/SEG21		
66	46	60	P42/SEG20		
67	47	61	P41/SEG19		
68	48	62	P40/SEG18		
69	49	63	P57/SEG17	I/O	可作为数字 I/O P57-56，也可以作为 SEG17-16
70	50	64	P56/SEG16		
71	51	65	P55/SEG15	I/O	可作为数字 I/O P55-52，也可以作为 SEG15-12
72		66	P54/SEG14		
73		67	P53/SEG13		
74		68	P52/SEG12		
75			NC	NC	请保持悬空状态，外部不要连接任何电路
76			NC	NC	请保持悬空状态，外部不要连接任何电路
77			NC	NC	请保持悬空状态，外部不要连接任何电路
78		69	P51/SEG11	I/O	可作为数字 I/O P51-50，也可以作为 SEG11-10
79		70	P50/SEG10		
80		71	P67/SEG9	I/O	可作为数字 I/O P67-62，也可以作为 SEG9-4
81		72	P66/SEG8		
82		73	P65/SEG7		
83		74	P64/SEG6		
84		75	P63/SEG5		
85		76	P62/SEG4		
86	52	77	P61/ COM7/SEG3	I/O	可作为数字 I/O P61；也可以作为 COM7；还可作为 SEG3
87	53	78	P60/ COM6/SEG2	I/O	可作为数字 I/O P60；也可以作为 COM6；还可作为 SEG2
88	54	79	P77/COM5/SEG1	I/O	可作为数字 I/O P77；也可以作为 COM5；还可作为 SEG1
89		80	DVSS	数字地 2	数字地(若是 DICE 裸片邦定，此引脚勿邦定，易损坏芯片)
90	55	81	P76/COM4/SEG0	I/O	可作为数字 I/O P76；也可以作为 COM4；还可作为 SEG0
91	56	82	P75/COM3	I/O	可作为数字 I/O P75-72，也可以作为 COM3-0
92	57	83	P74/COM2		
93	58	84	P73/COM1		
94	59	85	P72/COM0		
95		86	P71/XOUT2	模拟, I/O	可作为数字 I/O P71，也可作为外接高频晶体引脚 XOUT2
96		87	P70/XIN2	模拟, I/O	可作为数字 I/O P70，也可作为外接高频晶体引脚 XIN2
97	60	88	SWDIO	I/O	SWD 数据输入输出
98	61	89	SWCLK	I/O	SWD 时钟输入
99	62	90	RST_B	模拟	外部复位引脚，低电平复位，芯片内部有上拉
100			NC	NC	请保持悬空状态，外部不要连接任何电路

注：

- 1、 所有数字端口 Pnn 皆有上拉选择（默认关闭），并有输入迟滞功能，转换点分别为 0.3VDD 与 0.7VDD。
- 2、 若是 DICE 裸片邦定，Pin33 和 Pin80 两个 DVSS 引脚勿邦定，易损坏芯片。

功能框图



典型应用图

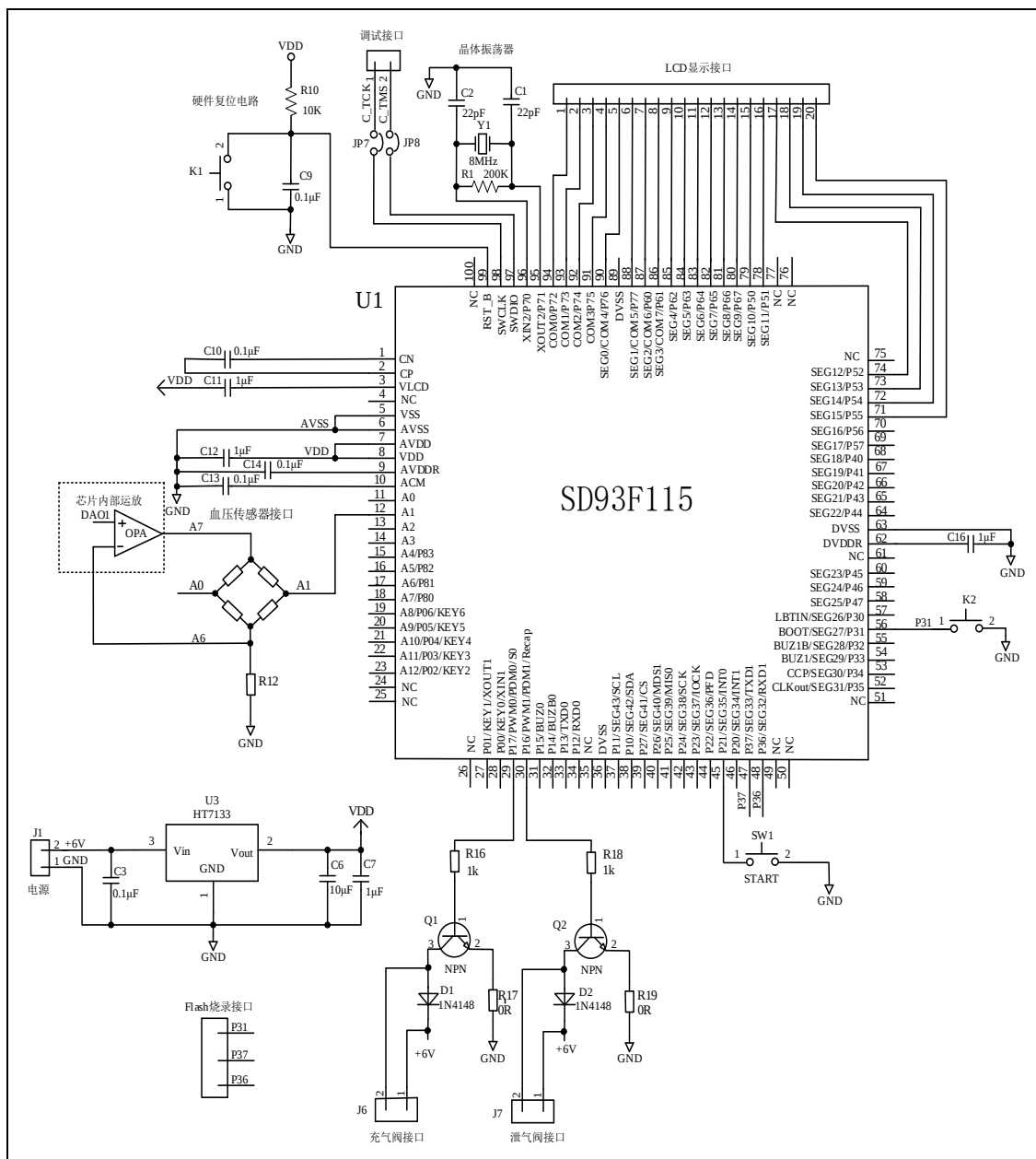


图5. SD93F115-JQS 血压计典型应用图

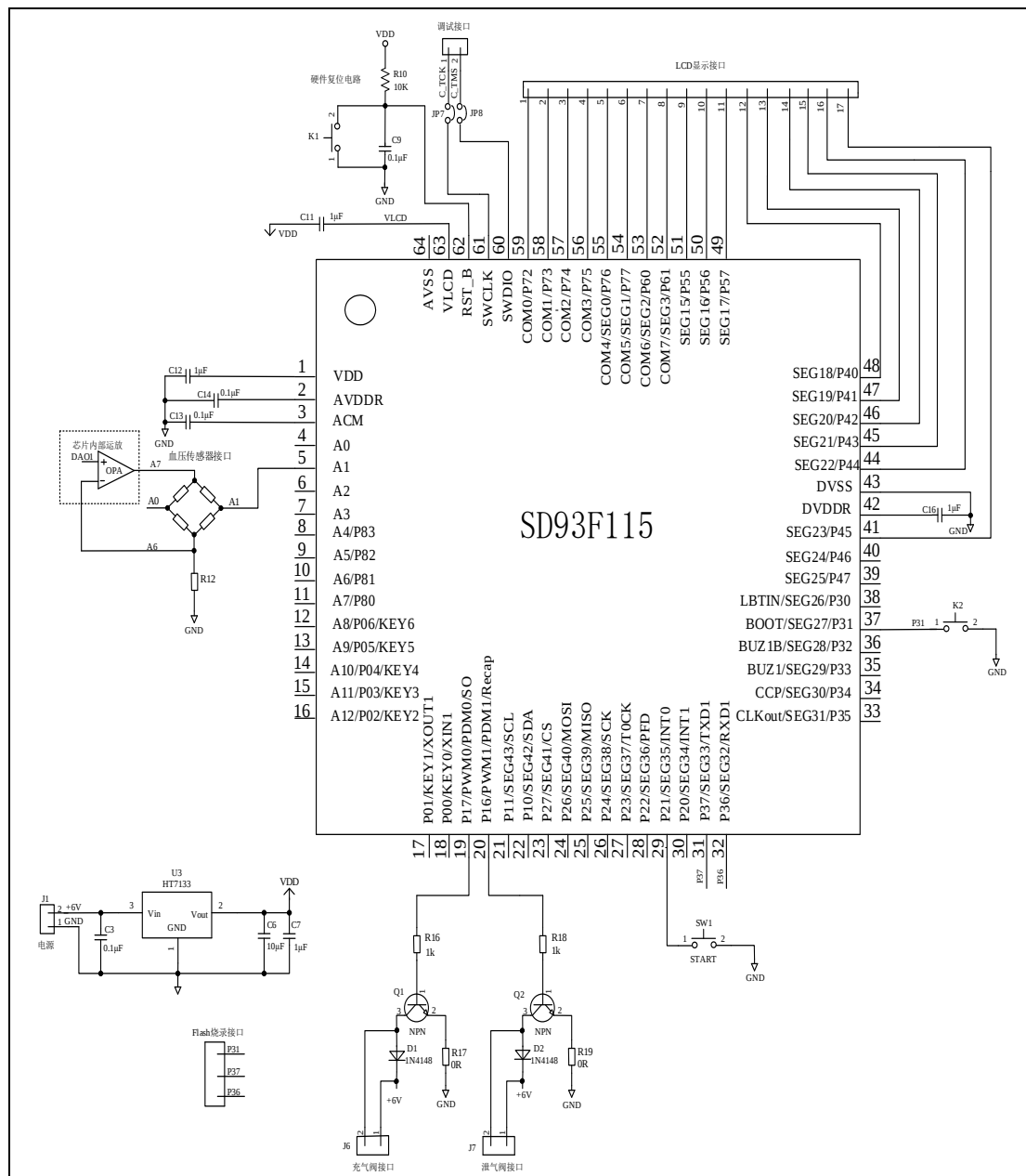


图6. SD93F115-JBS 血压计典型应用图

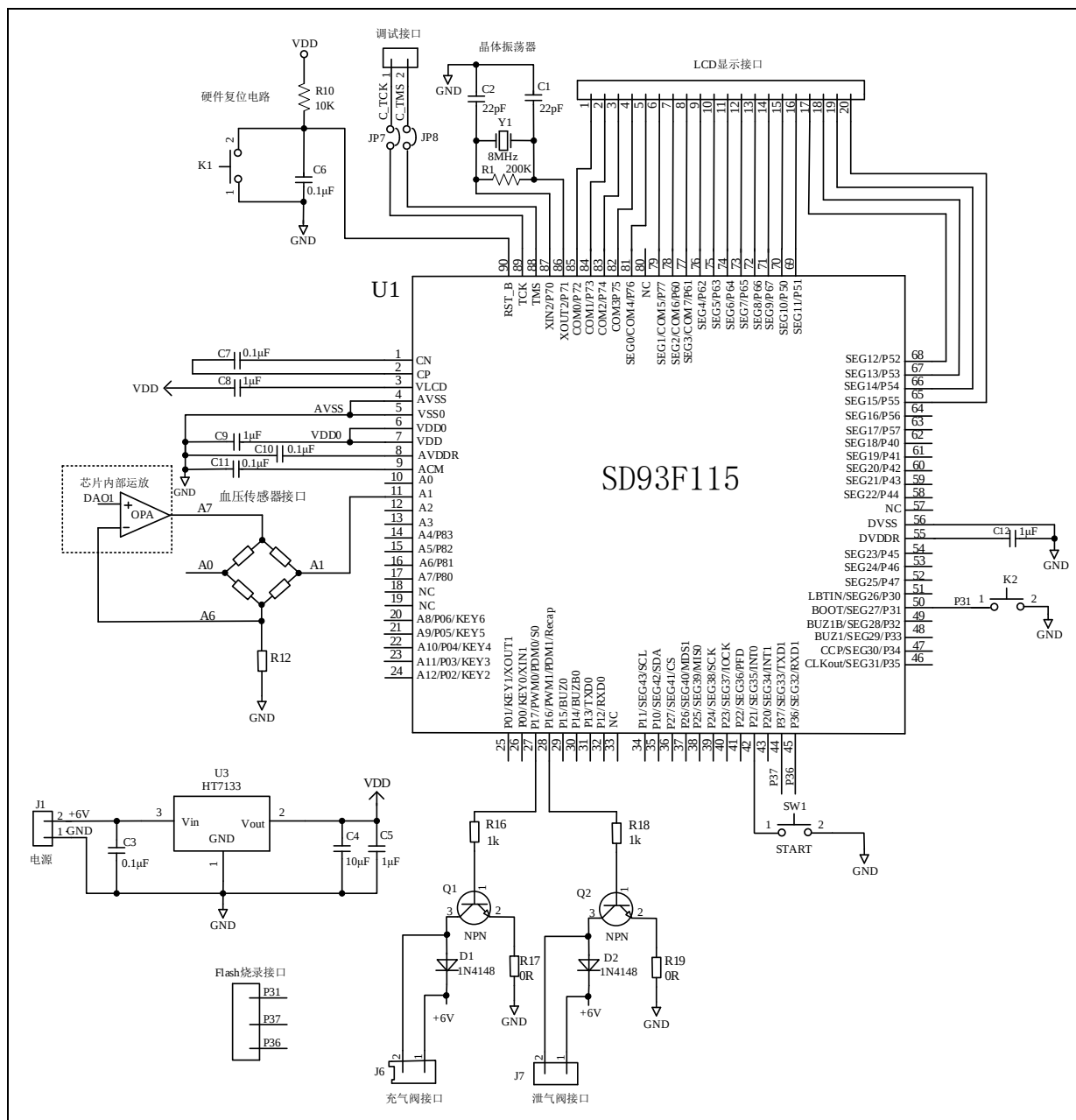


图7. SD93F115-D 血压计典型应用图

ADC 性能

表 3. ADC 的 ENOB 和噪声电压 $V_{n_{rms}}$
(AVDDR = 2.4V, VREF = AVDDR, SINC3, Buffer、Chopper 开启, $f_b > f_h > f_l \geq f_s/OSR$, IAD = 1)

ADC 工作频率 = 250kHz								
OSR		256	512	1024	2048	4096	8192	16384
256	ENOB	15.5	16.1	16.6	17.1	17.6	18.1	18.6
	$V_{n_{rms}}(nV)$	396.4	260.8	182.5	129.0	92.3	64.8	46.0
128	ENOB	16.3	17.0	17.5	18.0	18.5	19.0	19.5
	$V_{n_{rms}}(nV)$	475.4	289.9	198.5	138.3	99.8	69.4	48.5
1	ENOB	17.0	18.1	18.8	19.4	19.8	20.5	21.0
	$V_{n_{rms}}(nV)$	37205.8	16895.2	10506.0	6664.4	5641.7	3271.5	2306.1

ADC 工作频率 = 750kHz								
OSR		256	512	1024	2048	4096	8192	16384
256	ENOB	15.3	15.9	16.4	16.9	17.4	17.9	18.4
	$V_{n_{rms}}(nV)$	451.8	309.6	216.5	152.7	107.5	75.4	55.2
128	ENOB	16.1	16.7	17.2	17.7	18.2	18.8	19.3
	$V_{n_{rms}}(nV)$	536.7	347.2	243.3	172.0	121.4	84.0	59.6
1	ENOB	17.0	18.1	18.8	19.4	19.9	20.4	21.0
	$V_{n_{rms}}(nV)$	37079.3	17522.1	10591.7	7140.6	4892.4	3378.2	2339.3

注:

1. 以上数据是多颗芯片测试的平均值, 单颗芯片采样 1024 个数据。
2. ENOB 的计算公式为 $\log_2 \left(\frac{FSR}{V_{n_{rms}}} \right)$, 其中 FSR 为满量程输入电压 ($2 * V_{ref}/Gain$), $V_{n_{rms}}$ 为 rms Noise。
3. f_b 是 Buf 的 chopper 频率, f_l 是 PGIA 外部 chopper 频率, f_h 是 PGIA 内部 chopper 频率, IAD 为 PGIA 工作模式选择

振荡器特性

图 8 与图 9 为五片典型振荡频率跟随电压变化的特性曲线。

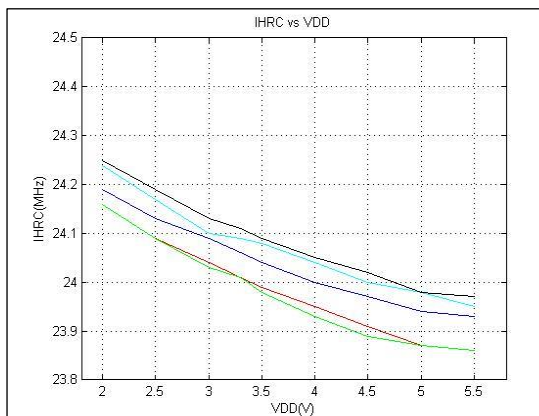


图8. IHRC 电压特性曲线图

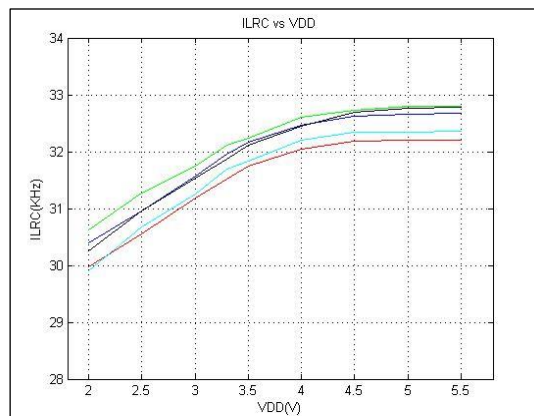


图9. ILRC 电压特性曲线

图 10 与图 11 为五片典型振荡频率跟随温度变化的特性曲线。

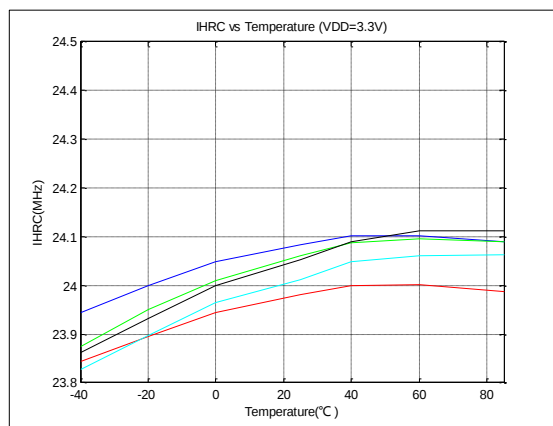


图10. IHRC 温度特性曲线

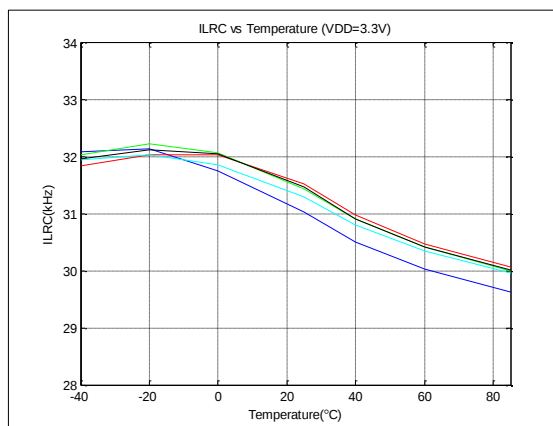


图11. ILRC 温度特性曲线

电气特性

表 4. 最大极限值

标识	参数	最小值	最大值	单位
T _A	环境温度	-40	+85	°C
T _S	储存温度	-55	+150	°C
VDD	供电电压	-0.2	+6.0	V
V _{IN} , V _{OUT}	数字输入输出电压	-0.2	VDD + 0.3	V
A _{IN}	模拟输入电压	-0.2	AVDDR + 0.3	V
T _L	回流焊温度曲线	Per IPC/JEDECJ-STD-020C		°C

注:

1. CMOS 器件易被高能静电损坏, 设备必须储存在导电泡沫中, 注意避免工作电压超出范围。
2. 在插拔电路前请关闭电源。

表 5. 电气参数 (电源电压 3.3V, 工作温度 25°C)

标识	参数名称	最小值	典型值	最大值	单位	条件/备注
VDD	工作电压	2.4		5.5	V	模拟模块工作电压
		1.35	1.5	1.65	V	数字模块和 MCU 工作电压
FOSC	工作时钟	0.016	12	24	MHz	
IHRC	内部高频 RC 振荡频率	--	24	--	MHz	经过校准后的频率
ILRC	内部低频 RC 振荡频率	28	--	36	kHz	经过校准后的频率
IDD1	工作电流 1 (NORMAL 模式)	--	4	--	mA	系统工作时钟为 12MHz, 芯片各模块都使能工作, 不接外围电路 (如传感器, LCD 显示屏) 的情况下的功耗
IDD2	工作电流 2(WAIT 模式)	--	1	--	mA	在上述正常工作模式下, 只关闭 CPU 后的功耗
IDD3	工作电流 3(DOZE 模式)	--	5	--	μA	在上述正常工作模式下, 关闭 CPU, 关闭以 SYS_CLK、IHRC 和 XTOSC2 为时钟源的工作模块后的功耗
IDD4	工作电流 4(STOP 模式)	--	1.8	--	μA	在上述正常工作模式下, 关闭所有时钟源情况下的功耗
Fsam	SDADC 工作频率	--	--	750	kHz	
OSR	过采样率	128	--	16384		
NFbit	Noise free bits ¹	--	16	--	bits	Gain = 256, input FSR = ±4mV
VINpga	PGIA 差分输入范围 ²	-Vref ³ /Gain	--	Vref/Gain	mV	Gain = 1,4,8,16,32,64,128,256
Vavddr	AVDDR 输出电压	--	2.4	--	V	AVDDRX [2:0] = 000
		--	2.7	--		AVDDRX [2:0] = 001
		--	3.0	--		AVDDRX [2:0] = 010
		--	3.3	--		AVDDRX [2:0] = 011
		--	3.6	--		AVDDRX [2:0] = 100
		--	3.9	--		AVDDRX [2:0] = 101
		--	4.2	--		AVDDRX [2:0] = 110
		--	4.5	--		AVDDRX [2:0] = 111

标识	参数名称	最小值	典型值	最大值	单位	条件/备注
Iavddr	AVDDR 电流能力	--	10	--	mA	
POR	上电复位电压	--	2.0	--	V	
LVD	低压检测复位电压	--	1.9	--	V	
THlbt	低压检测迟滞	--	200	--	mV	
Vlbt	电池电压检测	2.0	--	5.3	V	
VLCD	LCD 驱动输出电压	2.7	2.9	5.2	V	
Ilcd	LCD 电荷泵驱动能力 ⁴	--	--	500	μA	

管脚电气参数

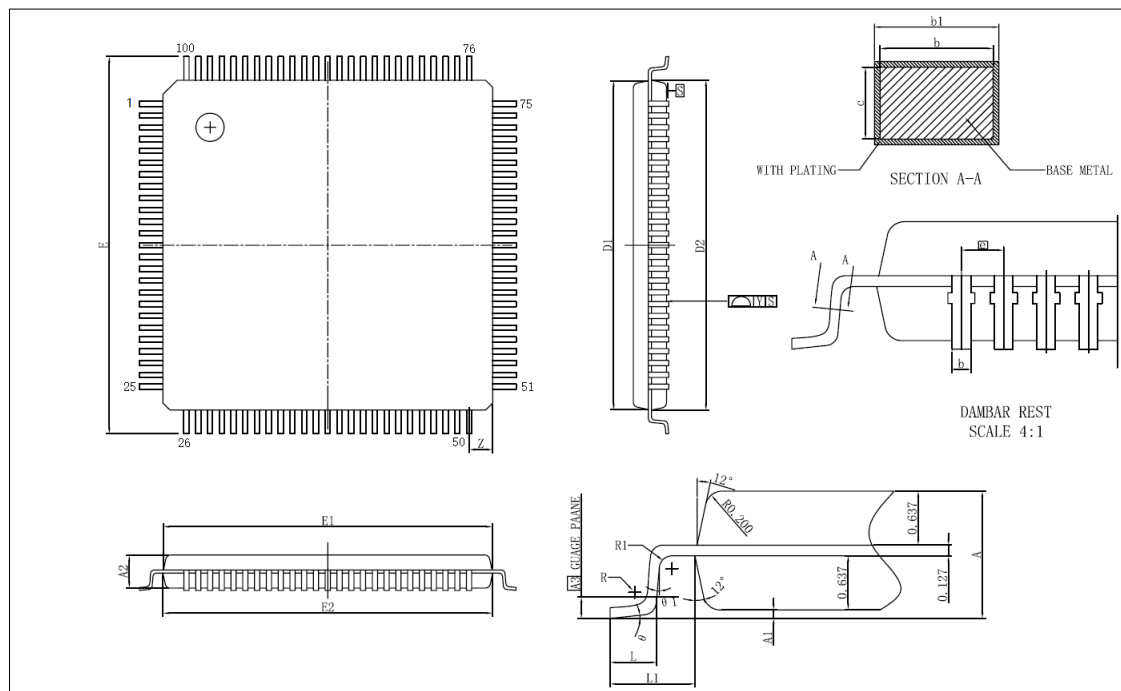
IOH	高电平 Source 电流	--	3	--	mA	VOH = VDD-0.3V, PTxSR = 0
		--	12	--		VOH = VDD-0.3V, PTxSR = 1
IOL	低电平 Sink 电流	--	3	--	mA	VOL = 0.3V, PTxSR = 0
		--	12	--		VOL = 0.3V, PTxSR = 1
VIH	输入高电平	0.7VDD	--	--	V	
VIL	输入低电平	--	--	0.3VDD	V	
VOH	输出高电平	VDD-0.3	--	--	V	
VOL	输出低电平	--	--	VSS+0.3	V	
Rpu	引脚上拉电阻	--	50	--	kΩ	VDD = 3.0

注:

1. Noise free bits, 有效位数都与信号的满量程范围有关系, 真正起决定性作用的是 Vpp noise 或 rms noise。
2. ADC 或 PGIA 输入信号范围包含差分信号和绝对电压两大元素, 差分信号输入范围受 PGIA 增益和基准选择影响, 绝对电压输入范围则为电路结构所限制。
3. Vref 是 ADC 的基准电压信号, 由 AVDDR 或 ACM 经内部电路处理产生, 用户可选。
4. 电荷泵的驱动能力与选择的电容和工作频率有关。

封装规格

LQFP100 封装外形图(SD93F115-JQS)

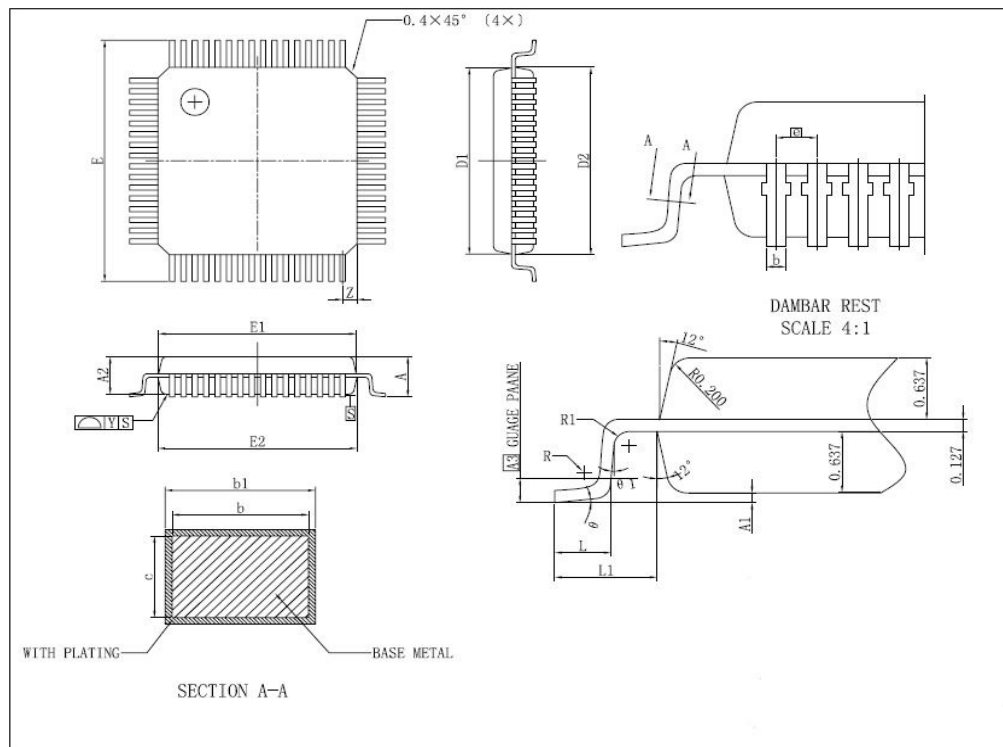


尺寸: 毫米

标识	最小值	典型值	最大值
A	1.45	1.55	1.65
A1	0.01	---	0.21
A2	1.30	1.40	1.50
A3	---	0.254	---
b	0.15	0.20	0.25
b1	0.16	0.22	0.28
c	---	0.127	---
D1	13.85	13.95	14.05
D2	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.85	13.95	14.05
E2	13.90	14.00	14.10
e	---	0.5	---
L	0.42	---	0.72
L1	0.95	1.00	1.15
R	0.10	---	0.25
R1	0.10	---	---
θ	0°	---	10°
θ1	0°	---	---

图12. LQFP100 封装外形图

LQFP64 封装外形图(SD93F115-JBS)



尺寸: 毫米

标识	最小值	典型值	最大值
A	1.45	1.55	1.65
A1	0.01	---	0.21
A2	1.30	1.40	1.50
A3	---	0.254	---
b	0.13	0.18	0.23
b1	0.14	0.20	0.26
c	---	0.127	---
D1	6.85	6.95	7.05
D2	6.9	7.00	7.10
E	8.80	9.00	9.20
E1	6.85	6.95	7.05
E2	6.90	7.00	7.10
e	---	0.4	---
L	0.43	---	0.71
L1	0.90	1.00	1.10
R	0.1	---	0.25
R1	0.1	---	---
θ	0	---	10°
$\theta 1$	0	---	---
y	---	---	0.1
z	---	0.5	---

图 13. LQFP64 封装外形图