



第 30 章 电源 PWM

主要内容

手册的这一章包含下面这些主要内容：

30.1 简介	30-2
30.2 特性概述	30-3
30.3 模块说明	30-5
30.4 控制寄存器	30-6
30.5 模块功能	30-20
30.6 时钟源	30-25
30.7 主 PWM 时基	30-26
30.8 独立 PWM 时基	30-27
30.9 PWM 周期	30-28
30.10 PWM 频率和占空比分辨率	30-28
30.11 PWM 占空比比较单元	30-29
30.12 互补 PWM 输出	30-29
30.13 独立 PWM 输出	30-30
30.14 占空比限制	30-30
30.15 死区发生	30-30
30.16 配置 PWM 通道	30-33
30.17 PWM 输出电路的速度限制	30-34
30.18 PWM 特殊事件触发器	30-34
30.19 独立 PWM 触发器	30-35
30.20 PWM 中断	30-35
30.21 PWM 时基中断	30-36
30.22 PWM 故障引脚和限流引脚	30-36
30.23 前沿消隐	30-36
30.24 PWM 故障引脚	30-37
30.25 PWM 限流引脚	30-40
30.26 PWM 故障和限流的同时操作	30-41
30.27 提供给 ADC 的 PWM 故障和限流触发信号输出	30-41
30.28 PWM 输出改写优先级	30-41
30.29 死区逻辑的故障和限流改写问题	30-42
30.30 通过限流使输出有效	30-42
30.31 PWM 立即更新	30-42
30.32 PWM 输出改写	30-42
30.33 功能例外	30-43
30.34 寄存器位对齐	30-43
30.35 应用实例	30-44
30.36 降低 EMI 的方法	30-50
30.37 外部同步特性	30-51
30.38 CPU 负载交错控制	30-51
30.39 外部触发消隐	30-52
30.40 相关应用笔记	30-55
30.41 版本历史	30-56

30.1 简介

dsPIC30F 开关电源（Switch Mode Power Supply, SMPS）和数字电源转换系列器件中的电源 PWM 模块支持多种 PWM 模式和输出形式。电源 PWM 模块适用于电源转换应用，如：

- AC-DC 转换器
- DC-DC 转换器
- 功率因数校正
- 不间断电源（Uninterruptible Power Supply, UPS）
- 逆变器
- 电池充电器
- 数字照明

30.2 特性概述

电源 PWM 模块具有下列特性：

- 带 4 至 8 个 I/O 的 2 至 4 个 PWM 发生器
- 2 至 4 个独立的时基
- 30 MIPS 时，占空比分辨率为 1.1 ns
- 30 MIPS 时，死区分辨率为 4.2 ns
- 30 MIPS 时，相移分辨率为 4.2 ns
- 30 MIPS 时，频率分辨率为 8.4 ns
- 支持的 PWM 模式：
 - 标准边沿对齐 PWM
 - 互补 PWM 输出
 - 推挽式 PWM
 - 多相 PWM
 - 可变相位的 PWM
 - 固定关断时间的 PWM
 - 电流复位 PWM
 - 限流 PWM
 - 独立时基 PWM
- 实时修改：
 - PWM 频率
 - PWM 占空比
 - PWM 相移
- 输出改写控制
- 独立的限流输入和故障输入
- 用于调度其他外设事件的特殊事件比较器
- 每个 PWM 发生器都有一个用于触发 ADC 转换的比较器

图 30-1 给出了 PWM 模块的简化框图表示。图 30-2 说明了在互补 PWM 输出模式下如何将模块硬件分配给每个 PWM 输出对。PWM 模块的各功能单元将在后续章节中讨论。

电源 PWM 模块具有最多 4 个 PWM 发生器，最多 8 个输出引脚。对于互补输出，这 8 个 I/O 引脚组成 4 个高端 / 低端（H/L）输出对。

- PWM1H
- PWM1L
- PWM2H
- PWM2L
- PWM3H
- PWM3L
- PWM4H
- PWM4L

图 30-1: 电源 PWM 模块的简化概念框图

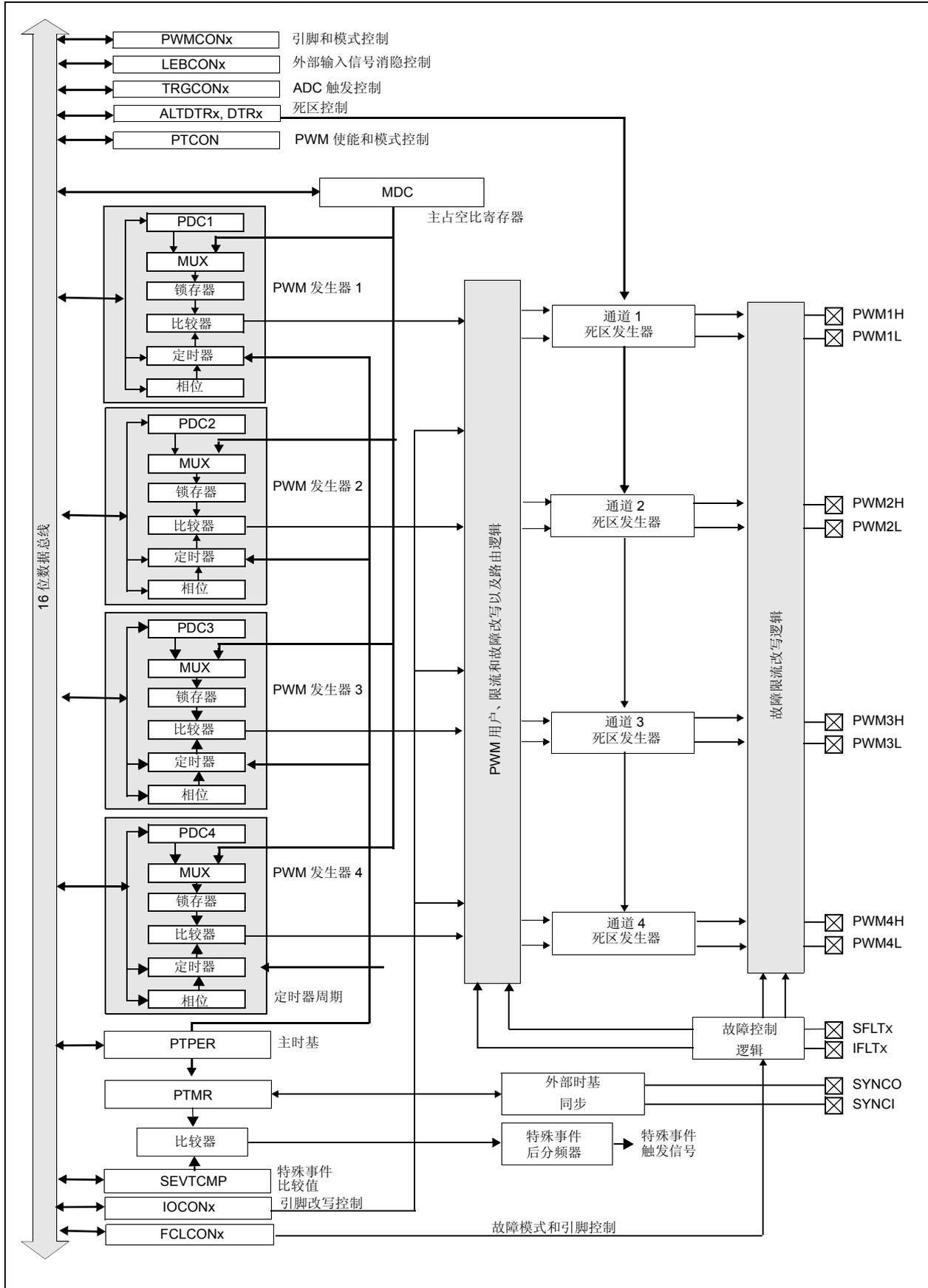
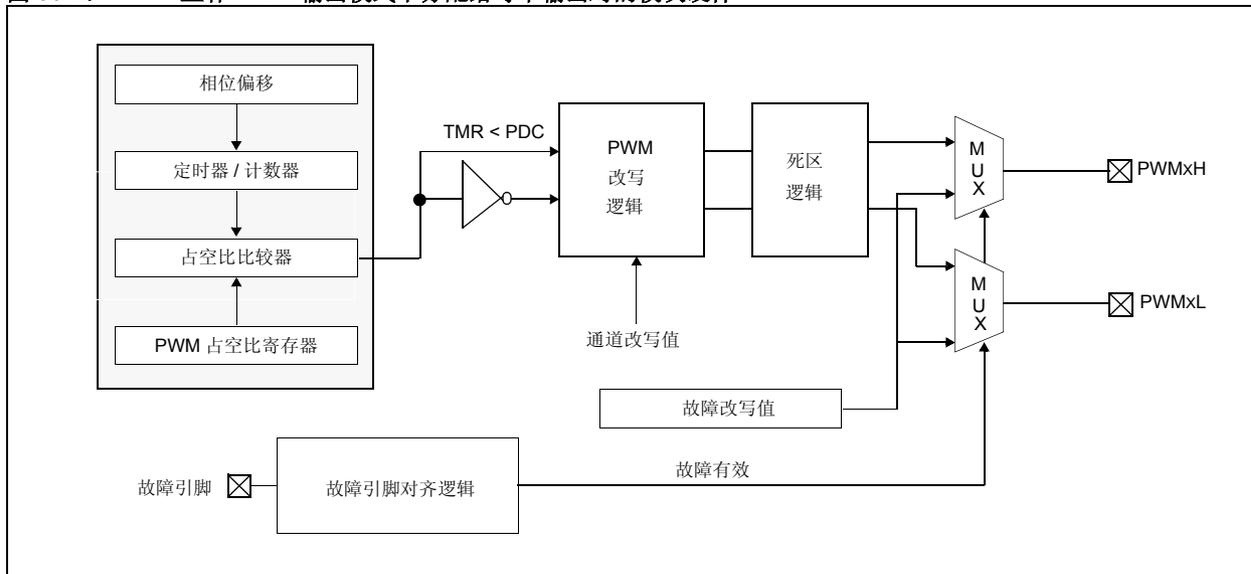


图 30-2: 互补 PWM 输出模式下分配给每个输出对的模块硬件



30.3 模块说明

电源 PWM 模块是为需要以下功能的应用而设计的：

- 高 PWM 频率时具有高占空比分辨率
- 能驱动标准推挽或半桥转换器
- 能产生多相 PWM 输出

推挽和半桥转换器是两种常见的中等功率电源转换器拓扑结构，这两种拓扑结构要求 PWM 信号在两个引脚之间交替输出，如推挽 PWM 模式所提供的那样。

相移 PWM 描述了每个 PWM 发生器提供输出的情况，但发生器输出之间的相位关系是可指定且可变的。

多相 PWM 通常用于改善 DC-DC 转换器的负载瞬态响应，以及缩小输出滤波电容和电感的体积。多个 DC/DC 转换器通常并行工作，但在时间上有一个相移。工作在 250 kHz 的单 PWM 输出的周期为 4 μs 。但由 4 个 PWM 通道组成的阵列（PWM 通道之间的相移为 1 μs ）可产生 1 MHz 的有效开关频率。多相 PWM 应用通常使用固定相位关系。

可变相位 PWM 在零电压转换（Zero Voltage Transition, ZVT）电源转换器中很有用。此模式下 PWM 占空比总是为 50%，可通过改变两个 PWM 发生器之间的相对相移来控制功率流。

注： 要使电源 PWM 模块工作必须使能锁相环（phase-lock loop, PLL）。可通过设置 FOSCSEL 配置寄存器中的 FNOSC<1:0> 位使能 PLL。

30.4 控制寄存器

下列寄存器控制电源 PWM 模块的工作：

- **PTCON**: PWM 时基控制寄存器
该寄存器用于使能 / 禁止 PWM 模块、配置特殊事件触发器以及指定同步设置。
- **PTPER**: 主时基寄存器
将 PWM 时基值写入该寄存器，用来确定 PWM 工作频率。
- **SEVTCMP**: PWM 特殊事件比较寄存器
该寄存器包含用于生成特殊事件触发信号的比较值。
- **MDC**: PWM 主占空比寄存器
该寄存器提供当将 PWM 发生器配置为使用主占空比时的占空比值。
- **PWMCONx**: PWM 控制寄存器
该寄存器控制故障中断和限流中断，以及死区、占空比和时基模式。
- **PDCx**: PWM 发生器占空比寄存器
该寄存器中的值提供当不选择主占空比时 PWMx 输出的占空比值。
- **PHASEx**: PWM 相移寄存器
该寄存器中的值提供 PWMx 输出的相移。当选择独立时基 PWM 模式时，提供 PWMx 周期值。
- **DTRx**: PWM 死区寄存器
当选择正死区时，该寄存器中的值提供 PWMxH 输出的死区；当选择负死区时，该寄存器中的值提供 PWMxL 输出的死区。
- **ALTDTRx**: PWM 备用死区寄存器
当选择正死区时，该寄存器中的值提供 PWMxL 输出的死区；当选择负死区时，该寄存器中的值提供 PWMxH 输出的死区。
- **TRGCONx**: PWM 触发器控制寄存器
该寄存器提供 PWMx 触发器后分频比以及在产生第一个触发信号之前要经过的 PWM 周期数。
- **IOCONx**: PWM I/O 控制寄存器
该寄存器控制 PWM 输出、PWM 模式和 PWM 输出改写选择。
- **FCLCONx**: PWM 故障限流控制寄存器
该寄存器配置故障和限流特性。
- **TRIGx**: PWM 触发器比较值寄存器
该寄存器包含用于生成 PWMx 触发信号的比较值。将该值与所选择的 PWMx 时基相比较。
- **LEBCONx**: 前沿消隐控制寄存器
该寄存器控制 PWM 模块的前沿消隐特性。

寄存器 30-1: PTCON: PWM 时基控制寄存器

高字节:							
R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTEN	—	PTSIDL	SESTAT	SEIEN	EIPU	SYNCPOL	SYNCOEN
bit 15							bit 8

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SYNCEN	SYNCSRC<2:0>			SEVTPS<3:0>			
bit 7							bit 0

- bit 15 **PTEN:** PWM 模块使能位
1 = 使能 PWM 模块
0 = 禁止 PWM 模块
- bit 14 **未实现:** 读为 0
- bit 13 **PTSIDL:** 空闲模式下 PWM 时基停止位
1 = 在 CPU 空闲模式下, PWM 时基暂停
0 = 在 CPU 空闲模式下, PWM 时基运行
- bit 12 **SESTAT:** 特殊事件中断状态位
1 = 特殊事件中断在等待处理
0 = 无特殊事件中断在等待处理
- bit 11 **SEIEN:** 特殊事件中断允许位
1 = 使能特殊事件中断
0 = 禁止特殊事件中断
- bit 10 **EIPU:** 立即更新周期使能位
1 = 立即更新有效周期寄存器
0 = 有效周期寄存器更新发生在 PWM 周期边界
- bit 9 **SYNCPOL:** 同步输入极性位
1 = 翻转 SYNCIN 的极性 (低电平有效)
0 = SYNCIN 为高电平有效
- bit 8 **SYNCOEN:** 主时基同步使能位
1 = 使能 SYNCO 输出
0 = 禁止 SYNCO 输出
- bit 7 **SYNCEN:** 外部时基同步使能位
1 = 使能主时基外部同步
0 = 禁止主时基外部同步
- bit 6-4 **SYNCSRC<2:0>:** 同步源选择位
000 = SYNCI
001 = 保留
 .
 .
 .
111 = 保留
- bit 3-0 **SEVTPS<3:0>:** PWM 特殊事件触发器输出后分频比选择位
0000 = 1:1 后分频比
0001 = 1:2 后分频比
 .
 .
 .
1111 = 1:16 后分频比

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

dsPIC30F 系列参考手册

寄存器 30-2: PTPER: 主时基寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTPER <15:8>							
bit 15							bit 8

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0
PTPER <7:3>					—	—	—
bit 7							bit 0

bit 15-3 **PTPER<15:3>**: 主时基 (PTMR) 周期值位

bit 2-0 **未实现**: 读为 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 30-3: SEVTCMP: PWM 特殊事件比较寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SEVTCMP <15:8>							
bit 15							bit 8

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0
SEVTCMP <7:3>					—	—	—
bit 7							bit 0

bit 15-3 **SEVTCMP<15:3>**: 特殊事件比较计数值位

bit 2-0 **未实现**: 读为 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 30-4: MDC: PWM 主占空比寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
MDC<15:8>							
bit 15				bit 8			

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
MDC<7:0>							
bit 7				bit 0			

bit 15-0 **MDC<15:0>**: 主 PWM 占空比值位 ⁽¹⁾

注 1: 此寄存器的最小值为 0x0008, 最大值为 0xFFEF。

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

dsPIC30F 系列参考手册

寄存器 30-5: PWMCONx: PWM 控制寄存器

高字节:							
HS/HC-0	HS/HC-0	HS/HC-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
FLTSTAT	CLSTAT	TRGSTAT	FLTIEN	CLIEN	TRGIEN	ITB	MDCS
bit 15							bit 8

低字节:							
R/W-0	R/W-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
DTC<1:0>		—	—	—	—	XPRES	IUE
bit 7							bit 0

- bit 15 **FLTSTAT**: 故障中断状态位
 1 = 故障中断在等待处理
 0 = 无故障中断在等待处理
 通过设置 **FLTIEN** = 0 来清零此位。
注: 必须用软件清零该中断状态位以及中断控制器中相应的 IFS 位。
- bit 14 **CLSTAT**: 限流中断状态位
 1 = 限流中断在等待处理
 0 = 无限流中断在等待处理
 通过设置 **CLIEN** = 0 来清零此位。
注: 必须用软件清零该中断状态位以及中断控制器中相应的 IFS 位。
- bit 13 **TRGSTAT**: 触发中断状态位
 1 = 触发中断在等待处理
 0 = 无触发中断在等待处理
 通过设置 **TRGIEN** = 0 来清零此位。
- bit 12 **FLTIEN**: 故障中断允许位
 1 = 允许故障中断
 0 = 禁止故障中断, 且清零 **FLTSTAT** 位
- bit 11 **CLIEN**: 限流中断允许位
 1 = 允许限流中断
 0 = 禁止限流中断, 且清零 **CLSTAT** 位
- bit 10 **TRGIEN**: 触发中断允许位
 1 = 触发事件产生中断请求
 0 = 禁止触发事件中断, 且清零 **TRGSTAT** 位
- bit 9 **ITB**: 独立时基模式位
 1 = **PHASEx** 寄存器为此 PWM 发生器提供时基周期
 0 = 主时基为此 PWM 发生器提供时序
- bit 8 **MDCS**: 主占空比寄存器选择位
 1 = **MDC** 寄存器为此 PWM 发生器提供占空比信息
 0 = **PDCx** 寄存器为此 PWM 发生器提供占空比信息
- bit 7-6 **DTC<1:0>**: 死区控制位
 00 = 对于所有输出模式施加正死区
 01 = 对于所有输出模式施加负死区
 10 = 禁止死区功能
 11 = 保留
- bit 5-2 **未实现**: 读为 0

- bit 1 **XPRES:** 外部 PWM 复位控制位
1 = 在独立的时基模式下, 由限流源复位此 PWM 发生器的时基
0 = 外部引脚不影响 PWM 时基
- bit 0 **IUE:** 立即更新使能位
1 = 立即对有效 PDC 寄存器进行更新
0 = 对有效 PDC 寄存器的更新与 PWM 时基同步

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

dsPIC30F 系列参考手册

寄存器 30-6: PDCx: PWM 发生器占空比寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PDCx<15:8>							
bit 15				bit 8			

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PDCx<7:0>							
bit 7				bit 0			

bit 15-0 **PDCx<15:0>**: PWM 发生器 x 占空比值位 ⁽¹⁾

注 1: 此寄存器的最小值为 0x0008, 最大值为 0xFFEF。

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

寄存器 30-7: PHASEx: PWM 相移寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PHASEx<15:8>							
bit 15				bit 8			

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0
PHASEx<7:2>						—	—
bit 7				bit 0			

bit 15-2 **PHASEx<15:2>**: 此 PWM 发生器的 PWM 相移值或独立时基周期位
若用作独立时基, 则不使用 bit<3:2>。

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

寄存器 30-8: DTRx: PWM 死区寄存器

高字节:							
U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	DTRx<13:8>					
bit 15							bit 8

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0
DTRx<7:2>						—	—
bit 7							bit 0

- bit 15-14 **未实现:** 读为 0
- bit 13-2 **DTRx<13:2>:** PWMx 死区单元的 12 位无符号死区值位
- bit 1-0 **未实现:** 读为 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 30-9: ALTDTRx: PWM 备用死区寄存器

高字节:							
U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	ALTDTRx<13:8>					
bit 15							bit 8

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0
ALTDTRx<7:2>						—	—
bit 7							bit 0

- bit 15-14 **未实现:** 读为 0
- bit 13-2 **ALTDTRx<13:2>:** PWMx 死区单元的 12 位无符号死区值位
- bit 1-0 **未实现:** 读为 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

dsPIC30F 系列参考手册

寄存器 30-10: TRGCONx: PWM 触发器控制寄存器

高字节:								
R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0	U-0	
TRGDIV<2:0>			—	—	—	—	—	
bit 15								bit 8

低字节:								
U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	TRGSTRT<5:0>						
bit 7								bit 0

- bit 15-13 **TRGDIV<2:0>**: 触发信号输出分频比位
 000 = 每个触发事件输出一次触发信号
 001 = 每 2 个触发事件输出一次触发信号
 010 = 每 3 个触发事件输出一次触发信号
 011 = 每 4 个触发事件输出一次触发信号
 100 = 每 5 个触发事件输出一次触发信号
 101 = 每 6 个触发事件输出一次触发信号
 110 = 每 7 个触发事件输出一次触发信号
 111 = 每 8 个触发事件输出一次触发信号

bit 12-6 **未实现**: 读为 0

bit 5-0 **TRGSTRT<5:0>**: 触发器后分频器启动使能选择位
 此值指定匹配所需的 ROLL 计数器值，匹配后将使能触发器后分频器逻辑开始对触发事件进行计数

图注:			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 30-11: IOCONx: PWM I/O 控制寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL
bit 15						bit 8	

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
OVRDAT<1:0>		FLTDAT<1:0>		CLDAT<1:0>		—	OSYNC
bit 7						bit 0	

- bit 15 **PENH:** PWMH 输出引脚所有权位
1 = 由 PWM 模块控制 PWMxH 引脚
0 = 由 GPIO 模块控制 PWMxH 引脚
- bit 14 **PENL:** PWML 输出引脚所有权位
1 = 由 PWM 模块控制 PWMxL 引脚
0 = 由 GPIO 模块控制 PWMxL 引脚
- bit 13 **POLH:** PWMH 输出引脚极性位
1 = PWMxH 引脚低电平有效
0 = PWMxH 引脚高电平有效
- bit 12 **POLL:** PWML 输出引脚极性位
1 = PWMxL 引脚低电平有效
0 = PWMxL 引脚高电平有效
- bit 11-10 **PMOD<1:0>:** PWM x I/O 引脚模式位
00 = PWM I/O 引脚对处于互补 PWM 输出模式
01 = PWM I/O 引脚对处于独立输出模式
10 = PWM I/O 引脚对处于推挽输出模式
11 = 保留
- bit 9 **OVRENH:** PWMxH 引脚改写使能位
1 = OVRDAT<1> 为 PWMxH 引脚提供输出数据
0 = PWM 发生器为 PWMxH 引脚提供数据
- bit 8 **OVRENL:** PWMxL 引脚改写使能位
1 = OVRDAT<0> 为 PWMxL 引脚提供输出数据
0 = PWM 发生器为 PWMxL 引脚提供数据
- bit 7-6 **OVRDAT<1:0>:** 使能改写时 PWMxH 和 PWMxL 引脚的数据位
如果 OVERENH = 1, 则 OVRDAT<1> 为 PWMxH 提供数据
如果 OVERENL = 1, 则 OVRDAT<0> 为 PWMxL 提供数据
- bit 5-4 **FLTDAT<1:0>:** 使能 FLTMOD 时 PWMxH 和 PWMxL 引脚的数据位
如果发生故障, 则 FLTDAT<1> 为 PWMxH 提供数据
如果发生故障, 则 FLTDAT<0> 为 PWMxL 提供数据
- bit 3-2 **CLDAT<1:0>:** 使能 CLMODE 时 PWMxH 和 PWMxL 引脚的数据位
如果限流有效, 则 CLDAT<1> 为 PWMxH 提供数据
如果限流有效, 则 CLDAT<0> 为 PWMxL 提供数据
- bit 1 **未实现:** 读为 0
- bit 0 **OSYNC:** 输出改写同步位
1 = 通过 OVRDAT<1:0> 位进行的输出改写与 PWM 时基同步
0 = 通过 OVDDAT<1:0> 位进行的输出改写在下一个时钟的边界处发生

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

dsPIC30F 系列参考手册

寄存器 30-12: FCLCONx: PWM 故障限流控制寄存器

高字节:							
U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	CLSRC<3:0>			CLPOL	
bit 15						bit 8	

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CLMODE	FLTSRC<3:0>			FLTPOL	FLTMOD<1:0>		
bit 7						bit 0	

bit 15-13 未实现: 读为 0

bit 12-9 **CLSRC<3:0>**: PWM 发生器 x 的限流控制信号源选择位

0000 = 模拟比较器 1
 0001 = 模拟比较器 2
 0010 = 模拟比较器 3
 0011 = 模拟比较器 4

0100 = 保留
 0101 = 保留
 0110 = 保留
 0111 = 保留

1000 = 共享故障 1 (SFLT1)
 1001 = 共享故障 2 (SFLT2)
 1010 = 共享故障 3 (SFLT3)
 1011 = 共享故障 4 (SFLT4)

1100 = 保留
 1101 = 独立故障 2 (IFLT2)
 1110 = 保留
 1111 = 独立故障 4 (IFLT4)

bit 8 **CLPOL**: PWM 发生器 x 的限流极性位

1 = 所选限流源为低电平有效
 0 = 所选限流源为高电平有效

bit 7 **CLMODE**: PWM 发生器 x 的限流模式使能位

1 = 使能限流模式
 0 = 禁止限流模式

寄存器 30-12: FCLCONx: PWM 故障限流控制寄存器 (续)

bit 6-3 **FLTSRC<3:0>**: PWM 发生器 x 的故障控制信号源选择位

0000 = 模拟比较器 1
 0001 = 模拟比较器 2
 0010 = 模拟比较器 3
 0011 = 模拟比较器 4

0100 = 保留
 0101 = 保留
 0110 = 保留
 0111 = 保留

1000 = 共享故障 1 (SFLT1)
 1001 = 共享故障 2 (SFLT2)
 1020 = 共享故障 3 (SFLT3)
 1011 = 共享故障 4 (SFLT4)

1100 = 保留
 1101 = 独立故障 2 (IFLT2)
 1110 = 保留
 1111 = 独立故障 4 (IFLT4)

bit 2 **FLTPOL**: PWM 发生器 x 的故障极性位

1 = 所选故障源为低电平有效
 0 = 所选故障源为高电平有效

bit 1-0 **FLTMOD<1:0>**: PWM 发生器 x 的故障模式使能位

00 = 所选故障源强制 PWMxH 和 PWMxL 引脚为 FLTDAT 值 (锁定模式)
 01 = 所选故障源强制 PWMxH 和 PWMxL 引脚为 FLTDAT 值 (周期模式)
 10 = 保留
 11 = 禁止故障输入

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零 x = 未知

dsPIC30F 系列参考手册

寄存器 30-13: TRIGx: PWM 触发器比较值寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
TRGCMP<15:8>							
bit 15				bit 8			

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0
TRGCMP<7:3>					—	—	—
bit 7				bit 0			

bit 15-3 **TRGCMP<15:3>**: 触发控制值位 ⁽¹⁾

寄存器包含PWMx 时基的比较值, 用于产生触发信号给ADC 模块以启动采样和转换过程, 或产生触发中断。

bit 2-0 **未实现**: 读为 0

注 1: 此寄存器的最小可用值为 0x0008。值 0x0000 不会产生触发信号。若根据占空比值计算 TRIGx 值, 则必须确保始终将最小的 TRIGx 值写入寄存器。

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

寄存器 30-14: LEBCONx: 前沿消隐控制寄存器

高字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	LEB<9:8>	
bit 15							bit 8

低字节:							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0
LEB<7:3>					—	—	—
bit 7							bit 0

- bit 15 **PHR:** PWMH 上升沿触发使能位
1 = PWMH 上升沿触发 LEB 计数器
0 = LEB 忽略 PWMH 上升沿
- bit 14 **PHF:** PWMH 下降沿触发使能位
1 = PWMH 下降沿触发 LEB 计数器
0 = LEB 忽略 PWMH 下降沿
- bit 13 **PLR:** PWML 上升沿触发使能位
1 = PWML 上升沿触发 LEB 计数器
0 = LEB 忽略 PWML 上升沿
- bit 12 **PLF:** PWML 下降沿触发使能位
1 = PWML 下降沿触发 LEB 计数器
0 = LEB 忽略 PWML 下降沿
- bit 11 **FLTLEBEN:** 故障输入前沿消隐使能位
1 = 将前沿消隐应用于所选故障输入
0 = 不将前沿消隐应用于所选故障输入
- bit 10 **CLLEBEN:** 限流前沿消隐使能位
1 = 将前沿消隐应用于所选限流输入
0 = 不将前沿消隐应用于所选限流输入
- bit 9-3 **LEB:** 限流输入和故障输入的前沿消隐位
值以 8 ns 为单位进行递增
- bit 2-0 **未实现:** 读为 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

30.5 模块功能

电源 PWM 模块采用高速设计，提供了其他 PWM 发生器所无法提供的功能。此模块支持下列 PWM 模式：

- 标准边沿对齐 PWM 模式
- 互补 PWM 输出模式
- 推挽 PWM 模式
- 多相 PWM 模式
- 可变相位 PWM 模式
- 限流 PWM 模式
- 固定关断时间 PWM 模式
- 电流复位 PWM 模式
- 独立时基 PWM 模式

其中的某些模式可与其他模式组合使用。例如，可将 PWM1 同时配置为互补 PWM 输出工作模式和可变相位 PWM 工作模式。同样，标准边沿对齐 PWM 模式可与独立时基 PWM 模式组合使用。

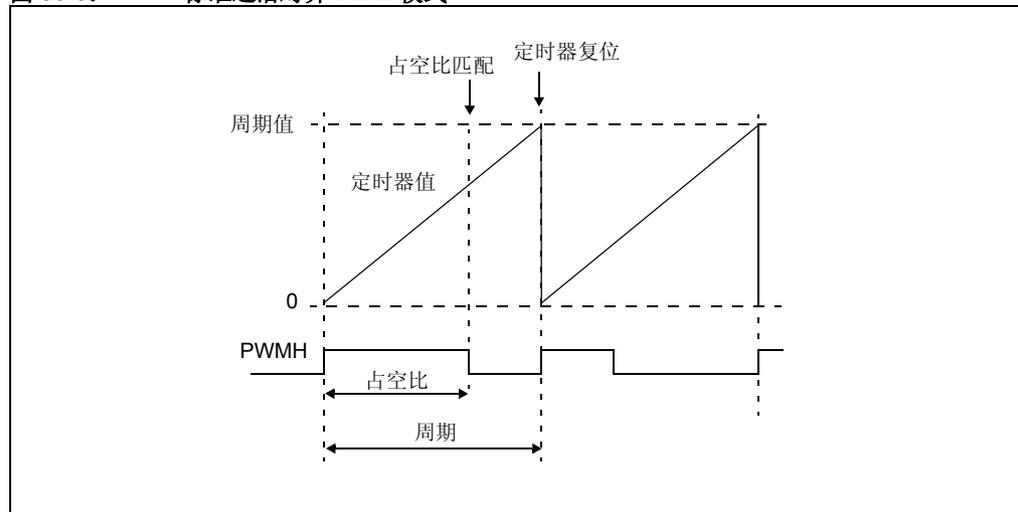
尽管某些组合是可以实现的，但有某些组合是不可能实现的。例如，使用同一个 PWM 发生器来产生标准边沿对齐 PWM 模式和互补 PWM 输出模式是不可行的。

下文将对 dsPIC30F SMPS 器件系列支持的所有工作模式进行简要叙述。

30.5.1 标准边沿对齐 PWM 模式

标准边沿对齐 PWM 模式（图 30-3）是许多电源转换器拓扑结构（如降压型、升压型和正向激励型）所采用的基本 PWM 模式。要产生边沿对齐的 PWM，定时器 / 计数器电路应从零向上计数，直到指定的最大周期值。另一个寄存器包含占空比值，此值不断地与定时器（周期）值进行比较。当定时器 / 计数器值小于或等于占空比值时，PWM 输出信号有效。当定时器值大于占空比值时，PWM 信号无效。当定时器的值大于周期值时，定时器被复位，并重复上述过程。

图 30-3: 标准边沿对齐 PWM 模式

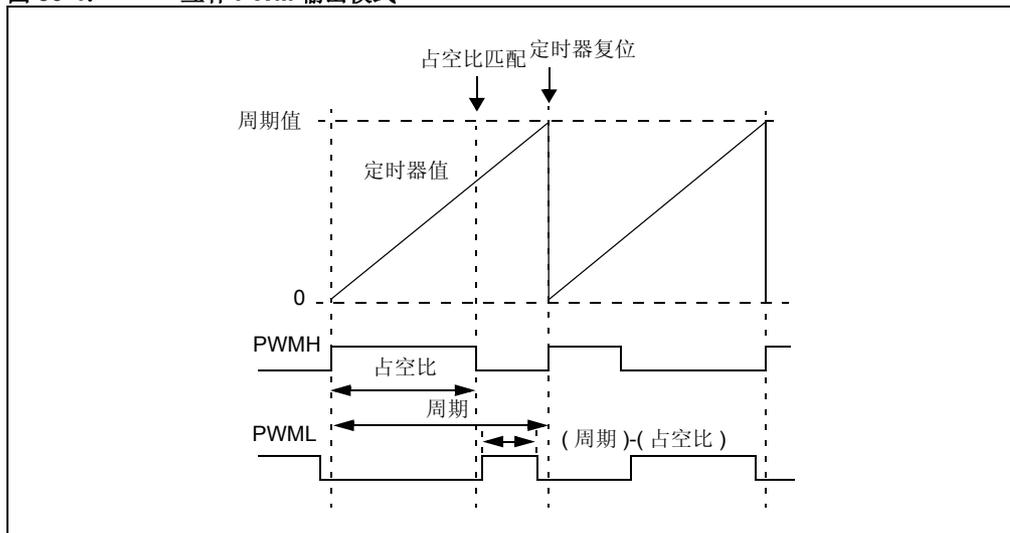


30.5.2 互补 PWM 输出模式

互补 PWM 输出模式的生成方式与标准边沿对齐 PWM 模式类似。互补 PWM 输出模式在 PWML 引脚上提供另外一个 PWM 输出信号，此信号与主 PWM 信号 (PWMH) 互补。互补 PWM 输出模式在同步降压转换器和谐振转换器中被广泛采用。

在 dsPIC30F SMPS 系列器件中，通过设置 IOCONx 寄存器中的 PMOD = (00)b 来使能这种模式。互补 PWM 输出模式如图 30-4 所示。

图 30-4: 互补 PWM 输出模式

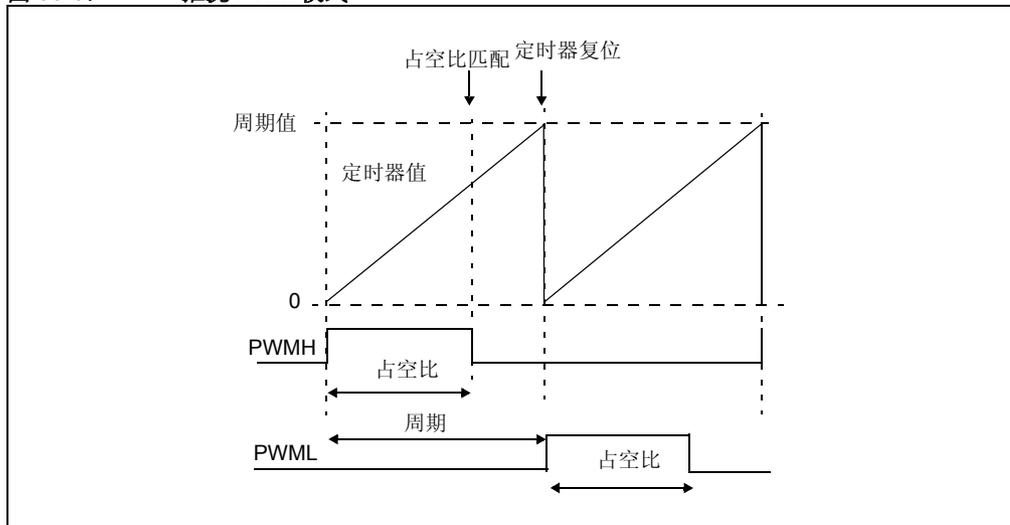


30.5.3 推挽 PWM 模式

图 30-5 中所示的推挽 PWM 模式是标准边沿对齐 PWM 模式的一种形式。在此模式下，有效 PWM 信号可在两个 PWM 引脚之一上交替输出。此模式不提供互补 PWM 输出。此模式对于基于变压器的电源转换器很有用。基于变压器的电路必须避免任何会导致其铁芯饱和的直流。推挽模式确保了两相的占空比相同，从而产生净值为零的 DC 偏置。

在 dsPIC30F SMPS 系列器件中，通过设置 IOCONx 寄存器中的 PMOD = (10)b 来使能这种模式。

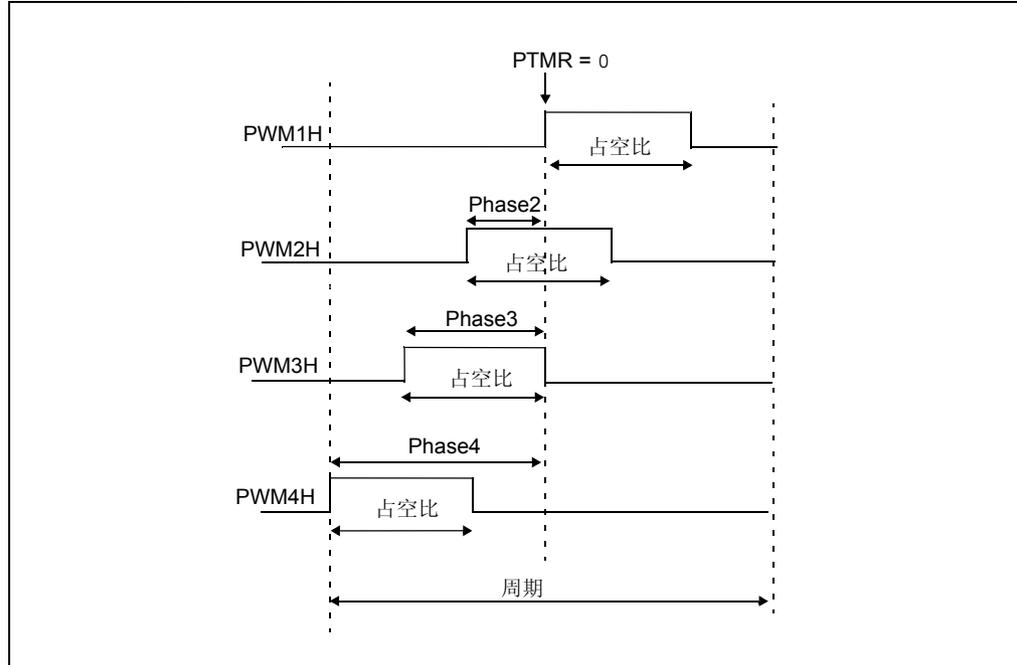
图 30-5: 推挽 PWM 模式



30.5.4 多相 PWM 模式

如图 30-6 所示，多相 PWM 模式使用 PHASEx 寄存器中的相移值以主时基为基准平移 PWM 输出。由于相移值被加到主时基上，因此被移相输出的发生早于指定为零相移的 PWM 通道。在多相模式下，在应用设计中指定的相移是固定的。

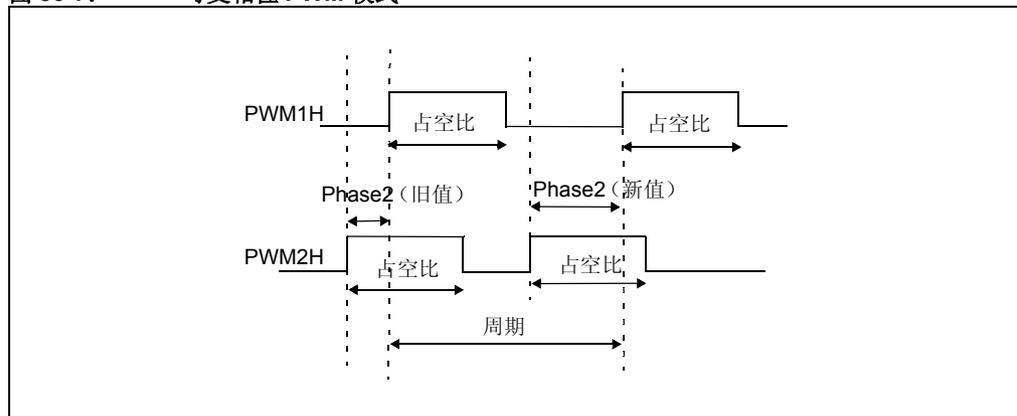
图 30-6: 多相 PWM 模式



30.5.5 可变相位 PWM 模式

图 30-7 给出了可变相位 PWM 的波形图。在这种模式下，电源转换器电路不断改变 PWM 通道之间的相移来控制功率流，与大多数通过改变 PWM 信号的占空比来控制功率流的 PWM 电路形成对比。通常，在可变相位应用中，PWM 占空比保持在 50%。若 PWM 信号无效，应更新相移值。可变相位模式下可提供互补 PWM 输出。

图 30-7: 可变相位 PWM 模式



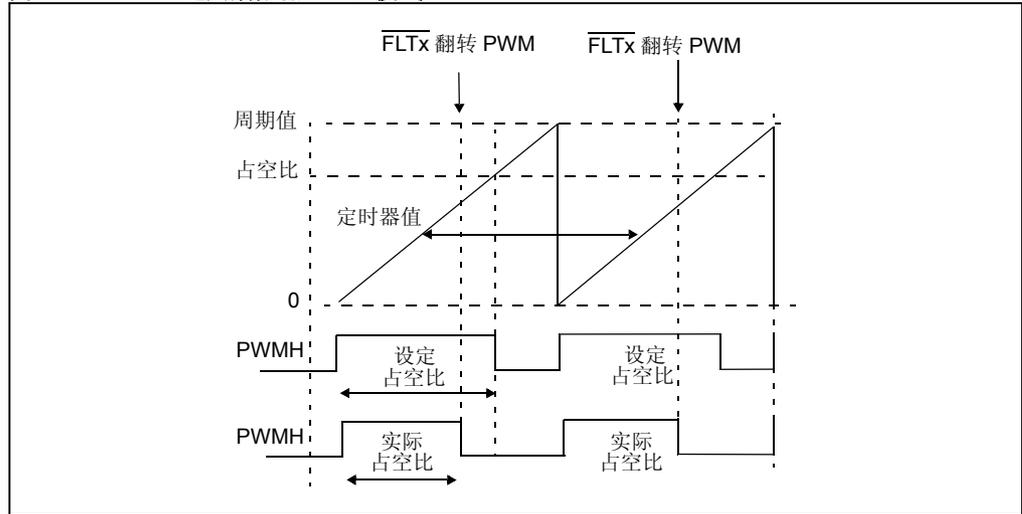
多相 PWM 模式和可变相位 PWM 模式之间的区别在于，在多相 PWM 模式中，两个不同的 PWM 输出之间存在一个相位差。相反，在可变相位模式中，单个 PWM 输出的相位在每个 PWM 周期中都发生改变。

30.5.6 逐周期限流 PWM 模式

图 30-8 所示为逐周期限流模式。当限流信号有效时，此模式截断有效的 PWM 信号。PWM 输出值由 IOCONx 寄存器中的限流改写位 (CLDAT<1:0>) 指定。改写输出保持有效，直到下一个 PWM 周期的开始。有时将此模式用于功率因数校正 (Power Factor Correction, PFC) 电路，此电路中由电感电流实时控制 PWM。此为固定频率的 PWM 模式。

可通过配置 PWM 故障限流控制寄存器中的 PWM 发生器限流控制信号源选择位 CLSRC<3:0> (FCLCONx<12:9>)，将模拟比较器输出、共享故障引脚 (SFLT_x) 或独立故障引脚 (IFLT_x) 用作限流信号。也可将限流信号配置为高电平有效或低电平有效。

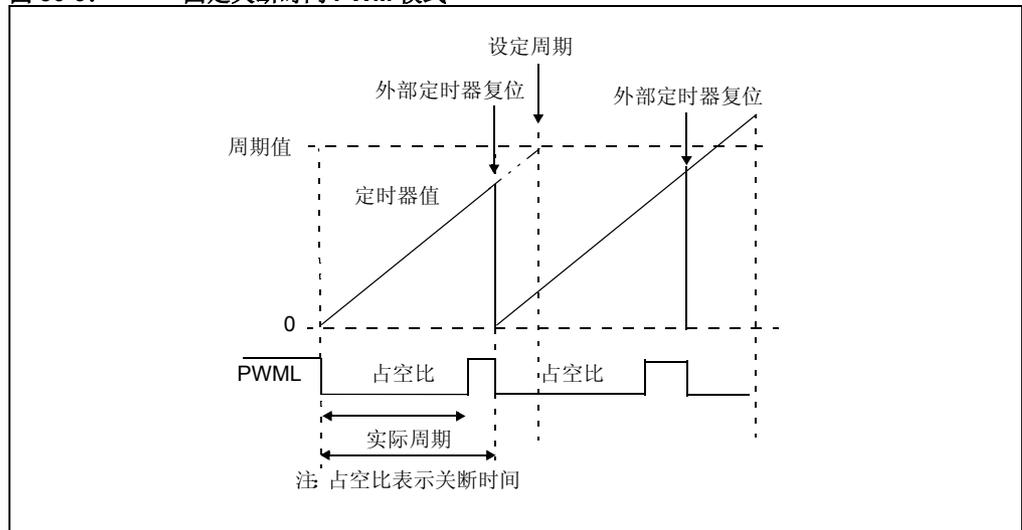
图 30-8: 逐周期限流 PWM 模式



30.5.7 固定关断时间 PWM 模式

固定关断时间模式如图 30-9 所示。固定关断时间 PWM 模式为可变频率模式，此模式下实际 PWM 周期小于或等于指定的周期值。在达到 PWM 信号占空比且 PWM 信号已变为无效后，PWM 时基被外部复位。通过使能电流复位 PWM 模式并使用互补 PWM 输出实现此模式。

图 30-9: 固定关断时间 PWM 模式

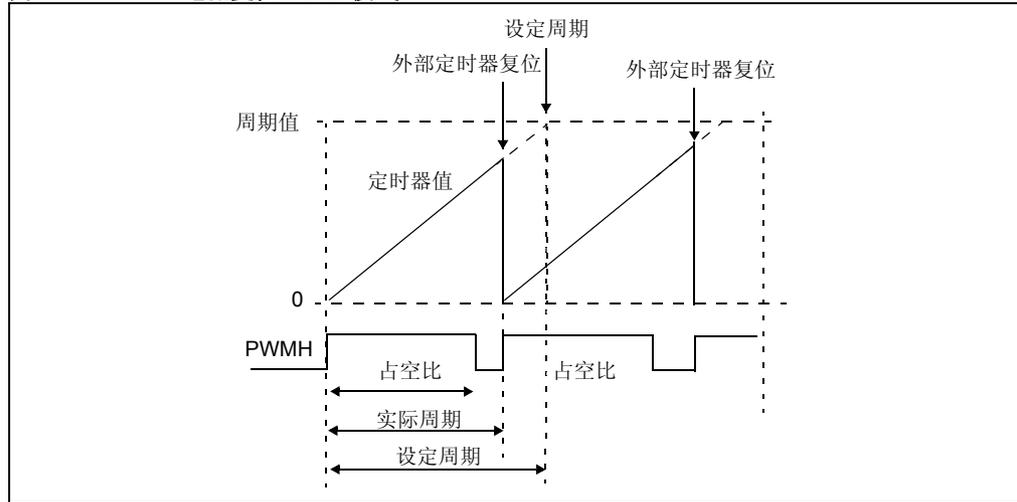


30.5.8 电流复位 PWM 模式

电流复位 PWM 模式如图 30-10 所示。电流复位 PWM 模式属于可变频率模式，此模式下，实际 PWM 周期小于或等于指定的周期值。在达到 PWM 信号占空比值且 PWM 信号已无效后，PWM 时基被外部复位。电流复位 PWM 模式为固定导通时间的 PWM 模式。

通常，在转换器应用中，当 PWM 信号有效时，电流对储能电感充电，当 PWM 信号无效时，由负载对该电感电流放电。在电流复位 PWM 模式的应用中，外部电流测量电路决定电感何时放电，然后产生 PWM 模块用于复位时基计数器的信号。在电流复位 PWM 模式中，可提供互补 PWM 输出。

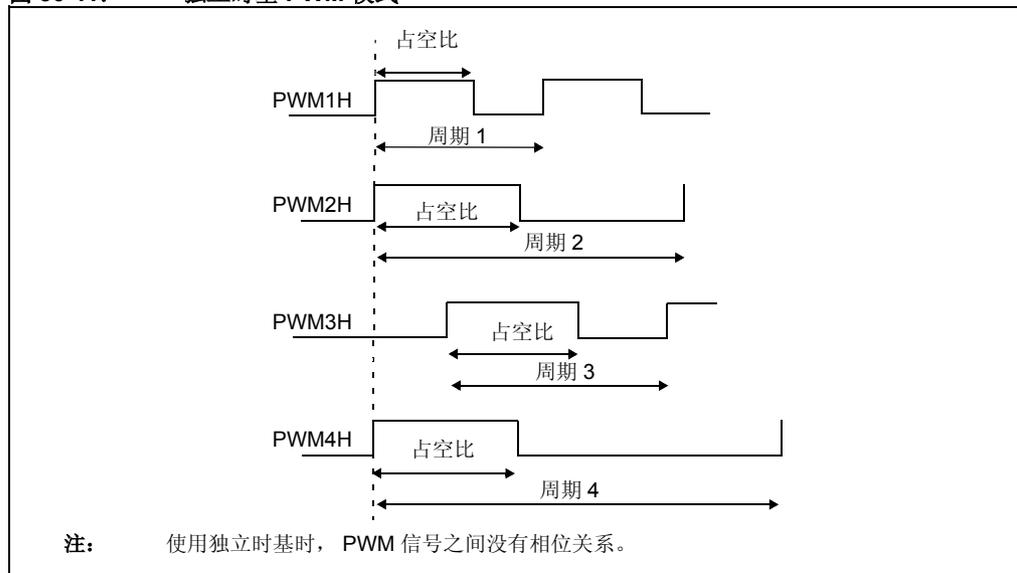
图 30-10: 电流复位 PWM 模式



30.5.9 独立时基 PWM 模式

图 30-11 所示的独立时基 PWM 模式，通常用于通过 dsPIC30F SMPS 器件控制不同电源转换电路的情况，如可使用 100 kHz PWM 的功率因数校正电路以及可使用 250 kHz PWM 的全桥正激转换器部分。

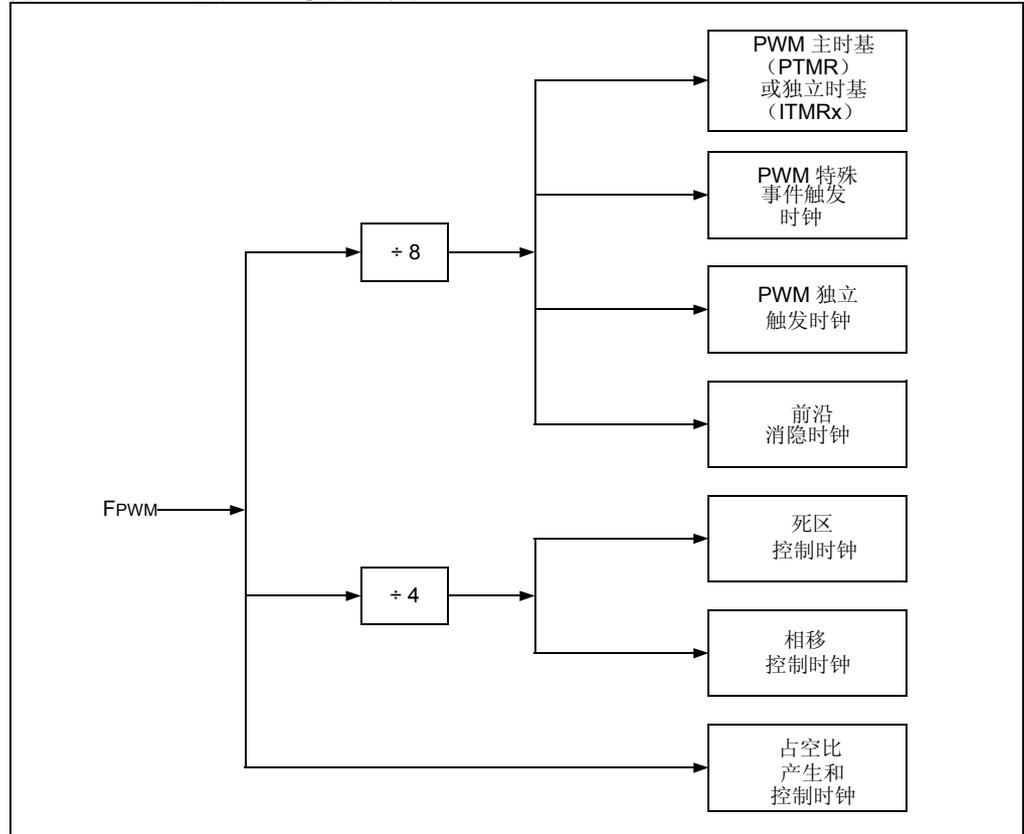
图 30-11: 独立时基 PWM 模式



30.6 时钟源

电源 PWM 模块组合使用了几个时钟频率来用于 PWM 模块中各个子功能模块的操作。来自振荡器模块的 PLL 输出频率 (FPWM) 用于产生 PWM 模块中使用的时钟信号。因此, 要使用 PWM 模块, 必须使能 PLL。图 30-12 给出了 PWM 模块使用的时钟源及其与 FPWM 的关系。请参见第 29 章 “振荡器” 了解关于如何获得 FPWM 的更多信息。

图 30-12: 电源 PWM 模块时钟源

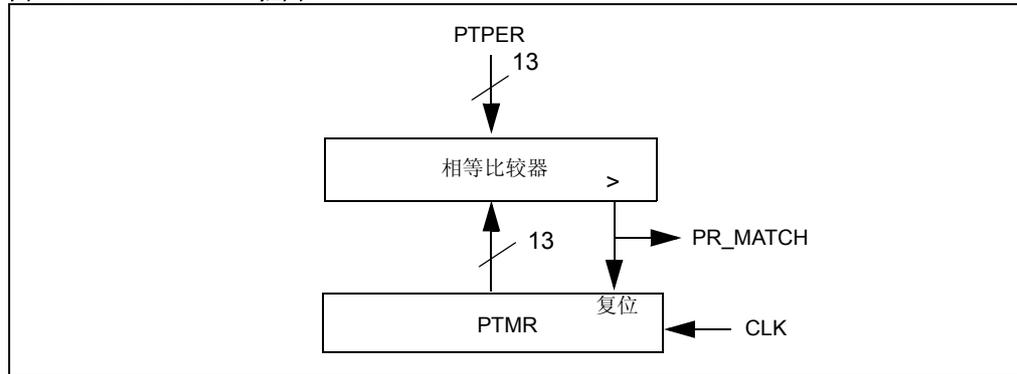


30.7 主 PWM 时基

整个 PWM 模块有一个主时基（PTMR）计数器。另外，每个 PWM 发生器都有各自的独立时基计数器。PTMR 决定各独立时基计数器何时更新其占空比和相移寄存器。主时基还负责产生特殊事件触发信号和基于定时器的中断。图 30-13 给出了主时基逻辑的框图。

主时基可由 PWM 时基控制寄存器中的同步源选择 SYNC SRC<2:0>（PTCON<6:4>）位指定的外部信号复位。外部复位功能通过 PTCON 寄存器中的外部时基同步使能 SYNCEN（PTCON<7>）位使能。主时基复位功能支持主时基与其他 dsPIC30F SMPS 器件或用户应用中的其他电路同步。发生周期匹配时，主时基逻辑还提供输出信号（SYNCO）。

图 30-13: PTMR 框图



30.7.1 PTMR 同步

由于绝对同步是不可能的，用户应用程序应将辅助（从）器件的时基周期编程为稍长于主器件时基周期，以确保两个时基能同时复位。

30.7.2 主 PWM 时基 ROLL 计数器

主时基还有一个额外的 6 位计数器，用来计数与主时基周期匹配的个数。这个计数器称为 ROLL 计数器，不可对其进行读访问。每个 PWM 发生器在 PWM 触发器控制寄存器中都有 6 个触发器后分频器启动使能选择 TRGSTRT<5:0>（TRGCONx<5:0>）位，这些位用于指定在产生第一个模数转换（ADC）触发信号之前 ROLL 计数器的计数值。ROLL 计数器和 TRGSTRT 位是为了使用户应用能够在一系列 PWM 周期中分配系统的工作负荷。

TRGCONx 寄存器中的 TRGDIV<2:0> 位作为 TRIGx 寄存器的后分频器产生 ADC 触发信号。这些位指定产生 ADC 触发信号的频率。一旦使能了 TRGDIV<2:0> 后分频器，则 ROLL 位和 TRGSTRT 位不再起作用，直到 PWM 模块被禁止然后被重新使能。

ROLL 计数器的一个典型应用是由 dsPIC 器件控制的多通道 DC-DC 转换器。在这种应用中，工作在一个 PWM 通道上的每个转换器触发 ADC 并执行控制环，确保不会出现两个 PWM 通道同时产生 ADC 触发信号的情况。此特性允许高效利用可用 CPU 资源。

ROLL 计数器的另外一个用途是允许内部 FRC 振荡器根据 PWM 周期变化，以减小在电源转换应用中开关晶体管时产生的 EMI 尖峰脉冲。

禁止 PWM 模块（PTEN = 0）时，清零 ROLL 计数器，并禁止 TRIGx 后分频器（TRGDIV）。必须发生一次 ROLL 计数器与 TRGSTRT 位值的新匹配以再次开始计数。

30.8 独立 PWM 时基

每个 PWM 发生器还拥有各自的 PWM 时基。图 30-14 给出了独立时基电路的框图。通过各 PWM 发生器的时基，PWM 模块可以生成彼此之间有相移或完全独立的 PWM 输出。独立 PWM 定时器 (ITMRx) 提供与占空比寄存器进行比较的时基值，以产生 PWM 信号。用户可使用相移寄存器在操作之前或操作过程中初始化这些独立时基计数器。用户应用程序不能读主时基定时器 (PTMR) 和独立定时器 (ITMRx)。

通常，主 PWM 时基 (PTMR) 提供对各独立定时器 / 计数器的同步控制，使它们能同步计数。

若使用了 PWM 相移功能，PTMR 将为各定时器 / 计数器提供同步信号，使它们用各相移值重新初始化。

若 PWM 发生器以独立时基模式工作，各定时器 / 计数器将向上计数，直到其计数值与存储在其相位寄存器中的值相匹配，之后各定时器 / 计数器复位，重复此过程。

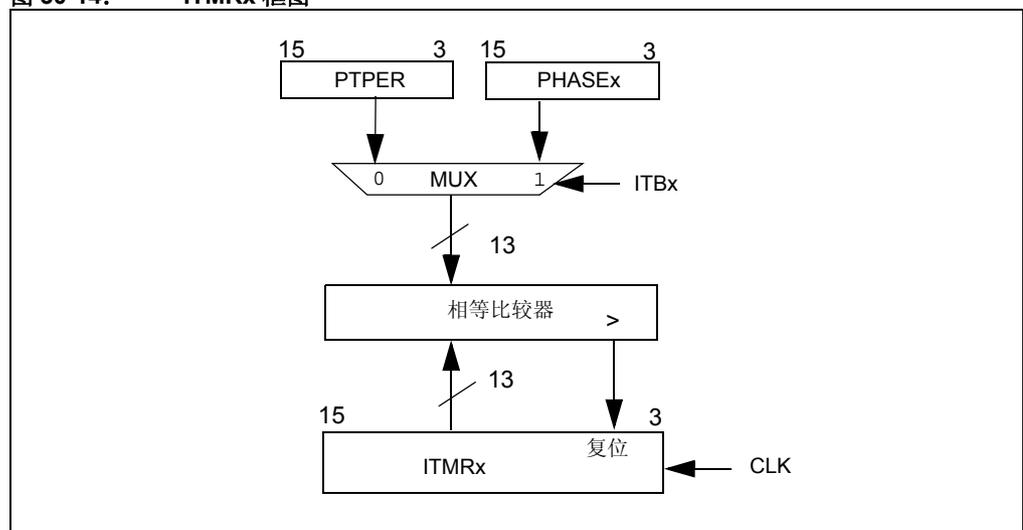
主时基和独立时基实现为 13 位计数器。30 MIPS 时，定时器 / 计数器的时钟速度为 120 MHz，提供 8.4 ns 的频率分辨率。

通过置 1/ 清零 PWM 时基控制寄存器中的 PWM 模块使能 PTEN (PTCON<15>) 位来使能 / 禁止所有定时器 / 计数器。

注： 当用软件清零 PTEN 位时，定时器被清零。

若不使用独立时基，则主时基 (PTPER) 寄存器设置 PTMR 的计数周期。用户应用程序必须将 13 位值写入 PTPER<15:3>。当 PTMR<15:3> 中的值与 PTPER<15:3> 中的值匹配时，主时基复位为 0，独立时基计数器被重新初始化为其相位值 (独立时基模式下除外)。

图 30-14: ITMRx 框图



30.9 PWM 周期

主时基（PTPER）寄存器保存指定主 PWM 时基计数周期的 13 位值。用户应用程序可随时更新定时器周期。可通过公式 30-1 确定 PWM 周期。

公式 30-1: PWM 周期公式

$$\text{周期} = (\text{PTPER} + 1) / 120 \text{ MHz @ } 30 \text{ MIPS}$$

30.10 PWM 频率和占空比分辨率

工作在 30 MIPS 时，PWM 占空比的分辨率为每 LSB 1.05 ns。30 MIPS 时，PWM 周期分辨率为 8.4 ns。表 30-1 和表 30-2 给出了 30 MIPS 和 20 MIPS 执行速度时的占空比分辨率和 PWM 频率。

表 30-1: 30 MIPS 时的可用 PWM 频率和分辨率

MIPS	PWM 占空比分辨率	PWM 频率
30	16 位	14.6 KHz
30	15 位	29.3 KHz
30	14 位	58.6 KHz
30	13 位	117.2 KHz
30	12 位	234.4 KHz
30	11 位	468.9 KHz
30	10 位	937.9 KHz
30	9 位	1.87 MHz
30	8 位	3.75 MHz

表 30-2: 20 MIPS 时的可用 PWM 频率和分辨率

MIPS	PWM 占空比分辨率	PWM 频率
20	14 位	39 KHz
20	12 位	156 KHz
20	10 位	624 KHz
20	8 位	2.5 MHz

给定 PWM 频率可用分辨率的降低是因为时钟速率降低和占空比分辨率的 LSB 来源于固定延时元件的事实。工作频率低于 30 MIPS 时，固定延时元件对输出分辨率的影响小于 1 LSB。对于频率谐振模式电源转换应用，需要知道可用的 PWM 频率分辨率。可用频率分辨率随 PWM 频率的变化而变化。30 MIPS 时，PWM 时基时钟频率为 120 MHz。公式 30-2 提供了频率分辨率与 PWM 周期的关系：

公式 30-2: 频率分辨率与 PWM 周期的关系

$$\text{频率分辨率} = 120 \text{ MHz} / (\text{周期})$$

其中，周期 = PTPER<15:3>

30.11 PWM 占空比比较单元

PWM 模块具有最多 4 个占空比发生器。具有最多 5 个 16 位特殊功能寄存器用于指定 PWM 模块的占空比值：

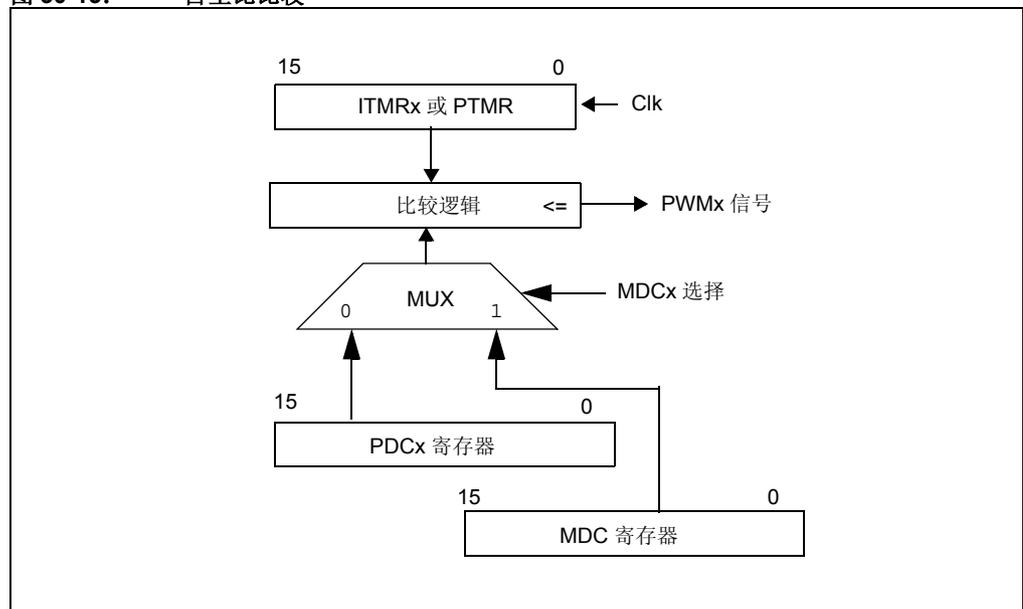
- 主占空比（MDC）寄存器
- PWM 发生器占空比（PDC1, ..., PDC4）寄存器

每个 PWM 发生器都具有各自的占空比寄存器（PDCx），还有一个主占空比（MDC）寄存器。可使用 MDC 寄存器而不使用各独立占空比寄存器。MDC 寄存器使多个 PWM 发生器能共享一个公用的占空比寄存器，以降低更新多个占空比寄存器所需的 CPU 开销。多相电源转换器即为使用 MDC 功能节省宝贵处理器时间的一个应用。

每个占空比寄存器中的值决定 PWM 输出保持在有效状态的时间。PWM 时基计数器为 13 位宽，且在每个指令周期递增两次。当定时器/计数器值小于或等于占空比寄存器值的高 13 位时，PWM 输出有效。每个占空比寄存器允许指定 16 位占空比。将占空比寄存器的低 3 位发送到附加逻辑，以对 PWM 信号边沿进行进一步的调整。

图 30-15 为占空比比较单元的框图，但并未给出解析低 3 位的附加电路。

图 30-15: 占空比比较



可随时更新占空比值。可将更新的占空比值保持到主时基在其有效之前的下一次计满归零。可选择通过置 1 PWM 控制寄存器中的立即更新使能 IUE（PWMCONx<0>）位，来立即使用更新的占空比值。

30.12 互补 PWM 输出

互补 PWM 输出模式在 PWM 输出引脚对（PWMxH 和 PWMxL）上提供同相和反相 PWM 输出。通过将当前的 PWM 信号反相产生互补 PWM 信号。互补输出通常可用于除推挽 PWM 模式和独立 PWM 输出模式之外的所有 PWM 模式中。

30.13 独立 PWM 输出

独立 PWM 输出模式仅在与 PWM 发生器相关的两个输出引脚（PWMxH 和 PWMxL）上原样重现当前的 PWM 输出信号。

注： 独立 PWM 输出模式与独立时基模式的区别在于，每个 PWM 发生器都有各自的时基，但可产生互补或推挽输出。

30.14 占空比限制

占空比发生器的值被限定在允许的范围内。值 0x0008 为能产生输出脉冲的最小占空比值。30 MIPS 时，此值表示 8.4 ns。由于 PWM 输出缓冲器、外部 FET 驱动器和功率晶体管的斜率限制，在实际应用中此最小范围限制并不是一个问题。应用控制环需要较大的占空比值以获得晶体管最小导通时间。最大占空比值也被限制为 0xFFEF。

注： 用户应用程序负责将占空比值限制在 0x0008 到 0xFFEF 的允许范围内。

30.15 死区发生

死区指由死区寄存器（DTRx）或备用死区寄存器（ALTDTRx）指定的可编程时间段，死区功能阻止一路 PWM 输出变为有效，直到其互补 PWM 信号已保持无效一段指定的时间。图 30-16 显示了在互补 PWM 输出对中插入死区。图 30-17 显示了 4 个死区控制单元，每个死区控制单元都有各自的死区值。在任一 PWM I/O 引脚对工作在任何输出模式下时都可提供死区发生。

由于功率晶体管不能瞬间完成开关，因此许多电源转换器电路需要死区。要防止出现直通电流，必须在关断互补对中一路 PWM 输出和导通另一路 PWM 输出之间提供一定的时间。

PWM 模块还可以提供负死区。负死区为 PWMH 和 PWML 信号的强制重叠。某些转换器技术需要有限大小的直通电流。

可禁止每个 PWM 发生器的死区功能。由 PWM 控制寄存器中的死区控制位 DTC<1:0>（PWMCONx<7:6>）控制死区功能。

注： 若需要零死区，必须通过 PWMCONx 寄存器中的 DTC<1:0> 位显式禁止死区功能。

图 30-16: 互补 PWM 的死区插入

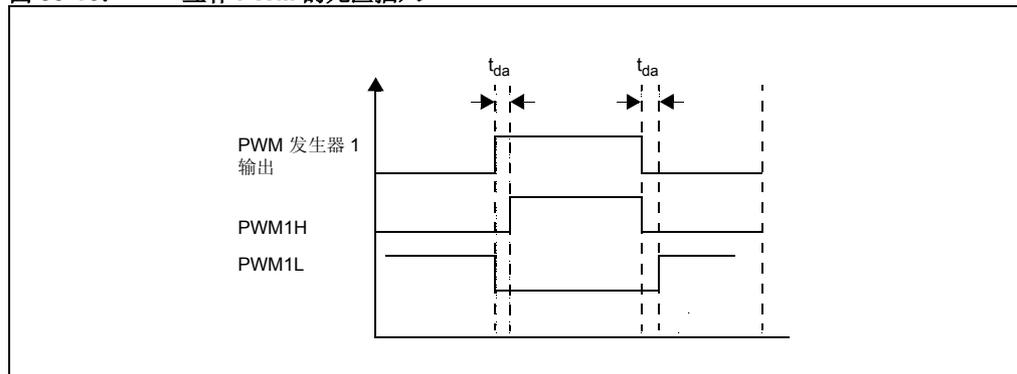
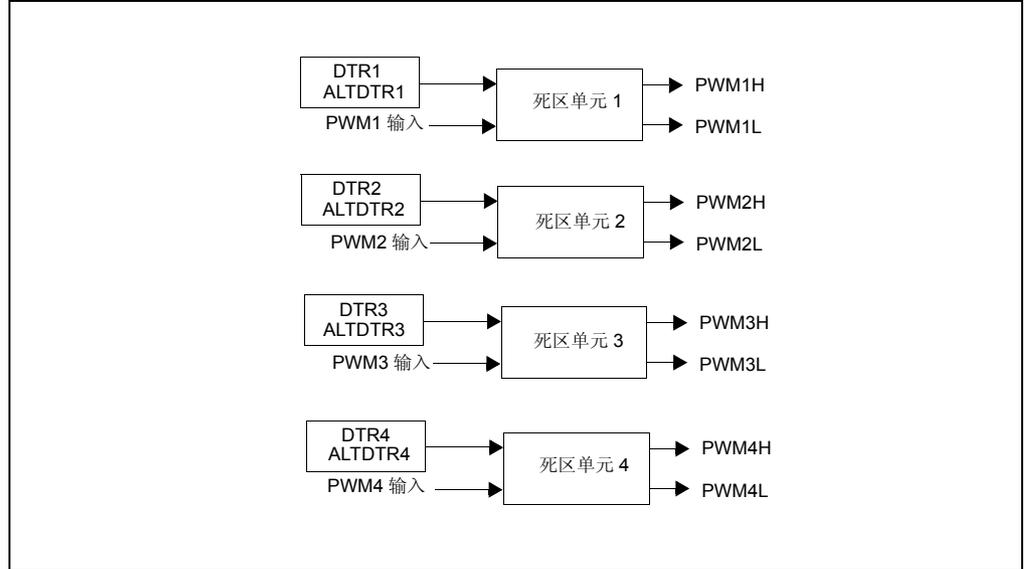


图 30-17: 死区控制单元框图



30.15.1 死区发生器

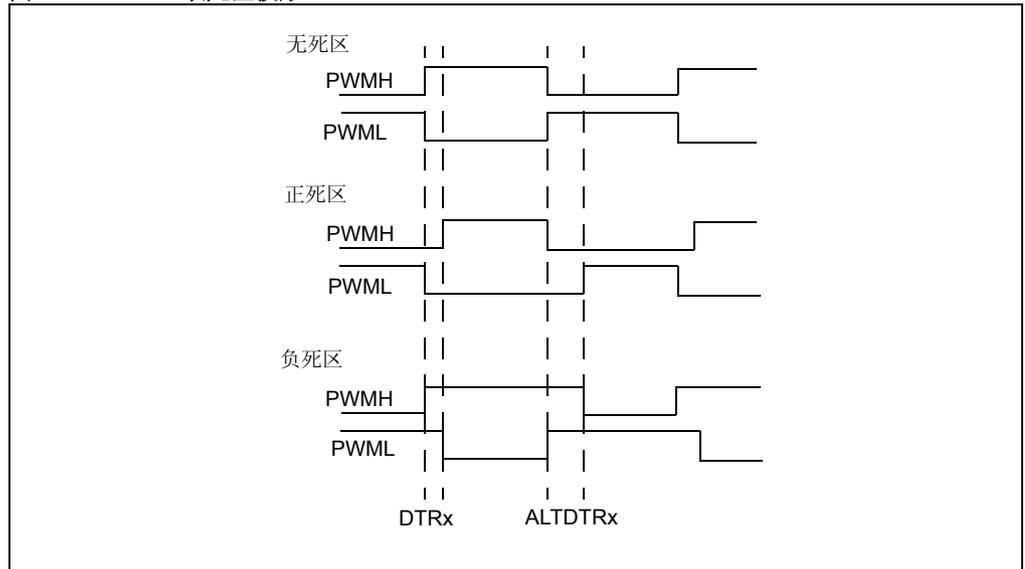
PWM 模块的每个互补输出对都有一个 12 位的向下计数器，用于插入死区。每个死区单元都有与占空比比较输出相连的上升沿和下降沿检测器。

根据是上升沿还是下降沿，互补输出对中一路信号的状态转换将会延时直到定时器计数递减至零。图 30-16 显示了一个 PWM 输出对的死区插入。

30.15.2 备用死区源

备用死区是指由 ALTDTRx 寄存器指定的死区，应用到互补 PWM 输出。图 30-18 显示了使用 ALTDTRx 寄存器的双死区插入的时序图。

图 30-18: 双死区波形



30.15.3 死区范围

通过在 $DTRx$ 寄存器中指定一个 12 位无符号值来选择每个死区单元提供的死区大小。12 位死区计数器的时钟速率是指令执行速率的 4 倍。死区值的最低有效位由精细调整 PWM 模块进行处理。

表 30-3 显示了死区范围随器件工作频率变化的示例。

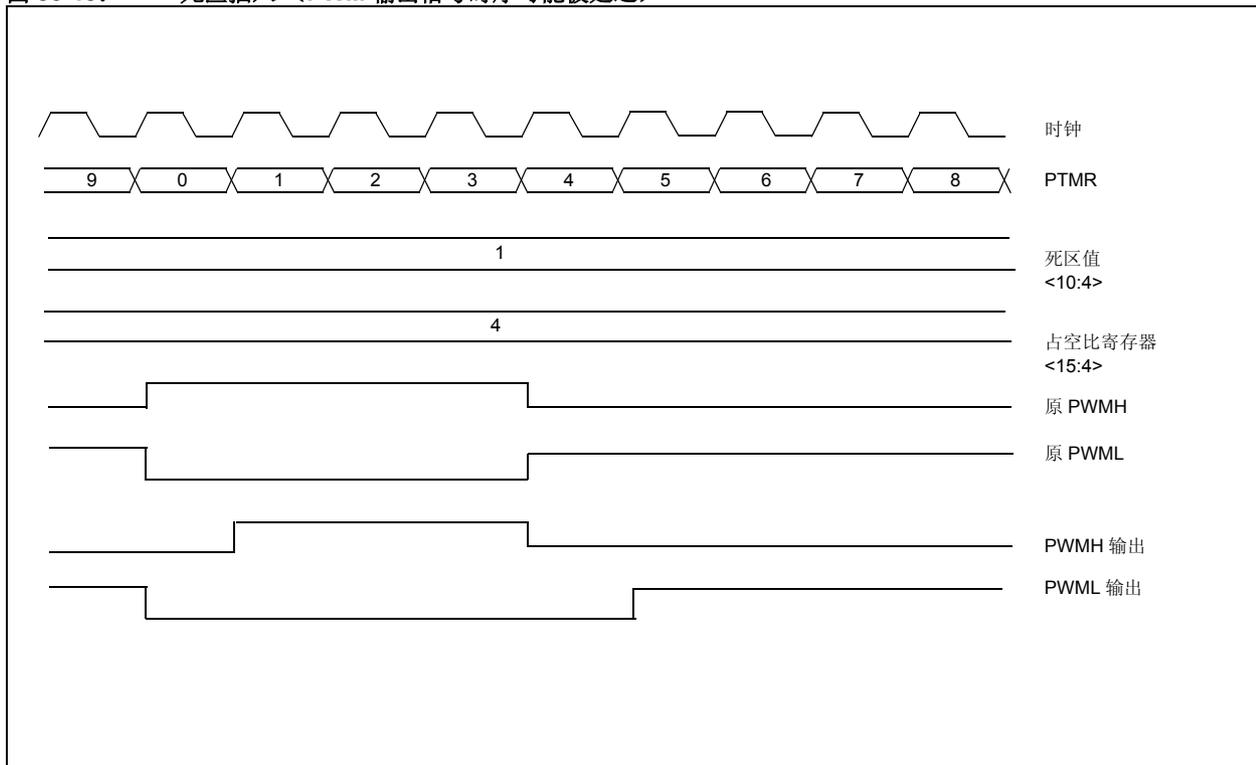
表 30-3: 死区范围示例

MIPS	分辨率	死区范围
30	4.16 ns	0-17.03 μ s
20	6.25 ns	0-25.59 μ s

30.15.4 死区插入时序

图 30-19 显示了如何为互补信号插入死区。

图 30-19: 死区插入 (PWM 输出信号时序可能被延迟)



30.15.5 死区失真

对于 PWM 占空比较小的情况，死区相对于有效 PWM 时间的比率可能会变大。在这种情况下，插入的死区会导致 PWM 模块产生的波形失真。用户应用程序通过保持 PWM 占空比至少比死区大三倍，可以确保死区失真最小。

当占空比等于或接近 100% 的情况下，也会出现同样的情况。在应用中使用的最大占空比应该选择为使信号的最小无效时间至少比死区大三倍。

30.16 配置 PWM 通道

例 30-1 给出了配置 PWM 通道 1 工作在互补 PWM 输出模式的代码示例，其工作频率为 400 kHz，死区值约为 64 ns。这里假定 dsPIC30F SMPS 器件依靠带 PLL 的内部快速 RC 振荡器工作，PLL 工作在高频范围（PLL 的输入为 14.55 MHz）。

例 30-1: 配置 PWM 通道 1 的代码示例

注： 此代码示例未说明 PWM 模块各故障模式的配置。它仅作为设置 PWM 模块的快速入门指南。

```

mov #0x0400, w0          ; PWM Module is disabled, continue operation in
mov w0, PTCON           ; idle mode, special event interrupt disabled,
                        ; immediate period updates enabled, no external
                        ; synchronization

; Set the PWM Period
mov #0x094D, w0         ; Select period to be approximately 2.5usec
mov w0, PTPER          ; PLL Frequency is ~480MHz. This equates to a
                        ; clocke period of 2.1nsec. The PWM period and
                        ; duty cycle registers are triggered on both +ve
                        ; and -ve edges of the PLL clock. Therefore,
                        ; one count of the PTPER and PDCx registers
                        ; equals 1.05nsec.
                        ; So, to achieve a PWM period of 2.5usec, we
                        ; choose PTPER = 0x094D

mov #0x0000, w0         ; no phase shift for this PWM Channel
mov w0, PHASE1         ; This register is used for generating variable
                        ; phase PWM

; Select individual Duty Cycle Control
mov #0x0001, w0        ; Fault interrupt disabled, Current Limit
mov w0, PWMCON1       ; interrupt disabled, trigger interrupt,
                        ; disabled, Primary time base provides timing,
                        ; DC1 provides duty cycle information, positive
                        ; dead time applied, no external PWM reset,
                        ; Enable immediate duty cycle updates

; Code for PWM Current Limit and Fault Inputs
mov #0x0003, w0
mov w0, FCLCON1       ; Disable current limit and fault inputs

; Code for PWM Output Control
mov #0xC000, w0        ; PWM1H and PWM1L is controlled by PWM module
mov w0, IOCON1        ; Output polarities are active high, override
                        ; disabled

; Duty Cycle Setting
mov #0x04A6, w0       ; To achieve a duty cycle of 50%, we choose
mov w0, PDC1          ; the PDC1 value = 0.5*(PWM Period)
                        ; The ON time for the PWM = 1.25usec
                        ; The Duty Cycle Register will provide
                        ; positive duty cycle to the PWMxH outputs
                        ; when output polarities are active high
                        ; (see IOCON1 register)

; Dead-Time Setting
mov #0x0040, w0       ; Dead time ~ 67nsec
mov w0, DTR1          ; Hex(40) = decimal(64)
                        ; So, Dead time = 64*1.05nsec = 67.2nsec
                        ; Note that the last 2 bits are unimplemented,
                        ; therefore the dead-time register can achieve a
                        ; a resolution of about 4nsec.

mov w0, ALTDTR1       ; Load the same value in ALTDTR1 register

bset PTCON, #15      ; turn ON PWM module

```

30.17 PWM 输出电路的速度限制

PWM 输出 I/O 缓冲器以及诸如 FET 驱动器和功率 FET 等任何附加电路的斜率有限。对于非常小的 PWM 占空比，PWM 输出信号被低通滤波，因而没有脉冲信号可通过所有电路。

接近 100% 的占空比也会发生类似的情况。在占空比达到 100% 之前，输出 PWM 信号呈现 100% 饱和。

用户应用中需要考虑此种情况。在某些电源转换应用中，应避免接近 0% 或 100% 的占空比值。因为达到这些值时，用户应用将工作在非连续模式或饱和模式下，而此时控制环不起作用。

30.18 PWM 特殊事件触发器

PWM 模块具有一个特殊事件触发器，可以使 A/D 转换与 PWM 时基同步。可以将 A/D 采样和转换时间编程为在 PWM 周期中的任何时刻发生。特殊事件触发器使用户应用能够将获取 A/D 转换结果和更新占空比值之间的延时降至最短。

特殊事件触发器基于主 PWM 时基工作。

PWM 特殊事件触发器有一个寄存器 (SEVTCMP)，还有 4 个控制位 (PTCON 中的 SEVTPS<3:0>) 用于控制其工作。产生特殊事件触发信号的 PTMR 值被装入 SEVTCMP 寄存器。

30.18.1 特殊事件触发器使能

PWM 模块始终产生特殊事件触发脉冲。可选择将此信号用于 ADC 模块。如果 PTCON 寄存器中的特殊事件中断允许位 SEIEN (PTCON<11>) 置 1，将产生 PWM 特殊事件中断请求。

30.18.2 特殊事件触发器后分频器

PWM 特殊事件触发器有一个后分频比为 1:1 至 1:16 的后分频器。通过写 PTCON 寄存器中的 SEVTPS<3:0> 控制位来配置后分频器。

特殊事件输出后分频器在发生下列事件时清零：

- 对 SEVTCMP 寄存器的任何写入
- 任何器件复位

30.19 独立 PWM 触发器

PWM 模块的每个 PWM 发生器还具有一个额外的 ADC 触发信号输出功能。当 PWM 发生器工作在独立时基模式时，此功能非常有用。

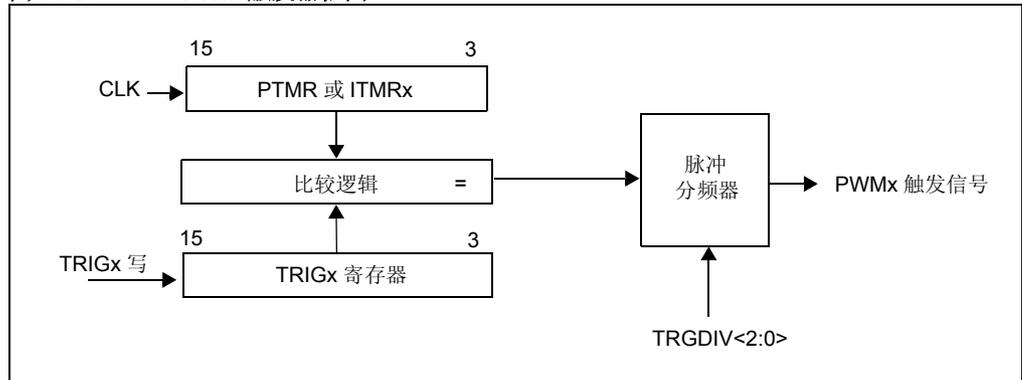
触发电路的框图如图 30-20 所示。用户应用程序在 TRIGx 寄存器中指定一个匹配值。当本地时基计数器值与 TRIGx 值匹配时，将产生一个 ADC 触发信号（如果进行了相应的配置）。

只要 TRIGx 的值小于或等于本地时基的 PWM 周期值，就会产生触发信号，而与 TRIGx 值无关。若 PWM 控制寄存器中的触发中断允许位 TRGIEN（PWMCONx<10>）置 1，将产生中断请求。

根据 TRGCONx 寄存器中的 TRGDIV<2:0> 位的设置，对各个触发信号输出进行分频，这允许每 1、2、3、……、8 个触发事件产生一次 ADC 触发信号。

触发分频器允许用户应用程序调节 ADC 采样速率以满足控制环的要求。

图 30-20: PWM 触发器框图



30.20 PWM 中断

PWM 模块可根据内部时序或来自限流输入和故障输入的外部信号产生中断。发生指定事件时，主时基模块可产生中断请求。每个 PWM 发生器模块有自己的中断请求信号送到中断控制器。每个 PWM 发生器模块的中断是该模块的触发事件中断请求、限流输入事件以及故障输入事件的逻辑或。

有 4 个送到中断控制器的中断请求信号和一个发生特殊事件时的主时基中断请求。

来自于每个 PWM 发生器的 4 个中断请求称为独立 PWM 中断。这 4 个独立 PWM 中断中每一个中断的中断请求（IRQ）可能来自独立 PWM 触发器、PWM 故障逻辑或 PWM 限流逻辑。当由上述任何一个中断源产生中断请求时，与所选 PWM 发生器相对应的 PWM 中断标志（在 IFS1 寄存器中）将被置 1。

如果允许了多个 IRQ 源，那么必须用软件来分析中断源。这可通过检查 PWMCONx 寄存器中的 TRGSTAT、FLTSTAT 和 CLSTAT 来实现。

30.21 PWM 时基中断

PWM 模块可根据主时基和 / 或每个 PWM 发生器的独立时基产生中断。中断时序由主时基的特殊事件比较 (SEVTCMP) 寄存器和各 PWM 发生器模块中各独立时基的 TRIGx 寄存器指定。

通过 PTCON 寄存器中的特殊事件中断允许位 SEIEN (PTCON<11>) 允许主时基特殊事件中断。每个 PWM 发生器中的触发器逻辑产生的独立时基中断由 PWM 控制寄存器中的触发中断允许位 TRGIEN (PWMCONx<10>) 控制。

30.22 PWM 故障引脚和限流引脚

PWM 模块支持每个 PWM 发生器具有多个故障引脚。这些引脚称为 SFLT_x (共享故障) 或 IFLT_x (独立故障)。共享故障引脚可被任何 PWM 发生器识别和使用。独立故障引脚由特定 PWM 发生器使用。

每个 PWM 发生器可有一个引脚用作逐周期限流, 另一个引脚用作故障输入。这个故障输入引脚可配置为在每个 PWM 周期复位故障状态, 或保持故障状态被锁定直到已用软件复位了故障状态。

30.23 前沿消隐

每个 PWM 发生器通过 LEBCONx 寄存器中的 LEB<9:3>、PHR、PHF、PLR、PLF、FLTLEBEN 以及 CLLEBEN 位支持限流输入和故障输入的前沿消隐 (LEB) 功能。前沿消隐是为了屏蔽当功率晶体管导通或关断时, 在应用印刷电路板上产生的瞬态信号。

LEB 位支持在非精细 (coarse) PWMH 和 PWML 信号的任何指定上升沿或下降沿后的 0 到 1024 ns 的周期 (以 8.4 ns 的增量递增) 内, 消隐 (忽略) 限流输入和故障输入。非精细 PWM 信号 (在 PWM 精细调整之前的信号) 分辨率为 8.4 ns (30 MIPS 时), 与 LEB 计数器的时间分辨率相同。

PHR、PHF、PLR 和 PLF 位用于选择 PWMH 和 PWML 信号的哪个边沿启动消隐定时器。若当自上一次选定 PWM 边沿后定时器仍有效时, 新选择的边沿触发了 LEB 定时器, 此定时器将重新初始化并继续计数。

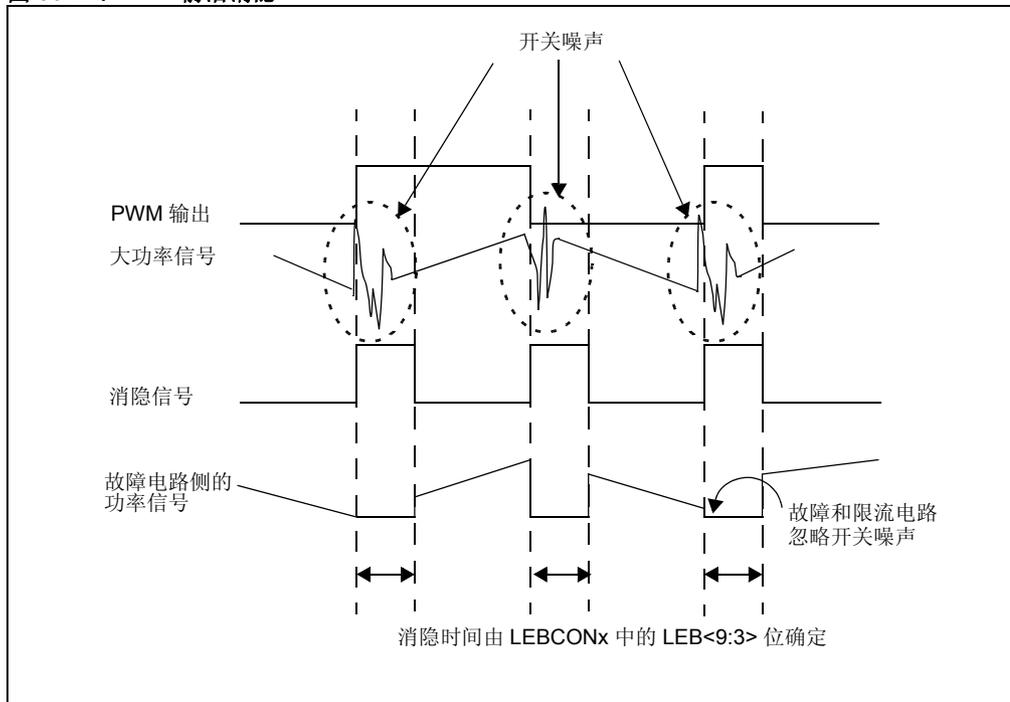
FLTLEBEN 和 CLLEBEN 位可启用将消隐周期应用到选定的故障输入和限流输入。

30 MIPS 时, LEB 持续时间 = (LEB<9:3> + 1)/30 MHz * 4。

此时有一个 8.4 ns 的消隐周期偏移量。因此, LEB<9:3> 的零值将产生一个 8.4 ns 的有效消隐周期。若在上一个 PWM 周期结束时限流输入或故障输入有效, 且在新 PWM 周期的开始仍然有效, 而死区为非零, 则将检测到故障或限流, 而与 LEB 计数器的配置无关。

图 30-21 说明了在电源转换应用中前沿消隐的使用。前沿消隐信号使 PWM 故障和限流电路忽略由大功率开关产生的噪声。

图 30-21: 前沿消隐



30.24 PWM 故障引脚

每个 PWM 发生器可从最多 10 个故障 / 限流源中选择其自己的故障输入源。在故障限流控制 (FCLCONx) 寄存器中, 每个 PWM 发生器均具有指定其故障输入信号源的控制位 (FLTSRC<3:0>)。另外, 每个 PWM 发生器在 PWMCONx 寄存器中有一个允许产生故障中断请求的故障中断允许 (FLTIE) 位。每个 PWM 发生器在 FCLCONx 寄存器中有一个选择所选故障输入的有效电平的相关故障极性 (FLTPOL) 位。

故障引脚实际上具有两种不同的用途。第一种用途是, 为 PWM 输出产生故障改写。改写 PWM 输出和产生中断的操作由硬件异步执行, 以便快速管理故障事件。第二种用途是, 故障引脚输入可用于实现限流 PWM 模式或电流复位模式。

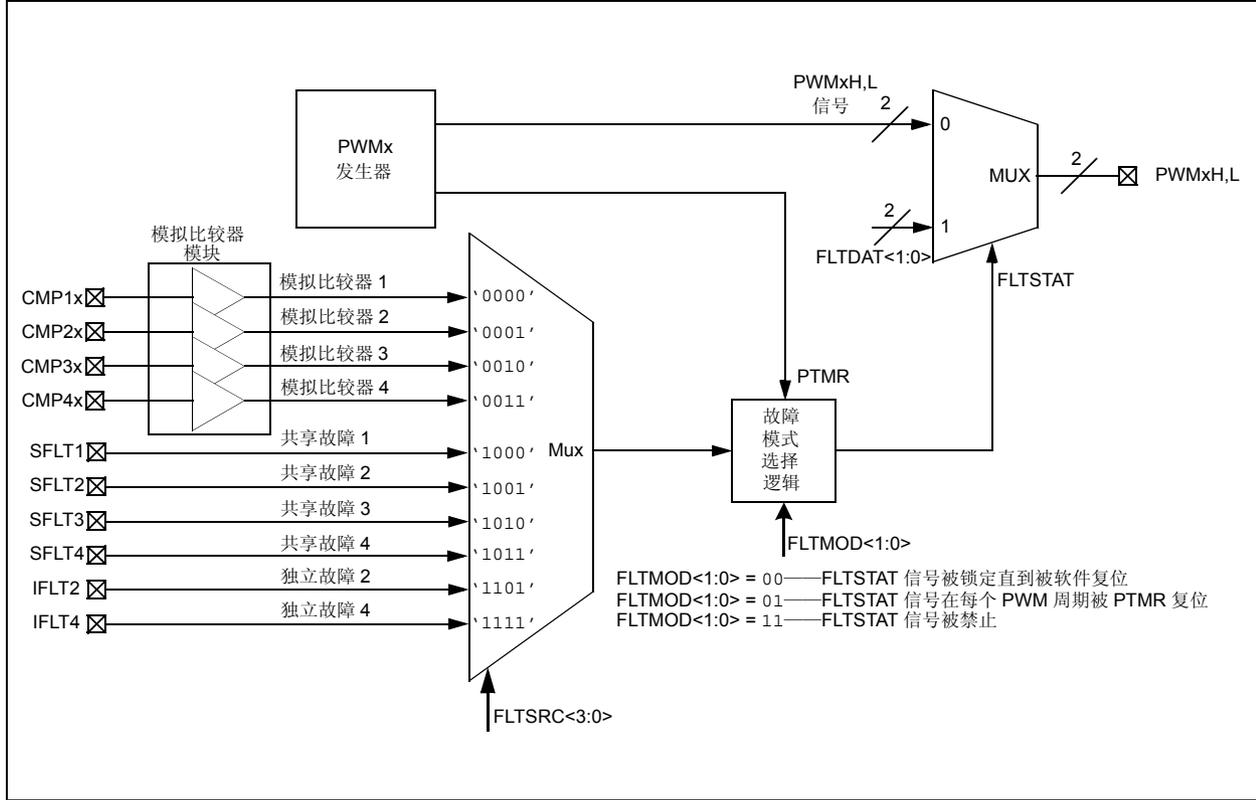
PWM 故障状态保存在 PWMCONx 寄存器中的故障中断状态 (FLTSTAT) 位中。若 FLTIE 位置 1, 则 FLTSTAT 位显示故障 IRQ 锁定值。若未允许故障中断, FSTATx 位将以正逻辑格式显示所选 FLT_x 输入的状态。当故障输入引脚未与 PWM 发生器关联使用时, 这些引脚将作为通用 I/O 引脚或中断输入引脚。

FLT_x 引脚通常为高电平有效。若将 FCLCONx 寄存器中的 FLTPOL 位置 1, 将翻转选定的故障输入信号, 使 FLT_x 引脚为低电平有效。

使能 PWM 模块时, 还可通过端口 I/O 逻辑读故障引脚。这允许用户应用程序用软件轮询故障引脚的状态。

图 30-22 给出了 PWM 故障控制逻辑框图。

图 30-22: PWM 故障控制逻辑图



30.24.1 故障中断

PWMCONx 寄存器中的 FLTIENx 位决定当 FLT_x 输入变为高电平时是否产生中断。FCLCONx 寄存器中的 PWM 发生器故障模式 (FLTMOD) 位决定 PWM 发生器及其输出如何响应选定的故障输入引脚。IOCONx 寄存器中的 FLTDAT<1:0> 位提供在出现故障时赋给 PWMxH 和 PWMxL 引脚的数据值。

故障引脚逻辑可作为外部中断引脚独立于 PWM 逻辑工作。若在 FCLCONx 寄存器中禁止故障对 PWM 发生器产生影响，则故障引脚可用作通用中断引脚。

30.24.2 故障状态

IOCONx 寄存器中有两个位 (FLTDAT<1:0>) 用于决定当每个 PWMx I/O 引脚被故障输入改写时的状态。当这些位清零时，PWM I/O 引脚将被驱动为无效状态。若这些位置 1，PWM I/O 引脚将被驱动为有效状态。有效和无效状态与每个 PWM I/O 引脚定义的极性 (通过 POLH 和 POLL 极性控制位设置) 有关。

30.24.3 故障输入模式

故障输入引脚有两种操作模式：

- 锁定模式：在此模式下，当故障引脚有效时，PWM 输出将进入 IOCONx 寄存器中 FLTDAT 位所定义的状态。PWM 输出将保持在此状态，直到故障引脚变为无效且相应的中断标志由软件清零。当这两个操作都发生后，PWM 输出将在下一个 PWM 周期边界开始时返回到正常工作状态。如果 FLTSTAT 位在故障条件结束前清零，PWM 模块将等到故障引脚不再有效时才恢复输出。通过将零写入 FLTIEN 位，可用软件清零 FLTSTAT。
- 逐周期模式：在此模式下，当故障输入引脚有效时，只要故障输入引脚保持有效，PWM 输出就会保持无效的 PWM 状态。对于互补 PWM 输出模式，PWMxH 为低电平（无效），PWMxL 为高电平（有效）。故障引脚驱动为高电平后，PWM 输出将在下一个 PWM 周期开始时返回到正常工作状态。

用 FCLCONx 寄存器中的 FLTMOD<1:0> 控制位选择每个故障输入引脚的操作模式。

30.24.4 故障进入

PWM 引脚对故障输入引脚的响应总是与器件时钟信号异步。也就是说，PWM 输出应立即进入在 FLTDAT 寄存器中定义的状态，而无需 dsPIC SMPS 器件或软件的任何干预。有关数据灵敏度和对限流或故障事件的响应行为的信息，请参见第 30.29 节“死区逻辑的故障和限流改写问题”。

30.24.5 故障退出

在故障条件结束之后恢复 PWM 信号的操作必须发生在 PWM 周期边界，以确保 PWM 信号边沿与手动信号改写正确同步。当 PTMRx 值为零时，开始下一个 PWM 周期。

30.24.6 禁止 PTMR 时的故障退出

当禁止 PWM 时基时 (PTEN = 0)，具有一个退出故障条件的特例。当故障输入被编程为逐周期模式，且故障输入引脚无效时，PWM 输出将立即恢复到正常操作。PWM 输出应返回到其默认编程值。（禁止时基时，没有理由等待下一个 PWM 周期开始。）当故障输入被编程为锁定模式时，若故障输入引脚无效且 FSTAT 位已由软件清零，将立即恢复 PWM 输出。

30.24.7 故障引脚软件控制

故障引脚可通过软件手动控制。因为故障输入与端口 I/O 引脚共用，通过将相应的 TRIS 位清零，可以将端口引脚配置为输出。当引脚的 PORT 位清零时会激活故障输入。

注： 当用软件控制故障输入时，应小心使用。如果故障引脚的 TRIS 位被清零，且 PORT 位置 1，就无法从外部驱动故障输入。

30.25 PWM 限流引脚

每个 PWM 发生器可从最多 10 个限流 / 故障源中选择自己的限流输入源。在 FCLCONx 寄存器中，每个 PWM 发生器具有为其限流输入信号指定输入源的控制位 (CLSRC<3:0>)。另外，每个 PWM 发生器在 PWM 控制寄存器中都有限流中断允许位 CLIEN (PWMCONx<11>)，用于允许限流中断请求发生。每个 PWM 发生器在 PWM 故障限流控制寄存器中都有相应的限流极性位 CLPOL (FCLCONx<8>)。

限流引脚实际上有两种不同的用途。可用于实现限流 PWM 模式或电流复位 PWM 模式。

当 PWMCONx 寄存器中的 CLIEN 位置 1 时，若所选限流输入信号有效，则 PWMxH 和 PWMxL 输出将被强制为 IOCONx 寄存器中 CLDAT<1:0> 位指定的值。这称为限流模式。

当 PWM 发生器的限流模式使能位 (CLMODE) 为 0，PWMCONx 寄存器中的外部 PWM 复位控制位 (XPRES) 为 1，且 PWM 发生器处于独立时基模式 (ITB = 1) 时，限流信号将复位受影响的 PWM 发生器的时基。这称为电流复位模式，用在一些功率因数校正 (PFC) 应用中。

30.25.1 限流中断

PWM 限流条件的状态可通过 PWM 控制寄存器中的限流中断状态位 CLSTAT (PWMCONx<14>) 得到。若 CLIEN 位置 1，CLSTAT 位显示限流 IRQ 标志。若未允许限流中断，CLSTAT 位将以正逻辑格式显示所选限流输入的状态。若未使用与 PWM 发生器相关的限流输入引脚，则这些引脚将作为通用 I/O 或中断输入引脚。

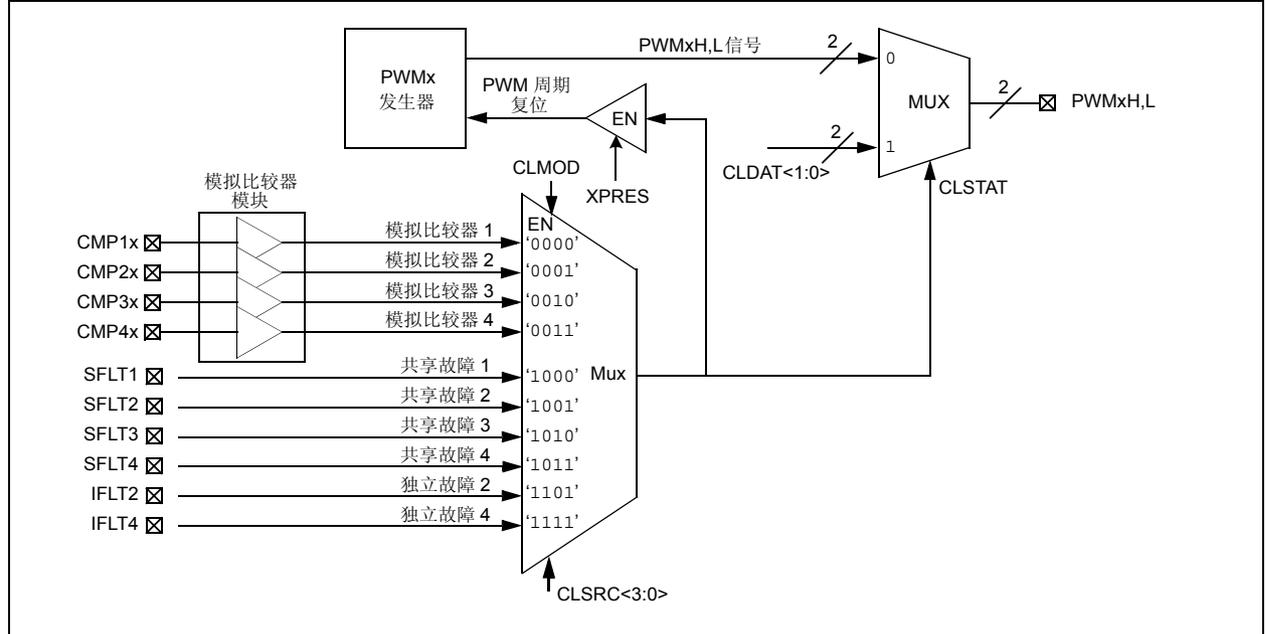
限流引脚通常为高电平有效。若将 FCLCONx 寄存器中的 CLPOL 位置 1，则会将选定限流输入信号翻转为低电平有效。

由所选限流信号产生的中断组合在一起产生传送到中断控制器的单个中断请求信号，中断控制器包含与中断相关的中断向量、中断标志位、中断允许位和中断优先级位。

使能 PWM 模块时，还可通过端口 I/O 逻辑读故障引脚。此功能允许用户应用程序用软件轮询故障引脚的状态。

图 30-23 给出了 PWM 限流控制逻辑框图。

图 30-23: PWM 限流控制逻辑图



30.26 PWM 故障和限流的同时操作

若使能并激活了限流改写功能，除非使能并激活了故障功能，否则限流改写功能将把 PWMxH 和 PWMxL 引脚强制为由 IOCONx 寄存器中 CLDAT<1:0> 位指定的值。若所选故障输入有效，PWMxH 和 PWMxL 输出将采用由 IOCONx 寄存器中 FLTDAT<1:0> 位指定的值。

30.27 提供给 ADC 的 PWM 故障和限流触发信号输出

FCLCONx 寄存器中的故障和限流源选择位域 (FLT SRC<3:0> 和 CL SRC<3:0>) 控制每个 PWM 发生器模块中的多路开关。控制多路开关为各模块选择期望的故障和限流信号。所选故障和限流信号也可作为触发信号提供给 ADC 模块，以启动 ADC 采样和转换操作。

30.28 PWM 输出改写优先级

若使能了 PWM 模块，不同功能对 PWMx 引脚所有权的优先级如下：

1. PWM 发生器（最低优先级）
2. 输出改写
3. 限流改写
4. 故障改写
5. PENx（GPIO/PWM）所有权（最高优先级）

若禁止了 PWM 模块，则 GPIO 模块控制 PWMx 引脚。

30.29 死区逻辑的故障和限流改写问题

发生故障或限流状况时，由 FLTDAT<1:0> 或 CLDAT<1:0> 位中的数据确定 PWM I/O 引脚的状态。

如果 FLTDAT<1:0> 或 CLDAT<1:0> 中的任何位为 0，则相应的 PWMxH 和 / 或 PWMxL 输出被立即驱动为低电平（无效），忽略死区逻辑。此操作使得 PWM 输出无额外延时地立即关闭，因为许多电源转换应用要求对故障关断信号进行快速响应以进行精确控制和 / 或避免电路损坏。

如果 FLTDAT<1:0> 或 CLDAT<1:0> 中的任何位为 1，则死区逻辑将对相应的 PWMxH 和 / 或 PWMxL 输出起作用，将输出延时指定的死区值。因此，这种情况下即使发生故障或限流状况，仍将插入死区。

30.30 通过限流使输出有效

可使用 CLDAT 位使 PWMxH 和 PWMxL 输出有效以响应限流事件。这种操作可用于电流“强制”功能，以响应外部电流或电压测量值中所表明的电源转换器输出上的负载骤增。强制 PWM 为“导通”状态可视为“前馈”操作，允许系统快速响应意外的负载增加，而无需等待数字逻辑控制环作出响应。

30.31 PWM 立即更新

对于高性能 PWM 控制环应用，用户可能希望强制立即更新占空比。通过置 1 PWMCONx 寄存器中的 IUE 位将使能此功能。

在闭环控制应用中，系统状态的检测和随后驱动应用的 PWM 控制信号输出之间的任何延时都会降低控制环稳定性。置 1 IUE 位可将写占空比寄存器和 PWM 发生器响应此改变之间的延时降到最小。

30.32 PWM 输出改写

所有与 PWM 输出改写功能相关的控制位都包含在 IOCONx 寄存器中。若 PENH 和 PENL 位置 1，则 PWM 模块控制 PWMx 输出引脚。

PWM 输出改写位可以让用户手动将 PWM I/O 引脚驱动为指定的逻辑状态，而与占空比比较单元无关。

IOCONx 寄存器中的 OVRDAT<1:0> 位决定了通过 OVRENH 和 OVRENL 位改写特定输出时 PWM I/O 引脚的状态。

OVRENH 和 OVRENL 位为高电平有效控制位。当这些位置 1 时，相应的 OVRDAT 位将改写 PWM 发生器的 PWM 输出。

30.32.1 互补 PWM 输出模式

当 PWM 模块工作在互补 PWM 输出模式时，死区发生器在改写时仍有效。输出改写和故障改写将产生用于死区单元的控制信号，用于根据请求设置输出，包括死区。

当手动改写 PWM 通道时，可插入死区。

30.32.2 改写同步

若 IOCONx 寄存器中的 OSYNC 位置 1，通过 OVRENH、OVRENL 和 OVRDAT<1:0> 位执行的输出改写与 PWM 时基同步。当时基为零时，将发生同步输出改写。

若 PTEN = 0，意味着定时器不在运行，写 IOCONx 的操作在下一 Tcy 边界生效。

30.33 功能例外

30.33.1 上电复位状态

上电复位时，所有与 PWM 模块相关的寄存器都复位为表 30-4 中给出的状态。器件复位时，PWM 输出引脚为三态。

30.33.2 休眠模式

所选故障输入引脚具有将 CPU 从休眠模式唤醒的功能。若休眠时任何选定故障引脚被驱动为低电平，PWM 模块将产生一个异步中断。

建议用户应用在进入休眠模式之前禁止 PWM 输出。若 PWM 模块在控制电源转换应用，则将器件置于休眠模式的操作将导致禁止所有控制环，且大多数应用可能会遇到问题，除非这些应用明确设计为工作在开环模式下。

30.33.3 CPU 空闲模式

PWM 模块在 PTCON 寄存器中有一个 PTSIDL 控制位。此位决定当器件进入空闲模式时 PWM 模块是继续工作还是停止工作。空闲模式下停止工作的功能与休眠模式下类似，故障引脚异步有效。

- PTSIDL = 1（模块在空闲模式下停止工作）
- PTSIDL = 0（模块在空闲模式下继续工作）

建议用户应用在进入空闲模式之前禁止 PWM 输出。若 PWM 模块在控制电源转换应用，则将器件置于空闲模式的操作将导致禁止所有控制环，且大多数应用可能会遇到问题，除非这些应用明确设计为工作在开环模式下。

30.34 寄存器位对齐

表 30-4 显示了电源 PWM 模块的寄存器。模块的所有时基数据都始终是相对于时间位对齐的。例如：假设器件工作在 30 MIPS，周期寄存器中的 bit 3、占空比寄存器、死区寄存器、触发器寄存器和相位寄存器总是表示值 8.4 ns。寄存器的未用单元总是读为 0。

由于使用数据对齐消除了将时间值移入寄存器的必要，因此便于软件编写。此外数据对齐还便于在一个 PWM 周期内计算和理解时间分配。

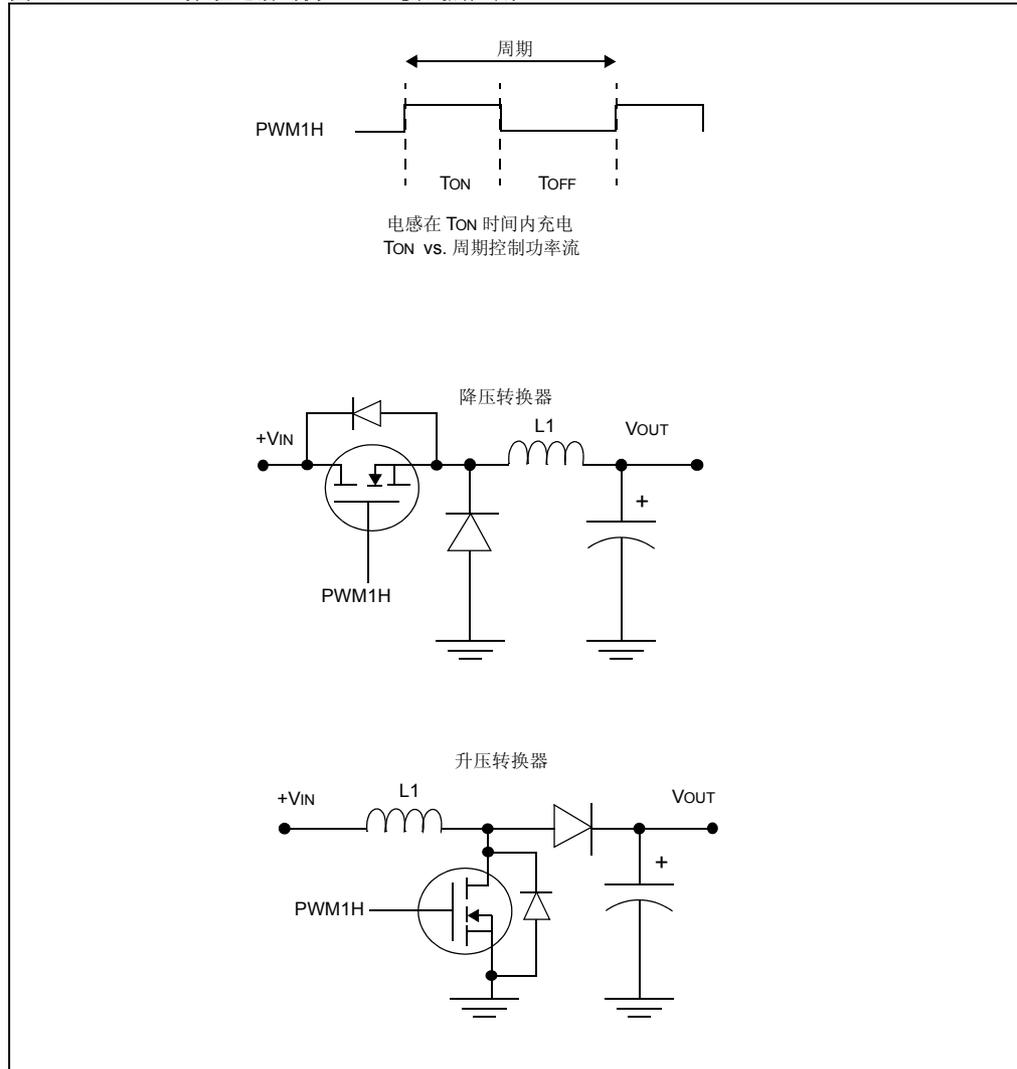
30.35 应用实例

下面的章节将描述各个 PWM 模式的应用实例。

30.35.1 标准边沿对齐 PWM 模式

在标准边沿对齐 PWM 模式下，PWM 输出通常连接到为电感充电的一个晶体管，如图 30-24 所示。降压和升压转换器通常使用标准边沿对齐 PWM 模式。

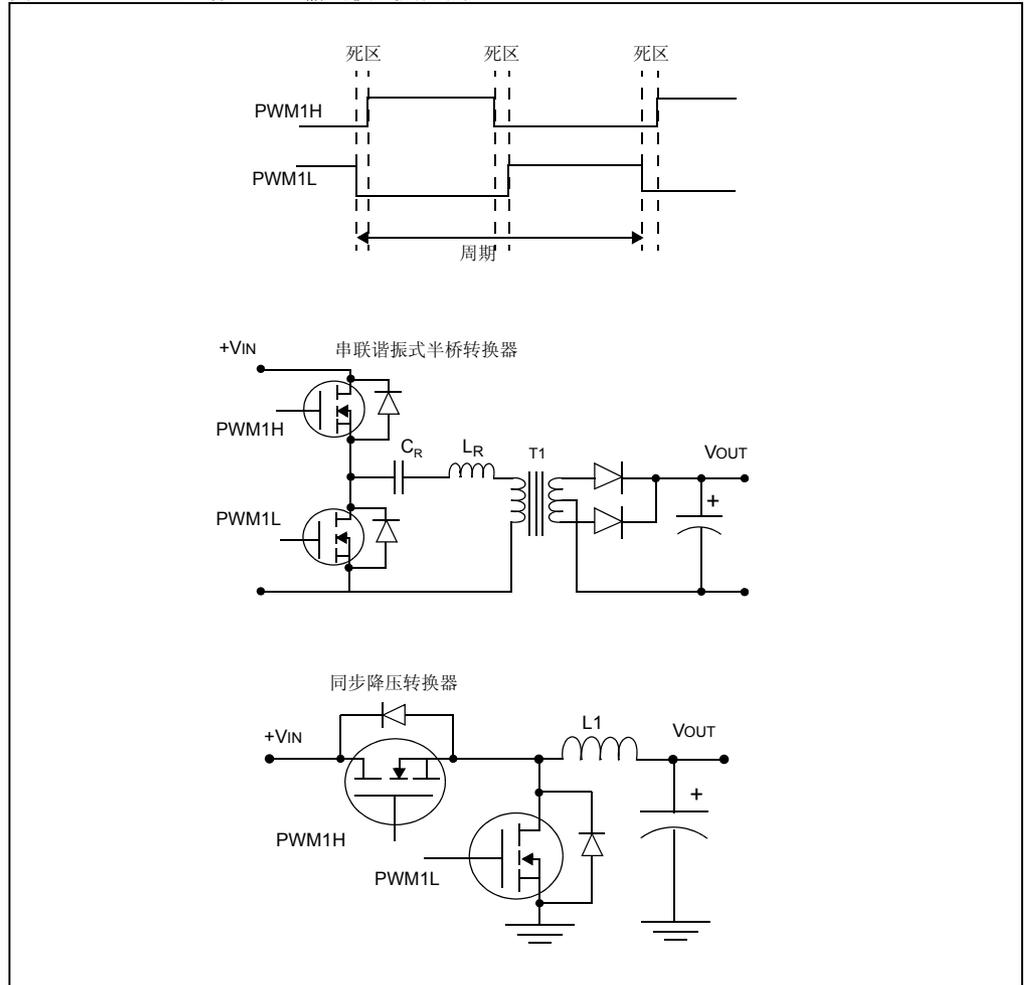
图 30-24: 标准边沿对齐 PWM 模式的应用



30.35.2 互补 PWM 输出模式

互补 PWM 输出模式通常在使用两个桥式配置的晶体管（不使用变压器）的电路中，如图 30-25 所示。若使用了变压器，则必须提供一些方法以确保无净直流电流流过变压器以防止磁芯饱和。

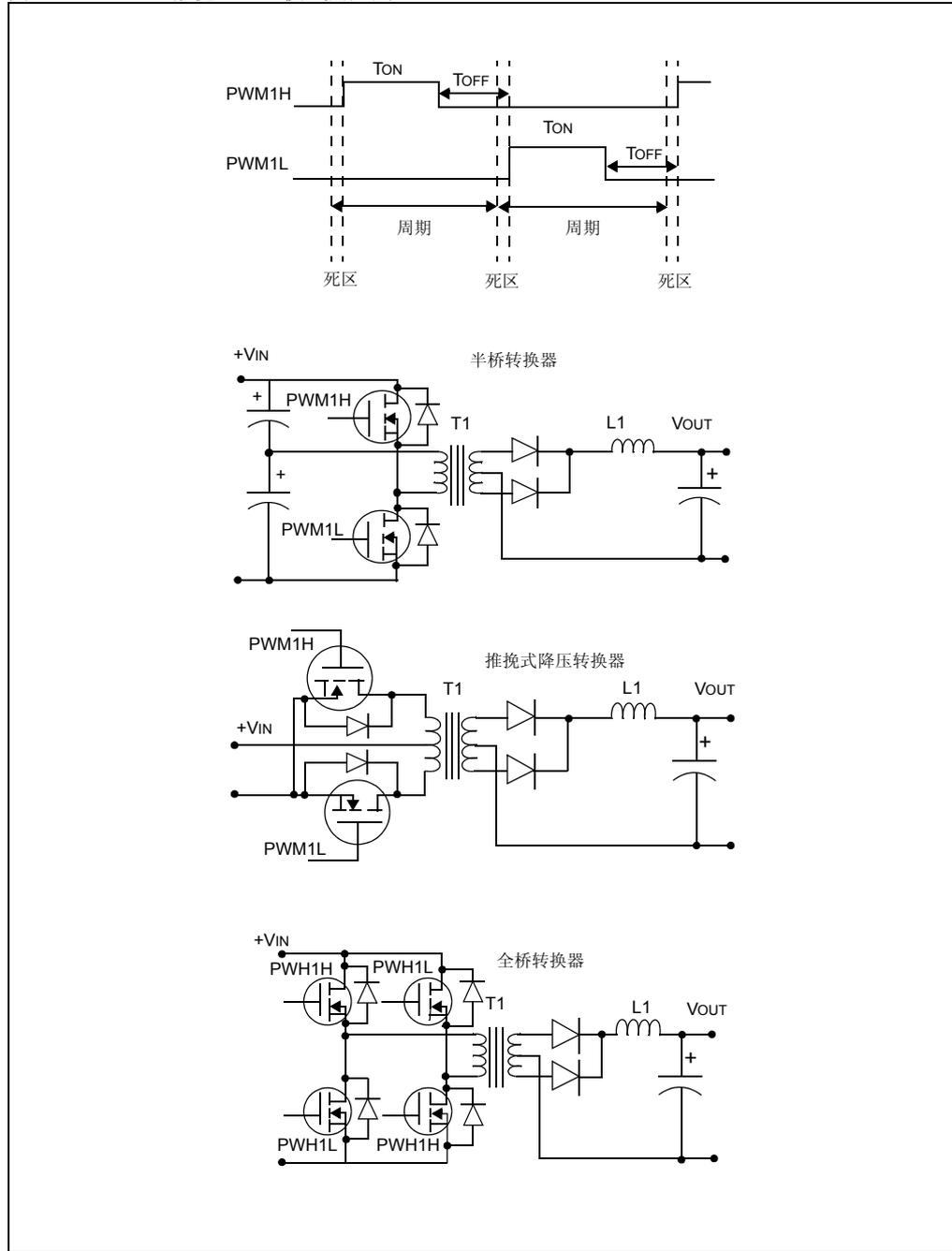
图 30-25: 互补 PWM 输出模式的应用



30.35.3 推挽 PWM 模式

推挽 PWM 模式通常用于变压器耦合电路以确保无净直流电流流过变压器。推挽模式确保将相同占空比的 PWM 脉冲施加到方向相反的变压器绕组上，如图 30-26 所示。

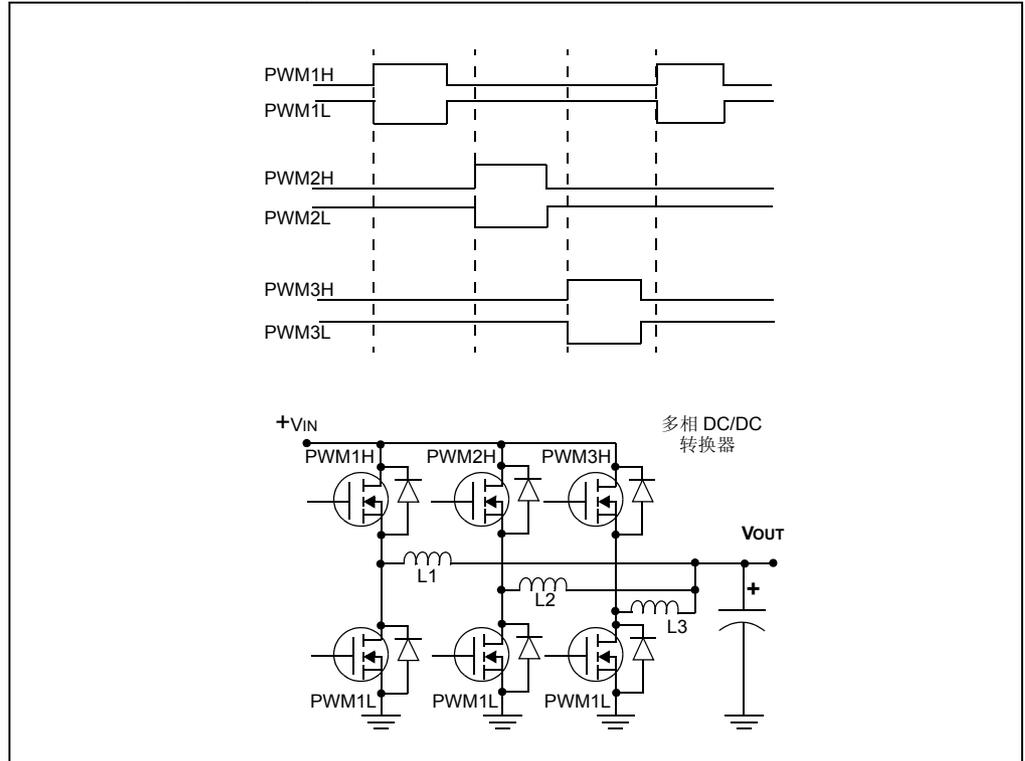
图 30-26: 推挽 PWM 模式的应用



30.35.4 多相 PWM 模式

多相 PWM 模式通常用于必须处理快速变化的瞬态负载电流并置于紧凑空间中的 DC/DC 转换器。多相转换器实际上是一组并联的降压转换器，工作时相互之间有稍许不同步，如图 30-27 所示。多个相所产生的有效开关速度等于各转换器的开关速度之和。若单个相的 PWM 工作频率为 333 kHz，那么此电路的有效开关频率即为 1 MHz。高开关频率极大地降低了输出电容体积要求，并改善了负载瞬态响应。

图 30-27: 多相 PWM 模式的应用

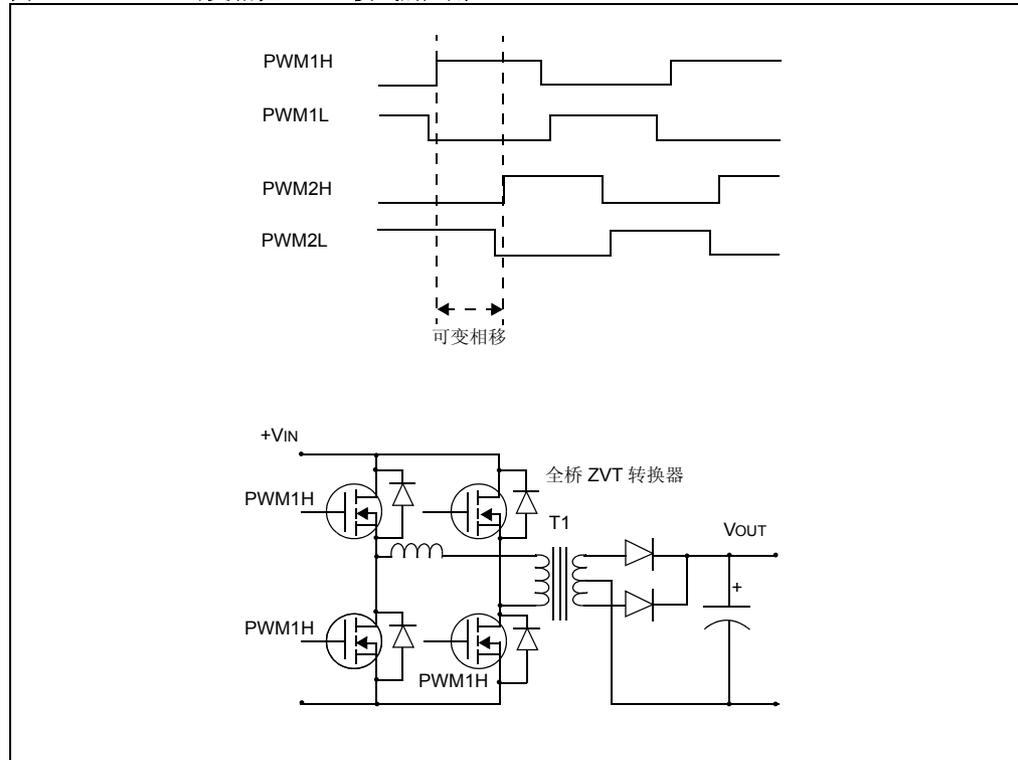


30.35.5 可变相位 PWM 模式

可变相位 PWM 模式用于为减少开关损耗而设计的新型电源转换拓扑结构中。在标准 PWM 方法中，每次晶体管在导通状态和非导通状态之间（反之亦然）切换时，在导通或关断晶体管所需的时间段内，晶体管均工作在全电流和全电压条件下。功耗 $(V * I * T_{sw} * FPWM)$ 在高频时比较大。零电压开关（Zero Voltage Switching, ZVS）和零电流开关（Zero Current Switching, ZCS）电路拓扑结构试图使用准谐振技术来彼此平移电压或电流波形。此操作使电压或电流在晶体管导通或关断时为零。若电流或电压为零，则不产生开关损耗。

在可变相位 PWM 模式下，占空比固定为 50%，通过改变 PWM 通道之间的相位关系控制功率流，如图 30-28 所示。

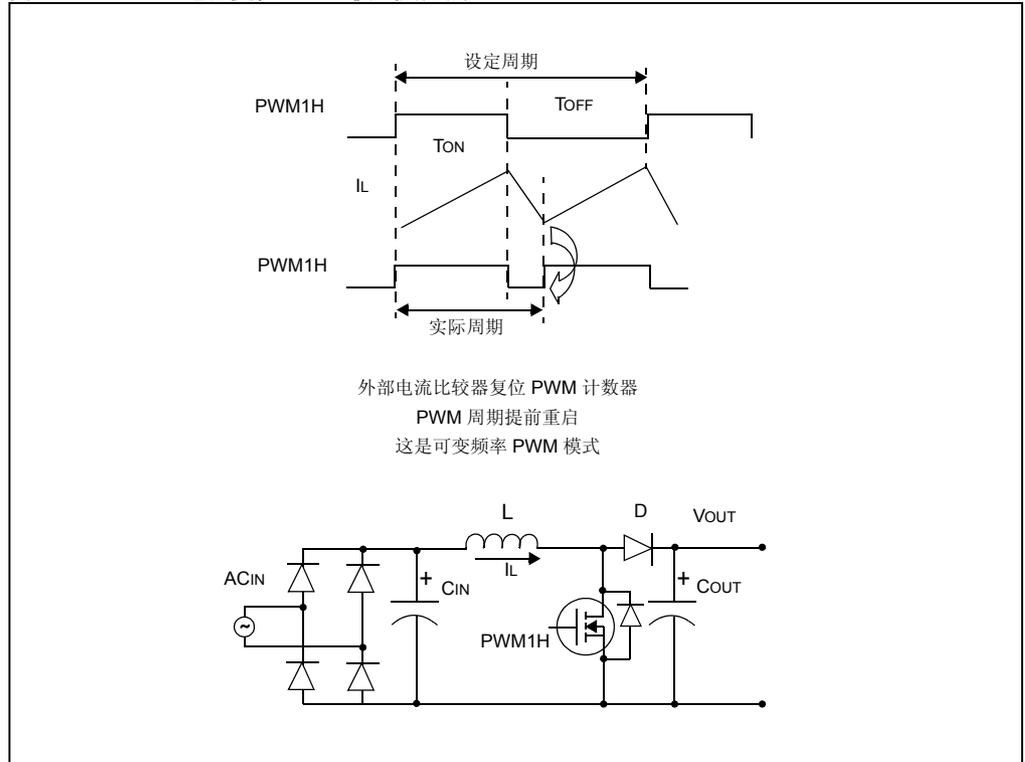
图 30-28: 可变相位 PWM 模式的应用



30.35.6 电流复位 PWM 模式

在电流复位 PWM 模式下，PWM 频率随负载电流的变化而变化。此模式与大多数 PWM 模式不同，因为此模式下由用户应用程序设置最大 PWM 周期，而由外部电路测量电感电流。当电感电流降至指定值以下时，外部电流比较器电路产生一个信号来复位 PWM 时基计数器。用户应用程序指定 PWM “导通” 时间，然后在 PWM 信号变为无效的一段时间后，电感电流降至指定值以下，PWM 计数器在达到编程设定的 PWM 周期之前被复位。此模式有时称为固定导通时间模式。不应将此模式与逐周期限流 PWM 模式混淆。在逐周期限流 PWM 模式中 PWM 有效，外部电路产生电流故障，且 PWM 信号在编程的占空比正常关闭此信号之前关闭。如图 30-29 所示，此模式下每个时基周期的 PWM 频率固定。

图 30-29: 电流复位 PWM 模式的应用



30.36 降低 EMI 的方法

降低 EMI 的目标是随时间移动 PWM 边沿以使 EMI 能量分布到一定的频率范围内，从而在 EMI 测量过程（测量长期平均值）中降低任何给定频率处的峰值能量。

EMI 测量过程将 EMI 能量在 9 kHz 宽的频率范围内积分。假设载波（PWM）频率为 150 kHz，6% 的抖动将得到一个 9 kHz 宽的抖动。

30.36.1 方法 1: 可编程 FRC 抖动

此方法使所有 PWM 输出和系统时钟抖动。此方法的优点是不需要占用 CPU 资源。一旦设置了就会自动进行。用户应用程序可周期性地更新这些值以模拟一个更随机的频率模式。

更多信息请参见第 29.6.2 节“FRC 调节和抖动”。

30.36.2 方法 2: 软件控制的抖动

此方法用软件通过缩放占空比和周期来抖动各 PWM 通道。此方法消耗 CPU 资源如下：

假设：

在速率为 150 kHz 时，更新 4 个 PWM 通道：

$600 \text{ kHz} \times (5 \text{ 个时钟} (2 \text{ 条 mul 指令、1 条 tblrdl 指令和 1 条 mov 指令})) = 3 \text{ MIPS}$ 附加工作负荷

30.36.3 方法 3: 软件缩放时基周期

此方法使用软件来缩放时基周期。假设抖动速率相对较慢（大约 250 Hz），应用控制环应能对 PWM 周期的变化进行补偿，并相应地调整占空比。

30.36.4 方法 4: 频率调制

此方法在改变 PWM 周期（抖动）时改变频率。当分析小时间窗口时，频率调制过程与相位调制相似（从数学上讲）。

PWM 模块具有通过相移寄存器对 PWM 信号进行相位调制的能力。相位调制具有软件简单且速度更快的优点，因为多次乘法运算（用于通过缩放周期和占空比来抖动频率）被较少次数的加法或对相位寄存器中相移值的简单更新所取代。

此方法还有下列优点：

- 仍可创建多相 PWM 模式和可变相位 PWM 模式。
- PWM 发生器仍可使用共用时基，这可简化对何时是可进行电流测量的“静止时间”的判断。

此方法有一个缺点：相位调制必须工作在相对较高的更新速率下，以达到可用的频率分布范围。

30.36.5 独立 PWM 通道的抖动问题

使用独立输出抖动的多相或可变相位设计必须考虑下列问题：

- 这些相不再对齐。
- 对相之间共享电流的控制更困难。

30.37 外部同步特性

在大型电源转换系统中，常希望多个电源控制器同步，因为这可以确保系统中不产生“差频”，或作为确保能进行电流和电压测量的“静止”周期的方法。

dsPIC30F SMPS 器件的输入和 / 或输出引脚提供使 dsPIC30F SMPS 器件与外部器件同步，或使外部器件与 dsPIC30F SMPS 器件同步的功能。这些同步功能通过 PWM 模块中 PTCN 控制寄存器中的 SYNCEN 和 SYNCOEN 位使能。

PTCN 寄存器中的 SYNCPOL 位选择 SYNCI 信号的上升沿还是下降沿为有效沿。PTCN 寄存器中的 SYNCPOL 位还选择 SYNCO 输出脉冲是低电平有效还是高电平有效。

PTCN 寄存器中的 SYNCSRC<2:0> 位指定 SYNCI 信号的来源。

若使能了 SYNCI 功能，则当检测到有效 SYNCI 边沿时，主时基计数器复位。若使能了 SYNCO 功能，则在 PWM 周期末主时基计数器计满归零时产生输出脉冲。

建议的 SYNCI 脉冲宽度应大于 100 ns。期望的 SYNCO 输出脉冲宽度约为 100 ns。

使用 SYNCI 功能时，建议用户应用程序用比外部同步输入信号的预期周期稍大的周期值编程周期寄存器。这能够在由于噪声或外部元件故障造成接收不到 SYNCI 信号的情况下提供保护。将合理的周期值编程到 PTPER 寄存器中时，即使未接收到全局同步信号，本地电源转换过程也应继续进行。

30.38 CPU 负载交错控制

dsPIC30F SMPS 器件具有交错各触发比较操作的能力。此功能有助于平衡处理器工作负荷以将处理器超载的情况降至最少。

假设有一种情况，由 4 个 PWM 通道控制 4 个独立的电压输出。进一步假设每个 PWM 发生器工作频率为 500 kHz（周期为 2 μs），且每个控制环的工作频率为 125 kHz（8 μs）。

每个 TRGCONx 寄存器中的 TRGDIV<2:0> 位设置为 011，这将指定每 4 个触发比较匹配将产生一个触发信号给 ADC 以捕捉数据并开始转换过程。

若不存在时间交错（stagger-in-time）功能，来自所有 PWM 触发寄存器的所有请求可能会同时发生。若发生了“堆积”，当处理完所有 4 个通道的数据时某些数据采集将会过时。

有了此时间交错功能，触发信号在接下来的 PWM 周期内随时间间隔排列，以使所有数据能有序处理。

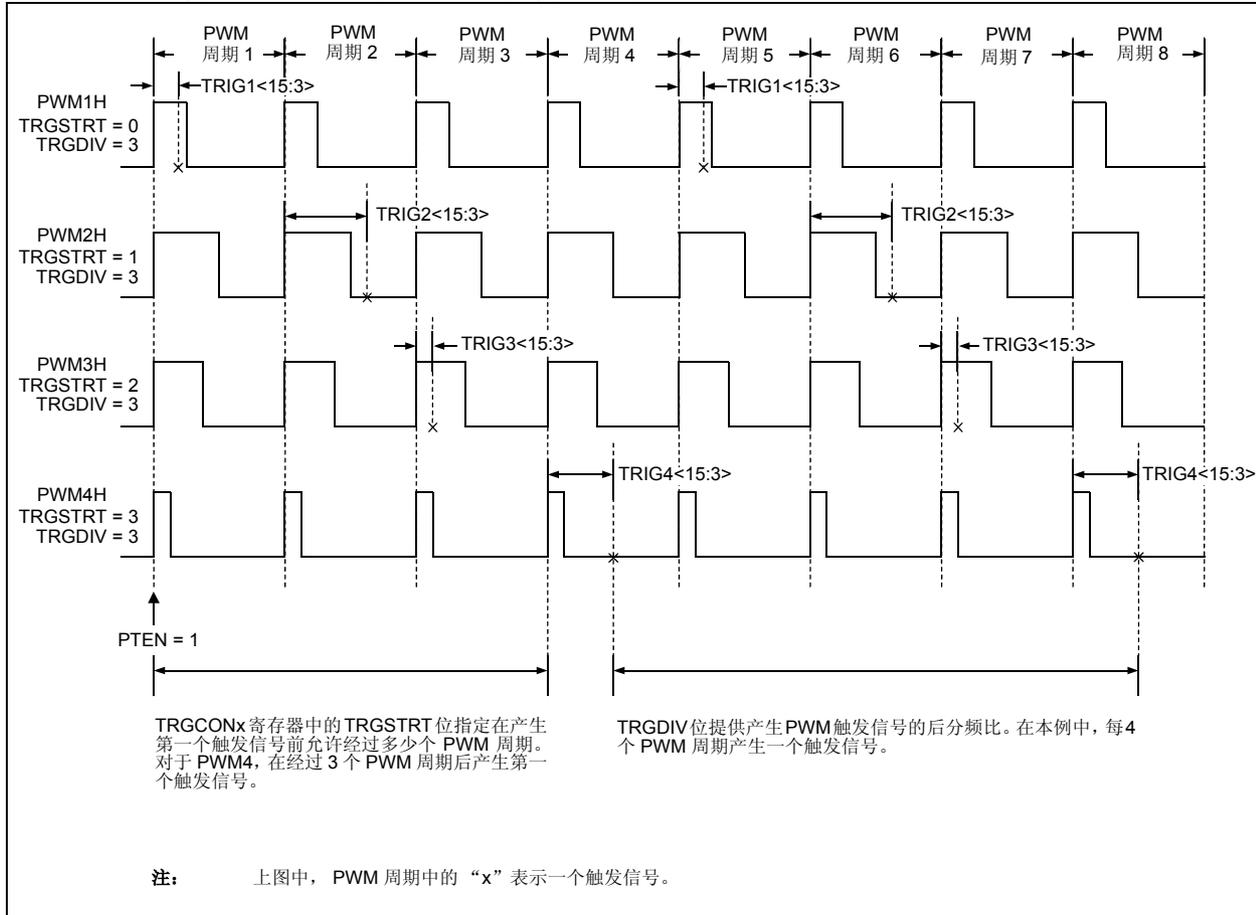
ROLL 计数器是连接到主时基计数器的计数器。主时基计数器每计数到终值（周期计满归零），ROLL 计数器就递增一次。

时间交错功能由 TRGCONx 寄存器中的 TRGSTRT<5:0> 位控制。TRGSTRT<5:0> 位指定 ROLL 计数器的计数值，此值必须在每个 PWM 发生器中的独立触发比较模块开始对触发比较事件计数（由 PWMCONx 寄存器中的 TRGDIV<2:0> 位指定）之前匹配。

因此，在前面 4 个 PWM 发生器的示例中，第一个 PWM 的 TRGSTRT<5:0> 位应为 000，第二个 PWM 的 TRGSTRT 位应置为 001，第三个 PWM 的 TRGSTRT 位应置为 010，第四个 PWM 的 TRGSTRT 位应置为 011。所以，在总共 4 个 PWM 周期中，4 个独立的控制环可分别以自己的 2 μs 时间周期运行。

图 30-30 说明了对前面的例子使用独立 PWM 触发器进行的 CPU 负载交错控制。

图 30-30: 使用独立 PWM 触发器的 CPU 负载交错控制



30.39 外部触发消隐

使用 LEBCONx 寄存器中的 LEB<9:3> 位，PWM 模块能在 0 到 1024 ns 的周期内消隐（忽略）外部电流和故障输入。当功率晶体管导通引起的瞬态电流使在 PWM 周期开始时检测电流困难的情况下，此功能很有用。

表 30-4: 电源 PWM 寄存器映射

寄存器名	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的值
PTCON	0400	PTEN	—	PTSIDL	SESTAT	SEIEN	EIPU	SYNCPOL	SYNCOEN	SYNCEN	SYNCSRC<2:0>			SEVTPS<3:0>			0000	
PTPER	0402	PTPER<15:3>												—	—	—	FFF0	
MDC	0404	MDC<15:0>																0000
SEVTCMP	0406	SEVTCMP<15:3>												—	—	—	0000	
PWMCON1	0408	FLTSTAT	CLSTAT	TRGSTAT	FLTIEIEN	CLIEIEN	TRGIEIEN	ITB	MDCS	DTC<1:0>	—	—	—	—	XPRES	IUE	0000	
IOCON1	040A	PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL	OVRDAT<1:0>	FLTDAT<1:0>	CLDAT<1:0>		—	OSYNC	0000		
FCLCON1	040C	—	—	—	CLSRC<3:0>			CLPOL	CLMODE	FLTSRC<3:0>			FLTPOL	FLTMOD<1:0>		0000		
PDC1	040E	PDC1<15:0>																0000
PHASE1	0410	PHASE1<15:2>												—	—	0000		
DTR1	0412	—	—	DTR1<13:2>										—	—	0000		
ALTDTR1	0414	—	—	ALTDTR1<13:2>										—	—	0000		
TRIG1	0416	TRIG<15:3>												—	—	—	0000	
TRGCON1	0418	TRGDIV<2:0>			—	—	—	—	—	—	—	TRGSTRT<5:0>					0000	
LEBCON1	041A	PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	LEB<9:3>					—	—	—	0000		
PWMCON2	041C	FLTSTAT	CLSTAT	TRGSTAT	FLTIEIEN	CLIEIEN	TRGIEIEN	ITB	MDCS	DTC<1:0>	—	—	—	—	XPRES	IUE	0000	
IOCON2	041E	PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL	OVRDAT<1:0>	FLTDAT<1:0>	CLDAT<1:0>		—	OSYNC	0000		
FCLCON2	0420	—	—	—	CLSRC<3:0>			CLPOL	CLMODE	FLTSRC<3:0>			FLTPOL	FLTMOD<1:0>		0000		
PDC2	0422	PDC2<15:0>																0000
PHASE2	0424	PHASE2<15:2>												—	—	0000		
DTR2	0426	—	—	DTR2<13:2>										—	—	0000		
ALTDTR2	0428	—	—	ALTDTR2<13:2>										—	—	0000		
TRIG2	042A	TRIG<15:3>												—	—	—	0000	
TRGCON2	042C	TRGDIV<2:0>			—	—	—	—	—	—	—	TRGSTRT<5:0>					0000	
LEBCON2	042E	PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	LEB<9:3>					—	—	—	0000		
PWMCON3	0430	FLTSTAT	CLSTAT	TRGSTAT	FLTIEIEN	CLIEIEN	TRGIEIEN	ITB	MDCS	DTC<1:0>	—	—	—	—	XPRES	IUE	0000	
IOCON3	0432	PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL	OVRDAT<1:0>	FLTDAT<1:0>	CLDAT<1:0>		—	OSYNC	0000		
FCLCON3	0434	—	—	—	CLSRC<3:0>			CLPOL	CLMODE	FLTSRC<3:0>			FLTPOL	FLTMOD<1:0>		0000		
PDC3	0436	PDC3<15:0>																0000
PHASE3	0438	PHASE3<15:2>												—	—	0000		
DTR3	043A	—	—	DTR3<13:2>										—	—	0000		
ALTDTR3	043C	—	—	ALTDTR3<13:2>										—	—	0000		
TRIG3	043E	TRIG<15:3>												—	—	—	0000	
TRGCON3	0440	TRGDIV<2:0>			—	—	—	—	—	—	—	TRGSTRT<5:0>					0000	
LEBCON3	0442	PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	LEB<9:3>					—	—	—	0000		
PWMCON4	0444	FLTSTAT	CLSTAT	TRGSTAT	FLTIEIEN	CLIEIEN	TRGIEIEN	ITB	MDCS	DTC<1:0>	—	—	—	—	XPRES	IUE	0000	
IOCON4	0446	PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL	OVRDAT<1:0>	FLTDAT<1:0>	CLDAT<1:0>		—	OSYNC	0000		

表 30-4: 电源 PWM 寄存器映射 (续)

寄存器名	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的值
FCLCON4	0448	—	—	—	CLSRC<3:0>			CLPOL	CLMODE	FLTSRC<3:0>			FLTPOL	FLTMOD<1:0>				0000
PDC4	044A	PDC4<15:0>																0000
PHASE4	044C	PHASE4<15:2>														—	—	0000
DTR4	044E	—	—	DTR4<13:2>												—	—	0000
ALTDTR4	0450	—	—	ALTDTR4<13:2>												—	—	0000
TRIG4	0452	TRIG<15:3>													—	—	—	0000
TRGCON4	0454	TRGDIV<2:0>			—	—	—	—	—	—	—	TRGSTRT<5:0>					0000	
LEBCON4	0456	PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	LEB<9:3>						—	—	—	0000	
保留	0458-47F	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000

30.40 相关应用笔记

本节列出一些与本手册的这一章相关的应用笔记。这些应用笔记并非都是专门针对 dsPIC30F SMPS 器件产品系列而写的，但其概念是相近的，通过适当修改并受到一定的限制即可使用。目前与电源 PWM 模块相关的参考笔记包括：

标题

应用笔记文档编号

目前无相关应用笔记

注： 有关 dsPIC30F SMPS 器件系列的更多应用笔记和代码示例，请访问 Microchip 网站 (www.microchip.com)。

30.41 版本历史

版本 A（2007 年 2 月）

这是此文档的初始版本。

版本 B（2007 年 2 月）

对整个文档作了少许编辑。