

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

概要

MAX1652 ~ MAX1655は、小型QSOPパッケージに収められた高効率、パルス幅変調(PWM)、ステップダウンDC-DCコントローラです。MAX1653/MAX1655は、好評のMAX797のアップグレード版として、ピンコンパチブルな16ピンSOPパッケージでも提供しています。改良点としては、デューティサイクル動作を高めてドロップアウトを向上させている点、自己消費電流を低減して軽負荷での効率を向上させている点、さらに出力電圧を1Vまで下げている点(MAX1655)が挙げられます。

MAX1652 ~ MAX1655は、ユニークなIdle Mode™同期整流PWM制御方法を用いて最大96%の効率を達成し、最大10Aの電流を供給します。これらのデバイスは、重負荷時のPWM動作と軽負荷時のパルス周波数変調(PFM)動作を自動的に切り換え、出力電流範囲全体にわたって効率を最適化します。MAX1653/MAX1655には、ノイズに敏感なアプリケーション用にロジック制御の強制PWM動作も備えられています。

これらのデバイスは、いずれも選択可能な150kHz/300kHzスイッチング周波数で動作し、このスイッチング周波数は外部クロックと同期させることができます。外部電源スイッチは両方とも、安価なNチャネルMOSFETであるため、抵抗を小さくするだけでなく、スペース及びコストも節約できます。

MAX1652及びMAX1654は、さらにフィードバックピンを備えていることから、トランス巻線からタッピングされた低コストの二次出力を安定化することができます。MAX1652にはプラス出力が、MAX1654にはマイナス出力が追加されています。

MAX1652 ~ MAX1655の入力電圧範囲は4.5V ~ 30Vです。MAX1652/MAX1653/MAX1654の出力電圧範囲は2.5V ~ 5.5Vですが、MAX1655の出力電圧範囲の下限は1Vとなっています。設計を容易にするための評価キット(MAX1653EVKIT)も用意されています。

アプリケーション

ノートブックコンピュータ	携帯端末
PDA	移動通信
セルラ電話	配電
ハンドヘルドコンピュータ	

ピン配置は、データシートの最後に記載されています。

Idle Modeはマキシム社の商標です。

特長

- ◆ 効率：96%
- ◆ 小型16ピンQSOPパッケージ (16ピンSOPパッケージの半分)
- ◆ MAX797とピンコンパチブル (MAX1653/MAX1655)
- ◆ 下限1Vの出力電圧(MAX1655)
- ◆ 入力範囲：4.5V ~ 30V
- ◆ 99%のデューティサイクルで低ドロップアウトを実現
- ◆ 自己消費電流：170µA
- ◆ ロジック制御シャットダウン電流：3µA
- ◆ デュアル、Nチャネル、同期整流制御
- ◆ 150kHz/300kHz固定PWMスイッチング又は190kHz ~ 340kHz同期化
- ◆ プログラマブルソフトスタート
- ◆ 低コスト二次出力(MAX1652/MAX1654)

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1652EEE	-40°C to +85°C	16 QSOP
MAX1653ESE	-40°C to +85°C	16 Narrow SO
MAX1653EEE	-40°C to +85°C	16 QSOP
MAX1654EEE	-40°C to +85°C	16 QSOP
MAX1655ESE	-40°C to +85°C	16 Narrow SO
MAX1655EEE	-40°C to +85°C	16 QSOP

選択ガイド

PART	FEEDBACK VOLTAGE (V)	SPECIAL FEATURE	COMPATIBILITY
MAX1652	2.5	Regulates positive secondary voltage (such as +12V)	Same pin order as MAX796, but smaller package
MAX1653	2.5	Logic-controlled, low-noise mode	Pin-compatible with MAX797
MAX1654	2.5	Regulates negative secondary voltage (such as -5V)	Same pin order as MAX799, but smaller package
MAX1655	1	Low output voltages (1V to 5.5V); logic-controlled, low-noise mode	Pin compatible with MAX797 (except for feedback voltage)

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V to +36V	REF Short Circuit to GND	Continuous
GND to PGND	-0.3V to +0.3V	VL Output Current	+50mA to -1mA
VL to GND	-0.3V to +6V	REF Output Current	+5mA to -1mA
BST to GND	-0.3V to +36V	Continuous Power Dissipation (T _A = +70°C)	
DH to LX	-0.3V to (BST + 0.3V)	SO (derate 8.70mW/°C above +70°C)	696mW
LX to BST	-6V to +0.3V	QSOP (derate 8.3mW/°C above +70°C)	667mW
SHDN to GND	-0.3V to (V+ + 0.3V)	Operating Temperature Range	
SYNC, SS, REF, SECFB, SKIP, FB to GND	-0.3V to (VL + 0.3V)	MAX165_E_E	-40°C to +85°C
DL to PGND	-0.3V to (VL + 0.3V)	Storage Temperature Range	-65°C to +160°C
CSH, CSL to GND	-0.3V to +6V	Lead Temperature (soldering, 10sec)	+300°C
VL Short Circuit to GND	Momentary		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = +15V, GND = PGND = 0V, SYNC = REF, I_{VL} = I_{REF} = 0A, T_A = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
3.3V AND 5V STEP-DOWN CONTROLLERS						
Input Supply Range		4.5		30	V	
5V Output Voltage (CSL)	0 < (CSH - CSL) < 80mV, FB = VL, 6V < V+ < 30V, includes line and load regulation	4.85	5.06	5.25	V	
3.3V Output Voltage (CSL)	0 < (CSH - CSL) < 80mV, FB = 0V, 4.5V < V+ < 30V, includes line and load regulation	3.20	3.34	3.46	V	
Nominal Adjustable Output Voltage Range	External resistor divider	MAX1655	1	5.5	V	
		MAX1652/MAX1653/ MAX1654	2.5	5.5		
Feedback Voltage	CSH - CSL = 0V, CSL = FB, SKIP = 0V, 4.5V < V+ < 30V	MAX1655	0.97	1.00	1.03	V
		MAX1652/MAX1653/ MAX1654	2.43	2.50	2.57	
Load Regulation	0 < (CSH - CSL) < 80mV	2			%	
	25mV < (CSH - CSL) < 80mV	1.2				
Line Regulation	6V < V+ < 30V		0.03	0.06	%/V	
Current-Limit Voltage	CSH - CSL, positive	80	100	120	mV	
	CSH - CSL, negative	-50	-100	-160		
SS Source Current	V _{SS} = 0V	2.5	4.0	6.5	μA	
SS Fault Sink Current	V _{SS} = 4V	2.0			mA	
FLYBACK/PWM CONTROLLER						
SECFB Regulation Setpoint	Falling edge, rising edge, hysteresis = 22mV (MAX1652)	2.45	2.50	2.55	V	
	Rising edge, falling edge, hysteresis = 22mV (MAX1654)	-0.05	0	0.05		
INTERNAL REGULATOR AND REFERENCE						
VL Output Voltage	SHDN = 2V, 0 < I _{VL} < 25mA, 5.5V < V+ < 30V	4.7	5.0	5.3	V	
VL Fault Lockout Voltage	Rising edge, falling edge hysteresis = 50mV	3.8	3.9	4.0	V	
VL/CSL Switchover Voltage	Rising edge, falling edge hysteresis = 60mV	4.2	4.5	4.7	V	

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

ELECTRICAL CHARACTERISTICS (continued)

(V+ = +15V, GND = PGND = 0V, SYNC = REF, I_{VL} = I_{REF} = 0A, T_A = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Reference Output Voltage	No external load (Note 1)	2.46	2.50	2.54	V
Reference Fault Lockout Voltage	Falling edge	2.0		2.4	V
Reference Load Regulation	0 < I _{REF} < 100μA			15	mV
CSL, CSH Shutdown Leakage Current	$\overline{\text{SHDN}} = 0\text{V}$, CSL = 5.5V, CSH = 5.5V, V+ = 0 or 30V, VL = 0V		0.1	1	μA
V+ Shutdown Current	$\overline{\text{SHDN}} = 0\text{V}$, V+ = 30V, CSL = 0 or 5.5V		3	7	μA
V+ Off-State Leakage Current	FB = CSH = CSL = 5.5V, VL switched over to CSL		5	15	μA
Dropout Power Consumption	V+ = 4.5V, CSH = CSL = 4.0V (Note 2)		1	8	mW
Quiescent Power Consumption	CSH = CSL = 5.5V		1	2	mW
OSCILLATOR AND INPUTS/OUTPUTS					
Oscillator Frequency	SYNC = REF	270	300	330	kHz
	SYNC = 0 or 5V	125	150	175	
SYNC High Pulse Width		200			ns
SYNC Low Pulse Width		200			ns
SYNC Rise/Fall Time	Guaranteed by design, not tested			200	ns
Oscillator Sync Range		190		340	kHz
Dropout-Mode Maximum Duty Cycle	SYNC = REF	97	98		%
	SYNC = 0 or 5V	98	99		
Input High Voltage	SYNC	VL - 0.5			V
	$\overline{\text{SHDN}}$, SKIP	2.0			
Input Low Voltage	SYNC	0.8			V
	$\overline{\text{SHDN}}$, SKIP	0.5			
Input Current	$\overline{\text{SHDN}}$, 0 or 30V	3.0			μA
	SECFB, 0 or 4V	0.1			
	SYNC, SKIP	1.0			
	CSH, CSL, CSH = CSL ≤ 4V	70			
	FB, FB = REF	±0.1			
DL Sink/Source Current	DL forced to 2V	1			A
DH Sink/Source Current	DH forced to 2V, BST - LX = 4.5V	1			A
DL On-Resistance	High or low	1.5			Ω
DH On-Resistance	High or low, BST - LX = 4.5V	1.5			Ω

Note 1: Since the reference uses VL as its supply, V+ line-regulation error is insignificant.

Note 2: At very low input voltages, quiescent supply current may increase due to excessive PNP base current in the VL linear regulator. This occurs if V+ falls below the preset VL regulation point (5V nominal).

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

ELECTRICAL CHARACTERISTICS (continued)

(V+ = +15V, GND = PGND = 0V, SYNC = REF, I_{VL} = I_{REF} = 0A, T_A = -40°C to +85°C, unless otherwise noted.) (Note 3)

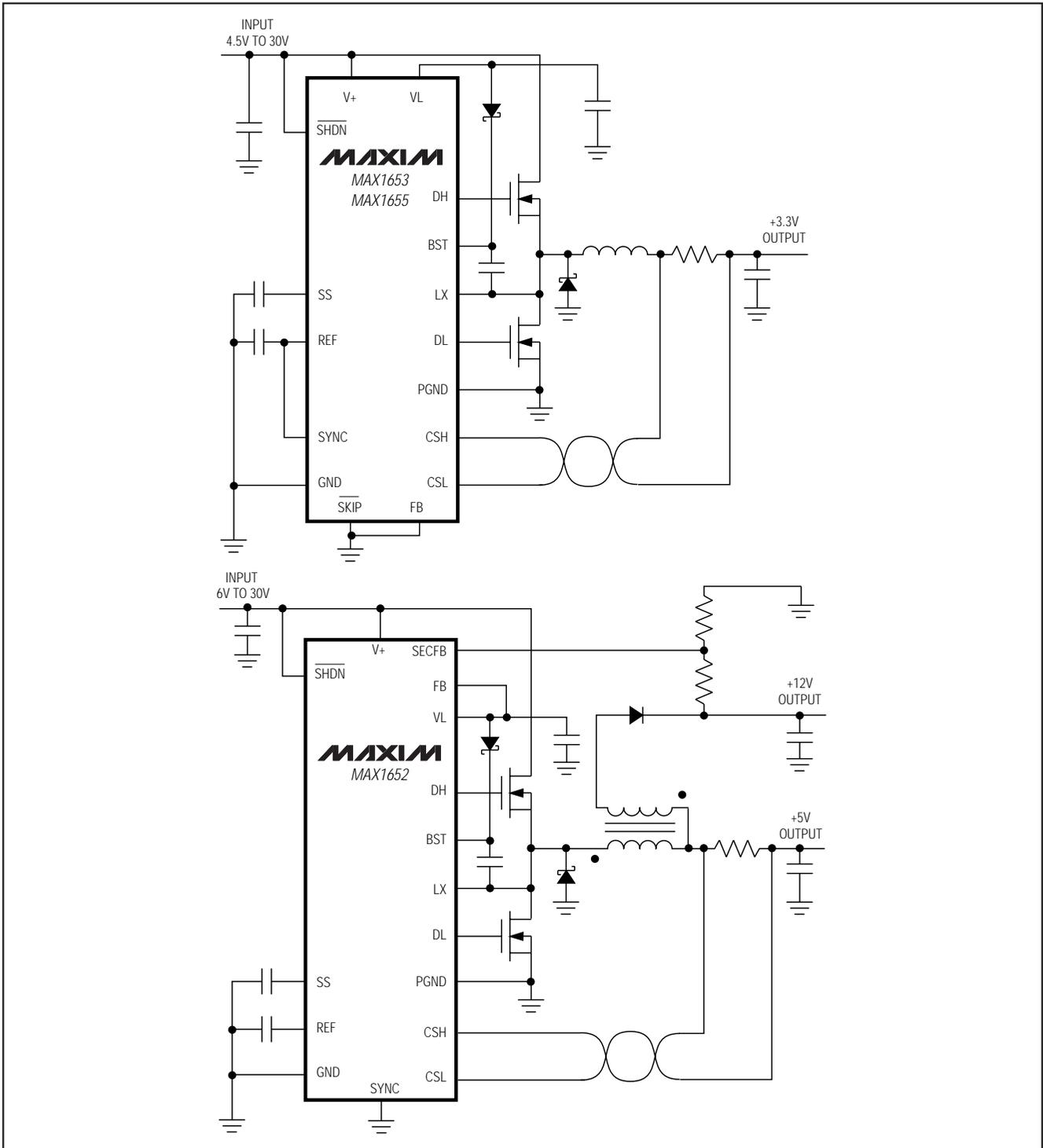
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
3.3V and 5V STEP-DOWN CONTROLLERS					
Input Supply Range		4.5		30	V
5V Output Voltage (CSL)	0 < (CSH - CSL) < 70mV, FB = VL, 6V < V+ < 30V, includes line and load regulation	4.80		5.30	V
3.3V Output Voltage (CSL)	0 < (CSH - CSL) < 70mV, FB = VL, 4.5V < V+ < 30V, includes line and load regulation	3.16		3.50	V
Feedback Voltage	CSH - CSL = 0V, 5V < V+ < 30V, CSL = FB, SKIP = 0V	MAX1655		1.04	V
		MAX1652/MAX1653/ MAX1654		2.60	
Line Regulation	6V < V+ < 30V			0.06	%/V
Current-Limit Voltage	CSH - CSL, positive			70	mV
	CSH - CSL, negative			-40	
FLYBACK/PWM CONTROLLER					
SECFB Regulation Setpoint	Falling edge, hysteresis = 22mV (MAX1652)	2.40		2.60	V
	Falling edge, hysteresis = 22mV (MAX1654)	-0.08		0.08	
INTERNAL REGULATOR AND REFERENCE					
VL Output Voltage	SHDN = 2V, 0 < I _{VL} < 25mA, 5.5V < V+ < 30V	4.7		5.3	V
VL Fault Lockout Voltage	Rising edge, hysteresis = 50mV	3.75		4.05	V
VL/CSL Switchover Voltage	Rising edge, hysteresis = 60mV	4.2		4.7	V
Reference Output Voltage	No external load (Note 1)	2.43		2.57	V
Reference Load Regulation	0 < I _{REF} < 100μA			15	mV
V+ Shutdown Current	SHDN = 0V, V+ = 30V, CSL = 0 or 5.5V			10	μA
V+ Off-State Leakage Current	FB = CSH = CSL = 5.5V, VL switched over to CSL			15	μA
Quiescent Power Consumption				2	mW
OSCILLATOR AND INPUTS/OUTPUTS					
Oscillator Frequency	SYNC = REF	250		350	kHz
	SYNC = 0 or 5V	120		180	
SYNC High Pulse Width		250			ns
SYNC Low Pulse Width		250			ns
Oscillator Sync Range		210		320	kHz
Maximum Duty Cycle	SYNC = REF	97			%
	SYNC = 0 or 5V	98			
DL On-Resistance	High or low			5	Ω
DH On-Resistance	High or low, BST - LX = 4.5V			5	Ω

Note 3: Specifications from 0°C to -40°C are guaranteed by design, not production tested.

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

標準動作回路

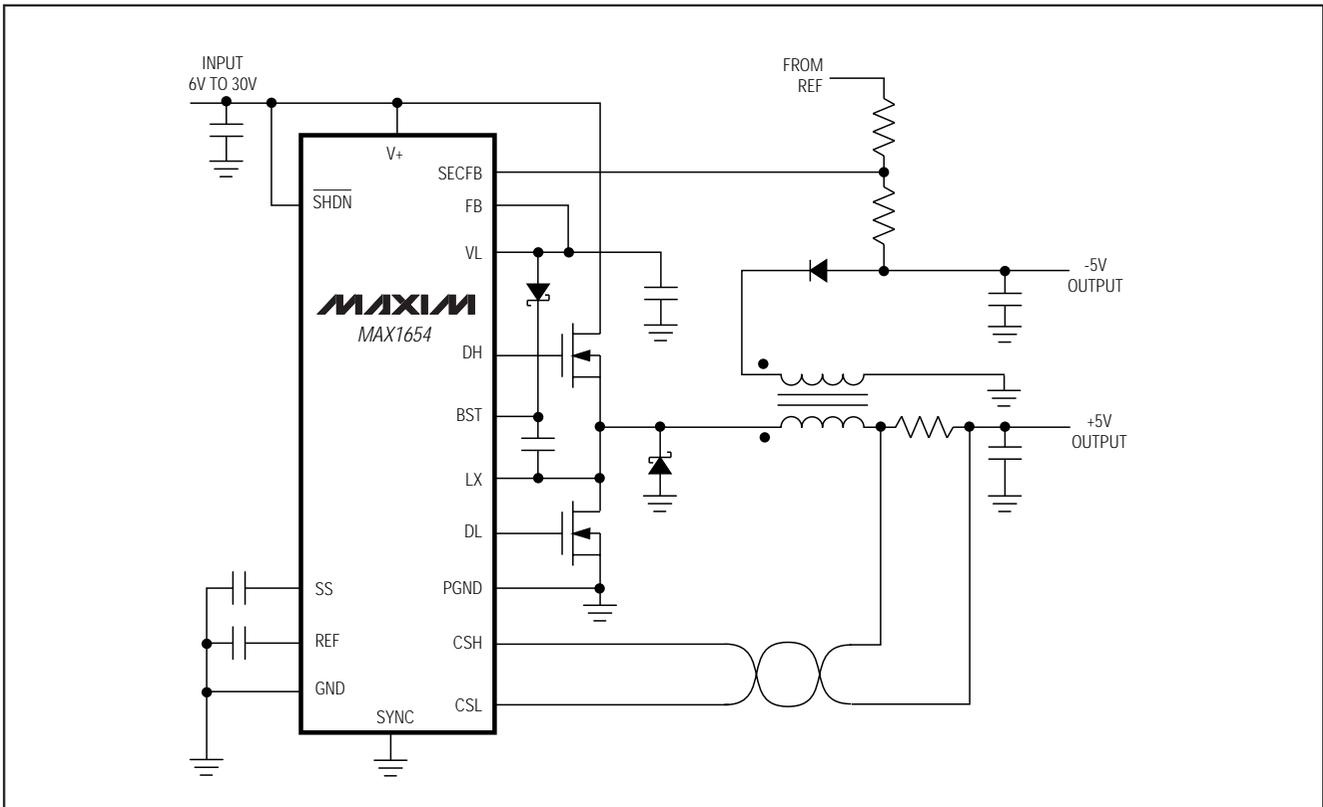
MAX1652-MAX1655



高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

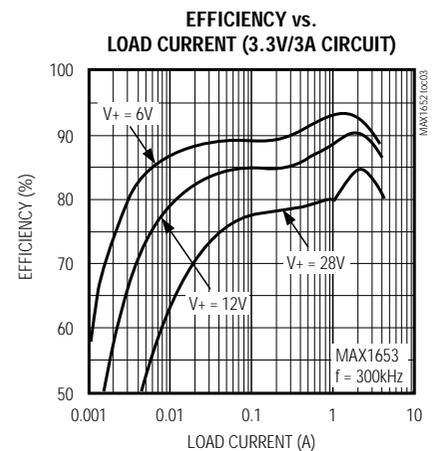
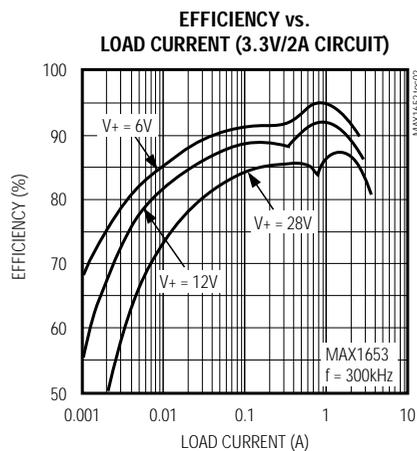
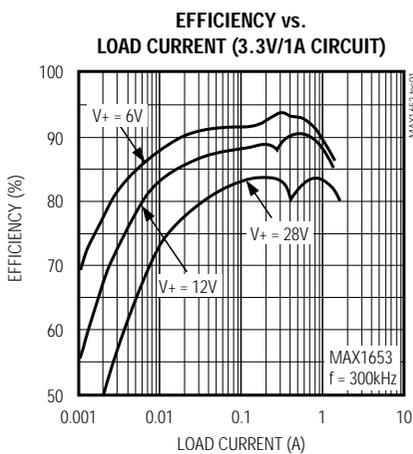
MAX1652-MAX1655

標準動作回路(続き)



標準動作特性

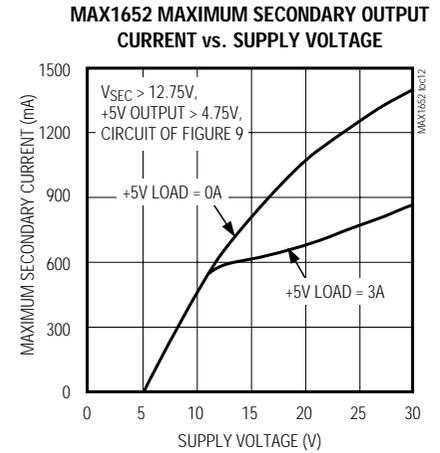
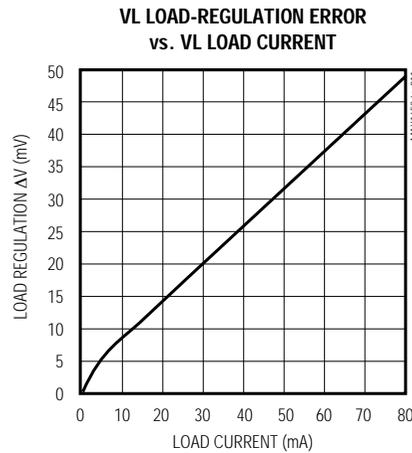
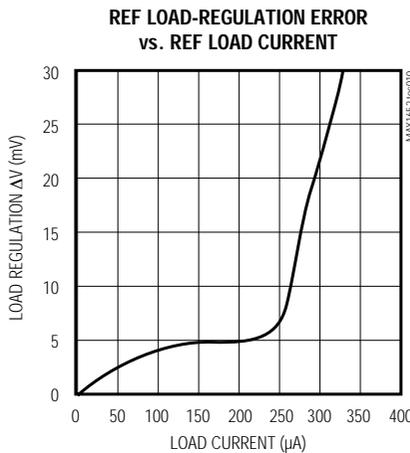
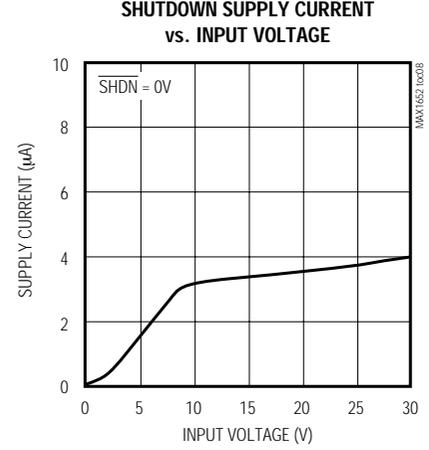
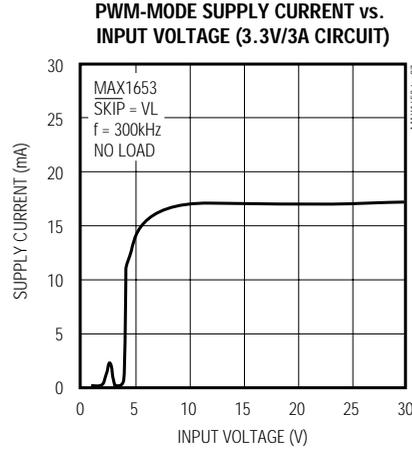
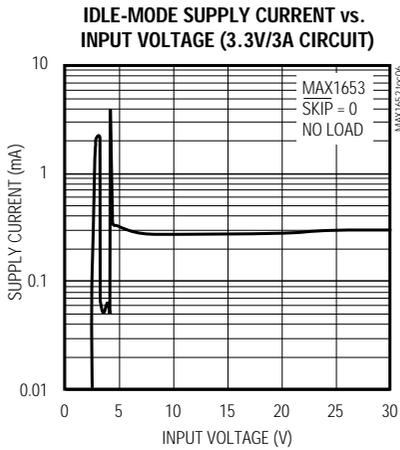
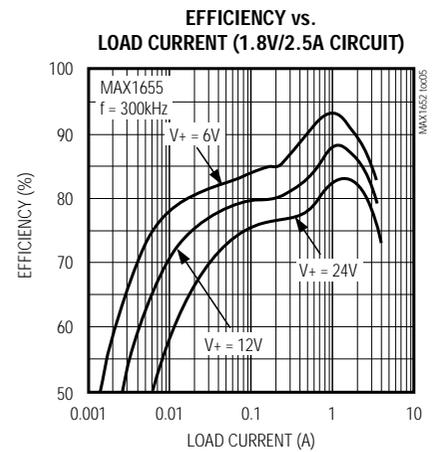
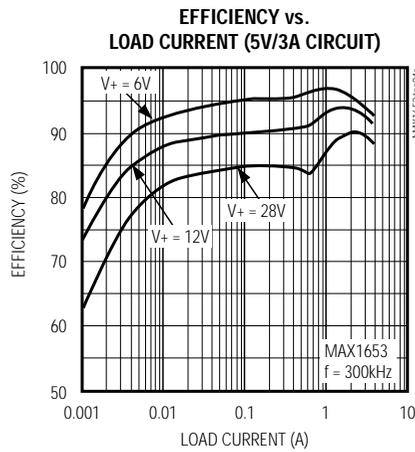
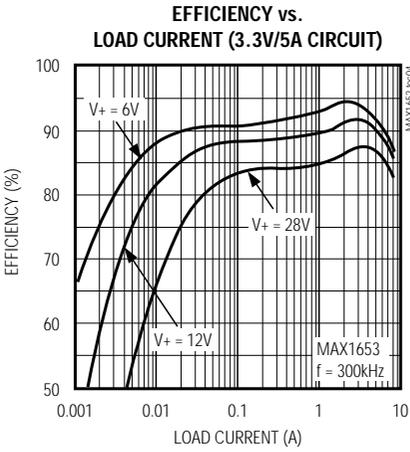
(Circuit of Figure 1, $\overline{\text{SKIP}} = \text{GND}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)



高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

標準動作特性(続き)

(Circuit of Figure 1, SKIP = GND, T_A = +25°C, unless otherwise noted.)



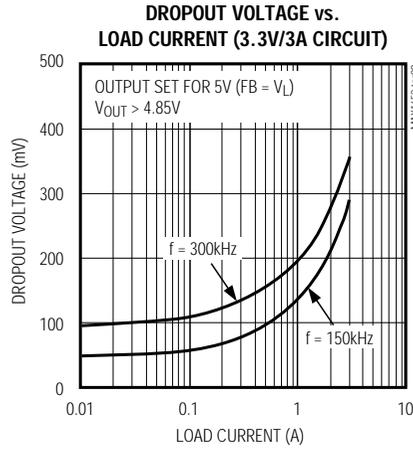
MAX1652-MAX1655

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

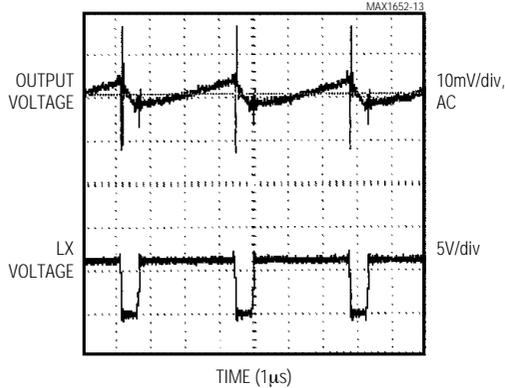
MAX1652-MAX1655

標準動作特性(続き)

(Circuit of Figure 1, $\overline{\text{SKIP}} = \text{GND}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

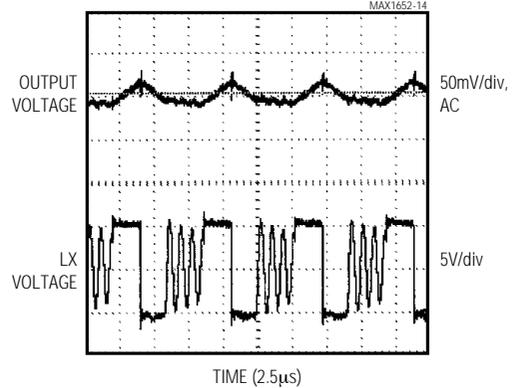


PULSE-WIDTH-MODULATION MODE WAVEFORMS



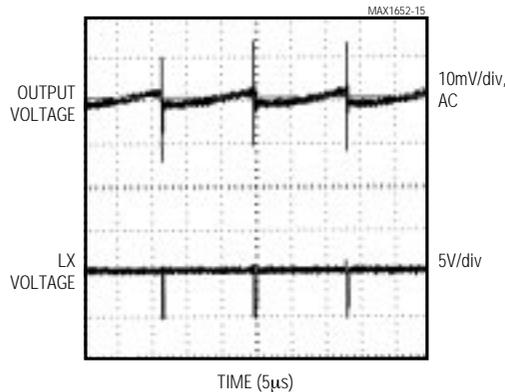
$V_{\text{IN}} = 6\text{V}$, 3.3V/3A CIRCUIT

IDLE-MODE WAVEFORMS



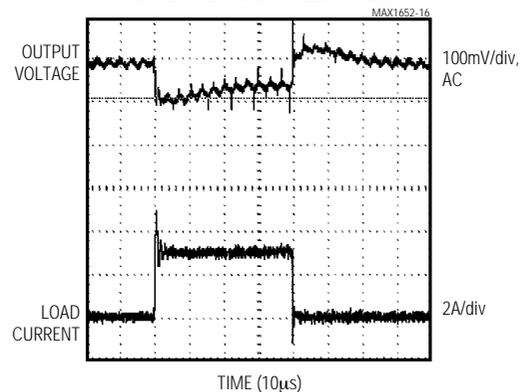
$I_{\text{LOAD}} = 300\text{mA}$, $V_{\text{IN}} = 10\text{V}$, 3.3V/3A CIRCUIT

DROPOUT WAVEFORMS



$V_{\text{IN}} = 5.1\text{V}$, NO LOAD, 3.3V/3A CIRCUIT,
SET TO 5V OUTPUT (FB = V_L)

LOAD-TRANSIENT RESPONSE



$V_{\text{IN}} = 15\text{V}$, 3.3V/3A CIRCUIT

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

端子説明

端子	名称	機能
1	SS	ソフトスタートタイミングコンデンサ接続。全電流リミットまでのランブタイムは約1ms/nFです。
2	SECFB (MAX1652/ MAX1654)	二次巻線フィードバック入力。通常は、補助出力からの抵抗分圧器に接続します。SECFBは未接続のままにしておかないで下さい。 <ul style="list-style-type: none"> MAX1652: SECFBはVSECFB = 2.50Vで安定化します。使用しない時は、VLに接続して下さい。 MAX1654: SECFBはVSECFB = 0Vで安定化します。使用しない時は、値の大きな電流制限抵抗 ($I_{MAX} = 100\mu A$)を介して負電圧に接続して下さい。
	SKIP (MAX1653/ MAX1655)	ハイの時にパルススキップモードをディセーブルします。通常はGNDに接続して下さい。SKIPは未接続のままにしておかないで下さい。SKIPが接地された場合には、デバイスは、負荷電流が最大値の約30%を超えると、パルススキップ動作から全PWM動作に自動的に切り換わります(表3)。
3	REF	リファレンス電圧出力。最小0.33 μF でGNDにバイパスして下さい。
4	GND	低ノイズアナロググランド及びフィードバックリファレンス点
5	SYNC	発振器同期及び周波数選択。150kHz動作ではGNDかVLに接続し、300kHz動作ではREFに接続して下さい。ハイからローへの遷移によって新たなサイクルがスタートします。SYNCは、0~5Vのロジックレベルで駆動して下さい(V_{IH} 及び V_{IL} の仕様は「Electrical Characteristics」の表を参照)。SYNCキャプチャ範囲は190kHz~340kHzです。
6	SHDN	シャットダウン制御入力、アクティブロー。ロジックスレッシュホールドは約1V(内部NチャンネルMOSFETの V_{TH})に設定されます。自動スタートアップを実行する場合は、SHDNをV+に接続して下さい。
7	FB	フィードバック入力。可変モードのフィードバック電圧で安定化します。このFBは、以下の通り固定出力電圧設定値を選択するDual Mode™入力です。 <ul style="list-style-type: none"> 3.3V動作ではGNDに接続して下さい。 5V動作ではVLに接続して下さい。 可変モードでは、FBを抵抗分圧器に接続して下さい。FBを+5V CMOSロジックで駆動すると、システム制御のもとで出力電圧を変えることができます。
8	CSH	電流検出入力、ハイサイド。電流リミットのレベルは、CSLを基準として100mVです。
9	CSL	電流検出入力、ローサイド。固定出力モードでは、フィードバック入力としても利用できます。
10	V+	バッテリー電圧入力(4.5V~30V)。0.1 μF コンデンサを用いて、V+を、ICの近くのPGNDにバイパスして下さい。VLに給電するリニアレギュレータに接続して下さい。
11	VL	5V内部リニアレギュレータ出力。VLは、このチップの電源電圧範囲にもなります。自動ブートストラップでは、CSL($V_{CSL} > 4.5V$)を介してVLが出力電圧に切り換わります。GNDは4.7 μF でバイパスして下さい。外部負荷では、VLが5mAまで供給できます。
12	PGND	電源グランド
13	DL	ローサイドゲート駆動出力。通常は同期整流MOSFETを駆動します。0VからVLまでスイングします。
14	BST	ハイサイドゲート駆動用のブーストコンデンサ接続(0.1 μF)
15	LX	スイッチングノード(インダクタ)接続。ハザードなしにグランドの2V下でスイングできます。
16	DH	ハイサイドゲート駆動出力。通常はメインバックスイッチを駆動します。DHは、LXスイッチングノード電圧によってLXからBSTまでスイングするフローティングドライバ出力です。

Dual Modeはマキシムの商標です。

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

標準アプリケーション回路

MAX1653の単一出力3.3Vバックコンバータ(図1)は、入力が30V以下(外部MOSFETの選択により制限を受けます)の広範なアプリケーションに容易に適用できます。この場合、表1の該当する部品に置き替えて下さい(該当するメーカを表2に示します)。これらの回路は、コンデンサリップル電流など、ストレス関連パラメータで最悪の場合の仕様を満たしながら、コスト、サイズ及び効率のバランスを上手にとることができます。

これらの回路の周波数を変更する時は、まず部品定数(特に最大バッテリー電圧でのインダクタンス値)を計算し直して下さい。

MAX1652及びMAX1654を使用したデュアル出力回路については、図9及び「二次フィードバックレギュレーションループ」の項を参照して下さい。

詳細

MAX1652ファミリーはBiCMOSのスイッチモード電源コントローラで、主として、高効率と低自己消費電流を不可欠とするバッテリー駆動アプリケーションのバックトポロジーレギュレータ用に設計されたものです。これらの素子は、柔軟なフローティング高速ゲートドライバにより、ブースト、反転、Cuk等の他のトポロジーでも良好に動作します。軽負荷での効率は、自動Idle Mode動作、つまりMOSFETゲートチャージによる損失を低減する可変周波数パルススキップモードによって改善されます。ステップダウンパルススイッチング回路は、2個のNチャンネルMOSFET、1個の整流器、及び1個のLC出力フィルタで構成されています。出力電圧は、スイッチングノードのAC電圧の平均値であり、MOSFETスイッチのデューティサイクルを変えることにより調整されます。ハイサイドのNチャンネルMOSFETに供給されるゲート駆動信号はバッテリー電圧よりも高くする必要があるので、0.1 μ FコンデンサをBSTに接続したフライイングコンデンサブースト回路を利用して実現しています。

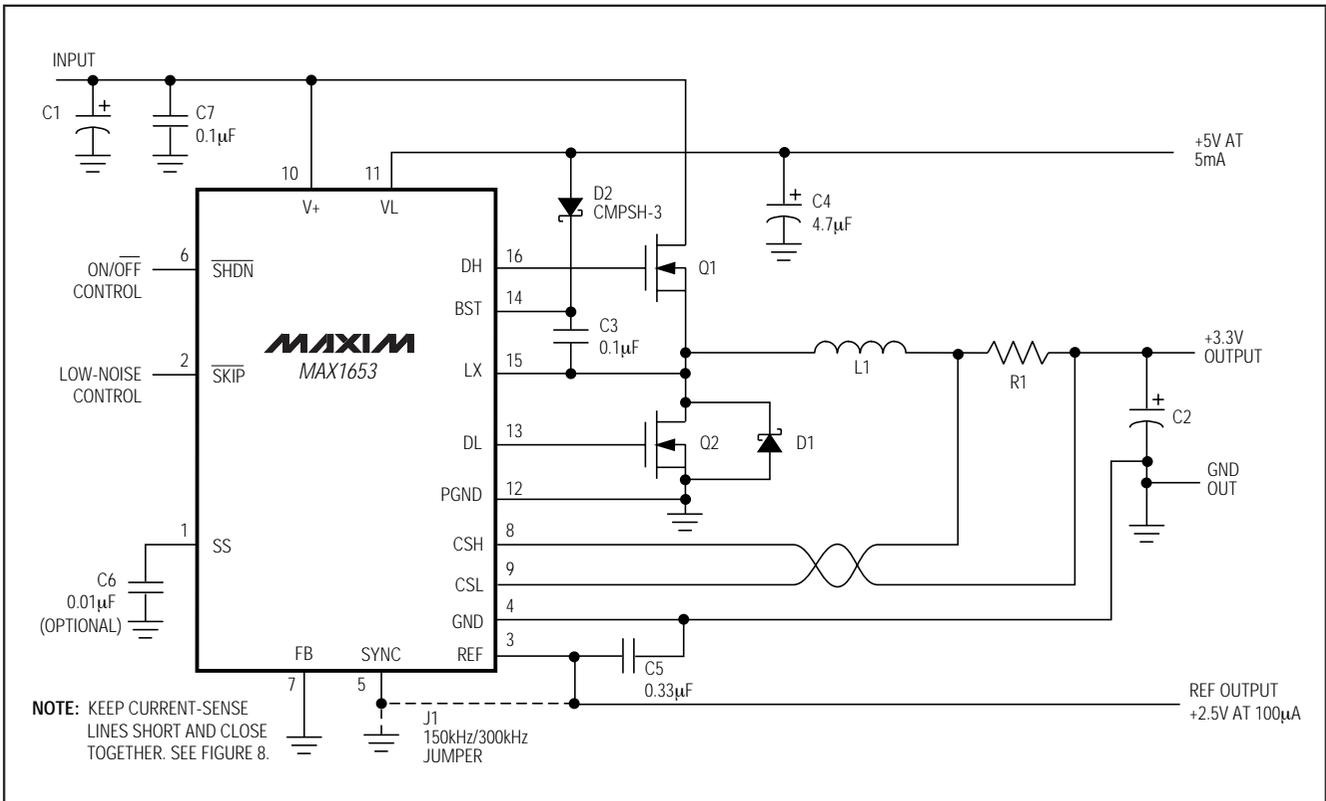


図1. 標準3.3Vアプリケーション回路(部品定数は表1を参照)

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

表1. 標準アプリケーション用の部品選択

COMPONENT	3.3V at 1A	3.3V at 2A	5V/3.3V at 3A	3.3V at 5A	1.8V at 2.5A
Input Range	4.75V to 28V	4.75V to 28V	4.75V to 28V	4.75V to 28V	4.75V to 22V
Frequency	300kHz	300kHz	300kHz	300kHz	150kHz
Q1 High-Side MOSFET	International Rectifier 1/2 IRF7101	International Rectifier 1/2 IRF7303 or Fairchild Semiconductor 1/2 NDS8936	International Rectifier IRF7403 or Fairchild Semiconductor NDS 8410A	Fairchild Semiconductor FDS6680	International Rectifier 1/2 IRF7303 or Fairchild Semiconductor 1/2 NDS8936
Q2 Low-Side MOSFET	International Rectifier 1/2 IRF7101	International Rectifier 1/2 IRF7303 or Fairchild Semiconductor 1/2 NDS8936	International Rectifier IRF7403 or Fairchild Semiconductor NDS 8410A	Fairchild Semiconductor FDS6680	International Rectifier 1/2 IRF7303 or Fairchild Semiconductor 1/2 NDS8936
C1 Input Capacitor	10μF, 35V AVX TPSD106M035R0300	22μF, 35V AVX TPSE226M035R0300	(2) 22μF, 35V AVX TPSE226M035R0300	(3) 22μF, 35V AVX TPSE226M035R0300	10μF, 25V ceramic Taiyo Yuden TMK325F106Z
C2 Output Capacitor	100μF, 6.3V AVX TPSC107M006R	220μF, 10V AVX TPSE227M010R0100 or Sprague 594D227X001002T	470μF, 6V (for 3.3V) Kemet T510X477M006AS or (2) 220μF, 10V (for 5V) AVX TPSE227M010R011	(3) 330μF, 10V Sprague 594D337X0010R2T or (2) 470μF, 6V Kemet T510X477M006AS	470μF, 4V Sprague 594D477X0004R2T or 470μF, 6V Kemet T510X477M006AS
D1 Rectifier	1N5819 or Motorola MBR0520L	1N5819 or Motorola MBRS130LT3	1N5819 or Motorola MBRS130LT3	1N5821 or Motorola MBRS340T3	1N5817 or Motorola MBRS130LT3
R1 Sense Resistor	70mΩ Dale WSL-1206-R070F or IRC LR2010-01-R070	33mΩ Dale WSL-2010-R033F or IRC LR2010-01-R033	25mΩ Dale WSL-2010-R025F or IRC LR2010-01-R025	12mΩ Dale WSL-2512-R012F	30mΩ Dale WSL-2010-R030F or IRC LR2010-01-R030
L1 Inductor	33μH Sumida CDR74B-330	15μH Sumida CDR105B-150	10μH Sumida CDRH125-100	4.7μH Sumida CDRH127-4R7	15μH Sumida CDRH125-150

表2. 部品メーカー

MANUFACTURER	USA PHONE	FACTORY FAX [Country Code]
AVX	803-946-0690	[1] 803-626-3123
Central Semiconductor	516-435-1110	[1] 516-435-1824
Coilcraft	847-639-6400	[1] 847-639-1469
Coiltronics	561-241-7876	[1] 561-241-9339
Dale	605-668-4131	[1] 605-665-1627
Fairchild	408-822-2181	[1] 408-721-1635
International Rectifier	310-322-3331	[1] 310-322-3332
IRC	512-992-7900	[1] 512-992-3377
Kemet	408-986-0424	[1] 408-986-1442
Matsuo	714-969-2491	[1] 714-960-6492
Motorola	602-303-5454	[1] 602-994-6430

MANUFACTURER	USA PHONE	FACTORY FAX [Country Code]
Murata	814-237-1431 800-831-9172	[1] 814-238-0490
NIEC	805-867-2555*	[81] 3-3494-7414
Sanyo	619-661-6835	[81] 7-2070-1174
Siliconix	408-988-8000 800-554-5565	[1] 408-970-3950
Sprague	603-224-1961	[1] 603-224-1430
Sumida	847-956-0666	[81] 3-3607-5144
Taiyo Yuden	408-573-4150	[1] 408-573-4159
TDK	847-390-4461	[1] 847-390-4405
Transpower Technologies	702-831-0140	[1] 702-831-3521

* Distributor

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

MAX1652 ~ MAX1655は、図2に示すように9つの主要回路ブロックから構成されています。

PWMコントローラブロック：

- 多入力PWMコンパレータ
- 電流検出回路
- PWMロジックブロック
- デュアルモード内部フィードバックマルチプレクサ
- ゲートドライバ出力
- 二次フィードバックコンパレータ

バイアスジェネレータブロック：

- +5Vリニアレギュレータ
- 自動ブートストラップ切換え回路
- +2.50Vリファレンス

これらの内部ICブロックはバッテリーからは直接駆動されません。+5Vリニアレギュレータがバッテリー電圧を降圧し、ゲートドライバ及びIC内部電源(VLピン)に電力を供給します。同期スイッチゲートドライバは、+5V VLから直接駆動されますが、ハイサイドスイッチのゲートドライバは、外部のダイオード・コンデンサブースト回路を介してVLから間接駆動されます。出力電圧が4.5Vを超えると、自動ブートストラップ回路によって+5Vリニアレギュレータがオフになり、その出力電圧によりICが駆動されます。

PWMコントローラブロック

電流モードPWMコントローラの心臓部は多入力開ループコンパレータであり、リファレンス電圧に対する出力電圧誤差信号、電流検出信号、スローブ補償ランプ信号という3つの信号を加算します(図3)。このPWMコントローラは、従来の誤差アンプとこれに付随する位相シフトが除去されている直接サンプリング型であり、全出力電圧範囲にわたってサイクルごとに制御するという理想的な機能に近いものです。

コントローラは、重負荷のもとでは完全PWMモードで動作します。発振器からパルスを受ける毎にメインPWMラッチが設定され、デューティファクタ(約 V_{OUT}/V_{IN})で定められる期間だけハイサイドスイッチがオンになります。ハイサイドのスイッチがオフになると、同期整流器のラッチが設定されます。この60ns後にローサイドのスイッチがオンになり、次のクロックサイクルが始まる(連続モードの場合)まで、あるいはインダクタ電流がゼロを超える(断続モードの場合)まで、オンの状態を維持します。インダクタ電流が100mVの電流リミットのスレッシュホールドを超えるフォルト状態では、ハイサイドのラッチがリセットされ、ハイサイドスイッチがオフになります。

Idle Modeで軽負荷となると($\overline{SKIP} = \text{ロー}$)、インダクタ電流は、Idle Modeコンパレータで設定された25mVのスレッシュホールドを超えることはありません。もし、そのスレッシュホールドを超えた場合は、コントローラは殆どの発振器パルスをスキップして、スイッチング周波数

を低減し、ゲートチャージの損失をカットします。Idle Modeコンパレータは各サイクルが始まるとすぐにハイサイドのラッチをリセットするため、軽負荷時の発振器は事実上ゲートオフされます。ただし、フィードバック信号がリファレンス電圧レベルよりも低くなる場合にはゲートオフされません。

PWMモード時のコントローラは、固定周波数電流モードコントローラとして動作し、入力と出力の電圧比がデューティ比を設定します。電流モードフィードバックシステムは、出力電圧誤差信号に応じてピークインダクタ電流を安定化します。平均インダクタ電流はピーク電流とほぼ同一になるため、回路はスイッチモードのトランスコンダクタンスアンプとして動作し、通常デューティファクタ制御(電圧モード)PWMで用いられている第2の出力LCフィルタポールを、さらに高い周波数に上げます。このコントローラでは、スローブ補償ランプをメインPWMコンパレータ内で加算して、見かけのデューティファクタを50%よりも小さくすることで内部ループの安定性を持続し、再生インダクタ電流「階段波」を除去しています。

電圧及び電流検出入力相対利得は、メインPWMコンパレータの3つの差動入力段をバイアスする電流ソースの値で重み付けされています(図4)。電流コンパレータに対する電圧コンパレータの相対利得は、 $K = 2:1$ に内部固定されています。2%の標準負荷レギュレーション誤差は、ここから得られたループ利得(比較的に低い)で決まります。ループ利得の値が小さいため、ユニティゲインのクロスオーバをより低い周波数に移すことによって、出力フィルタコンデンサのサイズとコストを削減することができます。

出力フィルタコンデンサC2は、フィードバックループに主ポールを設定します。このポールは、出力コンデンサの寄生抵抗(ESR)で導かれてゼロになる前に、ループ利得を1にロールオフしなければなりません(「設計手順」の項参照)。12kHzポールゼロ解除フィルタは、ユニティゲインのクロスオーバの上にさらにロールオフします。この内部12kHz低域補償フィルタは、フィルタコンデンサのESRによりゼロを解除します。12kHzフィルタは、固定出力モードでも可変出力モードでもループに含まれています。

同期整流器ドライバ(DLピン)

同期整流は、通常のショットキダイオードを低抵抗MOSFETスイッチでシャントすることにより、整流器の伝導損を低減します。又、同期整流器を用いることで、ブーストゲートドライバ回路の適正な起動も保証されます。コスト低減等の理由で同期パワーMOSFETを省く必要がある場合には、2N7002などの小信号MOSFETで置き替えて下さい。

回路が連続コンダクションモードで動作している場合

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

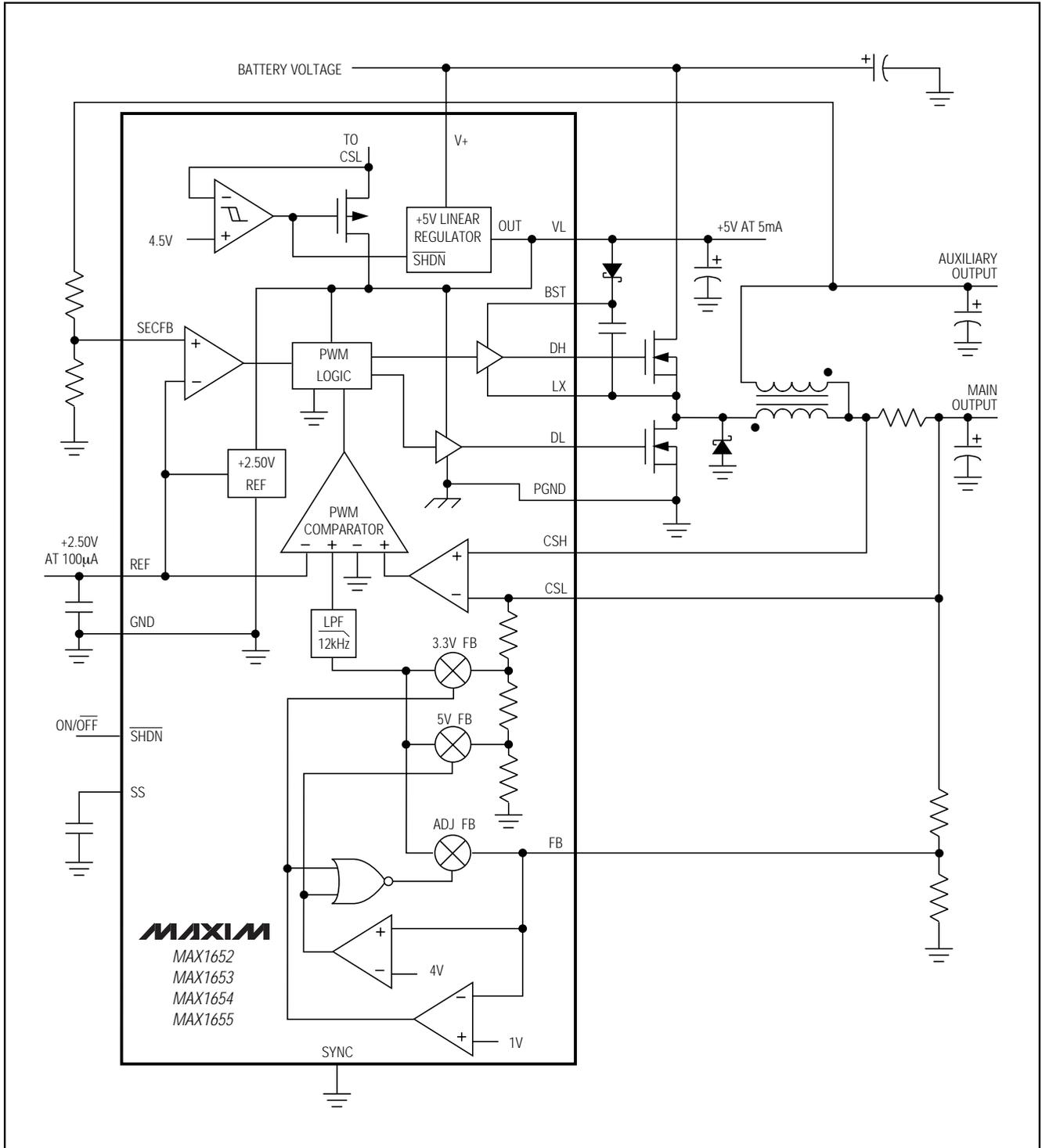


図2. MAX1652 ~ MAX1655のファンクションダイアグラム

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

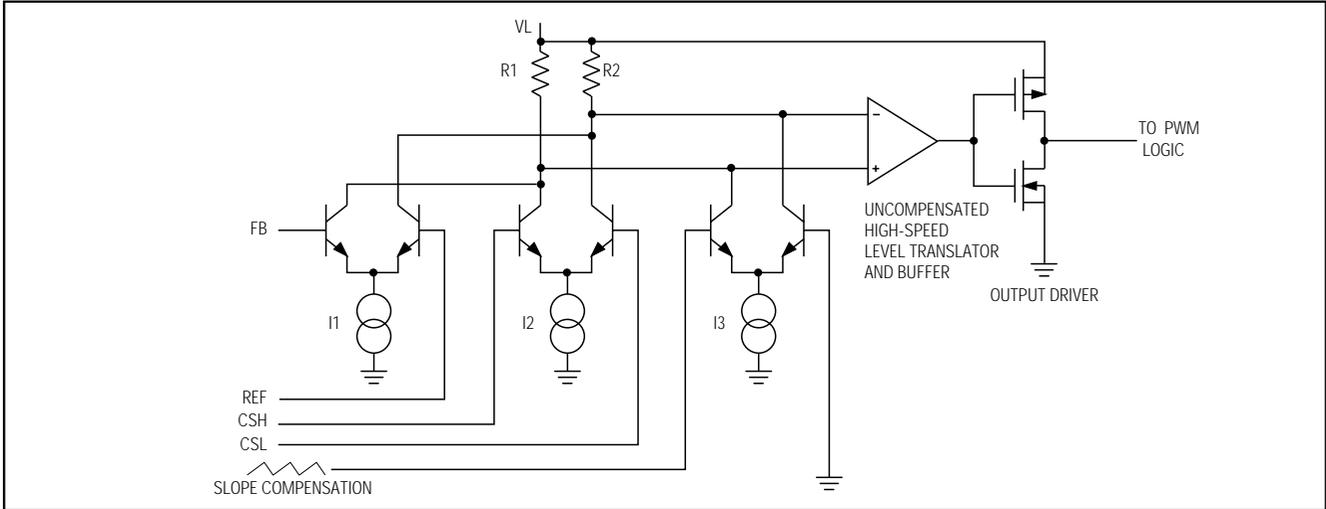


図4. メインPWMコンパレータのブロック図

には、DL駆動波形は、DHハイサイド駆動波形を補完するもの(デッドタイムを制御して、クロスコンダクションあるいは「貫通」を防止します)に過ぎません。断続モード(軽負荷)では、インダクタ電流がゼロ以下になると同期スイッチがオフになります。この同期整流器は、Idle Modeを含めあらゆる条件のもとで動作します。同期スイッチのタイミングは、二次フィードバック(SECFB)信号でさらに制御され、多出力クロスレギュレーションを向上させます(「二次フィードバックのレギュレーションループ」の項参照)。

内部VL及びREF電源

内部レギュレータは、PWMコントローラ、ロジック、リファレンス、及びその他のブロックを駆動する5V電源(VL)を生成します。この+5Vの低ドロップアウトリニアレギュレータは、外部負荷に対して5mAまでの電流を供給し、又ゲート駆動用電源に対して20mAの予備電流を供給することができます。VLとGND間を4.7µFコンデンサでバイパスして下さい。重要：VLは5.5Vを超えないようにして下さい。このVLは、メイン出力に全負荷をかけて測定します。VLが5.5Vを超えて昇圧されている場合は、原因として、ブーストダイオードの容量が大きすぎるか、又はV+でのリップル電流が大き過ぎることが考えられます。D2には小信号ダイオードだけを使用し(10mA~100mAのショットキ又は1N4148が適しています)、パッケージピンに直接0.1µFを接続してV+とPGND間をバイパスして下さい。

2.5Vリファレンス(REF)の精度は全温度範囲にわたって±1.6%となっているため、REFは高精度システムリファレンスとして最適です。REFとGND間を最小0.33µFでバイパスして下さい。REFは、外部負荷に対して1mAまでの電流を供給できます。ただし、V_{OUT}又はREFに対して極めて正確な仕様が不可欠である場合は、REFに100µAを超えるような負荷をかけないよう

にして下さい。REFに負荷をかけると、リファレンス電圧の負荷レギュレーション誤差によってメイン出力電圧が僅かに低下します。MAX1654のアプリケーションでは、SECFB分圧器によってREFに重負荷がかからないようにして下さい。

メイン出力電圧が4.5Vを超える時は、内部PチャンネルMOSFETスイッチによってCSLがVLに接続され、同時にVLリニアレギュレータがシャットダウンされます。この動作によってICがブートストラップされ、内部回路は、バッテリーからリニアレギュレータを介さずに、出力電圧から直接駆動されます。ブートストラップすることにより、ゲートチャージによる電力消費が少なくなり、又効率の悪いリニアレギュレータからではなく、90%効率のスイッチモードのソースから電力を供給することによって、自己消費電流の損失も低減します。

V_{OUT} < 4.5Vに設定した回路でも、外部システムの+5V電源からVLを駆動することで、ブートストラップのような効果が得られることがしばしばあります。このような擬似ブートストラップを得るには、ショットキダイオードを、そのカソードがVL側にくるように外部の+5VソースとVL間に追加します。この回路は1%~2%効率のブーストを提供し、さらに最小バッテリー入力電圧を4Vよりも低下させます。この場合、外部ソースは4.8V~5.5Vの範囲にします。

ブーストハイサイド ゲートドライバ電源(BSTピン)

ハイサイドNチャンネルスイッチのゲート駆動電圧は、図5に示されるようにフライングコンデンサのブースト回路で生成します。このコンデンサは、ハイサイドMOSFETのゲート・ソース端子と並列に配置され、VL電源により交互に充電されます。

スタートアップ時は、同期整流器(ローサイドMOS-

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

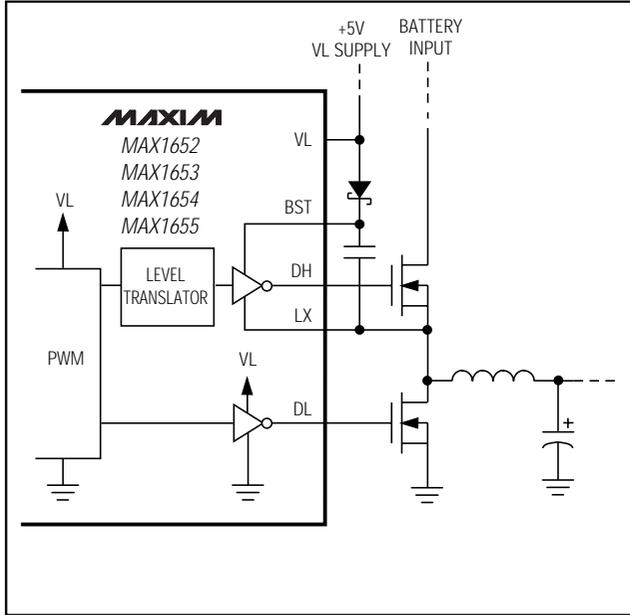


図5. ゲートドライバ用ブースト電源

FET)がLXを0Vにし、BSTコンデンサを5Vに充電します。サイクルの後半では、BSTとDH間の内部スイッチを閉じることによって、PWMがハイサイドMOSFETをオンにします。これにより、ハイサイドスイッチをオンにするために必要な電圧が供給されます。つまり、5Vのゲート駆動信号をバッテリー電圧を超えてブーストしています。

断続コンダクションモード(軽負荷時)でハイサイドMOSFETゲート(DH)に現れるリングングは、スイッチングノードLXのインダクタと浮遊容量で形成されたタンク回路の残留エネルギーに起因する自然の動作状態です。ゲートドライバの負電源電圧はLXを基準とするため、その場所に発生しているリングングはいずれも、直接ゲート駆動出力にカップリングされます。

電流制限及び 電流検出入力(CSH及びCSL)

CSHとCSLの電圧差が100mVを超える時は常に、電流制限回路によってメインPWMラッチがリセットされ、ハイサイドMOSFETスイッチがオフになります。この電流制限は両方向の電流の流れに有効で、スレッシュホルドリミットを $\pm 100\text{mV}$ に設定します。正の電流制限の許容差は $\pm 20\%$ であるため、十分な負荷能力を保証するには、外部検出抵抗を $80\text{mV}/R1$ としてサイズを定めませんが、部品は $120\text{mV}/R1$ の連続電流ストレスに耐えるように設計する必要があります。

ブレッドボード設計用、あるいは大電流アプリケーションでは、PCトレースよりも、ツイストペアで電流検出入力を配線する方が有用です。

発振周波数及び同期化(SYNC端子)

SYNC入力は発振周波数を制御します。SYNCをGND又はVLに接続すると150kHz動作になり、SYNCをREFに接続すると300kHz動作になります。このSYNC端子は、外部5V CMOSクロックジェネレータとの同期化に利用することもできます。SYNCの保証キャプチャ範囲は190kHz~340kHzです。

300kHz動作では、部品サイズとコスト面でアプリケーション回路が最適となります。150kHz動作では、効率が改善され、低デューティファクタ動作が向上します(「ドロップアウト動作」の項参照)。

ドロップアウト動作

クロックパルス幅を広げて最大デューティファクタを大きくすると、ドロップアウト(低入出力差動作)が向上します。このアルゴリズムは次のようになります。電流制限が行われないうちに出力電圧(V_{OUT})が安定化しなくなると、コントローラはオフタイム期間をスキップします(オンタイムを延長します)。サイクル終了時に出力がまだ安定化していなければ、別のオフタイム期間がスキップされます。この動作は、オフタイム期間が3回スキップされるまで続けられ、事実上、クロック周波数を4分割します。

標準PWM最小オフタイムは、動作周波数に関係なく常に300nsです。動作周波数を下げると、最大デューティファクタが98%よりも大きくなります。

低ノイズモード(SKIPピン)

低ノイズモード(SKIP=ハイ)は、オーディオ装備システム、セルラ電話、RF通信コンピュータ、電磁ペン入力システム等のノイズに敏感なアプリケーションで、RF及び可聴周波干渉を最小限に抑えるのに有効です。表3の動作モードの概要を参照して下さい。SKIPは、外部ロジック信号から駆動できます。

MAX1653及びMAX1655は、負荷及びライン条件に関係なく一定のスイッチング周波数を保証し、システムオーディオ又はIF帯域以外の既知周波数にエミッションを集中させることによって、スイッチングノイズによる干渉を低減します。発振周波数は、スイッチング周波数の高調波が感応周波数帯域に重ならないように選択して下さい。必要な場合は、発振器を許容差の厳しい外部クロックジェネレータと同期させて下さい。

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

表3. 動作モードの真理値表

SHDN	SKIP	LOAD CURRENT	MODE NAME	DESCRIPTION
Low	X	X	Shutdown	All circuit blocks turned off; supply current = 3µA typ
High	Low	Low, <10%	Idle	Pulse-skipping; supply current = 300µA typ at $V_{IN} = 10V$; discontinuous inductor current
High	Low	Medium, <30%	Idle	Pulse-skipping; continuous inductor current
High	Low	High, >30%	PWM	Constant-frequency PWM; continuous inductor current
High	High	X	Low Noise* (PWM)	Constant-frequency PWM regardless of load; continuous inductor current even at no load

* MAX1652/MAX1654にはSKIPピンがないため、低ノイズモードにはなりません。
X = 任意

低ノイズモード(SKIP=ハイ)を使用すると、強制的にPWMコントローラに2つの変更が加えられます。第1の変更は、最小電流コンパレータをディセーブルし、出力が安定化していても各サイクルの初めにPWMラッチを設定できるようにすることによって、固定周波数動作を保証します。第2の変更は、インダクタ電流を連続的に流すことを保証します。これにより、逆電流制限検出スレッショルドを0mVから-100mVに変更し、極めて小さな負荷でインダクタ電流を反転できるようにすることで、断続モードのインダクタのリングングを抑制できます。

殆どのアプリケーションでは、SKIPをGNDに接続し、自己消費電流を低減します。SKIPがハイの時の消費電流は、外部MOSFETゲートの容量とスイッチング損失に応じて、通常10mA~20mAです。

SKIPを介した強制連続コンダクションは、トランス結合された多出力電源のクロスレギュレーションを向上させます。SKIPピンのこの第2の機能は、SECFBフィードバックピンを介して二次安定化を追加する方法と同じ結果をもたらしますが、自己消費電流はずっと大きくなります。但し、MAX1652ファミリでは、SECFBとSKIPの端子と機能は相互排他的になっているため、ノイズ仕様の厳しいアプリケーションでは、SECFBフィードバックを構築するよりもSKIPをイネーブルしてクロスレギュレーションを向上させる方が有用です。

可変出力フィードバック (デュアルモードFB端子)

MAX1652~MAX1655ファミリには、固定出力電圧モードと可変出力電圧モードがあります。固定モードの場合、3.3V出力ではFBをGNDに接続し、5V出力ではFBを V_L に接続して下さい。このファミリのデバイスはいずれも図6の回路を用いて、メイン出力電圧を外部抵抗で容易に調整できるようになっています。フィードバック電圧の公称値は、MAX1655を除きすべてのファミリメンバで2.5Vです。MAX1655は公称FB電圧が1Vとなっています。MAX1652の負荷レギュレーション誤差を補償するには、出力電圧(図6の式から得られる値)を約2%高めに設定します。例えば、3.0V出力用の設計では、公称出力電圧が3.06Vになるような抵抗比を使用します。この僅かなオフセットにより、最高の精度を実現します。R5に推奨される公称値は5k~100kです。

出力電圧のリモート検出は、固定出力モードでは電圧及び電流検出入力(CSL)の性質により不可能となりますが、可変モードでは、外部抵抗分圧器の最上部をリモート検出点として使用することで、容易に達成できます。

低 V_{OUT}/V_{IN} 比に対する デューティファクタの制限

MAX1652/MAX1653/MAX1654の出力電圧は下は2.5Vまで、又MAX1655の出力電圧は僅か1Vまで調整可能です。但し、動作周波数、高入力電圧、及び低出力電圧の選択は、最小デューティファクタによって制限を受ける場合があります。

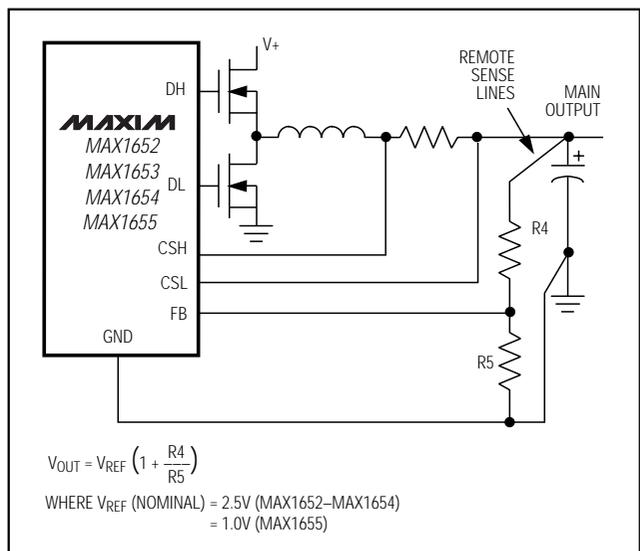


図6. 一次出力電圧の調整

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

設計手順

設計済みの標準アプリケーション回路(図1及び表1)は、共通アプリケーション向けにすぐに利用できる解決策となっています。電圧又は電流条件が異なる場合は、次に述べる設計手順に従って基本回路を最適化して下さい。又、設計を始める前に次の事柄を確認して下さい。

$V_{IN(MAX)}$ 、最大入力(バッテリー)電圧。この値は、バッテリーを挿入せずにバッテリー充電器又はACアダプタを接続した時の無負荷動作など、最悪条件を考慮する必要があります。 $V_{IN(MAX)}$ は30Vを超えないようにして下さい。この上限値30Vは、GNDに対するBSTフローティングゲートドライバのブレークダウン電圧(絶対最大電圧36V)によって決まります。

$V_{IN(MIN)}$ 、最小入力(バッテリー)電圧。この値は、最低のバッテリー条件のもとで全負荷をかけたものである必要があります。 $V_{IN(MIN)}$ が4.5Vよりも低い場合、外部からVLを4.8V以上にするための特別な回路を使用しなければなりません。最小入出力差が1Vよりも低い場合は、良好なAC負荷レギュレーションを維持するために必要なフィルタ容量が増加します。

インダクタ値

正確なインダクタ値はそれ程重要ではありません。インダクタ値を変えて、サイズ、コスト、効率の間のバランスを取ることができます。インダクタ値を小さくすると、サイズとコストは最小になりますが、ピーク電流が高くなるため、効率も低下します。物理的に最小のインダクタを使用できるようにするには、連続モードと断続モードの境界で回路が動作するまでインダクタンスを下げて下さい。インダクタ値をさらに下げてこのクロスオーバーポイントよりも小さくすると、全負荷時でも断続コンダクション動作が発生します。これを利用すれば、出力フィルタ容量の要求値を下げることができますが、コアエネルギー蓄積の要求値も又増加してしまいます。これに対しインダクタ値を高くすると効率は向上しますが、ある点に達すると、余分なワイヤ巻数による抵抗損のために、低いAC電流レベルから得られるメリットがなくなってしまいます。又、高いインダクタ値は負荷トランジェント応答にも影響します(「低電圧動作」の項の V_{SAG} の式を参照)。

MAX1652ファミリは、主に効率の高いバッテリー駆動アプリケーションを対象としているため、ここでは連続コンダクション動作時の計算式を示します。クロスオーバーポイント及び断続モードの計算式については、マキシム社の「Battery Management and DC-DC Converter Circuit Collection」の付録Aを参照して下さい。断続コンダクションは、通常のIdle Mode動作には影響ありません。

重要なインダクタパラメータは、インダクタンス値(L)、ピーク電流(I_{PEAK})、及びDC抵抗(R_{DC})の3つです。下

に示した式には定数LIRが用いられており、この定数は、DC負荷電流に対するインダクタのピークトゥピークAC電流の比です。LIRの値を大きくするとインダクタンスは小さくできますが、損失及びリップルが増大してしまいます。サイズと損失の適切な妥協点は、30%のリップル電流対負荷電流比(LIR = 0.3)で求められ、これは、DC負荷電流の1.15倍のピークインダクタ電流に相当します。

$$L = \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f \times I_{OUT} \times LIR}$$

ここで、 f = スイッチング周波数(通常150kHz又は300kHz)

I_{OUT} = 最大DC負荷電流

LIR = ACとDCのインダクタ電流の比(通常0.3)

全負荷時のピークインダクタ電流は、上式を用いると $1.15 \times I_{OUT}$ になりますが、それ以外の場合には、次式で計算できます。

$$I_{PEAK} = I_{LOAD} + \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{2 \times f \times L \times V_{IN(MAX)}}$$

インダクタのDC抵抗は、効率を上げるための重要なパラメータであり、無条件に最小にしなければなりません($I_{OUT} = 3A$ の場合は、なるべく25mΩ以下)。既製の標準インダクタが入手できない場合は、 $L \times I_{PEAK}^2$ を超えるコアを選択し、巻線領域にぴったり合った最大直径のワイヤをコアに巻き付けて下さい。300kHzアプリケーションではフェライトコア材料、又150kHzアプリケーションではKool-mu(アルミ合金)を強くお勧めします。後者の場合は粉状の鉄も使用できます。軽負荷時の効率が重要でない場合(例えば、5V~3Vのデスクトップアプリケーション)は、300kHzでも透磁率の低い鉄粉コアを使用することができます。大電流のアプリケーションでは、遮蔽コア形態(トロイダルコアやポットコア等)を使用することで、ノイズ、EMI、及びスイッチング波形ジッタを低く抑えることができます。

電流検出抵抗値

電流検出抵抗値は、最悪の場合の低電流リミットスレッシュホールド電圧(「Electrical Characteristics」の表参照)とピークインダクタ電流により計算します。以下に示す連続モードでのピークインダクタ電流の計算は、スイッチのサイズ決定とインダクタ電流飽和定格の指定にも有効です。インダクタ値をLIR = 0.3以下に設定し(高いインダクタ値)、300kHz動作を選択した場合は、計算を簡単にするために I_{PEAK} の代わりに I_{LOAD} を使用することもできます。この場合、表面実装の金属被膜抵抗のような低インダクタンス抵抗が適しています。

$$R_{SENSE} = \frac{80mV}{I_{PEAK}}$$

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

入力コンデンサ値

デバイスに近い場所で、V+とGND間に小型のセラミックコンデンサ(0.1μF)を接続して下さい。又、ESRの低いバルクコンデンサをハイサイドMOSFETのドレインに直接接続して下さい。バルク入力フィルタコンデンサは、コンデンサ値ではなく入力リップル電流要件と電圧定格により選択して下さい。リップル電流要件を満たすほどの低い等価直列抵抗(ESR)の電解コンデンサを使用すれば、十分な容量値が得られます。Sanyo OS-CONやNichicon PL等のセラミックコンデンサ又は低ESRアルミ電解コンデンサが最適です。タンタル型も使用できますが、高い入力サージ電流に対する耐性が低くなる場合もあります。RMS入力リップル電流は、次に示すように入力電圧と負荷電流によって決まり、 $V_{IN} = 2 \times V_{OUT}$ の時に、最悪のケースが発生します。

$$I_{RMS} = I_{LOAD} \times \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

$$I_{RMS} = I_{LOAD} / 2 \text{ when } V_{IN} \text{ is } 2 \times V_{OUT}$$

出力フィルタコンデンサ値

出力フィルタコンデンサ値は、ESR、容量、及び電圧定格の要件によって決まります。電解コンデンサとタンタルコンデンサは、一般に電圧定格とESR仕様により選択されます。これは、一般に双方のコンデンサの出力容量が、AC安定性に求められる容量よりも大きいからです。このデバイスに対しては、AVX TPS、Sprague 595D、Sanyo OS-CON、又はNichicon PLシリーズ等のスイッチングレギュレータ用の特殊低ESRコンデンサだけを使用して下さい。安定性を保証するには、次式で得られる最小容量及び最大ESR値を満たすコンデンサのみを使用して下さい。

$$C_{OUT} > \frac{V_{REF}(1 + V_{OUT}/V_{IN(MIN)})}{V_{OUT} \times R_{SENSE} \times f}$$

$$R_{ESR} < \frac{R_{SENSE} \times V_{OUT}}{V_{REF}}$$

(この値に1.5をかけてもよい。以下の注を参照して下さい。)

これらの式は、ジッタのない固定周波数動作を保証し、ゼロから全負荷までの段階的変化に対して良好に減衰した出力応答が得られるように、位相マージンを45°に設定した最悪の場合を想定したものです。コストに敏感な一部の設計者は、とくに負荷に大きな段階的変化がない場合は、より安価な(品質の悪い)コンデンサを使用することで、以上のルールを曲げたいと思う場合もあります。その場合、全温度範囲にわたるベンチテストを行い、ノイズとトランジェント応答が許容できることを確認して下さい。

安定動作と不安定動作間の境界線は、明確に定められてはいません。位相マージンが小さくなると、その症状

として先ず僅かなタイミングジッタが発生し、これがスイッチング波形ではエッジのぼやけとなって現れ、その範囲がぴったり一致するとは言えなくなります。技術的に言えば、その時スイッチング周波数が一定でないために、この(通常)無害なジッタが不安定動作となります。コンデンサの品質が低下すると、ジッタがより顕著になり、負荷トランジェント出力電圧波形のエッジがギザギザに見えてきます。最終的には、負荷トランジェント電圧波形のリングングがひどくなり、ピークノイズレベルが出力電圧の許容値を超えてしまいます。但し、位相マージンがゼロで非常に不安定であっても、出力電圧ノイズは、(少なくとも一定負荷のもとでは) $I_{PEAK} \times R_{ESR}$ 以上に悪化することは絶対にないことに注意して下さい。

注：RFコミュニケータ又はノイズ仕様の厳しいその他のアナログ機器は、慎重に、かつESRガイドラインを守って設計する必要があります。ノートブックコンピュータや同様の民生用温度範囲のデジタルシステムを設計する場合は、 R_{ESR} 値を1.5倍しても、安定性又はトランジェント応答が劣化することはありません。

出力電圧リップルは、通常フィルタコンデンサのESRによって決まり、 $I_{RIPPLE} \times R_{ESR}$ で概算できます。又、出力電圧リップルには容量も影響するため、連続モードでのリップルの全計算式は $V_{NOISE(p-p)} = I_{RIPPLE} \times [R_{ESR} + 1/(8 \times f \times C_{OUT})]$ となります。Idle Modeでは、インダクタ電流が断続的になり、ピークが高くパルス間隔が広がるため、ノイズは、実際には全負荷時よりも軽負荷時の方が高くなります。Idle Modeでの出力リップルは次式で計算できます。

$$V_{NOISE(p-p)} = \frac{0.025 \times R_{ESR}}{R_{SENSE}} + \frac{(0.025)^2 \times L \times [1/V_{OUT} + 1/(V_{IN} - V_{OUT})]}{(R_{SENSE})^2 \times C_{OUT}}$$

トランスの設計

(MAX1652/MAX1654のみ)

「カップリングインダクタ」トポロジーとも呼ばれるバック・プラス・フライバックアプリケーションでは、トランスを使用して複数の出力電圧を生成します。この基本電気設計は、巻数比を計算し、トランスの二次側に供給される電力を加算して、電流検出抵抗と一次インダクタンスを求めるといった単純な作業です。しかし、入出力差が極めて小さく、出力負荷レベルの差及び巻数比が極めて大きい場合は、巻線間容量、二次抵抗、リークインダクタンス等の寄生トランスパラメータによって設計が複雑になることもあります。実際のトランスで起こり得る例については、「標準動作特性のMaximum Secondary Current vs. Input Voltageのグラフを参照して下さい。

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

メイン出力及び二次出力からの電力は、メイン出力電圧を基準とする等価電流を得るためにひとまとめにします(パラメータの説明は「インダクタ値」の項を参照)。電流検出抵抗の値は、 $80\text{mV}/I_{\text{TOTAL}}$ で設定して下さい。

$$P_{\text{TOTAL}} = \text{全出力からの出力電力の和}$$

$$I_{\text{TOTAL}} = P_{\text{TOTAL}}/V_{\text{OUT}} = V_{\text{OUT}}\text{を基準とする等価出力電流}$$

$$L(\text{primary}) = \frac{V_{\text{OUT}}(V_{\text{IN}(\text{MAX})} - V_{\text{OUT}})}{V_{\text{IN}(\text{MAX})} \times f \times I_{\text{TOTAL}} \times \text{LIR}}$$

$$\text{Turns Ratio } N = \frac{V_{\text{SEC}} + V_{\text{FWD}}}{V_{\text{OUT}(\text{MIN})} + V_{\text{RECT}} + V_{\text{SENSE}}}$$

ここで、 V_{SEC} = 最小限必要な整流後の二次出力電圧

V_{FWD} = 二次整流器の順方向電圧降下

$V_{\text{OUT}(\text{MIN})}$ = メイン出力電圧の最小値
(「Electrical Characteristics」より)

V_{RECT} = 同期整流器MOSFETのオン状態での電圧降下

V_{SENSE} = 検出抵抗の電圧降下

正出力(MAX1652)アプリケーションでは、必要とする巻数比を小さくするため、トランスの二次リターンが、グラウンドではなくメイン出力電圧を基準とすることがしばしばあります。この場合、先ずメイン出力電圧を二次電圧から引き算して V_{SEC} を求めなければなりません。

他の部品の選択

MOSFETスイッチ

2つの大電流NチャネルMOSFETは、 $V_{\text{GS}} = 4.5\text{V}$ でオン抵抗仕様を保証するロジックレベルのタイプでなければなりません。ゲートスレッショルド仕様が下がるほど(3V maxより2V maxの方が)適しています。ドレインソースのブレークダウン電圧定格は、できれば20%のディレーティング係数で、少なくとも最大入力電圧に等しくなるようにして下さい。MOSFETは、ゲート電荷1ナノクーロン当たりのオン抵抗が最小であるものが最適です。各種のMOSFETを比較する場合は、 $R_{\text{DS}(\text{ON})} \times Q_{\text{G}}$ の計算値を使用すると便利です。緻密なセル構造を用いる改良MOSFETプロセス技法は、通常優れた性能を提供します。内部ゲートドライバは100nC以上の全ゲート電荷に耐えることができますが、ただし最適なスイッチング時間を維持するには、70nCがより実用的な上限となります。

大電流のアプリケーションでは、MOSFETパッケージの消費電力が主要な設計要因となることが多く、 I^2R 損失は、デューティファクタに従ってQ1とQ2間で配分され

ます(下の式参照)。ショットキ整流器は、同期整流器がオンになる前にスイッチングノードをクランプするため、スイッチング損失は上位のMOSFETだけに影響します。ゲート電荷ロスは、ドライバによって消費されるため、MOSFETを加熱することはありません。パッケージの熱抵抗仕様に従って温度上昇を計算することで、両方のMOSFETが高い周囲温度でも最高接合部温度を超えないようにして下さい。ハイサイドMOSFETでは最小バッテリー電圧で、又ローサイドMOSFETでは最大バッテリー電圧で最悪条件の消費が発生します。

$$\begin{aligned} PD(\text{upper FET}) &= I_{\text{LOAD}}^2 \times R_{\text{DS}(\text{ON})} \times \text{DUTY} \\ &+ V_{\text{IN}} \times I_{\text{LOAD}} \times f \times \left(\frac{V_{\text{IN}} \times C_{\text{RSS}}}{I_{\text{GATE}}} + 20\text{ns} \right) \end{aligned}$$

$$PD(\text{lower FET}) = I_{\text{LOAD}}^2 \times R_{\text{DS}(\text{ON})} \times (1 - \text{DUTY})$$

$$\text{DUTY} = (V_{\text{OUT}} + V_{\text{Q2}}) / (V_{\text{IN}} - V_{\text{Q1}} + V_{\text{Q2}})$$

ここで、オン状態の電圧降下 $V_{\text{Q}} = I_{\text{LOAD}} \times R_{\text{DS}(\text{ON})}$

C_{RSS} = MOSFETの逆伝達容量

I_{GATE} = DHドライバのピーク出力電流能力
(1A(typ))

20ns = DHドライバ固有立上り/立下り時間

出力が短絡された状態では、同期整流器MOSFETが余分なストレスを受けます。このため、当該素子は、連続DC短絡に耐えなければならない場合に、そのサイズを特に大きくする必要があります。短絡の間、次式によりQ2のデューティファクタが0.9を超えて大きくなることがあります。

$$Q2 \text{ DUTY}(\text{短絡}) = 1 - [V_{\text{Q2}} / (V_{\text{IN}(\text{MAX})} - V_{\text{Q1}} + V_{\text{Q2}})]$$

ここで、オン状態の電圧降下 $V_{\text{Q}} = (120\text{mV}/R_{\text{SENSE}}) \times R_{\text{DS}(\text{ON})}$ です。

整流ダイオードD1

整流ダイオードD1は、ハイサイドMOSFETがオフになってからローサイドMOSFETがオンになるまでのデッドタイム60nsの間に、負のインダクタ・スイングをとるためのクランプです。損失の多い寄生MOSFETボディダイオードがコンダクションしないようにするため、D1はショットキタイプのダイオードでなければなりません。D1を使用せずに、ボディダイオードで負のインダクタ・スイングをクランプすることもできますが、この場合、効率が1%~2%低下します。1.5Aまでの負荷にはMBR0530タイプ(500mA定格)を、又3Aまでの負荷には1N5819タイプを、さらに10Aまでの負荷には1N5822タイプを使用して下さい。D1の定格逆ブレークダウン電圧は、できれば20%のディレーティング係数を用いて、少なくとも最大入力電圧に等しくなるようにして下さい。

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

ブースト電源ダイオードD2

D2としては、10mA~100mAのショットキダイオード又は1N4148等の信号ダイオードが、殆どのアプリケーションに適用できます。入力電圧が6V以下になる場合は、ショットキダイオードを使用すると効率及びドロップアウト特性が多少向上します。但し、接合部容量が高いと、VLが高くなり過ぎるため、1N5817や1N4001等の大型のパワーダイオードの使用は避けて下さい。

整流ダイオードD3

(トランスの二次ダイオード)

結合インダクタのアプリケーションの二次ダイオードは、60V以上の高いフライバック電圧に耐えなければならないため、通常殆どのショットキ整流器は使用できません。1N4001等の普通のシリコン整流器も、低速すぎるため使用できません。この場合使用できるのは、MURS120等の高速シリコン整流器だけです。整流器のフライバック電圧は、次式に示すように、トランスの巻数比による V_{IN} と V_{OUT} 間の差に関係します。

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT}) \times N$$

ここで、N = トランスの巻数比SEC/PRI

V_{SEC} = 最大二次DC出力電圧

V_{OUT} = 一次(メイン)出力電圧

二次巻線がグラウンドではなく V_{OUT} に戻る構成の場合は、上式の $V_{FLYBACK}$ からメイン出力電圧(V_{OUT})を引算して下さい。ダイオードの逆ブレークダウン定格は、リークインダクタンスによるリングングにも対応しなければなりません。D3の電流定格は、二次出力側のDC負荷電流の少なくとも2倍にして下さい。

低電圧動作

低入力電圧及び低入出力差電圧については、それぞれ設計時に特別の配慮が必要です。絶対入力電圧が低いと、VLリニアレギュレータはドロップアウトに入り、結局自ら遮断してしまいます。多出力フライバックアプリケーションの場合は、出力電圧に対して入力電圧が低い(低 $V_{IN}-V_{OUT}$ の差)と、負荷レギュレーションが悪くなりかねません。「トランスの設計」の項を参照して下さい。又、低 $V_{IN}-V_{OUT}$ 差により、負荷電流が急激に変化すると出力電圧が低下することもあります。この電圧低下の大きさは、次式に示すように、インダクタ値及び最大デューティファクタ(電気特性パラメータ D_{MAX} 、 $f = 150\text{kHz}$ では全温度範囲にわたり98%保証)の関数となります。

$$V_{SAG} = \frac{(I_{STEP})^2 \times L}{2 \times C_{OUT} \times (V_{IN(MIN)} \times D_{MAX} - V_{OUT})}$$

低電圧動作における電圧低下に対処するには、出力コンデンサの値を大きくします。例えば、 $V_{IN} = 5.5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 、 $L = 10\mu\text{H}$ 、 $f = 150\text{kHz}$ 、総容量 $660\mu\text{F}$ にすれば、過剰な電圧低下を防ぐことができます。ここでは容量の要求値だけを大きくし、ESRの要求値は変えないことに注意して下さい。従って、低価格のバルクコンデンサを通常の低ESRコンデンサと並列に接続することで、容量をさらに大きくすることができます。低電圧動作に関しては表4に要約されています。

表4. 低電圧に関するトラブルシューティング

問題	状態	原因	対策
負荷が段階的に変化すると V_{OUT} が低下又はドループする	低 $V_{IN}-V_{OUT}$ 差 < 1V	1サイクル当たりのインダクタ電流スルーレイトが制限されています。	上式によりバルク出力容量を大きくして下さい。インダクタ値を小さくして下さい。
ドロップ電圧が高すぎる(V_{IN} が下がると、それともなって V_{OUT} も下がる)	低 $V_{IN}-V_{OUT}$ 差 < 0.5V	最大デューティサイクル制限を超えています。	f を150kHzに下げして下さい。MOSFETオン抵抗及びコイルDCRを小さくして下さい。
不安定になる(2つの異なるデューティファクタ間のジッタ)	低 $V_{IN}-V_{OUT}$ 差 < 0.5V	内部低ドロップアウト回路の正常動作。	最小入力電圧を増大するか、又は無視して下さい。
二次出力が負荷に対応できない	低 $V_{IN}-V_{OUT}$ 差、 $V_{IN} < 1.3 \times V_{OUT}(\text{main})$	デューティサイクルが足りないために、順方向モード動作を開始できません。一次側のAC電流が小さいため、フライバック動作に必要なエネルギーが蓄積できていません。	f を150kHzまで下げして下さい。二次インピーダンスを小さくして下さい(できればショットキを使用して下さい)。メイン出力側の二次巻線をスタックして下さい。
消費電流が大きい、効率が悪い	入力電圧が低い、< 5V	VLリニアレギュレータにドロップアウトが発生し、十分なゲート駆動レベルが得られません。	ブーストダイオードD2には、小型の20mAショットキダイオードを使用して下さい。VLは外部ソースから供給して下さい。
負荷を加えると起動しない、又はバッテリーが完全になくなるうちに停止する	入力電圧が低い、< 4.5V	VL出力が低すぎるため、最大4.2VでVL UVLOスレッショルドに達します。	5Vシステム電源等、VLは、VBATT以外の外部ソースから供給して下さい。

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

アプリケーション情報

重負荷時の効率の留意点

負荷時の効率低下の主な要因を(重要なものから順に)次に示します。

- $P(I^2R)$ 、 I^2R 損失
- $P(\text{gate})$ 、ゲート電荷損失
- $P(\text{diode})$ 、ダイオード伝導損
- $P(\text{tran})$ 、トランジェント損失
- $P(\text{cap})$ 、コンデンサESR損失
- $P(\text{IC})$ 、ICの動作消費電流による損失

インダクタのAC電流部品は小さいため、重負荷時のインダクタコアロスはかなり低くなります。従ってこの分析では、インダクタコアによる損失は考慮していません。特に300kHz動作にはフェライトコアが適していますが、Kool-mu等の鉄粉コアでも問題ありません。

$$\begin{aligned}\text{効率} &= P_{\text{OUT}} / P_{\text{IN}} \times 100\% \\ &= P_{\text{OUT}} / (P_{\text{OUT}} + P_{\text{TOTAL}}) \times 100\%\end{aligned}$$

$$P_{\text{TOTAL}} = P(I^2R) + P(\text{gate}) + P(\text{diode}) + P(\text{tran}) + P(\text{cap}) + P(\text{IC})$$

$$P(I^2R) = (I_{\text{LOAD}})^2 \times (R_{\text{DC}} + R_{\text{DS(ON)}} + R_{\text{SENSE}})$$

ここで、 R_{DC} はコイルのDC抵抗、 $R_{\text{DS(ON)}}$ はMOSFETオン抵抗、 R_{SENSE} は電流検出抵抗の値を示します。ハイサイド及びローサイドスイッチはインダクタ電流を時間で共用するため、 $R_{\text{DS(ON)}}$ 項に関しては、これらのスイッチに同じMOSFETを使用することを前提としています。異なるMOSFETを使用する場合は、デューティファクタに従って平均損失を求めることによって、全体的な損失を見積ることが出来ます。

$$P(\text{gate}) = \text{ゲート駆動損失} = qG \times f \times VL$$

ここで、VLはMAX1652の内部ロジック電源電圧(5V)、qGはローサイド及びハイサイドスイッチのゲート電荷の値の合計を示します。同一のMOSFETの場合は、各MOSFETのデータシート値を2倍した値がqGになります。 V_{OUT} を4.5Vよりも低く設定した場合は、この式のVLを V_{BATT} で置き換えて下さい。この場合、+5Vシステム電源等の高効率5VソースにVLを接続すると、効率を向上させることができます。

$$\begin{aligned}P(\text{diode}) &= \text{ダイオード伝導損} \\ &= I_{\text{LOAD}} \times V_{\text{FWD}} \times t_D \times f\end{aligned}$$

ここで、 t_D はダイオード伝導時間(120ns(typ))、 V_{FWD} はショットキの順方向電圧を示します。

$P_D(\text{tran}) = \text{トランジェント損失} =$

$$V_{\text{BATT}} \times I_{\text{LOAD}} \times f \times \left(\frac{V_{\text{BATT}} \times C_{\text{RSS}}}{I_{\text{GATE}}} + 20\text{ns} \right)$$

ここで、 C_{RSS} はハイサイドMOSFETの逆伝達容量(データ

シートパラメータ)、 I_{GATE} はDHゲート駆動のピーク出力電流(1A(typ))、20nsはDHドライバの立上り/立下り時間を示します。

$P(\text{cap}) = \text{入力コンデンサESR損失} = (I_{\text{RMS}})^2 \times R_{\text{ESR}}$
ここで、 I_{RMS} は「設計手順」の「入力コンデンサ値」の項で計算した入力リップル電流です。

軽負荷時の効率の留意点

軽負荷時は、PWMが断続モードで動作するため、スイッチングサイクルのある時点で放電されてインダクタ電流がゼロになります。この結果、負荷電流に比べインダクタ電流のAC成分が高くなり、出力フィルタコンデンサのコア損失及び I^2R 損失が増大します。軽負荷時に最大の効率を得るためには、ゲート電荷レベルが妥当なMOSFETを使用し、又フェライト、MPP、又はその他損失の低いコア材を使用して下さい。鉄粉コアの使用は避けて下さい。Kool-mu(アルミ合金)よりもフェライトコアの方が適切です。

プリント基板レイアウトの留意点

指定されたノイズ、効率、及び安定性の性能を得るためには、良好なプリント基板のレイアウトが必要です。パワースwitching部品の配置及び高電流配線に関しては、プリント基板のレイアウト担当者に、明確な指示として、なるべく鉛筆で描いたスケッチを提供するようにして下さい。例については、MAX1653、MAX796、及びMAX797評価キットマニュアルの評価キットプリント基板レイアウトを参照して下さい。グランドプレーンは、最適な性能を得る上で重要な役割を果たします。殆どのアプリケーションでは、回路を多層ボード上に設計し、4つ以上の銅層をフルに活用するようお勧めします。この場合、最上層は高電流接続用として、又最下層はクワイエット接続(REF、SS、GND)用として、さらに内部層は無遮断グランドプレーン用として使用します。プリント基板は、次の手順に従ってレイアウトして下さい。

- 1) 高電力部品(C1、C2、Q1、Q2、D1、L1、R1)を、それらのグランドが互いに隣接するように配置します。

優先度1：電流検出抵抗のトレース長を最小にします(図9参照)。

優先度2：高電流経路のグランドのトレース長を最小にします(以下の説明参照)。

優先度3：高電流経路の他のトレース長を最小にします。トレースは、幅が5mm以上のものを使用して下さい。C1~Q1：最大長10mm。D1アノード~Q2：最大長5mm。LXノード(Q1ソース、Q2ドレイン、D1カソード、インダクタ)：最大長15mm。

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

表面実装型電力部品は、それらのグランド端子がほぼ接触した状態で、互いに密着させて配置するのが理想的です。これらの高電流グランド(C1-、C2-、Q2のソース、D1のアノード、及びPGND)は、ビアを通らないように、最上層の幅広い銅の充満域で互いに接続されます。これによって得られた最上層の「サブグランドプレーン」は、出力グランド端子側の通常の内部層グランドプレーンに接続します。このことから、IR電圧降下及びグランドノイズの干渉を受けることなく、ICのアナログGNDが電源の出力端子で確実に検出できることとなります。他の高電流経路も最小にする必要がありますが、グランド及び電流検出接続部を無条件に短くさせれば、プリント基板レイアウトで生じる問題の約90%が解消できます。例については評価キットのプリント基板レイアウトを参照して下さい。

- IC及び信号部品を配置します。メインスイッチングノード(LXノード)は、高感度アナログ部品(電流検出トレース、REF、及びSSコンデンサ)から遠ざけて下さい。この場合、ICとアナログ部品は、ボード上のパワースイッチングノードの反対側に配置するのが適切です。重要：ICは電流検出抵抗から10mm以内の場所に配置して下さい。ゲート駆動トレース(DH、DL、及びBST)は20mmよりも短くし、CSH、CSL、REF、及びSSから離して経路を定めて下さい。
- 入力グランドトレース、パワーグランド(サブグランドプレーン)、及び通常のグランドプレーンは、これら全てが電源の出力グランド端子に集るシングルポイントスター型グランドトポロジーを採用します。

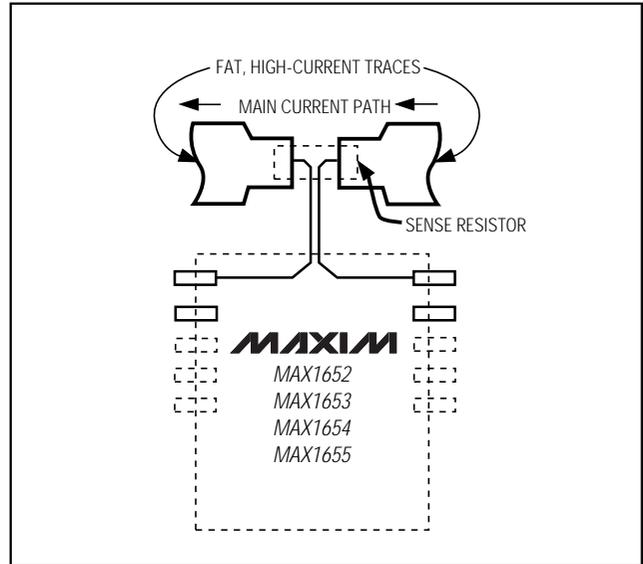
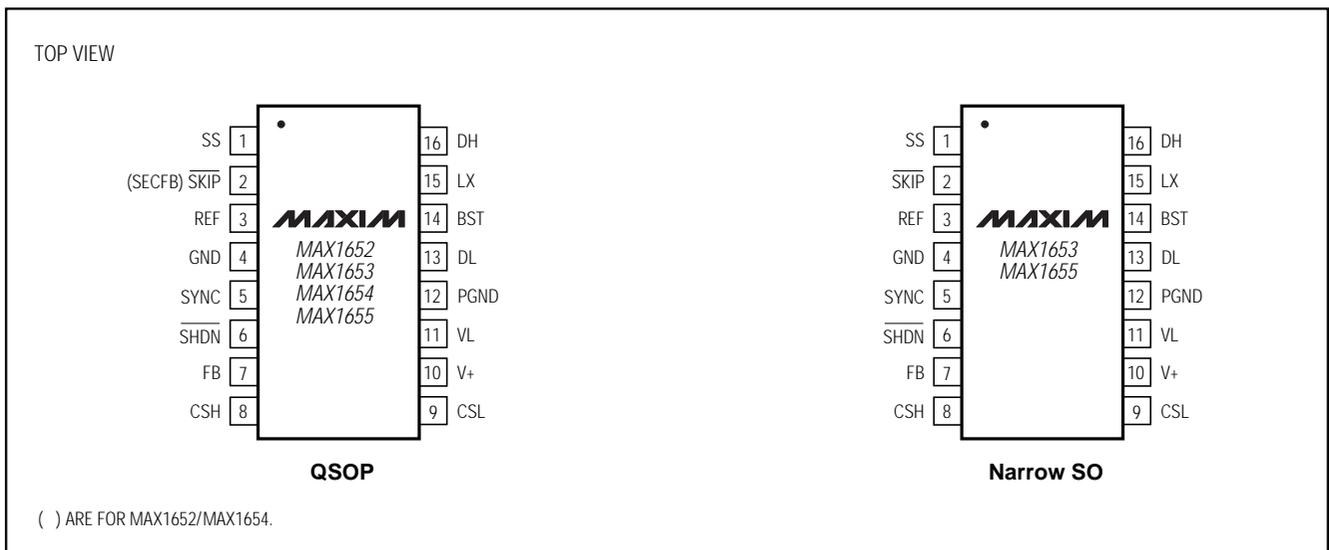


図9. 電流検出抵抗のケルビン接続

MAX1652-MAX1655

ピン配置



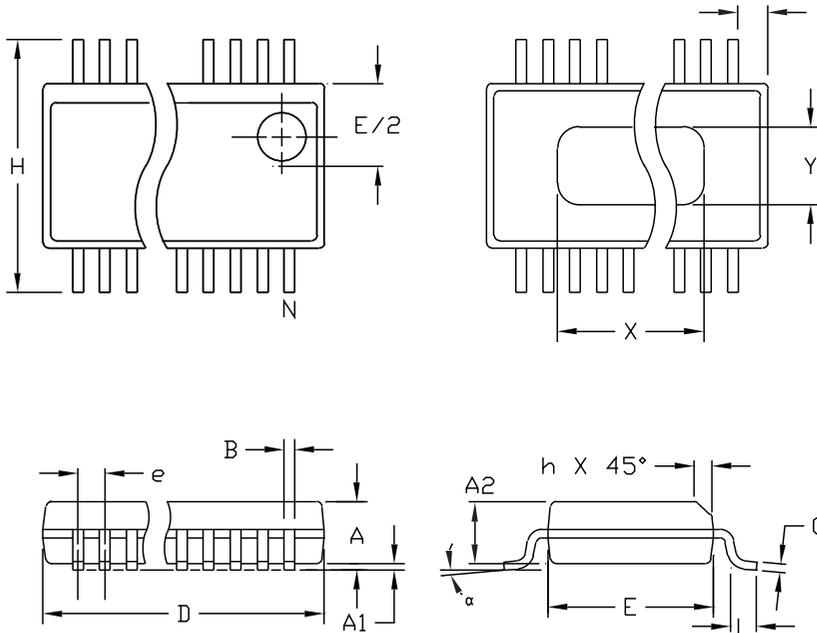
高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

チップ情報 _____

TRANSISTOR COUNT: 1990

パッケージ _____



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.0098	0.102	0.249
A2	.055	.061	1.40	1.55
B	.008	.012	0.20	0.31
C	.0075	.0098	0.191	0.249
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025 BSC		0.635 BSC	
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
X	SEE VARIATIONS			
Y	.071	.087	1.803	2.209
alpha	0°	8°	0°	8°

VARIATIONS:

	INCHES		MILLIMETERS		N	
	MIN.	MAX.	MIN.	MAX.		
D	.189	.196	4.80	4.98	16	AA
S	.0020	.0070	0.05	0.18		
X	.107	.123	2.72	3.12		
D	.337	.344	8.56	8.74	20	AB
S	.0500	.0550	1.270	1.397		
D	.337	.344	8.56	8.74	24	AC
S	.0250	.0300	0.635	0.762		
D	.386	.393	9.80	9.98	28	AD
S	.0250	.0300	0.635	0.762		
X	.271	.287	6.88	7.29		

NOTES:

1. D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006" PER SIDE.
3. HEAT SLUG DIMENSIONS X AND Y APPLY ONLY TO 16 AND 28 LEAD POWER-QSOP PACKAGES.
4. CONTROLLING DIMENSIONS: INCHES.



PROPRIETARY INFORMATION

TITLE:

PACKAGE OUTLINE, QSOP, .150", .025" LEAD PITCH

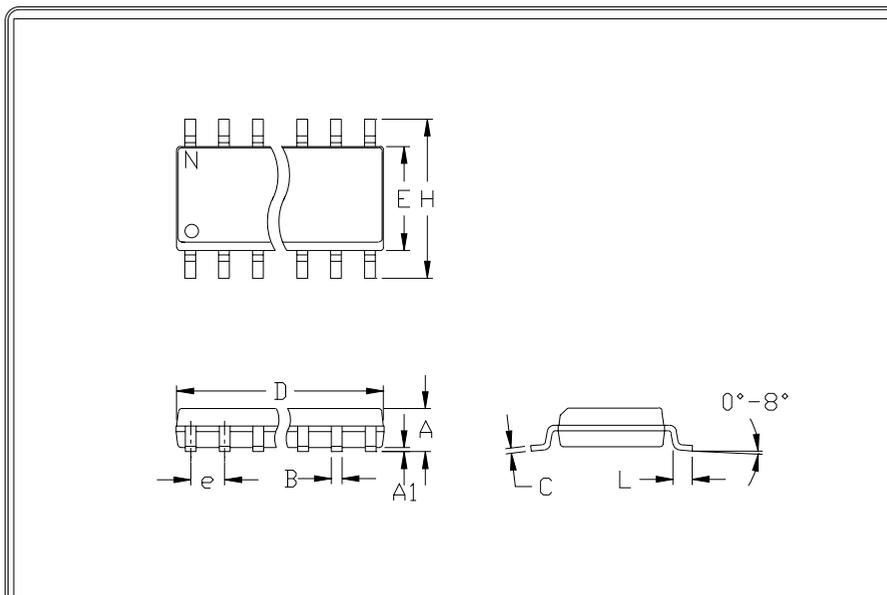
APPROVAL	DOCUMENT CONTROL NO.	REV	1/1
	21-0055	B	

QSOP LEPS

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

パッケージ(続き)

MAX1652-MAX1655



	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A1	0.004	0.010	0.10	0.25
B	0.014	0.019	0.35	0.49
C	0.007	0.010	0.19	0.25
e	0.050		1.27	
E	0.150	0.157	3.80	4.00
H	0.228	0.244	5.80	6.20
h	0.010	0.020	0.25	0.50
L	0.016	0.050	0.40	1.27

	INCHES		MILLIMETERS		N	MS012
	MIN	MAX	MIN	MAX		
D	0.189	0.197	4.80	5.00	8	A
D	0.337	0.344	8.55	8.75	14	B
D	0.386	0.394	9.80	10.00	16	C

- NOTES:
1. D&E DO NOT INCLUDE MOLD FLASH
 2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
 3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
 4. CONTROLLING DIMENSION: MILLIMETER
 5. MEETS JEDEC MS012-XX AS SHOWN IN ABOVE TABLE
 6. N = NUMBER OF PINS

MAXIM
1201 SAN CARLOS DR. SAN JOSE, CA 95066 FAX (408) 737-7064
PROPRIETARY INFORMATION

PACKAGE FAMILY OUTLINE: SOIC .150"

1/1

21-0041 A
DOCUMENT CONTROL NUMBER REV

高効率、PWM、ステップダウン DC-DCコントローラ、16ピンQSOPパッケージ

MAX1652-MAX1655

NOTES