应用手册

如果您希望进一步了解我们的 FPGA 如何满足各类应用的需求，我们向您推荐以下有关应用指南。应用的需求，我们向您推荐以下有关应用指南。

XAPP459: 如何消除将大摆幅单端信号连接到 Spartan-3 系列的用户 I/O 引脚时引起的 I/O 耦合效应

http://www.xilinx.com/support/documentation/application_notes/xapp459.pdf

赛灵思 Spartan®-3、Spartan-3E 和 Extended Spartan-3A 产品支持极其稳健而灵活的 I/O 特性集，可轻松满足大多数应用的信号要求。我们可对上述系列产品的用户 I/O 引脚进行编程，使其支持众多单端信号标准。

Spartan-3 系列的标准单端信号电压电平支持 1.2 V、1.5 V、1.8 V、2.5 V 和 3.3 V。但在许多应用中，有时需要用户 I/O 引脚与比所允许的，有更高电平的信号接口。。最常见的使用情况是在支持标准单端信号电平的用户 I/O 引脚上接收 5V 信号。

Eric Crabill 编著的这份应用指南介绍了怎样设计才能接收大摆幅信号。其中一种解决方案中(也适用于有较严重正负过冲情况)，即使用户 I/O 引脚采用单端 I/O 标准配置，也可能在差分引脚对之间出现寄生漏电流。本应用指南介绍了如何处理寄生漏电流的行为。

XAPP1075: 用 Virtex-6 FPGA GTX 收发器实现三倍速率 SDI

http://www.xilinx.com/support/documentation/application_notes/xapp1075_V6GTX_TripleRateSDI.pdf

专业广播视频设备广泛使用三倍速率串行数字接口 (SDI)，可支持 SMPTE SD-SDI、HD-SDI 和 3G-SDI 标准。在广播工作室和视频制造中心，SDI 接口用以传输未压缩数字视频，以及多音频通道等嵌入式辅助数据。

赛灵思 Virtex®-6 FPGA GTX 收发器非常适合实现三倍速率 SDI 接收器和发射器，具有出色的性能和可靠性，同时仅占用很少的 FPGA 逻辑资源。在本应用指南中，John Snow 对如何实现三倍速率 SDI 接口进行了介绍。

要实现三倍速率 SDI 接口，我们只需两个参考时钟频率来支持所有 SDI 模式：148.5 MHz 的时钟可用于速率为 270 Mbps

的 SD-SDI、1.485 Gbps 的 HD-SDI 以及 2.97 Gbps 的 3G-SDI；148.5/1.001 MHz 的时钟用于速率为 1.485/1.001 Gbps 的 HD-SDI 和 2.97/1.001 Gbps 的 3G-SDI。收发器通过双链路 HD-SDI 或 3G-SDI Level B 格式发射预先格式化的双链路 HD-SDI 流。外加一个 3G-SDI Level A 映射模块后，则能支持所有符合 3G-SDI Level A 标准的视频格式。此外，收发器可直接支持 3G-SDI Level B 模式中两个独立 HD-SDI 流的传输。发射器只需单个全局时钟，而无需混合模式时钟管理器 (MMCM)。

XAPP496: 用多个 Spartan-6 FPGA 存储器控制器块创建更宽的存储器接口

http://www.xilinx.com/support/documentation/application_notes/xapp496.pdf

存储器控制模块 (MCB) 是一种专用的嵌入式多端口存储器控制器，可极大简化 Spartan-6 器件到 DDR3、DDR2、DDR 和 LPDDR 存储器的接口连接工作。Spartan-6 器件包括 2 到 4 个存储器控制模块，每个都能实现独立的到 4 位、8 位或 16 位存储器的连接。但是，一些带宽或容量要求更高的应用可通过使用位宽超过 16 位的存储器接口来达到更好的效果。Derek Curd 编写的该应用指南介绍了如何将两个或更多 MCB 整合操作，以实现高效的 32 位乃至更宽的存储器接口。

两个 MCB 都必须为单端口配置模式。每个 MCB 仍能保证充分发挥性能(高达 800 Mbps)，这样用户就能充分利用上述专用嵌入式存储器控制器，实现更宽接口。

Derek Curd 在硬件中验证了相关参考设计，并就其性能和器件资源使用率进行了分析。不过，该设计不支持多端口配置模式的 MCB 的整合。

XAPP1073: 降低航空电子应用中的 NSEU

http://www.xilinx.com/support/documentation/application_notes/xapp1073_NSEU_Mitigation_Avionics.pdf

中子触发单粒子翻转效应 (NSEU) 是地面应用中基于存储

器的新型 IC 已知的一种现象。现用飞行器和新一代飞行器的飞行高度可达 40,000 英尺乃至更高，随着大气层中中子通量的增大，NSEU 发生的几率将以数量级提高，进而可能影响飞行安全性。存储器结构的尺寸越来越小，而其容量却越来越大，如此一来，系统就更易受 NSEU 的影响。

基于 SRAM 的 FPGA 对航空电子设备制造商而言尤其是一个空前的挑战，因为 FPGA 的功能取决于其配置存储器的完整性。FPGA 设计人员必须综合采用软硬相结合的技术来降低 NSEU，从而满足航空电子系统的苛刻需求。

Ching Hu 和 Suhail Zain 共同编写的该应用指南提供了基于 SRAM 的 FPGA 中 NSEU 的背景资料，并介绍了赛灵思推荐的降低 NSEU 的技术(侧重于配置存储器)，以及如何计算高空环境下失效率(即 FIT 率)。

基于 SRAM 的 FPGA 配置存储器具有易失性，因此相对于其他可编程器件而言尤其容易受影响。有鉴于此，赛灵思开发了一系列以降低 NSEU 为目的的技术和架构，其中包括根据逻辑设计规则(而不是存储器设计规则)构建的 SRAM 单元、BRAM 中的内置 ECC 结构，以及硬件中的内置 SEU 检测和校正结构。所有存储器设备都易受 NSEU 的影响，但只要采用了适当的技术和措施，基于 SRAM 的 FPGA 就能为航空电子设备设计人员提供各种可行的解决方案。

XAPP879: PLL 动态重配置

http://www.xilinx.com/support/documentation/application_notes/xapp879.pdf

Karl Kurbjun 和 Carl Ribbing 共同编著的本应用指南首先介绍了通过动态重配置端口 (DRP) 对 Spartan-6 FPGA 锁相环 (PLL) 的时钟输出频率、相移及占空比进行动态修改的方法。在阐述了内部 DRP 控制寄存器的功能后，提供了一个通过状态机驱动 DRP，确保寄存器能以正确序列实现控制的参考设计。

如果 PLL 基本功能不够用，那么我们建议高级用户将 PLL 与 DRP 接口结合起来使用。此时可以使用 DCM_CLKGEN 原语。

可对支持两次重配置状态的参考设计进行扩展以支持更多的重配置状态。

每个重配置状态都对 PLL 进行了一次全面重配置，所以大部分参数都能修改。其模块化特性意味着您可将该设计作为全面的 DRP 解决方案，也可将其扩展支持更多的重配置状态。该设计使用的 Spartan-6 FPGA 资源最少，仅使用了 25 个 slice。

但是，如果设计人员在其设计方案中需要配置后循环冗余

校验 (CRC) 监测功能，那么他们就不能使用 PLL DRP 端口来对 PLL 进行动态重配置。因为这么做会破坏配置后 CRC 实时监测的功能。

XAPP1146: 用 Linux 对嵌入式平台软硬件进行现场升级

http://www.xilinx.com/support/documentation/application_notes/xapp1146.pdf

为了增加新特性和修复漏洞，往往需要升级 flash 中的存储文件 (flash image)，以取代现有的 FPGA 比特流、引导载入程序、Linux 内核或文件系统。本应用指南介绍了如何用目前运行的 Linux 内核对 Spartan-6 FPGA 比特流、Linux 内核和 flash 载入程序进行现场升级。升级文件既可从 CompactFlash 存储设备中获得的，也可通过网络从 FTP 服务器获得。作者 Brian Hill 在文中提供了一个针对赛灵思 SP605 Rev C 开发板的参考设计。

XAPP498: System Generator 中的源控制和团队化设计

[Http://www.xilinx.com/support/documentation/application_notes/xapp498.pdf](http://www.xilinx.com/support/documentation/application_notes/xapp498.pdf)

Douang Phanthavong 编著的本应用指南概括介绍了如何用 SystemGenerator 工具进行源版本控制和团队化设计。设计人员可通过 MAT-LAB® Simulink® 软件环境自带的版本控制特性或外部源控制系统完成有关任务。虽然本应用指南着重介绍了大家已经非常熟悉的免费开源控制系统 Subversion，不过在实践中根据不同的设计环境我们也可选择使用其他版本控制软件，比如 CVS、MS Source Safe 和 Clear Case 等。

协作开发可使位于在不同地点的开发人员能同时协作开展对同一个设计项目的开发、测试、调试工作，并记录设计文档。MAT-LAB/Simulink 中的团队化设计要求团队成员之间进行建模工作协调。若管理得当，数十名处于不同地点的开发人员即可在安全高效的设计环境中共享设计工作。但是，如果管理不当的话，要处理众多设计版本及其相互依存性就会导致工作效率严重下降，削弱产品质量。版本控制是管理企业 MATLAB/Simulink 设计的关键。

本应用指南介绍了使用 Simulink 自带的版本控制特性进行模型版本管理所需的基本知识，也展示了如何用 Subversion 等源控制系统对 MATLAB/Simulink 软件环境进行内外部控制。用户能从中了解如何用 SimDiff 和 SimMerge 工具对模型进行图形比较和整合，和如何将上述工具同 TortoiseSVN 等源控制系统配合使用。